

國立交通大學

電信工程學系

碩士論文

雙頻帶威福-哈特利鏡像消除接收機與超寬
頻 LR-CR 正交相位降頻器

Dual-Band Weaver-Hartley Image Rejection Receiver and
Ultra-Wideband Down-Converter with LR-CR Quadrature LO
Generator

研究生：鄧雅惠

指導教授：孟慶宗

中華民國九十七年七月

雙頻帶威福-哈特利鏡像消除接收機與超寬頻
LR-CR 正交相位降頻器

Dual-Band Weaver-Hartley Image Rejection Receiver and
Ultra-Wideband Down-Converter with LR-CR Quadrature
Generator

研究生:鄧雅惠

Student: Ya-Hui Teng

指導教授:孟慶宗 博士 Advisor: Dr. Chin-Chun Meng

國立交通大學

電信工程學系碩士班



Submitted to Department of Communication Engineering

College of Electrical and Computer Engineering

National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

July 2008

Hsinchu, Taiwan, Republic of China

中華民國九十七年七月

雙頻帶威福-哈特利鏡像消除接收機與超寬頻 LR-CR 正交相位降頻器

學生：鄧雅惠

指導教授：孟慶宗 博士

國立交通大學

電信工程學系碩士班

摘 要

本篇論文為因應現今無線通訊的應用，故分別設計應用在兩種常見通訊系統的射頻電路。第一種應用是結合低雜訊放大器以及具有鏡像消除功能的威福-哈特利複數降頻器而成的接收機；由於無線通訊網路的蓬勃發展，將此接收機設為雙頻帶，並配合低中頻架構以避開閃爍雜訊的影響。而為了製作成本的考量，利用 TSMC 0.18um CMOS 製程來實現此鏡像消除接收機，並由量測結果發現，此接收機在兩個頻帶中都能有超過 50dB 以上的鏡像消除比率。

第二種應用則是利用一個新式的正交相位產生器，配合馬爾尚巴倫的寬頻特性，製作了一個可以適用於超寬頻系統的正交相位降頻器。由於 TSMC 0.35um SiGe HBT 元件的截止頻率較 TSMC 0.18um CMOS 元件高，故將其用來製作超寬頻正交相位降頻器，並在輸出兩埠測得兩正交訊號的相位誤差低於 2° ，且輸出振幅誤差不超過 1dB。

Dual-Band Weaver-Hartley Image Rejection Receiver and Ultra-Wideband Down-Converter with LR-CR Quadrature LO Generator

Student : Ya-Hui Teng

Advisor : Chin-Chun Meng

Department of Communication Engineering
National Chiao Tung University

Abstract

This thesis is divided into two parts. One part realizes a single-chip dual-band Weaver-Hartley receiver with high image rejection ratio for the Wireless LAN RF front-end. In order to lower the cost of the receiver, we choose a TSMC 0.18um CMOS technology to achieve a Weaver-Hartley image rejection receiver with a more than 50dB image rejection ratio for each band.

The other part demonstrates a novel quadrature generator. Because the TSMC 0.35um SiGe HBT transistor has a higher cut-off frequency than the TSMC 0.18um CMOS transistor, the UWB I/Q down-converter is fulfilled in a TSMC 0.35um SiGe BiCMOS technology. With the wide bandwidth of the Marchand balun, the UWB I/Q down-converter whose IF I/Q outputs achieve an amplitude imbalance of $< 1\text{dB}$ and a phase error of $< 2^\circ$ is realized for UWB applications.

誌謝

每天的庸庸碌碌，不知不覺已經在新竹待了六個年頭；兩年的碩士生涯，似乎過的很漫長，卻又像是一眨眼的事情。在學習的過程中，十分感謝孟慶宗教授的指導與看重，使我對於專業領域有更深入的了解。此外，也很感謝特地抽空來參與學生口試的李致毅教授、黃柏鈞教授以及鍾世忠教授，老師們在口試中所提出的問題以及建議讓學生學到了許多平時有所遺漏的地方。而在晶片的量測過程中，更要感謝國家奈米元件實驗室全體同仁的協助，特別是汶德、書毓兩位先生，由於二位神乎其技的下針技術，使得我複雜的大電路得以順利量測。

當然，最要感謝的是實驗室的大家：博士班的宗翰學長除了給予我學業上的指導之外，在外生活以及工作該注意的事項學長也是毫不吝惜地傳承他的經驗；珍儀學姐親切的噓寒問暖，讓人感受到實驗室的溫暖，學姐精巧的手工技術實在令人嘆為觀止；感謝有如大媽一般聖哲學長，除了幫助我解除課業的疑慮之外，實驗室所有大小事都煩他操心了；宏儒學長認真以及嚴謹的研究態度，實在是一個很好的典範，此外，學長的旅遊經驗也讓我增長了不少見聞；而大學兼研究所同學的金詳，在我研究過程給予了十分大的幫助，除了教授我專業知

識以及互相討論之外，在電路的量測部分也是屢次麻煩他才得以順利完成。此外，感謝勝文、約廷、柏誼，以及冠璋學長們的經驗傳承和指導，讓我能夠順利上手所做之研究。感謝室友多年的宜熹，除了課業的互相砥礪之外，也一起經歷了生活中的瑣碎小事；看起來很兇狠的平頭揚鮮，是我一起運動的好夥伴，場論大師也讓我領會了不少微波的觀念；宜珊認真的學習態度讓我能夠時時督促自己。同時也感謝實驗室的學妹欣怡，計畫有了她的幫助確實讓我輕鬆不少，而大維、熙良以及泰麟學弟們除了研究上給予我輔助之外，也讓我在不同的領域之中學習了很多，增加了不少生活經驗。

最後要感謝的還是我的母親，感謝她含辛茹苦將我拉拔長大，課業方面也一直給我很大的自由度，讓我可以隨心所欲地發揮；感謝大姐、二姐以及所有關心我的朋友，感謝大家在我沮喪的時候給我建議以及鼓勵，讓我能夠順利完成學業，僅以此論文聊表我對大家的謝意。

目錄

中文摘要	i
英文摘要	ii
誌謝	iii
目錄	v
表目錄	vii
圖目錄	viii
第一章 導論	1
1.1 研究動機	2
1.2 論文組織	3
第二章 威福哈特利鏡像消除接收機設計	4
2.1 前言	5
2.2 威福-哈特利鏡像消除降頻器	6
2.2.1 哈特利鏡像消除架構	6
2.2.2 威福鏡像消除架構	11
2.2.3 威福-哈特利鏡像消除架構	15
2.2.4 第一鏡像消除原理	17
2.2.5 第二鏡像消除原理	21
2.3 實作一 Weaver-Hartley Image Rejection Receiver for WLAN applications	22
2.3.1 研究動機	22
2.3.2 系統頻率規劃	22
2.3.3 整體系統規劃	24
2.3.4 電路設計	25
2.3.5 晶片量測結果	47
2.3.6 結果與討論	53
2.4 實作二 10GHz Weaver-Hartley Image Rejection Down-Converter with Quadrature Couplers	56
2.4.1 研究動機	56
2.4.2 系統頻率規劃	56
2.4.3 整體系統規劃	58
2.4.4 電路設計	59
2.4.5 晶片量測結果	64
2.3.6 結果與討論	69
2.5 實作三 10GHz Weaver-Hartley Image Rejection Down-Converter	

with Tuned-Load	71
2.5.1 研究動機	71
2.5.2 系統頻率規劃	71
2.5.3 整體系統規劃	73
2.5.4 電路設計	74
2.5.5 晶片量測結果	77
2.5.6 結果與討論	82
第三章 低雜訊放大器設計	84
3.1 前言	85
3.2 低雜訊放大器設計原理	86
3.2.1 電晶體元件選擇	86
3.2.2 低雜訊放大器架構	88
3.2.3 源級電感性退化	88
3.2.4 輸出阻抗匹配	91
3.3 實作 5.2GHz LNA	92
3.3.1 研究動機	92
3.3.2 電路設計	92
3.3.3 晶片量測結果	94
3.3.4 晶片量測結果與模擬之比較	96
3.3.5 結果與討論	98
3.4 實作 2.4/5.2GHz Current Dual-Band LNA with Image Rejection	101
3.4.1 研究動機	101
3.4.2 電路設計	101
3.4.3 晶片量測結果	105
3.4.4 結果與討論	109
第四章 超寬頻正交相位混頻器設計	111
4.1 前言	112
4.2 正交相位產生器	113
4.2.1 傳統正交相位主要產生方式	113
4.2.2 LR-CR 正交相位產生器	117
4.3 實作 UWB SiGe HBT Gilbert Down-Converter Utilizing a Wideband LR-CR Quadrature Generator	121
4.3.1 研究動機	121
4.3.2 電路設計	121
4.3.3 晶片量測結果	127
4.3.4 結果與討論	132
第五章 結論	135
參考文獻	137

表目錄

表2.1	威福-哈特利鏡像消除降頻器頻率規劃.....	22
表2.2	Weaver-Hartley Image Rejection Receiver for Wireless LAN (CMOS 0.18um) Summary.....	55
表2.3	高頻威福-哈特利鏡像消除降頻器頻率規劃.....	56
表2.4	10 GHz Weaver-Hartley Image Rejection Down Converter with Quadrature Coupler (CMOS 0.18um) Summary.....	70
表2.5	高頻威福-哈特利鏡像消除降頻器頻率規劃.....	71
表2.6	10GHz Weaver-Hartley Image Rejection Down Converter with Tuned-Load (SiGe 0.35um) Summary.....	83
表3.1	5.2GHz LNA (CMOS 0.18um) Summary.....	100
表3.2	2.4/5.2GHz Current Dual-band LNA With Image Rejection (CMOS 0.18um) Summary.....	110
表4.1	UWB I/Q Downconverter mixer (SiGe 0.35um) Summary.....	134

圖目錄

第二章.....	4
圖2.1 哈特利鏡像消除架構.....	7
圖2.2 哈特利鏡像消除器的頻譜分析.....	8
圖2.3 I/Q 兩通道振幅與相位不平衡時所造成的鏡像消除比率.....	10
圖2.4 等效哈特利鏡像消除架構圖.....	11
圖2.5 威福鏡像消除架構圖.....	12
圖2.6 哈特利鏡像消除器的頻譜分析.....	13
圖2.7 威福鏡像消除複數表示方塊圖.....	14
圖2.8 威福鏡像消除架構的第二鏡像訊號問題.....	15
圖2.9 威福-哈特利鏡像消除架構圖.....	16
圖2.10 需要訊號和鏡像訊號的頻譜關係圖.....	17
圖2.11 威福-哈特利鏡像消除架構複數示意圖.....	18
圖2.12 威福-哈特利鏡像消除降頻器頻譜分析圖(a)在第一次降頻之前的射頻和鏡像訊號, (b)經過第一次降頻之後的訊號, (c)經過兩次降頻之後所得到的最後訊號, (d)改用 poly phase filter 解決第二鏡像訊號.....	19
圖2.13 威福-哈特利鏡像消除降頻器頻譜分析圖(a)需要訊號為5.2GHz (b)需要訊號為2.4GHz.....	23
圖2.14 威福-哈特利鏡像消除降頻器系統方塊圖.....	24
圖2.15 威福-哈特利鏡像消除降頻器詳細電路圖.....	25
圖2.16 帶有 notch filter 的雙頻帶低雜訊放大器.....	26
圖2.17 雙平衡共閘級吉伯特混頻器.....	27

圖2.18	雙平衡吉伯特混頻器.....	28
圖2.19	第二級混頻器(a) I-通道(b)Q-通道.....	29
圖2.20	RC-CR 多相位濾波器 (a)正頻率 (b)負頻率 選擇.....	30
圖2.21	RC 與 CR 電路振幅與相位響應.....	31
圖2.22	不同級數 RC-CR 多相位濾波器鏡像抑制比率.....	32
圖2.23	多重相位濾波器之等效電路.....	33
圖2.24	重疊原理示意圖.....	34
圖2.25	三級多重相位濾波器.....	34
圖2.26	多重相位濾波器利用重疊原理之雜訊分析.....	37
圖2.27	正交訊號產生器.....	40
圖2.28	LO1正交訊號產生器及切換器.....	41
圖2.29	多重相位濾波器輸出不為正交訊號的情況.....	41
圖2.30	偏移角度分解之順時針與逆時針兩分量.....	42
圖2.31	三級多重相位濾波器.....	43
圖2.32	逆時針分量進入第二級多重相位濾波器之後的情形.....	44
圖2.33	順時針分量進入第二級多重相位濾波器之後的情形.....	44
圖2.34	兩級多重相位濾波器的正交相位偏移圖.....	44
圖2.35	輸出緩衝級.....	46
圖2.36	轉換增益對 LO 功率(a) RF=4.8GHz (b) RF=2.2GHz.....	47
圖2.37	轉換增益與鏡像訊號對 IF 頻率(a) RF=4.8GHz (b) RF=2.2GHz.....	48
圖2.38	鏡像消除比值對 IF 頻率(a) RF=4.8GHz (b) RF=2.2GHz.....	49
圖2.39	雜訊指數 IP1dB 與 IIP3量測結果(a) RF=4.8GHz (b) RF=2.2GHz.....	50
圖2.40	雜訊指數.....	51
圖2.41	輸入返回損耗.....	51
圖2.42	I、Q 通道輸出波形.....	52
圖2.43	Die Photo.....	52

圖2.44	高頻威福-哈特利鏡像消除降頻器頻譜分析圖(a)在第一次降頻之前的射頻和鏡像訊號, (b)經過第一次降頻之後的訊號, (c)經過兩次降頻之後所得到的最後訊號.....	57
圖2.45	高頻威福-哈特利鏡像消除降頻器系統方塊圖.....	58
圖2.46	高頻威福-哈特利鏡像消除降頻器詳細電路圖.....	59
圖2.47	堆疊式次諧波吉伯特混頻器.....	60
圖2.48	LO 端的90度耦合器(a)90度耦合器幾何圖形, (b)90度耦合器振幅響應 (c)90度耦合器相位響應.....	61
圖2.49	RF端的90度耦合器(a)90度耦合器幾何圖形, (b)90度耦合器振幅響應 (c)90度耦合器相位響應.....	62
圖2.50	四級 RC-CR 多相位濾波器.....	63
圖2.51	轉換增益對 LO 功率 (a) LO1 power (b) LO2 power.....	64
圖2.52	轉換增益與鏡像訊號對 IF 頻率.....	65
圖2.53	鏡像消除比值對 IF 頻率.....	65
圖2.54	LO1埠到 IF 埠隔離度.....	66
圖2.55	兩倍 LO1埠到 IF 埠隔離度.....	66
圖2.56	雜訊指數.....	67
圖2.57	IP1dB 與 IIP3量測結果.....	67
圖2.58	I、Q 通道輸出波形.....	68
圖2.59	Die Photo.....	68
圖2.60	高頻威福-哈特利鏡像消除降頻器頻譜分析圖(a)在第一次降頻之前的射頻和鏡像訊號, (b)經過第一次降頻之後的訊號, (c)經過兩次降頻之後所得到的最後訊號.....	72
圖2.61	高頻威福-哈特利鏡像消除降頻器系統方塊圖.....	73
圖2.62	高頻威福-哈特利降頻器整體電路圖.....	74
圖2.63	第一級吉伯特混頻器.....	75


圖2.64	第二級吉伯特混頻器.....	76
圖2.65	轉換增益對 LO 功率.....	77
圖2.66	轉換增益對 IF 頻率.....	77
圖2.67	鏡像消除比值對 IF 頻率.....	78
圖2.68	RF 埠到 IF 埠隔離度.....	78
圖2.69	LO1埠到 RF 和 IF 埠隔離度.....	79
圖2.70	LO2埠到 RF 埠隔離度.....	79
圖2.71	雜訊指數.....	80
圖2.72	IP1dB 與 IIP3量測結果.....	80
圖2.73	I、Q 通道輸出波形.....	81
圖2.74	Die Photo.....	81
		
第三章	84
圖3.1	電晶體寬度與 NF_{min} 和 R_{opt} 的關係圖.....	87
圖3.2	電晶體的偏壓電流與 NF_{min} 的關係圖.....	87
圖3.3	常見的低雜訊放大器架構(a)共閘極放大器(b)帶有退化性電感的共源極放大器.....	88
圖3.4	帶有源極退化阻抗的共源極放大器模型.....	89
圖3.5	帶有源極退化阻抗的共源極放大器小訊號模型.....	90
圖3.6	串聯轉並聯等效電路.....	93
圖3.7	整體LNA電路圖.....	93
圖3.8	低雜訊放大器的增益、S11和S22量測結果.....	94
圖3.9	低雜訊放大器的雜訊指數量測結果.....	94
圖3.10	低雜訊放大器的線性度量測結果.....	95
圖3.11	Die Photo.....	95
圖3.12	S11比較.....	96

圖3.13	S22比較.....	96
圖3.14	S21比較.....	97
圖3.15	Noise figure比較.....	97
圖3.16	線性度比較.....	96
圖3.17	輸入匹配電路.....	102
圖3.18	輸入匹配電路.....	102
圖3.19	Notch filter.....	103
圖3.20	整體LNA電路圖.....	104
圖3.21	2.4GHz的S11與S22.....	105
圖3.22	2.4GHz的S21.....	105
圖3.23	2.4GHz的雜訊指數.....	106
圖3.24	2.4GHz的線性度.....	106
圖3.25	5.2GHz的S11與S22.....	107
圖3.26	5.2GHz的S21.....	107
圖3.27	5.2GHz的雜訊指數.....	108
圖3.28	5.2GHz的線性度.....	108
第四章.....		111
圖4.1	常見的無線通訊系統頻寬比較.....	112
圖4.2	(a) 除二電路方塊圖 (b) D flip-flop 電路架構圖.....	113
圖4.3	除二電路產生 90 度輸出波形示意圖.....	114
圖4.4	(a) Q-VCO 方塊圖 (b) 正交相位壓控震盪器電路圖.....	114
圖4.5	耦合 VCO 小訊號模型.....	115
圖4.6	四分之波長耦合器電路圖.....	116
圖4.7	多重相位濾波器.....	117
圖4.8	正交相位產生器(a) RC-CR 正交相位產生器(b) LR-CR 正交相位產生	

器.....	118
圖4.9 LR-CR I/Q 訊號產生器的振幅誤差以及相位誤差.....	120
圖4.10 UWB I/Q 降頻混頻器系統方塊圖.....	121
圖4.11 UWB I/Q 降頻混頻器電路圖.....	122
圖4.12 LR-CR 正交相位產生器模擬結果(a)相位差異(b)振幅差異.....	123
圖4.13 不同頻率之下 I/Q 兩通道 LO 功率對轉換增益之示意圖.....	124
圖4.14 馬爾尚巴倫四種型態(a)Type-I (b)Type-II (c)Type-III (d)Type-IV.....	124
圖4.15 馬爾尚巴倫實際繞線圖.....	125
圖4.16 馬爾尚巴倫之模擬結果(a) S_{11} (b)兩輸出端相位差.....	126
圖4.17 微混頻器電路圖.....	126
圖4.18 RF 埠與 LO 埠的返回損耗.....	127
圖4.19 轉換增益對 LO 功率.....	127
圖4.20 轉換增益對不同頻率的 I/Q LO 輸入功率.....	128
圖4.21 轉換增益與線性度對 RF 頻率.....	129
圖4.22 兩輸出訊號振幅差異與相位差異對 RF 頻率.....	129
圖4.23 轉換增益與雜訊指數對 IF 頻率.....	130
圖4.24 隔離度對 LO 頻率.....	130
圖4.25 UWB I/Q 降頻器的線性度量測.....	131
圖4.26 兩輸出訊號波形.....	131
圖4.27 Die Photo.....	132

第一章

導論



1.1 研究動機

近年來，由於無線通訊的蓬勃發展，IEEE 802.11 a/b/g/n (Wireless LAN, WLAN)、IEEE 802.15.3a (Ultra-Wideband, UWB)等通訊協定廣泛地被討論以及研究。手機、無線網路、視訊產品等也己成為人們不可或缺的科技產品。由於現今的通訊產品主打輕、薄、短、小，通訊晶片內部的數位處理電路面積可以藉由元件製程的 scaling rule 縮小，但射頻積體電路(radio frequency integral circuits, RFICs)部分在設計方面很難隨著 scaling rule 而縮小面積，故如何使射頻電路擁有低電壓(low voltage)、低功率(low power)以及小面積(small area)就成了很重要的議題。

由於訊號在經過空氣傳播之後，接收機所能接收的訊號大小已經非常微弱，故射頻電路需要考慮阻抗匹配以及整體系統雜訊指數的大小；同時，在放大訊號之際，電路也需要考慮其功率消耗、線性度、直流電壓供應與信號振幅是否過大或過小等特性。除此之外，接收機在將訊號降至基頻時會遇到鏡像訊號干擾的問題，故本身設有鏡像消除功能也成了一個很熱門的話題。現今常見的主流接收機為直接降頻架構，但直接降頻會遇到閃爍雜訊(flicker noise)以及直流偏移(DC offset)的問題，故在電路設計中，我們採用低中頻架構來避開這些問題。在消除鏡像訊號方面，常見的消除架構為威福以及哈特利兩種架構，若要同時可以在雙頻帶應用，需要做兩次降頻，而威福架構無法消除第二鏡像訊號，故將威福結合哈特利架構以實現一個能夠同時消除第一以及第二鏡像訊號的接收機。

除了無線區域網路的廣泛使用之外，為了因應多媒體訊號的大量傳輸，超寬頻系統興起，若想讓接收下來的訊號能夠做數位處理，則需要產生正交訊號。在傳統的正交相位產生方面，RC-CR 多重相位濾波器只在某個頻率才能產生正交訊號，若需要較大的頻寬，則需要較多級的多重相位濾波器；然而，即使如此，想要能夠將其應用在 3-10GHz，元件在高頻時所產生的寄生效應讓 RC-CR 多重相位濾波器幾乎無法產生正交訊號。為了解決這個問題，本論文在第四章時實作了一個能夠在任何頻率都能產生正交訊號的正交相位產生器，並將之應用在超寬頻系統當中。

1.2 論文組織

本篇論文將利用 TSMC 0.18 μm CMOS 以及 TSMC 0.35 μm SiGe BICMOS 製程技術來設計晶片。本論文分為五個章節，第一章為導論。第二章主要介紹應用在 WLAN 系統的雙頻帶鏡像消除接收機。第三章為低雜訊放大器的設計與說明。第四章則是利用 LR-CR 正交相位產生器來實現應用在 UWB 系統的正交降頻器。第二到第四章除了理論敘述外，還有實作的量測結果以作驗證。第五章則對上述的所有電路設計與實作結果做個結論。

第二章

威福-哈特利

鏡像消除

接收機設計



2.1 前言

在過去幾年，應用在射頻(radio frequency, RF)頻段的接收機快速發展，而應用在無線區域網路(Wireless Local Area Networks, WLANs)的需求也大為提升。然而，當使用者在移動的時候，會因為接近不同的無線區域網路標準而必須轉換不同的模態(mode) [1]-[5]。美國聯邦通訊委員會(Federal Communications Commission, FCC)針對 2.4/5.2 GHz 分別制定了 IEEE 802.11a [6], 802.11b [7], 以及 802.11g [8] 三個規格，本章節所設計的電路便是以此為準則。

在於許多通訊系統中，接收機該如何消除鏡像訊號一直被廣泛地討論以及研究；以往的解決辦法通常是在晶片外(off-chip)加入鏡像消除濾波器(image rejection filter)來濾除鏡像訊號(image signal)，但此舉不利於電路的高度積體化。因此有人提出利用電路技巧去取代外接的鏡像消除濾波器，其中商業產品常用的電路架構為直接轉換接收機(direct conversion receiver) [9]-[12]。由於此架構的射頻頻率與本地震盪(local oscillator, LO)頻率相同，所混出的中頻(intermediate frequency, IF)頻率為零，故沒有鏡像訊號的問題。但直接降頻的架構會遇到兩個重大的爭議：(1) 訊號自我混頻(self-mixing)所造成直流準位偏移(DC offsets)，此問題可能會導致下一級的電晶體進入飽和模態(saturation mode)而使訊號被截波。(2) 若是利用 CMOS 的製程設計，在基頻(baseband)則會遇到嚴重的閃爍雜訊(flicker noise)，此會減弱系統的訊號雜訊比值(signal to noise ratio, SNR)。為了解決上述兩個問題，低中頻(low IF)接收機被提出，其中最常見的鏡像消除架構為哈特利(Hartley) [13]、威福(Weaver)鏡像消除降頻器[14]。

威福鏡像消除降頻器為一種雙降頻(dual conversion)的架構，由於 RF 和 LO 的頻率不同，故沒有自我混頻的問題；且由於其為低中頻架構，因此能夠避開 CMOS 閃爍雜訊最嚴重的地方。但此架構的缺點則是雙降頻架構使得鏡像訊號有兩個，而威福鏡像消除降頻器本身只能解決第一鏡像訊號的問題，因此我們必須結合哈特利鏡像訊號消除降架構以消除第二鏡像訊號，稱之為威福-哈特利鏡像消除降頻器(Weaver-Hartley image rejection conversion)。

本章節將討論威福鏡像消除架構、哈特利鏡像消除架構以及威福-哈特利鏡像消除降頻器，接著進一步分析雙頻威福-哈特利鏡像消除降頻器，最後再討論實作及量測的結果。

2.2 威福-哈特利鏡像消除降頻器



2.2.1 哈特利鏡像消除架構(Hartley Architecture)

(1) 鏡像消除原理

Hartley 在1928年提出一個源自單頻帶調變概念(single-sideband modulator)而衍生的鏡像消除架構[13]，如圖2.1所示。假設輸入的需要訊號(desired signal)和鏡像訊號(image signal)分別是 $\cos \omega_{RF}t$ 和 $\cos \omega_{IM}t$ ，本地震盪源輸入 I (in-phase)訊號和 Q (quadrature phase)訊號，再利用 90° 的相位轉移器(phase shifter)將 Q 通道的反相位虛數訊號被轉為反相位的實數訊號，配合電流模態做相加的動作將鏡像訊號濾除。

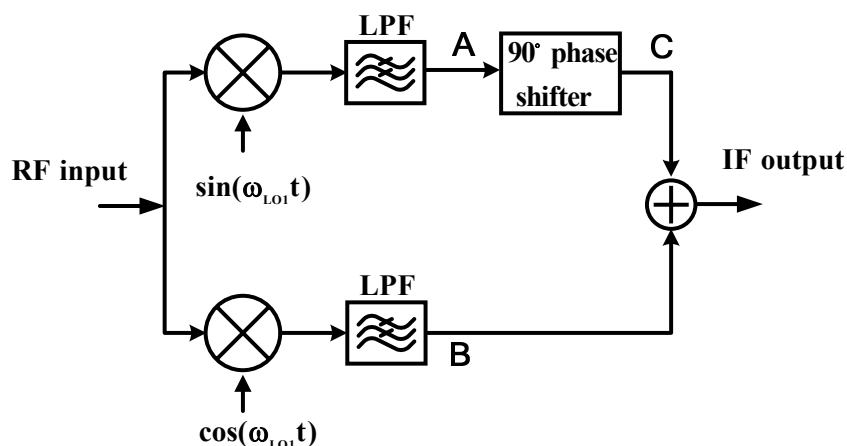


圖2.1 哈特利鏡像消除架構

假設輸入的射頻訊號為 $A_{RF} \cos \omega_{RF} t$ ，本地震盪訊號為 $\cos \omega_{LO} t$ 和 $\sin \omega_{LO} t$ ，圖2.1中 A、B 點的訊號可以寫為：

$$x_A(t) = \frac{A_{RF}}{2} \sin(\omega_{LO} - \omega_{RF})t + \frac{A_{IM}}{2} \sin(\omega_{LO} - \omega_{IM})t \quad (2.1)$$

$$x_B(t) = \frac{A_{RF}}{2} \cos(\omega_{LO} - \omega_{RF})t + \frac{A_{IM}}{2} \cos(\omega_{LO} - \omega_{IM})t. \quad (2.2)$$

A 點訊號經過90度相位轉換器之後，可以得到

$$x_C(t) = \frac{A_{RF}}{2} \cos(\omega_{RF} - \omega_{LO})t - \frac{A_{IM}}{2} \cos(\omega_{LO} - \omega_{IM})t. \quad (2.3)$$

將式(2.2)與式(2.3)相加之後便可以得到中頻訊號為 $A_{RF} \cos \omega_{IF} t$ 。

訊號在時域的乘法運算等同於頻率上的迴旋積分(convolution integral)，其圖形分析如圖2.2所示。值得注意的是，由於正負頻的相位定義不同，正頻訊號在轉90度的時候是往逆時針旋轉，而負頻訊號是往順時針方向旋轉，故最後才可以利用相加的動作將鏡像訊號消除。

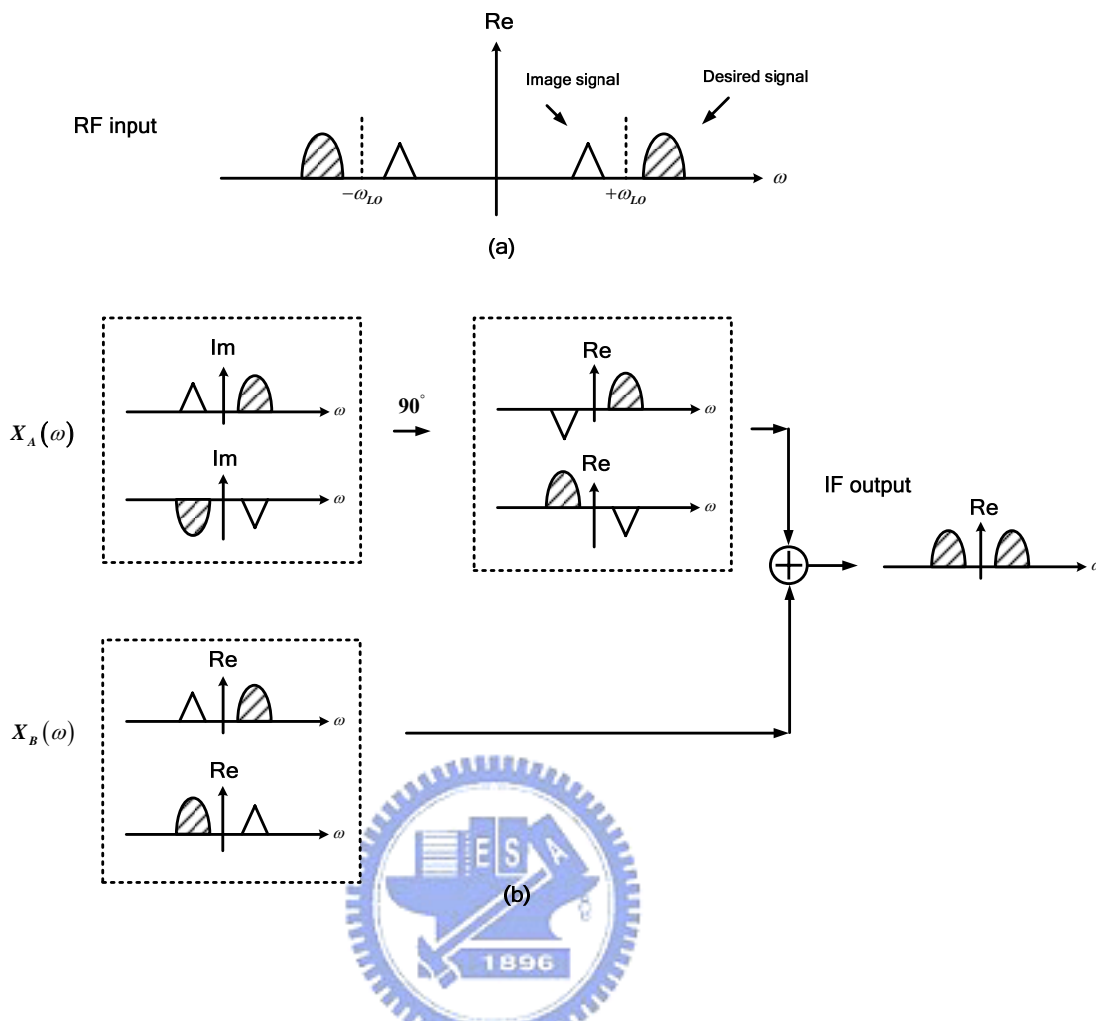


圖2.2 哈特利鏡像消除器的頻譜分析

(2) 電路不匹配情形

哈特利架構最大的缺點在於其鏡像訊號比例對電路不匹配十分敏感，從圖2.2也可以看出，假如本地震盪訊號的兩相位不是相差完整的90度，或是增益、訊號相位不同，都沒有辦法完整地消除鏡像訊號，故會降低鏡像消除比例。

假定本地震盪訊號有輸入振幅差(ϵ)以及相位差(θ)，一訊號為 $A_{LO} \sin \omega_{LO} t$ 、一訊號為 $(A_{LO} + \epsilon) \cos(\omega_{LO} t + \theta)$ ，那麼圖2.1的 A 點與 B 點訊號可以寫為：

$$x_A(t) = A_{LO} \cdot \frac{A_{RF}}{2} \sin(\omega_{LO} - \omega_{RF})t + A_{LO} \cdot \frac{A_{IM}}{2} \sin(\omega_{LO} - \omega_{IM})t \quad (2.4)$$

$$\begin{aligned} x_B(t) = & (A_{LO} + \varepsilon) \cdot \frac{A_{RF}}{2} \cos[(\omega_{LO} - \omega_{RF})t + \theta] \\ & + (A_{LO} + \varepsilon) \cdot \frac{A_{IM}}{2} \cos[(\omega_{LO} - \omega_{IM})t + \theta]. \end{aligned} \quad (2.5)$$

一樣將 A 點訊號轉90度，得到 C 點訊號

$$x_C(t) = A_{LO} \cdot \left[\frac{A_{RF}}{2} \cos(\omega_{RF} - \omega_{LO})t - \frac{A_{IM}}{2} \cos(\omega_{LO} - \omega_{IM})t \right]. \quad (2.6)$$

將 B 點和 C 點訊號相加之後得到

$$\begin{aligned} x_{IF}(t) = & (A_{LO} + \varepsilon) \cdot \frac{A_{RF}}{2} \cos[(\omega_{LO} - \omega_{RF})t + \theta] \\ & + A_{LO} \cdot \frac{A_{RF}}{2} \cos(\omega_{LO} - \omega_{IM})t. \end{aligned} \quad (2.7)$$

$$\begin{aligned} x_{IM}(t) = & (A_{LO} + \varepsilon) \cdot \frac{A_{IM}}{2} \cos[(\omega_{LO} - \omega_{IM})t + \theta] \\ & - A_{LO} \cdot \frac{A_{IM}}{2} \cos(\omega_{LO} - \omega_{IM})t. \end{aligned} \quad (2.8)$$

假設 P_{IM} 為鏡像訊號的功率， P_{IF} 為中頻訊號的功率，輸出端的鏡像訊號與需要訊號比值可以寫為：

$$\frac{P_{IM}}{P_{IF}} = \frac{A_{IM}^2}{A_{IF}^2} \cdot \frac{(A_{LO} + \varepsilon)^2 - 2A_{LO}(A_{LO} + \varepsilon)\cos\theta + A_{LO}^2}{(A_{LO} + \varepsilon)^2 + 2A_{LO}(A_{LO} + \varepsilon)\cos\theta + A_{LO}^2} \quad (2.9)$$

由於 $\frac{A_{IM}^2}{A_{IF}^2}$ 為輸入訊號的鏡像訊號-需要訊號比值，為了清楚了解此架構的鏡像消除能力，將此因素拿掉，並定義鏡像消除比率(image rejection ratio, IRR)：

$$IRR = \frac{(A_{LO} + \varepsilon)^2 - 2A_{LO}(A_{LO} + \varepsilon)\cos\theta + A_{LO}^2}{(A_{LO} + \varepsilon)^2 + 2A_{LO}(A_{LO} + \varepsilon)\cos\theta + A_{LO}^2} \quad (2.10)$$

如果 $\varepsilon \ll A_{LO}$ 以及 $\theta \ll 1$ 徑度，式(2.10)可以簡化為

$$IRR = \frac{\left(\frac{\Delta A}{A}\right)^2 + \theta^2}{4}, \text{ where } \frac{\Delta A}{A} = \frac{\varepsilon}{A_{LO}} \quad (2.11)$$

若將式(2.10)用圖像表示，如圖2.3[15]，可以明顯看到當 I/Q 兩通道的振幅與相位愈不平衡，鏡像消除比率愈差。

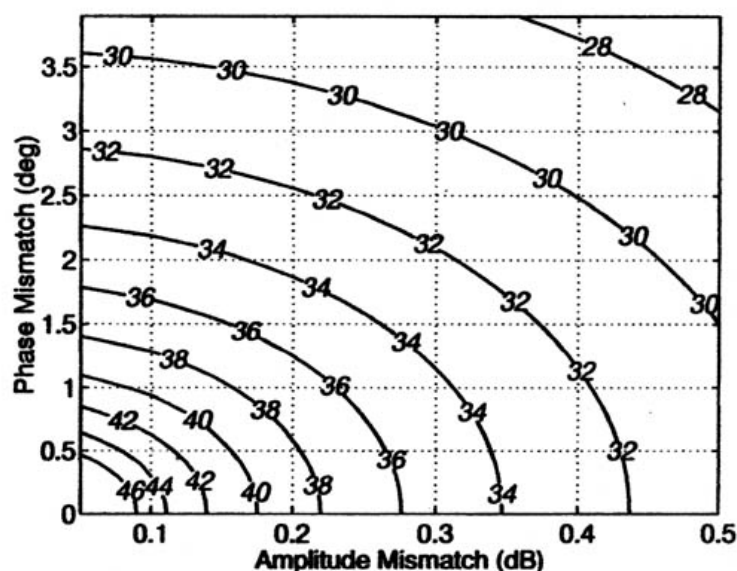


圖2.3 I/Q 兩通道振幅與相位不平衡時所造成的的鏡像消除比率

由於哈特利鏡像消除器架構中的90度相位轉移器通常是利用RC-CR所組成的多重相位濾波器(poly-phase filter)去取代，如圖2.4所示，若因製程變異或是溫度變化使得R、C值沒有完整匹配，也會降低鏡像消除比例。

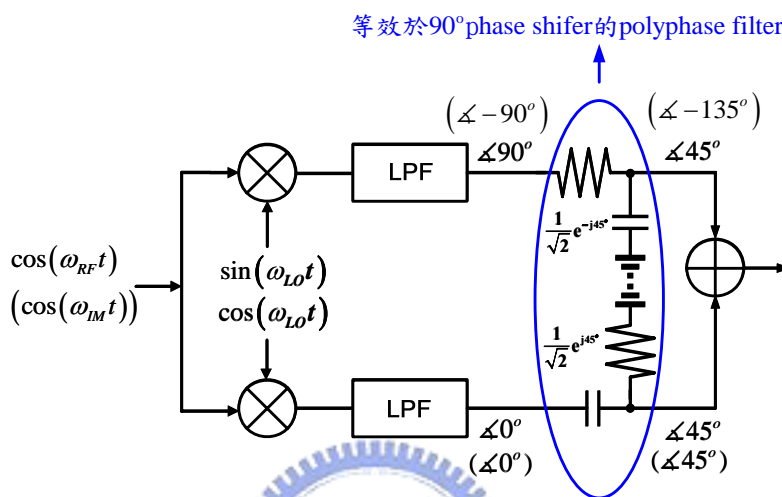


圖2.4 等效哈特利鏡像消除架構圖

2.2.2 威福鏡像消除架構(Weaver Architecture)

(1) 鏡像消除原理

另一種消除鏡像訊號的降頻器為 Weaver 在1956年提出[14]，如圖2.5所示，與哈特利鏡像消除架構不同的地方，在於 Weaver 將 Hartley 的90度相位轉換器用 I/Q 混頻器取代。一樣假設輸入的需要訊號和鏡像訊號分別是 $\cos \omega_{RF} t$ 和 $\cos \omega_{IM} t$ ，而兩個 LO 訊號則是分別輸入 I (in-phase) 訊號和 Q (quadrature phase) 訊號。

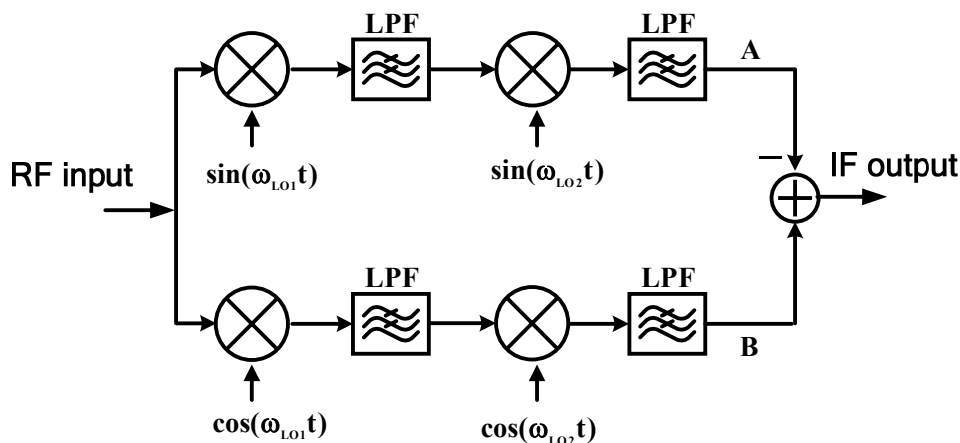


圖2.5 威福鏡像消除架構圖

訊號經過第一次降頻之後，在 I 通道(I-channel)看到需要訊號和鏡像訊號為同相位的實數訊號，而 Q 通道(Q-channel)則為反相位的虛數訊號。同樣地，經過第二級混頻器之後，I 通道的需要訊號和鏡像訊號仍為同相位的實數訊號，而 Q 通道的需要訊號和鏡像訊號則被轉為反相位的實數訊號。之後將此二通道的訊號用電流模態(Current Mode)做相減的動作便可將鏡像訊號濾除，進而得到想要的需要訊號。圖2.6為威福鏡像消除架構的頻譜分析圖，數學分析則是與哈特利相差無幾。

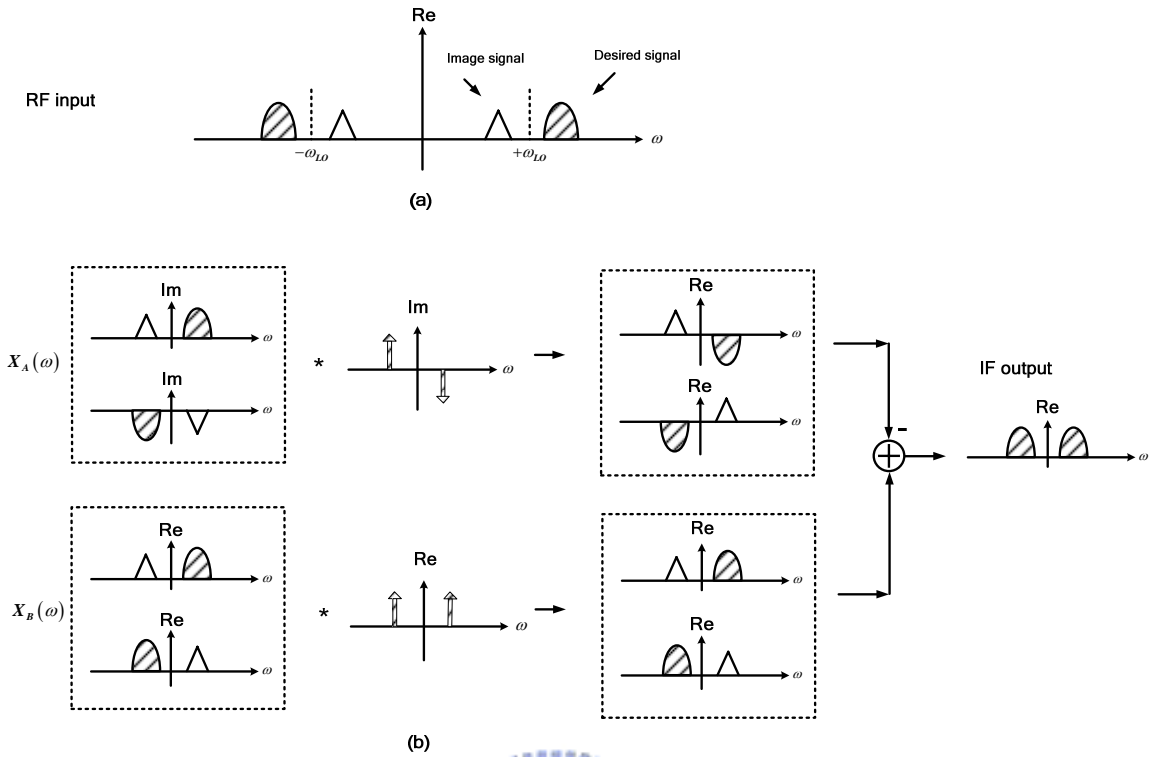


圖2.6 哈特利鏡像消除器的頻譜分析

威福鏡像消除架構的數學運算和哈特利架構很像，在此不再贅述。為了避免繁複的三角函數運算，將複數的概念引進來簡化數學式：觀察圖2.5，假設 A 路徑進入加法器的負號為兩個(-j)相乘的結果，將其平均分配給前面兩個乘法器，亦即第一級乘法器輸入為 $-j\sin\omega_{LO1}t$ ，第二級乘法器輸入為 $-j\sin\omega_{LO2}t$ ，配合 $e^{-j\theta} = \cos\theta - j\sin\theta$ ，圖2.5電路可以轉換為圖2.7。

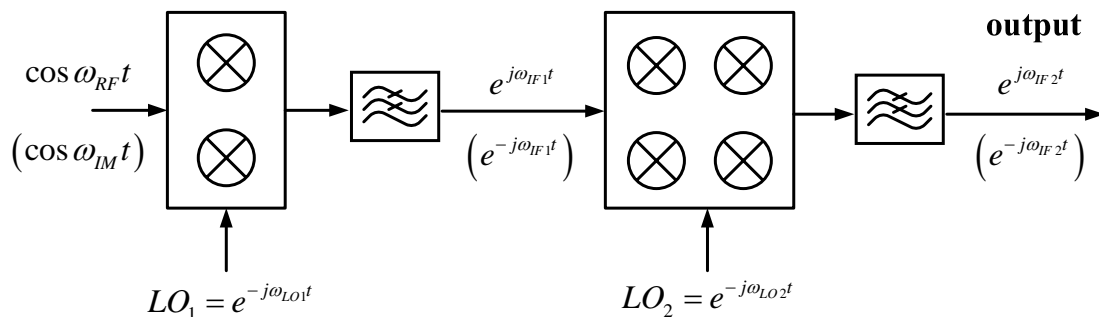


圖2.7 威福鏡像消除複數表示方塊圖

$$\begin{aligned}
 IF_2(t) &= \cos \omega_{RF} t \cdot e^{-j\omega_{LO1} t} \cdot e^{-j\omega_{LO2} t} \\
 &= \frac{e^{j\omega_{RF} t} + e^{-j\omega_{RF} t}}{2} \cdot e^{-j\omega_{LO1} t} \cdot e^{-j\omega_{LO2} t} \\
 &= \frac{1}{2} \left(e^{j(\omega_{RF} - \omega_{LO1} - \omega_{LO2})t} + e^{-j(\omega_{RF} + \omega_{LO1} + \omega_{LO2})t} \right)
 \end{aligned} \tag{2.12}$$

$$\begin{aligned}
 IM(t) &= \cos \omega_{IM} t \cdot e^{-j\omega_{LO1} t} \cdot e^{-j\omega_{LO2} t} \\
 &= \frac{e^{j\omega_{IM} t} + e^{-j\omega_{IM} t}}{2} \cdot e^{-j\omega_{LO1} t} \cdot e^{-j\omega_{LO2} t} \\
 &= \frac{1}{2} \left(e^{j(\omega_{IM} - \omega_{LO1} - \omega_{LO2})t} + e^{-j(\omega_{IM} + \omega_{LO1} + \omega_{LO2})t} \right) \\
 &= \frac{1}{2} \left(e^{-j(2\omega_{IF1} - \omega_{IF2})t} + e^{-j(2\omega_{LO1} + \omega_{LO2} - \omega_{IF1})t} \right)
 \end{aligned} \tag{2.13}$$

從式(2.12)和式(2.13)可以看到，鏡像訊號經過兩次降頻之後出現在 $2\omega_{IF1} - \omega_{IF2}$ ，只要 ω_{IF1} 夠高，即 $\omega_{LO2} \ll \omega_{LO1}$ ，鏡像訊號便可以經由混頻器本身的低通濾波器頻率響應濾除；而需要訊號因為在低中頻處，故能夠順利傳送出來。然而，由於威福鏡像消除降頻器是一種雙降頻的混頻器，所以其實是有兩個鏡像訊號，而第二鏡像訊號在經過

兩次降頻之後會降到最後的中頻訊號，如圖2.8，故無法利用低通濾波器將其濾除，此為威福鏡像消除濾波器的一大缺點。

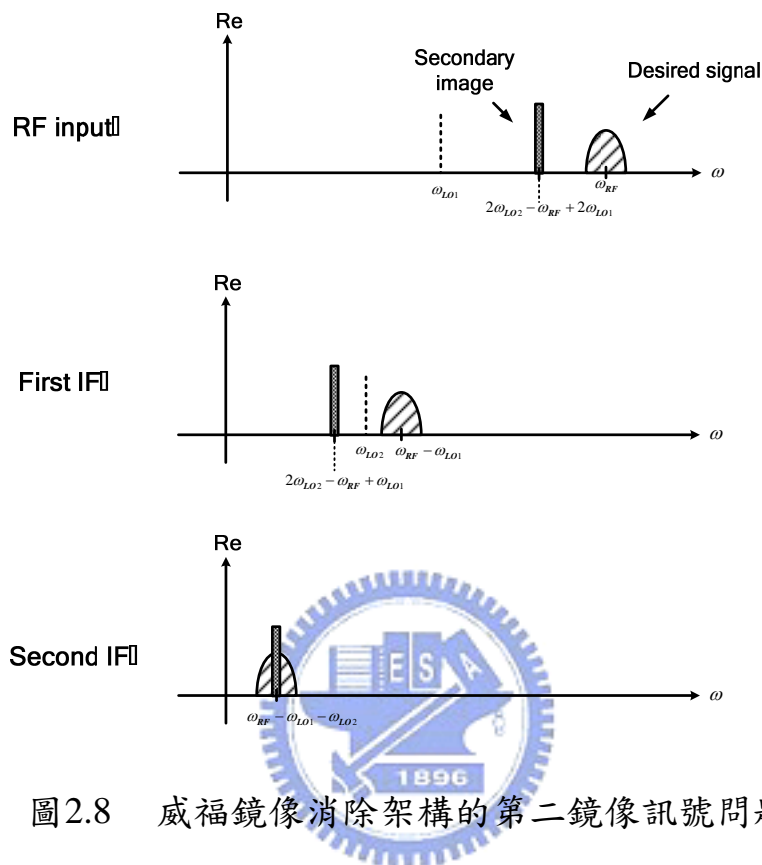


圖2.8 威福鏡像消除架構的第二鏡像訊號問題

(2) 電路不匹配情形

威福鏡像消除架構的鏡像消除比例分析與哈特利鏡像消除架構類似，但由於其沒有多重相位濾波器，故避免了R、C值不穩造成的增益不平衡，但若I/Q相位與振幅不準仍會影響其鏡像消除比率。

2.2.3 威福-哈特利鏡像消除架構

威福-哈特利鏡像消除架構如圖2.9所示。需要訊號、第一鏡像訊號及第二鏡像訊號的頻率分別用 ω_{RF} 、 ω_{IM1} 和 ω_{IM2} 表示，而第一級本地震盪器訊號和 second 級本地震盪器訊號的頻率則分別用 ω_{LO1} 和 ω_{LO2}

表示。RF 訊號經由第一級的兩個混頻器降頻後，其頻率用 ω_{IF1} 表示，再經過第二級四個混頻器降頻後的頻率用 ω_{IF2} 表示。

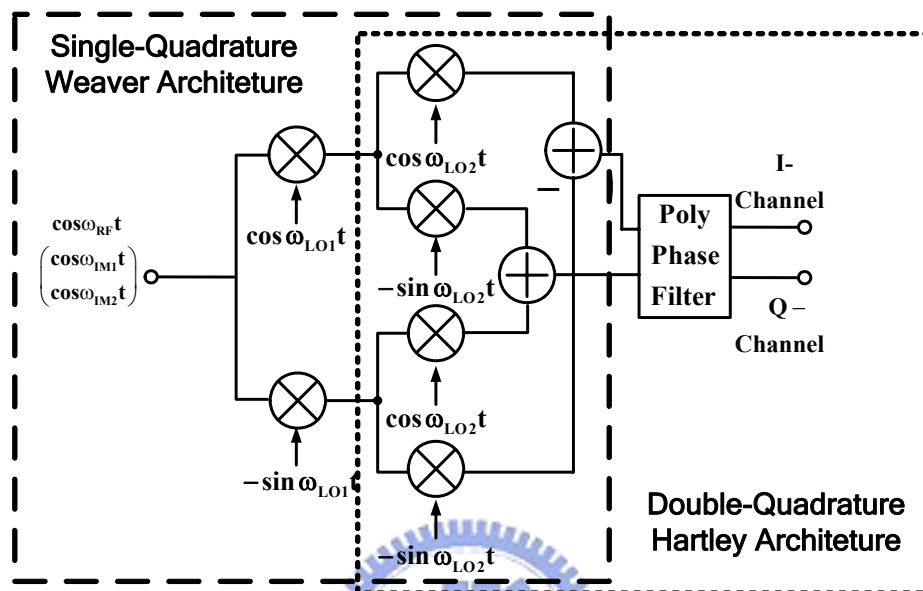


圖2.9 威福-哈特利鏡像消除架構圖

其頻率的關係如下，並將頻譜關係繪至圖2.10：

$$\omega_{IF1} = \omega_{RF} - \omega_{LO1} = \omega_{LO1} - \omega_{IM1} \quad (2.14)$$

$$\omega_{IF1} - \omega_{LO2} = \omega_{IF2} \quad (2.15)$$

$$\omega_{IF2} = \omega_{IF1} - \omega_{LO2} = \omega_{RF} - \omega_{LO1} - \omega_{LO2} \quad (2.16)$$

$$\omega_{IM1} = \omega_{RF} - 2\omega_{IF1} \quad (2.17)$$

$$\omega_{IM2} = \omega_{RF} - 2\omega_{IF2} \quad (2.18)$$

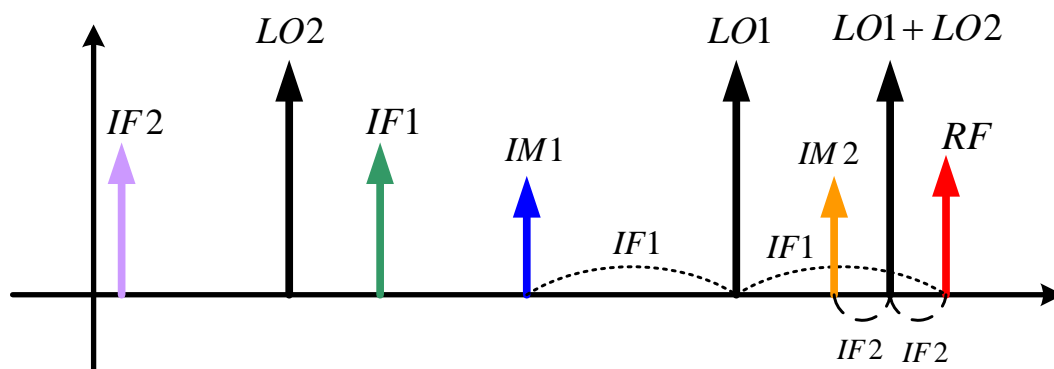


圖2.10 需要訊號和鏡像訊號的頻譜關係圖

如圖2.9所示，此電路結合了威福鏡像消除架構和哈特利鏡像消除架構[16]，前六個混頻器藉由兩次降頻構成威福鏡像消除架構，而為了降低電路的雜訊干擾，捨棄了產生 RF 正交訊號的 RC-CR 多相位濾波器，所以威福鏡像消除架構採用了單正交降頻器的架構(single quadrature down-converter)；後半部份則是由四個混頻器以及 RC-CR 多相位濾波器組成哈特利鏡像消除架構，由於在低中頻的架構中，需要高鏡像訊號消除比值，所以採用雙正交降頻器的架構(double quadrature down-converter)，也因此 IF 埠 (port) 同時會有 in-phase 和 quadrature-phase 的訊號。

2.2.4 第一鏡像訊號消除原理

整體的架構方塊如圖2.9所示：第一級本地震盪訊號(LO1)和第二級本地震盪訊號(LO2)皆由正交訊號所組成，分別用 $\cos \omega_{LO}t$ 和 $\sin \omega_{LO}t$ 表示。一樣利用複數的概念，將圖2.9轉為圖2.11，其中 LO1 和 LO2 的正交訊號用 $e^{-j\omega_{LO}t}$ 和 $e^{-j\omega_{LO}t}$ 表示。

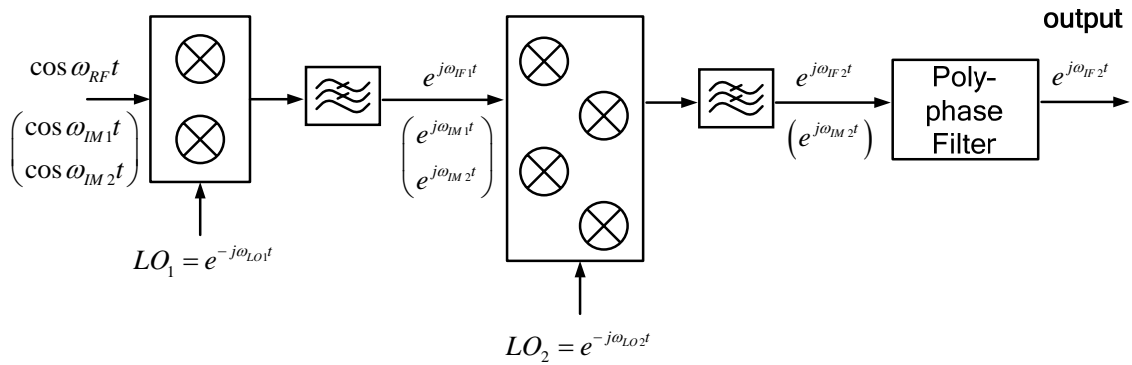


圖2.11 威福-哈特利鏡像消除架構複數示意圖

如同上述威福鏡像消除架構的分析方式，假設現在接收機同時接收到三個實數訊號(real signal)，分別是：需要訊號 $\cos \omega_{RF}t$ 、第一鏡像訊號 $\cos \omega_{IM1}t$ 以及第二鏡像訊號 $\cos \omega_{IM2}t$ 。將此三訊號轉換至頻譜上可以看到正負頻皆有訊號，如圖2.12。由於 LO1 和 LO2 為 $e^{-j\omega_{LO1}t}$ 和 $e^{-j\omega_{LO2}t}$ ，在頻譜上為兩負頻訊號，經過 convolution 之後，此三實數訊號便移動兩次至低頻，如圖2.12 (b)、(c)。此時第一鏡像訊號移到了 $-(2\omega_{IF1} - \omega_{IF2})$ ，第二鏡像訊號則是移至 $-\omega_{IF2}$ ，只要 ω_{IF1} 夠大，那麼 $2\omega_{IF1} - \omega_{IF2}$ 便可以藉由混頻器本身自有的低通濾波器頻率響應濾除，所以我們可以說第一鏡像訊號是由移頻的動作濾除的。圖2.12(c) 也提供了一個資訊：第二鏡像訊號和需要訊號為對稱頻譜，所以混頻器的低通濾波特性和無法消除第二鏡像訊號。

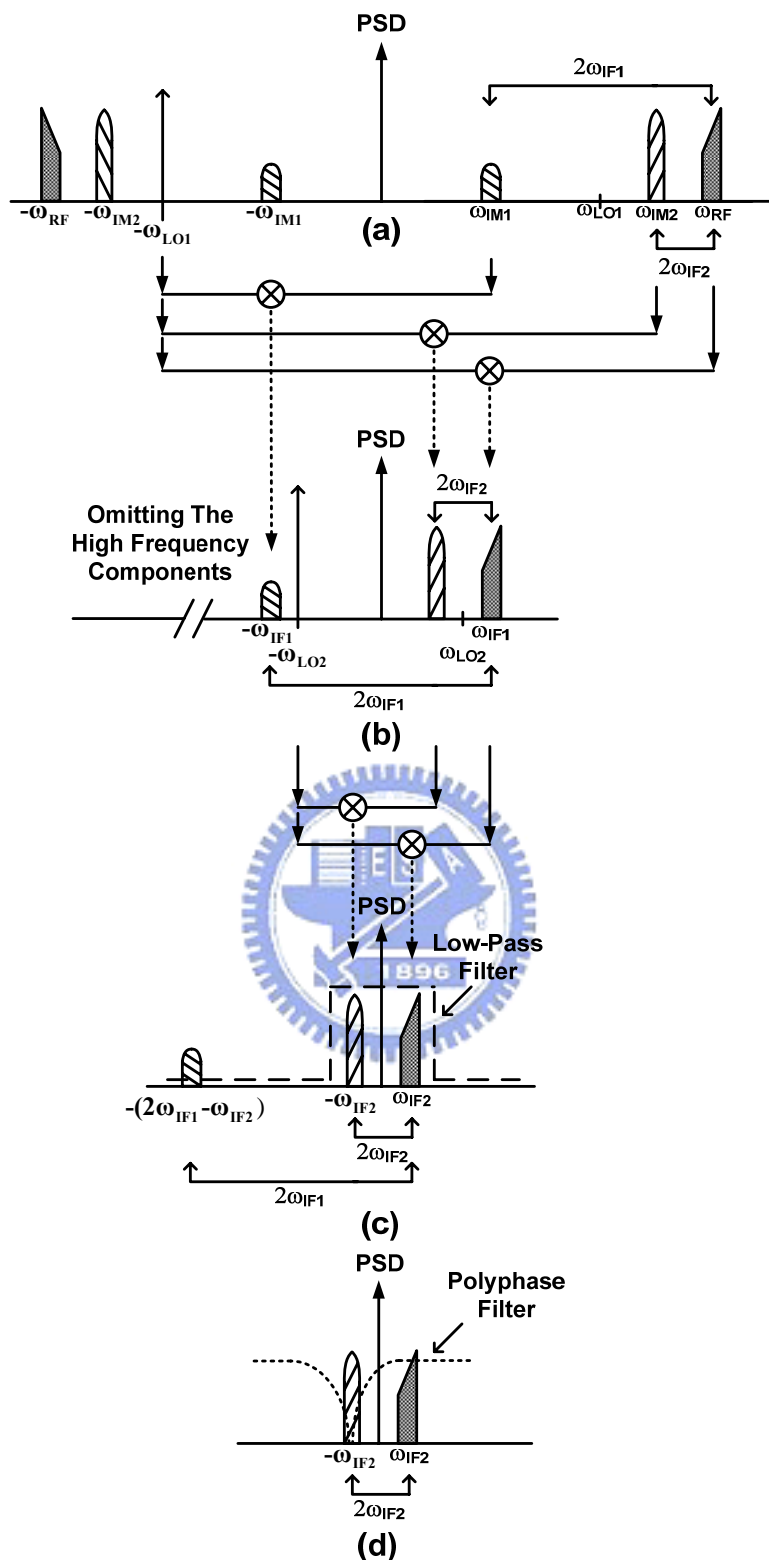


圖2.12 威福-哈特利鏡像消除降頻器頻譜分析圖(a)在第一次降頻之前的射頻和鏡像訊號, (b)經過第一次降頻之後的訊號, (c)

經過兩次降頻之後所得到的最後訊號, (d)改用 poly phase filter 解決第二鏡像訊號。

用頻譜說明完整體電路架構的動作之後, 我們回到時域來看訊號相乘的結果:

$$\begin{aligned}
 IF_2(t) &= \cos \omega_{RF} t \cdot e^{-j\omega_{LO1}t} \cdot e^{-j\omega_{LO2}t} \\
 &= \frac{e^{j\omega_{RF}t} + e^{-j\omega_{RF}t}}{2} \cdot e^{-j\omega_{LO1}t} \cdot e^{-j\omega_{LO2}t} \\
 &= \frac{1}{2} \left(e^{j(\omega_{RF} - \omega_{LO1} - \omega_{LO2})t} + e^{-j(\omega_{RF} + \omega_{LO1} + \omega_{LO2})t} \right) \\
 &= \frac{1}{2} \left(e^{j\omega_{IF}2t} + e^{-j(\omega_{RF} + \omega_{LO1} + \omega_{LO2})t} \right)
 \end{aligned} \tag{2.19}$$

$$\begin{aligned}
 IM_1(t) &= \cos \omega_{IM1} t \cdot e^{-j\omega_{LO1}t} \cdot e^{-j\omega_{LO2}t} \\
 &= \frac{e^{j\omega_{IM1}t} + e^{-j\omega_{IM1}t}}{2} \cdot e^{-j\omega_{LO1}t} \cdot e^{-j\omega_{LO2}t} \\
 &= \frac{1}{2} \left(e^{j(\omega_{IM1} - \omega_{LO1} - \omega_{LO2})t} + e^{-j(\omega_{IM1} + \omega_{LO1} + \omega_{LO2})t} \right) \\
 &= \frac{1}{2} \left(e^{-j(2\omega_{IF1} - \omega_{IF2})t} + e^{-j(2\omega_{LO1} + \omega_{LO2} - \omega_{IF1})t} \right)
 \end{aligned} \tag{2.20}$$

$$\begin{aligned}
 IM_2(t) &= \cos \omega_{IM2} t \cdot e^{-j\omega_{LO1}t} \cdot e^{-j\omega_{LO2}t} \\
 &= \frac{e^{j\omega_{IM2}t} + e^{-j\omega_{IM2}t}}{2} \cdot e^{-j\omega_{LO1}t} \cdot e^{-j\omega_{LO2}t} \\
 &= \frac{1}{2} \left(e^{j(\omega_{IM2} - \omega_{LO1} - \omega_{LO2})t} + e^{-j(\omega_{IM2} + \omega_{LO1} + \omega_{LO2})t} \right) \\
 &= \frac{1}{2} \left(e^{-j\omega_{IF2}t} + e^{-j(\omega_{LO1} + \omega_{LO2} - \omega_{IF2})t} \right)
 \end{aligned} \tag{2.21}$$

從上三式可以驗證頻譜移動的正確性。

2.2.5 第二鏡像訊號消除原理

由於威福-哈特利鏡像消除降頻器是一種雙降頻(dual conversion)架構，而每一次降頻就會多出一個鏡像訊號，上述的威福哈特利鏡像消除降頻器從圖2.12(c)及式(2.19)、式(2.21)中可以發現第二鏡像訊號沒有辦法經由混頻器的低通濾波頻率響應移除，因此引進一複數濾波器來濾除第二鏡像訊號，如圖2.12(d)。此濾波器為 RC-CR 多重相位濾波器(poly-phase filter)，若電路接法為順時針方向，其頻率響應即為正頻可通過、負頻被濾除；反之，若電路接為逆時針方向，則頻率響應為負頻通過、正頻濾除。

結論：在威福-哈特利鏡像消除架構中，第一鏡像訊號由兩次降頻移除，第二鏡像訊號則是利用多重相位濾波器濾除。



2.3 實作一，Weaver-Hartley Image Rejection Receiver for Wireless LAN (CMOS 0.18um)

2.3.1 研究動機

一般常用的接收機是採用威福鏡像消除或是哈特利鏡像消除架構，但若想要直接設計一雙頻帶接收機，由於需要切換頻率來接收訊號，故勢必要做兩次降頻；然而，威福架構有無法消除第二級鏡像訊號的問題，故結合哈特利架構來消除第二鏡像訊號；同時，在前端加上帶有 notch filter 的低雜訊放大器來幫助抑制第一鏡像訊號。

2.3.2 系統頻率規劃

此實作為針對無線區域網路的應用，故將需要頻率設為 2.4/5.2GHz；為了配合電路架構去除第一鏡像訊號，故第一中頻頻率不可太低，而最終輸出訊號基於要配合基頻調變以及避開閃爍雜訊 (flicker noise) 的理由，將其定為 30MHz，頻率規劃如圖 2.13，並將此電路所有相關頻率寫在表 2.1。

表 2.1 威福-哈特利鏡像消除降頻器頻率規劃

Item	RF	IM1	IM2	LO1	LO2	IF1	IF2
Frequency (GHz)	2.4	5.2	2.46	3.8	1.37	1.4	0.03
Frequency (GHz)	5.2	2.4	5.14	3.8	1.37	1.4	0.03

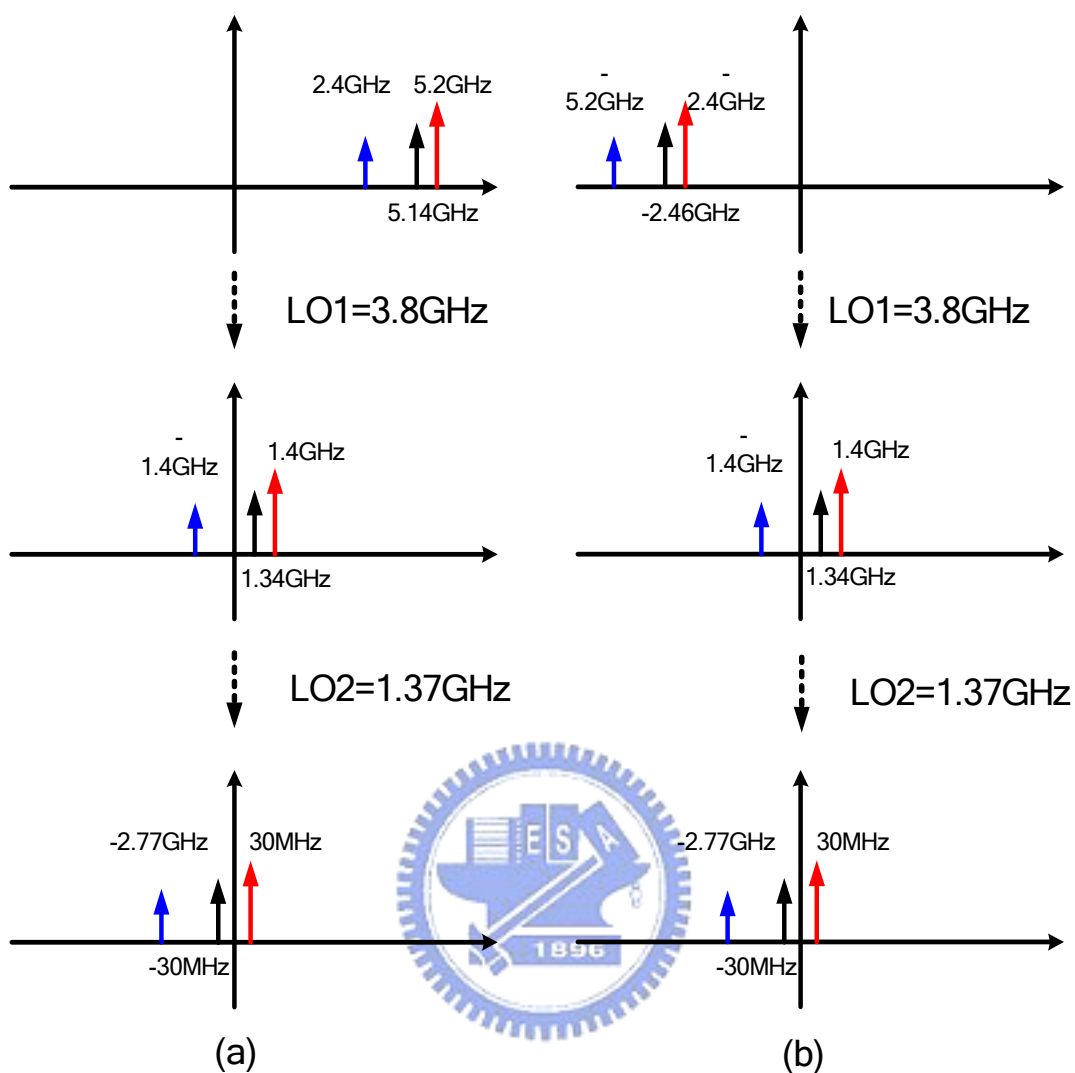


圖2.13 威福-哈特利鏡像消除降頻器頻譜分析圖(a)需要訊號為 5.2GHz (b)需要訊號為2.4GHz。

2.3.3 整體系統架構

威福-哈特利鏡像消除降頻器的架構如圖2.14所示，整個電路包含以下幾個部分：

1. 帶有 notch filter 的雙頻帶低雜訊放大器
2. 第一級/第二級混頻器
3. RC-CR 多重相位濾波器
4. LO1/LO2正交訊號產生器
5. 輸出緩衝級

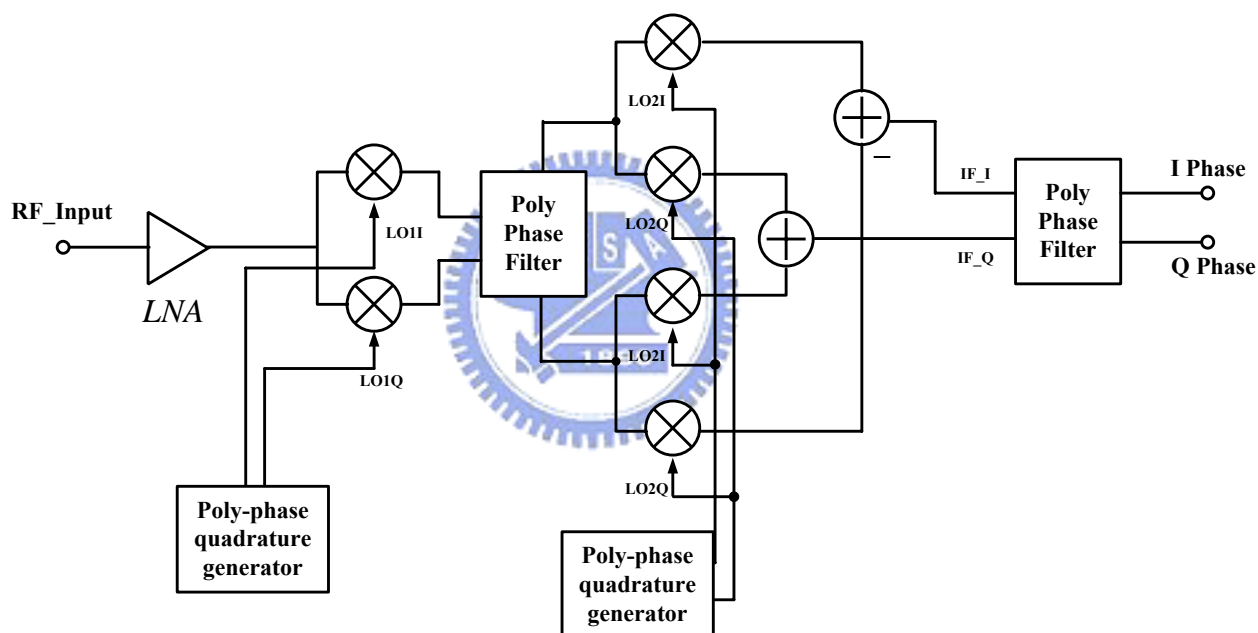


圖2.14 威福-哈特利鏡像消除降頻器系統方塊圖

2.3.4 電路設計

詳細的電路圖如圖2.15所示，並分別闡述內部電路：

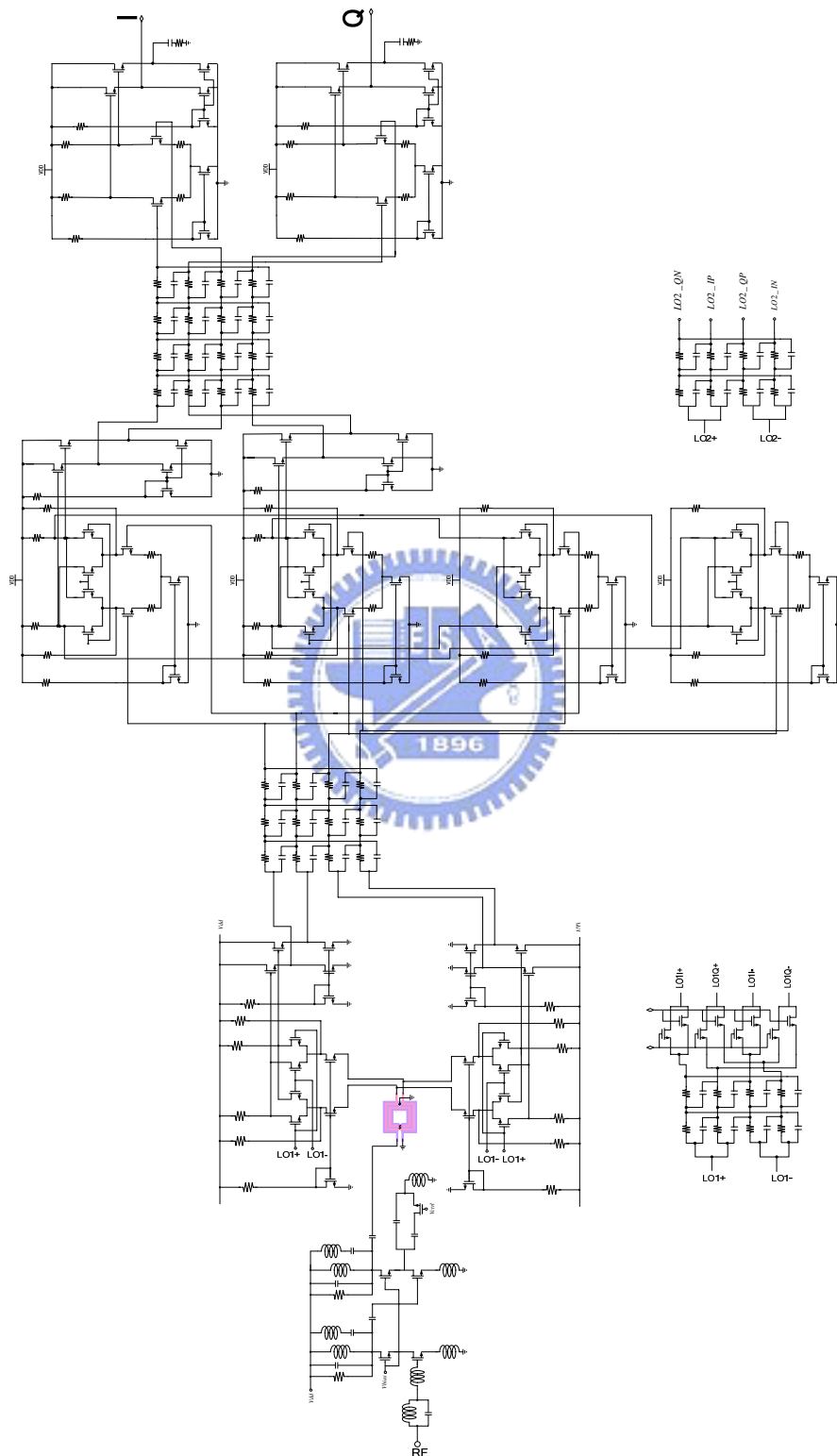


圖2.15 威福-哈特利鏡像消除降頻器詳細電路圖

(1) 帶有 notch filter 的雙頻帶低雜訊放大器(Dual-band LNA with Notch Filter)

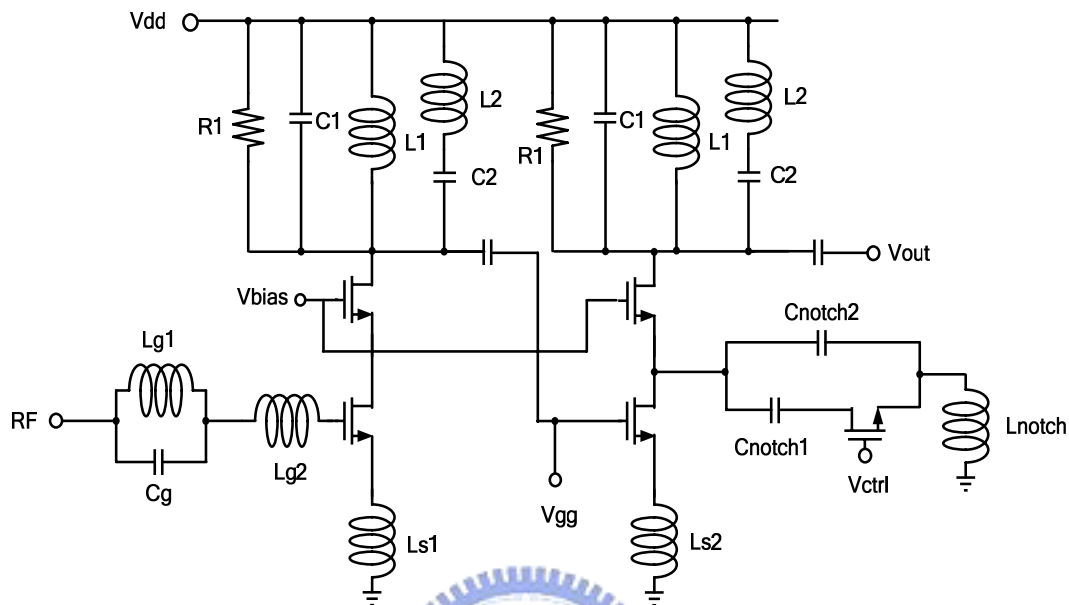


圖2.16 帶有 notch filter 的雙頻帶低雜訊放大器

在前端低雜訊的放大器設計中，首先設計一個可同時讓 2.4/5.2GHz 訊號通過的雙頻帶低雜訊放大器，使其能夠放大需要訊號以及抑制後級的雜訊。為了增加整體的第一鏡像訊號消除比例，在輸出端的中間處置入一 notch filter，藉由開關選擇該在何種頻率產生零點(zero)讓鏡像訊號從零點處流入地，相關設計方法寫在本論文第三章的實作二。

(2) 第一級混頻器(First Stage Mixer)

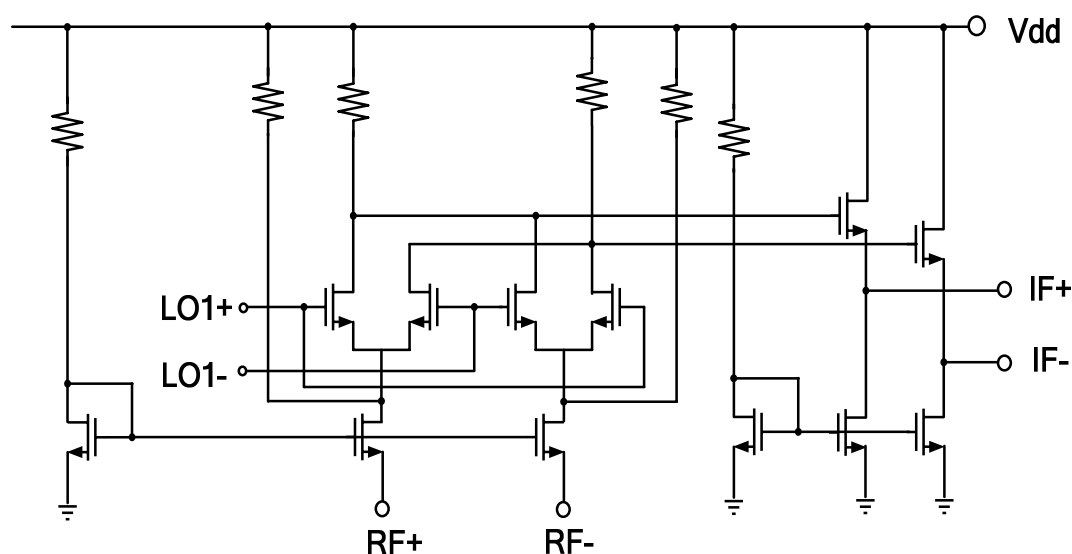


圖2.17 雙平衡共閘級吉伯特混頻器

由於第一級混頻器是接在低雜訊放大器之後，在單獨設計的時候，通常將低雜訊放大器的輸出阻抗匹配至50歐姆。為了使低雜訊放大器與混頻器之間能夠達到阻抗匹配，吉伯特混頻器選擇了共閘極(common gate)的架構，由於射頻訊號從源極輸入，看進去的阻抗大約

為 $\frac{1}{g_m}$ ，控制 g_m 的大小即可將阻抗拉至50歐姆。

雙頻帶低雜訊放大器是採用單端輸入與輸出(single-in single-out)的架構，而第一級的混頻器是雙平衡吉伯特混頻器，需要差動輸入，故利用一變壓器(transformer)將低雜訊放大器的單端輸出訊號轉為差動訊號給第一級混頻器。

(3) 第二級混頻器(Second Stage Mixer)

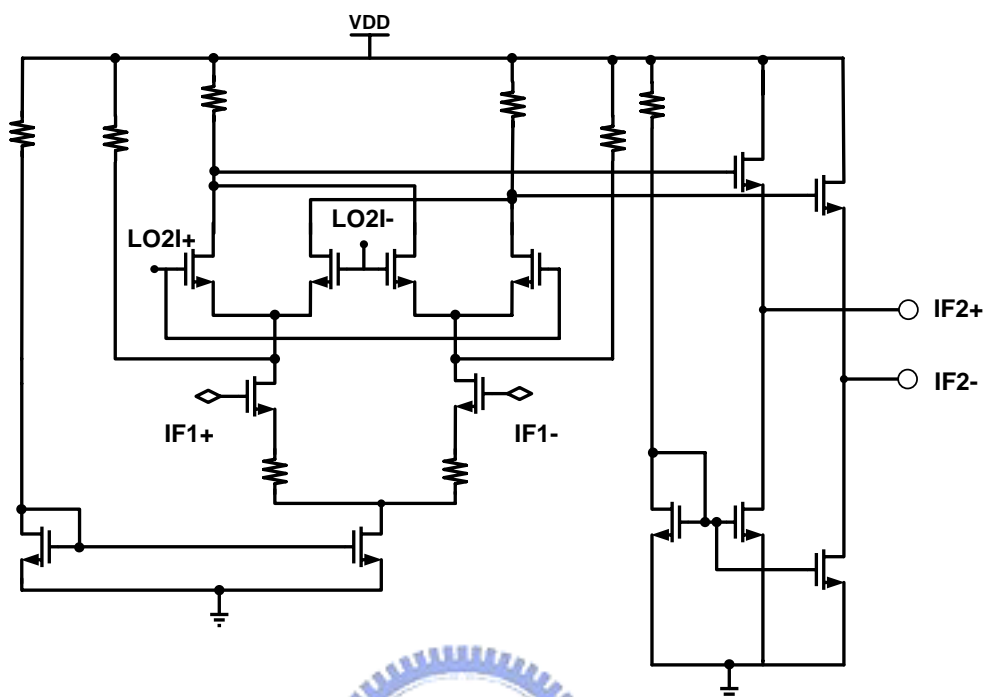
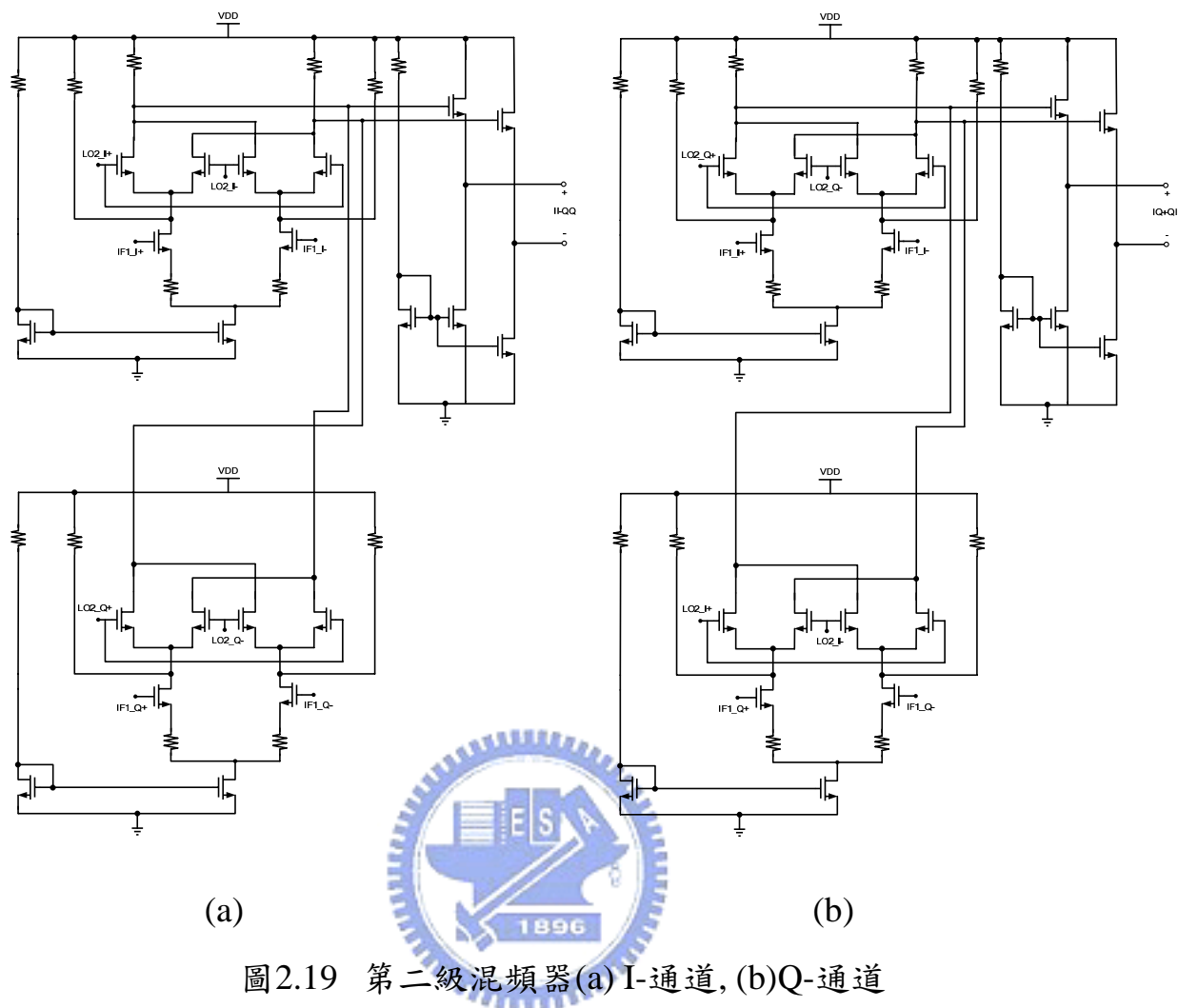


圖2.18 雙平衡吉伯特混頻器

第二級混頻器由雙平衡吉伯特混頻器(double balance Gilbert mixer)組成。與被動混頻器(passive mixer)相比，主動式(active)吉伯特混頻器擁有較高的轉換增益(conversion gain)以及較小的 LO 輸入功率，同時，埠對埠的隔絕度也較好。

為了增加吉伯特混頻器的線性度，在輸入級(input stage)電晶體的源極(source)端加上負回授(negative feedback)電阻。而為了降低負載效應(loading effect)，在混頻器輸出部分加上一共汲極放大器(common drain amplifier)做為輸出緩衝器(output buffer)。



第二級混頻器的整體電路接法如圖2.19所示。輸出的中頻訊號分成 I、Q 兩通道，並利用電流模態的相加減(current mode summation/subtraction)實現訊號相加減的動作。在 I 通道方面，由於兩顆混頻器的輸出線路為反接，故電流訊號為相減，得到 $I I - Q Q$ ，如圖2.19 (a)；而在 Q 通道，兩顆混頻器的輸出線路為正接，電流訊號相加，得到 $I Q + Q I$ ，如圖2.19 (b)。

(4) RC-CR 多相位濾波器(Poly-phase Filter)

A. 多重相位濾波器原理

一個 RC-CR 多相位濾波器如圖2.20所示。當四個輸入訊號的相位分別為0度、90度、180度及270度時，可以將其表示為 $\cos \omega_c t$ 、 $\sin \omega_c t$ 、 $-\cos \omega_c t$ 、 $-\sin \omega_c t$ ，在極座標寫為 $e^{j\omega_c t}$ ，對頻譜來說為正頻率的方向，如圖2.20(a)；另一方面，若四個輸入訊號的相位分別為0度、270度、180度及90度時，可以將其表示為 $\cos \omega_c t$ 、 $-\sin \omega_c t$ 、 $-\cos \omega_c t$ 、 $\sin \omega_c t$ ，在極座標則寫為 $e^{-j\omega_c t}$ ，就頻譜來說則為負頻率的方向，如圖2.20 (b)。

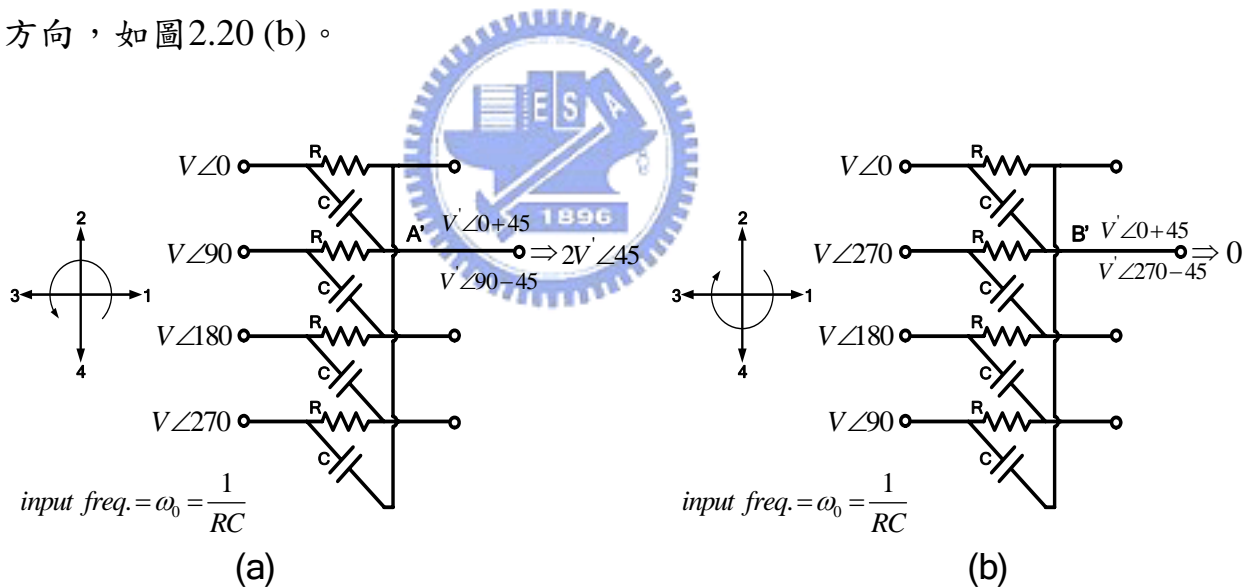


圖2.20 RC-CR 多相位濾波器 (a)正頻率 (b)負頻率 選擇

利用重疊原理，並檢視圖2.20 (a)，相位0度的輸入訊號看到一個CR組成的高通濾波器(high pass filter)，而相位90度的輸入訊號則是看到一個由RC組成的低通濾波器(low pass filter)，此兩濾波器的頻

率響應如圖2.21所示。當設計頻率為多重相位濾波器的中心頻率 $\omega_0 = \frac{1}{RC}$ 時，經過 CR 之後相位增加45度，而經過 RC 之後相位則是減少45度，是故圖2.21 (a)的 A'點會得到兩訊號的相加，而圖2.21 (b)的 B'點會因為兩訊號相減而無訊號輸出。因此可以說多重相位濾波器是一種正頻率可以過，負頻率會被濾除的複數濾波器。

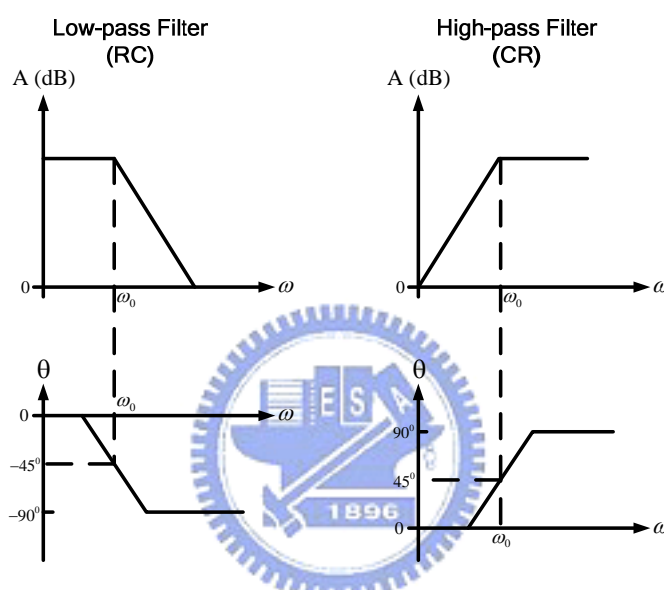


圖2.21 RC 與 CR 電路振幅與相位響應

多重相位濾波器除了能夠濾除負頻之外，另一優點則是可以利用增加多重相位濾波器的級數來增加選擇頻率的頻寬，同時，此做法也因為較能抗拒 RC 值的變化(variation)而有較精準的中心頻率(center frequency)，其數學分析寫在之後。

圖 2.22 為所計算出欲達到一定的鏡像抑制大小，所需頻寬與級數的關係[17]。

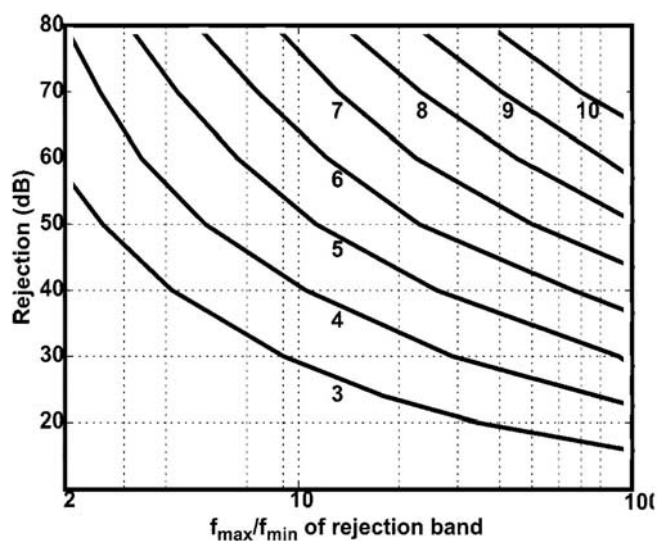


圖2.22 不同級數 RC-CR 多相位濾波器鏡像抑制比率

本實作之接收機中頻中心頻率定為 30MHz，頻寬為 20MHz，故中頻頻帶為 20-40MHz， $\frac{f_{max}}{f_{min}} = 2$ 。若希望鏡像訊號抑制比率可以達到 60dB 以上，由圖 2.22 可以看到至少需要四級以上的 RC-CR 多重相位濾波器。

B. 多重相位濾波器數學分析與設計

一級的多重相位濾波器的諾頓(Norton)等效電路如圖 2.23，其中，

$$\begin{aligned}
 Z_s &= R // \frac{1}{j\omega C} = \frac{R}{1 + j\omega RC} \\
 &= \frac{1-j}{2} R, \text{ at } \omega = \frac{1}{RC}
 \end{aligned} \tag{2.22}$$

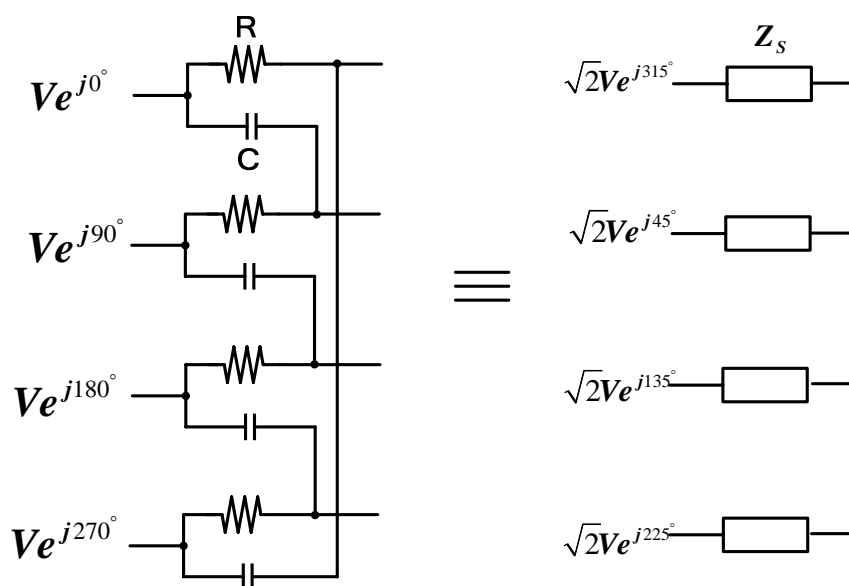


圖2.23 多重相位濾波器之等效電路

假設多重相位濾波器的負載電阻為 Z_L ，如圖 2.24。如果現今的輸入訊號為 0、90、180、270 度，利用重疊原理，A' 點電壓便能分解成 port 1 輸入與 port 2 輸入的分壓重疊結果，將其數學式寫為：

$$V_{A'} = V \cdot \frac{R // Z_L}{\frac{1}{j\omega C} + (R // Z_L)} + jV \cdot \frac{\frac{1}{j\omega C} // Z_L}{R + \left(\frac{1}{j\omega C} // Z_L \right)}$$

$$= jV \frac{Z_L(1 + \omega RC)}{Z_L + R + j\omega CRZ_L} = jV \frac{1 + \omega RC}{R} (Z_S // Z_L) \quad (2.23)$$

$$= jV \frac{1 + \frac{\omega}{\omega_0}}{R} (Z_S // Z_L), \quad \omega_0 = \frac{1}{RC}$$

$$V_B' = -V \frac{1 + \frac{\omega}{\omega_0}}{R} (Z_S // Z_L) \quad (2.24)$$

以此類推，無論負載電阻是否為開路，輸出四個埠的電壓振幅皆相

同，且四相位各相差 90 度。

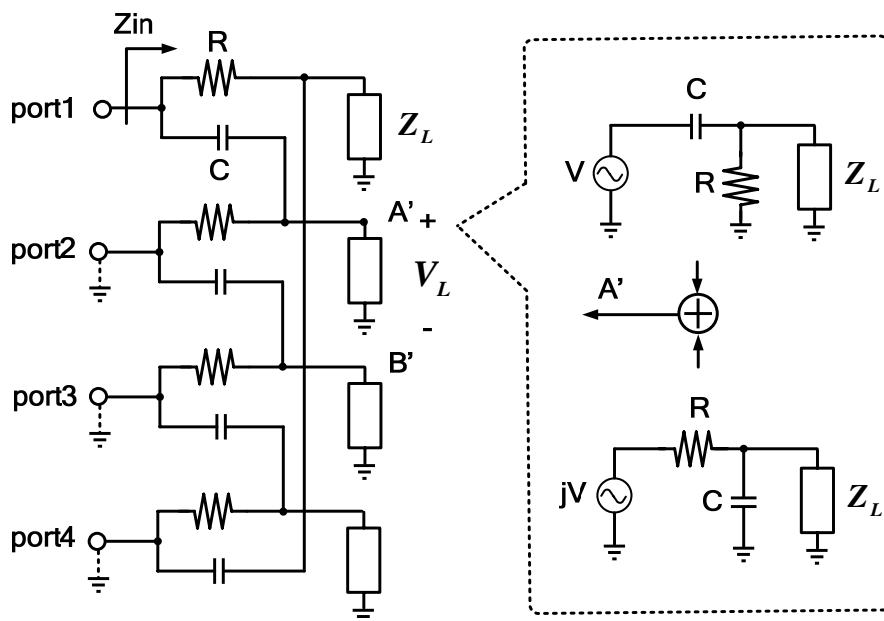


圖2.24 重疊原理示意圖

假定現在有三級多重相位濾波器，每一級的電阻電容值都不一樣，但 RC 組成的極點皆相同，亦即 $\omega_0 = \frac{1}{R_1 C_1} = \frac{1}{R_2 C_2} = \frac{1}{R_3 C_3}$ ，如圖 2.25。

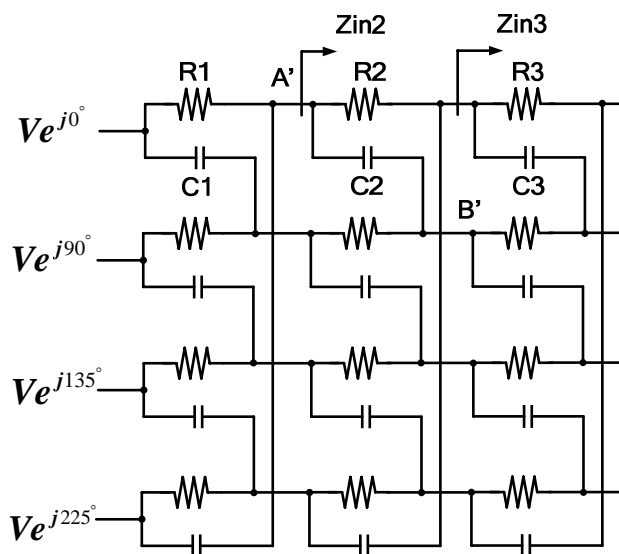


圖2.25 三級多重相位濾波器

在不考慮負載效應的情況之下，每一級往後看的輸入電阻為：

$$Z_{in3} = \frac{1 + j\omega C_3 R_3}{2j\omega C_3} = \frac{1-j}{2} R_3, \text{ at } \omega_0 \quad (2.25)$$

$$\begin{aligned} Z_{in2} &= \frac{Z_{in3} + R_2 + j\omega C_2 R_2 Z_{in3}}{1 + j\omega C_2 (R_2 + 2Z_{in3})} \\ &= \frac{R_2 + \frac{(1-j)(1+j)}{2} R_3}{(1+j) \left(1 + \frac{R_3}{R_2}\right)} = \frac{1-j}{2} R_2, \text{ at } \omega_0 \end{aligned} \quad (2.26)$$

從式(2.25)與式(2.26)發現往後看的電阻完全被當級多重相位濾波器所使用的電阻決定。

若單看一級多重相位濾波器的前後，假設輸入電壓是 V_A ，那麼輸出電壓則為

$$\begin{aligned} V_{B'} &= jV_A \frac{2Z_{in3}}{Z_{in3}(1+j) + R_2}, \text{ at } \omega_0 \\ &= jV_A \frac{(1-j)R_3}{\frac{1-j}{2}(1+j)R_3 + R_2}, \text{ for } Z_{in3} = \frac{1-j}{2} R_3 \\ &= \frac{R_3}{R_2 + R_3} (1+j)V_A \end{aligned} \quad (2.27)$$

將式(2.27)推廣，一級多重相位濾波器輸入輸出的電壓比為

$$\frac{V_L}{V_S} = \frac{R_L}{R_S + R_L} (1+j) \quad (2.28)$$

一級多重相位濾波器的增益便可寫為

$$\left| \frac{V_L}{V_S} \right| = \sqrt{2} \left| \frac{R_L}{R_S + R_L} \right| \quad (2.29)$$

將其用分貝值表示，每一級的增益可以寫為 $3 - 20 \log \left(1 + \frac{R_S}{R_L} \right)$ 。假設

$R_L > \frac{R_S}{\sqrt{2} - 1} = (\sqrt{2} + 1)R_S$ ，那麼增益便能大於 1；但如果將每一級所用

到的電阻都一樣的話，亦即 $R_S = R_L$ ，那麼便會得到 -3dB 的增益；此外，

如後級負載為開路，那麼便能得到 $\sqrt{2}$ 倍的增益。今串聯 N 級多重相

位濾波器，且負載為開路的情況下，若想得到增益：

$$\begin{aligned} 2^{\frac{N}{2}} \cdot \left(\frac{R_L}{R_S + R_L} \right)^{N-1} &> 1 \\ \Rightarrow \frac{R_L}{R_S} &> \left[2^{\frac{N}{2(N-1)}} - 1 \right]^{-1} \end{aligned} \quad (2.30)$$


式(2.30)指出當有 N 級多重相位濾波器若想要大於 1 倍的增益，第 N 級所用電阻與第 N-1 級所用電阻所需要的電阻比值。舉例來說，若設定四級多重相位濾波器，那麼後一級的電阻值需比前一級多 1.702 倍才能得到電壓增益。

C. 多重相位濾波器的雜訊分析

雖然式(2.30)在乍看之下似乎對於電阻值和電容值的選擇沒有限制，然而，由電阻的雜訊能量密度

$$S_v(f) = 4kTR, f \geq 0 \quad (2.31)$$

可以看到，若電阻值愈大，提供的熱雜訊(thermal noise)也愈多；若電阻值小，雖然雜訊也減少，但前一級混頻器的輸出端看到下一級的輸入阻抗也相對變少，故電壓訊號沒辦法完全傳遞至多重相位濾波器，而會有較大的損耗。故在設計時，必須根據電路整體情況以及需要來衡量電阻值的大小。

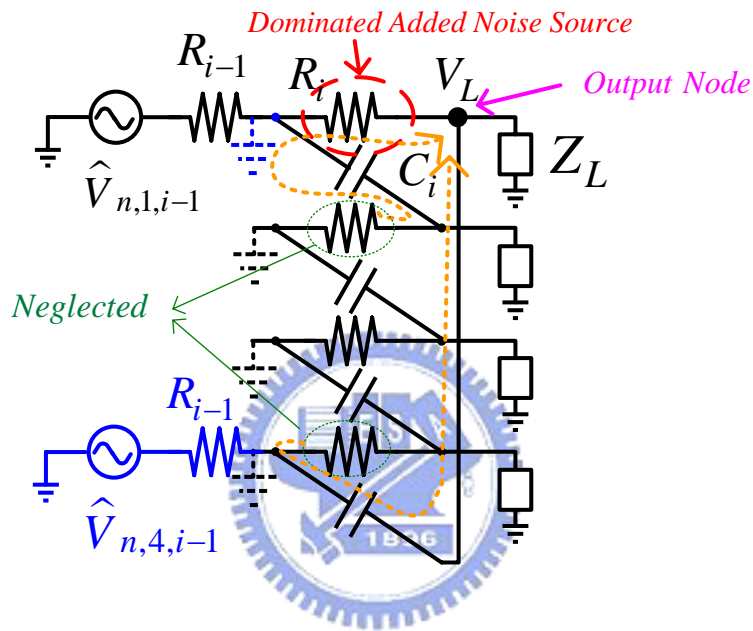


圖2.26 多重相位濾波器利用重疊原理之雜訊分析

若想更詳細地討論其雜訊情形，考慮圖 2.26，若只想知道由輸入端提供的雜訊，單看某一個輸出端，且一樣是在負載為開路的情況下，輸出雜訊功率由兩輸入電阻提供，其值為

$$\begin{aligned}
 & 4kTR_{i-1} \left| \frac{1/j\omega C}{R + 1/j\omega C} \right|^2 + 4kTR_{i-1} \left| \frac{R}{R + 1/j\omega C} \right|^2 \\
 & = 4kTR_{i-1} \frac{1}{1 + \omega^2 R^2 C^2} + 4kTR_{i-1} \frac{\omega^2 R^2 C^2}{1 + \omega^2 R^2 C^2} = 4kTR_{i-1}
 \end{aligned} \tag{2.32}$$

在輸出端所接負載為開路的情況下，一級多重相位濾波器在某一輸出

端所提供的雜訊功率為

$$4kTR_i \frac{1}{1 + \omega^2 R^2 C^2} = 4kTR_i \cdot \frac{1}{2}, \text{ at } \omega = \frac{1}{RC} \quad (2.33)$$

故在負載為開路的情況下，雜訊指數可以寫為

$$\begin{aligned} NF &= \frac{n_i \cdot G + n_o}{n_i \cdot G} = 1 + \frac{n_o}{n_i \cdot G} \\ &= 1 + \frac{4kTR_i \frac{1}{1 + \omega^2 R^2 C^2}}{4kTR_{i-1}} \\ &= 1 + \frac{1}{2} \frac{R_i}{R_{i-1}}, \text{ at } \omega = \frac{1}{RC} \end{aligned} \quad (2.34)$$

由分壓定理配合遞迴(recursive)定律得知，第 N-1 級電阻的熱雜訊會以 a 倍 ($a \leq 1$, $a = 1$ at $\omega = \frac{1}{RC}$) 的倍率傳至第 N 級多重相位濾波器的輸出端；而第 N 級的電阻熱雜訊會以 b 倍的倍率傳遞至其輸出端，由式(2.32)與式(2.33)可得知，當操作頻率在中心頻率 $\omega = \frac{1}{RC}$ 且負載是開路時， $a = 1, b = \frac{1}{2}$ 。

輸出端得到的雜訊功率為：

$$\begin{aligned} N_o &= \left\{ \left[(4kTR_0 a + 4kTR_1 b) a + 4kTR_2 b \right] a + 4kTR_3 b + \dots \right\} + 4kTR_{n-1} b \cdot 1 \\ &\quad + 4kTR_n \cdot \frac{1}{2} \\ &= 4kTR_0 a^{n-1} + 4kTR_1 b a^{n-2} + \dots + 4kTR_{n-1} b + 4kTR_n \cdot \frac{1}{2} \end{aligned} \quad (2.35)$$

而輸入電阻雜訊在輸出端所產生的雜訊功率為

$$N_{io} = 4kTR_0 a^{n-1} \quad (2.36)$$

由式(2.35)與式(2.36)得到整體的雜訊指數：

$$NF = \frac{N_o}{N_{io}} = 1 + \frac{4kTR_1 b a^{n-2} + \dots + 4kTR_{n-1} b + 4kTR_n \cdot \frac{1}{2}}{4kTR_0 a^{n-1}} \quad (2.37)$$

觀察式(2.37)可以發現，最後一級多重相位濾波器的電阻大大的決定了 N 級多重相位濾波器的雜訊，與前述理論相符；但由模擬發現，串聯愈多級多重相位濾波器，其雜訊指數呈指數成長。因此，有人提出在四級多重相位濾波器中間插入一緩衝器(buffer)，使得第三級、第四級的電阻能夠重算[17]。

基於上述分析，由於希望能夠達到 60dB 以上的第二鏡像消除比率，故選用四級多重相位濾波器。在選擇級數之後，依照不希望使訊號在多重相位濾波器有損耗的理由，每級電阻的比例至少要大於 1.7 倍。而又為了雜訊的考量，第一級電阻的起始值不可太大，否則第四級的電阻會造成很大的熱雜訊；然而，若第一級電阻太小，訊號在經過混頻器接到多重相位濾波器之間時便會因為分壓的關係而有所削弱，故多重相位濾波器的第一級電阻值需考慮到前一級的輸出阻抗。

(5) LO1/LO2 正交訊號產生器

A. 利用多重相位濾波器產生正交訊號

在低中頻系統中，由於最後使用多重相位濾波器去濾除第二鏡像訊號，所以在第二級混頻器輸出部分需要精準的四相位訊號 (quadrature signal)，因此 IF1 和 LO2 都採四相位輸入，稱為雙四相位

(double quadrature)輸入。雙四相位的好處是較能抗拒電路走線的相位誤差(phase error)，故鏡像抑制訊號比率不至於因為電路的不對稱而降低。

若第一級混頻器 LO 埠輸入為四相位，IF1 的輸出亦為四相位。而 LO1 和 LO2 產生四相位訊號的方法皆是將差動輸入(differential input)訊號輸入 RC-CR 多重相位濾波器，如圖 2.27：當輸入訊號為差動訊號時，由重疊原理可以看為正頻率與負頻率訊號的相加，由上一段 RC-CR 多重相位濾波器的正頻可過、負頻不可過的特性，可以得到一組相差 90 度的 I、Q 訊號。

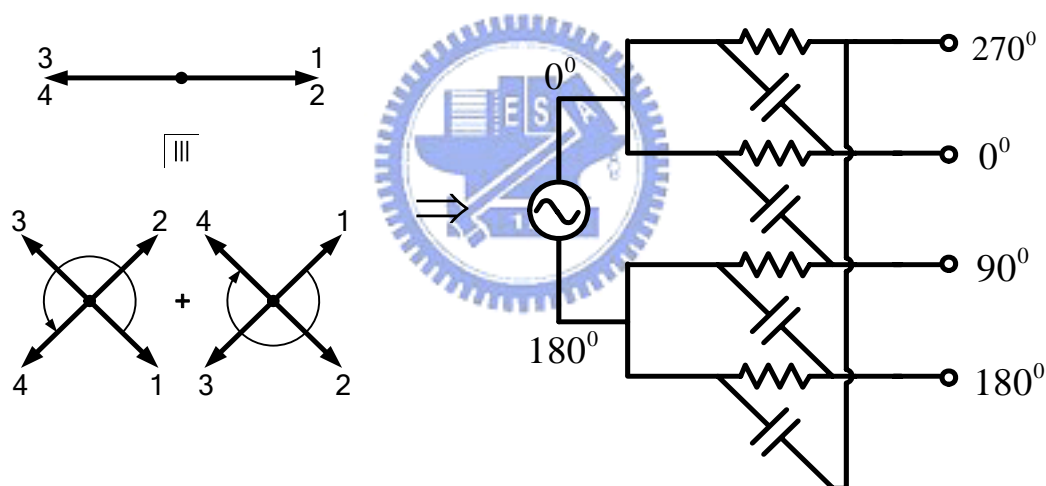


圖2.27 正交訊號產生器

除此之外，由於 LO1 的正交相位產生器還擔任著系統該接收 2.4GHz 或是 5.2GHz 訊號的責任，故配合一組切換器(switch)來決定頻帶，如圖 2.28：在 RF=2.4 時， $s1=high$ 、 $s2=low$ ，輸出端可得 I+、Q+、I-、Q-，此時 LO1 訊號可以用 $e^{j\omega_{LO1}t}$ 表示；在 RF=5.2 時，使 $s1=low$ 、 $s2=high$ ，輸出端可得 I+、Q-、I-、Q+，此時 LO1 訊號可以用 $e^{-j\omega_{LO1}t}$ 表示。

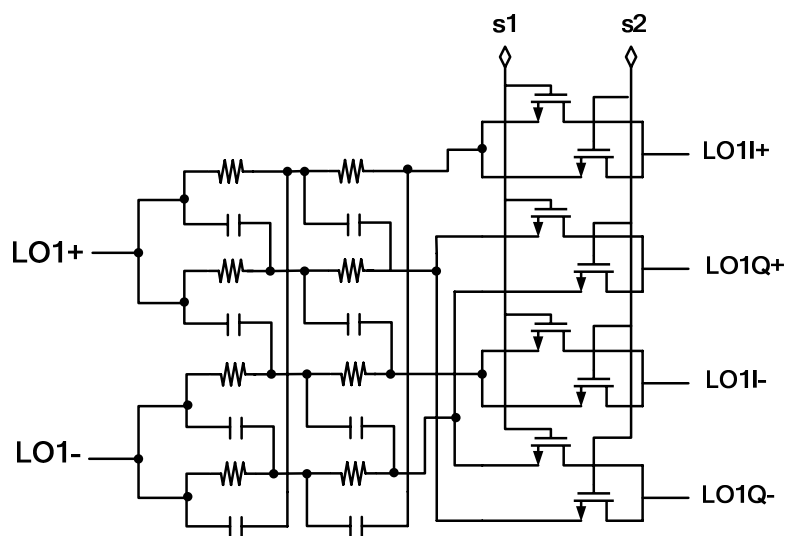


圖2.28 LO1 正交訊號產生器及切換器

B. 多重相位濾波器的振幅、相位不平衡時的情況

假設多重相位濾波器的電阻、電容值因為製程的變異使得訊號經過之後的相位偏離正交，如圖 2.29。其中 ϕ 為偏離的角度，即相位誤差； θ 為訊號經過多重相位濾波器之後所轉的角度。

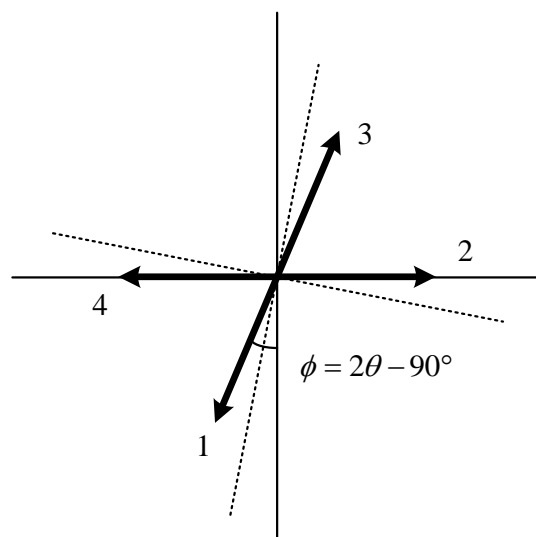


圖2.29 多重相位濾波器輸出不為正交訊號的情況

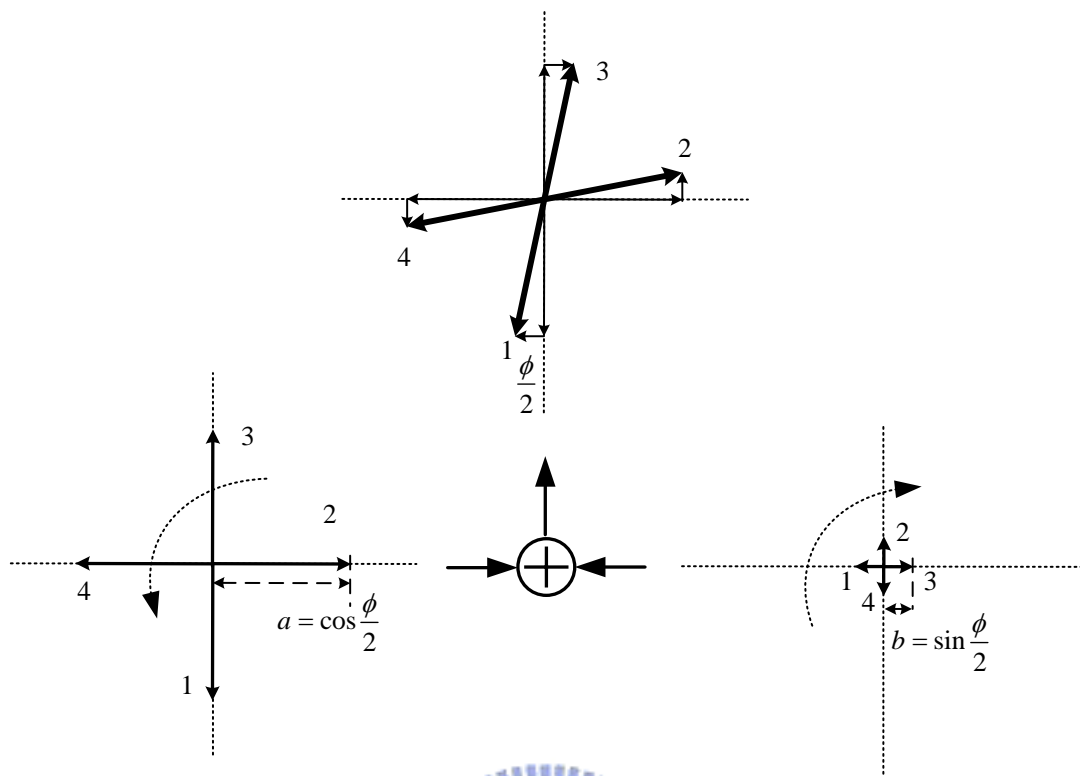


圖2.30 偏移角度分解之順時針與逆時針兩分量

若經過第一級多重相位濾波器之後的訊號已經偏離正交，此訊號可以被分解為順時針以及逆時針兩分量，如圖 2.30；其中，逆時針方向的分量為原始正交向量，而順時鐘分向的分量則由相位誤差所造成。因此，偏移正交後的輸入訊號向量可以寫為

$$a \begin{bmatrix} -j \\ +1 \\ +j \\ -1 \end{bmatrix} + b \begin{bmatrix} -1 \\ +j \\ +1 \\ -j \end{bmatrix}, \text{ where } a = \cos \frac{\phi}{2}, b = \sin \frac{\phi}{2} \quad (2.38)$$

當此訊號進入第二級多重相位濾波器之後，亦可以看為此兩分量分別進入多重相位濾波器之後再做訊號的相加減。為了方便分析，將訊號在複數平面處理：一個訊號經過 R-C 之後，輸出端的電壓為

$$\frac{1}{1 + j\omega RC} = \cos \theta \cdot e^{-j\theta}, \theta = \tan^{-1}(\omega RC) \quad (2.39)$$

而經過 C-R 之後所得的輸出端電壓可以寫為

$$\frac{j\omega RC}{1+j\omega RC} = j \sin \theta \cdot e^{-j\theta}, \theta = \tan^{-1}(\omega RC) \quad (2.40)$$

藉由上述分析，首先觀察逆時針方向的分量經過多重相位濾波器的情形。舉例來說，圖 2.31 中 node2' 的訊號是由 node1 和 node2 所提供，向量的分析如圖 2.32，由於 node1 訊號是經過一個 C-R 網路，由式(2.40)可以看出相位部分是先轉一個 $-\theta$ 度之後，再轉 90 度(+j)，故可以得到圖 2.32(a)中的粗黑線向量；node2 訊號經過一 R-C 網路之後，角度同樣先轉 $-\theta$ 度，由於訊號乘上 $\cos \theta$ 沒有向量變化，故得到的訊號便是圖 2.32(a)的粗藍線，從向量圖中可以發現兩者在 node2' 的訊號向量相同，故輸出向量為二者的相加。以此類推，可以得到圖 2.32(b)的向量圖。

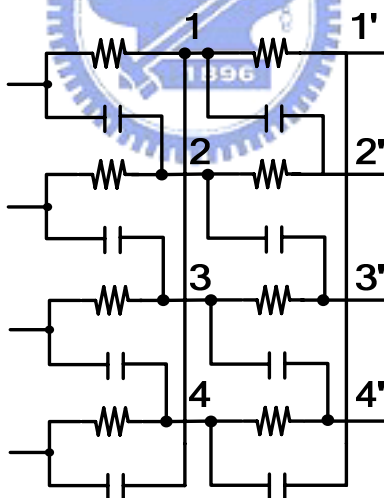


圖2.31 兩級多重相位濾波器

順時針方向的向量在輸出端所造成的向量分析同上，不同的地方是從圖 2.33 中可以發現前兩個節點在輸出端所產生的向量為反向，故所得的向量為二者相減。因此這兩組順時針以及逆時針向量在輸出端最後造成的向量如圖 2.34。

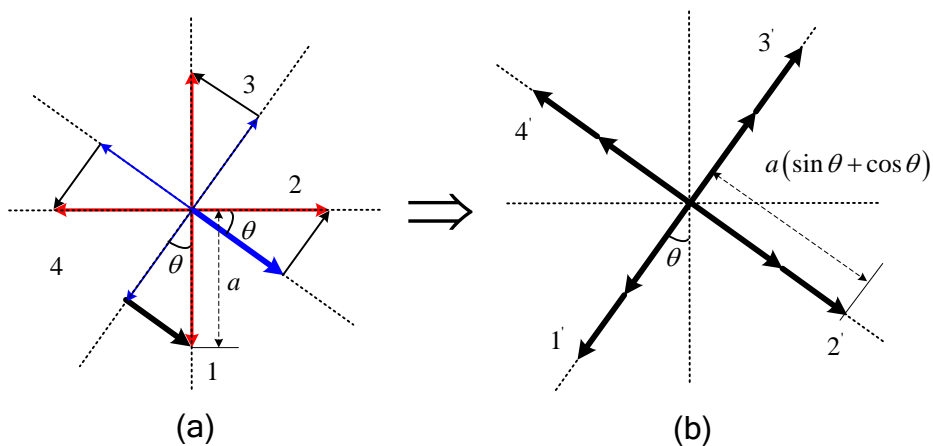


圖2.32 逆時針分量進入第二級多重相位濾波器之後的情形

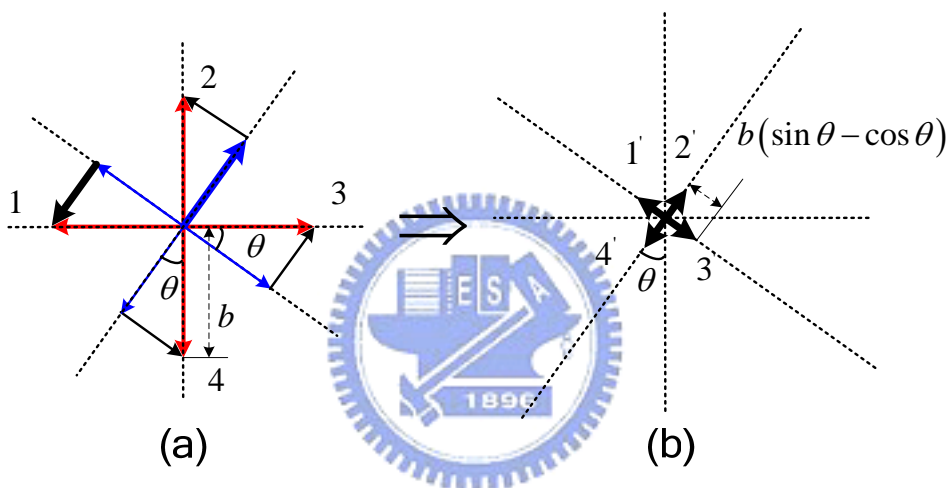


圖2.33 順時針分量進入第二級多重相位濾波器之後的情形

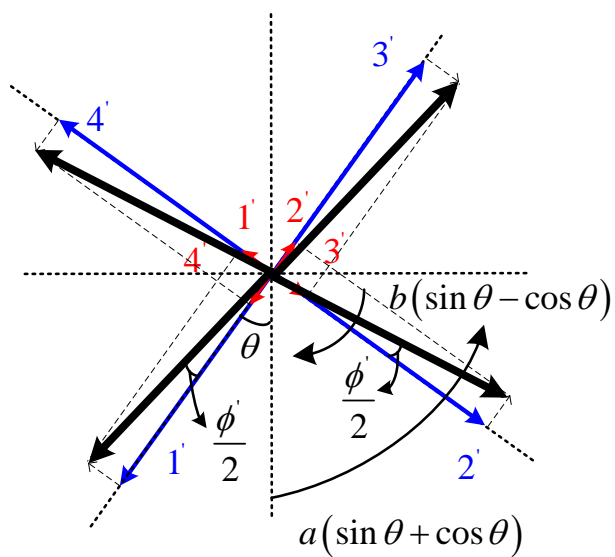


圖2.34 兩級多重相位濾波器的正交相位偏移圖

觀察輸出振幅，可以將其寫為

$$\begin{aligned}
 & \sqrt{[a(\cos \theta_2 + \sin \theta_2)]^2 + [b(\sin \theta_2 - \cos \theta_2)]^2} \\
 &= \sqrt{\cos^2 \frac{\phi_1}{2}(1 + \sin 2\theta_2) + \sin^2 \frac{\phi_1}{2}(1 - \sin 2\theta_2)} \\
 &= \sqrt{1 + \sin 2\theta_2 \cos \phi_1} = \sqrt{1 + \sin 2\theta_2 \cos(2\theta_1 - 90^\circ)} \quad (2.41) \\
 &= \sqrt{1 + \sin 2\theta_2 \cos 2\theta_1} = \sqrt{1 + \cos \phi_2 \cos \phi_1} \\
 &= \sqrt{2}, \text{ if } \phi_i = 0
 \end{aligned}$$

兩訊號加成之後，從圖 2.34 看出，一邊偏移正交訊號的相位為

$$\begin{aligned}
 \frac{\phi'}{2} &= \tan^{-1} \left[\frac{b(\sin \theta_2 - \cos \theta_2)}{a(\cos \theta_2 + \sin \theta_2)} \right] \\
 &= \tan^{-1} \left[\tan \frac{\phi_1}{2} \left(\frac{\tan \theta_2 - 1}{\tan \theta_2 + 1} \right) \right] \quad (2.42) \\
 &= \tan^{-1} \left[\left(\frac{\tan \theta_1 - 1}{\tan \theta_1 + 1} \right) \cdot \left(\frac{\tan \theta_2 - 1}{\tan \theta_2 + 1} \right) \right]
 \end{aligned}$$

故整體正交相位的相位差即可寫為

$$\phi' = 2 \tan^{-1} \left(\prod_i \frac{\omega - \omega_0}{\omega + \omega_0} \right). \quad (2.43)$$

觀察式(2.43)，如果多重相位濾波器的級數愈多， \tan^{-1} 內的連乘積值愈小，這意味著整體正交相位的相位差也會愈小。

換個角度來看，若希望相位誤差在 ϕ 度之內的話，系統所能容忍中心頻率飄移比例則為

$$\frac{\Delta \omega}{\omega} = 2 \frac{\tan^{\frac{1}{N}} \left(\frac{\phi^\circ}{2} \right)}{1 - \tan^{\frac{1}{N}} \left(\frac{\phi^\circ}{2} \right)} = 2 \frac{1}{\left(\tan \frac{\phi^\circ}{2} \right)^{\frac{1}{N}} - 1} \quad (2.44)$$

故在一定的相位誤差之內，若多重相位濾波器的級數愈多，其頻寬能

夠達到較廣的範圍(range)。

按照上述理論，此實作的 LO1 與 LO2 正交相位產生器基於不需要變更頻率的理由，每級的中心頻率都設為一樣；然而，為了抗拒製程變異導致能夠產生正交訊號的頻率不準，兩正交相位產生器皆採用兩級多重相位濾波器。由於鏡像消除比率與正交相位的準度有極大的相關性，故希望偏移角度能夠控制在 0.5° 以內，套用式(2.44)，發現多重相位濾波器可以涵蓋 69.2% 的頻寬，故即使製程有所變異造成中心頻率飄移，四級多重相位濾波器仍能產生正交訊號。

(6) 輸出緩衝級

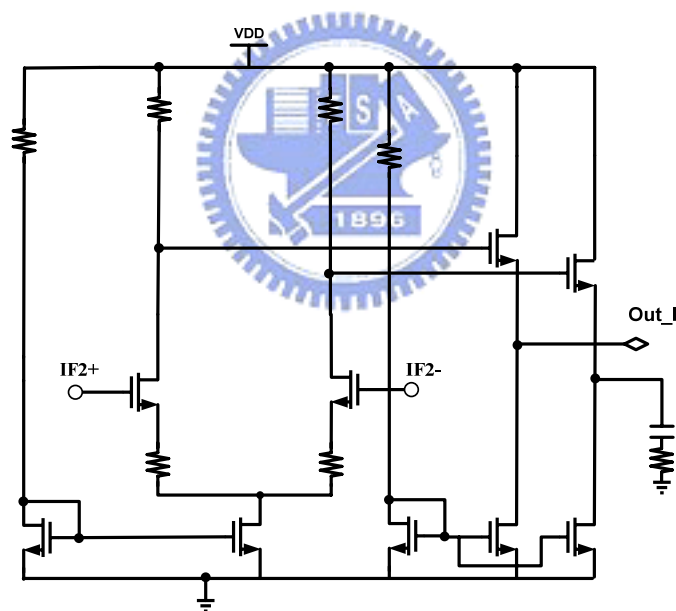
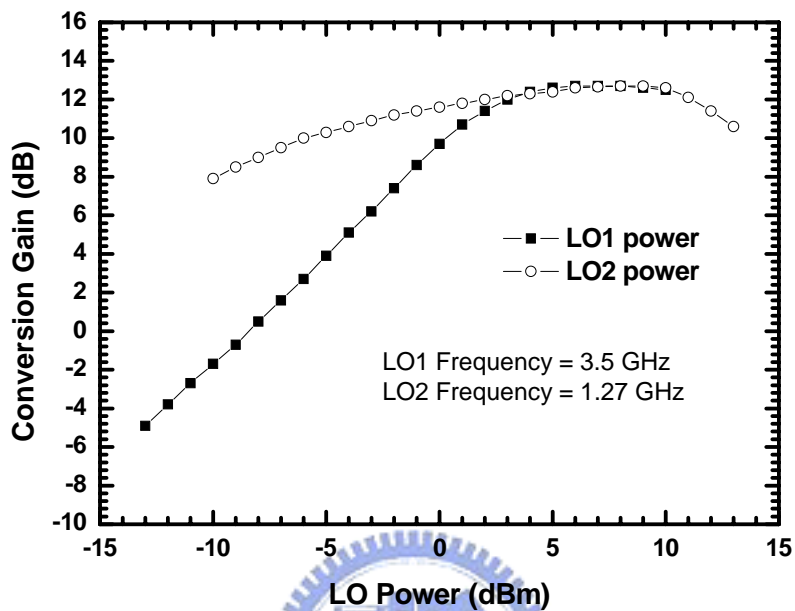


圖2.35 輸出緩衝級

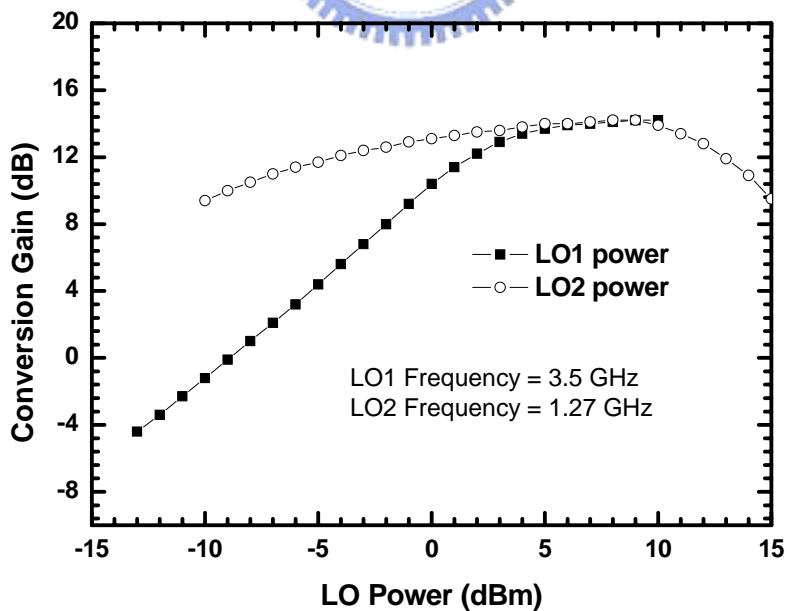
由於 RC-CR 多相位濾波器在想要得到增益的情況下，最後一級所使用的電阻值已有一定的大小，為了量測需要，利用一差動放大器配合共汲極放大器(common drain amplifier)來實現一個將高阻抗(high impedance)轉換至低阻抗(low impedance)的輸出緩衝器。

2.3.5 晶片量測結果



LO Power (dBm)

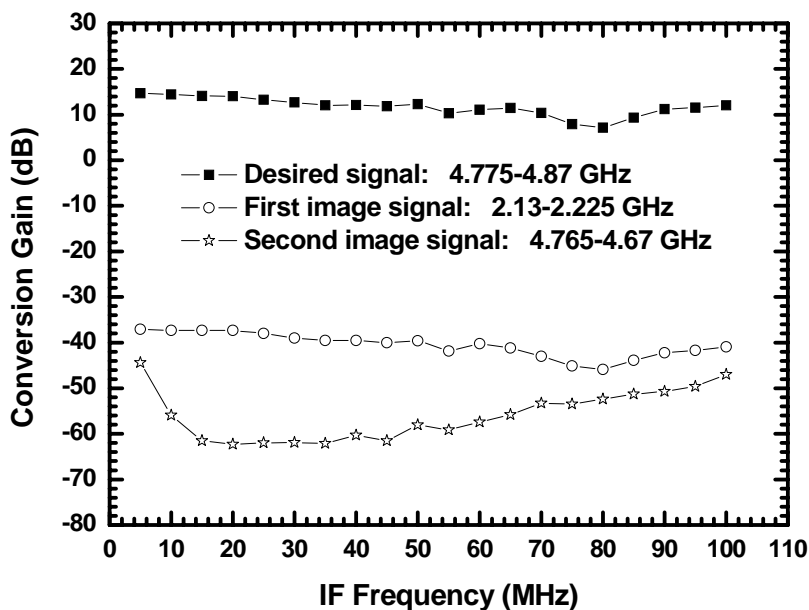
(a)



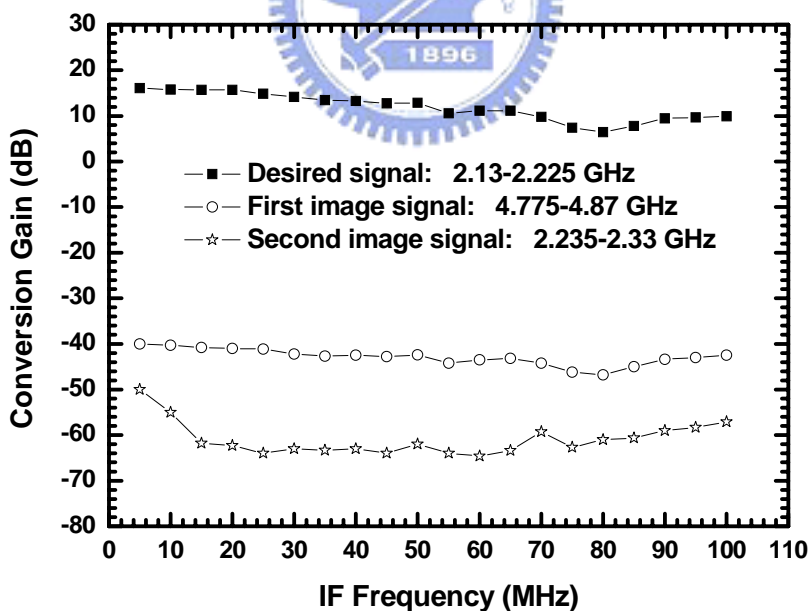
LO Power (dBm)

(b)

圖2.36 轉換增益對 LO 功率(a) RF=4.8GHz (b) RF=2.2GHz。



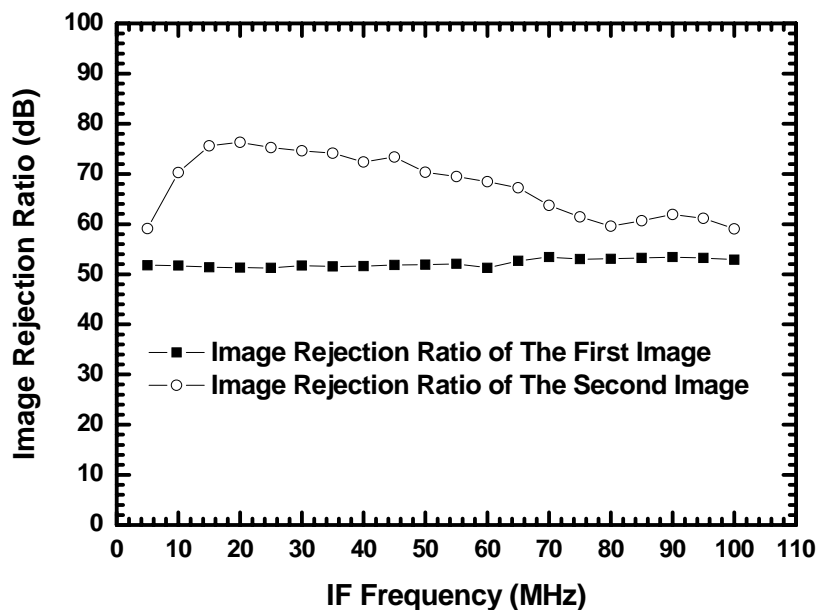
(a)



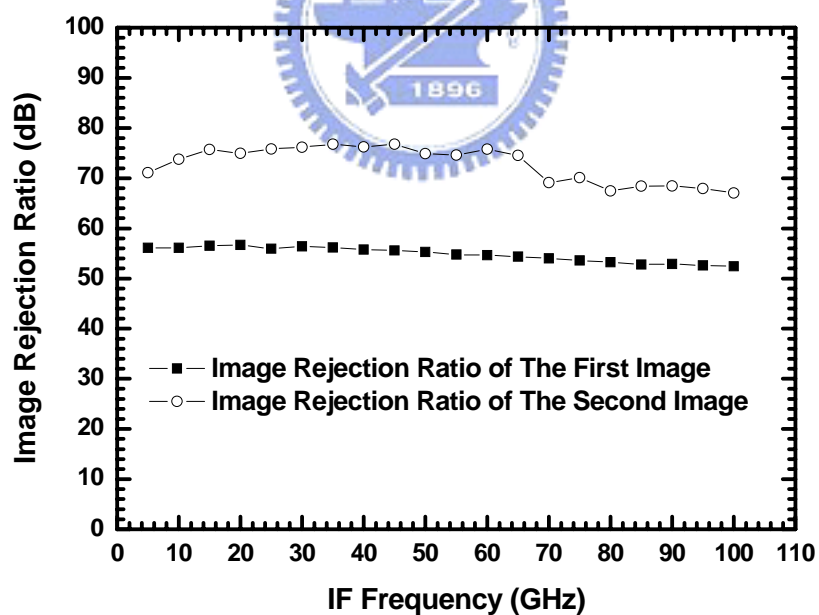
(b)

圖2.37 轉換增益與鏡像訊號對 IF 頻率(a) RF=4.8GHz (b)

RF=2.2GHz。

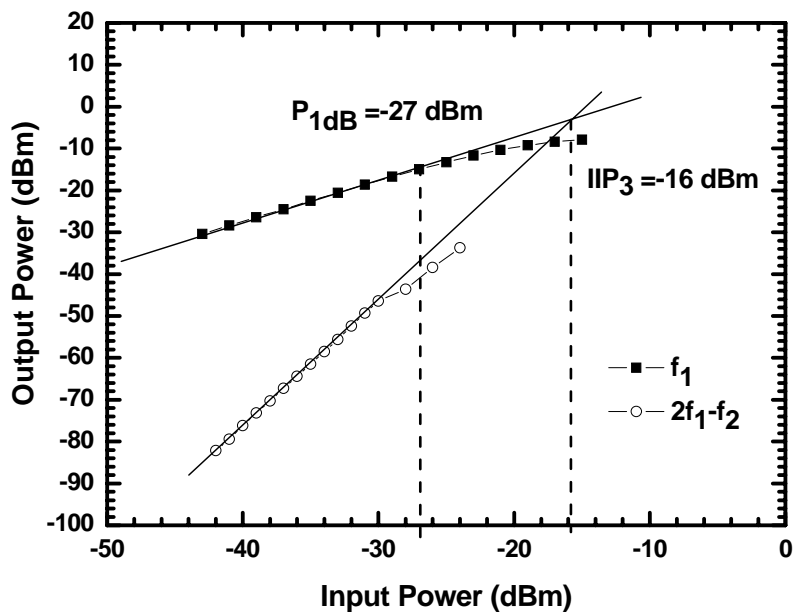


(a)

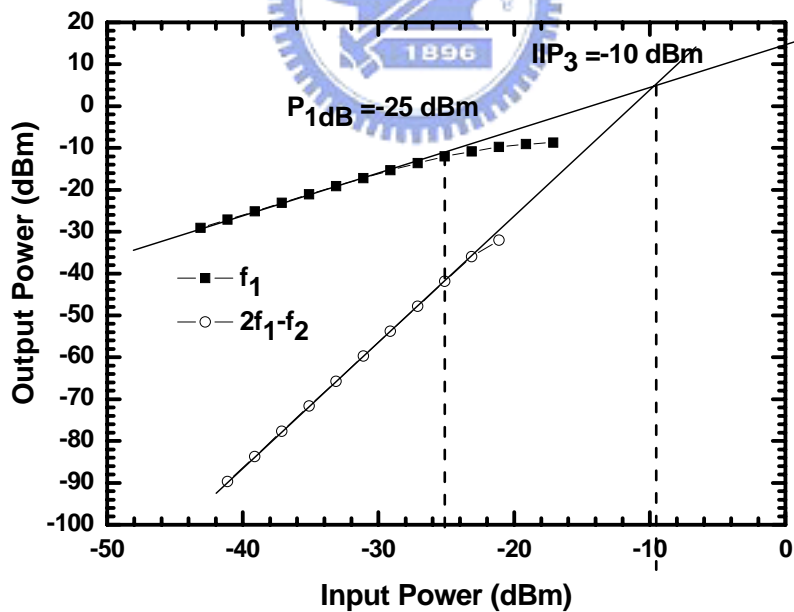


(b)

圖2.38 鏡像消除比值對 IF 頻率(a) RF=4.8GHz (b) RF=2.2GHz。



(a)



(b)

圖2.39 雜訊指數 IP_{1dB} 與 IIP_3 量測結果(a) RF=4.8GHz (b) RF=2.2GHz。

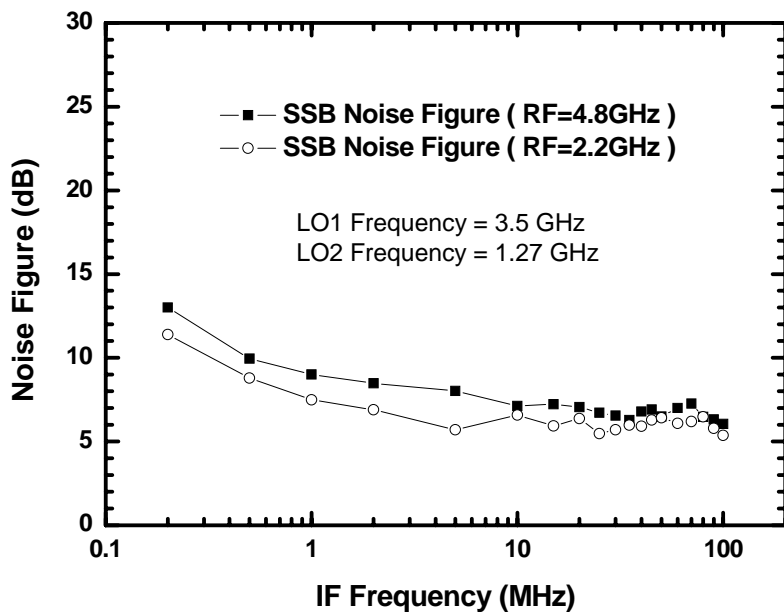


圖2.40 雜訊指數

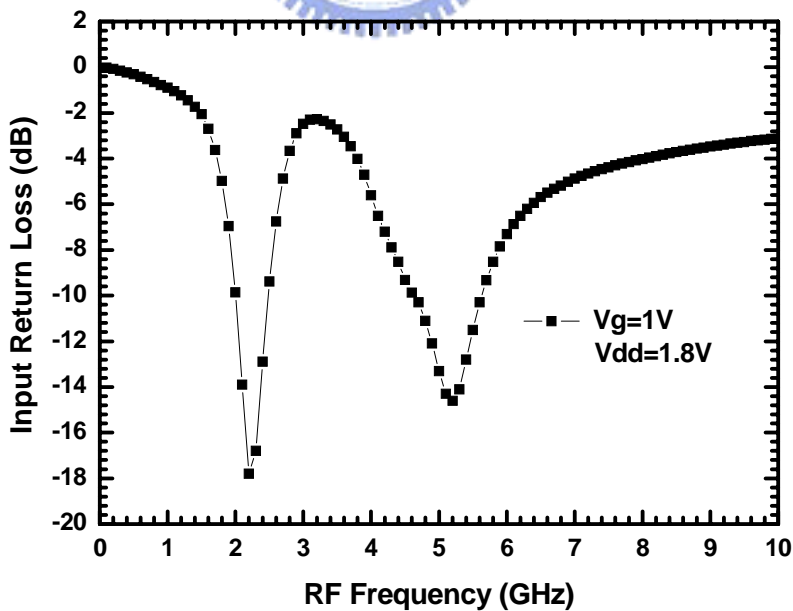


圖2.41 輸入返回損耗

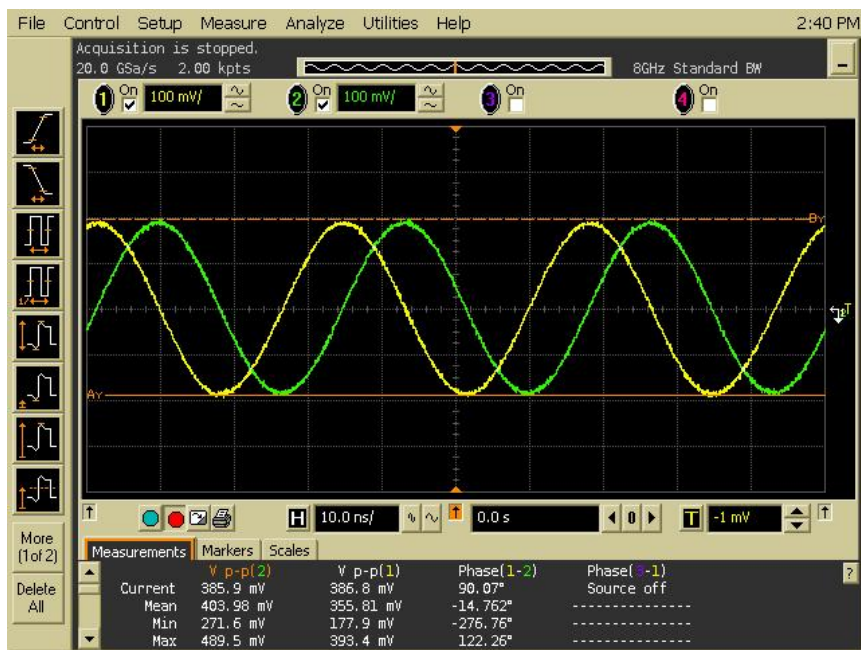


圖2.42 I、Q 通道輸出波形

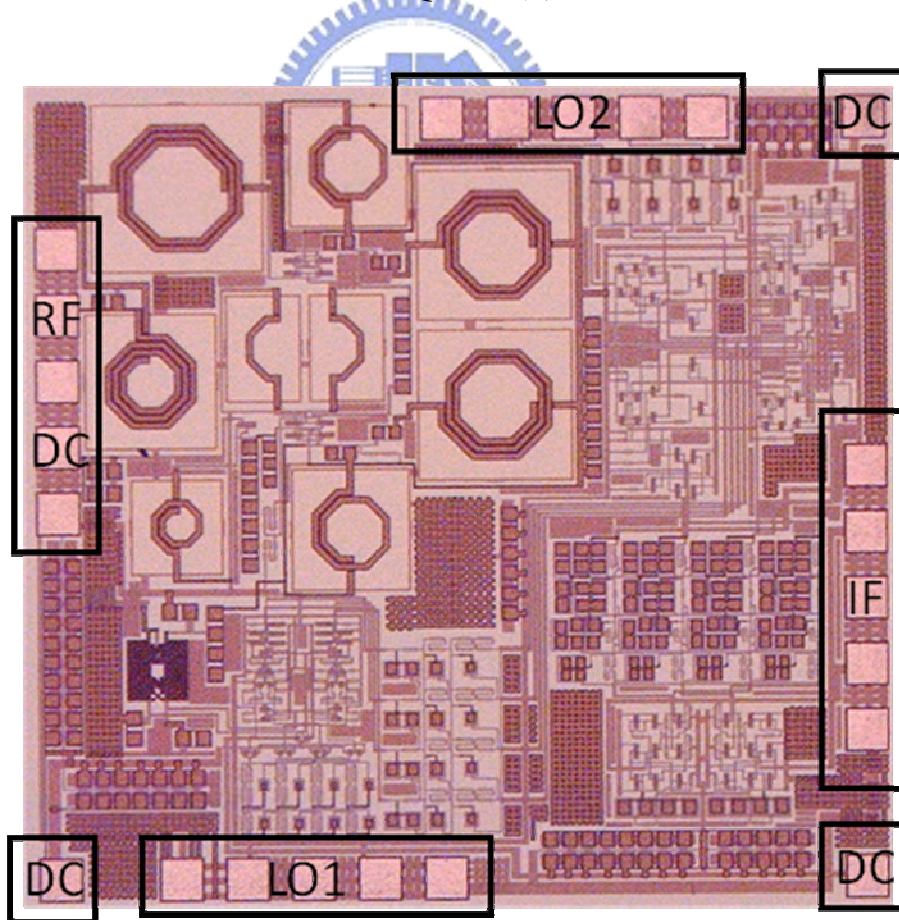


圖2.43 Die Photo

2.3.6 結果與討論

本電路採用 CMOS 製程，晶片照片如圖 2.43 所示：RF、IF、LO1 以及 LO2 埠皆採用 GSGSG pad，RF 其中一 signal pad 當作 DC 使用，其餘 DC 放在電路的四個角落，此晶片面積為 $1.92 \times 1.83 \text{mm}^2$ 。

圖 2.36(a)與圖 2.36(b)分別表示當 RF 為 2.2GHz 與 4.8GHz 時，LO1 和 LO2 的注入功率大致上皆為 6dBm，所得到的增益分別為 14.18dB 與 12.7dB。

圖 2.37 為射頻訊號以及第一、第二鏡像訊號的轉換增益對 IF 頻率作圖，可以看到第一鏡像訊號的轉換增益幾乎是平的，這是因為第一鏡像訊號主要是靠威福架構兩次移頻將其移至高頻，再利用混頻器的低通濾波頻率響應去移除，與多重相位濾波器無關。然而，I/Q 兩路徑的相位準度也會影響第一鏡像消除比率的效能；第二鏡像訊號是經過兩次降頻之後，再藉由多重相位濾波器濾除，故可以在圖中看到其形狀與多重相位濾波器的頻率響應類似，愈遠離多重相位濾波的中心頻率，增益增加的愈快，亦即訊號消除的效果愈差。

鏡像訊號消除比率為需要訊號的中頻頻率之轉換增益除以第一、第二鏡像訊號中頻頻率之轉換增益；若以分貝值(dB)表示，則是將兩訊號的分貝值相減，如圖 2.38。由於在低雜訊放大器的地方置有兩個頻率的零點(zero)，配合威福鏡像消除架構，第一鏡像訊號消除比率在 RF=2.2GHz 時為 56.38dB，而在 RF=4.8GHz 時有 51.7dB 的鏡像消除比率。在消除第二鏡像訊號方面，由於串聯了四級的多重相位濾波器，可容忍的相位誤差範圍較大；此外，訊號在第一級混頻器輸出之後又經過一個三級的多重相位濾波器，由於此三級多重相位濾波器抑制了鏡像訊號，故系統的動態範圍(dynamic range)便能提升；同

時，由於鏡像訊號被抑制，其造成的正交相位誤差便能減少，亦即偏移的角度能夠被三極多重相位濾波器給拉回；而第二級混頻器所採用雙平衡式的混頻器架構擁有較能抗拒正交相位不準的特性，故兩個頻率的第二鏡像訊號消除比率很趨近於模擬值，在 $RF=2.2\text{GHz}$ 的頻帶有 77.18dB 的鏡像消除比率，而在 $RF=4.8\text{GHz}$ 時有 74.6dB 的鏡像消除比率。

整體電路的線性度特性表現在圖 2.39，當 RF 打入單調(one-tone)功率，在 2.2GHz 的頻帶測得 $IP_{1\text{dB}}$ 為 -25dBm ，而在 4.8GHz 的頻帶量得 $IP_{1\text{dB}}$ 為 -27dBm ；當 RF 打入雙調(two-tone)功率， 2.2GHz 的頻帶測得 IIP_3 為 -10dBm ， 4.8GHz 的頻帶量得 IIP_3 為 -16dBm 。

圖 2.40 顯示了整個接收機的雜訊指數，兩個頻帶降至 30MHz 時分別量得 6.2dB 與 7.25dB ，在模擬的時候兩頻帶大約都在 5dB 左右，實測略嫌高的原因是因為低雜訊放大器增益沒有達到當初的模擬值，故沒有辦法完全地抑制住後級的雜訊。

由於低雜訊放大器在實作時，很容易因為走線的電容、電感值造成頻率偏移，雖然現今 CIC 有提供後模擬(post-simulation)流程，仍舊沒有辦法完全地控制住頻率的飄移。圖 2.41 便是為了觀察整體系統頻率飄移的情形，當初設計的頻率是 $2.4/5.2\text{GHz}$ ，從返回損耗可以發現實際上的頻率已經偏移到 $2.2/4.8\text{GHz}$ 了。

輸出波形部分，從圖 2.42 可以看到 I 通道以及 Q 通道的相位相差 90.07 度，且振幅大小相差 0.02dB ，二輸出正交訊號足夠交由數位訊號處理。

表2.2 Weaver-Hartley Image Rejection Receiver for Wireless LAN
(CMOS 0.18 μ m) Summary

Item	2.2 GHz	4.8 GHz
Supply Voltage (V)	1.8	
IF Bandwidth (MHz)	20-40	
Conversion Gain (dB)	14.18	12.7
Image Rejection Ratio of the First Image (dB)	56.38	51.7
Image Rejection Ratio of the Secondary Image (dB)	77.18	74.6
IP _{1dB} (dBm)	-25	-27
IIP ₃ (dBm)	-10	-16
Single Sideband Noise Figure (dB)	6.2	7.25
Input Return Loss (dB)	-17.8	-11.1
RF-to-IF Isolation (dB)	-39.8	-45.2
LO1-to-IF Isolation (dB)	-74.8	-73
LO2-to-IF Isolation (dB)	-48.5	-47.7
LO1-to-RF Isolation (dB)	-77	
LO2-to-RF Isolation (dB)	-71.3	
Power Consumption (mW)	95.76	
Chip Size (mm x mm)	1.92x1.83	

2.4 實作二， 10GHz Weaver-Hartley Image Rejection Down Converter with Quadrature Couplers (CMOS 0.18um)

2.4.1 研究動機

由於 TSMC 0.18um CMOS 和 TSMC 0.35um SiGe BiCMOS 製程的截止頻率(cut-off frequency)大約為50GHz 以及67GHz，故針對混頻器所能操作的頻率設計一應用於高頻的威福-哈特利鏡像消除混頻器。

2.4.2 系統頻率規劃

假設需要訊號為10GHz，由於要利用電路架構去消除第一鏡像訊號，故第一中頻頻率不可太低，而最終輸出訊號基於要配合基頻調變以及避開閃爍雜訊(flicker noise)的理由，將其定為30MHz，頻率規劃如圖2.44，並將此電路所有相關頻率寫在表2.3。

表2.3 高頻威福-哈特利鏡像消除降頻器頻率規劃

Item	RF	IM1	IM2	LO1	LO2	IF1	IF2
Frequency (GHz)	10	6.7	9.94	4.175	1.62	1.65	0.03

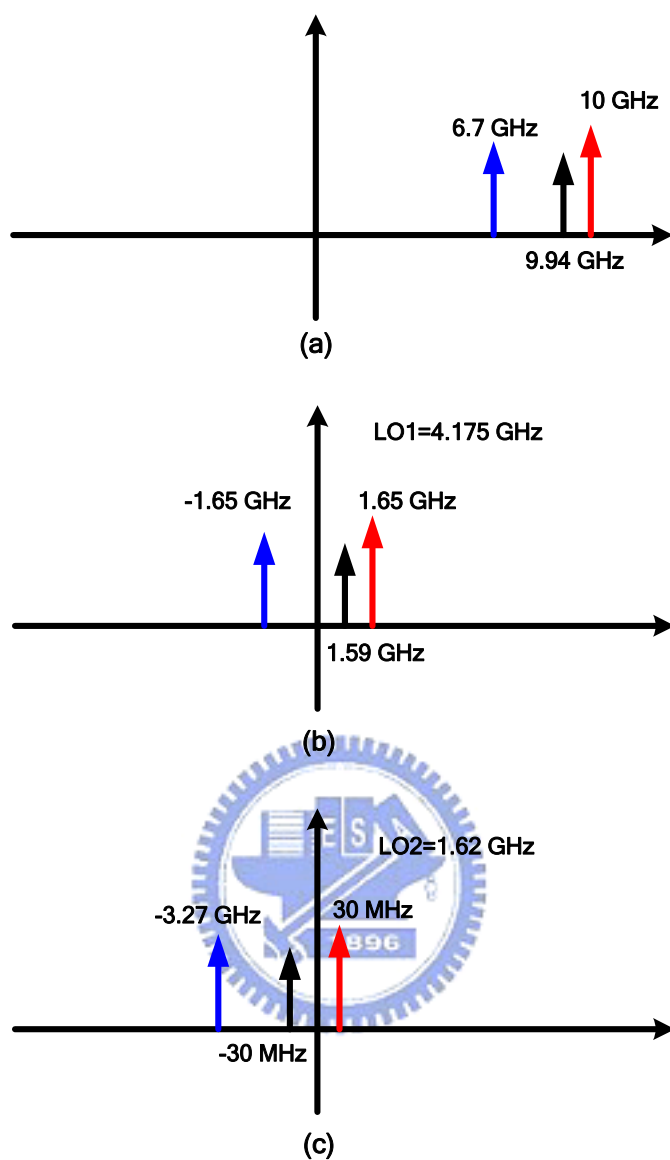


圖2.44 高頻威福-哈特利鏡像消除降頻器頻譜分析圖(a)在第一次降頻之前的射頻和鏡像訊號, (b)經過第一次降頻之後的訊號, (c)經過兩次降頻之後所得到的最後訊號。

2.4.3 整體系統架構

高頻威福-哈特利鏡像消除降頻器的架構如圖2.45所示，整個電路包含以下幾個部分：

1. 90度耦合器
2. 第一級/第二級混頻器
3. LO1/LO2正交訊號產生器
4. 四級 RC-CR 多重相位濾波器
5. 輸出緩衝級

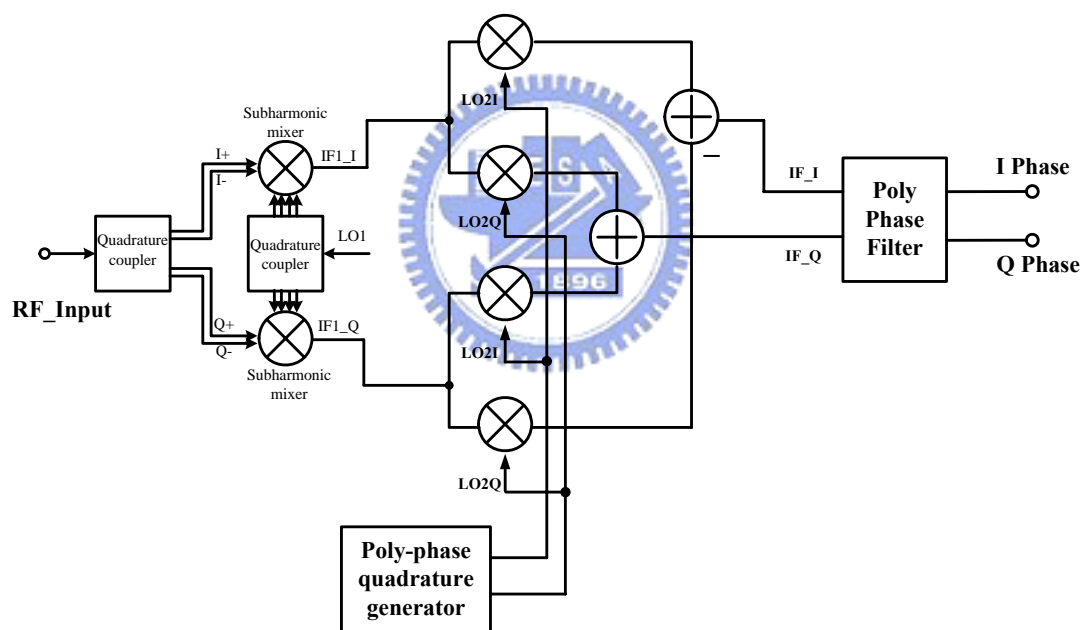


圖2.45 高頻威福-哈特利鏡像消除降頻器系統方塊圖

2.4.4 電路設計

詳細的電路圖如圖2.46所示，並分別闡述內部電路：

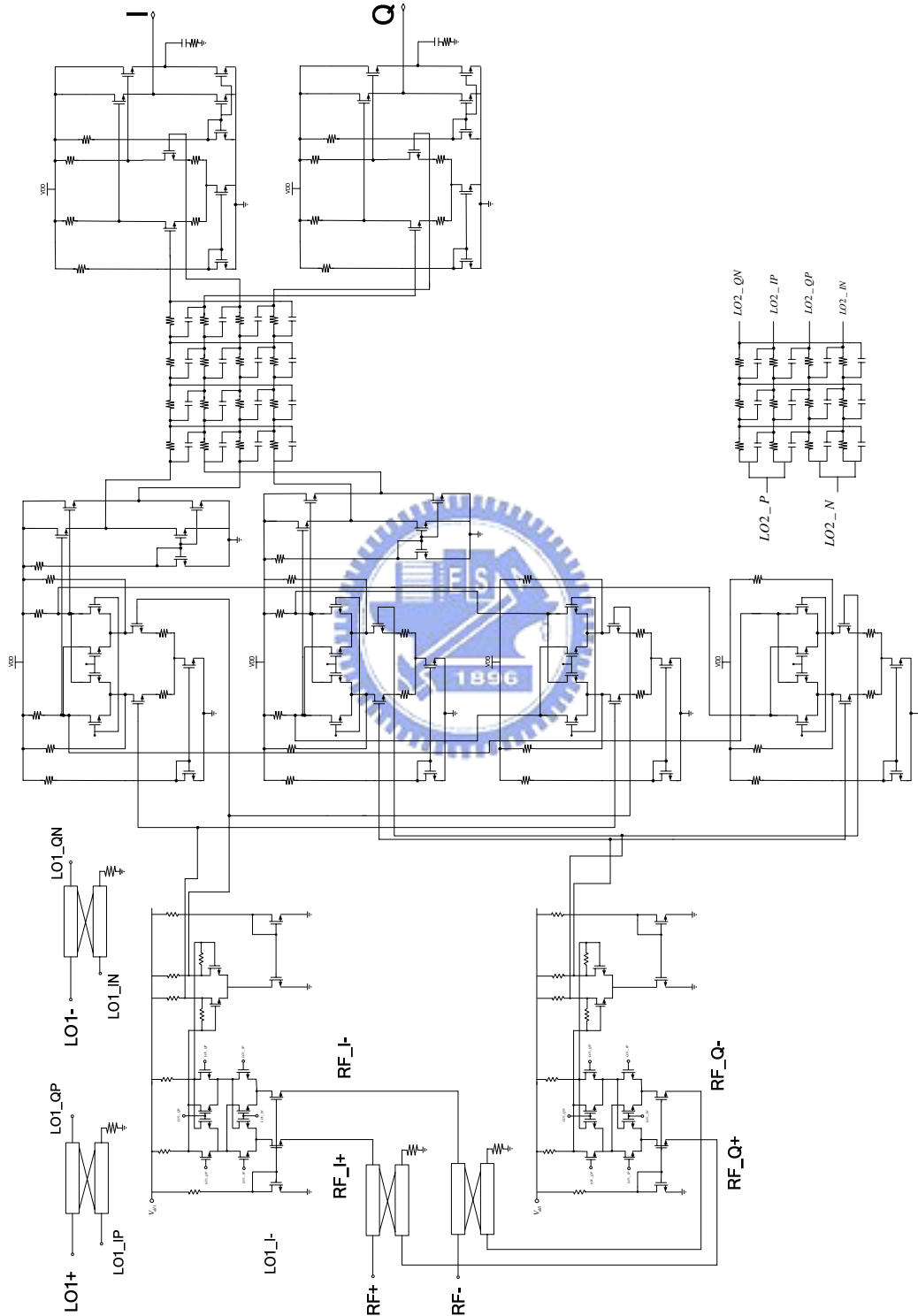


圖2.46 高頻威福-哈特利鏡像消除降頻器詳細電路圖

(1) 第一級混頻器(First Stage Mixer)

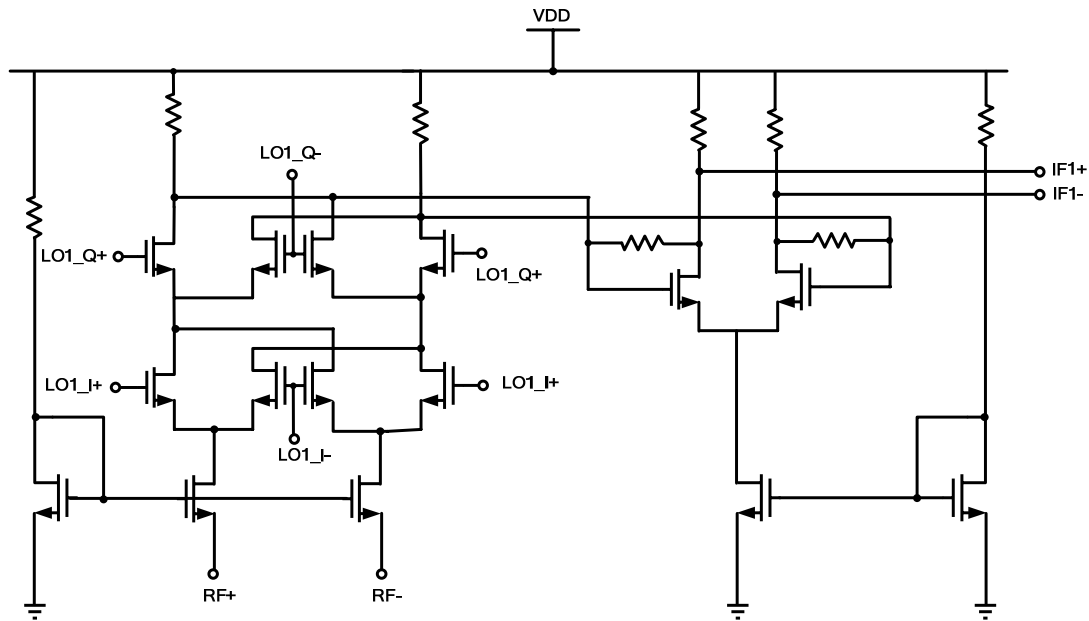


圖2.47 堆疊式次諧波吉伯特混頻器

第一級混頻器採用堆疊式次諧波吉伯特混頻器(stacked-LO sub-harmonic Gilbert mixer)。堆疊式次諧波吉伯特混頻器主要由兩個吉伯特混頻核心(mixer core)堆疊而成，如圖2.47。由於電路要操作在10GHz，故此混頻器的射頻訊號輸入是採用共閘極架構。在LO部分，從下方吉伯特混頻核心的閘極(gate)端輸入 I 相位通道(in-phase channel)的差動訊號(differential signal)，而上方的吉伯特混頻核心則是在閘極輸入 Q 相位通道(quadrature-phase channel)的差動訊號。

假設 I 相位訊號為 $\cos \omega_{LO}t$ ，Q 相位訊號為 $\sin \omega_{LO}t$ ，則堆疊式次諧波吉伯特混頻器的 LO 訊號可以等效為：

$$\cos \omega_{LO}t \cdot \sin \omega_{LO}t = \frac{1}{2} \sin 2\omega_{LO}t \quad (2.45)$$

由式(2.45)可以看出，LO 的輸入頻率只需要為 RF 的一半，與其他次諧波混頻器架構相比，堆疊式次諧波混頻器的 LO 所需要注入的功率 (pumping power) 可以較小；兩倍 LO 頻率的能量也因為堆疊式架構而難以滲漏至 RF 埠，故能夠有最佳的 2LO-to-RF 隔絕度(isolation)。

(2) 90度耦合器(Quadrature Coupler)

由於堆疊式次諧波吉伯特混頻器需要四個相位，分別是0度、90度、180度以及270度，且射頻部分也需要產生 I 通道與 Q 通道的信號，故需要一個能夠產生四個相位的機制。在高頻頻段中，RC-CR 多重相位濾波器的阻值與容值會因為難以實作因素而無法順利產生四相位，是故利用微波概念，即四分之一波長傳輸線輸入和輸出的相位會相差90度的特性，並將之繞在矽基板(silicon substrate)上。

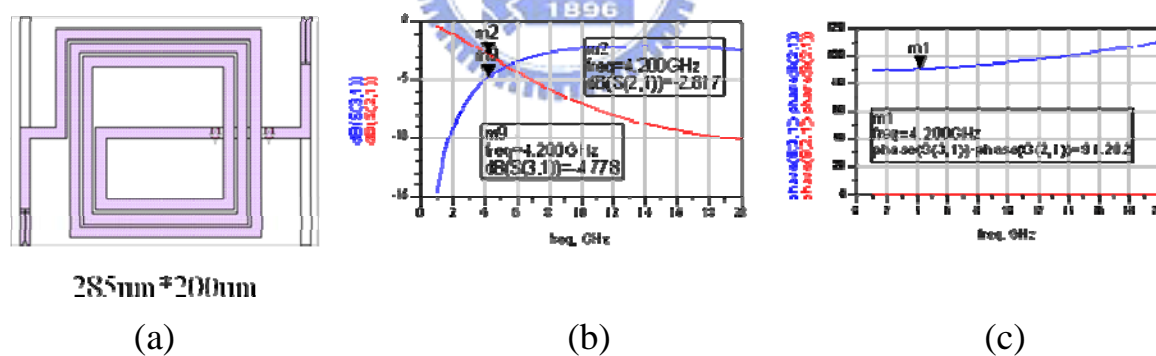


圖2.48 LO 端的90度耦合器(a)90度耦合器幾何圖形, (b)90度耦合器振幅響應, (c)90度耦合器相位響應。

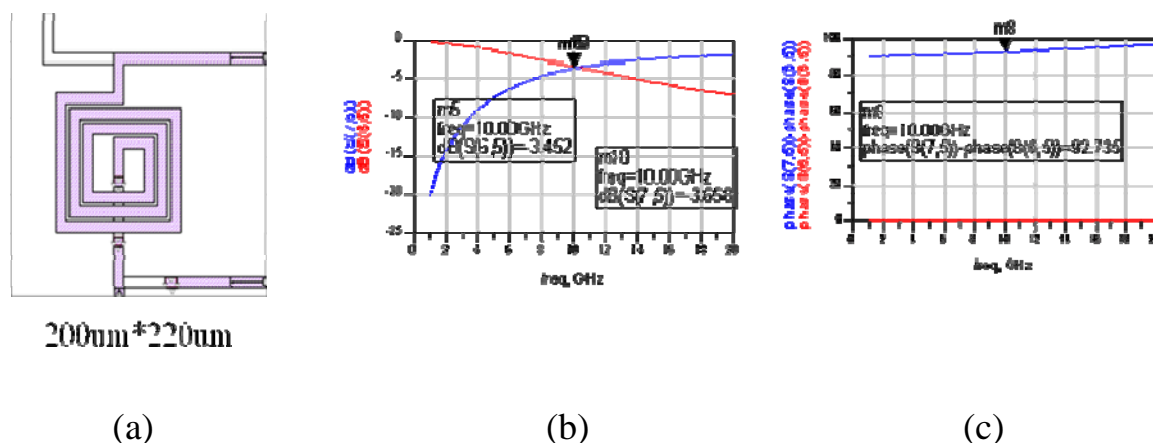


圖2.49 RF 端的90度耦合器(a)90度耦合器幾何圖形, (b)90度耦合器振幅響應, (c)90度耦合器相位響應。

(3) 第二級混頻器(Second Stage Mixer)

第二級混頻器做法以及電路接線圖與前一實作相同，皆為雙平衡式吉伯特混頻器。另用電流模態的相加減，使得 I 通道得到 $I-I$ 訊號，Q 通道得到 $I+Q$ 訊號。

(4) RC-CR 多相位濾波器(Poly-phase Filter)

本實作的中頻中心頻率一樣定在 30MHz，頻寬為 20MHz，故中頻頻帶為 20-40MHz， $\frac{f_{\max}}{f_{\min}} = 2$ ，一樣利用四級以上的 RC-CR 多重相位濾波器。在極點的設計方面，由於此實作是尚未改良之前所設計，故按照一般傳統設計，設定每個極點為等比級數，依序為 20MHz、25.198MHz、31.748MHz、40MHz。同時，將四級多重相位濾波器的電阻由小至大遞增以減少負載效應。

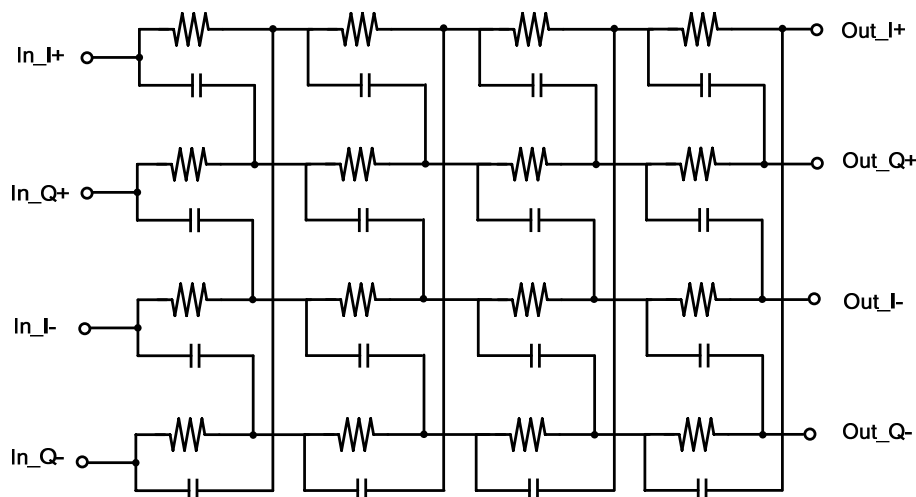


圖2.50 四級 RC-CR 多相位濾波器

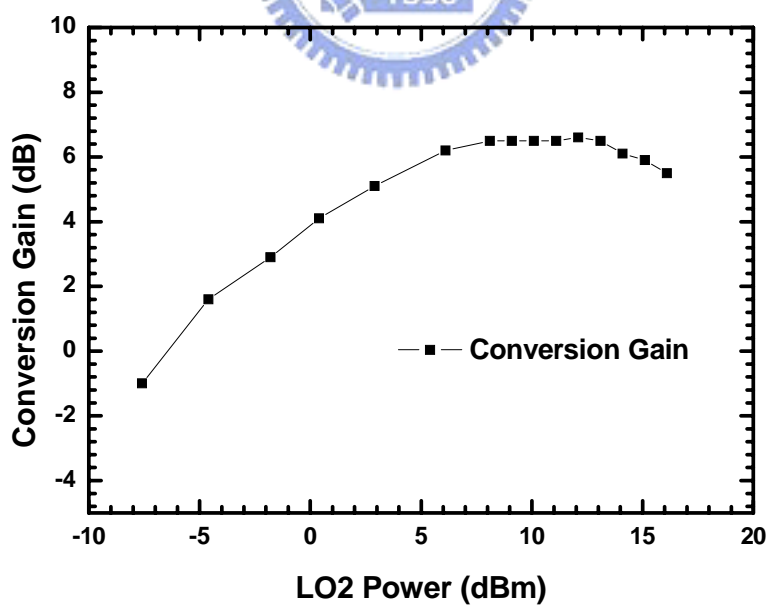
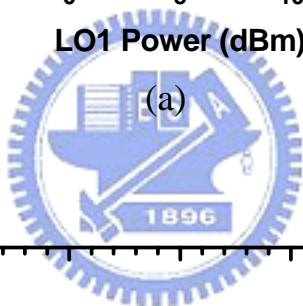
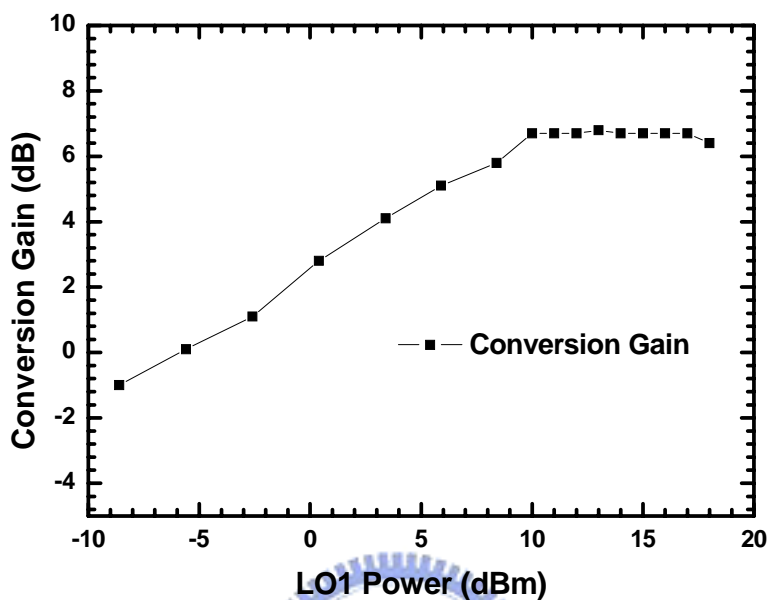
(5) LO2 正交訊號產生器

由於 LO2 設計在 1.62GHz，屬低頻部分，故若使用四相位耦合器(quadrature coupler)的話會面臨到面積太大的問題；故在低頻部分，一樣使用多重相位濾波器來產生四相位。

(6) 輸出緩衝級

若使用以往的多重相位濾波器設計方法，訊號經過經過多重相位濾波器時會造成很大的轉換增益損失，所以在後面接一輸出緩衝級以增加整體電路的整體增益。此輸出緩衝級由一簡單的差動放大器實現，並配合共汲極放大器(common drain amplifier)增加驅動能力。

2.4.5 晶片量測結果



(b)

圖2.51 轉換增益對 LO 功率 (a) LO1 power (b) LO2 power

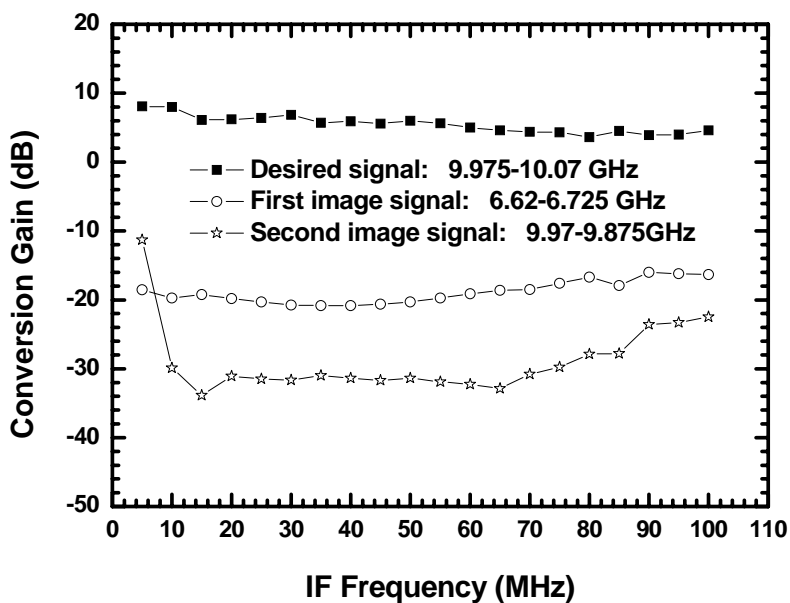


圖2.52 轉換增益與鏡像訊號對 IF 頻率

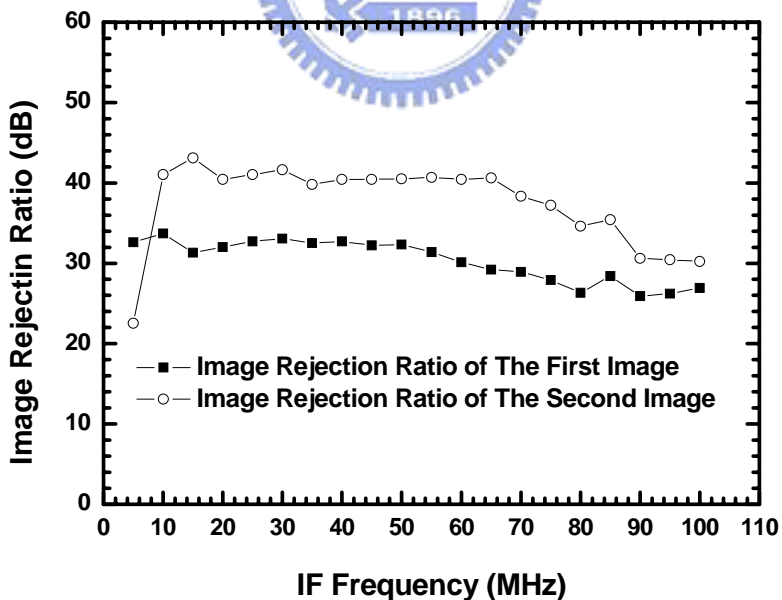


圖2.53 鏡像消除比值對 IF 頻率

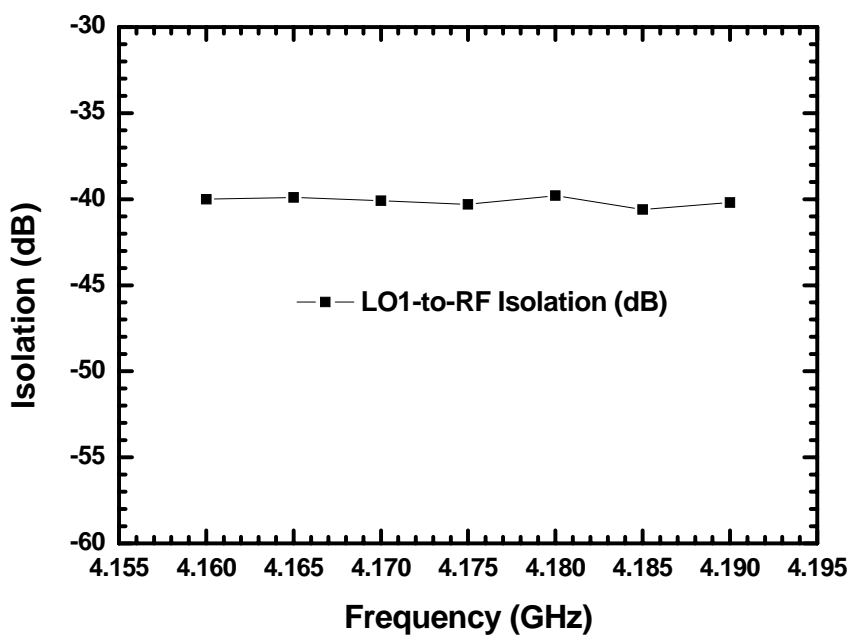


圖2.54 LO1埠到 IF 埠隔離度

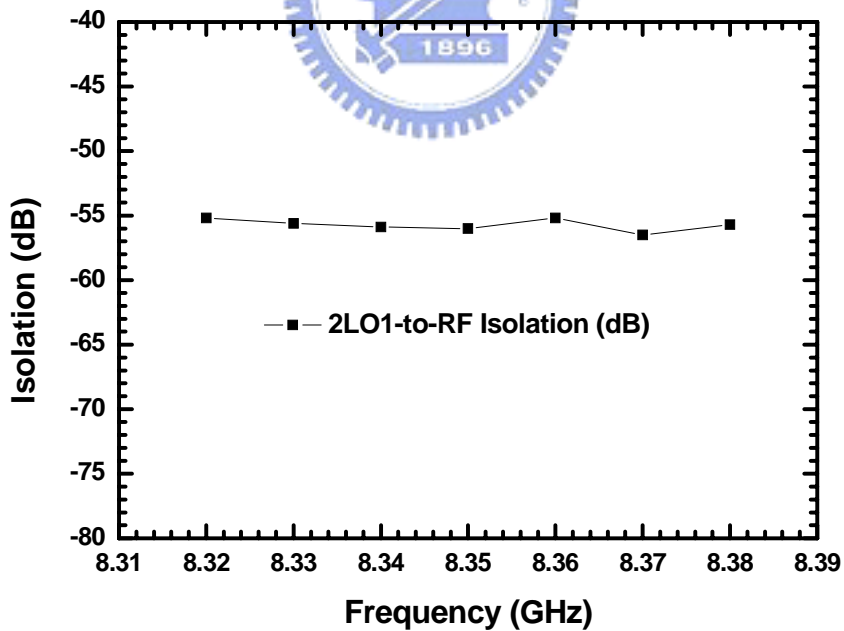


圖2.55 兩倍 LO1埠到 IF 埠隔離度

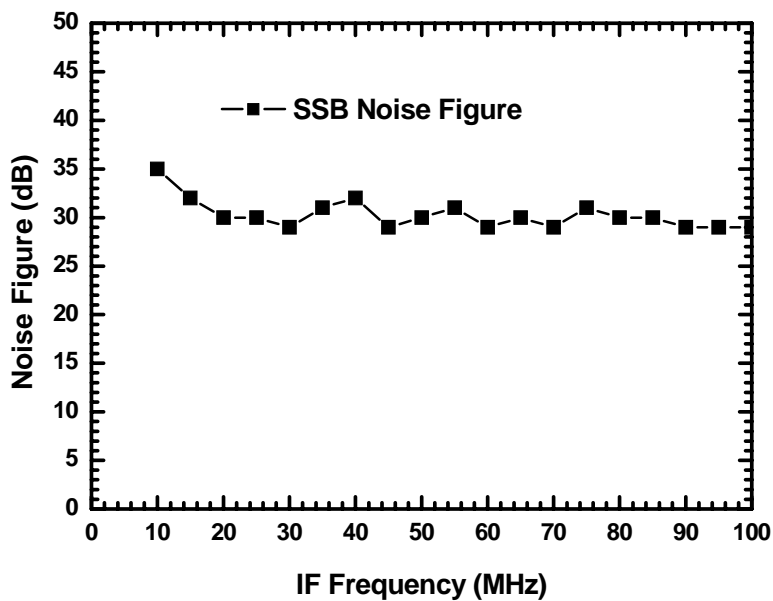


圖2.56 雜訊指數

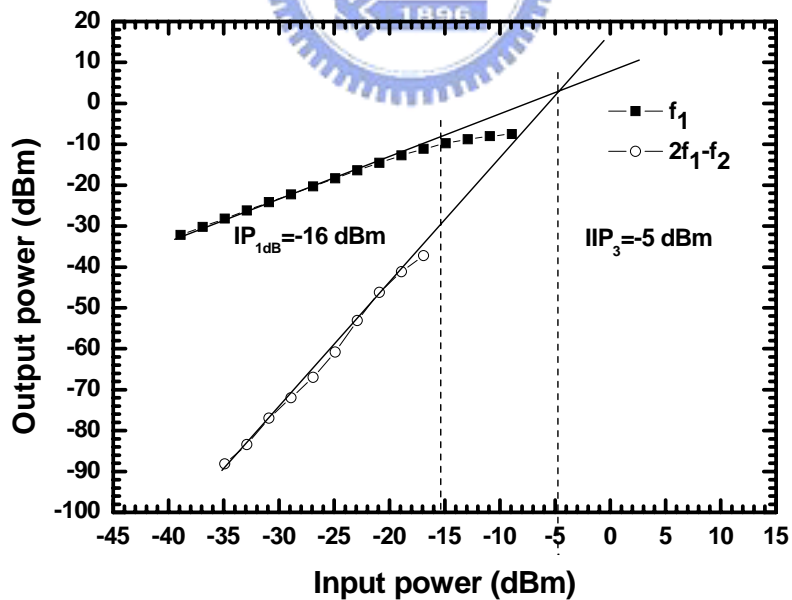


圖2.57 IP_{1dB} 與 IIP_3 量測結果

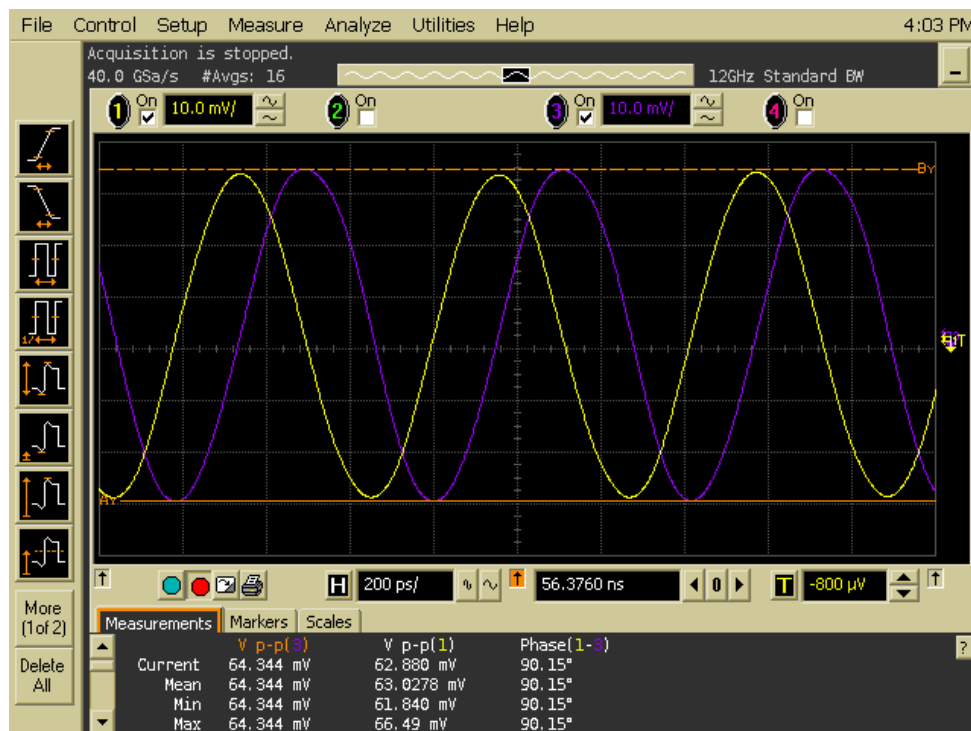


圖2.58 I、Q 通道輸出波形

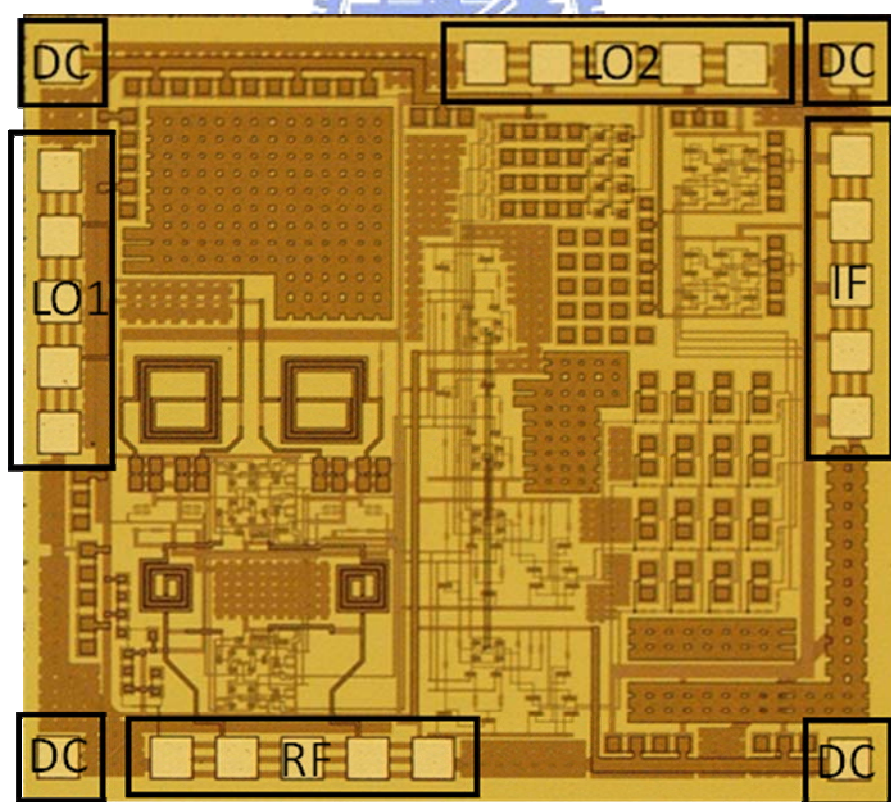


圖2.59 Die Photo

2.4.6 結果與討論

本電路採用 CMOS 製程，晶片照片如圖 2.59 所示：RF、IF、LO1 以及 LO2 埠皆採用 GSGSG pad，DC 放在電路的四個角落，此晶片面積為 $1.92 \times 1.70 \text{mm}^2$ 。

圖 2.51 顯示了當 RF=10GHz，且 LO1 和 LO2 所打入功率為 10dBm 以及 8.1dBm 時，所得到的增益約有 6.7dB。此注入功率略大的原因是因為 LO 頻率較高以及用來產生四相位訊號的四分之波長耦合器有損耗，故需要較大的注入功率。

圖 2.52 為射頻訊號以及第一、第二鏡像訊號的轉換增益對 IF 頻率作圖，一樣看到第一鏡像訊號的轉換增益十分平坦，而第二鏡像訊號的形狀與多重相位濾波器的頻率響應類似。但在實作中發現本來第二鏡像訊號抑制區域設計為 20-40MHz，但由於電路走線的誤差，使訊號並非十分完善地一直以相差 90 度相位前進，故到了多重相位濾波器的時候並不是這麼理想 90 度，以至於消除第二鏡像訊號的區塊散開，為 20-60MHz。

將圖 2.52 的需要訊號與鏡像訊號相減，得到圖 2.53。其中，第一鏡像訊號消除比率為 33dB，第二鏡像訊號消除比率為 42dB。

圖 2.54 和圖 2.55 顯示了一倍 LO 和兩倍 LO 的頻率到 RF 埠的隔絕度：LO-RF 的隔絕度為 40.3dB，而 2LO-RF 的隔絕度因為次諧波混頻器的堆疊式架構，有 56dB 左右的隔絕度。

圖 2.56 為整個降頻器的雜訊指數，由於耦合器皆有損耗，對於被動電路而言，其損耗等同於雜訊，故可以看到整體雜訊指數稍嫌大，在 30MHz 處有 29dB 的雜訊。

整體電路的線性度特性表現在圖 2.57，當 RF 打入單調(one-tone)功率，測得 IP_{1dB} 為-16dBm；當 RF 打入雙調(two-tone)功率，測得 IIP_3 為-6dBm。

在輸出波形的地方，從圖 2.58 可以看到 I 通道以及 Q 通道的相位相差 90.15 度，二輸出相位足夠將訊號交由數位訊號處理。

表2.4 10 GHz Weaver-Hartley Image Rejection Down Converter with Quadrature Coupler (CMOS 0.18um) Summary

Item	10 GHz
Supply Voltage (V)	1.8
IF Bandwidth (MHz)	20-60
Conversion Gain (dB)	6.7
Image Rejection Ratio of the First Image (dB)	33.07
Image Rejection Ratio of the Secondary Image (dB)	41.63
IP_{1dB} (dBm)	-16
IIP_3 (dBm)	-6
LO1-to-RF Isolation (dB)	-40.3
2LO1-to-RF Isolation (dB)	-56
LO2-to-RF Isolation (dB)	-66
Single Sideband Noise Figure (dB)	29
Power Consumption (mW)	80.36
Chip Size (mm x mm)	1.92x1.70

2.5 實作三， 10 GHz Weaver-Hartley Image Rejection Down Converter with Tuned-Load (SiGe 0.35um)

2.5.1 研究動機

雖然 CMOS 的技術在無線通信的電路設計中一直佔有很重要的角色，但 SiGe 截止頻率較高，且 BJT 元件只需較小的 LO 注入功率便可完整開關(fully-switched)，是以適合設計高頻混頻器，而整體電路的基本原理則與前述相同。

2.5.2 系統頻率規畫

基本頻率規畫和2.4.2節相同，但由於 SiGe 製程的乘法器核心(mixer core)是 BJT 元件，故 LO 的注入功率不需要太大，因此第一級混頻器採用吉伯特混頻器即可。頻率規畫如圖2.60，並將此電路所有相關頻率寫在表2.5。

表2.5 高頻威福-哈特利鏡像消除降頻器頻率規畫

Item	RF	IM1	IM2	LO1	LO2	IF1	IF2
Frequency (GHz)	10	2	9.94	6	3.67	4	0.03

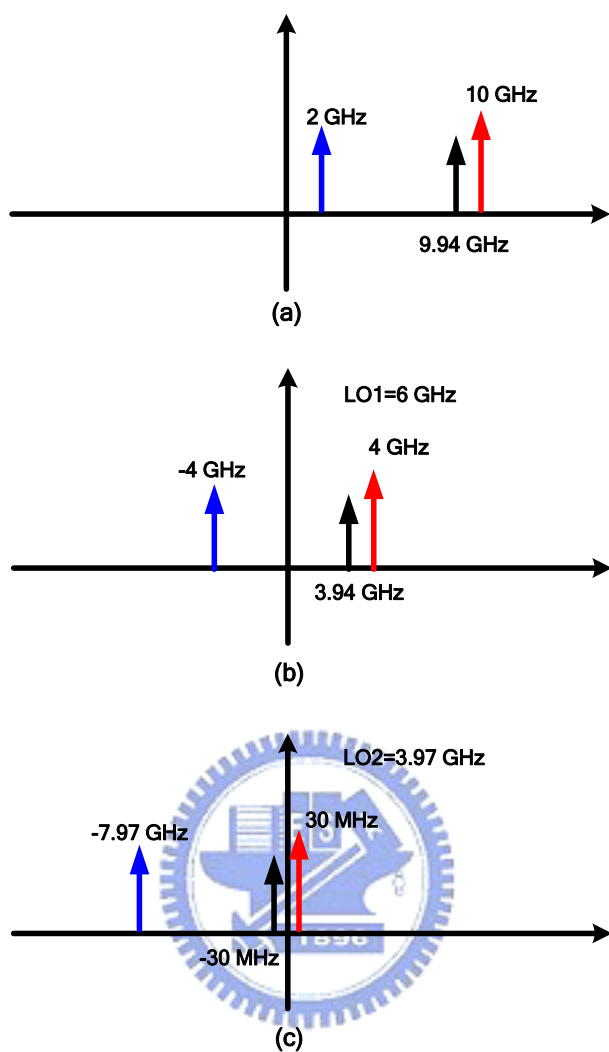


圖2.60 高頻威福-哈特利鏡像消除降頻器頻譜分析圖(a)在第一次降頻之前的射頻和鏡像訊號, (b)經過第一次降頻之後的訊號, (c)經過兩次降頻之後所得到的最後訊號。

2.5.3 整體系統架構

高頻威福-哈特利鏡像消除降頻器的架構如圖2.61所示，整個電路包含以下幾個部分：

1. 第一級/第二級混頻器
2. LO1/LO2正交訊號產生器
3. RC-CR 多重相位濾波器
4. 輸出緩衝級

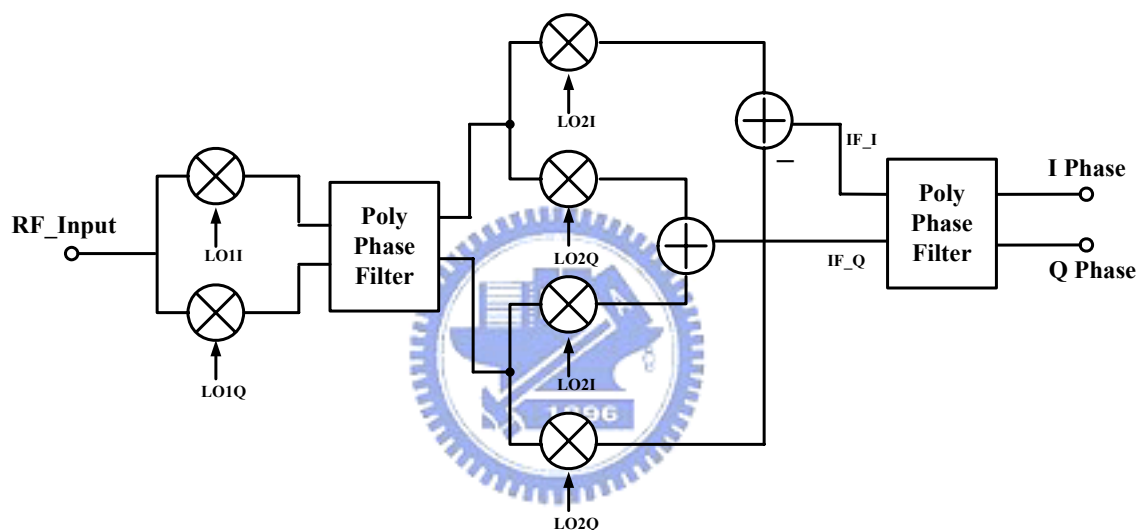


圖2.61 高頻威福-哈特利鏡像消除降頻器系統方塊圖

2.5.4 電路設計

詳細的電路圖如圖2.62所示，並分別闡述內部電路：

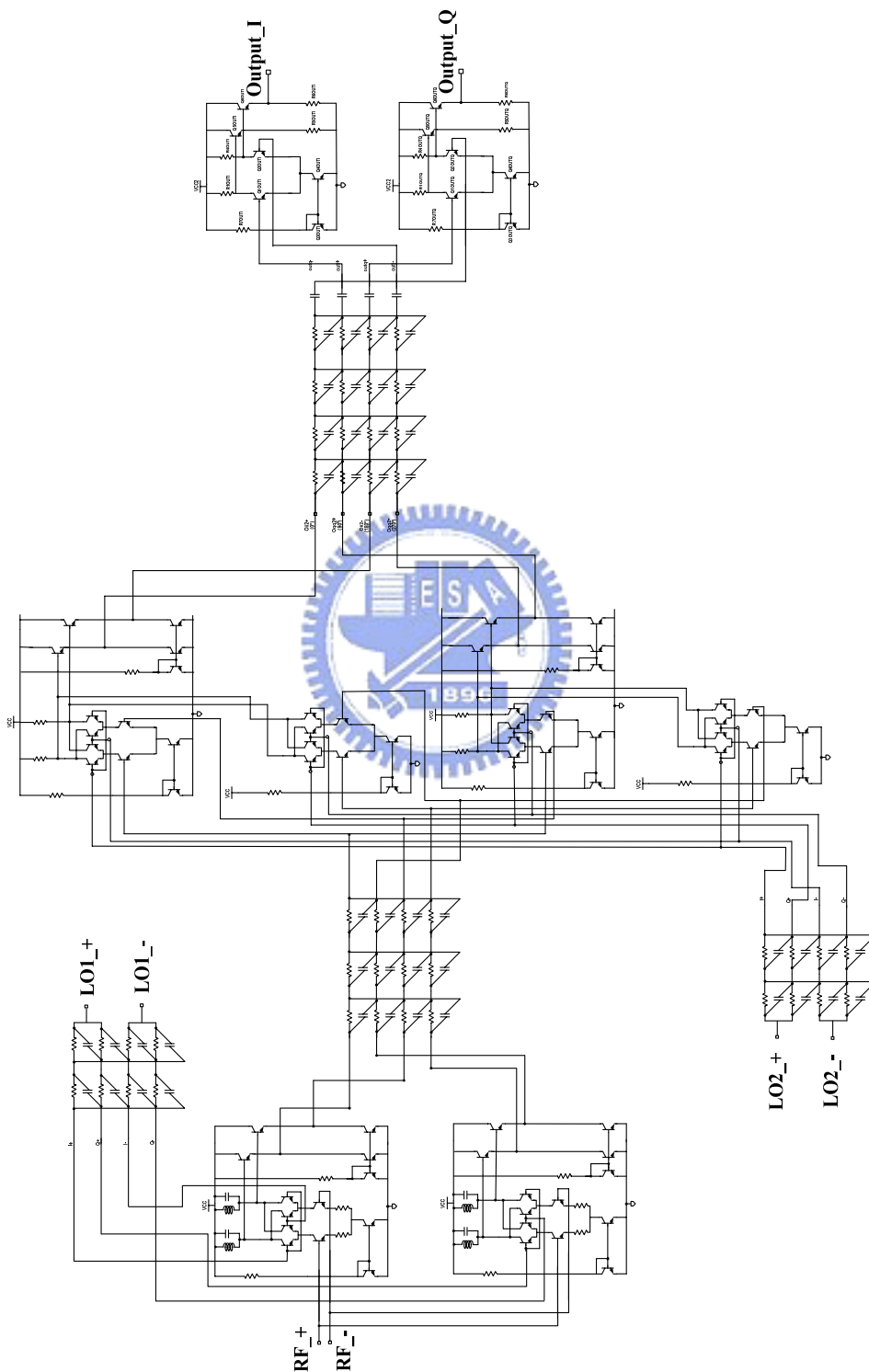


圖2.62 高頻威福-哈特利降頻器整體電路圖

(1) 第一級混頻器(First Stage Mixer)

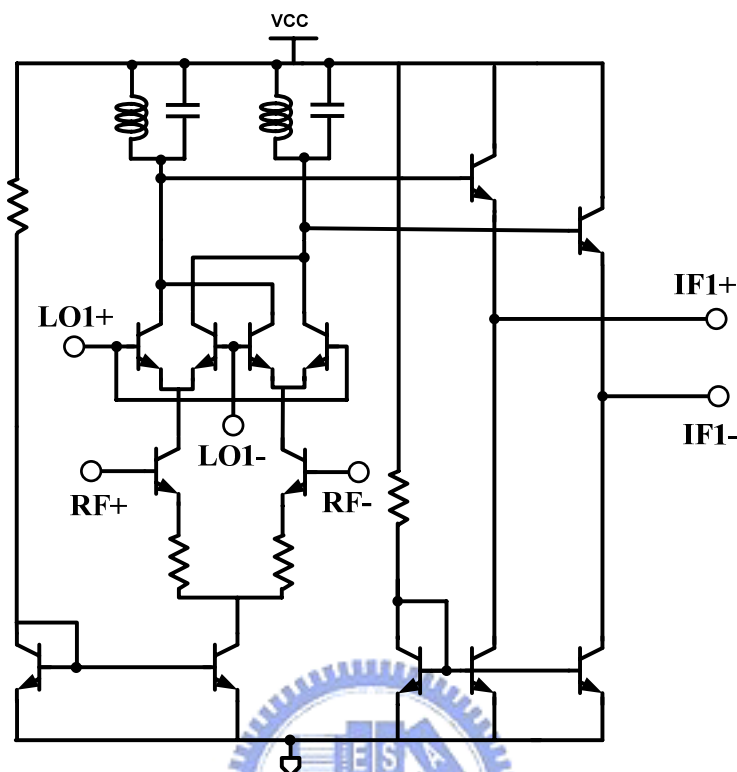


圖2.63 第一級吉伯特混頻器

第一級混頻器是傳統的雙平衡式吉伯特混頻器(double-balance Gilbert mixer)，但由於此混頻器操作在10GHz，若負載(load)使用電阻，當 LO 的注入功率增大，混頻器會因為頭部空間(headroom)不夠而使整體的轉換增益尚未到飽和(saturation)的地方就開始降低；是故在這裡採用 tuned-load 的技巧，將負載電阻換成一電感電容組成的 tank，並將 tank 設計為在第一中頻頻率時阻抗為開路，由於 L-C 沒有壓降，故 LO 可以完全切換(fully-switched)，且負載也會因為阻抗趨近於開路而使整個混頻器有較高的增益，如圖2.63。

(2) 第二級混頻器(Second Stage Mixer)

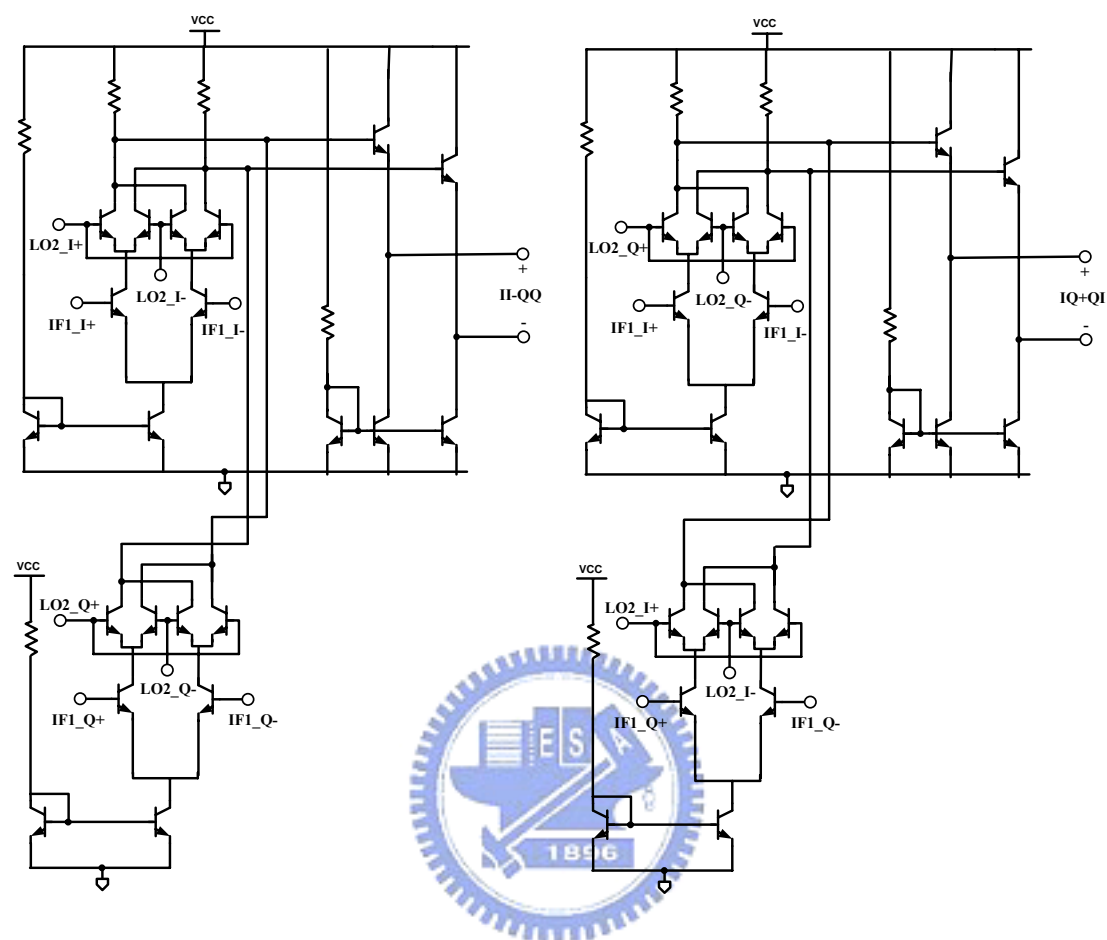


圖2.64 第二級吉伯特混頻器

第二級混頻器亦採用雙平衡吉伯特混頻器，電路接法如圖2.64，利用電流模態的相加減將 I-通道和 Q-通道的訊號接為 II-QQ 與 IQ+QI。

(3) LO1/LO2正交訊號產生器、RC-CR 多相位濾波器以及輸出緩衝級

以上的電路皆和2.4.4節中的設計相同，只是將 CMOS 的製程改成 SiGe 製程。

2.5.5 晶片量測結果

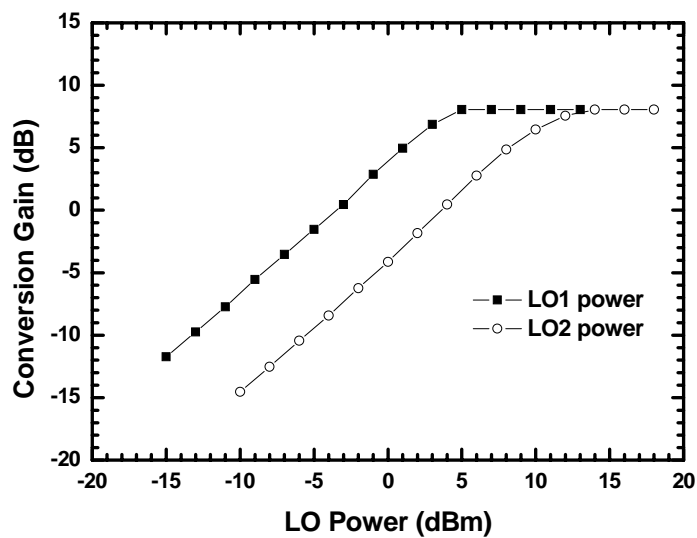


圖2.65 轉換增益對 LO 功率

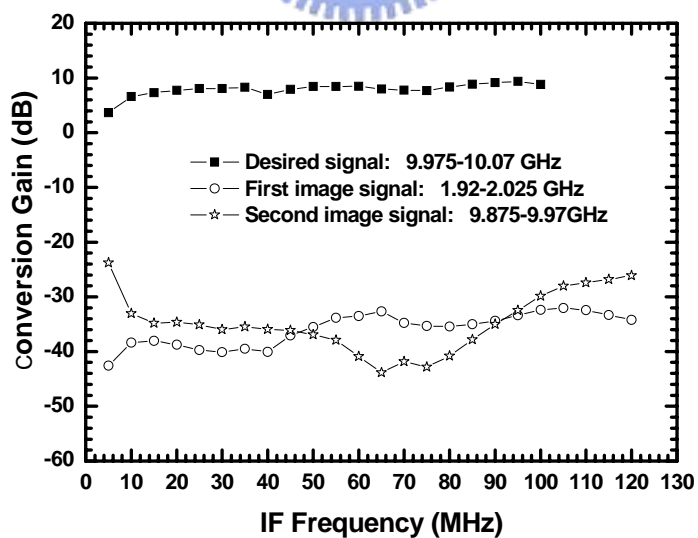


圖2.66 轉換增益對 IF 頻率

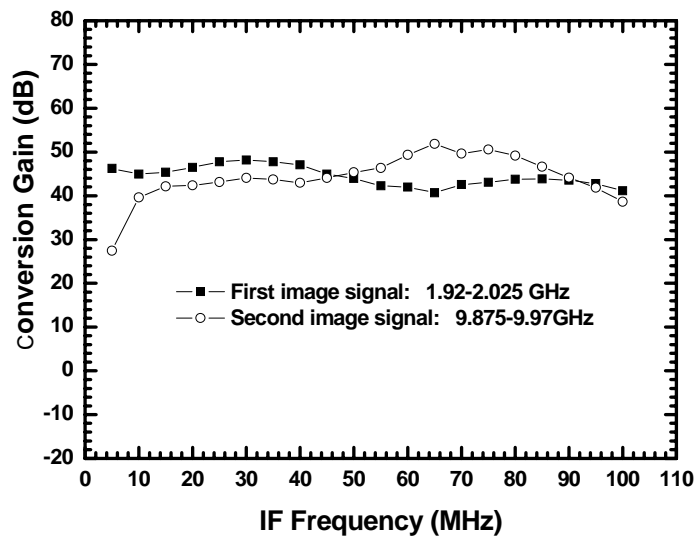


圖2.67 鏡像消除比值對 IF 頻率

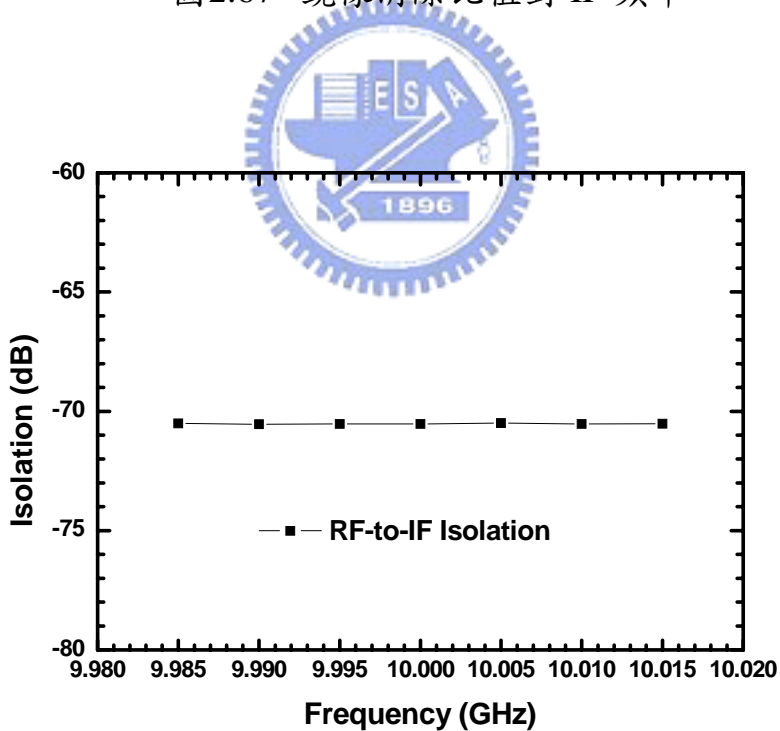


圖2.68 RF 埠到 IF 埠隔離度

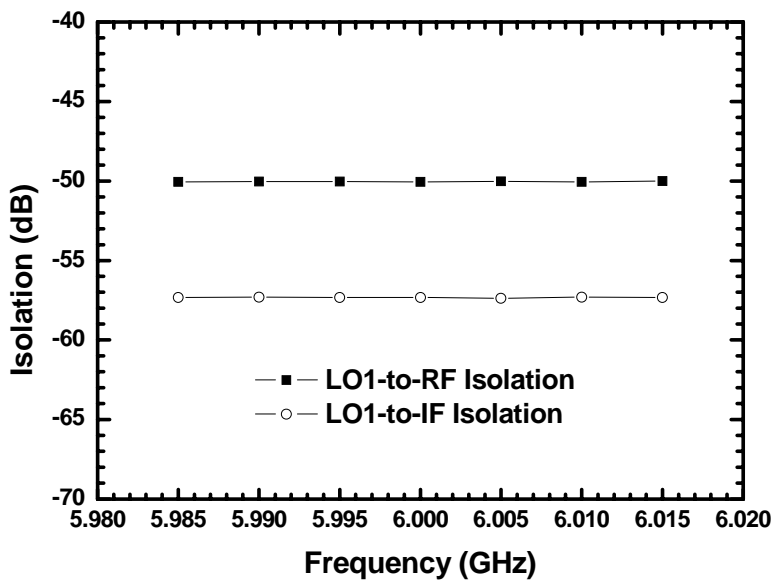


圖2.69 LO1埠到 RF 和 IF 埠隔離度

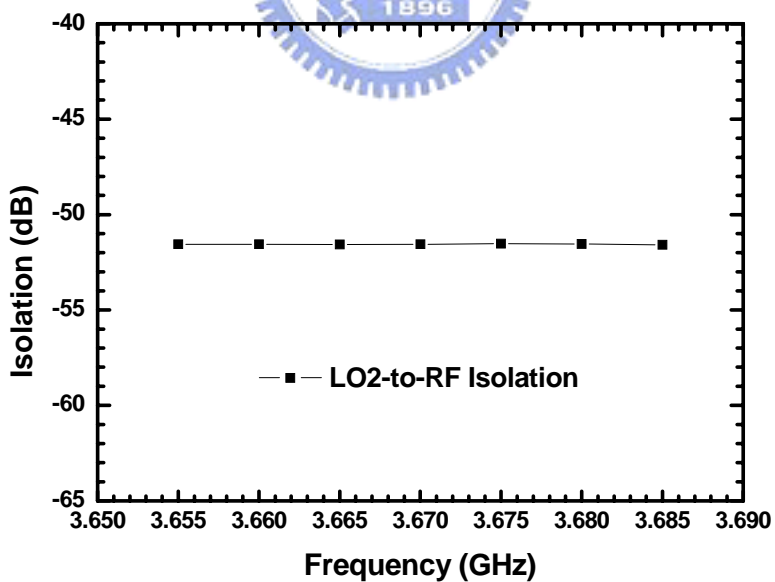


圖2.70 LO2埠到 RF 埠隔離度

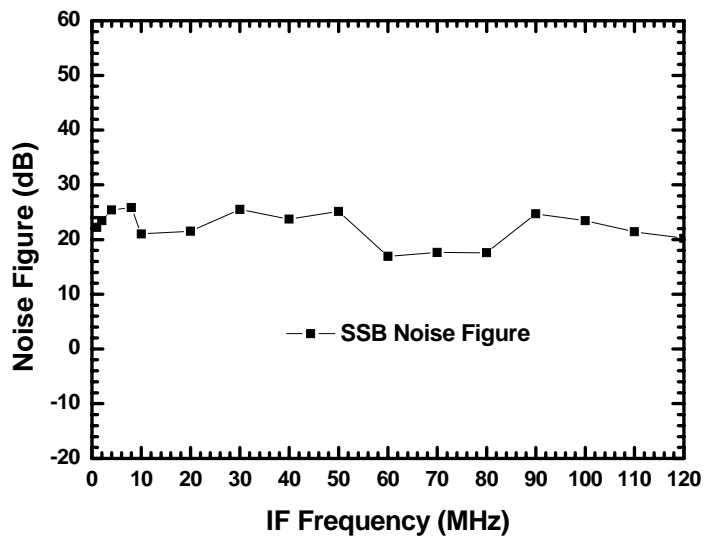


圖2.71 雜訊指數

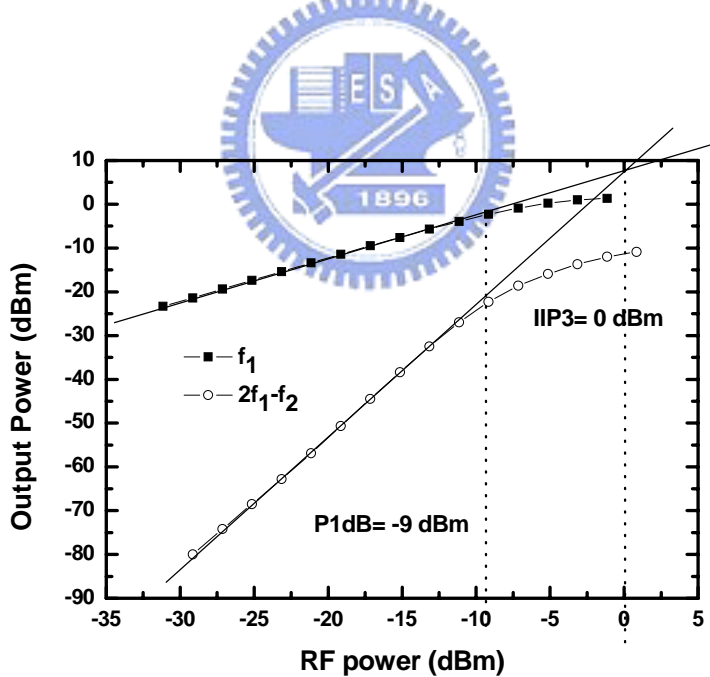


圖2.72 IP1dB 與 IIP3量測結果

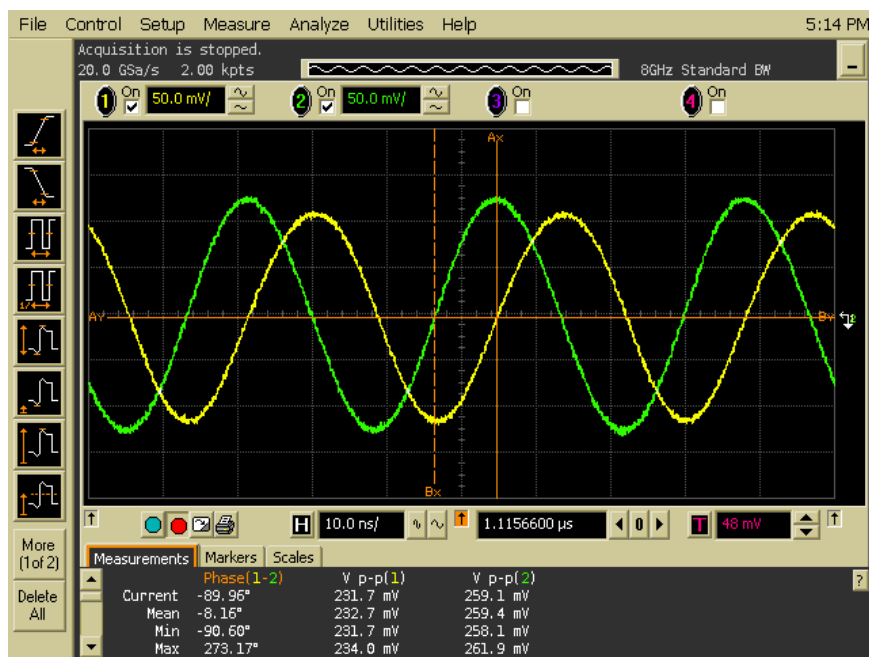


圖2.73 I、Q 通道輸出波形

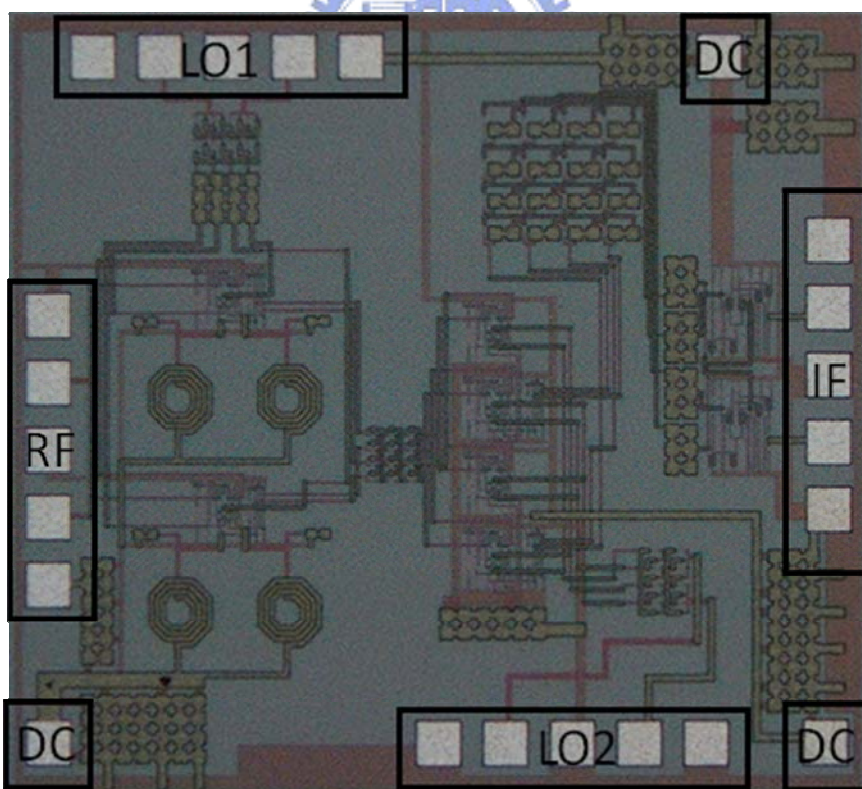


圖2.74 Die Photo

2.5.6 結果與討論

本電路採用 SiGe 製程，晶片照片如圖 2.74 所示：RF、IF、LO1 以及 LO2 埠皆採用 GSGSG pad，DC 放在電路的四個角落，此晶片面積為 $1.90 \times 1.73 \text{mm}^2$ 。

圖 2.65 顯示了當 RF=10GHz，且 LO1 和 LO2 所打入功率為 6dBm 以及 10dBm 時，所得到的增益約有 8.07dB。和前一個實作比起來，此實作的 LO1 頻率較高，但注入功率卻較低，這是因為混頻核心是用 BJT 元件，在當作開關的時候只需要 $4V_T$ ，故注入功率不需要太大便可完整切換。

圖 2.66 為射頻訊號以及第一、第二鏡像訊號的轉換增益對 IF 頻率作圖，一樣看到第一鏡像訊號的轉換增益幾乎是平的，再一次確定第一鏡像訊號的濾除原理是利用移頻的動作消除；而第二鏡像訊號則可以從濾除形狀與多重相位濾波器的頻率響應類似。但仔細看圖 2.67，發現第二鏡像訊號濾除最好的中心頻率從本來設計的 30MHz 移到了 70MHz，頻寬 60-80MHz，仍是 20MHz，這主要是因為實際電路走線的不對稱以及第一級混頻器負載 tank 的共振頻率在實作上歪掉之故。

圖 2.68 到圖 2.70 分別顯示各個埠對埠的隔絕度：RF-IF 的隔絕度因為兩個頻率相差甚遠所以有高達 70.53dB 的隔絕度；LO1-RF 和 LO1-IF 的隔絕度分別為 50.05dB 以及 57.32dB；而 LO2-RF 也有 51.55dB 的隔絕度。

整個系統的雜訊指數如圖 2.71，大約都在 25dB 左右，但可以看到，雜訊指數在 60-80MHz 的地方有最低值，和第二鏡像訊號濾除最

高處一致，所以可以說因為第二鏡像訊號被抑制，相對性地較不干擾需要訊號，故此區塊的雜訊指數最低。

整體電路的線性度特性表現在圖 2.72，當 RF 打入單調(one-tone)功率，測得 IP_{1dB} 為 -9dBm；當 RF 打入雙調(two-tone)功率，測得 IIP_3 為 0dBm。

在輸出波形的地方，從圖 2.73 可以看到 I 通道以及 Q 通道的相位相差 89.96 度，二輸出相位足夠將訊號交由數位訊號處理。

表2.6 10GHz Weaver-Hartley Image Rejection Down Converter with Tuned-Load (SiGe 0.35um) Summary

Item	10 GHz
Supply Voltage (V)	3.3
IF Bandwidth (MHz)	20-40
Conversion Gain (dB)	8.07
Image Rejection Ratio of the First Image (dB)	48.16
Image Rejection Ratio of the Secondary Image (dB)	44.05
IP_{1dB} (dBm)	-9
IIP_3 (dBm)	0
RF-to-IF Isolation (dB)	-70.53
LO1-to-RF Isolation (dB)	-50.05
LO1-to-IF Isolation (dB)	-57.32
LO2-to-RF Isolation (dB)	-51.55
Single Sideband Noise Figure (dB)	25.52
Power Consumption (mW)	75.32
Chip Size (mm x mm)	1.90 x 1.73

第三章

低雜訊放大器

設計



3.1 前言

在無線通訊中，當天線接收需要訊號之後，由於訊號已經很微弱以及外界的雜訊干擾，使得接收機的前端需要一低雜訊放大器(low noise amplifier)去放大訊號以及抑制雜訊。系統整體的雜訊為

$$NF_{total} = NF_1 + \frac{NF_2 - 1}{G_1} + \frac{NF_3 - 1}{G_2} + \dots \quad (3.1)$$

只要第一級放大器的本身雜訊夠低以及增益夠大，那麼放大器之後的電路提供的雜訊便可以有效地被第一級低雜訊放大器壓低，同時整體的雜訊主要也會被此低雜訊放大器決定。除此之外，接收機的雜訊規格(noise figure)也會影響到其靈敏度(sensitivity)以及動態範圍(dynamic range)：

$$\text{Sensitivity} : P_{in, \min} = -174 \left(\frac{\text{dBm}}{\text{Hz}} \right) + NF + 10 \log B + SNR_{\min}. \quad (3.2)$$

Dynamic Range :

$$SFDR = \frac{2(P_{in} + 174 \text{dBm} - NF - 10 \log B)}{3} - SNR_{\min} \quad (3.3)$$

從上述三式可以清楚看到，系統雜訊愈低，接收機的整體效能也會愈好。是故本章節將分析低雜訊放大器該如何設計，並衍生各式不同應用的低雜訊放大器電路。

3.2 低雜訊放大器設計原理

3.2.1 電晶體元件選擇

在設計低雜訊放大器之前，首先要先知道該怎麼有效地選取電晶體來達到阻抗匹配以及可接受的雜訊指數。一個放大器的雜訊可以寫為

$$\begin{aligned}
 F &= F_{\min} + \frac{y_n}{g_s} |y_s - y_o|^2 \\
 &= F_{\min} + 4r_n \frac{|\Gamma_s - \Gamma_{opt}|^2}{(1 - |\Gamma_s|^2) \cdot |1 + \Gamma_{opt}|^2} \quad [21] \quad (3.4)
 \end{aligned}$$

從式(3.4)中可以發現，若 $\Gamma_s = \Gamma_{opt}$ ，那麼系統雜訊就會等於最小雜訊；若能將 Z_{opt} 選擇至接近50歐姆，在此條件下輸入阻抗也就能愈接近50歐姆，以助於系統量測以及與前端天線連接。

圖3.1為 TSMC 0.18um CMOS 製程之元件寬度與最小雜訊和 Z_{opt} 的關係：當元件寬度愈寬，最小雜訊也隨之增加；然而，寬度愈寬，整體輸入阻抗愈小。就阻抗匹配而言，大一點的元件愈容易做到輸入阻抗匹配，但代價便是最小雜訊升高。故在選擇元件的時候，需要針對不同的應用以及需求來做取捨。

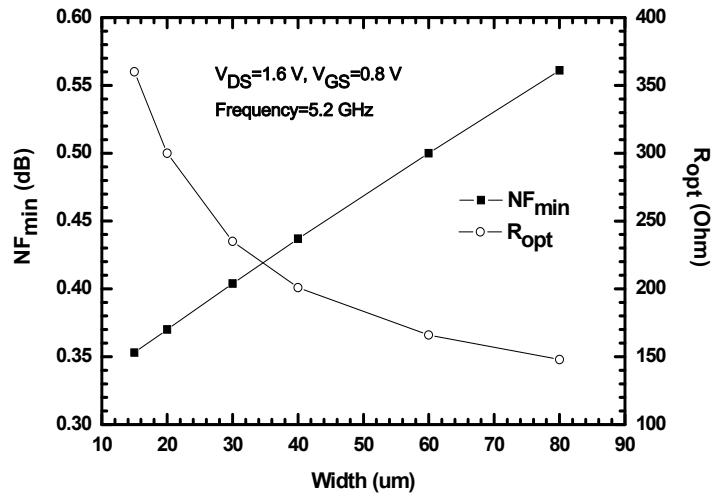


圖3.1 電晶體寬度與 NF_{min} 和 R_{opt} 的關係圖

當固定一種電晶體大小以及單一頻率，去觀察不同偏壓電流對元件最小雜訊的影響時，在某一偏壓電流會看到最小雜訊曲線有一最低點，此電流稱為最小偏壓電流，如圖3.2。從圖中也可以清楚地看到，當頻率升高，元件整體的最小雜訊也會隨之增加。

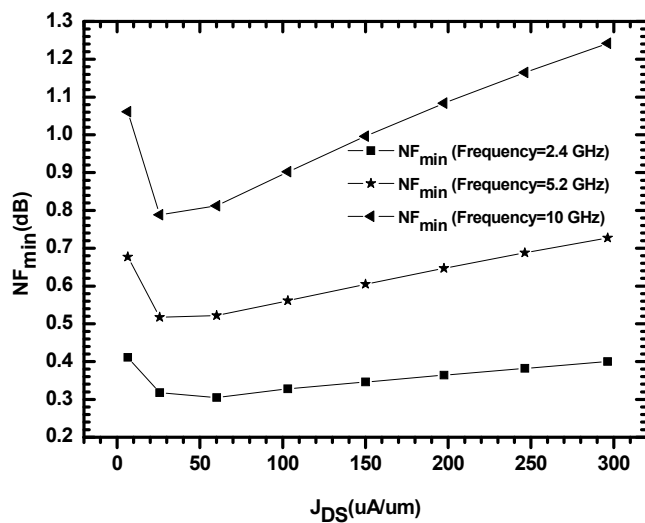


圖3.2 電晶體的偏壓電流與 NF_{min} 的關係圖

3.2.2 低雜訊放大器架構

常見的 CMOS 製程低雜訊放大器架構如圖3.3。

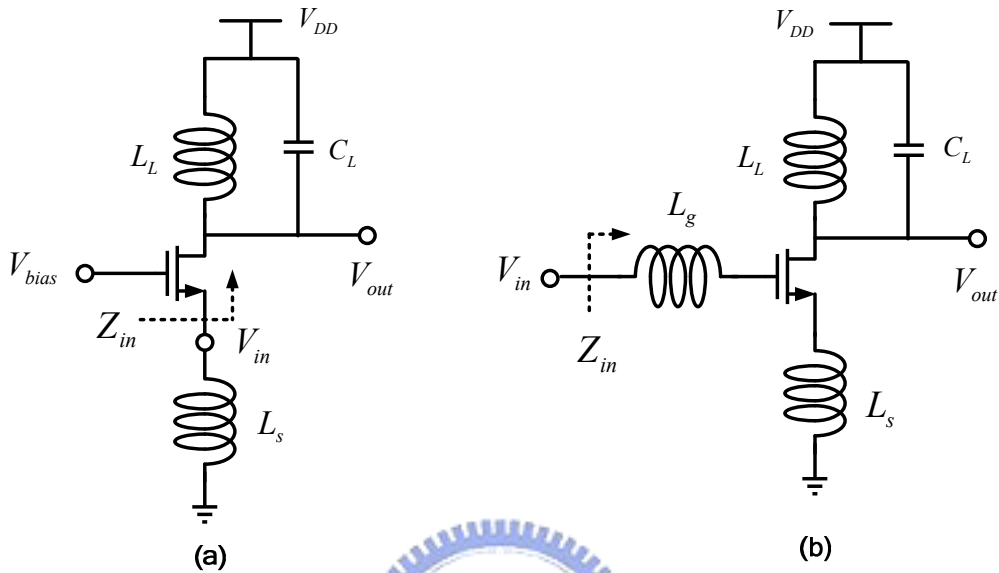


圖3.3 常見的低雜訊放大器架構(a)共閘極放大器(b)帶有退化性電感的共源極放大器

圖3.3(a)為共閘極架構，輸入端從源級看進去阻抗為 $\frac{1}{g_m + g_{mb}}$ ，

控制 g_m 的大小即可輕易將其匹配至50歐姆；圖3.3(b)則是利用源級退化性電感產生輸入阻抗的實部，而輸入阻抗的虛部則是利用閘極端的外加電感將其共振消除，詳細的運作原理於下一章節闡述。

3.2.3 源極電感性退化

選定好所需的電晶體大小以及其最小偏壓電流之後，接下來介紹如何設計一低雜訊放大器。首先簡單地看一帶有源極退化阻抗的共源

極放大器(common-source amplifier with source degeneration)，如圖 3.4。假設 Z_{gd} 很大可以忽略，放大器的輸入阻抗可以寫為[22]

$$Z_{in} = Z_g + Z_{gs} + Z_s(1 + g_m Z_{gs}) \quad (3.5)$$

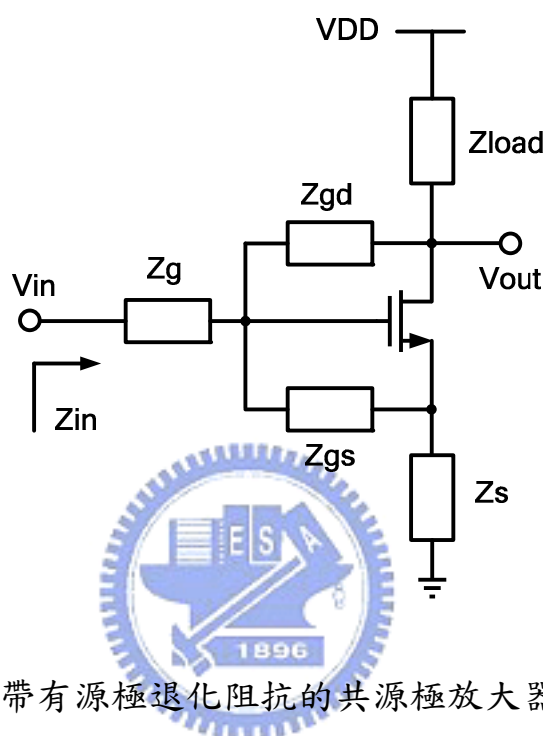


圖3.4 帶有源極退化阻抗的共源極放大器模型

在微波理論中，在單一頻率下，任何穩定的放大器可以在源極端利用無損耗的被動元件(lossless passive components)使得其輸入阻抗為實數[23]。由於低雜訊放大器通常是放在接收機的前端、天線的後級，故需將輸入阻抗匹配至50歐姆系統。為了避免用電阻做匹配直接提供雜訊，將式(3.5)中的 Z_g 、 Z_{gs} 和 Z_s 用被動元件設計，並使它們的和為零；然而，實際上的被動元件一定有其寄生電阻，故在設計中只能期望三者之和愈小以達到最小的額外增加雜訊。根據這個準則，放大器的輸入阻抗可以另外寫為

$$Z_{in} = g_m Z_{gs} Z_s + R_{\min} \quad (3.6)$$

其中 R_{\min} 為 Z_g 、 Z_{gs} 和 Z_s 所提供的實數和。

由於 Z_{gs} 實際上就是電晶體內部的 C_{gs} 提供的阻抗，若要將輸入阻抗匹配至50歐姆， Z_s 應該放一電感來消除 C_{gs} 的虛部，其值應為

$$L_s = R_{in} \frac{C_{gs}}{g_m} \approx \frac{R_{in}}{\omega_T} \quad (3.7)$$

從式(3.7)中可以清楚看到，若 R_{in} 固定為50歐姆，那麼截止頻率愈高的元件，源極電感性退化的電感值便可以減小，所佔用的晶片面積也可以縮小。

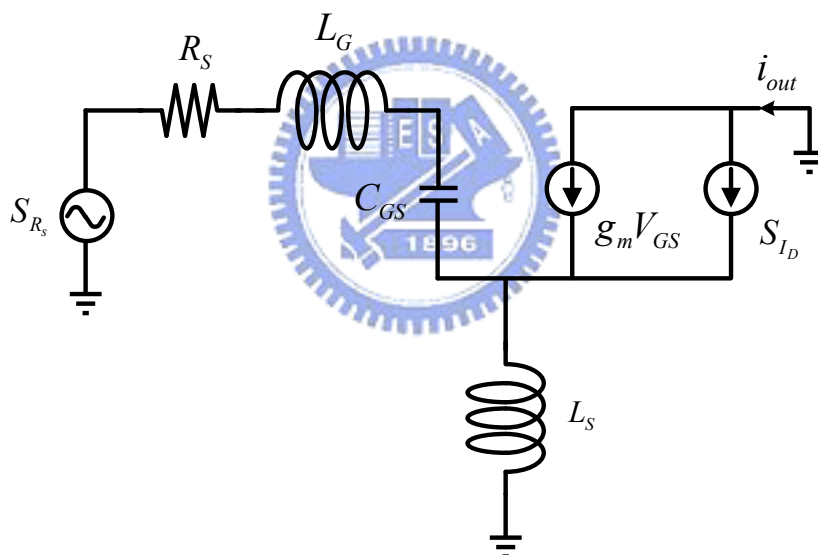


圖3.5 帶有源極退化阻抗的共源極放大器小訊號模型

截止頻率高的元件除了可以幫助源極端的電感不需太大佔面積之外，也可以有效地幫助降低雜訊。圖3.5為源極電感性退化的小訊號模型，雜訊指數可以被分析為[24]

$$\begin{aligned}
 F &= \frac{S_{id}/4 + S_{RS} \left(\frac{\omega_T}{\omega_0} \frac{1}{2R_S} \right)^2}{S_{RS} \left(\frac{\omega_T}{\omega_0} \frac{1}{2R_S} \right)^2} = 1 + \frac{S_{L_D}}{S_{RS}} \frac{1}{4 \left(\frac{\omega_T}{\omega_0} \frac{1}{2R_S} \right)^2} \\
 &= 1 + \frac{4kT\Gamma g_m}{4kTR_S} \frac{1}{4 \left(\frac{\omega_T}{\omega_0} \frac{1}{2R_S} \right)^2} = 1 + \frac{\Gamma g_m R_S}{\left(\frac{\omega_T}{\omega_0} \right)^2}
 \end{aligned} \tag{3.8}$$

從式(3.8)可以看到，當元件截止頻率愈高，整體雜訊指數可以愈低；另一方面，電晶體的 g_m 愈大，也可以降低雜訊指數。

3.2.4 輸出阻抗匹配

假設沒有基板效應(body effect)，且 C_{gd} 很小 ($Z_{gd} = \infty$)，那麼電壓增益可以寫為

$$\begin{aligned}
 |A_v| &= \left| \frac{V_{out}}{V_{in}} \right| = \left| \frac{g_m Z_{gs} Z_L}{Z_{in}} \right| \\
 &= \left| \frac{g_m Z_{gs} Z_L}{g_m Z_{gs} Z_S + R_{min}} \right| \approx \left| \frac{Z_L}{Z_S} \right|
 \end{aligned} \tag{3.9}$$

若想要在不同的頻率都有最佳的增益，那就需要利用多重共振負載 (multiresonant load) 使得在不同頻率有最大的輸出阻抗。

3.3 實作，5.2 GHz LNA (CMOS 0.18um)

3.3.1 研究動機

在電路設計中，常常會遇到量測結果與模擬有所差異的情形。為了增進以後設計的準確性，以及運用到前面所述之低雜訊放大器的設計方法，本實驗將針對模擬、後模擬以及量測結果做比較。

3.3.2 電路設計

(1) 輸入級匹配網路

如前所述，調整電晶體的寬度以及 finger 數，使 Z_{opt} 能夠靠近 50 歐姆，同時，為了使源級退化電感值不至於太大，將電流調至 20mA，此時截止頻率為 55.6 GHz，根據前述條件簡化式(3.5)，得到

$$Z_{in} = \omega_T L_s + s(L_s + L_g) + \frac{1}{sC_{gs}} \quad (3.10)$$

配合希望輸入阻抗為 50 歐姆，算出源級退化電感為 0.143 nH。為了避免電感的內電阻提供太多熱雜訊，故在選擇電感大小時，盡量選擇在 5.2GHz 時有高 Q 值的電感。

(2) 輸出級匹配網路

為了量測考量，輸出阻抗也需將之匹配至 50 歐姆，故在輸出端利用一個共振在 5.2GHz 的 tank 並配合一 50 歐姆的電阻將 S_{22} 拉至 50 歐姆處。在 tank 方面，共振時電感的串聯內電阻 R_s 可轉換成並聯等效

電路，如圖3.6，其中 $R_p = R_s(1+Q^2)$ 、 $L_p = L_s\left(1+\frac{1}{Q^2}\right)$ ，故電感的 Q 值如果愈高，整體的增益也會愈高。

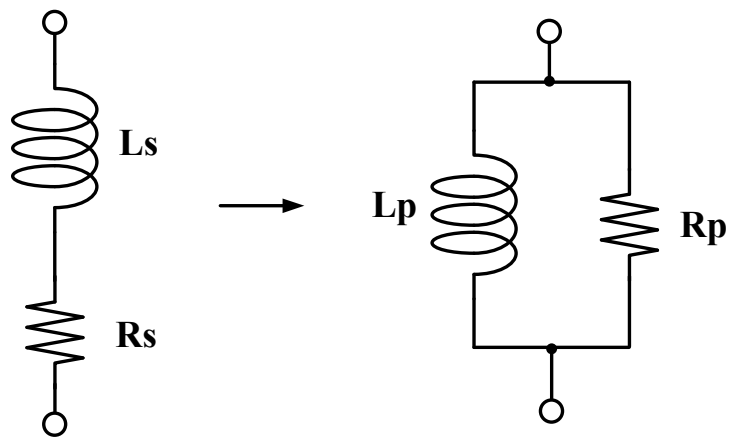


圖3.6 串聯轉並聯等效電路

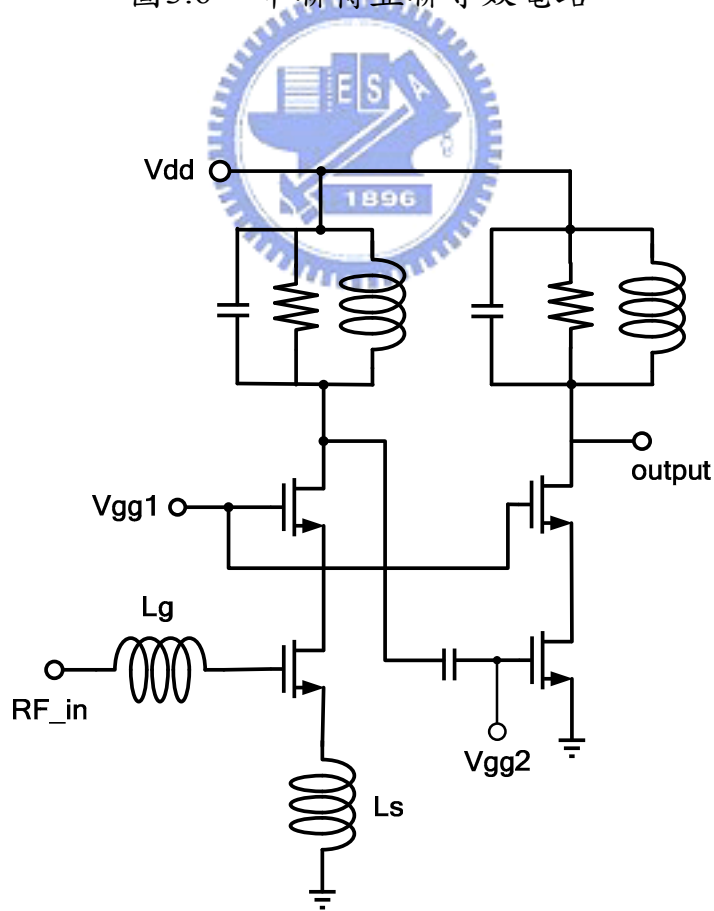


圖3.7 整體 LNA 電路圖

3.3.3 晶片量測結果

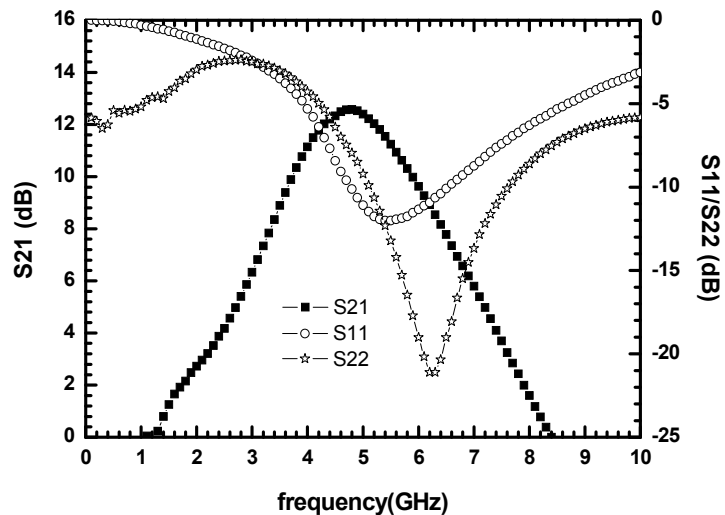


圖3.8 低雜訊放大器的增益、S11和 S22量測結果

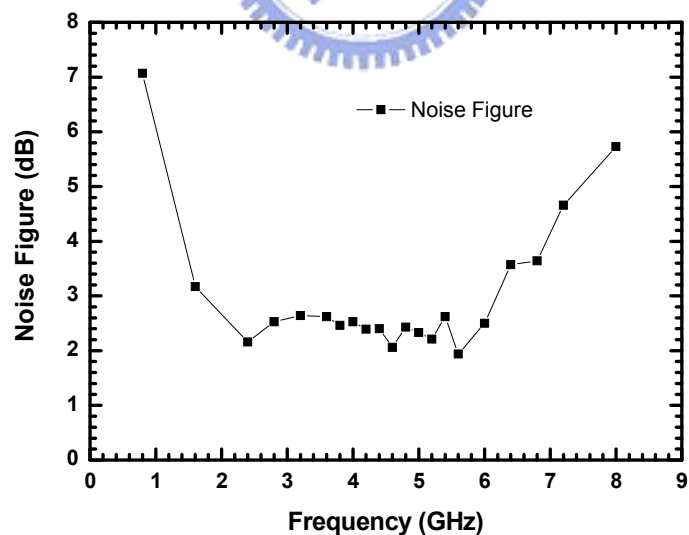


圖3.9 低雜訊放大器的雜訊指數量測結果

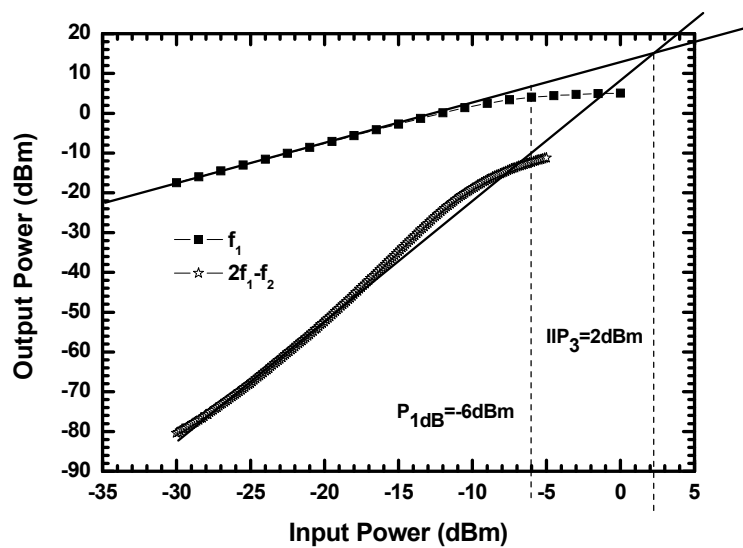


圖3.10 低雜訊放大器的線性度量測結果

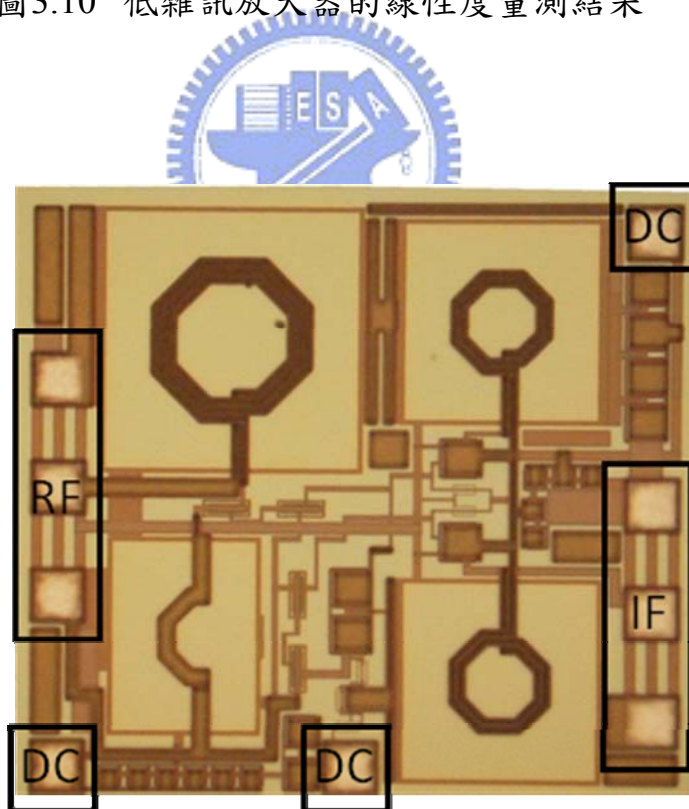


圖3.11 Die Photo

3.3.4 晶片量測結果與模擬之比較

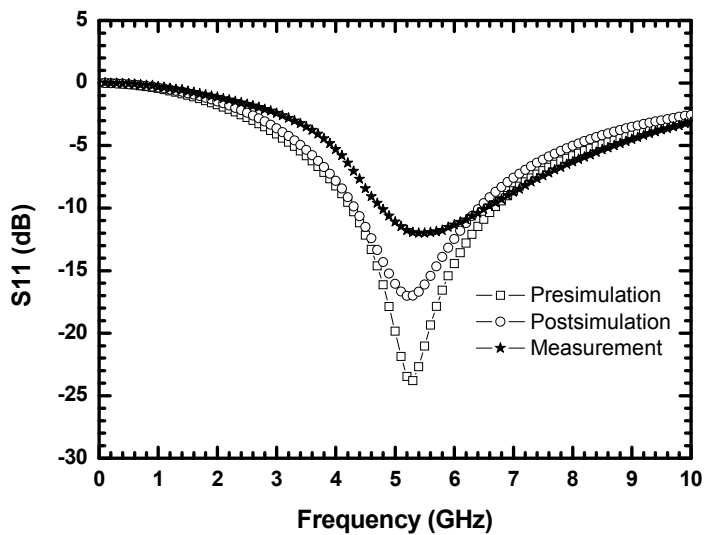


圖3.12 S_{11} 比較

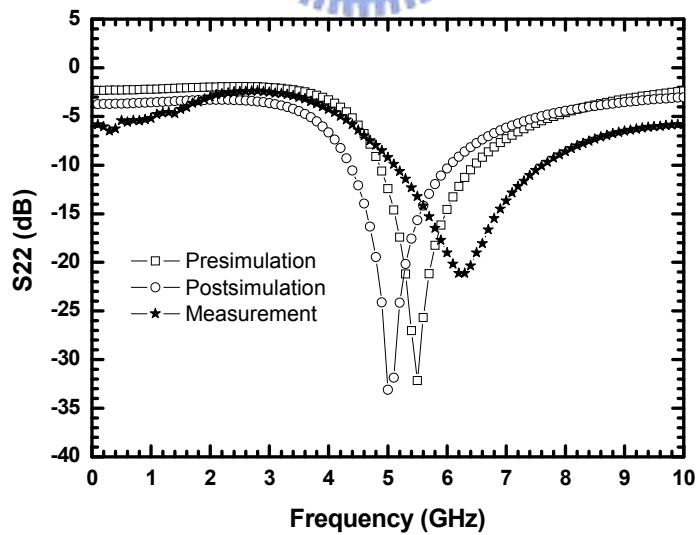


圖3.13 S_{22} 比較

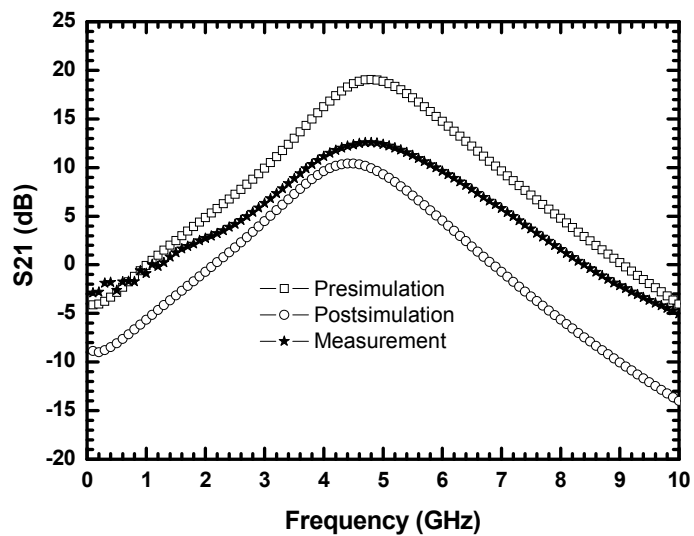


圖3.14 S₂₁比較

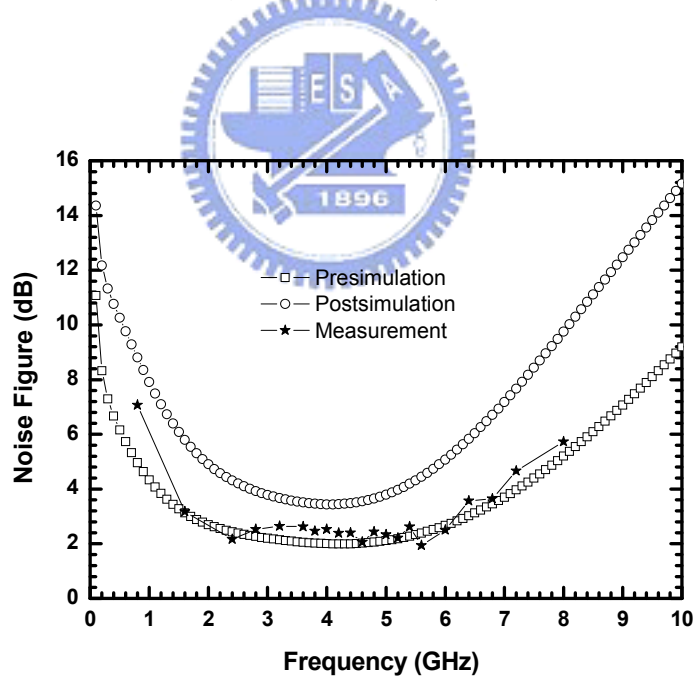


圖3.15 Noise figure 比較

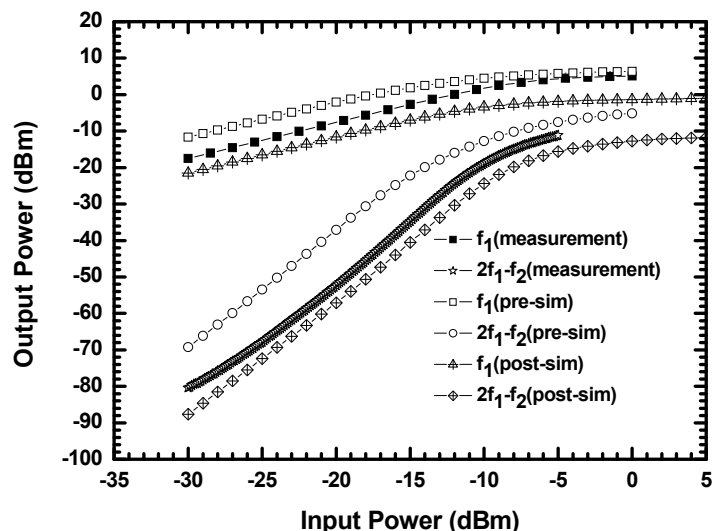


圖3.16 線性度比較

3.3.5 結果與討論

本電路採用 CMOS 製程，晶片照片如圖3.11所示。由於是單端輸入單端輸出(single-in single-out)之低雜訊放大器，故輸入埠和輸出埠皆為 GSG pad，三個 DC pad 擺在晶片下方，晶片整體面積為 $0.5 \times 0.6 \text{mm}^2$ 。

圖3.8為該電路的 S11、S22以及 S21量測結果，此時 V_{dd} 為1.8V，整體電流為36.2mA。從圖中可以看到，S21在5.2GHz 時為12.03dB，S11為-11.77dB，而 S22由於中心頻率飄至6.2GHz，故在5.2GHz 的地方測得其值為-10.63dB。

圖3.9為低雜訊放大器的雜訊指數。由於電路裡面所使用的電感都是選擇 Q 值高的電感，寄生電阻小，所提供的熱雜訊也較小，故可以看到整體雜訊指數只有2.21dB。

圖3.10為低雜訊放大器線性度的量測結果。由於低雜訊放大器的源極端有加退化性電感，故可以看到 P_{1dB} 為-6dBm，為一具有良好線性度的放大器；而 IIP_3 為2dBm，與 P_{1dB} 相差8dB，就10dB 指標來說亦為一線性放大器。

圖3.12為 S_{11} 的模擬、後模擬以及量測結果的比較。從圖中可以發現，中心頻率沒有什麼差別，但匹配程度愈來愈差，這是因為後模擬將走線的電阻、電容值引進，5.2GHz 仍可視為低頻，電容值影響不大，故中心頻率不變；但電阻使得輸入阻抗開始脫離50歐姆，所以匹配程度變差。

圖3.13為 S_{22} 的三者比較，相較於模擬結果，後模擬的中心頻率往低頻走，而量測的中心頻率往高頻走。這是因為後模擬是萃取 (extract) 出走線的電阻、電容值，在萃取資料看到有某些地方出現較大電容，故中心頻率被拉至低頻；而在量測方面，tank 原先設定的中心頻率

$\omega_0 = \frac{1}{\sqrt{L_{\text{tank}}(C_{\text{tank}} + C_{\text{load}})}}$ ，但實際上輸出端的負載電容比預期

的小，所以中心頻率往高頻方向漂移。

圖3.14為 S_{21} 的三者比較，從圖中可以看到量測結果與模擬結果相似，但增益減少6dB 左右，這是因為實際上的走線電阻以及電感的內電阻在模擬上都被忽略，故增益有被壓低；而後模擬則是因為軟體估算的電阻、電容值太多，所以不只增益降低，連中心頻率都往低頻移動。

圖3.15為雜訊指數的三者比較，與前面的說法一致，量測與模擬結果類似，後模擬的雜訊指數較高的原因也是因為軟體估算的電阻、電容值太過。

圖3.16為線性度的三者比較，由於 pre-simulation 的增益較高，故 P_{1dB} 較差，但 pre-simulation 和 post-simulation 的 IIP_3 與 P_{1dB} 的差值都為 10dB 上下，而量測結果的差值為 8dB，這可能是因為實作中的電晶體不匹配造成線性度差異的緣故。

表 3.1 5.2GHz LNA (CMOS 0.18um) Summary

Item	Pre-Simulation	Post-Simulation	Measurement
Center Frequency (GHz)	5.2	4.8	5.2
S21 (dB)	18.34	9.94	12.03
S11 (dB)	-23.47	-17.01	-11.77
S22 (dB)	-17.41	-24.15	-10.63
Noise Figure (dB)	2.19	3.97	2.21
IP_{1dB} (dBm)	-12	-7.5	-6
IIP_3 (dBm)	-2.5	3	2
Supply Voltage (V)	1.8	1.8	1.8
Supply Current (mA)	46.9	32.5	36.2
Power Consumption(mW)	84.42	58.5	65.16

3.4 實作，2.4/5.2 GHz Current Dual-Band LNA with Image Rejection (CMOS 0.18um)

3.4.1 研究動機

在接收機部分，為了避免鏡像訊號在降頻時影響到需要訊號，在第二章提出了一些鏡像消除的架構；若接收機前端的低雜訊放大器也有一鏡像消除的機制，更能幫助整體接收機的鏡像消除比率，故本實驗利用 notch filter 的概念去幫助消除鏡像訊號。

3.4.2 電路設計

(1) 輸入級匹配網路

本實作主要是設計一個共電流的低雜訊放大器，通常高頻的增益都會較低頻的增益來得低，故在選擇電晶體的時候必須以高頻的增益以及雜訊指數為主，這樣整體才能在雙頻帶得到差不多的增益。由於此電路應用在2.4/5.2 GHz，故在輸入以及輸出匹配部分都要匹配至這兩個頻帶。輸入端的匹配方式如圖3.17，整個輸出阻抗可以寫為

$$Z_{in} = \omega_T L_s + s(L_s + L_{g2}) + \frac{1}{sC_{gs}} + \frac{sL_{g1}}{1 + s^2 L_{g1} C_g} \quad (3.11)$$

實部匹配一樣由電晶體的截止頻率(f_T)以及源極退化性電感(L_s)決定；虛部部分可以由式(3.11)得到詳細的數學解，但從直觀來看，可以粗略地視為分別對兩頻段做匹配：低頻的匹配電路主要由 L_{g1} 、 L_{g2} 、 L_{s1} 以及 C_{gs} 構成，而高頻則是以 C_g 、 L_{g2} 、 L_{s1} 以及 C_{gs} 為主。

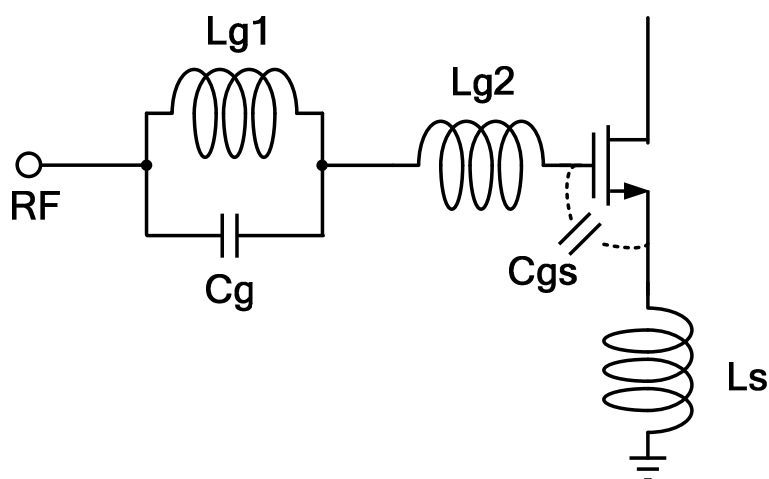


圖3.17 輸入匹配電路

(2) 輸出級匹配網路

由於想要在2.4/5.2 GHz 得到最大的增益，故在輸出的地方利用一組串聯 LC-branch 以及並聯 LC-tank 去實現共電流雙頻帶增益，而為了量測考量，故並聯一50歐姆的電阻使其輸出匹配，如圖3.18。串聯 LC-branch 在共振時，輸出端會和 V_{dd} 短路(shorted)在一起，故輸出阻抗為0，意即 LC-branch 提供了一個零點(zero)在輸出端，故這個共振頻率需設計在2.4/5.2 GHz 的中間。

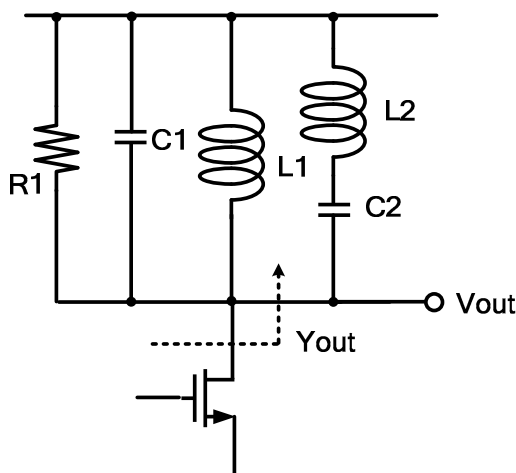


圖3.18 輸出匹配電路

虛部部分的輸出導納為

$$Y_{out} = sC_1 + \frac{1}{sL_1} + \frac{sC_2}{1 + s^2L_2C_2} \quad (3.12)$$

為了有最大的增益，令式(3.12)為零，此時可得到兩組共振頻率；若已事先決定共振頻率為何，反推回去便可以得到 L_1C_1 和 L_2C_2 的乘積值，配合適當的電感、電容值便能達到輸出匹配。

(3) 具有鏡像消除功用之 notch filter

做好一共電流低雜訊放大器之後，為了幫助整體接收機有更佳的鏡像消除比例，在中間級放入一個 notch filter，並配合電晶體做開關來控制該在何種頻率產生零點[25]，如圖3.19。

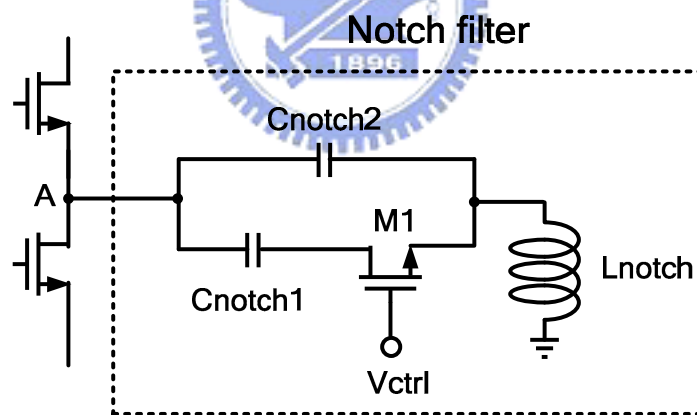


圖3.19 Notch Filter

假定2.4GHz 和5.2GHz 互為鏡像訊號，當射頻訊號為5.2GHz 時，M1 on，這時候 A 點看到兩個電容以及一個電感，在共振頻率

$$\omega_{osc} = \frac{1}{\sqrt{L_{notch} (C_{notch1} + C_{notch2})}} \text{ 時出現一個零點，將此頻率設為2.4GHz，}$$

則若有2.4GHz 的信號注入低雜訊放大器時則會被此濾波器濾除；同

理，當 M1 off 時，A 點看到上方電容以及電感，若設定共振頻率

$$\omega_{osc} = \frac{1}{\sqrt{L_{notch} C_{notch2}}} \text{ 為 } 5.2\text{GHz}，\text{ 一樣會被此濾波器濾除。}$$

在此濾波器中，開關的電晶體大小選擇也很重要。在 switch-on 的時候，電晶體視為一個電阻，若電晶體愈大，turn-on 電阻值也會較小，除了更趨近於一條導線的效應之外，也較不提供額外的雜訊；當 switch-off 時，電晶體為一電容，電晶體愈大的話提供的電容值也較大，若此電容值跟 C_{notch2} 比起來差不多大的話，與上方電容並聯起來就會影響到高频的共振頻率。故在設計此濾波器時，必須把電晶體影響的可能性都考慮進去。

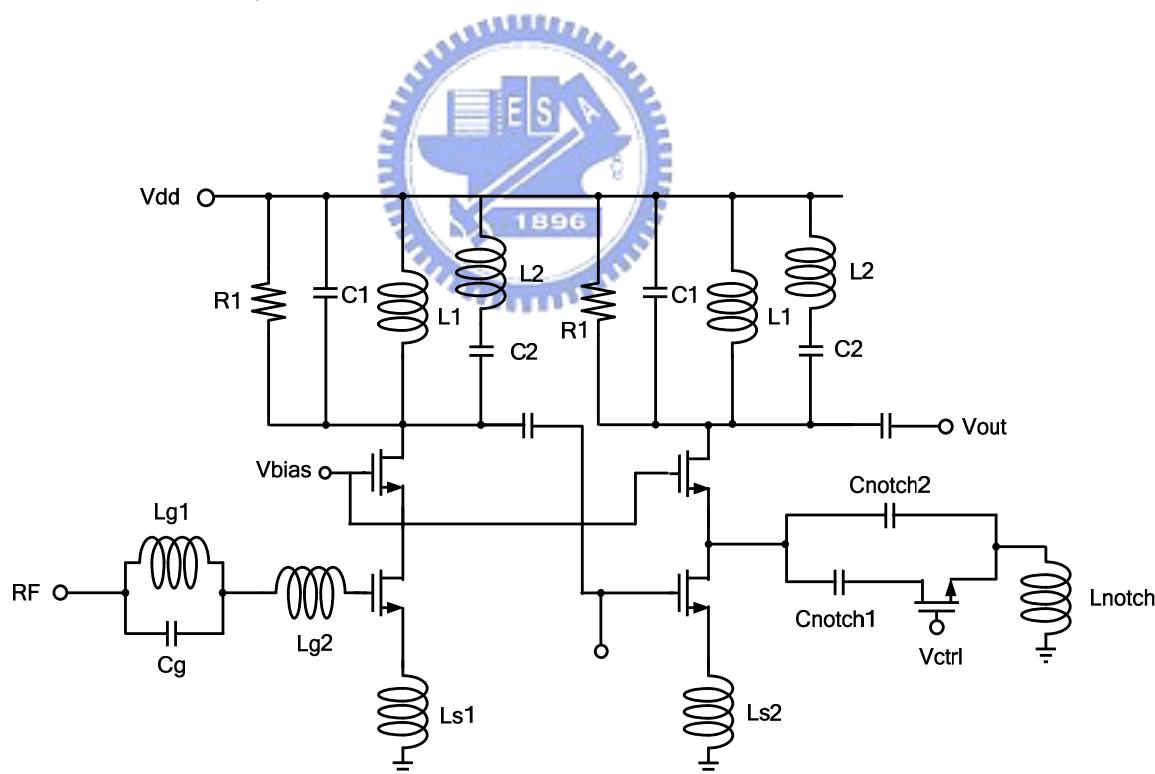


圖3.20 整體 LNA 電路圖

3.4.3 晶片模擬結果

◎ RF=2.4GHz

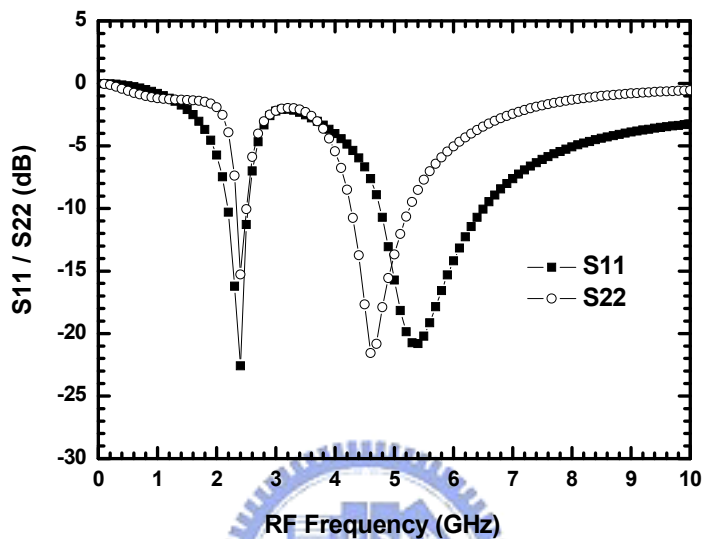


圖3.21 2.4GHz 的 S11與 S22

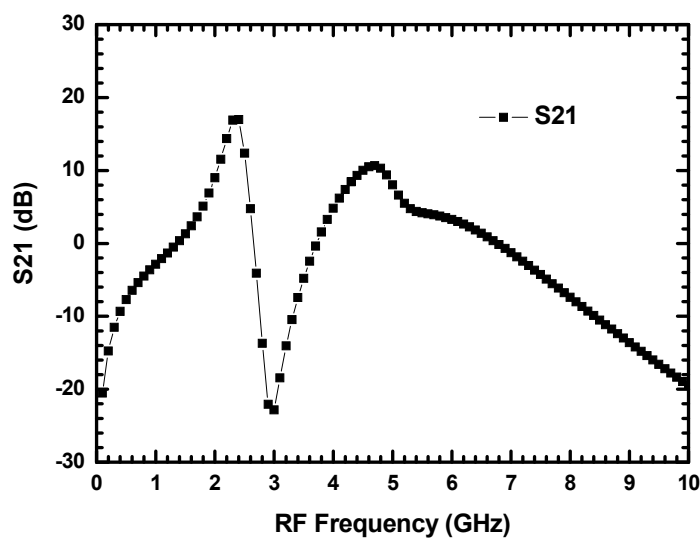


圖3.22 2.4GHz 的 S21

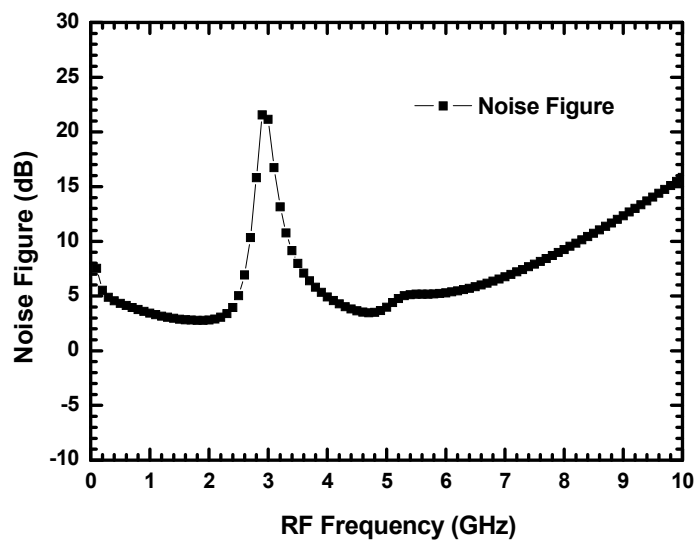


圖3.23 2.4GHz 的雜訊指數

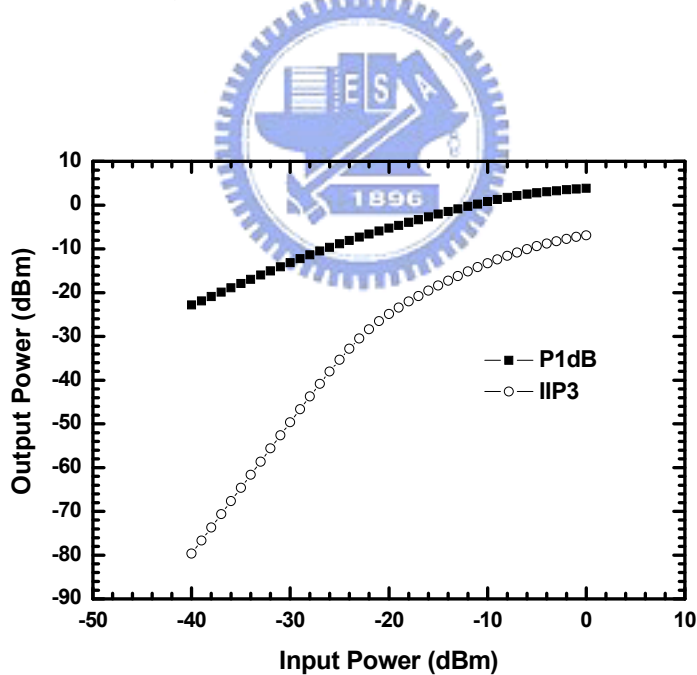


圖3.24 2.4GHz 的線性度

◎ RF=5.2GHz

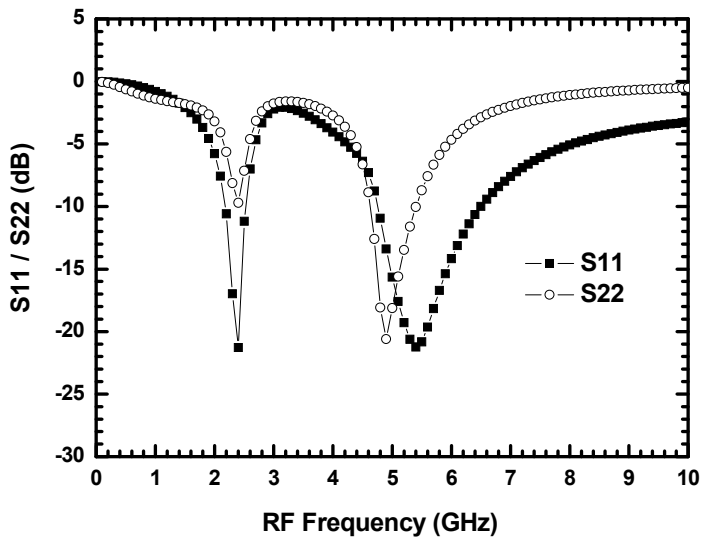


圖3.25 5.2GHz 的 S11與 S22

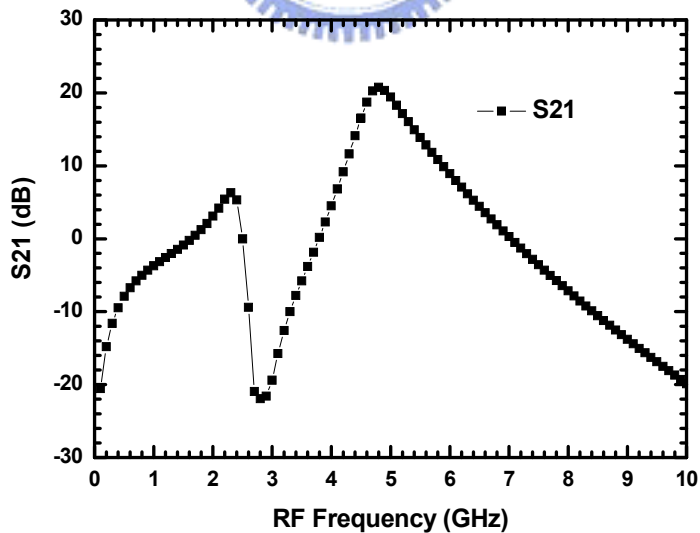


圖3.26 5.2GHz 的 S21

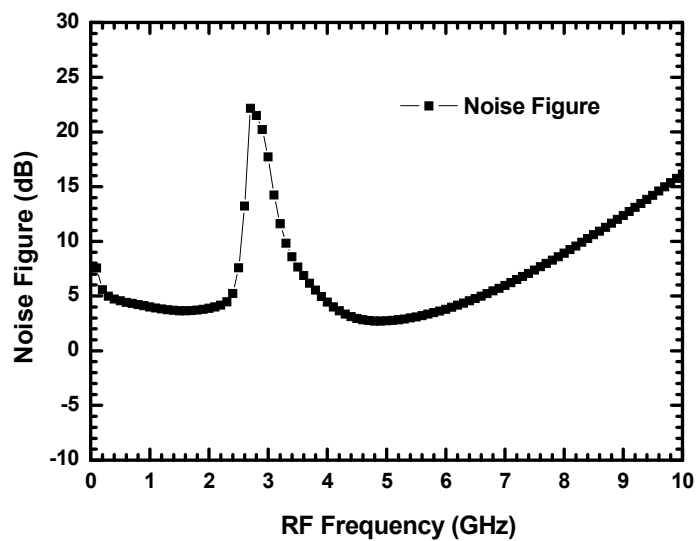


圖3.27 5.2GHz 的雜訊指數

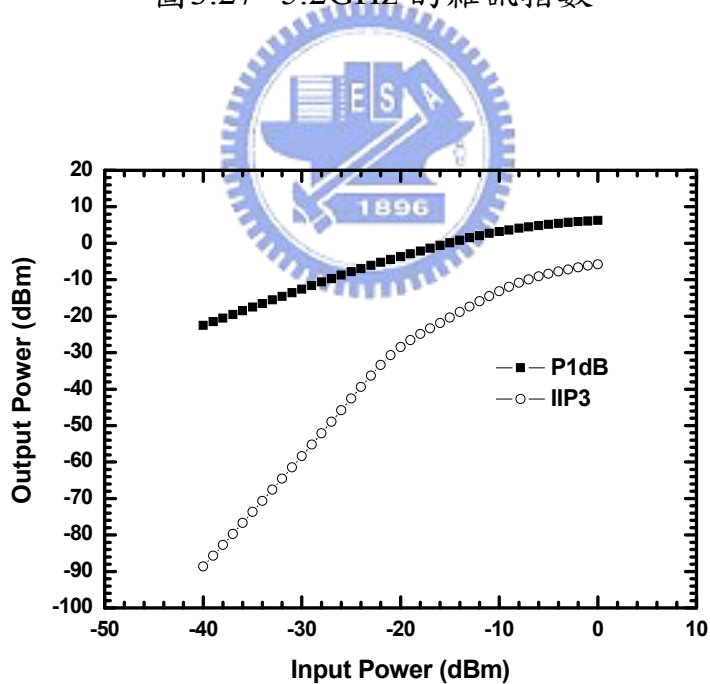


圖3.28 5.2GHz 的線性度

3.4.5 結果與討論

本電路採用 CMOS 0.18 μm 製程，由於此電路是前述鏡像消除接收機的子電路，無單獨下晶片，故無晶片照片。

圖3.21與圖3.25分別為雙頻道的 S11、S22模擬結果，此時 V_{dd} 為 1.8V，整體電流為23.5mA。就模擬而言，S11和 S22都有在-10dB 以下，故可以說在2.4/5.2 GHz 處是匹配的。

圖3.22與圖3.26分別為雙頻道的 S21模擬結果。從圖3.22中可以看到，當射頻訊號是2.4GHz 時，增益是16.97dB，而鏡像訊號原本應該在5.2GHz 得到17dB 左右的增益，也因為 notch filter 的緣故被壓至 5.49dB；而圖3.26則顯示了射頻訊號為5.2GHz 時，所得增益17.17dB，鏡像訊號則是只得到5.3dB 的增益。

圖3.23與圖3.27分別為雙頻道的雜訊指數模擬結果。當射頻訊號為2.4GHz 而鏡像訊號為5.2GHz 時，由於增益不一樣，以及當初在選擇電晶體的時候便是以5.2GHz 的雜訊以及增益為主，所以在2.4GHz 時得雜訊指數為3.96dB，5.2GHz 的雜訊指數為4.77dB；同理，當射頻訊號為5.2GHz 時，雜訊指數為2.83dB，而2.4GHz 的雜訊指數則為 5.24dB。

圖3.24與圖3.28分別為雙頻道的線性度模擬結果。在2.4GHz 時， $P_{1\text{dB}}$ 為-20dBm， IIP_3 為-11dBm；在5.2GHz 時， $P_{1\text{dB}}$ 為-15dBm， IIP_3 為-7dBm，可能由於增益大故線性度表現不是很好。

表 3.2 2.4/5.2GHz Current Dual-band LNA With Image Rejection
(CMOS 0.18um) Summary

Item	Desired Signal	Image signal
Center Frequency (GHz)	2.4	5.2
S21 (dB)	16.97	5.49
S11 (dB)	-22.58	-19.8
S22 (dB)	-15.28	-10.64
Noise Figure (dB)	3.96	4.77
IP _{1dB} (dBm)	-20	-15
IIP ₃ (dBm)	-11	-8.5
Supply Voltage (V)	1.8	
Supply Current (mA)	23.5	
Power Consumption(mW)	42.3	

Item	Desired Signal	Image signal
Center Frequency (GHz)	5.2	2.4
S21 (dB)	17.17	5.3
S11 (dB)	-19.28	-21.28
S22 (dB)	-13.47	-9.7
Noise Figure (dB)	2.83	5.24
IP _{1dB} (dBm)	-15	-12
IIP ₃ (dBm)	-7	-4
Supply Voltage (V)	1.8	
Supply Current (mA)	23.5	
Power Consumption(mW)	42.3	

第四章

超寬頻正交相位 混頻器設計



4.1 前言

雖然 WLAN 所提供的無線通訊在近年內十分發達，但仍舊無法應付像多媒體資料(如影像與語音)對於高資料傳輸率(high data rate)的需求；因此美國聯邦通訊委員會(FCC)提出了一個新的無線傳輸架構，稱為超寬頻(Ultra-wide band, UWB)系統[26]。

在 IEEE 802.15.3a 中，規定 UWB 系統的頻率範圍為3.1~10.6 GHz，其中每個通道(channel)的10dB 頻寬大於500MHz，且傳輸功率必須低於-41.3dBm/Hz。

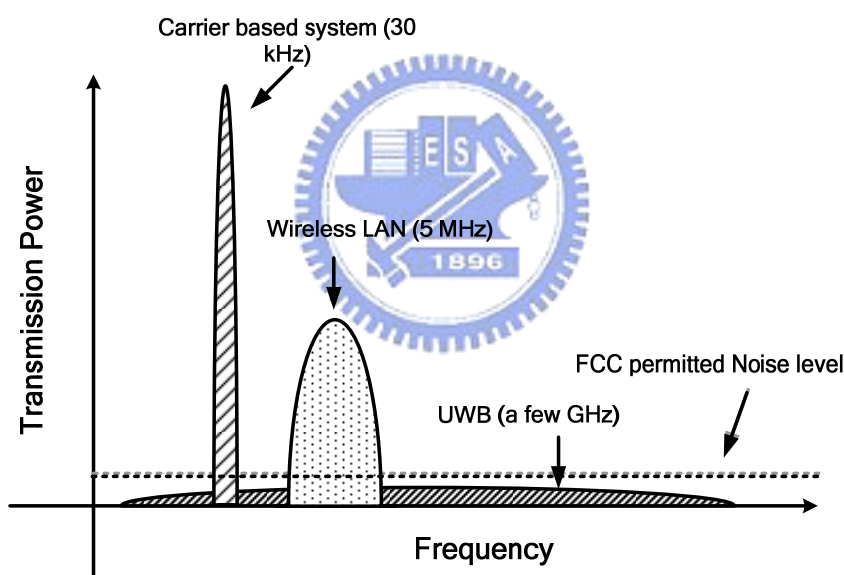


圖4.1 常見的無線通訊系統頻寬比較

現行 UWB 系統中，有兩大架構彼此拉鋸著：(1) Intel 和 TI 支持的 MB-OFDM (Multiband Orthogonal Frequency Division Multiplexer) 技術，(2) Motorola 和 Freescale 所支持的 DS-UWB (Direct Sequence Ultra-wide band) 技術。但由於以往的通訊系統幾乎以使用 OFDM 系統的佔大多數，故此章節亦是採用 MB-OFDM 系統。

4.2 正交相位產生器

4.2.1 傳統正交相位主要產生方式

(1) 除頻器 (Divider)[27]

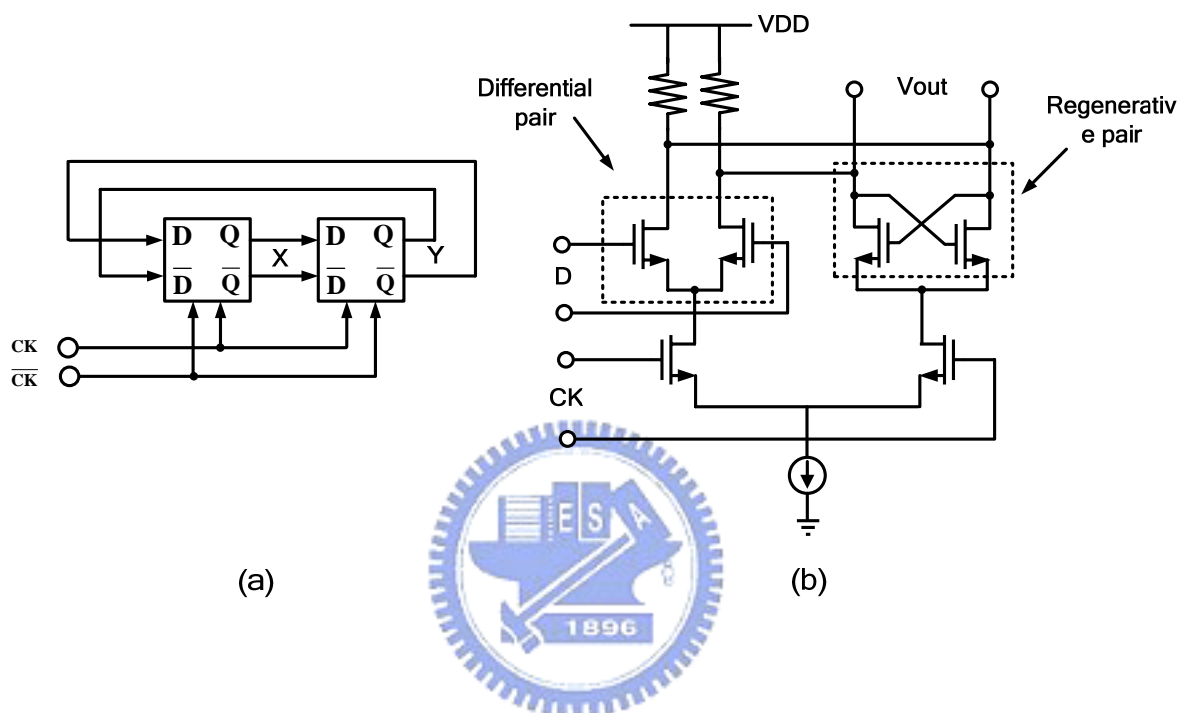


圖4.2 (a) 除二電路方塊圖 (b) D flip-flop 電路架構圖

圖4.2(a)為除二電路方塊圖，其中一個 D flip-flop 的電路架構繪在圖4.2(b)。當 CK 為 high 時，左半部的差動對(differential pair)導通，右半部的再生對(regenerative pair)則處於關掉的狀態，此時訊號在 D 處被取樣(sample)，輸出端得到 high；當 CK 為 low 時，左半部電路關掉，右半部電路導通，由於沒有訊號被讀取，訊號被鎖在 cross-coupled 的 latch 中，故輸出仍為 high，此運作便是除二電路的原理。

依照以上的敘述，若現在有兩個 D flip-flop，將其輸入的 clock 反接，第一個 flip-flop 會在 CK high 時做 sample，而第二個 flip-flop

則是會在 CK low 時做 sample，故可以看到兩個 flip-flop 的輸出波形在 clock 為 50% duty cycle 時相差 90 度，如圖 4.3。

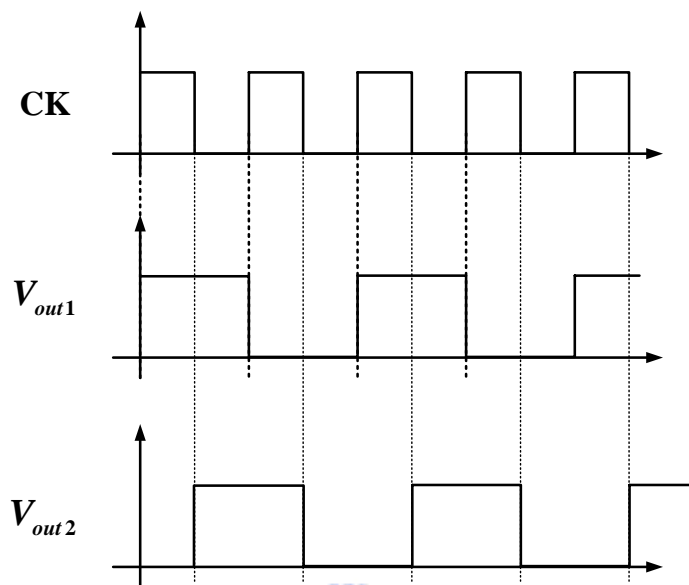


圖 4.3 除二電路產生 90 度輸出波形示意圖

然而，雖然除二電路能做 I/Q 產生器，但輸入的差動訊號頻率必須為所需頻率的兩倍，不容易應用在高頻電路上。

(2) 正交相位壓控震盪器 (Quadrature VCO)[28]

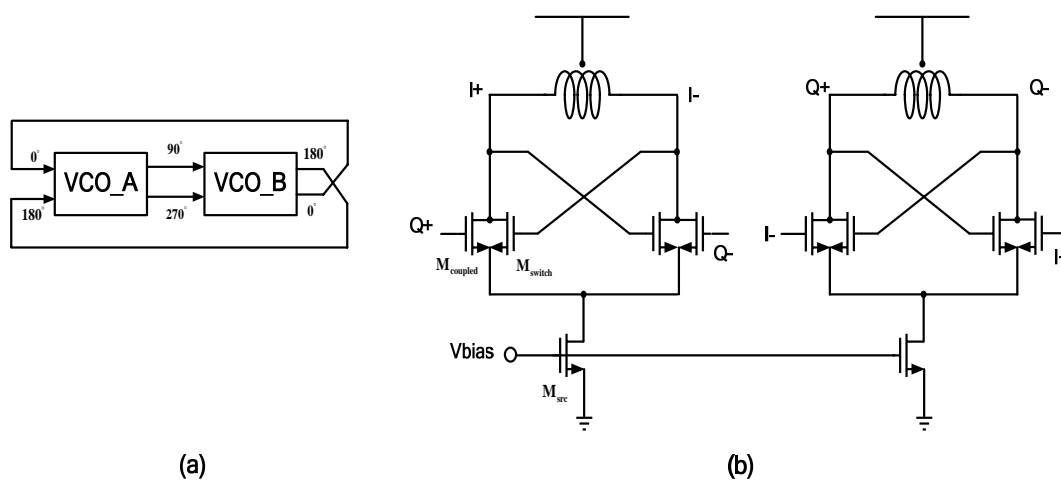


圖 4.4 (a) Q-VCO 方塊圖 (b) 正交相位壓控震盪器電路圖

圖4.4(b)為 Q-VCO 的電路圖，為了分析方便，將其轉為小訊號模型如圖4.5。其中， V_1 為第一個 VCO 的差動對電壓， V_2 為第二個 VCO 的差動對電壓。

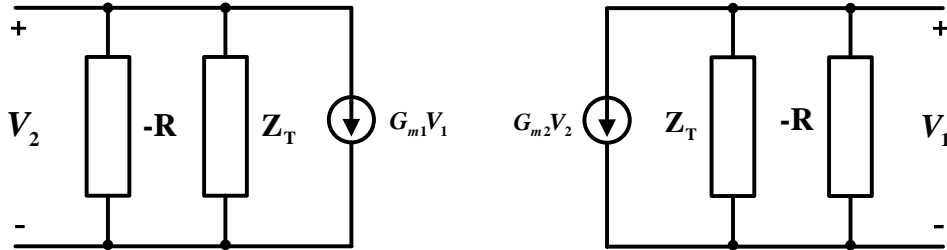


圖4.5 耦合 VCO 小訊號模型

由小訊號分析可以得到 $G_{m1} V_1 \cdot \frac{-R \cdot Z_T}{Z_T - R} = -V_2$ 、 $G_{m2} V_2 \cdot \frac{-R \cdot Z_T}{Z_T - R} = -V_1$ 。假

設兩個 VCO 的輸出不為0，可以得到 $G_{m1} V_1^2 - G_{m2} V_2^2 = 0$ 。從式中可以
得到兩組解：

$$\text{if } G_{m1} = G_{m2} \Rightarrow V_1 = \pm V_2. \quad (4.1)$$

$$\text{if } G_{m1} = -G_{m2} \Rightarrow V_1 = \pm j V_2 \quad (4.2)$$

第一組解為同相位耦合，二組 VCO 的輸出為 differential；第二組的輸出則是相差90度，故可為一 I/Q 產生器。

(3) 四分之波長耦合器 (Quadrature Coupler)[29]

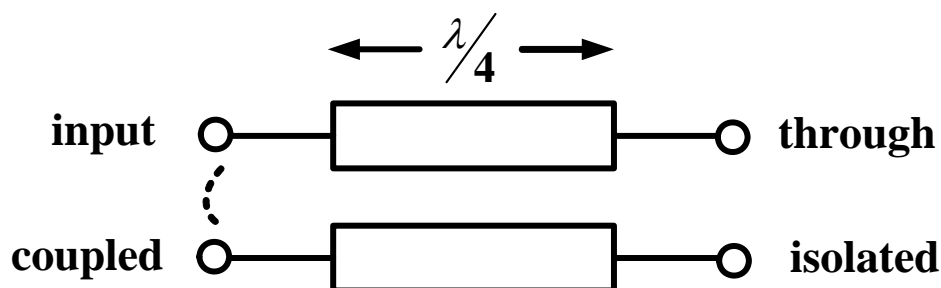


圖4.6 四分之波長耦合器電路圖

由傳輸線理論可以知道，一個沿+z方向傳播的均勻平面波可以寫為 $\mathbf{E} = \hat{a}_x E_0 e^{-\gamma z}$ ，其中，假設平面波是x方向的線性極化。 γ 一般定義為傳播常數(propagation constant)，為一複數，且 $\gamma = \alpha + j\beta$ ，是故傳播因子 $e^{-\gamma z}$ 可以寫為 $e^{-\alpha z}$ 與 $e^{-j\beta z}$ 。 α 稱為衰減常數(attenuation constant)，主要是在描述訊號隨著傳播距離衰減量； β 為相位常數(phase constant)，用來表示當平面波行進一公尺時，相位移的總量。

由於將線長設定為四分之波長，故 through port 的相位與 input port 的相位差異為 $\beta l = \frac{2\pi}{\lambda} \cdot \frac{\lambda}{4} = \frac{\pi}{2}$ ，而耦合只會改變訊號大小，不會改變相位，所以 through port 和 coupled port 便相差90度，稱為 quadrature coupler。

然而，一般四分之波長耦合器皆是作在 MMIC 上，由於 IC 的矽基板有基板損耗，故很難保持相位的準確度以及振幅的平衡；除此之外，若應用在低頻段，傳輸線會佔用到很大的面積。

(5) RC-CR 多重相位濾波器 (RC-CR Polyphase Filter)[17]

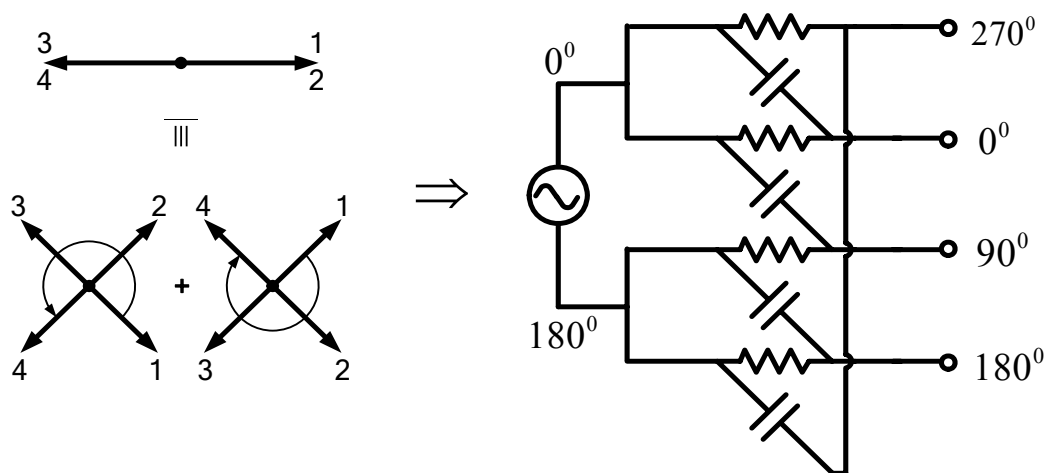


圖4.7 多重相位濾波器

多重相位濾波器產生 I/Q 相位的原理在第二章已描述過，故不再贅述。此電路雖然簡單，但其缺點便是 quadrature phase 很容易因為製程的變異而不準，且若需要較大的 I/Q 頻寬的話，需要串接多級多重相位濾波器，此舉除了增加了功率的消耗之外，也因為電阻增加而增加了熱雜訊。除此之外，電阻本身的自振頻率以及寄生效應都不適合運用在高頻電路上。

4.2.2 LR-CR 正交相位產生器

當利用 RC-CR 多重相位濾波器來作正交相位產生器時，若想要讓電壓傳輸損耗小，則輸入端電阻值必須要大，此電阻產生的熱雜訊也較大；若想要使正交相位的頻寬增加，則必須串接多級 RC-CR 多重相位濾波器，若是照一般的設計方法，造成的能量損耗也相當可觀。為此，從 RC-CR 多重相位濾波器的相位超前落後的想法衍生出另一種新的正交相位產生器架構，並將電阻 R 併入負載電阻 R_{load} ，以達到最小的能量損失。

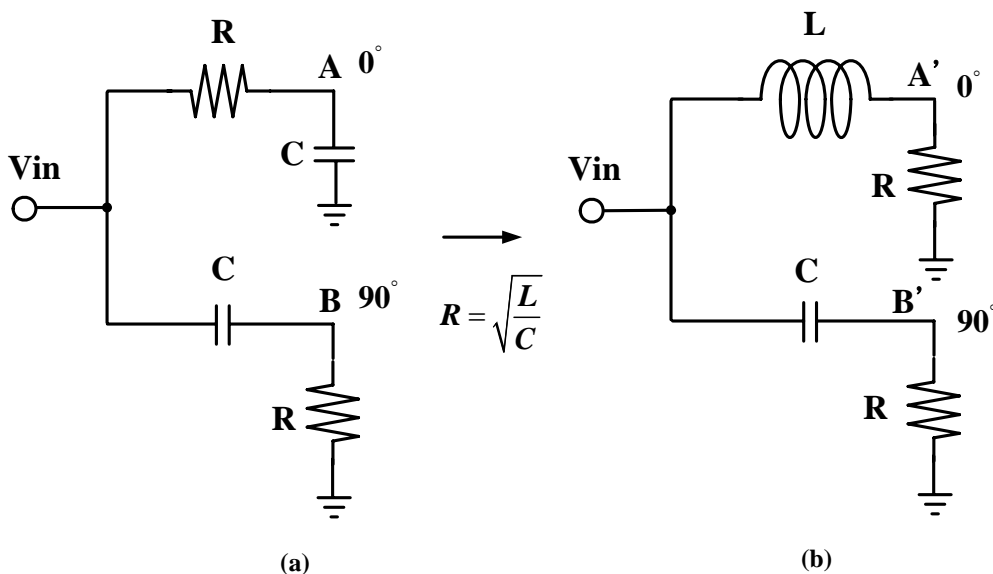


圖4.8 正交相位產生器(a) RC-CR 正交相位產生器(b) LR-CR 正交相位產生器

由於 RC-CR 正交相位產生器是利用訊號經過 RC 時，相位會超前45度(-45⁰)，經過 CR 則是落後45度(+45⁰)，故 A、B 點的相位相差90度。在圖4.8(a)的 R-C 部分中，電容 C ($Z_c = \frac{1}{j\omega C}$) 本身的相位超前電阻 R ($Z_R = R$) 90度，所以若想要將這區塊替換掉的話，需要找兩個元件相位也是相差90度的，因此可以利用電感 L ($Z_L = j\omega L$) 和電阻 R 取代本來的 R-C。

R-C 部分的轉換函數(transfer function)為

$$\frac{\frac{1}{sC}}{R + \frac{1}{sC}} = \frac{R}{R + sCR^2} = \frac{R}{R + sL}, \text{ where } L = CR^2 \quad (4.3)$$

若要用 L-R 取代 R-C，從式(4.3)得知，只要電感值等於原先的 CR²，那麼圖4.8(a)與圖4.8(b)便可以完全等效。同時，LR-CR 的 R 可以直接

相等於後級的輸入阻抗，因此只要知道後級輸入阻抗便可以設計出一正交相位產生器。

若後級的輸入阻抗為一常數，那麼圖4.8(b)中 A' 與 B' 的電壓分別可以寫為

$$V_{A'} = \frac{R}{R + j\omega L} V_{in}, \quad V_{B'} = \frac{R}{R + \frac{1}{j\omega C}} V_{in} \quad (4.4)$$

$$\frac{V_{A'}}{V_{B'}} = \frac{R + j\omega L}{R + \frac{1}{j\omega C}} = \frac{1 + j\frac{\omega}{\omega_0}}{1 - j\frac{\omega_0}{\omega}} \quad (4.5)$$

$$= j\frac{\omega}{\omega_0} = \left| \frac{\omega}{\omega_0} \right| e^{j90^\circ}, \quad \text{where } L = \frac{R}{\omega_0} \text{ and } C = \frac{1}{\omega_0 R}.$$

式(4.5)說明了當 $L = CR^2$ 的條件成立之後，無論操作頻率為何，節點 A' 和節點 B' 的電壓永遠都相差90度。此外，從式(4.5)中也可以看到，振幅差異是正比於操作頻率，其比例為20 dB/decade。圖4.9為式(4.5)的正規化模擬結果，舉例來說，若希望有4:1的頻寬，那麼 I/Q 的振幅差異便為±6dB。

此正交訊號產生器的輸入阻抗可以寫為

$$Z_{in} = (R + j\omega L) // \left(R + \frac{1}{j\omega C} \right) = \frac{\left(R^2 + \frac{L}{C} \right) + jR \left(\omega L - \frac{1}{\omega C} \right)}{2R + j \left(\omega L - \frac{1}{\omega C} \right)} \quad (4.6)$$

$$= R, \quad \text{where } L = CR^2$$

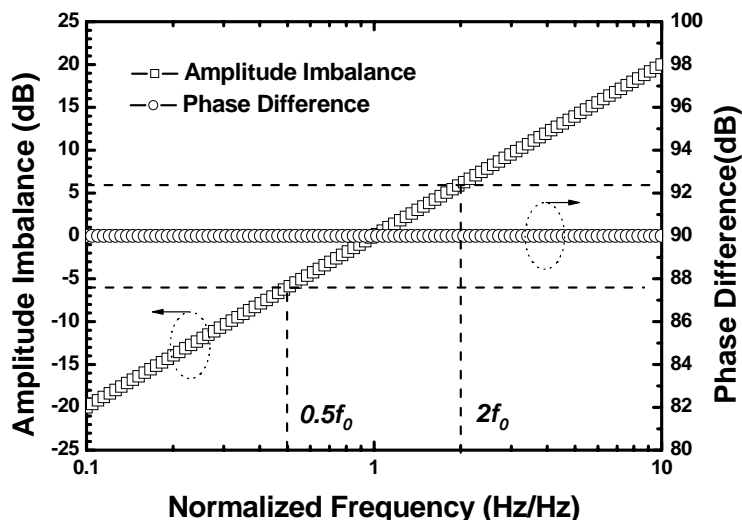


圖4.9 LR-CR I/Q 訊號產生器的振幅誤差以及相位誤差

式(4.6)說明了只要 $L = CR^2$ ($R = \sqrt{\frac{L}{C}}$)，無論操作頻率為何，此正交訊號產生器的輸入阻抗恆等於 R ，意即只和下一級電路的輸入阻抗有關；若 R 等於50歐姆的話，則此架構可以達到寬頻匹配。

簡單來說，LR-CR 正交相位產生器有兩大特點：一是無論任何頻率，其兩輸出相位永遠相差90度；二則是只在某一個頻率兩輸出振幅大小相同，愈遠離此中心頻率，振幅差異愈大，如圖4.9。為了避開這個缺點，將其置於 LO 的輸入端，由於混頻器的 LO 輸入只需要 $4V_T$ (for BJT) 或 $\sqrt{2} V_{OV}$ (for MOSFET) 就能夠使混頻器的開關有所作用，故不需要完全平衡的輸入訊號。

4.3 實作， UWB SiGe HBT Gilbert Down-Converter Utilizing a Wideband LR-CR Quadrature Generator (SiGe 0.35um)

4.3.1 研究動機

現今無線通訊中，以 IEEE 802.11a/b/g/n 為主的應用最為廣泛；但 WLAN 的傳輸速率無法負荷高資料量的影音訊號，故 IEEE 802.15.3a 的 Ultra-Wideband (UWB) 系統被提出，操作頻率從 3.1~10.6GHz，每個通道頻寬至少大於500MHz 以達到高資料傳輸速率。

本實作利用前述 LR-CR 正交訊號產生器產生一組可應用在 3.1~10.6GHz 的正交訊號，並配合被動電路-馬爾尚巴倫 (Marchand Balun) 完成一 I/Q 降頻混頻器。

4.3.2 電路設計

系統方塊圖如圖4.10所示，

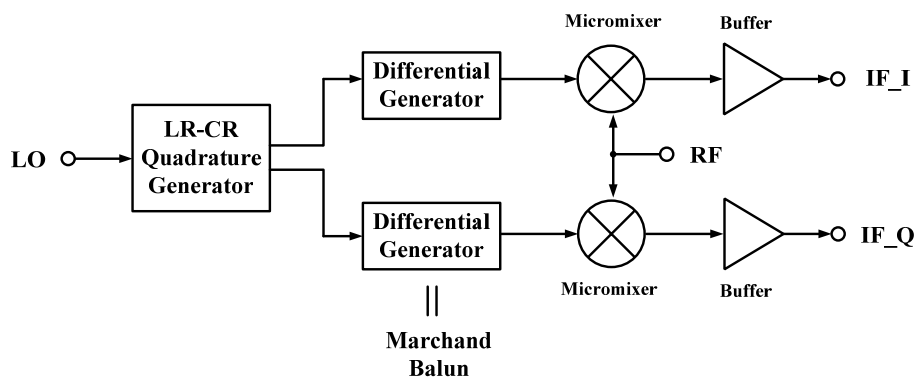


圖4.10 UWB I/Q 降頻混頻器系統方塊圖

整體電路包含了前述的 LR-CR 正交訊號產生器，再將正交訊號利用馬爾尚巴倫產生出四相位，最後交由微混頻器混頻得到正交訊號輸出。

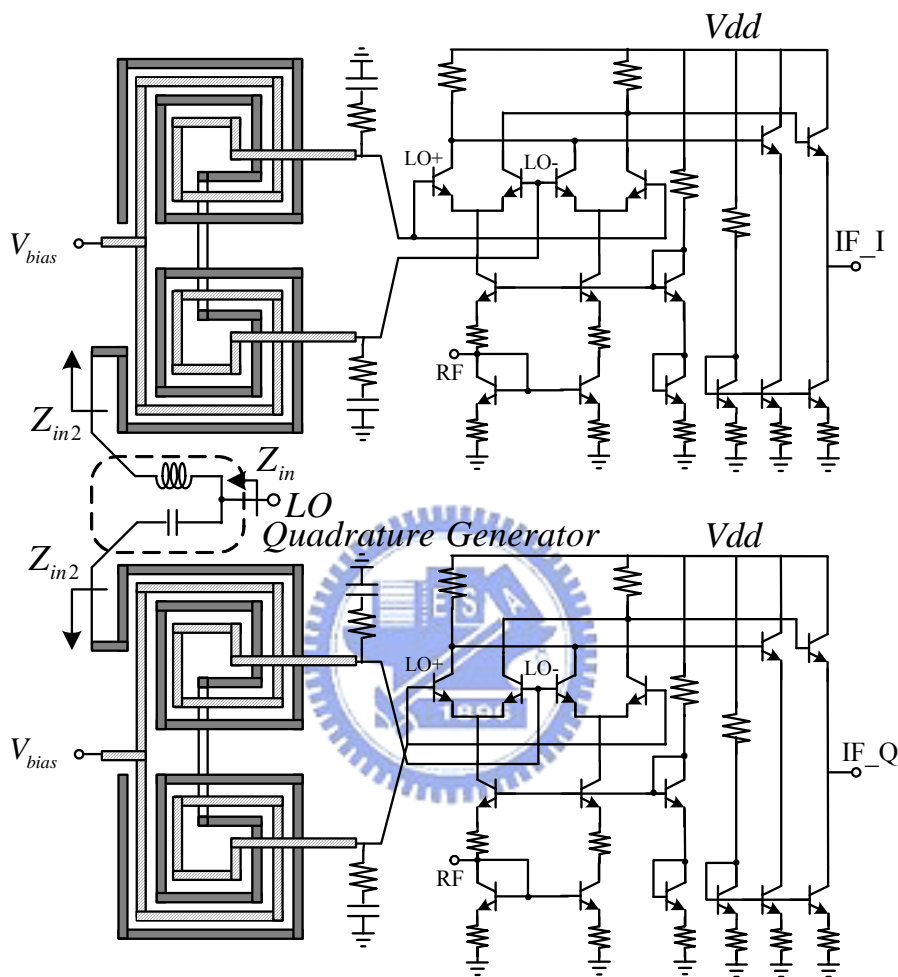


圖4.11 UWB I/Q 降頻混頻器電路圖

(1) LR-CR 正交訊號產生器

利用前述方法，雖可將所需 R 值直接用後級電路的輸入阻抗代替，然而，從閘極看進去的阻抗實際上為高阻抗，且其值會隨著頻率變化，故若希望能夠達到寬頻阻抗匹配，在馬爾尚巴倫的輸出端並聯 50 歐姆的電阻以後可得到以下結果：

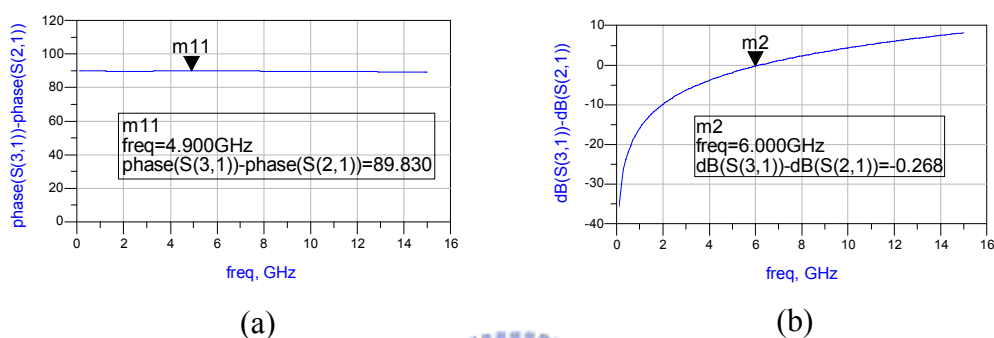


圖4.12 LR-CR 正交相位產生器模擬結果(a)相位差異(b)振幅差異

從圖4.12中可以發現與理論相符合，在任何頻率下皆為90度，但振幅只有在共振頻率時是完全相同。

由於此實作是利用 SiGe BiCMOS 製程，混頻器所使用的元件是 BJT，故在量得轉換增益的時候，LO 的輸入功率有很大的平坦區域，故在 3-10GHz 的地方總是可以找到一個共用的 LO 輸入功率來得到每個頻率最大的轉換增益，如圖 4.13。此好處是不需要額外增加控制功率大小的電路來調整不同頻率所需不同的 LO 功率。

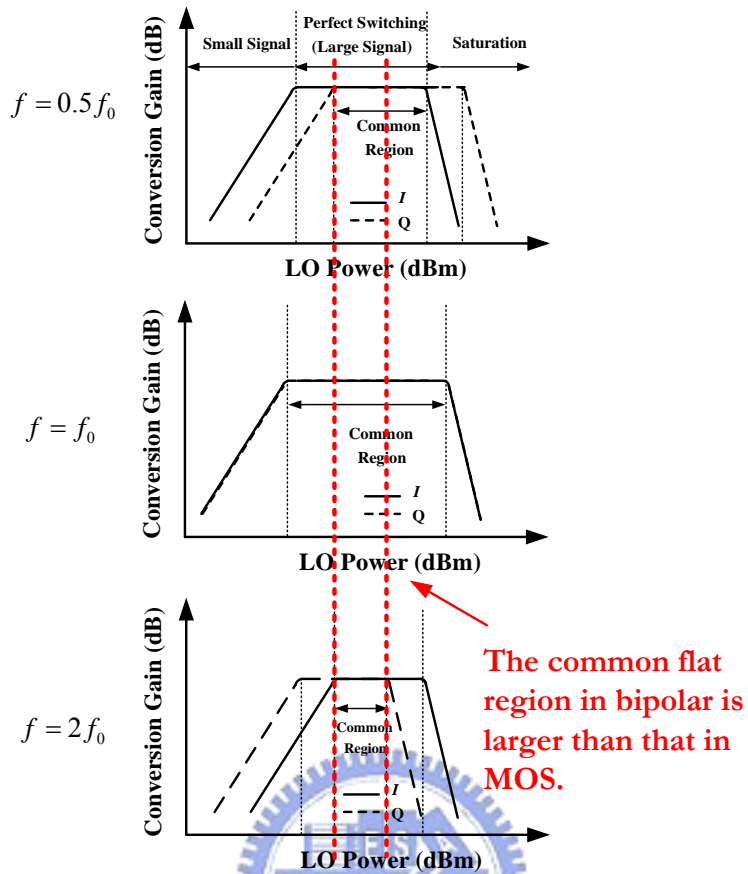


圖4.13 不同頻率之下 I/Q 兩通道 LO 功率對轉換增益之示意圖

(2) 馬爾尚巴倫分波器

馬爾尚巴倫有四種型態[30]，如圖4.14，本實作採用 Type I：

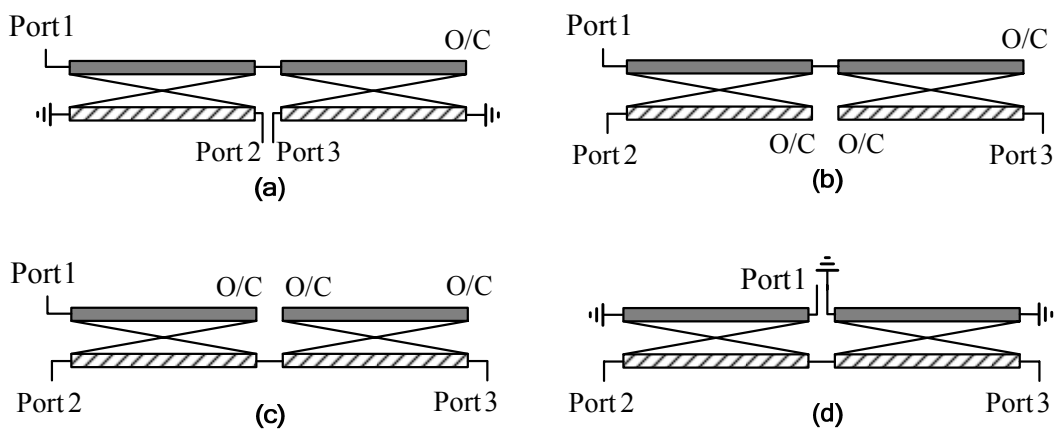


圖4.14 馬爾尚巴倫四種型態(a)Type-I (b)Type-II (c)Type-III (d)Type-IV

由於馬爾尚巴倫是以兩組耦合線組成，耦合線長為 $\frac{\lambda}{4}$ ，若以 10GHz 以內做為中心頻率的話線長仍需要非常長的長度；為了縮小面積，將耦合線繞成圖 4.15 之形狀。

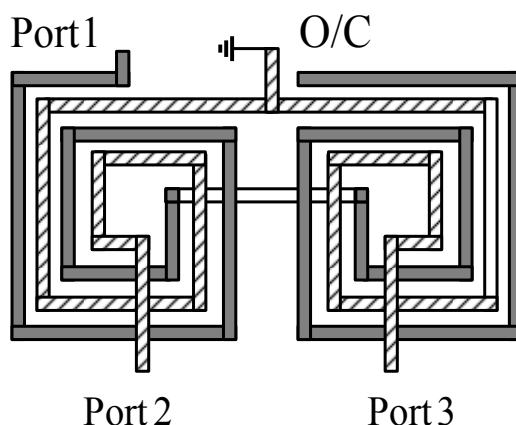


圖4.15 馬爾尚巴倫實際繞線圖

假設耦合係數(coupling coefficient)為 C ，穿透係數(through coefficient)為 T ，由定義分析配合等比級數可以得到[31]

$$S_{11} = (-C) \times C + \frac{T^4}{1+C^2} \quad (4.7)$$

$$S_{21} = (-C) \times T + \frac{T^3 \times C}{1+C^2} \quad (4.8)$$

$$S_{31} = T \times C - \frac{T^3 \times C}{1+C^2} \quad (4.9)$$

從式(4.8)和式(4.9)可以發現 S_{21} 與 S_{31} 的振幅大小相同且相位相差180度，此狀態解釋了馬爾尚巴倫產生差動訊號的原理。

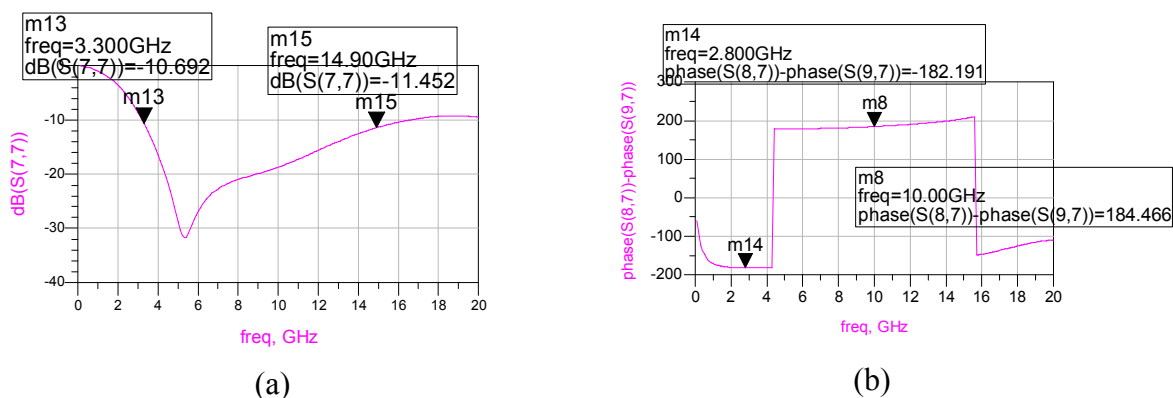


圖4.16 馬爾尚巴倫之模擬結果(a) S_{11} (b)兩輸出端相位差

圖4.16為馬爾尚巴倫的模擬結果，可以看到 S_{11} 在 3.3~14.9 GHz 內都在 -10dB 以下，且兩輸出相位差為 182 度左右。

(3) 微混頻器

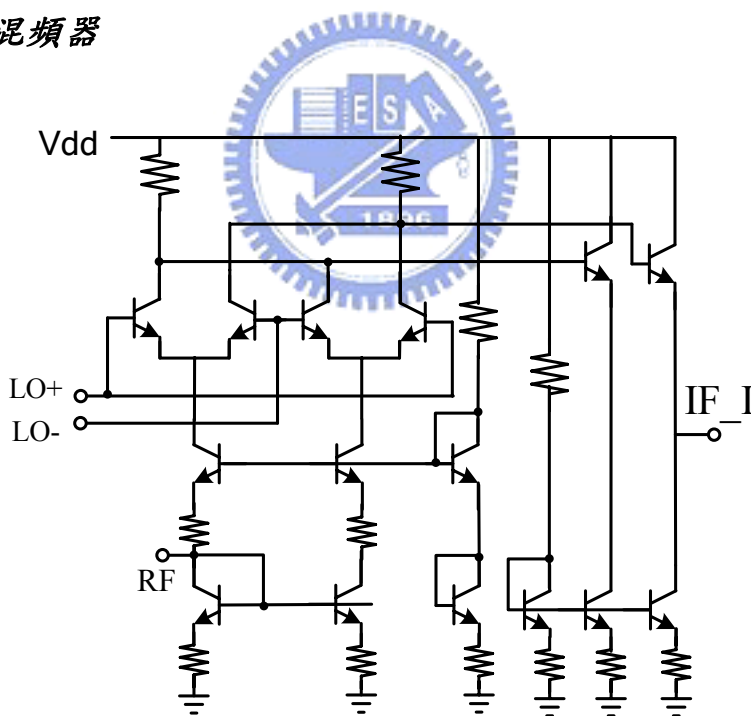


圖4.17 微混頻器電路圖

微混波器的運作方法與第二章介紹的相同，在此不加以贅述。輸出端的地方利用一共汲極放大器(source follower)將輸出電阻匹配到 50 歐姆處以便量測。

4.3.3 晶片量測結果

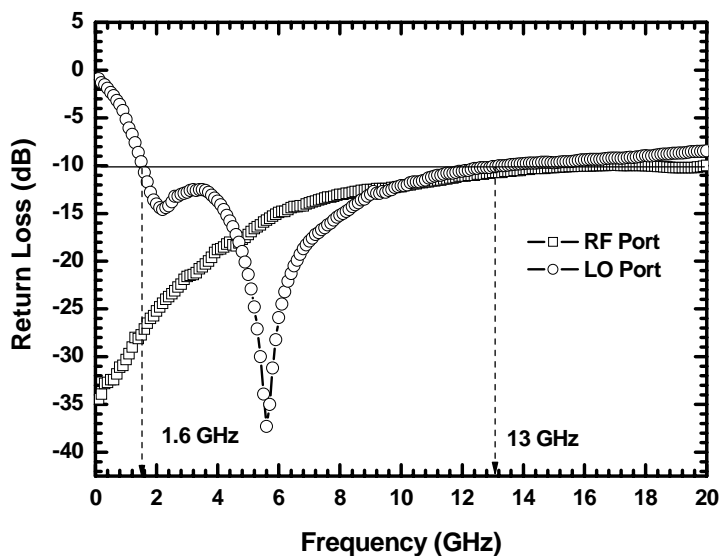


圖4.18 RF埠與LO埠的返回損耗

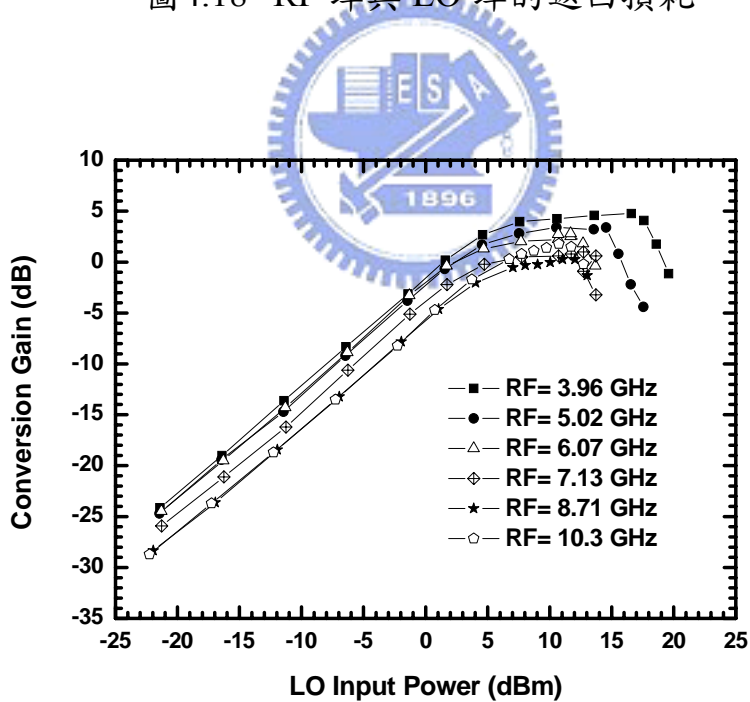


圖4.19 轉換增益對LO功率

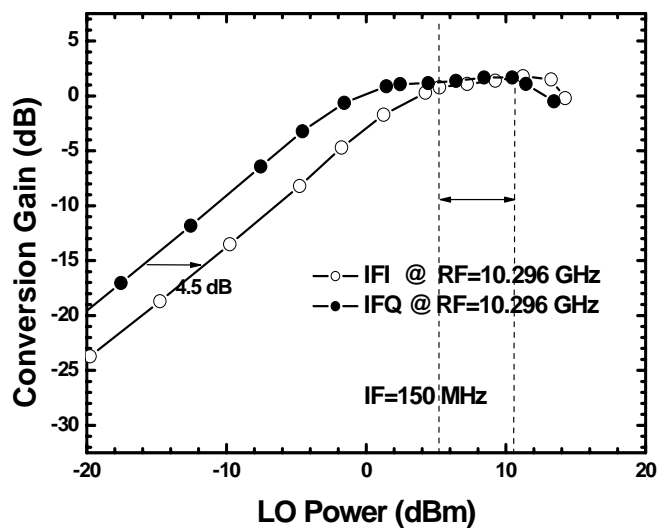
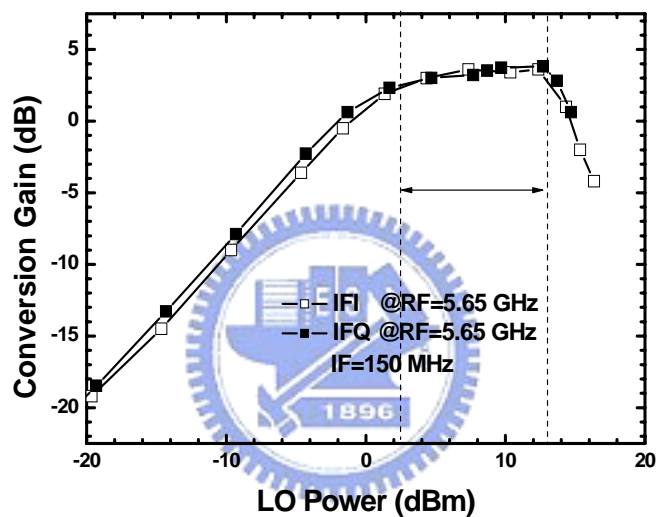
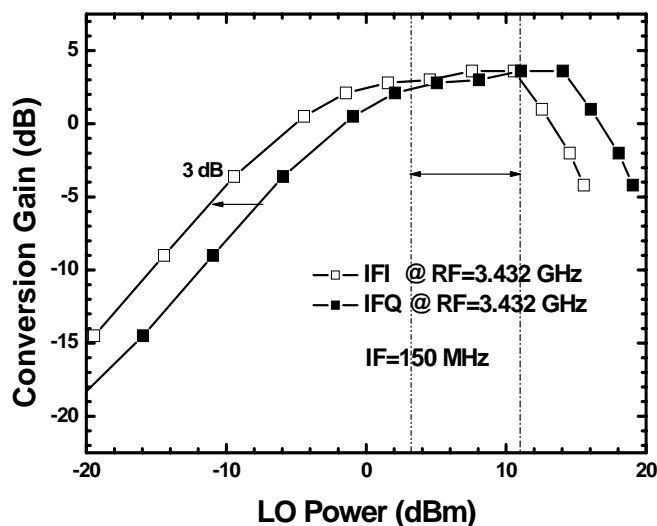


圖4.20 轉換增益對不同頻率的 I/Q LO 輸入功率

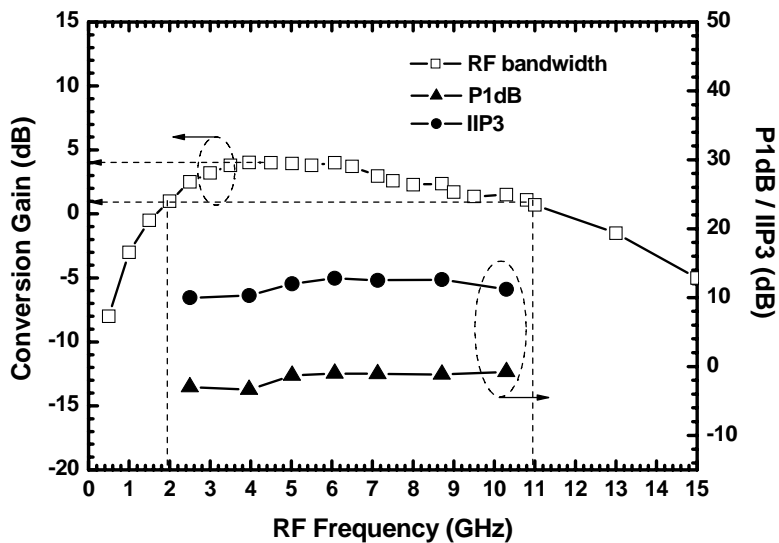


圖4.21 轉換增益與線性度對 RF 頻率

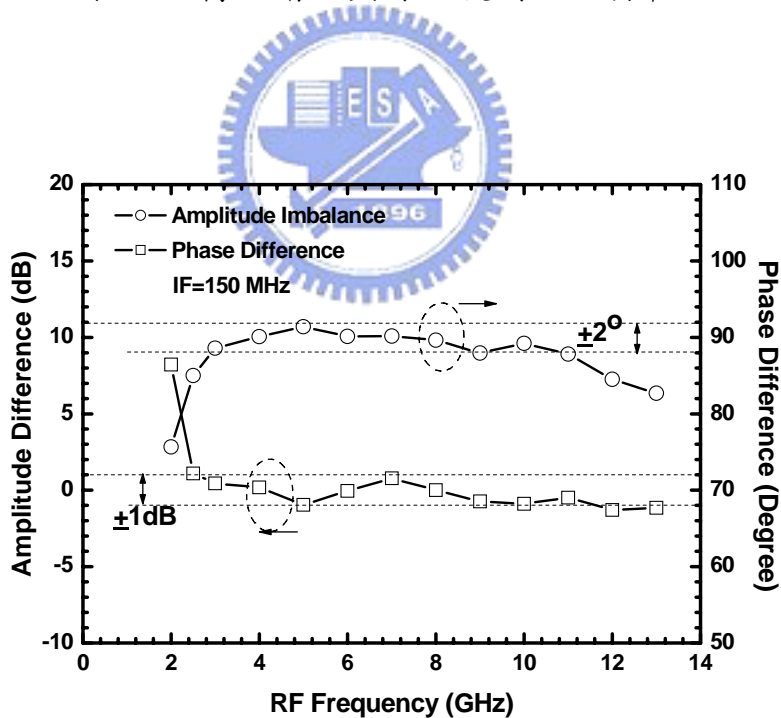


圖4.22 兩輸出訊號振幅差異與相位差異對 RF 頻率

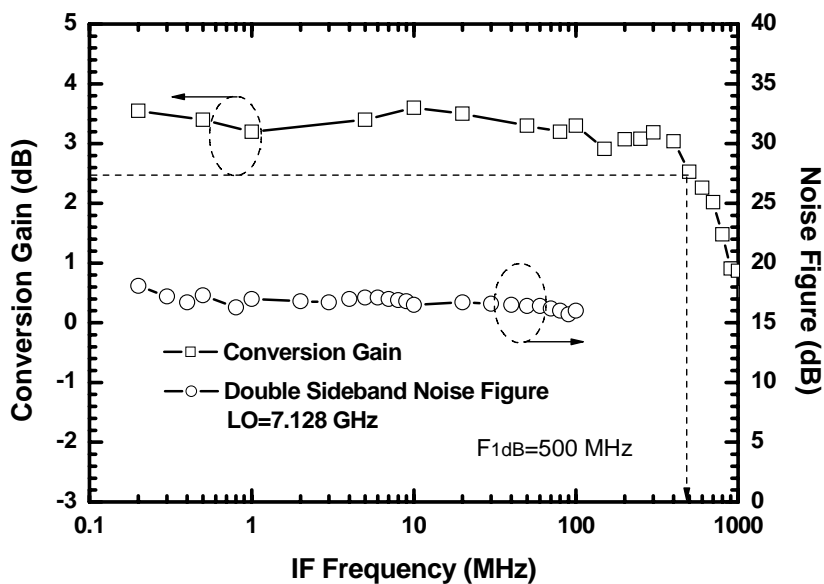


圖4.23 轉換增益與雜訊指數對 IF 頻率

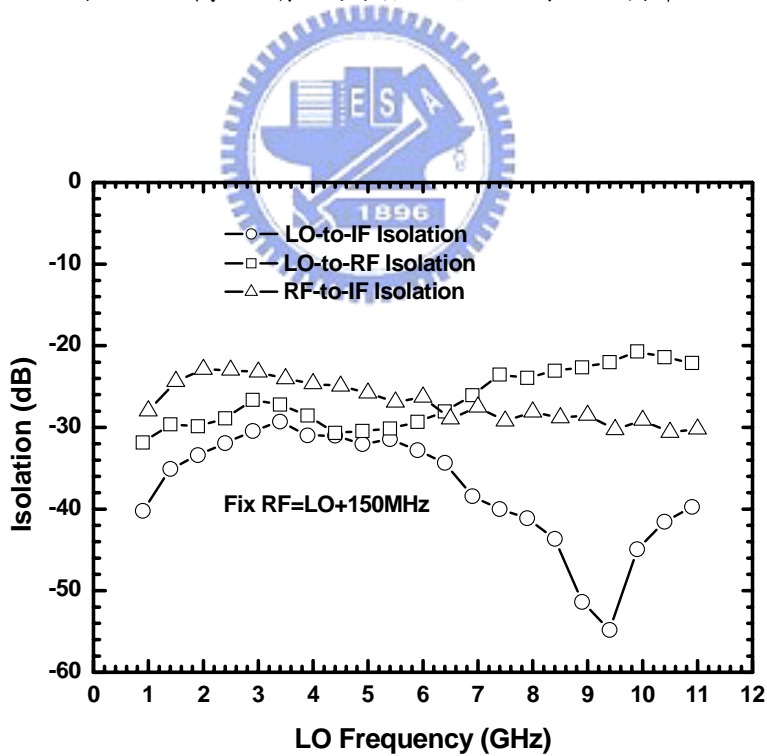


圖4.24 隔離度對 LO 頻率

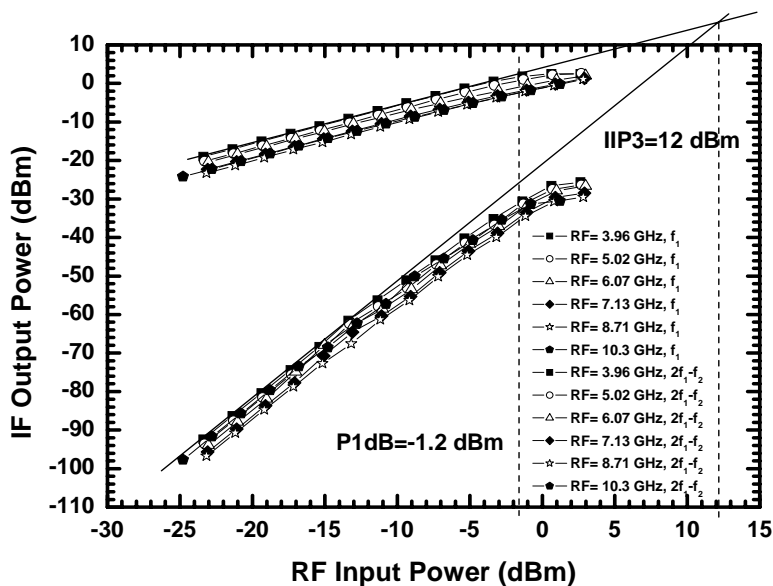


圖4.25 UWB I/Q 降頻器的線性度量測

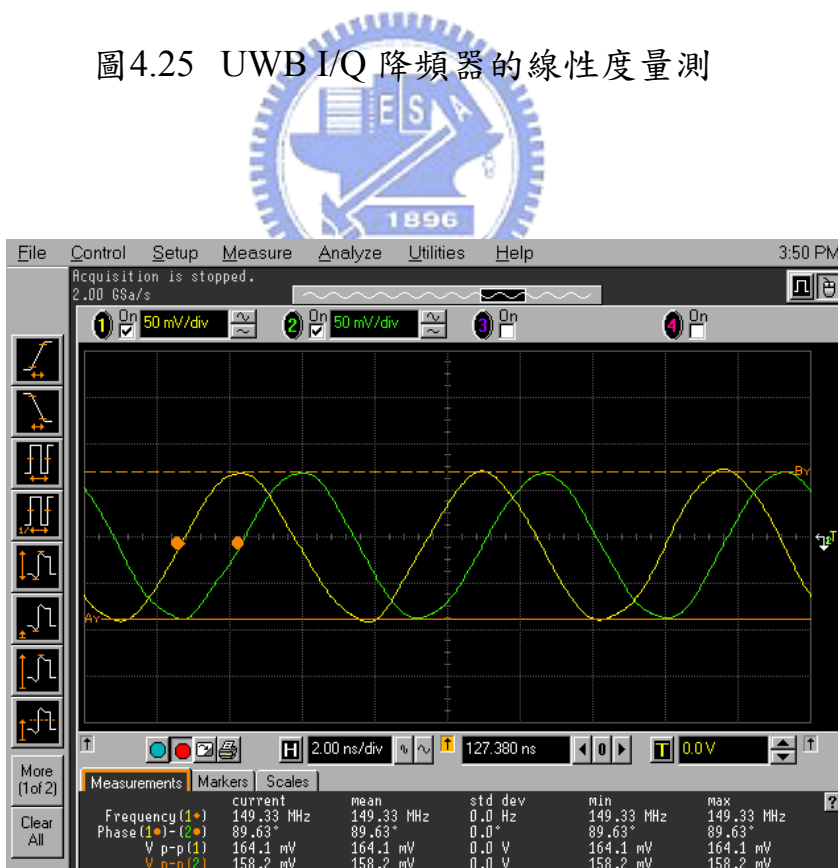


圖4.26 兩輸出訊號波形

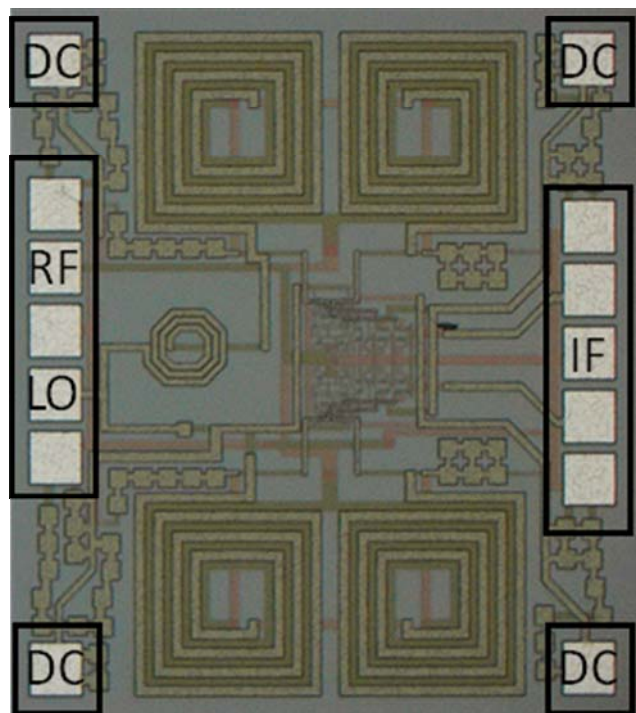


圖4.27 Die Photo

4.3.4 結果與討論

本電路採用 SiGe 製程，晶片照片如圖4.27所示：RF、LO 共用一 GSGSG pad，IF 也採用 GSGSG pad 來觀察 I/Q 訊號；四個 DC 分別擺在四個角落，此晶片面積為 $0.95 \times 1.05 \text{mm}^2$ 。

圖 4.19 顯示了當 RF 分屬不同頻率時，LO 所需要注入的功率：低頻時的增益約有 4.5dB，而當 RF 為 10GHz 時得到約 0dB 的增益。而圖 4.20 佐證了前述所說即使 RF 頻率不同，仍然能夠在 3-10GHz 之間找到一個可以共用的 LO 注入功率，在此電路中，選擇 8dBm 為 LO 共用功率。

圖 4.21 為不同 RF 頻率時，所得轉換增益與線性度的結果。3dB 頻寬(3dB bandwidth)大約涵蓋 1~11GHz，而 P_{1dB} 與 IIP_3 分別為 -5dBm 以及 -17dBm。

由於此實作是應用在 UWB 系統，且需要產生 I/Q 訊號以供後級做 DSP 處理，圖 4.22 顯示了此實作在 RF 為不同頻率時，中頻兩輸出的振幅差為 1dB，而相位差大約都在 2° 以內。從圖中也可以看到，在 RF=2GHz 時，輸出振幅差異忽然增大，這是因為此訊號已經脫離 Marchand balun 的頻寬之故。

UWB 系統所要求的中頻頻寬為 500MHz，圖 4.23 證明了此實作可應用於此頻段，其中頻 1dB 頻寬為 500MHz 左右。而在雜訊指數方面，由於此實作為 SiGe 製程，此元件的 flicker noise 大約在 ~kHz 等級，故對於整個中頻頻段所涵蓋的範圍微不足道，可以看到在 100MHz 以內，雜訊指數大多在 20dB 以下。

圖 4.24 為 RF、LO 以及 IF 三個埠之間的隔絕度：LO 到 RF 以及 LO 到 IF 都有 30dB 以上的隔絕度；RF 到 IF 的隔絕度較差，只有 22dB 左右，這是因為混頻器使用的是微混頻器，故 RF 較易漏至 IF。

整體電路的線性度特性表現在圖 4.25，當 RF 打入單調(one-tone)功率，測得 IP_{1dB} 為 -1.2dBm；當 RF 打入雙調(two-tone)功率，測得 IIP_3 為 +12dBm。

輸出波形如圖 4.26，I/Q 兩輸出振幅差為 0.1dB，而相位差為 89.63 度，是故更可佐證 LR-CR 為一精準的 I/Q 產生器。

表 4.1 UWB I/Q Downconverter mixer (SiGe 0.35um) Summary

Item	Measurement
Supply Voltage (V)	3.3
Operation Frequency (GHz)	3.1-10.6
Conversion gain (dB)	4.5
P1dB (dBm)	-1.2
IIP3 (dBm)	12
IF 1dB bandwidth (GHz)	0.5
IF 3dB bandwidth (GHz)	1.0
Quadrature phase frequency (GHz)	2.5-13
RF return loss (dB)	< -10dB (~20GHz)
LO return loss (dB)	< -10dB (1.6-13GHz)
RF-to-IF isolation (dB)	-25
LO-to-IF isolation (dB)	-35
LO-to-RF isolation (dB)	-30
Single Sideband Noise Figure (dB)	16
Power Consumption (mW)	29.29
Chip Size (mm x mm)	0.95 x 1.05

第五章

結論



本論文利用了 TSMC 0.18 μm CMOS 製程實作與量測一應用在 WLAN 系統的雙頻帶鏡像消除接收機。由前述理論可知，第一鏡像訊號是利用頻譜上的移頻動作，配合混頻器本身的低通濾波器頻率響應將其濾除；而第二鏡像訊號則是利用多重相位濾波器的正頻可過、負頻不可過之特性將其濾除。由量測結果可以發現，在中頻頻率上看到第一鏡像訊號消除比率幾乎是平坦的，而第二鏡像消除比率則是與多重相位濾波器的頻率響應雷同，此結果佐證了上述的理論。在雜訊方面，由於此接收機前端設有一低雜訊放大器，故威福-哈特利降頻器所產生的龐大雜訊被前級的低雜訊放大器所抑制住，故整個系統可以得到低於 10dB 的雜訊。

除了 WLAN 系統，本論文也利用 TSMC 0.35 μm SiGe BiCMOS 製程來實作並量測一應用在 UWB 系統的正交相位降頻器。LR-CR 正交相位產生器為一新提出的正交相位產生方法，此產生器的優點即其輸入阻抗便為下一級電路的輸入阻抗，故無需額外加電阻便能產生正交訊號；此外，若 LR-CR 正交相位產生器後接的電路輸入阻抗為 50 歐姆，便能直接達到寬頻匹配。由於每一個吉伯特混頻器在 LO 處皆須要差動訊號，且此實作是針對 UWB 做應用，故將 LR-CR 所產生出的正交訊號分別接上馬爾尚巴倫的原因除了能夠產生四個相位之外，也是要藉由馬爾尚巴倫的頻寬來選擇所需的頻率範圍。

第二章：

- [1] K. Vavelidis *et al.*, “A single-chip, 5.15–5.35 GHz, 2.4–2.5 GHz, 0.18 mm CMOS RF transceiver for 802.11a/b/g wireless LAN,” *Proc. IEEE Eur. Solid-State Circuits Conf.*, Sep. 2003.
- [2] S. Mehta *et al.*, “A CMOS dual-band tri-mode chipset for IEEE 802.11a/b/g,” *Proc. IEEE RFIC Symp.*, pp. 427–430, Jun. 2003.
- [3] R. Ahola, *et al.*, “A single chip CMOS transceiver for 802.11 a/b/g WLANs,” *ISSCC Dig. Tech. Papers*, pp. 92–93, Feb. 2004.
- [4] L. Perraud *et al.*, “A dual-band 802.11 a/b/g radio in 0.18 um CMOS,” *ISSCC Dig. Tech. Papers*, pp. 93–94, Feb. 2004.
- [5] M. Zargari *et al.*, “A single-chip dual-band tri-mode CMOS transceiver for IEEE 802.11 a/b/g WLAN,” *ISSCC Dig. Tech. Papers*, pp. 95–96, Feb. 2004.
- [6] *Wireless LAN MAC and PHY Specifications: High-Speed Physical Layer in the 5 GHz Band*, IEEE Standard 802.11a-1999, 2000.
- [7] *Wireless LAN MAC and PHY Specifications: Higher Speed PHY Extension in the 2.4 GHz Band*, IEEE Standard 802.11b/D8.0, 2001.
- [8] *Wireless LAN MAC and PHY Specifications: Further Higher Data Rate Extension in the 2.4 GHz Band*, IEEE Standard 802.11g/D8.2, 2003.
- [9] A. Abidi, “Direct-Conversion Radio Transceivers for Digital Communications,” *IEEE J. Solid-State Circuits*, vol. 30, pp. 1399-1410, Dec. 1995.
- [10] B. Razavi, “Design Considerations for Direct-Conversion Receivers,” *IEEE Trans. Circuit and Systems, Part II*, vol. 44, pp. 428-435, Jun. 1997.
- [11] O. Charlon *et al.*, “A Low-Power High-Performance SiGe BiCMOS 802.11a/b/g Transceiver IC for Cellular and Bluetooth Co-Existence Applications,” *IEEE J. Solid-State Circuits*, vol. 41, pp. 1503-1512, Jul. 2006.
- [12] A. Behzad *et al.*, “A Fully Integrated MIMO Multiband Direct Conversion CMOS Transceiver for WLAN Application (802.11n),” *IEEE J. Solid-State Circuits*, vol. 42, pp. 2795-2808, Dec. 2007.
- [13] R. Hartley, “Modulation System,” U.S. Patent 1,666,206, Apr. 1928.
- [14] D. Weaver, “A Third Method of Generation and Detection of Single-Sideband Signals,” *Proc. IRE*, vol. 44, pp. 1703-1705, Dec. 1956.

- [15] E. Gunnarsson, D. Kuylenstierna and H. Zirath. "Analysis and Design of Millimeter-Wave FET-Based Image Reject Mixers," *IEEE Trans. Microw. Theory Tech.*, vol. 55, no. 10, pp. 2065-2074, Oct. 2007.
- [16] J. Crols and M. Steyaert, *CMOS Wireless Transceiver Design*, Boston: Kluwer Academic Publishers, 1997.
- [17] F. Behbahani, Y. Kishigami, J. Leete, and A. Abidi, "CMOS Mixers and Polyphase Filters for Large Image Rejection," *IEEE J. Solid-State Circuits*, vol. 36, pp. 873-887, Jun. 2001.
- [18] 吳宗翰, "利用金氧半場效電晶體, 鍺化矽電晶體, 和磷化銦鎵/砷化鎵異質界面電晶體技術之射頻吉伯特混波器及接收機系統架構," 國立交通大學博士論文, 2007.
- [19] 廖樺興, "威福-哈特利鏡像消除降頻器與雙頻道低雜訊放大器," 國立交通大學碩士論文, 2006.
- [20] 游勝文, "雙頻帶雙轉換鏡像消除降頻器與寬頻吉伯特混頻器設計," 國立交通大學碩士論文, 2007.

第三章：

- [21] G. Gonzalez, *Microwave Transistor Amplifiers Analysis and Design*, 2nd ed. New Jersey: Prentice Hall, 1996.
- [22] H. Hashemi and A. Hajimiri, "Concurrent multiband low-noise amplifiers-theory, design, and applications," *IEEE Trans. Microw. Theory Tech.*, vol. 50, no. 1, pp. 288-301, Jan. 2002.
- [23] D. Pozar, *Microwave Engineering*, 3rd ed. New York: Wiley, 2005.
- [24] F. Svelto, "Wireless receiver architectures and front-end design in CMOS," *IEEE SSCS Taipei Chapter Short Course*, Dec, 2007.
- [25] S. Lee *et al.*, "Image-rejection CMOS low-noise amplifier design optimization techniques," *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 2, pp. 538-547, Feb. 2005.

第四章：

- [26] *Wireless PAM MAC and PHY Specifications: 110+ Mb/s Higher Rate Alternative PHY*, IEEE Standard 802.15.3a.
- [27] U. Singh and M. Green, "Dynamics of high-frequency CMOS divider," *IEEE Int. Circuits and System Symp.*, vol. 5, pp. V-421-V-424, May 2002.
- [28] P. Andreani *et al.*, "Analysis and design of a 1.8-GHz CMOS LC quadrature VCO," *IEEE J. Solid-State Circuits*, vol. 37, no. 12, pp. 1737-1747, Dec. 2002.

- [29] H. Chen, T. Wang, and S. Lu, "A 5-6GHz 1-V CMOS direction-conversion receiver with and integrated quadrature coupler," *IEEE J. Solid-State Circuits*, vol. 42, no. 9, pp. 1963-1975, Sep. 2007.
- [30] C. Leong, K. Ang, and C. Lee, "A derivation of a class of 3-port baluns from symmetrical 4-port networks," *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 1165-1168, 2002.
- [31] T. Tseng *et al.*, "Monolithic broadband Gilbert micromixer with an integrated Marchand balun using standard silicon IC process," *IEEE Trans. Microw. Theory Tech.*, vol. 54, no. 12, pp. 4362-4371, Dec. 2006.
- [32] 李約廷, "雙頻道可調式吉伯特混頻器、雙頻道差動低雜訊放大器與毫米波驅動放大器," 國立交通大學碩士論文, 2007.
- [33] 欉冠璋, "馬爾尚巴倫分波器之混頻器與利用除頻器與震盪器之訊號產生電路," 國立交通大學碩士論文, 2007.

