

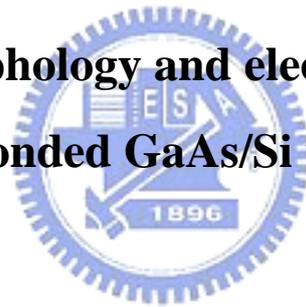
國立交通大學

材料科學與工程學系

碩士論文

砷化鎵/矽晶圓接合介面形態與電性研究

**Interface morphology and electrical properties of
bonded GaAs/Si wafers**



研究生：謝承佑

指導教授：吳耀銓 教授

中華民國九十七年八月

砷化鎵/矽晶圓接合介面形態與電性研究

Interface morphology and electrical properties of bonded GaAs/Si wafers

研究生：謝承佑

Student : Cheng-Yu Hsieh

指導教授：吳耀銓

Advisor : Prof. Yew-Chung Sermon Wu

國立交通大學
材料科學與工程學系
碩士論文



Submitted to Department of Material Science and Engineering
College of Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Material Science and Engineering

August 2008

Hsinchu, Taiwan, Republic of China

中華民國九十七年八月

砷化鎵/矽晶圓接合介面形態與電性研究

學生：謝承佑

指導教授：吳耀銓 教授

國立交通大學材料科學與工程學系研究所碩士班



三五族光學元件與矽基板的整合在光電積體電路的應用上吸引了不少目光，晶圓接合技術則能在高品質的接合介面之下將這些元件做整合。材料歷經高壓及高溫退火，在試片表面會形成化學鍵進而將材料緊密接合在一起。然而不同材料之間總是存在著熱膨脹係數差異，在高溫之下產生的熱應力不僅會造成試片分離還甚至會使試片破裂。

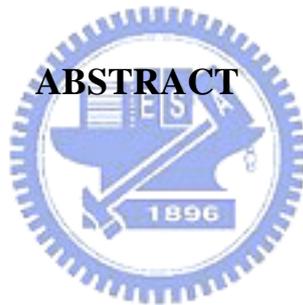
本實驗選擇 P 型砷化鎵與 P 型矽晶圓作為直接接合研究對象。首先以簡單的方式避免熱應力使試片可以在高溫退火後成功接合，之後以穿透式電子顯微鏡觀察微結構並作電流電壓特性量測。結果顯示存在於介面的非晶質區域厚度隨著退火溫度上升而變厚。而電性量測方面觀察到負偏壓的部份隨著溫度上升而容易驅動，意味著電洞自砷化鎵流向矽變得比較容易，但也觀察到不管正負偏壓部份的電阻都隨著溫度上升而變大。

Interface morphology and electrical properties of bonded GaAs/Si wafers

Student : Cheng-Yu Hsieh

Advisors : Pro. Yew-Chung Sermon Wu

**Department of Material Science and Engineering
National Chiao Tung University**



The integration of III–V optical devices and Silicon attract much interest for OEICs applications. Wafer bonding can provide high quality interface for combination of these materials. During high pressure and high temperature anneal, wafer bonded by producing covalent bond at interface. However, there always exist thermal expansion mismatch between different material, great thermal stress may cause sample debond even crack after annealing.

In this study, direct wafer bonding was applied to combine p-Si and p-GaAs. A simple method was used to avoid thermal stress and sample successfully bonded after high temperature anneal. The interface microstructure was investigated by transmission electrical microscopy (TEM) and I-V characteristic was also measured. The thickness of amorphous layer increase at higher annealing temperature. The negative voltage bias region of I-V measurement shows hole flow from GaAs to Si get easier and increasing resistance at high annealing temperature.

誌謝

從專題研究到碩士班這三年多都在吳耀銓老師的指導下度過，感謝老師給予許多學術上的建議，除此之外也很感謝老師在生活上的關心，尤其在畢業前這段時間更是幫忙我許多。此外，謝謝材料系的陳智教授以及工研院劉柏均學長擔任我的口試委員，給予我許多實用的建議以及指教，也讓我更確定未來實驗的方向，論文也更加完備。。

實驗室的各位，真的很謝謝你們，感謝學長姐：胡晟民、廖錚、王寶明、黃秉緯、鄭季豪、張志榜、林博文、李美儀、賴明輝，給予我間接或直接的指導，也感謝我的同學們：曾卿杰、陳奕宏、邱偉哲、陳建誌，這段時間的互相討論互相扶持，還有學弟妹：趙育誠、張勝傑、張岱民、廖偉志、鄭筑文、陳建綱、陳俞中、卓昕如、周亮余、王宜代，謝謝你們的加油打氣，碩士班的生活因為有你們而多彩多姿。

最後感謝我的家人，容忍我的一切，默默地在背後幫助我支持我，從小就讓你們為我傷透腦筋、費盡苦心，幸好最後也沒有走歹路，雖然沒有順順利利但也算平穩得走到這邊，希望未來能在你們的支持下再繼續走下去。

目錄

中文摘要	i
英文摘要	ii
目錄	iii
圖目錄	iV
表目錄	V
一、	緒論.....	1
1.1	前言.....	1
1.2	研究動機.....	2
二、	晶圓接合技術簡介.....	6
2.1	接合理論簡介.....	6
2.2	晶圓接合技術.....	8
2.3	接合變數.....	9
2.4	晶圓接合的優點.....	12
三、	實驗方法.....	13
3.1	實驗架構.....	13
3.2	工作試片製備.....	13
3.3	清洗流程及室溫接合.....	14
3.4	高溫退火流程.....	15
3.5	電性量測.....	18
3.6	微觀結構分析.....	19
四、	結果與討論.....	21
4.1	接合參數調整.....	21
4.1.1	改變清洗流程.....	22
4.1.2	他種晶圓接合技術嘗試.....	23
4.2	微觀結構觀察.....	26
4.2.1	介面非晶質區域探討.....	27
4.2.2	試片幾何形狀對介面型態影響探討.....	33
4.2.3	氧對砷化鎵的影響.....	39
4.2.4	親水與斥水性砷化鎵表面對接合介面影響.....	43
4.3	電性量測分析.....	45
五、	結論.....	48
六、	未來工作.....	50
	參考文獻.....	51

圖目錄

圖 1-1	覆晶封裝示意圖	3
圖 1-2	三五族材料與絕緣層上矽波導元件接合示意圖	4
圖 2-1	晶圓接觸初期三種吸引力	6
圖 2.2	(a)曲率不同造成之擴散現象 (b)退火後表面鍵結	7
圖 2.3	表面殘留粒子影響接合面積的結果	9
圖 2.4	退火溫度與退火時間對接合強度的影響	11
圖 3.1	工作試片切割情況	13
圖 3.2	試片清洗及室溫接合流程圖	14
圖 3.3	鉬與不鏽鋼熱膨脹係數對溫度圖	15
圖 3.4	長型爐管退火示意圖	16
圖 3.5	夾具分解示意圖	17
圖 3.6	夾具結合示意圖	17
圖 3.7	電性量測試片製備圖	18
圖 4.1	800°C 接合介面	27
圖 4.2	800°C 接合介面區域-砷化鎵	28
圖 4.3	800°C 接合介面-矽	28
圖 4.4	500°C 接合介面區域一	29
圖 4.5	高解析度 500°C 接合介面區域一	29
圖 4.6	500°C 接合介面區域二	30
圖 4.7	高解析度 500°C 接合介面區域二	30
圖 4.8	900°C 未使用網格狀結構試片接合介面	33
圖 4.9	高解析度 900°C 未使用網格狀試片結構接合介面	34
圖 4.10	高解析度 900°C 網格狀結構試片接合介面區域一	34
圖 4.11	高解析度 900°C 網格狀結構試片接合介面區域二	35
圖 4.12	高解析度 900°C 網格狀結構試片接合介面區域三	35
圖 4.13	900°C 未使用網格狀結構試片非晶質層 EDX 結果	36
圖 4.14	900°C 網格狀結構試片非晶質層 EDX 結果	37
圖 4.15	氧原子擴散路徑圖	40
圖 4.16	800°C 斥水性矽/親水性砷化鎵接合介面型態圖	44
圖 4.17	800°C 斥水性矽/親水性砷化鎵接合介面 EDX 結果	44
圖 4.18	300 μm 矽與砷化鎵接合電性圖	45
圖 4.19	500 μm 矽與砷化鎵接合電性圖	46
圖 4.20	n 型砷化鎵與 n 型矽接合能帶圖	46

表目錄

表 4-1	直接接合結果.....	23
表 4-2	利用二氧化矽為中間介質層接合結果.....	23
表 4-3	利用非晶矽為中間介質層接合結果.....	24
表 4-4	電漿(PECVD)表面活化接合結果.....	24
表 4-5	電漿(RIE)表面活化接合結果.....	24



一、緒論

1.1 前言

現今各方積極將各種材料投入光電半導體元件(Optoelectronic semiconductor devices)的應用，不同的半導體材料具有不盡相同的能隙、電子電洞遷移率、電阻率等材料物理特性。單一種材料無法滿足設計者的所有需求，因此將不同特性的材料結合在一起形成積體電路已是目前的趨勢。而製作積體電路常見的方法為使用金屬有機物化學氣相沉積(MOCVD)或者是分子束磊晶(MBE)，將符合特殊要求的材料以磊晶方式成長於基板之上。例如雷射二極體、高亮度發光二極體^{[1][2]}、異質接面電晶體(HBT)^{[3][4][5]}、垂直共振腔面射型雷射(VCSEL)^[6]、光子晶體、等光學元件俱常以磊晶方式製作。

但磊晶技術存在不易解決的問題，不同的磊晶材料及基板具有晶格常數不匹配(Lattice mismatch)等差異，磊晶過程中積累的應力則有可能經由在介面產生穿透性差排^{[7][8][9]}(Threading dislocation)來釋放。而穿透性差排在元件運作過程中扮演捕捉中心(Trap center)的腳色，在元件運作中捕捉載子而使得特性大受影響。若是晶格常數差異過大將使磊晶層劈裂而無法進行後續製程，除此之外，磊晶層晶面受限於基板晶面方向，欲長出不同晶面的磊晶層並不容易。在此，晶圓接合技術提供另外一種選擇，將上述難以磊晶的材料整合並且有

效消除磊晶技術遭遇到的問題。

1.2 研究動機

由於三五族半導體材料大多具有直接能隙(Direct bandgap)的特性，作為光學元件將有良好的光轉換效率。在三五族材料接合研究之中以砷化鎵晶圓的互相接合的情況較不複雜，可作為科學研究的基礎。本實驗室對此已有一連串有系統的研究，但尚未涉及異質材料接合的範疇。

近年來三五族半導體材料與矽晶圓接合受到廣泛注目，由於使用整片三五族材料做為基板，其成本相當昂貴，因此各方研究希望以較低成本且各項技術已臻成熟的矽晶圓做為基板。另外，如能將光電半導體元件與矽元件做整合在單一晶片上，將是未來光電ULSI(Ultra large scale Integration)的發展重點。Roel Baets^[11]等人的研究中提到，銦砷化鎵光偵測器(InGaAs photodetector)與絕緣層上矽的波導(SOI waveguide)電路進行整合將是未來光纖通訊方面主要努力的目標。由於用在光電元件的整合，因此選用的整合方式將對兩邊元件光的耦合有相當大的影響。除了光的耦合之外，適當的整合技術還必須考慮到能否將光感測器對準波導。基於產品量產的需要還必須考慮是否能以晶片尺度(wafer-scale)進行整合。在此，研究中比較數種整合方式，例如：磊晶技術、覆晶封裝(Flip chip) 以及晶圓接合

技術。首先提到的是磊晶技術，磊晶之後經由微影方式可以準確的進行對位，也相當符合量產的原則。但是如前述此技術受限於晶格常數以及熱膨脹係數(CTE, Coefficient of Thermal Expansion)差異的影響，磊晶過程中累積的熱應力將產生高密度的錯配差排(misfit dislocation)，不均勻分布的差排將使元件特性變差也使可靠度下降，因此磊晶技術將不是主要的整合方式。

第二被提及的是覆晶封裝方式，在SOI waveguide上以微影蝕刻的方式製作出柵欄狀的圖形，使光可以垂直透過介面到達光偵測器，基本的覆晶封裝概念如下：

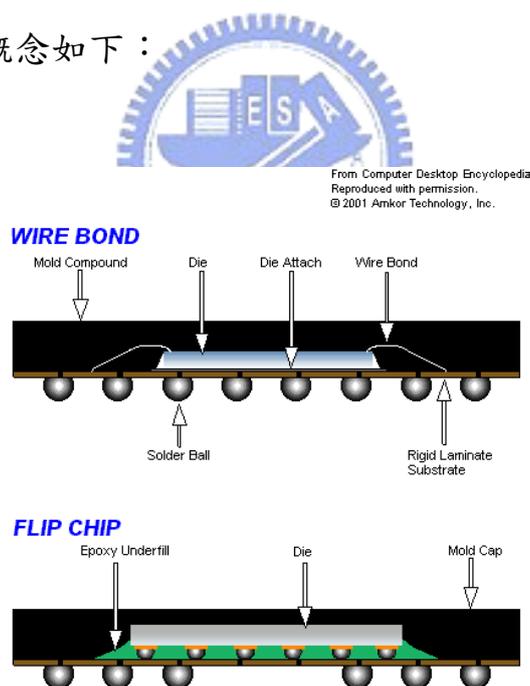


圖1-1 下圖為覆晶封裝技術示意圖，上圖為打線封裝技術示意圖[10]

此種封裝技術也是相當成熟，在兩端元件光的耦合上也不會造成問題，但最大的限制在於其對位以及難以進行晶圓尺度的整合，因此大大限制在此用途上的應用。

最後談到將光感測器以晶圓接合技術與波導整合。將已經處理過的SOI waveguide與未製作成元件的三五族半導體材料基板接合在一起，大概流程如圖1-2所示。由於介面必須使光可以穿過，因此共晶接合(eutectic bonding)以及利用金屬接合(metal bonding)這兩種方式並不適用，可行的接合方式則有以下兩種:黏結接合法(adhesive bonding)以及直接接合法(direct bonding)。

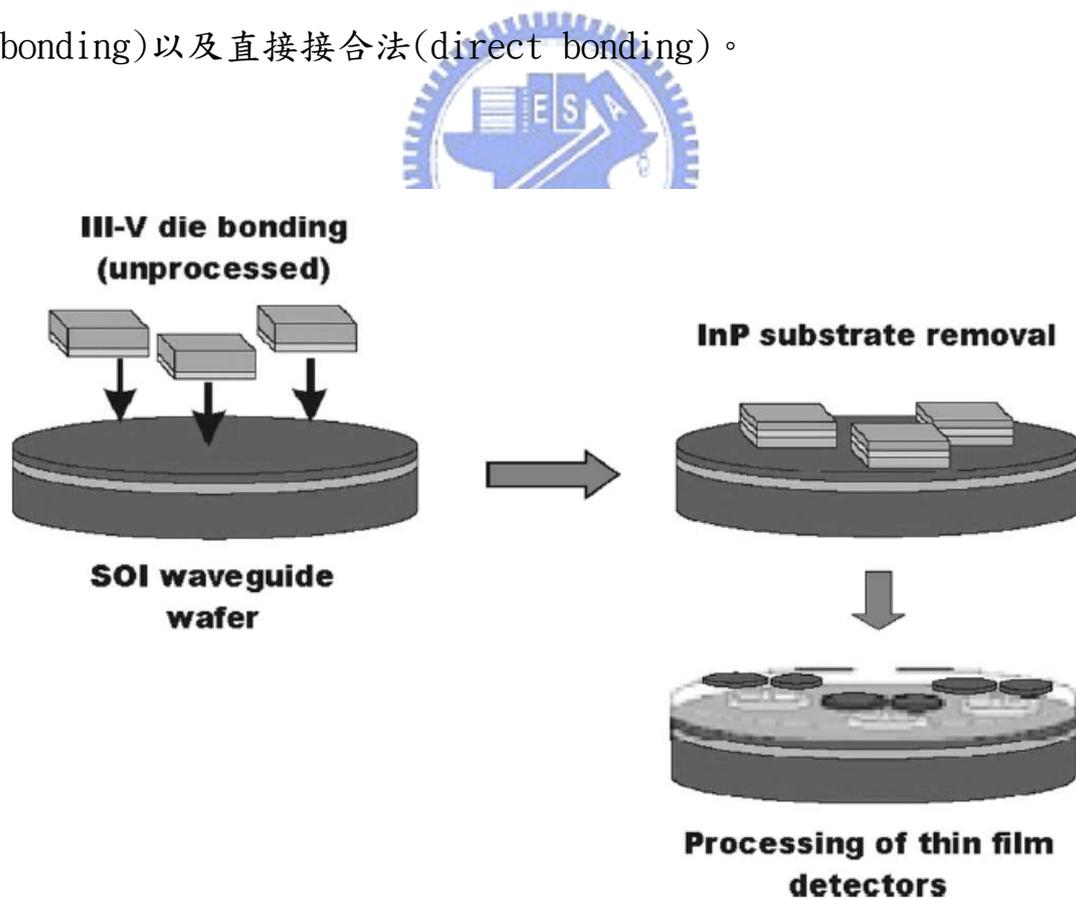


圖1-2 三五族材料與絕緣層上矽波導元件接合示意圖

雖然對位不一定精準，但由於接合的是未製作元件前的三五族材料基板，因此可以靠著後續微影製程將兩元件完美對準。過程中使用的皆為成熟的技術，也符合商業量產的考量。雖然依然存在一些問題，但晶圓接合將是光纖通訊用途光電元件與矽的整合的主流技術。

異質直接接合技術不僅是項技術，若運用在學術上也有重要的研究價值。從最基本面的熱力學、動力學以及力學探討接合物的介面特性，將有助於了解投入應用後可能遭遇到的問題。但由於大多數材料與矽之間有相當大的熱膨脹係數差異，直接接合過程中所經歷的高溫退火將使兩材料蓄積相當大的熱應力，甚至使其劈裂。本實驗選用特性較為廣知的砷化鎵晶圓與矽晶圓接合，研究重點在於減少熱應力的影響，使試片在經歷高溫退火之後可以成功接合在一起，並且針對試片接合介面使用穿透式電子顯微鏡(TEM)做微結構觀察以及利用量測機台對其進行電性量測。由於本實驗室對於砷化鎵晶圓互相接合有一系列的研究，因此期望將舊有理論以及技術延伸發展進入異質接合技術的領域，最後能將量測到的電性與接合介面微觀結構做一連結。

二、晶圓接合技術簡介

2.1 接合理論簡介

技術本身簡單來說就是將兩片晶圓面對面相接，或施以同軸壓力或施以高溫退火，使兩晶圓表面產生化學鍵互相鍵結，最後結合有如同一塊材。以是否使用膠或是其他中間介質作為黏合劑，可將晶圓接合技術粗分為二種：使用膠或中間介質層的稱為中間介質層晶圓接合(Intermediate layer wafer bonding)，不使用的則稱為直接晶圓接合(direct wafer bonding)或稱為融合接合(Fusion bonding)，本實驗主要探討的是直接接合技術，兩試片面對面接觸時已有數種吸引力使晶圓接合在一起：(1)凡德瓦爾力；(2)毛細作用力；(3)靜電力

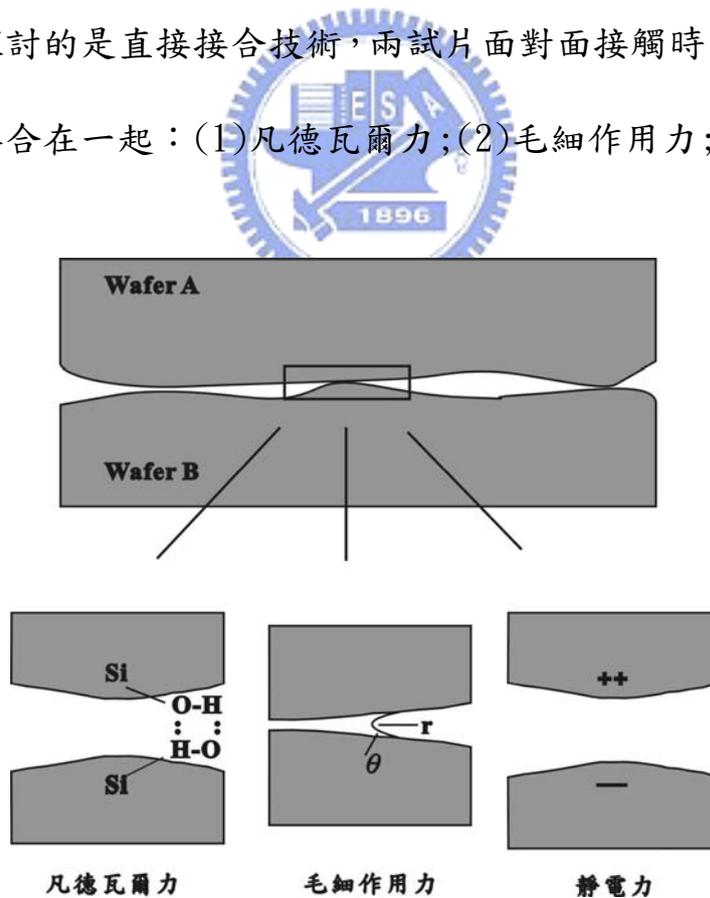


圖2-1 晶圓接觸初期三種吸引力

僅靠初期吸引力並無法使兩晶圓得到如塊材般的強度，可以使用特殊的表面處理在低溫就得到高強度，否則就必須加以同軸應力以及經歷高溫退火才能使試片強度達到要求。這些固態材料的表面原子排列並不如內部一樣整齊，往往是以重構狀態(Reconstructed state)存在，最有名的則是Si(111)-(7x7)的結構。這些表面層相較於內部具有較高的能量，給予適當得溫度與壓力，基於熱力學為了降低總能量，兩晶片表面的重構區域會發生側向成長的行為使介面消除，而以晶界的型態代替，過程類似陶瓷材料的燒結機制^[12]；另外，表面張力也是接合的驅動力之一，試片表面曲率大($r > 0$)處的體積自由能大，因此原子會向曲率小的地方擴散，如下圖所示，藉著以上兩大驅動力才能在最後得到高強度的接合試片。

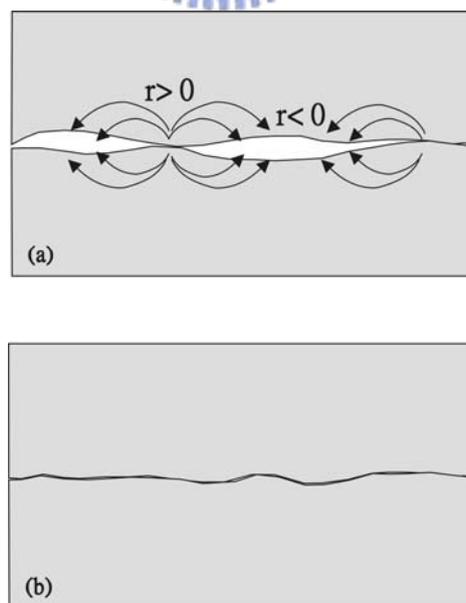


圖2.2 (a)曲率不同造成之擴散現象 (b)經退火後表面鍵結

2.2 晶圓接合技術

前述已提到可由中間介質層的使用與否，將晶圓接合技術簡單分為兩種，但由於不同試片適用不同的接合條件，因此衍生出數種接合技術，在此將之向下細分^[13]：

1. 直接晶圓接合(Direct Bonding)
 - A. 融合接合(Fusion Bonding)
 - B. 陽極接合法(Anode Bonding)
 - C. 低溫接合
2. 間接晶圓接合(Indirect Bonding)
 - A. 金屬共晶接合法(Eutectic bonding)
 - B. 黏接接合法



在本實驗中所使用的是融合接合法。於潔淨環境中將晶片清洗旋乾，而依照清洗方式可將試片表面製作成親水性或疏水性，之後將兩晶片面對面接觸，隨後在爐管中通以保護性氣氛加壓退火(Anneal)。由前述接合理論的兩大驅動力，在退火過程中兩表面將產生化學鍵結，將原本明顯存在的介面消除，使接合強度如同一塊材，如此一來便能承受機械加工或是其他後續製程。

2.3 接合變數

1. 晶圓表面品質

直接接合技術是使兩材料介面產生化學鍵結而接合在一起，因此晶圓表面狀況將直接影響接合的結果。就晶片品質來說有三個參數可以作為觀察的重點：平坦度 (Flatness)、平行度 (Parallelism) 和晶圓表面的平滑度 (Smoothness)，平坦度指的是巨觀上厚度的變化，平行度則是相對翹曲的程度，平滑度指的是較微觀的粗糙度狀況，不良品質的晶圓將使接合成功率大大的下降。

表面品質還包括表面的潔淨程度，除了金屬及有機物之外，影響接合品質最大的當屬細微粒子的殘留。殘留粒子將造成比本身大許多的未接合區域，理論上^[14]，一顆直徑 $0.5\ \mu\text{m}$ 的粒子將造成之後直徑 2.5mm 的未結合區域，影響甚巨。

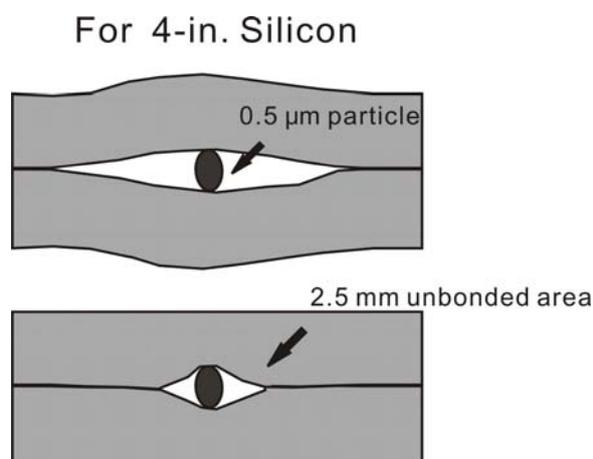


圖2.3 表面殘留粒子影響接合面積的結果

2. 熱膨脹係數差異

接合技術中或多或少將經歷高溫退火這道程序，但不同材料具有不同的熱膨脹係數，升高溫度材料間產生不同程度的變化，期間將蓄積相當大的熱應力。升溫過程中或許尚未接合而熱應力影響較小，但降溫過程中蓄積的熱應力將由微觀下產生差排開始釋放，其後擴大成巨觀下的裂縫使試片分開甚至碎裂。本實驗中所選用的矽晶片與砷化鎵晶片熱膨脹係數差異大於100%，若不使用特殊方式避免熱應力，試片將無法承受高溫退火而碎裂。然而有數種避免熱應力的方式，包括低溫長時間退火、電漿活化表面法或使用間接晶圓接合法，皆可有效避免熱應力帶來的影響。



3. 接合環境

表面殘留的微小粒子將嚴重影響接合品質，因此最基本的接合環境必須盡量隔離此因素，於潔淨腔體或潔淨室內清洗試片可有效避免不潔物帶來的影響^[15]。除此之外，清洗過程中殘留的水氣也會影響接合結果，水氣在退火過程中將脫離表面，但並無路徑可以使水氣蒸散，因此溢散的水氣在接合過程中有可能形成氣泡而影響接合品質。若不使用特殊表面處理的方法，也可將清洗完的試片在甲醇或是異丙醇下接觸，相較於水此二溶劑較不易被介面捕捉，產生的問題較小。

4. 退火溫度與時間

退火是晶圓接合技術的關鍵步驟，室溫下接觸的試片因為初期的作用力而有很低的接合強度，必須經由退火才能使材料真正接合。退火的溫度與時間是接合過程中相當重要的兩項變數，圖2.4為矽晶圓互相接合的強度對溫度以及時間的關係圖^[16]，經過退火之後的試片強度將大為增加，較高的溫度相較之下更能使表面鍵結完全因此也具有較高的接合強度。但熱膨脹係數差異不允許材料在過高溫度下退火，高溫退火使表面原子強力鍵結與熱應力帶來的影響具有一個平衡點。

另外，再由圖2.4可觀察出另外一個現象，同一溫度下做長時間退火也是個有效增強接合強度的方法，因此如何獲得高接合強度的試片，退火溫度與時間非常關鍵。

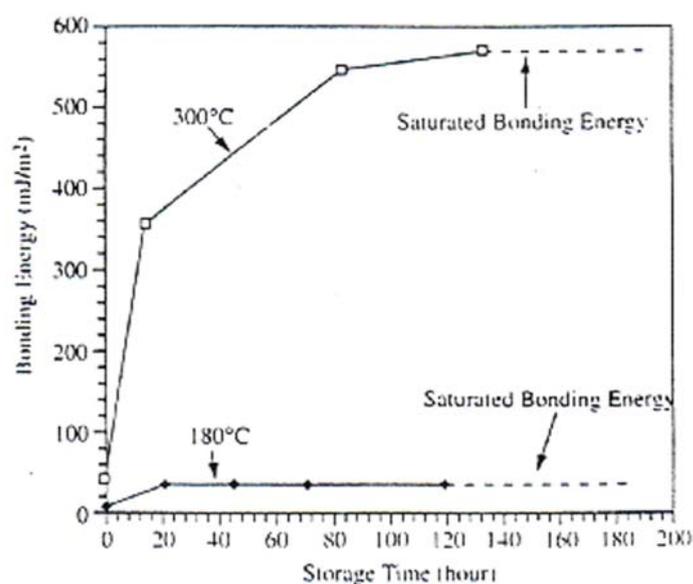


圖2.4 退火溫度與退火時間對接合強度的影響[16]

5. 退火氣氛

接合試片大多數的用途都是希望有良好的接合介面特性，其中也包括電流電壓特性。如果在空氣退火，氧很容易被介面捕捉而造成額外的氧化層出現，若想避免此現象則可選用惰性氣體作為保護氣氛，甚至可以選用還原性氣氛^[17]將表面的氧帶走以達清潔的目的。

6. 施加同軸壓力

在試片退火過程中經常施以同軸壓力，試片表面不可能完全平整，因此加壓可使接觸面積增大，也可有效增加表面原子鍵結的機會，但不均勻的施壓有可能造成試片破裂或同一試片各點接合強度不一的反效果。



2.4 晶圓接合的優點

1. 避免由磊晶造成的穿透性差排，使差排侷限在介面處
2. 接合材料具有可經歷機械加工的高強度
3. 較少受制於材料特性，增加元件設計的自由度
4. 較易將光電元件與矽晶圓整合，降低成本也增加元件的功能性

三、實驗方法

3.1 實驗架構

本實驗流程可分為以下幾項：工作試片製備、清洗、室溫接合、高溫退火、微結構觀察以及電性量測。實驗初期主要為克服砷化鎵與矽晶圓超過一倍的熱膨脹係數差異，使兩試片接合後具有良好的強度。實驗中期則分別製作穿透式電子顯微鏡以及電性量測用的試片，後期則是就觀察到的現象將兩邊結果做結合。

3.2 工作試片製備

本實驗選用3吋P型砷化鎵晶圓以及4吋P型矽晶圓作研究。砷化鎵為(001)面，摻雜物為Zn，濃度大約 10^{18} ，矽晶圓同樣為(001)面，摻雜物為B，濃度也大約為 10^{18} 。實驗前先將兩晶圓以精密晶圓切割機(Dicing Saw)以大平邊 $[0\bar{1}\bar{1}]$ 方向為基準切成 $1\text{cm}\times 1\text{cm}$ 大小，示意圖如下所示：

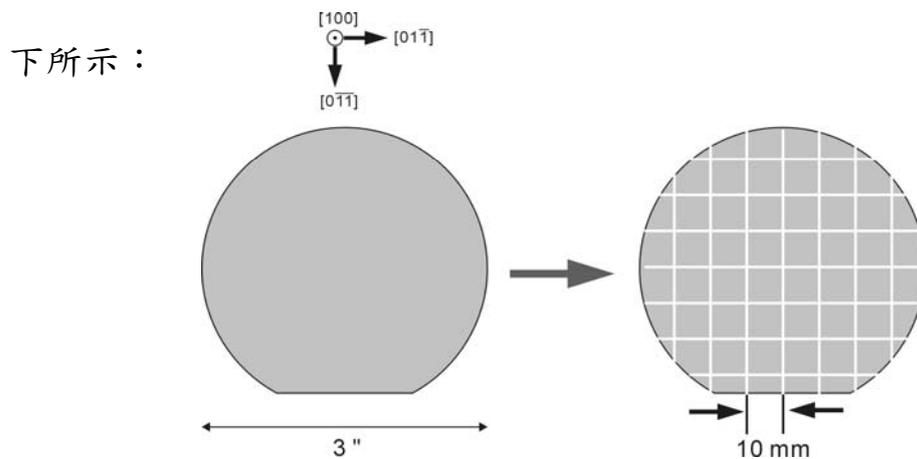


圖3.1 工作試片切割情況

3.3 清洗流程及室溫接合

砷化鎵與矽晶圓採用相同的清洗流程，清洗前先以去離子水(DI Water)沖洗五分鐘，接著浸泡在丙酮(Acetone)中並使用超音波震盪器震五分鐘去除黏著性有機物。接下來浸泡異丙醇(IPA)五分鐘以去除殘留在表面的丙酮以及水氣。吹乾之後浸泡硫酸雙氧水混合溶液，硫酸將有機物脫水而雙氧水則將之氧化進而使污染物從試片表面清除。最後則浸泡稀釋氟化氫(DHF)溶液，目的則是儘量去除試片表面殘留的原生氧化層(Native Oxide)。清洗完畢的試片則在異丙醇下做室溫接合，不僅文獻^[18]指出異丙醇或是甲醇下做接觸可使接合強度增加，此類有機溶液揮發快速，相較於水氣較不易殘留在介面，因此也可避免退火過程中水氣逸散的情形發生，流程圖如下：

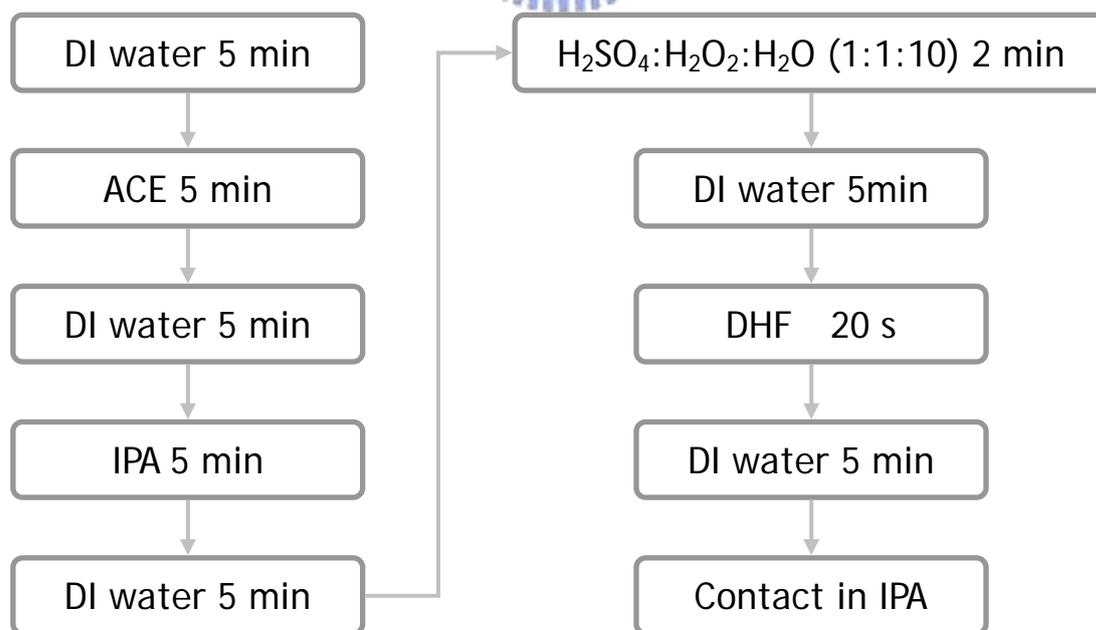


圖3.2 試片清洗及室溫接合流程圖

3.4 高溫退火流程

於異丙醇中接觸的試片之後將放入本實驗室專用的晶圓接合固定夾具(Fixture)當中，夾具由鉬螺帽、鉬螺絲、不鏽鋼(304)以及石墨墊片所組成，如圖3.5、3.6所示。夾具設計的主要目的是在高溫退火的同時施加同軸壓力，由於不鏽鋼與鉬之間的熱膨脹係數差異，欲膨脹的不鏽鋼被不太變化的鉬螺帽固定住，因此所有形變都朝內進而對試片產生壓力。石墨的作用則是使試片在高溫接合過程不會黏在不鏽鋼表面並且使加熱溫度以及壓力均勻，隨著不同溫度所施加的壓力會有些許變化但大致可加壓到約數十MPa，鉬與不鏽鋼之間的熱膨脹係數差異如下圖所示：

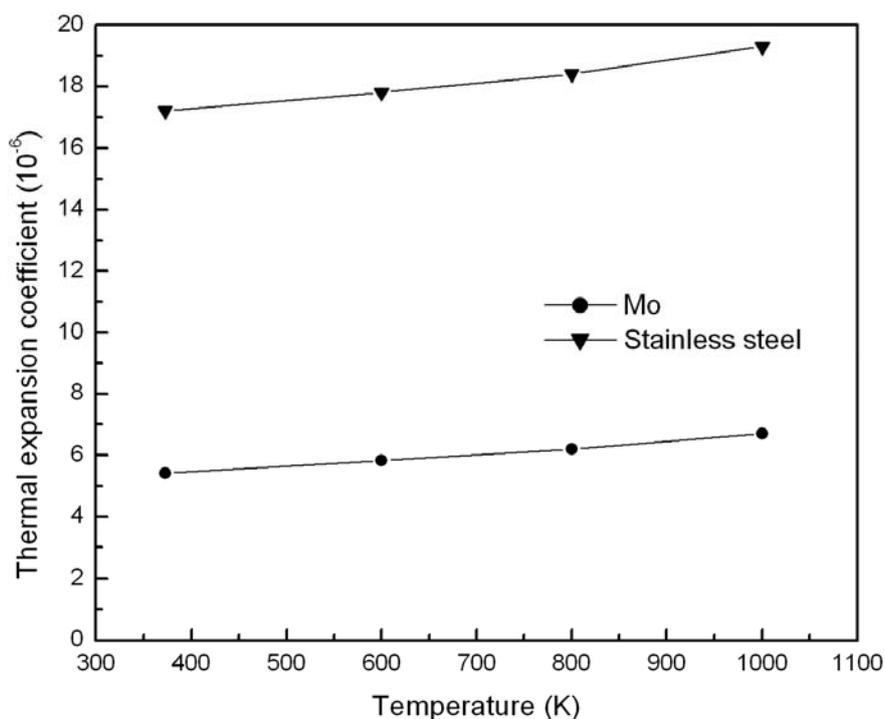


圖3.3 鉬與不鏽鋼熱膨脹係數對溫度圖

試片組以夾具固定之後推入長型爐管中施以高溫退火，長型爐管則如圖3.4所示。推入之後熱電偶將與不銹鋼片接觸，確保顯示的溫度與試片實際感受到的溫度誤差不會太大。完成之後通入保護性氣氛，本實驗選用高純度氬氣(Ar)作為實驗用氣氛，通入的壓力必須大於一大氣壓，目的是儘量避免外部空氣進入長型爐管中造成非預期的過量氧化層產生，並且反覆通入三次以降低內部氧化性氣氛含量。完成之後即開始升溫，升溫速度最快大約20~30°C每分鐘，最慢則大約3~10°C每分鐘，升溫至選定溫度之後震盪不超過10°C，降溫過程則採用爐冷(Furnace Cooling)冷卻速度最快40°C每分鐘。

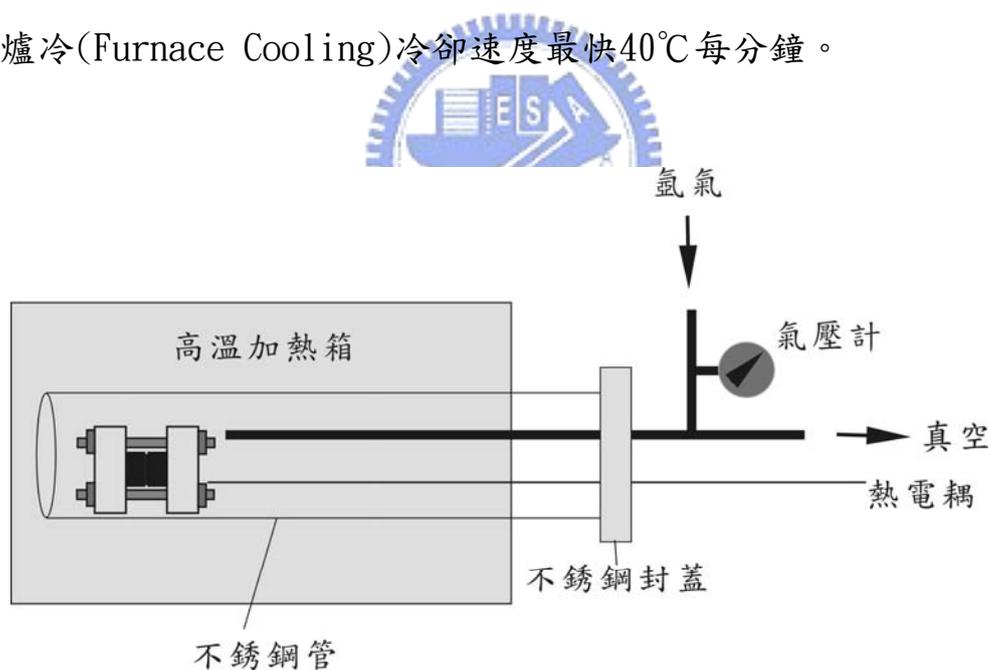


圖3.4 長型爐管退火示意圖

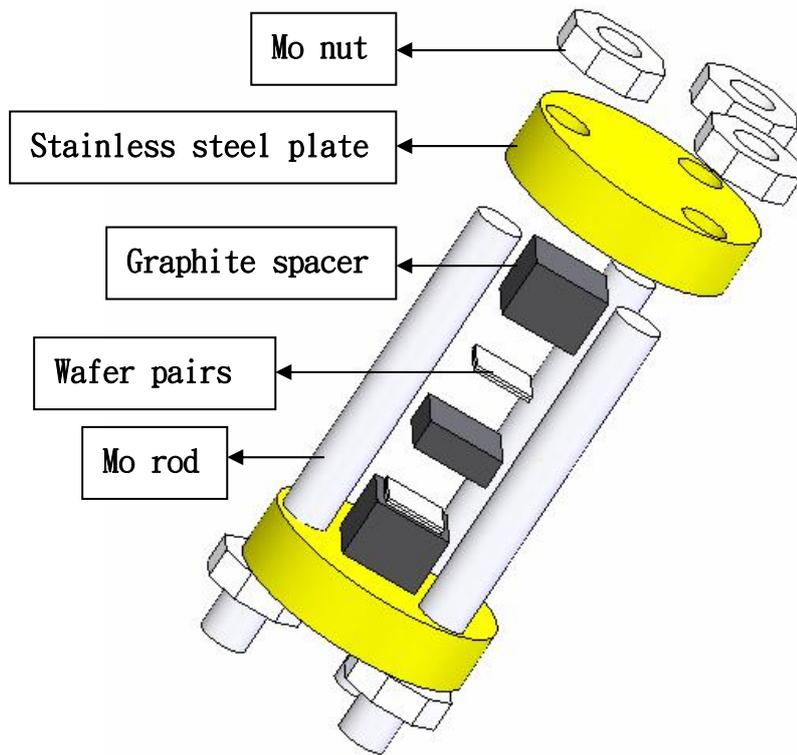


圖3.5 夾具分解示意圖

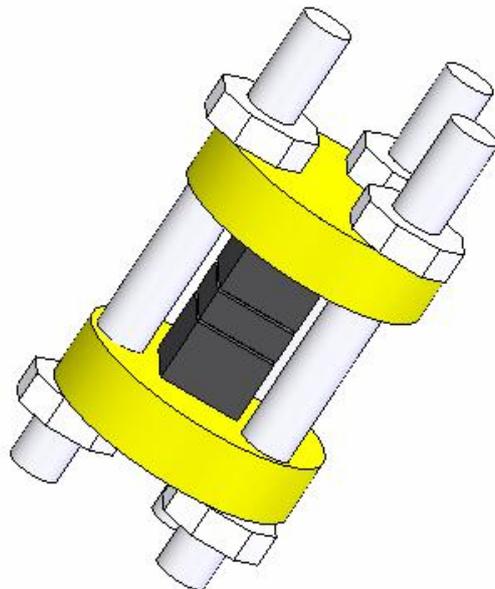


圖3.6 夾具結合示意圖

3.5 電性量測

電性量測用試片製備過程如下：於1cmX1cm的矽晶圓上在切割出300 μm X300 μm 的網格狀結構(Mesa)，深度大約數百 μm ，以此試片與1cmX1cm砷化鎵晶圓做接合。之後利用研磨(Grind)的方式將矽晶背部份減薄至露出網格狀結構為止，這時已經可以看到長條狀的矽與砷化鎵表面。接著鍍覆可造成歐姆接觸(Ohmic contact)的金屬作為電極，在此利用E-Gun逐層鍍上Cr/Au(2000A/300A)作為電極。由於沉積過程在長條狀的矽背面與砷化鎵表面同時進行，然而鍍覆過程並不會使金屬沉積到長條狀矽的側壁，因此不會造成量測時誤判。製備流程如圖3.7所示，金屬沉積上之後送入爐管中經歷380°C、10分鐘的退火以增加金屬與實驗試片的附著性。最後則是使用KETHLEY 4200做為電性量測機台，量測時砷化鎵接地，偏壓則施加在矽這端。

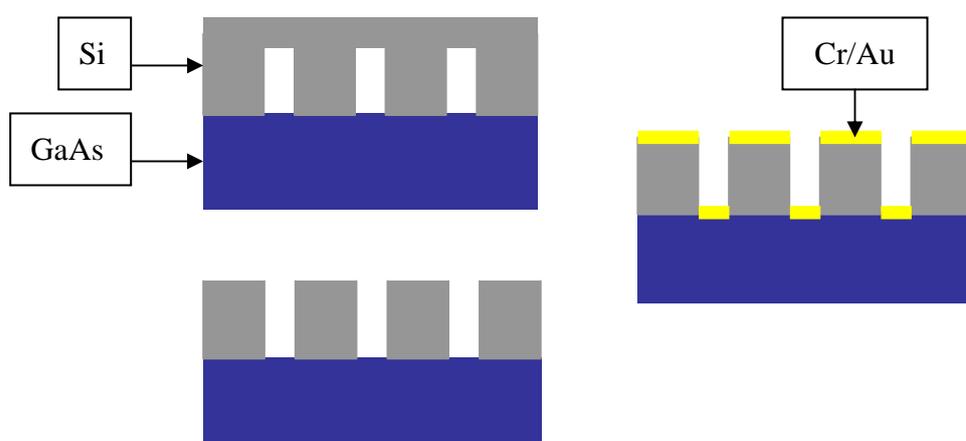


圖3.7 電性量測試片製備圖

3.6 微觀結構分析

本實驗微觀結構分析使用的儀器為穿透式電子顯微鏡，並且以掛載在儀器上的能量散佈光譜儀(Energy Dispersion Spectrum, EDX)做成分分析。穿透式電子顯微鏡利用高能電子束穿透試片於下方螢光板上成像，成像的方式並不只一種，透過不同的光圈選擇可得到明場(Bright Field)或暗場(Dark Field)等影像。而不同材料間的對比主要來源有質量-厚度對比(Mass-Thickness Contrast)以及相對比(Phase Contrast)，相對比的影響微弱許多，只有在質量-厚度對比不明顯的時候才會顯的重要。而本實驗中所使用的砷化鎵與矽晶圓本身即為不同材料，原子序也不相近，因此穿透式電子顯微鏡之下很好分辨，並不會有誤判情況產生。另外，也可利用高能電子束的短波長特性作高解析度影像分析，電子束在穿透試片後產生的球型波在穿過程過程中受到材料內部原子散射的影響，因此穿透後的波有關於材料特性的許多訊息，每個球型波的互相干涉的結果會在螢光板上產生一顆顆晶格影像(Lattice Image)，可由這些晶格影像解讀出材料內部是否具有如差排(Dislocation)或是疊差(Stacking Fault)等缺陷(Defect)的存在。除此之外，穿透式電子顯微鏡還可以做電子繞射，原理與X光繞射相同，但由於電子波長比X光短許多，於繞射原理上來說，這也代表在倒空間(Reciprocal Space)中的長度長許多，在Ewald

Sphere中一次可以與許多點相交，簡單來說就是可以使許多面同時滿足繞射條件，因此做一次繞射幾乎可以得到所有面的訊息，這也使材料結構的判定更為簡便。除此之外，能量散佈光譜儀改用X光為光源，而光源照射下的試片表面電子將吸收能量而逃離試片，這些電子的能量跟本身所在的軌域有關係，基於每種材料各個能階都不相同，這些逃離出來的電子就有如指紋一般可以相當準確的判別試片中到底含有哪些成分，對現場的判定相當重要。

由於所有訊息皆來自試片中的電子，因此獲取訊息的最基本條件就是讓電子可以穿透試片到達螢光板，厚度100nm以下才有機會可以達到此目的，若是需要高解析度影像則試片厚度的條件將更為嚴苛。製作穿透式電子顯微鏡試片可使用手工研磨、機器研磨或是使用儀器如聚焦離子束(Focus Ion Beam, FIB)切割，本實驗試片全部採用手工研磨，對接合成功的試片做橫切面(Cross-Section)的穿透式電子顯微鏡試片。先將試片利用砂紙研磨至適當厚度，之後再利用離子減薄機(Ion Miller)以氬離子轟擊試片製作薄區，最後上機拍攝影像，除了一般影像之外也將拍攝晶格影像以及使用能量散佈光譜儀做材料成分分析。

四、結果與討論

4.1 接合參數調整

本實驗選用P型(001)砷化鎵與P型(001)矽晶圓作為接合研究對象，室溫下的熱膨脹係數分別為 $5.40 \mu\text{m}/\text{m}^{\circ}\text{C}$ 與 $2.49 \mu\text{m}/\text{m}^{\circ}\text{C}$ ，相差一倍以上。不經過任何表面活化處理使用直接接合技術，為了得足夠的接合強度前提之下必然會經過高溫退火過程，在本實驗中則會經歷超過 500°C 以上的溫度，為了避免熱應力而讓試片成功接合，做了以下幾項參數的調變嘗試：

1. 清洗流程

-製作親水或斥水性表面

2. 退火

-調變溫度、退火時間、升溫速度以及使用多段退火

3. 使用他種接合方式

-採用中間介質層接合技術，使用非晶矽與氧化矽

-採用表面活化技術，電漿(Plasma)處理

4. 改變試片幾何形狀

-網格狀結構(Mesa)



4.1.1 改變清洗流程

接合前的清洗過程可以決定試片表面是否親水，在本實驗中則由是否浸泡氟化氫溶液決定。最初製作一組親水性矽/親水性砷化鎵與一組斥水性矽/親水性砷化鎵作接合，在600度2小時的退火條件之後接合失敗，而且試片呈現破裂狀，初步推斷為退火溫度過高，因此最簡單的作法為降低退火溫度再重複實驗。也因為目的是先使接合成功所以先使用接合強度較高的親水性接合，分別做了退火條件300與500度2小時的試片，但兩組試片都失敗，但試片分開結果不相同。300度的並無破裂的情況發生，700度的則跟600度的情況相似，假定破裂現象並非固定夾具時施力不均所造成，則試片會破裂有兩可能：第一個是試片在退火過程是有產生鍵結但由於降溫時強大的熱應力使得試片破裂；第二個則是高溫下由於夾具所施加的同軸壓力使得試片破裂，有關第二個推測雖然沒有直接證據可以推翻，但是本實驗室之前所作的砷化鎵晶圓互相接合系列的研究並不會有此破裂現象產生，因此以既有經驗可以先排除此可能性。因此推測原因落在第一個可能性，簡單來說，接合成功與否在於接合強度以及熱應力之間的拉鋸結果，在不改變接合方式的前提下可能的解決途徑一是提高接合強度，二是避免熱應力，本實驗採用方法則是再提高溫度以及利用低溫長時間退火，而整體結果如表4-1所示：

Temp.	Annealing time		
300	4 hr	F	低溫長時間
300	2 hr	F	
500	2 hr	F	
600	2 hr	F	
700	2 hr	F	提高退火溫度

表4-1 直接接合結果

由表可知，所使用的兩種改進方式依然不足以克服熱應力所帶來的影響，因此必須變換他種方式使接合成功。

4.1.2 他種晶圓接合技術嘗試

由上述實驗可以知道，高溫下熱應力的影響足以使試片裂開。因此若沒有可靠的方式可以避免熱應力，則最好的實驗方向應該會是低溫接合。在此使用兩種接合方式，一種為中間介質層接合方法，另一種則是使用電漿表面活化，其結果如表4-2、4-3、4-4、4-5所示：

Temp.	Annealing time	
500	2hr	F

表4-2 利用二氧化矽為矽中間介質層接合結果

Temp.	Annealing time	
300	6 hr	F

表4-3 利用非晶矽為中間介質層接合結果

Temp.	Annealing time	Power	Treating time		變數
300	2 hr	20 W	2 min	S	退火溫度
500	2 hr	20 W	2 min	F	
300	2 hr	20 W	2 min	F	電漿瓦數
300	2 hr	50 W	2 min	F	
300	2 hr	100 W	2 min	F	
300	2 hr	150 W	2 min	F	
300	2 hr	50 W	2 min	S	
300	2 hr	150 W	2 min	S	電漿瓦數
400	2 hr	100 W	5 min	S	轟擊時間
400	2 hr	150 W	5 min	S	

表4-4 電漿(PECVD)表面活化接合結果

Temp.	Annealing time	Condition	Treating time		
300	1 hr	600W 120V 10mtorr	10 min	S	
500	1 hr	600W 120V 10mtorr	10 min	S	

表4-5 電漿(RIE)表面活化接合結果

由於目標是傾向低溫接合，因此選用的退火溫度為300度及500度，期望避免掉熱應力而又能獲得足夠的接合強度。首先進行中間介質層接合，根據文獻，中間介質層可以是金屬、膠或是其他介質：例如氧化物等。實驗選用與矽相關的非晶矽以及二氧化矽，結果顯示雖然試片未因熱應力而分裂，但也無法獲得足夠的強度，所以並不適合作為本實驗用。

另外，表面活化則是使用氧電漿(O_2 Plasma)轟擊試片表面，離子轟擊試片表面將產生許多額外的懸浮鍵(Dangling Bond)，藉此降低表面離子互相鍵結時的能障^[19]。而由結果顯示不論為何種電漿源，相較於前面所作的實驗強度有明顯提升，但是卻無明顯規律可循，唯一可以先行推測的結果為長時間及高瓦數的電漿活化處理對本實驗的接合強度有幫助。但是否可以經歷機械研磨這步驟還必須經過試驗，結果顯示，雖然試片成功接合，但是研磨時立即分開，無法製作成穿透式電子顯微鏡以及電性量測用試片。

上述實驗歸納出唯一可行的方向，必須想辦法減少熱應力在高溫中接合，因此接合參數調整的最後一部分即為改變試片幾何形狀，包括試片厚度以及表面形貌。先以精密晶圓切割機在矽或是砷化鎵表面切割出 $300\ \mu\text{m} \times 300\ \mu\text{m}$ 深度大約 $300\ \mu\text{m}$ 的網格狀結構，若是於兩邊皆切出此結構則在接合時對準不易，因此實驗只在一邊做出此結構。然

而實驗結果顯示，只有在矽上面切出網格狀結構將可使接合試片在500至800度溫度區間成功接合，若是使用較薄的矽晶圓則甚至在900度也可以成功接合。由於切割出細小的網格狀結構使得實際接合面積只有 $300\ \mu\text{m}\times 300\ \mu\text{m}$ 大小，剩餘空間則可適當調節熱膨脹後的體積變化，使得熱應力影響變小，因此網格狀結構的矽晶圓與砷化鎵即為本實驗的研究用試片。

4.2 微觀結構觀察

接合介面研究主要借助於穿透式電子顯微鏡，在各方的研究中都顯示，若非在超高真空(Ultra High Vacuum, UHV)環境下，或者是使用特殊方式清潔試片表面，在兩試片介面處必然有一層非晶質層的存在。在砷化鎵系統中，這層非晶質區域已有較多的研究，一般認為此層為砷與鎵的氧化物、空孔以及污染物所構成^[20]，主要成份為砷與鎵的氧化物。此氧化層隨著溫度上升會開始聚集，但同時其中所含的氧也將擴散進入砷化鎵內部，由於這兩項因素，在高接合溫度下甚至觀察到接合完美的區域，由電性量測的結果也可以作為介面氧化層改變的證據。本實驗所作的砷化鎵與矽的系列將以此為出發點，期望以既有基礎朝向異質接合的領域發展。

4.2.1 介面非晶質區域探討

在砷化鎵互相接合的系統我們已經可以明確知道存在於介面處的非晶質區域組成大部分為氧化物，而在砷化鎵與矽的系統中則甚少對此層作詳盡的研究，因此也無法立刻斷言此層就是氧化層。即使是氧化層那究竟是矽氧化物或是砷化鎵氧化物，這些都有賴一連串的微結構探討，本實驗固定退火時間兩小時，而變動其他參數如退火溫度等條件，之後對介面非晶質層的種種現象作研究。首先研究退火溫度的高低是否對介面有影響，為了觀察原始表面形貌的變化，清洗時特別去除兩晶片表面的原生氧化層，而各溫度下的接合狀況如下：

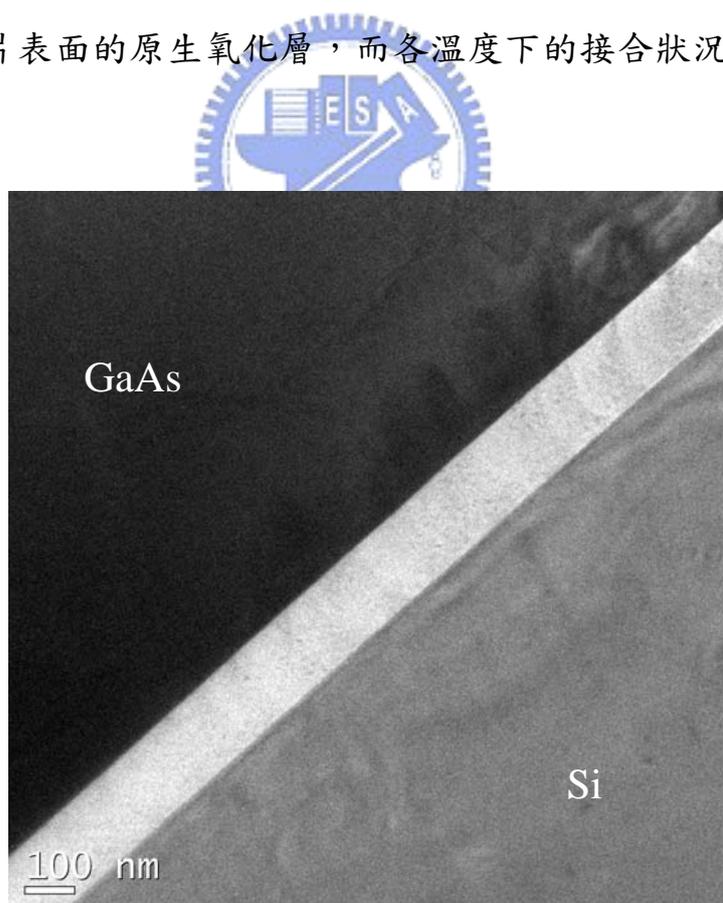


圖4.1 800°C接合介面

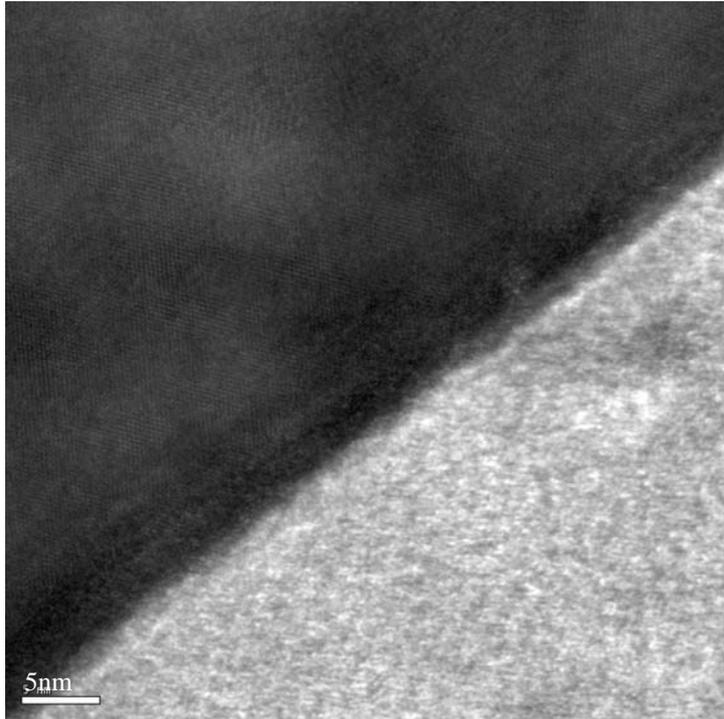


圖4.2 800°C 接合介面區域-砷化鎵

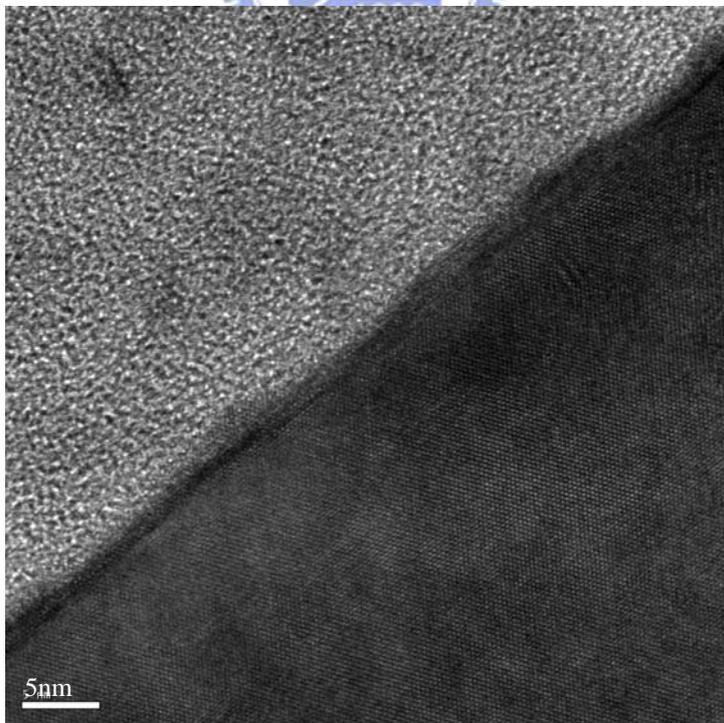


圖4.3 800°C 接合介面-矽

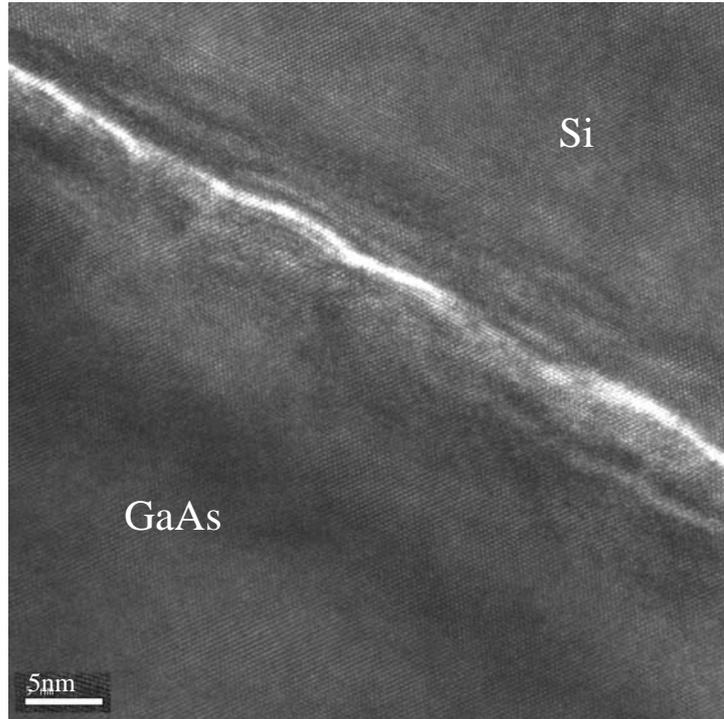


圖4.4 500°C 接合介面區域一

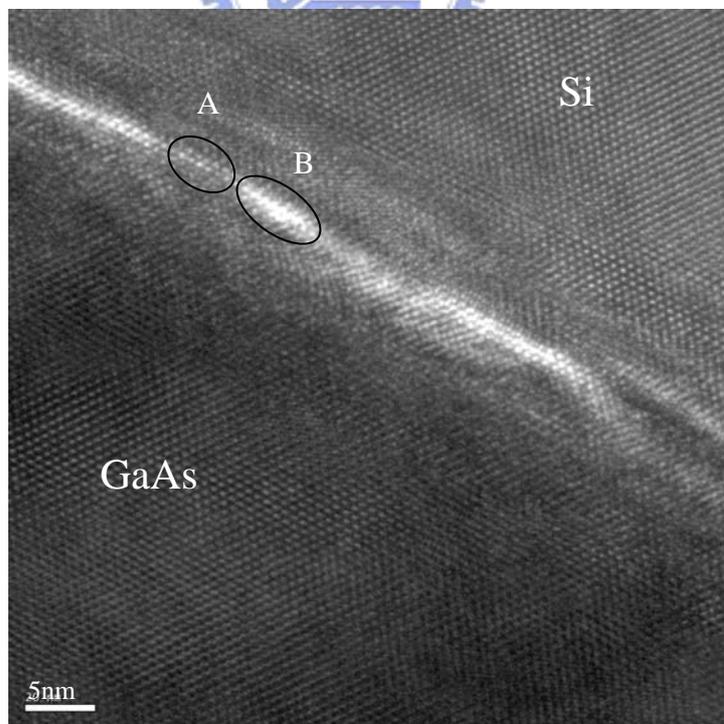


圖4.5 高解析度500°C 接合介面區域一

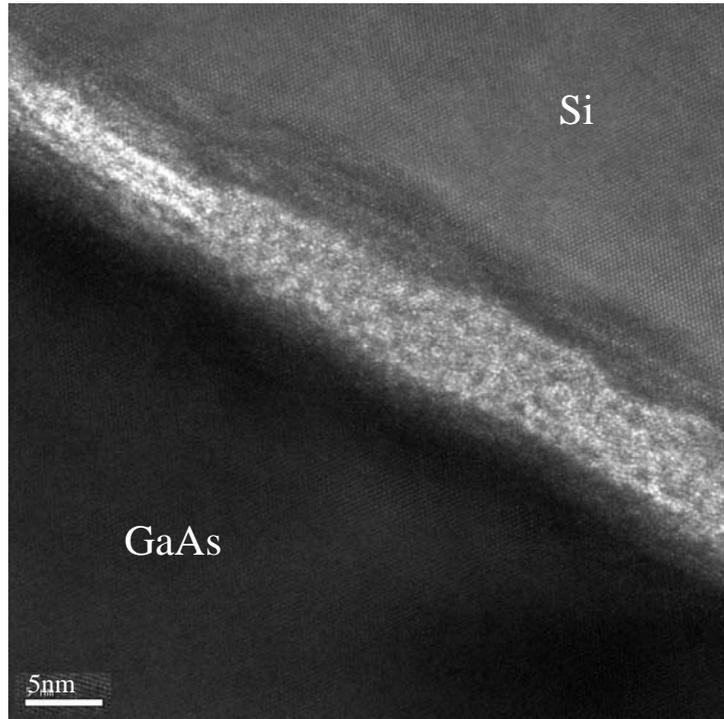


圖4.6 500°C接合介面區域二

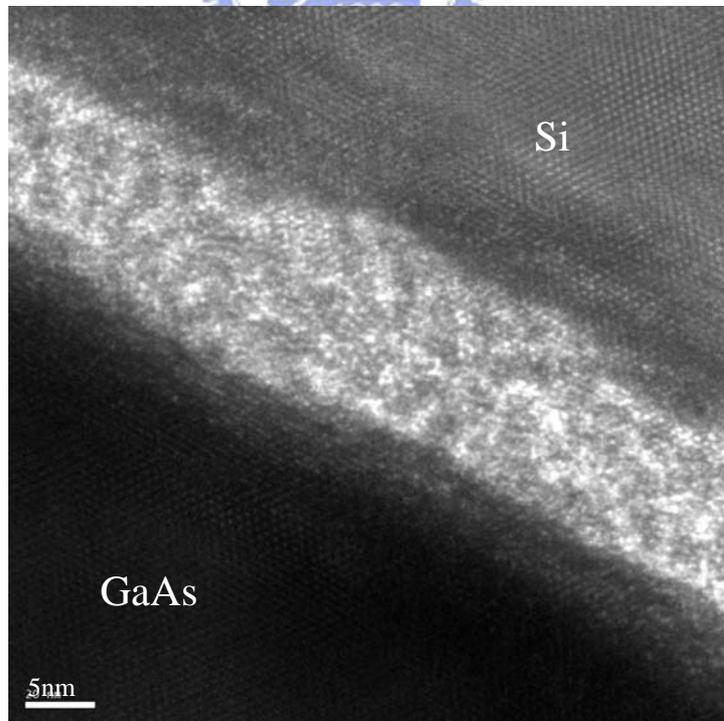


圖4.7 高解析度500°C接合介面區域二

由這兩組溫度所得到的介面型態圖可以看出幾個現象。首先觀察500度的接合介面圖，發現兩種不同特性的介面：區域一包含了近乎完美接合的A區以及帶有一點雜亂排列的B區；區域二則可明顯的看出矽與砷化鎵的結晶相被中間的白色非晶質區域所分開。而區域一的B區性質可能與區域二的非晶質區域不太相同，由於砷化鎵與矽之間具有4%的晶格常數差異(Lattice Mismatch)，即使是完全乾淨的表面，表面原子互相鍵結也會產生扭曲或是轉向，甚至也會有差排的出現，所以B區很有可能是鍵結的過渡帶而不是表面雜質原子的雜亂排列。另外，緊鄰B區的A區呈現完美接合，在這短短的10nm之內就含有兩種不同的介面，此兩區的不同結果可由固態材料的表面重構層觀點來說明，材料磊晶片的表面並非完全的平坦，由於完全平坦所生成的懸浮鍵數目太多，加上懸浮鍵本身即是較高能量的區域，因此磊晶過程中將由許多階梯(Step)來取代平坦的表面^[21]，由此可知，真實的表面是由平坦的面以及階梯所構成類似梯田形狀的結構，兩試片接觸時表面原子間距並不完全一樣，可能是部份緊密接觸部份則因階梯的緣故而被分隔開，因此不難想像為何短短10nm距離內會出現兩種不同的介面。

接著討論區域二，介面處存在相當明顯的非晶質層，而厚度也較區域一來的厚。根據實驗室學長的實驗，即使在潔淨室內清洗試片並

清除原生氧化層，但畢竟不是在超高真空環境下製作，因此表面依舊會有原生氧化層的殘留。在高溫退火過程時原生氧化層可能會聚集或是擴散到基材內部，但在500度退火條件下，原子擴散速度並不是很快，2小時的退火時間並不足以使氧化層消失，因此可以在電子顯微鏡下觀察到此層結構的存在。

800度兩小時退火條件之下觀察到的微觀結構現象相較於500度以及以往的實驗有很大的不同，雖然一樣出現非晶質區域，但是厚度約150nm，遠超過之前觀察的所有試片。若是依照砷化鎵互相接合的經驗，溫度越高原子擴散越快，前述提到氧化層會聚集也會擴散進入材料內部，因此高溫應該會加速此現象的發生。但在砷化鎵與矽的系統卻出現相反的結果，目前並無法確定原因為何，但由於此系統與之前存在著表面形貌的差異，也就是本實驗的矽晶圓表面是有網格狀結構，退火過程中或多或少會有空氣進入爐管當中，可能是一個氧的來源。除此之外，製成網格狀結構的試片接觸空氣的面積比原本的試片要多上許多，清洗過程中雖然有浸泡氟化氫溶液以去除原生氧化層，但網格狀結構的溝槽內部或許並沒有清潔的很乾靜，這也可能是氧的來源。相信非晶質層的厚度的劇烈增加並非單一因素造成，可能由上述兩項外部因素加上尚未明朗的一些內部因素，最後才會出險此特異現象。

4.2.2 試片幾何形狀對介面型態影響探討

由於接合時熱應力的影響，使得本實驗必須採用網格狀結構才能成功接合，但這並不是唯一可避免強大熱應力的方法，減少試片厚度或許也能使接合成功。因此本實驗採用另外一組厚度為 $300\ \mu\text{m}$ 的矽晶圓，一組製作 $300\ \mu\text{m}\times 300\ \mu\text{m}$ 網格狀結構的試片，但溝槽深度只有 $100\ \mu\text{m}$ ，另外一組則不使用網格狀結構，結果皆相當成功，兩組試片皆可承受 900°C 的高溫退火而使接合成功，未使用網格狀結構的試片雖然出現破裂的情況但依舊緊密接合在一起，並未影響穿透式電子顯微鏡試片製作，而以下為兩組試片的結果：

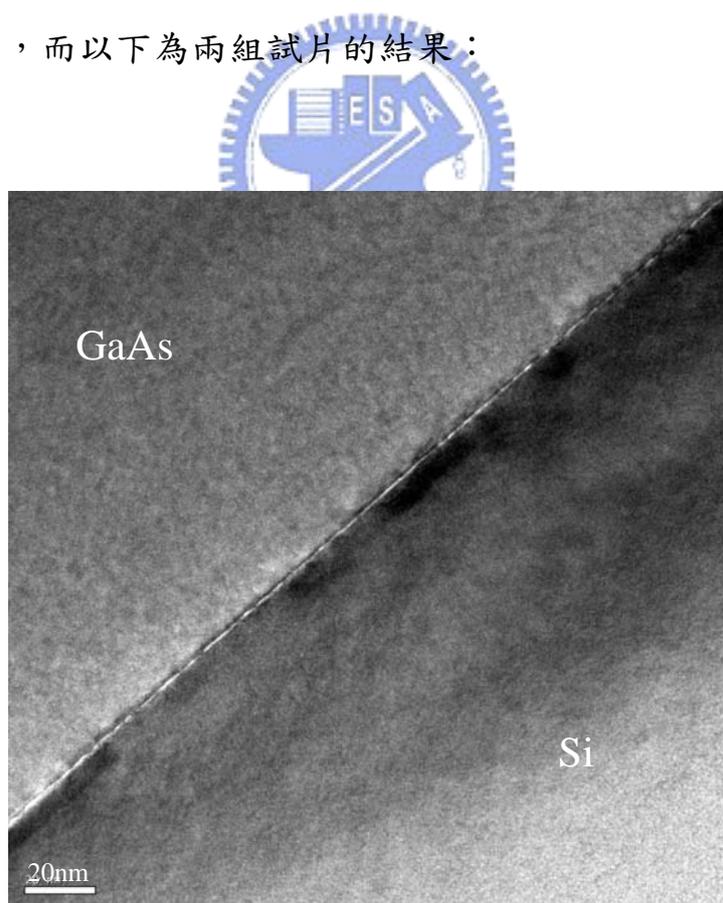


圖4.8 900°C 未使用網格狀結構試片接合介面

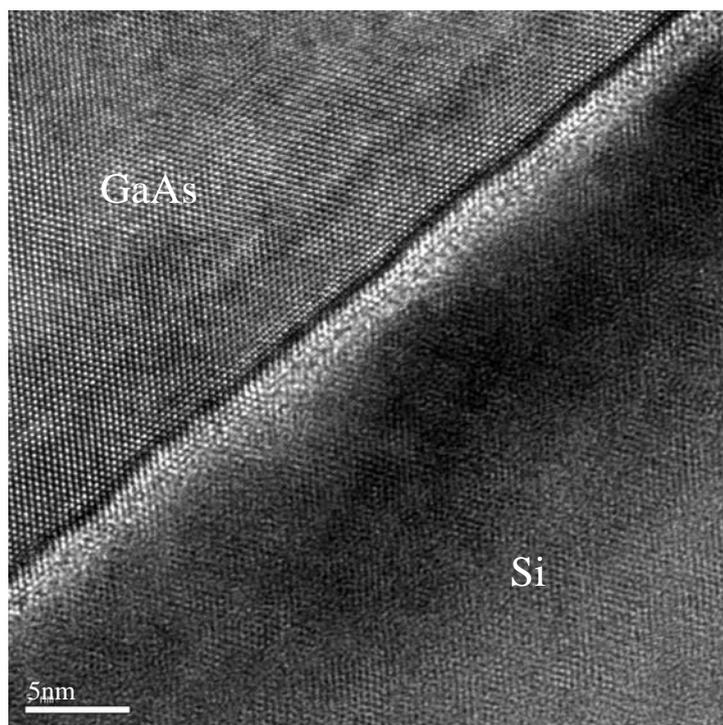


圖4.9 高解析度900°C未使用網格狀試片結構接合介面

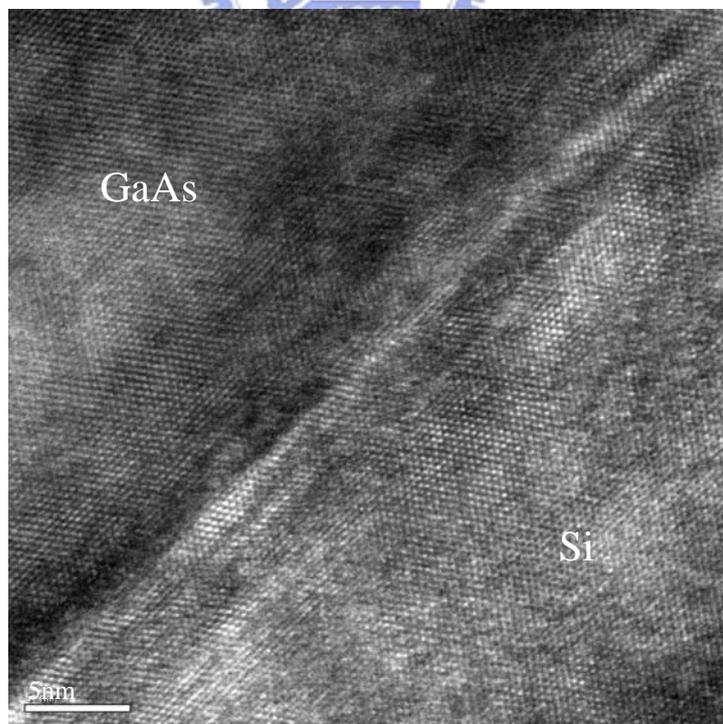


圖4.10 高解析度900°C網格狀結構試片接合介面區域一

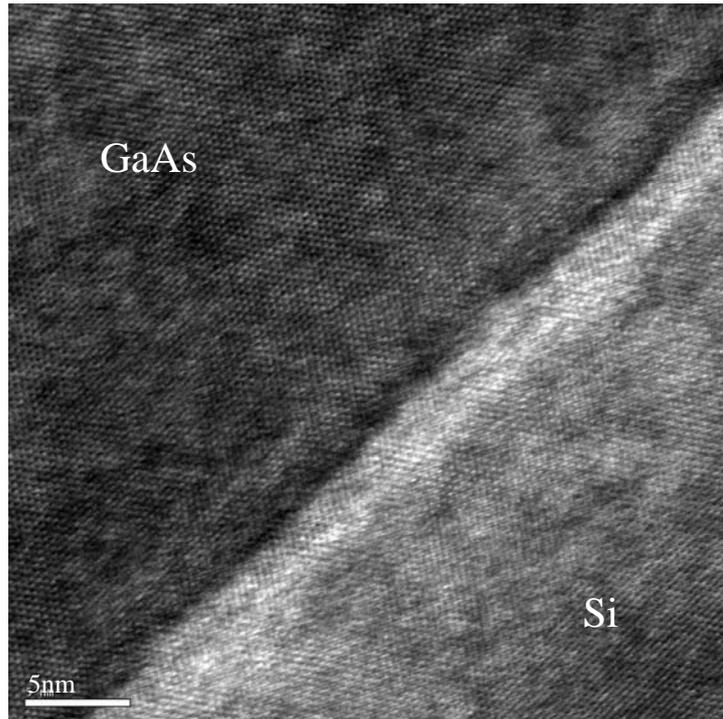


圖4.11 高解析度900°C網格狀結構試片接合介面區域二

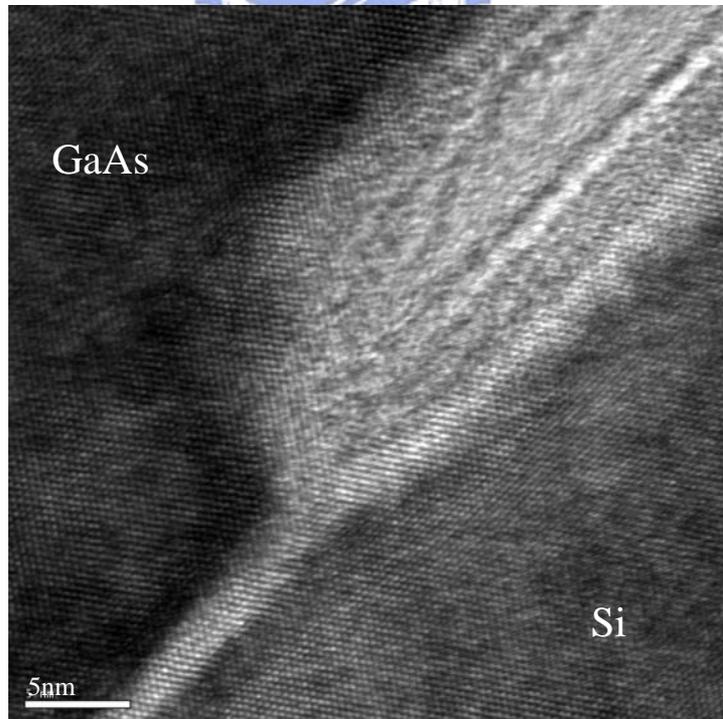
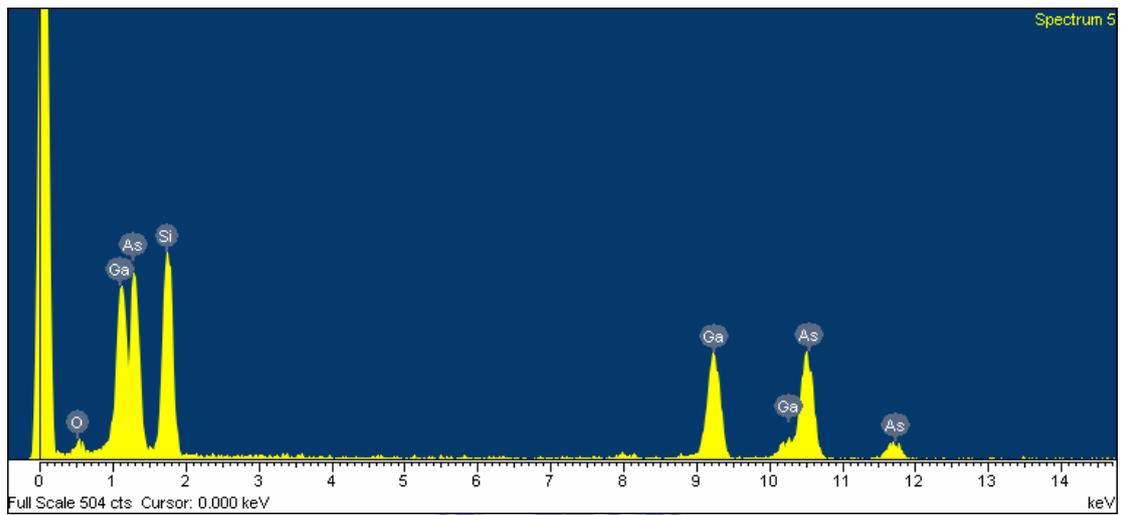
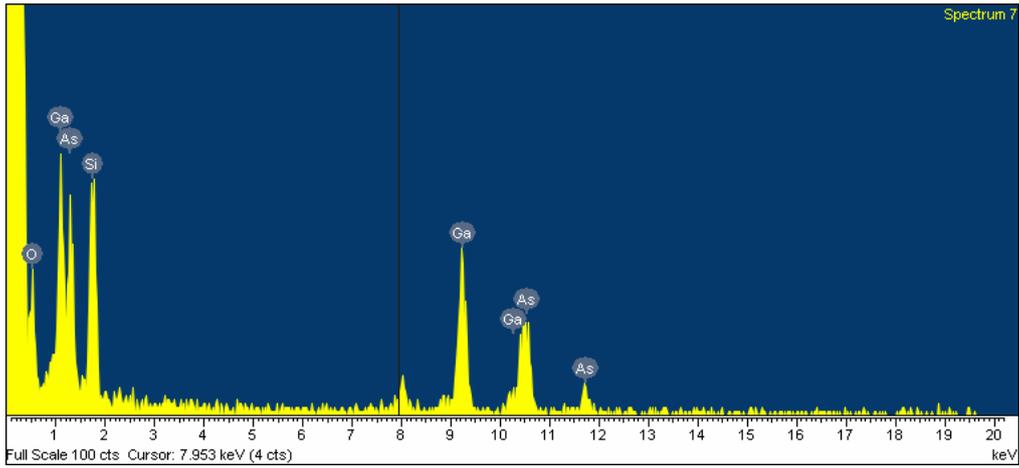


圖4.12 高解析度900°C網格狀結構試片接合介面區域三

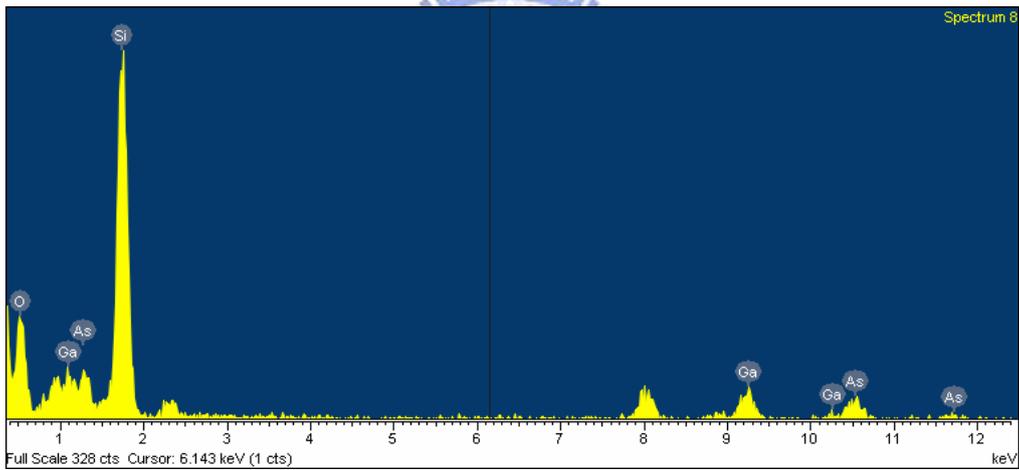


Element	Weight%	Atomic%
O K	2.11	6.42
Si K	26.13	45.33
Ga K	32.74	22.88
As K	39.03	25.38
Totals	100.00	

圖4.13 900°C未使用網格狀結構試片非晶質層EDX結果



Element	Weight%	Atomic%
O K	19.80	44.11
Si K	20.90	26.51
Ga K	32.96	16.85
As K	26.34	12.53
Totals	100.00	



Element	Weight%	Atomic%
O K	27.75	44.47
Si K	53.53	48.87
Ga K	10.03	3.69
As K	8.70	2.98
Totals	100.00	

圖4.14 900°C 網格狀結構試片區域二(上)、區域三(下)非晶質層EDX

結果

首先觀察穿透式電子顯微鏡影像，不論有無使用網格狀結構，此次觀察到的介面非晶質層厚度相當的薄。未使用網格狀結構的試片則大部分呈現完美接合的狀態，使用網格狀結構的試片則觀察到完美接合、薄的以及扁平狀的明亮區域。然而總結來說即使兩試片介面不相同，但就厚度來說相差不大，前一節的推論中提到外在的因素，在此組試片中並沒有如想像中的造成非晶質層厚度的增加，或許可因此推論800度試片的介面型態形成來自於內部的不明原因。

若觀察試片個別的介面型態，未使用網格狀結構的試片與網格狀結構試片的介面明亮區域晶格影像大多相當清楚，因此並不能稱之為非晶質層。未使用網格狀結構的試片介面與網格狀結構試片區域一的情況或許就像上一節中500度試片的推論一樣，只是表面原子鍵結時的轉向，由圖4.13的EDX結果可以得到佐證，區域內部氧的含量相當低，大部分為矽與砷化鎵的訊號。另外，區域二就厚度相較之下似乎又太厚了一些，而且分佈也均勻許多，加以900度如此高溫的退火條件，可以推論原本殘留在表面的氧與砷化鎵或是矽產生了鍵結，出現了規則的排列，推論也可經由圖4.14的EDX結果說明，元素含量結果與前兩種介面完全不同，氧的含量最多，其次才是矽與砷化鎵，證明了推論的結果。然而由區域三的穿透式電子顯微鏡影像以及EDX結果可知道介面其實是有非晶質層的存在，但靠近兩側都是具有規則排列

的結構，這也是個間接的證據。不過值得注意的是區域三非晶質區域內部砷化鎵的含量相當的少，由以往的文獻中^[22]提到，矽與三五族材料接合時並無三五族氧化物的出現，介面氧化層來源幾乎都是矽氧化物。再回頭觀察區域三的情況，若比較較薄的氧化層兩端可以發現，晶格影像在自氧化層到砷化鎵端有不連續的狀況出現，可能意味著結構轉變的情況發生，才會藉由差排調節變化的晶格常數，或許能當作此推論的佐證。

4.2.3 氧對砷化鎵的影響

最早有關氧在半導體材料中的研究是氧在矽晶圓中的影響，氧在矽晶圓中的可以藉由二種方式，第一、氧原子以插入型原子和相鄰的二個矽原子形成 Si_2O ，插入型的鍵結對矽晶圓來說是穩定的且電性不活潑，是矽晶圓當中主要的缺陷形式。第二、氧原子以置換型原子方式存在，藉由插入型原子所引起的空孔捕捉，形成(V-O)缺陷，作為淨受體，氧在砷化鎵中的穩定位置與影響可以從文獻[23]中得知，圖4-15 中”Td”代表晶格四面體的位置、”H”代表六方體的插入型位置、”BC”代表砷原子與鎵原子互相鍵結的中心位置、”C”代表四面體位置，”Td(III)”代表與鄰近三個砷化鎵原子組成的菱形體中心位置、”M”的位置在C(As)和C(As)中間，M不是位於(110)平面。

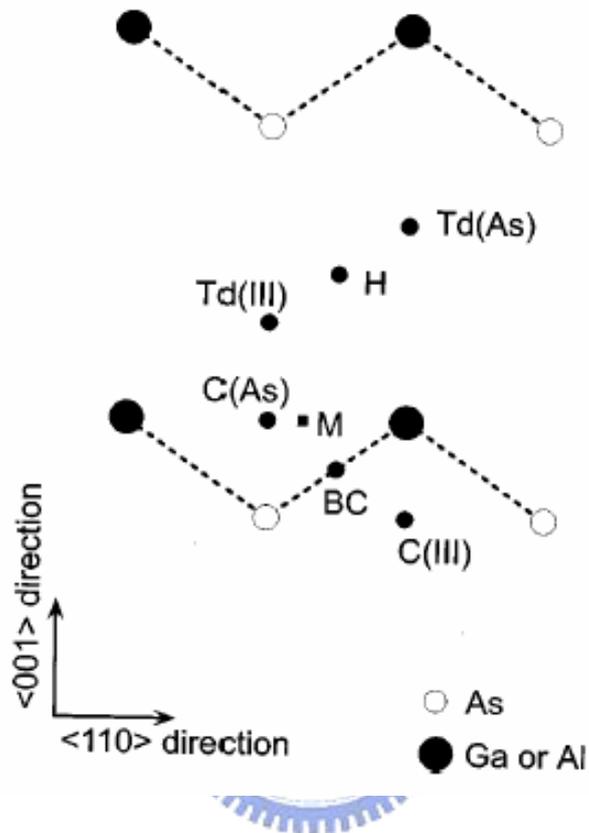


圖 4-15 在砷化鎵中的移動位置，中” Td” 代表晶格四面體的位置、” H” 代表六方體的插入型位置、” BC” 代表砷原子與鎵原子互相鍵結的中心位置、” C” 代表四面體位置，” Td(III)” 代表與鄰近三個砷化鎵原子所組成的菱形體中心位置、” M” 的位置在 C(As)和 C(As)中間，M 不是位於(110)平面

為了求得最穩定的位置，也需要把 Fermi-level effect 列入考慮。結果顯示氧原子在沒有摻雜其他原子的狀況下，可以形成二種穩定的結構:Ga-O-Ga 和 Ga-O-As。文獻中提到，當砷化鎵晶圓為 N-type 時氧在” Ga-O-Ga” 結構中的最穩定位置為 Td(Ga)，並且在砷化鎵的能階中形成一個 deep level，這也說明了 Ga-O-Ga 在 N 型砷化鎵內有捕獲電子的能力。而 Ga-O-As 在電中性的條件下較為穩定，所以在 N 型砷化鎵中不能穩定的存在，也代表了 Ga-O-As 不會捉住砷化鎵內部的電子，在 P 型砷化鎵中只有一種穩定的位置 BC，顯示出 Ga-O-As 在砷化鎵中捕獲電洞的能力很弱，這結果說明了氧在砷化鎵中有二種結構(Ga-O-Ga 和 Ga-O-As)，在 N 型砷化鎵中只有 Ga-O-Ga 能穩定存在，由於捕捉電子的能力，因此對電性有相當大的影響，而在 P 型砷化鎵中，只有 Ga-O-As 穩定存在，並不會對電洞有相當大的影響。

根據前人的實驗^[24]，在N型或是P型砷化鎵互相接合試片的介面非晶質層皆隨著退火溫度上升而變薄，導因則是介面處的氧會一面聚集一面向砷化鎵塊材內部擴散。而P型擴散的速度又較N型來得快，瞭解氧在砷化鎵的擴散情況之後，再回到砷化鎵與矽接合的這個系統，試片在拍攝TEM照片的時候，非晶質層成份都經過EDX分析，而結果就如同圖4.14中退火900度的試片一樣，可以觀察到此層大部分由氧所組成。然而觀察其他成份可以發現，矽的訊號都大於砷與鎵的訊號，另

外，砷比起鎂更容易揮發，因此在歷經高溫退火之後揮發的情況更加明顯，也因此所探測到的砷訊號往往低於鎂的訊號。然而實驗結果就如同前述文獻[22]中所觀察到的，非晶質層中大多為矽的氧化物，根據以往實驗的結果以及上述氧擴散的理論，可以了解為何砷與鎂的氧化物較矽的氧化物少，高溫退火過程中氧會不斷擴散進入砷化鎂塊材中而不會與之形成氧化物。此外，矽氧化物比起砷與鎂氧化物較穩定，雖然其結構可能很鬆散但卻是個穩定的相，因此在介面處才會存在大部分的矽氧化物。

由於砷化鎂與矽接合許多變數的影響未明，因此以下將作假設進行論述。首先假設試片厚度對於接合介面型態的影響不大，那我們可將此組試片與上一節中的500度與800度試片視為同一系統，將可發現非晶質層厚度的變化自800至900度有急劇的變化，因此推斷這段溫度之內發生了如上節所說之擴散現象。原本相當厚的氧化層在900度如此的高溫之下快速的擴散，部份擴散深入塊材內部，部份則聚集在一起形成扁平狀，另外也有可能只是擴散得比較慢，厚度較周圍來的厚而已。然而已經與砷化鎂或矽鍵結的氧依舊被困在介面無法擴散出表面，最後留在了介面處形成規則性的結構，觀察到的介面型態也由上述的機制而形成。

4.2.4 親水與斥水性砷化鎵表面對接合介面影響

清洗過程中是否浸泡氟化氫溶液是製作親水或斥水性表面的關鍵。在此試作一片斥水矽/親水砷化接合，並觀察微觀結構，圖4.8則為此試片穿透式電子顯微鏡圖，圖4.9則為EDX結果。如果比較圖4.1及4.8可以發現非晶質層的厚度是差不多的，大約都是150nm左右，而由EDX結果可看到非晶質層大部分為氧與矽，另外有少部份砷與鎵的訊號，試片製作過程的最後一個步驟是經由離子減薄製作薄區，由銅的訊號可判斷出離子減薄時打出的原子再度覆蓋表面的程度，因此也不排除砷與鎵的訊號由此而來，也可能是經由高溫擴散進入此區而被偵測到，但並不影響非晶質層大部分為氧與矽的結論，結果與前一節的觀察結論相配合，也可以此當作氧化層多為矽化物的佐證。除此之外，主要觀察的重點為親水性或斥水性表面砷化鎵是否對接合介面產生影響，如此看來厚度是差不多的，即使使用親水性表面砷化鎵，由EDX偵測出的砷與鎵含量依然相當的少，或許可推論出砷化鎵與氧化層的產生關係並不密切。若由理論上推測，由前人的結論推測，砷與鎵的氧化物並不是很穩定的結構，矽的氧化物卻是自然中相當常見的穩定結構，或許在高溫退火過程中反應趨向形成矽氧化物以降低能量，可能是此現象的形成原因。

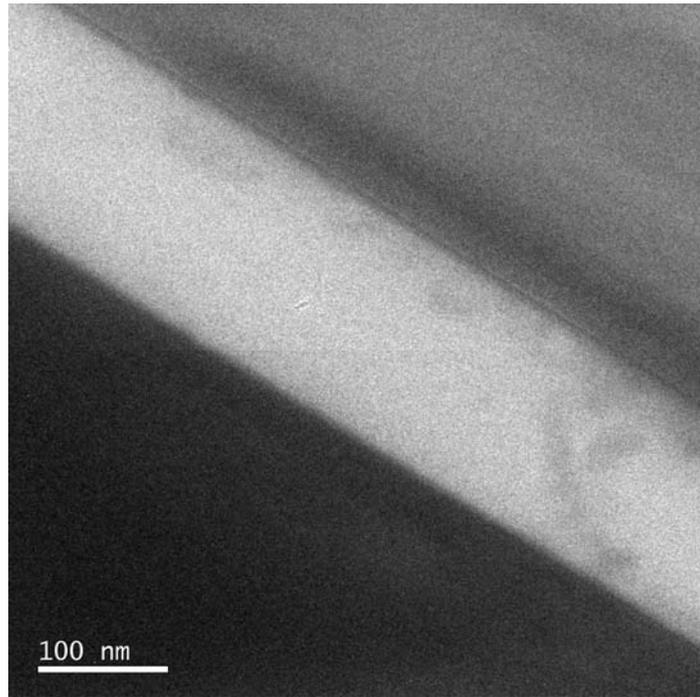


圖4.16 800°C 斥水性矽/親水性砷化鎵接合介面型態圖

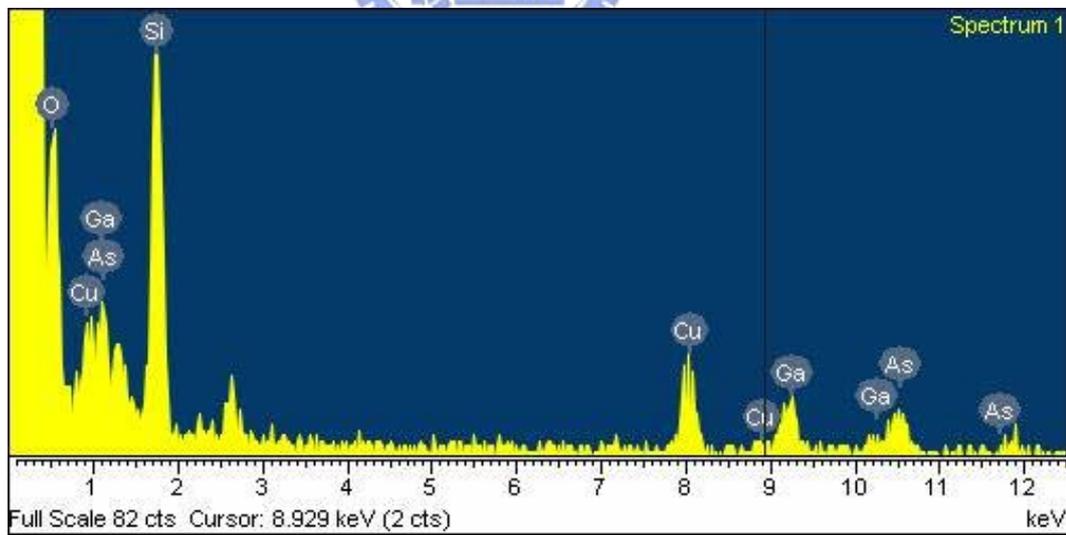


圖4.17 800°C 斥水性矽/親水性砷化鎵接合非晶質層EDX結果

4.3 電性量測分析

電性量測用試片與之前相同，為P型砷化鎵與P型矽接合，但此次製作兩組試片，分別使用厚度 $500\ \mu\text{m}$ 與 $300\ \mu\text{m}$ 的矽晶圓，表面同樣利用精密鑽石切割機製作出 $300\ \mu\text{m}\times 300\ \mu\text{m}$ 的網格狀結構，但溝槽深度不同，前者深度約 $300\ \mu\text{m}$ 而後者則約 $100\ \mu\text{m}$ ，製作方式則如第三節中所述。量測機台為KETHLEY 4200，量測時砷化鎵端接地，偏壓來源全部加在矽這端，量測結果如下：

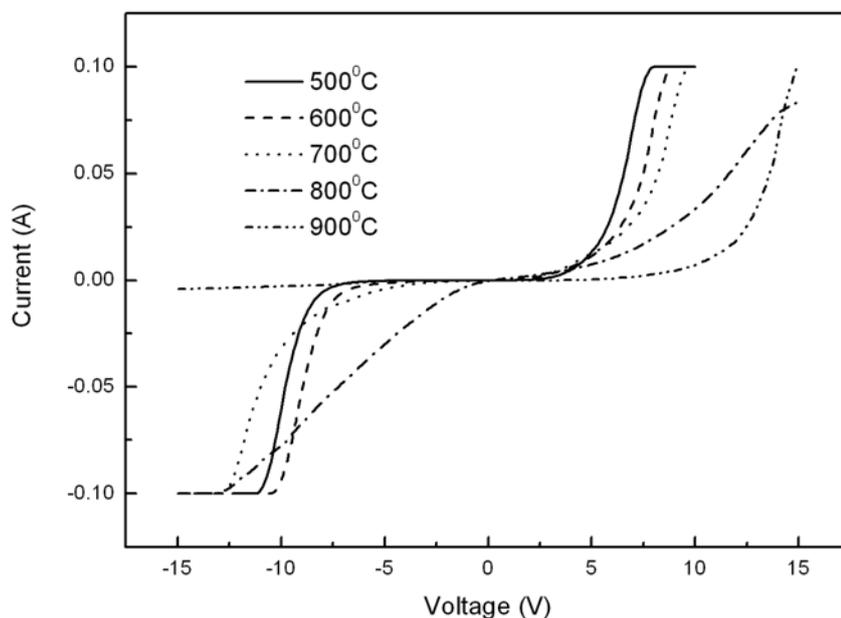


圖4.18 $300\ \mu\text{m}$ 矽與砷化鎵接合電性圖

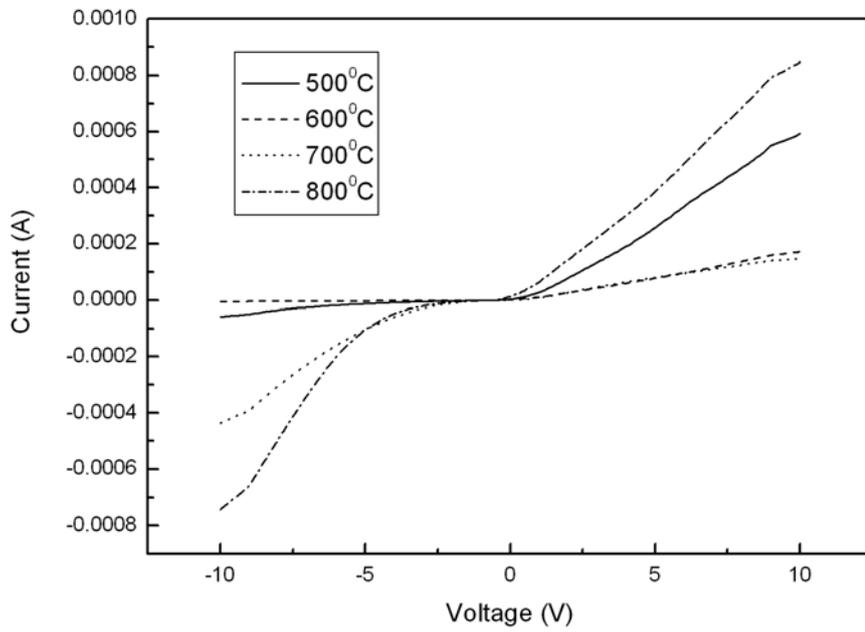


圖4.19 500 μm矽與砷化鎵接合電性圖

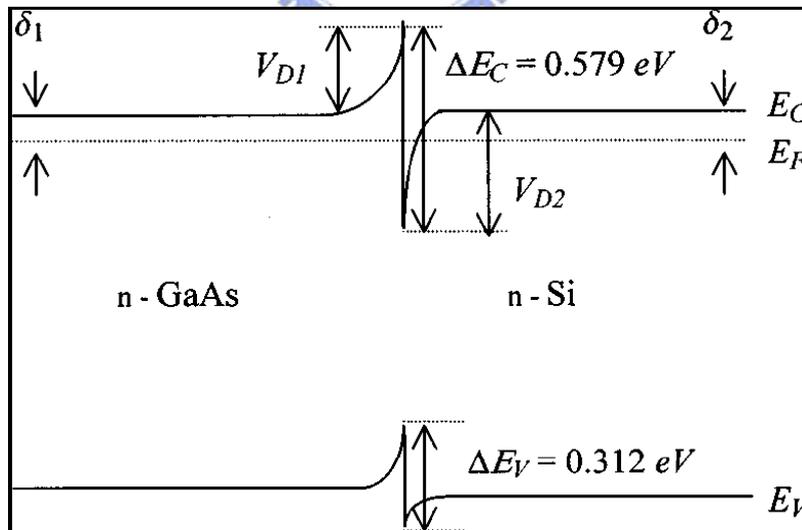


圖4.20 n型砷化鎵與n型矽接合能帶圖[25]

先單就觀察電性量測結果，負偏壓部份代表砷化鎵為正矽為負，正偏壓部份則反之。而圖4.19能帶圖為n型砷化鎵與矽的能帶圖，若為P型相接合能帶圖大致與之相同^[25]，主要載子則為電洞，因此施加偏壓時觀察重點在於價電帶(Valence Band)。砷化鎵端施加正偏壓時，電洞受電場驅動流向矽，若矽施加正偏壓則電洞由矽流向砷化鎵，但兩種情況下載子流動時所遇到的能障是不相同的，由砷化鎵流向矽所遇到的能障將大於矽流向砷化鎵的能障，因此從兩組電性圖上都可以發現這個現象，負偏壓的部份代表電洞由砷化鎵流向矽，與正偏壓的部份相比的確較不易導通。

接著觀察退火溫度對於電性的影響，在兩試片的負偏壓部份都出現相同的現象，除去900度，退火溫度由500度增加到800度使得砷化鎵流向矽有越來越容易導通的趨勢，但是正偏壓的部份沒有太大的改變。接著兩試片有各自不同的現象，以下將分別討論之，首先觀察圖4.18，負偏壓的部份電阻隨著退火溫度上升而變大，正偏壓的部份則在500度至800度區間當中有相同的現象，900度依舊呈現與其他曲線完全不同的特性。然而在圖4.19負偏壓部份的電阻則與4.18相反，退火溫度越高電阻則越小，正偏壓的部份則在500至700度之間發現電阻變大的現象，但於800度時又再度降低，呈現比較不規則的情況，對於電性研究還有許多疑點必須釐清。

五、結論

實驗初期為了使接合成功而做了許多嘗試，最後以改變試片幾何條件這個方法最為有效。網格狀結構搭配厚度較薄的試片將可使接合成功退火溫度提高至900度，在避免熱應力方面有相當的效用。

介面型態的觀察方面，分為幾個部份討論，首先比較退火溫度的影響：

一、退火500度試片中間接合區域雖然有部份非晶質層但也出現許多完美接合的部份，推測由表面原子鍵結時晶格轉向以及試片表面磊晶時的原子級不平坦表面所造成

二、退火800度試片出現約150nm厚的非晶質層，氧並未如預期擴散進入塊材，反而由於其他外在或是內在因素使得厚度增加

第二部份則比較試片幾何型態帶來的差異：

三、比較有無使用網格狀結構900度退火兩小時的試片，兩者介面並無太大差別

四、介面大略可以分成三種型態，第一種為完美接合區域，形成情況就如同500度試片一樣，而第二種介面則出現較厚的明亮區域，推測有可能是在900度高溫之下，介面的氧與碲化鎵與矽鍵結所造成的規則結構，第三種介面則為更厚的扁平狀非晶質區域，有可能是介面的氧聚集，也可能是原本很厚的氧化層來不及擴散進入塊材所造成

最後則比較親水性砷化鎵與斥水性砷化鎵介面是否對介面造成影響：

- 五、比較試片組退火條件為800度兩小時，結果顯示介面氧化層厚度並沒有太大改變，並且由EDX分析可知，即使使用親水性砷化鎵與斥水性矽接合，介面氧化層的成份組成大部分依然為氧與矽，與文獻中提出的現象觀察相符合

電性量測方面，使用不同幾何條件的試片組作為研究，由一直接面的特性可以瞭解電性圖中負偏壓的部份代表電洞由砷化鎵流矽，也得知電洞流動方向不同所遇到的能障也會不同，結論如下：

- 六、兩試片負偏壓部份出現相同的現象，除去900度，退火溫度由500度增加到800度砷化鎵流向矽有越來越容易導通的趨勢
- 七、300 μm -thick-Si試片結果，負偏壓的部份電阻隨著退火溫度上升而變大，正偏壓的部份則在500度至800度區間當中有相同的現象
- 八、500 μm -thick-Si試片結果，正偏壓的部份則在500至700度之間發現電阻變大的現象，但於800度時又再度降低，呈現比較不規則的情況

六、未來工作

網格狀結構雖然使試片可以減少熱應力的影響使試片經歷高溫退火後成功接合，但是卻使製作穿透式電子顯微鏡試片變得更為困難，另外加以砷化鎵與矽在離子減薄時離子蝕刻速率不同，更使的試片難度大大的提高，造成實驗數據取得不易。未來除了將數據補齊之外，還可尋找其他方式製作，或是使製作難度降低。

介面研究方面，最重要的是釐清介面氧的來源。由於非晶質層的厚度已經超過原生氧化層的厚度太多，因此必定有其他補充氧的管道。另外，500到800以及800到900中間經歷的介面變化機制不明，也是未來介面研究時重要的課題。

電性研究方面必須先釐清P型砷化鎵與P型矽接合能帶關係，之後瞭解偏壓對能帶與載子傳輸的影響，最後就介面型態與電性圖以理論作連結，完整解釋所有的實驗數據。

參考文獻

1. F. A. Kish, F. M. Steranka, D. C. DeFever, D. A. Vanderwater, K. G. Park, C. P. Kuo, T. D. Osentowski, M. J. Peanasky, J. G. Yu, R. M. Fletcher, D. A. Steigerwald, M. G. Craford, V. M. Robbins, Appl. Phys. Lett. Vpl.64 pp.2839-2841, May 1994
2. G. E. Hofler, D. A. Vandereater, D. C. DeFever, F. A. Kish, M. D. Camras, F. M. Steranka, and I. H. Tan, Appl. Phys. Lett. 69, 803(1996)
3. J Jasinsiki, Z. Liliental-Weber, S. Estrada, and E. Hu, Mater. Res. Soc. Symp. Proc. 722, K7.15 (2002)
4. J Jasinsiki, Z. Liliental-Weber, S. Estrada, and E. Hu, Mater., Appl. Phys. Lett. 81, 3152(2002)
5. S. Estrada, H. Xing, A. Stonsa, A. Huntigton, U. Mishra, S. DenBaars, L. Coldren and E. Hu, Appl. Phys. Lett. 82, 820(2003)
6. H. C. Lin, K. L. Chang, K. C. Hsieh, K. Y. Cheng, and W. H. Wang, J. Appl. Phys. 92, 4132(2002)
7. A. E. Romanov, W. Pompe, S. Mathis, G. E. Belts, and J. S. Speckj. J. Appl. Phys. 85, 182(1999)
8. J. dela Figuera, K. Pohl, O. Rodriguez dela Fuente, A. K. Schmid, N. C. bartelt, C. B. Carter and R. Q. Hwang, Phys. Rev. Lett. 86, 3819(2001)
9. E. Koppensteiner, A. Schuh, G. Bauer, V. Holy, G. P. Watson and E. A. Fitzgerald, J. Phys. D: Appl. Phys. 28(1995)
10. [Http://dictionary.zdnet.com/definition/flip+chip.html](http://dictionary.zdnet.com/definition/flip+chip.html)
11. G. Roelkens, J. Van Campenhout, J. Brouckaert, D. Van Thourhout, R. Baets, P. Rojo Romeo, P. Regreny, A. Kazmierczak, C. Seassal, X. Letartre, G. Hollinger, J.M. Fedeli, L. Di Cioccio, and C. Lagae-Blanchard, materials today, JULY-AUGUST 2007, VOLUME 10, NUMBER 7-8

12. W. D. Kingery, H. K. Bowen, D. R. Uhlmann, Introduction to ceramics, John Wiley & Sons. Inc., 1976.
13. 李天賜、林澤勝、彭成鑑、呂冠良、潘信宏 工業材料雜誌 170
14. M Shimbo, K. furukawa, k. Gukuda, and K. Tanzawa, J. Appl. Phys. 60, 2987(1986)
15. Q.-Y Tong, W. J. Kim, T.-H. Lee, and U. Gosele, Electrochemical and Solid-State Letters, 1, 52(1998)
16. Q. Y. Tong, E. Schmidt, and U. Gösele, “Hydrophobic silicon wafer bonding” , Appl. Phys. Lett., 64, pp. 625-627, January 1994.
17. I. V. Antonova, O. V. Naumova, V.P. Popov and J. Stano, V. A. Skuratov, J. Appl. Phys. 93 ,426(2003)
18. G. N. Yushin and Z. Sitar , Appl. Phys. Lett. 84, 3993(2004)
19. T. Suni, K. Henttinen, I. Suni, and J. Mäkinen, “Effects of Plasma Activation on Hydrophilic Bonding of Si and SiO₂” , J. Electrochem. Soc., 149 , pp. G348-G351, June 2002.
20. Frank Shi, Kuo-Lih Chang, John Epple, Chao-Feng Xu, K. Y. Cheng, and K. C. Hsieh, J. Appl. Phys. 92, 7544(2002)
21. S.F Fang, Adomi, S Iyer, H. Morkoc, and H. Zabel, C. Choi and N. Otsuka , J. Appl. Phys. 68(7), 1 (1990)
22. J. Arokiaraj *, S. Tripathy, S. Vicknesh, S.J. Chua, Applied Surface Science 253 (2006) 1243 - 1246
23. Akihito Taguchi and Hiroyuki Kageshima, PHYSICAL REVIEW B, v60 p5383, 1999
24. 陳一凡 P型砷化鎵晶圓接合電性與界面形態之研究 交大材料碩士論文
- 25 Y. C. Zhou, Z. H. Zhu, D. Crouse, and Y. H. Lo, APPLIED PHYSICS LETTERS VOLUME 73, NUMBER 16(1998)