

國立交通大學

材料科學與工程所

碩士論文

量測厚膜銅/鎳與銅金屬墊層的共晶錫鉛接點之電遷
移活化能

Measurement of electromigration activation energy of eutectic SnPb

flip-chip solder joints with Cu/Ni and Cu thick-film

Under-bump-metallization

研究生：江宗憲

指導教授：陳智 教授

中華民國九十七年六月

量測厚膜銅/鎳與銅金屬墊層的共晶錫鉛接點之電遷移活化能
Measurement of electromigration activation energy of eutectic SnPb flip-chip
solder joints with Cu/Ni and Cu thick-film Under-bump-metallization

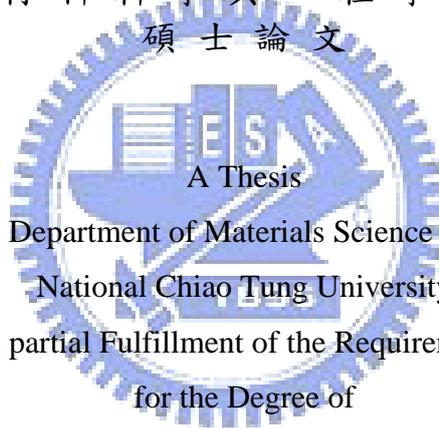
研究生：江宗憲

Student : Tsung-Hsien Chiang

指導教授：陳智

Advisor : Chih Chen

國立交通大學
材料科學與工程學系
碩士論文



A Thesis
Submitted to Department of Materials Science and Engineering
National Chiao Tung University
in partial Fulfillment of the Requirements
for the Degree of
Master
in

Materials Science and Engineering

June 2008

Hsinchu, Taiwan, Republic of China

中華民國九十七年六月

量測厚膜銅/鎳與銅金屬墊層的共晶錫鉛接點之電遷移活化能

學生：江宗憲

指導教授：陳智

國立交通大學材料科學與工程學系（研究所）碩士班

摘 要

在元件無可避免的輕、薄、短、小化後，電遷移對於元件可靠度的影響已經是非常嚴重的議題，因此元件壽命變的難以估計，準確的計算活化能值就顯得其重要性。本研究設計並製造凱文結構來研究銅鎳墊層與銅墊層於共晶錫鉛銲錫接著下，其電遷移活化能的大小，在量測上，利用凱文結構來觀測銲錫凸塊在電遷移下電阻變化情形，並定義電遷移破壞準當其阻值上升至初始的 1.2 倍。然而大部分的研究都定義當整個迴路開路時，為其破壞標準。測試條件為分別在 140°C、150°C、160°C 的加熱盤上施以 0.9 安培，不同金屬墊層所造成的破壞機制將各別被討論，同時在銲錫凸塊中因焦耳熱效應所造成的溫升，將利用凱文結構與鋁導線電阻溫度係數來量測，此方式提供了一個比較好且方便的方法來探討銲錫凸塊電遷移測試下的焦耳熱效應。銅鎳與銅墊層在共晶錫鉛銲錫接著下，其量測到的電遷移活化能分別為 1.52 與 0.84 電子伏特。

Measurement of electromigration activation energy of eutectic SnPb flip-chip solder joints with Cu/Ni and Cu thick-film Under-Bump-Metallization

Student : Tsung-Hsien Chiang

Advisor : Dr. Chih Chen

Department of Materials Science and Engineering

National Chiao Tung University

Abstract

Activation energy of electromigration is investigated in eutectic SnPb flip-chip solder joints with thick under-bump-metallizations (UBMs) of 5- μm Cu/3- μm Ni and 5- μm Cu. We fabricate the Kelvin probes to monitor the bump resistance during the current stressing, and define the electromigration failure as the bump resistance increase reaches 20% of its initial value. Most of the previous studies defined the failure of the electromigration when the stressing circuit was open. The current stressings were done on a hotplate with temperatures at 160°C, 150°C, and 140°C, and the applied current was 0.9 A. The failure mechanisms of different UBM structures are examined. The joule heating of the solder joints during electromigration test was measured by using Kelvin probes and aluminum Temperature coefficient resistivity effect. This approach provides a better way of studying joule heating due to electromigration test in flip chip solder joints. The activation energy was measured to be 1.52 and 0.84 eV for the eutectic SnPb solder joints with the Cu/Ni and Cu UBMs, respectively.

誌 謝

首先我要感謝我的指導教授 陳智博士，回憶起當初找陳教授當指導教授時，老師跟我說的一句話”我們實驗室很歡迎來自不同背景的學生，因為看事情的角度會不一樣”，這一句話穩定了當我選擇從機械背景進入材料領域以來所有的不安感，這兩年來在老師的指導下，使我在學問上獲益匪淺，而老師於研究上的嚴謹，以及做人處事的態度對我更是影響深刻，無形中，感染自己也要成為同樣的人，做任何事都抱持著對的態度以應對，在此我要對陳智老師至上我最高的謝意。在學生生涯的最後階段，感謝 高振宏教授、 陳信文教授、 謝宗雍教授以及日月光副理 賴逸少博士撥空參與我的口試並給予論文上的指導及協助，使本論文能更加完整，並且點醒我，不管做任何研究或事情，即使忙的再怎麼焦頭爛耳時，也不能忘記所做的事的本質與價值所在。

我很慶幸的進到 C C lab 而認識了大家，承蒙大家的照顧而使我更加的成長茁壯:沒有大包學長帶著我從零做起，不厭其煩的教導我實驗的方法以及模擬的技巧；沒有小芸學姊 SEM 上的大力協助，並且成為我研究上的不可或缺的諮詢對象；沒有翔耀學長在 IR 量測上的鼎力相助，實驗無法得以順利進行，沒有你們此論文無法完成，真心的謝謝你們。而與我同甘共苦的旻峰與明慧，謝謝你們，苦悶時，可以互吐口水，互相打氣。另外我還要感謝帶給我許多歡樂的小山、健民、誠風以及宗寬學長，大家聚在一起嘴炮與搞笑，我不會忘記。隱藏人物聖翔學長更不可以忘記你，帶領我融入實驗室，你是實驗室的大家長，凝聚大家的向心力，所以我們才會感情那麼好。最後，祝福實驗室的大家，不管是學弟妹(QQ、龍哥…)、學長姊們(程昶、珮君、永煌…)，希望你們未來都能一切順利。

在這論文的終點，我要將此獻給我的媽媽、奶奶以及姐姐跟女朋友

kiwi，你們是我背後著實的原動力，謝謝你們無私的付出，造就了我個人的小成就，接下來，我會更加的努力來回報你們的付出，並讓我成為你們未來的支柱吧！！



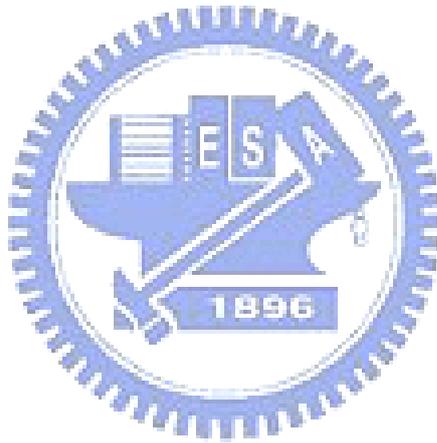
摘要.....	I
Abstract.....	II
誌謝.....	III
目錄.....	V
表目錄.....	VII
圖目錄.....	VIII
第一章 緒論.....	1
1-1 電子封裝簡介與研究動機.....	1
第二章 文獻回顧.....	8
2-1 電遷移理論.....	8
2-2 鉛錫凸塊的電遷移行為.....	10
2-2.1 錫與鉛在電遷移下的擴散行為.....	12
2-2.2 電流集中效應.....	13
2-2.3 焦耳熱效應與 TCR 效應.....	13
2-3 電遷移造成鉛錫凸塊破壞的機制.....	15
2-3.1 電遷移下造成不對稱的 UBM 消耗.....	15
2-3.2 電遷移下造成孔洞的生成.....	15
2-4 減緩電遷移現象的應變與討論.....	16
2-4.1 UBM 種類的變換.....	16
2-4.2 UBM 厚度的改變.....	17
2-5 平均破壞時間.....	17
2-6 活化能的量測.....	18
第三章 試片結構與實驗方法及步驟.....	29
3-1 試片製備.....	29
3-2 實驗方法與步驟.....	30
3-2.1 電遷移的加速測試.....	30
3-2.2 以凱文結構各別量測鉛錫凸塊與鋁導線電阻.....	30
3-2.3 以鋁導線的 TCR effect 校正鉛錫球的溫度.....	31
3-2.4 試片破壞模式的觀察.....	32
3-3 模擬鉛錫凸塊內部電流密度分佈.....	32
第四章 結果與討論.....	37
4-1 模擬鉛錫凸塊電流密度分佈.....	37
4-2 破壞模式分析.....	39
4-2.1 Cu/Ni 金屬墊層破壞模式.....	39
4-2.2 Cu 墊層的破壞模式.....	44
4-3 鉛錫凸塊溫度的校正.....	47
4-4 活化能的量測.....	50
第五章 結論.....	66

第六章 未來工作	67
參考文獻	68



表目錄

表 4-1. TCR 校正後，Cu/Ni 與 Cu 墊層鉛錫凸塊溫升表.....	64
表 4-2. 銅鍍(a)與銅墊層(b)鉛錫凸塊溫度與破壞時間整理.....	65



圖目錄

圖 1-1 封裝層級示意圖	5
圖 1-2 封裝技術的發整與趨勢	6
圖 1-3 C4 製程流程圖	6
圖 1-4 Kelvin structure 在半導體電性量測示意圖	7
圖 2-1 電遷移在鋁線上的效應。[5]	20
圖 2-2 鋁原子受靜電力與電子風力之晶格位能變化示意圖。	20
圖 2-3 利用 Arrhenius 關係式 $D = D^0 e^{-\frac{Q}{RT}}$ 作圖。[9]	21
圖 2-4 (a)為試片示意圖(b)為 V 形溝槽橫截面示意圖。[10]	21
圖 2-5 (a)於施加電流密度 $2.8 \times 10^4 \text{ A/cm}^2$ ，經過 8 天後觀察到陽極巨大隆起，且 Pb 於陽極形成帶狀分佈。(b)通電 8 天後，將表面拋去 $10\mu\text{m}$ 後，利用 SEM 觀察發現陰極存在大孔洞。(c)常溫下，施加電流密度 $5.7 \times 10^4 \text{ A/cm}^2$ ，經過 12 天後的影像。[10]	22
圖 2-6 有限元素分析鋅錫內部電流密度分布示意圖。[11]	23
圖 2-7 (a)模擬結果提出在鋁導線進入鋅錫交界有熱點存在(b)以紅外線顯像儀量測因焦耳熱效應產生溫升，並驗證熱點存在。[13]	24
圖 2-8 銅墊層快速反應示意圖。[16]	25
圖 2-9 (a)-(d) 孔洞生成與成長在 125°C 施加電流密度 $2.25 \times 10^4 \text{ A/cm}^2$ 之連續過程。(d) 電遷移下，鋅錫凸塊相對電位與時間關係圖。[11]	26
圖 2-10 (a) 鬆餅狀孔洞生成於 IMC 與鋅錫球界面(b) 模擬孔洞生成之數學模型。[17]	27
圖 2-11 (a) $5 \mu\text{m}$ 厚銅墊層施加 $2.25 \times 10^4 \text{ A/cm}^2$ 的破壞情形。(b) $10 \mu\text{m}$ 厚銅墊層施加 $3 \times 10^4 \text{ A/cm}^2$ 於 100°C ，100 小時後其破壞情形。(c) $50 \mu\text{m}$ 厚銅墊層施加 $6.75 \times 10^4 \text{ A/cm}^2$ 於 100°C ，100 小時後其破壞情形。[19]	28
圖 3-1 銅鎳金屬墊層鋅錫凸塊結構圖	34
圖 3-2 銅金屬墊層鋅錫凸塊結構圖	34
圖 3-3 凱文結構俯視圖	35
圖 3-4 凱文結構剖面側視圖	35
圖 3-5 鋅錫電阻組曲線圖	36
圖 3-6 鋁導線電阻與溫度關係式	36
圖 4-1 銅鎳與銅金屬墊層鋅錫凸塊 UBM 附近電流密度分佈	52
圖 4-2 銅鎳金屬墊層鋅錫凸塊內部電流密度分佈	52
圖 4-3 Cu/Ni 金屬墊層鋅錫凸塊製備後未經測試的試片結構與相分佈	53
圖 4-4 在 140°C 下通 0.9A 經過 2282 小時，電子流由左上到左下	53
圖 4-5 在 140°C 下通 0.9A 經過 662 小時操作，電子流由左上到左下	54
圖 4-6 在 160°C 下通 0.9A 經過 334 小時操作，電子流由左上到左下	54
圖 4-7 為圖 4-6 局部放大，孔洞生成機制證明，錫原子回填 IMC 介面	55
.....	55

圖 4-8 在 140°C 下通 0.9A 經過 2282 小時，電子流由右下到右上	55
圖 4-9 在 150°C 下通 0.9A 經過 662 小時，電子流由右下到右上	56
圖 4-10 在 160°C 下通 0.9A 經過 334 小時，電子流由右下到右上	56
圖 4-11 為圖 4-9 的局部放大，鎳往外擴散形成孔洞	57
圖 4-12 為圖 4-9 的局部放大，孔洞結構提供錫與銅原子擴散路徑(右側)，當無電鎳層完全反應，錫原子即進入銅墊層生成大量 IMC(左側)	57
圖 4-13 為圖 4-9 的局部放大，基板端銅墊層 IMC 成分組成與 kirkendall voids 的出現	58
圖 4-14 在 140°C 下通 0.9A 經過 126 小時，電子流由左上到左下	58
圖 4-15 為圖 4-14 局部放大，晶片端已剝離的介金屬化合物成分分析	59
圖 4-16 在 150°C 下通 0.9A 經過 71.3 小時，電子流由左上到左下	59
圖 4-17 在 160°C 下通 0.9A 經過 65.6 小時，電子流由左上到左下	60
圖 4-18 在 140°C 下通 0.9A 經過 126 小時，電子流由右下到右上	60
圖 4-19 在 150°C 下通 0.9A 經過 71.3 小時，電子流由右下到右上	61
圖 4-20 在 160°C 下通 0.9A 經過 65.6 小時，電子流由右下到右上	61
圖 4-21 紅外線顯像儀量測鋁導線與鋁墊層上在 100°C 0.9A 平均溫度	62
圖 4-22 IR 量測下對應不同電流，鋁墊層與鋁導線上所產生的溫升	62
圖 4-23 銅與銅鎳墊層鍍錫凸塊的鋁導線電阻對溫度變化圖	63
圖 4-24 在鍍錫溫度校正與否的標準下對銅鎳金屬墊層鍍錫活化能估算的影響	63
圖 4-25 在鍍錫溫度校正與否的標準下對銅金屬墊層鍍錫活化能估算的影響	64



第一章 緒論

1-1 電子封裝簡介與研究動機

自從第一個積體電路被Jack Kilby和Robert Noyce在1958年發明後，積體電路在二十世紀徹底改變人們的生活。由於積體電路的發展至今依然遵循著摩爾定律，即每十八個月電路的複雜度會增加一倍，因此矽晶片上被放進越來越多的電路。當晶片上的電路密度增加時，相對應的晶片上效能和所承載的電流密度也會增加，然而晶片並不能獨立運作，必須藉由I/O系統與元件內的其他晶片互相傳遞訊號與溝通，又因為積體電路晶片和它上面的嵌入式電路系統是很容易脆裂的，必需要封裝來保護和承載晶片，因此若沒有電子封裝保護的積體電路，是沒有應用價值的。

電子封裝主要目的有四：訊號的傳輸；電源的供應；散熱的功能；晶片的保護。封裝技術大抵上可分為三種不同的層級，如圖1-1所示[1]：第一層級是將IC晶片黏著於封裝機板上並完成其中的電路連線與密封保護之製程(Chip to Module)；第二層級是將第一層次封裝完成的元件組合於印刷電路板上的製程(Module to PCB)；第三層級則把數個電路板組合於主機板上(PCB to mother board)。本研究著眼在第一層級的封裝。

在積體電路發展過程中，內導線的連接方式為了迎合電子產品逐漸的微小化、高效能化、與多功能化，各個時期發展出獨特的封裝技術(如圖1-2)，由引腳插入PTH(Pin Through Hole)的連接型態進化到表面黏著技術

SMT(Surface Mounting Technology)。此時，最具代表與發展性的封裝方式為覆晶式(flip-chip)封裝(如圖1-3)，此技術最早來自IBM於1960s所發展的C4(Controlled Collapse Chip Connection)製程[2]，最大的突破點，應用面積陣列(Area Array)的概念，將晶片上的錳墊置於晶片中央，再利用錳墊上形成的金屬凸塊與基板相連，而非以往wire bonding的周列式連接技術(Peripheral Array)，能大幅增加接點數目，由於是利用錫球面朝下之技術，訊號傳輸路徑較短，減少訊號失真，而裸露的矽晶片背提供了良好的散熱路徑與效率，有效解決電子產品微小化、高效能化所帶來的衝擊，如散熱、I/O數的快速增加以及較好的電性效能需求等問題。然而，技術發展過程，必定會衍生新的問題點，隨之所遇到的可靠度問題大致可分為三類，分別為金屬層(under-bump metallization)冶金反應、熱機械應力，最後是電遷移破壞，也是本文的研究主軸，以往只需利用薄膜Al/Ni(V)/Cu即可讓共晶錫鉛凸塊的通電操作下順暢，然而環保意識抬頭，對於覆晶封裝帶來了新的革新。

近年來，隨著對環境保護的重視，以及重金屬元素(鉛)對人體有危害的因素，世界各國對於電子產業的無鉛化已明文立法要求：歐盟於西元2006年7月起實施，「限用有害物質指令」(RoHS)[3]法案，限定了鉛在大部分電子產品的使用；日本[4]提出一個時程，在西元2005之後完全禁止國內電子元件含有鉛元素；美國NIME(national electronic manufacturing initiative)推動

無鉛的組裝計畫，預期在 2004 年達到完全無鉛的目標，這些法案內容大致上如下：在電子產品的製造過程中，不得添加鉛，使得將來數入的電器電子產品，不得含有鉛、鎘、汞、六價鉻與溴化耐燃劑等物質。這些法令的通過，對於覆晶錒錫封裝引入了無鉛錒錫凸塊，在電遷移的影響與金屬層的冶金反應有了新的衝擊，產生許多新的問題點值得去研究，除了環境與人為健康的考量外，無鉛錒錫的使用可以避免含鉛錒錫中的可能含少量的 Pb^{210} 同位素，它會衰退成 Pb^{206} ，而轉變成 Bi 與發射出 α 粒子，這些例子在經過矽元件時，會產生電子電洞對，有可能影響到 MOS 元件的電容，而造成”soft error failure”。

然而，對於業界而言，他們在乎的是如何準確預測一個元件的使用壽命，J. R. Black 於 1969 年提出的生命週期法方程式 mean time to failure (MTTF) 可以用來描述電遷移的行為[5]，其中活化能的高低代表著抗電遷移的能力，也可用來估算元件的生命週期，然而只有一些研究專注在計算活化能，這些研究得到的值卻又不十分準確，因為大多定義當整個迴路達開路的破壞準則，主要因為其量測結構多為雛菊花環結構(Daisy chain)，無法感測到錒錫凸塊因微結構變化產生電阻的微小變化，只能針對整個迴路的電阻變化來觀察，然而導致迴路開路原因並非一定由錒錫凸塊破壞所引起，可能為其他的因素如鋁導線燒掉..等，畢竟錒錫凸塊不一定為整個迴路中最弱的點，錯估了錒錫凸塊的破壞時間，則活化能的估算就不代表

著鉛錫凸塊單純因電遷移造成破壞的能量；另外一點在於無法準確的修正電遷移測試下鉛錫凸塊的溫度，也會造成活化能值估算上的誤差。然而活化能對於元件壽命的估算會有很大的影響，因其處在Black's equation中的自然指數項，即便活化能的估算有一點點的誤差，但對於平均破壞時間的估算卻會有很大的差異可能達到數倍甚至數十倍，活化能也就喪失其重要性。

本研究就是要利用凱文鉛錫結構(Kelvin structures)，如圖1-4所示，研究鉛錫受電遷移影響而產生的破壞。而在過去利用凱文結構在積體電路上做電遷移觀測的相關研究可回溯到70年代，在Al stripe上利用凱文結構做詳細的電性分析，該結構可針對欲量測的指令範圍做電性的觀測，且可避除接點電阻對電性量測的影響。在此我們就是要利用其選擇性量測的優點，量測單一顆鉛錫凸塊因電遷移造成的初期破壞並以此破壞標準的時間來估算其活化能，然而鉛錫凸塊的溫度修正，也是選擇性量測特點的應用，量測鋁導線在電遷移下的電阻變化，利用鋁導線的TCR效應轉換成其溫度來修正，細部過程將於後續進一步介紹。

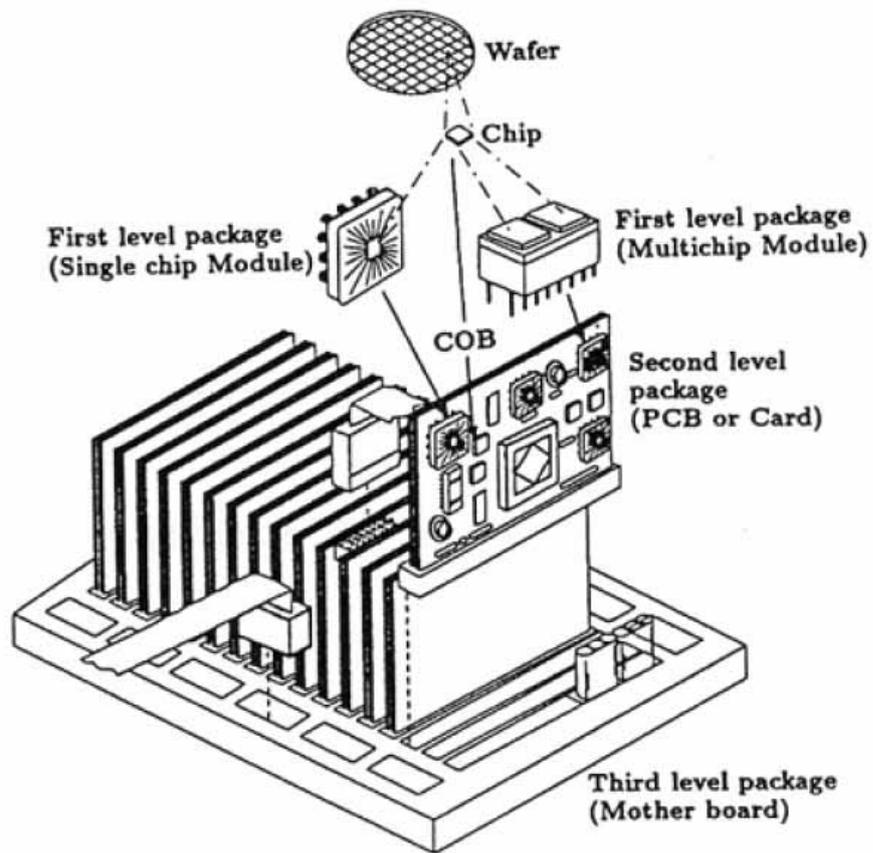


圖 1-1 封裝層級示意圖

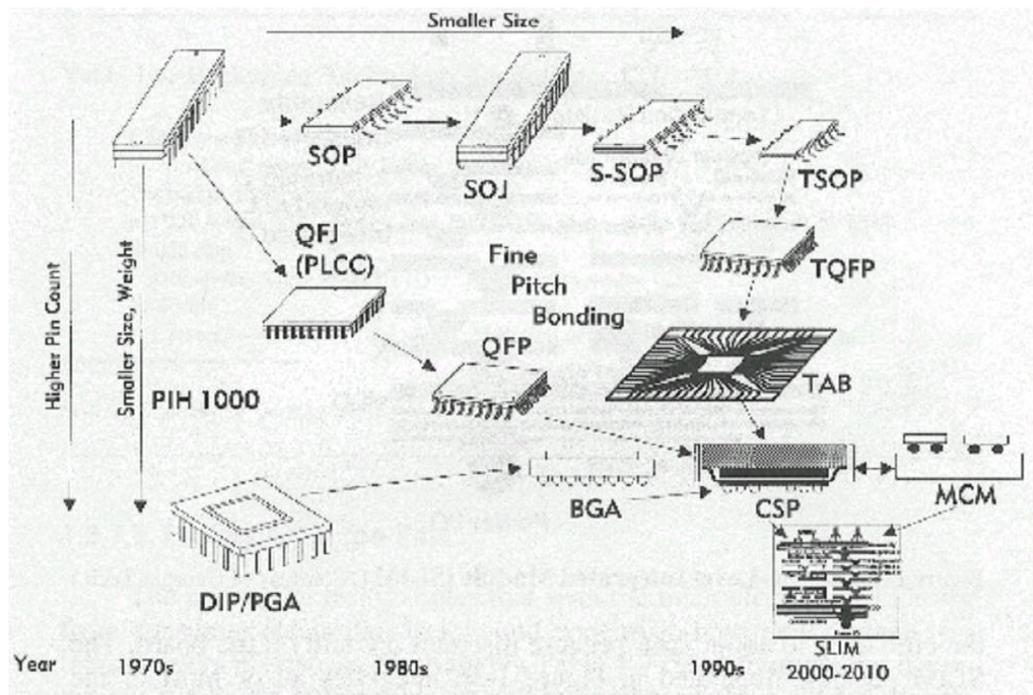


圖 1-2 封裝技術的發整與趨勢

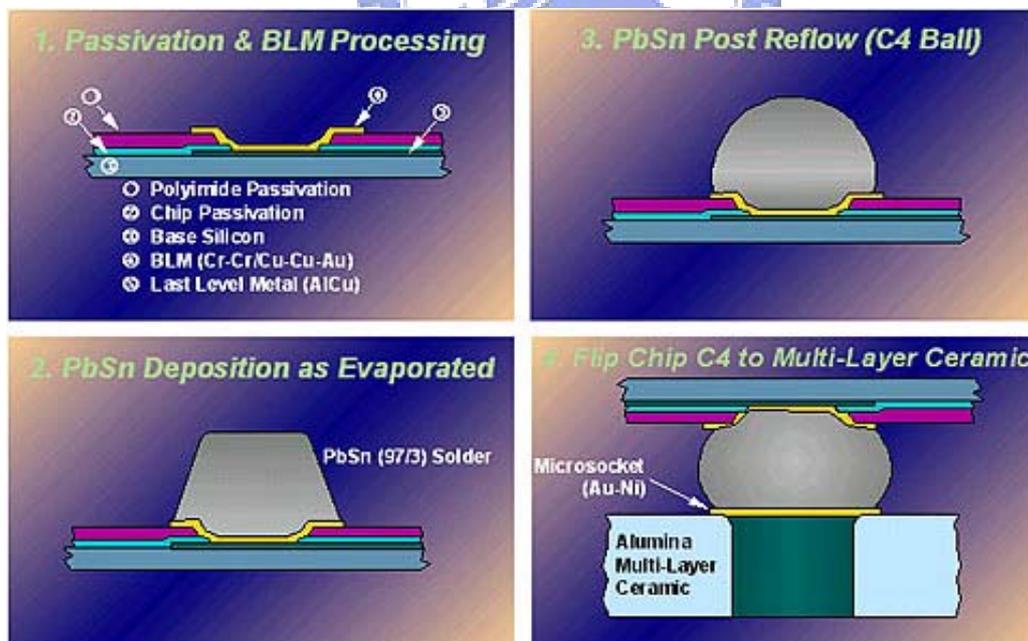


圖 1-3 C4 製程流程圖

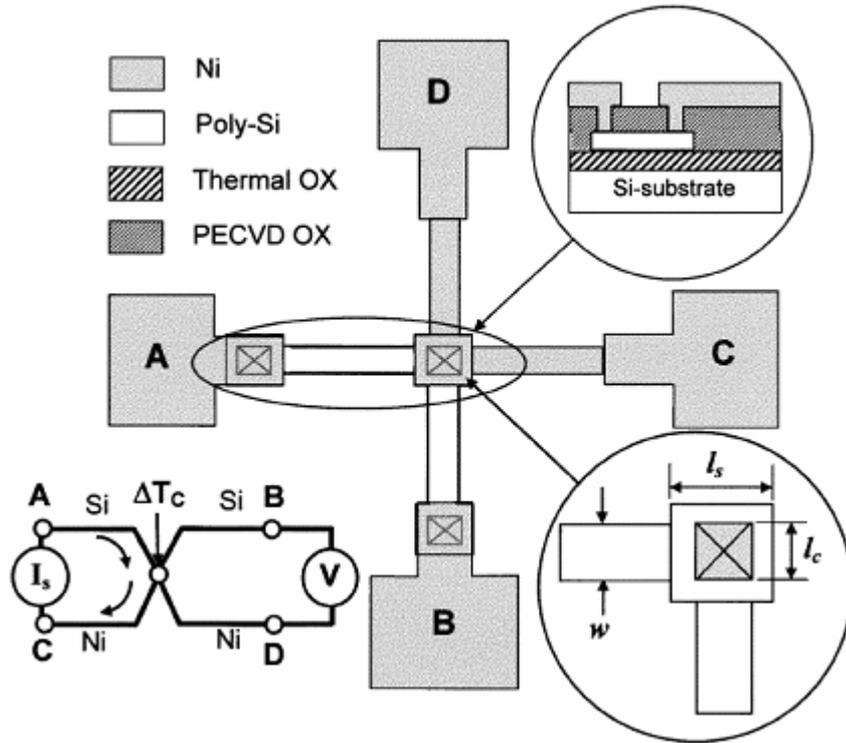


圖 1-4 Kelvin structure 在半導體電性量測示意圖

第二章 文獻回顧

2-1 電遷移理論

電遷移是一種熱電混合效應促使質量的移動，這種質量移動的現象是藉由電場與帶電載子對於離子原子的交互作用，然而對於金屬材料而言，質量傳遞的方向與電子流方向相同，電遷移的現象可以藉由一短的導線在高電流密度下的反應結果來說明。圖 2-1 為鋁導線的電遷移情形，這是一典型的 Blech 結構[6]，電遷移會導致在陽極端出現凸起或隆起物，在陰極端會生成孔洞。

電遷移的驅動力主要是由電子風力與電場靜電力所組成，所謂電子風力是指對於一材料施加電流作用下，電流中的電子不斷的與離子原子碰撞發生動量轉移產生驅動力[7]。所以，電子流對於擴散的原子來說，是扮演著一個牽引力(friction force)的腳色。另一個作用力：電場靜電力，即是單純的離子原子受到電場的作用所產生的驅動力。其中電子風力與電子流方向同向，且與靜電力反向，電子風力的驅動力大於電場靜電力，然而即便具有兩種驅動力，電遷移現象也不一定發生，必須具備有處在位能阱頂端的原子存在，即高溫環境，電遷移才可能發生見圖 2-2，其乃名符其實的熱電混合效應。

接下來從數學的觀點來介紹其驅動力，前面已詳述電遷移的驅動力分為兩部份，分別為電子風力與電場靜電力，兩作用力皆存在固體原子的擴散

行為，而固體裡原子的擴散通量可以寫成如下式:[6]

$$J = -D \frac{\partial C}{\partial X} + \sum_i CM_i F_i \quad (2.1)$$

第一項為化學式能梯度，第二項為外在力場梯度的總和，對於純金屬而言，原子間沒有化學式能梯度的存在，所以第一項為零，然而第二項即是接下來我們要討論的，電子風力與電場靜電力對於原子的交互作用力，將其簡化可以寫成如下式：[6]

$$\sum_i CM_i F_i = F_{el} + F_{wd} \quad (2.2)$$

比較這兩種作用力的大小，我們可以知道電子風力的影響遠大於電場靜電力，所以原子才會被從陰極端推往陽極端，除此之外，電子風力還可以改寫成如下式:[7]

$$F_{wd} = EZ * e \quad (2.3)$$

E表示電場，Z*表示有效價數，Z*是一個參數表示他們受到電遷移的作用，因此有效價數會隨著不同金屬原子而有不同的值。接下來將方程式 2.1 與 2.3 合併：[6]

$$J = CMF_{wd} \quad (2.4)$$

M表示原子的遷移率，C代表原子的濃度。引入 Nernst-Einstein 方程式，電子遷移率改寫成：

$$M = \frac{D}{KT} \quad (2.5)$$

D 表示擴散係數，K 表示波茲曼常數，T 表示絕對溫度。結合方程式(2.3)，(2.4) 和(2.5)，我們可以得到電遷移最後的通量方程式：

$$J_{em} = CMF_{wd} = C \frac{D}{KT} Z^* eE \quad (2.6)$$

2-2 鉍錫凸塊的電遷移行為

C4 製程早在 1960 年左右就由 IBM 所提出，最大的突破點在於晶片上以面積陣列的方式增加 I/O 數目，以應付高效能的電子元件與增加凸塊數目。然而在隨後的 30 年裡，還是以金屬導線的電遷移為主要的研究對象，以 Paul S. Ho 與 Thomas Kwok[8] 等人最具代表性。直到 1990 年的晚期，高性能與高功率化的需求，覆晶封裝的方式開始被廣納採用，其電遷移現象也才開始被討論，這領域以 Tu K. N. 最具代表性。

現今，覆晶封裝已經被廣泛應用在高效能電子產品的封裝，目前鉍錫球的直徑大約是 100 μm ，所承載著約 0.2 A 的電流，在不久的將來，I/O 凸塊數不斷的增加與微小化，以及承載的電流會上升甚至加倍，必須往下個世代 50 μm 發展，屆時電流密度將達 10⁴A/cm²，意味著電遷移將會是個很嚴重的可靠度議題，當電流密度達到這個值，雖然此電流密度比鋁及銅內連接線時代的電流密度低兩個維度，但的鉍錫凸塊的確也會發生電遷移藉且藉由晶格擴散方式，一般的解釋為鉍錫凸塊熔點較低或是擴散速度較快，然而最主要的原因可以從 critical product [9] 來看如下式：

$$j\Delta x = \frac{Y\Delta\varepsilon\Omega}{Z^*e\rho} \quad (2.7)$$

Y 表示為楊氏係數， ρ 表示電阻率， Ω 表示原子體積， Δx 為 0.2% 的彈性應變， Δx 表示為會發生電遷移的臨界長度。利用此方程式可以藉由假設在一已知的臨界長度條件下，反求得此臨界長度發生電遷移行為時，所需要的電流密度值，結果顯示鉍錫凸塊發生電遷移現象所需的電流密度小於鋁與銅內連接線兩個維度，表示不用如鋁銅內連接導線那麼高的電流密度作用下，鉍錫凸塊也會有電遷移現象發生，此也為電遷移會發生在 10^4A/cm^2 的電流密度的主因。



覆晶封裝的電遷移是一個很複雜的問題來自於其複雜的結構，在電流進入鉍錫凸塊介面，電子必須轉 90 度，而且電子的行進面積從導線進入鉍錫凸塊突然增加有 100 倍之多，由於電子流路徑與可通行的截面積的改變，使的此區域的電流聚集的現象很明顯，然而，在電流進入端附近，局部的電流密度比較高，加上電流集中效應的影響，電流密度值比平均電流密度高了將近一個維度，而造成了局部的溫度比較高，加速電遷移的破壞。因此，為什麼覆晶封裝的電遷移議題需要被仔細考慮，因為電流集中效應造成局部電流密度較高，焦耳熱效應造成局部溫度較高，兩效應的加乘，造成此位置的原子電遷移的發生機率，為整個鉍錫凸塊最高的點，並且造成鉍錫凸塊有許多不同的破壞模式如孔洞的生成與成長、不對稱的 UBM 消耗與溶解，將於後續進一步討論。

2-2.1 錫與鉛在電遷移下的擴散行為

D. Gupta 等人[10]研究不同溫度下錫與鉛的擴散現象，此研究係利用 ^{210}Pb 與 ^{113}Sn 放射性同位素作為共晶鉛錫試片為追蹤子，實驗結果顯示，在 120°C 以上，鉛原子的擴散速率比錫快，而在 120°C 以下，錫原子則擴散的比鉛快如圖 2-3 (a)。在溫度低於 400K 下，作 Arrhenius 的關係圖推出此時的 Pb tracer 與 Sn tracer 活化能分別是 84.8kJ/mol 與 77kJ/mol ，同時其 δD_i^0 分別為 $7 \times 10^{-10} \text{ m}^3/\text{s}$ 與 $7 \times 10^{-12} \text{ m}^3/\text{s}$ 。而界面能從量測擴散的結果算得為 $150\text{mJ}/\text{m}^2$ 。當溫度超過 400K 其 δD_i 會從 Arrhenius 的關係式快速的上升，到接近晶界擴散在多晶鉛與錫鉛合金的狀況如圖 2-3 (b)。

Huynh 於2001年利用微影製程於單晶的矽晶圓上蝕刻出一V形溝槽，如圖2-4(a) [11]，溝槽的寬度為 $100 \mu\text{m}$ ，然後在兩端放上銅線當做電極使用，最後利用毛細管現象將熔融的 eutectic SnPb 鐳料填滿溝槽後，再將表面拋平如圖2-4 (b)。分別在 150°C 通以電流密度為 $2.8 \times 10^4 \text{ A}/\text{cm}^2$ 與室溫下通以近兩倍的電流密度，在各別通電8天與12天後，在 150°C 下於陽極端形成大的隆起 (lump)，而陰極端有巨大孔洞生成如圖2-5(a)與(b)，在室溫下的電遷移現象比較不明顯如圖2-5(c)，而鉛與錫的分布情形重新以能量散佈光譜儀來分析。在 150°C 陽極端的隆起處有95%的重量百分比為鉛，而室溫下陽極端百分之92%的重量百分比為錫，這些現象說明了鉛在 150°C 下為主要擴散載子，反之室溫下為錫，此結果與上述文獻相符合。

2-2.2 電流集中效應

覆晶鉅錫凸塊的結構為鉅錫球連接到晶片端內連接線與基板端的導線，因為在內連接線的剖面面積比鉅錫凸塊小了兩個維度，加上同樣的電流流經，在鉅錫球與內連接線接面會有很大的電流密度改變，這樣的改變造就了電流集中效應。另一方面，電遷移的作用機制是利用電子與原子間的碰撞所產生出來的效應，然而電子的行進路線會選擇最短或受最小阻礙的路徑來行走。若路徑為曲線(假設整個路徑為同材質)，則因為最內側的路徑電阻較小，所以通過的電子數量較多，於是在彎角的地方也會出現電流聚集的情形。

在 Everett C. C. 等人的研究中[12]，提及導線與鉅錫凸塊幾何形狀的差異造成鉅錫凸塊內部的電流集中情形，鉅錫內部電流密度分布分析結果如圖 2-6 所示，並由實驗的結果證實此現象會造成鉅錫凸塊中電流集中處有孔洞生成，且使鉅錫在電遷移可靠度測試的結果不如預期，結果推得如在設計中引入可減緩電流集中效應的方法，可以提高鉅錫凸塊的電遷移測試可靠度。

2-2.3 焦耳熱效應與 TCR 效應

焦耳熱效應於1841年James Prescott Joule所發現的[13]，當一個帶電粒子 q 通過一電位差為 V 的電場時會受到電場的加速，行徑期間每一次與離子原

子發生碰撞都會造成一些能量損失而轉移成離子原子的動能或是震動能再以熱能的方式表現出來進而導致溫度上升。實驗結果發現，金屬線在通電下所產生的熱能正比於電阻與電流二次方的乘積，引入歐姆定律 $V=IR$ ，則焦耳熱能(電功率)可以表示為

$$P = IR^2 = \frac{V^2}{R} \quad (2-8)$$

金屬原子，在高於絕對零度下，原子會在其晶格平衡位置上不斷的振動，當溫度上升時，其震動的振幅也越大，因此電子在通過金屬導體時的阻礙也越大，而電子所受的阻撓將直接反應在電阻上，也稱為 TCR 效應 (Temperature Coefficient of Resistance effect)。


$$TCR = \left(\frac{R_1 - R_0}{R_0} \right) \left(\frac{1}{T_1 - T_0} \right) \quad (2-9)$$

S.H. Chiu等人 [14]由模擬結果提出由鋁導線進入鉍錫交界處有熱點存在，並利用紅外線顯像技術量測焦耳熱效應造成的溫升，發現主要發熱源的確來自於鋁導線，並且驗證熱點的存在，如圖2-7，此乃為目前最直接可以量測到鉍錫球在電遷移測試下的溫度，然而焦耳熱效應將進一步造成電阻上升。

2-3 電遷移造成鉍錫凸塊破壞的機制

2-3.1 電遷移下造成不對稱的 UBM 消耗

在 Y.C. Hu 等人[15]的研究中，在晶片端採用 14 μm 厚的銅 UBM 與銅導線及鉍錫凸塊接合，在 100 $^{\circ}\text{C}$ 下通以電流密度為 $2.5 \times 10^4 \text{ A/cm}^2$ ，因在導線與鉍錫凸塊的介面處為電流集中效應區，此效應造成銅墊層快速的溶解，不只有 UBM 結構的銅層發生溶解，連部份的銅導線也都消耗掉，而鉍錫就沿著銅墊層回填到介金屬化合物層與鋁導線，促使鉍錫凸塊加速破壞如圖 2-8 所示，因為被鉍錫取代的銅線比原本未消耗前的銅線不具抗電遷移能力，況且導線處的電流密度更高，所以會破壞更快。

2-3.2 電遷移下造成孔洞的生成

Everett C. C. Yeh, 等人[12]的研究顯示，Al/Ni(V)/Cu 所構成的薄膜 UBM 結構，總厚度為 1 μm ，在 125 $^{\circ}\text{C}$ 通以 $2.25 \times 10^4 \text{ A/cm}^2$ 的電流密度，在電遷移可靠度測試中，同時記錄電位的變化，發現當孔洞生成在 UBM 與鉍錫凸塊的介面處時，電位有些微的變化，當孔洞延著此介面生長與橫越整個接觸面積時，電位會瞬間的上升，並且發現到，孔洞生成的凝核時期，需要比較多的時間，一旦孔洞生成，即快速的生長而導致迴路開路如圖 2-9。

在 K. N. Tu 等人[16]的研究中，當 95.5Sn-4.0Ag-0.5Cu 鉍錫球搭配 Al/Ni(V)/Cu 所構成的薄膜 UBM 如圖 2-10，在 146 $^{\circ}\text{C}$ 電流密度為 3.67×10^3

A/cm² 的測試下，電阻上升 15%後觀測到鬆餅狀的孔洞生成在介金屬化合物與錐錫凸塊的界面處，經過 6 小時孔洞橫越了整個界面，並提出數學模型以解釋孔洞在界面成長的情形，利用此模型可以推算出，在不同的測試條件下孔洞的生長速率及其對應的孔洞大小，最後經由實驗結果來驗證，發現數學理論值與實驗結果十分吻合。

2-4 減緩電遷移現象的應變與討論

在覆晶錐錫凸塊電遷移可靠度測試中，主要破壞因子為電流集中效應造成孔洞生成與 UBM 的溶解，在此可以藉由更換其他類型的材料或更改結構的設計，藉此來減緩電流集中效應提高錐錫凸塊的可靠度。



2-4.1 UBM 種類的變換

T. L. Shao 等人[17]利用模擬的方法，針對不同材質與結構的 UBM，去探討錐錫凸塊的電流密度分佈情形，研究中定義 crowding ratio 為最大電流密度除以 UBM 處的平均電流密度並藉由 crowding ratio 的大小來推估抗電遷移的能力，文中提出當五種不同結構的晶片端 UBM，分別為薄膜：Ti / Cr-Cu / Cu、Al / Ni (V) / Cu，厚膜：Cu、Ni、Cu / Ni。crowding ratio 大小分別是 Ti / Cr-Cu / Cu > Al / Ni (V) / Cu > Cu > Ni > Cu/Ni。實驗結果發現 crowding ratio 值越大，其破壞時間也就越短，與模擬結果相吻合。最後提出，厚膜 UBM 可以有效的減緩電流聚集效應，增加抗電遷移的能力。

2-4.2 UBM 厚度的改變

Jae-Woong Nah, 等人[18,19]研究一個具有抵抗電流集中效應引起電遷移破壞的結構，研究中採用厚為 5 μm 、10 μm 、50 μm 的銅墊層接在 20 μm 鉍錫凸塊上進行電遷移測試如圖 2-11，再搭配數值模擬方法去探討鉍錫凸塊的電流密度分佈情形，模擬結果顯示鉍錫凸塊內部的電流密度分佈隨著銅墊層的厚度越厚越均勻，達到 50 μm 厚的銅墊層時，電流集中效應已由鉍錫凸塊和銅墊層的介面與轉移到厚銅金屬墊層的內部，此轉移增加了鉍錫凸塊抗電遷移的能力，因銅金屬墊層本身就比鉍錫凸塊更抗電遷移，在實驗方面也證實同樣的結果，其破壞模式為銅墊層的快速溶解，與大量介金屬化合物的生成，但此兩種結構皆比在鉍錫凸塊更抗電遷移，且銅墊層越厚有越長的 MTTF，然而 5 μm 和 10 μm 的破壞模式都一樣，到了銅墊層厚度超過 10 μm 時，其主要破壞並非因電遷移效應所造成，反而伴是隨著熱遷移現象取代電流集中效應而影響可靠度。

2-5 平均破壞時間

業界一般採用的生命週期法(MTTF)來表示一個元件的壽命。此為 Black 在 1969 年時[6]所提出，文中研究鋁內連接線的電遷移破壞行為，並依據鋁內連接線孔洞的產生率的條件下推得的 MTTF，公式如下：

$$MTTF = \frac{A}{j^n} \exp\left(\frac{Q}{KT}\right) \quad (2-10)$$

A 為常數，Q 為活化能，K 為波茲曼常數，n 為 2。然而，W. J. Choi, 等人[20] 提出對於覆晶錒錫的 MTTF 需要考慮到嚴重的電流集中效應及焦耳熱效應而修正如下式：

$$MTTF = \frac{A}{(cj)^n} \exp\left[\frac{Q}{K(T + \Delta T)}\right] \quad (2-11)$$

C 為電流集中效應因子， ΔT 為因焦耳熱造成的溫升。在 MTTF 的方程式中，重要的兩個參數幾何因子 n 與活化能，分別在定溫下，搭配三個不同電流密度；與定電流密度下，搭配三個不同溫度的測試條件，分別求得。過程中，電流集中因子與焦耳熱效應的校正，對於 Q 與 n 的估算能更加的準確，沒有這些校正，對於破壞時間的預測會有很大的誤差，因為此兩項分別處在次方項與自然指數項中。



2-6 活化能的量測

W. J. Choi 等人[20]探討薄膜 Al/Ni(V)/Cu 的共晶錒鉛與錒銀銅凸塊在電遷移測試下的平均破壞時間，測試條件在 100°C 到 140°C 的加熱盤上通以電流密度為 1.9 到 2.75×10^4 A/cm²，並藉由觀測電位變化來定義破壞標準，當電位突然上升時即為破壞，其破壞方式主要在陰極端生成孔洞，並往界面成長以及 UBM 的溶解，另一方面，利用數值模擬的方式驗證破壞區域為電流集中效應區。最後利用 Black's equation 去計算活化能，其溫度的校正利用 in-situ 的測試模式，在試片鍍上各種不同熔點的臘，觀測電遷移測試下，

試片鍍上哪兩種臘的狀態處於熔化與不熔化的交界，則可以此溫度來修正鍍錫凸塊的真實溫度，其估算出的共晶錫鉛與錫銀銅的活化能值分別為 0.5eV 與 0.8eV。

Paul S. Ho 等人[21]探討 18 μm 的銅與 2 μm 的電鍍鎳為晶片端金屬墊層與 Sn-3.5Ag 鍍錫接著在電遷移下的行為，利用惠司同電橋量測鍍錫球的電位變化情形，定義兩種破壞標準，分別為電位第一次突然的上升；與整個電路開路時，並利用熱電偶與數值模擬的方法來修正電遷移測試下鍍錫凸塊的真實溫度，而當電壓第一次劇升與電路開路時所求得的活化能分別為 $Q_{\text{Cu}} = 1.05 \text{ eV}$, $Q_{\text{Ni}} = 0.94 \text{ eV}$, $Q_{\text{Cu}} = 1.11 \text{ eV}$, $Q_{\text{Ni}} = 0.86 \text{ eV}$ 。



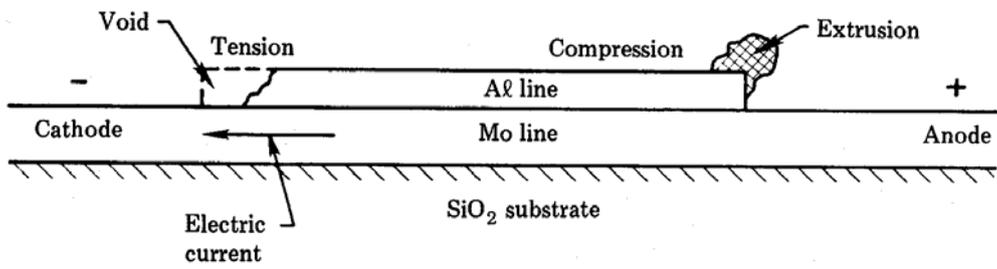


圖 2-1 電遷移在鋁線上的效應。[5]

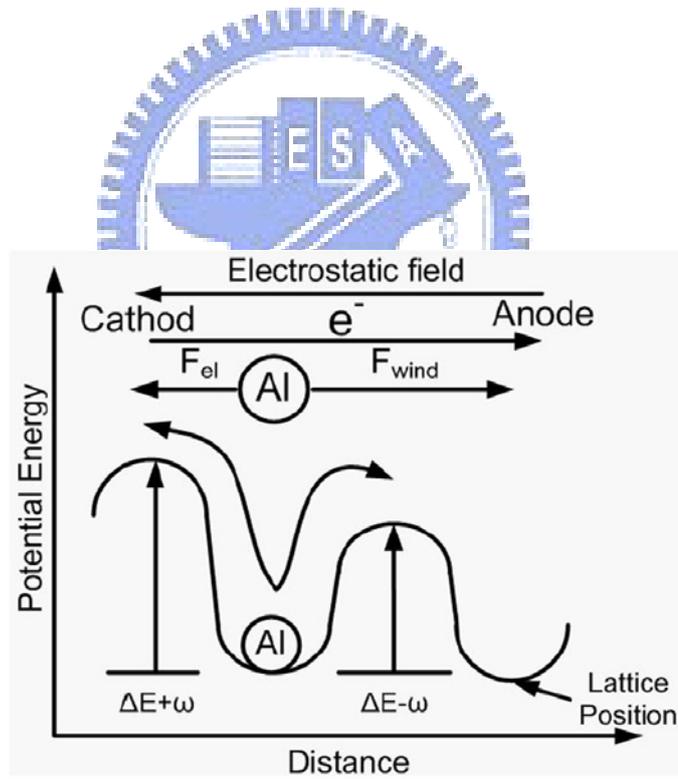


圖 2-2 鋁原子受靜電力與電子風力之晶格位能變化示意圖。

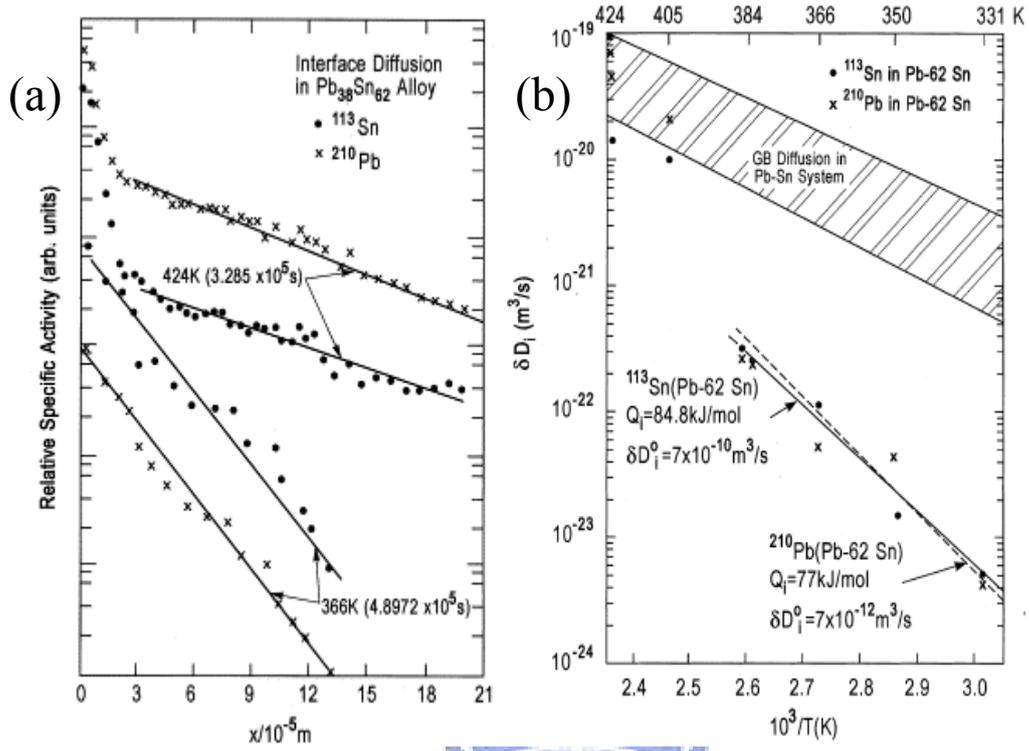


圖 2-3 利用 Arrhenius 關係式 $D = D^0 e^{-\frac{Q}{RT}}$ 作圖。[9]

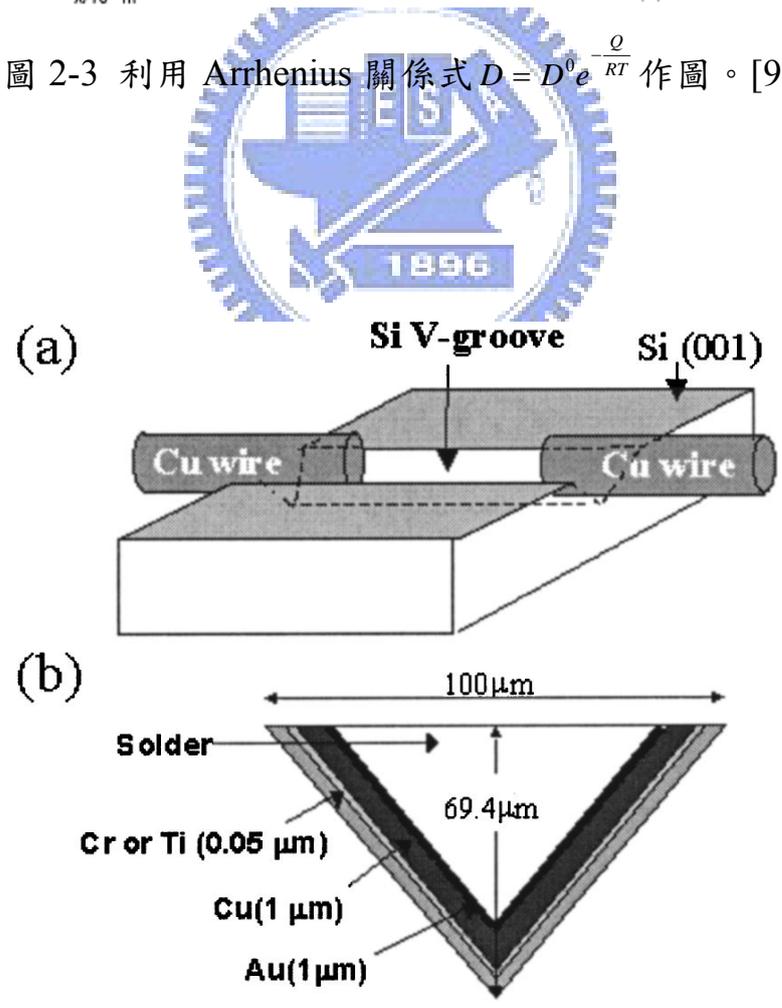


圖 2-4 (a)為試片示意圖(b)為 V 形溝槽橫截面示意圖。[10]

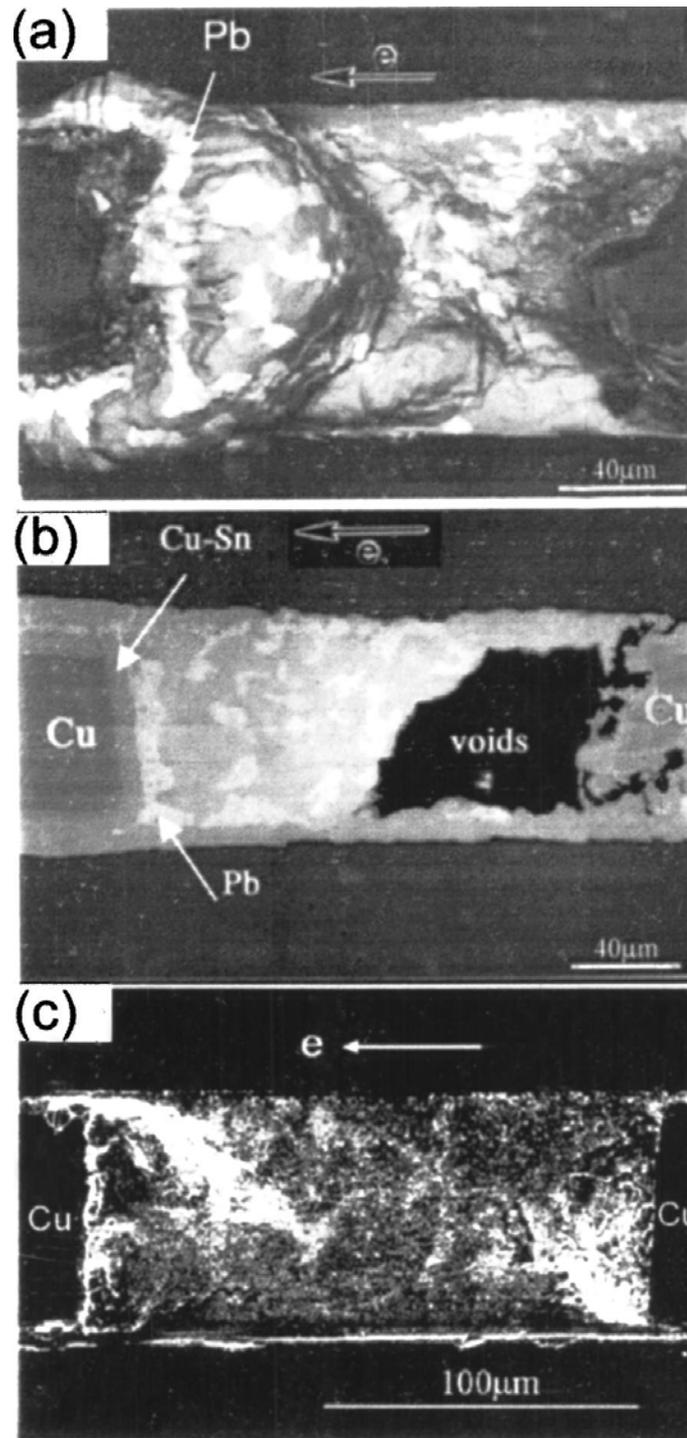


圖 2-5 (a)於施加電流密度 $2.8 \times 10^4 \text{ A/cm}^2$ ，經過 8 天後觀察到陽極巨大隆起，且 Pb 於陽極形成帶狀分佈。(b)通電 8 天後，將表面拋去 $10 \mu\text{m}$ 後，利用 SEM 觀察發現陰極存在大孔洞。(c)常溫下，施加電流密度 $5.7 \times 10^4 \text{ A/cm}^2$ ，經過 12 天後的影像。[10]

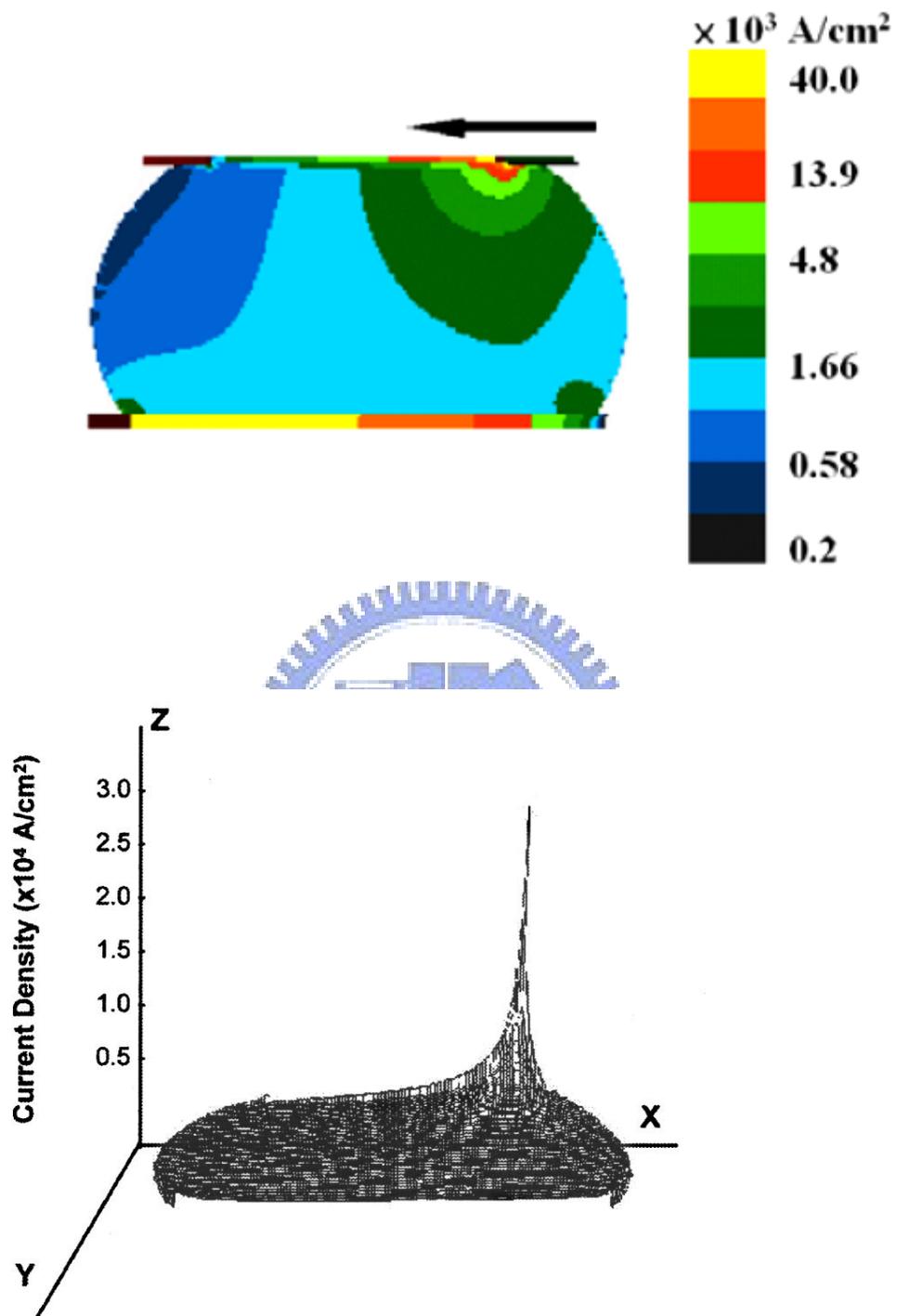


圖 2-6 有限元素分析鐳錫內部電流密度分布示意圖。[11]

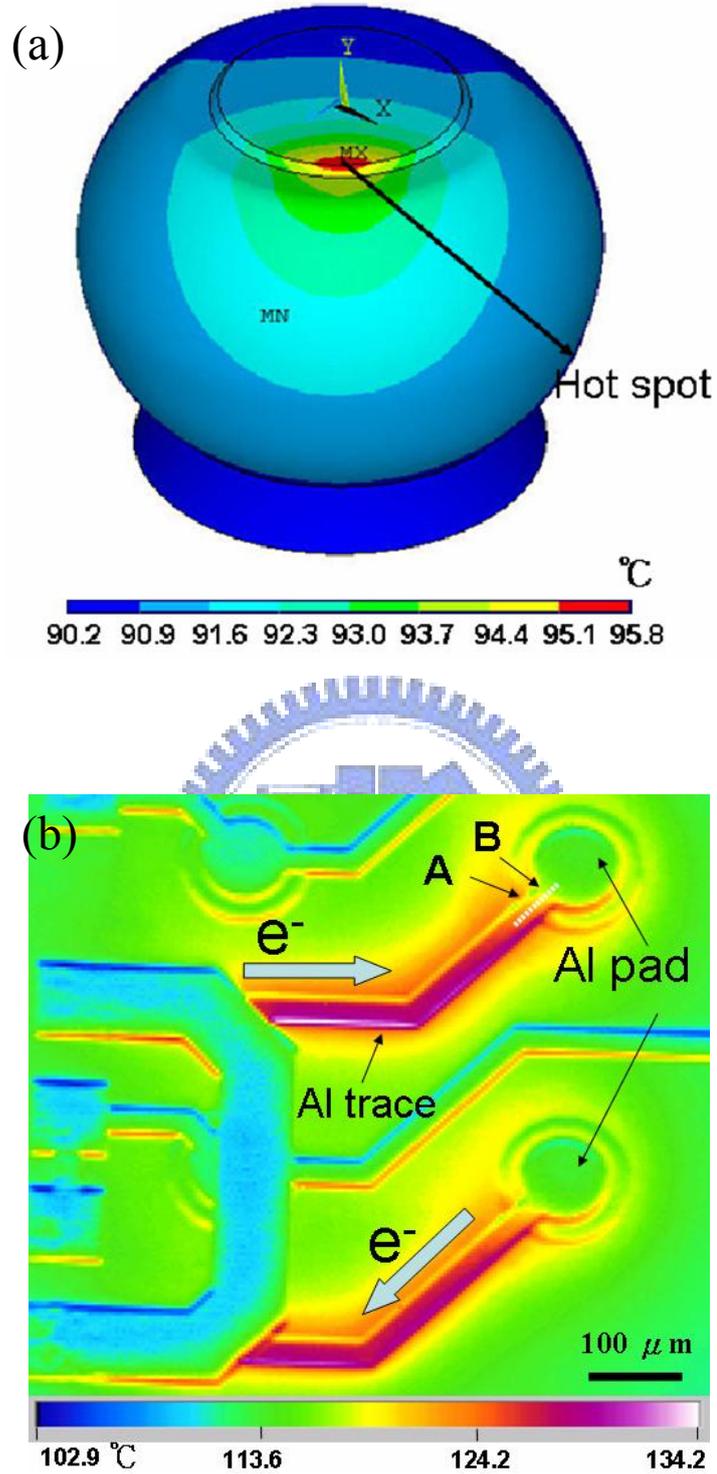


圖 2-7 (a)模擬結果提出在鋁導線進入鋅錫交界有熱點存在(b)以紅外線顯像儀量測因焦耳熱效應產生溫升，並驗證熱點存在。[13]

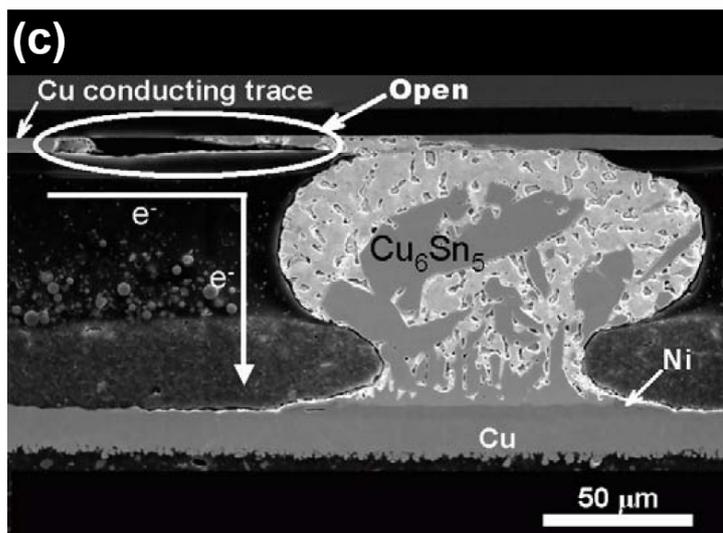
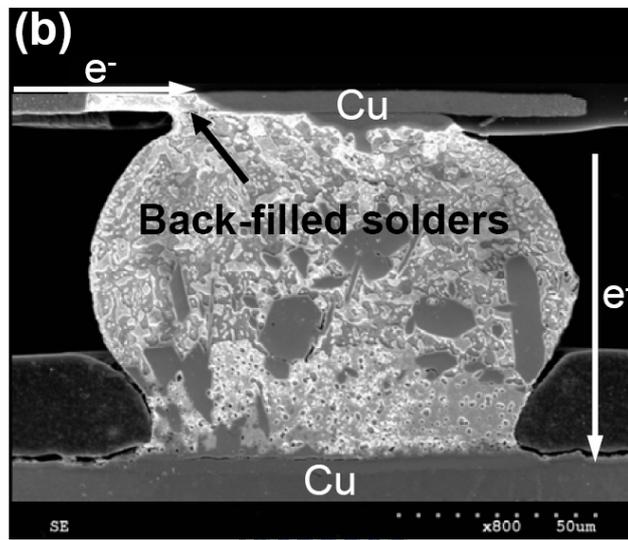
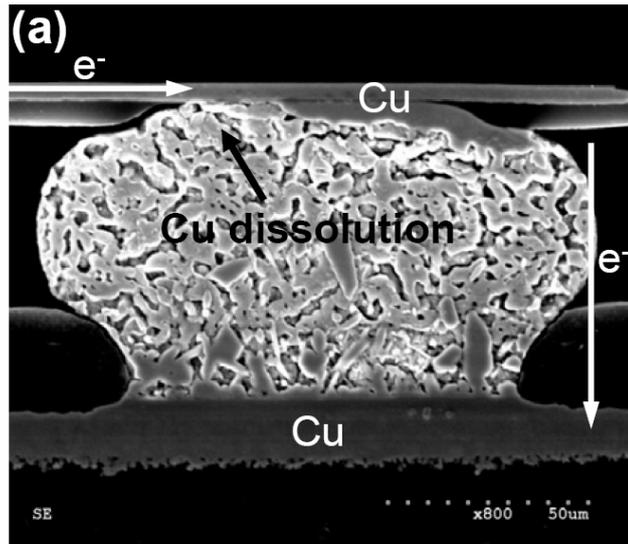


圖 2-8 銅墊層快速反應示意圖。[16]

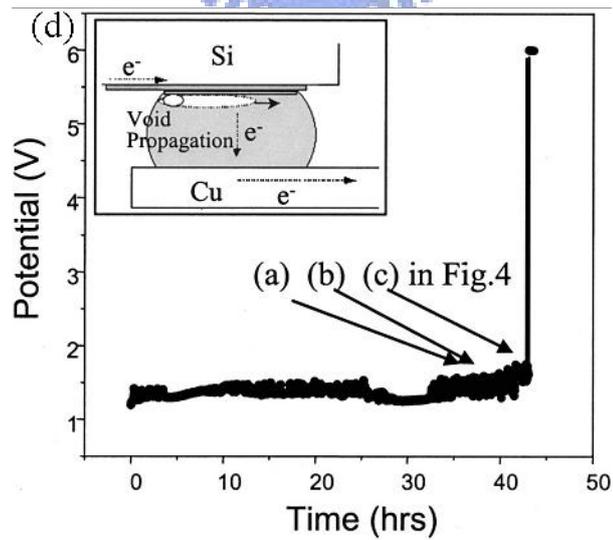
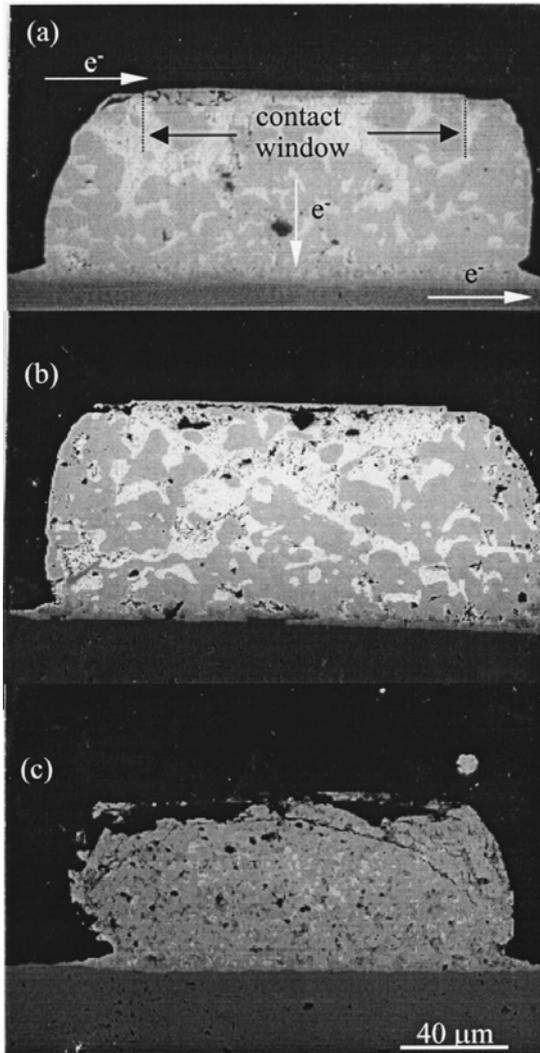


圖 2-9 (a)-(d) 孔洞生成與成長在 125°C 施加電流密度 $2.25 \times 10^4 \text{ A/cm}^2$ 之連續過程。

(d) 電遷移下，鋅錫凸塊相對電位與時間關係圖。[11]

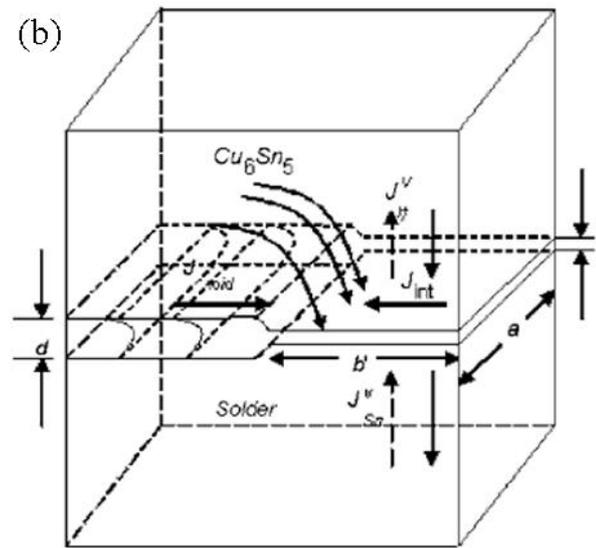
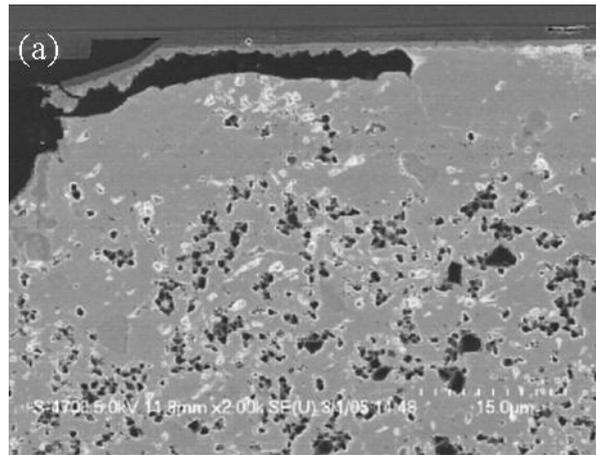


圖 2-10 (a) 鬆餅狀孔洞生成於 IMC 與錐錫球界面(b) 模擬孔洞生成之數學模型。[17]

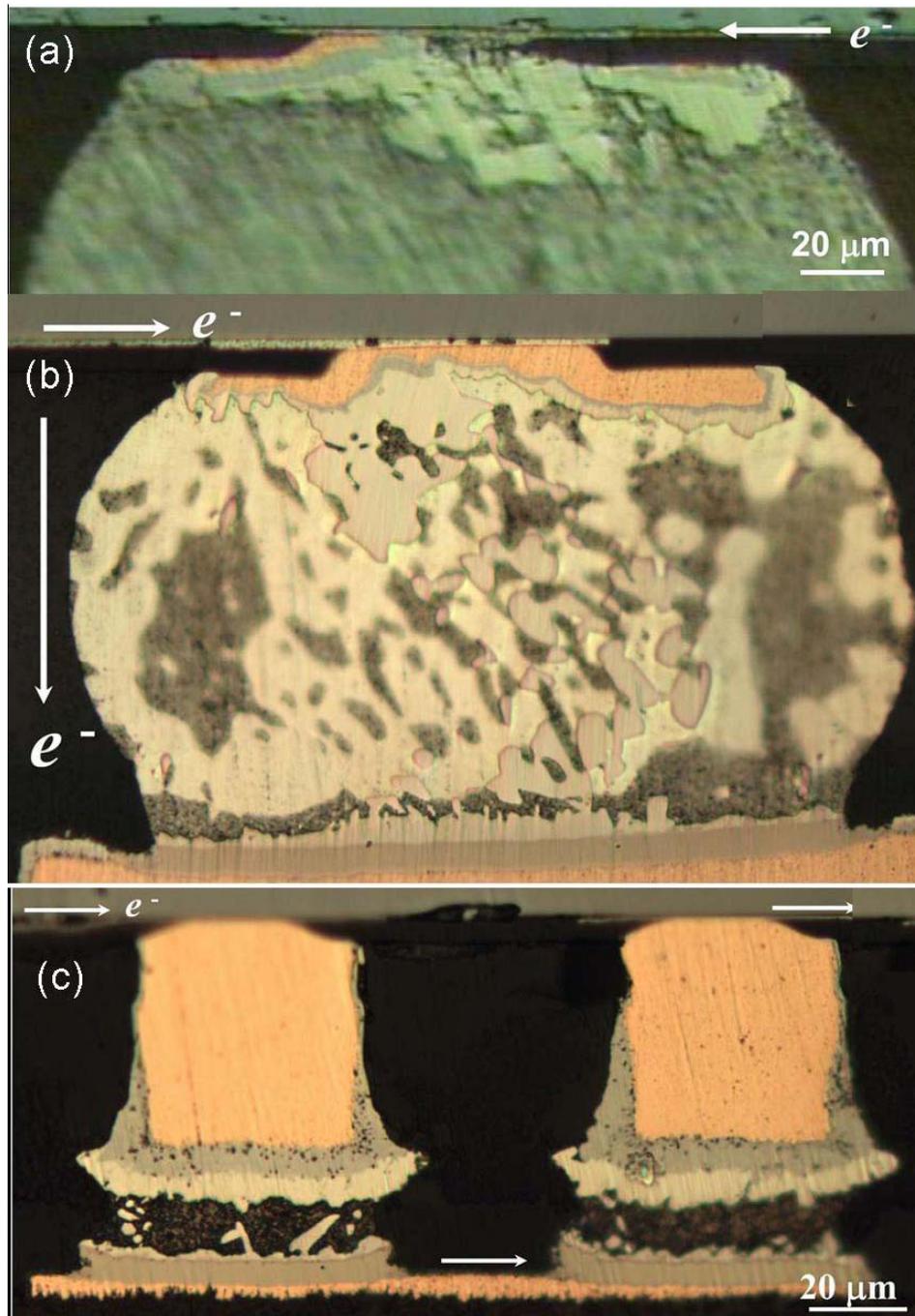


圖 2-11 (a) 5 μm 厚銅墊層施加 $2.25 \times 10^4 \text{ A/cm}^2$ 的破壞情形。 (b) 10 μm 厚銅墊層施加 $3 \times 10^4 \text{ A/cm}^2$ 於 100°C ，100 小時後其破壞情形。 (c) 50 μm 厚銅墊層施加 $6.75 \times 10^4 \text{ A/cm}^2$ 於 100°C ，100 小時後其破壞情形。[19]

第三章 試片結構與實驗方法及步驟

本章節一開始先介紹此研究所使用的試片結構與加速電遷移的測試條件，並介紹如何使用凱文結構來量測與監控鉅錫凸塊電阻的變化，最後再說明如何以鋁導線的 TCR effect 來修正鉅錫凸塊電遷移測試下的溫度。

3-1 試片製備

實驗的試片是由米輯科技（現飛信半導體股份有限公司）所提供錫鉛覆晶封裝試片，實驗會用到的試片有兩種，分別為以 Cu/Ni 與 Cu 為金屬墊層的共晶錫鉛凸塊。



試片結構

研究用的試片結構如圖 3-1，線路設計如圖 3-3，under bump metallization(UBM)的結構為 Ti / Cu / Cu / Ni，厚度分別為 0.5 μm / 0.5 μm / 5 μm / 3 μm ，其中 Ti / Cu 層是以濺鍍方式鍍在晶片端上，再以 0.1 μm 的 Cu 作為種子層，以電鍍的方式分別鍍上 5 μm Cu 和 3 μm Ni 層。UBM opening 則以黃光微影定義其開口大小，然後用濕式蝕刻法，去除不要的區域，而 UBM opening 為 110 μm ，直徑 125 μm ，contact opening 為 85 μm 。上層鋁導線的寬度為 100 μm ，厚度為 1.5 μm ，錫球凸塊的 pitch 為 1mm。基板部分為 FR5 基板，而基板上的金屬層分別為 30 μm Cu pad 和 5 μm Ni(p)由下而上。在 Cu pad 與 Ni(P)層間有 1 μm 的 Au 作為潤濕層。Cu pad opening 為

115 μm ，所使用的凸塊材質為共晶錫鉛銲錫，先將銲錫球以電鍍方式固定在 UBM 上，再以加熱爐加熱到 220 $^{\circ}\text{C}$ 約 1 分鐘。銲錫球高度為 70 μm ，最大球徑為 130 μm ，以上為 Cu/Ni 墊層的銲錫凸塊試片，Cu 墊層的銲錫凸塊試片唯一的不同處在於只有 5 μm 的 UBM 如圖 3-2。

3-2 實驗方法與步驟

本研究整體上 Black's equation 為中心主軸，針對兩種試片：銅鎳與銅金屬墊層的銲錫凸塊，找出其活化能。

3-2.1 電遷移的加速測試

為了求得 Black's equation 中的活化能 Q 值，必須針對定電流密度下不同溫度去做加速測試。首先將先前提到的試片，放置到加熱盤上，並以耐熱膠將試片平坦的固定好，不可黏著到晶片而影響其散熱效果，靜置試片待其溫度與環境溫度（加熱盤）達到平衡後，再施以電流進行測試。測試條件為分別在 140、150、160 $^{\circ}\text{C}$ 下，通以 0.9A 的電流，通電迴路如圖 (3-3)。利用 UBM opening 半徑為 60 μm 為考量，0.9A 的所對應電流密度為 7957.7 A/cm²。

3-2.2 以凱文結構各別量測銲錫凸塊與鋁導線電阻

圖 3-2 為凱文結構的平面視圖，圖 3-4 為試片的剖面視圖，有四顆銲錫球依序標示為 b1 到 b4，銲錫球間間距為 1mm，在晶片端以一條長 3150 μm

鋁導線(尺寸於 3-1-1)連接到鉍錫球上端的鋁墊層並將其串連一起，基板端則有六條銅線分別連接至各個鉍錫球下，銅導線厚 $30\mu\text{m}$ ，寬 $100\mu\text{m}$ ，依序標示為 n1 到 n6，鉍錫球由 b1 到 b4 分別連接了 1、2、2、1 銅導線。將試片通以電流，電子流由 n3 往上通過 b2，然後經過鋁導線，往下通過 b3，最後經由 n4 離開。在通電的同時，量測 n1 和 n2 的電壓降，可以知道當時 b2 的電阻變化情形，相對的量測 n5 和 n6 與 n1 和 n6 的電壓降，可以各別得到 b3 與鋁導線的電阻變化，如此的量測方式，可以在電遷移發生的過程中，即時偵測單顆鉍錫球的電性變化，根據先前的研究結果，電遷移破壞多發生在晶片端(電子流方向由晶片往基板端)，因此本實驗著重在 b3 與鋁導線電性的量測，鋁導線的電阻量測用來做鉍錫溫度的校正，然後破壞標準當 b3 電阻上升至初始值的 1.2 倍時，即被定義為電遷移破壞，其電阻曲線如圖(3-5)。

3-2.3 以鋁導線的 TCR effect 校正鉍錫球的溫度

我們採用鋁導線 TCR effect 來量測鋁導線的溫度。首先，因為凱文結構的特性，可以單獨量測到測試條件下鋁導線的電阻值，因此我們將試片先置於加熱爐中，通以 0.2 安培的電流，加熱爐的溫度由攝氏 50 度，以 25 度為區間，逐次加熱到攝氏 175 度，量測鋁導線的電阻隨著溫度的變化而變化，將量測到的結果，把鋁導線電阻對加熱爐溫度作圖，利用線性迴歸找

出其方程式如圖(3-5)。為了避免所量測出 TCR 關係式受到焦耳熱效應的影響，我們採用 0.2 安培的電流，並用紅外線顯像儀來確認，其焦耳熱效應，不到攝氏 1°C。然而，將實際電遷移測試下的鋁導線電阻帶入此 TCR 關係式，就可以得知鋁導線的溫度及通電下鉍錫球的真實溫度。

3-2.4 試片破壞模式的觀察

將在不同測試條件下，且已達我們所定義的電遷移破壞條件的試片進行破壞模式的分析，首先將試片依序以不同號數的 SiC 砂紙由 120、600、1200、2500、4000 做研磨，側向研磨至接近鉍錫球的中間點，再依續以 1 μ m、0.3 μ m、0.05 μ m 氧化鋁粉進行拋光，將拋光好的試片濺鍍上一層 Pt 膜，除了可以防止試片氧化外，還可以增加 SEM 觀測時的導電性。在破壞剖面如圖 3-8 的觀察會利用到光學顯微鏡(OM)、JEOL 6500 掃描式電子顯微鏡(SEM)，而在鑑定試片特定區域或相的組成則會利用 X 光能量分佈圖譜(EDS)。

3-3 模擬鉍錫凸塊內部電流密度分佈

為了幫助了解在電遷移測試下，破壞情形的發生，研究中建立三維的數值分析模型藉由電流密度的分佈來與破壞模式的連結及進一步的分析。本研究採用的分析軟體為 ANSYS，其分析流程分為三個階段，分別為前處理(模型建立，材料參數設定與網格化)、求解(邊界條件與求解)、後處理(模

擬結果呈現與分析)。在模型建立前，需要經由金相得到試片截面的實際尺寸大小，使模擬結果更貼近真實情況。



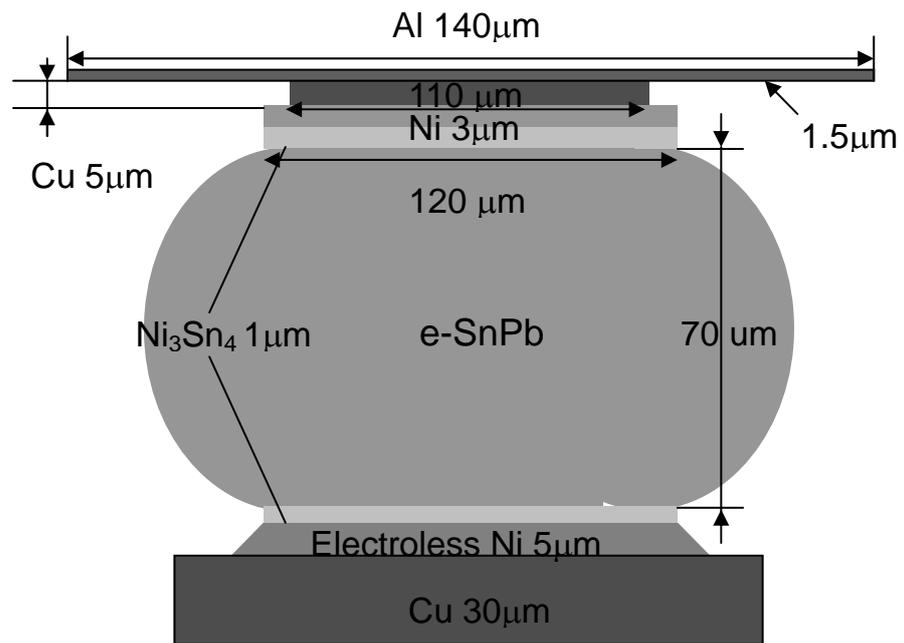


圖 3-1 銅鎳金屬墊層鉍錫凸塊結構圖

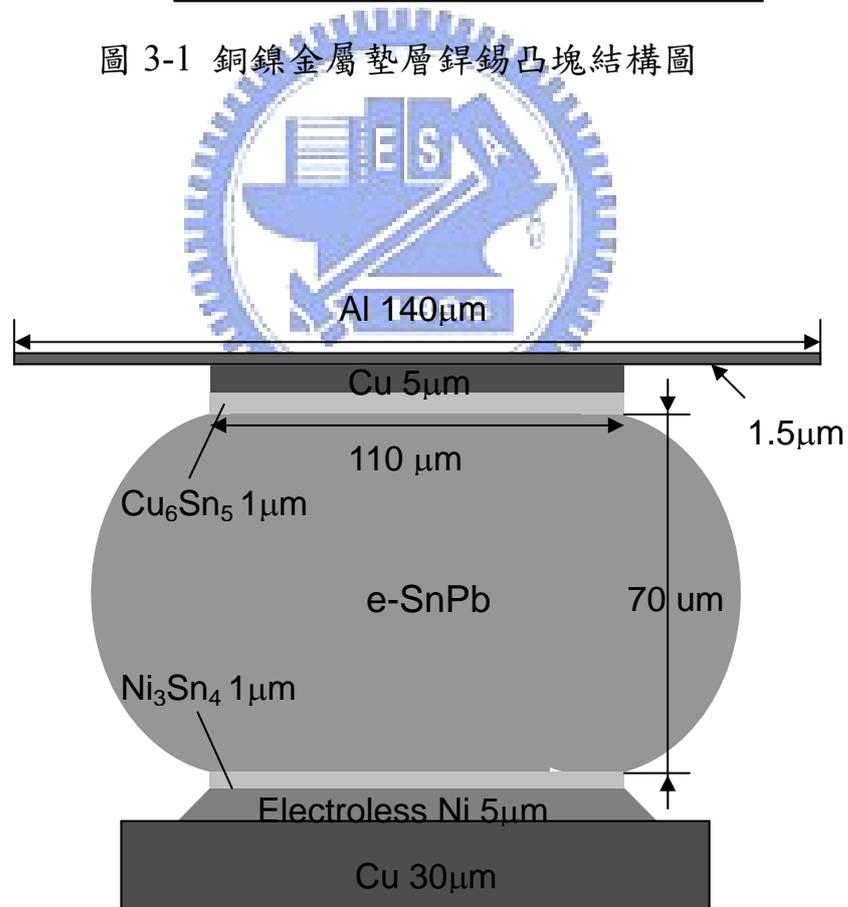


圖 3-2 銅金屬墊層鉍錫凸塊結構圖



圖 3-3 凱文結構俯視圖

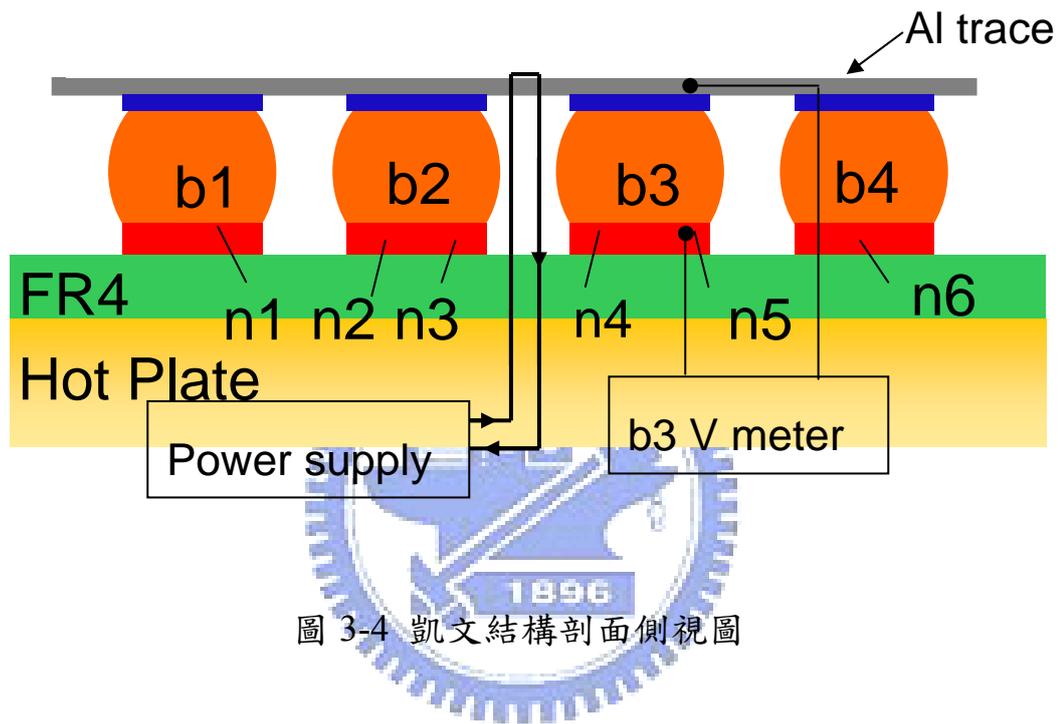


圖 3-4 凱文結構剖面側視圖

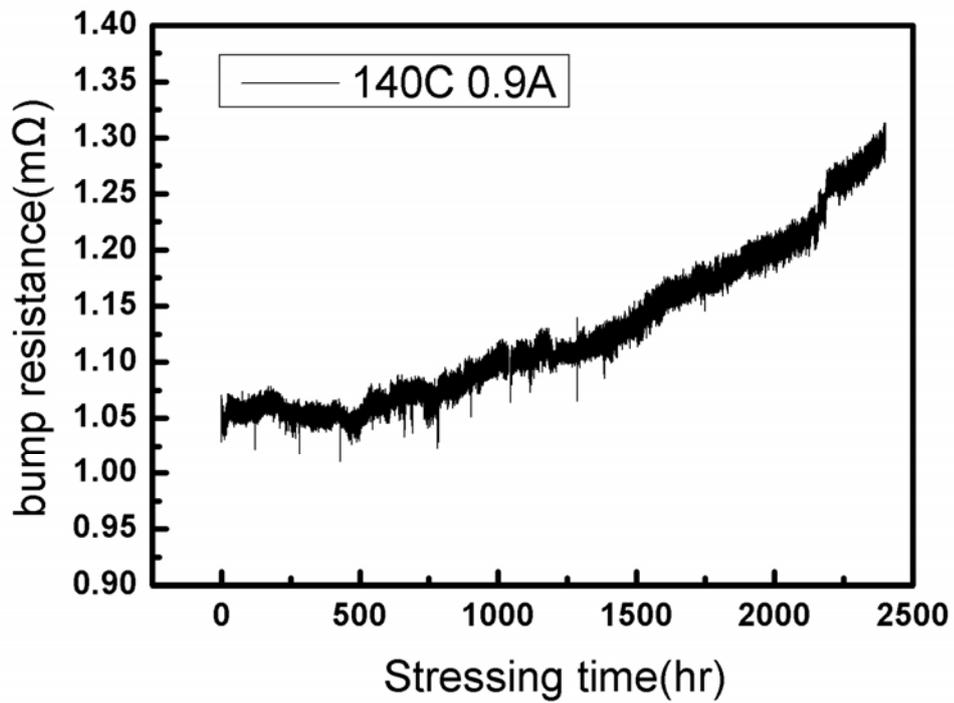
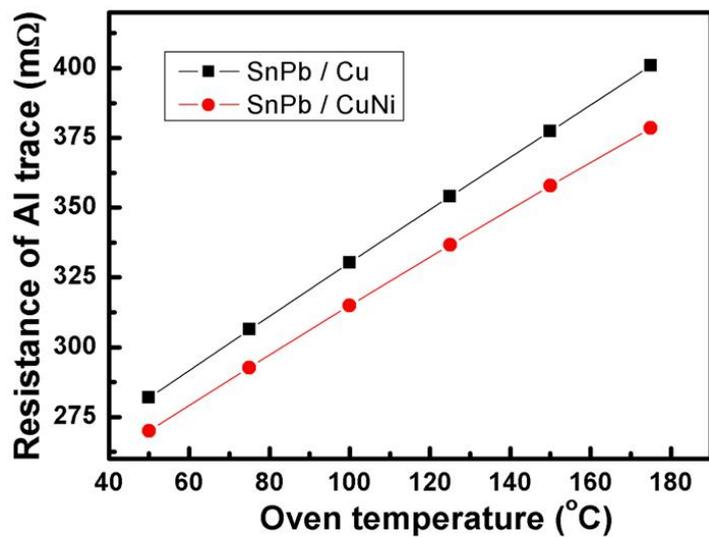


圖 3-5 錫錫電阻組曲線圖



$$\text{SnPb / Cu} : R_{Al} = 234.89 + 0.95 \times \text{Temp}_{Al}$$

$$\text{SnPb / CuNi} : R_{Al} = 226.46 + 0.875 \times \text{Temp}_{Al}$$

圖 3-6 鋁導線電組與溫度關係式

第四章 結果與討論

此章節大致上分為四部份,首先藉由三維數值分析法模擬其電流密度分佈來預期破壞發生位置,接下來探討 Cu/Ni 墊層與 Cu 墊層於共晶錫鉛凸塊的電遷移行為,及說明如何校正鉍錫凸塊溫度,最後計算其各別活化能。

4-1 模擬鉍錫凸塊電流密度分佈

電遷移的破壞模式與鉍錫凸塊內部的電流密度分佈有很大相關性,電遷移的最佳詮釋為熱與電性的加成反應,而且電性會產生熱量。因此可以藉由了解電流在鉍錫凸塊內部的行為而幫助了解電遷移對鉍錫凸塊造成的影響。

Cu/Ni 與 Cu 墊層電流密度分佈

圖 4-1 為模擬鉍錫球在 160°C , 通以 0.9 安培的電流電流密度分佈情形。電流由左上角進入, 左下角離開, 配合實際實驗上的電流路線。因為一般破壞模式大都發生在 UBM 與鋁導線的介面以及介金屬化合物和鉍錫凸塊的介面, 因此我們將著重在此兩介面的分析。為了觀測鋁導線與 UBM 介面, 所以把鋁導線部份拿掉來做比較, 使得 UBM 的電流密度分佈趨勢較明顯不會受到鋁導線的電流密度影響。由模擬結果顯示, 兩種 UBM 結構在電流進入端都有明顯的電流集中, 然而最大電流密度差異不到 1%。圖 4-2 為鉍錫凸塊內部的電流密度分佈, 兩者即有明顯的差異, 在電流進入端,

銅墊層鍍錫凸塊有兩個電流集中點，然而銅鎳墊層的只有一個，而且鍍錫內部最大電流密度銅墊層($29636\text{A}/\text{cm}^2$)將近為銅鎳墊層($20555\text{A}/\text{cm}^2$)的 1.5 倍，可能的原因在當電流經由鋁導線進入銅墊層時，因銅本身就是低電阻率的良導體，所以當電流沿銅墊層水平行走比垂直進入鍍錫凸塊遇到的電阻低，因此電流會先盡量在銅墊層內部分流再往下進入鍍錫凸塊，然而銅鎳墊層凸塊多了一層鎳墊層，讓電流在進入鍍錫凸塊前能夠再度被分流，因此銅墊層鍍錫凸塊內部的最大電流密度會比銅鎳墊層的高；至於銅墊層在鍍錫凸塊前端為何會有第二個電流集中點，可能的解釋是當電流在銅墊層內部散開時，電流進入銅墊層的位置，往前與往後流的分散能力不同，端看兩端可行走的距離而言，當電流往前走時，可以分流的長度很短，在沒有其他導電路徑可以走時，強迫往下流進入鍍錫凸塊而形成另外一個電流集中區。

初期的破壞位置預期可能發生在此兩介面的電流進入端，在鋁導線可能發生 UBM 溶解及 UBM 界面生成大量介金屬化合物其成份組成為 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ ，或許進一步形成孔洞；在介金屬化合物與鍍錫凸塊介面，可能發生的破壞為孔洞的生成。至於後續破壞的情形，則需另外建立初期破壞模型來預測電流下一步的走向。另外一個可能發生破壞的地方從圖 4-1 可看出，在靠近基板端 Cu 墊層的鍍錫凸塊內部仍然有個小電流密度集中區，但整體來說，兩墊層的鍍錫凸塊其電流密度分佈趨勢相似。

模擬電流密度分佈過程中並不分電流與電子流，邊界條件設立的意義在告知多少電流從此處往零電位走，端看以哪個角度來看電流或電子流，但電流密度分佈幾乎完全一樣。

4-2 破壞模式分析

一般研究發現，破壞最先且最主要發生在電子流向下的鐳錫凸塊，因此，當電子流向下的鐳錫凸塊其電阻值上升至起始的 20%後，我們定義其為電遷移破壞，但其實在電子流向下的鐳錫凸塊有著 20%電阻上升的同時，Cu/Ni 金屬墊層的試片，電子流向上的鐳錫凸塊也有破壞的發生，其電阻上升介於 7%~30%區間，因此本研究把電子流向上的鐳錫凸塊也將一併納入討論。



4-2.1 Cu/Ni 金屬墊層破壞模式

A. 電子流向下的破壞模式

圖 4-3 與圖 4-4，分別為未破壞前，與在 140°C 下通了 2289.7 小時的電遷移破壞後 SEM 影像，比較兩張圖可以發現到，鐳錫內部的相重新分布，從均質變成上下兩相分佈，因為電子流由晶片端往基板端流動，而且在 140°C 的測試溫度下，鉛原子為主要的擴散載子，所以鉛原子被電子流推到基板端，然而錫原子則被鉛原子反推回晶片端，並且各自在兩端積聚，形成相分離。因為鉛原子聚集在基板端，且鉛原子與基板端的 UBM 結構無法形

成介金屬化合物，又能阻擋錫原子與基板端的 UBM 反應路徑而具有擴散阻障層的功用，因此基板端的介金屬化合物當反應阻障層形成時，即緩慢生長，也就不會再明顯變厚，而此層經 EDX 成分分析其組成為 $(\text{Ni,Cu})_3\text{Sn}_4$ 。

相反的，錫原子聚集在晶片端，進而加速了錫與晶片端的 UBM 反應速率，另一方面，從模擬結果也顯示，在電流進入端有顯著的電流集中效應發生，更加速電鍍銅與電鍍鎳墊層的消耗，當局部的鎳層完全消耗殆盡，使得晶片端的介金屬化合物組成由 Ni_3Sn_4 固溶了 Cu 原子轉變成 $(\text{Ni,Cu})_3\text{Sn}_4$ 介金屬化合物在靠近鎳 UBM 處，然而在靠近銅 UBM 處則為 $(\text{Ni,Cu})_6\text{Sn}_5$ 。

圖 4-5 與圖 4-6 分別為在 150°C 與 160°C 下通了 662.1 小時與 334.3 小時的電遷移破壞後影像，電子流方向由基板端往晶片端，這兩個條件下與在 140°C 電遷移測試結果，有相似的破壞情形，相分離的現象一樣分明，在電子流進入端的 UBM 位置產生大量的介金屬化合物 $(\text{Ni,Cu})_6\text{Sn}_5$ ；介金屬化合物明顯左側比較右側的厚，唯一的不同點在於左上角的電子流進入端處，有孔洞的形成，而且溫度越高，孔洞破壞情形越大也越明顯，這是在 140°C 測試下所看不到的，然而造成這之間的差別，我們的推論如下，此三組測試條件的差異在於溫度的不同，一般來說，溫度越高，擴散的速度越快，也就是說 UBM 的反應速度更快，消耗的也更快。因此，當電子流進入端處的 UBM 局部完全消耗並反應形成介金屬化合物時，此介面的接著性很差，加上電流集中效應的加成下，UBM 處的介金屬化合物已經剝離(spalling)並

離開了 UBM 本來的位置，過程是銅與鎳被電子流不斷的帶離,而留下錫原子，然而從模擬結果可以明顯發現，在 UBM 端的電流密度分佈本來就比鎘錫凸塊內部高，此時佔據 UBM 端位置的是錫原子，本身比介金屬化合物不抗電遷移，加上此位置比在鎘錫凸塊內部承受更高電流密度作用下，於是孔洞開始由此處形成，此機制可以從圖 4-7 找到最好的證明,EDX 成分分析發現大量的錫原子存在孔洞生成的附近。然而 140°C 的測試環境下沒有孔洞生成，歸因於其 UBM 的溶解速率比較慢還來不及形成孔洞。

B. 電子流向上的破壞模式

在電子流向上的鎘錫凸塊，其主要破壞並非在晶片端，反而是以不規則的介金屬化合物形成在基板端造成電阻上升，因為模擬電子流向上與向下的電流密度分佈結果幾乎沒有差異，因此電子流向上的電流密度分佈就由先前電子流向下的結果來看，從圖 4-1 的結果顯示,在靠近晶片端依然會有電流集中效應，理論上破壞最嚴重的地方應該是此處，為何卻發生在電流密度較低處的基板端，以下將說明。

圖 4-8、圖 4-9 與圖 4-10 分別為在 140°C、150°C、160°C 下通以電流方向由基板端往晶片端流動的電遷移破壞影像，相分離的現象在電子流向上的鎘錫凸塊同樣發生，不同的地方為兩相的分佈情形是相反的，然而僅僅兩相分佈情形與電子流向下的相反造就了不同的破壞模式，主要的破壞位

置發生在基板端，與電子流向下的結果相反，而且晶片端的 UBM 結構依然完整，並不會像電子流向下的錐錫凸塊，發生局部位置的 UBM 完全的消耗，形成大量且不規則的介金屬化合物，甚至孔洞的生成，反而是以一層狀且厚度均勻的介金屬化合物存在基板端金屬墊層與錐錫凸塊的界面，且其厚度隨著測試溫度的升高而變厚，此與擴散速度是溫度的函數有關，而經過 EDX 的成分分析，此層介金屬化合物的組成為 $(\text{Ni,Cu})_3\text{Sn}_4$ ，雖然晶片端的鎳 UBM 的厚度與初始狀態相比的確變薄許多，但都依然完整並未因消耗而造成局部缺角或破損，因此，介金屬化合物中的銅原子應該是來自於基板端的銅墊層，順著電子流向晶片端擴散。當然也有可能來自於晶片端銅 UBM 濃度差造成銅原子由上往下擴散，但此時的電子流由基板往晶片端流動，且電遷移的作用力比擴散的驅動力來的大，所以比較傾向前者。然而為何晶片端的 UBM 結構依然完整，主要因為鉛原子受到電子流的驅動往晶片端移動與累積而形成一擴散阻障層，阻擋錐錫原子與減緩其進入鎳 UBM 層進行化學反應。這也就是為什麼晶片端不是主要的破壞區域，即便電流集中效應依然存在，因為從電子流向下的破壞模式來看，必須當 UBM 溶解後而進一步形成孔洞達到破壞，所以優先的破壞機制是需要充分的錐錫原子與鎳或銅墊層發生化學反應。

基板端的破壞情形主要是介金屬化合物的生成，而且介金屬化合物的組成相當多變，經由 EDX 成份分析結果顯示，有 $(\text{Ni,Cu})_3\text{Sn}_4$ 、 Cu_6Sn_5 、 Cu_3Sn

等介金屬化合物，其分佈情形沒有規則性，無法明確指出各部份的組成位置，相分離發生時，在基板端聚集的為錫原子，初期階段基板端的無電鍍鎳墊層就有大量的錫原子源與其發生化學反應形成 Ni_3Sn_4 的介金屬化合物，加上電子流由下往上流，鎳原子不斷被帶出，反應更劇烈。當無電鍍鎳墊層持續消耗時，其中的磷原子不會參予反應而不斷累積在介金屬化合物與無電鍍鎳層的界面，一旦鎳與殘留的磷原子百分比達到 75% 比 25% 時，無電鍍鎳層內部即再結晶形成 Ni_3P 層，到後來無電鍍鎳層會參雜不連續的 Ni_3P 結晶層，然而，柱狀結構的 Ni_3P 層提供一較快的路徑，幫助鎳原子順著電子流的方向，透過 Ni_3P 層的晶界，從無電鍍鎳層往 $\text{Ni}_3\text{P}/\text{Ni}_3\text{Sn}_4$ 界面擴散出去而消耗，這些鎳原子不斷往外擴散的結果就是導致空孔通量往反方向擴散，在 Ni_3P 層中累積與成核形成孔洞如圖 4-11 所示，圖中會看到黑色一條條的線即為孔洞，這孔洞就是鎳原子不斷往外擴散的證據。

當無電鍍鎳層持續消耗下，無電鍍鎳層局部完全溶解，基板端的銅原子藉著電遷移的驅使力進入鍍錫內部與錫原子反應形成介金屬化合物，當銅原子不斷的往外擴散後，會像無電鍍鎳層一樣，產生孔洞在無電鍍鎳與銅金屬墊層交界如圖 4-11 與 4-12 所示。相對的錫原子也可能進入基板端與銅原子反應，雖然電子流方向由下而上，但鉛是此系統內的主要擴散載子，所以當鉛被往上推的同時，錫原子其實是被往下推的；一旦無電鍍鎳層完全反應，銅原子將被電子流帶往鍍錫內部而錫原子也可能會回填到銅墊

層，同時在兩端進行反應，如圖 4-12，左側的無電鍍鎳層完全消耗完，錫原子即進入銅墊層，開始產生 Cu_6Sn_5 介金屬化合物，隨著電遷移測試時間的加長而變厚，然而因為基板端有著厚銅金屬墊層，並且從相圖與熱力學可知當有足夠的銅反應源時，會生成 Cu_3Sn 相， Cu_3Sn 比 Cu_6Sn_5 的介金屬化合物相更趨於穩定，因此慢慢的 Cu_6Sn_5 轉換成 Cu_3Sn ， Cu_3Sn 並且慢慢變厚，在轉變過程會釋放出三個錫原子，這三個錫原子會吸引九個銅原子形成 Cu_3Sn 穩定相，而反應源是由受電遷移驅使由銅墊層往 Cu_3Sn 層移動的銅原子，然而空位濃度則往反方向移動並聚集形成 kirkendall voids 如圖 4-13 所示。



圖 4-9 與 4-10 顯示在基板端電子流進入鉍錫凸塊的交界發現有孔洞的存在，回顧先前模擬的結果，此交界處也有小的電流集中的現象發生，若沒有模擬鉍錫凸塊電流密度分佈的輔助，或許會單純認為這可能由界面反應所造成的破壞，或者人為因素造成，而忽略了電流集中效應在此的作用。

4-2.2 Cu 墊層的破壞模式

A. 電子流向下的破壞模式

Cu 墊層的鉍錫凸塊破壞模式其實與 Cu/Ni 墊層的很相似，因為從其電流密度分佈的趨勢來看很相像，UBM 的差異所造成的影響可能在於反應速率的快慢，因此差異性可能反應在達到破壞條件所需的時間。圖 4-14 為在

140°C 通了 126.3 小時的電遷移破壞後 SEM 影像，電子流方向由晶片往基板端，從圖中發現依然有相分離的現象存在，但並非兩相分明的分佈，主要可能由於測試的時間很短，並沒有足夠的時間使其擴散達到兩相分明。鉛原子在此系統中依然是主要的擴散載子並且聚集在基板端，而錫原子則聚集在晶片端。Cu 與 Cu/Ni 金屬墊層的鉛錫凸塊有著類似的破壞機制，如此的相分佈，會在晶片端加速 Cu 墊層的消耗，在電流進入端由於電流集中效應使得局部溫度較高，銅墊層的消耗更顯著，當局部完全消耗反應成介金屬化合物，其成份組成為 Cu_6Sn_5 ，在電遷移持續作用下，介金屬化合物順著電子流的方向被往下帶而剝離(spalling)如圖 4-15，因為此時介金屬化合物與鋁導線的接著性並不好，此為晶片端主要的破壞模式。當鉛原子聚集在基板端形成一擴散阻障層，阻斷了錫原子與基板端金屬墊層的反應路徑，因此，基板端的介金屬層只有稍微的變厚，而且以層狀分布，整個基板端的界面是穩定的。

圖 4-16 與圖 4-17 分別為在 150°C 與 160°C 下通了 71.3 小時與 65.6 小時的電遷移破壞後影像，電子流方向由晶片往基板端，其破壞模式與 140°C 的結果相似，整體情況也與銅鎳 UBM 的結果雷同，在較高的測試溫度下 (150°C 與 160°C) 則有孔洞開始在電子流進入端形成。然而孔洞的生成機制，可以藉由三張圖比較發現，在 150°C 與 160°C 下，孔洞生成處的界面並沒有介金屬化合物的存在，對照 140°C 下的結果，只有介金屬層的剝離，銅與鎳原

子被電子流向下帶離，剩下錫原子殘留在晶片端金屬墊層的位置，並沒有孔洞產生，因此我們可以推估，在 150°C 與 160°C 下，因更高溫的測試下，電子流進入端的 Cu 墊層消耗更快而形成介金屬化合物，且因為界面接著性差，在很快的時間內介金屬化合物受電子流的作用被往下帶而剝離，因界面接著性差，此時，剩下錫原子殘留在晶片端金屬墊層的位置，由模擬電流密度分佈結果可知，錫原子在此受到的電遷移作用力比在錐錫凸塊內部大，作用力驅使錐錫原子與空位進行交換反應，在錐錫不斷被電遷移下，空位不斷往鋁導線界面移動且沉積而形成孔洞，此即為孔洞的生成機制。

B. 電子流向上的破壞模式

Cu 金屬墊層的錐錫凸塊在電子流向上的破壞情形並沒有 Cu/Ni 金屬墊層如此嚴重，可能原因的一部份是反應時間與 Cu/Ni 墊層的錐錫凸塊比起來短太多，而從電性量測的結果發現電阻幾乎都沒有上升，與金相所看到的結果也相符合，有些電阻值甚至都是下降的趨勢，可能的原因在沒有其他破壞的產生下持續受到退火處理，使其下降。圖 4-18 到 4-20 分別為在 140°C、150°C 與 160°C 下通以電子流方向向上的電遷移破壞影像，其相分布情形與電子流向下的情況相反(富鉛與富錫相和大量介金屬化合物的生成位置)，鉛原子也趨向會在晶片端形成一阻障層，所以晶片端微結構並沒有什麼變化。基板端的介面情形與 Cu/Ni 金屬墊層相似，有充足的錫原子不斷

的與無電鍍鎳層進行化學反應，但由於 Cu 金屬墊層的錐錫凸塊測試時間較短，加上無電鍍鎳層的反應速率慢，基板端的電流密度也較晶片端小，因此 Cu 金屬墊層的基板端並沒有什麼破壞。在 140°C，因測試時間比其他的稍微長，因此無電鍍鎳層的厚度變的比較薄，但也沒有發生局部無電鍍鎳層的完全消耗並在錐錫內部與基板端銅墊層形成大量介金屬化合物的產生。

4.3 錐錫凸塊溫度的校正

長久以來，錐錫凸塊在電遷移測試下的溫度量測一直是個很大的遺憾，原因在錐錫凸塊整個被包覆起來，上端接晶片下端接著基板，中間還以高分子膠填充，以及許多導線充斥著，無法直接量測到錐錫凸塊的溫度，大多以熱電偶量測晶片端的溫度來近似之，或是利用三維的數值分析軟體來模擬電遷移下錐錫凸塊的溫度分布。到目前為止，最直接能量測到錐錫凸塊的溫度是 S.H. Chiu 等人利用紅外線顯像儀觀測電遷移下鋁導線與金屬墊層的溫度分佈(俯視圖)[13]，且從模擬結果發現在電流進入鋁導線與錐錫凸塊的交界有一熱點的產生，並利用紅外線顯像儀證明熱點的存在。因此，我們想了解，在我們的試片結構下，是否有熱點產生以及其溫度分佈會是如何？所以同樣的，我們用紅外線顯像儀去觀測鋁導線與鋁墊層的溫度分佈，並且抓取兩端鋁墊層上方的平均溫度與鋁線上三點位置的平均溫度進

行比較如圖 4-21，圖 4-22 所示為在 100°C 下，通入 0.1 安培到 1.2 安培的電流時，因焦耳熱效應所產生的溫升整理。隨著通過的電流越大，溫升也越高，而鋁導線的平均溫度與鋁墊層的平均溫度開始有了落差，但是即使所通過的電流值達到 1.2 安培，兩者的溫度差也僅僅只有 1.8°C 的差異，而在我們電遷移測試條件下的 0.9 安培，鋁墊層與鋁導線的溫差更是在 1°C 以內，因此，我們可以說鋁導線的溫度在 0.9 安培測試下已經近似於鋁墊層的溫度，且此結構下並沒有明顯的熱點產生。

另一方面，鋅錫凸塊在晶片端結構是由金屬墊層與鋅錫球相接，在金屬墊層部分更是高熱導係數的金屬，所以導熱能力很好，使得鋅錫凸塊與金屬墊層的溫度也會達到相近，因此，鋁墊層的溫度也可近似於鋅錫凸塊的溫度，意味著鋁導線的溫度近似於鋅錫凸塊的溫度。然而，為何不以此量測結果來當作鋅錫凸塊的溫度，其主要考量因素如下，紅外線顯像儀的背景溫度只到攝氏 100 度，實際測試溫度則在攝氏 140 到 160 度，因此所量測到的溫度會忽略因 TCR 效應所造成溫升變化，只能得到相對溫升的大小，而無法得到準確的絕對溫度值，加上量測過程也會受到相臨物體間輻射傳遞與訊號在大氣衰減的影響。

本研究中，因為凱文結構的量測方式，可單獨且同時量測到鋁導線的電阻，將此加上鋁導線的 TCR 效應，藉由偵測鋁導線的電阻來轉換成電遷移下鋅錫凸塊的溫度。對金屬而言，電阻是溫度的函數，可以很敏銳的顯示

當時所處的環境，因此利用鋁導線電阻與溫度的關係式，我們相信能更真實的反應電遷移測試下，銲錫凸塊的真實溫度。

圖 4-23 為鋁導線電阻與加熱爐溫度的關係式，利用線性迴歸法找出 0℃ 時鋁導線電阻值與電阻係數，其對應方程式分別為 $R_{Al}=234.89+0.95Temp_{Al}$ ， $R_{Al}=226.46+0.875Temp_{Al}$ 在銅鍍與銅金屬墊層中。234.89 與 226.46 分別代表 0℃ 下各別鋁導線的電阻值，然而一般金屬電阻與溫度的關係式可以近似如下：

$$R = R_0 [1 + \alpha_0 (T - T_0)] \quad (4.1)$$

R 為溫度 T 的電阻值； R_0 為 T_0 的電阻值；T 即為某溫度下； α_0 為溫度 T_0 時的電阻率，將其進一步展開如下：

$$R = R_0 + R_0 \alpha T - R_0 \alpha T_0 \quad (4.2)$$

當 $T_0=0^\circ\text{C}$ 時， $R_0 \alpha T_0=0$ ，再將其改寫如下：

$$R = R_0 + \alpha' T, \text{ 其中 } \alpha' = R_0 \alpha \quad (4.3)$$

R 為溫度 T 的電阻值； R_0 為 0℃ 的電阻值；T 即為某溫度下； α_0 為 0℃ 時的電阻係數，此方程式等同於經由線性迴歸下所近似的方程式，因此只把所量測到的鋁導線電阻，帶入線性迴歸下的方程式，即可知道銲錫凸塊在電遷移測試下的真實溫度。但是，此方程式有其適用條件，當在任一溫度下與所量測 TCR 效應的試片有相近的電阻的試片，代表著其在 0℃ 下是等電阻的，此溫度修正才正確。

表 4-1 為 Cu/Ni 墊層凸塊與 Cu 墊層以此方法修正後的溫度，在 0.9 安培的電流作用下，焦耳熱效應產生的溫升將近 16°C 與 21°C 上下，此方法能夠更真實的呈現鍍錫凸塊在電遷移下的溫升，至於為何銅墊層的溫升會比銅鎳墊層的溫升還要高大約 5°C，主要原因來自於矽晶片厚度的不同，矽晶片是良好的散熱體，不同厚度下散熱的能力也不同，銅鎳墊層的矽晶片厚度為 750μm 而銅的為 250μm，因此造成兩者溫升的不同。

4-4 活化能的量測

根據 Black's equation，活化能的估算，可以利用平均破壞時間對絕對溫度與波茲曼常數乘積的倒數作圖，所得到的斜率即為活化能值。因此，將表 4-2 結果帶入計算，銅鎳金屬墊層的鍍錫凸塊在沒有經過溫度校正下，所得到的活化能值為 1.43eV，然而在溫度校正後，活化能值為 1.52eV 如圖 4-24，銅金屬墊層鍍錫在沒有經過溫度校正下，所得到的活化能值為 0.7eV，然而在溫度校正後，活化能值為 0.84eV 如圖 4-25，就活化能值的比較各別只有 6.3%與 20%的誤差，但若將此兩活化能反代回 Black's equation 中來估算平均破壞時間會造成多大的影響結果？假設在定電流作用下，Black's equation 經由簡化如下式：

$$MTTF \propto \exp\left(\frac{Q}{KT}\right) \quad (4-4)$$

假設在 100°C 下施以 0.9A 的電流，將先前得到的活化能代入，對於銅

鎳與銅金屬墊層的鐳錫凸塊而言，其破壞時間卻高達 16.5 倍與 78 倍的誤差，在此即顯現活化能的重要性，因為其處在 Black's equation 的自然指數項。比較奇怪的點在於為何溫度修正後，其活化能值是變大的？原因如下，在溫度未修正的條件下來(加熱盤溫度)估算，可以得到一活化能，然而實際上，卻是在更高溫環境下測試，表示其抗電遷移的能力被低估，因此修正完後也就會提升，是合理的情況。然而，未來的趨勢無可避免的輕、薄、短、小與高效能化，除了電流不斷提升進而增加焦耳熱能，另一方面，在鐳錫凸塊內部的熱本身就不易散出，加上微小化與高凸塊數的驅使下，散熱對於晶片內的凸塊來說更是困難，相對的焦耳熱能又再一次會受到加乘，因此，活化能的估算如果忽略焦耳效應所帶來的熱能，進而無法求得準確的活化能值，在未來對於元件壽命的估算將會有更大的影響。

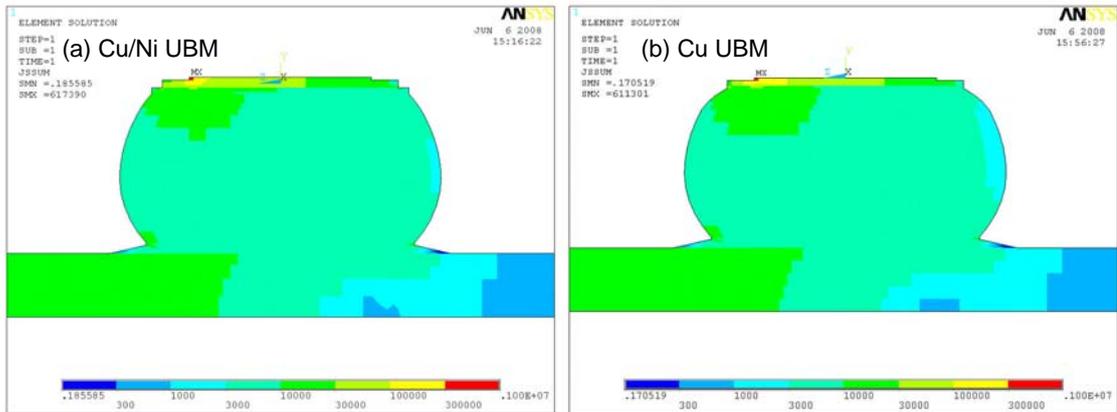


圖 4-1 銅鎳與銅金屬墊層錐錫凸塊 UBM 附近電流密度分佈

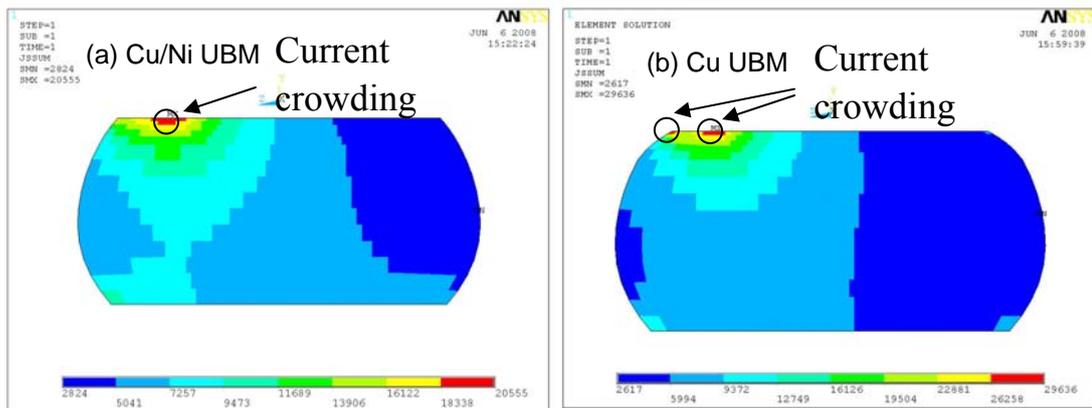


圖 4-2 銅鎳金屬墊層錐錫凸塊內部電流密度分佈

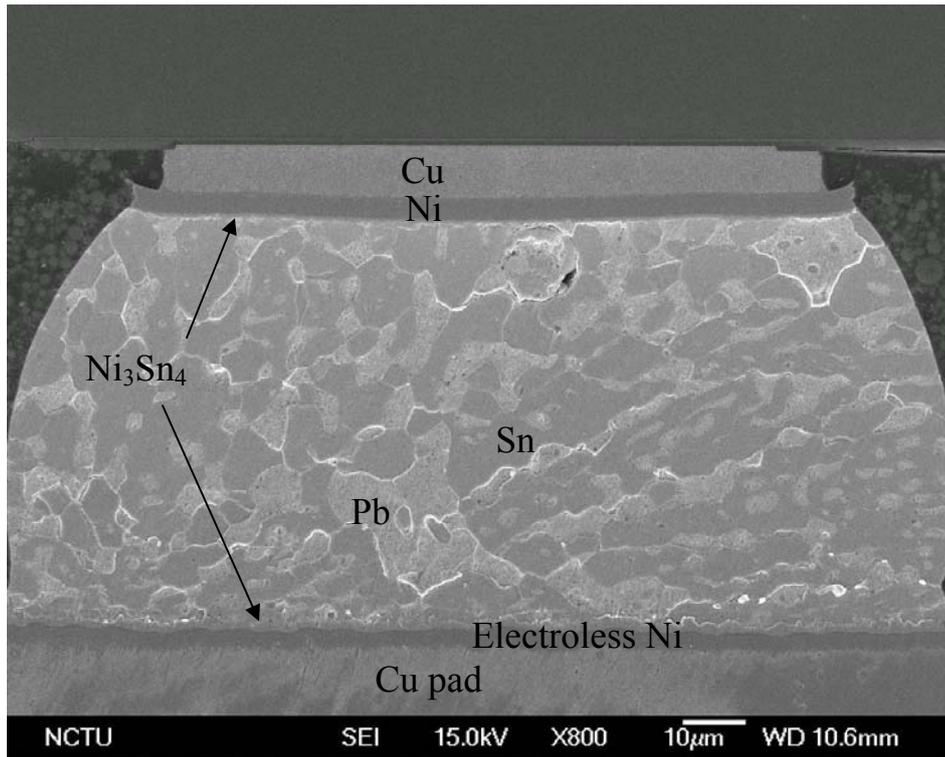


圖 4-3 Cu/Ni 金屬墊層鉛錫凸塊製備後未經測試的試片結構與相分佈

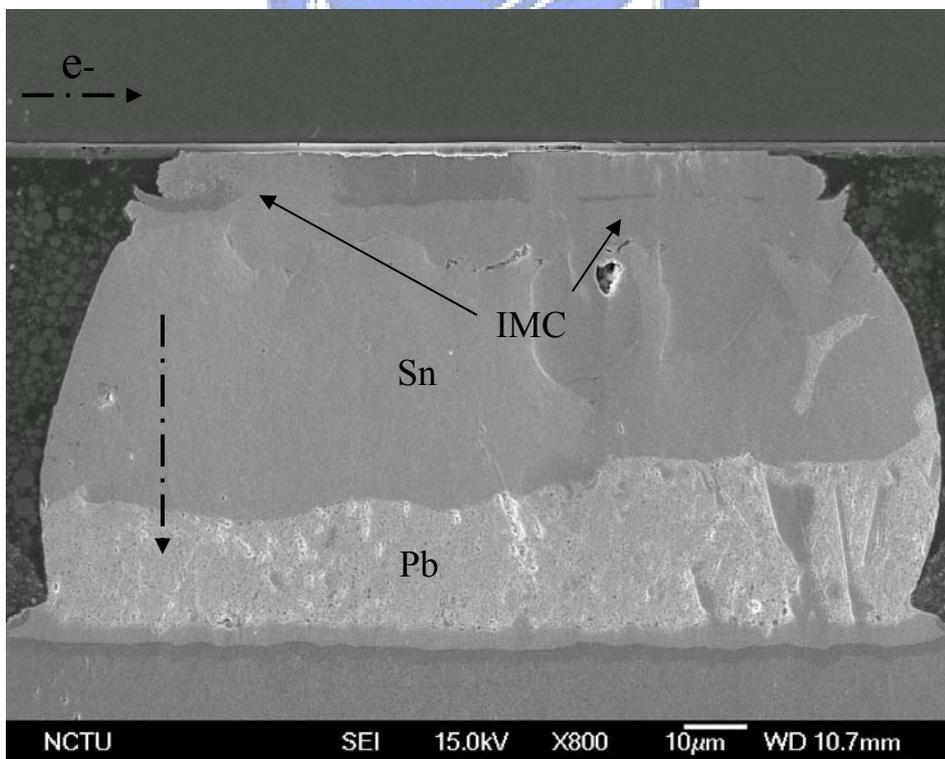


圖 4-4 在 140°C 下通 0.9A 經過 2282 小時，電子流由左上到左下

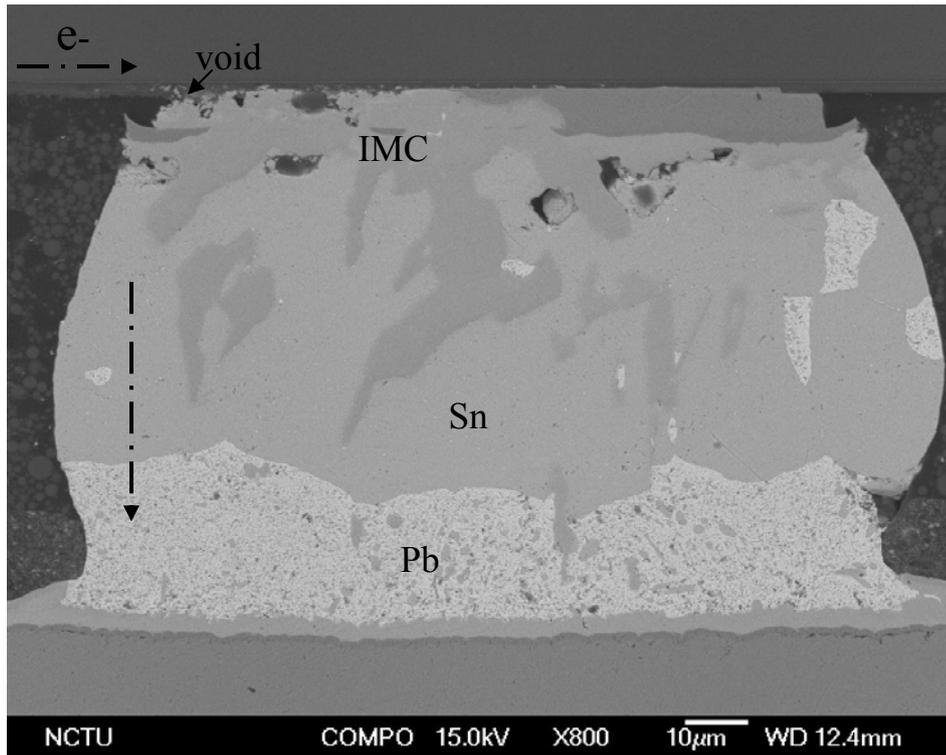


圖 4-5 在 140°C 下通 0.9A 經過 662 小時操作，電子流由左上到左下

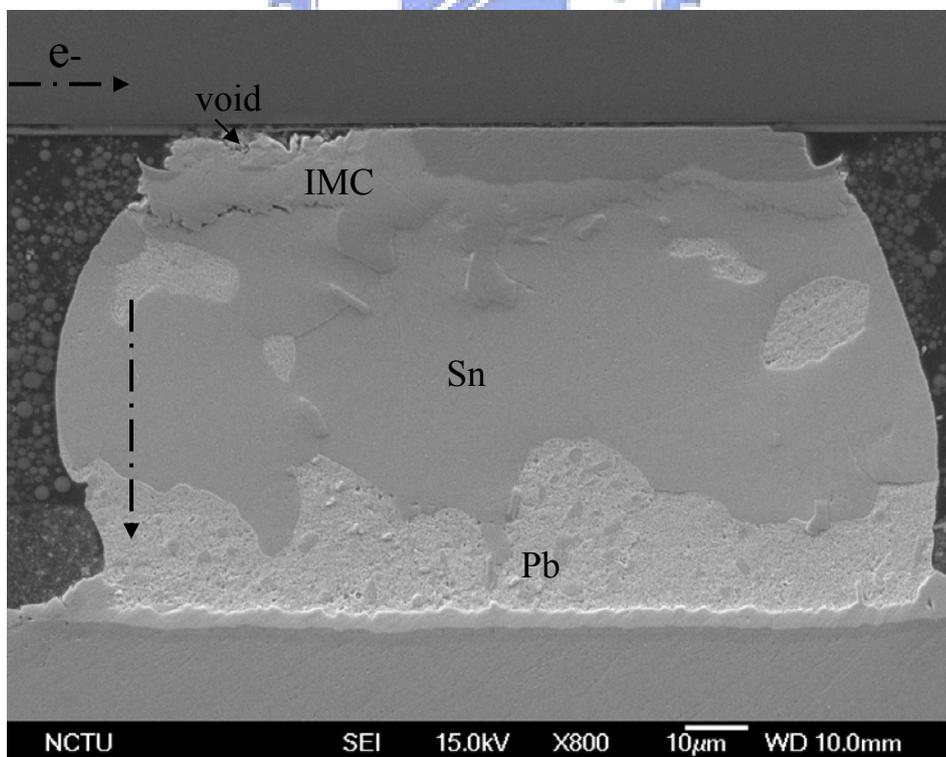


圖 4-6 在 160°C 下通 0.9A 經過 334 小時操作，電子流由左上到左下

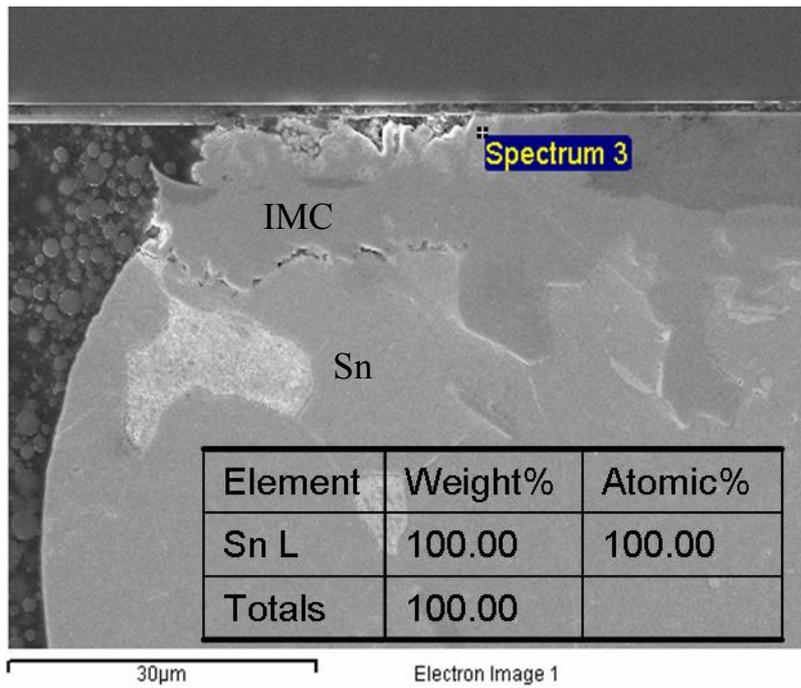


圖 4-7 為圖 4-6 局部放大，孔洞生成機制證明，錫原子回填 IMC 介面

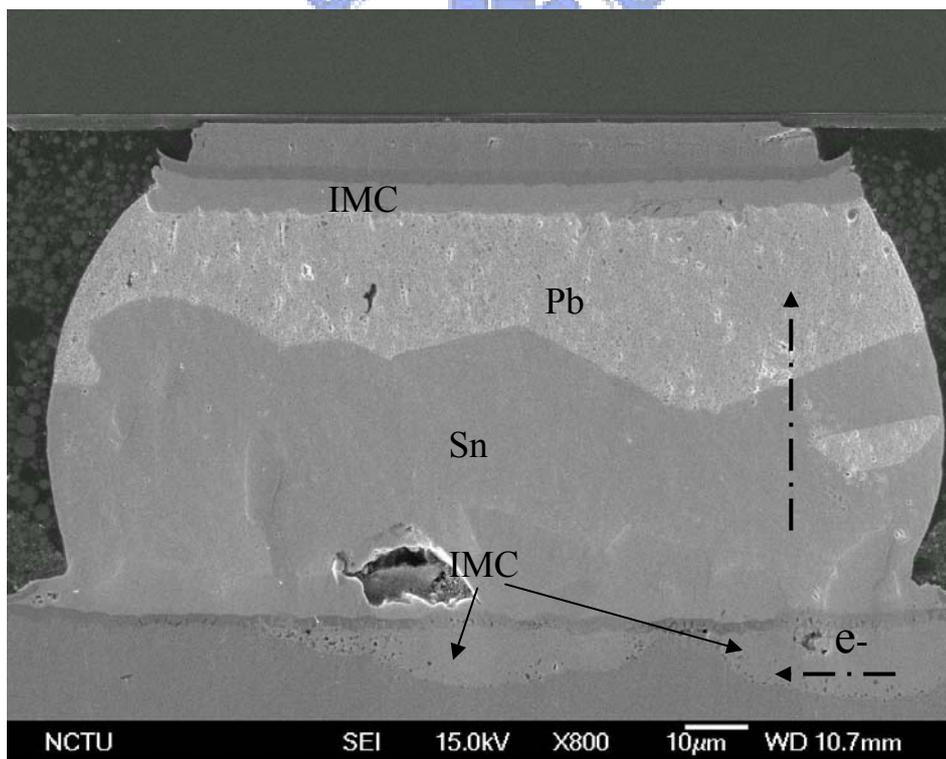


圖 4-8 在 140°C 下通 0.9A 經過 2282 小時，電子流由右下到右上

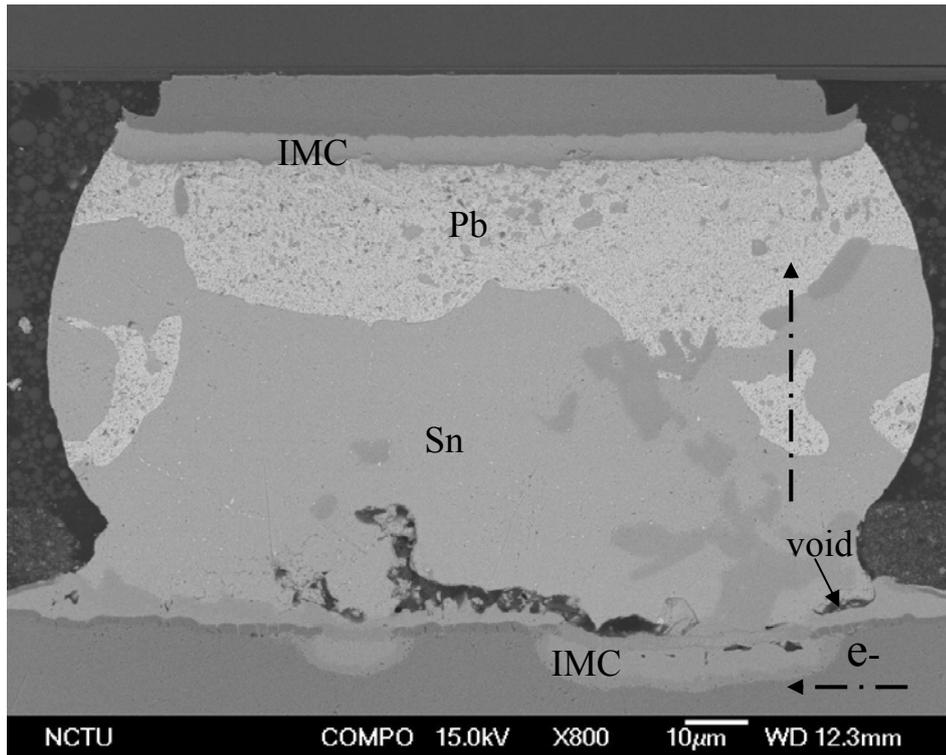


圖 4-9 在 150°C 下通 0.9A 經過 662 小時，電子流由右下到右上

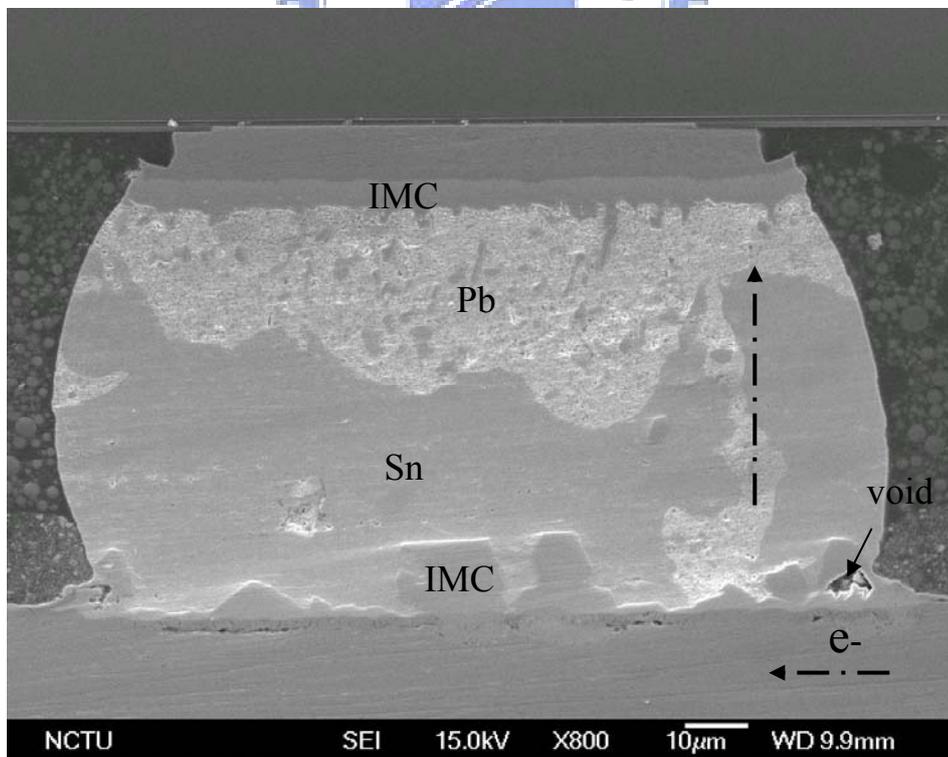


圖 4-10 在 160°C 下通 0.9A 經過 334 小時，電子流由右下到右上

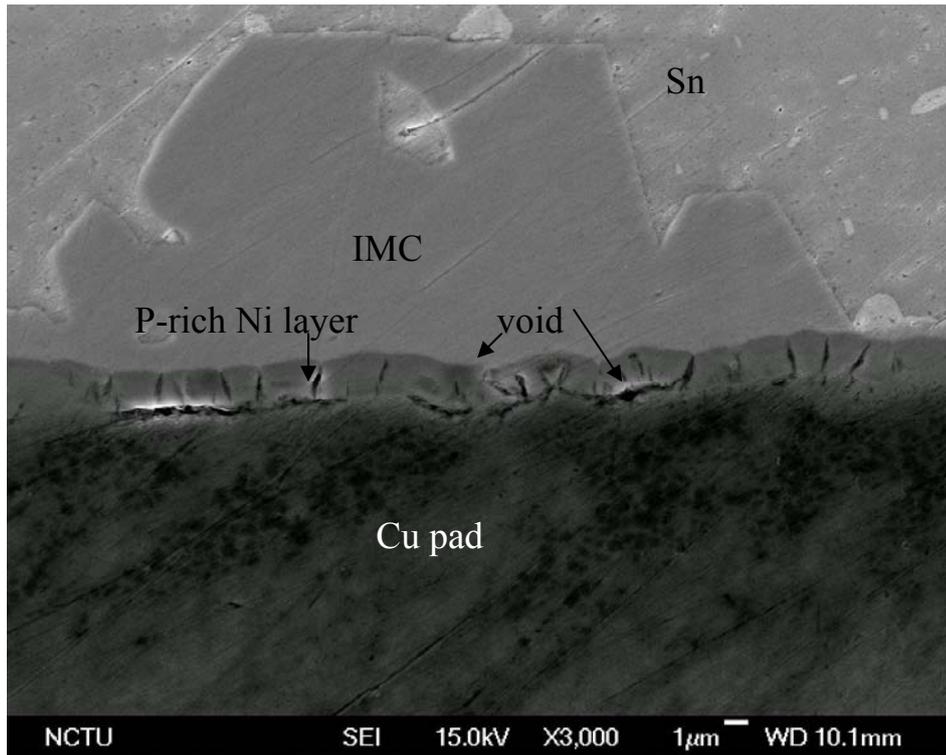


圖 4-11 為圖 4-9 的局部放大，鎳往外擴散形成孔洞

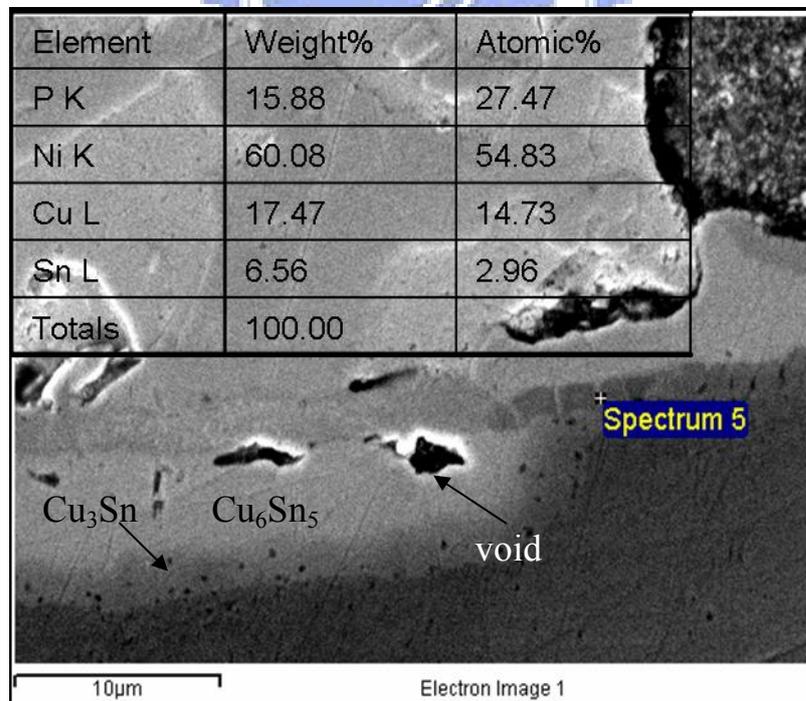
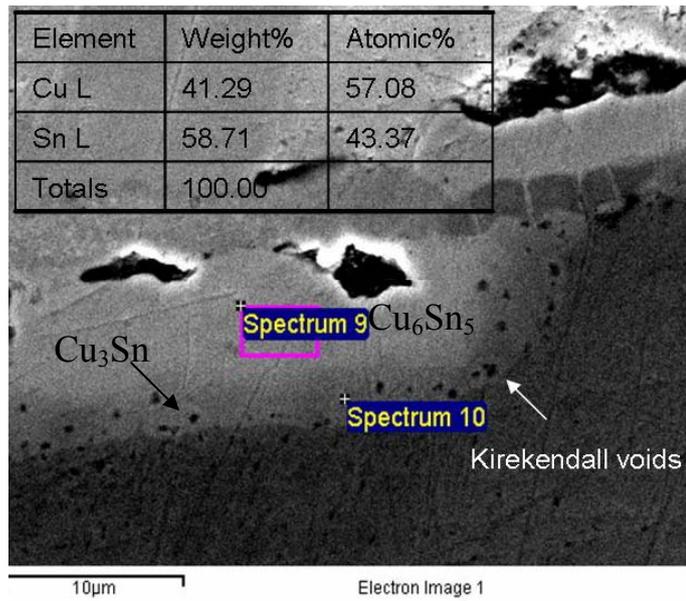


圖 4-12 為圖 4-9 的局部放大，孔洞結構提供錫與銅原子擴散路徑(右側)，

當無電鎳層完全反應，錫原子即進入銅墊層生成大量 IMC(左側)



Element	Weight%	Atomic%
Cu L	65.89	78.30
Sn L	34.11	21.70
Totals	100.00	

圖 4-13 為圖 4-9 的局部放大，基板端銅墊層 IMC 成分組成與 kirekendall voids 的出現

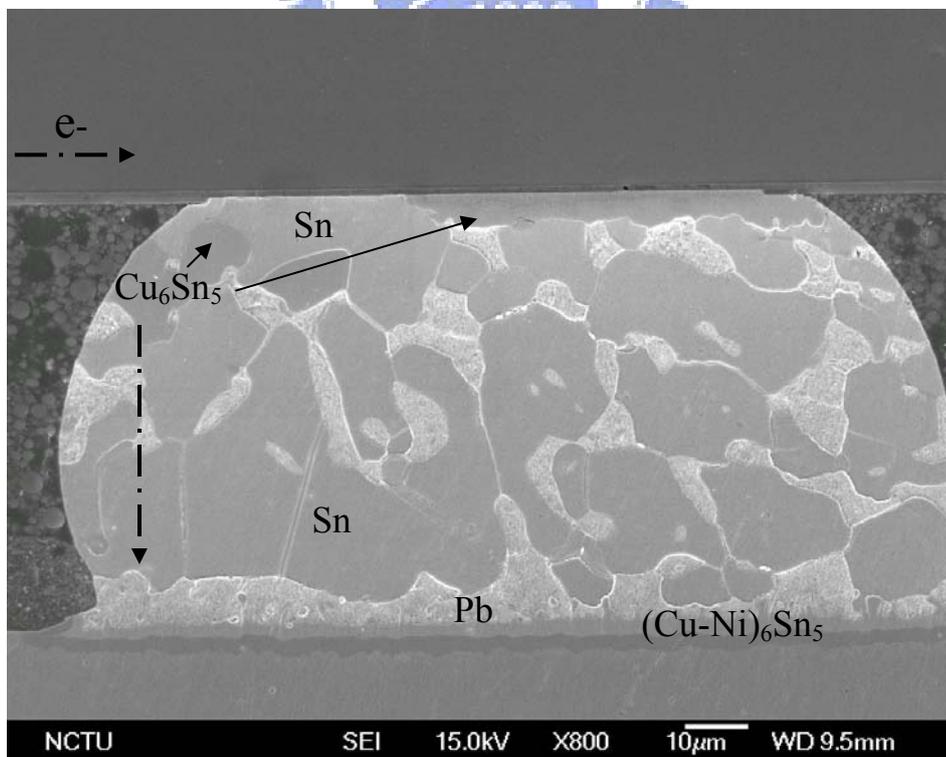


圖 4-14 在 140°C 下通 0.9A 經過 126 小時，電子流由左上到左下

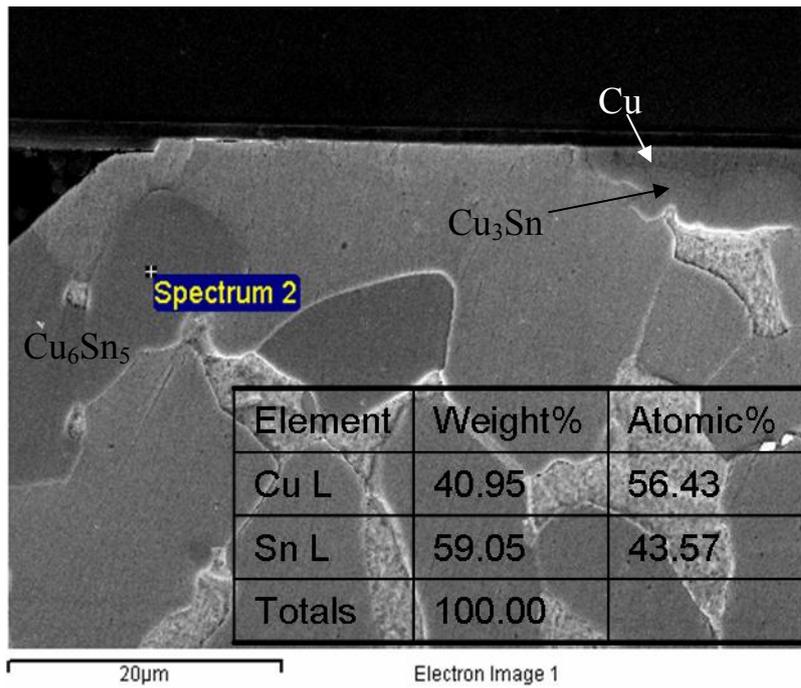


圖 4-15 為圖 4-14 局部放大，晶片端已剝離的介金屬化合物成分分析

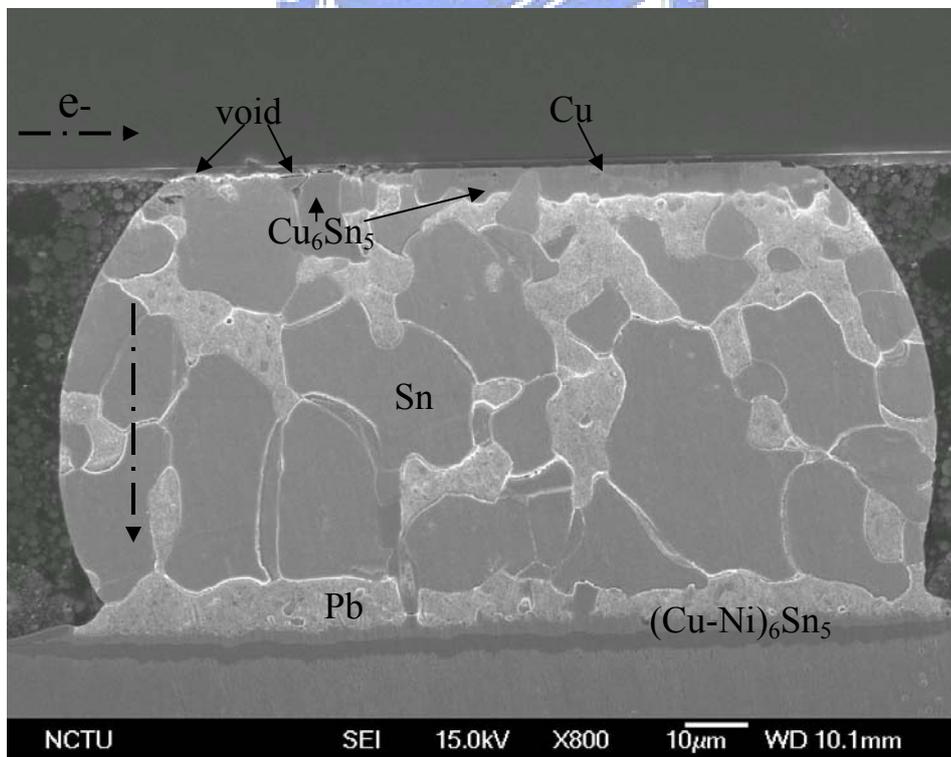


圖 4-16 在 150°C 下通 0.9A 經過 71.3 小時，電子流由左上到左下

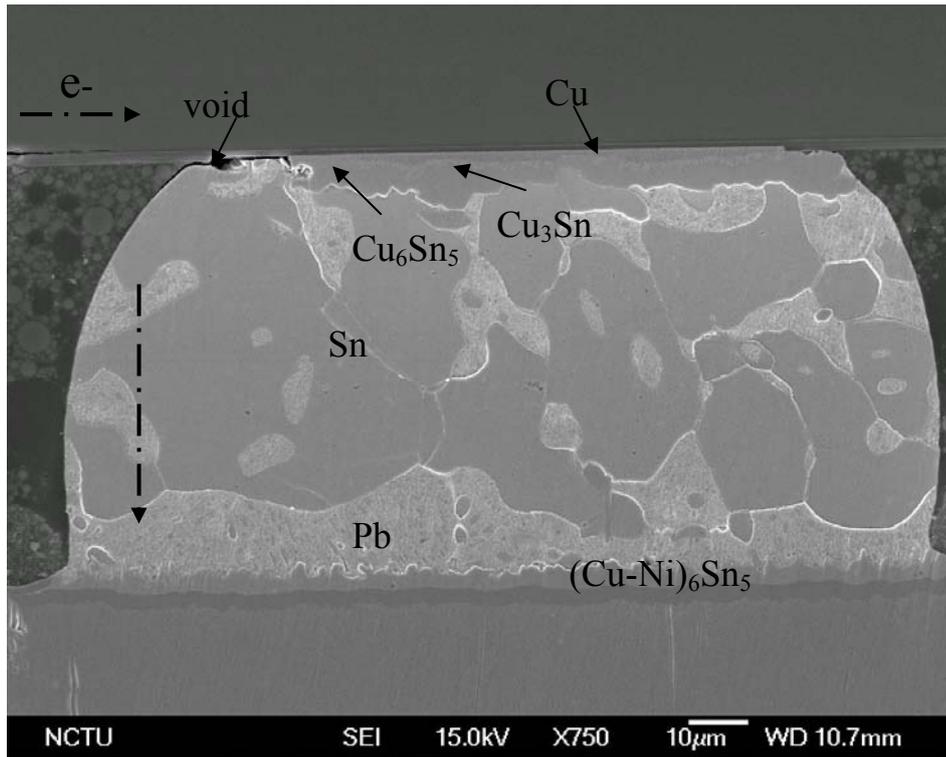


圖 4-17 在 160°C 下通 0.9A 經過 65.6 小時，電子流由左上到左下

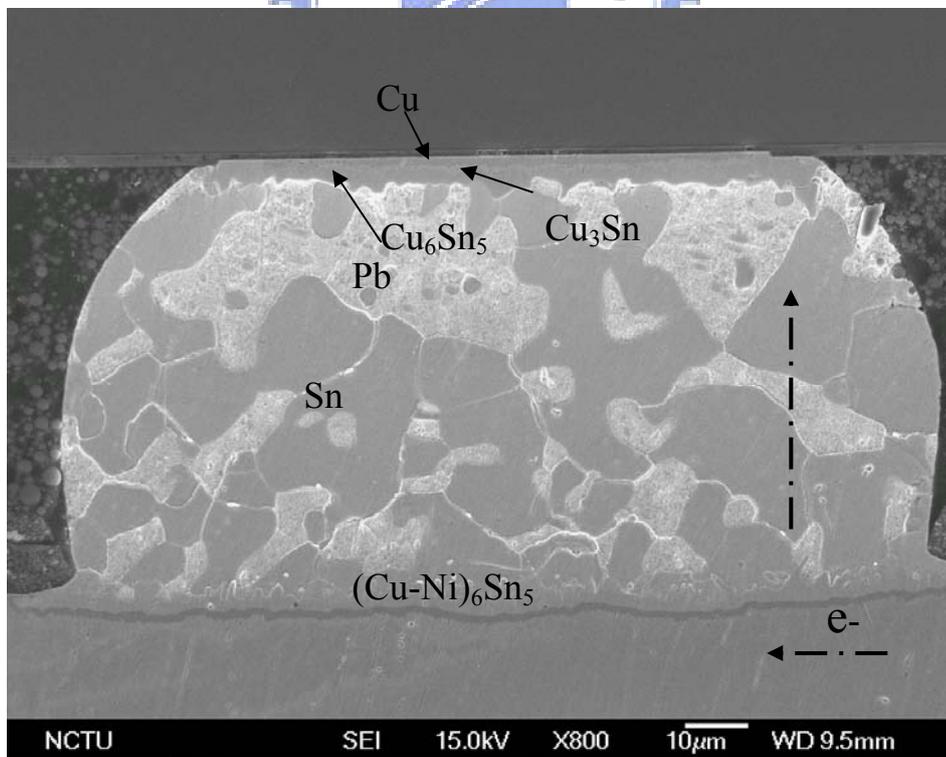


圖 4-18 在 140°C 下通 0.9A 經過 126 小時，電子流由右下到右上

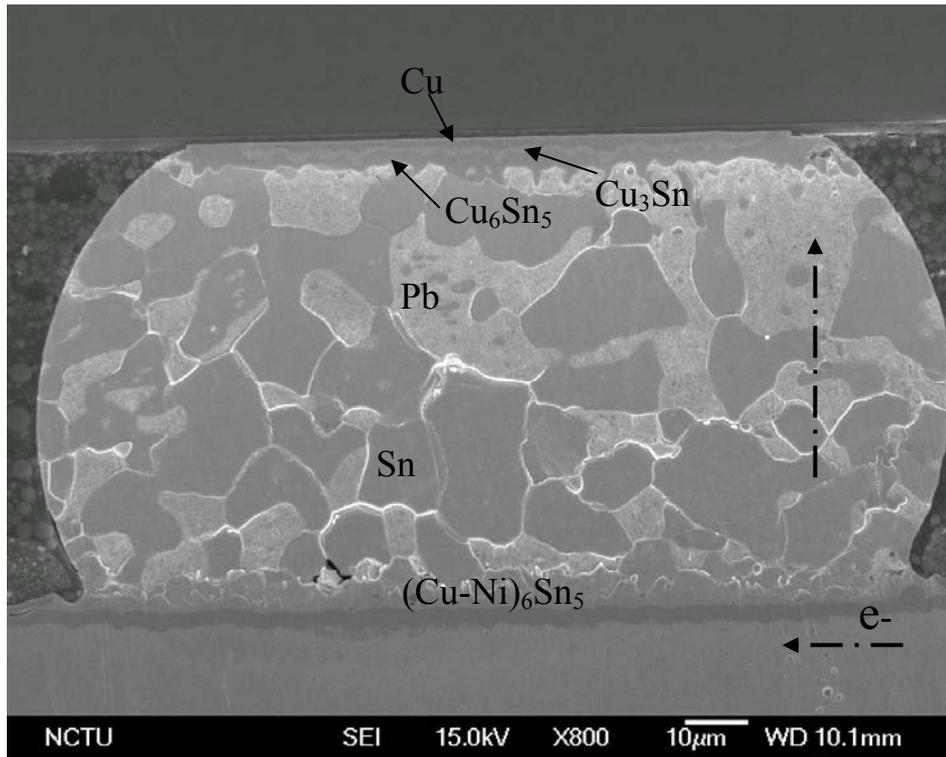


圖 4-19 在 150°C 下通 0.9A 經過 71.3 小時，電子流由右下到右上

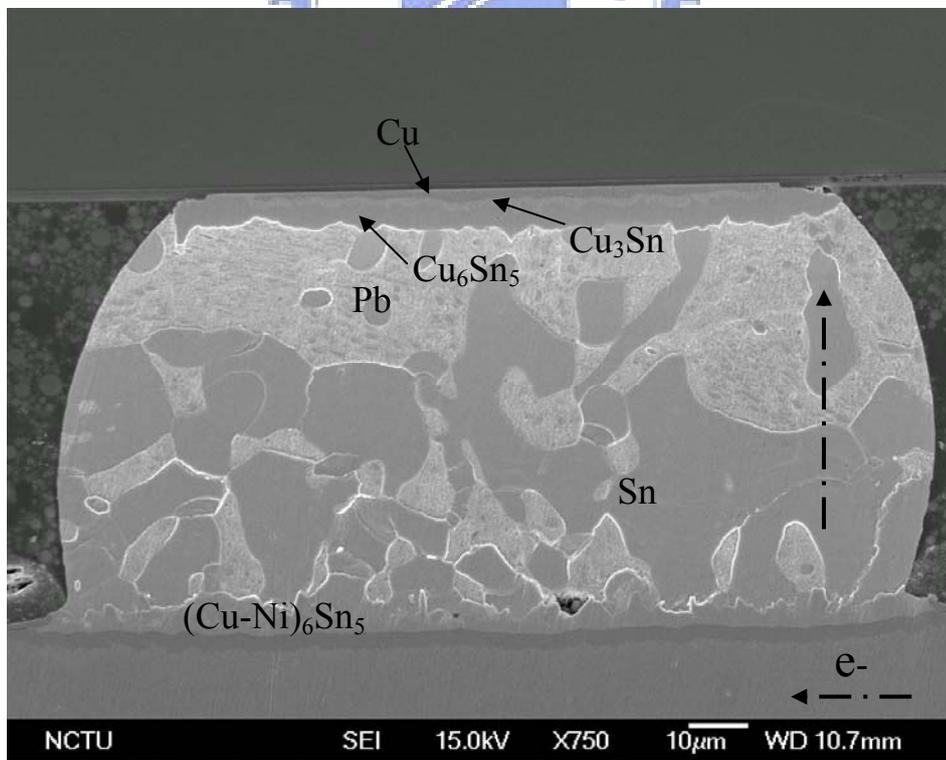


圖 4-20 在 160°C 下通 0.9A 經過 65.6 小時，電子流由右下到右上

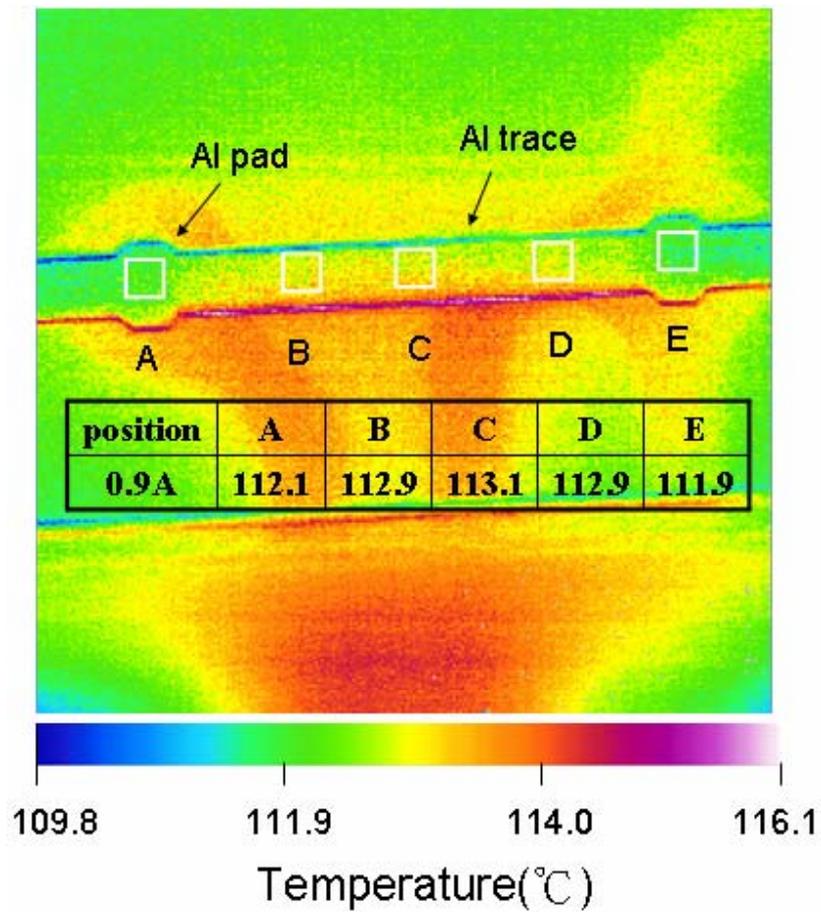


圖 4-21 紅外線顯像儀量測鋁導線與鋁墊層上在 100°C 0.9A 平均溫度

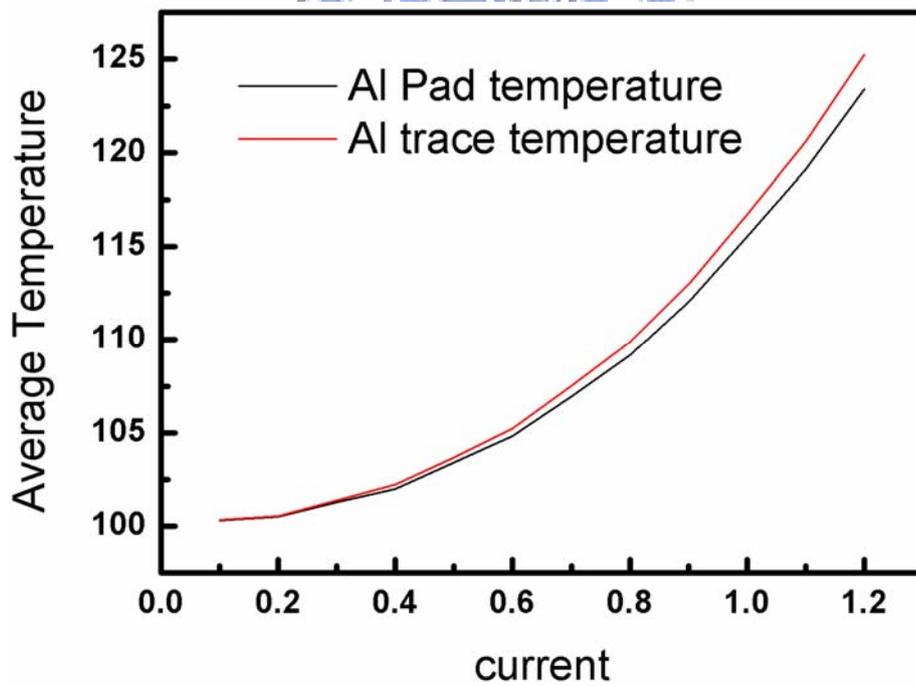
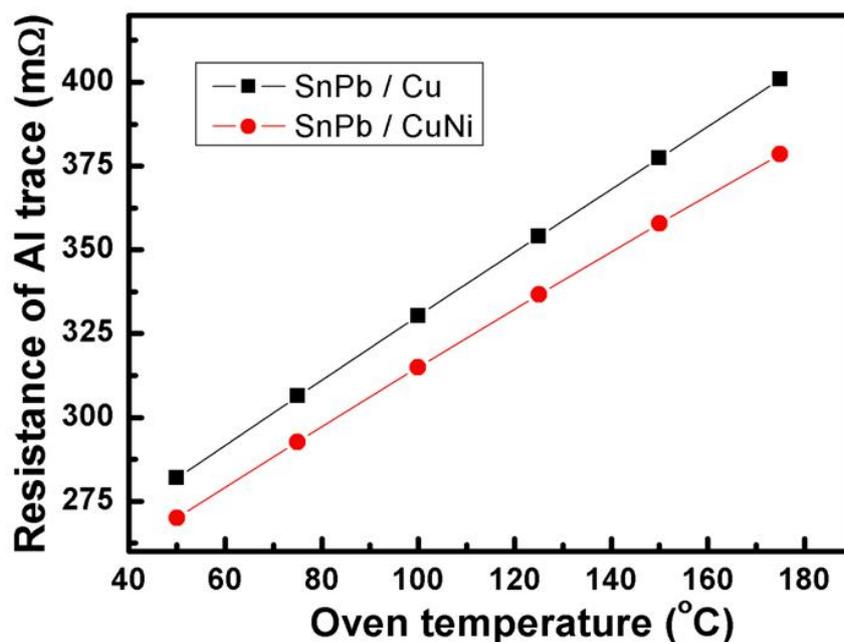


圖 4-22 IR 量測下對應不同電流，鋁墊層與鋁導線上所產生的溫升



$$\text{SnPb / Cu} : R_{Al} = 234.89 + 0.95 \times \text{Temp}_{Al}$$

$$\text{SnPb / CuNi} : R_{Al} = 226.46 + 0.875 \times \text{Temp}_{Al}$$

圖 4-23 銅與銅鎳墊層錫錫凸塊的鋁導線電阻對溫度變化圖

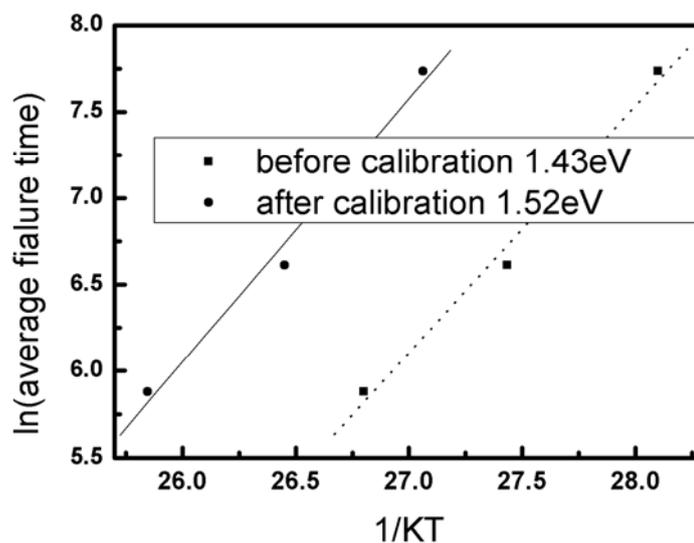


圖 4-24 在錫錫溫度校正與否的標準下對銅鎳金屬墊層錫錫活化能估算的

影響

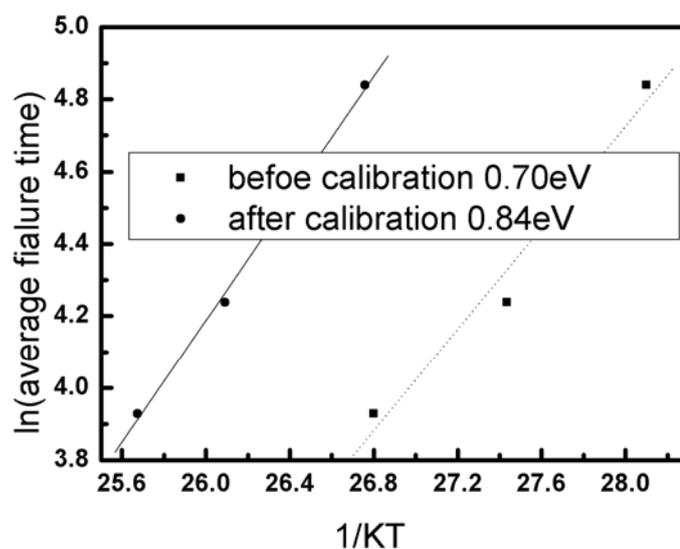


圖 4-25 在鉛錫溫度校正與否的標準下對銅金屬墊層鉛錫活化能估算的影響



表 4-1. TCR 校正後，Cu/Ni 與 Cu 墊層鉛錫凸塊溫升表

測試溫度	140°C	150°C	160°C
Cu/Ni 墊層	155.8°C ($\Delta T=15.8^\circ\text{C}$)	165.7°C ($\Delta T=15.8^\circ\text{C}$)	176°C ($\Delta T=16^\circ\text{C}$)
Cu 墊層	162.1°C ($\Delta T=22.1^\circ\text{C}$)	171.8°C ($\Delta T=21.8^\circ\text{C}$)	180°C ($\Delta T=20^\circ\text{C}$)

表 4-2. 銅鍍(a)與銅墊層(b)鉛錫凸塊溫度與破壞時間整理

(a) Cu/Ni UBM with eutectic SnPb solder joint under 0.9A

Hotplate Temp(°C)	Real Solder Temp(°C)	Average Failure Time (Hr)
140	155.82	2289.8
150	165.72	699.5
160	176.01	340.9

(b) Cu UBM with eutectic SnPb solder joint under 0.9A

Hotplate Temp(°C)	Real Solder Temp(°C)	Average Failure Time (Hr)
140	162.1	126.3
150	171.8	69.3
160	180.0	50.8



第五章 結論

凱文結構可以針對鉅錫凸塊在電遷移下進行觀測，並定義不同於雛菊花環結構的迴路開路破壞標準，而是單純鉅錫凸塊所造成的破壞，然而凱文結構搭配鋁導線的 TCR 效應可以延伸應用在校正鉅錫凸塊在電遷移測試下的溫度，此方法提供了一個比較好且方便的方式用來量測鉅錫凸塊的溫度。實驗發現，厚膜銅鎳墊層比厚銅膜墊層的鉅錫凸塊更抗電遷移，其破壞方式都發生在金屬墊層與鋁導線的界面，先由金屬墊層的溶解，後續大量介金屬化合物形成與剝離，最後導致孔洞產生在界面處。銅鎳與銅墊層在共晶錫鉛鉅錫接著下，計算出來的電遷移活化能分別為 1.52 與 0.84 電子伏特。



第六章 未來工作

從凱文結構與鋁導線 TCR 效應的結合下，進而算出銲錫凸塊在電遷移測試下的溫度情況，此方法不管在任何外加溫度與電流密度測試下，銲錫凸塊的真實溫度都可求得，接下來把它進一步應用在計算 Black's equation 方程式中的幾何因子(n value)，Black's equation 從數學角度來看可以推導如下

$$MTTF = A \frac{1}{(cj)^n} \exp\left[\frac{Q}{k(T + \Delta T)}\right] \quad (6.1)$$

$$\ln(MTTF) = \ln A - n \ln cj + \frac{Q}{K(T + \Delta T)} \quad (6.2)$$

$$\ln(MTTF) = -n \ln cj + R, \quad R = \ln A + \frac{Q}{K(T + \Delta T)} = \text{constant} \quad (6.3)$$

要解得方程式中的 n 值，必須在定溫下搭配不同電流密度，利用方程式 (6.3)，將平均破壞時間對電流集中因子與電流密度的乘積做圖找到其斜率即可求得幾何因子(n value)。TCR 溫度校正在此的關鍵性突破於藉由調整外加溫度與電流密度下，可以控制電遷移測試下銲錫凸塊的真實溫度，因此只要找出三組或以上外加溫度與電流密度參數的搭配使得鋁導線電阻相近代表著銲錫凸塊趨近等溫，而電流密度集中因子可以利用三維的數值模擬結果得到，最後將其線性迴歸方式找到其斜率即求得幾何因子(n value)。

參考文獻

1. Intel Technology Journal, Vol. 9, Issue 4 (2005).
2. V. B. Fiks, Soviet Physics – Solid State, Vol. 1, pp. 14-28, 1959.
3. European Union Waste in Electrical and Electronic Equipment (WEEE) Directive, 3rd Draft, May 2000.
4. Japanese Ministry of Health and Welfare Waste Regulation on Un-Reusable Pb, June (1998).
5. James R. Black Proc. IEEE, vol. 57, no. 9, pp. 1587-1594, Sep. (1969).
6. K. N. Tu, J. W. Mayer and L.C. Feldman, “Electronic Thin Film Science,” Macmillan, New York 1992.
7. H. B. Huntington and A.R. Grone, J. Phy. & Chem. Solids, Vol. 20, Issue 1-2, pp.76-87 (1961)
8. P. S. Ho and T. Kwok, Rep. Prog. Phys., vol. 52, pp. 301-348, (1989).
9. K. N. Tu, J. Appl. Phys. Vol. 94, Issue 9, pp. 5451-5473 (2003).
10. D. Gupta, K. Vieregge, and Gust, Actamater., V.47, No.1, pp. 5-12, 1999.
11. Q. T. Huynh, C. Y. Liu, C. Chen, and K. N. Tu, J. Appl. Phys. Vol.89, Issue 8, pp. 4332-4335 (2001).
12. E. C. C. Yeh, W. J. Choi, and K. N. Tu, P. Elenius, and H. Balkan, Appl. Phys. Lett. Vol.80, Issue4, pp. pp. 580-582 (2002).
13. Joule, J.P. Philosophical Magazine, Vol. 19, PP. 260; Scientific Papers 65 (1841).
14. S. H. Chiu, T. L. Shao, and Chih Chen, D. J. Yao, C. Y. Hsu, APL Vol.88, Issue 2, 022110 (2006).
15. Y. C. Hu, Y. H. Lin, C. R. Kao, K. N. Tu, J. Mater. Res., Vol. 18, No. 11, Vol.18 Nov 2003.
16. Lingyun Zhang, Shengquan Ou, Joanne Huang, K. N. Tu, Stephen Gee and Luu Nguyen, Appl. Phys. Lett. Vol.88, Issue, 012106 (2006).
17. T. L. Shao, S. W. Liang, T. C. Lin, and Chih Chen, J. Appl. Phys. Vol.98, Issue 4, 044509 (2005).
18. Jae-Woong Nah, J. O. Suh, and K. N. Tu, Seung Wook Yoon, Vempati Srinivasa Rao, and Vaidyanathan Kripesh and Fay Hua J. Appl. Phys. Vol. 100, Issue 12, 123513 (2006).
19. Jae-Woong Nah, Kai Chen, J. O. Suh, and K. N. Tu, ECTC 2007 pp.1450-1455.
20. W. J. Choi, E. C. C. Yeh, and K. N. Tu J. Appl. Phys. Vol.94, Issue 9, pp.

5665-5671 (2003).

21. Seung-Hyun Chae, Xuefeng Zhang, Kuan-Hsun Lu, Huang-Lin Chao, Paul S. Ho, Min Ding, Peng Su, Trent Uehling, Lakshmi N. Ramanathan. *J Mater Sci: Mater Electron* (2007) Vol.18, Number 1-3, pp.247–258 (2007)

