

國立交通大學

材料科學與工程學系

碩士論文

Poly(styrene-*b*-4-vinylpyridine)自組裝塊式高分子薄膜應用於

非揮發性記憶體的研究

Nonvolatile Memory Device Based on Poly(styrene-*b*-4-vinylpyridine)

Self-Assembled Block Copolymer Thin Films

研究生：劉永盛

指導教授：韋光華

中華民國九十七年七月

Poly(styrene-*b*-4-vinylpyridine)自組裝塊式高分子薄膜應用於
非揮發性記憶體的研究
Nonvolatile Memory Device Based on Poly(styrene-*b*-4-vinylpyridine)
Self-Assembled Block Copolymer Thin Films

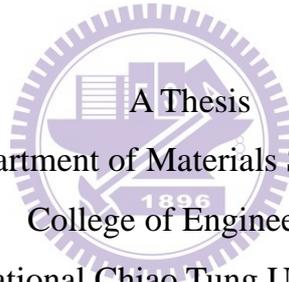
研究生：劉永盛

Student : Yung-Sheng Liu

指導教授：韋光華

Advisor : Kung-Hwa Wei

國立交通大學
材料科學與工程學系
碩士論文



Submitted to Department of Materials Science and Engineering
College of Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Materials Science and Engineering

July 2008

Hsinchu, Taiwan, Republic of China

中華民國九十七年七月

Poly(styrene-*b*-4-vinylpyridine)自組裝塊式高分子薄膜應用於
非揮發性記憶體的研究

學生：劉永盛

指導教授：韋光華

國立交通大學材料科學與工程學系碩士班

摘要

將 Poly(styrene-*b*-4-vinylpyridine)自組裝塊式高分子薄膜材料應用在非揮發性記憶體上，製備元件結構分別為 Al/Polymer/Al 和 ITO/Polymer/Al 的三明治元件結構，量測其電性的差異。Poly(styrene-*b*-4-vinylpyridine)為單層的薄膜時(約 30 nm)，薄膜的形貌會和塊材有所不同，Poly(styrene-*b*-4-vinylpyridine)塊式高分子因為相分離自組裝產生奈米結構，具有大面積週期性規則的排列，可製備高密度的資料儲存元件。用不同的儀器分析結果發現 Al/Polymer/Al 和 ITO/Polymer/Al 兩種不同的元件結構有不同的傳導的過程，但是主要都歸類在導線機制(filament mechanism)。

對 Al/Polymer/Al 元件結構而言，實驗所得之 *I-V* 特性曲線與空間電荷場和歐姆定律有關，on/off ratio 可達到 10^4 ，並且記憶時間可達到 1.5 小時；另外地，對 ITO/Polymer/Al 元件而言，當驅動電壓施加之後，金屬因為電場作用而進入到 P4VP 中而產生金屬導線，使元件導通，調控 on state 的限制電流，on/off ratio 最高可以達到 10^6 ，寫入和抹除的時間可達到微秒(us)的狀態，有超過 4 個小時的記憶時間。此兩種元件屬於兩種不同的傳導機制，分別使用不同的方法證明。另外還分別比較 PS-*b*-P4VP 自組裝塊式高分子和 P4VP 高分子之間的 *I-V* 特性曲線有什麼不同的差異。

Nonvolatile Memory Device Based on Poly(styrene-*b*-4-vinylpyridine)
Self-Assembled Block Copolymer Thin Films

Student : Yung-Sheng Liu

Advisor : Dr. Kung-Hwa Wei

Department of Materials Science and Engineering
National Chiao Tung University

Abstract

Studying on a Nonvolatile Memory Device based on poly(4-vinylpyridine) nanodomains of a poly(styrene-*b*-4-vinylpyridine) diblock copolymer thin films. We fabricated Al/Polymer/Al and ITO/Polymer/Al sandwiched structure to examine the electrical behavior, respectively. The PS-*b*-P4VP monolayer thin film (ca. 30 nm) develops hexagonally structure, which is different from its cylindrical bulk morphology. Block copolymers have unique associative properties that facilitate self-assembly into a variety of ordered structures with nanoscale periodicities. The block copolymer domains are useful as fabrication of high density information storage media. Studies proposed that the ON/OFF switching of the devices is mainly governed by a filament mechanism.

For the Al/Polymer/Al device structure, the *I-V* curve can be simulated by a combination of the space charge limited model and the ohmic model. This device show on/off ratio (10^4), and retention time(1.5 hours). For the ITO/Polymer/Al device structure, the switch voltage applied, the metal atom drifted into the P4VP domains to form the metal filament. The device show high on/off ratio (10^6), fast programming speed (us), and long retention time (>4 hours). Additional, we compared the P4VP nanodomains of PS-*b*-P4VP block copolymer and P4VP homo-polymer with current-voltage (*I-V*) of the memory behavior.

謝誌

兩年的碩士生涯即將結束，尤其感謝指導教授韋光華老師在實驗上的意見與指導，在此致以由衷的敬意與感激。另外感謝黃華宗老師在口試時提供了寶貴的意見；許鈺宗老師、徐雍瑩老師在論文上的指導使得本論文可以更精確和完整。

感謝實驗室博士後研究員、歷屆學長姐、同學、學弟妹在實驗和生活上的幫忙和支持，在苦悶無趣的實驗室，添加著歡樂溫馨的氣氛。首先是耀德學長和藹可親的態度讓我印象深刻；茂源學長博大精深的知識和專業的興趣讓人崇拜；旭生學長的實驗態度，讓人值得學習；冠宇學長的口才和活潑的態度，讓實驗室增添不少歡樂；碩麟學長神出鬼沒，讓人捉摸不定；姿吟學姐為老師看重的左右手，幫助老師處理很多事；阿川學長，在實驗和生活上給予我不少意見，可以說是我的好哥們；阿閔學長老實的個性，沒有私心，熱心助人的態度，是個談心的好夥伴；阿正學長的懷才不遇，實在令人惋惜；明鑫在元件的量測和製作，非常專業；莉華，互相奮鬥的好同學，並感謝您的牽線，促成一段良緣；璨丞的活力和外務，讓人數不清，實驗的不順利，也讓人擔心；士彬學弟對籃球尤其的熱愛；上哲學弟隨和的態度，讓人覺得很好相處；宗諭學弟笑容不斷，讓人覺得很舒服；璽夷學妹鬥嘴的能力，讓人不能還口；秉萱謙卑有禮的態度，令我非常讚賞；振嘉學長在元件的量測和互相討論，這篇論文才能完成；阿茂學長的想法、實驗上的執著、口試時給予的意見、在生活中亦師益友，協助我完成這篇論文，特別感謝振嘉和阿茂學長，有你們的幫忙，實驗才能這麼順利；另外只相處半年的博士後研究 Dana，讓我可以勇敢的說出英文；可愛的克瑜助理，在行政事務也幫忙很多，是不可或缺的。另外已畢業的，傑元、弘揚學長、曉文學姐，在我的碩士生涯也增添許多印象深刻的記憶。

最後感謝我的家人們和筱素的陪伴，並在生活上和精神上的支持與鼓勵，使我無憂無慮的拿到碩士文憑，感謝兩年中幫助我的每一個人，在此也祝福各位，身體健康，平安順利。

目錄

中文摘要	I
英文摘要	II
謝誌	III
目錄	IV
表目錄	VI
圖目錄	VII
第一章 緒論	1
1-1 前言	1
1-2 記憶體簡介	1
1-2-1 揮發性記憶體(Volatile Memory Device)	4
1-2-2 非揮發性記憶體(Non-Volatile Memory device)	4
1-3 研究動機	14
第二章 文獻回顧	15
2-1 有機雙態記憶體的元件結構	15
2-1-2 Molecular MIM	15
2-1-2 Polymer MIM	15
2-1-3 Donor-Acceptor(D-A) Complexes	15
2-1-4 Mobile ions and Redox species	16
2-1-5 Nanoparticles blend	16
2-2 電流-電壓圖型(<i>I-V</i> curve)的分類	17
2-3 有機雙態記憶體的反應機制	18
2-4 電荷的傳導機制	20
2-5 記憶體應考慮的效能	22

2-6 塊式高分子(Block Copolymer)材料簡介.....	22
第三章 實驗技術與原理	24
3-1 實驗架構	24
3-2 實驗藥品與耗材	25
3-3 材料製備	26
3-4 元件製備	26
3-5 儀器與設備	29
3-6 分析儀器運用與原理	30
3-6-1 穿透式電子顯微鏡(Transmission Electron Microscopy , TEM)	30
3-6-2 掃描式電子顯微鏡(Scanning Electron Microscopy , SEM)	30
3-6-3 原子力顯微鏡(Atomic Force Microscopy , AFM).....	30
3-6-4 低溫探針量測機台(Cryogenics Probe Station)	31
3-6-5 熱蒸鍍機(Thermal Coater).....	31
第四章 結果與討論	32
4-1 元件薄膜形貌分析	32
4-2 Al/Polymer/Al 電性分析.....	37
4-2-1 Al/Polymer/Al 的導通機制.....	37
4-2-2 Al/Polymer/Al 的電性量測分析	38
4-3 ITO/Polymer/Al 電性分析	44
4-3-1 ITO/Polymer/Al 的導通機制	44
4-3-2 ITO/Polymer/Al 的電性量測分析	45
4-4 變溫量測分析	49
4-5 電極變化的分析	50
第五章 結論	54
參考文獻	55

表目錄

表 1-1 常見記憶體之比較表 ^[1]	3
表 2-1 常見的導電傳導機制.....	21
表 2-2 塊式高分子中不同比例的鏈段形成不同相分離的形貌 ^[79]	23



圖目錄

圖 1-1 常見的半導體記憶體分類。.....	2
圖 1-2 快閃記憶體具備其他記憶體之優點分析 ^[2] 。.....	5
圖 1-3 (a)鐵電材料產生極化的示意圖 ^[4] ，(b)鐵電體極化量對電場曲線圖 ^[1] 。.....	6
圖 1-4 GMR 的作用機制 ^[1] 。.....	7
圖 1-5 (a)PCM 記憶體結構，(b)PCM 操作原理圖。.....	8
圖 1-6 (a)不同電阻和晶相的差別，(b)近年來不同相變化合金材料應用在不同的光學儲存產品上 ^[12] 。.....	9
圖 1-7 (a)奈米 FG 充電(寫入)，(b)奈米 FG 沒充電(抹除)的示意圖。.....	10
圖 1-8 (a) Flash memory 以及(b)奈米結點記憶體的閘極結構圖 ^[17] 。.....	11
圖 1-9 庫倫阻斷效應 ^[18] 。.....	11
圖 1-10 常見的分子結構圖和其 $I-V$ 圖 ^[33] 。.....	12
圖 1-11 (a)有機記憶體的元件結構圖，(b)有機記憶體的標準 $I-V$ 圖。.....	14
圖 2-1 量測不同類型的元件所得到的不同 $I-V$ 圖。.....	17
圖 2-2 空間電荷極限電流(space charge limit current)傳遞的過程。.....	19
圖 2-3 金屬導線的形成和消除的過程造成電流導通和斷路。.....	19
圖 3-1 (a)Al/PS- <i>b</i> -P4VP/Al 元件製作的流程與塊式高分子分別在溶液中和薄膜時不同的形貌，(b)元件的俯視圖和構造圖。.....	27
圖 3-2 (a)ITO/PS- <i>b</i> -P4VP/Al 元件製作的流程與塊式高分子分別在溶液中和薄膜時不同的形貌，(b)元件的俯視圖和構造圖。.....	28
圖 4-1 Al/Polymer/Al 元件結構，高分子在鋁電極上的表面形貌。(a)鋁電極，(b)PS，(c)P4VP，(d)PS- <i>b</i> -P4VP。.....	33
圖 4-2 Al/Polymer/Al 元件結構，高分子在 SiO ₂ 基板上的表面形貌。(a)PS，(b)P4VP，(c)PS- <i>b</i> -P4VP。.....	34
圖 4-3 Al/Polymer/ITO 元件結構，高分子在 ITO 電極上的表面形貌。(a)ITO 電極，	

(b)PS, (c)P4VP, (d)PS- <i>b</i> -P4VP。.....	35
圖 4-4 PS- <i>b</i> -P4VP 旋轉塗佈在鋁電極上, TEM 觀察得到的表面形貌圖。.....	36
圖 4-5 Al/PS- <i>b</i> -P4VP/Al 元件的 TEM 剖面結構圖。.....	36
圖 4-6 產生電荷侷限電流(SCLC)的示意圖。.....	37
圖 4-7 鍍率不穩定量測 PS、P4VP、PS- <i>b</i> -P4VP 三種不同元件的 <i>I-V</i> 圖。.....	39
圖 4-8 鍍率不穩定量測 Al/PS- <i>b</i> -P4VP/Al 元件所得的記憶時間。.....	39
圖 4-9 鍍率穩定 Al/P4VP/Al 和 Al/PS- <i>b</i> -P4VP/Al 元件的 <i>I-V</i> 曲線。.....	40
圖 4-10 (a)Al/PS- <i>b</i> -P4VP/ITO 記憶體元件導通的過程(b)P4VP 能階、Al 電極功函 數之間相對的高低和電子電洞允許注入的方向(c)將圖 4-6 取對數比較 <i>I-V</i> 之間的關係。.....	42
圖 4-11 Al/PS- <i>b</i> -P4VP/Al 的導電行為, 正或負工作偏壓皆可寫入和抹除, 表示和 電流注入的方向無關。.....	43
圖 4-12 鍍率穩定製作出 Al/PS- <i>b</i> -P4VP/Al 元件量測所得的記憶時間。.....	43
圖 4-13 ITO/Polymer/Al 元件的反應機制說明圖。.....	44
圖 4-14 ITO/PS- <i>b</i> -P4VP/Al 元件剖面圖。.....	45
圖 4-15 ITO/PS- <i>b</i> -P4VP/Al 的 <i>I-V</i> 圖, on state 限電流在 0.015 A。.....	46
圖 4-16 ITO/PS- <i>b</i> -P4VP/Al 元件, 不同的電壓, on/off ratio 的對應值。.....	46
圖 4-17 ITO/PS、P4VP、PS- <i>b</i> -P4VP/Al 三種元件的 <i>I-V</i> 曲線圖。.....	47
圖 4-18 量測 Al/PS- <i>b</i> -P4VP/ITO 元件所得的記憶時間。.....	48
圖 4-19 元件 Al/PS- <i>b</i> -P4VP/ITO 單一次讀取-寫入-抹除的控制。(a)不同工作電壓 的施加, (b)施加不同工作電壓後, 電流大小的變化。.....	49
圖 4-20 不同量測溫度下所得到的 <i>I-V</i> 曲線圖。.....	50
圖 4-21 不同量測溫度下, 溫度對電阻的關係圖。.....	50
圖 4-22 從 SEM 圖, 分析工作偏壓施加前後電極表面形貌的改變。(a)結構為 Al/ PS- <i>b</i> -P4VP、P4VP/Al, 量測前電極的形貌, (b) Al/PS- <i>b</i> -P4VP/Al 元件量 測後電極的形貌, (c) Al/P4VP/Al 元件量測後電極的形貌。.....	52

圖 4-23 從 SEM 圖，分析工作偏壓施加前後電極表面形貌的改變。(a)結構為 ITO/PS-*b*-P4VP、P4VP/Al，量測前電極的形貌，(b) ITO/PS-*b*-P4VP/Al 元件量測後電極的形貌，(c) ITO/P4VP/Al 元件量測後電極的形貌。…… 53



第一章 緒論

1-1 前言

在現今的數位時代，科學技術快速的發展，半導體元件微小化的技術有突破性的進展。微型化行動裝置；如行動電話、個人數位秘書(PDA)、個人電腦、MP3隨身聽、數位相機、遊戲機等，所使用的儲存裝置大部分為非揮發性記憶體。因此大容量、高密度、高速度、高可靠度、小體積、低成本、省電的記憶裝置是不可或缺的，目前的電子記憶體市場的主流產品中，必須擁有高速讀寫和永久記憶兩種功能。所以容量更高、速度更快、功能和可塑性越高的新式奈米記憶體是目前研發人員所追求的目標。

目前記憶體所使用的材料，皆以矽半導體材料為基礎，但由於半導體世代的不斷向下微縮，又希望可以達到高儲存密度，而使現有的記憶體面臨一些挑戰，如漏電流所造成的功率消耗、讀/寫時需高電壓等問題。現有元件技術將面臨物理極限，所以需要引進新的觀念、新的材料、以及新的技術。

現今新開發的非揮發性記憶體，如鐵電記憶體(Ferroelectric Random Access Memory, FeRAM)、磁性記憶體(Magnetic Random Access Memory, MRAM)、相變化記憶體(Ovonic Unified Memory, OUM)或(Phase Change Memory, PCM)、奈米結晶點記憶體(Nano-crystal memory)、有機非揮發性記憶體(Organic Non-volatile Memory, ONVM)等皆在陸續的研究中，詳細記憶體的分類可看圖1-1。其中有機非揮發性記憶體具有獨特且無法取代的優異特性，未來可能存在各種電子產品的記憶儲存中，在儲存產品中佔有一席之地。

1-2 記憶體簡介

記憶體主要可以區分成兩大類：一是揮發性記憶體(Volatile Memory)，記憶體的資料會隨著電源關掉而消失，沒有永久的記憶功能，但是存取速度快，其讀寫速度可以到100奈秒(nanosecond, ns)。另一類則是強調有永久記憶功能，即所

謂非揮發性記憶體(Non-Volatile Memory)，資料存取不受電源影響，缺點是資料的寫入時間需要微秒(microsecond, μs)以上的時間。

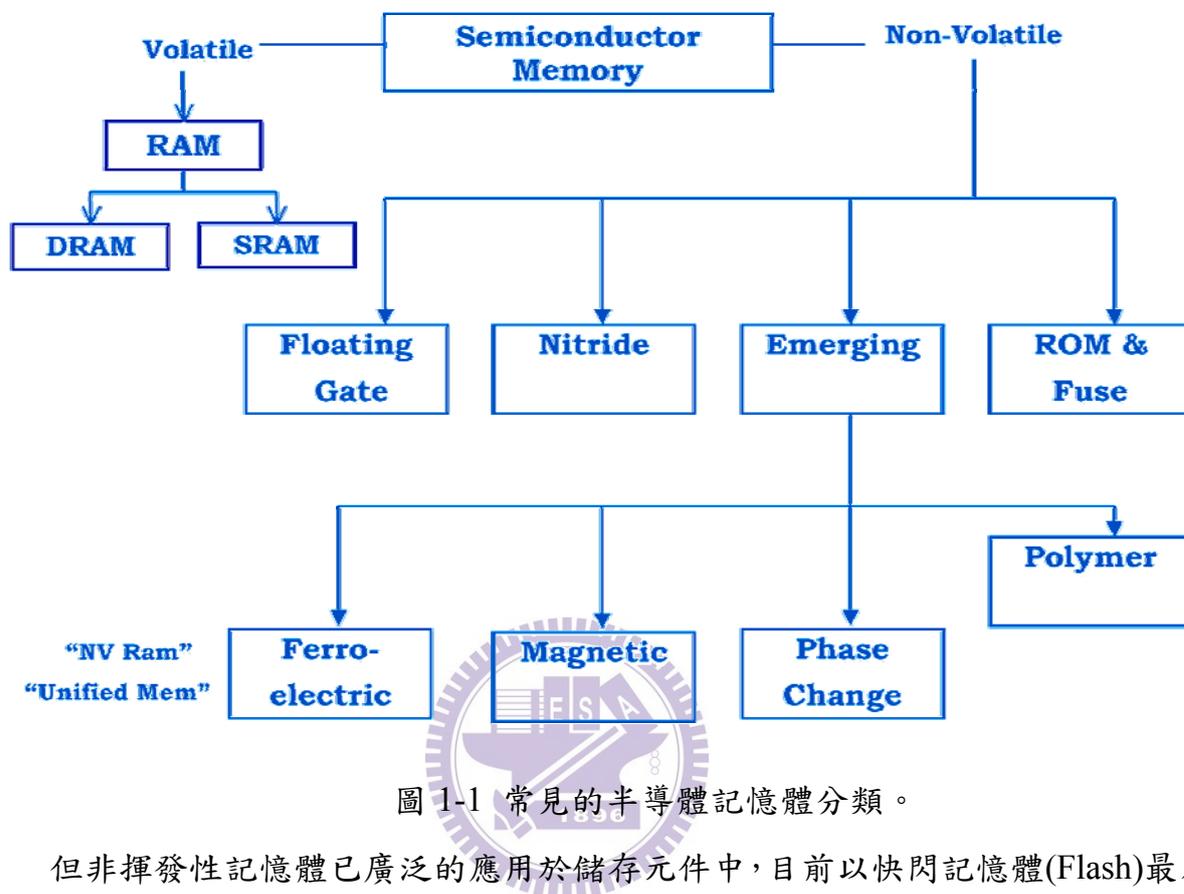


圖 1-1 常見的半導體記憶體分類。

但非揮發性記憶體已廣泛的應用於儲存元件中，目前以快閃記憶體(Flash)最為普遍，但是缺點是存取速度慢、讀寫次數有限、耗電量高等。為了改善這些缺點，於是開發許多新材料來改進。表1-1列出一些常見記憶體之間的比較，其中SRAM、DRAM、Flash是已商業化產品；FeRAM、MRAM、OBD、OUM目前還在研究發展中，表中的數值僅供參考。

表 1-1 常見記憶體之比較表^[1]

	SRAM	DRAM	Flash	FeRAM	MRAM	OBD	OUM
Cell Size	<10F ²	<10F ²	5~10F ²	10~20F ²	8~15F ²	<2F ²	8~15F ²
Non-Volatile	No	No	Yes	Yes	Yes	Yes	Yes
Power	high	high	Medium	low	low	low	low
Write Endurance	Infinite	Infinite	10 ⁵	>10 ¹²	10 ¹⁵	10 ⁵	>10 ¹²
Destructive Read	No	No	No	Yes	No	No	No
Read Time	1~10 ns	10~50 ns	20 ns~10 μs	70 ns	30 ns	10 ns	50 ns
Write Time	1~10 ns	10~50 ns	100 μs~1 s	70 ns	30 ns	10~50 ns	50 ns
Embeddability	Yes	Yes	Yes	Yes	Yes	Yes	Yes
Data Retention Time	unlimited	unlimited	>10 yrs	>10 yrs	>10 yrs	>10 yrs	>10 yrs

註一：F represents minimum feature size for any technology , Feature size = process lithography capability

註二：SRAM(Static Random Access Memory)、DRAM(Dynamic Random Access Memory)、Flash(Flash memory)、MRAM(Magnetic Random Access Memory)、FeRAM(Ferroelectric Random Access Memory)、OBD(Organic bistable memory)、OUM(Ovonic Unified Memory)

1-2-1 揮發性記憶體(Volatile Memory Device)

當電流關掉後，儲存在記憶體裡面的資料會消失，這類型的記憶體稱為揮發性記憶體。揮發性記憶體主要有，DRAM (Dynamic Random Access Memory，動態隨機存取記憶體)，及SRAM (Static Random Access Memory，靜態隨機存取記憶體) 等二大類產品。

DRAM，是目前電腦內最常被使用到的記憶體。會稱之為DRAM，是因為此類記憶體需要週期性的充電，這個動作稱之為refreshed。因為DRAM儲存的單位是以極微小的電容器儲存電荷，所以如同電容，會不斷漏電，必須在一段時間之內要充電，才能保持住原本的電壓，所以也比較耗電。因為要refreshed，所以需要佔用系統部份的時間，降低系統的效率。這是DRAM獨特的特性，也是嚴重的缺點。

SRAM是指這種記憶體只要保持通電，裡面儲存的資訊就可以永久保持。SRAM主要的儲存單位為電晶體，所以儲存速度比DRAM快，而且不會像電容一樣有漏電的問題，所以不用像DRAM需要持續不斷的充電，所以讀取效率上也快上很多。雖然SRAM的生產成本比較高，但在需要高速讀寫資料的地方，如電腦上的快取(Cache)，還是會使用。

1-2-2 非揮發性記憶體(Non-Volatile Memory device)

當電流關掉後，儲存在記憶體中的資料不會消失，這類的記憶體，我們稱之為非揮發性記憶體。這類的產品主要有ROM (Read-Only Memory，唯讀記憶體) 和Flash (快閃記憶體)兩大類。而最近研究發展中的非揮發性記憶體，會在以下簡略的介紹。

1. ROM(Read only Memory，唯讀記憶體)

唯讀記憶體，這種記憶體的內容任何情況下都不會改變，電腦與使用者只能讀取保存在這裡的指令，和使用儲存在ROM的資料，但不能變更或存入資料。唯讀記憶體(Read-Only Memory)是一種只能讀取資料的記憶體。在製造過程中，將資料以一特製光罩(mask)燒錄於線路中，其資料內容在寫入後就不能更改，

所以有時又稱為「光罩式唯讀記憶體」(mask ROM)。也就是說，即使在關機之後記憶的內容仍可以被保存，所以這種記憶體多用來儲存特定功能的程式或系統程式。

2. Flash(快閃記憶體)^[2]

理想的記憶體除了反應速度快之外，尚須具備三項基本條件：高容量發展性、可無限次讀寫以及非揮發之特性。Flash不但融合三項優異的特性，同時在消費性電子產品應用的速度效能表現上，也可令人接受，在行動裝置講求立即操作、可儲存大量資料之下、加上低廉的製造成本，Flash已經在記憶體市場中佔有相當的地位。我們可以看圖1-2很明顯的表現出Flash具備其它記憶體的優點。

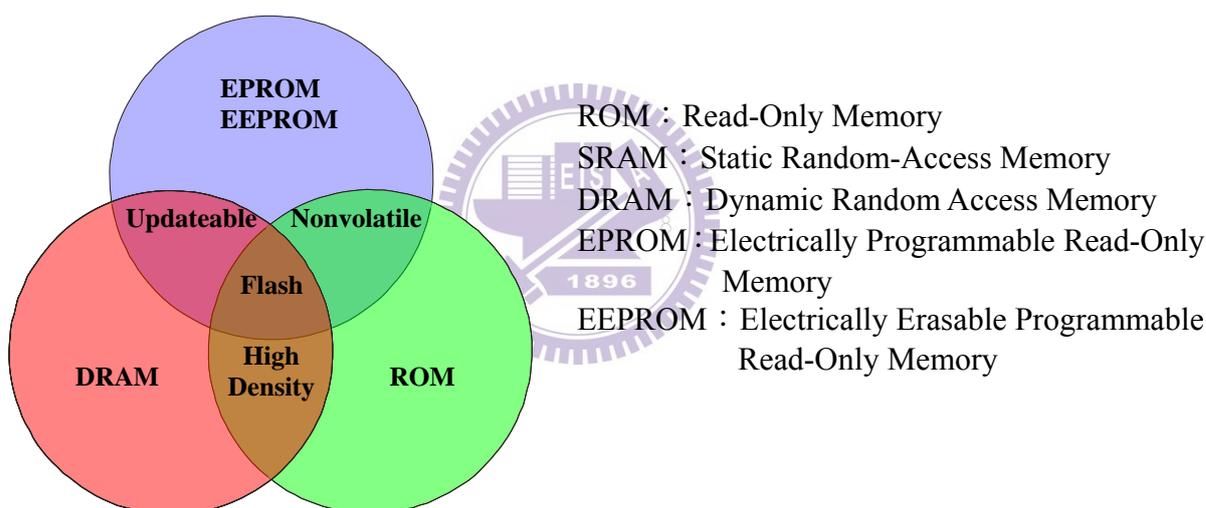


圖 1-2 快閃記憶體具備其他記憶體之優點分析^[2]。

3. 鐵電記憶體(Ferroelectric Random Access Memory, FeRAM)^[1]

鐵電記憶體(FeRAM)大約從1983年崛起，當時用2T2C(two transistor and two capacitor)的結構製造出比EEPROM還小的元件體積，這類元件和積體電路互相結合。最近一個突破性的發展是1T1C已經被研究使用在高密度儲存裝置的應用，像是手機和個人資料儲存裝置，但是如何去設計一個可靠和高良率的1T1C的鐵電記憶體成為商業化產品是還需要努力的。而MFS (Metal ferroelectric semiconductor)^[5]

FET (Field Effect Transistor, 場效電晶體)也被提出討論，主要是將MOS (Metal oxide semiconductor) FET中的SiO₂用鐵電材料取代，這部分也是記憶體元件上開發的重點。

鐵電隨機存取記憶體(FeRAM)，是利用perovskite晶體這類的材質，諸如PZT (PbZr_{1-x}Ti_xO₃)、SBT (SrBi₂Ta₂O₃) 材料具有鐵電特性的工作曲線，用來製作非揮發性記憶體。所謂鐵電是指具有電遲滯效應(P-E hysteresis)的薄膜材料；當薄膜接受外界電壓時，因內部離子的移動而產生極化現象。圖1-3(a)^[4]說明晶體受正偏壓和負偏壓下，其內部原子產生位移而發生變形，由於內部晶格結構變形，而這些因離子位置的偏移所產生的電偶極，並不會隨著電壓的移除完全消失，形成所謂的殘存極化，殘存極化方向會隨著施加電場的方向改變而改變；不同的極化方向正好提供了我們記憶體所需"0"與"1"的兩種狀態。在施加電壓的影響下，造成晶格極化的改變量如圖1-3(b)^[1]。

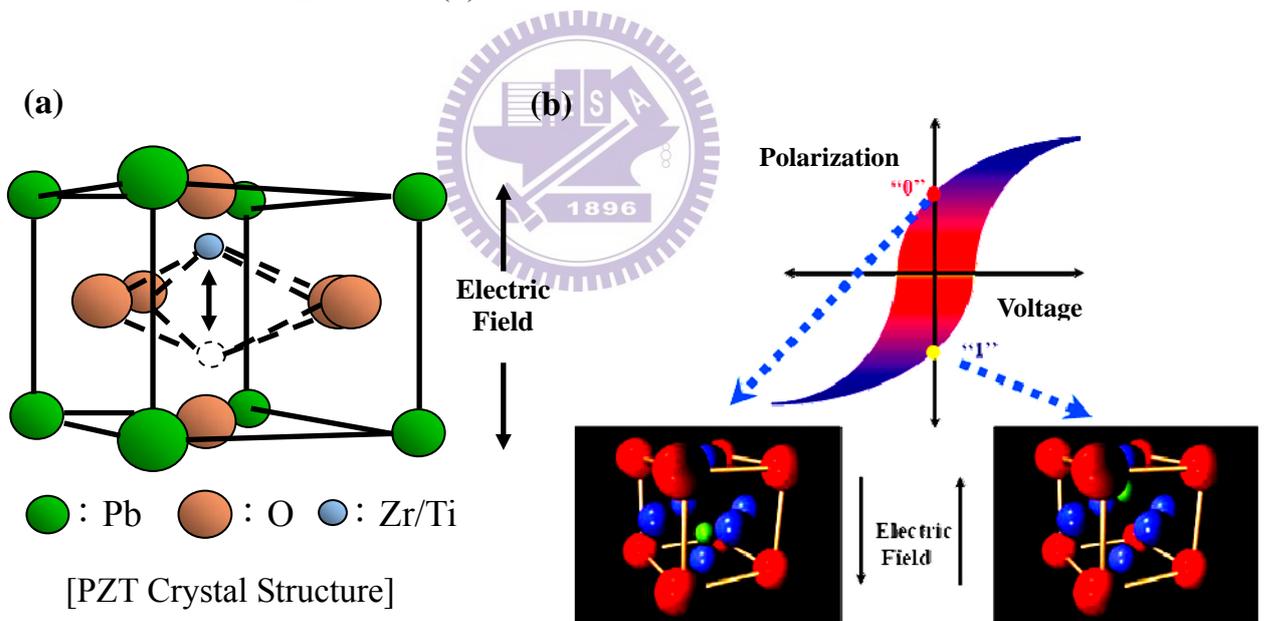


圖 1-3 (a)鐵電材料單位晶胞產生極化的示意圖^[4]，(b)鐵電體極化量對電場曲線圖^[1]。

4. 磁性記憶體(Magnetic Random Access Memory, MRAM)^[1]

MRAM已經發展了至少15年以上，早期大型電腦還是以MRAM為主要核心。資料被儲存在會被磁場極化的磁性材料薄膜中，形成所謂的記憶體元件。磁化的改變是因為磁性材料的電子自旋(Spin)信號發生旋轉所造成，MRAM主要是利用

電子的自旋特性，透過磁性結構中自由層的磁化方向不同所產生之磁阻變化來記錄訊號的"0"與"1"，這類材料如：鐵(Fe)、鈷(Co)、鎳(Ni)，並搭配傳統CMOS元件電路製作成元件，完成資料的儲存。

MRAM的理論是利用材料在一定的磁場下電阻會產生改變，這種現象稱為磁阻效應(magnetoresistance)，磁性金屬和合金材料一般都有這種磁電阻現象，正常情況下，物質的電阻率在磁場中僅產生輕微的減小；但是在很薄的金屬薄膜，電阻率減小的幅度相當大，稱為巨磁阻 (Giant Magnetoresistance) ^[5]效應，1988年由Baibich等人發現。巨磁阻的作用機制如圖1-4^[1]所示，當膜層磁矩呈相反平行排列時，電子因自旋方向與膜層磁矩不同而頻繁地被散射，進而獲得較大的電阻；當所有磁矩排列成同方向平行組態，其中自旋方向與磁矩相同的電子可以順利的通過多層膜而不被散射，進而獲得較小的電阻值。

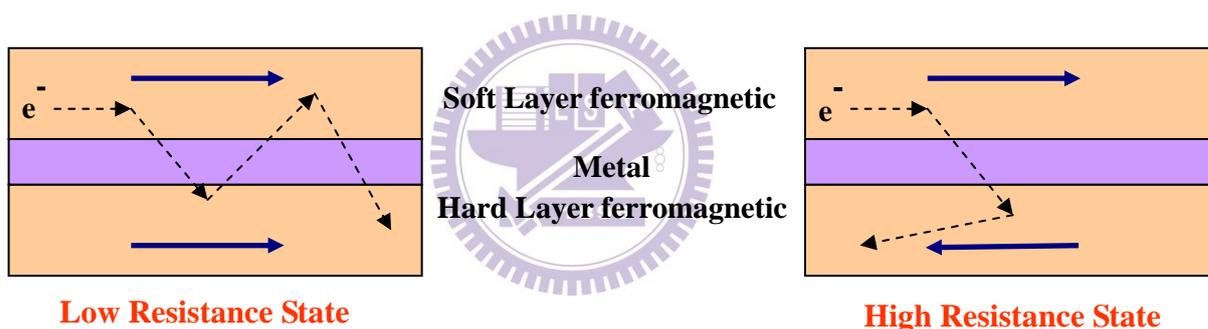


圖 1-4 GMR 的作用機制^[1]。

很多不同的磁性薄膜結構也已經被討論和應用在MRAM上，其中包含異向性磁電阻(Anisotropic Magnetoresistance, AMR) MRAM^[6]、自旋閥(Spin Valve) MRAM^[7]、準自旋閥(Pseudo Spin Valve, PSV) MRAM^[8]、磁性穿隧接面(Magnetic Tunnel Junction, MTJ) MRAM^[9,10]和霍爾效應(Hall Effect) MRAM^[11]。由於GMR的電阻值變化只有約5%到15%，變化率不夠大，加上所佔的面積較大。相較之下，MTJ結構具有40%的電阻值變化，及面積小的優點。因此，MTJ結構被視為最有希望與傳統RAM競爭市場的MRAM。

5. 相變化記憶體^[12] (Ovonic Unified Memory, OUM)

相變化(Phase Change)的材料已經很廣的應用在資料儲存上，目前大量應用於可寫入的CD-ROM及DVD光學記憶體中。圖1-5是PCM的結構圖和操作原理，圖中清楚地顯示記憶體主要資料儲存的部分是由中間一層相轉換材料薄膜造成。由於只需要控制電流局部通過薄膜，所以僅僅需要兩個接點的簡單元件結構。這樣的結構與傳統CMOS的製程技術相容性相當高，很容易可以達到高密度的要求。如果要選擇形成結晶相的薄膜，則電流通過的時間要比較長；目的是讓薄膜長時間處於高溫的狀態，如同長晶一樣讓原子有時間重新排列成為晶體結構。如果要選擇形成非晶相的薄膜，則電流通過的時間則比較短，薄膜溫度短時間升上高溫後急速冷卻導致原子來不及移動形成非晶相結構。

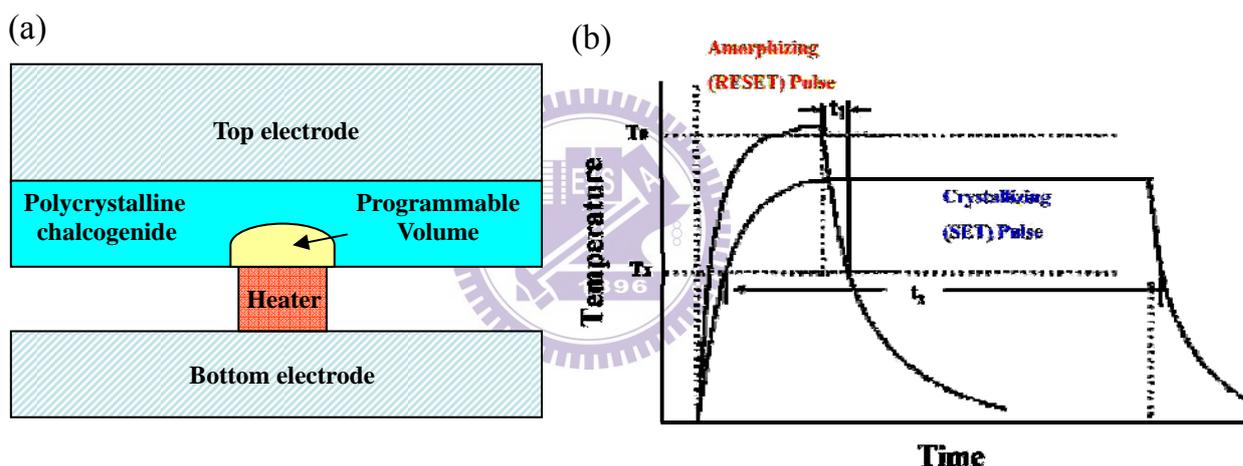


圖 1-5 (a)PCM 記憶體結構，(b)PCM 操作原理圖。

最近幾年，相轉換材料也很熱門的使用在非揮發性記憶體中^[13]，因為相轉換材料具有儲存數據的特性。相變化材料儲存的理論是利用 chalcogenide 這類的物質，藉由調整電流的大小與脈衝寬度下，可以產生不同的結晶狀態，而達成記錄或抹除資料的功能。經過熱能的吸收所產生的非晶相(Amorphous Phase)及結晶相(Crystalline Phase)兩種結構可互相的轉變，使其擁有不同電阻特性的原理來完成記憶體的儲存功能。圖1-6(a)說明兩種電阻和晶相的不同。除了像 chalcogenide 這類的相轉換材料，也發現一些合金也具有記憶體切換的特性^[14,15]，圖1-6(b)簡略描述這幾年所發現的相變化合金材料應用在一些光學儲存產品上。

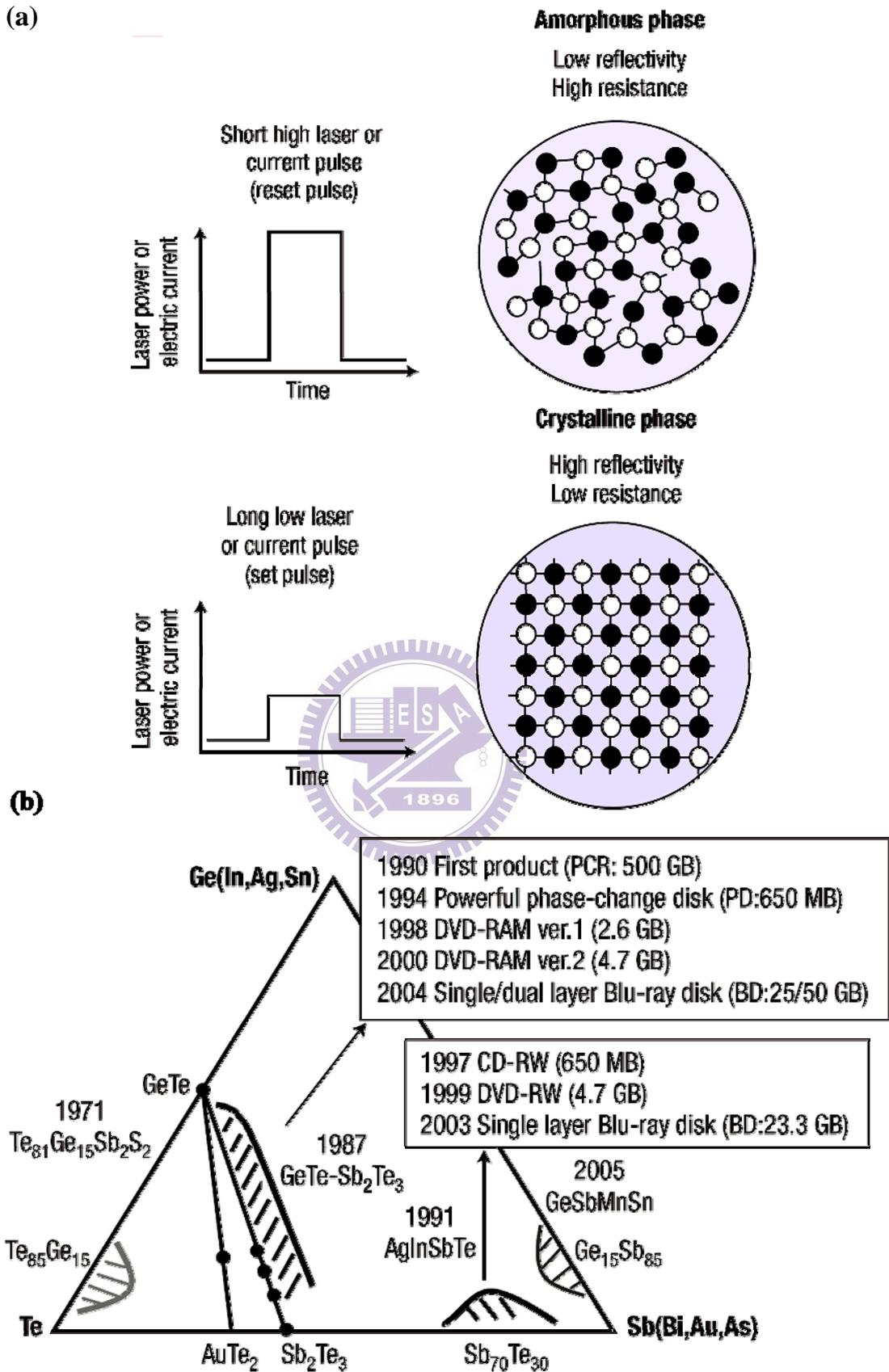


圖 1-6 (a)不同電阻和晶相的差別，(b)近年來不同相變化合金材料應用在不同的光學儲存產品上^[12]。

6. 奈米結晶點記憶體(Nano-crystal Memory)

不斷的提高記憶的密度和增加操作速度的情況下，記憶體元件持續的縮小，但是終究有一物理極限在。所以就開發出單電子記憶體(Single Electron Memory, SETM)目的就是可以降低功率的消耗，可以將記憶體元件做到非常小的尺寸。浮動閘極(Floating Gate, FG)通道(Channel)皆為奈米級的尺寸，簡單示意如圖1-7^[16]。

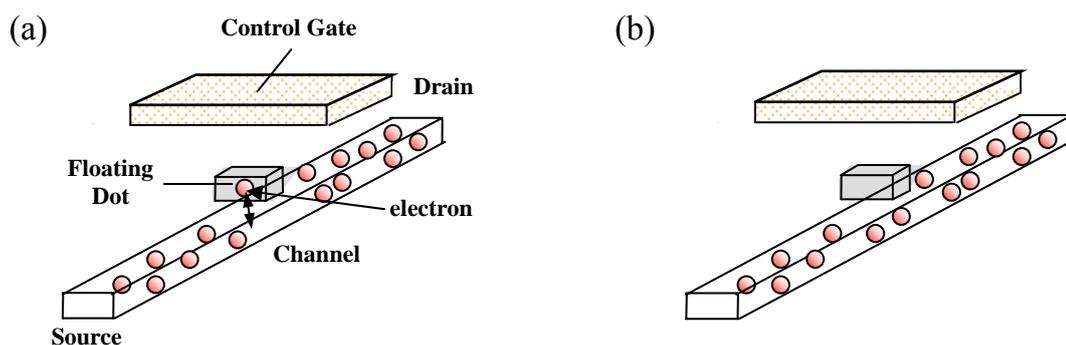


圖 1-7 (a)奈米 FG 充電(寫入), (b)奈米 FG 沒充電(抹除)的示意圖。

SETM的研究以奈米結晶點記憶體最普遍。傳統Flash是利用FG做為載子儲存的單元，圖1-8(a)表示的是傳統Flash的元件剖面圖，寫入是藉由通道熱電子注入(channel hot electron injection)或是Fowler - Nordhiem (FN) tunnelling機制將電荷注入到FG中，如圖1-8(a)之poly層。為了降低元件的工作電壓，和提升讀寫的速度，必須將浮動閘極和矽通道之間的氧化層變薄，但是絕緣的效果也同時變差，一旦穿隧氧化層出現漏電路徑，儲存的電荷就會全部流失，最後造成儲存的資料消失，記憶體就會失效。因此穿隧氧化層的厚度無法縮減下來，操作電壓無法降低，速度也無法增快。為了克服因為穿隧氧化層微縮化後，FG漏電的問題，目前是利用金屬奈米結晶點取代傳統的氮化矽儲存電荷層；在Nano-crystal Memory製程中，與現有CMOS製程的差別是在閘極絕緣材料嵌入奈米結晶點，使用的材料有金屬、矽(Si)、鍺(Ge)、碳化矽(SiC)等，皆可用來當作儲存電荷層，圖1-8(b)顯示出新元件的剖面圖。如此可以使閘極絕緣層變得更薄，除了降低元件的工作電壓外，記憶體的非揮發性不會降低太多。而在奈米尺度下才有的單電子穿隧效應及量子侷限效應(Quantum confine effect)，如庫倫障礙(Coulomb blockade)，如圖1-9表示，而且也提供記憶體較佳的元件容忍度(Endurance)。

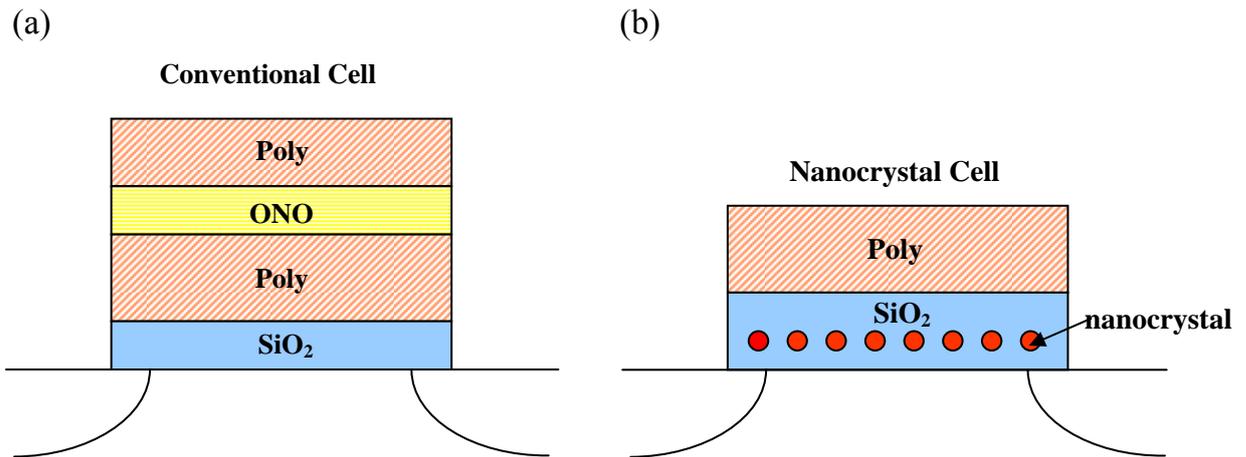


圖 1-8 (a) Flash memory 以及(b)奈米結點記憶體的閘極結構圖^[17]。

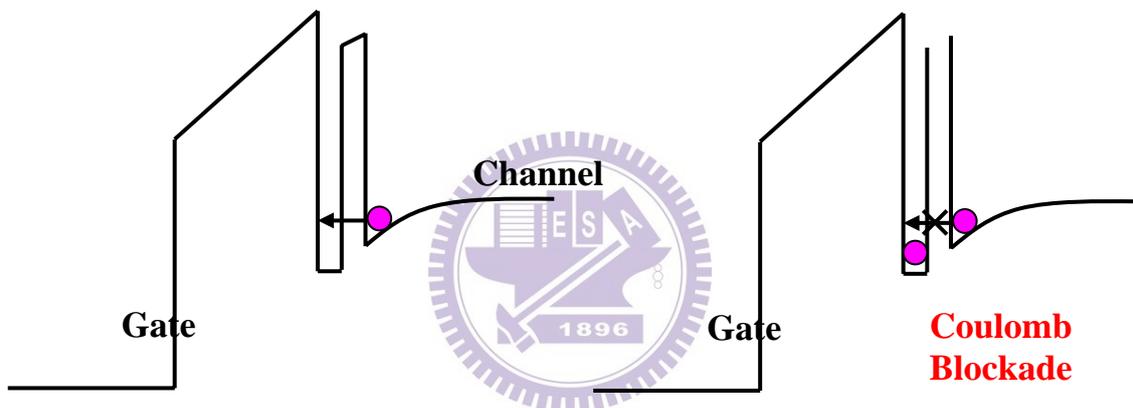


圖 1-9 庫倫阻斷效應^[18]。

7. 分子記憶體(Molecular Memory)

分子開關(Molecular Switch)在電子操作下的有一個非常吸引人的要素是可以應用在奈米元件結構上，進而去取代高成本和低記憶密度的矽電子元件。分子開關可以成功設計的理论是，分子可以經由光或電子去改變分子的導電度。像是有氧化還原活性的 π -共軛分子、會因為外來的電壓或電場而使分子型態的改變或至少有兩種氧化還原態的過渡金屬錯合物，已經很廣泛的被應用在分子開關上^[19-22]。分子元件的設計像是metal-molecular-metal的結構已經被很廣泛的研究^[23,24]，元件結構和電流-電壓(I - V)特性曲線圖如圖1-10^[22]。電荷沿著電極和分子的分交會處傳遞，依賴的是分子和電極接觸的費米能階(Fermi Level)差和改變分子的

電子分佈狀態。分子開關的觀念就是電荷可以有效被分子捕捉住，而形成導電的通道。利用分子的開關來記錄訊號"0"和"1"，所以研究人員將記憶效應的小分子拿來與CMOS製程整合，已經發展出以分子開關(molecular switches)製造的原型電腦記憶體。

理想中的分子記憶體是在兩電極中間夾單一分子當作一個儲存單元，比現今的矽晶片微小電晶體的千分之一還小，其最大的優勢就是分子本身就是奈米等級的結構，不需要額外的加工，而且彼此大小特性一致，這有利於高密度電路的設計，但是目前受限於金屬電極微影製程的極限，所製作的最小線寬仍然大於所使用之分子，所以目前元件的最小尺寸是由金屬電極製作技術來決定。目前分子電子元件的製造，分子具有自組裝單層膜(Self-Assembled Monolayers, SAMs)的特性最被重視和應用，因為可取代高成本的真空鍍膜製程，降低有機記憶體的生產成本，不需要利用昂貴的製程設備來製造，對奈米製程技術有很大的影響。但是還需考慮如何將分子緊密的排列，膜的均勻度，開關速度與長時間穩定性這些問題。

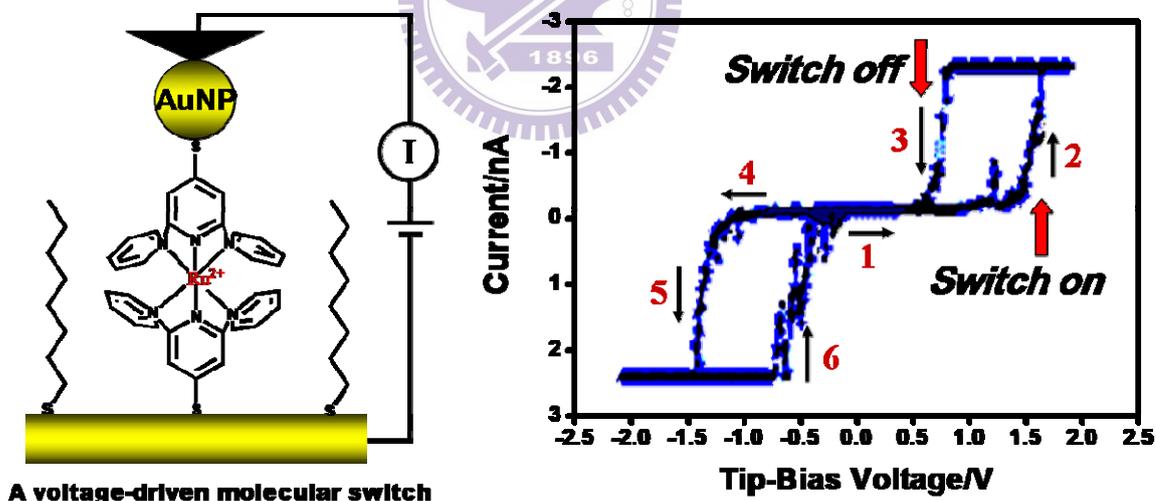


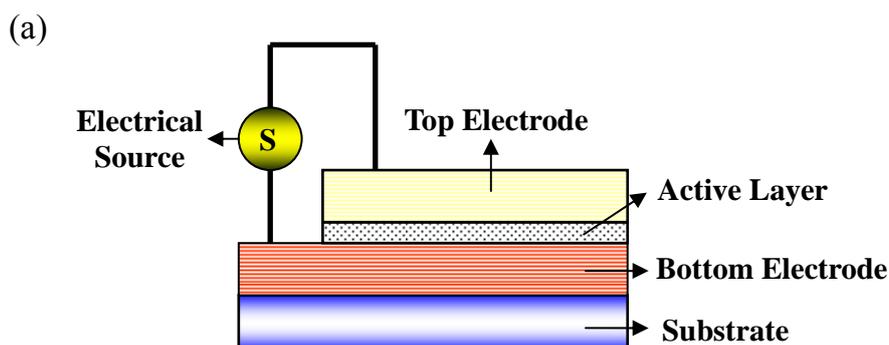
圖 1-10 常見的分​​子結構圖和其 I - V 圖^[22]。

8. 有機雙態記憶體(Organic Bistable Memory Device, OBD)

在有機電子材料這個領域中，高分子記憶體在最近幾年變成一個很熱門的研究題目，有機雙穩態記憶體的基礎是因為在電子轉換之間存有兩個穩定態，大部分是利用材料在通電之後電阻的改變。圖1-11(a)簡單的表示有機記憶體的元件結

構圖。圖1-11(b)為有機電阻式記憶體的標準I-V曲線圖，在電流很小的狀態，定義為off state，電流提升之後，定義為on state，從不同電流大小的變化，產生兩種不同穩定的狀態，類似傳統半導體記憶體的工作機制，但最大的不同是製作元件的體積可以從微米(micro-)降到奈米(nano-)等級。有機記憶體通電之後具有兩種穩定態的現象主要有下列幾種機制：電子的捕抓和釋放(trapping-detrapping)^[25]，電荷轉移(charge transfer)^[26]，氧化還原影響(redox effects)^[27]，構造的改變(conformation change)^[28]，金屬導線(metal filament)^[30,31]的形成，所以仔細的研究有機記憶體的機制是必須的。有機記憶體的三種特性總是被強調，(1)材料和元件結構的特色，(2)通電之後電流電壓的特色，(3)操作的機制。

在製備以矽為基礎的積體電路已經很成功的發展超過40年了，但是未來需要不斷縮小半導體元件的尺度，可能會遇到物理和成本上的障礙，所以必須研究新的材料和技術。有機材料已經被很廣泛的應用在記憶體元件上，因為可以解決矽(Si)和鍺(Ge)等半導體元件之後需要不斷縮小尺寸的問題，而且可以利用化學合成而設計出多變的材料。有機記憶體儲存資料的方式是因為電壓的改變的而使元件產生不同的導電態，利用高導電態(high-conductivity)和低導電態(low-conductivity)的不同來記錄"0"和"1"的訊號。有機記憶體的優點包含：簡單的元件結構，可擴充性高，低成本，較低的控制功率，讀取抹除的重複性高，具有3維堆疊的潛力和很大的資料儲存容量^[32,33]。特別的是高分子材料所擁有的特性，例如好的機械強度，可彎曲性，容易加工^[34,35]，而且可以利用像低成本的塗佈製程取代高成本的真空鍍膜製程，而將高分子製作在多變的基板上，如塑膠、矽晶圓、玻璃和金屬薄膜。現今有許多種類的有機記憶體，如Flash、DRAM和WORM (write-once read-many- times) Memory已經被研究出來。



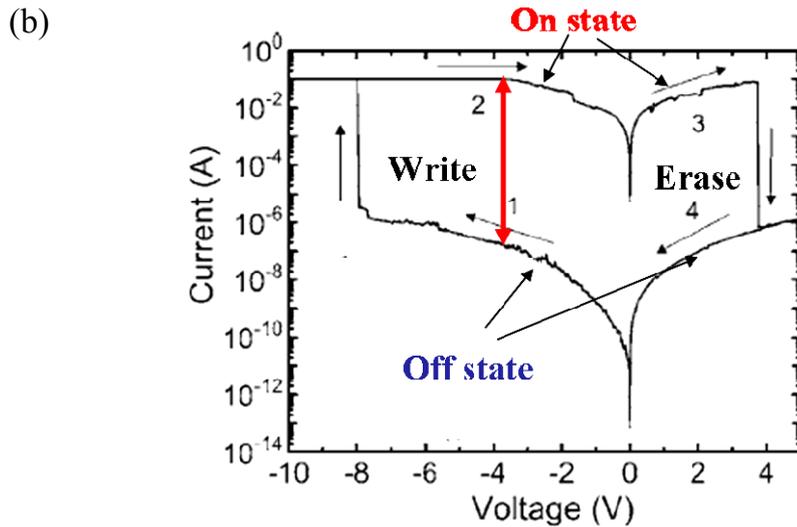


圖 1-11 (a)有機記憶體的元件結構圖，(b)有機記憶體的標準 I - V 圖。

1-3 研究動機

傳統以矽為基礎製成的記憶體元件，雖然在目前來說非常普級，而且製程的技術成熟，但是未來的要求是，資料儲存的密度要不斷提高，元件體積要不斷的縮小，價格要越來越便宜。製程技術越來越困難，相對投入的成本越來越高，開發到最後，矽半導體元件一定會有極限，所以不斷有新材料被開發出來，利用有機材料的優點應用在非揮發性記憶體上是必要的。

我們首先發現PS-*b*-P4VP塊式高分子具有記憶體的特性，製作元件的方法相當簡易，可使成本降低，提高元件製作完成的良率，元件為MIM(metal insulator metal)三明治結構，而且因為只需要單純的PS-*b*-P4VP高分子就會有記憶的效果，不需加入其他材料，使得元件在製程上和量測上就變得很單純，不用考慮很多變因。同時因為塊式高分子在單層薄膜的形貌，具有自組裝成奈米級有序規則排列的能力，表面形貌有大面積週期性規則的排列，所以跟其他材料相比，在同樣的元件面積下，以PS-*b*-P4VP製作的記憶體元件，具有更高的儲存密度。而且因為電流只通過P4VP這一相，P4VP相在表面的形貌是一個圓形的核，而PS為絕緣層包覆在P4VP的周圍，因此電流的傳導被限制在一維的方向，不會受到周圍的干擾，增加絕緣性，減少漏電流的現象，而降低off state的電流，因此提升了on/off ratio。同時元件寫入的電壓可小於1.0 V，非常省電。因為是高分子材料，能製作在可撓式基板上，應用範圍更廣。

第二章 文獻回顧

2-1 有機雙態記憶體的元件結構

目前已經有大量的有機元件結構已經被報導，而有機雙態記憶體以電阻的改變來記錄資料更是個重要的特色。而金屬-絕緣體-金屬(metal-insulator-metal, MIM)的三明治元件構造，在1968年就已經被L. V. Gregor提出^[36,37]。但是演變到現在，擁有雙態記憶體特性的元件結構，主要分為以下五大類。

2-1-2 Molecular MIM

很多小分子的有機半導體材料已經是使用在MIM結構中的絕緣體層，其中包含anthracene^[38]、pentacene^[39]、Alq₃^[40]、TPD^[41]、AIDCN^[42]，具有拉電子官能機的螢光分子^[46]、fluorene-anthracene的衍生物^[44]。或是將分子混摻入高分子中，因為靜電吸引力而可以自我組裝成層狀結構，像是nickel phthalocyanine^[45]或是rose-bengal^[46]混進poly(allylamine hydrochloride)。另外就是含有金屬錯合物的小分子^[47]。

2-1-2 Polymer MIM

高分子同樣也被用來使用在MIM三明治結構的絕緣層中，例如：同相高分子(homogeneous polymers)的polystyrene^[48]、acrylate^[48]、Polyimide的衍生物^[49]、PVK^[50]；共軛高分子(conjugated polymers)，例如：poly(phenylene vinylene)^[51]、thiophene的衍生物^[52]、polybiphenyls^[53]、poly(spirofluorene)^[54]、或其他種類的高分子^[55]。

2-1-3 Donor-Acceptor(D-A) Complexes

具有電子予體(electron donor)或電子受體(electron acceptor)特性的有機導電小分子材料也很廣的被使用在有機記憶體，像CuTCNQ^[56]、AIDCN和ZnPc^[29]。其它像donor-acceptor的複合物，兩種皆是有機材料的也被發表在很多的文獻中。第

一種是 donor 和 acceptor 兩種分子簡單的混合，如 biscyanovinyl-pyridine 和 decacyclene^[57]，Nitrobenzylmalonitrile 和 phenylenediamine^[58]；第二種是將有機材料混摻進高分子中，如 PCBM 和 TTF 混入 PS 中^[59]；也有將兩種不同的 acceptor 互相混摻，如 PCBM/TCNQ^[60]；第三種是具有 donor 或 acceptor 的分子或金屬錯合物再混摻進 donor 或 acceptor 的高分子，如稀土金屬錯合物混摻進 PVK^[61]；第四種是分子單體上就具有 D-A 官能基的分子^[62] 或是在共聚高分子 (copolymer) 的主鏈或支鏈上具有 D-A 官能基結構的單體^[63,64]。

2-1-4 Mobile ions and Redox species

高分子和低聚物 (Oligomers) 可以藉由混摻 Electron-donor 或 acceptor 的物質，可以使它們通電之後而有導電的行為。將帶有離子態的物質混摻到元件的有機層中，像是 NaCl 混摻到 polyphenylacetylene^[65]，或是將固態電解質 RbAg₄I₅ 混摻進 MEH-PPV 中^[66]；離子化合物，如 Ag₂S^[67]、GeSe^[68] 等；金屬氧化物，如 VO₂^[69]、TiO₂^[70]、SrTiO₃^[71] 等。當施加工作電壓之後，產生氧化還原反應而產生導通的路徑。

2-1-5 Nanoparticles blend

有機無機的混摻在這塊領域也被很廣的研究，尤其是金屬奈米粒子 (metallic nanoparticles) 混摻進有機相中。UCLA 團隊投入研究這個系統，以 PS 有機相為基礎加入金奈米粒子，金奈米粒子周圍用不同的介面活性劑改質，使外圍產生絕緣層，包括 dodecanethiol^[25,72]、triphenylphosphine^[53]、naphthalenethiol^[72,73]，接著混摻進各種不同的有機小分子，包括 dimethylantracene^[72]、8-hydroxyquinoline^[72]、Alq₃^[25]。同樣地，使用相同方式將 P3HT 加入 Au-dodecanethiol^[74] 或是 carbon nanotube^[75]，已經被廣泛地研究；另外，非金屬粒子也已經被混摻到有機相中，如 ZnO 和 PS 混摻^[76]、copper-phthalocyanine 和 Alq₃ 混摻^[53]。

2-2 電流-電壓圖型($I-V$ curve)的分類

不同的元件在量測時，分別有六種不同型式的 $I-V$ 圖，如圖2-1。以下簡單描述一下各類圖的特色和應用。

圖2-1(a)有對稱的遲滯曲線，並沒有突然的臨界電流變化(threshold)和負電阻(negative differential resistance, NDR)的現象，所以從這 $I-V$ 圖可知這元件不能用在非揮發性記憶體(Nonvolatile Memory Device, NVM)上，如果單純從熱力學的角度看，在電壓為零但電流不為零時，對系統來說是不穩定的。圖2-1(b)，開始為off state，在電壓增大後電流急遽變換為on state，接著施加反向工作偏壓後又轉為off state，這是標準OBD的 $I-V$ 圖，可使用在NVM上，此 $I-V$ 圖沒有NDR的現象。圖2-1(c)，開始為高電阻態(off state)，增大電壓後電流急遽變化轉換為低電阻態(on state)，但是在電壓還未到達零之前電流就降為零到off state，表示這元件不能穩定在on state，不具有雙穩定態，不能使用在NVM上。圖2-1(d)，開始為off state，加大電壓後電流急遽變化轉為on state，之後不管電壓如何變化都不會轉回off state，這元件屬於WORM的類型。圖2-1(e)，起初為off state，外加電壓增大後電流急遽上升轉為on state，之後通逆向偏壓後又轉為off state，但其間存在一個中間態電流會小幅度的下降，稱為NDR區。圖2-1(f)，開始為off state，在電壓增大後電流急遽變化為on state，之後產生NDR，一樣為WORM的類型。

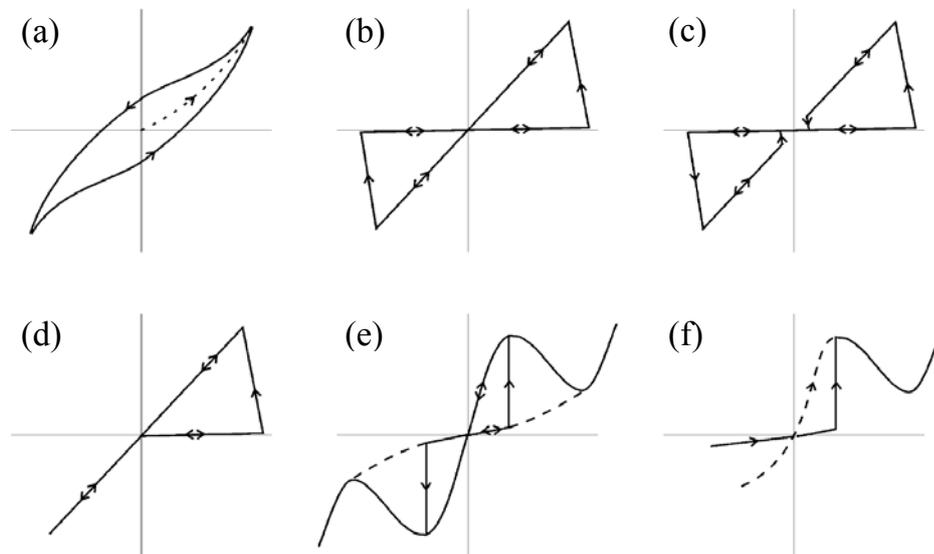


圖 2-1 量測不同類型的元件所得到的不同 $I-V$ 圖

2-3 有機雙態記憶體的反應機制

目前所探討的記憶體元件，以電阻式記憶體(Resistive Memory)為主，從歐姆定律($V = I \times R$)知道，在固定電壓下，電流和電阻呈反比，所以定義在高電阻態(低電流)時為off state，低電阻態(高電流)時為on state。電阻式記憶體記憶資料的條件在於on state和off state之間電流大小的變化，具有兩種不同穩定態，可以分辨"0"與"1"的訊號，電流密度大小的轉變，主要受其移動電荷的數目(number of mobile charges, N)、電場(Electron Field, E)、電子電洞的移動率(mobility, μ)，這三種因素的變化。可以把電流密度大小寫為 $I \propto N \times E \times \mu$ 。除此之外，這些因素也被用來解釋有機非揮發性記憶體為何會turn on的原因。

通常電流突然提升的位置跟元件面積相比是很小的，通常這種現象，我們把它稱為細線(filament)導通，簡單地，就是類似有金屬的導線連接上下兩電極(N 和 μ 提高)，或是有一高移動率(μ 提高)的路徑被創造。 N 和 μ 的改變主要發生在有 Donor/Acceptor 的系統中，當電荷從 Donor 轉換到 Acceptor，使電子電洞可在兩電極間互相移動。因此在有 Donor/Acceptor 的系統中，電場的提供是誘導電荷轉移(field-induced charge transfer)這個機制的最大因素。其中有許多樣式，像加入奈米粒子(NPs)、小分子(molecular)或是高分子的支鏈都可以用來充當 Donor/Acceptor，進而使 N 發生改變。如果是小分子、金屬錯合物的分子、離子化合物或是在高分子支鏈上的特殊官能基，因為電荷的轉移，而使這些物質產生氧化還原反應，並且可逆反應的話，其為 redox effects 與 Metal filament 之綜合的反應機制，在 on state 時，電荷是以跳躍(hopping)或穿隧(tunneling)的方式傳遞，反應機制如圖 2-2 和 2-3。

另外地，因為通電而使內部電場(E)產生改變而導通的機制，如化學結構產生變化， π - π 鍵互相堆疊，而產生一個低電阻的路徑，提升電子電洞的移動率(μ)，這屬於conformation change的機制。若有能階障礙的高低可以捕抓住電荷，這是屬於trapped-detrapped的機制。另一種是絕緣層的材料，電荷在材料中的移動率比電荷注入的速率慢時，電荷被材料的缺陷補抓住，電荷在電極和材料的介面累積多到一定程度時，這些不能移動的電荷則產生了空間電荷場(space-charge field)，

而使電荷可以通過，形成通路，這類反應機制如圖2-2，常伴隨著庫倫阻斷效應 (Coulomb blockade)^[41,53]，所以這類的*I-V*圖都有NDR的區域。這個導通的過程，電荷是以跳躍(hopping)或穿隧(tunneling)的方式傳導，因為空間電荷場，而產生 charge transfer 的反應機制。

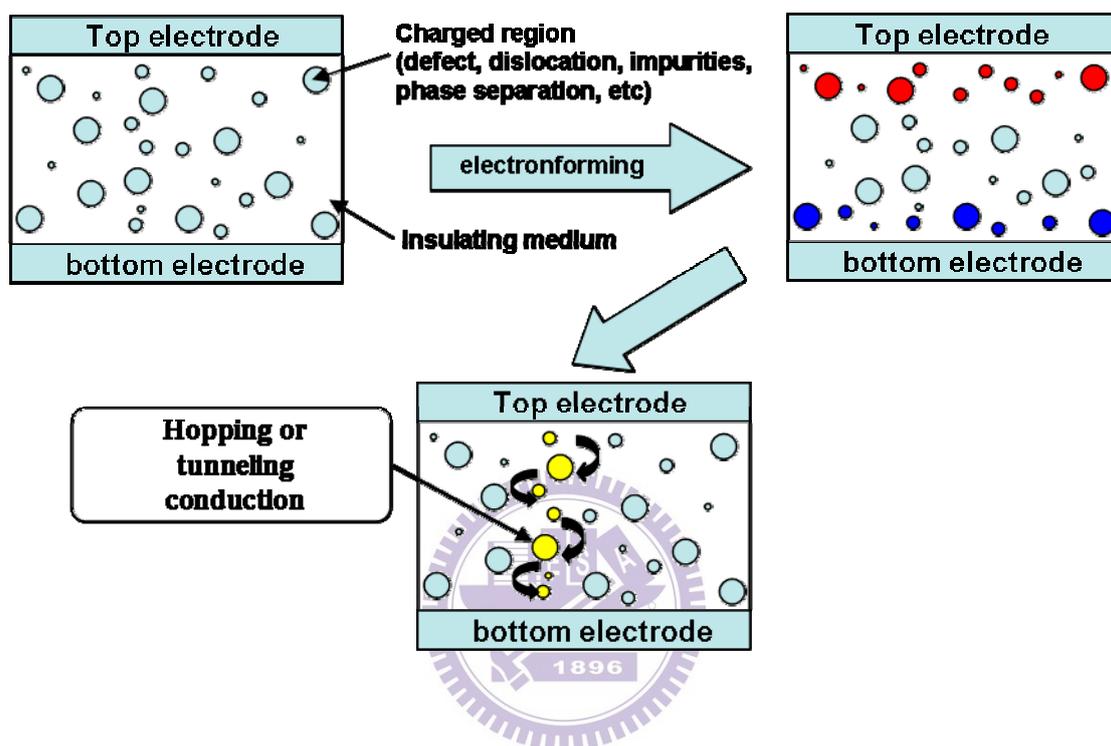


圖 2-2 空間電荷極限電流(space charge limit current)傳遞的過程。

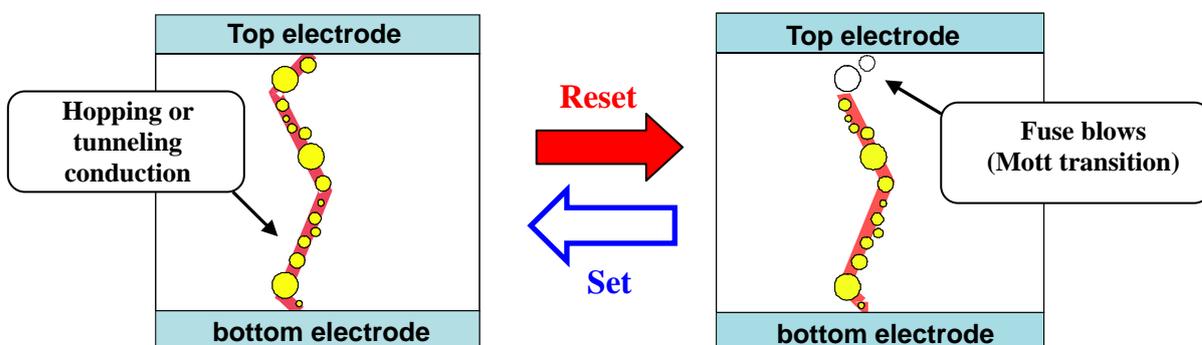


圖 2-3 金屬導線的形成和消除的過程造成電流導通和斷路。

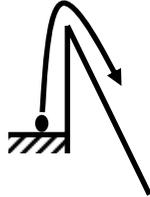
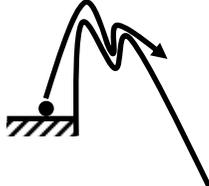
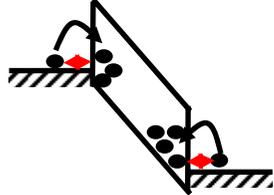
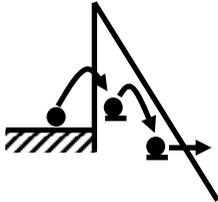
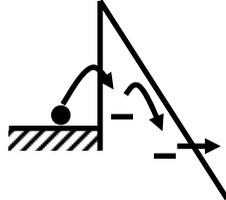
2-4 電荷的傳導機制

電荷在金屬和半導體材料(或絕緣材料)中傳導，金屬的能階和材料的分子軌域，兩者之間的能階差，佔有很大的因素。金屬能階和材料的 HOMO 和 LUMO 通常不會吻合，這種不吻合的能階差，使金屬和材料接觸的介面產生一個能障，分為蕭基特接觸(Schottky contact)和歐姆接觸(Ohmic contact)。電子或電洞在接觸的介面傳輸受到很多影響，包括能障的高度、能障的厚度和內部的缺陷。常見的傳導機制有熱離子發射(thermionic emission)，直接穿隧(direct tunneling)，還有缺陷之間的跳躍(hopping)或穿隧(tunneling)^[77]。

表2-1列出一些常見的傳導機制的公式和參數之間的關係。Schottky emission 是載子藉由熱離子發射克服金屬和介電層之間的能障，電流大小和溫度有很大的相關。Poole-Frenkel(PF) conduction通常發生在材料的缺陷能階上，在電場的作用下，被捕抓在缺陷中的載子因為熱激發而傳遞，整個機制和Schottky emission很類似。Schottky emission主要和金屬-半導體間能階的高度有關，Poole-Frenkel conduction主要和捕抓載子缺陷的位能深度有關，同樣的電流密度和溫度有很大的關係。當載子的注入材料速度高於載子在材料中傳輸速度，載子開始累積於金屬與有機材料的界面上，結果造成界面處載子濃度過高，而形成空間電荷場，並在形成空間電荷之後對後來注入的載子產生排斥現象，使得後來注入的載子變少，此時即所謂的空間電荷限制電流(Space charge limited current, SCLC)，元件受到SCLC的控制時，若溫度的上升或是所電壓的提高，則電流密度也會跟著提高。Hopping conduction是載子在材料中已跳躍的方式移動，電流密度和溫度相關。穿隧(Fowler Nordheim tunneling和direct tunneling)的過程和溫度不相關，但是能障的厚度和施加的電壓有很大的關係。

Schottky emission 通常發生在高溫或較低的能障高度；P-F conduction 主要在材料中有高密度可捕抓載子的陷阱；SCLC 是因為載子在材料中的移動率低，材料和金屬電極為歐姆接觸；hopping 在低電壓高溫下最常被觀察到；tunneling 發生條件在材料很薄和高電壓的情況下。

表 2-1 常見的導電傳導機制

Conduction Mechanism	Characteristic Behavior	Temperature Dependence	Voltage Dependence	Schematic Band Diagram
Schottky Emission	$I \sim T^2 \text{Exp} \left[-q \left(\frac{\phi_e - \sqrt{\frac{qV}{4\pi\epsilon}}}{kT} \right) \right]$	$\ln \left(\frac{I}{T^2} \right) \sim \frac{1}{T}$	$\ln(I) \sim V^{1/2}$	
Frankel-Poole Conduction	$I \sim VT^2 \text{Exp} \left[-q \left(\frac{\phi_e - \sqrt{\frac{qV}{4\pi\epsilon}}}{kT} \right) \right]$	$\ln \left(\frac{I}{T^2} \right) \sim \frac{1}{T}$	$\ln \left(\frac{I}{V} \right) \sim V^{1/2}$	
Space Charge Limited Current	$I \sim V^2 / L^3 \text{Exp} \left(-\frac{\Delta E}{kT} \right)$	$\ln I \sim \frac{1}{T}$	$I \sim V^2$	
Hopping Conduction	$I \sim V \text{Exp} \left(-\frac{\Delta E}{kT} \right)$	$\ln \frac{I}{V} \sim \frac{1}{T}$	$I \sim V$	
Multi-step trap assisted Tunneling	$I \sim V \text{Exp} \left[-\frac{(8\pi/3h) \sqrt{m^* \epsilon \phi_i / N_A} \phi_e}{\sqrt{\phi_e - V}} \right]$	—	$I \sim V$	

2-5 記憶體應考慮的效能

在現今的記憶體系統中，不外乎強調的性能包含資料儲存的密度、讀寫時間、保留時間和價格。下面詳細的列出記憶體所強調的性能。

- (1) On-off ratio or difference
- (2) Read time
- (3) Write (and/or erase) time
- (4) Cycling endurance
- (5) Retention time
- (6) Power consumption
- (7) Rectification
- (8) Ruggedness
- (9) Cost

當然，這些要求的性能、以目前的技術，並不能完全的做到，所以科學家和高科技工業也大量投入研究，希望可以改善目前遇到的缺點和困難。之前所討論的都是以有機材料為根本，但是離產品化、商業化還有一大段距離，但是新材料的開發是必須的，相信未來有機非揮發性記憶體會有站穩腳步的一天。

2-6 塊式高分子(Block Copolymer)材料簡介

塊式高分子由於塊體間化學成分的不相同，造成彼此的不互融效應，而且材料本身有自組裝(self-assembled)的特性，在材料內部形成具有規則週期性的微觀相分離(microphase separation)結構，最終將會自我排序(self ordering)形成熱力學上之最低吉布斯自由能(Gibbs free energy)的穩定有序的微結構，自身組織產生極微小的奈米級相分離結構(phase-separated)^[78]，同時其微結構之排列尺寸可在數十至數百奈米之間。根據體積分率的組成變化，具有多樣化之結構形態如圓球(spherical)、體心立方堆積(body center cubic, BCC)結構、面心立方堆積(Faced center cubic, FCC)結構、六方堆積(hexagonal, HEX)結構、層狀(lamellae, L)結構、柱狀(cylindrical)結構或是雙螺旋體結構(bicontinuous 或 gyroid)、六角穿孔層狀(hexagonally perforated layer, HPL)結構，如表 2-2^[79]所示。由於其結構排列

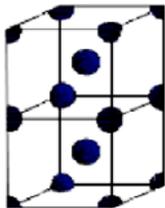
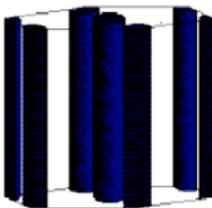
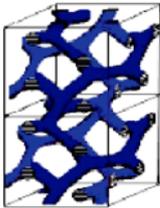
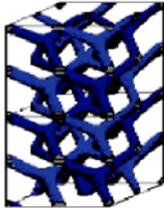
方式的多樣化，兼具一維、二維、三維之排列整齊性，藉由調控塊式高分子不同鏈段組成的比例、分子量，可控制其排列結構之尺寸大小和微結構的型態。

塊式高分子在塊材具有自組裝成奈米級有序規則排列的能力，在溶液中，特定的高分子鏈段對溶劑具有選擇性，因為溶解度的差別，使得塊式高分子在特定的溶液中傾向形成微胞(micelle)結構，此結構核-殼的比例和兩鏈段的分子量有絕對的關係。因為這個特性，可以使原本特性不同且不相容的兩種材料以微胞的形式均勻分散在溶液中，同時具有兩種材料的性質。

當塊式高分子溶液塗佈成奈米薄膜的型態，薄膜的形貌會和塊材有所不同，但是也會因為相分離自組裝產生週期性的奈米結構，因為具有大面積週期性規則的排列，而且結構的尺度夠小，所以也被開發在新世代的半導體元件上，最新的文獻報導，是利用 PS-*b*-P4VP 塊式高分子應用在非揮發性記憶體上^[80]，同時可以利用塊式高分子薄膜作為奈米模版(nano-template)或奈米光罩(nano-mask)應用於微影製程(lithography)、奈米印刷(nano-printing)或是用來取代傳統的矽晶片，可以做到更精密尺寸越小的元件。



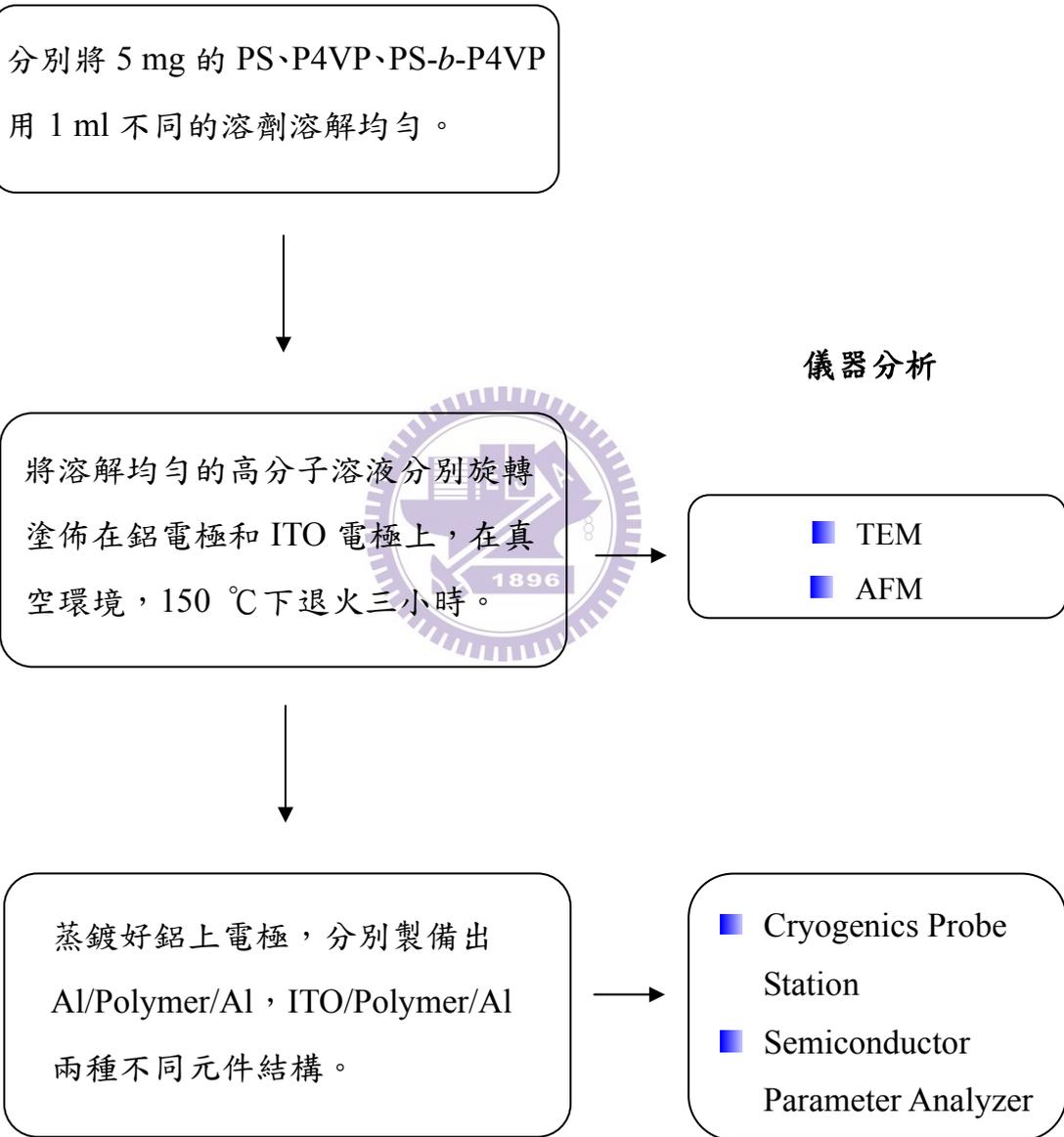
表 2-2 塊式高分子中不同比例的鏈段形成不同相分離的形貌^[79]

Nature of patterns	Spheres (SPH) (3D)	Cylinders (CYL) (2D)	Double gyroid (DG) (3D)	Double diamond (DD) (3D)	Lamellae (LAM) (1D)
Space group	$Im\bar{3}m$	$p6mm$	$Ia\bar{3}d$	$Pn\bar{3}m$	pm
Blue domains: A block					
Volume fraction of A block	0-21%	21-33%	33-37%		37-50%

第三章 實驗技術與原理

3-1 實驗架構

實驗流程



3-2 實驗藥品與耗材

藥品/耗材	純度/規格	廠牌
Poly(styrene- <i>b</i> -4-vinylpyridine) , PS- <i>b</i> -P4VP	Mw : PS/P4VP=47600/20900 PDI : 1.14	Polymer Science Inc.
Polystyrene , PS	Mw : 13502 PDI : 1.06	Pressure Chemical
Poly-4-vinylpyridine , P4VP	Mw : 96200 PDI : 1.18	Polymer Science Inc.
Chlorobezene , C ₆ H ₅ Cl	HPLC/SPECTRO 99.97%	TEDIA
Pyridine Anhydrous , C ₅ H ₅ N	99.9%	TEDIA
SiO ₂ grown on Si wafer	wafer diameter : 100 mm Oxide thickness : ~300 nm	Wafer Works Co.
Indium Tin Oxide , ITO	resistance : 15Ω ITO thickness : 140 nm	UID Co.

3-3 材料製備

有機雙態記憶體中間的薄膜材料，分別選用均相高分子 PS (polystyrene)、P4VP (poly-4-vinylpyridine)和自組裝塊式高分子 (self-assembled block copolymer) PS-*b*-P4VP (poly(styrene-*b*-4-vinylpyridine))去比較三者之間不同的記憶體特性和元件上薄膜表面的形貌。

分別取 PS-*b*-P4VP、PS、P4VP 各 5 毫克放入樣品瓶中，在 PS-*b*-P4VP 和 PS 的樣品瓶中各加 1 毫升的氯苯(chlorobezene)溶劑，在 P4VP 的樣品瓶中加入吡啶(pyridine)溶劑，放入超音波震盪器中震盪 15 分鐘，使其溶解均勻，取孔徑大小為 0.45 μm 的過濾塞，將三瓶溶液過濾後置於一旁備用。

3-4 元件製備

(1)將上層長有氧化矽的矽基板切成 1.5 cm \times 1.5 cm 的大小，接著清洗乾淨，清洗的步驟為，H₂O : detergent (5:1) \rightarrow H₂O \rightarrow Acetone \rightarrow Methanol \rightarrow Isopropyl Alcohol，每個步驟各 15 分鐘，清洗結束用高純度的氮氣吹乾，然後放在 150 $^{\circ}\text{C}$ 的加熱板上加熱 10 分鐘，使基材上的溶液確實去除乾淨，必免影響元件量測的誤差和塗佈在基材上高分子薄膜的平整度。之後貼上光罩，在真空度達到 2.0×10^{-6} torr 的環境下，利用熱蒸鍍的方法，以每秒 4.0 \AA 的蒸鍍速率，蒸鍍下電極(鋁)，電極厚度為 50 nm，之後在蒸鍍電極上的基板，旋轉塗佈準備好的高分子溶液，PS-*b*-P4VP，PS 和 P4VP 以 3500 rpm 的轉速塗佈持續一分鐘，薄膜的厚度約 30 nm，接著將未完成的元件放在 150 $^{\circ}\text{C}$ 的烘箱，真空環境下退火 3 個小時，取出放涼之後，以同樣的蒸鍍條件，蒸鍍上電極(鋁)，上下電極為交錯(cross bar)的結構，作用面積為 100 $\mu\text{m} \times 100 \mu\text{m}$ 。從材料製備到元件完成順序如圖 3-1(a)，元件結構如圖 3-1(b)。

(2)元件的清洗和製作方式和(1)完全相同。不同的是，基板換成已經鍍上厚度約 150 nm 的 ITO(Indium Tin Oxide)玻璃當作下電極，上電極則是直徑 100 μm 的圓形鋁電極，作用面積為 $4 \times \pi \times (50 \mu\text{m})^2$ 。從材料製備到元件完成的順序如圖 3-2(a)，元件結構如圖 3-2(b)。

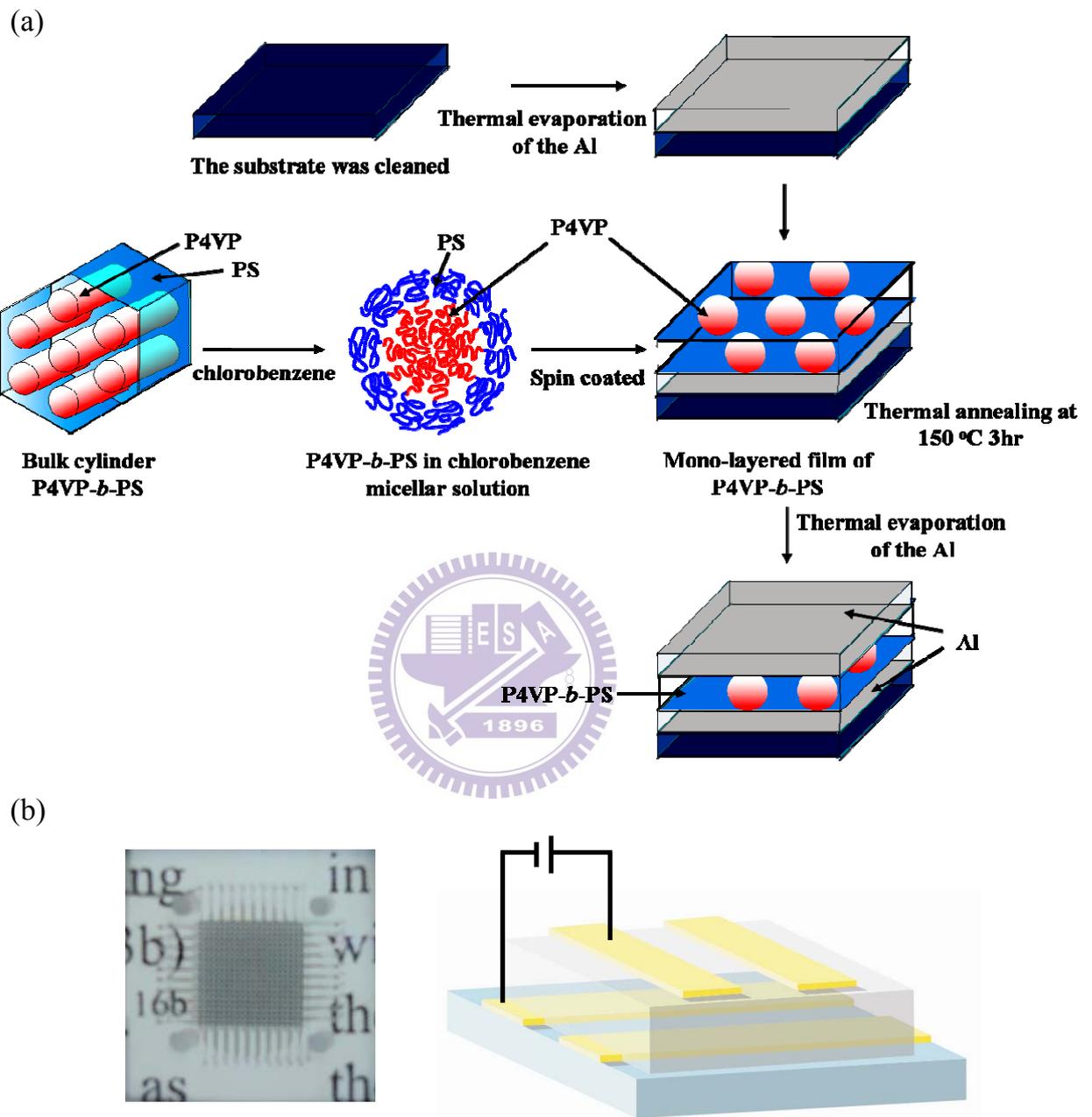


圖 3-1 (a)Al/PS-*b*-P4VP/Al 元件製作的流程與塊式高分子分別在溶液中和薄膜時不同的形貌，(b)元件的俯視圖和構造圖。

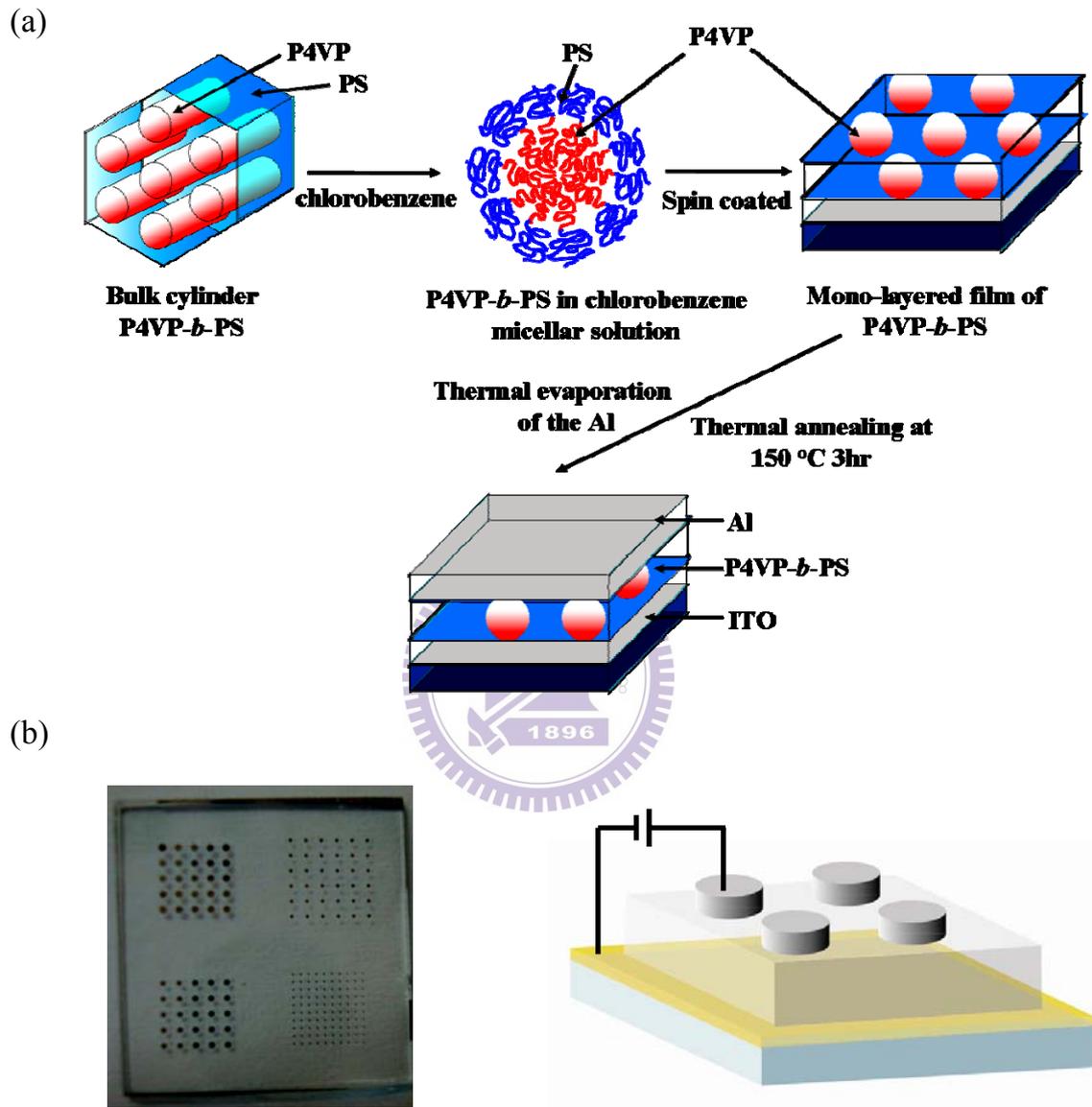


圖 3-2 (a)ITO/PS-*b*-P4VP/Al 元件製作流程與塊式高分子分別在溶液和薄膜時不同的形貌，(b)元件的俯視圖和構造圖。

3-5 儀器與設備

儀器與設備	型號/出產公司
穿透式電子顯微鏡 (Transmission Electron Microscopy , TEM)	Hitachi , H-600
掃描式電子顯微鏡 (Scanning Electron Microscopy , SEM)	JEOL , JSM-6500F&JSM-6700F
原子力顯微鏡 (Atomic Force Microscopy , AFM)	JEOL , JSPM-5200
低溫探針量測機台(Cryogenics Probe Station)	LakeShore , VFTTP4
半導體參數分析儀 (Semiconductor Parameter Analyzer)	HP , Agilent 4156C
熱蒸鍍機(Thermal Coater)	ULVAC
旋轉塗佈機(Spin Coater)	Laurell , WS-400B-6NPP/LITE
超音波震盪器(Ultrasonic Cleaner)	DELTA , D150
真空烘箱(Vacuum Drying Oven)	Channel , VO-30L

3-6 分析儀器運用與原理

3-6-1 穿透式電子顯微鏡(Transmission Electron Microscopy, TEM)

穿透式電子顯微鏡的構造原理主要是鎢絲加熱到一定溫度後，電子經熱流跑出來，加上電壓後，電子束往正極前進，經過很多個電磁場，使電子聚焦及放大，最後成像於螢幕上。此儀器除了可用以鑑定物質的型態大小及內部細微結構外，還可以做電子繞射，而電子繞射圖可用以觀測樣品的結晶度好壞及計算晶格數。

樣品製備：將預觀測的高分子溶於適當的溶液中，用滴管吸取適當的量滴在鍍有多孔性碳膜的銅網上，然後快速的用拭鏡紙將多餘的溶液吸收掉，確保薄膜為單層的結構，烘乾之後，利用碘蒸氣染色 30 分鐘，再將銅網放置至儀器的樣品槽中，調整好儀器即可觀測。

3-6-2 掃描式電子顯微鏡(Scanning Electron Microscopy, SEM)

電子源發射出電子束後，在真空電子槍下，經由掃瞄線圈，使電子束於試片室內對試片表面作掃瞄，當電子束作用於試片表面時會激發出二次電子的訊號，由試片室內之偵測器，偵測其訊號後經數位放大後在螢幕上顯像，是研究固體試片表面形貌的有力工具。

樣品製備：將元件裁成適當的大小黏在具有導電功能的碳膠上，並固定黏貼在特定的鋁盤上，將待測樣品鍍上白金後，再進行 SEM 觀察樣品的表面形貌。

3-6-3 原子力顯微鏡(Atomic Force Microscopy, AFM)

主要原理係藉由針尖與試片間的原子作用力，使懸臂樑產生微細位移，以測得表面結構形狀，其中最常用的距離控制方式為光束偏折技術。AFM 操作模式可區分為接觸式 (contact)、非接觸式 (non-contact) 及間歇接觸式 (或稱為輕敲式, intermittent contact or tapping) 三大類。AFM 的應用範圍十分廣泛，包括表面形貌量測、粗糙度分析及生醫樣品檢測等。

樣品製備：將高分子溶在溶液中，利用不同轉速分別塗佈在不同的基材上，烘乾之後，裁成適當的大小，黏在樣品台上，觀測其表面的形貌。

3-6-4 低溫探針量測機台(Cryogenics Probe Station)

包含有四個探針電極，元件完成後，可利用探針電極和元件的電極接觸搭配半導體參數分析儀(Semiconductor Parameter Analyzer)調整不同的參數進行量測，量測環境可以到 10^{-5} torr，可使用變溫量測，變溫範圍可以從 4.2 K~400 K，量測的面積大小，大約為直徑 7 公分的圓。

3-6-5 熱蒸鍍機(Thermal Coater)

一個電阻加熱式的蒸鍍系統，高電流通過鎢舟，使鎢舟加熱到超過欲蒸鍍金屬的蒸發溫度，使其蒸發。金屬蒸發而後冷卻，凝結於晶圓上面。從蒸鍍物的質量，鎢舟與晶圓的距離，大致可推算出最後的沈積厚度，也可用質量偵測追蹤器來監督。

樣品製備：將欲蒸鍍電極的元件，放入蒸鍍機的腔體中，放入金屬在鎢舟上，設定鍍率 4.0 ($\text{\AA}/\text{sec}$)，蒸鍍電極的厚度 50 nm，等到腔體氣壓小於 2×10^{-6} torr 後，開始鍍膜，加熱鎢舟並使金屬蒸發，而達成金屬薄膜沈積的目的。

第四章 結果與討論

4-1 元件薄膜形貌分析

將配好濃度為 5 mg/1ml 的 PS-*b*-P4VP、PS 和 P4VP 溶液分別旋轉塗佈在鋁電極和 ITO 電極上，利用 AFM 看其表面形貌的差異，薄膜的表面粗糙度越大，對元件的性能越不好，所以希望膜能夠平整，可以讓上電極在蒸鍍的過程中和薄膜可以良好的接觸，避免電極在蒸鍍上之後和材料的介面產生多餘的缺陷，使得在電性量測的過程中，造成額外的漏電流或有短路的狀況。圖 4-1(a)為單純只有鋁電極的形貌圖，高度平均標準差(Rms)為 2.58 nm，從圖中可以清楚看出鋁金屬的結晶顆粒，蒸鍍速率如果太高，鋁晶粒會太大，造成鋁電極表面粗糙度會提高，所以控制蒸鍍的速率是很重要的；圖 4-1(b)、(c)、(d)分別為 PS、P4VP、PS-*b*-P4VP 旋轉塗佈後在鋁電極上的薄膜表面形貌圖，PS-*b*-P4VP 的薄膜形貌中，圖中的圓核的部分為 P4VP 的相，周圍被 PS 相包圍。三者的 Rms 分別為 0.63 nm、1.27 nm、1.58 nm，表示高分子塗佈在電極上皆有降低鋁電極的表面粗糙度，增加平整度，可以使得上電極可以和高分子層接觸的較好，提升元件的穩定。圖 4-2(a)、(b)、(c)分別為 PS、P4VP、PS-*b*-P4VP 在氧化矽基板上的薄膜表面形貌，PS 和 P4VP 和在鋁電極上的形貌沒什麼差別，也相當平整，但是 PS-*b*-P4VP 呈現條狀的形貌圖，主要的原因是，因為使用的 PS-*b*-P4VP 在塊材時，為柱狀的(cylindrical)結構，當薄膜為單層時，就會以圓球規則的排列，有這樣的差別，是因為薄膜厚度的不同所造成，圖 4-2(c)中柱狀的結構為 P4VP 相，周圍包覆著 PS 相。

圖 4-3(a)是單純 ITO 電極表面的形貌，發現表面 ITO 的晶粒比鋁電極的晶粒大，所以 Rms 為 6.08 nm，和鋁電極比較起來表面較不平整；圖 4-3(b)、(c)、(d)分別為 PS 和 P4VP、PS-*b*-P4VP 在 ITO 電極上的高分子薄膜表面形貌圖，Rms 分別為 0.59 nm、2.09 nm、4.04 nm；和塗佈在鋁電極的平整度比較起來，在 ITO 電極上的高分子薄膜比較粗糙，和 ITO 電極本身的粗糙度有很大的關係。而在量測的過程中，發現其實高分子薄膜的平整度對電性有很大的影響，所以必須小心控制。

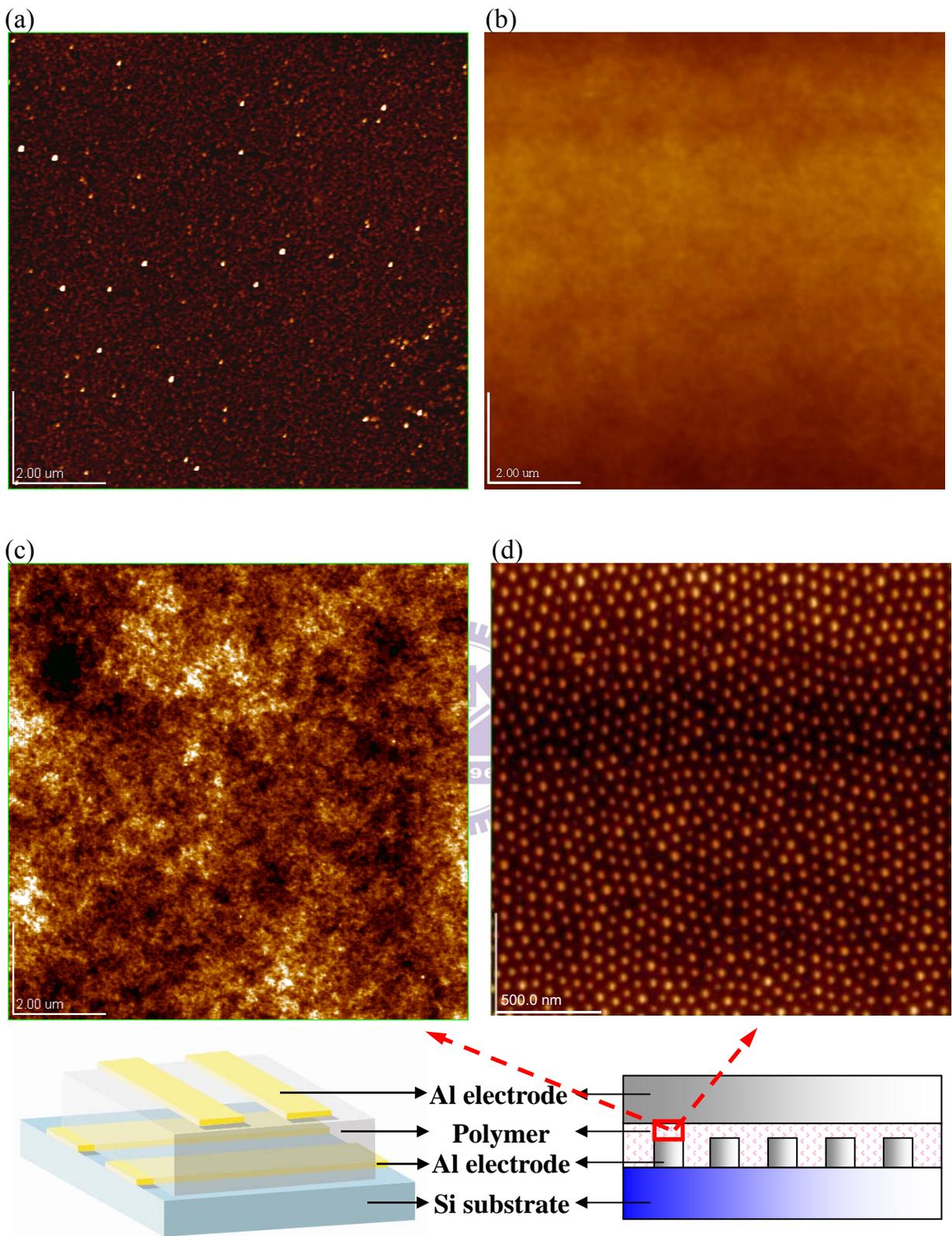


圖 4-1 Al/Polymer/Al 元件結構，高分子在鋁電極上的表面形貌。(a)鋁電極，
(b)PS，(c)P4VP，(d)PS-*b*-P4VP。

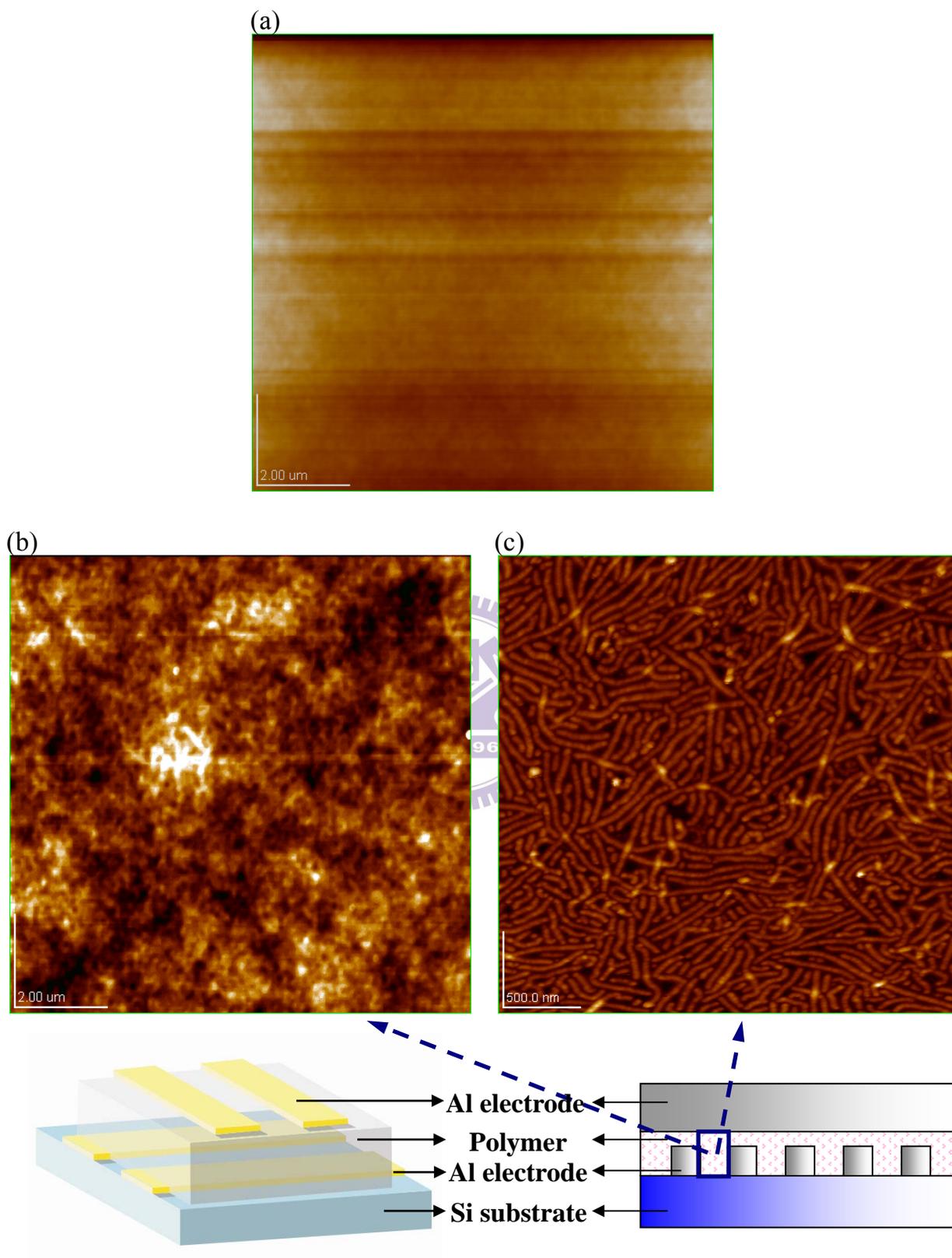


圖 4-2 Al/Polymer/Al 元件結構，高分子在 SiO₂ 基板上的表面形貌。(a)PS，
(b)P4VP，(c)PS-*b*-P4VP。

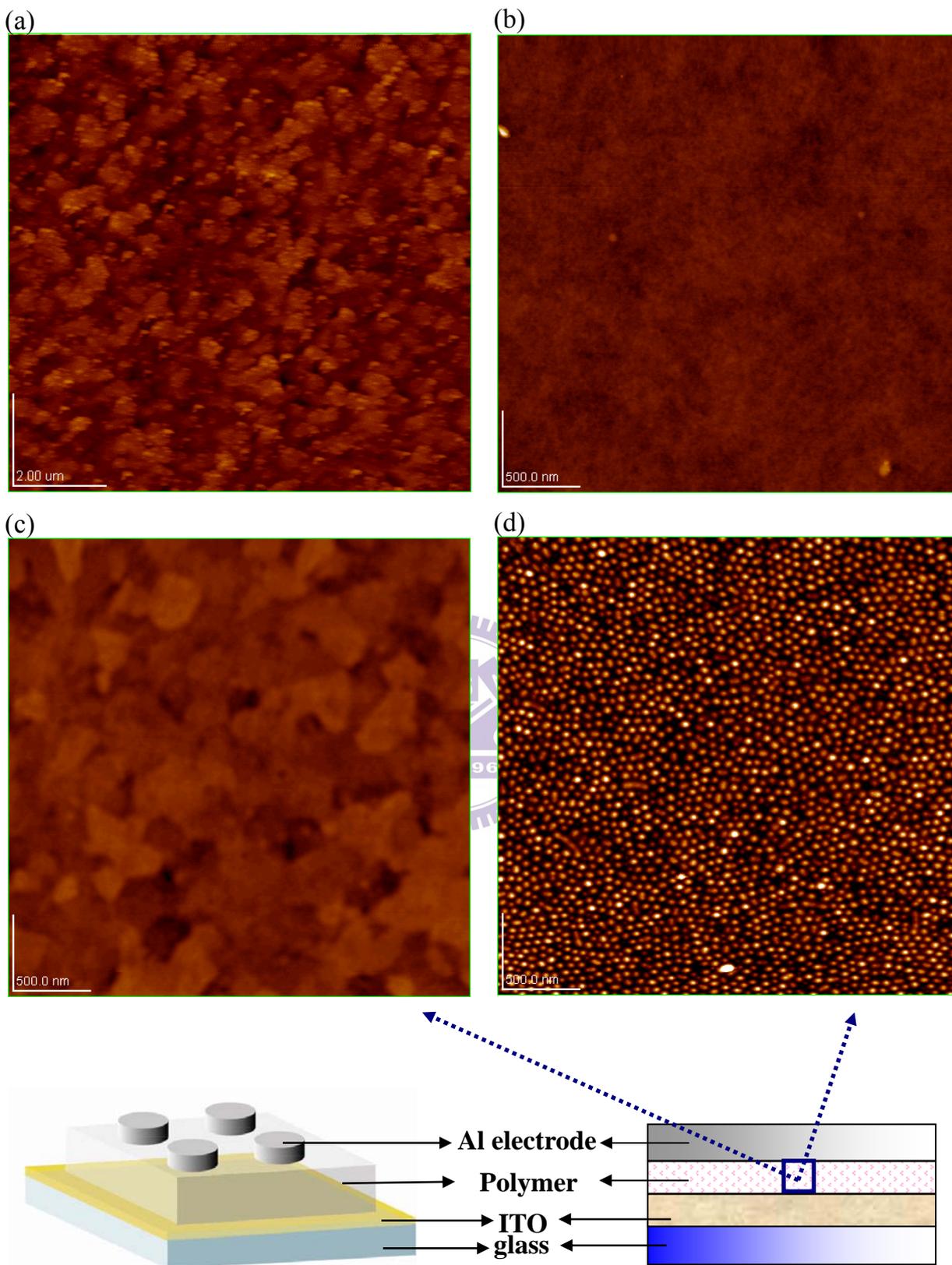


圖 4-3 Al/Polymer/ITO 元件結構，高分子在 ITO 電極上的表面形貌。(a)ITO 電極，(b)PS，(c)P4VP，(d)PS-*b*-P4VP。

接著利用 TEM 觀察 PS-*b*-P4VP 在電極上所呈現的形貌，發現和 AFM 圖相似，P4VP 相，核的直徑約 23 nm，而核-核之間的距離約 52 nm，PS 和 P4VP 相的位置，如圖 4-4 所標示。圖 4-5 為 Al/PS-*b*-P4VP/Al 元件剖面結構圖，可以清楚的看到 PS-*b*-P4VP 的厚度約 35 nm，鋁電極厚度約 50 nm。

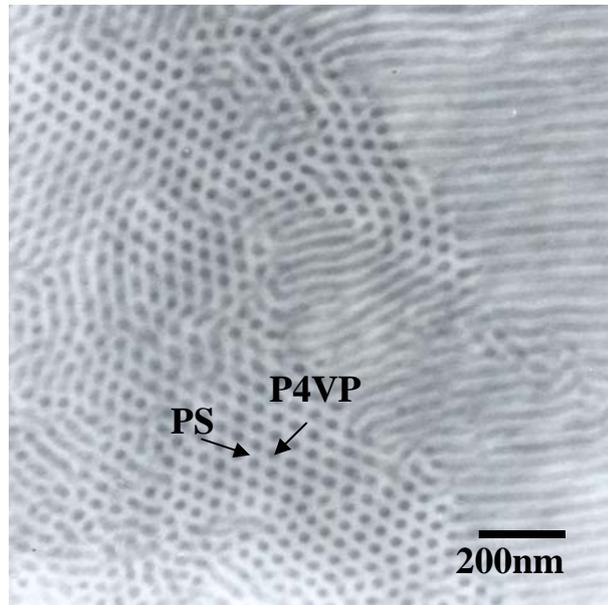


圖 4-4 PS-*b*-P4VP 旋轉塗佈在鋁電極上，TEM 觀察得到的表面形貌圖。

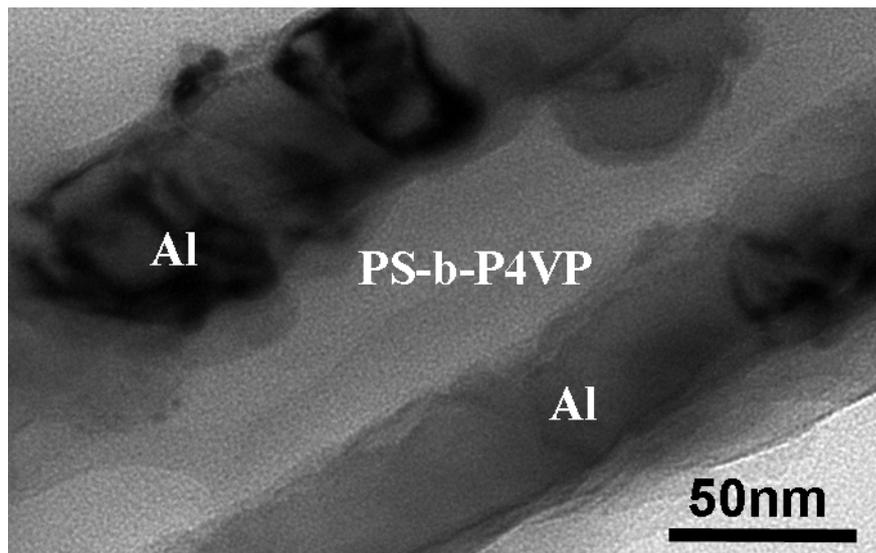


圖 4-5 Al/PS-*b*-P4VP/Al 元件的 TEM 剖面結構圖。

4-2 Al/Polymer/Al 電性分析

4-2-1 Al/Polymer/Al 的導通機制

在Al/Polymer/Al的元件結構中，從量測出來的I-V圖中，發現為空間電荷場，而使傳導的路徑產生，可以想像薄膜中有許多可捕捉載子的位置，當電壓增加，這些位置被載子填滿後，空間電荷增加，使材料內部的電場產生改變，提升載子的移動率(μ)，使電流可以導通，形成一個通道或導線，造成薄膜的導電度提升，示意圖如圖2-2。

因載子在材料中遷移率太低，導致空間電荷侷限電流(Space charge limited current, SCLC)的產生，在無機半導體中，空間電荷可能來自pn接面上自由載子中和後所留下的正負離子。不過有機半導體沒有pn接面，所以沒有類似空乏區的空間電荷。材料本身載子遷移率過低，其空間電荷來自於注入載子因為遷移率低無法快速傳輸結合或是傳導至另一電極而累積於金屬電極與有機材料的界面上。結果造成介面處的載子濃度過高產生排斥而回流到電極，形成損失，如圖4-6。SCLC容易發生在以下條件，有較低的載子注入能障($<0.25\text{eV}$)、電極與半導體界面為歐姆接觸、電荷注入提供了大量載子並填滿材料的缺陷。

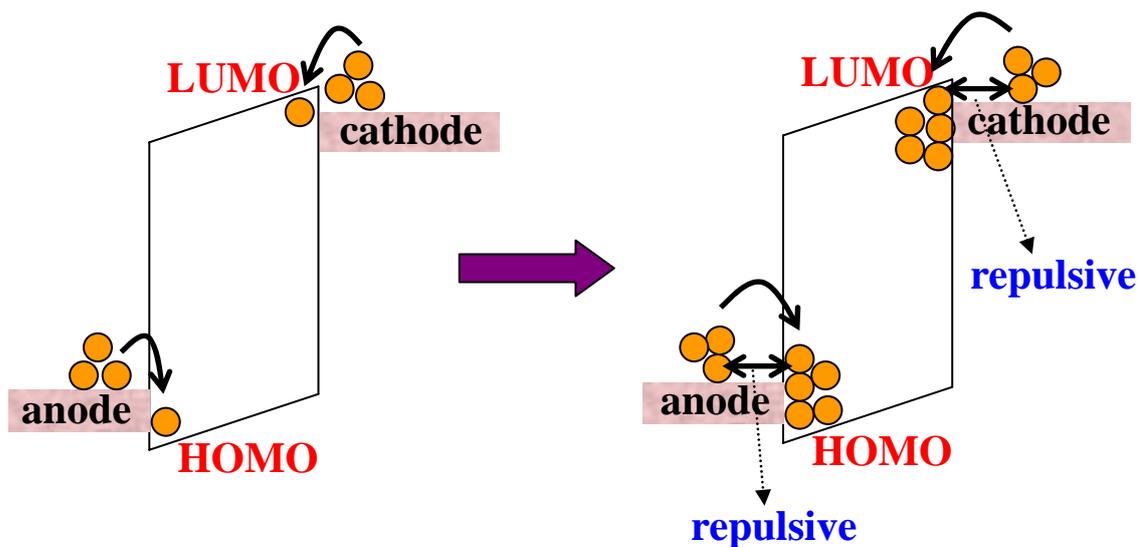


圖 4-6 產生電荷侷限電流(SCLC)的示意圖。

4-2-2 Al/Polymer/Al 的電性量測分析

圖 4-7 為量測元件 Al/Polymer/Al 的 $I-V$ 圖。分別量測 PS、P4VP、PS-*b*-P4VP 三種不同元件電性的差異，從圖中的藍色曲線，可以看出 PS 的電流值很小，具有良好的絕緣效果，電流不會隨著電壓的施加而劇烈的升高，沒有電阻式記憶體的特性。從圖中可看出 P4VP、PS-*b*-P4VP 的 turn on 電壓都大約都在 2.0 V。但是 P4VP 在 off state 的電流很高，使得 on/off ratio 大約只有一個級數；PS-*b*-P4VP 在 off state 的電流比較低，漏電流比較少，因為 PS-*b*-P4VP 中 P4VP 相的外圍有很薄的 PS 包覆，使絕緣度提高，所以在 off state 時的電流值比 P4VP 小，使 on/off ratio 可達三個級數。造成漏電流的原因，包括薄膜中有許多可捕抓載子的位置；或是在熱蒸鍍過程中，金屬因為熱和材料介面產生化學作用或擴散進到材料中；電極和材料介面接觸的情況，這些都會造成漏電流的提升。但是 P4VP 和 PS-*b*-P4VP 的 turn off 的現象不明顯，電流變化都不大，反覆量測之後，記憶的特性逐漸消失，屬於 WORM 的記憶體型態。原因猜測是，在蒸鍍電極時，在蒸鍍的過程中，鍍率相當不穩定衝高到 10 Å/s，因為高分子層很薄，在蒸鍍的過程中鋁可能有少量擴散進到高分子層中，而且電極和高分子介面接觸的不是很好，使可以捕抓載子的缺陷增多，皆會造成 P4VP 和 PS-*b*-P4VP 的 off state 的電流提高，on/off ratio 降低，在抹除時，載子不能完全從材料中的缺陷移除，所以最後不能回到 off state。接著量測 PS-*b*-P4VP 元件的記憶時間(retention time)，固定電壓在 2.5 V 下量測 on state 和 off state 電流的差異，一開始先將元件 turn on，在 on state 下，以每 0.04 秒量測一個電流值，之後持續兩個小時不斷的量測電流的變化。接著將元件 turn off，在 off state 下，以同樣條件量測兩個小時，得到圖 4-8。我們可以看到圖中，on state 和 off state 的電流在這兩個小時期間，電流幾乎沒什麼變化，維持在特定的電流值，可以估計此元件的記憶時間大於兩個小時，記憶時間越長，表示資料可被長時間的儲存，不會消失，而且可以從圖中看出 on/off ratio 約 3 個級數。

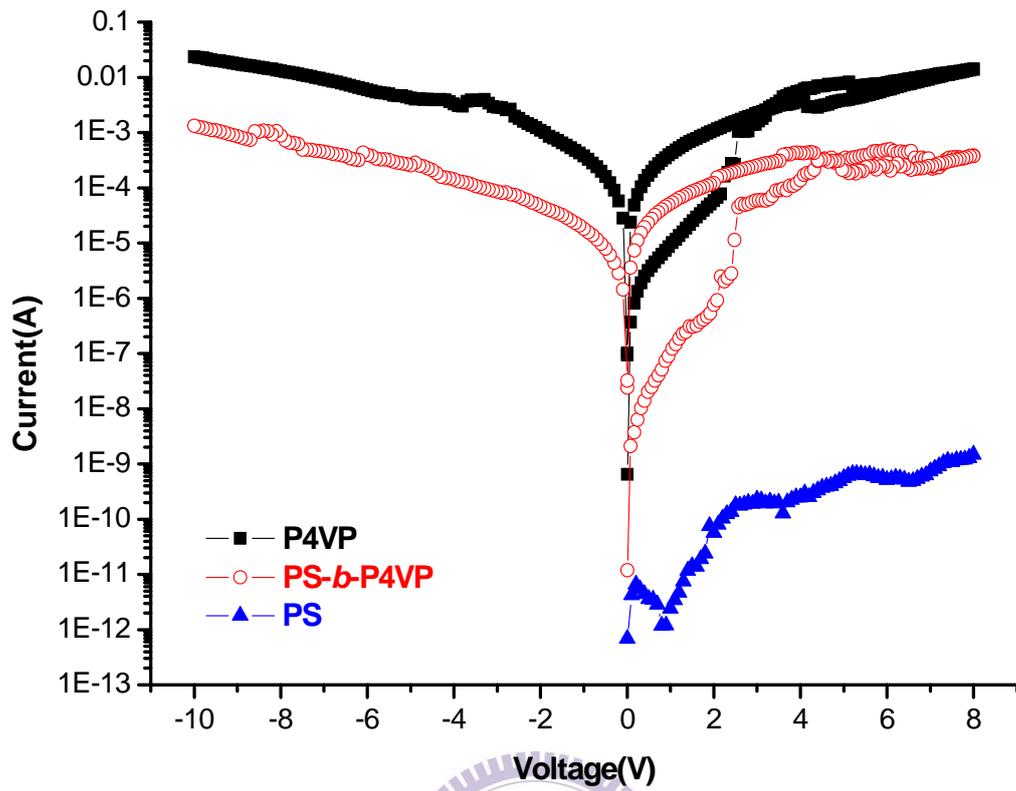


圖 4-7 鍍率不穩定量測 PS、P4VP、PS-*b*-P4VP 三種不同元件的 *I-V* 圖。

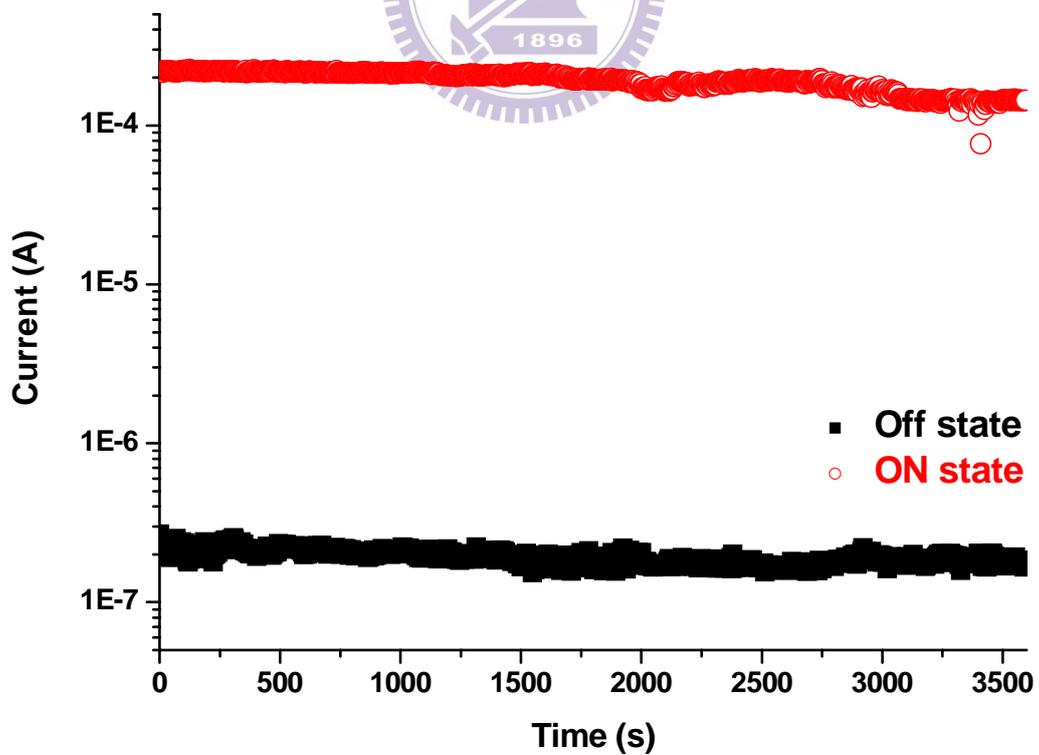


圖 4-8 鍍率不穩定量測 Al/PS-*b*-P4VP/Al 元件所得的記憶時間。

在穩定控制鍍率維持在 4.0 \AA/s 左右，維持在一定的蒸鍍速率，同樣的元件結構，量測時，發現有不一樣的現象。從圖 4-9 發現，元件可以 turn off，屬於 Flash 的記憶體形式，而且 off state 的電流較低，使得 on/off ratio 提高到 4 個級數，turn on 電壓也提高到約 4.0 V ，有明顯的負電阻區(negative differential resistance, NDR)。負電阻區是因為在 on state 時，電子電洞在材料中是以跳躍(Hopping)或穿隧(Tunneling)的方式傳遞，當外部電子和電洞注入的速率比在材料中傳遞的速率快時，空間電荷會抑制載子的注入，產生排斥力，這個特性可用 SV(Simmons and Verderber)理論^[81]解釋，有點類似 Coulomb blockade 的機制^[41,53]。所以可以知道，小心的控制膜的平整度和電極蒸鍍的速率，降低元件材料和電極之間的缺陷，使元件可以 turn off。從圖 4-9 發現，PS-*b*-P4VP 的 on/off ratio 比 P4VP 高，因為 PS-*b*-P4VP 中的 P4VP 相外面包覆了一層很薄的 PS 相，使得絕緣效果較好，載子注入到材料中的濃度降低，使電流密度較低。

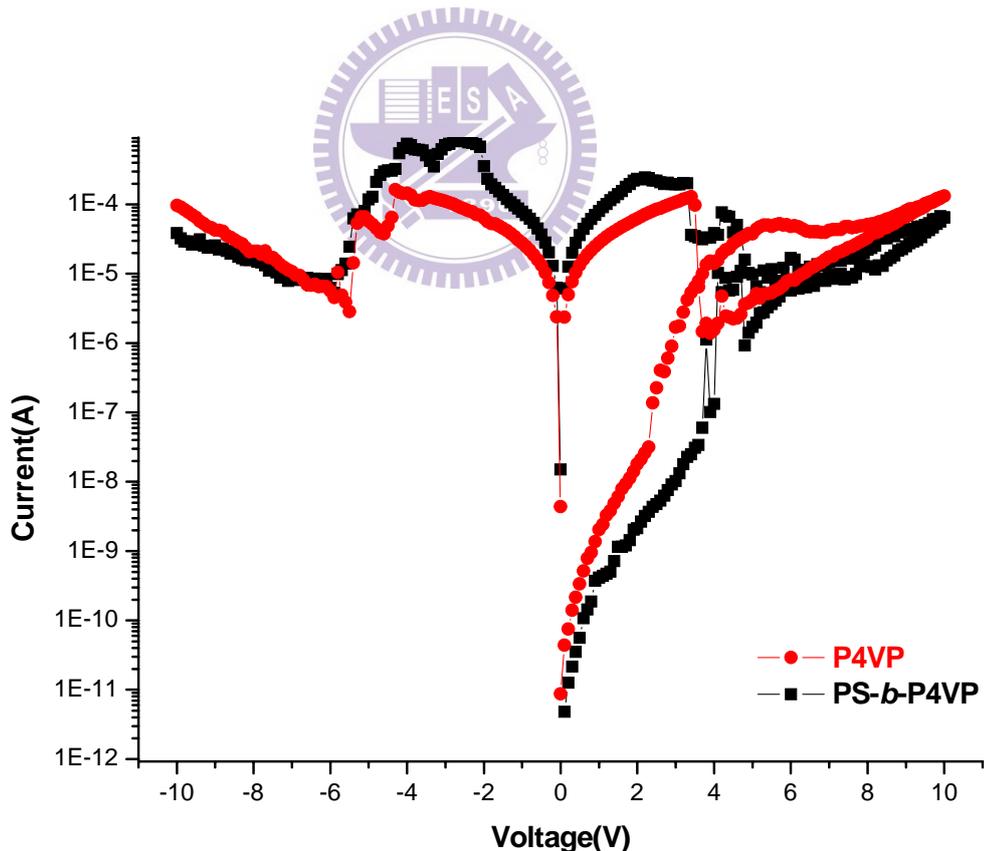


圖 4-9 鍍率穩定 Al/P4VP/Al 和 Al/PS-*b*-P4VP/Al 元件的 *I-V* 曲線

圖 4-10(b)表示出高分子 P4VP 的 HOMO 和 LUMO 的能階高低，還有鋁電極的功函數兩者之間相對的位置。鋁電極和 P4VP 的 LUMO 之間的能階差距相當小，只有 0.7 eV，表示當施加工作電壓時，電子比較容易從鋁電極注入到 P4VP 的 LUMO。但是，若是電洞要從另一邊的鋁電極要注入到 P4VP 的 HOMO 就非常的困難，因為鋁和 P4VP 的 HOMO 能階差距很大，約 1.6 eV，所以一開始填補缺陷造成導通，主要是電子的注入填補缺陷使電場產生改變而導通。

圖 4-10(a)，(c)分別表示電子在傳遞的過程和 I - V 圖之間的關係。將圖 4-8 取對數做圖，如圖 4-10(c)，在低的工作電壓下， I - V 圖為線性的關係，傳導機制和歐姆定律($I \propto V$)相符合，在 off state，PS-*b*-P4VP 和 P4VP 的電阻分別約 $10^9 \Omega$ 和 $10^{10} \Omega$ ，載子以跳躍或穿隧的方式填補材料中的缺陷；電壓持續加大，電子持續從鋁電極注入到高分子層中，缺陷的填補使的空間電荷增加，造成電場重新分配，歐姆電流轉換成以空間極限電流($I \propto V^2$)為主；電壓逐步增加後，當高分子中的缺陷被載子填滿後，電子與電洞同時從鋁電極注入到高分子層中，在這情況下，載子的濃度(N)和移動率(μ)提高，電流很迅速的增加使元件轉換到高導電態(on state)，在 on state 的狀態，此時 I - V 曲線的關係與歐姆定律($I \propto V$)相吻合，載子以跳躍或穿隧的方式在傳遞，在 on state 下，PS-*b*-P4VP 和 P4VP 的電阻分別約 $10^4 \Omega$ 和 $5 \times 10^4 \Omega$ 。一旦傳遞的路徑形成後，持續增加電壓時，傳導的路徑不會再增加，因為電流會從先前形成的路徑通過，如果是相同材料，turn on 電壓應該和材料本身的性質和能階差有關，與電極面積的大小無關。從電流電壓的關係推得，此反應機制是屬於空間電荷場，造成導通的原因。

空間電荷場造成的導通機制，記憶的特性和載子注入的方向無關，不管施加正或負的工作電壓，都可以 turn on 和 turn off，而且兩邊電極都是鋁，施加工作電壓是不同方向時，為對稱的圖形。圖 4-11 可以看出，一開始電壓從 0 V~12 V，在約 4 V 的時候 turn on，從 12 V~0 V 掃回，一直都在 on state，接著從 0 V~-12 V，約在 -4 V turn off；將掃描電壓轉向，先從 0 V~-12 V 掃描之後，發現藍線和黑線的確呈現對稱的狀態，不管工作電壓為正或負，都可寫入和抹除。圖 4-12 為同樣的元件，控制讀取電壓在 2.0 V，此元件的記憶時間可達到 1.25 小時還很穩定。

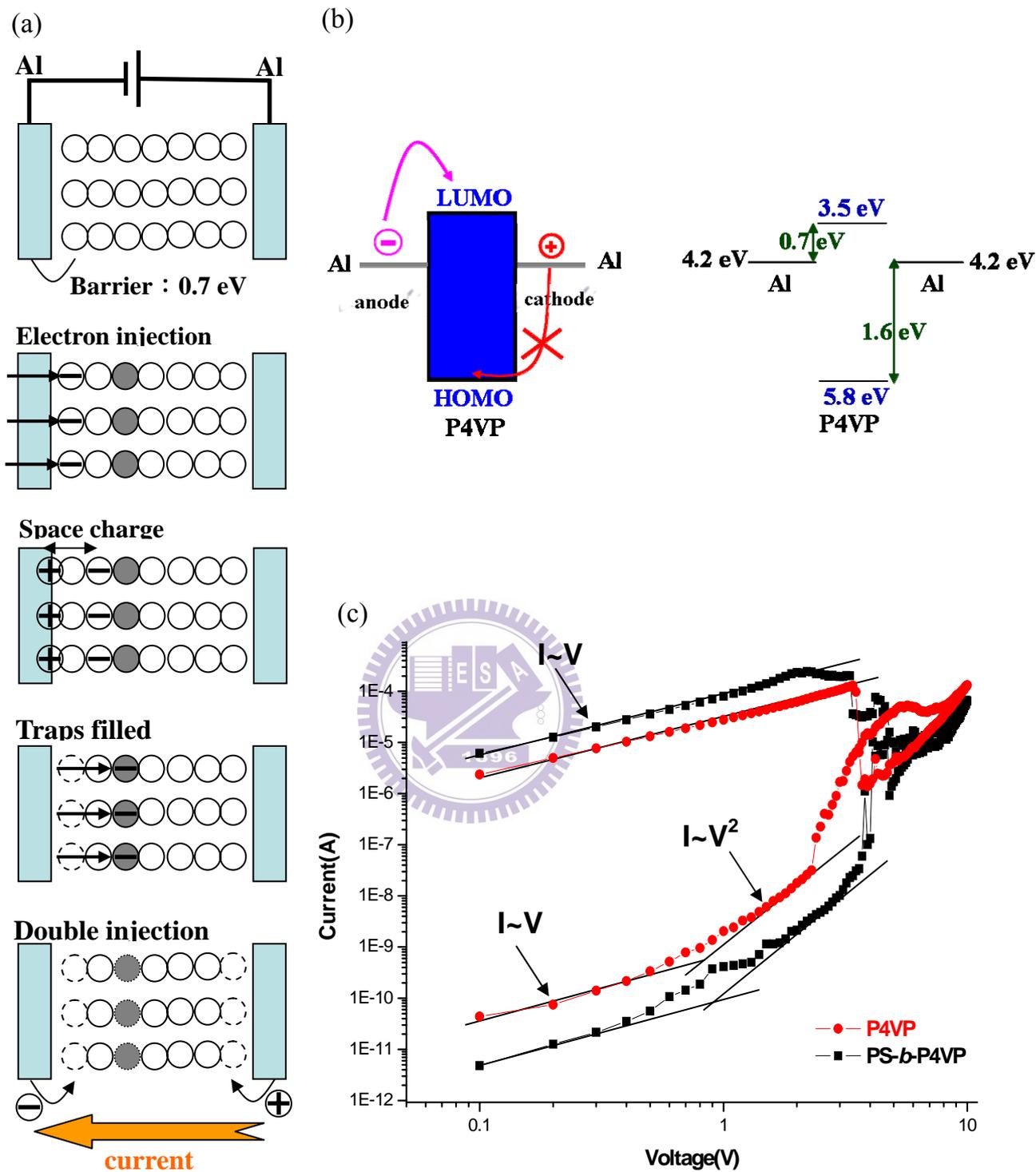


圖 4-10 (a)Al/PS-*b*-P4VP/ITO 記憶體元件導通的過程(b)P4VP 能階、Al 電極功函數之間相對的高低和電子電洞主要注入的方向(c)將圖 4-6 取對數比較 I - V 之間的關係。

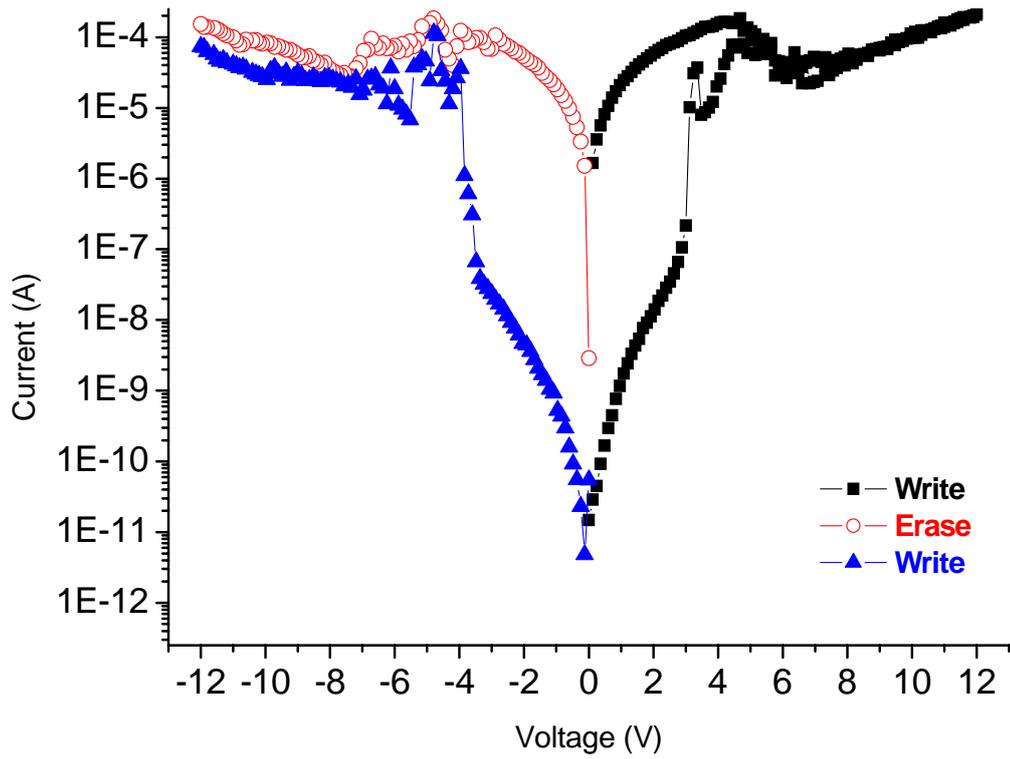


圖 4-11 Al/PS-*b*-P4VP/Al 的導電行為，正或負工作偏壓皆可寫入和抹除，表示和電流注入的方向無關。

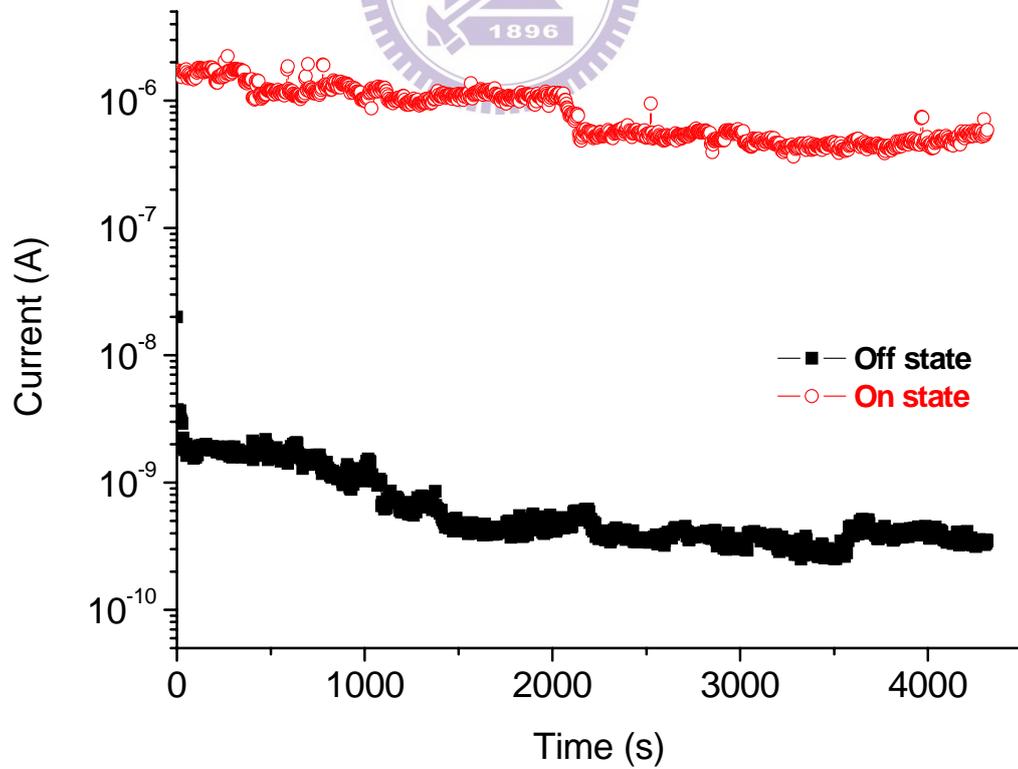


圖 4-12 鍍率穩定製作出 Al/PS-*b*-P4VP/Al 元件量測所得的記憶時間。

4-3 ITO/Polymer/Al 電性分析

4-3-1 ITO/Polymer/Al 的導通機制

在 ITO/Polymer/Al 的元件系統中，P4VP 因為本身材料的特性，含有氮(N)原子，施加電場在鋁電極上，載子流動產生應力，容易導致電致遷移(electron migration)，鋁電極被施加應力，使鋁原子往高分子層擴散，而 P4VP 上的 N 可以捕抓住擴散進來的鋁原子，最後鋁原子互相連接類似像金屬導線(Metal filament)而形成通路，形成 on state，接著施加反向的工作偏壓，電流提升到一定值的時候，電流產生高熱，因為焦耳熱效應(Joule Heating)作用，而將金屬導線熔斷，轉為 off state，導通機制如圖 4-13 所示。

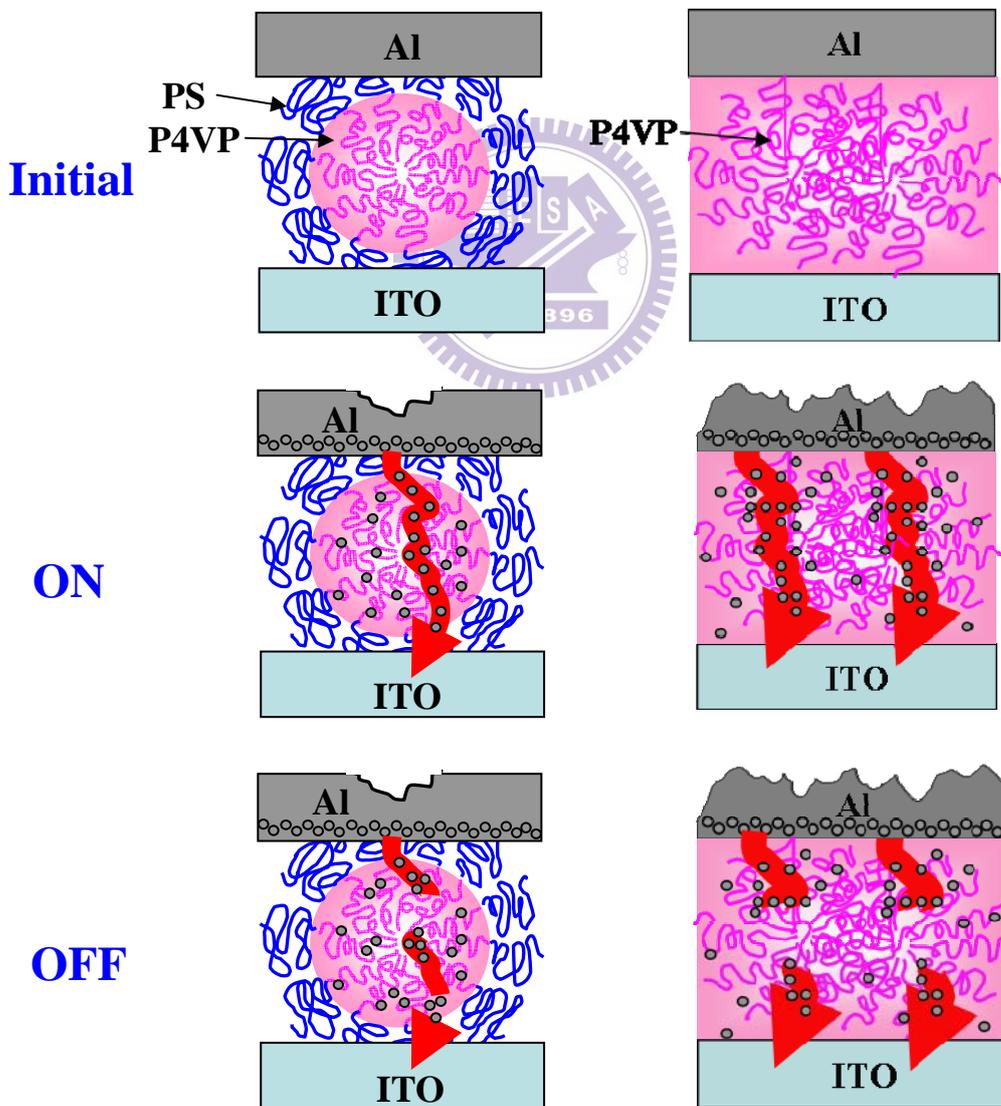


圖 4-13 ITO/Polymer/Al 元件的反應機制說明圖。

4-3-2 ITO/Polymer/Al 的電性量測分析

圖 4-14 是利用 SEM 拍攝的元件剖面圖，ITO、PS-*b*-P4VP、Al 的厚度分別約 140 nm、30 nm、50 nm。圖 4-15 為量測 ITO/ PS-*b*-P4VP /Al 元件的 *I*-*V* 曲線圖。將 turn on 的電流限制在 0.015 (A)，避免因為 turn on 電流過高而將金屬導線燒斷又回到 off state。當元件作完第一次量測時，發現 turn on 的電壓比較高，估計可能第一次需要使材料中的缺陷被完整的填補需要較大的 turn on 電壓，抹除之後，進行第二次寫入的時候，寫入電壓差不多在 -0.5 V，turn on 電壓非常低，重複操作幾次之後，turn on 電壓皆維持不變，on/off ratio 可達到六個級數，圖 4-16 表示出 ITO/PS-*b*-P4VP/Al 元件在不同的寫入電壓時，on/off ratio 對應的值。施加反向工作偏壓抹除時，抹除的效果很好，在 on state 和 off state 的電流變化量相當明顯，可以猜測是因為擴散進入到高分子層中的鋁原子被清除的比較徹底，而重複再寫入時，漏電流比較少，off state 的電流比較低，提高了 on/off ratio。

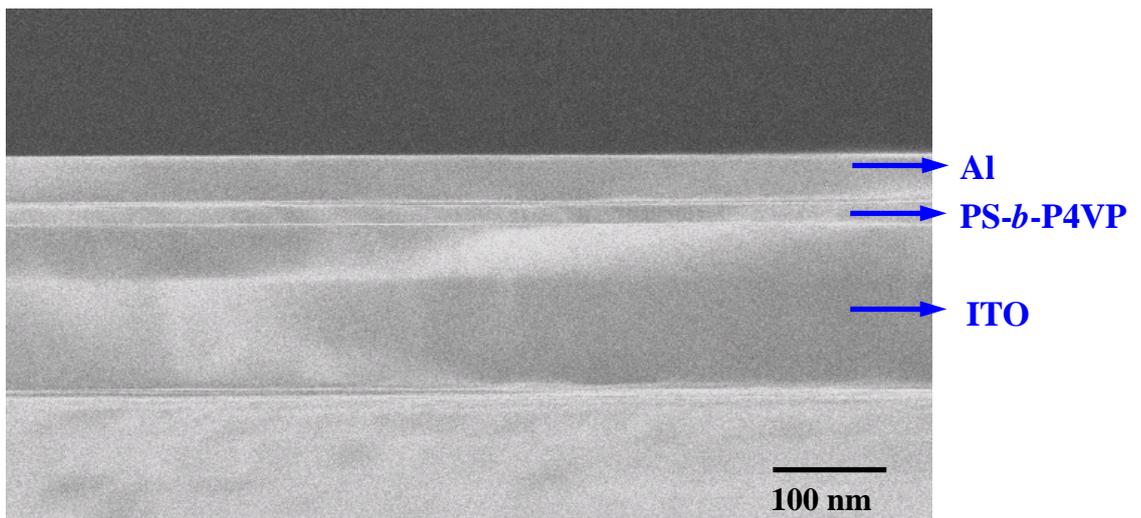


圖 4-14 ITO/PS-*b*-P4VP/Al 元件剖面圖。

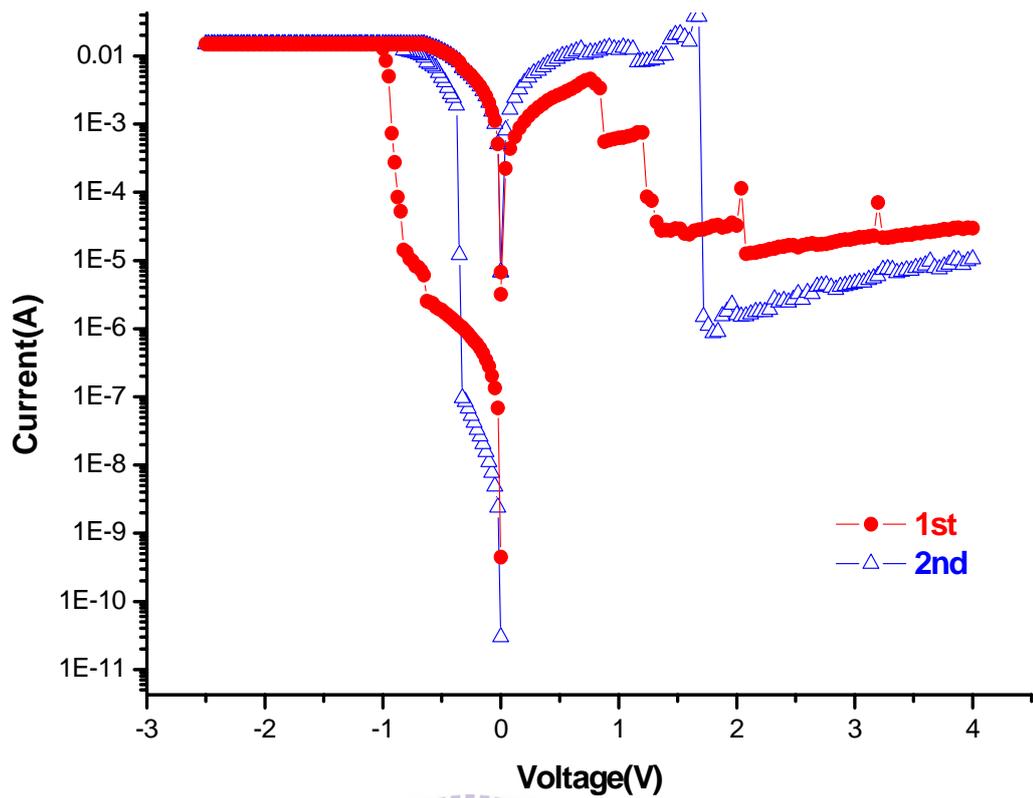


圖 4-15 ITO/PS-*b*-P4VP/Al 的 *I-V* 圖，on state 限電流在 0.015 A。

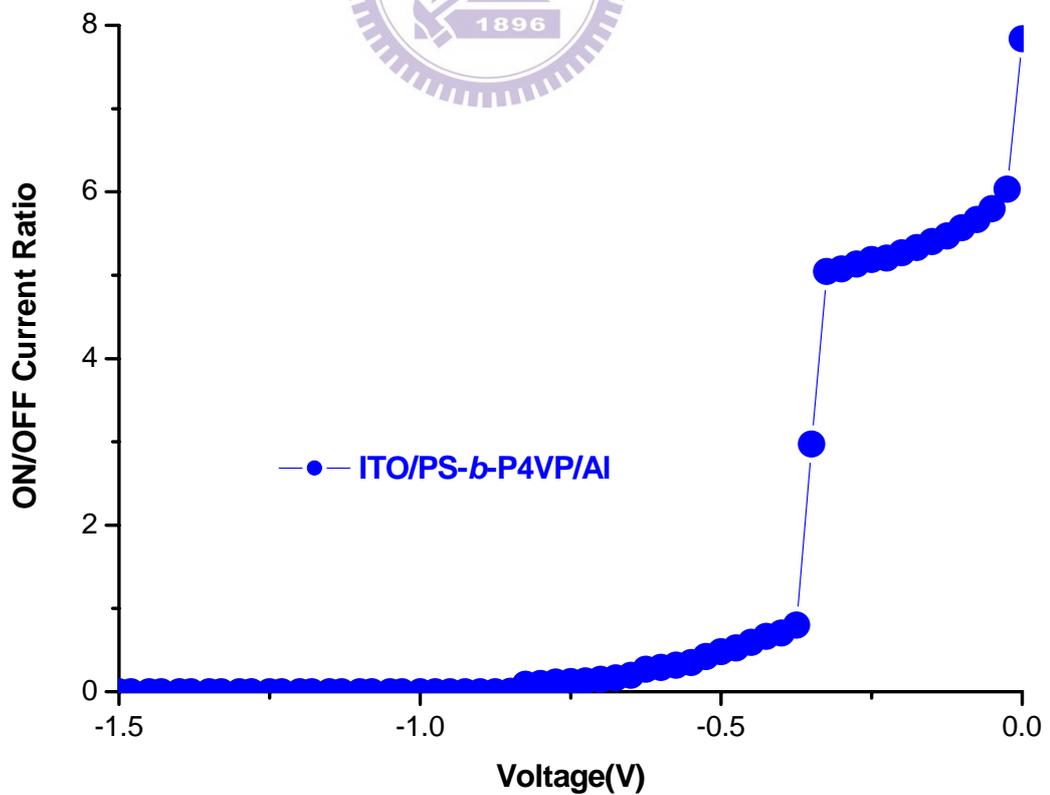


圖 4-16 ITO/PS-*b*-P4VP/Al 元件，不同的電壓，on/off ratio 的對應值。

同樣的去比較 PS、P4VP、PS-*b*-P4VP 三者之間 *I-V* 曲線圖有什麼差別，如圖 4-17。PS 為絕緣體，沒有電阻式記憶體的特性；PS-*b*-P4VP 比 P4VP 的 on/off ratio 高，原因之後會描述。PS-*b*-P4VP 因為 turn on 的電流被限制在 10^{-3} (A)，所以和限制電流在 1.5×10^{-2} (A) 得 on/off ratio 少一個級數。

將 PS-*b*-P4VP 元件量測其記憶時間(retention time)，量測電壓固定在 0.1 V，量測 on state 和 off state 電流的差異，一開始先將元件 turn on，在 on state 的狀態下，以每 0.04 秒量測一個電流值，之後持續四個小時不斷的量測電流的變化。接著將元件 turn off，在 off state 的狀態下，用同樣條件一樣量測四個小時，得到圖 4-18。可以看到圖中，on state 和 off state 的電流在這四個小時期間，電流幾乎沒什麼變化，維持在一個電流值，可以估計此元件的記憶時間大於四個小時，而且記憶時間越長，表示資料可長時間的儲存，不會消失。同時可以從圖中看出 on/off ratio 約五個級數。

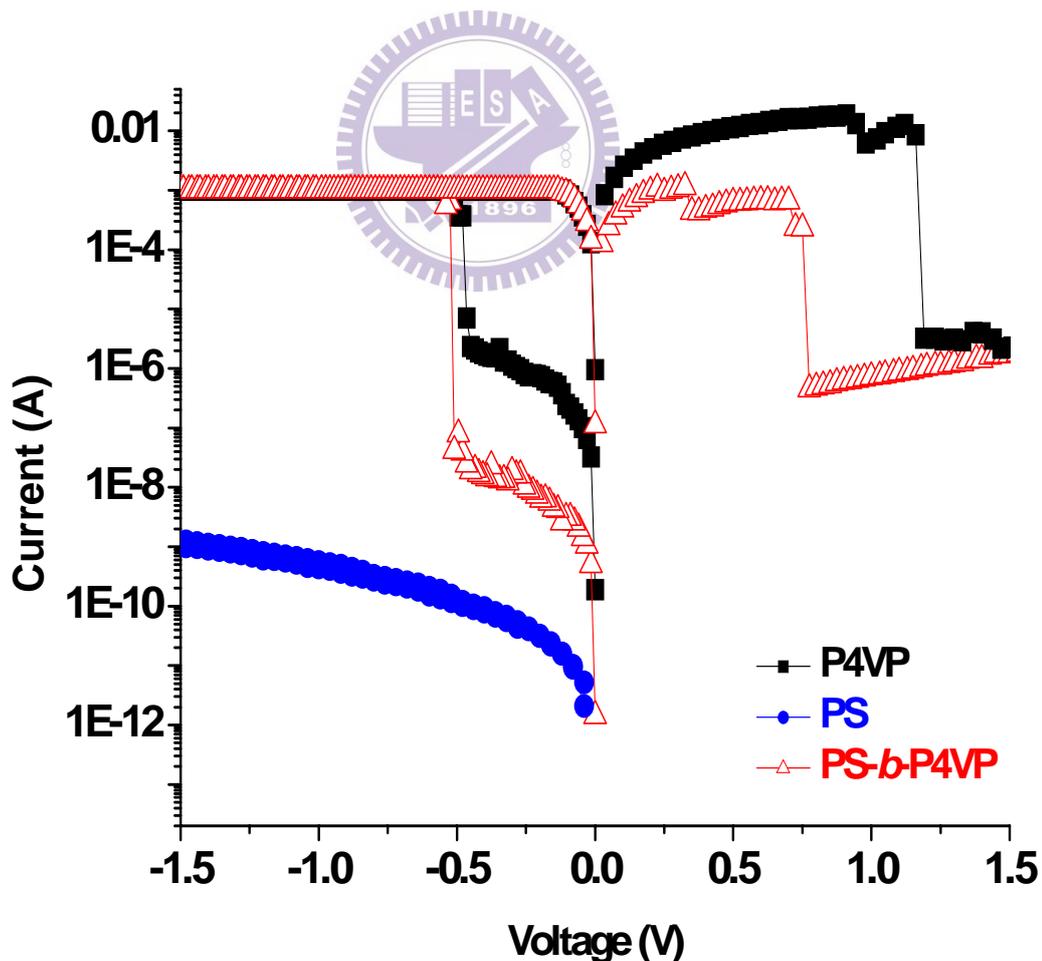


圖 4-17 ITO/PS、P4VP、PS-*b*-P4VP/Al 三種元件的 *I-V* 曲線圖。

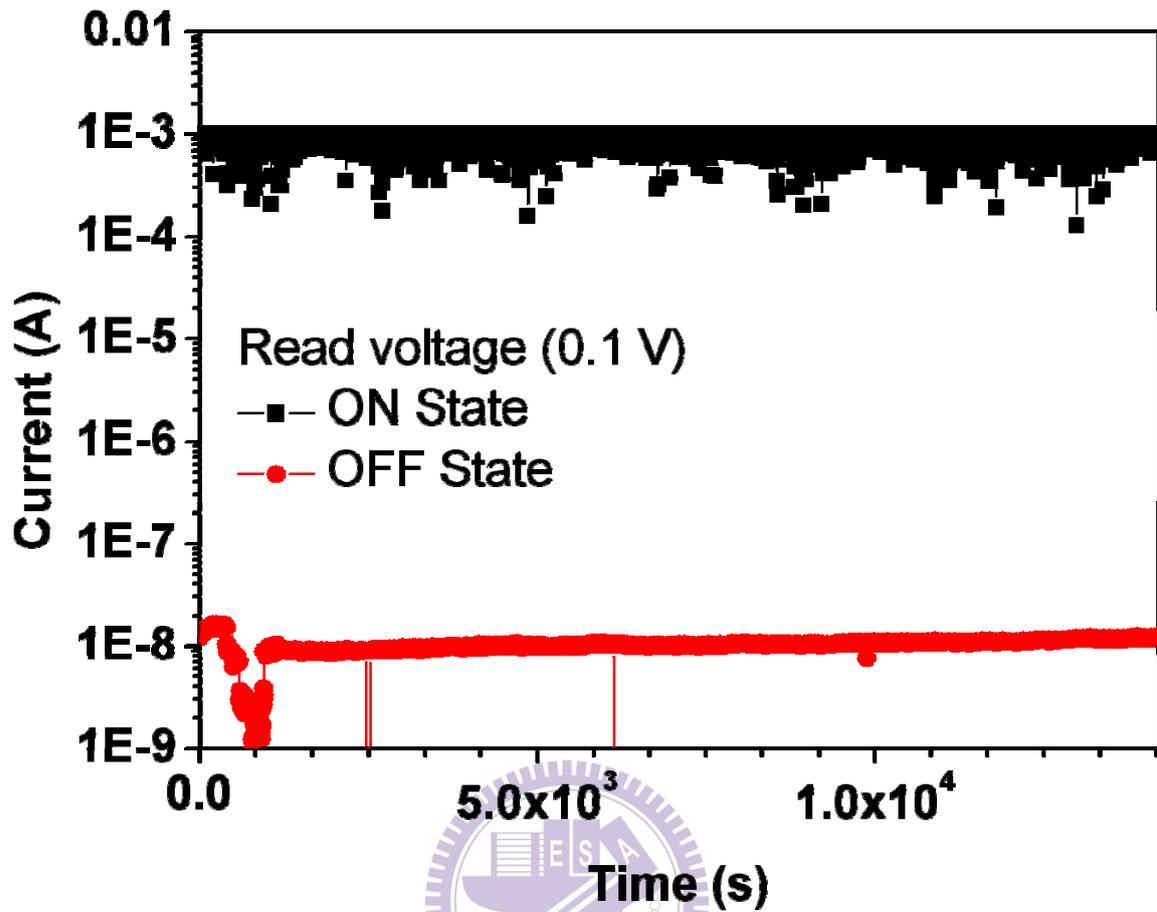
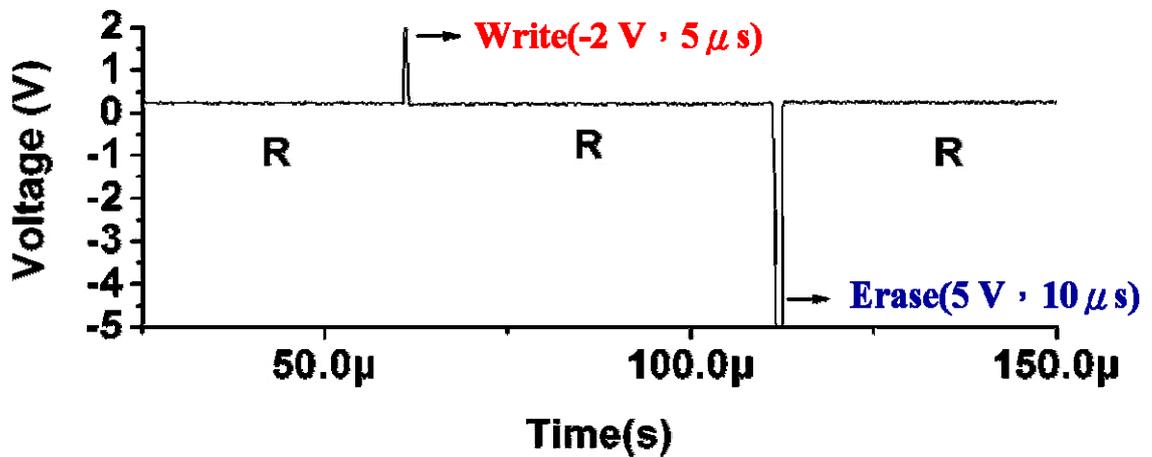


圖 4-18 量測 Al/PS-*b*-P4VP/ITO 元件所得的記憶時間。

記憶體基本的讀/寫/抹除性質操作在 Al/PS-*b*-P4VP/ITO 的元件上。圖 4-19(a) 表示用最快速度的寫入和抹除時間，施加不同的工作電壓在元件上所表現出的狀態，圖 4-19(b) 顯示當施加不同工作電壓在元件上時，電流大小的變化。讀取、寫入和抹除的電壓分別為 0.5 V、-2 V 和 5 V。一開始元件在 off state，電流較低，施加 2.0 V 的電壓後，元件轉為 on state，在 turn on 之後，以 0.5 V 為讀取電壓，讀取之後，再施加 5 V 的抹除電壓，使元件轉變成 off state。但是此元件可重複的操作次數很少，因為在重複上面電壓的操作後，電極因為擴散產生金屬導線而消耗和導通之後溫度的提升，導致電極被融解破壞的很嚴重，使元件產生損壞，所以都不能重複操作很多次。利用不同的脈衝時間量測寫入和抹除的最快時間，測得寫入的最快時間為 5 μ s，抹除的最快時間為 10 μ s。

(a)



(b)

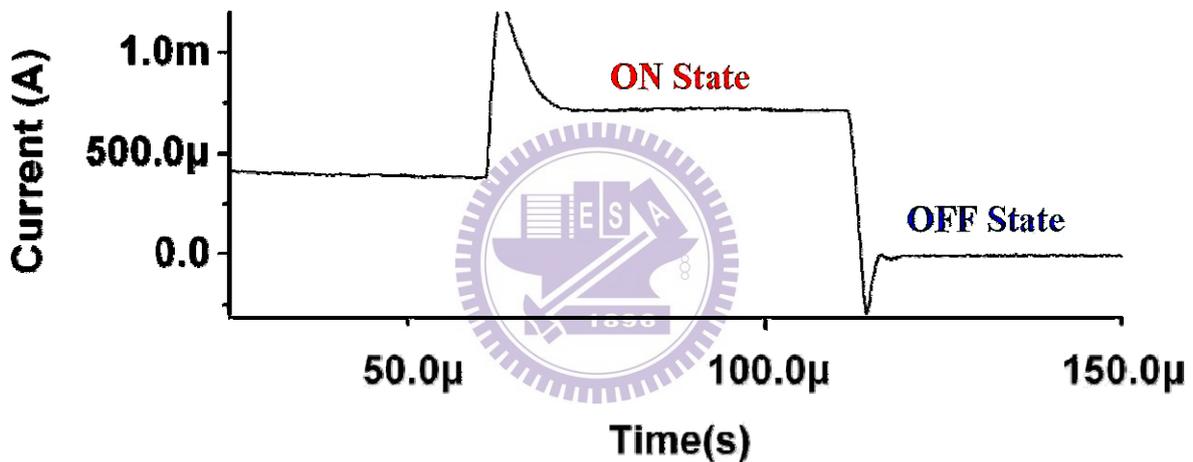


圖 4-19 元件 Al/PS-*b*-P4VP/ITO 單一次讀取-寫入-抹除的控制。(a)不同工作電壓的施加，(b)施加不同工作電壓後，電流大小的變化。

4-4 變溫量測分析

為了確定是否為金屬導線產生的導通機制，利用變溫的量測去證明若為金屬導線形成導通，電阻和溫度的變化為線性關係，溫度越高，電阻越大，電流會越小。量測的方法是先將元件 turn on，維持在 on state，利用液態氮將元件降溫量測，溫度穩定後，讀取 0 V~-0.25 V 的電流值。從圖 4-20 中可以發現，當溫度從 175 °K~77 °K，電流逐漸升高，而且也可以得知在 on state 是歐姆定律造成的導通，電流電壓為線性關係。圖 4-21 表示溫度越高時，on state 的電阻越高，而且為線性的關係。

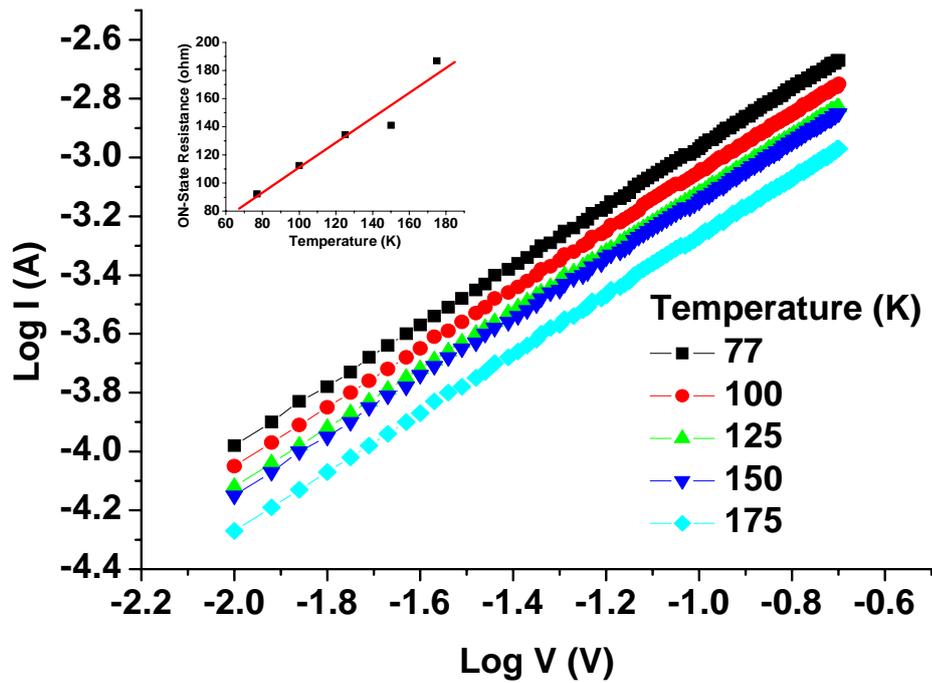


圖 4-20 不同量測溫度下所得到的 I - V 曲線圖。

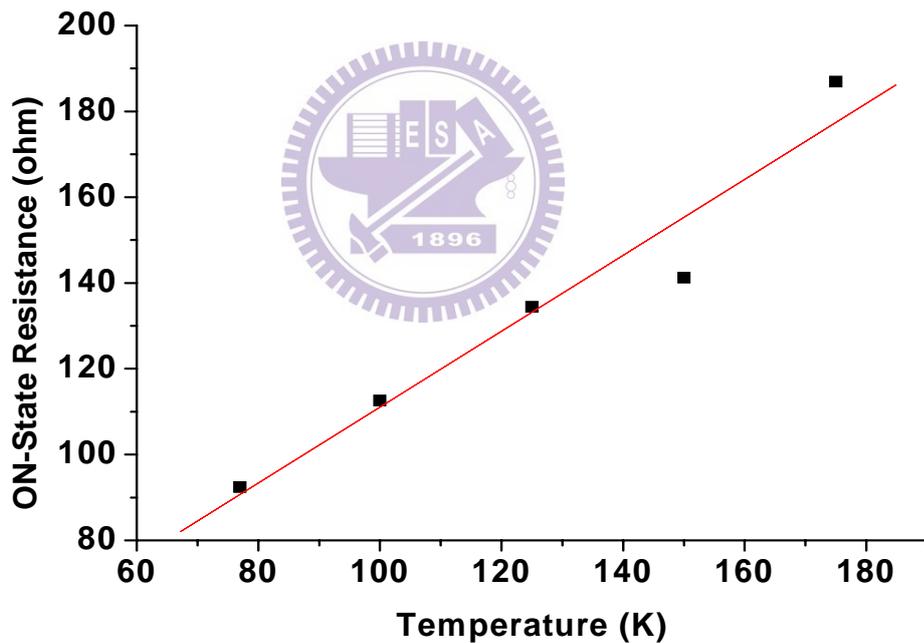


圖 4-21 不同量測溫度下，溫度對電阻的關係圖。

4-5 電極變化的分析

假設金屬導線在聚合物材料中形成時為一條筆直的金屬線連接著上下電極，而且每次只會有一條金屬導線產生，若假設成立，電阻的大小可以從方程式 $R = \rho L / A$ 求得， ρ 、 L 、 A 分別代表電阻率、導線長度、電流通過的金屬導線的面積^[30]。從圖 4-10，固定電壓再 0.2 V，求得 PS-*b*-P4VP 和 P4VP 的電阻分別為 290

Ω 和 50Ω ，導線長度假設和高分子的薄膜厚度一樣為 30 nm ，鋁的電阻率為 $2.8 \times 10^{-8} \Omega\text{m}$ ，可以求得 PS-*b*-P4VP 和 P4VP 的導線直徑分別為 1.9 nm 和 4.6 nm 。但是在導通的過程中，絕對不是像假設的結果，每次只形成一條金屬導線，但是可以了解，在導通時，連接兩電極之間的金屬導線是奈米的尺寸。而且從數據中了解，金屬導線在 PS-*b*-P4VP 比在 P4VP 中細，擴散進到高分子層中的鋁金屬，PS-*b*-P4VP 比 P4VP 少，和 SEM 圖符合，電極形貌差異的程度，P4VP 比 PS-*b*-P4VP 破壞的還要嚴重；而且也可以說明 ITO/PS-*b*-P4VP/Al 元件抹除的電壓會比 ITO/P4VP/Al 元件還小。

將 4 種不同元件 Al/PS-*b*-P4VP/Al、Al/P4VP/Al、ITO/PS-*b*-P4VP/Al、ITO/P4VP/Al 分別分析電極在量測前後，電極表面的形貌有什麼差異。Al/PS-*b*-P4VP/Al 和 Al/P4VP/Al 的電極在量測的前後，電極表面沒有什麼變化，表面相當平整，因為反應機制為空間電荷場造成開關的效應，並不會影響電極的形貌，所以電極在量測前後的表面形貌如圖 4-22(a)、(b)、(c)。

從通電之後電極表面形貌的改變，間接證明了記憶體為 metal filament 的反應機制，在電流電壓的作用下，電極都會因為導通產生高溫或是電流電壓產生的應力，使電極的原子產生重排或是被破壞進入到絕緣層中^[82]。所以原本平整光滑的電極，在通電之後，電極表面形貌凹凸不平，從圖 4-23 的 SEM 圖中可以看出元件結構分別為 ITO/PS-*b*-P4VP/Al 和 ITO/P4VP/Al 的電極形貌在通電的前後有很大的不同。圖 4-23(a) 為元件未通電前的電極形貌，相當平整；圖 4-23(b) 為元件 ITO/PS-*b*-P4VP/Al 通電之後的電極形貌，電極上有許多小點，大小和 PS-*b*-P4VP 中 P4VP 相圓核的大小差不多，約 30 nm ；圖 4-23(c) 為元件 ITO/P4VP/Al 通電後電極的形貌，發現表面相當粗糙，電極被破壞的很嚴重。所以可以下個結論，鋁在 PS-*b*-P4VP 中擴散時，因為材料的結構，所以被侷限在 P4VP 的圓核中，所以圖中所看到的鋁電極，因為只有往 P4VP 的核擴散，所以才會出現點狀的凹陷痕跡；而純的 P4VP，鋁電極的擴散是不規則且沒有方向性，所以電極的形貌呈現出大小不一的凹陷，非常的不平整。也因為電極在記憶體元件工作的時候會被破壞，量測幾次後，元件因為電極的破壞而損壞。

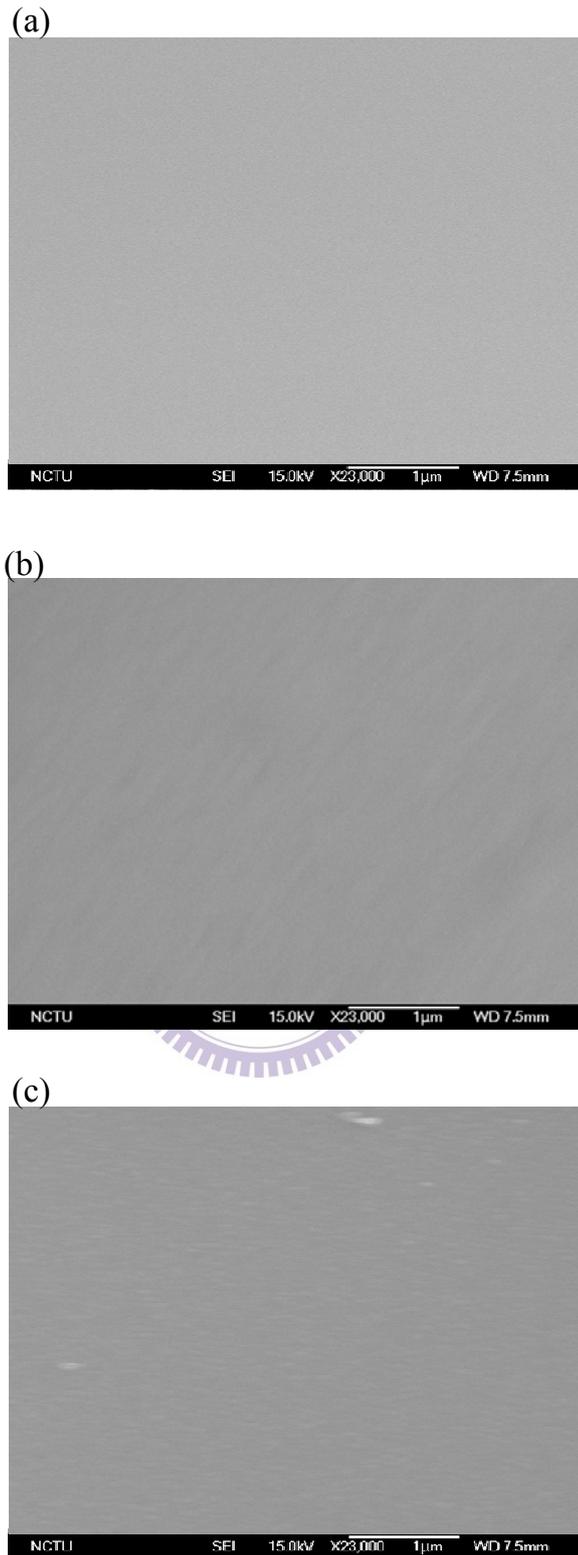


圖 4-22 從 SEM 圖，分析工作偏壓施加前後電極表面形貌的改變，(a)結構為 Al/PS-*b*-P4VP/Al、Al/P4VP/Al 量測前電極的形貌(b)Al/PS-*b*-P4VP/Al 元件量測後電極的形貌，(c) Al/P4VP/Al 元件量測後電極的形貌。

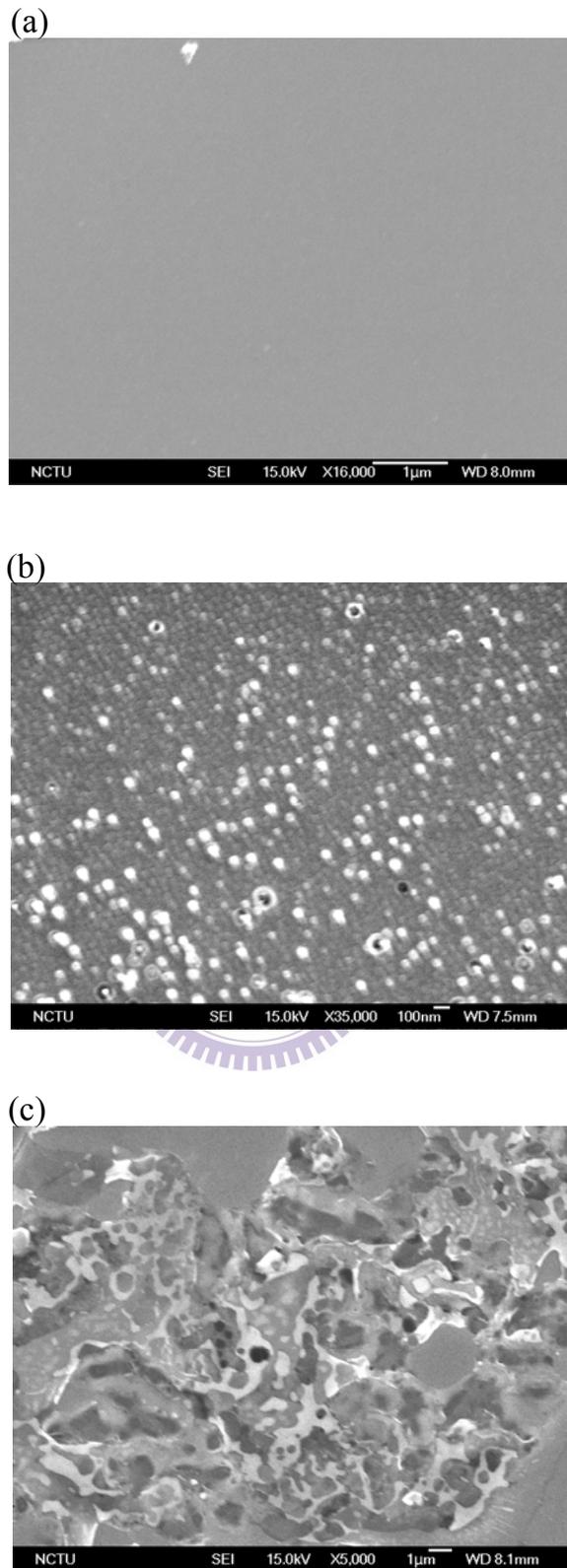


圖 4-23 從 SEM 圖，分析工作偏壓施加前後電極表面形貌的改變，(b)結構為 ITO/PS-*b*-P4VP/Al、ITO/P4VP/Al 量測前電極的形貌 (c)ITO/PS-*b*-P4VP/Al 元件量測後電極的形貌，(d) ITO/P4VP/Al 元件量測後電極的形貌。

第五章 結論

上述研究分別製作 Al/Polymer/Al 和 ITO/Polymer/Al 兩種不同元件結構的記憶體，發現具有不同的特性和反應機制，並加以探討研究，所以也分別討論兩者之間有何差異，以下分別對此兩種不同的元件做下結論。

對 Al/Polymer/Al 元件結構來說：

1. Al/PS-*b*-P4VP/Al 和 Al/P4VP/Al 記憶體元件表現出 on/off ratio 為 10^4 ，記憶時間可達 1.5 小時
2. 藉由分析 *I-V* 曲線圖相對的關係，分析出 Al/Polymer/Al 元件的導電傳導行為是由空間電荷場機制造成的。
3. 因為 SCLC 造成的導通機制，電極在通電前後，表面形貌不會被破壞，和元件結構為 ITO/Polymer/Al 有所不同。
4. 因為 SCLC 形成導通的經過和電流注入的方向無關，以 Al/Polymer/Al 的元件來說，電流電壓的特性曲線圖也為對稱的曲線。
5. 電流密度的高低和電極面積的大小無關，因為 Al/PS-*b*-P4VP 和 Al/P4VP/Al 的 on/off ratio 相近。

對 ITO/Polymer/Al 元件結構來說：

1. ITO/PS-*b*-P4VP/Al 元件比 ITO/P4VP/Al 元件有較高的 on/off ratio (10^6)，有很長的記憶時間(>4 hr)，工作時間可達到 μs 。
2. 藉由變溫量測可以得知，電阻和溫度變化成正比，和電極通電之後形貌的改變，可以證實和金屬導線形成的傳導機制有關。
3. 此元件在測量前後，因為金屬的擴散，使電極形貌產生改變。ITO/PS-*b*-P4VP/Al 和 ITO/P4VP/Al 元件說明鋁在 PS-*b*-P4VP 中的 P4VP 相擴散是具有方向性，而且可以控制導線的粗細。

參考文獻

- [1] Betty Prince, "Emerging Memories Technologies and Trends", Kluwer Academic Publishers, Massachusetts, **2002**.
- [2] 拓璞產業研究所, 席捲記憶體市場知未來新霸主(快閃記憶體), TRI 產業專題報告, 台北, **2004** 年
- [3] S. M. Yoon, E. Tokumitsu, H. Ishiwara, *IEEE Electron Device Lett.* 20, 5, 229, **1999**.
- [4] J. T. Evans, R. Womack, "An Experimental 512-bit Nonvolatile Memory with Ferroelectric Storage Cell", (Krysalis), *IEEE Journal of Solid-State Circuits*, 23, 5, 1171, October **1988**.
- [5] M. N. Baibich, J. M. Broto, A. Fert, F. Nguyen Van Dau, F. Petroff, P. Etienne, G. Creuzet, A. Friederich, J. Chazelas, *Phys. Rev. Lett.* 61, 2472, **1988**.
- [6] K. T. M. Ranmuthu, I. W. Ranmuthu, "High speed (10-20 ns) nonvolatile MRAM with folded Storage elements", *IEEE Transactions on Magnetics*, 28, 5, 2539, **1992**.
- [7] D. D. Tang, P. K. Wang, V. S. Speriosu, S. Le, R. E. Fontana, S. Rishton, "An IC process compatible Nonvolatile Magnetic RAM", (IBM), *IEDM*, 997, **1995**.
- [8] S. Tehrani, E. Chen, M. Durlam, T. Zhu, H. Goronlun, "High density nonvolatile magnetoresistive RAM", (Motorola), *IEDM*, 193, **1996**.
- [9] J. S. Moodera, L. R. Kinder, T. M. Wong, R. Meservey, *Phys. Rev. Lett.* 74, 3273, **1995**.
- [10] J. S. Moodera, G. Mathon, *J. Magn. Magn. Mater.* 200, 248, **1999**.
- [11] C. L. Lee, "A Study of hybrid hall effect device", 15, **2000**.
- [12] M. Wuttig, N. Yamada, *Nat. Mat.* 6, 824, **2007**.
- [13] M. Wuttig, *Nat. Mat.* 4, 265, **2005**.
- [14] M. Chen, K. A. Rubin, R. W. Barton, *Appl. Phys. Lett.* 49, 502, **1986**.
- [15] N. Yamada, E. Ohno, K. Nishiuchi, N. Akahira, M. Takao, *J. Appl. Phys.* 69, 2849, **1991**.
- [16] T. Futatsugi, A. Nakajima, H. Nakao, "Silicon Single-electron Memory Using Ultra-Small Floating Gate", (Fujitsu), *Fujitsu Science Technology Journal*, 34, 2, 142, **1998**.
- [17] R. Muralidhar, R. F. Steimle, M. Sadd, R. Rao, C. T. Swift, E. J. Prinz, J. Yater, L. Grieve, K. Harber, B. Hradsky, S. Straub, B. Acred, W. Paulson, W. Chen, L. Parker, S. G. H. Anderson, M. Rossow, T. Merchant, M. Paransky, T. Huynh, D. Hadad, K. M. Chang, B. E. White Jr., "A 6V embedded 90 nm silicon nanocrystal nonvolatile memory", *IEDM*, 601, **2003**.
- [18] J. D. Blauwe, *IEEE Tran. on Nanotechnology*, 1, 1, 72, **2002**.
- [19] R. A. Wassel, G. M. Credo, R. R. Fuierer, D. L. Feldheim, C. B. Gorman, *J. Am. Chem. Soc.* 126, 295, **2004**.
- [20] J. He, Q. Fu, S. Lindsay, J. W. Ciszek, J. M. Tour, *J. Am. Chem. Soc.* 127, 11932, **2006**.
- [21] L. Cai, M. A. Cabassi, H. Yoon, O. M. Cabarcos, C. L. McGuinness, A. K. Flatt, D. L. Allara, J. M. Tour, T. S. Mayer, *Nano Lett.* 5, 2365, **2005**.
- [22] K. Seo, A. V. Konchenko, J. Lee, G. S. Bang, H. Lee, *J. Am. Chem. Soc.* 130,

- 2553, **2008**.
- [23] X. Xiao, L. A. Nagahara, A. M. Rawlett, N. Tao, *J. Am. Chem. Soc.* **127**, 9235, **2005**.
- [24] G. K. Ramachandran, T. J. Hopson, A. M. Rawlett, L. A. Nagahara, A. Primak, S. M. Lindsay, *Science*, **300**, 1413, **2003**.
- [25] J. Ouyang, C. W. Chu, C. R. Szmada, L. Ma, Y. Yang, *Nat. Mat.* **3**, 918, **2004**.
- [26] R. S. Potember, T. O. Poehler, D. O. Cowan, *Appl. Phys. Lett.* **34**, 405, **1979**.
- [27] Z. M. Liu, A. A. Yasseri, J. S. Lindsey, D. F. Bocian, *Science*, **302**, 1543, **2003**.
- [28] L. H. Xie, Q. D. Ling, X. Y. Hou, W. Huang, *J. Am. Chem. Soc.* **130**, 2120, **2008**.
- [29] L. Ma, Q. Xu, Y. Yang, *Appl. Phys. Lett.* **84**, 4908, **2004**.
- [30] W. J. Joo, T. L. Choi, J. Lee, S. K. Lee, M. S. Jung, N. Kim, J. M. Kim, *J. Phys. Chem. B*, **110**, 23812, **2006**.
- [31] Y. Yang, J. Ouyang, L. P. Ma, R. J. Tseng, C. W. Chu, *Adv. Funct. Mater.* **16**, 1001, **2006**.
- [32] C. Li, W. D. Fan, B. Lei, D. H. Zhang, S. Han, T. Tang, X. Liu, Z. Liu, S. Asano, M. Meyyappan, J. Han, C. Zhou, *Appl. Phys. Lett.* **84**, 1949, **2004**.
- [33] J. C. Scott, *Science*, **304**, 62, **2004**.
- [34] G. Dennler, C. Lungenschmied, H. Neugebauer, N. S. Sariciftci, M. Latreche, G. Czeremuszkin, M. R. Wertheimer, *Thin Solid Films*, **511**, 349, **2006**.
- [35] D. Yakisir, F. Mighri, M. Bousmina, *Macromol. Rapid Commun.* **27**, 1596, **2006**.
- [36] L. V. Gregor, *Thin Solid Films*, **2**, 235, **1968**.
- [37] L. V. Gregor, *IBM J. Res. Dev.* **12**, 140, **1968**.
- [38] A. R. Elsharkawi, K. C. Kao, *J. Phys. Chem. Solids*, **38**, 95, **1977**.
- [39] D. Tondelier, K. Lmimouni, D. Vuillaume, C. Fery, G. Haas, *Appl. Phys. Lett.* **85**, 5763, **2004**.
- [40] C. H. Tu, Y. S. Lai, D. L. Kwong, *IEEE Electron Device Lett.* **27**, 354, **2006**.
- [41] W. Tang, H. Shi, G. Xu, B. S. Ong, Z. D. Popovic, J. Deng, J. Zhao, G. Rao, *Adv. Mater.* **17**, 2307, **2005**.
- [42] M. Terai, K. Fujita, T. Tsutsui, *Jpn. J. Appl. Phys. Part 1*, **45**, 3754, **2006**.
- [43] A. Bandyopadhyay, A. J. Pal, *J. Phys. Chem. B*, **107**, 2531, **2003**.
- [44] J. S. Chen, L. L. Xu, J. Lin, Y. H. Geng, L. X. Wang, D. G. Ma, *Appl. Phys. Lett.* **89**, 83514, **2006**.
- [45] H. S. Majumdar, A. Bandyopadhyay, A. J. Pal, *Org. Electron.* **4**, 39, **2003**.
- [46] A. Bandyopadhyay, A. J. Pal, *Appl. Phys. Lett.* **82**, 1215, **2003**.
- [47] B. Pradhan, S. Das, *Chem. Mater.* **20**, 1209, **2008**.
- [48] H. K. Henisch, W. R. Smith, *Appl. Phys. Lett.* **24**, 589, **1974**.
- [49] M. Kim, S. Choi, M. Ree, O. Kim, *IEEE Electron Device Lett.* **28**, 11, **2007**.
- [50] L. H. Xie, Q. D. Ling, X. Y. Hou, W. Huang, *J. Am. Chem. Soc.* **130**, 2120, **2008**.
- [51] M. Lauters, B. McCarthy, D. Sarid, G. E. Jabbour, *Appl. Phys. Lett.* **89**, 13507, **2006**.
- [52] H. S. Majumdar, A. Bandyopadhyay, A. Bolognesi, A. J. Pal, *J. Appl. Phys.* **91**, 2433, **2002**.
- [53] L. D. Bozano, B. W. Kean, M. Beinhoff, K. R. Carter, J. C. Scott, *Adv. Funct. Mater.* **15**, 1933, **2005**.
- [54] M. Cölle, M. Büchel, D. M. de Leeuw, *Org. Electron.* **7**, 305, **2006**.
- [55] S. L. Lim, Q. Ling, E. Y. H. Teo, C. X. Zhu, D. S. H. Chan, E. T. Kang, K. G.

- Neoh, *Chem. Mater.* **19**, 5148, **2007**.
- [56] K. Xiao, I. N. Ivanov, A. A. Poretzky, Z. Liu, D. B. Geohegan, *Adv. Mater.* **18**, 2184, **2006**.
- [57] M. Ouyang, S. M. Hou, H. F. Chen, K. Z. Wang, *Phys. Lett. A*, **235**, 413, **1997**.
- [58] H. J. Gao, K. Sohlberg, Z. Q. Xue, H. Y. Chen, S. M. Hou, L. P. Ma, X. W. Fang, S. J. Pang, S. J. Pennycook, *Phys. Rev. Lett.* **84**, 1780, **2000**.
- [59] C. W. Chu, J. Ouyang, J. H. Tseng, Y. Yang, *Adv. Mater.* **17**, 1440, **2005**.
- [60] Z. C. Liu, F. L. Xue, Y. Su, K. Varahramyan, *IEEE Electron Device Lett.* **27**, 151, **2006**.
- [61] J. F. Fang, H. You, J. S. Chen, J. Lin, D. G. Ma, *Inorg. Chem.* **45**, 3701, **2006**.
- [62] L. P. Ma, W. J. Yang, Z. Q. Xue, S. J. Pang, *Appl. Phys. Lett.* **73**, 850, **1998**.
- [63] Q. D. Ling, Y. Song, S. L. Lim, E. Y. H. Teo, Y. P. Tan, C. X. Zhu, D. S. H. Chan, D. L. Kwong, E. T. Kang, K. G. Neoh, *Angew. Chem. Int. Ed.* **45**, 2947, **2006**.
- [64] Q. Ling, Y. Song, S. J. Ding, C. Zhu, D. S. H. Chan, D. L. Kwong, E. T. Kang, K. G. Neoh, *Adv. Mater.* **17**, 455, **2005**.
- [65] J. H. Krieger, S. V. Trubin, S. B. Vaschenko, N. F. Yudanov, *Synth. Met.* **122**, 199, **2001**.
- [66] F. Verbakel, S. C. J. Meskers, R. A. J. Janssen, *Chem. Mater.* **18**, 2707, **2006**.
- [67] C. Wagner, *J. Phys. Chem.* **57**, 738, **1953**.
- [68] M. Kund, G. Beitel, C. U. Pinnow, T. Röhr, J. Schumann, R. Symanczyk, K. D. Ufert, G. Müller, "Conductive bridging RAM (CBRAM): an emerging non-volatile memory technology scalable to sub 20 nm." *IEDM Tech. Digest*, 754, **2005**.
- [69] R. P. Beaulieu, D. V. Sulway, C. D. Cox, *Solid-State Electron.* **3**, 428, **1973**.
- [70] B. J. Choi, D. S. Jeong, S. K. Kim, K. Szot, R. Waser, B. Reichenberg, S. Tiedke, *J. Appl. Phys.* **98**, 33715, **2005**.
- [71] K. Szot, W. Speier, G. Bihlmayer, R. Waser, *Nat. Mat.* **5**, 312, **2006**.
- [72] J. Ouyang, C. W. Chu, R. J. T. Tseng, A. Prakash, Y. Yang, *Proc. IEEE*, **93**, 1287, **2005**.
- [73] J. Ouyang, C. W. Chu, D. Sieves, Y. Yang, *Appl. Phys. Lett.* **86**, 123507, **2005**.
- [74] A. Prakash, J. Ouyang, J. L. Lin, Y. Yang, *J. Appl. Phys.* **100**, 54309, **2006**.
- [75] B. Prahdan, S. K. Batabyal, A. J. Pal, *J. Phys. Chem. B*, **110**, 8274, **2006**.
- [76] F. Verbakel, S. C. J. Meskers, R. A. J. Janssen, *Appl. Phys. Lett.* **89**, 102 103, **2006**.
- [77] D. R. Lamb. "Electrical Conduction Mechanisms in Thin Insulating Films", Methue, London, **1967**.
- [78] I. W. Hamley, "The Physics of the Block Copolymers", Oxford University, New York, **1998**.
- [79] C. Park, J. Yoo, E. L. Thomas, *Polymer*, **44**, 6725, **2003**.
- [80] W. L. Leong, P. S. Lee, A. Lohani, S. Mhaisalkar, Y. M. Lam, T. Chen, S. Zhang, A. Dodabalapur, Y. M. Lam, *Adv. Mater.* **20**, 2325, **2008**.
- [81] J. G. Simmons, R. R. Verderber, *Proc. Roy. Soc. A*, **391**, 77, **1967**.
- [82] L. F. Pender, R. J. Fleming, *J. Appl. Phys.* **46**, 3426, **1975**.