

# 國立交通大學

電機學院 電機與控制學程

## 碩 士 論 文

自動基體電壓切換電路整合於單輸入電壓單電感雙輸出

直流-直流電源轉換器

Automatic Substrate Switching Circuit for Single-Inductor  
Dual-Output Switching Converter

研 究 生：李東樺

指導教授：陳科宏 教授

中 華 民 國 九 十 八 年 三 月

自動基體電壓切換電路整合於單輸入電壓單電感雙輸出

直流-直流電源轉換器

Automatic Substrate Switching Circuit for Single-Inductor

Dual-Output Switching Converter

研 究 生：李東樺

指導教授：陳科宏 教授



A Thesis

Submitted to College of Electrical and Computer Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master of Science

in

Electrical and Control Engineering

March 2009

Hsinchu, Taiwan, Republic of China

中華民國九十八年三月

# 自動基體電壓切換電路整合於單輸入電壓單電感雙輸出 直流-直流電源轉換器

學生： 李東樺

指導教授： 陳科宏 博士

國立交通大學

電機學院

電機與控制學程

## 摘 要

隨著科學的進步與科技的日新月異，人們為了滿足自我本身的需求，設計了許多可攜式的裝置(Portable Device)，而這些可攜式的裝置在你我的生活與身邊都是隨手可見，例如：行動電話(Mobile Phone)、個人隨身數位助理(Personal digital assistance)、MP3/MP4、Netbook、...etc。這些可攜式的行動裝置不外乎短小輕薄，擁有強大的功能或是長效的使用時間，在現在節能減碳的風潮下，如何能有效的使用能源並且降低碳排放量的趨勢已成為當代的顯學，其中如何有效的管理及使用能源更是目前強調的重點，所以如何增加電源效率，是目前電源管理設計中很重要的一項因素。除此之外，體積小也是現今市場上重要的趨勢。因此要如何設計出體積小、效率高的電源轉換器就成為電源管理設計中的一大挑戰。

為了能增加電池的使用時間及提高電池的效能，本論文提出一個具有自動基體電壓切換單輸入雙輸出電源轉換器。此電源轉換器使用單一輸入電源產生出兩個不同準位的輸出電壓，用此方式來達到節省電源電路元件的使用數量以及有效的使用輸入能量，同時利用自動基體電壓切換電路，減少漏電和防止 latch-up 發生，更是能有效地增加電源使用效率。

本論文實現了一個新型的自動基體電壓切換電路搭配上單電源輸入單電感雙輸出直流-直流電源轉換器。輸入電壓為 1.8V，輸出電壓為 1.2V 和 2.4V，最大電源負載為 40mA。新型自動基底電壓切換電路(ASVSC)是利用 VIS 0.35um 3.3V/5V 2P4M 製程進行模擬及製作驗證。

# Automatic Substrate Switching Circuit for Single-Inductor Dual-Output Switching Converter

Student : Don Li

Advisor : Dr. Ke-Horng Chen

Degree Program of Electrical and Computer Engineering  
National Chiao Tung University

## ABSTRACT

In the recently year, the science and the technology continue to enter into a new stage. A lot of high technology device is made to meet human desired function. These portable devices have slim, light, and powerful advantags. People always need them to help their life and job comfortable. For example: mobile phone, personal digital assistants (PDA), MP3/MP4, netbook, and etc, these portable devices have fashion, light weight, powerful function, and long operating time. However, it is an important for energy saving and carbon reduction. How to save more energy and raise the power efficiency for the portable device becomes more and more essential owing to the variety of electronic devices. That is power management control field needs to further discuss to effectively reduce the power consumption. As a result, it is a big challenge to design a power management IC to have high power efficiency and small die size at the same time.

This thesis achieves the goal for increasing the battery life time and raising power efficiency. In other words, a single-inductor dual-output converter (SIDO) SIMO with a novel design circuit of automatic substrate switching circuit is presented to reduce the size of power module and provide high power conversion efficiency. The proposed SIDO coverter with only one inductor outputs two output voltages, which contain one step-up voltage and one step-down voltage. The proposed circuit can reduce the number of power device and thus resudces the chip size. Furthermore, the automatic substrate switching circuit is utilized in the SIDO converter to avoid the leakage and latch-up effects. The novel automatic substrate voltage switching circuit (ASVSC) can improve the performance of the SIDO converter.

The automatic substrate switching circuit in the SIDO DC-DC converter

uses the supply voltage of 1.8V and provides the dual outputs of 1.2V and 2.4V. The maximum load is approximated to 40mA for each output. The ASVSC chip was simulated and fabricated by VIS 0.35um 3.3V/5V 2P4M process of CMOS technology. The power consumption can be reduced to half that of the previous low power design. Besides, the accuracy can be higher than those of conventional designs



## 誌 謝

能夠順利完成此論文，首先要誠摯的感謝我的指導教授陳科宏博士，不僅在專業專業領域和研究過程中給我適時的指導，同時在做人處事的道理上也能夠給我諄諄的教誨，讓我在研究所的旅程上受益良多。同時也要感謝論文口試的評審委員王清松教授及黃立仁博士寶貴的意見，讓我的論文能夠順利地完成。

再來要感謝 802 實驗室所有成員的照顧，特別是博士班的黃銘信學長，提供及教導我許多的電路想法及解決方式以及碩士班的鄭鈞元學長、彭福龍學長、黃漢翔同學、蔡裕農學弟及李昱輝學弟的幫忙，能和你們一起共事是我最大的榮幸，感謝各位的幫忙。

最後要感謝我的父母親及女友在我求學的路程，一路陪伴我走下去。同時在這段求學的期間給我最大的鼓勵及幫忙。並謹以此篇論文獻給所有關心我及幫助過我的人，感謝各位的幫忙，謝謝大家。

李東樺

國立交通大學 新竹

中華民國九十八年三月

# 目錄

|                                                                                  |      |
|----------------------------------------------------------------------------------|------|
| 中文摘要 .....                                                                       | i    |
| Abstract.....                                                                    | ii   |
| 誌謝.....                                                                          | iv   |
| 目錄.....                                                                          | v    |
| 圖片目錄 .....                                                                       | viii |
| 表格目錄 .....                                                                       | xii  |
| Chapter 1 .....                                                                  | 1    |
| 介紹(Introduction).....                                                            | 1    |
| 1.1    DC-DC Converter 的介紹及概論 .....                                              | 1    |
| 1.1.1    線性調整器(Linear Regulators).....                                           | 2    |
| 1.1.2    交換式電容轉換器 Switching Capacitors Converter .....                           | 3    |
| 1.1.3    交換式轉換電路 (Switching Converter) .....                                     | 4    |
| 1.2    Motivation .....                                                          | 8    |
| 1.3    論文架構(Thesis Organization) .....                                           | 9    |
| Chapter 2 .....                                                                  | 10   |
| 單電感多輸出轉換電路介紹及說明(Background of Single Inductor Multiple Output<br>Converter)..... | 10   |
| 2.1    單電感多輸出電路簡介 .....                                                          | 10   |
| 2.1.1    隔離型多輸出轉換電路 .....                                                        | 10   |
| 2.1.2    非隔離型多輸出轉換電路 .....                                                       | 12   |
| 2.2    互穩壓(Cross Regulation)介紹 .....                                             | 15   |
| 2.3    分時多工控制方式 .....                                                            | 18   |
| 2.3.1    SIDO 轉換電路工作模式.....                                                      | 18   |
| 2.3.2    SIMO(Single Inductor Multiple Output)電路的工作模式.....                       | 22   |
| 2.4    PCCM 工作模式說明(Pseudo Continuous Conduction Mode) .....                      | 24   |
| 2.4.1    Freewheel Switching 模式 .....                                            | 25   |
| 2.4.2    SIDO 轉換電路搭配 PCCM 控制模式.....                                              | 26   |
| 2.4.3    SIDO 降壓-昇壓轉換電路搭配 PCCM Control .....                                     | 28   |
| 2.5    Charge Control 模式 .....                                                   | 30   |

|                                                                |                                                              |    |
|----------------------------------------------------------------|--------------------------------------------------------------|----|
| 2.6                                                            | Single Inductor 架構下潛在的問題 .....                               | 32 |
| 2.6.1                                                          | Leakage and Latch-up Issues.....                             | 32 |
| 2.7                                                            | 基底電壓切換電路架構介紹與比較 .....                                        | 36 |
| 2.7.1                                                          | 自動基底切換電路(Automatic Substrate switching circuit ASSC).....    | 36 |
| 2.7.2                                                          | 自動基底切換電路(Automatic body voltage switch circuit ABVSC)....    | 40 |
| 2.7.3                                                          | 基底偏壓電路(Bulk-Bias circuit BBC) .....                          | 43 |
| 2.7.4                                                          | 浮動 N-Well 電壓電路(Floating N-Well circuit).....                 | 46 |
| 2.7.5                                                          | 反閘級控制切換(Back-Gate control switch BGCS) .....                 | 49 |
| 2.7.6                                                          | 自動基底電壓選擇電路(Automatic Body Switch circuit ABS).....           | 53 |
| Chapter 3                                                      | .....                                                        | 56 |
| 單電感多輸出電路原理說明與分析(Description and Analysis of SIMO Circuit)..... |                                                              | 56 |
| 3.1                                                            | 單電感多輸出電路的功能方塊圖 .....                                         | 56 |
| 3.2                                                            | 自動基底電壓切換電路 Automatic Substrate Voltage Switch Circuit(ASVSC) | 61 |
| 3.3                                                            | Load Dependent Peak Current.....                             | 66 |
| 3.4                                                            | Power Decision Circuit.....                                  | 67 |
| 3.5                                                            | Ramp 及 Clock 產生電路 .....                                      | 69 |
| 3.6                                                            | Bandgap Voltage Reference.....                               | 71 |
| 3.7                                                            | 錯誤放大器(Error Amplifier).....                                  | 74 |
| 3.8                                                            | 電流偵測電路(Current Sensing Circuit).....                         | 76 |
| Chapter 4                                                      | .....                                                        | 78 |
| Chip Layout 及電路模擬結果 .....                                      |                                                              | 78 |
| 4.1                                                            | Chip Layout .....                                            | 78 |
| 4.2                                                            | 系統模擬結果 .....                                                 | 80 |
| 4.2.1                                                          | ASVSC 電路波形模擬 .....                                           | 82 |
| 4.3                                                            | 電路量測結果 .....                                                 | 84 |
| 4.3.1                                                          | Automatic Substrate Voltage Switching circuit (ASVSC)電路量測波形  | 84 |
| 4.3.2                                                          | Automatic Substrate Switching Circuit (ASSC)電路量測波形 .....     | 85 |
| 4.3.3                                                          | Automatic Body Voltage Switch circuit (ABVSC)電路量測波形 .....    | 87 |
| 4.3.4                                                          | Bluk-Bias Control Circuit (BBC)電路量測波形.....                   | 88 |
| 4.3.5                                                          | Automatic Body Switch Circuit (ABS)電路量測波形.....               | 89 |
| 4.3.6                                                          | Floating N-wll Circuit (FNC)電路量測波形 .....                     | 90 |
| 4.3.7                                                          | ASVSC 與 ASSC 特性比較表 .....                                     | 91 |

|                        |    |
|------------------------|----|
| Chapter 5 .....        | 92 |
| 結論 及 Future Work ..... | 92 |
| 5.1 結論 .....           | 92 |
| 5.2 Future Work .....  | 93 |
| 參考資料(Reference) .....  | 94 |



# 圖片目錄

|                                                     |    |
|-----------------------------------------------------|----|
| 圖 1-1 基本功率管理晶片(Power Management Chip)方塊圖 .....      | 1  |
| 圖 1-2 線性調整電路方塊圖 .....                               | 2  |
| 圖 1-3 交換式電容轉換電路方塊圖 .....                            | 3  |
| 圖 1-4 交換式轉換電路方塊圖 .....                              | 4  |
| 圖 1-5 昇壓轉換電路的架構圖 .....                              | 5  |
| 圖 1-6 降壓轉換電路的電路圖 .....                              | 5  |
| 圖 1-7 降壓-昇壓轉換電路圖 .....                              | 6  |
| 圖 2-1 隔離型多輸出轉換電路 .....                              | 11 |
| 圖 2-2 非隔離型多輸出轉換電路基本方塊圖 .....                        | 12 |
| 圖 2-3 非隔離型單電感多輸出轉換電路時序圖 .....                       | 13 |
| 圖 2-4 第一種控制方式的電感電流表 .....                           | 15 |
| 圖 2-5 Charge control 方式下的電感電流變化圖 .....              | 16 |
| 圖 2-6 SIDO 降壓-昇壓轉換電路方塊圖 .....                       | 18 |
| 圖 2-7 SIDO 轉換電路的時序圖 .....                           | 19 |
| 圖 2-8 在 CCM 模式下 SIDO 電路的電感電流圖 .....                 | 21 |
| 圖 2-9 SIMO 轉換電路的基本方塊圖 .....                         | 22 |
| 圖 2-10 SIMO 轉換電路的時序圖 .....                          | 23 |
| 圖 2-11 在 PCCM 模式下 SIDO 轉換電路的電感電流圖 .....             | 24 |
| 圖 2-12 CCM, DCM 及 PCCM 模式下的電感電流圖 .....              | 25 |
| 圖 2-13 SIDO 降壓-昇壓轉換電路搭配 PCCM control 方式 .....       | 26 |
| 圖 2-14 SIDO 降壓-昇壓轉換電路搭配 PCCM control 的時序圖 .....     | 27 |
| 圖 2-15 SIDO 降壓-昇壓轉換電路搭配 PCCM control 方法 .....       | 28 |
| 圖 2-16 SIDO 降壓-昇壓轉換電路搭配 PCCM control 的時序圖 .....     | 29 |
| 圖 2-17 SIDO 降壓-昇壓轉換電路搭配 charge control 方式 .....     | 30 |
| 圖 2-18 SIDO 降壓-昇壓轉換電路搭配 charge control 方式的時序圖 ..... | 31 |
| 圖 2-19 SIDO 轉換電路方塊圖 .....                           | 32 |
| 圖 2-20 SIDO 兩個昇壓電路輸出在 PCCM 操作模式下的 $V_x$ 端波形 .....   | 33 |
| 圖 2-21 SIDO N-well CMOS process 的剖面圖 .....          | 34 |

|                                                            |    |
|------------------------------------------------------------|----|
| 圖 2-22 N-well CMOS process 中寄生的 BJT 元件.....                | 34 |
| 圖 2-23 寄生 latch-up circuit.....                            | 35 |
| 圖 2-24 ASSC 電路的電路圖 .....                                   | 36 |
| 圖 2-25 ASSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖.....   | 37 |
| 圖 2-26 ASSC 電路消耗功率的模擬圖 .....                               | 38 |
| 圖 2-27 ASSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖.....   | 38 |
| 圖 2-28 ASSC 電路消耗功率的模擬圖 .....                               | 39 |
| 圖 2-29 ABVSC 電路的電路圖.....                                   | 40 |
| 圖 2-30 ABVSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 ..... | 41 |
| 圖 2-31 ABVSC 電路消耗功率的模擬圖.....                               | 41 |
| 圖 2-32 ABVSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 ..... | 42 |
| 圖 2-33 ABVSC 電路消耗功率的模擬圖.....                               | 42 |
| 圖 2-34 基底偏壓電路(BBC)電路圖 .....                                | 43 |
| 圖 2-35 BBC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 .....   | 44 |
| 圖 2-36 BBC 電路消耗功率的模擬圖.....                                 | 44 |
| 圖 2-37 BBC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 .....   | 45 |
| 圖 2-38 BBC 電路消耗功率的模擬圖.....                                 | 45 |
| 圖 2-39 FNC(Floating N-well circuit)電路圖.....                | 46 |
| 圖 2-40 FNC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖.....    | 47 |
| 圖 2-41 FNC 電路消耗功率的模擬圖 .....                                | 47 |
| 圖 2-42 FNC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖.....    | 48 |
| 圖 2-43 FNC 電路消耗功率的模擬圖 .....                                | 48 |
| 圖 2-44 降壓電路搭配上 Back-Gate control circuit .....             | 49 |
| 圖 2-45 SIDO Back-Gate control switch 電路圖.....              | 49 |
| 圖 2-46 StartUP 與 Downmode 之間的真值表.....                      | 50 |
| 圖 2-47 BGCS 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 .....  | 51 |
| 圖 2-48 BGCS 電路消耗功率的模擬圖 .....                               | 51 |
| 圖 2-49 BGCS 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖.....   | 52 |
| 圖 2-50 BGCS 電路消耗功率的模擬圖 .....                               | 52 |
| 圖 2-51 ABS 電路 .....                                        | 53 |
| 圖 2-52 ABS 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖.....    | 53 |
| 圖 2-53 ABS 電路消耗功率的模擬圖.....                                 | 54 |

|                                                                    |    |
|--------------------------------------------------------------------|----|
| 圖 2-54 ABS 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 .....           | 54 |
| 圖 2-55 ABS 電路消耗功率的模擬圖 .....                                        | 55 |
| 圖 3-1 Cross regulation 的動作示意圖 .....                                | 57 |
| 圖 3-2 314 動作模式示意圖 .....                                            | 57 |
| 圖 3-3 新型 134 工作模式示意圖 .....                                         | 58 |
| 圖 3-4 使用 134 模式的 SIDO 轉換電路功能方塊圖 .....                              | 59 |
| 圖 3-5 使用 134 模式的 SIDO 轉換電路時序圖 .....                                | 60 |
| 圖 3-6 基底電壓切換電路的方塊示意圖 .....                                         | 61 |
| 圖 3-7 SIDO 轉換電路在 134 工作模式下 $V_x$ 端的波形圖 .....                       | 62 |
| 圖 3-8 ASVSC 的電路圖 .....                                             | 62 |
| 圖 3-9 ASVSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 .....          | 63 |
| 圖 3-10 ASVSC 電路消耗功率的模擬圖 .....                                      | 63 |
| 圖 3-11 ASVSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖 .....         | 64 |
| 圖 3-12 ASVSC 電路消耗功率的模擬圖 .....                                      | 64 |
| 圖 3-13 Load Dependent Peak Current 的電路架構圖 .....                    | 66 |
| 圖 3-14 Power decision 電路架構圖 .....                                  | 67 |
| 圖 3-15 Ramp and clock generator 電路圖 .....                          | 69 |
| 圖 3-16 Ramp and clock generator 電路的輸出波形圖 .....                     | 69 |
| 圖 3-17 VCTB 及 VCLK 的輸圖 .....                                       | 70 |
| 圖 3-18 Bandgap 電路的架構圖 .....                                        | 71 |
| 圖 3-19 Bandgap 電路輸出電壓 $V_{bg}$ 的模擬圖 .....                          | 72 |
| 圖 3-20 錯誤放大器(EA)電路圖 .....                                          | 74 |
| 圖 3-21 錯誤放大器 $OUT$ 端增益邊際模擬圖(GM) .....                              | 75 |
| 圖 3-22 錯誤放大器 $OUT$ 端相位邊際模擬圖(PM) .....                              | 75 |
| 圖 3-23 電流偵測電路的架構圖 .....                                            | 76 |
| 圖 3-24 電流偵測電路的輸出電壓 $V_{sen}$ 模擬圖 .....                             | 77 |
| 圖 4-1 Layout 圖 .....                                               | 79 |
| 圖 4-2 整體晶片的架構圖 .....                                               | 80 |
| 圖 4-3 啟動電路的模擬結果 .....                                              | 81 |
| 圖 4-4 輸出電壓 $V_{oa}$ 及 $V_{ob}$ 和電感電流模擬結果圖 .....                    | 81 |
| 圖 4-5 ASVSC 電路的 $V_{MAX}$ 端輸出電壓波形模擬圖搭配 134 SIDO 電路(Start Up) ..... | 82 |

|                                                                     |    |
|---------------------------------------------------------------------|----|
| 圖 4-6 ASVSC 電路的 $V_{MAX}$ 端輸出電壓波形放大圖模擬圖搭配 134 SIDO 電路 .....         | 82 |
| 圖 4-7 ASVSC 電路的 $V_{MAX}$ 端輸出電壓波形模擬圖在 PWM 工作模式下搭配 134 SIDO 電路 ..... | 83 |
| 圖 4-8 ASVSC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....          | 84 |
| 圖 4-9 ASVSC 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....           | 84 |
| 圖 4-10 ASSC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....          | 85 |
| 圖 4-11 ASSC 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....           | 85 |
| 圖 4-12 ASVSC 輸出波形( $V_{MAX}$ )與 ASSC 輸出波形( $V_{MAX}$ )的量測圖 .....    | 86 |
| 圖 4-13 ABVSC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....         | 87 |
| 圖 4-14 ABVSC 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....          | 87 |
| 圖 4-15 BBC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....           | 88 |
| 圖 4-16 BBC 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....            | 88 |
| 圖 4-17 ABS 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....           | 89 |
| 圖 4-18 ABS 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....            | 89 |
| 圖 4-19 FNC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....           | 90 |
| 圖 4-20 FNC 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖 .....            | 90 |

# 表格目錄

|                                  |    |
|----------------------------------|----|
| 表 1-1 各式直流轉換電路的優缺點.....          | 7  |
| 表 2-1 多輸出電路的比較表.....             | 14 |
| 表 2-2 CCM，DCM 及 PCCM 模式的比較表..... | 25 |
| 表 3-1 各式基底切換電路的比較表.....          | 65 |
| 表 4-1 ASVSC and ASSC 電路結果比較..... | 91 |



# Chapter 1

## 介紹(Introduction)

### 1.1 DC-DC Converter 的介紹及概論

近年以來，可攜式的裝置(Portable device)[1]-[2]越來越多並且充斥在你我生活的週遭，這些可攜式的裝置已經變成我們生活中不可缺少必需品。例如行動電話(Mobile phone)，個人數位隨身助理( PDA personal digital assistance)、MP3/MP4、....etc，這些可攜式裝置不論是功能或是複雜度也越來越強及複雜，使用者同時也要求這些可攜式裝置能變得更輕薄和擁有長時效的使用時間。基於使用者需求的想法，所以電源管理 IC (power manage IC) 就在這樣的理由下誕生並且朝向使用者需求的目標前進。對於應用在可攜式裝置的電源管理 IC 而言，如何設計出體積小，功率效能高的 IC，這就是一项挑戰。

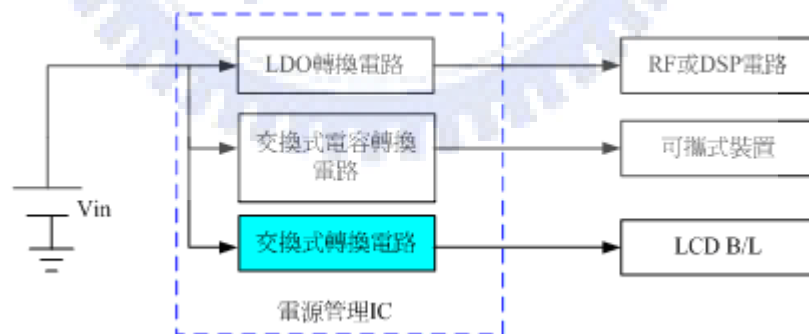


圖 1-1 基本功率管理晶片(Power Management Chip)方塊圖

一般來說在 DC-DC 轉換電路中的解決方案中包含了三種基本型態的通用電源供應電路：線性調整(Liner regulators)電路，交換式電容轉換電路(switching capacitors convertor)，交換式轉換電路(switching convertor)。圖 1. 表示基本電源管理 IC 的功能

方塊圖。並且在下面對於這三種基本電路如何運用在 DC-DC converter 領域做一個簡單的說明。

### 1.1.1 線性調整器(Linear Regulators)

線性調整器 Linear regulators [3] 是由以下這些電路所組成的：啓動電路(start-up circuit)、電壓參考電路(reference voltage circuit)、錯誤放大器(error amplifier)、被動式元件(pass element) and 回授電路(feedback circuit)。圖 1-2 表示一個線性調整器與 DC-DC converter 組成的功能方塊圖，這個電路有以下這些優點，電路架構簡單，較小的晶片面積(small chip area)，價格便宜，輸出漣波電壓較小(small output voltage ripple)。

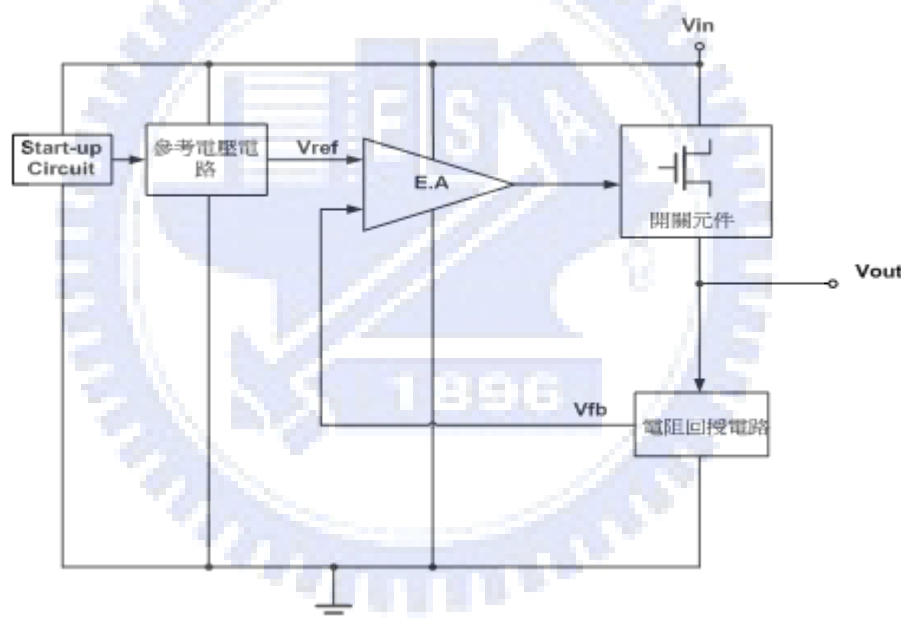


圖 1-2 線性調整電路方塊圖

線性輸出調整器的組成元件會有不同的型態，如同被動元件單元(pass element block)使用 BJT or MOS transistor。我們通稱這些低輸出漣波電壓調整器為 LDO (low drop-out regulator (LDO))。如果輸出漣波電壓比較小的話，我們可以得到較高的系統效率(high system efficiency)。

而回授電路(feedback circuit)是由兩個電阻  $R_1$  及  $R_2$  所組成的，這兩個電阻的回授方式是採用串聯回授方式(series)連接方式， $R_1$  一端接到輸出端而另外一端則是連接到

Vfb 端，R2 一端連接到 Vfb 端，R2 的另外一端則是連接到接地端(Ground)。Vfb 端則是連接到 錯誤放大器(error amplifier)，error amplifier 會送根據 R1 及 R2 回授回來的電壓來控制 BJT/MOS 電路 的開關時間(ON/OFF)，藉由控制 R1/R2 比例的大小來控制輸出電壓(output Vout)的大小。我們可以用下面此公式來表示 Vout 和 R1/R2 之間的關係。

$$V_{out} = (1 + \frac{R2}{R1})V_{ref} \quad (1-1)$$

## 1.1.2 交換式電容轉換器 Switching Capacitors

### Converter

圖 1-3 是交換式電容轉換電路(switching capacitors converter)功能方塊圖。交換式電容轉換電路 [4] 同時也被稱為 charge pump。此電路是由 功率級(power stage)電路和負回授控制電路所組成(negative feedback control circuit)。我們可以透過此電路來獲得不同準位的輸出電壓 (Vout)，而且輸出電壓的準位是可以高於或是低於輸入電壓(Vin)的準位。我們可以從由電阻元件組成的負回授電路來偵測目前輸出電壓的變化，並且將偵測到的輸出電壓透過負回授電路送到錯誤放大器(Error amplifier)。錯誤放大器會根據從負回授電路傳回來的電壓值，來決定何時開啓或是關閉(ON/OFF) 功率級，藉此來獲得一個穩定的輸出電壓準位。

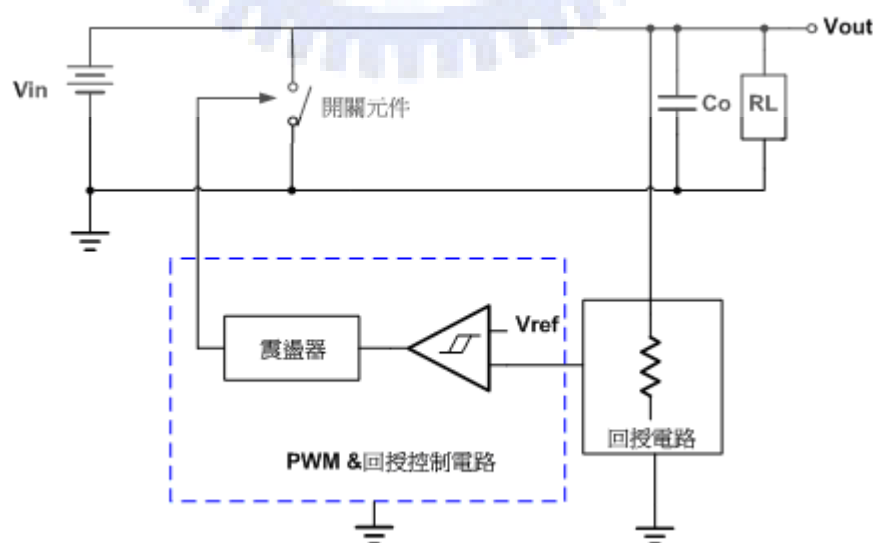


圖 1-3 交換式電容轉換電路方塊圖

### 1.1.3 交換式轉換電路 (Switching Converter)

交換式轉換電路(Switching converters) [5] 是由以下各種元件所組合成：1. 電感(inductor)，2. 電容(capacitor)，3. 開關元件(switches device)，4. 回授電路(feedback circuit) 及 5. 控制器(controller)。圖 5 是交換式轉換電路功能方塊圖。由於我們可以使用不同種類的開關元件或是將 inductor 擺放在不同的位置，即可得到不同種類的交換式轉換電路，依據不同的電路設計，我們也可以得到不同的輸出電壓準位。我們可經由控制開關元件的開關時間( $T_{on}/T_{off}$ )來得到我們所需要的輸出電壓。開關元件是被錯誤放大器所控制，而錯誤放大器則是會根據回授電路所回饋的輸出取樣電壓來決定何時開啓開關元件，經由一連串的控制動作之後，即可獲得一個穩定的輸出電壓準位。

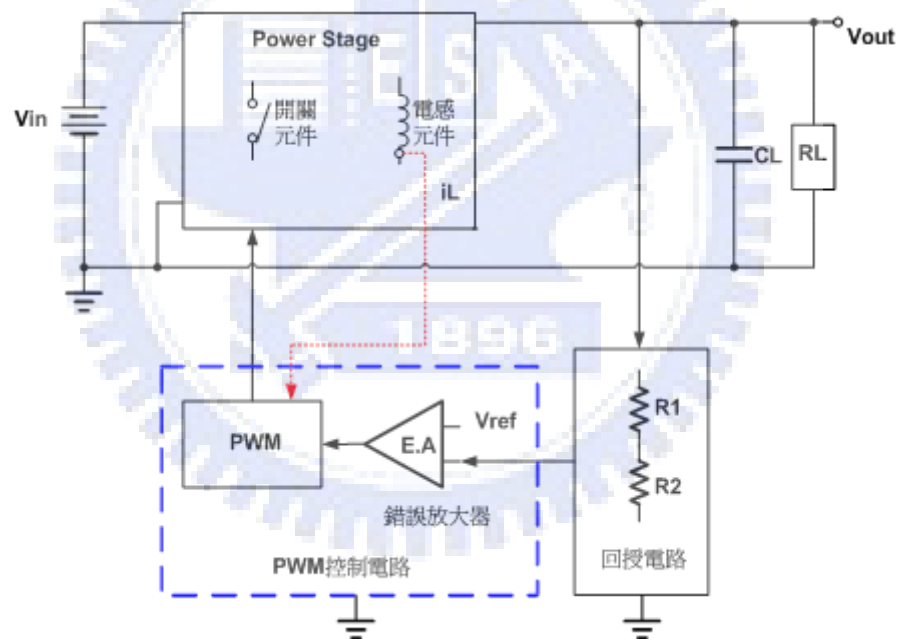


圖 1-4 交換式轉換電路方塊圖

升壓電路(boost converter)可以產生出比輸入電壓準位更高的輸出電壓，升壓電路同時也被稱為 step-up switching converter，升壓電路的基本方塊圖如同圖 6 同時在下面說明升壓電路的工作原理及動作。首先說明開關電路(Switch)短路(Close)時的動作原理，開關電路短路，則輸入電源  $V_{in}$  會順著下列路徑流向電感，並且會將能量儲存(store)在 inductor 上。 $V_{in} \rightarrow \text{Inductor} \rightarrow \text{開關元件} \rightarrow \text{GND}$ 。接下來說明開關元件打開(Open)的

動作原理及順序，當開關元件打開時，二極體元件(Diode)因為順向偏壓而導通，同時  $V_{in}$  及儲存在 inductor 上的能量會提供給輸出端的負載(RL)使用。

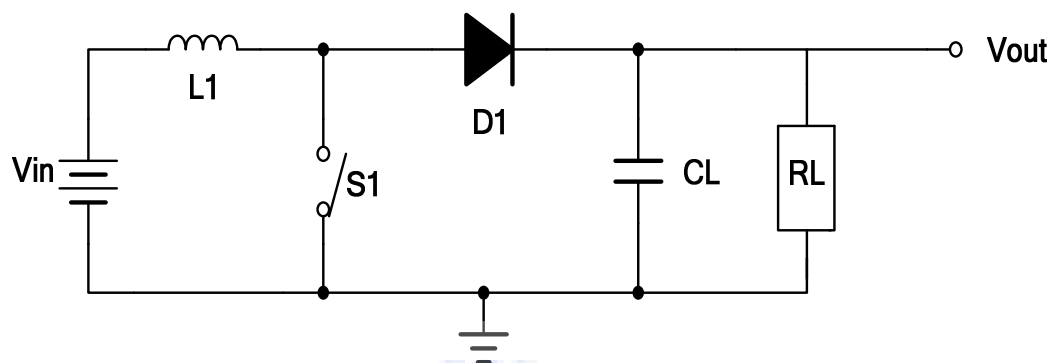


圖 1-5 昇壓轉換電路的架構圖

我們可以得到如下的方程式，來算出輸出電壓( $V_{out}$ )

$$V_{out} = \frac{1}{1-D} V_{in} \quad (1-2)$$

$$D = \frac{T_{on}}{T_{on} + T_{off}} = \frac{T_{on}}{T} \quad (1-3)$$

$T_{on}$ ：開關元件導通(Turn ON)時間。  $T_{off}$  開關元件關閉(Turn OFF)時間。  $D$ ：工作週期 (duty cycle)

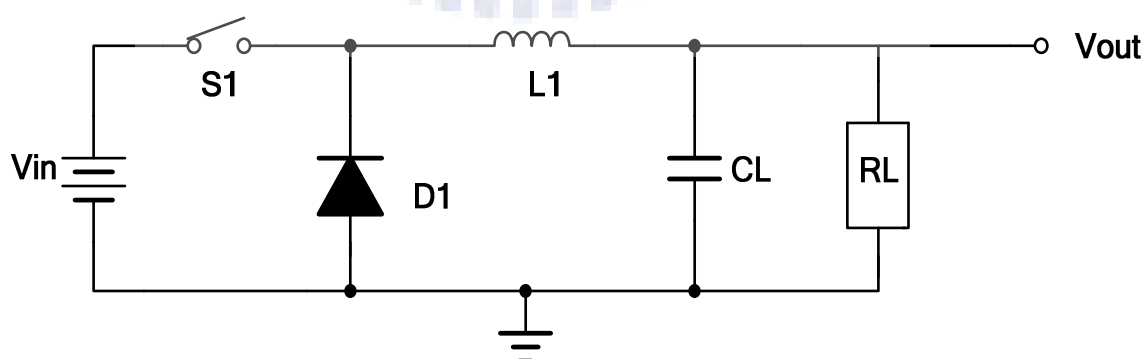


圖 1-6 降壓轉換電路的電路圖

降壓電路(buck converter) 可以產生比輸入電壓準位( $V_{in}$ )更低的輸出電壓準位

(Vout)。降壓電路同時也被稱為 step-down switching converter，圖 1-6 是降壓電路的基本方塊圖。我們比較圖 1-5 及圖 1-6，可以發現降壓電路和升壓電路看起來是非常相似的，只有開關元件及電感(Inductor)的位置不同外，此兩個電路所用的元件都是一樣的。我們接下來說明降壓電路的動作原理及開關順序，當開關元件短路(Close)時，二極體(Diode)因為逆向偏壓而不導通，Vin 會經由下列的路徑流到 inductor 並且儲存能量在 inductor 和電容(Capcitor)上， $V_{in} \rightarrow \text{開關元件} \rightarrow \text{Inductor} \rightarrow \text{CL/RL} \rightarrow \text{GND}$ 。當開關元件打開(Open)時，二極體因為逆向偏壓而不導通，此時儲存在 inductor 和電容上的能量會提供給輸出端負載(RL)使用。

我們可經由下面方程式得到輸出電壓準位(Vout)

$$V_{out} = D V_{in} \quad (1-4)$$

降壓-升壓電路可以同時產生兩個不同的輸出電壓準位藉由控制開關元件短路及打開的動作順序，圖 1-7 是降壓-升壓電路(buck-boost converter)基本功能方塊圖。降壓-升壓電路是由一個升壓電路(boost converter)及一個降壓電路(buck converter)堆疊組成。此電路的動作原理及順序如下，當開關元件短路(Close)，二極體因為逆向偏壓而不導通，Vin 會經由下列的路徑流到 GND，並且流經電感，此時會將 Vin 的能量儲存在電感上，Vin 流經路徑： $V_{in} \rightarrow \text{開關元件} \rightarrow \text{電感} \rightarrow \text{GND}$ 。當開關元件是打開(Open)，電感上的偏壓會使二極體順偏導通，儲存在電感上的能量會釋放到電容 CL 上，電容 CL 同時也會提供能量給輸出端負載 RL 使用

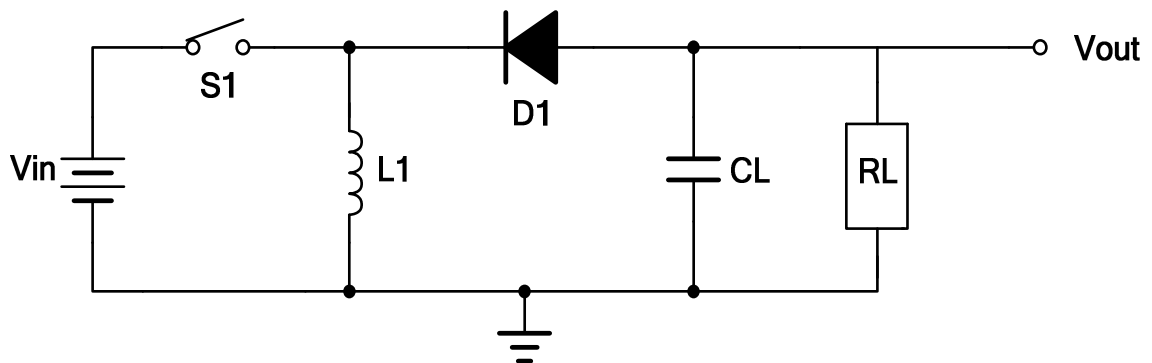


圖 1-7 降壓-昇壓轉換電路圖

我們可透過上面的推導得到  $V_{out}$  和  $V_{in}$  方程式

$$V_{out} = \frac{-D}{1-D} V_{in} \quad (1-5)$$

表 1-1 為比較各式直流轉換電路的優缺點

|                        | 線性轉換電路 | 交換式電容電路 | 交換式轉換電路 |
|------------------------|--------|---------|---------|
| 效率(Efficiency)         | 低      | 中等      | 高       |
| 成本(cost)               | 低      | 中等      | 高       |
| 複雜度(Design complexity) | 容易     | 困難      | 非常困難    |
| 輸出漣波                   | 低      | 高       | 高       |
| 面積                     | 小      | 大       | 大       |

表 1-1 各式直流轉換電路的優缺點

## 1.2 Motivation

隨著科學和科技的進步，人們發展出各式各樣的可攜式裝置來滿足生活上的需求及服務。同時這些可攜式裝置為了滿足人們的需求，勢必變的更加的強大及複雜，對於電源上的需求也愈來愈高，再加上綠色節能的呼聲高漲，所以人人都希望自己所擁有的可攜式裝置能愈來愈省電。基於這樣的理由，直流-直流轉換電路(DC-DC converters)變得非常的重要。目前發展中的直流-直流轉換電路大致上可分成兩種架構的電路：1. 隔離型電路(isolated)。2. 非隔離型電路(non-isolated)。隔離型電路通常需要較大的元件尺寸(Big size)以及較低的功率效益(low efficiency)。非隔離型電路雖無以上之缺點，但是電路設計上比較困難，對於設計者是一項挑戰。

本論文主要是適用於做可攜式裝置的電源管理，藉由電源管理的方式有效地增加電池的電源效率，及防止因為基底電壓(Substrate Voltage)未接到電路中最高電壓準位而造成的漏電流(Leakage)和 Device Latch up 問題，並且證明本論文提出的新型電路架構採用非隔離型電路設計是具有高的功率效益，較小的晶片尺寸(Chip size)，較少的輸出腳位(Pin)，需要元件數較少和較低的成本(low cost)，本論文選擇使用單一電感電路架構(single inductor)並且搭配上自動基底電壓切換電路(Automatic substrate voltage switching circuit)來驗證。

## 1.3 論文架構(Thesis Organization)

在第二章，我們將討論多個輸出端轉換電路的設計理論及工作原理。這其中包含了控制方式及每一種類型電路的優缺點比較。並且介紹在交換式電路架構中常發生的問題：漏電流(leakage)及 latch up 問題的原理及發生原因。

第三章，我們會討論先前已被發表過的電路設計並且說明這些電路的優缺點及工作原理，同時也會說明本論文所提出的新型電路設計 ”自動基底電壓切換電路”。第四章，我們將放入 IC layout 及電路模擬結果(simulation results)。

第五章，我們會做一個總結討論用以說明本論文提出的電路是較好的選擇。



# Chapter 2

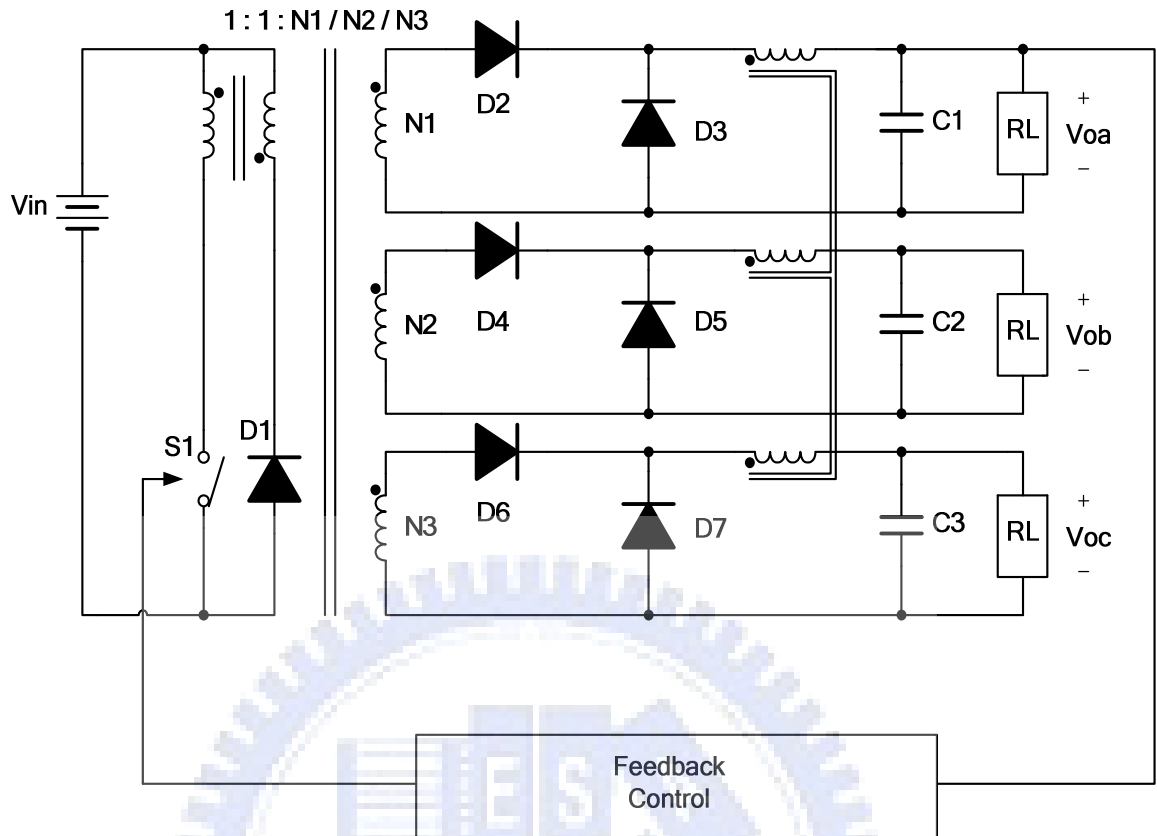
## 單電感多輸出轉換電路介紹及說明 (Background of Single Inductor Multiple Output Converter)

### 2.1 單電感多輸出電路簡介

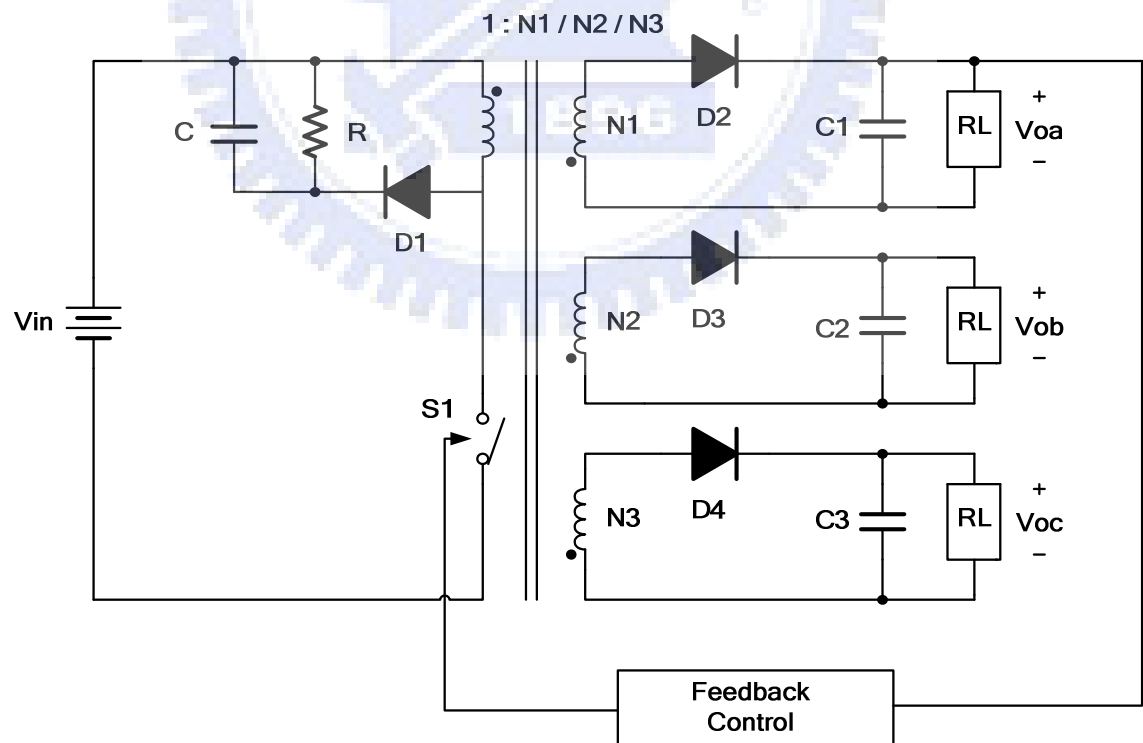
如果在一般的系統(System)應用中同時需要多個不同準位的電壓來驅動不同的電路時，我們就需要一個擁有多個輸出電壓的直流-直流轉換電路來提供我們需要的電壓，這樣的話就不需要使用多個電壓調整器(Voltage regulator)，可以減少電路元件數目。目前直流-直流轉換電路有兩種型態的架構，隔離型(isolated)和非隔離型(non-isolated)，這兩種不同型態的電路有各自的優缺點，稍後我們會在下面的討論中說明他們的優缺點。而單電感多輸出轉換電路則是近年來最受到大家注意的直流-直流轉換電路，我們會在下面的討論中說明單電感多輸出轉換電路的優缺點。

#### 2.1.1 隔離型多輸出轉換電路

圖 2-1(a)及圖 2-1(b)[5]都是屬於隔離型多輸出轉換電路，只是元件的擺放位置及動作順序不同，此兩電路都可以同時提供三組不同的輸出電壓準位供給不同的負載電路使用。如果我們拿此兩電路與三個分別獨立的直流--直流轉換電路提供三組不同的輸出電壓準位比較的話，我們可以得到下列的優點 1. 減少電路元件的數量，2. 整體電源電路所需的空間較小，3. 成本低。



(a) 順向轉換電路(Forward converter)



(b) 反馳型轉換電路 Flyback converter

圖 2-1 隔離型多輸出轉換電路

輸出電壓的高低是透過線圈數比(1:N1:N2:N3)來決定的，所以如果我們需要改變輸出電壓的準位的話，只要透過調整 N1、N2 及 N3 的比值，即可得到不同的輸出電壓。此型態的電路有以下的缺點：線圈的漏電流，線圈干擾的問題，...etc。而此類型電路最大的問題則是如果需要 N 個輸出電壓，就必須有 N 個不同圈數比的線圈來提供不同輸出電壓準位，這樣的話不論是體積或是成本上都會大大地增加，不符合目前節能趨勢。

## 2.1.2 非隔離型多輸出轉換電路

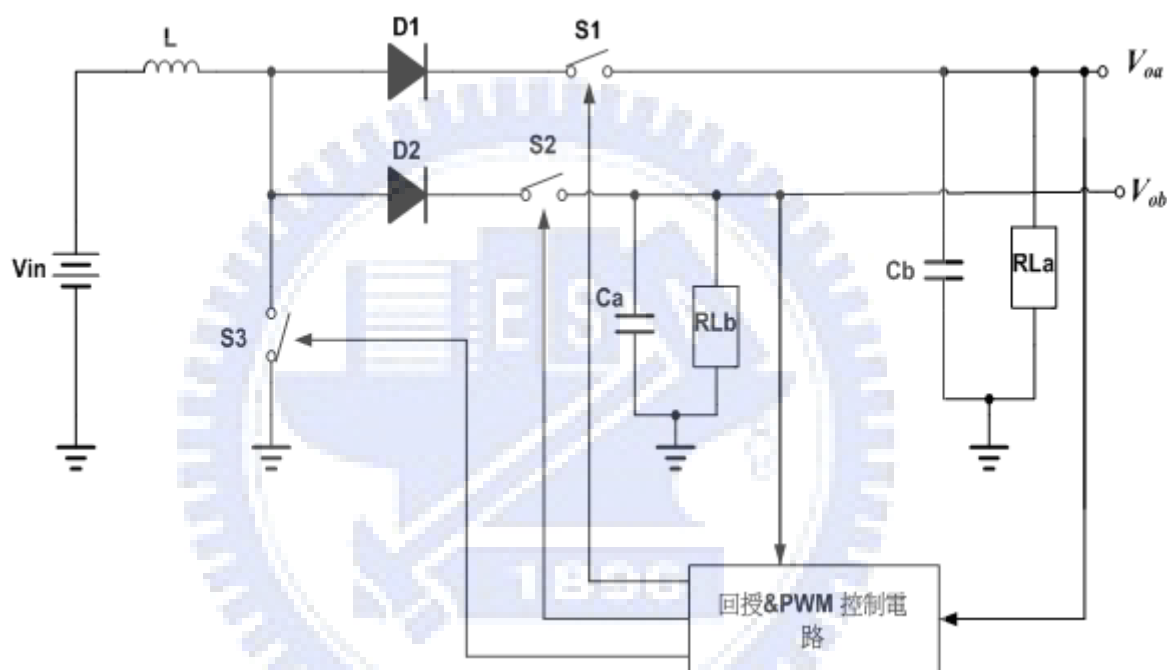


圖 2-2 非隔離型多輸出轉換電路基本方塊圖

圖 2-2 是典型的非隔離型多輸出電源轉換電路，此電路被發表在[6]，二極體 D1 及開關元件 S1，二極體 D2 及開關元件 S2 都是採用串聯(Series)連接方式，二極體 D1 及 D2 則是被用來預防輸出電容上的電壓回流到電感上。這樣型態的電路我們稱它為單電感多輸出轉換電路(SIMO)(single inductor multiple output converter)。

隔離型電路中如果需要 N 個不同輸出電壓，則需要 N 個不同圈數比的線圈元件，但是隔離型電路只需要單一電感元件，即可產生不同準位的輸出電壓。完全改善隔離型電路的缺點，並且省下不少元件面積和成本。接著下來我們要討論單電感多輸出電路(SIMO)的工作原理。圖 2-3 是單電感多輸出電路的時序圖及負載電流  $i_L$  圖，根據圖 2-2

我們可以得知此電路是雙輸出的電路設計。**SIMO** 電路會依據目前流過電感上電流的大小及輸出端電壓的準位來決定這些開關的動作順序，所以會使得電感電流  $i_L$  處於零到一定大小的電流範圍之內，同時此工作模式也是介於非連續工作模式(discontinuous conduction mode DCM)及連續工作模式(continuous conduction mode CCM) 之間。 $\Phi_a$  及  $\Phi_b$  分別代表每個輸出端所需要的電感電流相位。 $T_s$  則是電路的工作週期。同時，電路的工作模式也類似脈波調變模式(pulse-frequency modulation PFM)。

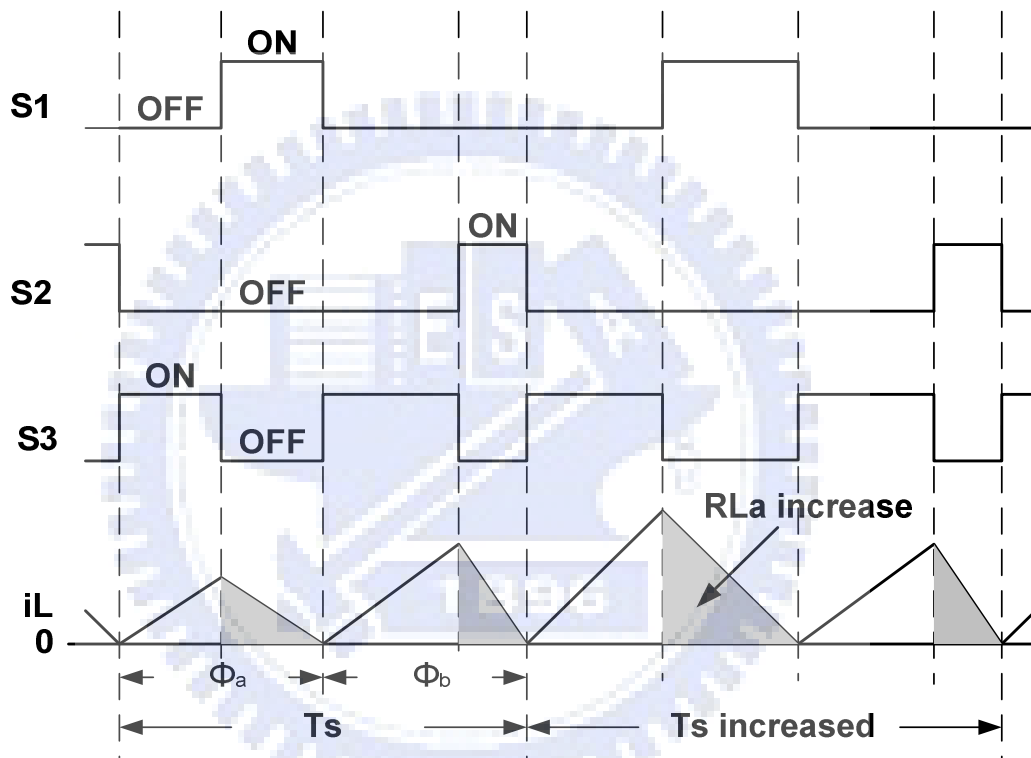


圖 2-3 非隔離型單電感多輸出轉換電路時序圖

我們說明一下電路工作順序: 當  $RL_a$  從  $V_{oa}$  輸出端汲取一個比較大的負載電流，但是因為電感(L)只能提供先前儲存下來的電流，而導致  $V_{oa}$  的電壓準位因為供應電流不足而下降，當  $V_{oa}$  的電壓下降被回授電路偵測到，此時回授電路就會通知 PWM 控制電路來調整每個開關的動作時間來供應比較大的電感電流給  $V_{oa}$  的負載使用，以解決  $V_{oa}$  電壓下降的問題。反之如果是  $V_{ob}$  端汲取較大的電流，則 PWM 控制電路會改變開關元件的動作時間，以其提供  $V_{ob}$  端較大的負載電流。正因為非隔離型電路會因應  $V_{oa}$  及  $V_{ob}$  所需的負載電流而隨時改變開關的動作時間，而產生另一個問題: 互穩壓(cross

regulation)問題。

表 2-1 為以上這些電路的一個比較表。(假設有  $N$  個輸出端)

|        | 單一輸出轉換電路 | 隔離型多輸出轉換電路 | 非隔離型輸出多轉換電路 |
|--------|----------|------------|-------------|
| 功率元件   | $2N$     | $N+1$      | $N+1$       |
| 電感     | $N$      | $N+1$      | 1           |
| 回授控制電路 | $N$      | 1          | 1           |
| 互穩壓問題  | 無        | 有          | 有           |
| 成本     | 高        | 高          | 低           |

表 2-1 多輸出電路的比較表

## 2.2 互穩壓(Cross Regulation)介紹

多輸出端電路可以分別地調整每個輸出端的電壓準位，讓每個輸出端都能得到穩定的電壓。但是因為多輸出端電路單獨在調整某個輸出端的電壓準位時，會造成其他的輸出端電壓被影響到而導致不穩定，產生輸出端電壓互想影響導致電壓漂移的問題。我們稱此問題為互穩壓問題。在最壞的情況下，可能導致所有的輸出端電壓都無法穩定地輸出我們所需要的電壓準位。

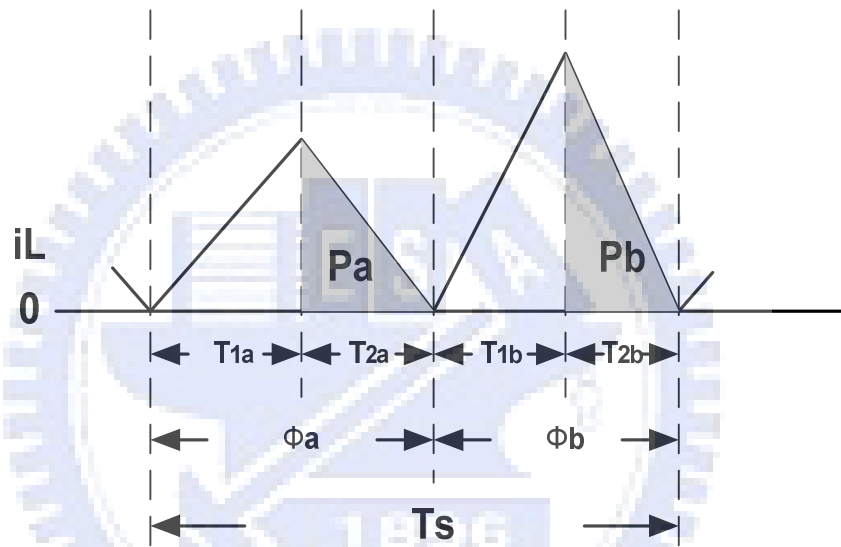


圖 2-4 第一種控制方式的電感電流表

在參考資料[6] 中有提到兩種控制的方式。第一種是我們在上面文章所提到的控制方式。電感電流的變化波形圖可以參考圖 2-4。Φa and Φb 是依照  $R_{La}$  及  $R_{Lb}$  的大小來產生的。此轉換電路是工作於脈波調變模式。而且週期  $T_s$  的大小是固定，系統會根據負載的大小來產生。下面方程式是用來表示每個輸出端所需求的平均電流(averaged currents)。

$$I_{oa} = \frac{V_{in}}{2L} \times \frac{(M_a - 1)}{M_a^2} \times \frac{\phi_a^2}{\phi_a + \phi_b} \quad (2-1)$$

$$I_{ob} = \frac{V_{in}}{2L} \times \frac{(M_b - 1)}{M_b^2} \times \frac{\phi_b^2}{\phi_a + \phi_b} \quad (2-2)$$

$V_{in}$ : 輸入電壓大小，  $L$ : 電感大小 及  $M_a = V_{oa}/V_g$  and  $M_b = V_{ob}/V_g$  則是  $V_{oa}/V_{ob}$  及  $V_g$  的比值。 我們可以把方程式改寫如下

$$\frac{I_{oa}}{I_{ob}} = \left(\frac{M_b}{M_a}\right)^2 \times \left(\frac{M_a - 1}{M_b - 1}\right) \times \left(\frac{\phi_a}{\phi_b}\right)^2 \quad (2-3)$$

$I_{oa} = I_{La}/D_a$  ,  $I_{ob} = I_{Lb}/D_b$  ,  $R_{oa} = V_{oa}/I_{oa}$  ,  $R_{ob} = V_{ob}/I_{ob}$  ,  $\Phi_a = t_{1a} + t_{2a}$  ,  $\Phi_b = t_{1b} + t_{2b}$  °

經過推倒及化簡後， 我們可得到下列方程式:

$$T_{1b} = \sqrt{\frac{M_b(M_b - 1)R_{L1}}{M_a(M_a - 1)R_{L2}}} \times T_{1a} \quad (2-4)$$

在此方程式中我們假設  $t_{1a} = T_a$  ,  $t_{1b} = T_b$  。從以上的方程式我們可以得知當我們改變輸出電壓  $V_{oa}$  值，會讓  $\Phi_a$  變化，但是同時也會影響到  $\Phi_b$  變化導致  $V_{ob}$  端的輸出電壓改變，產生所謂的互穩壓(Cross regulation)問題。

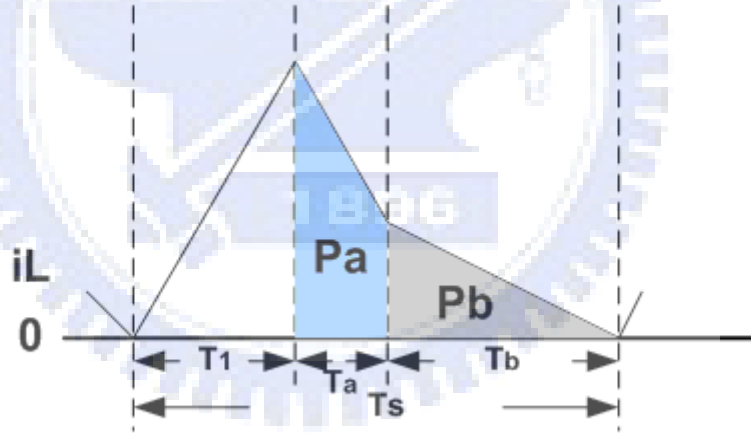


圖 2-5 Charge control 方式下的電感電流變化圖

關於第二種控制方式，我們已經將電感電流變化的波形圖放在圖 2-5。此方式會將儲存在電感上面的電感電流分配給  $P_a$  及  $P_b$  使用，而且電感電流都會放到 0(zero)。我們同時稱此種控制方式為充放控制(charge control)。我們可以得到以下的方程式來表示  $T_a$  和  $T_b$

$$T_b = \frac{R_{L1}}{R_{L2}} \left[ \frac{M_b(M_a - 1)}{M_a(M_b - 1)} \times T_a^2 + 2 \times \frac{T_a}{M_a} \right] \quad (2-5)$$

由 2-5 式可知，第二種控制方式還是會有互穩壓的問題。



## 2.3 分時多工控制方式

### 2.3.1 SIDO 轉換電路工作模式

經由上面的討論我們可以得知，非隔離型的電路會有互穩壓的問題，所以我們必須想出其他的方式來改善這個問題。所以有人提出分時多工控制(time multiplexing control)方式來減少互穩壓的問題。圖 2-6 表示 SIDO 降壓-昇壓電路方塊圖 [7]，圖 2-7 則是此電路的時序圖(timing diagram)。

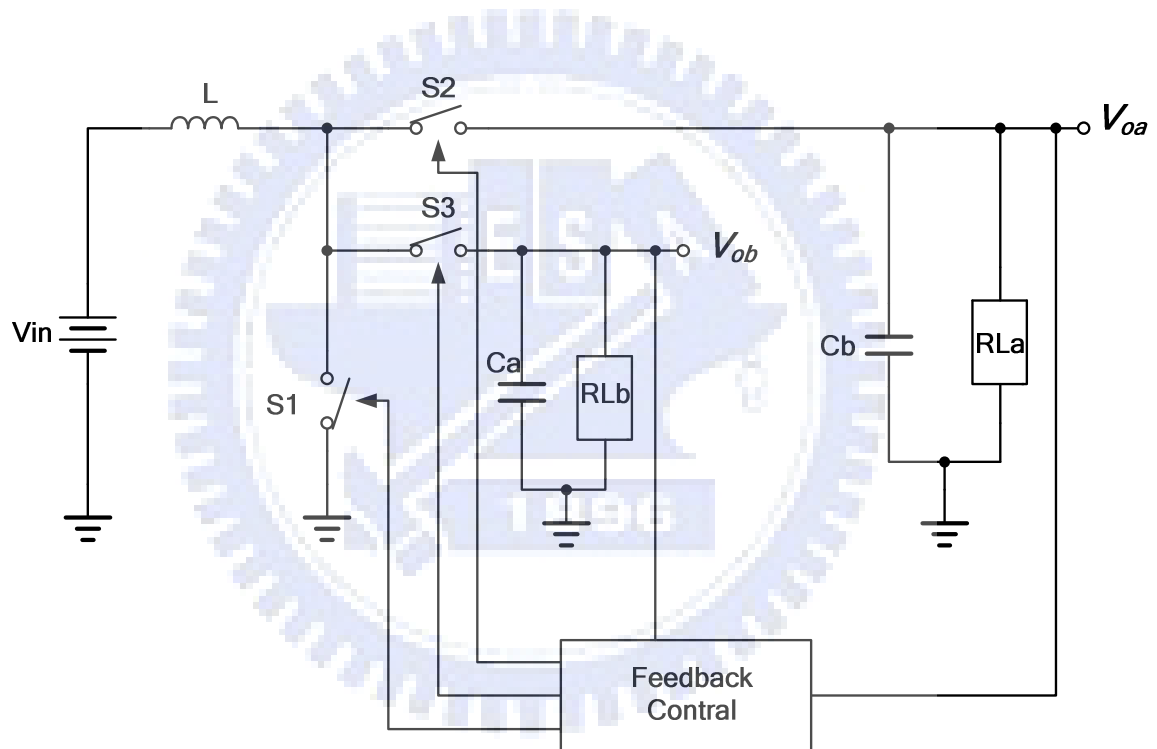


圖 2-6 SIDO 降壓-昇壓轉換電路方塊圖

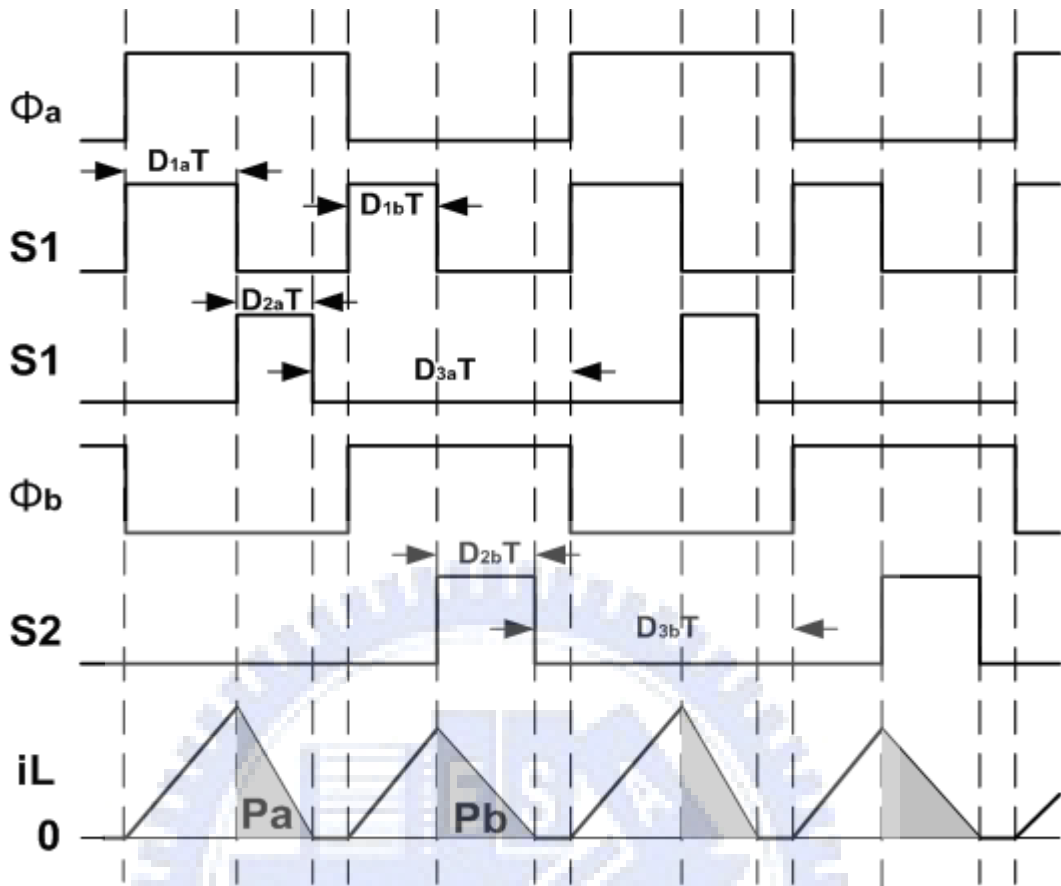


圖 2-7 SISO 轉換電路的時序圖

假設  $\Phi_a$  及  $\Phi_b$  是呈現互補的相位。當  $\Phi_a=1$ ，S3是打開(Open)的而且沒有任何的電流流到子轉換電路 $V_{ob}$ 。就在同時間電感  $L$  會被充電到一定的週期後，開始向 $V_{oa}$ 電路放電。開關元件的動作順序如下: 1. S1 是短路(Close), 2. 電感 $L$ 被充電(Charge)。當 S1是打開(open)的情況則S2是短路(close)，然後儲存在電感裡的能量會被送到 $V_{oa}$ 端，在同一時間會有一個電流偵測電路(Current sensor)來監看電感電流是否放到為零(Zero)，如果電感電流掉到零時，S2會再度打開(Open)，S1還是保持打開(Open)。直到等到 $\Phi_b=1$ 。當 $\Phi_b=1$ ，此時電感會再度的儲能，接著將儲存的電感電流傳送到 $V_{oa}$ 端供 $R_{Lb}$ 使用。如此週而復始的工作，在 $V_{oa}$ 及 $V_{ob}$ 之間充電及放電。

我們假設在下面的情況此電路會如何工作？當 $\Phi_a=1$ ，S1是打開(Open)及S2是關閉(Close)，電感向 $V_{oa}$ 端的負載 $R_{La}$ 放電，此時 $R_{La}$ 負載改變了，需要更多的電流。而且需要的電流已超過電感能提供的大小，此時 $V_{oa}$ 端的電壓會因為此因素而開始下降，然而當發生這樣的情況時只有 $V_{oa}$ 端會被干擾， $V_{ob}$ 端的輸出電壓則不會被影響到。所以如果

我們採用這樣的控制方式則可以預防互穩壓的問題。但是如果採取這樣的設計則必須限制(Limited)負載消耗的電流量，以避免輸出電壓下降太多。所以說分時多工的電路設計是屬於非連續工作模式(DCM)。

我們可以得到下列方程式。

$$V_{in} \times D_{1a} = (V_{oa} - V_{in}) \times D_{2a} \quad (2-6)$$

$$M_a = \frac{V_{oa}}{V_{in}} = 1 + \frac{D_{1a}}{D_{2a}} \quad (2-7)$$

$V_{oa}$ 的平均電流如下

$$I_{oa} = \frac{V_{in}}{2 \times L} \times \frac{D_{1a}^2}{(M_a - 1)f_s} \quad (2-8)$$

$f_s$ : 開關元件切換的頻率。 $V_{oa}$ 端平均的消耗功率如下

$$P_{oa} = V_{oa} \times I_{oa} = \frac{V_{in}^2}{2 \times L} \times \frac{D_{1a}^2 \times M_a}{(M_a - 1) \times f_s} \quad (2-9)$$

當  $(D_{1a} + D_{2a}) \times T_s = \frac{T_s}{2}$  可以達到最高功率，而且我們可由以上波形圖得知不論是 $V_{oa}$

或 $V_{ob}$ 都是工作於連續工作模式或是非連續工作模式之間。下面列出最大的工作週期，最大的負載電流(Load current)及最大輸出功率。

$$D_{1a(max)} = \frac{M_a - 1}{2 \times M_a} \quad (2-10)$$

$$I_{oa(max)} = \frac{V_{in}}{2 \times L} \times \frac{(M_a - 1)}{4 \times M_a^2 \times f_s} \quad (2-11)$$

$$P_{oa(max)} = V_{oa} \times I_{oa(max)} = \frac{1}{8 \times M_a \times (M_a - 1) \times f_s} \times \frac{V_{in}^2}{L} \quad (2-12)$$

同時我們可以根據上式寫出 $V_{ob}$ 的最大輸出功率

$$P_{ob(max)} = V_{ob} \times I_{ob(max)} = \frac{1}{8 \times M_b \times (M_b - 1) \times f_s} \times \frac{V_{in}^2}{L} \quad (2-13)$$

由式(17)，式(18)我們可以算出此SIDO電路最大的輸出功率為：

$$P_{o(max)} = P_{oa(max)} + P_{ob(max)} = \frac{V_{in}^2}{8 \times L \times f_s} \left[ \frac{1}{M_a \times (M_a - 1)} + \frac{1}{M_b \times (M_b - 1)} \right] \quad (2-14)$$

如果負載需求功率超過輸出最高功率  $P_{o(max)}$  的話，此轉換電路會變成工作於連續工作模式(CCM)，這樣的話會導致 cross regulation 問題再次發生。我們在圖2-8說明為何當使用分時多工電路做控制器的SIDO會因為工作在連續工作模式而出現cross regulation 問題。

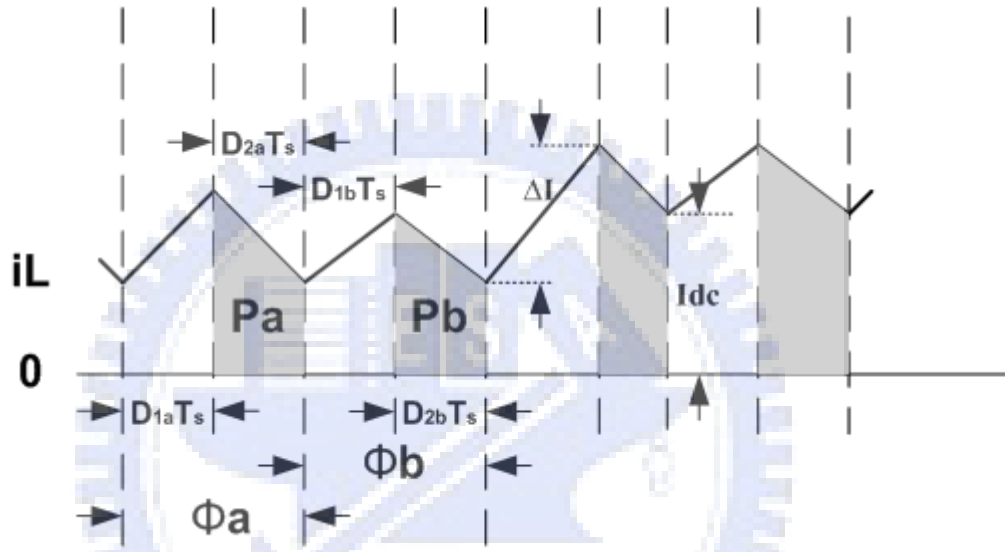


圖 2-8 在 CCM 模式下 SIDO 電路的電感電流圖

當輸出端Voa的負載突然需求一個大電流，則 $V_{oa}$ 的負載電流變大， $V_{ob}$ 的負載則是不變，電感儲能時間會由原本的 $D_{1a}T_s$ 儲能， $D_{2a}T_s$ 放電變成 $D_{1a}T_s$ 和 $D_{2a}T_s$ 都在儲能。電感電流 $I_{dc}$ 將會被提高。這樣的話會讓 $V_{ob}$ 端的輸出電壓準位被干擾到。並且會導致整個電路的輸出電壓偏差值(Vibration)變大。

## 2.3.2 SIMO(Single Inductor Multiple Output)電路的工作模式

分時多工控制電路可以同時工作在有N個輸出端的調整電路。如果我們需要多一個輸出端的話只要多一組開關電路及回授電路即可。基於這樣的理念我們得到一個新的電路概念: SIMO轉換電路( Single inductor multiple output)。圖2-9 為SIMO電路的基本方塊圖，在此方塊圖中顯示有 A， B...， and N 個輸出端並且共用一個電感(L)以及開關元件 S1。而SIMO電路的開關元件動作順序和SIDO電路是很相似的。圖 為SIMO電路的時序圖。

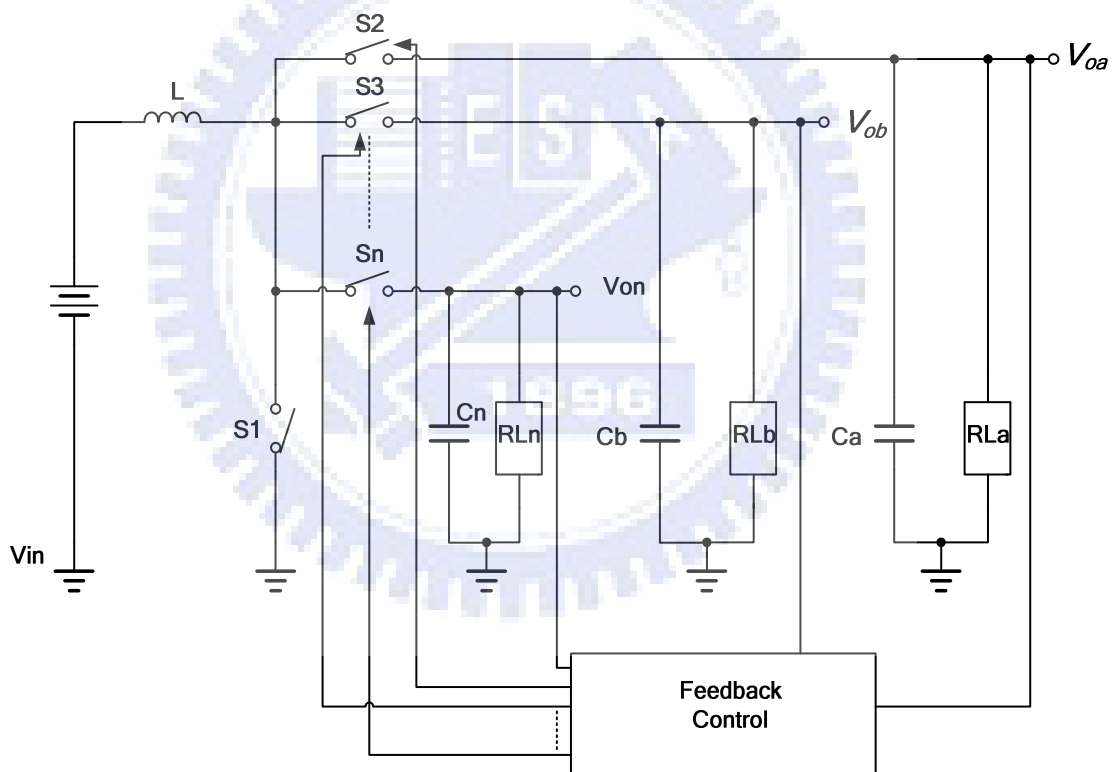


圖 2-9 SIMO 轉換電路的基本方塊圖

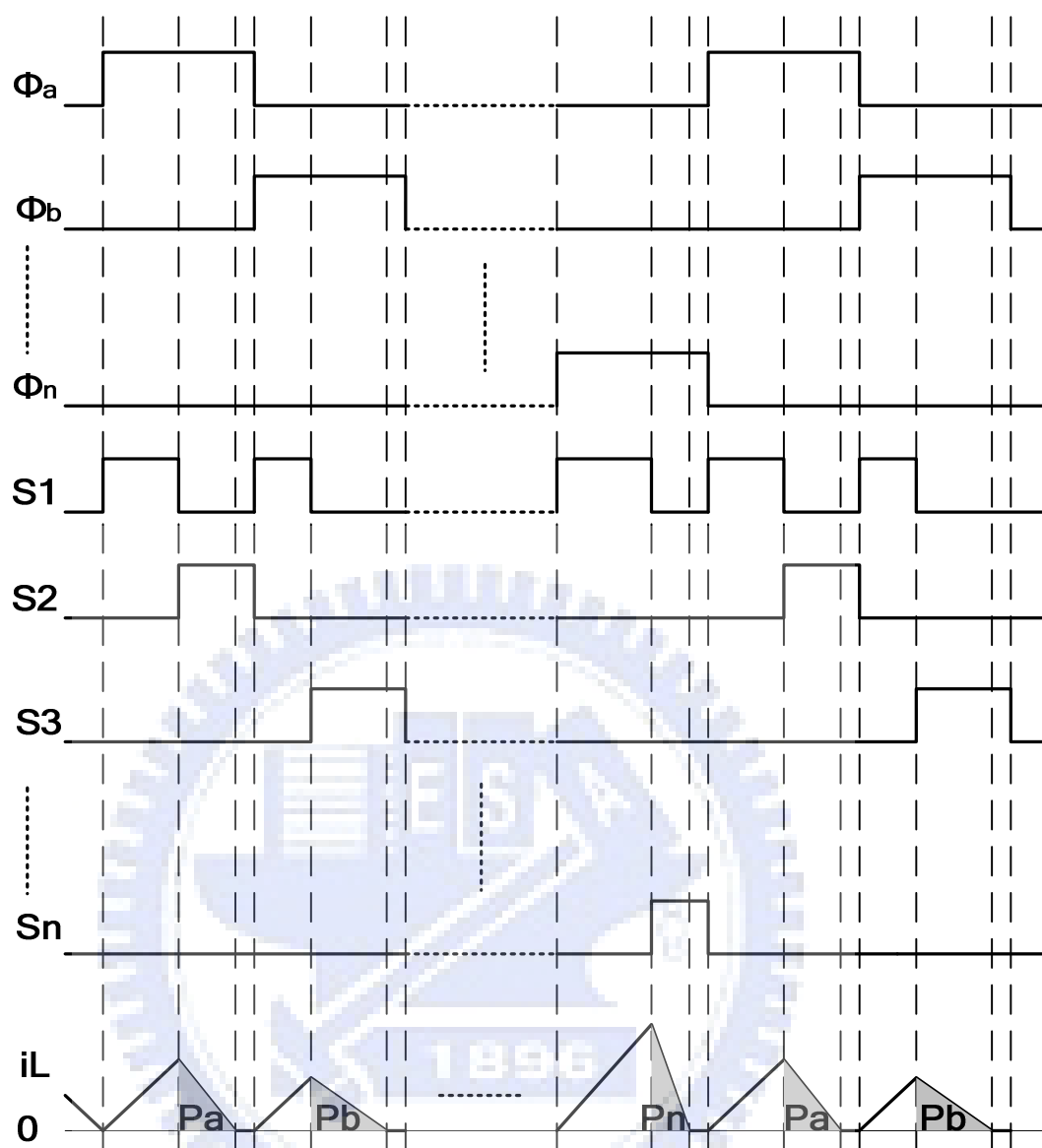


圖 2-10 SIMO 轉換電路的時序圖

## 2.4 PCCM 工作模式說明(Pseudo Continuous Conduction Mode)

在一般傳統上對直流-直流轉換電路通常有以下粗略的分類方式：1. 非連續型(DCM)轉換電路適合使用在輕負載(light load)來得到比較高的轉換效率。2. 連續工作型(CCM)轉換電路適合工作在重負載(heavy load)。但是若是轉換電路是工作在CCM模式中的話，會產生cross regulation問題。所以此時就誕生一種新的控制電路PCCM(pseudo continuous conduction mode) [8]。

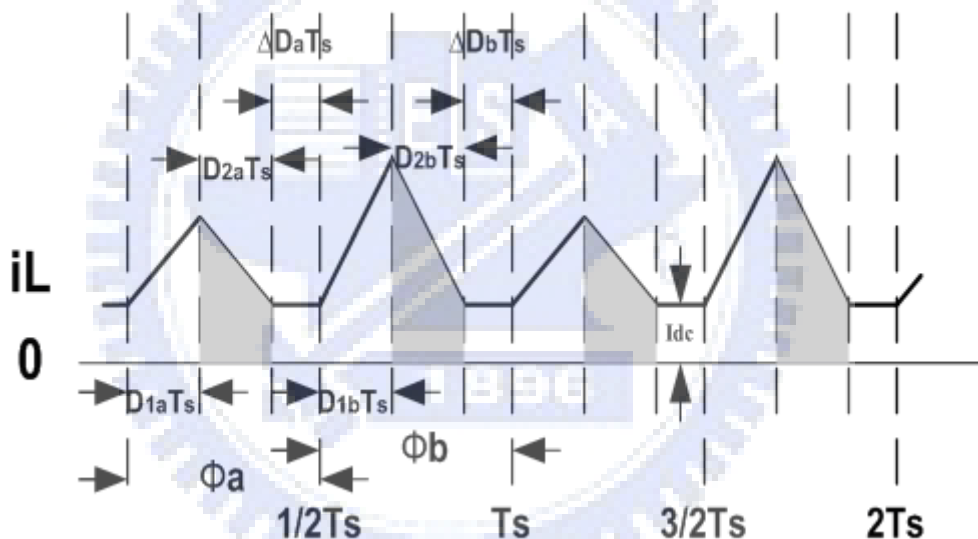


圖 2-11 在 PCCM 模式下 SIDO 轉換電路的電感電流圖

圖2-11 展示了昇壓電路的電感電流使用PCCM電路控制方式。PCCM電路的電感電流圖看起來很像是DCM和CCM的綜合體。同時PCCM擁有DCM和CCM的優點: 較小的Cross regulation及漣波電壓較小。

## 2.4.1 Freewheel Switching 模式

在PCCM的電路架構裡面，我們在電感上並聯一個開關 [9]。而且電感電流的偵測是透過偵測電感上的電壓轉換得到的。我們可以得到下面的方程式：

$$\frac{V_L}{L} = \frac{di_L}{dt} \quad (2-15)$$

如果 $V_L$  等於0(zero)，代表電感電流是一個常數。我們將CCM，DCM及PCCM這三種不同控制方式的電感電流 $i_L$ 標示在圖2-12 表2-2 則是將此三種控制電路作一個總結式的比較表。

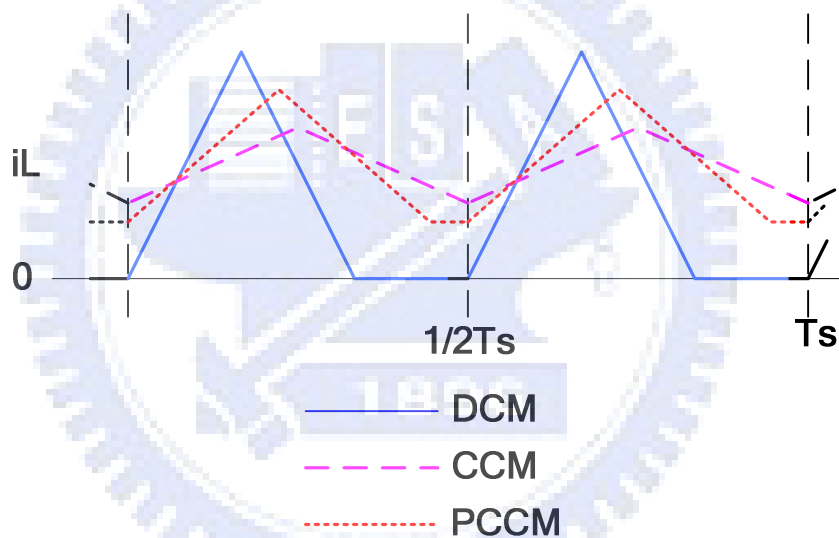


圖 2-12 CCM，DCM 及 PCCM 模式下的電感電流圖

|                  | DCM | CCM | PCCM |
|------------------|-----|-----|------|
| 輸出漣波             | 高   | 低   | 中等   |
| Cross regulation | 低   | 嚴重  | 低    |

表 2-2 CCM，DCM 及 PCCM 模式的比較表

## 2.4.2 SIDO 轉換電路搭配 PCCM 控制模式

圖 2-13 是 SIDO 昇壓轉換電路方塊圖使用 PCCM 控制方式[9]，圖 2-14 則為它的時序圖。在下面的 SIDO 轉換電路方塊圖中，我們可以將電路分成兩個子電路，分別為子電路 A 及子電路 B。這兩個子電路共用電感，開關元件 S1 和 freewheel 開關元件 Sf。

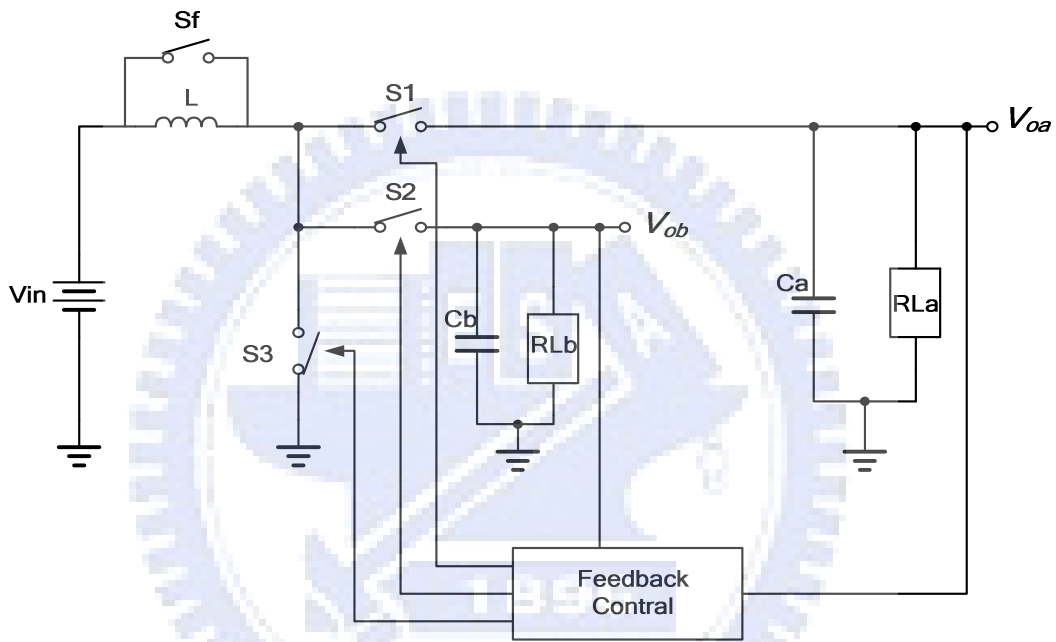


圖 2-13 SIDO 降壓-昇壓轉換電路搭配 PCCM control 方式

假設  $\Phi_a$  and  $\Phi_b$  是呈現互補性的相位。當  $\Phi_a=1$ ，開關 Sb 是打開的(Open)而且沒有任何電流可以流到子電路 B。在這個時間點，電感 L 會先被充電儲能然後再放電到子電路 A 提供電流給 Voa 端的負載使用。開關元件的動作順序如下：

1. S1 是關閉的(Close)，
2. 電感 L 被充電。電感電流  $I_L$  會爬升(Ramp up)  $I_L = \frac{V_{in}}{L}$ 。當 S1 是打開的(Open)，則 Sa 是處於關閉的狀態(Close)，然後儲存在電感上的電流會流向子電路 A。當電感上的電流  $I_L$  掉到等於  $I_{dc} = \frac{V_{in} - V_{oa}}{L}$  時，S1 會再度打開(Open)。然後開關元件 freewheel switch Sf 會被關閉(close)來保持儲存在電感上的電流準位  $I_{dc}$  不會流失。但是實際上電

感  $L$  不是理想的，所以電感  $L$  的等效電路會存在一個小電阻，此小電阻會消耗部分的電感電流，使得  $I_{dc}$  的準位會稍微的降低，當 free wheel  $S_f$  是關閉(Close)期間。等到當  $\Phi_b=1$  時，電感電流  $I_L$  會因為開關  $S_2$  被關閉(Close)而將電流送到子電路 B 供負載使用。子電路 B 的工作原理及開關動作順序類似子電路 A，所以在此不再贅訴。

PCCM 的控制方式同樣可以簡單地被使用在有  $N$  個輸出端的昇壓電路中。我們只要增加子電路即可，然後共用電感，開關元件  $S_3$  及 Free wheel  $S_f$ (圖 2-14)。

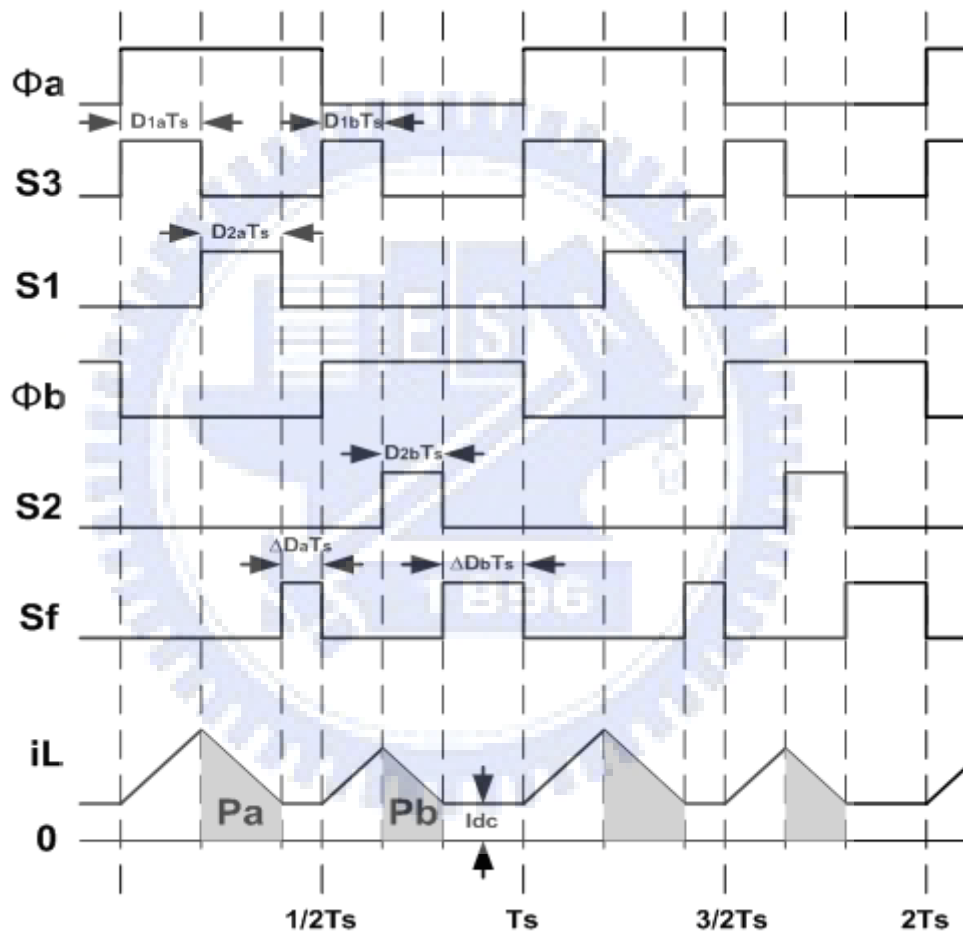


圖 2-14 SIDO 降壓-昇壓轉換電路搭配 PCCM control 的時序圖

### 2.4.3 SIDO 降壓-昇壓轉換電路搭配 PCCM Control

圖 2-15 是 SIDO 降壓/昇壓轉換電路方塊圖搭配上 PCCM 的控制方式[10]，而此電路路的時序圖則是在圖 2-16 我們現在在此大概說明一下此電路的分配，子電路 A 是一個降壓電路(buck)，子電路 B 則是一個昇壓電路(boost)。

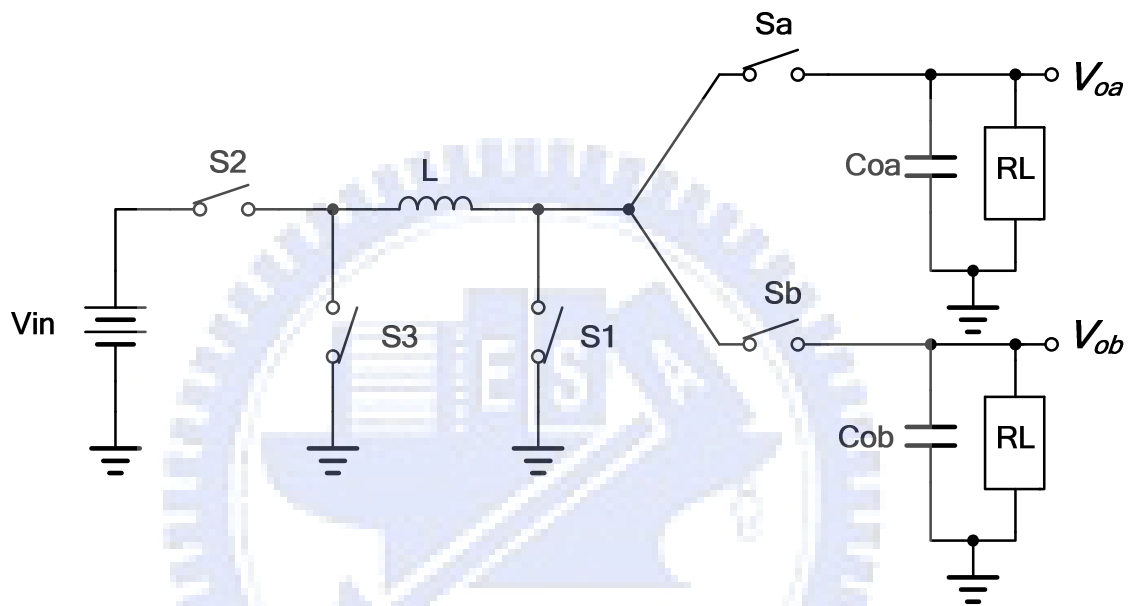


圖 2-15 SIDO 降壓-昇壓轉換電路搭配 PCCM control 方法

假設  $\Phi_a$  and  $\Phi_b$  是呈現互補性的相位。當  $\Phi_a=1$ ，開關  $S_b$  是打開的(Open)而且沒有任何電流可以流到子電路 B。在這個時間點，電感  $L$  會先被充電儲能然後再放電到子電路 A 提供電流給  $V_{ac}$  端的負載使用。當電流偵測電路發現電感上的電流  $I_L$  掉到等於  $I_{dc}$  時， $S_1$  會再度打開(Open)。然後開關元件  $S_1$  及  $S_3$  會被關閉(close)來保持儲存在電感上的電流準位  $I_{dc}$  不會流失。等到當  $\Phi_b=1$  時，電感電流  $I_L$  會因為開關  $S_2$  被關閉(Close)而將電流送到子電路 B 供負載使用。子電路 B 的工作原理及開關動作順序類似子電路 A，所以在此不再贅述。

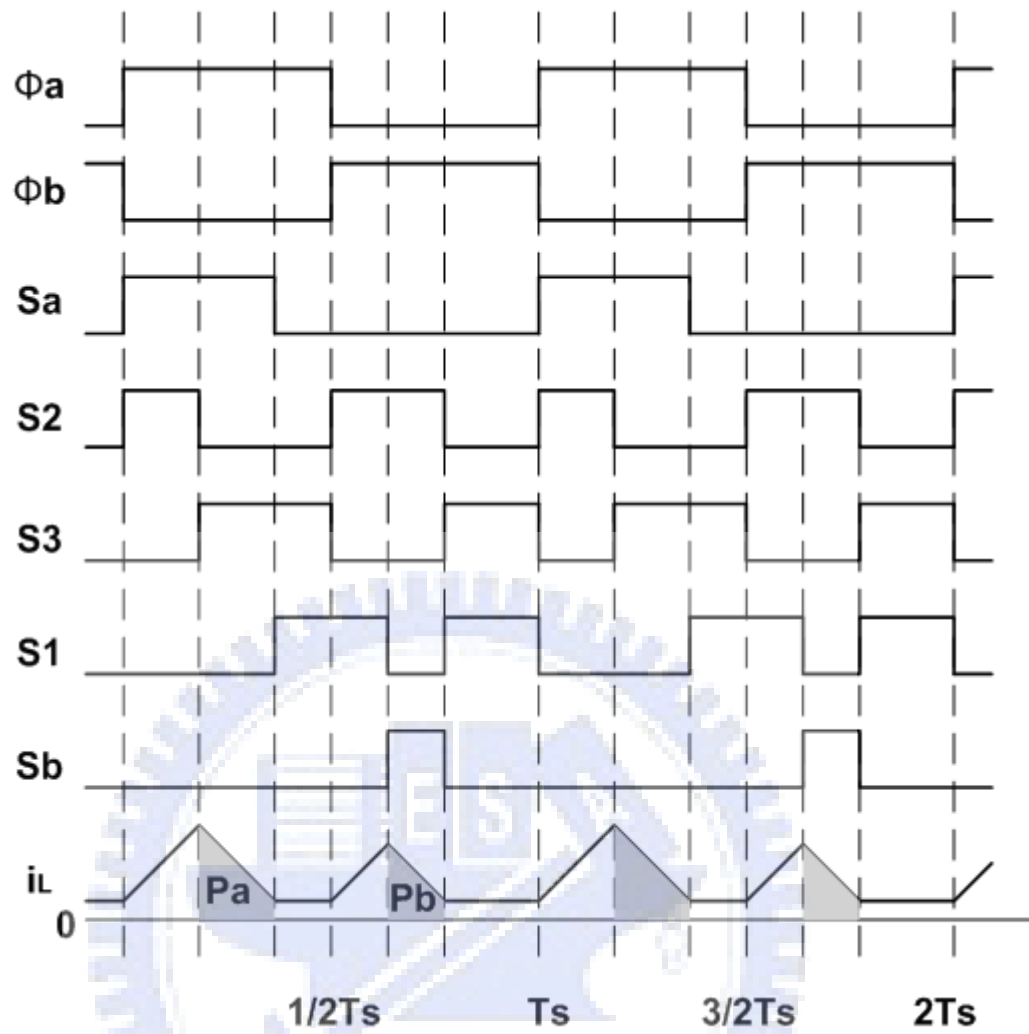


圖 2-16 SIDO 降壓-昇壓轉換電路搭配 PCCM control 的時序圖

## 2.5 Charge Control 模式

在 SIDO 降壓-昇壓轉換電路使用 PCCM 控制方式的電路設計中，需使許多的開關元件來做控制的動作，但是因為開關元件並無法做到理想的，都會存在小內電阻或漏電流(Leakage)的問題。

而這些因素都會產生功率損耗，進而造成轉換效率不佳的問題。基於過多的開關元件會產生嚴重的效率問題，我們必須想辦法減少開關元件的數量，並且還是保有 PCCM 的控制模式。所以新型的電路架構被提了出來[10]。

圖 2-17 是此電路設計的方塊圖，圖 2-18 為此電路的時序控制圖。

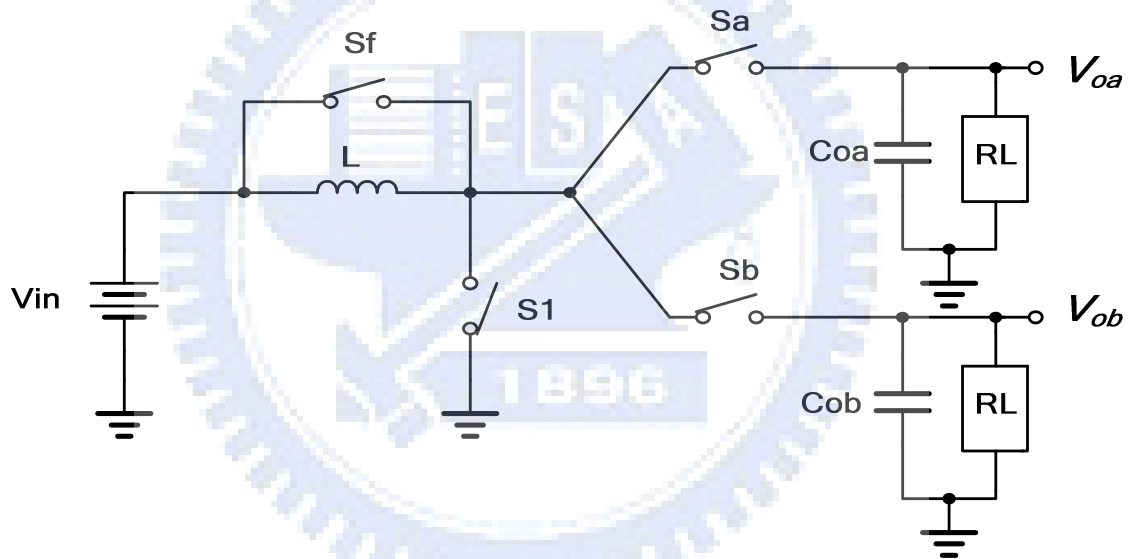


圖 2-17 SIDO 降壓-昇壓轉換電路搭配 charge control 方式

我們根據圖 2-17 可以將電路分成降壓子電路(Buck)及昇壓子電路(Boost)兩個部份，接下來我們將討論此電路的動作原理。首先 S1 是關閉(Close)的，剩下的開關都是

被打開(Open)的，電感 L 被充電。電感電流  $I_L$  會爬升(Ramp up)  $I_L = \frac{V_{in}}{L}$  時，接著

S1 會被打開(Open)，Sa 會被關閉(Close)，電感電流  $I_L$  會在爬升(Ramp up)到  $I_L =$

$\frac{V_{in} - V_{oa}}{L}$ 。然後電流會向電容 Coa 充電。接著 Sa 會被打開(Open)，Sb 會被關閉(Close)，

電感電流會向昇壓電路流去，並且向電容  $C_{ob}$  充電。當電流偵測電路發現電感電流  $I_L$  掉到等於  $I_{dc}$  時會將  $S_b$  打開(Open)， $S_f$  關閉(Close)使電路進入 Free wheel 狀態。

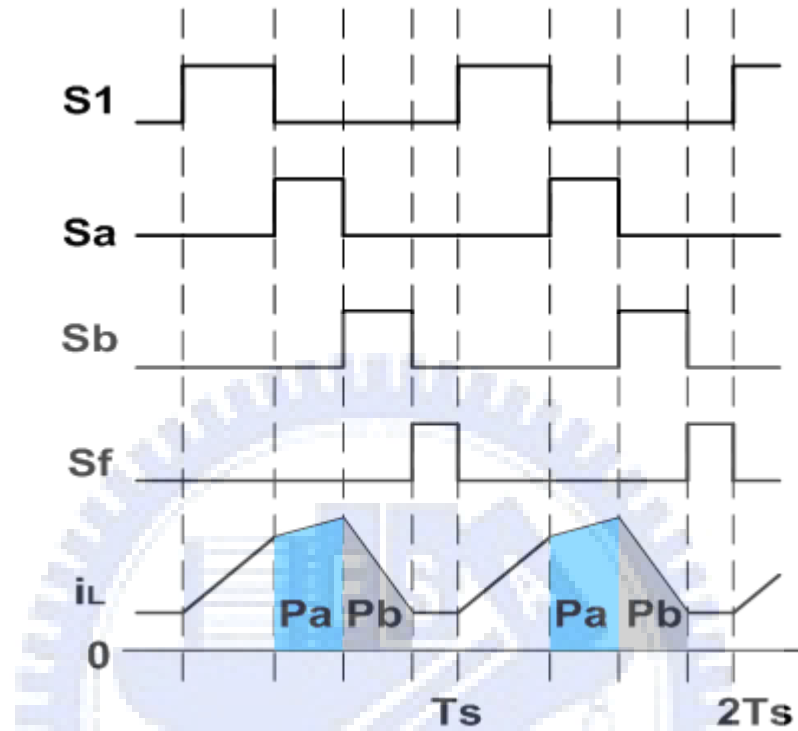


圖 2-18 SIDO 降壓-昇壓轉換電路搭配 charge control 方式的時序圖

不論如何，如果在 SIDO 降壓/昇壓轉換電路搭配上充放電控制電路的話，可以有效地減少開關元件的數量。同時在開關動作的時間上有更好的控制，減少開關元件可以降低開關元件引起的切換損失，再加上控制時序上的調整，更可以有效地增加整體電路的轉換效率。

## 2.6 Single Inductor 架構下潛在的問題

### 2.6.1 Leakage and Latch-up Issues

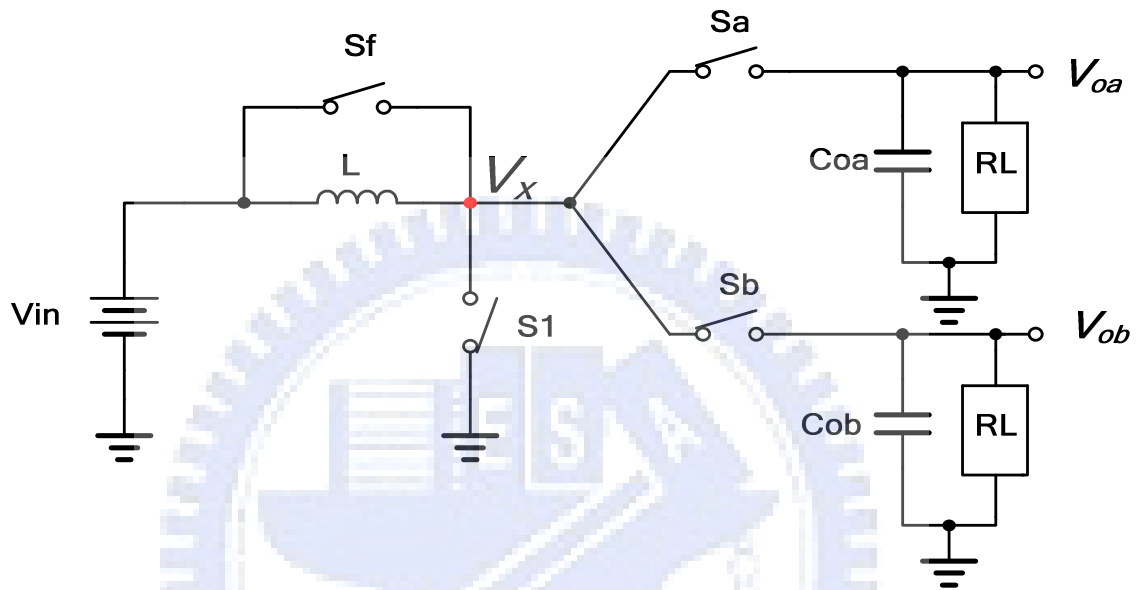


圖 2-19 SIDO 轉換電路方塊圖.

一般來說，單電感多輸出電路設計因為使用電感元件來儲能，使用開關元件來做時序及充放電路徑控制。所以當開關元件在切換電感和輸出端的路徑時會出現所謂的彈跳電壓(Bouncing Voltage)或是被稱為突波電壓，而突波漏電流則是和 SIDO 電路使用電感元件有關。

圖 2-19 SIDO 轉換電路方塊圖使用充放電控制方式。由於電感元件具有儲能的特性，所以當開關元件 S1，Sa 及 Sb 在做切換動作時(Open/Close)會在  $V_x$  端產生一個瞬間的突波，此突波的電壓會大於目前電路上所有的電壓，再加上功率元件是採用 P-MOS 作為開關元件，P-MOS 的基底電壓(Body voltage)必須接到電路中的最高電壓來防止產生漏電流及 Latch up 效應。

在  $V_x$  端產生的突波是因為電感的物理特性所引起的，是無法消除的，除非不使用電感元件，不過這是不可能的。所以我們必須想出其他的方式來解決這個嚴重的問題。

圖 2-20 為 SIDO 電路有降壓/昇壓電路輸出的電壓/電流波形圖。

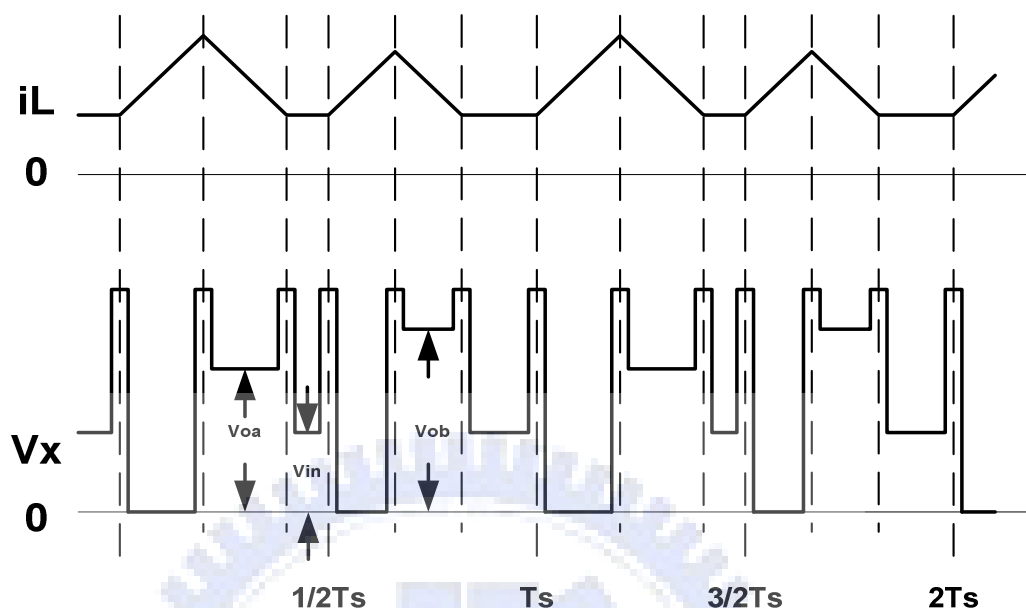


圖 2-20 SIDO 兩個昇壓電路輸出在 PCCM 操作模式下的  $V_x$  端波形。

圖 2-21 為一個 CMOS 元件的剖面示意圖(Cross section)[11]。其中包含了一個 P-MOS 元件和一個 N-MOS 元件，此 CMOS 元件是採用 P-substrate 做基底，所以需要一個 N-Well 區域來做 N-MOS 元件。 $V_{bn}$  是 P 基底 N-MOS 元件的偏壓源，而  $V_{bp}$  則是 N-Well P-MOS 元件的偏壓源。

為了防止寄生二極體(parasitic diodes)導通(turn on)，所以偏壓源  $V_{bn}$  必須接到整個電路的最低電壓端也就是接地端(Ground)。同樣地， $V_{bp}$  也必須被接到整個電路的最高電壓端，通常來說在 SIDO 電路中昇壓電路輸出端的電壓是最高，所大部分都是接到昇壓電路的輸出端。

但是目前先進的製程裡面，越容易因為  $V_{bp}$  沒有接到最高電壓源而產生漏電流(Leakage)的問題，再加上目前晶圓製造是朝向微縮的方向前進，所以控制漏電流的問題變得越來越重要。

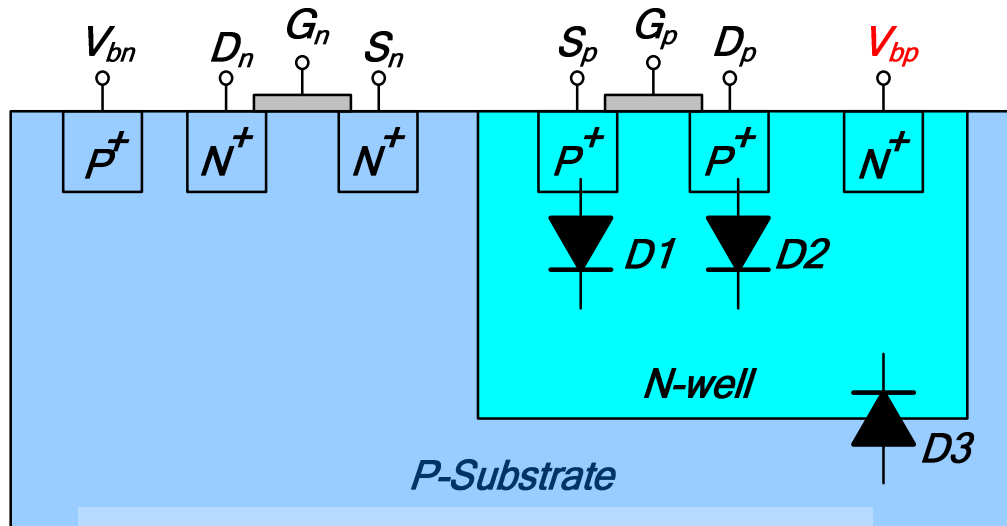


圖 2-21 N-well CMOS process 的剖面圖

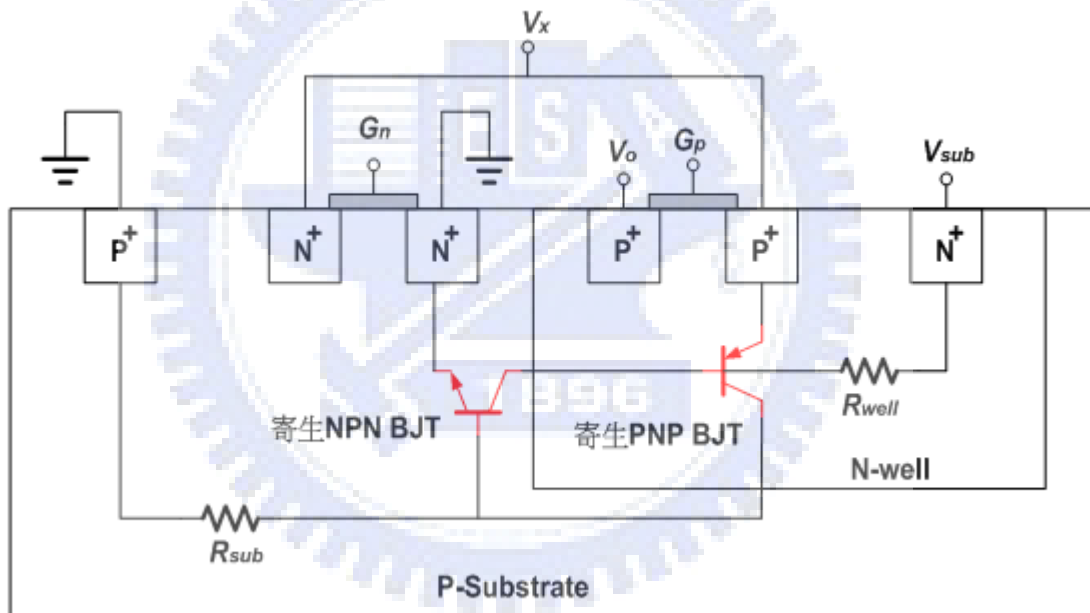


圖 2-22 N-well CMOS process 中寄生的 BJT 元件

接下來我們繼續說明第二個嚴重的問題 Latch Up問題，在一般N-Well CMOS 製程中，我們可以發現由一個寄生NPN電晶體及寄生PNP電晶體所組成的電路。

圖2-22為此電路的示意圖。而這樣的一個電路是有可能造成Latch up現象。我們將簡化過的電路放在圖2-23，圖2-23為簡化過的電路示意圖，我們將使用圖2-23來說明Latch Up問題是如何發生的。

首先是假設在N-Well裡面的 $V_x$ 端電壓被抬高(Tied Up)比基底電壓 $V_{sub}(V_{ob})$ 高出一個

$V_{thp}$ ，這會造成PNP電晶體導通，接著電流 $I_{cp}$ 會流過寄生電阻 $R_{sub}$ 並且在 $R_{sub}$ 上產生一個壓降，如果此壓降的電壓大於NPN電晶體的導通電壓 $V_{thn}$ 的話，則NPN電晶體會被強迫導通(Turn On)，接著因為 $V_{sub}$ 是接到電路的最高電位 $V_{ob}$ ，因為NPN電晶體導通的關係，使得 $V_{ob}$ 會直接短路(Short)到Ground，產生一個大電流造成此CMOS元件被燒毀(Burn out)[12]-[13]。我們可以根據柯希何定理 Kirchhoff's law (KCL) 算出流過CMOS電路的電流大小，首先我們先算出 $I_{bp}$ ，

$$I_{bp} = \frac{V_x - V_{thp} - V_{sub}}{R_{well}} \quad (2-15)$$

接著我們可以用BJT電晶體的公式來算出 $I_{cp}$ 及 $V_{bn}$ ，

$$I_{cp} \cong \beta_p \times (I_{bp}) \quad (2-16)$$

$$V_{bn} = I_{cp} \times R_{sub} \quad (2-17)$$

如果 $V_{bn} > V_{thn}$ ，則會導致NPN電晶體導通，進一步產生Latch Up現象。

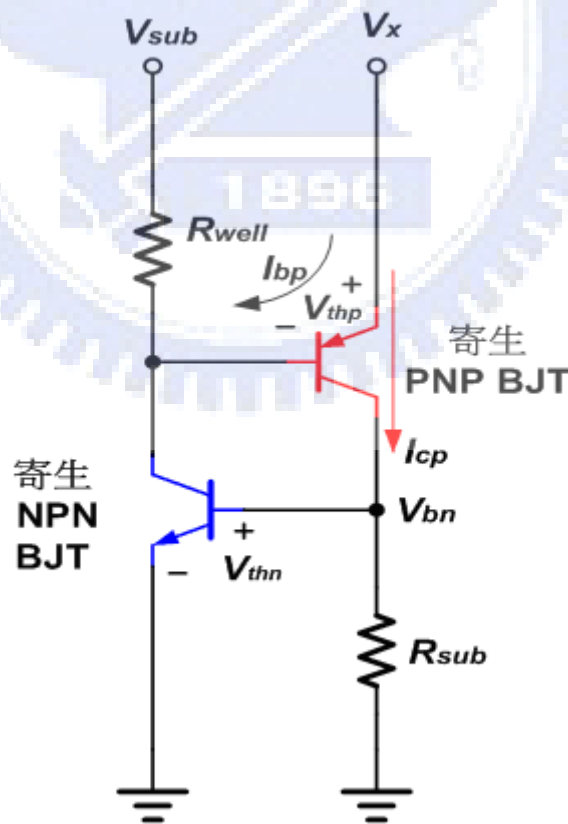


圖 2-23 寄生 latch-up circuit



4. 門電路(Latch circuit): M10及M11， 5. 緩衝電路(Buffer circuit): INV1， INV2， INV3及INV4， 6. 輸出級(Output stage)由M16及M17組成。

ASSC電路的動作順序如下：首先偏壓電路產生固定電流供給差動比較器及輸出級使用，然後差動比較器會比較輸入電壓 $V_x$ 及 $V_o$ 哪一個電壓高，接著驅動輸出級電路將VMAX端切換到輸入電壓較高的輸入端  $V_x$ 及 $V_o$ 。如果當 $V_x$ 的輸入電壓和 $V_o$ 的輸入電壓非常接近的時候，可能會造成輸出級M16及M17處於飽和區(Saturation region)的狀態，而無法切換到電壓較高的輸入端 $V_x$ 及 $V_o$ ，這是此電路潛藏的問題。

接下來我們送入方波及三角波對此電路做模擬，用來確認此電路的特性及消耗功率。首先我們先在 $V_x$ 端送入一個100KHz的三角波，其振幅為2.1V(1.2V ~ 3.3V)，並在 $V_o$ 端加上一個直流(DC)準位 2.2V。圖2-25為輸入波形( $V_x/V_o$ )與輸出波形(VMAX)的關係圖。

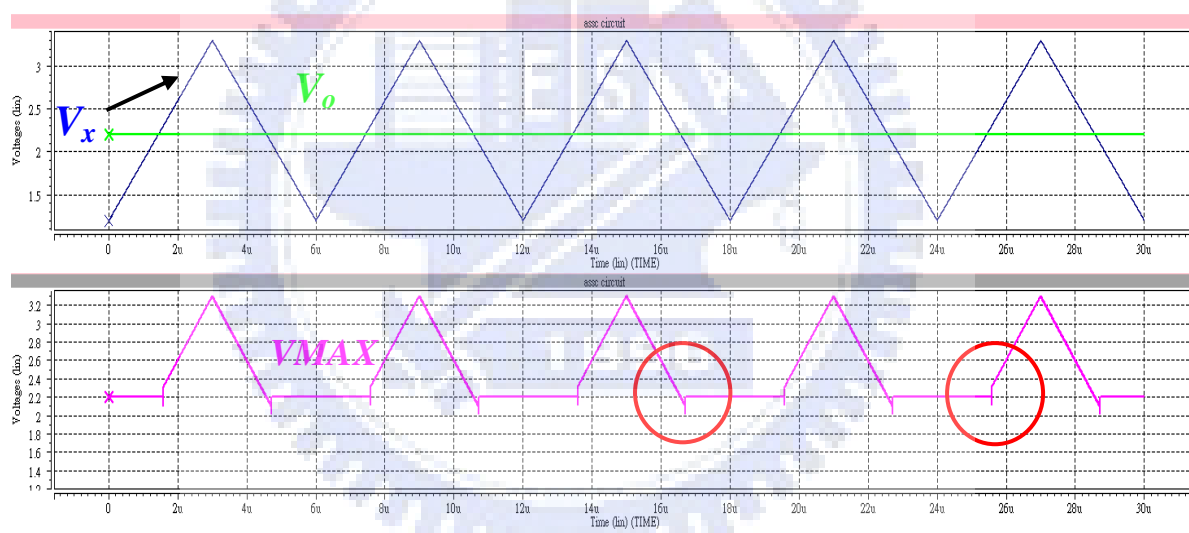


圖 2-25 ASSC 輸入波形( $V_x/V_o$ )與輸出波形(VMAX)的關係圖

由上圖我們看到此電路在波形交換的時候，會因為電路判斷準確度的影響造成一些判斷的誤差，所以會看到VMAX電壓隨著 $V_x$ 電壓的上升或是下降而產生200mV的輸出電壓誤差。

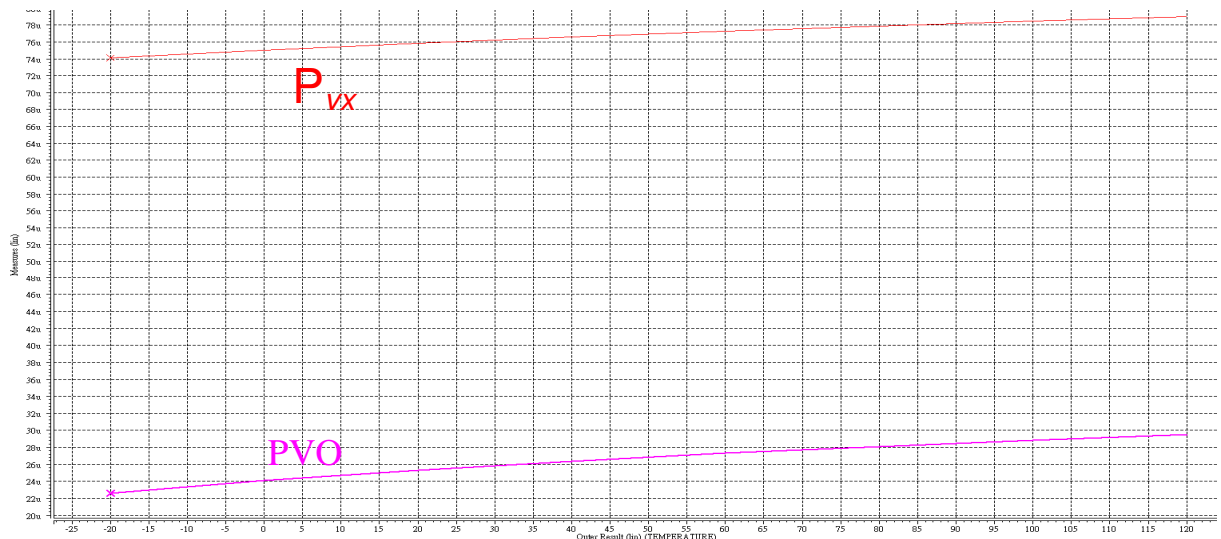


圖 2-26 ASSC 電路消耗功率的模擬圖

$P_{vx}$ :  $V_x$ 端消耗的功率， $P_{vo}$ :  $V_o$ 端消耗的功率，上圖得到的消耗功率值是平均功率，計算條件是如下：週期:  $0 \sim 30 \mu s$ ，溫度:  $-20$ 度  $\sim 120$ 度。

接著我們改變輸入的波形為方波， $V_x$ 端送入一個 $100KHz$ 的方波，其振幅為 $2.1V(1.2V \sim 3.3V)$ ，並在 $V_o$ 端加上一個直流(DC)準位  $2.2V$ 。

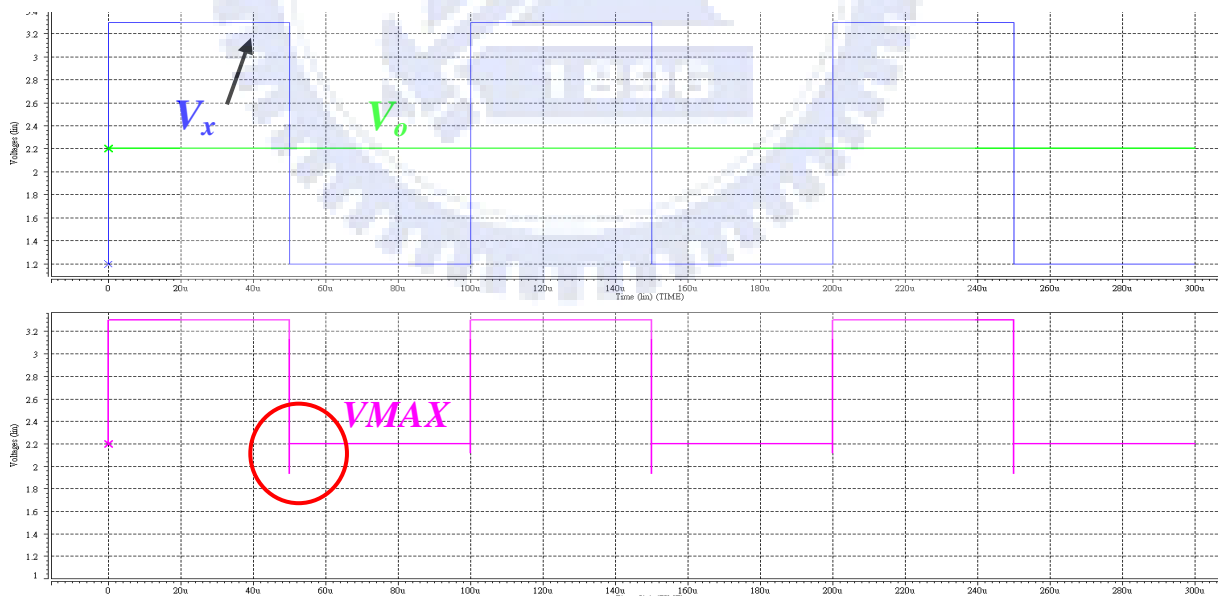


圖 2-27 ASSC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

輸入方波測試之後，我們同樣發現在輸出電壓 $V_{MAX}$ 會有上升及下降的輸出電壓誤差  $150mV \sim 260mV$ 。

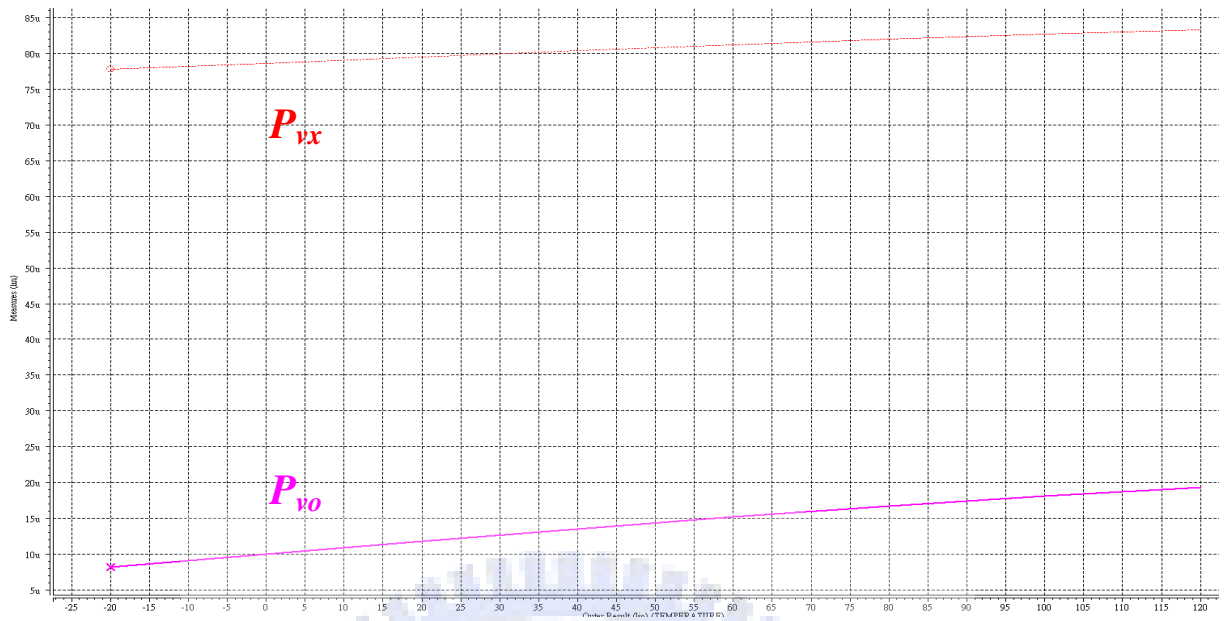


圖 2-28 ASSC 電路消耗功率的模擬圖

經由上述的計算後，我們可以得到此電路在三角波及方波的消耗功率，其數據如下：

1. 三角波:  $P_{total} = P_{vo} + P_{vx} = 25\mu + 75\mu = 100\mu W$  (2-18)

2. 方波:  $P_{total} = P_{vo} + P_{vx} = 16\mu + 80\mu = 96\mu W$  (2-19)

## 2.7.2 自動基底切換電路(Automatic body voltage switch circuit ABVSC)

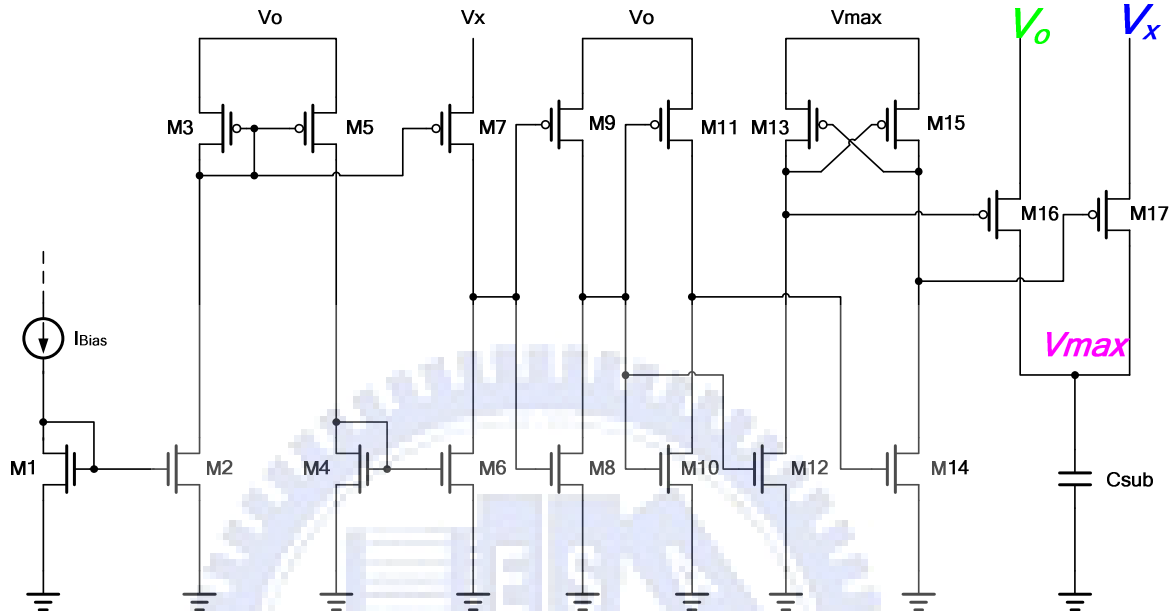


圖 2-29 ABVSC 電路的電路圖

圖2-29是一個自動基底切換電路(Automatic Body Voltage Switch Circuit)，此電路是由17個MOS元件所組成的電路。此電路同樣可以區分成以下的子電路: 1. 輸入級(Input stage)。 2. 差動比較級。 3. 輸出級(Output Stage)， 4. 偏壓電路(Biasing circuit)。

此電路的動作原理如下: 1. 偏壓電路先產生固定電流提供給輸入級，差動比較級及輸出級使用。 2. 再由差動比較級比較出哪個輸入電壓高( $V_x/V_o$ )。 3. 經由輸出級將電壓高的輸入電壓切換到 $V_{MAX}$ 端，做為整個電路的基底電壓使用。

此ABS電路經過我們分析及比較後，可歸納出具有以下優點: 1. 準確度高。 2. 反應速度快。 3. 消耗功率低。 同時具有以下缺點: 1. 電路元件數目多。 2. 電路組成較為複雜。

接下來我們分別送入方波及三角波對此電路做模擬，用來確認此電路的特性及消耗功率。

首先我們先在 $V_x$ 端送入一個100KHz的三角波，其振幅為2.1V(1.2V ~ 3.3V)，並在 $V_o$ 端加上一個直流(DC)準位 2.2V。圖2-29 為輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係

圖。

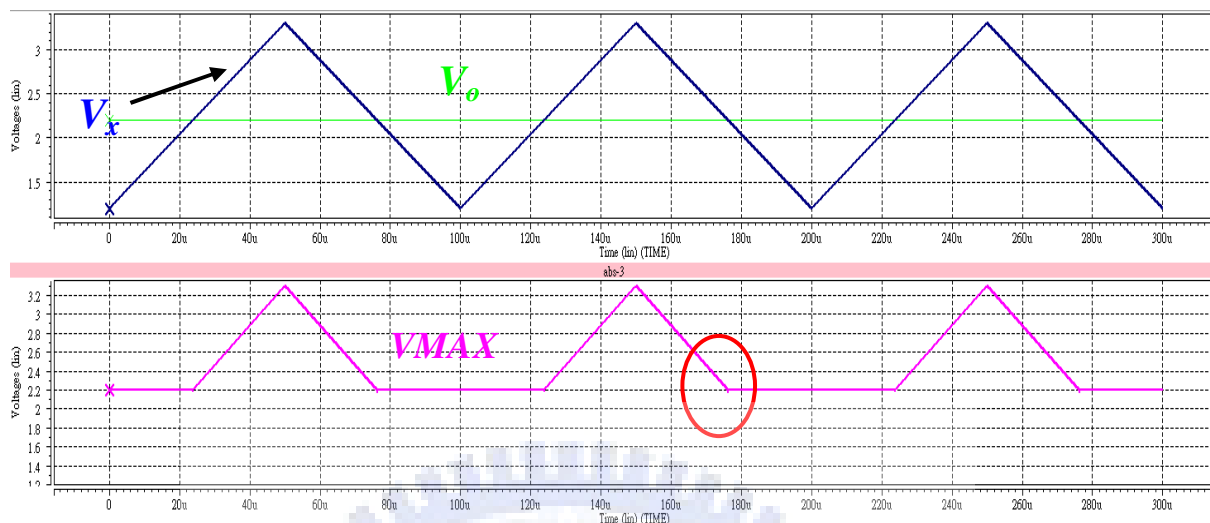


圖2-30 ABVSC輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖。

同樣地我們再度確認輸出電壓 $V_{MAX}$ 是否有任何的電壓誤差，我們發現有明顯的下降輸出電壓誤差  $80mV$ 。

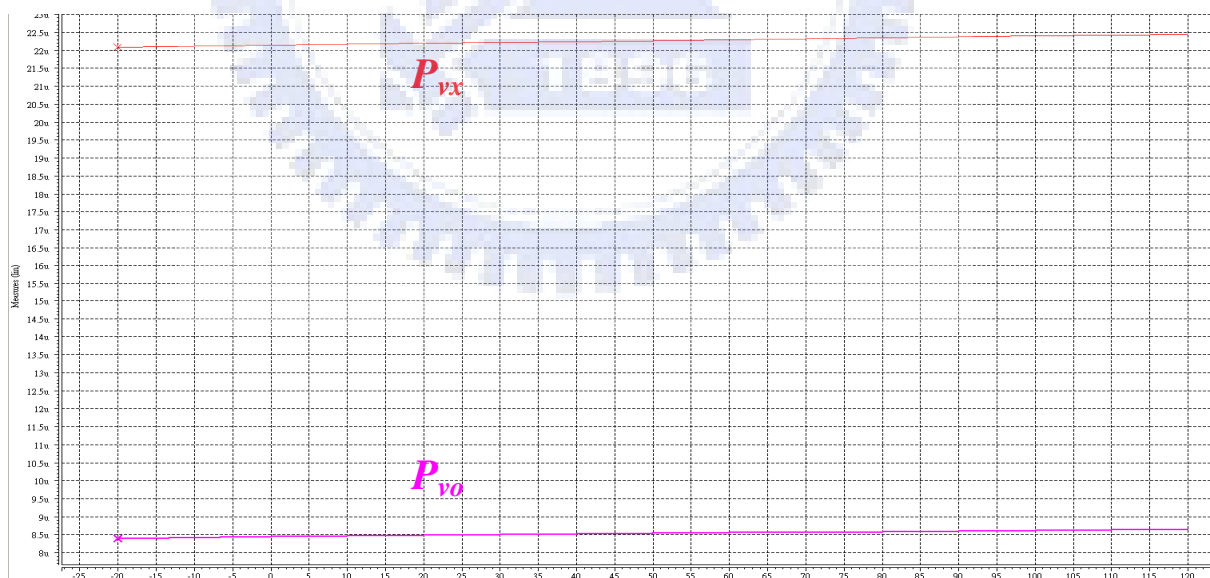


圖2-31 ABVSC電路消耗功率的模擬圖

接著我們改變輸入的波形為方波， $V_x$ 端送入一個 $100KHz$ 的方波，其振幅為 $2.1V(1.2V \sim 3.3V)$ ，並在 $V_o$ 端加上一個直流(DC)準位  $2.2V$ 。

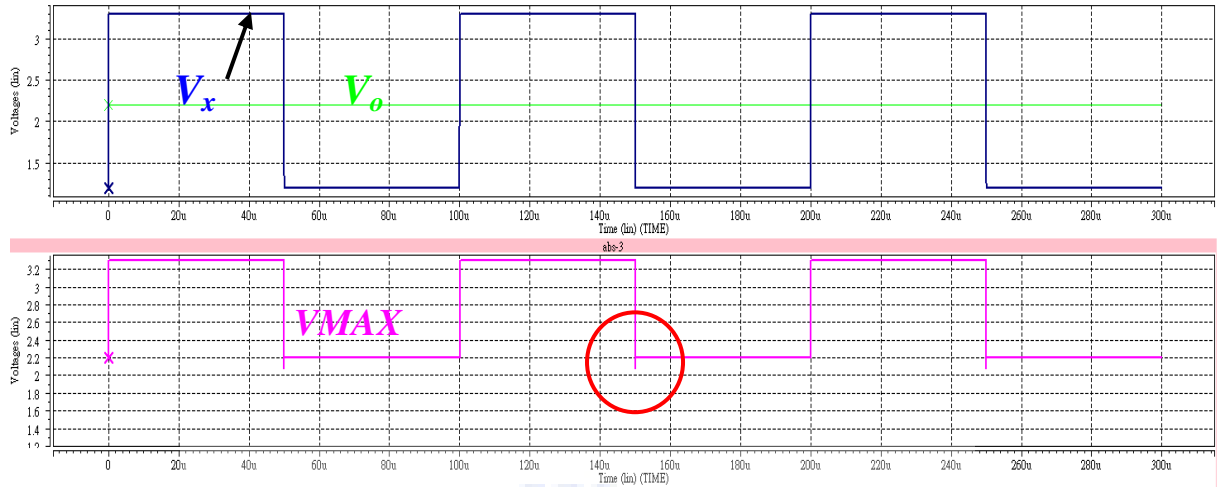


圖2-32 ABVSC輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

同樣地我們再度確認輸出電壓 $V_{MAX}$ 是否有任何的電壓誤差，我們發現有比較明顯的下降電壓誤差  $150mV$ 。

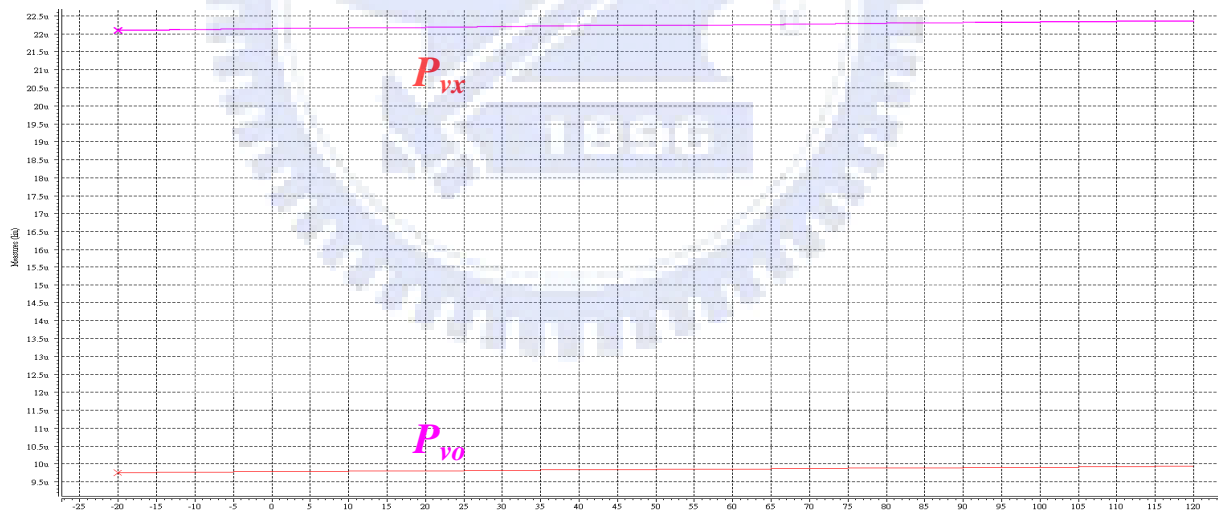


圖2-33 ABVSC電路消耗功率的模擬圖

經由上述的計算後，我們可以得到此電路在三角波及方波的消耗功率，其數據如下：

$$1. \text{ 三角波: } P_{total} = P_{vo} + P_{vx} = 9\mu + 22\mu = 31 \mu W \quad (2-20)$$

$$2. \text{ 方波: } P_{total} = P_{vo} + P_{vx} = 10\mu + 22\mu = 32 \mu W \quad (2-21)$$

### 2.7.3 基底偏壓電路(Bulk-Bias circuit BBC)

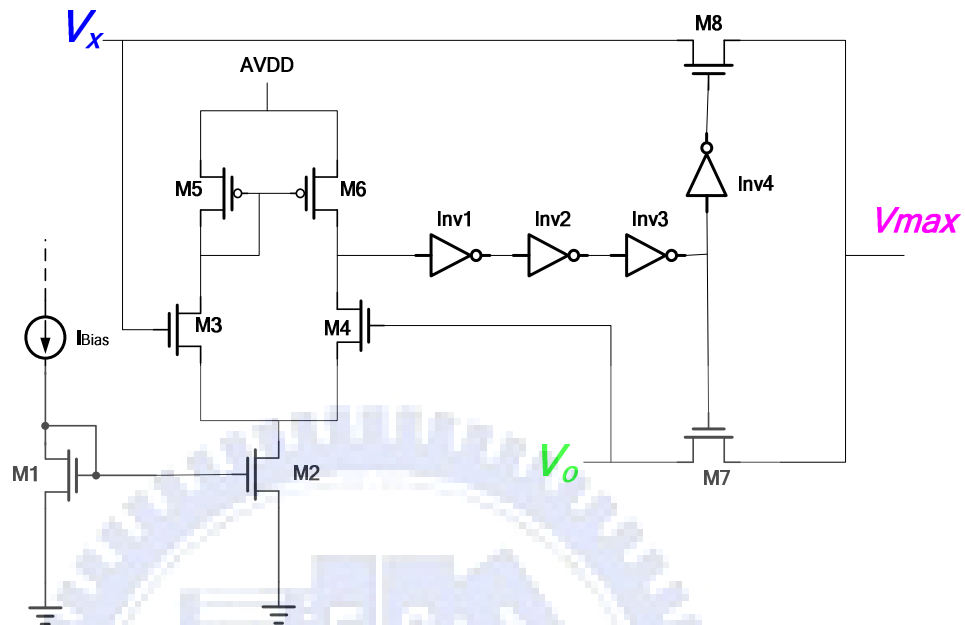


圖 2-34 基底偏壓電路(BBC)電路圖

圖 2-33 是在 2007 被提出來的 Bulk-Bias control[15]電路設計，此電路是由 8 個 MOS 元件及四個反向器(Invert)所共同組合而成的電路，此電路可區分成三個子電路，1. 偏壓電路(Biasing circuit): M1 及 M2，2. 差動比較器電路: M3，M4，M5 及 M6，3. 緩衝級(Buffer stage): Inv1，Inv2 及 Inv3，4.輸出電路(Output stage): M7 及 M8。

接下來我們說明一下電路的工作順序: 首先差動比較電路是採用主動負載(Active Load)及單端輸出的模式，差動比較電路會先比較此兩個輸入端電壓( $V_x/V_o$ )哪個電壓高，接著會透過 4 個反向緩衝級傳送驅動控制信號到 M7 及 M8，然後 M7 及 M8 會根據控制訊號來決定  $V_x/V_o$  哪個信號被送到 VMAX 端當做基底電壓。

此 BBC(Bulk-Bias circuit)電路，經過分析及比較後，我們可以了解此電路會有哪些優點及缺點。此電路有以下 3 個優點: 1. 電路消耗功率低，2. 準確度高. 3. 電路架構簡單。有 2 個缺點: 1. 必須額外使用一組電源(AVDD)來驅動差動比較電路，2. 輸出級多，會導致輸出信號反應變慢。

我們將輸入一個方波和三角波到此電路，做輸出波形反應時間及準確度的比較，同時我們也做了整體電路消耗功率的比較。首先在  $V_x$  端送入一個 100KHz 的三角波，其

振幅為  $2.1V(1.2V \sim 3.3V)$ ，並在  $V_o$  端加上一個直流(DC)準位  $2.2V$ 。

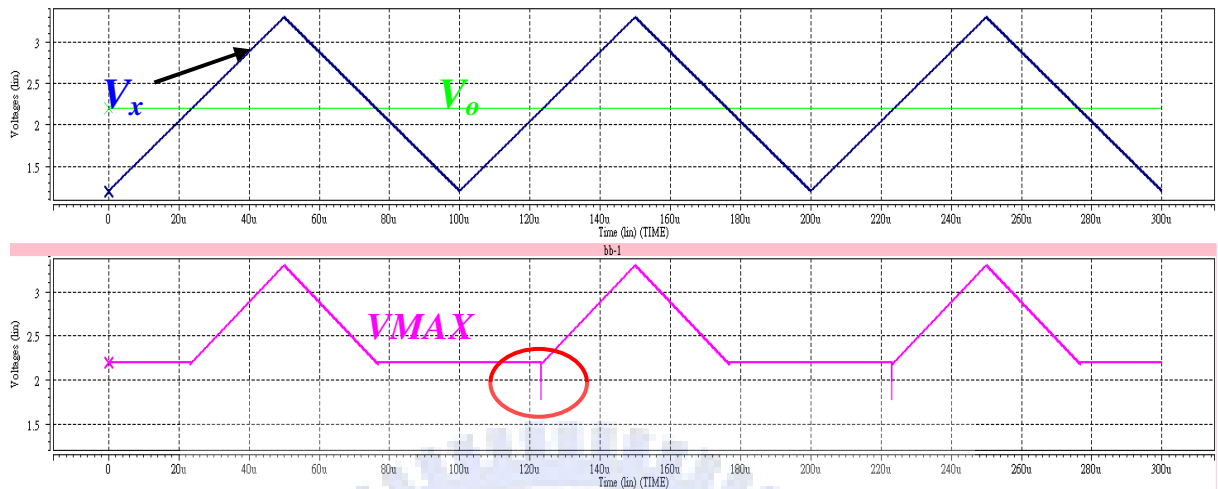


圖 2-35 BBC 輸入波形( $v_x/v_o$ )與輸出波形( $V_{MAX}$ )的關係圖

由上圖我們看到此電路在波形交換的時候，因為電路判斷的關係，所以會看到  $V_{MAX}$  電壓隨著  $V_X$  電壓的上升產生  $400mV$  的上升電壓誤差及  $40mV$  的下降電壓誤差。

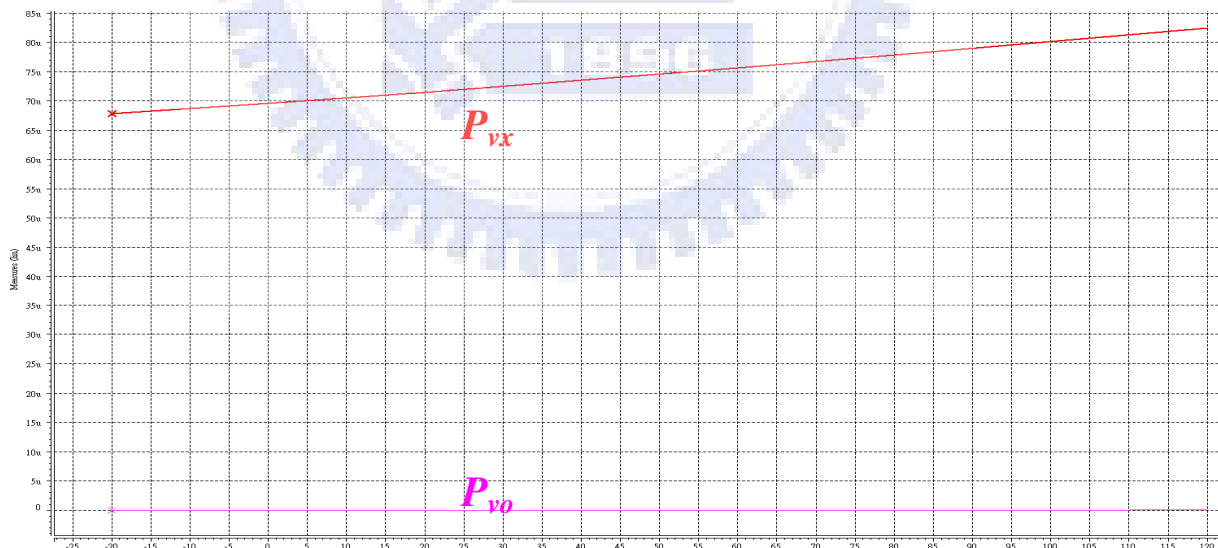


圖 2-36 BBC 電路消耗功率的模擬圖

接著我們改變輸入的波形為方波， $V_x$  端送入一個  $100KHz$  的方波，其振幅為  $2.1V(1.2V \sim 3.3V)$ ，並在  $V_o$  端加上一個直流(DC)準位  $2.2V$ 。

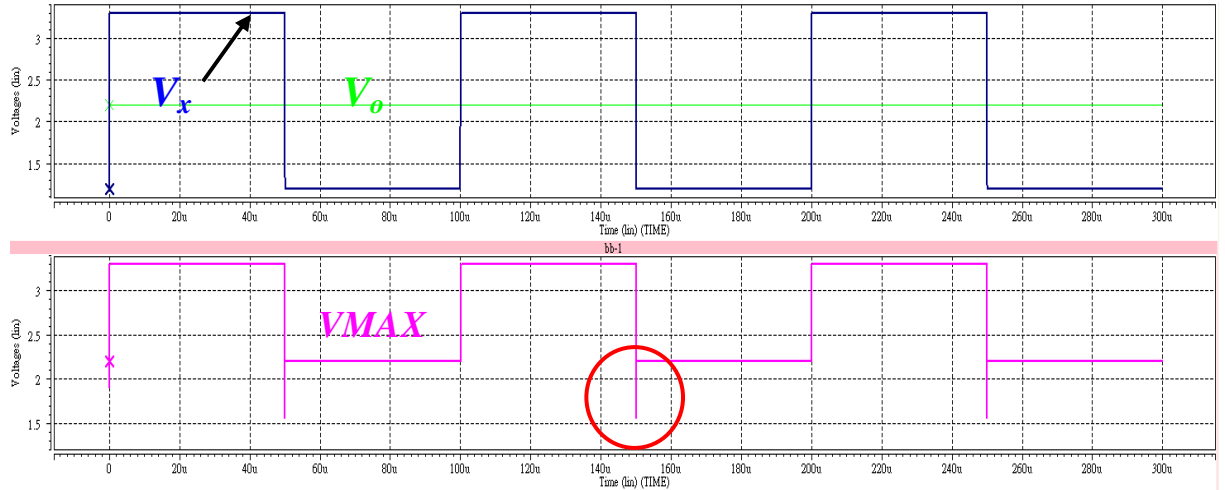


圖 2-37 BBC 輸入波形( $v_x/v_o$ )與輸出波形( $V_{MAX}$ )的關係圖

同樣地我們再度確認輸出電壓  $V_{MAX}$  是否有任何的電壓誤差，我們發現有比較明顯的下降輸出電壓誤差  $650mV$ 。

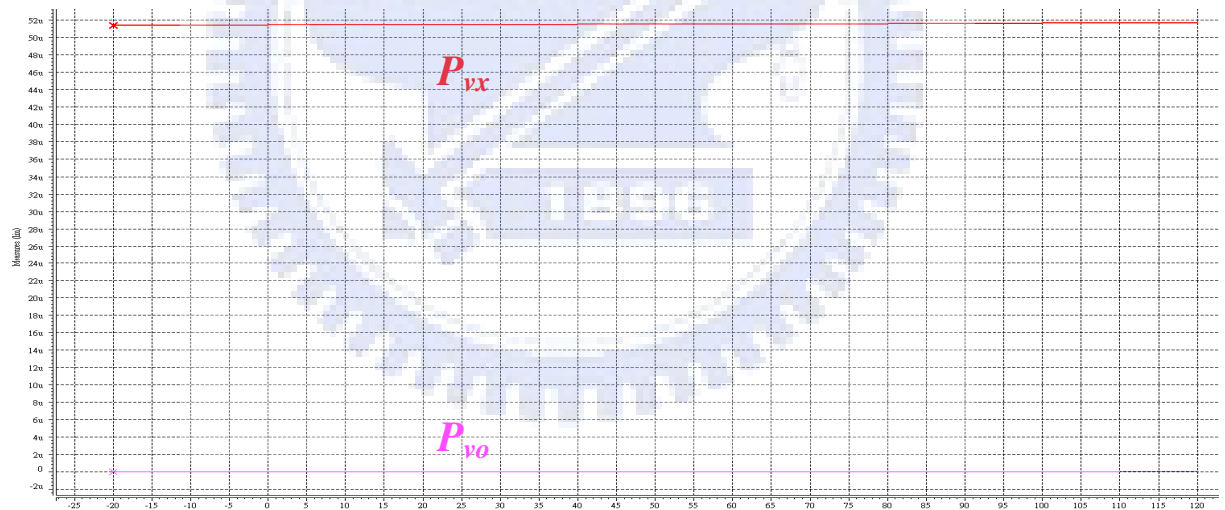


圖 2-38 BBC 電路消耗功率的模擬圖

接著我們同樣將計算功率的輸入端改為電源  $AVDD$ ，所以我們可以得到方波功率

由於此電路的電源提供是來自電源  $VDD$ ，所以我們將計算功率的輸入端改為電源  $VDD$ ，

所以我們可以得到

1. 三角波功率  $P_{total} = P_{VDD} = 70 \mu W$  (2-22)

2. 方波功率  $P_{total} = P_{VDD} = 50 \mu W$  (2-23)

## 2.7.4 浮動 N-Well 電壓電路(Floating N-Well circuit)

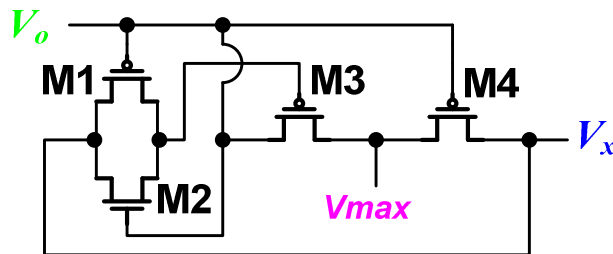


圖 2-39 FNC (Floating N-well circuit) 電路圖

圖 2-38 是浮動 N-Well 電壓電路(Floating N-Well circuit)[16]，此電路是用來提供 N-Well 電路偏壓，同樣是用來避免因為寄生二極體(Parasitic Diode)產生的漏電流及預防發生 Latch Up 現象。此電路非常的簡單是由 4 個 MOS 元件組合而成的電路，我們接下來會說明此電路的工作原理及限制。首先我們假設兩個輸入端，都給一個直流電壓， $V_x = 3.3V$ ， $V_o = 2.2V$  時，則 M4 會導通(Turn ON)，然後 VMAX 會等於  $V_x$  端的輸入電壓 3.3V。接下來我們討論  $V_o$  端電壓高於  $V_x$  端電壓的情況，當  $V_x = 2.2V$ ， $V_o = 3.3V$  時，M2 會導通，接著 M3 的閘級電壓(Gate)會因為 M2 導通而變成 2.2V，M3 也馬上導通，最後 VMAX 電壓會等於  $V_o$  的輸入電壓 3.3V。

以上說明是此電路的動作原理，經過上面的分析與討論後，我們發現此電路會因為  $V_x$  端電壓與  $V_o$  端電壓接近的情況下  $|V_x - V_o| < V_t$ ，而使得 MOS 元件處於截止區(Cut OFF stage)的情況，而導致輸出電壓 VMAX 無法快速地切換到電壓較高的輸入端，即使兩個輸入端電壓已經有差異。

經由上述的討論後，我們可以得知此電路的優缺點分別如下，優點: 1. 功率消耗低，2. 元件數目少，3. 電路簡單。缺點為: 1. 反應慢，2. 準確度差。

我們先在  $V_x$  端送入一個 100KHz 的三角波，其振幅為 2.1V(1.2V ~ 3.3V)，並在  $V_o$  端加上一個直流(DC)準位 2.2V。

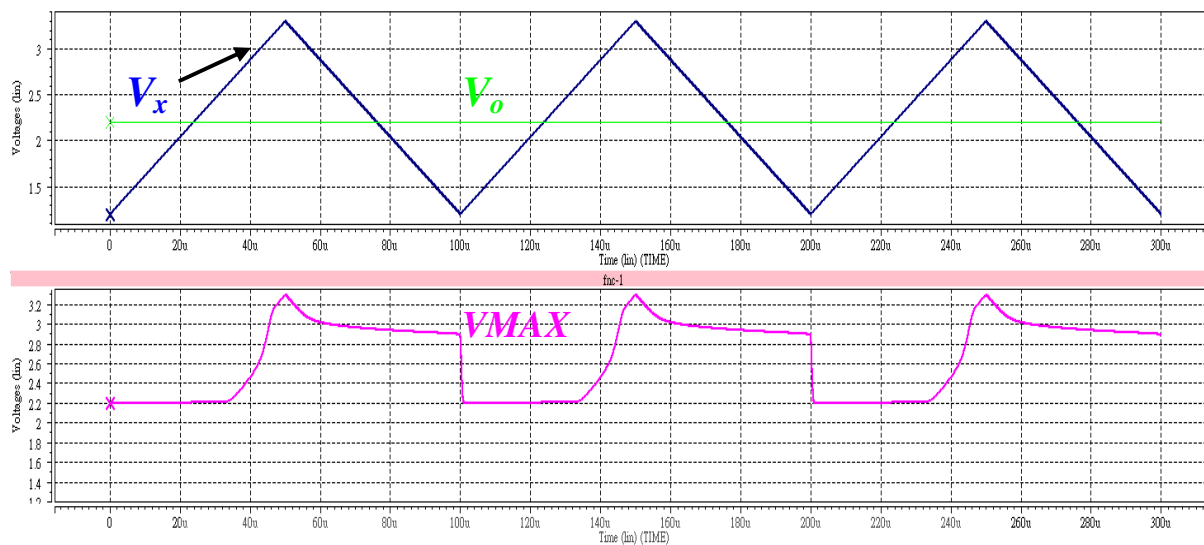


圖 2-40 FNC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

同樣地我們再度確認輸出電壓  $V_{MAX}$  是否有任何的電壓誤差，我們發現  $V_{MAX}$  輸出電壓波形和  $V_x/V_o$  相差太多，無法正確地判斷出  $V_{MAX}$  的電壓。所以此電路是無法使用再類似三角波的電路上面。

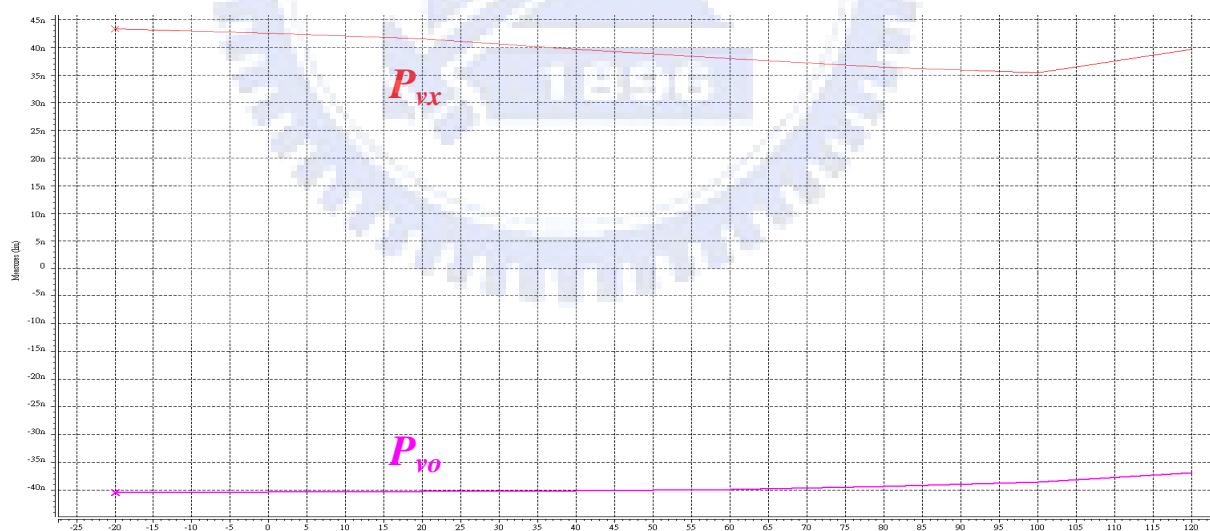


圖 2-41 FNC 電路消耗功率的模擬圖

因為此電路沒有使用任何的電流源作為電路偏壓之用，只靠  $V_x$  端與  $V_o$  端來做開關動作，再加上 MOS 元件的開關動作是靠電壓動作，所以消耗電流很小。此電路的整體功率消耗是  $P_{total} = P_{Vo} + P_{Vx} = 40n + 40n = 80 \text{ nW}$ 。

(2-24)

接著我們改變輸入的波形為方波， $V_x$ 端送入一個 $100\text{KHz}$ 的方波，其振幅為 $2.1\text{V}(1.2\text{V} \sim 3.3\text{V})$ ，並在 $V_o$ 端加上一個直流(DC)準位  $2.2\text{V}$ 。

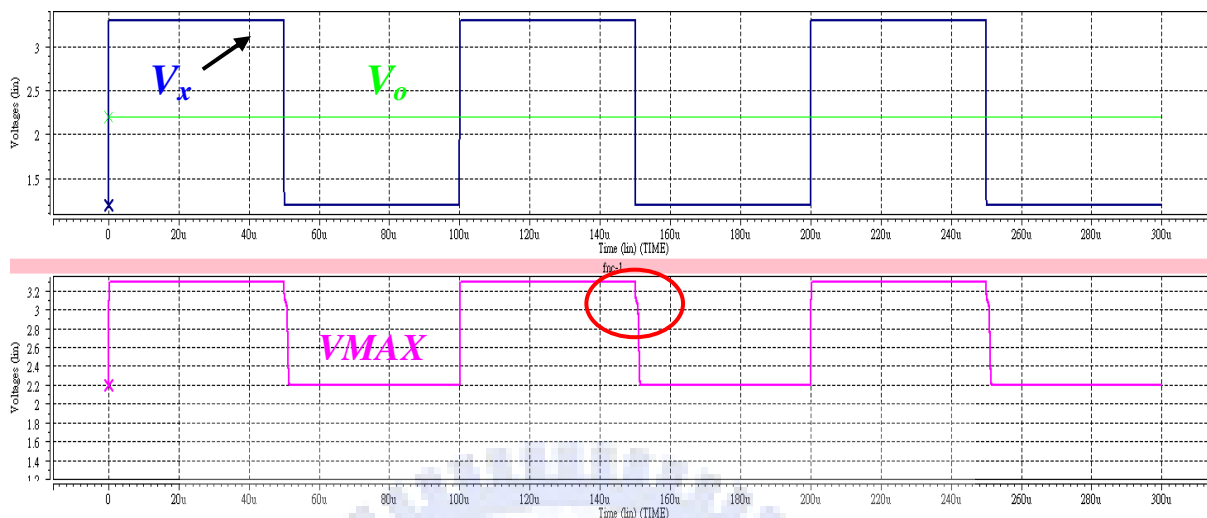


圖 2-42 FNC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

我們送入方波後再度確認輸出電壓 $V_{MAX}$ 是否有任何的電壓誤差，我們發現 $V_{MAX}$ 輸出電壓和輸入波形 $V_x$ 及 $V_o$ 很接近，沒有出現明顯的上升或是下降電壓誤差，只是 $V_{MAX}$ 波形和 $V_x/V_o$ 波形有些時間差。此電路是適合使用在方波的系統中。

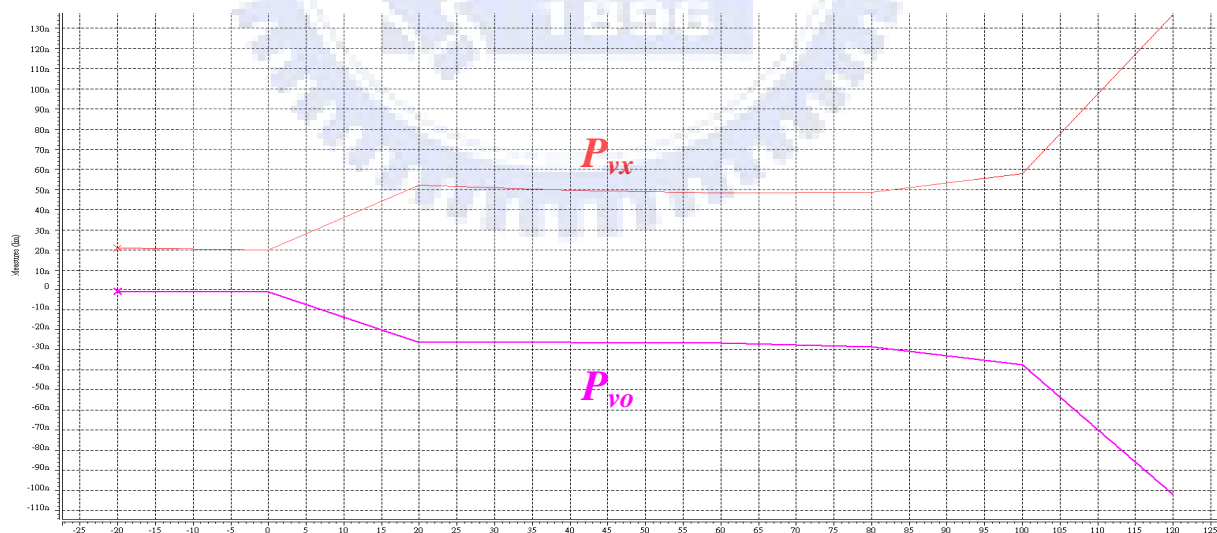


圖 2-43 FNC 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖。

同樣的電路的整體功率消耗也是非常小的  $P_{total} = P_{vo} + P_{vx} = 40\text{n} + 40\text{n} = 80\text{ nW}$  (2-25)

**BGCS)**



圖2-44 是一個由德州儀器公司所提出的電路架構[17]，此電路有四個輸入端：*StartUp*，*DownMode*， $V_x$ 及 $V_o$ ，只有一個輸出端 $V_{MAX}$ 。此電路的架構簡單，只需

要三個MOS元件做開關元件即可。不過此電路需要使用額外的控制信號來控制M1及M2的動作。接下來我們將說明此電路的工作模式及順序，首先我們先說明 *StartUp*及*DownMode*這兩根輸入端的作用，當 $V_{in} > V_o$ 時， $StartUP = L$ ，M1導通(Turn ON)， $V_{MAX}$ 會等於 $V_x$ 。由於此電路可以同時工作於降壓與昇壓(Buck/Boost)的模式，所以當此電路是工作於昇壓模式時，輸出電壓 $V_o$ 會大於輸入電壓 $V_x$ ，我們可以得到  $V_o > V_{in}$ ， $DownMode = L$ ，此時M2會導通(Turn ON)， $V_{MAX}$ 就會等於 $V_o$ 。此電路除了使用兩根控制信號來控制 $V_{MAX}$ 的電壓要切換到哪一個輸入端，同時也多了一個MOS開關元件可以來自動切換 $V_{MAX}$ 的電壓，當 $V_x$ 端的電壓低於 $V_o$ 端的電壓時，M3會導通(Turn ON)，然後 $V_{MAX}$ 會等於 $V_o$ 。

下面的表格式BGSC電路的真值表(True Table)。

| StartUp | DownMode | Vmax     |
|---------|----------|----------|
| L       | H        | $V_{in}$ |
| H       | L        | $V_o$    |

L:低電壓      H:高電壓

圖 2-46 *StartUP* 與 *Downmode* 之間的真值表

經過上述的說明及討論後，我們可以得知此電路的優缺點，優點: 1. 電路架構簡單，2. 電路元件數目少，3. 消耗功率低。反觀本電路有以下的缺點: 1. 必須使用額外的控制電路來控制*StartUp*及*DownMode*此兩個工作模式，2. 反應速度慢，需依靠其他控制電路來控制開關元件的開關(ON/OFF)動作，3. 準確度低。

我們先在 $V_x$ 端送入一個100KHz的三角波，其振幅為2.1V(1.2V ~ 3.3V)，並在 $V_o$ 端加上一個直流(DC)準位 2.2V。

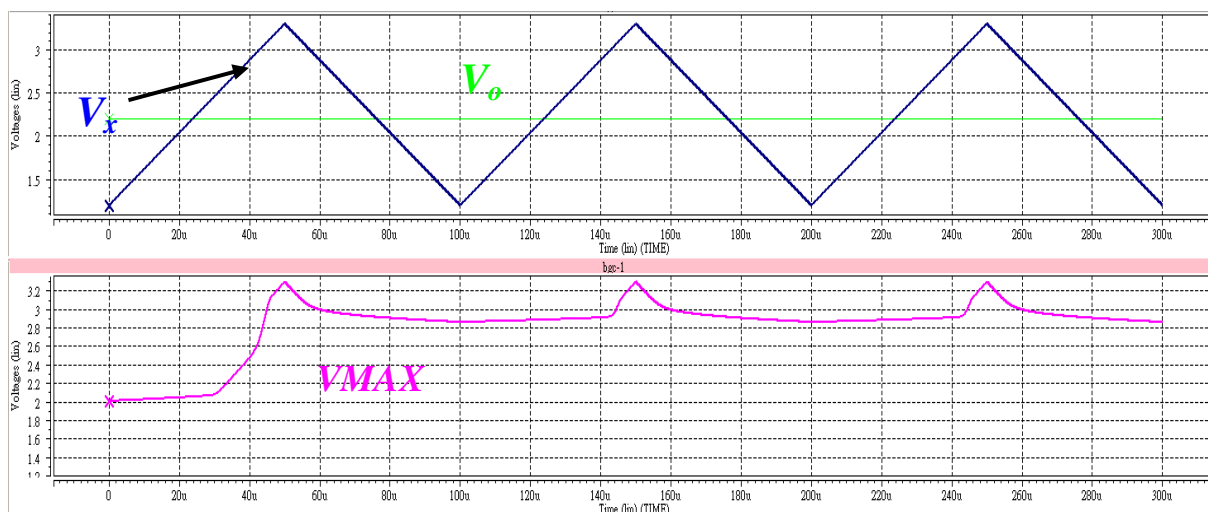


圖 2-47 BGCS 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

此電路同樣是使用MOS元件來做開關電路無使用其他的電路來輔助偵測 $V_x$ 及 $V_o$ 波形，所以當 $V_x$ 及 $V_o$ 波形變化很小時 $V_{MAX}$ 就無法隨著他們而變化。

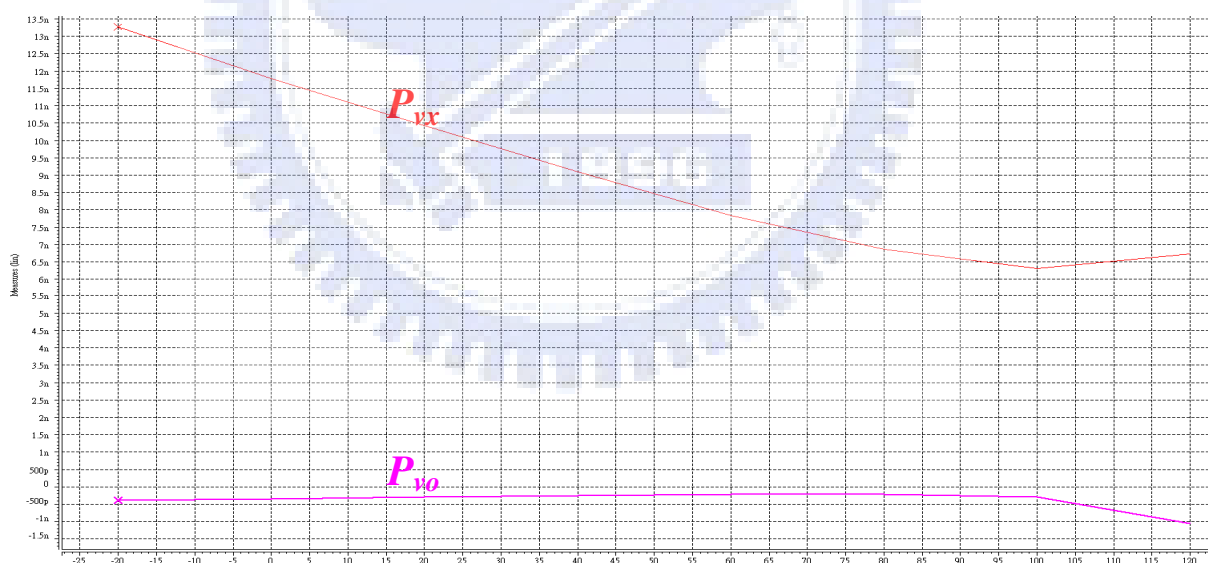


圖 2-48 BGCS 電路消耗功率的模擬圖

同樣的電路的整體功率消耗也是非常小的  $P_{total} = P_{Vo} + P_{Vx} = 1n + 16n = 17nW$ 。(2-26)

接著我們改變輸入的波形為方波， $V_x$ 端送入一個 $100KHz$ 的方波，其振幅為 $2.1V(1.2V \sim 3.3V)$ ，並在 $V_o$ 端加上一個直流(DC)準位  $2.2V$ 。

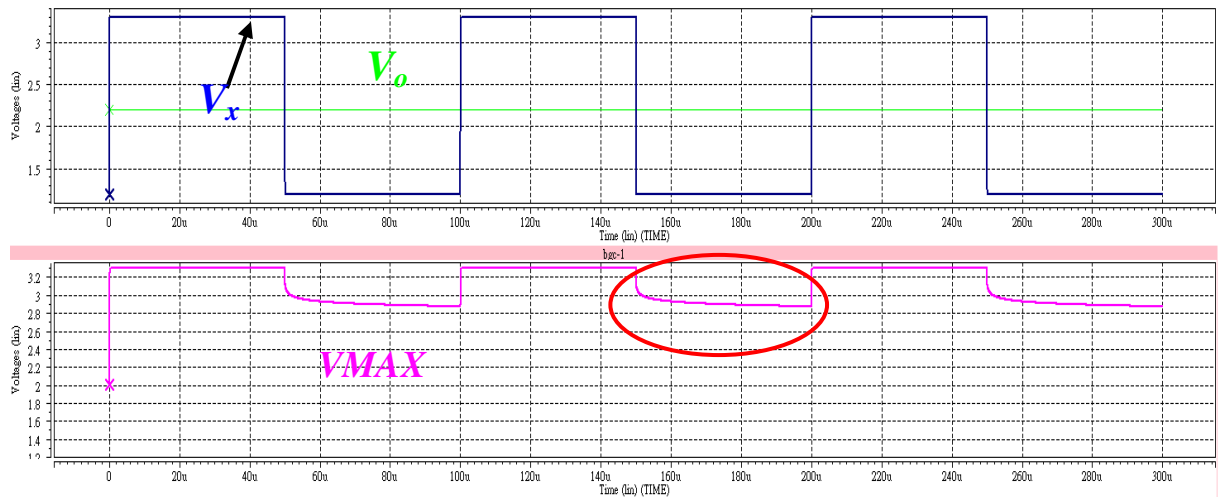


圖 2-49 BGCS 輸入波形( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

我們送入方波後再度確認輸出電壓  $V_{MAX}$  是否有任何的電壓誤差，不過因為只有一個導通路徑，所以對於下降電壓的波形無法正確的輸出，所以此電路還是必須搭配上一個控制電路來做開關動作的切換。

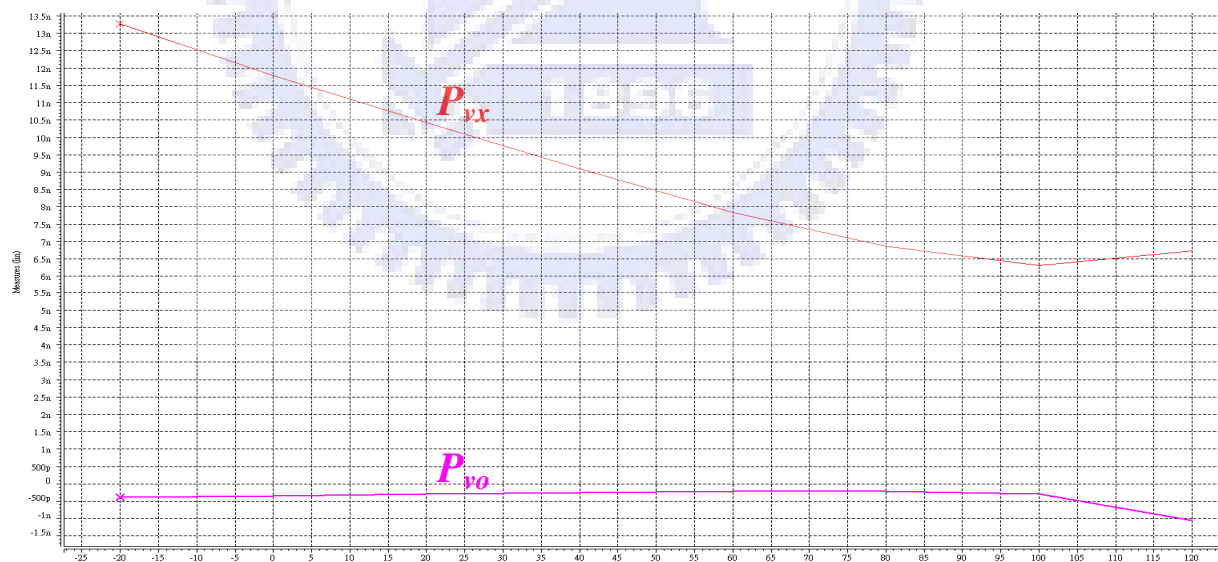


圖 2-50 BGCS 電路消耗功率的模擬圖

同樣的電路的整體功率消耗也是非常小的  $P_{total} = P_{vo} + P_{vx} = 0.1n + 12n = 12.1nW$ 。(2-27)

## 2.7.6 自動基底電壓選擇電路(Automatic Body Switch circuit ABS)

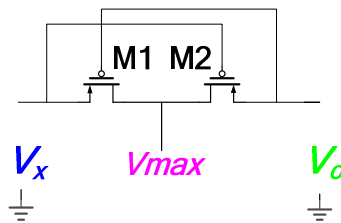


圖 2-51 ABS 電路

圖2-50為ABS電路的架構圖，此電路同樣是靠MOS元件彼此之間電壓的變化來做開關動作，也無使用任何的電路輔助偵測此兩個輸入電壓 $V_x$ 及 $V_o$ 間些微的變化。所以對於一些細微的電壓變化是無法察覺的，當然這樣的問題對於使用上會有很大的困擾。我們先在 $V_x$ 端送入一個100KHz的三角波，其振幅為2.1V(1.2V ~ 3.3V)，並在 $V_o$ 端加上一個直流(DC)準位 2.2V。

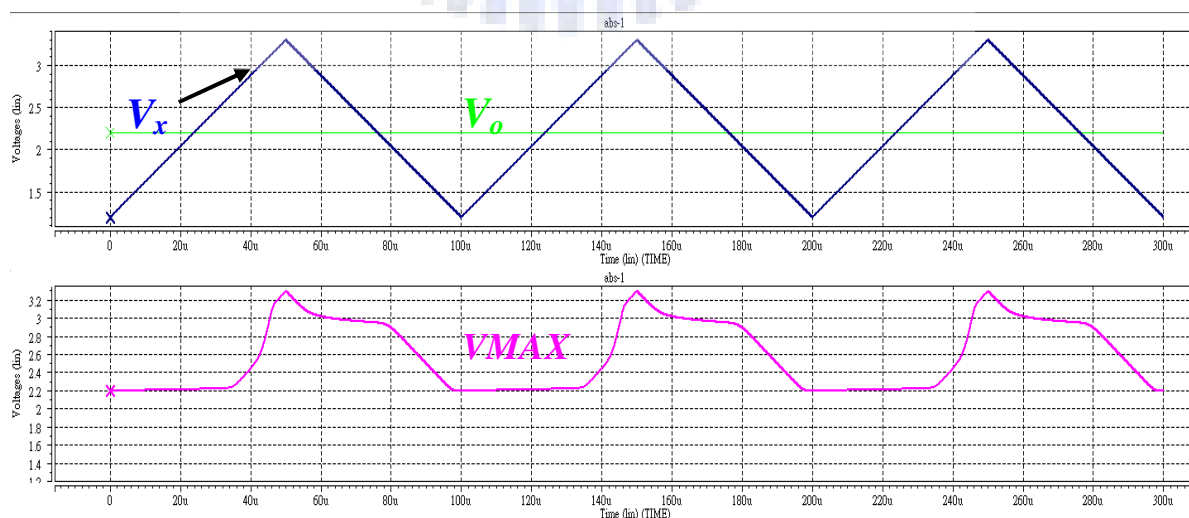


圖 2-52 ABS 電路輸入波形( $V_x/V_o$ )與輸出波形(VMAX)的關係圖

此電路同樣是使用MOS元件來做開關電路，所以當 $V_x$ 及 $V_o$ 波形變化很小時 $V_{MAX}$ 就無法隨著他們而變化。無法準確地偵測到 $V_x$ 與 $V_o$ 之間的變化。

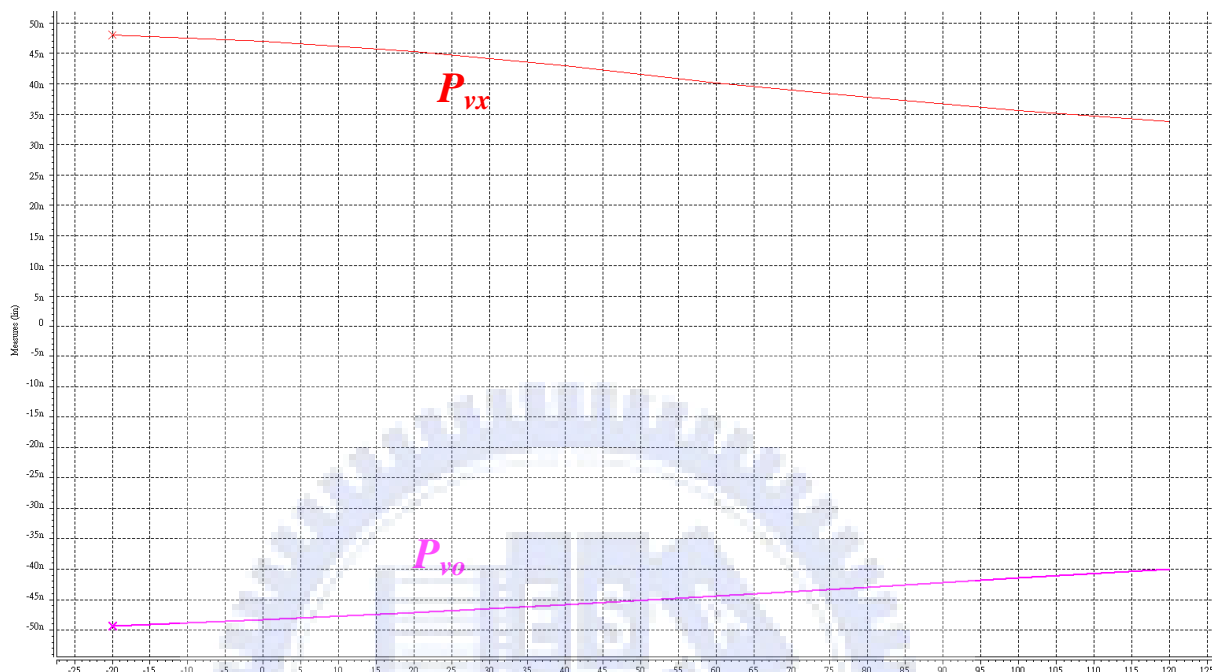


圖 2-53 ABS 電路消耗功率的模擬圖

電路的整體功率消耗也是非常小的  $P_{total} = P_{VO} + P_{VX} = 30n + 50n = 80nW$  。 (2-28)

接著我們改變輸入的波形為方波， $V_x$ 端送入一個100KHz的方波，其振幅為2.1V(1.2V ~ 3.3V)，並在 $V_o$ 端加上一個直流(DC)準位 2.2V。

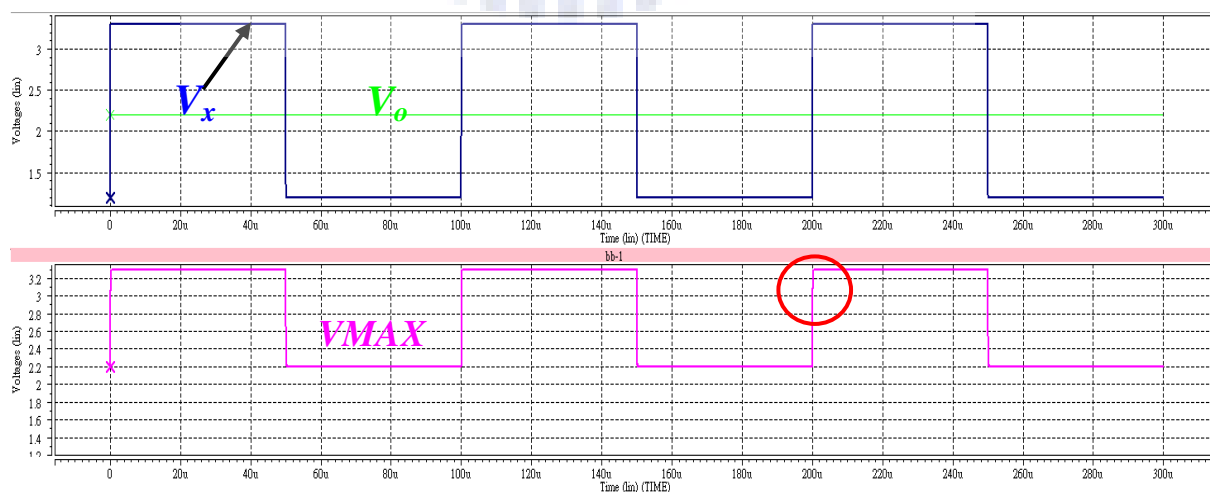


圖 2-54 ABS 輸入波形( $V_x$  /  $V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

接著我們送入方波後再度確認輸出電壓 $V_{MAX}$ 是否有任何的電壓誤差，我們發現 $V_{MAX}$ 輸出電壓和輸入波形 $V_x$ 及 $V_o$ 很接近，沒有出現明顯的上升或是下降電壓誤差，只是 $V_{MAX}$ 波形和 $V_x/V_o$ 波形有些時間差。

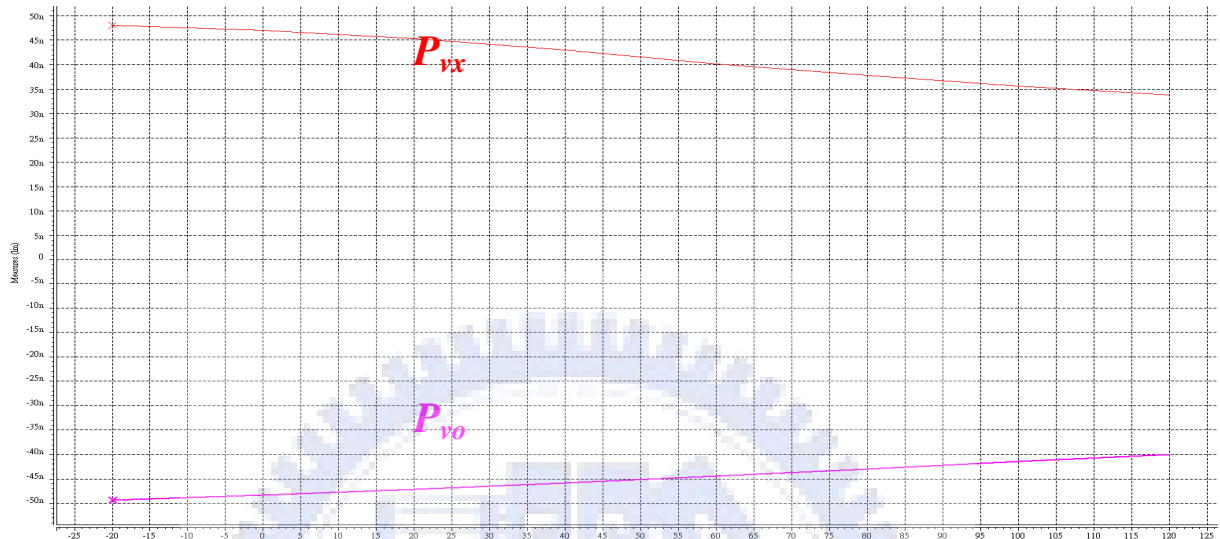


圖 2-55 ABS 電路消耗功率的模擬圖

同樣地電路的整體功率消耗也是非常小的  $P_{total} = P_{VO} + P_{VX} = 45n + 45n = 90nW$  。 (2-29)

# Chapter 3

## 單電感多輸出電路原理說明與分析 (Description and Analysis of SIMO Circuit)

### 3.1 單電感多輸出電路的功能方塊圖

在先前的章節，我們已經討論過關於單電感多輸出直流轉換電路使用 Charge control[10]的控制方式。同時經過上述的電路討論即分析後後，我們已經知道這類型的電路設計架構有存在一個嚴重的問題 互穩壓問題(*Cross regulation issue*)，此問題是發生在如果在電路架構中有兩個輸出端，一個為降壓電路(Buck convert)，另一個則為昇壓電路(Boost Convert)。如果我們在降壓電路的輸出端掛上一個重負載(Heavy Loading)汲取大電流，而在昇壓電路的輸出端掛上一個輕負載(Light loading)汲取的電流量小。這樣的話會造成因為降壓電路需求電流量大使得流過電感的電流  $I_{dc}$  變大，也讓電感上儲存過多的能量，可是當控制電路切換到昇壓電路輸出時想把多餘的電感能量透過昇壓電路的負載消耗掉。但是因為昇壓電路的消耗電流能力小於降壓電路汲取進來的電流，這樣會導致電感電流  $I_{dc}$  一直被墊高，直到因為電感因為無法承受過高的電流  $I_{dc}$  而燒毀。圖3-1為此問題的原理說明圖。

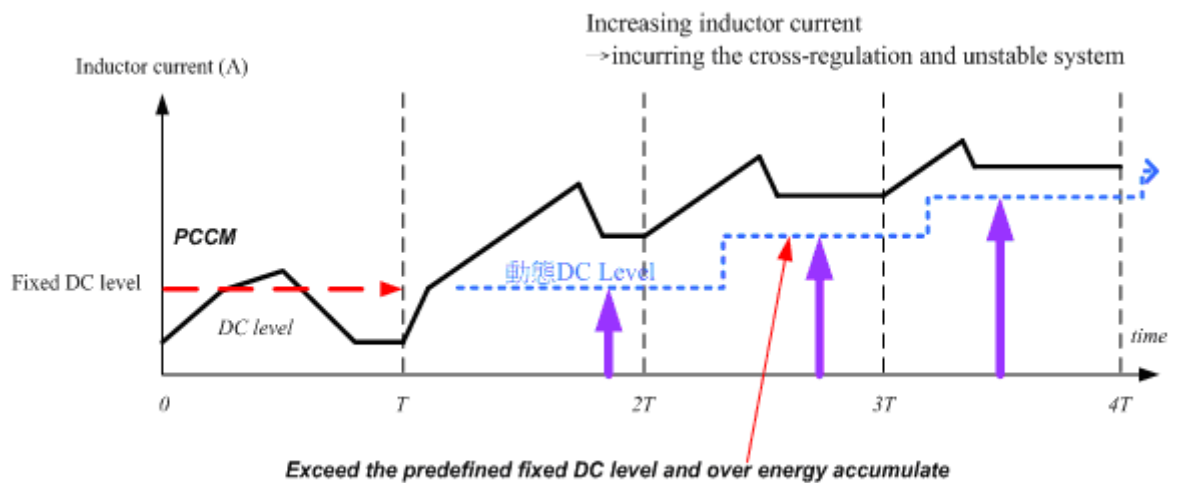


圖 3-1 Cross regulation 的動作示意圖

也因為上述的互穩壓(Cross regulation)問題會讓昇壓電路的輸出電壓準位受到干擾。更嚴重的話會使昇壓電路的輸出電壓無法正確地保持在原本的設計值以內。

基於先前討論過的問題，本論文提出以下的電路架構，藉由增加一種電路控制模式 134 電路控制模式，Current decision 電路 與 Load dependent peak current 電路來解決以上這些問題。我們同時加入自動基底電壓切換電路(Automatic substrate switching circuit)來避免因為基底電壓過低所造成漏電流及 Latch Up 問題。

傳統314模式

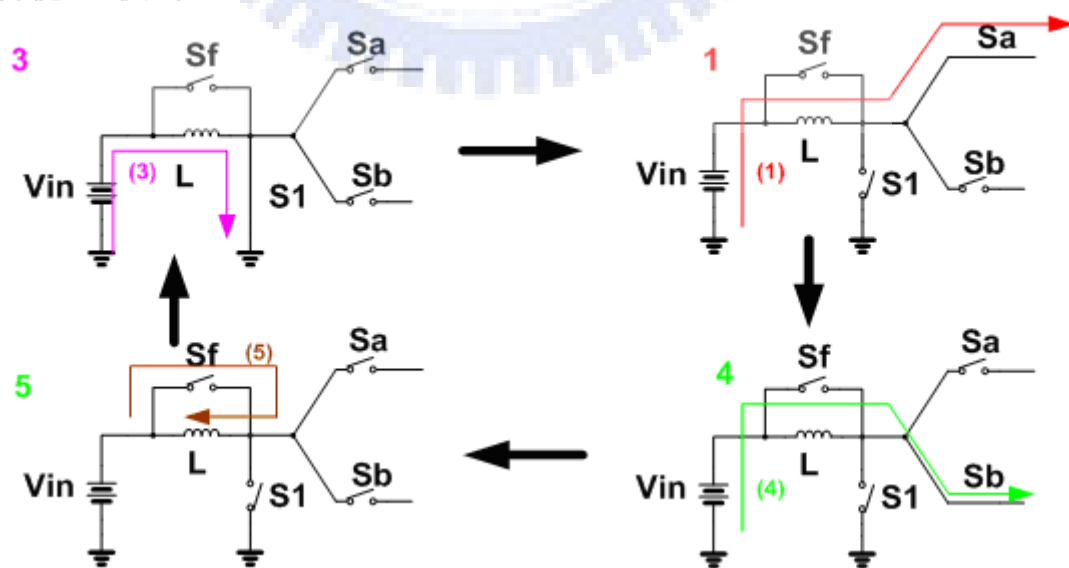


圖 3-2 314 動作模式示意圖

### 134控制模式

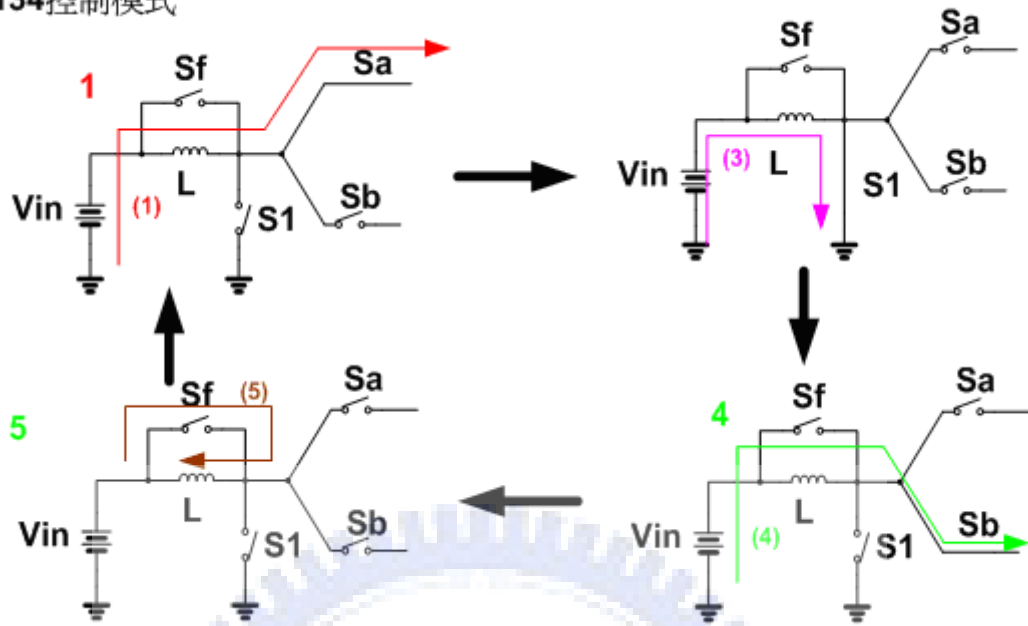


圖 3-3 新型 134 工作模式示意圖

我們同時改變了一般傳統上 314 的控制模式，而是採用我們提出來新的工作順序 134 的控制模式。而此新的工作順序為：Buck mode(S3)→NMOS(S1)→Boost mode(S4)→Freewheel mode (S2)。因為這樣的工作順序可節省對電感充電(Charge)的時間，我們可以藉著對降壓電路  $V_{oa}$  輸出的過程中順便對電感充電。如果此時昇壓電路輸出端的負載是輕負載的話，那我們可以直接將電感上儲存的能量直接給昇壓電路使用，減少掉使用 NMOS(S1)對電感儲能的動作，這樣做的話可以有效的降低  $I_{dc}$  電流的準位。

圖3-4為整個電路的功能方塊圖，圖3-5則為電路的時序圖。接下來我們說明幾個比較重要控制信號，如VCM1，VCM2及VCM3分別是CMP0比較電路，CMP1比較電路及CMP2比較電路的輸出信號，是用來控制功率MOS元件S1～S4的開關(ON/OFF)訊號。再此電路中我們有使用電壓轉換成電流( $I$  to  $V$ )的轉換電路，用此電路來偵測目前流過電感上的電流( $I_{dc}$ )。同時也會依據降壓電路和昇壓電路之間負載電流的大小來決定是否讓電路進入磁滯模式(Hysteretic mode)由原本的動態 $I_{dc}$ 控制模式(Dynamic  $I_{dc}$  control mode)。一但電路進入磁滯模式後，會調整降壓電路與昇壓電路兩者動作的時間，讓原本過多的 $I_{dc}$ 電流被消耗掉，以避免電路進入如圖34所說的問題，造成電路上元件的

損壞或是燒燬。我們同時加入了自動基底電壓切換電路(Automatic Substrate voltage switch circuit ASVSC)，用來解決因為基底電壓(P-substrate)不夠高造成的漏電流及防止 Latch Up問題發生避免電路的內部元件被損害，此電路具有以下的優點: 使用元件少，電路簡單，反應速度快，準確度高及消耗功率低等優點。

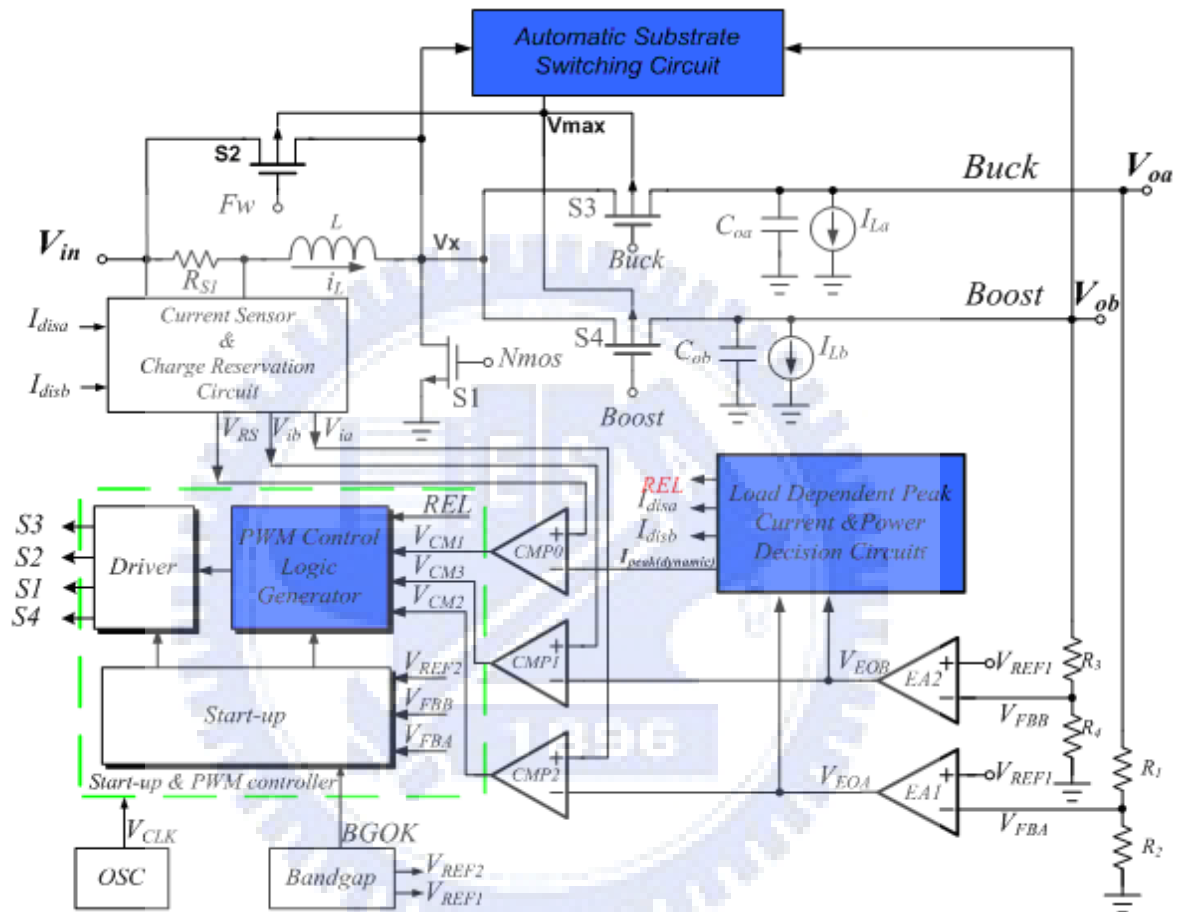


圖 3-4 使用 134 模式的 SIDO 轉換電路功能方塊圖

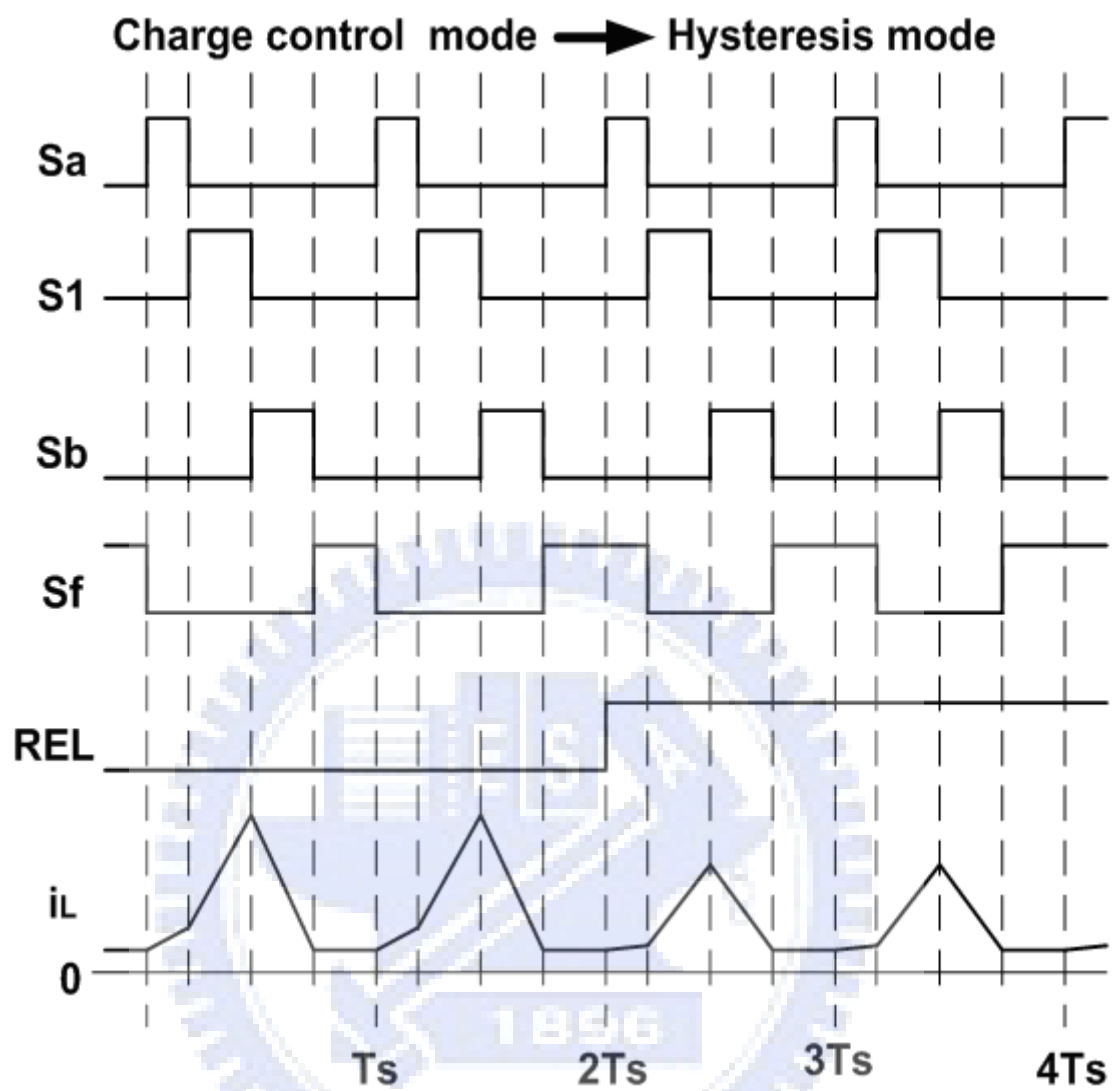


圖 3-5 使用 134 模式的 SIDO 轉換電路時序圖

## 3.2 自動基底電壓切換電路 Automatic Substrate Voltage Switch Circuit(ASVSC)

爲了避免漏電流及潛在性 latch-up 問題，本論文提出一個新的電路設計”自動基底電壓切換電路”(Automatic substrate voltage switch circuit ASVSC)，此電路適合使用在 SIMO 轉換電路。此電路能快速及準確地將基底電壓切換到電路中最高的電壓，以防止因爲 P-substrate 基底沒有接到電路中最高電壓而導致的漏電流(Leakage)。圖 33 是我們提出的新電路功能方塊圖。我們在 SIDO 電路中多增加了一個電路：自動基底電壓切換電路(Automatic substrate switching circuit)。這個新型的電路可以比較出在  $V_o$  ( $V_{ob} > V_{oa} > V_{in}$ ) 和  $V_x$  之間哪個電壓是最高電壓。並且自動地將此最高電壓當作是 N-Well 裡面的基底電壓  $V_{sub}$ 。用來避免產生漏電流及 Latch Up 問題。在 SIDO 電路設計裡面功率開關(S2, S3 and S4)都是採用 P-MOS 設計，所以必須將這些元件的基底電壓接到最高電位以避免產生上述的問題。

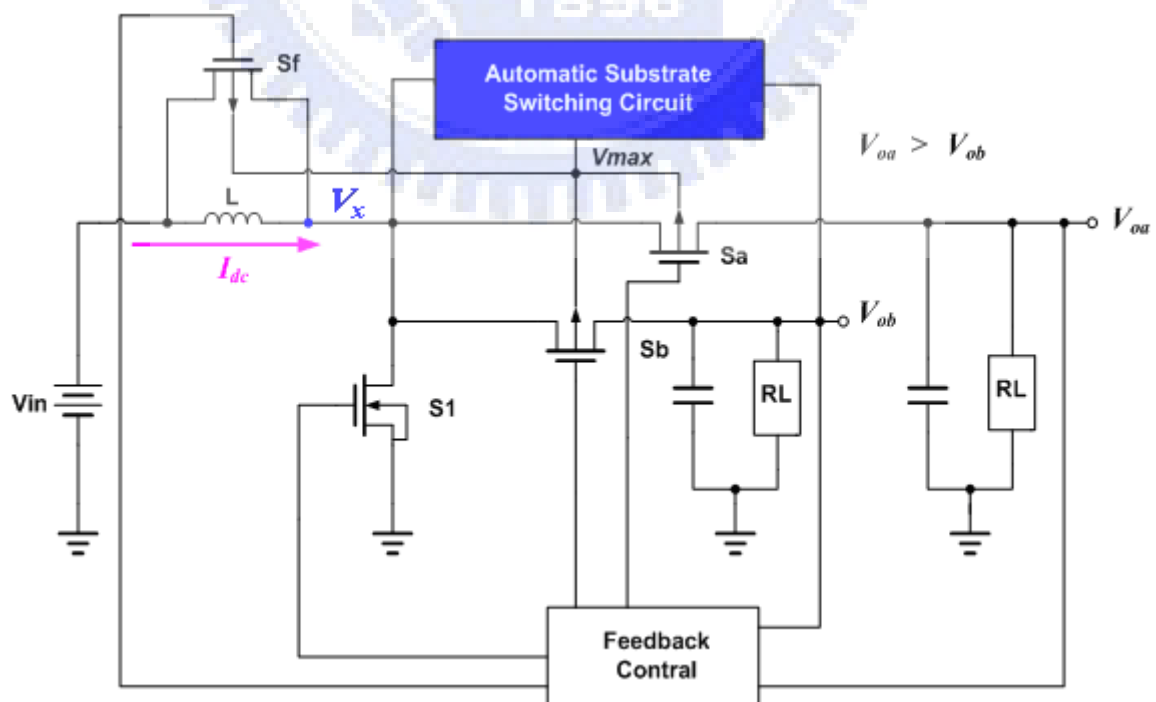


圖 3-6 基底電壓切換電路的方塊示意圖

圖3-7為電感電流 $I_L$ 及電感上 $V_x$ 端的波形圖，由於我們目前電路的工作模式是採用PCCM工作模式的SIDO電路設計搭配上Charge 控制方法，而且S1 ~ S4的動作順序是採用134的控制方式: Buck mode(S3)→NMOS(S1)→Boost mode(S4)→Freewheel mode (S2)。而不是採用一般的開關順序314。所以我們會得到下列的波形。

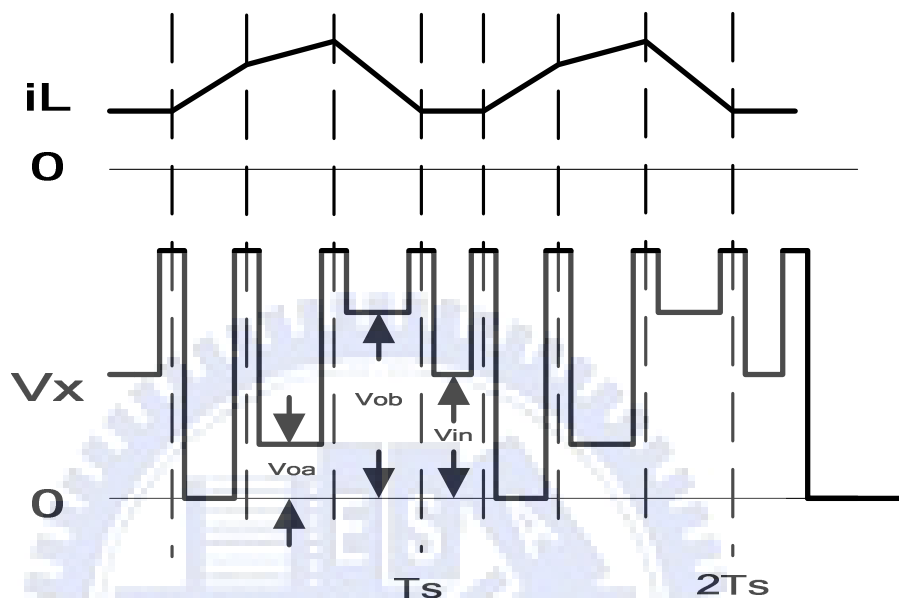


圖 3-7 SIDO 轉換電路在 134 工作模式下  $V_x$  端的波形圖

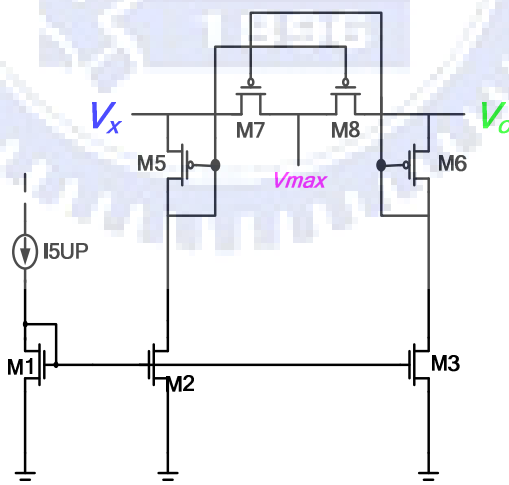


圖 3-8 ASVSC 的電路圖

圖3-8為本論文提出的新型的自動基底電壓切換電路(Automatic Substrate Voltage Switch Circuit ASVSC)，此電路是由7個MOS元件所組成的，電路架構簡單。我們可將此電路分成二個部份，1. 偏壓電路(Biasing Circuit)，2. 比較暨輸出驅動電路。

我們首先說明一下本電路的動作順序， 首先會由偏壓電路產生兩路的定電流流過M2及M3， 然後M4/M5會根據兩個輸入端 $V_x$ 及 $V_o$ 的大小來決定M7及M8中誰導通， 讓基底電壓( $V_{MAX}$ )等於電壓高的輸入端。

經過我們分析及比較之後， 我們知道本電路具有以下優點， 1. 電路元件數目少， 2. 電路架構簡單， 3. 反應快速， 4. 準確度高， 5. 電路消耗功率低。

接下來， 我們將輸入一個方波和三角波到此ASVSC電路， 做輸出波形反應時間及準確度的比較， 同時我們也做了整體電路消耗功率的比較， 測試溫度為  $-40$ 度到 $120$ 度， 每五度為一個間隔。 首先我們先在 $V_x$ 端送入一個 $100KHz$ 的三角波， 其振幅為 $2.1V(1.2V \sim 3.3V)$ ， 並在 $V_o$ 端加上一個直流(DC)準位  $2.2V$ 。 圖3-9 為輸入波形( $V_x / V_o$ )與輸出波形( $V_{MAX}$ )的關係圖。

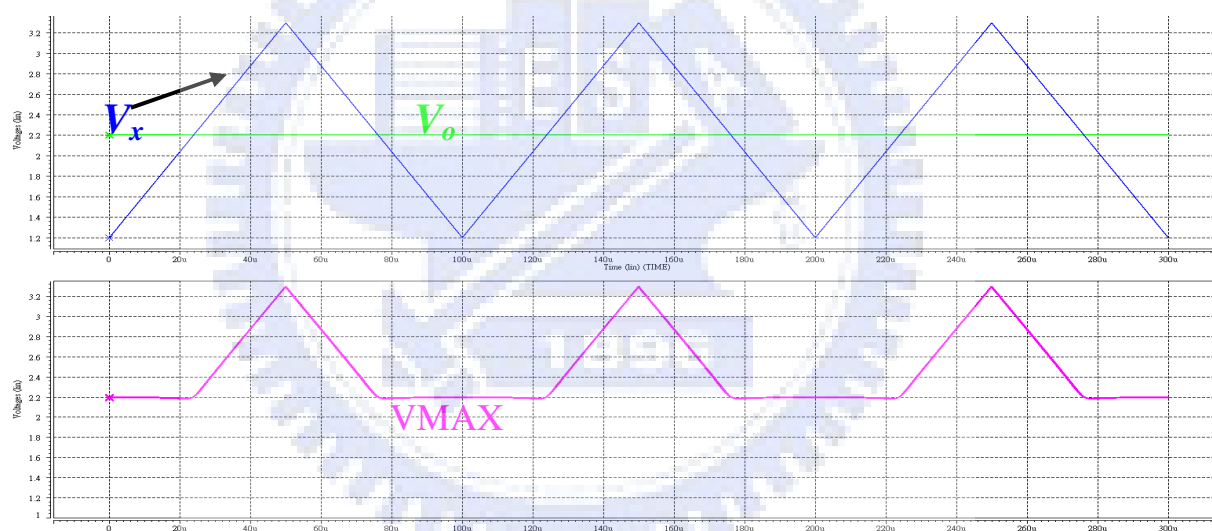


圖 3-9 ASVSC 輸入波形( $V_x / V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

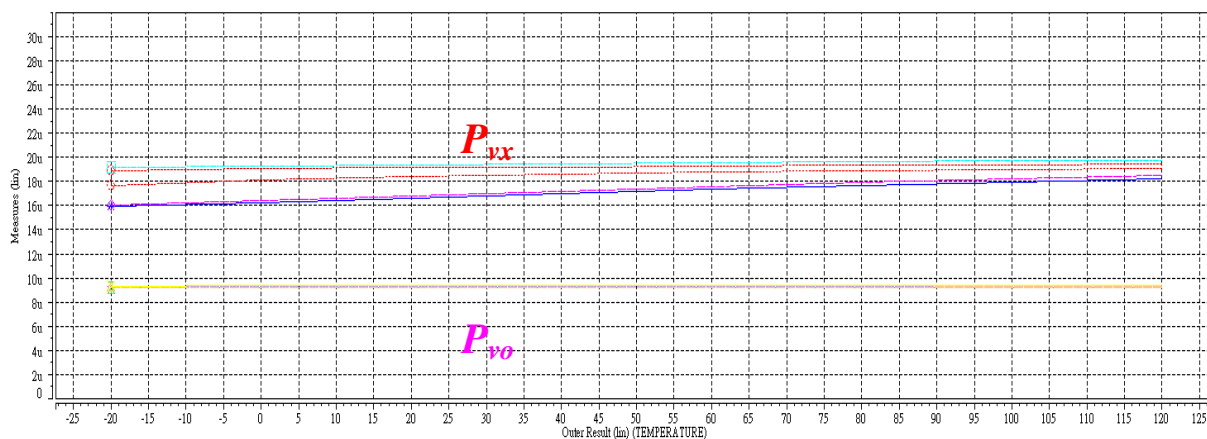


圖3-10 ASVSC電路消耗功率的模擬圖

接著我們改變輸入的波形為方波， $V_x$ 端送入一個 $100\text{KHz}$ 的方波，其振幅為 $2.1\text{V}(1.2\text{V} \sim 3.3\text{V})$ ，並在 $V_o$ 端加上一個直流(DC)準位  $2.2\text{V}$ 。

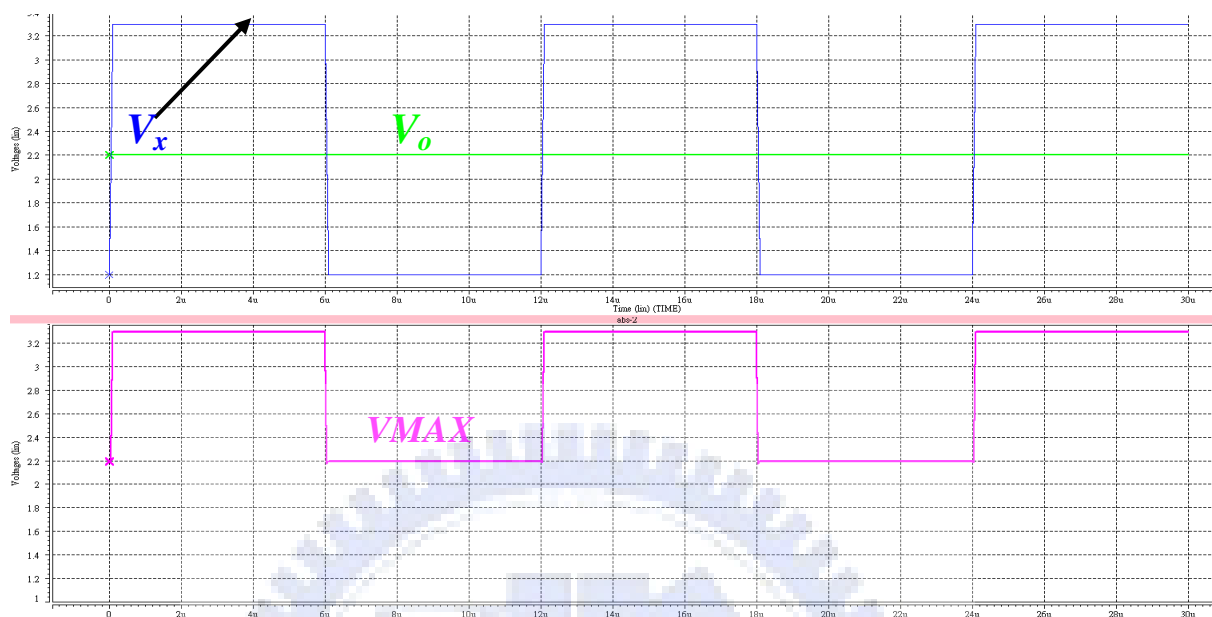


圖3-11 ASVSC輸入波形( $V_x / V_o$ )與輸出波形( $V_{MAX}$ )的關係圖

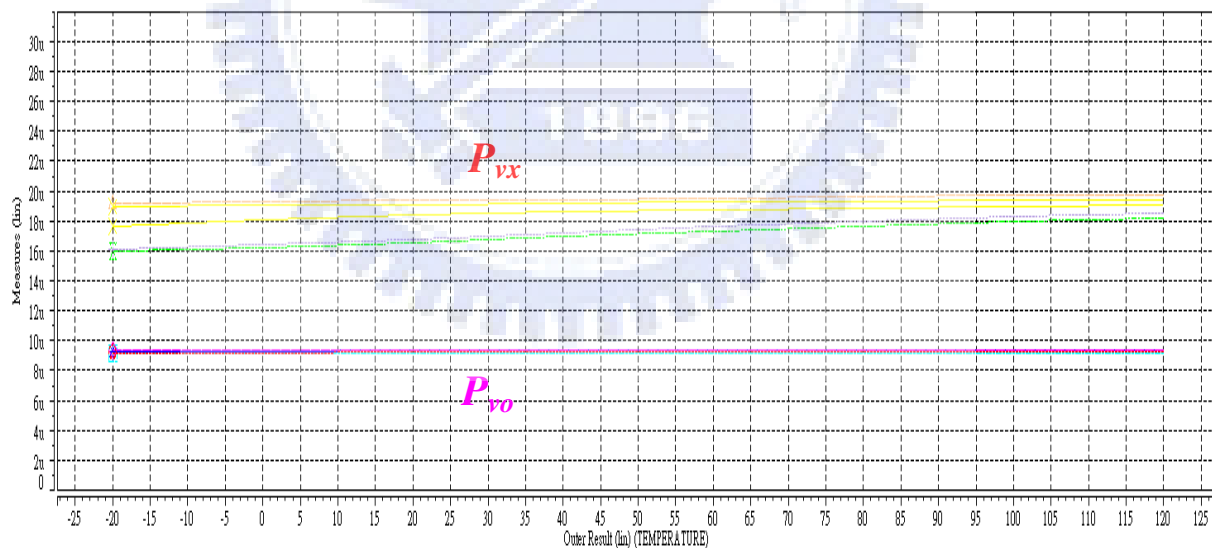


圖3-12 ASVSC電路消耗功率的模擬圖

經由上面的模擬之後我們可以得到方波及三角波的消耗功率分別如下

$$1. \text{ 三角波: } P_{total} = P_{VO} + P_{VX} = 9\mu + 20\mu = 29\mu W \quad (3-1)$$

$$2. \text{ 方波: } P_{total} = P_{VO} + P_{VX} = 10\mu + 19\mu = 29\mu W \quad (3-2)$$

|                                                   | 三角波  |             |       |           | 方波   |        |        |      |
|---------------------------------------------------|------|-------------|-------|-----------|------|--------|--------|------|
| 型號                                                | 元件數目 | Drop電壓      | 消耗功率  | 輸出波形      | 元件數目 | Drop電壓 | 消耗功率   | 輸出波形 |
| Automatic substrate voltage switch circuit(ASVSC) | 7    | [1]<br>20mV | 25uW  | [2]<br>OK | 7    | 20mV   | 25uW   | OK   |
| Automatic Substrate switching circuit(ASSC)       | 26   | 200mV       | 100uW | OK        | 26   | 260mV  | 96uW   | OK   |
| ABS(Automatically Body switch)                    | 17   | 80mV        | 31uW  | OK        | 17   | 150mV  | 32uW   | OK   |
| Bulk-bias circuit(BBC)                            | 16   | 400mV       | 70uW  | OK        | 16   | 650mV  | 50uW   | OK   |
| Body Switch circuit(ABS)                          | 2    | 800mV       | 80nW  | Fail [2]  | 2    | 10mV   | 90nW   | OK   |
| Floating N-Well circuit(FNC)                      | 4    | 800mV       | 80nW  | Fail      | 4    | 10mV   | 80nW   | OK   |
| Back-Gate control switch(BBCS)                    | 3    | 800mV       | 17nW  | Fail      | 3    | 800mV  | 12.1nW | OK   |

表3-1 各式基底切換電路的比較表

Green : 好      Yello : 中等      Red : 差

[1]Drop 電壓 : 輸出電壓  $V_{MAX}$  與輸入電壓  $V_X/V_O$  之間的差異值

[2]輸出波形 : 輸出波形  $V_{MAX}$  是與和輸入波形  $V_X/V_X$  相同

Fail : 表示輸出波形不正確

OK : 表示輸出波形正確

由表 3-1，我們知道 ASVSC 電路不論是工作於三角波或是方波，都有很好的效能，準確度高，反應快，輸出波形正確及消耗功率低等優點。

### 3.3 Load Dependent Peak Current

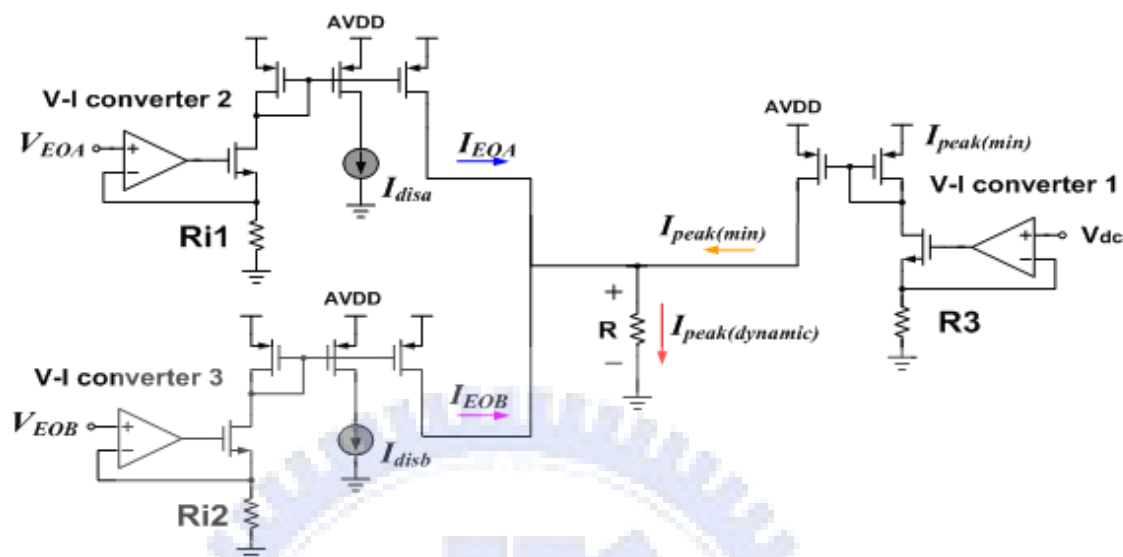


圖3-13 Load Dependent Peak Current的電路架構圖

圖 3.13 為 Load-dependent peak current 電路，此電路會產生一個動態的電流  $I_{peak}$ 。此動態電流是由  $I_{EOA}$ 、 $I_{EOB}$  及  $I_{peak(min)}$  所共同組成的。 $I_{EOA}$  電流是由  $V_{EOA}$  轉換得到， $V_{EOA}$  則是輸出端  $V_{oa}$  的回授電壓，我們可以根據  $V_{EOA}$  回授電壓的偏差值得知目前輸出端負載的大小，同理  $I_{EOB}$  是由輸出端  $V_{ob}$  的回授電壓所轉換得到的。

此兩個電流會隨著輸出端負載大小而改變。而  $I_{peak}$  是由  $V_{dc}$  轉換而來的，而  $V_{dc}$  是一個固定的直流電壓值，所以 V-I Convert 1 轉換出來的電流  $I_{peak}$  是固定。所以我們只要偵測動態  $I_{peak}$  的大小就可以得知負載的變化，同時根據負載的大小來決定電路的動作模式。

經由這樣的方式我們可以透過改變電路工作模式避免使電感電流  $I_L$  過高，而產生 *Cross regulation* 或是造成電感損壞。

### 3.4 Power Decision Circuit

圖 3-14 是 Power decision 控制電路的方塊圖，此電路由一個史密斯觸發電路(smith trigger)，兩個電容  $C_{int}$  及  $C_{hold}$ ，再加上一些開關元件所組成的電路。我們使用此電路來控制電路的控制模式是否進入磁滯模式(Hysteresis mode)或是在 PWM 模式，也就是 Normal mode。

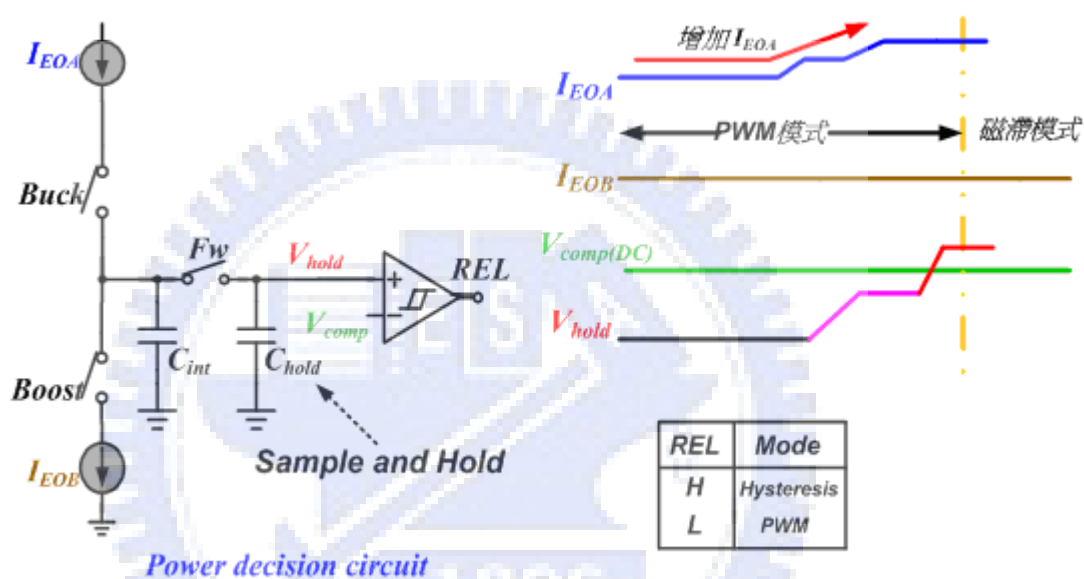


圖 3-14 Power decision 電路架構圖

我們使用  $I_{EOA}$  電流對  $C_{int}$  電容充電， $I_{EOA}$  也是由 Buck 電壓輸出端  $V_{oa}$  所轉換得到的，而我們同時也使用  $I_{EOB}$  電流來讓  $C_{int}$  放電，而  $I_{EOB}$  也是由 Boost 電壓輸出端  $V_{ob}$  所轉換而來的。如果  $I_{EOA}$  電流及  $I_{EOB}$  電流是呈現固定比值的話，在  $C_{int}$  上的電壓也會呈現固定的電壓值，所以電路會持續工作在 PWM 模式中。

但是假設  $V_{oa}$  輸出端的負載突然改變了，而且需求的輸出電流比 Boost 端  $V_{ob}$  端所需要的電流還要大很多的話，我們看到電容  $C_{int}$  上面的電壓會逐步的往上墊高，直到當  $C_{int}$  上的電壓高於  $V_{comp}$  電壓的話，電路即會進入磁滯模式，用以控制  $V_{oa}$  端的負載持續的拉大電流。等到電容  $C_{int}$  上的電壓比  $C_{comp}$  的電壓還低的話，電路即會恢復成原本的工作模式 PWM mode。

經由上述的討論之後， 我們可以推導出下列的公式:

$$V_{hold} = \frac{(I_{EOA} \times T_{Buck} - I_{EOB} \times T_{Boost})}{C_{hold}} \quad (3-3)$$



### 3.5 Ramp 及 Clock 產生電路

Ramp 及 clock 產生電路是用來產生一個固定頻率(Frequency)的電路提供給PWM模式下使用的。其功能方塊圖如圖3-15。圖3-16則是為輸出的波形圖。此電路是包含了二個比較器電路CMP1及CMP2，S-R門電路(S-R latch)及脈波寬度控制電路(Clock Pulse Width Control)。此電路使用兩組電流  $I_1$ 和 $I_2$ 分別來控制對電容的充電及放電時間。  $I_1$ 及 $I_2$ 的大小決定 $V_{ramp}$ 的斜率(Slop)，進而控制Clock的頻率。

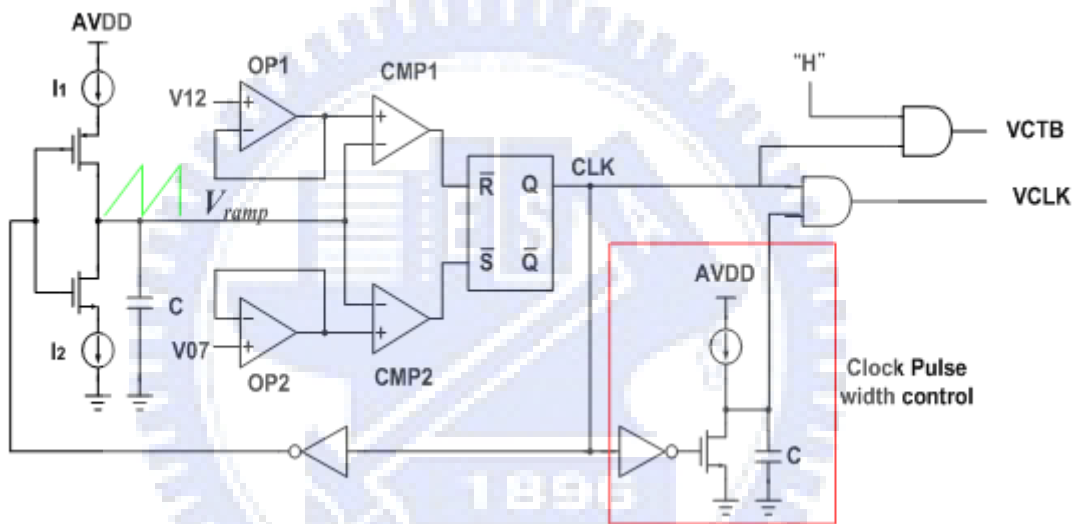


圖3-15 Ramp and clock generator 電路圖

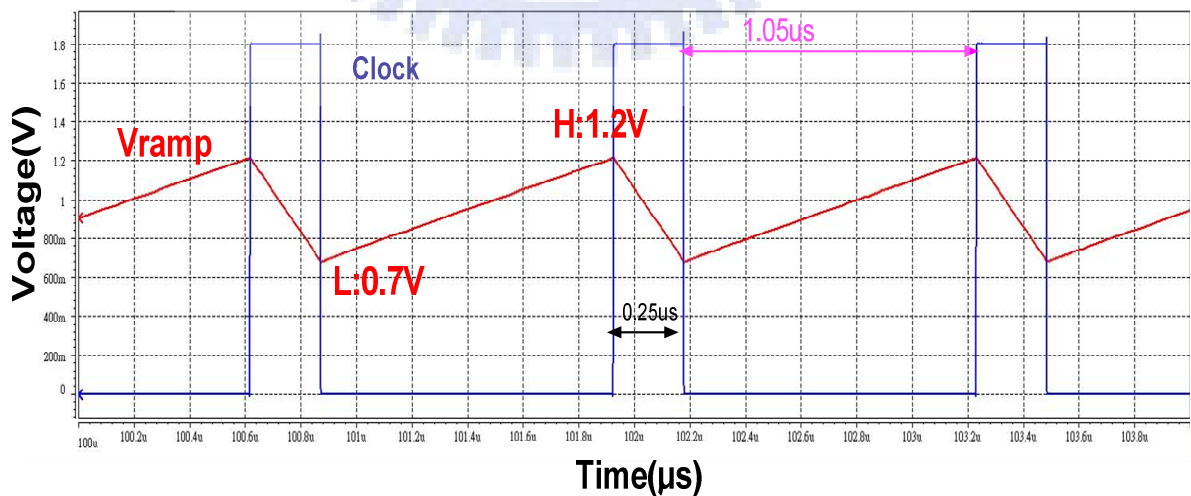


圖3-16 Ramp and clock generator電路的輸出波形圖

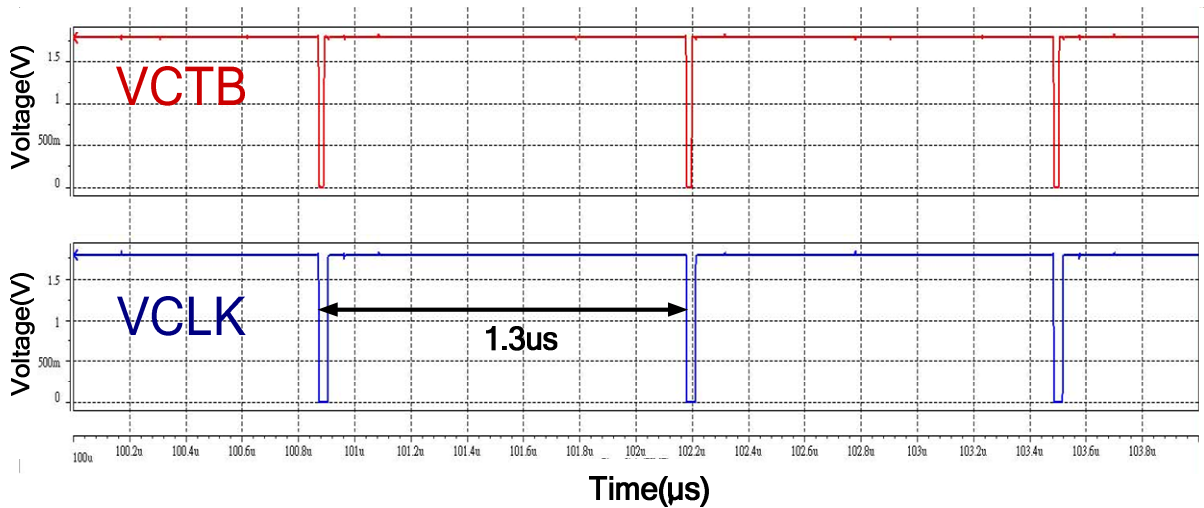


圖3-17 VCTB及VCLK的輸出波形圖

V12及V07是用來控制 $V_{ramp}$ 波形的電壓準位。電容 $C$ 會被充電等高過V12後開始放電，在 $V_{ramp}$ 電壓低於V07時會再度被充電，如只週而復始的產生 $Ramp$ 波形。接著再將 $V_{ramp}$ 的波形送到CMP1及CMP2。CMP1及CMP2會依據 $V_{ramp}$ 電壓的高低送出0或1信號到S-R門電路。S-R門電路會根據輸入端S及R的狀態，決定輸出端Q是要輸出”H”或是”L”，然後我們就可以得到一個固定頻率的 $Clock$ 。我們可以依據下面推導出來的公式算出脈波的頻率：

$$C_1 \times (V12 - V07) = I_1 \times t_{charge} + I_2 \times t_{discharge} \quad (3-4)$$

一般來說我們會讓充電時間會遠大於放電時間，所以我們可以改寫成為下面的式子

$$I_1 \times t_{charge} \gg I_2 \times t_{discharge}$$

$$f_s \cong \frac{I_1}{C \times (V12 - V07)} \quad (3-5)$$

接著我們會再用Clock Pulse width control電路來控制VCLK信號和VCTB信號之間的時間差。其實此電路是可以用邏輯閘來做延遲(Delay)，不過如果要延遲很久的話必須使用很多邏輯閘來組成，不符合成本效益。

## 3.6 Bandgap Voltage Reference

Bandgap 電壓參考電路對於直流-直流轉換電路來說是一個很重要的電路，因為此電路產生出來的電壓是供給整個晶片使用，如果Bandgap電路產生的電壓有很大的誤差的話，會讓晶片的輸出電壓或是準位都產生偏差。所以我們希望Bandgap電路產生的參考電壓是固定的，不會受到輸入電源電壓，溫度或是製程的漂移產生輸出的參考電壓會有偏差，所以當我們設計此電路時就必須考量這些因素。其中以BJT元件中基-射(Base-Emitter)電壓溫度係數是負溫度係數(Negative)，而熱電壓溫度係數(Thermal voltage)是正溫度係數(Positive)。

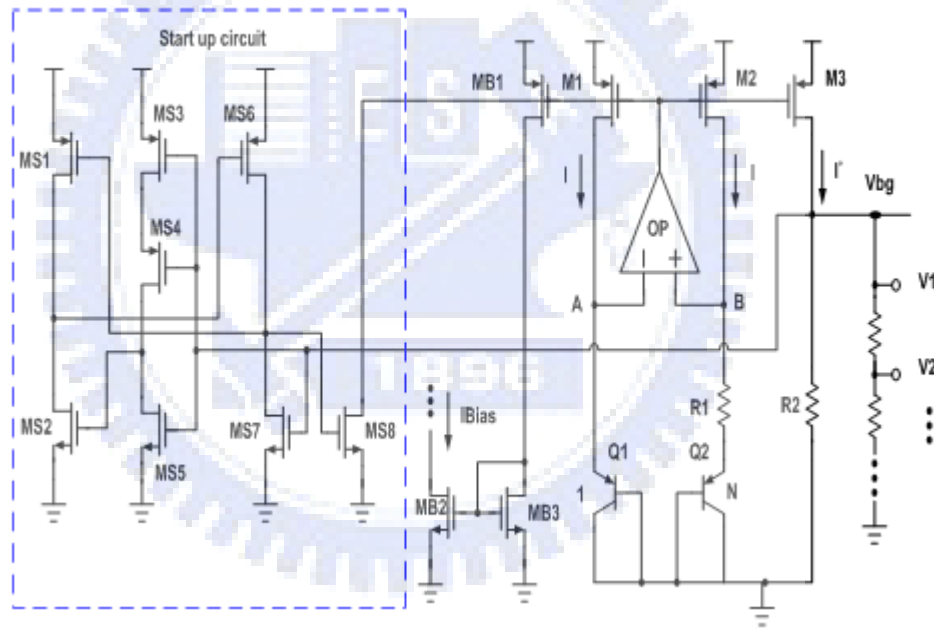


圖3-18 Bandgap電路的架構圖

圖3-18是一個Bandgap電壓參考電路的電路圖 [18]。此電路包含的一個啟動電路 (StartUp circuit)，OP Amp放大電路及Bandgap產生電路。此電路的回授電壓 $V_a$ 及 $V_b$ 被設定成相等的。流過MOS元件M1及M2的電流  $I$  在所有的溫度範圍內都是相同大小的。不會因為溫度不同而有變化，我們可以把電流  $I$  寫成下面的式子。

$$I = \frac{V_{EB1} - V_{EB2}}{R_1} = \frac{V_T \times \ln N}{R_1} \quad (3-6)$$

$V_T$ : 溫度係數，  $N$ : BJT電晶體面積的比值。

$I'$  是M3 mirror M2而來電流， 所以我們可以得到  $I' = KI$ ，  $K$  是M3及M2的面積比值

$$I' = K \times \frac{V_T \times \ln N}{R_1} \quad (3-7)$$

$V_{BG} = I' \times R_2 + V_{BE3}$ ， 然後我們可以得到下式

$$V_{BG} = V_{EB3} + K \times \frac{R_2}{R_1} \times V_T \times \ln N \quad (3-8)$$

由上式的公式我們可以得知， 只要我們決定  $N$  值及  $K$  值， 即可得到一個  $V_{BG}$  參考電壓是不受到輸入電壓， 溫度及製程參數影響。

圖 38 為 Bandgap 參考電路加上溫度變化及製程漂移係數所得到的輸出電壓  $V_{bg}$  模擬圖。

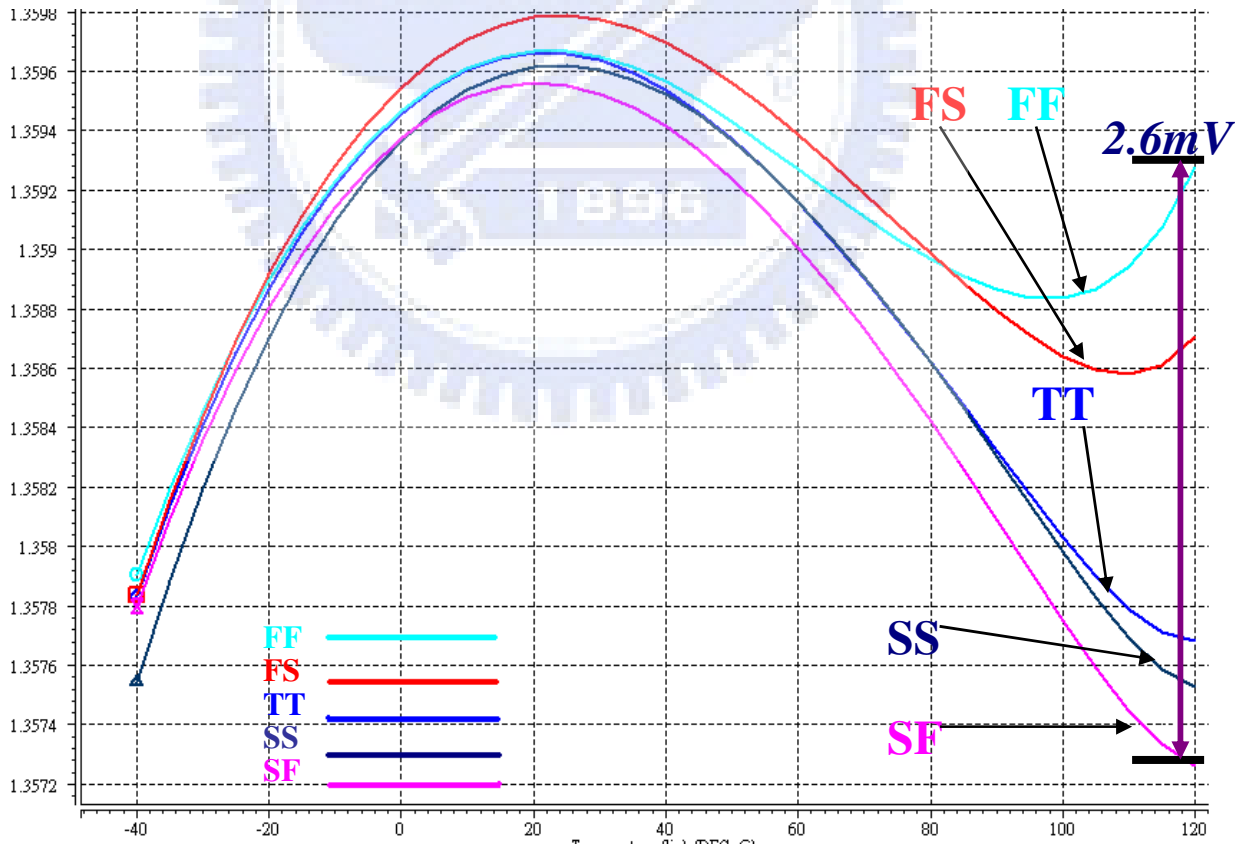


圖 3-19 Bandgap 電路輸出端電壓  $V_{bg}$  的模擬圖

參考電壓  $V_{BG} = 1.359V$ ，而參考電壓的偏差直是  $2.6mV$ 。同時我們也用5個Corner 參數，溫度  $-40$ 度  $\sim 120$ 度來跑模擬。根據上面的數據，我們可以算出TC的值。

$$TC = \frac{\frac{\Delta V_{BG}}{V_{BG}}}{\Delta T} \times 10^6 = \frac{\frac{2.6mV}{1.359V}}{160} \times 10^6 = 11.96 ppm/^{\circ}C \quad (3-9)$$



### 3.7 錯誤放大器(Error Amplifier)

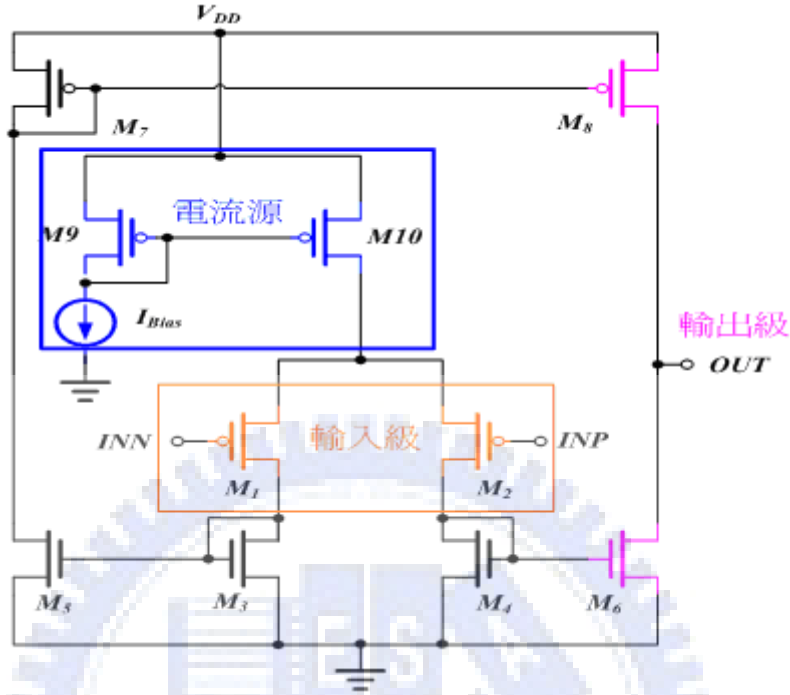


圖 3-20 錯誤放大器(EA)電路圖

圖 3-20 為錯誤放大器(Error amplifier EA)的架構圖，此電路是由下列幾個子電路組合而成：差動對輸入端 M1 及 M2(differential pair input)，電流鏡負載 M3 及 M4(current mirror load)。M9 及 M10 為偏壓電路(Biasing circuit) 及輸出級電路 M8/M7。經過推導後可以得到此電路的電壓增益公式如下

$$A_{v(DC)} = g_{m2} \times (r_{o6} // r_{o8}) \quad (3-10)$$

$g_{m2}$  : M2的is transconductanceand ,  $r_{o6}$ : M6的輸出內阻值，  $r_{o8}$ : M8的輸出內阻值

$g_{m2}$  ,  $r_{o6}$  及  $r_{o8}$  分別可以在轉換成下列的式子

$$g_{m2} = \sqrt{2 \times \mu_p \times C_{ox} \times \left(\frac{W_{M2}}{L_{M2}}\right) \times I_{D,M2}} \quad (3-11)$$

$$(r_{o6} // r_{o8}) = \left(\frac{1}{\lambda \times I_{D,M6}} // \frac{1}{\lambda \times I_{D,M8}}\right) \quad (3-12)$$

$\mu_p$  是 p-type MOS元件的移動率，  $C_{ox}$  則是閘級氧化層的電容值(gate oxide capacitance)，  $\lambda$  是 MOS元件的通道調變係數(channel-length coefficient)。

圖3-12爲此電路直流增益(DC gain)的模擬圖，由模擬結果可知直流增益爲59db。

圖3-13爲相位邊際(phase margin)的模擬圖，由模擬圖結果，我們可以算出相位邊際  $PM = 180^\circ - 110^\circ = 70^\circ$ 。

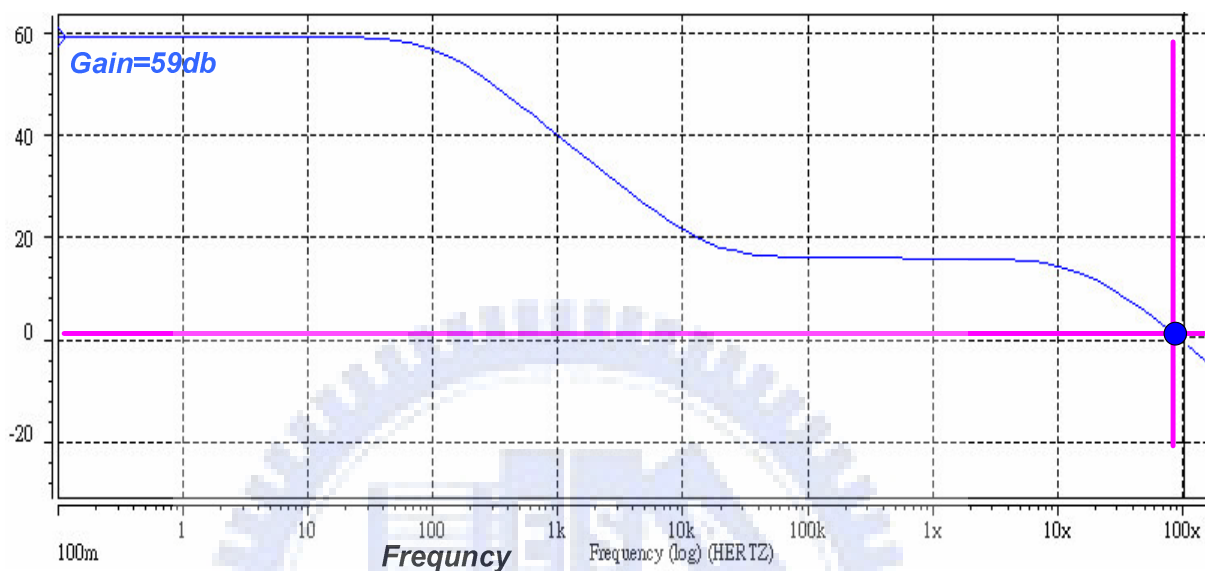


圖 3-21 錯誤放大器 OUT 端的增益邊際模擬圖(GM)

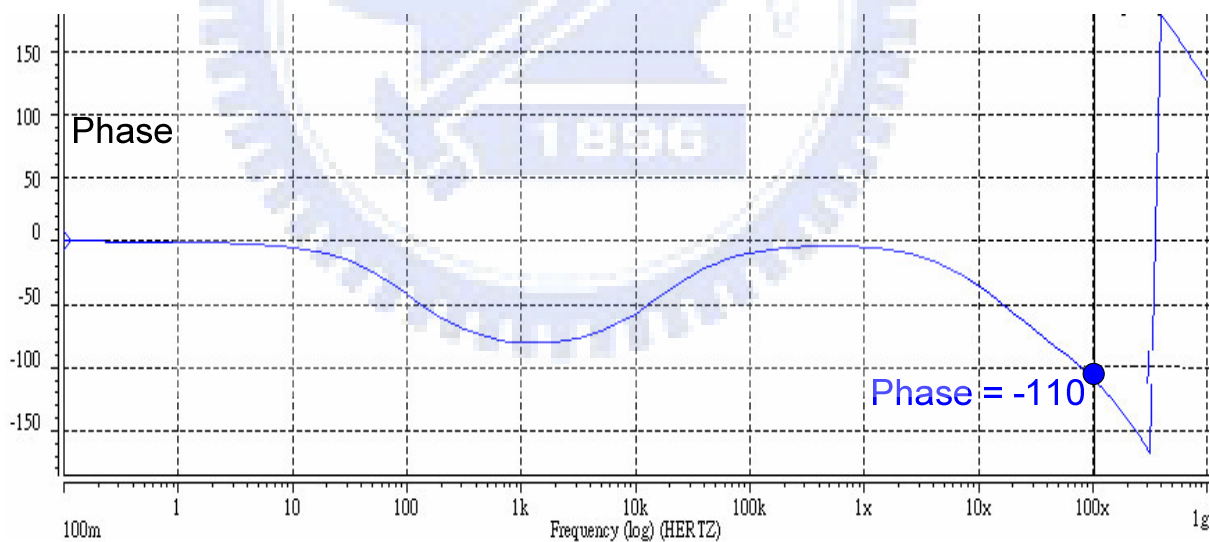


圖 3-22 錯誤放大器 OUT 端的相位邊際模擬圖(PM)

## 3.8 電流偵測電路(Current Sensing Circuit)

電流偵測電路(Current sensing circuit)[19]-[21]是用來偵測電感電流  $I_{dc}$  的大小，藉由偵測電感電流的大小，來得知目前  $I_{dc}$  的大小，是否已超出我們設定的電流範圍，需要強制電路進入磁滯模式，所以此電路必須具備有反應速度快及準確度高的特性。圖 3-23 為電流偵測電路的架構圖。

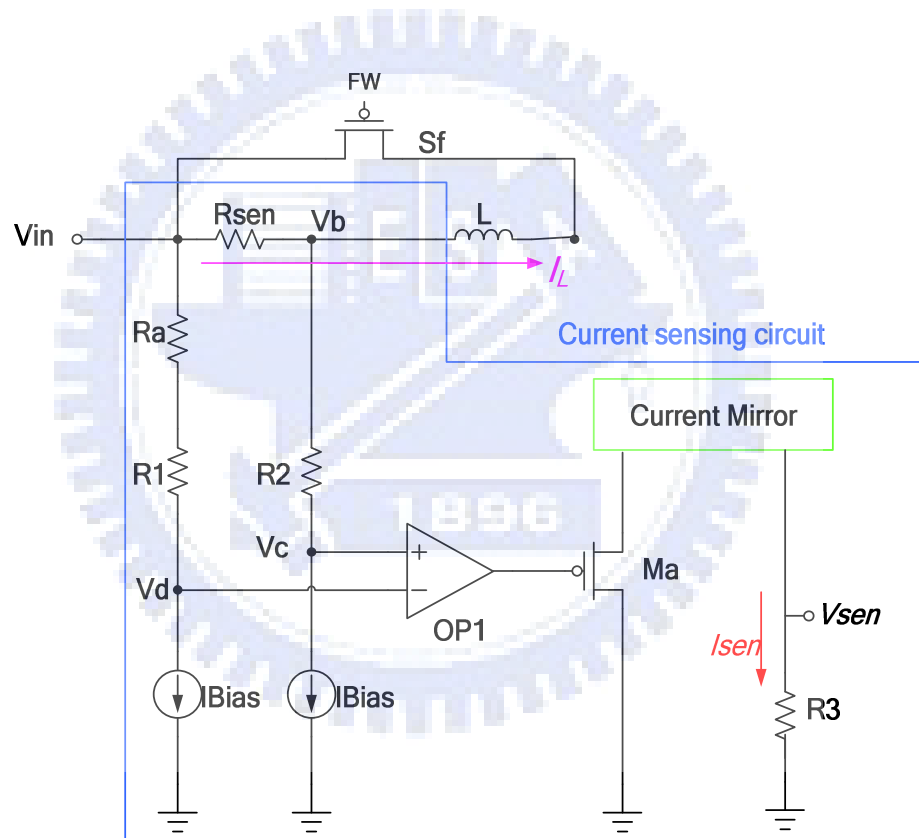


圖 3-23 電流偵測電路的架構圖

電阻  $R_{sen}$  是和電感  $L$  是串聯在一起的，所以電感流過多少電流，就會在  $R_{sen}$  電阻上產生相對應的電壓差，我們在經由這樣的電壓差來換算成目前的電感電流為多少，也因為  $R_{sen}$  電阻是和電感串聯，所以必須做的很小以避免讓大部分的能量消耗在此電阻上面。  $R1$  及  $R2$  是阻值相同的電阻。經由上述的說明我們可以先寫出下面的式子。

$$V_b = V_{in} - i_L \times R_{sen} \quad (3-13)$$

$$I_{Bias} \times (Ra + R1) = i_L \times R_{sen} + I_{Bias} \times R2 \quad (3-14)$$

OP1的兩輸入端 $V_d$ 及 $V_c$ 分別接在電阻 $R1$ 及 $R2$ 上，OP1會根據電感電流的大小來產生一個輸出信號驅動MOS元件  $Ma$  的開關動作(ON/OFF)。所以流過  $Ma$  上的 $I_{sen}$ 電流大小會與電感電流同步變化。接著我們只需要量測 $R3$ 上面的電壓變化即可得到電感電流的變化。根據上面的推導寫出下面的式子

$$I_L \times R_{sen} = K(I_{sen} \times R3) = V_{sen} \quad (3-15)$$

圖3-24為模擬的結果圖

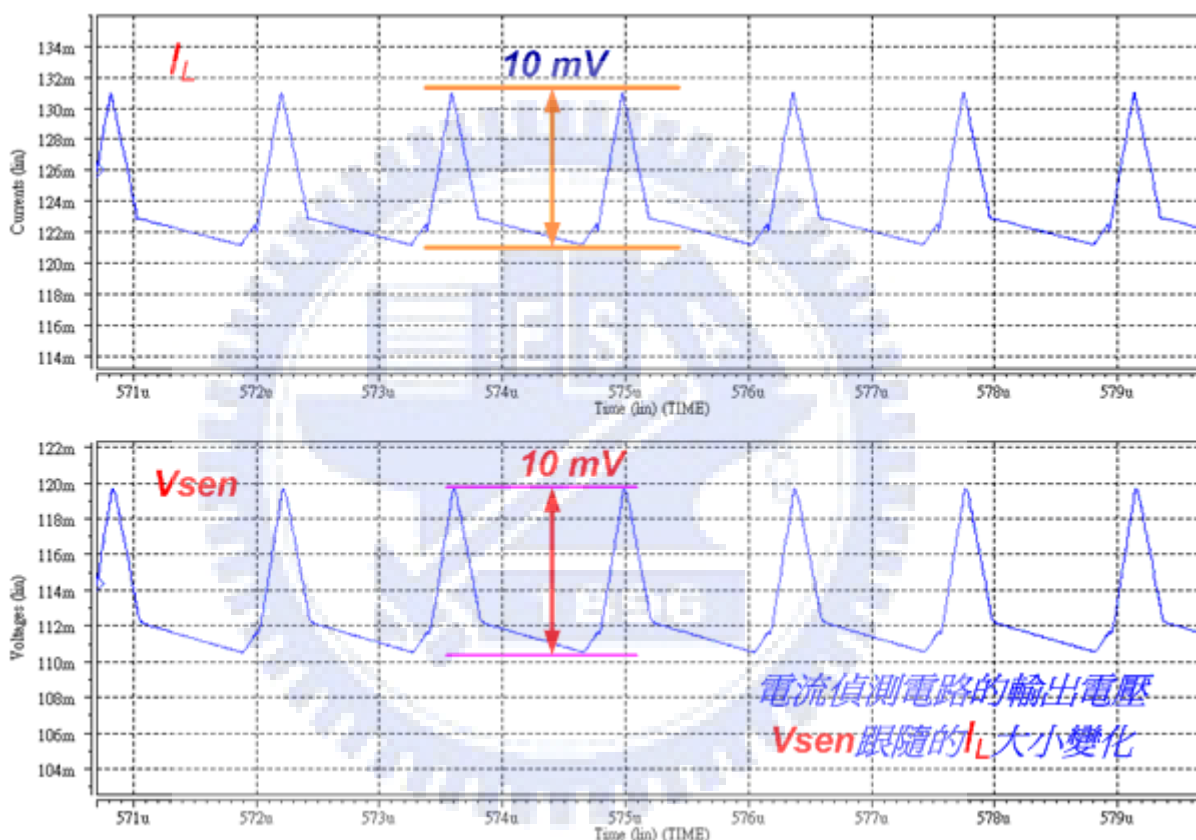
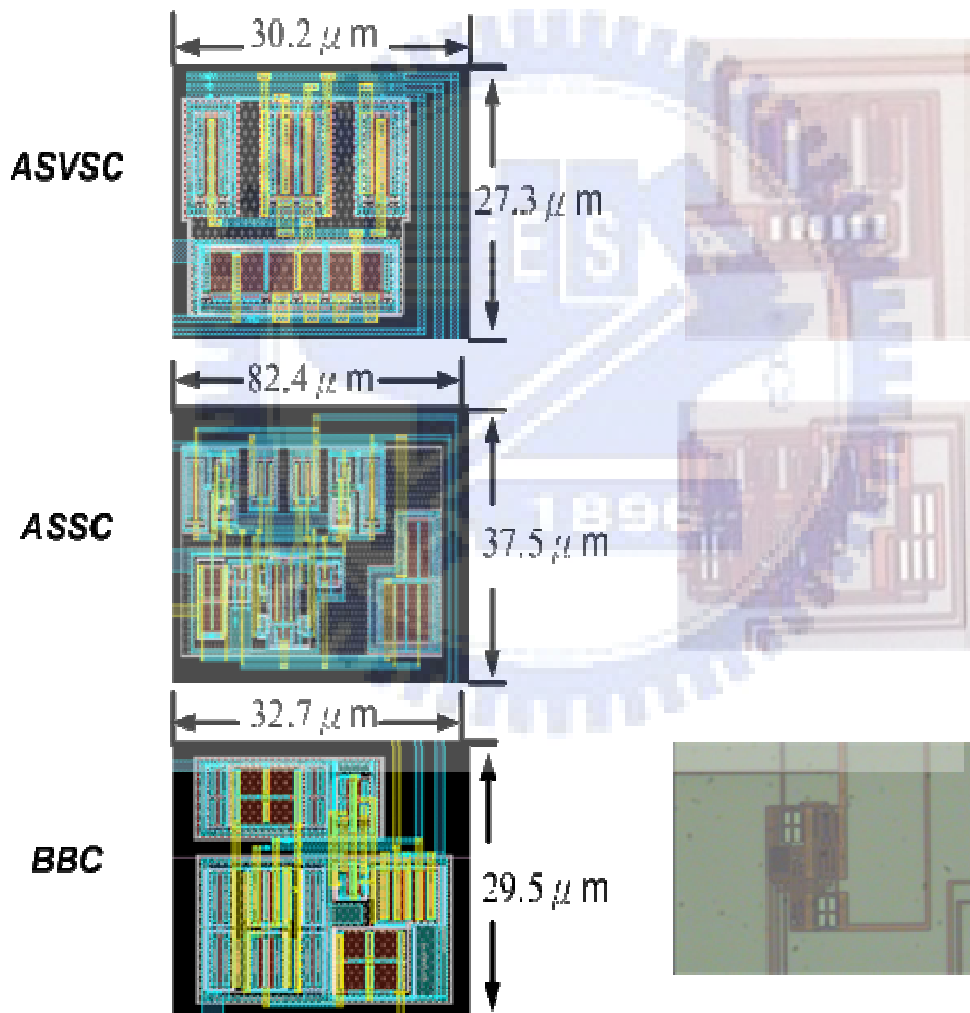


圖 3-24 電流偵測電路的輸出電壓  $V_{sen}$  模擬圖

# Chapter 4

## Chip Layout 及電路模擬結果

### 4.1 Chip Layout



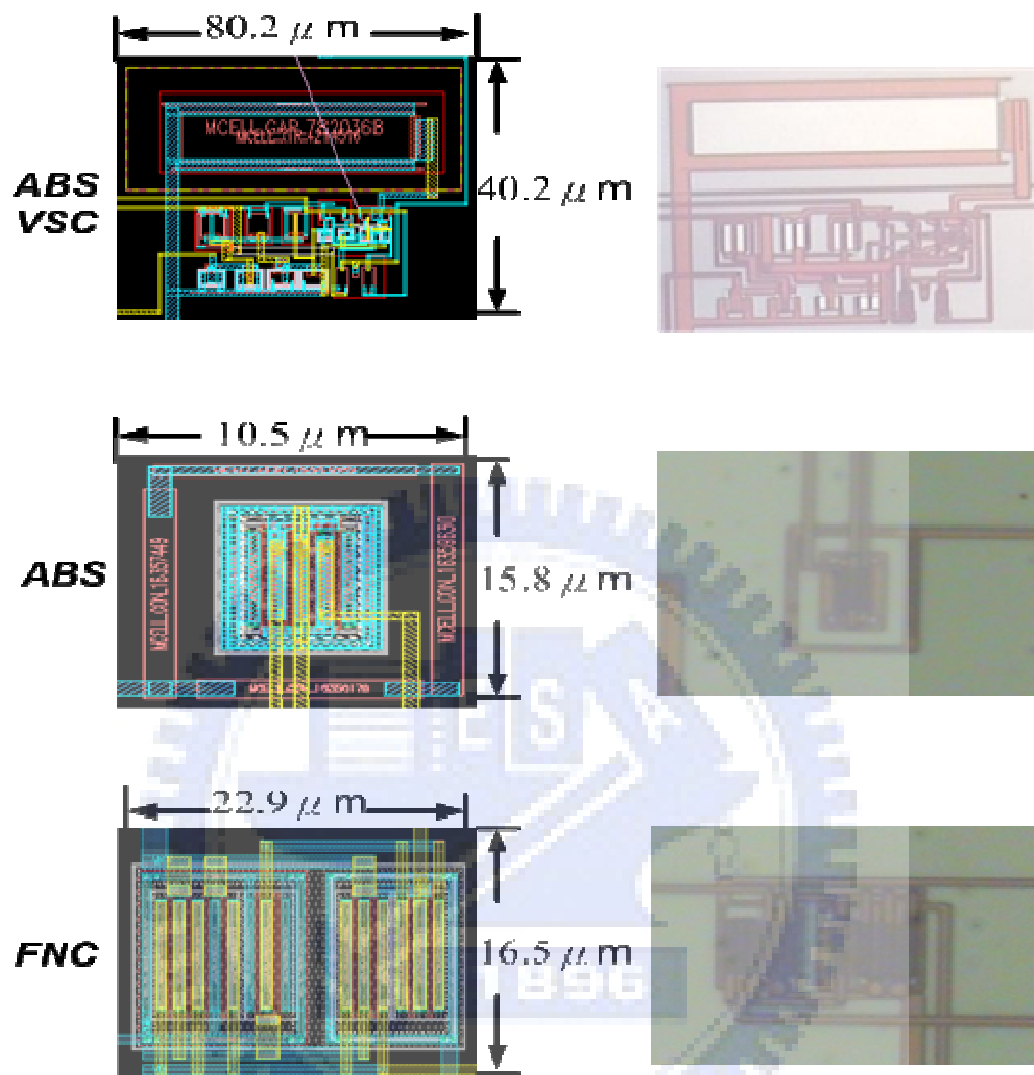


圖4-1 Layout圖

## 4.2 系統模擬結果

在第三章我們已經分別解說整個電路的主要子電路，我們接下來要做整個系統的模擬，用模擬的結果來確認我們的整個電路架構是沒有問題。而整個電路的方塊如圖 4-3 所示。電路的電源有  $V_{in}$  及  $AVDD$  都是供給直流電壓  $1.8V$ 。然後我們會調整  $V_{oa}$  端及  $V_{ob}$  端的負載大小來驗證此電路是否隨著我們設計的狀態動作。最後我們會在降壓電路的輸出端得到  $V_{oa} = 1.2V$ ，昇壓電路的輸出端  $V_{ob} = 2.4V$ 。

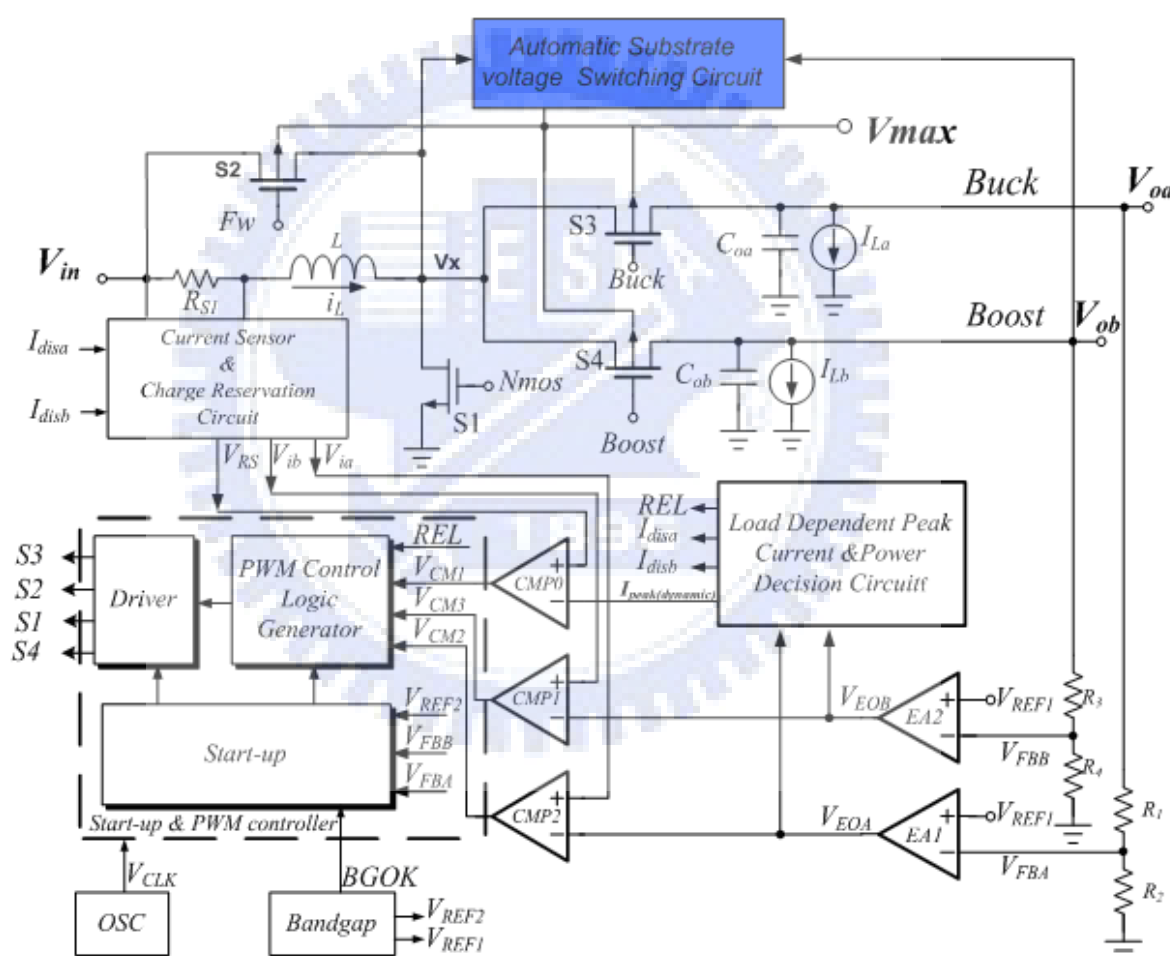


圖4-2 整體晶片的架構圖

關於 134 系統(System)在開機的時候會有  $120\mu s$  的時間作為 Settling time，之後整個電路就會進入正常的工作模式 PWM Mode，降壓輸出端  $V_{oa}$  端的輸出電壓準位等於  $1.2V$ ，昇壓電路輸出端  $V_{ob}$  的電壓準位等於  $2.4V$ ，電感電流  $i_L$  大約維持在  $70mA$ 。

圖 4-3 是整個電路的模擬結果。

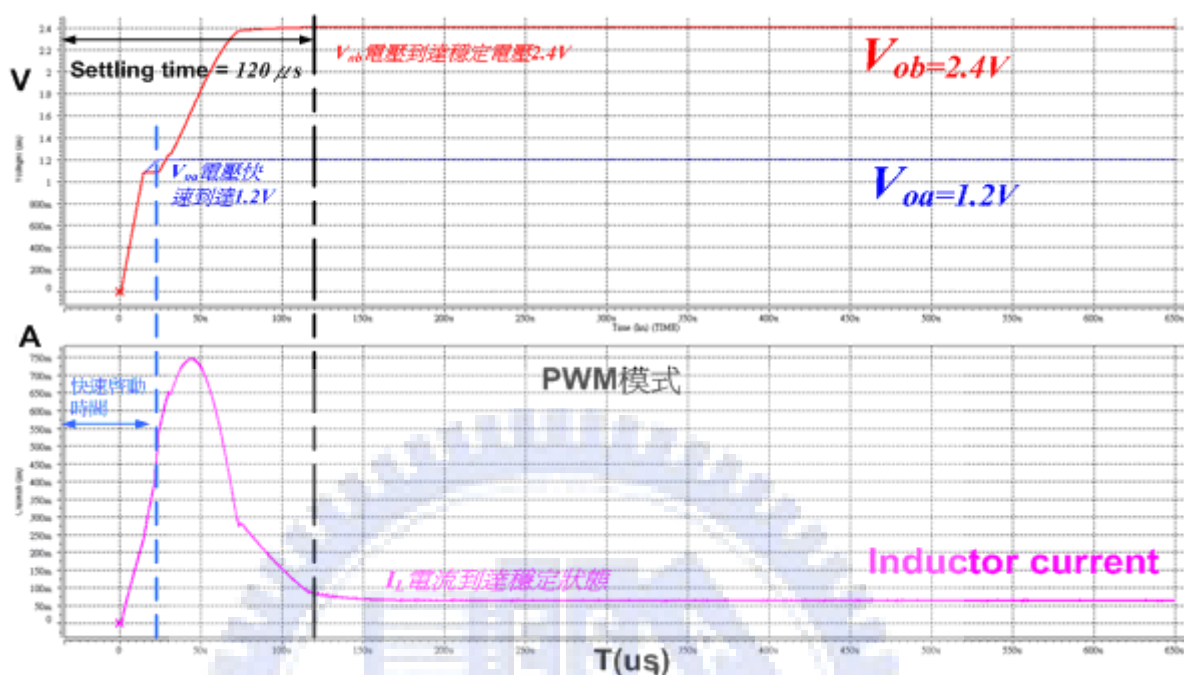


圖4-3 啟動電路的模擬結果

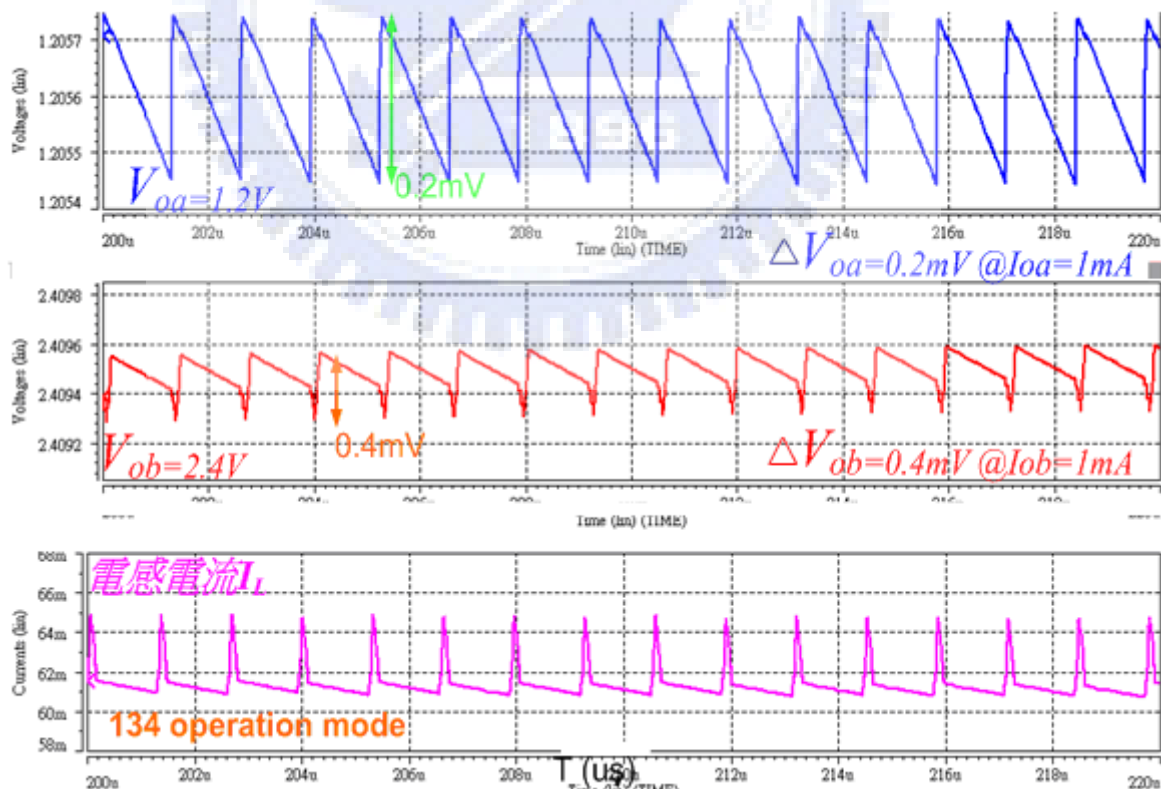


圖 4-4 輸出電壓 $V_{oa}$ 及 $V_{ob}$ 和電感電流模擬結果圖

## 4.2.1 ASVSC 電路波形模擬

下面是 134 控制模式的 SIDO 轉換電路搭配上 ASVSC 控制電路的模擬圖。

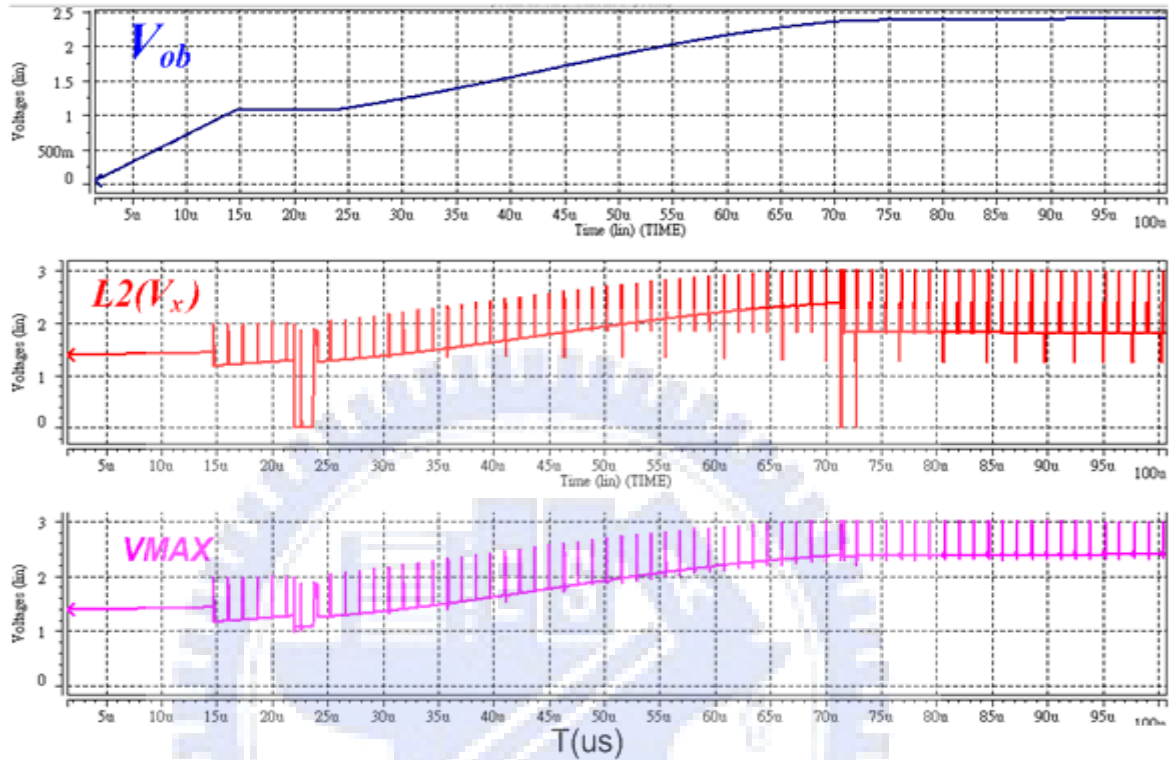


圖4-5 ASVSC電路的VMAX端輸出電壓波形模擬圖搭配 134 SIDO電路(Start Up)

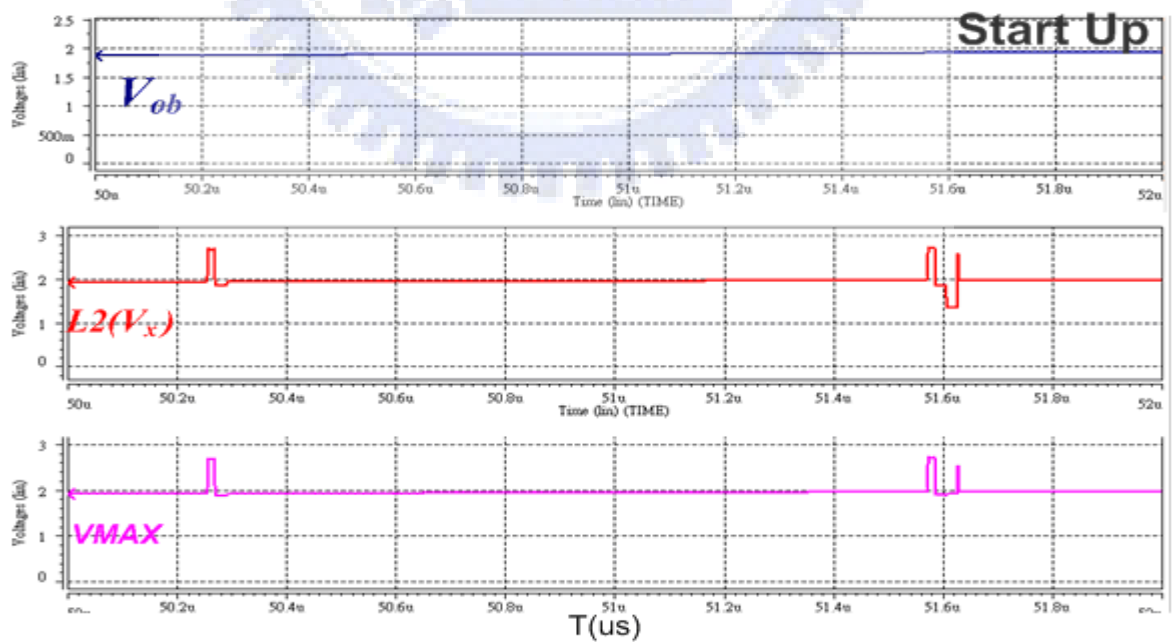


圖4-6 ASVSC電路的VMAX端輸出電壓波形放大圖模擬圖搭配 134 SIDO電路

圖 4-10 為  $V_{MAX}$  端輸出電壓波形的放大波形圖，時間為  $50\mu s \sim 52\mu s$ ，由模擬圖看來 ASVSC 電路的輸出波形準確度很好，幾乎完全跟隨  $V_{ob}$  及  $L2(V_x)$  的波形變化，同時 ASVSC 電路的輸出電壓誤差小於  $80mV$  以下。

圖 4-11 為 ASVSC 電路的輸出波形  $V_{MAX}$ ，此時 134 電路是工作於 PWM 的工作模式。

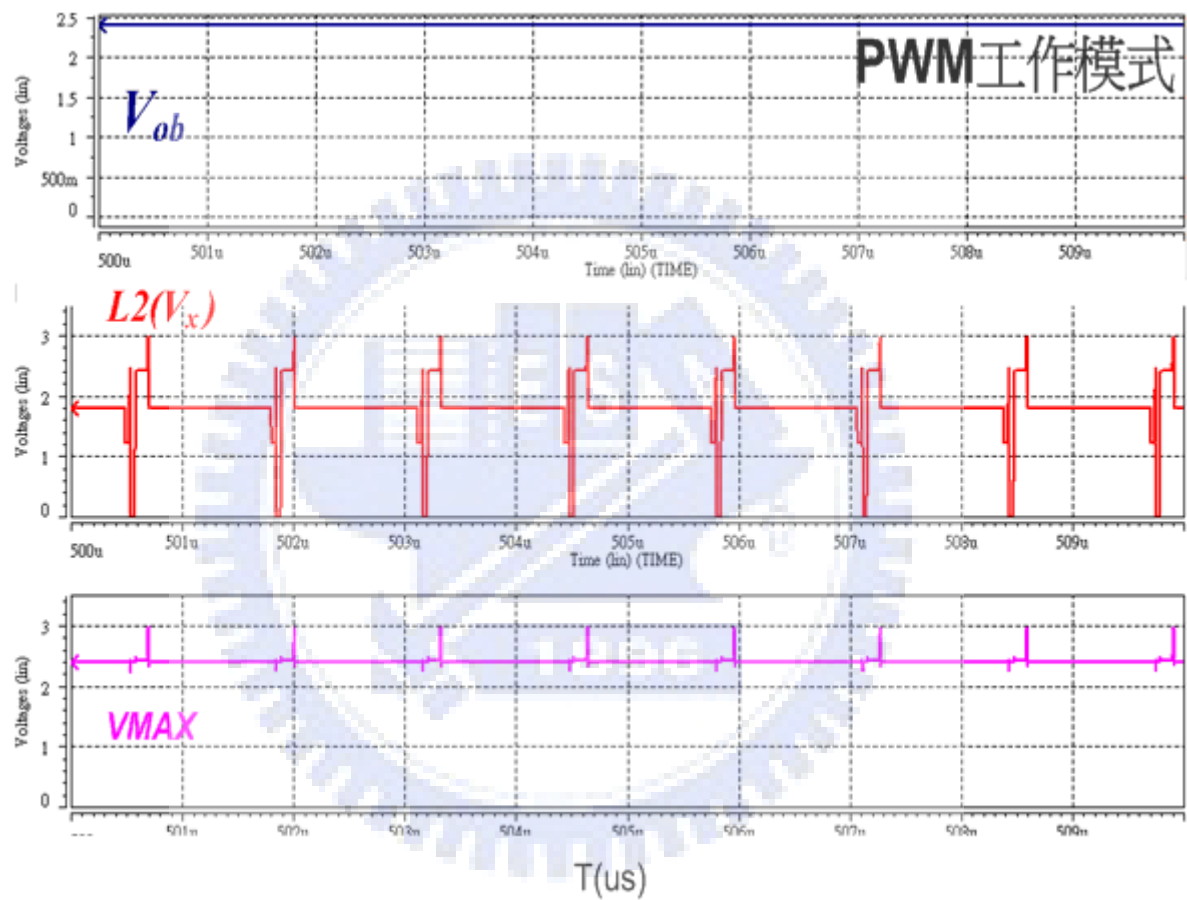


圖4-7 ASVSC電路的 $V_{MAX}$ 端輸出電壓波形模擬圖在PWM工作模式下搭配 134  
SIDO電路

## 4.3 電路量測結果

分別送入三角波及方波對此六個電路 *Automatic Substrate voltage switching circuit(ASVSC)*、*Automatic substrate switching circuit(ASSC)*、*Automatic body voltage switch circuit(ABVSC)*、*Bulk-bias circuit(BBC)*、*Automatic body switch(ABS)* and *Floating N-well circuit(FNC)*作測試，經由以下的輸出波形 **VMAX**，可以得知我們所提出的電路 **ASVSC** 電路。不論是輸入方波或者是三角波都可以完全跟隨  $V_x$  及  $V_o$  之間的變化作偵測並且正確的輸出波形。

而 **ASSC** 及 **BBC** 電路因為使用輸出推動級使得電路對於電壓變化快速的方波會產生一個輸出 drop 電壓，使得電路準確度下降。同時因為 **ASSC** 的輸入級是採用磁滯比較電路，**BBC** 電路是採用差動比較級電路，所以會讓電路在  $V_x$  及  $V_o$  非常接近時產生電壓判斷上的誤差導致輸出波形會有 drop 電壓的出現。**ABS** 電路及 **FNC** 電路因為是利用  $V_g$  及  $V_s$  之間的壓差來決定 MOS 元件的開關動作，所以此兩種電路對於電壓變化緩慢的三角波是無法做正確的偵測及輸出，但是對於方波則是無此問題。

### 4.3.1 Automatic Substrate Voltage Switching circuit

#### (ASVSC) 電路量測波形

輸出波形VMAX正確

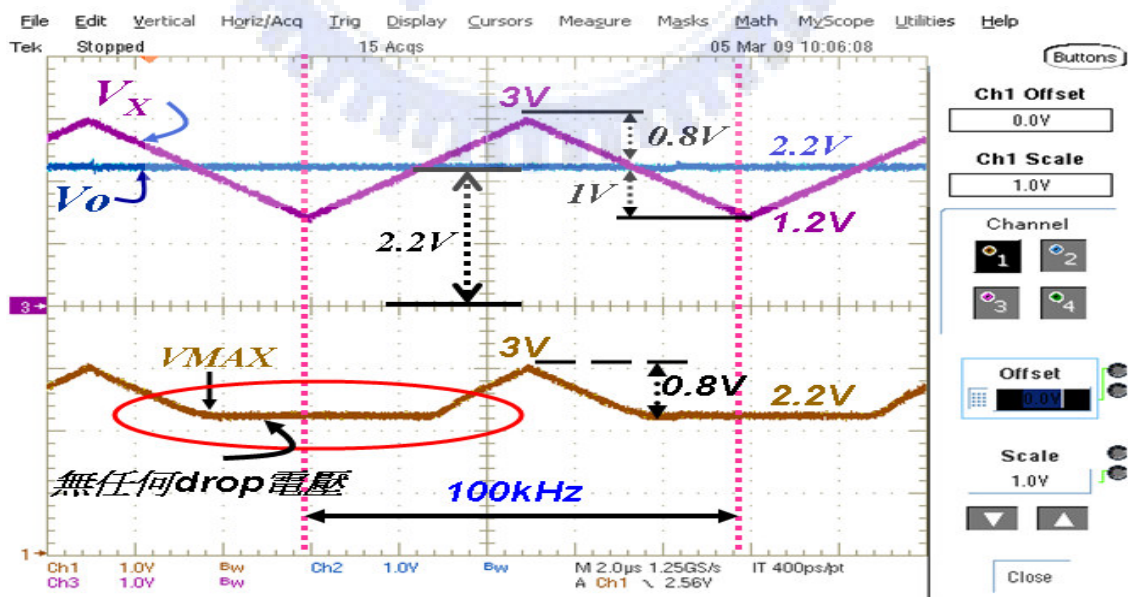


圖 4-8 ASVSC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖



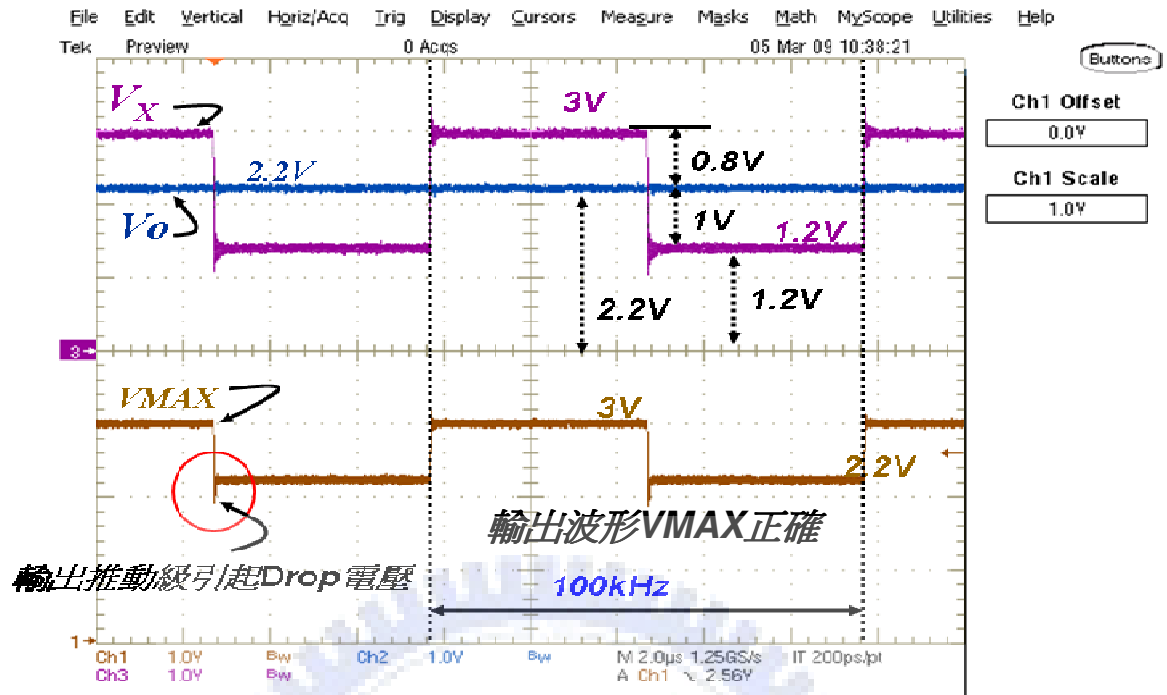


圖 4-11 ASSC 輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖

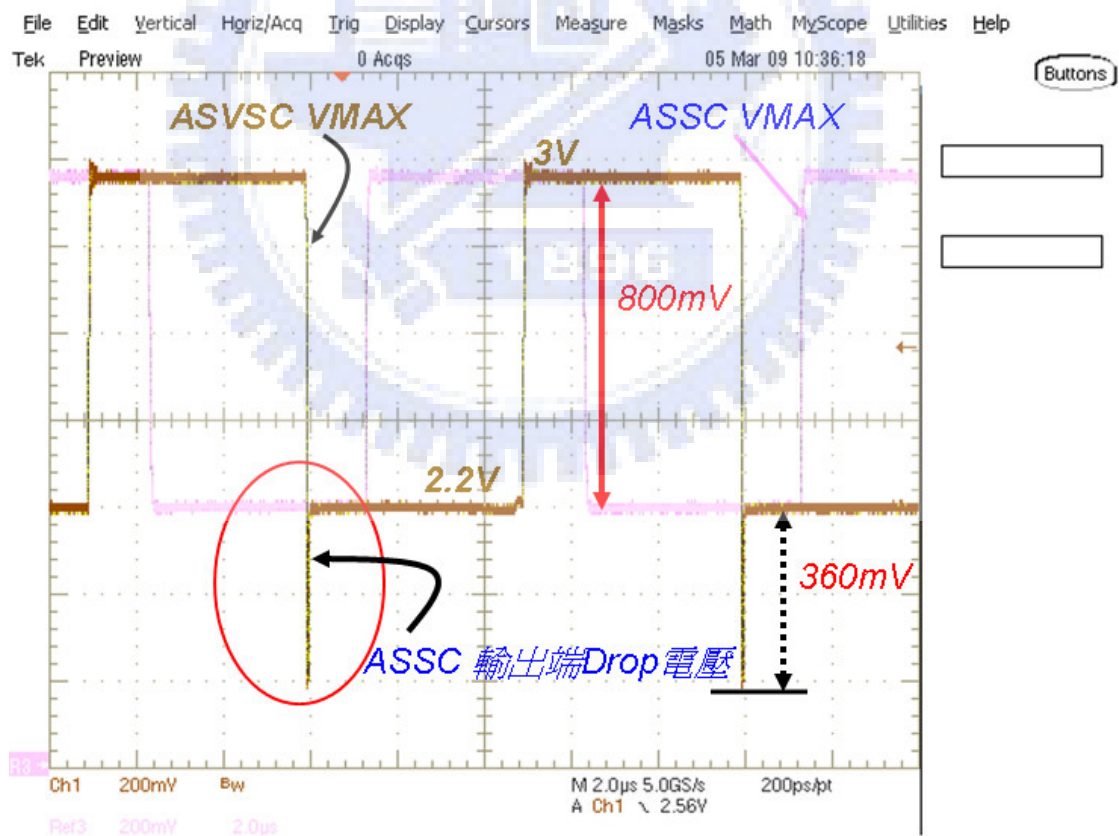


圖 4-12 ASVSC 輸出波形( $V_{MAX}$ )與 ASSC 輸出波形( $V_{MAX}$ )的量測圖

### 4.3.3 Automatic Body Voltage Switch circuit (ABVSC)

電路量測波形

輸出波形VMAX正確

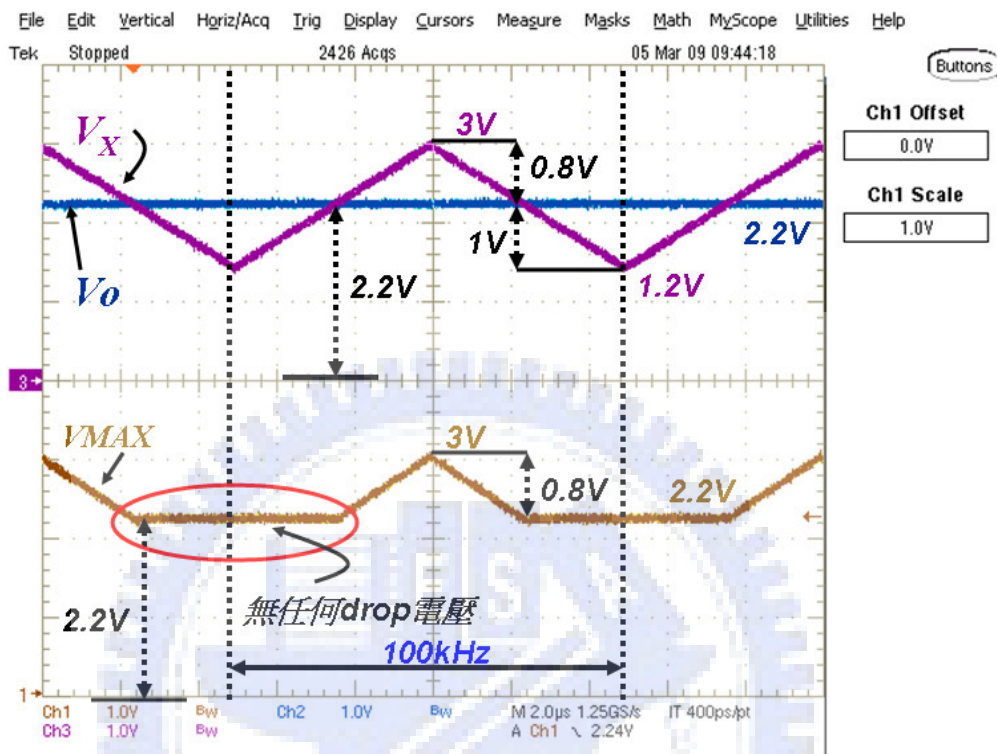


圖 4-13 ABVSC 輸入三角波( $V_x / V_o$ )與輸出波形( $V_{MAX}$ )的量測圖

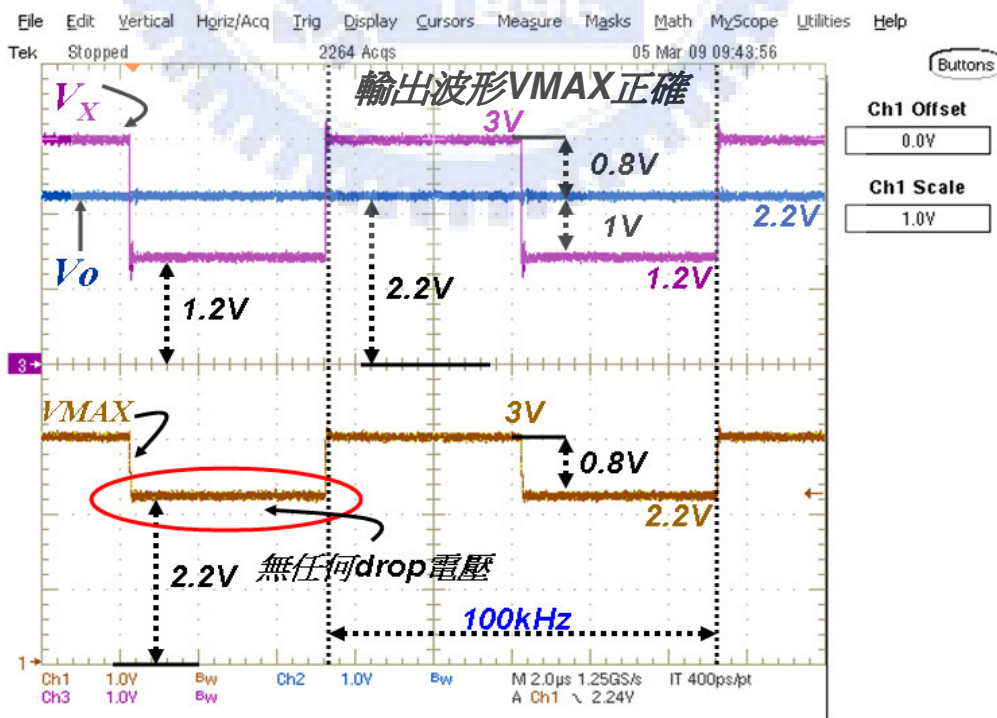


圖4-14 ABVSC輸入方波( $V_x / V_o$ )與輸出波形( $V_{MAX}$ )的量測圖

## 4.3.4 Bluk-Bias Control Circuit (BBC) 電路量測波形

### 輸出波形VMAX正確

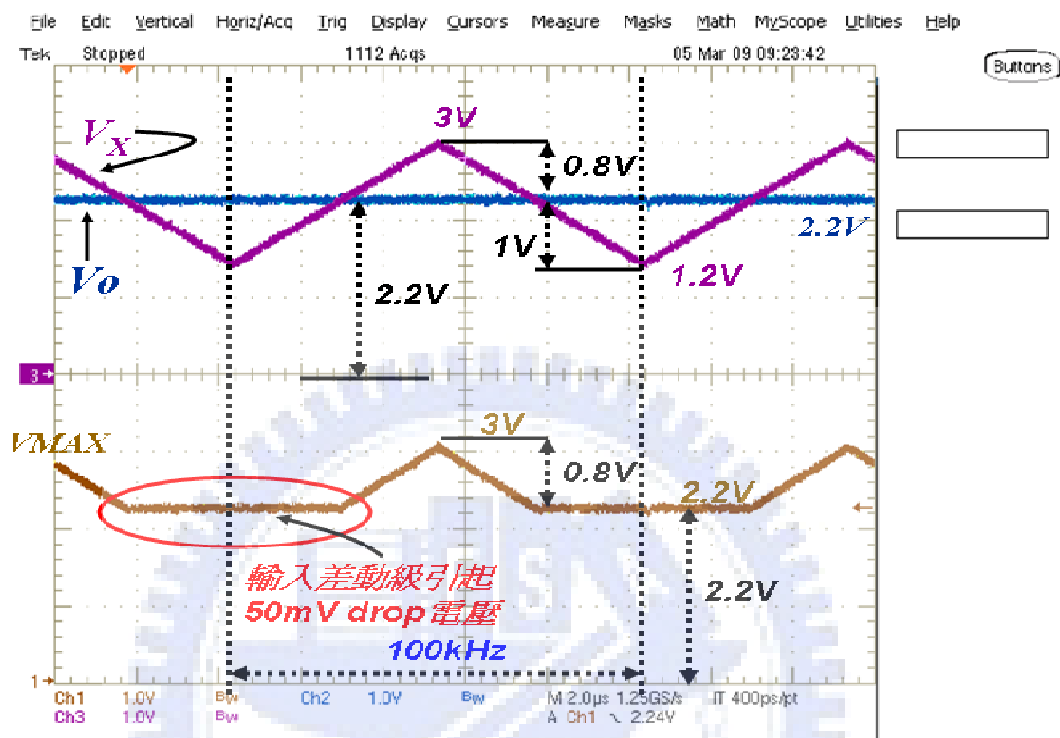


圖 4-15 BBC 輸入三角波( $V_x/V_0$ )與輸出波形( $V_{MAX}$ )的量測圖

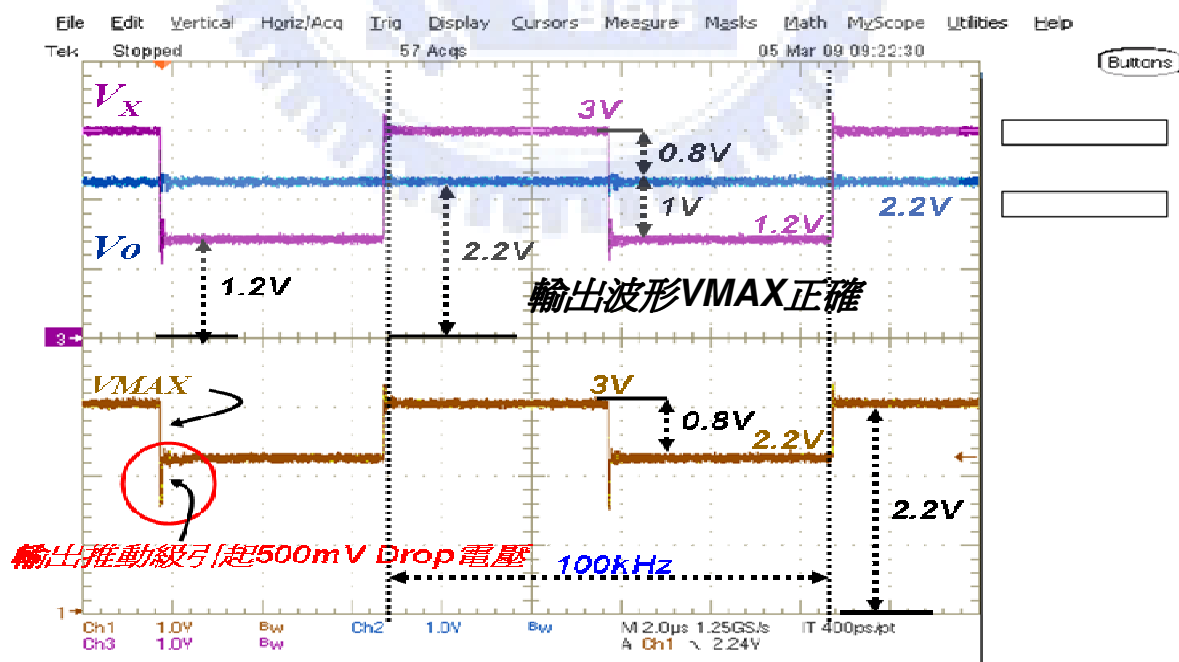


圖4-16 BBC輸入方波( $V_x/V_0$ )與輸出波形( $V_{MAX}$ )的量測圖

## 4.3.5 Automatic Body Switch Circuit (ABS) 電路量測 波形

輸出波形VMAX不正確

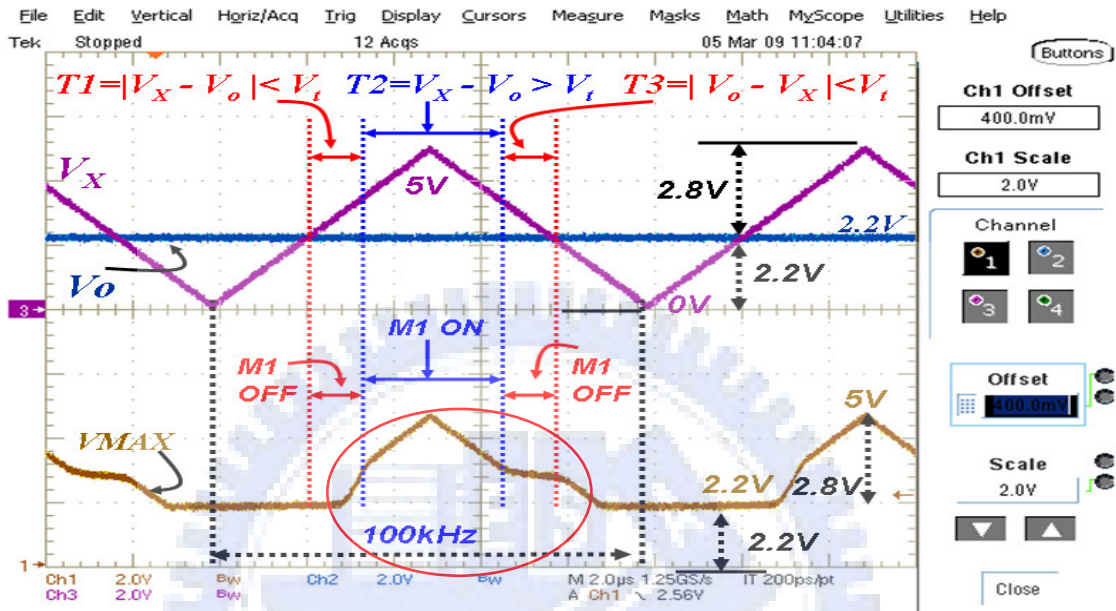


圖 4-17 ABS 輸入三角波( $V_X/V_O$ )與輸出波形( $V_{MAX}$ )的量測圖

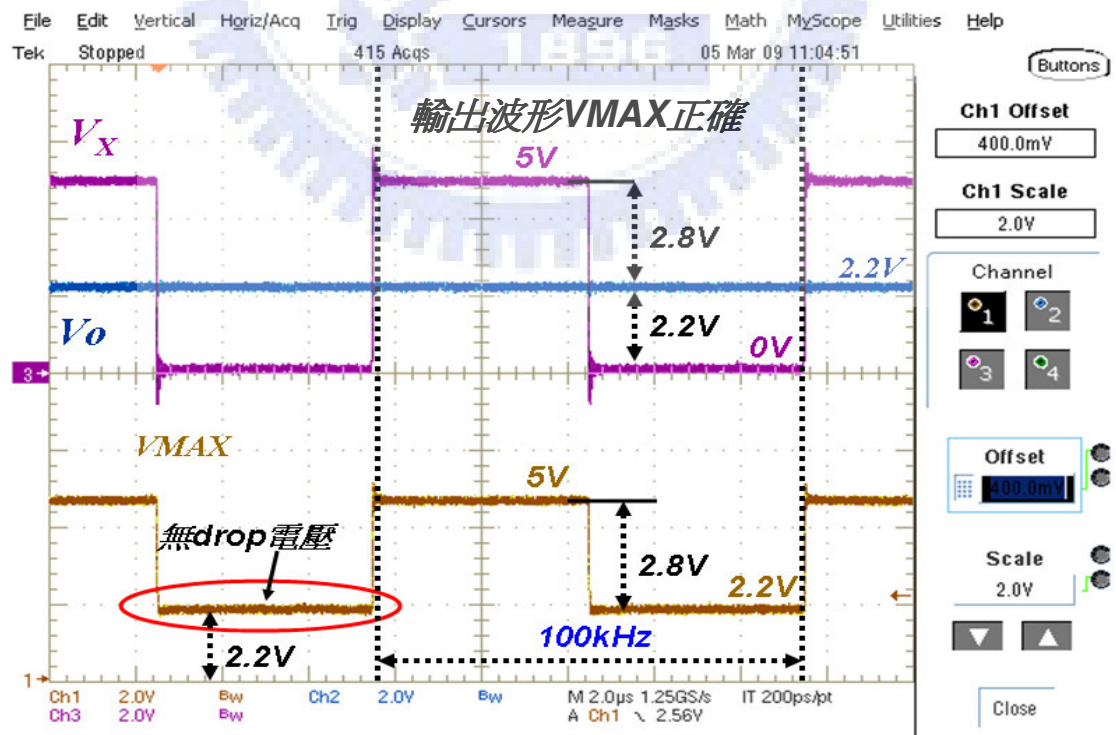


圖4-18 ABS輸入方波( $V_X/V_O$ )與輸出波形( $V_{MAX}$ )的量測圖

#### 4.3.6 Floating N-wll Circuit (FNC) 電路量測波形

## 輸出波形VMAX不正確

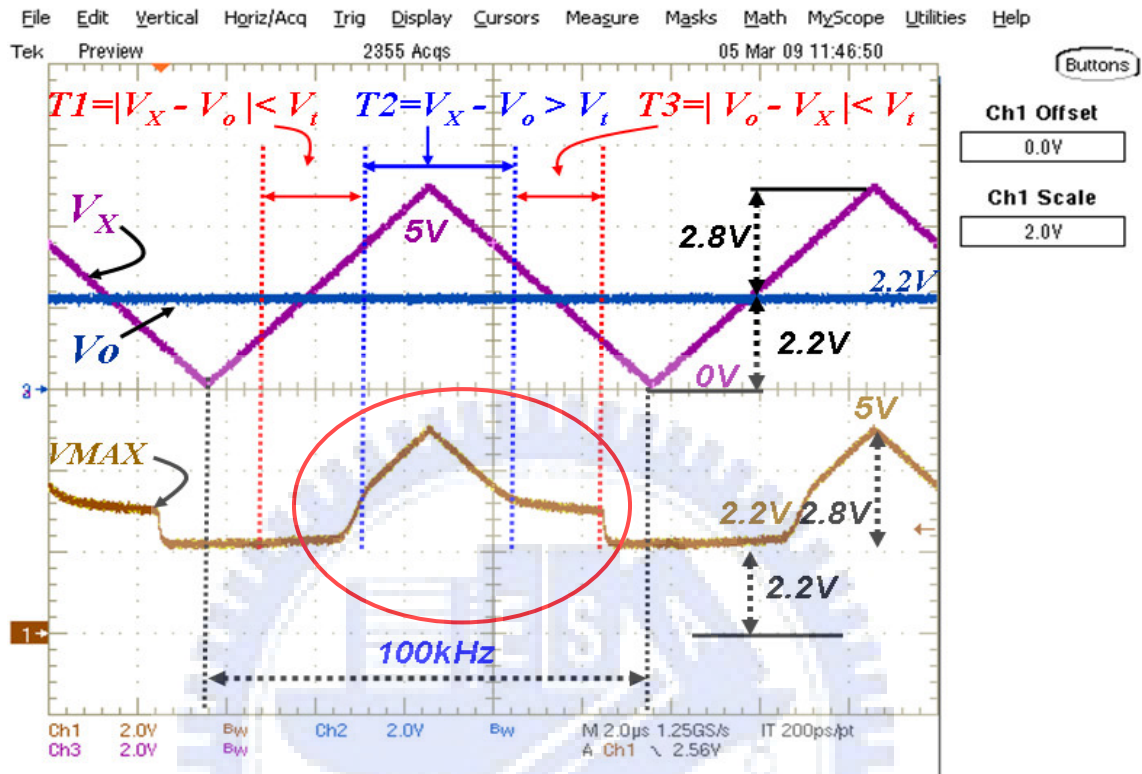


圖 4-19 FNC 輸入三角波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖

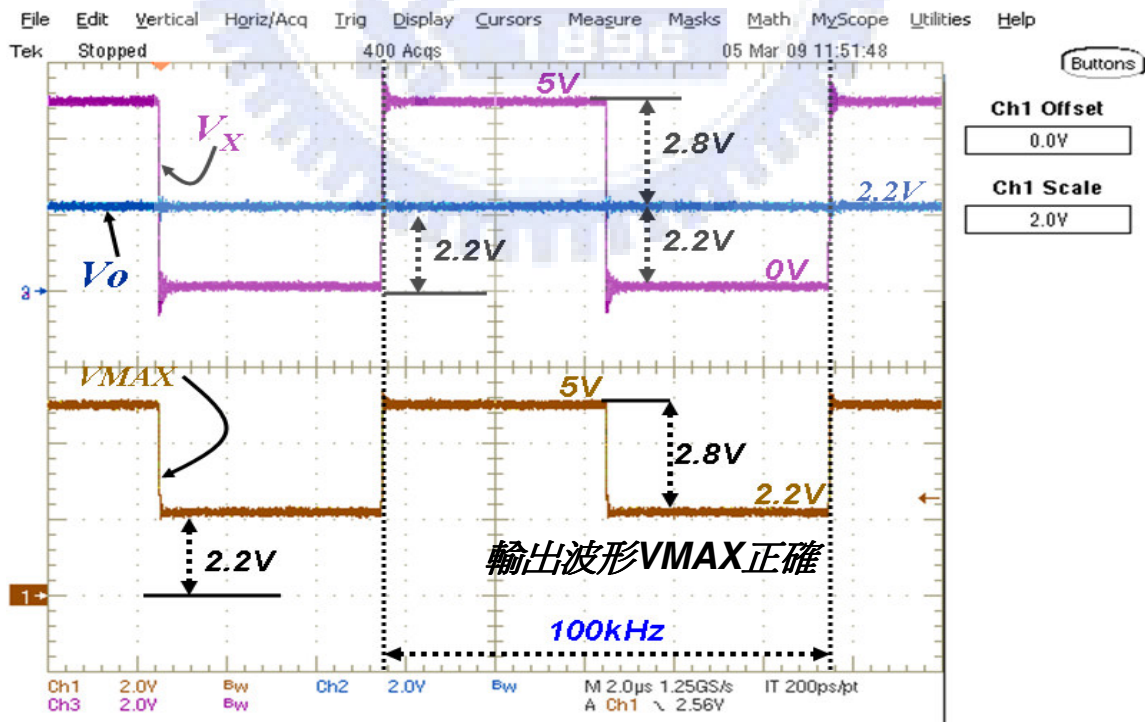


圖4-20 FNC輸入方波( $V_x/V_o$ )與輸出波形( $V_{MAX}$ )的量測圖

### 4.3.7 ASVSC 與 ASSC 特性比較表

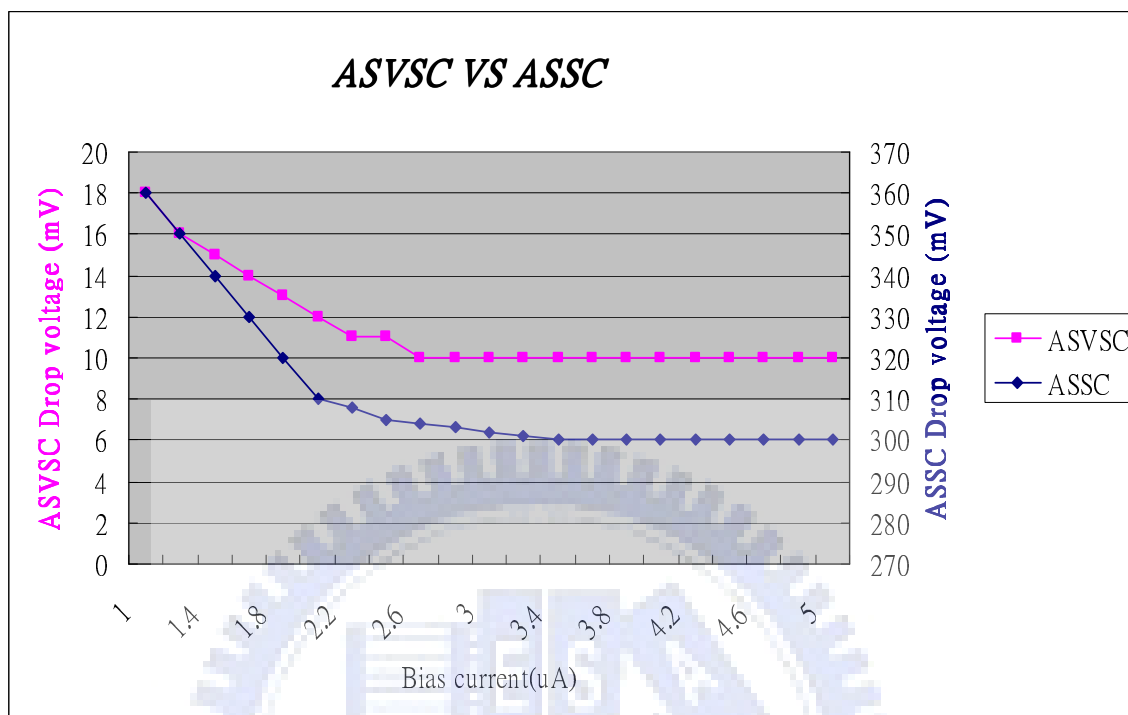


表4-1 ASVSC and ASSC電路結果比較

# Chapter 5

## 結論 及 Future Work

### 5.1 結論

在本論文中，我們提出新的控制模式 134 控制模式用來控制 SIDO 電路中開關元件(S1 ~ S4)動作順序， 1. S3 關閉(Close)讓降壓電路動作輸出電壓( Voa)， 2. S1 關閉做電感儲能動作， 3. S4 關閉昇壓電路動作輸出電壓(Vob)。來改善舊的控制模式 314 控制模式的缺點，舊的 314 的控制模式， 1. S1 關閉作儲能動作， 2. S3 關閉讓降壓電路動作輸出電壓( Voa)， 3. S4 關閉昇壓電路動作輸出電壓(Vob)，經由這樣的改變可以得到電感儲能時間變短及降低電感電流的準位的好處，並且達到節能的作用。因為 134 的控制模式能夠有效的利用電感元件上儲存的能量，並且使電感電流不需要一開始就要驅動到較高的準位。同時我們也加入功率控制(Power decision control)電路到 134 架構的電路中，使用功率控制電路來決定目前電路的工作模式是否要進入磁滯模式中，或是繼續在 PWM 模式中工作，藉由這樣的方式，降低電感電流( $i_L$ )讓互穩壓問題(Cross regulation)影響降到最低。最後我們加入自動基底電壓切換電路(Auotomatic Substrate Voltage Switch Circuit)，此電路能自動及快速地將整個晶片的基底電壓(P-type substrate voltage)切換到電路中的最高電壓準位，用來避免電路產生漏電流的問題及 Latch Up 問題，提高電路的轉換效率及避免電路的損壞。

最後，經過模擬整個電路的工作狀態及輸出波形來確認電路是否工作正常。經過模擬確認後，本論文提出的電路是正常工作的，符合我們的設計規格，可以有穩定的降壓-昇壓的輸出電壓，降低互穩壓效應及高的轉換效率。

## 5.2 Future Work

我們認為在本論文中我們所提出的電路及架構是都是很好的設計及想法。不過不論如何，對於本論文所提出的電路及架構在某方面是很完美的設計，但是如果站在其他的觀點上或許會有不太一樣的看法。如同在 ASVSC 中，雖然我們可以在很小的電流下正常的工作，但是因為使用電流源作為比較電路的使用，所以使得  $V_{max}$  無法輸出低於  $1V$  的電壓。我們認為這是一個未來可以努力的方向。可以讓  $V_{max}$  可以輸出較低的電壓，增加電路的反應時間及輸出電壓的穩定度。對於 SIMO 的電路來說以上所提的都是一個可以努力的方向。



## 參考資料(Reference)

- [1] Siyuan Zhou, Gabriel A and Rincón-Mora. "A High Efficiency, Soft Switching DC-DC Converter with Adaptive Current-Ripple Control for Portable Applications," *IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS—II: EXPRESS BRIEFS*, VOL. 53, NO. 4, APRIL 2006.
- [2] L. Palma, M. Harfman Todorovic and P. Enjeti. "Design Considerations for a Fuel Cell Powered DC-DC Converter for Portable Applications," *Applied Power Electronics Conference and Exposition*, 2006. APEC '06. Twenty-First Annual IEEE March 2006 pp. 1263-1268.
- [3] F. Goodenough, "Low Dropout Linear Regulators," *Electronic Design*, May 13 1996, pp.65-77.
- [4] T. Tanzawa and T. Tanaka, "A Dynamic Analysis of the Dickson Charge Pump Circuit," *IEEE J. Solid-State Circuit*, vol. 32, Aug. 1997, pp. 1231-1240.
- [5] Robert W. Erickson and Dragan Maksimovic, "*Fundamentals of Power Electronics*," 2<sup>nd</sup> edition, Kluwer Academic Publishers, 2001.
- [6] Dongsheng Ma, Wing-Hung Ki, Chi-Ying Tsui and Philip K. T. Mok. "Single-Inductor Multiple-Output Switching Converters With Time-Multiplexing Control in Discontinuous Conduction Mode," *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, VOL. 38, NO. 1, JANUARY 2003.
- [7] Dongsheng Ma, Wing-Hung Ki, Chi-Ying Tsui and Philip K.T. Mok. "A 1.8V Single-Inductor Dual-Output Switching Converter for Power Reduction Techniques," *2001 Symposium on VLSI Circuits Digest of Technical Papers*, June 2001, pp. 137-140.
- [8] Dongsheng Ma, Wing-Hung Ki, and Chi-Ying Tsui. "A Pseudo-CCM/DCM SIMO Switching Converter With Freewheel Switching," *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, VOL. 38, NO. 6, JUNE 2003.
- [9] Dongsheng Ma, and Wing-Hung Ki. "Fast-Transient PCCM Switching Converter With Freewheel Switching Control," *IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS—II: EXPRESS BRIEFS*, VOL. 54, NO. 9, SEPTEMBER 2007.
- [10] Suet-Chui Koon, Yat-Hei Lam and Wing-Hung Ki. "Integrated Charge-Control Single-Inductor Dual-Output Step-Up/Step-Down Converter," *ISCAS*, vol.4, pp. 3071-3074, May 2005.

- [11] Dongsheng Ma. "Automatic Substrate Switching Circuit for On-Chip Adaptive Power-Supply System," *IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS—II: EXPRESS BRIEFS*, VOL. 54, NO. 7, JULY 2007.
- [12] P. R. Gray. "Analysis and Design of Analog Integrated Circuit," 4th ed. New York: John Wiley, 2001.
- [13] Ming-Dou Ker and Chung-Yu Wu. "Complementary-SCR ESD Protection Circuit with Interdigitated Finger-Type Layout for Input Pads of Submicron CMOS IC's," *IEEE TRANSACTIONS ON ELECTRON DEVICES*, VOL. 42, NO. 7, JULY 1995.
- [14] Dongsheng Ma. "Automatic Substrate Switching Circuit for On-Chip Adaptive Power-Supply System," *IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS—II: EXPRESS BRIEFS*, VOL. 54, NO. 7, JULY 2007.
- [15] Edoardo Bonizzoni, Fausto Borghetti<sup>1,3</sup>, Piero Malcovati, Franco Maloberti, Bernhard Niessen. "A 200mA 930/O Peak Efficiency Single-inductor Dual-Output DC-DC Buck Converter," *ISSCC 2007/1 SESSION 29 1 ANALOG AND POWER MANAGEMENT TECHNIQUES /29.5*.
- [16] Tzung-Je Lee, Yi-Cheng Liu, and Chua-Chin Wang. "1.8 V to 5.0 V Mixed-Voltage-Tolerant I/O Buffer With 54.59% Output Duty Cycle," *IEEE*, 2004.
- [17] Christian V. Schimpfle and Jorg Kirchner. "A Step-Down Conversion Concept for a PWM-mode Boost Converter," *IEEE*, 2003.
- [18] Scott Miller and Leonard MacEachern. "A Nanowatt Bandgap Voltage Reference for Ultra-Low Power Applications," *ISCAS 2006*, pp. 645-648.
- [19] Ng, L, Prawira S, Ng L.S., Lam Y.Y.H., Fong H.S. "Analysis of Lossless Current Sensing Techniques with High Accuracy and Linearity," *ICCCAS 2007*, pp. 1021-1024.
- [20] Eric Marschalkowski and John Malcolm "Current Sensing Circuit for DC/DC Buck Converters," *US Patent 6992473*, Jan 31, 2006.
- [21] Yuang-Shung Lee and Chih-Jen Hsu. "High Accuracy CMOS Current Sensing Circuit for Current Mode Control Buck Converter," *PEDS 2007*, pp. 44-48.
- [22] Ming-Hsin Huang, Hong-Wei Huang, Jiun-Yan Peng, Tzung-Ling Tsai, Min-Chin Lee, Ching-Sung Wang, and Ke-Horng Chen. "Single-Inductor Dual-Output (SIDO) DC-DC Converters for Minimized Cross Regulation and High Efficiency in SoC Supplying Systems," *MWSCAS 2007*, pp.550-553.