

結合鎳金屬吸附的製程技術搭配具有加厚之汲/源極與薄通道低溫複晶矽

薄膜電晶體之研究~

研究生：曾卿杰

指導教授：吳耀銓博士

國立交通大學工學院碩士在職專班半導體材料與製程設備組

摘 要

在本研究中，第一部分是探討在鎳金屬誘發側向結晶的複晶矽薄膜中，矽化鎳會被針狀結晶間的晶界捕獲，造成金屬污染的問題。鎳金屬殘留在複晶矽主動層裡，造成薄膜電晶體特性及漏電流異常。因此，為了降低大量的矽化鎳殘留在複晶矽中，我們製作了結合鎳金屬吸附的製程技術搭配具有加厚之汲/源極與薄通道之低溫複晶矽薄膜電晶體，成功的將鎳金屬吸附出來，進而得到較高的載子遷移率和較低的次臨界擺幅與臨界電壓，也因具有加厚之汲/源極，使得汲極與通道接面處的電場下降，可得到較高的導通電流與抑制漏電流的能力。

第二部分是探討元件通道與鎳金屬誘發側向結晶在不同方向下，對下部閘極薄膜電晶體的元件特性影響。我們發現下部閘極薄膜電晶體的製作過程中，當鎳金屬誘發側向結晶時，會遇到下部閘極的阻礙，造成在通道與汲極的邊界產生很多的晶界與矽化鎳累積，晶界所產生的能障阻礙了載子的傳輸，使得載子遷移率下降，大量的矽化鎳累積使得汲極漏電流增加。

Fabrication of MILC Bottom Gate TFT with Ni-Gettering and Raised Source/Drain Structure

Student: Ching-Chieh Tseng

Advisor: Dr. YewChung Sermon Wu

Program of Semiconductor Material and Processing Equipment
College of Engineering
National Chiao Tung University

Abstract

In this research, the first part is studying on metal induced lateral crystallization of amorphous silicon with Ni contamination issue. Ni trapped by grain boundary results in degradation of the device performance and increases of leakage current. In order to resolve the issue, we found out a method to fabricate of MILC Bottom Gate TFT with Ni-Gettering and raised Source/Drain structure. The Ni contamination was diminished after Ni-Gettering leads to get the higher carrier mobility and lower sub-threshold swing. By raised the Source/Drain structure, the electric field was suppressed. The leakage current can be reduced by decreasing the lateral electric field.

The second part is studying the effect of MILC growth orientation on electrical properties of bottom gate MILC TFT. We observed lateral crystallization will meet the barrier by the bottom gate, Ni will trap at drain side leads to reduce the carrier mobility and increase the leakage current.

致謝

兩年的碩士生涯很快的過去了，之後又要回到職場上奮鬥了，在這兩年的求學中我收獲了許多，包括學識的增長以及如何有系統的思考並解決問題，這些都對我未來的人生有很大的幫助。很感謝我的指導老師吳耀銓博士，在我求學的過程中給我很多的指導和幫助，讓我能順利的完成實驗，在此致上萬分的謝意。

在論文的研究上必須感謝許多曾經一起研究的夥伴。感謝小黑(胡晟民)、志榜與寶明在實驗上提供的意見和幫助，沒有你們的幫忙論文不會如此的順利，從你們身上學到很多。建誌、偉哲、承佑和育誠感謝你們在實驗儀器上的協助，並感謝其他實驗室的同學，有你們的支持和共同砥礪，豐富我這兩年的實驗室生活。

女朋友在背後的默默支持更是我前進的原動力，愛雙感謝妳的體諒、包容，並耐心的傾聽我的心事，當我的精神支柱，讓我可以勇往直前。最後我要感謝我的父母親對我生活、學業的支持和精神上的鼓勵，使我心無旁鶩的完成學業。

目錄

| | |
|---------------------------|------|
| 中文摘要..... | I |
| 英文摘要..... | II |
| 致謝..... | III |
| 目錄..... | IV |
| 表目錄..... | VII |
| 圖目錄..... | VIII |
| 第一章 序論..... | 1 |
| 1.1 平面顯示器概論..... | 1 |
| 1.2 液晶顯示器原理..... | 1 |
| 1.3 液晶顯示器驅動方式..... | 3 |
| 1.4 非晶矽薄膜電晶體..... | 3 |
| 1.5 複晶矽薄膜電晶體..... | 4 |
| 1.5.1 固相結晶法..... | 6 |
| 1.5.2 準分子雷射退火結晶法..... | 6 |
| 1.5.3 金屬誘發/金屬誘發側向結晶法..... | 6 |
| 1.6 電性影響因素..... | 11 |
| 1.6.1 晶界能障..... | 11 |

| | |
|--|----|
| 1.6.2 載子捕陷 | 12 |
| 1.6.3 通道層厚度 | 12 |
| 1.7 實驗動機 | 14 |
| 第二章 結合鎳金屬吸附的製程技術搭配具有加厚之汲/源極與薄 通道低溫複晶矽薄膜電晶體之研究 | 16 |
| 2.1 GRSD 薄膜電晶體製作流程 | 18 |
| 2.2 鎳金屬吸附步驟之光學顯微鏡觀察 | 18 |
| 2.3 元件量測方法 | 20 |
| 2.3.1 載子移動率 | 20 |
| 2.3.2 臨界電壓 | 20 |
| 2.3.3 次臨界擺幅 | 21 |
| 2.3.4 開關電流比 | 22 |
| 2.3.5 崩潰電壓 | 22 |
| 2.4 電性分析與探討 | 24 |
| 2.5 結論 | 30 |
| 第三章 鎳金屬誘發結晶方向對下部閘極薄膜電晶體之元件電性 影響 | 31 |
| 3.1 晶界對複晶矽薄膜電晶體的影響 | 31 |

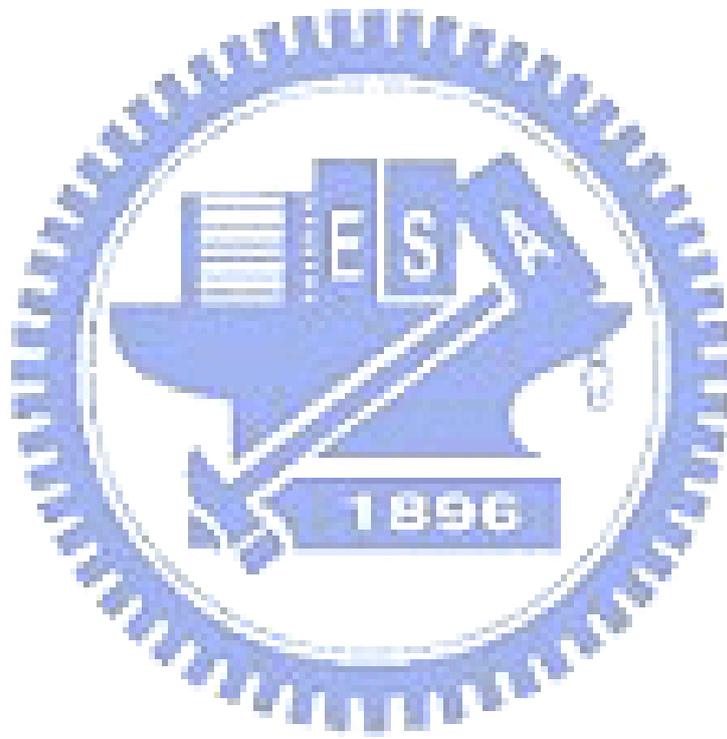
3.2 晶界對下部閘極 MILC 複晶矽薄膜電晶體的影響與實驗流程 33

3.3 電性分析與探討..... 36

3.4 結論..... 40

第四章 未來工作..... 41

第五章 參考文獻..... 42



表目錄

第二章

表 2-1 GRSD/T500/T1000 元件電性比較表..... 25

第三章

表 3-1 分別以 Type A 與 Type B 為誘發結晶窗口之元件電性比較表 ... 37

表 3-2 分別以 Type A 與 Type B 為誘發結晶窗口之元件電性比較表 ... 39



圖目錄

第一章

| | | |
|--------|--|----|
| 圖 1-1 | 不施加電壓..... | 2 |
| 圖 1-2 | 施加電壓..... | 2 |
| 圖 1-3 | 非晶矽型TFT基本結構(Bottom Gate)..... | 4 |
| 圖 1-4 | 非晶矽和多晶矽的(a)液晶面板邊框的比較(b)開口率比較..... | 5 |
| 圖 1-5 | Ni-Si反應自由能圖..... | 8 |
| 圖 1-6 | Si與NiSi ₂ 晶體結構..... | 8 |
| 圖 1-7 | MIC/MILC成長機制..... | 9 |
| 圖 1-8 | MILC的優選成長方向..... | 10 |
| 圖 1-9 | (a)晶粒與晶界示意圖 (b)晶界處形成空乏區域 (c)空乏區形成能障 | 11 |
| 圖 1-10 | 淺拖曳態位與應變鍵有關，而在中間深態位是由懸擺鍵造成的 | 12 |

| | | |
|--------|--|----|
| 圖 1-11 | 扭結現象(Kink effect)..... | 13 |
| 圖 1-12 | Ni seed製作流程 | 14 |
| 圖 1-13 | (a)捉聚基板與MILC試片示意圖(b)將兩片晶圓做接合的動作(c)退火後鎳捕捉至基板誘發結晶..... | 15 |

第二章

| | | |
|-------|--|----|
| 圖 2-1 | GRSD-TFT製程流程 | 17 |
| 圖 2-2 | (a) MIC/MILC後(b)沉積非晶矽吸附層後(c)吸附層在550°C下退火12hr後吸附鎳金屬後之圖像..... | 19 |
| 圖 2-3 | 漏電流機制示意圖 | 23 |
| 圖 2-4 | $I_{DS}-V_{GS}$ curve (a) T1000 vs T500 (b) GRSD vs T500 | 25 |
| 圖 2-5 | 通道層厚度與載子遷移率、垂直電場之關係圖 | 27 |
| 圖 2-6 | 不同厚度下的(a)汲極電力線曲率(b)汲極電場強度 | 27 |
| 圖 2-7 | MILC的針狀矽晶粒 | 28 |

圖 2-8 針狀結晶與MILC前端交會晶界處NiSi₂的聚集..... 29

圖 2-9 GRSD vs T500 之崩潰電壓 29

第三章

圖 3-1 TypeA: 晶界與電流方向平行, TypeB: 晶界與電流方向垂直 32

圖 3-2 晶界與電流方向平行有較低的導通電壓與較高載子遷移率 32

圖 3-3 下部閘極MILC複晶矽薄膜電晶體製程流程 34

圖 3-4 誘發結晶窗口(a) Type A: 晶界與電流方向平行(b) Type B: 晶界與電流方向垂直 35

圖 3-5 Type A對Type B 之I_{DS}-V_{GS} curve 36

圖 3-6 下部閘極金屬誘發側向結晶時鎳金屬累積在通道與汲極的邊界處 37

圖 3-7 鎳金屬累積的位置被包覆在汲極處 38

圖 3-8 Type A對Type B 之 I_{DS}-V_{GS} curve 39