

國立交通大學

電子物理研究所

碩士論文

金屬/石墨烯介面傳輸機制研究

**Investigation of the conduction mechanism
at metal/graphene contact**

研究生：包家禎

指導教授：簡紋濱 教授

中華民國一〇〇年七月

金屬/石墨烯介面傳輸機制研究

**Investigation of the conduction mechanism
at metal/graphene contact**

研究生：包家禎

Student : Chia-Chen Pao

指導教授：簡紋濱 教授

Advisor : Prof. Wen-Bin Jian

國立交通大學

電子物理研究所

碩士論文

A Thesis

Submitted to Institute of Electrophysics

College of Science

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Electrophysics

July 2011

Hsinchu, Taiwan, Republic of China

中華民國一〇〇年七月

金屬/石墨烯介面傳輸機制研究

研究生：包家禎

指導教授：簡紋濱 教授

國立交通大學電子物理研究所

中文摘要

石墨烯具高載子遷移率與低電阻率等優異特性，其電性引起學者與產業界高度興趣，由於電性上常以兩點方式進行測量，因此石墨烯與金屬電極間的接觸電阻對元件的影響應該加以考慮，才可使得兩點量測之石墨烯奈米元件的電性傳輸更加清楚。

本實驗我們採用膠帶剝離的方式從石墨中取得厚度約 3-5 nm 的石墨烯，利用電子束微影與熱蒸鍍技術製成兩點量測的奈米元件，量測其電學特性。元件室溫電阻值為 10^3 - $10^5 \Omega$ ，並由閘極效應量測結果得到石墨烯的特殊性質-雙極性特性，其顯示之狄拉克點證明我們所製作的元件存在石墨烯特性，但過大的電阻率說明了接觸電阻的存在，此來源之一可能是鈦在蒸鍍過程轉變為鈦氧化物無序半導體，另一則是製程過程中所殘留之光阻劑，無論是鈦氧化物或光阻劑，等效而言，電極與石墨烯接面皆產生了一位能障。對於金屬與石墨烯接面之傳輸機制，可藉由電阻與溫度的變化關係，利用熱擾動引致穿隧效應模型擬合來做探討，其結果顯示電子在低溫下是以穿隧方式通過接面之位障，隨著溫度的增加，穿隧機率逐漸受熱擾動影響而變大，電阻值逐漸降低，在高溫時，電子由熱活化效應所主導，並發現樣品電阻值與穿隧機率成反比，因為在固定電壓下，穿隧電流的增加反應出電阻值的下降，這項結果更驗證了熱擾動引致穿隧效應模型在本次實驗定性上成功地做了合理的解釋。

Investigation of the conduction mechanism at metal/graphene contact

Student : Chia-Chen Pao

Advisor : Prof. Wen-Bin Jian

Institute of Electrophysics

National Chiao Tung University

Abstract

Graphene has recently been the most shining star in the carbon family due to its significant potential for fundamental studies and applications in future electronics. Because most electronics have a two-probe configuration with source and drain electrodes for electrical operations, the contact problem shall be encountered inevitably. Identification and determination of the contact effect, therefore, become very important. In this study, our graphene films are prepared and positioned on silicon substrates capped with a 300 ± 15 nm thick SiO_2 layer by mechanical exfoliation from the highly oriented pyrolytic graphite. Graphene films are made with a thickness down to 3-5 nm and an area up to several μm^2 . Prior to electron beam lithography process, the as-prepared graphene films are annealed in a high vacuum at 400°C for 6 h in order to remove any contamination on its surfaces. Electron beam lithography technique is then employed to fabricate electrodes in connection with the graphene. The separation distance between two nearest-neighbor electrodes is kept constant to be ~ 2 μm for all devices. After the fabrication of two-probe graphene devices, their temperature dependence of electrical properties is measured. The room-temperature (RT) resistance of all graphene devices ranges from 10^3 to 10^5 Ω , higher than those reported in literatures. This large RT resistance significantly hinders the outstanding performance of original graphene channels and causes a quite low mobility ($< 10^2$ $\text{cm}^2/\text{V s}$) in our graphene devices. We conjecture that the large RT resistance comes from the nanocontact resistance at electrode/graphene interface. In addition, the resistances as function of temperature of these graphene devices show a temperature independent behavior, like tunneling resistance, at low temperatures. On the other hand, the resistance depends comparably on temperature at a high temperature range. Moreover, electron transport in graphene devices is well-fitted with the fluctuation-induced tunneling model in the whole temperature range between 300 K and 5 K.

致謝

碩士生涯對我而言，可謂一波三折，而在我人生最關鍵的時刻，實驗室的大家長，我的指導老師：簡紋濱教授，在這個時候拉了我一把，指導我研究方向與提供實驗資源，讓我得以安心完成學位，心裡對老師非常感激與感恩。

我最敬重的學長林彥甫博士，對我無論在實驗或生活上的照顧總是無微不至，當實驗遇到瓶頸時，學長會以非常專業的角度引導我走向正確方向，當寒冷的跨年夜一個人在實驗室做實驗時，學長邀請我到他家吃羊肉爐，非常感謝學長這些日子來的幫忙。雖然與學長歐逸青博士交集不多，但感謝他在 AFM 上的指導，以及邱紹謙學長在論文上的討論與啟發，兼當任外出用餐司機。感謝徑讀博班的同學王聖聰、楊明洵對我在 AFM 技術上不厭其煩的幫忙，一同打拚的同學陳昶廷、李雅琪在製程與電性量測上細心、熱心地指導，奠定我的實驗能力，還有講話很大聲，但人其實不壞的張加欣讓我論文理論部分有更深入了解，以及 STM 達人的林光華、范戎靖在閒暇之餘與你們哈啦打屁。還有謝謝一開始我常傻傻分不清楚的學弟柯凱迪、謝凱力在實驗上的協助，對了，更有兩個貼心的學妹古明明與葉佩晴，在我需熬夜待在實驗室時，總會適時地給我小餅乾、即溶熱飲當作鼓勵，雖然與實驗室的你們相處的時間不長，卻將是我人生中重要的回憶。

此外，要感謝新竹市警察局鑑識課股長李承龍博士的關懷與督促及心理上的建設，警察電訊所新竹分所長黃柏岳技正在勤務分配上的體恤，電訊所最要好的同仁鄭勝元技佐在 solidwork 繪圖上的協助與勤務上的支援，因為你們的出現，讓我安心完成了學業，也感謝過去使我受到挫折的人、事、物，因為這些的出現，讓我學會更堅強，更不被打倒，更體會了這個世界，雖然沒有碩士畢業該有的喜悅，但畢竟我完成了一件事，也是對自己的一種肯定。

最後，僅以此文獻給對我這一路走來，始終如一的父母，總是在背後默默的關心我、幫助我，毫無任何的怨言，謝謝你們。

目錄

中文摘要.....	I
英文摘要.....	II
致謝.....	III
目錄.....	IV
圖目錄.....	VI
表目錄.....	XI
第一章 緒論.....	1
參考文獻.....	3
第二章 文獻回顧.....	5
2.1 石墨烯材料的結構與基本特性.....	5
2.2 石墨烯的製備方法.....	8
2.3 石墨烯在電性上的研究.....	14
2.4 接點電性研究.....	21
2.5 石墨烯材料的應用.....	25
參考文獻.....	28
第三章 理論介紹.....	31
3.1 熱擾動引致之穿隧效應.....	31
3.1.1 熱擾動引致之接面電位差.....	32
3.1.2 單一穿隧接面之特性.....	34
3.1.3 熱擾動產生之穿隧電導率.....	35
3.1.4 穿隧位障近似為拋物線.....	36
3.1.5 熱擾動引致穿隧效應模型之物理涵義.....	37

3.2 石墨烯奈米元件電阻率與載子遷移率之計算.....	39
3.2.1 電阻率之計算.....	39
3.2.2 載子遷移率之計算.....	40
參考文獻.....	42
第四章 實驗.....	43
4.1 儀器與技術.....	43
4.1.1 掃描式電子顯微鏡 (Scanning Electron Microscope, SEM)	43
4.1.2 原子力顯微鏡 (Atomic Force Microscope, AFM)	46
4.1.3 高溫加熱爐 (Annealing furnace)	48
4.1.4 電子束微影技術 (Electron Beam Lithography, EBL).....	48
4.1.5 熱蒸鍍機 (Thermal evaporator)	49
4.1.6 低溫致冷器 (Cryostat)	50
4.2 實驗步驟.....	52
4.2.1 石墨烯樣品製備方法.....	52
4.2.2 石墨烯元件之製程與量測.....	52
參考文獻.....	60
第五章 結果與討論.....	61
5.1 石墨烯樣品製備方法與形貌觀察.....	62
5.2 石墨烯奈米元件之觀察.....	66
5.3 石墨烯奈米元件之接觸電阻.....	67
5.4 石墨烯奈米元件變溫電阻之電性討論.....	73
參考文獻.....	80
第六章 結論.....	81

圖目錄

圖 2.1 石墨烯之二維晶體結構。.....	5
圖 2.2 石墨烯表面之 STM 影像(Z 軸放大來突顯表面特徵).....	6
圖 2.3 石墨烯能帶結構。.....	6
圖 2.4 (a)薛丁格方程式描述之能帶結構；(b)狄拉克方程式描述之能帶結構。...7	
圖 2.5 (a)厚度約 3 nm 之石墨片光學顯微鏡影像；(b)厚度約 3 nm 之石墨片原子力顯微鏡影像(橙色部分)；(c)厚度 0.8 nm(中央)、1.2 nm(左下角)、2.5 nm(左上角)之石墨片原子力顯微鏡影像。.....	9
圖 2.6 (a)石墨微米柱在原子力顯微鏡懸臂上的 SEM 影像，插圖為石墨塊材表面上之石墨微米柱；(b)微機械剝離法製作石墨片示意圖；(c)石墨片在二氧化矽/矽基板上的影像。.....	9
圖 2.7 (a)石墨微米柱之 SEM 影像；(b)石墨微米柱陣列壓印至二氧化矽/矽基板之流程。.....	10
圖 2.8 (a)石墨微米柱陣列壓印後之光學顯微鏡影像；(b)不同石墨片厚度之光學顯微鏡影像；(c)為(b)相對應之原子力顯微鏡剖面圖。.....	10
圖 2.9 (a)氧化還原法製作石墨烯之 AFM 影像；(b)為(a)相對應之高度剖面圖。.....	11
圖 2.10 (a)石墨經化學處理、震盪、離心、清洗成氧化石墨烯；(b)氧化石墨烯經高溫退火形成石墨烯。.....	11
圖 2.11 大尺寸石墨烯薄膜之沉積、蝕刻與轉印流程：(a)石墨烯薄膜沉積於鎳膜/二氧化矽/矽基板上；(b)使用 FeCl_3 溶液蝕刻去除鎳膜並轉印石墨烯至其他基板；(c)使用 HF/BOE 溶液蝕刻二氧化矽與鎳膜，石墨烯薄膜漂浮附著至其他基板。.....	12
圖 2.12 化學氣相沉積法製作之石墨烯影像：(a)石墨烯在 300 nm 鎳薄膜上之 SEM	

影像(插圖為 1 mm 之鍍膜);(b)不同層數之石墨烯 TEM 影像;(c)石墨烯在 300 nm 二氧化矽/矽基板上之 OM 影像(插圖為石墨烯表面皺紋之 AFM 影像)。	13
圖 2.13 (a)4H 結構之碳化矽單晶格結構;(b)6H 結構之碳化矽單晶格結構(實心為碳原子,空心為矽原子)。	14
圖 2.14 1 個單層石墨烯成長於碳化矽表面之 STM 影像。	14
圖 2.15 (a)厚度 3~5 nm 石墨烯奈米元件之 SEM 影像;(b)厚度 5 nm 石墨烯奈米元件之 OM 影像;(c)少數層石墨烯(FLG)在不同閘極電壓下之電流-電壓圖形。	16
圖 2.16 (a)溫度 5 K,70 K,300 K 下電阻率隨閘極電壓變化之關係;(b)電導率隨閘極電壓變化之關係;(c)溫度 5 K 下霍爾係數隨閘極電壓變化之關係;(d)載子濃度與溫度之關係。	16
圖 2.17 (a)石墨烯之霍爾電導率 σ_{xy} 及縱向電阻率 ρ_{xx} 與電子濃度關係,插圖為雙層石墨烯霍爾電導率 σ_{xy} 與電子濃度關係 ($T=4K, B=14T$)。	18
圖 2.18 (a)石墨烯懸浮結構之 SEM 影像;(b)石墨烯懸浮結構之 AFM 影像;(c)石墨烯懸浮結構之側面示意圖。	19
圖 2.19 (a)懸浮結構之石墨烯元件電阻率 ρ_{xx} 與閘極電壓關係圖;(b)懸浮結構之石墨烯元件遷移率與載子濃度關係圖。(虛線為一般高遷移率元件,用來當作對照組)。	20
圖 2.20 (a)石墨烯電流退火前、後之 AFM 影像;(b)電流(I)、電流密度(J)對電壓關係圖 ($T=76 K$, 石墨烯元件寬度 $W=4 \mu m$, 長度 $L=1 \mu m$)。	20
圖 2.21 (a)石墨烯與四根金電極接觸之 AFM 影像;(b)為(a)之光反射影像;(c)為(b)之相對應光電流分佈影像($V_{ds}=0, V_g=0$ 之情況下)。	21
圖 2.22 (a)圖 2.21(c)之雷射位置電流-電壓關係圖(Laser 1 與 Laser 2 分別對應於圖 2.21(c)之雷射位置);(b)光電流與雷射功率關係圖。	22
圖 2.23 (a)不同通道長度 d , 電阻與背向閘極電壓 V_{bg} 之關係;(b)為(a)之 TLM	

(transfer length measurement)量測。	23
圖 2.24 不同處理方法下之 Ti/Au 與石墨烯接觸電阻率關係。	23
圖 2.25 (a)原始(as-grown)與經光阻處理(LOR, SPR-3012)之 XPS 訊號；(b) 原始(as-grown)與經氧離子處理之 XPS 訊號。	24
圖 2.26 金屬與石墨烯功函數差對接觸電阻率關係。	25
圖 2.27 (a)截止頻率 (Frequency)與電流增益 ($ h_{21} $)關係圖，插圖為最高截止頻率(f_T)與閘極長度(L_G)關係；(b)截止頻率 (Frequency)與電流增益 ($ h_{21} $)關係圖(閘極長度 240 nm、550 nm)。	26
圖 2.28 石墨烯曝露於不同氣體下(濃度 1 ppm)之電阻變化率，電阻變化率正(負)號代表電子(電洞)摻雜。	27
圖 2.29 石墨烯層數與光吸收率之關係圖。	27
圖 3.1 (a)相鄰兩導電區塊與其最容易發生穿隧區域(紅色虛線)；(b)穿隧界面電路近似圖。	32
圖 3.2 穿隧界面之等效電路示意圖。	33
圖 3.3 函數 $-T_1\varphi(\varepsilon_T)/T_0$ 與 $-T_1\varepsilon_T^2/T$ 給定參數後之作圖。	36
圖 3.4 熱擾動引致穿隧效應之電阻率 $\ln\left(\frac{\rho}{\rho_0}\right)$ 與 $\frac{1}{T}$ 之關係。	38
圖 3.5 長、寬、高分別為 L、W、h 之塊材三維尺寸。	39
圖 3.6 二維石墨烯奈米元件之結構示意圖。	40
圖 3.7 閘極效應量測示意圖。	41
圖 4.1 肉眼、光學顯微鏡、電子顯微鏡所能解晰之範圍。	43
圖 4.2 掃描式電子顯微鏡構造圖。	44
圖 4.3 原子力顯微鏡掃描工作原理示意圖。	47
圖 4.4 原子力顯微鏡之三種掃描模式。	47
圖 4.5 高溫加熱爐之結構圖。	48

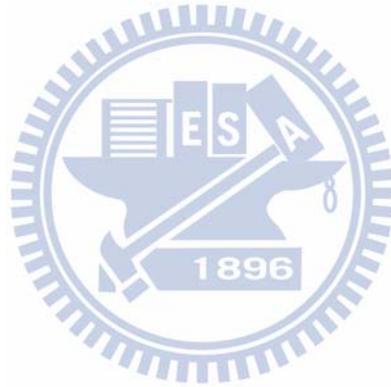
圖 4.6 熱蒸鍍機結構示意圖。	50
圖 4.7 低溫致冷器構造圖。	51
圖 4.8 (a)高定向熱裂解石墨 (HOPG)；(b)石墨塊材原子結構。	52
圖 4.9 製程與量測流程。	53
圖 4.10 退火溫度與時間關係。	55
圖 4.11 電壓-電流量測之儀表與樣品連接方式示意圖。	58
圖 4.12 變溫量測之儀表與樣品連接方式示意圖。	59
圖 4.13 閘極效應量測之儀表與樣品連接方式示意圖。	59
圖 5.1 實驗及結果討論架構圖。	61
圖 5.2 石墨片於藍膜上對撕數次後之結果。	62
圖 5.3 膠帶剝離法石墨薄片之掃描式電子顯微鏡影像(a)虛線方框(紅色)為破碎且成塊狀之石墨烯；(b)為(a)之虛線方框(紅色)處放大影像。	63
圖 5.4 (a)為圖 5.3(b)實線方框(藍色)之石墨薄片原子力顯微鏡影像(3 $\mu\text{m} \times 3 \mu\text{m}$)；(b)為(a)標示處之高度剖面圖(石墨薄片厚度約 10 nm)。	63
圖 5.5 改良式膠帶剝離法之石墨片於 Scotch 膠帶上(與藍膜互黏後撕開第 3 次結果肉眼仍可明顯觀察出金屬光澤)。	64
圖 5.6 改良式膠帶剝離法石墨烯之掃描式電子顯微鏡影像(a)石墨烯呈現長條狀，如虛線方框(紅色)所示；(b)為(a)之虛線方框(紅色)處放大影像。	65
圖 5.7 (a)為圖 5.6(b)實線方框(藍色)之石墨烯原子力顯微鏡影像(5 $\mu\text{m} \times 5 \mu\text{m}$)；(b)為(a)標示處之高度剖面圖(石墨烯厚度約 3 nm)。	65
圖 5.8 (a)石墨烯奈米元件之掃描式電子顯微鏡影像；(b)石墨烯與電極之掃描式電子顯微鏡影像放大圖。	66
圖 5.9 石墨烯奈米元件(S6)兩點量測在變溫環境下之電流與電壓關係圖(樣品之室溫電阻值約 10.2 k Ω ，量測溫度範圍為 5 K 至 300 K)。	67
圖 5.10 石墨烯奈米元件(S6)外加閘極電壓下，電流與閘極電壓關係圖(真空室溫環境下， $V_{ds} = 0.01 \text{ V}$)。	68

圖 5.11 石墨烯奈米元件之結構剖面示意圖。.....	70
圖 5.12 S1~S7 樣品之室溫電阻值與 L/W 關係圖。.....	71
圖 5.13 (a)材料與功函數之對應表;(b)電極介面功函數不匹配,產生位障示意圖。	72
圖 5.14 樣品 S6 電阻隨溫度變化關係之實驗數據與 FIT 理論利用蒙地卡羅法擬合 之結果(實心點為實驗量測數據,曲線為擬合之結果).....	73
圖 5.15 FIT 理論利用蒙地卡羅法 (Monte Carlo)擬合後,電阻與溫度關係圖(實心 點為實驗量測數據,曲線為擬合之結果).....	74
圖 5.16 樣品電阻與 T_1/T_0 關係圖。.....	77
圖 5.17 金屬電極與石墨烯材料接觸剖面示意圖(空心向下箭頭為穿隧電流).....	79



表目錄

表 5.1 S1~S7 樣品之室溫電阻 R_{300K} 、寬度 W 、長度 L 、電阻率 ρ ($T = 300\text{ K}$, $V_g = 0$)。.....	70
表 5.2 利用 FIT 模型擬合之實驗參數。.....	76
表 5.3 石墨烯奈米元件利用 FIT 擬合後所得之物理參數。.....	77



第一章 緒論

近二十年來，電子產品不斷出現在我們生活中，提高了我們生活的品質及便利性，而目前半導體仍然是製作電子元件的主要材料，被廣泛應用在各種科技產品，其中又以矽 Si 來製作半導體，而矽材料的電子遷移率 (electron mobility) 僅約 $1400 \text{ cm}^2/\text{V}\cdot\text{s}$ ，但由於人們對電子產品效能需求日益增加，為了得到更快的操作速度，更高的頻率，更低的消耗功率，所以近年來電晶體尺寸不斷地縮小，元件已經開始產生短通道效應 (short channel effects)，所謂短通道效應就是當閘極 (gate) 長度逐漸縮小時，源極 (source) 至汲極 (drain) 之間將產生漏電流而無法受閘極電壓所控制，然而在 2010 年諾貝爾物理獎得主 A. K. Geim 與 K. S. Novoselov 於 2004 年成功製造出石墨烯 (graphene) 材料後[1]，因為石墨烯在室溫下的電子遷移率超過 $15000 \text{ cm}^2/\text{V}\cdot\text{s}$ [2, 3]，遠高於矽材料的電子遷移率十倍以上，被認為最具潛力取代矽成為未來電子元件的主要材料，開始廣泛地被研究，IBM 公司已於 2008 年成功製造出閘極長度 150 nm，操作頻率即已達到 26 GHz 的場效電晶體 (FET)[4]，若閘極長度縮減至 50 nm，屆時電腦中央處理器的操作頻率可望由現行以矽電晶體為主的 GHz 等級提升至 Tera Hz 等級，成為新一代電子元件，更能應用於毫米波高頻通訊晶片[5]，解決目前通訊上低頻率波段已不敷使用的問題。

另外，石墨烯具備良好的電導性能和透光性能[6, 7]以及機械性質(可撓性)，因此在透明導電電極方面有非常好的應用，可大為提升發光二極體 (LED) 之發光效率[8]，以及太陽能電池之光電轉換效率，相較於目前業界常用的氧化銦錫 (indium tin oxide, ITO) 來做透明導電電極，更廉價、更薄且無毒性，可望成為替代材料，以解決稀有且昂貴的銦 (indium) 材料短缺的問題。

石墨烯是一種半金屬或是說能隙為零的半導體材料，且因有許多異於傳統材料的物理性質，吸引許多學者投入相關研究，除了前面提到的高載子遷移率外，

其特殊能帶結構在低能量附近可用狄拉克方程式 (Dirac equation)來近似，在此描述下電子之有效質量可近似為零[3, 9]，以及在狄拉克點 (Dirac point)有最小的導電率 (conductivity)或是最大電阻率 (resistivity)約 $h/4e^2$ 數量級[3, 10]，還有在室溫下可觀察到量子霍爾效應 (QHE)[11, 12]。

由於石墨烯材料電阻率較一般半導體材料來得低，最大電阻率在狄拉克點的位置約在6.47 k Ω 以下[3, 13, 14]，因此，金屬電極與材料間的接觸特性對於石墨烯的優異電學性質會有一定比重的影響，且由於奈米元件尺寸小，接觸面積也隨之減小，接觸問題更增加了介面系統影響元件電性的可能性，對於一般半導體材料的接觸問題，近年來有許多團隊投入相關研究，例如2008年的 Y. F. Lin等人[15]利用室溫下電壓與電流圖區別接觸電阻分別為歐姆接觸或是蕭特基接觸，並介紹分別的電性組成成因與分析電性的傳輸機制，但石墨烯在本質上的變溫電阻特性傳輸機制目前文獻上並無進一步的探討，也缺乏定論，這使我們更加困惑石墨烯奈米元件的電性行為是否如我們所量測得到的結果，或是包含了其他效應所導致的現象，例如接觸問題，而文獻上卻鮮少有人對石墨烯材料的接觸特性進行研究，因此在此論文當中，我們將針對金屬電極與石墨烯材料間之電性傳輸機制進行一系列的實驗與探究，相信這對於實踐石墨烯奈米電子元件上所需面對的挑戰將有所助益。

石墨烯目前較常見的製備方法有化學方式及物理方式，因為物理方式剝離的石墨烯晶格結構最為完整，故本實驗採用物理性剝離的方法來製作石墨烯奈米元件。

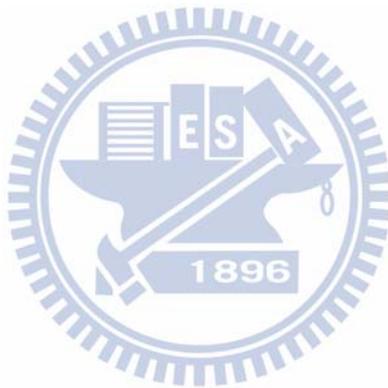
參考文獻：

- [1] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva, A. A. Firsov, *Science* 306, 666 (2004).
- [2] A. Geim, K. Novoselov, *Nat. Mater.* 6, 183 (2007).
- [3] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, M. I. Katsnelson, I. V. Grigorieva, S. V. Dubonos, A. A. Firsov, *Nature* 438, 197 (2005).
- [4] Y.-M. Lin, K. A. Jenkins, A. Valdes-Garcia, J. P. Small, D. B. Farmer, P. Avouris, *Nano Lett.* 9, 422 (2009).
- [5] H. Wang, D. Nezich, J. Kong, T. Palacios, *IEEE Electron Device Lett.* 30, 547 (2009).
- [6] P. Blake, P. D. Brimicombe, R. R. Nair, T. J. Booth, D. Jiang, F. Schedin, L. A. Ponomarenko, S. V. Morozov, H. F. Gleeson, E. W. Hill, A. K. Geim, K. S. Novoselov, *Nano Lett.* 8, 1704 (2008).
- [7] S. Stankovich, D. A. Dikin, G. H. B. Dommett, K. M. Kohlhaas, E. J. Zimney, E. A. Stach, R. D. Piner, S. T. Nguyen, R. S. Ruoff, *Nature* 442, 282 (2006).
- [8] J. M. Lee, J. W. Choung, J. Yi, D. H. Lee, M. Samal, D. K. Yi, C.-H. Lee, G.-C. Yi, U. Paik, J. A. Rogers, W. I. Park, *Nano Lett.* 10, 2783 (2010).
- [9] M. Wilson, *Phys. Today* 59, 21 (2006).
- [10] K. I. Bolotin, K. J. Sikes, J. Hone, H. L. Stormer, P. Kim, *Phys. Rev. Lett.* 101, 096802 (2008).
- [11] M. Katsnelson, *Mater. Today* 10, 20 (2007).
- [12] K. S. Novoselov, Z. Jiang, Y. Zhang, S. V. Morozov, H. L. Stormer, U. Zeitler, J. C. Maan, G. S. Boebinger, P. Kim, A. K. Geim, *Science* 315, 1379 (2007).
- [13] A. C. Ferrari, D. W. Boukhvalov, M. I. Katsnelson, A. K. Geim, K. S.

Novoselov, *Science* 323, 610 (2009).

[14] Y.-W. Tan, Y. Zhang, H. L. Stormer, P. Kim, *The European Physical Journal Special Topics* 148, 15 (2007).

[15] Y.-F. Lin, W.-B. Jian, *Nano Lett.* 8, 3146 (2008).



第二章 文獻回顧

2.1 石墨烯材料的結構與基本特性

石墨烯 (Graphene) 是碳原子間以 sp^2 混成軌域組成六角型呈蜂巢晶格 (honeycomb crystal lattice) 結構排列而成的單層二維晶體，如圖 2.1 所示，其碳原子排列與石墨的單原子層雷同，故又稱為單層石墨。

石墨烯是目前世上最薄，質料最牢固堅硬的奈米材料[1]，其結構非常穩定，碳碳鍵 (carbon-carbon bond) 僅為 1.42 \AA ，但早期大多數物理學家認為石墨烯是一種假設性的結構，無法單獨穩定存在，因為從熱力學理論的觀點，單層原子會因熱擾動作上下移動，造成原子間重新鍵結，而形成較穩定的三維結構，因此不允許任何二維結構在有限的溫度下存在[2]。直至 2004 年，英國曼徹斯特大學 A. K. Geim 教授研究團隊利用膠帶剝離的方法，成功的獲得單層石墨烯[3]，證實石墨烯可以單獨存在，A. K. Geim 與 K. S. Novoselov 兩人也因此獲得 2010 年諾貝爾物理獎。單層石墨烯之所以能在實驗中被製備出來，可能歸因於石墨烯在奈米尺度上的微觀皺紋[4, 5]，這可由掃描穿隧電流顯微鏡 (Scanning tunneling microscopy, STM) 觀測出石墨烯表面約有一奈米的起伏，如圖 2.2 所示，這是因為二維晶體不穩定性而產生的現象。

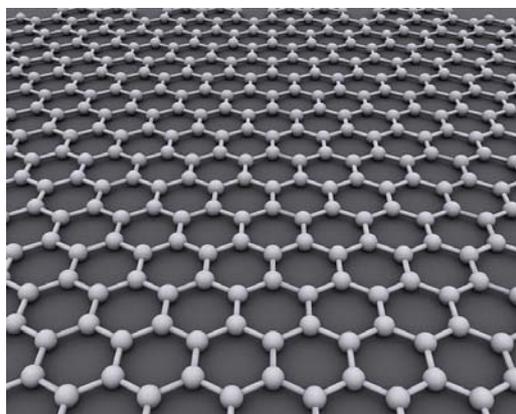


圖 2.1 石墨烯之二維晶體結構[6]。

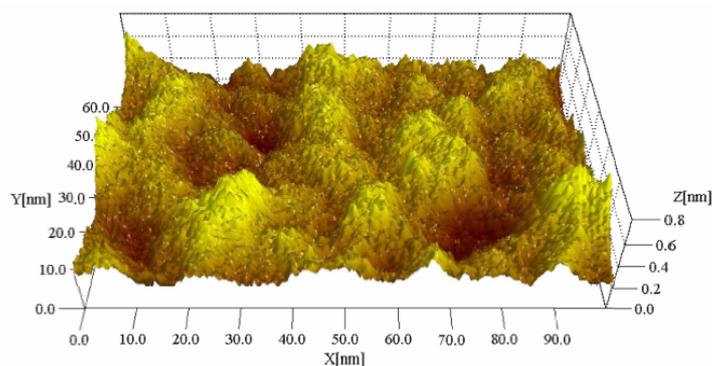


圖 2.2 石墨烯表面之 STM 影像(Z 軸放大來突顯表面特徵)[5]。

石墨烯是一種半金屬 (semimetal) 或零能隙半導體，其能帶結構如圖 2.3 所示，對於電子在低能量而言，二維六角形布里元區 (Brillouin zone) 的六個交叉點附近，能量和動量呈現線性關係 (linear dispersion relation)[7]

$$E_{2D} = \hbar v_F k = \hbar v_F \sqrt{k_x^2 + k_y^2} \dots\dots\dots(\text{式 2.1})$$

其中 E 是能量， \hbar 是普朗克常數除以 2π ， v_F 是費米速度， k_x 、 k_y 分別為波向量 k 之 x 分量、 y 分量。

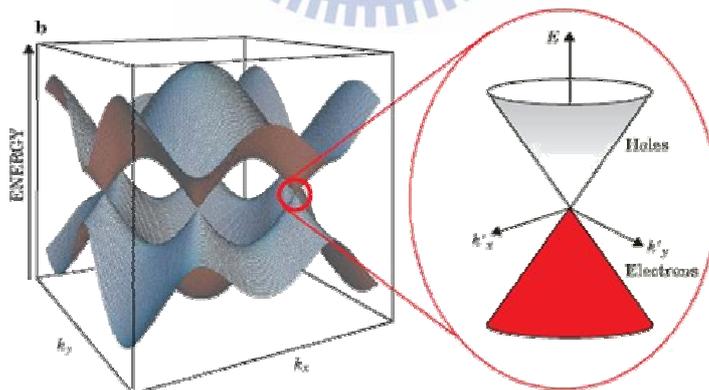


圖 2.3 石墨烯能帶結構[8]。

這種能帶結構有別於傳統三維材料以薛丁格方程式 (Schrödinger equation) 所描述的拋物線關係 (parabolic dispersion relation) (圖 2.4(a))，而應該是用狄拉克方程式 (Dirac equation) 來描述(圖 2.4(b))，由於能量和動量呈現線性關係，石

墨烯能帶在低能量可近似於無質量的狄拉克費米子 (Dirac fermion) 之能帶結構，因此當費米能階 (fermi level) 位在導電帶與價電帶間的接點時，電子和電洞有效質量 (effective mass) 等於零[9]，費米速度 $v_F \approx 10^6 \text{ m/s} = c/300$ (c 為光速)，故稱為狄拉克點 (Dirac point)，而此點能量等於零，載子從電子變電洞，從電洞變電子[10]，所以也稱為中性點 (charge neutrality point)。

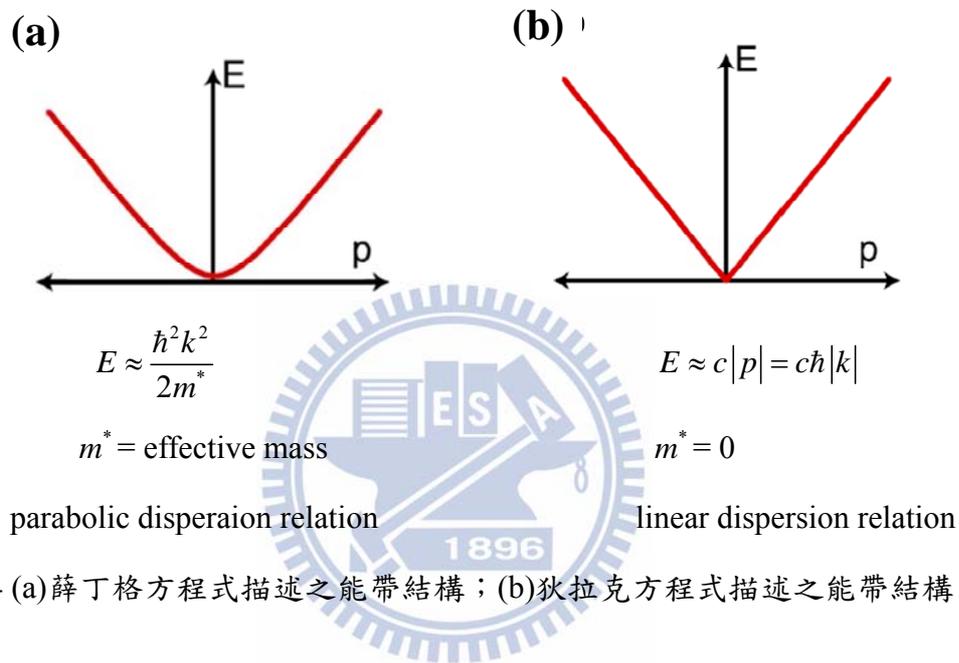


圖 2.4 (a) 薛丁格方程式描述之能帶結構；(b) 狄拉克方程式描述之能帶結構。

石墨的晶格有足夠有彈性可以容許拉長及彎曲，使得碳原子不必重新排列來適應外力，所以結構很穩定，穩定的晶格結構使石墨具有良好的導熱性，導熱係數高達 $5300 \text{ W/m}\cdot\text{K}$ ，而量測結果顯示石墨在常溫下的電子遷移率 (electron mobility) 超過 $15000 \text{ cm}^2/\text{V}\cdot\text{s}$ [2, 3, 11]，遠高於目前半導體主要材料矽的電子遷移率 $1400 \text{ cm}^2/\text{V}\cdot\text{s}$ 十倍以上，傳遞電子的速度比已知導體都快。

石墨幾乎是完全透明的，只吸收 2 % 的光[12]，而電阻率只約 $10^{-6} \Omega\cdot\text{cm}$ [13]，比銅或銀更低，為目前世上電阻率最小的材料，因為它的電阻率極低，電子跑的速度極快，因此被期待可用來發展出更薄、導電速度更快的新一代電子元件或電晶體。此外，石墨實質上是一種透明、良好的導體，也適合用來製造透明觸控螢幕、太陽能電池。

2.2 石墨烯的製備方法

石墨烯材料的出現，震撼早期物理學家認為二維材料只是一種假設性結構，因此如何製造石墨烯成為學者與產業界了解石墨烯材料特性前的一項議題與技術，更有助於應用層面，以下將介紹目前石墨烯製造的數種方式，可分為物理性與化學性方法：

物理性方法：

(a) 膠帶剝離法 (mechanical exfoliation)

2004 年，英國曼徹斯特大學 (University of Manchester) 的 A. K. Geim 與 K. S. Novoselov 研究團隊[3]使用膠帶剝離出單層 (single layer graphene, SLG) 和少數層 (few layer graphene, FLG) 石墨烯，兩人也因「在二維石墨烯材料的開創性實驗」為由，共同獲得 2010 年諾貝爾物理學獎。

他們先在玻璃基板塗上約 $1\mu\text{m}$ 厚度的濕光阻，然後將高品質石墨塊材 (HOPG) 固定在基板上，再烤乾光阻來固定石墨塊材以便後續剝離石墨的進行，接著使用 3M 公司製造之 Scotch 膠帶黏貼於石墨上後撕開，石墨片也隨之一分為二，重覆此步驟數次後，基板上會留下很薄的石墨片，將整個基板浸泡於丙酮，當光阻溶解時，石墨片便會釋放其中，再使用清潔過的矽晶片 (氧化層厚度 300 nm) 捕撈石墨片，因凡得瓦力的作用會使石墨片附著於矽晶片上，最後放入超因波震盪器清潔並去除較厚的石墨片，此方法所獲得之石墨片厚度約 10 nm 以下，尺寸約 $10\sim 100\mu\text{m}$ ，圖 2.5 為厚度 3 nm 以下之石墨片。

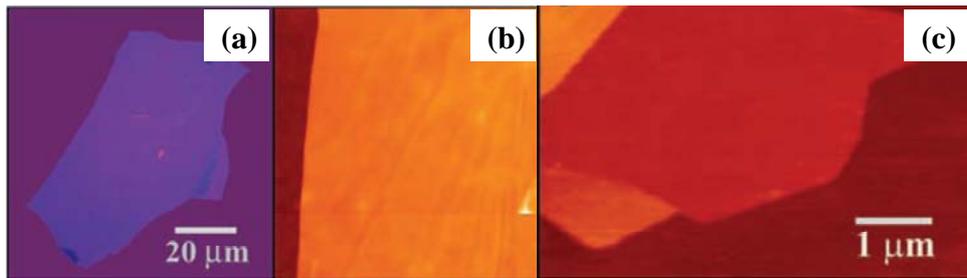


圖 2.5 (a)厚度約 3 nm 之石墨片光學顯微鏡影像；(b)厚度約 3 nm 之石墨片原子力顯微鏡影像(橙色部分)；(c)厚度 0.8 nm(中央)、1.2 nm(左下角)、2.5 nm(左上角)之石墨片原子力顯微鏡影像[3]。

(b) 微機械剝離法 (Micromechanical cleavage)

2005 年 Yuanbo Zhang 等人[14]利用微機械剝離法製造出厚度 10~100 nm，尺寸約 2 μm 的石墨片，此研究團隊先使用乾蝕刻(氧離子電漿)方式將石墨塊材表面蝕刻成微米柱 (micropillar)的陣列，石墨微米柱尺寸約 $2 \times 2 \times 5 \mu\text{m}^3$ ，如圖 2.6(a)插圖所示，再將石墨微米柱與石墨塊材分離並黏著於矽材料之原子力顯微鏡懸臂上，如圖 2.6(b)所示，接著使用接觸式掃描方式以及調整懸臂與二氧化矽/矽基板間的受力使石墨微米柱與基板接觸，石墨片因凡得瓦力作用而附著於二氧化矽表面，在調整適當的受力與掃描速度後，即可得到厚度 10~100 nm 的石墨片，如圖 2.6(c)所示。

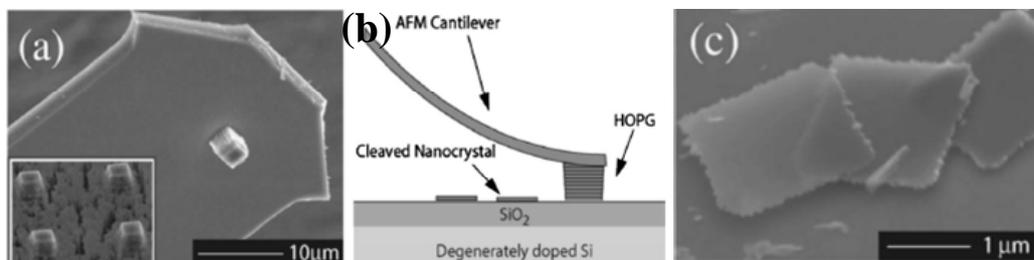


圖 2.6 (a)石墨微米柱在原子力顯微鏡懸臂上的 SEM 影像，插圖為石墨塊材表面上之石墨微米柱；(b)微機械剝離法製作石墨片示意圖；(c)石墨片在二氧化矽/矽基板上的影像[14]。

接著2007年，Dongsheng Li等人[15]應用Xuekun Lu [16]與Yuanbo Zhang [14]等人的乾蝕刻方式來製作石墨微米柱陣列，每個石墨微米柱上面約 $6 \times 6 \mu\text{m}^2$ ，底面約 $10 \times 10 \mu\text{m}^2$ ，高度約為 $8 \mu\text{m}$ ，如圖2.7(a) SEM影像所示，然後將這些石墨微米柱陣列像蓋印橡皮圖章的方式壓印至二氧化矽/矽基板，如圖2.7(b)順序，由圖2.8(a)光學顯微鏡影像可以觀察到此方法製作之石墨片厚度上有所差異，圖2.8(b)為不同厚度之光學顯微鏡影像，由圖2.8(c)原子力顯微鏡可以觀察到此方法所獲得之石墨片厚度分佈在 71 nm 至 5.8 nm 之間。

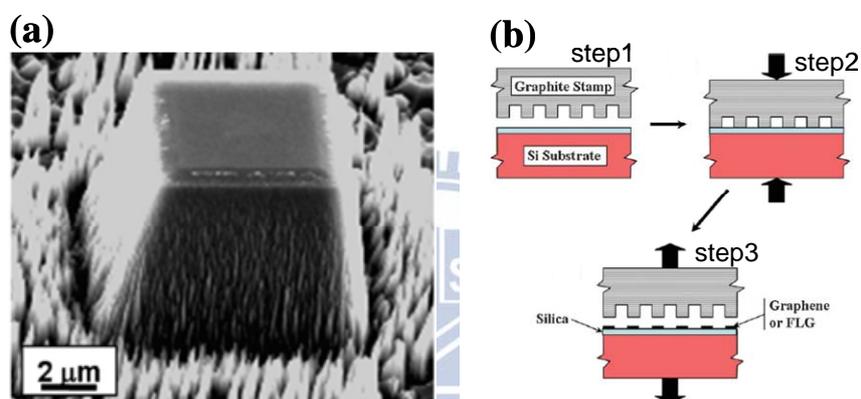


圖 2.7 (a)石墨微米柱之 SEM 影像；(b)石墨微米柱陣列壓印至二氧化矽/矽基板之流程[15]。

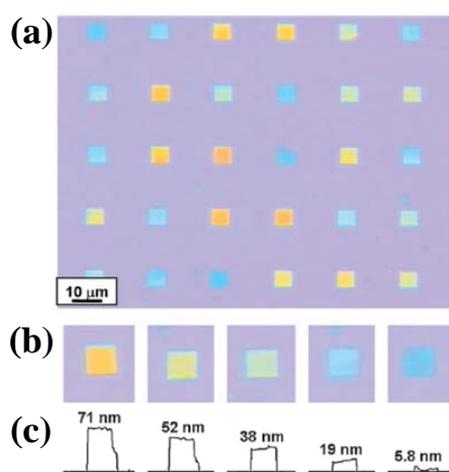


圖 2.8 (a)石墨微米柱陣列壓印後之光學顯微鏡影像；(b)不同石墨片厚度之光學顯微鏡影像；(c)為(b)相對應之原子力顯微鏡剖面圖[15]。

化學性方法：

(a) 氧化還原法 (Oxidation)

2008 年，美國史丹佛大學 (Stanford university) 的 Hongjie Dai 研究團隊利用氧化還原法製作出尺寸約 250 nm，厚度約 1 nm 的石墨片[17]，如圖 2.9(a)、(b)所示，方法是先將石墨塊材經過氧化處理，使其邊緣 (edge) 或基面 (basal plane) 帶有氧或是氫氧的官能基而形成氧化石墨烯 (graphene oxide, GO)，目的是使石墨層間距離擴大，再將之分散在溶劑中，然後透過不斷的震盪、離心、清洗，破壞層與層間的作用力，最後分散在適當的溶劑中，如圖 2.10(a)，由於氧化石墨烯和單層石墨烯的結構相似，同樣是準二維平面結構[18]，因此透過適當的高溫退火或是強還原劑來反應，可將氧化石墨烯上的氧與氫氧去除，還原成原本的石墨烯，如圖 2.10(b)所示。

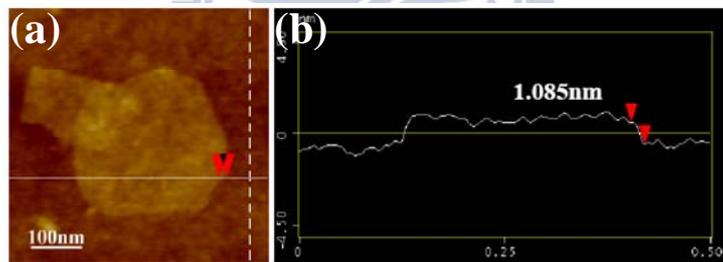


圖 2.9 (a)氧化還原法製作石墨烯之 AFM 影像；(b)為(a)相對應之高度剖面圖[17]。

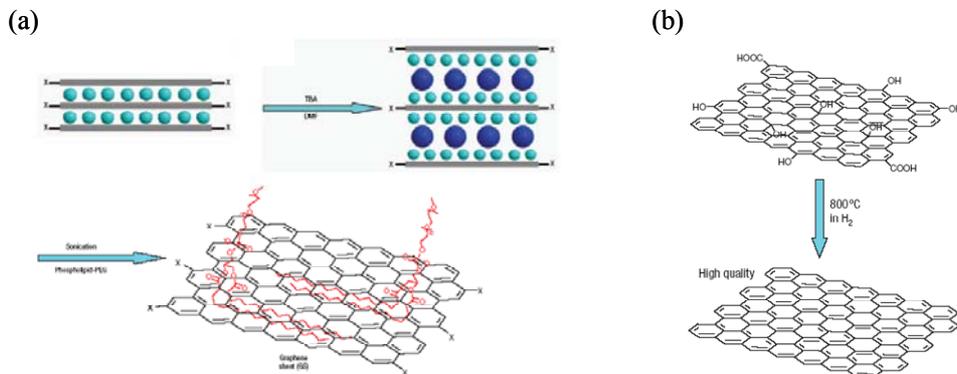


圖 2.10 (a)石墨經化學處理、震盪、離心、清洗成氧化石墨烯；(b)氧化石墨烯經高溫退火形成石墨烯[17]。

(b) 化學氣相沉積法 (Chemical vapor deposition, CVD)

2009 年，美國哥倫比亞大學 (Columbia University) 的 Jae-Young Choi 與 Byung Hee Hong 研究團隊[19]利用化學氣相沉積法將石墨烯薄膜沉積在事先製作好的鎳膜/二氧化矽/矽基板上，他們先將鎳薄膜置於氬氣 (Ar) 環境下並加熱至 1000 °C，通入 $\text{CH}_4 : \text{H}_2 : \text{Ar} = 50 : 65 : 200$ SCCM 之混合氣體，持溫 30 秒至 10 分鐘，然後以 10 °C/sec 的降溫速率降至室溫，使石墨烯沉積於鎳膜上，流程如圖 2.11(a) 之流程所示，接著使用兩種方式將石墨烯薄膜轉印至其他二氧化矽基板上，圖 2.11(b) 流程是先在沉積完成之石墨烯薄膜上覆蓋 PDMS (Poly-dimethylsiloxane)，接著使用 FeCl_3 溶液將鎳膜溶解，再將石墨烯薄膜轉印至基板上，圖 2.11(c) 流程是利用 HF/BOE 溶液將二氧化矽及鎳膜蝕刻去除，釋出之石墨烯薄膜以漂浮方式附著於其他基板上，其成果如圖 2.12 所示。

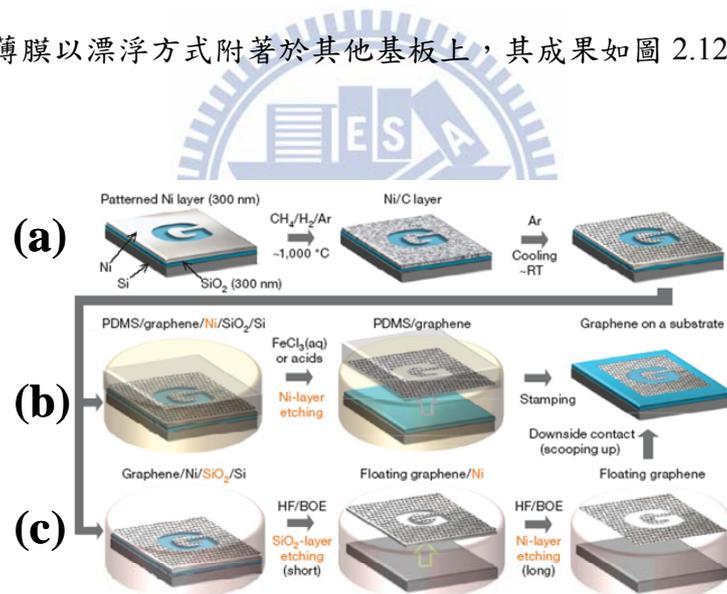


圖 2.11 大尺寸石墨烯薄膜之沉積、蝕刻與轉印流程：(a) 石墨烯薄膜沉積於鎳膜/二氧化矽/矽基板上；(b) 使用 FeCl_3 溶液蝕刻去除鎳膜並轉印石墨烯至其他基板；(c) 使用 HF/BOE 溶液蝕刻二氧化矽與鎳膜，石墨烯薄膜漂浮附著至其他基板[19]。

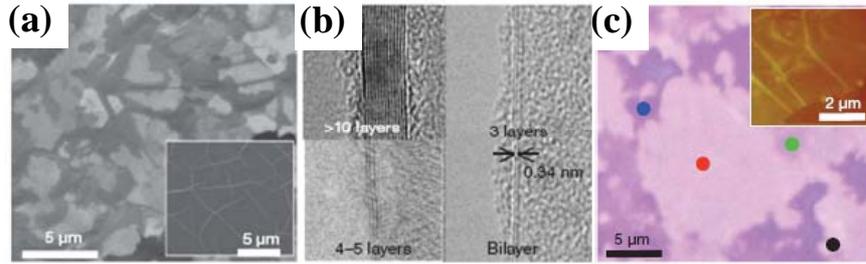


圖 2.12 化學氣相沉積法製作之石墨烯影像:(a)石墨烯在 300 nm 鎳薄膜上之 SEM 影像(插圖為 1 mm 之鎳膜);(b)不同層數之石墨烯 TEM 影像;(c)石墨烯在 300 nm 二氧化矽/矽基板上之 OM 影像(插圖為石墨烯表面皺紋之 AFM 影像)[19]。

(c) 以熱裂解磊晶成長於碳化矽上 (Epitaxial graphene on SiC surfaces after Graphitization)

美國喬治亞理工學院 (Georgia Institute of Technology) 的 W. A. de Heer 研究團[20-22]隊利用單晶碳化矽(SiC) (0001)面當作基板，因為單晶碳化矽從 (0001)面看會呈現碳原子層與矽原子層交疊之晶格結構，如圖 2.13(a)、(b)為兩種常見之碳化矽單晶結構，方法是將氫氣或氧氣處理過的碳化矽基板置於超高真空下 (10^{-9} torr)，通過電子轟擊加熱，去除氧化物，再將碳化矽基板加熱至 1300-1900 °C 來打斷碳原子和矽原子間的鍵結，當矽原子蒸發後，留下的碳原子因失去與矽原子的鍵結轉而形成碳和碳間的鍵結，因此留下磊晶的石墨烯 (epitaxial graphene, EG)，這就是以熱裂解方式形成石墨烯。圖 2.14 為 1 個單層 (monolayer) 石墨烯成長於碳化矽表面之 STM 影像。

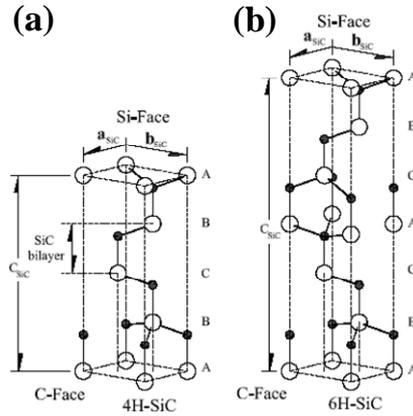


圖 2.13 (a)4H 結構之碳化矽單晶格結構；(b)6H 結構之碳化矽單晶格結構(實心為碳原子，空心為矽原子)[21]。

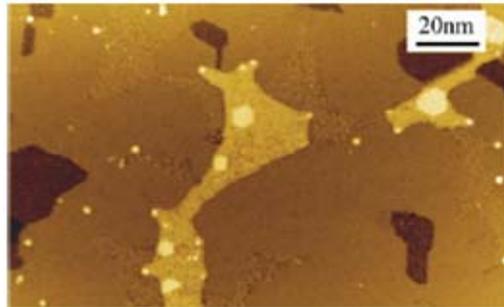


圖 2.14 1 個單層石墨烯成長於碳化矽表面之 STM 影像[22]。

2.3 石墨烯在電性上的研究

由於石墨烯的特殊能帶結構，在電性上具有許多不尋常的性質且具優異特性，深具發展潛力，本節首先回顧石墨烯材料在電性研究上主要之文獻，探討石墨烯本質特性，包含狄拉克點、高載子遷移率，異常量子霍爾效應以及首次在室溫之下觀察到量子霍爾效應；由於石墨烯為二維結構材料，表面缺陷或製程中之污染對本質特性有顯著的影響，所以接著介紹有研究團隊利用懸浮結構來克服上述的問題，提升載子遷移率，而更有研究團隊使用大電流退火的方式，使石墨烯材料做局部加熱，改善石墨烯表面的污染及本質特性。

(a) 狄拉克點與高載子遷移率 (Dirac point and high mobility)

首先2010年諾貝爾物理獎得主 A. K. Geim 和 K. S. Novoselov 於2004年使用物理性方法之膠帶剝離 (mechanical exfoliation) 的方式從 Highly Ordered Pyrolytic Graphite (HOPG) 分離出石墨片，再由光學顯微鏡 (OM) 尋找石墨烯，接著應用電子束微影技術再鍍上 100 nm 金膜和 5 nm 鉻膜(於金膜之下)製作出厚度約 3~5 nm 之石墨烯奈米元件[3]，如圖 2.15(a)、(b)所示，並量測電流-電壓特性與改變閘極電壓 (V_g) 下之片電阻率 (sheet resistivity, ρ) 變化關係圖(二維電阻率單位為 Ω ，因為 $R = \rho \frac{l}{w}$ ， w 、 l 分別代表石墨烯之寬度、閘極長度)。此團隊發現電流-電壓呈現線性關係，表示沒有蕭特基能障 (Schottky barrier) 存在之現象，因此為歐姆接觸(接觸電阻大約 1 k Ω)，所以不考慮接觸電阻的影響，如圖 2.15(c) 所示，且元件能夠承受高達 10^8 A/cm² 之電流密度。接著研究中指出，石墨烯的電阻率會隨閘極電壓而改變，可以發現在某個閘極電壓值時石墨烯有一最大的電阻率，如圖 2.16(a)所示，這是石墨烯材料值得注意的地方，圖 2.16(b)所示為電導率 (conductivity, σ) 對閘極電壓的變化率，可以發現在閘極電壓約 40 V 有一最小電導率，且電導率隨閘極電壓成線性變化，並對稱於此閘極電壓值，也就是說可以利用改變閘極電壓調控外加垂直電場的大小來改變摻雜的載子濃度及性質，當閘極電壓大於此值時石墨烯為電子摻雜，當小於此值時為電洞摻雜，這種現象稱為雙極性效應 (ambipolar field effect)，這個點後來稱之為狄拉克點 (dirac point)，而圖 2.16(c) 霍爾量測也顯示霍爾係數 (Hall coefficient, R_H) 在狄拉克點呈現明顯極性反轉。石墨烯材料另一特性為具有很高的載子遷移率 μ (carrier mobility)，文章中指出，在二維系統下，閘極電壓引致產生的表面電荷密度可用 $n = \epsilon_0 \epsilon V_g / te$ 來表示，其中 ϵ_0 為真空介電常數， ϵ 為 SiO₂ 真空中介電係數， t 為 SiO₂ 厚度 300 nm， e 為電荷量，再由 $\sigma = ne\mu$ 公式可推導出 μ 高達 3000~10000 cm²/Vs，由霍爾係數 R_H 所得電荷密度，同樣可推得相同的 μ 。

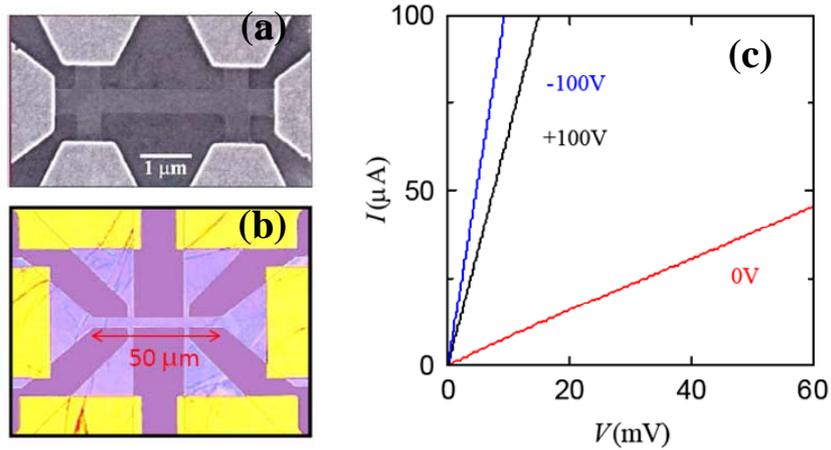


圖 2.15 (a)厚度 3~5 nm 石墨烯奈米元件之 SEM 影像；(b)厚度 5 nm 石墨烯奈米元件之 OM 影像；(c)少數層石墨烯(FLG)在不同閘極電壓下之電流-電壓圖形[3]。

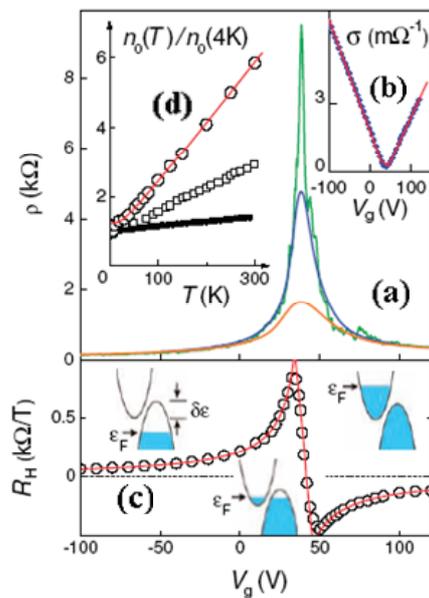


圖 2.16 (a)溫度 5 K,70 K,300 K 下電阻率隨閘極電壓變化之關係；(b)電導率隨閘極電壓變化之關係；(c)溫度 5 K 下霍爾係數隨閘極電壓變化之關係；(d)載子濃度與溫度之關係[3]。

(b) 異常量子霍爾效應 (Anomalous Quantum Hall Effect)

霍爾效應是在 1879 年由當時仍在 Johns Hopkins 大學當研究生的霍爾 (Edwin H.Hall) 所發現的[23]，原理是在導體上外加與電流方向垂直的磁場，會使得導線中的電子與電洞受到不同方向的勞倫茲力 (Lorentz force) 而偏移，磁場愈大，偏移愈嚴重，偏移的電子與電洞往不同方向上聚集，累積在導體的邊緣，累積起來的電子與電洞之間會產生電場，此一電場將會使後來的電子電洞受到電力作用而平衡掉磁場造成的勞倫茲力，使得後來的電子電洞能順利通過不會偏移，此稱為霍爾效應，而產生的內建電壓稱為霍爾電壓，依歐姆定律把橫向的霍爾電壓除以縱向的電流叫做霍爾電阻 (Hall resistance)。

而所謂量子霍爾效應是霍爾效應的量子力學現象，通常只發生在二維導體，在非常低溫 (~3K)，非常高磁場下才能被觀測出來，此環境下，二維電子的能階為一系列的藍道能階 (Landau levels)，若電子的數量恰填滿至第 N 藍道能階附近，霍爾電阻會呈現量子化，其值為 $\frac{1}{N} \cdot \frac{h}{e^2}$ (霍爾電導為 $N \cdot \frac{e^2}{h}$)，其中 e 為電子帶電量， h 為普朗克常數，此現象稱為量子霍爾效應 (Quantum Hall Effect)，由於此現象並不限於某一特定材料，而所量得的電阻只與基本常數有關，故 $\frac{h}{e^2}$ 已被採用為新的電阻度量衡標準。

2005 年，A. K. Geim 研究團隊首次在石墨烯材料中發現量子霍爾效應 [24]，但不同於一般的量子霍爾效應，因為其霍爾電導率為 $\sigma_{xy} = 4(N + \frac{1}{2}) \frac{e^2}{h}$ ，故稱之為異常量子霍爾效應，可以說是「半整數」的量子霍爾效應，如圖 2.17(a) 所示，當時仍是在低溫環境下進行的實驗。直到 2007 年，A. K. Geim 與 P. Kim 研究團隊共同發表了在室溫下觀測到石墨烯之量子霍爾效應的成果[25]，如圖 2.17(b) 所示。

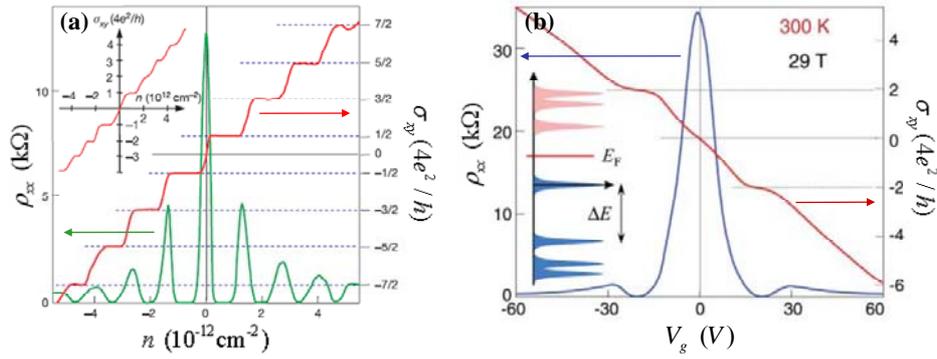


圖 2.17 (a) 石墨烯之霍爾電導率 σ_{xy} 及縱向電阻率 ρ_{xx} 與電子濃度關係，插圖為雙層石墨烯霍爾電導率 σ_{xy} 與電子濃度關係 ($T=4\text{K}$, $B=14\text{T}$) [24]。(此處是利用閘極電壓引致載子濃度，故 $n \propto V_g$ ，因為對二維電子系統而言， $n = \frac{\epsilon_0 \epsilon}{te} V_g$ ， n 為載子濃度， ϵ_0 為真空介電常數， ϵ 為氧化層介電係數， t 為氧化層厚度， e 為電子帶電量， V_g 為閘極電壓)；(b) 石墨烯之霍爾電導率 σ_{xy} 及縱向電阻率 ρ_{xx} 與電子濃度關係 ($T=300\text{K}$, $B=29\text{T}$)，左下插圖為狄拉克費米子藍道能階 [25]。

由於對於一般二維電子系統來說，藍道能階間的能量差不大，若溫度太高，則電子在能階中的統計分布會互相重疊而使得電導率不再呈現量子化，也就觀察不到量子霍爾效應，因此傳統上都是在低於絕對溫度 4K 的溫度下才能測量到量子霍爾效應。

而單層石墨烯之所以能在室溫下觀測到量子霍爾效應，在於其電子的有效質量趨近為零，其特徵可用狄拉克費米子 (Dirac fermion) 來描述，量子化能量 (quantization energy) 可用 $E_N = v_F \sqrt{2\hbar BN}$ 來表示，其中 v_F 是費米速度約 10^6 m/s， e 為電子帶電量， h 為普朗克常數除以 2π ， B 為磁場， N 為藍道能階，因此假設在 $B=45\text{T}$ ，量子化能量處於基態 ($N=0$) 與第一激發態 ($N=\pm 1$) 間之能量差約為 2800 K，此能量差較傳統二維電子的藍道能階能量差高上約一個數量級，因此對於電子的統計分布不會造成太大的影響，所以霍爾電導率仍舊呈現量子化。

(c) 懸浮結構 (Suspending structure)

許多研究結果發現石墨烯存在雜質散射問題，因而載子平均自由徑 (mean free path) 被限制在約微米等級，因而載子遷移率也被限制在約 $10^4 \text{ cm}^2/\text{V}\cdot\text{s}$ ，然而，石墨烯是近乎完美的晶格結構，所以石墨烯雜質散射問題是來自於外部因素所影響，這些來源可能是表面帶電陷阱、介面產生聲子或製程中所殘留污染等，因此，K. I. Bolotin[26]等人利用懸浮結構來排除石墨烯與基板間雜質散射因素，並做電流熱退火達到更高的載子遷移率 ($\sim 10^5 \text{ cm}^2/\text{V}\cdot\text{s}$)。圖 2.18 為此研究團隊之石墨烯元件懸浮結構影像，其中圖 2.18(a)是相對樣品平面傾斜 15 度之 SEM 影像，可以看到石墨烯懸浮於 SiO_2 之上，圖 2.18 (b)為其 AFM 影像，清楚觀察到石墨烯表面距離 SiO_2 表面約 150 nm，圖 2.18 (c)為此結構之側面示意圖，石墨烯下方被去除之 SiO_2 是以 BOE 來做蝕刻，由圖 2.19(a)、(b)量測結果顯示，懸浮結構之石墨烯元件退火後之載子遷移率高達 $2 \times 10^5 \text{ cm}^2/\text{V}\cdot\text{s}$ ，此退火效應主要是改善石墨烯面向基板方向表面的影響，而非石墨烯背向基板表面，因為由 J. Moser 等人[27]之文獻中得知，非懸浮結構之石墨烯元件做電流熱退火，並沒有這麼顯著的改善。

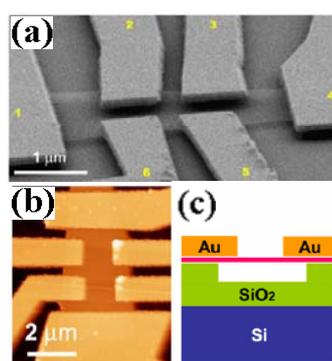


圖 2.18 (a)石墨烯懸浮結構之 SEM 影像；(b)石墨烯懸浮結構之 AFM 影像；(c) 石墨烯懸浮結構之側面示意圖[26]。

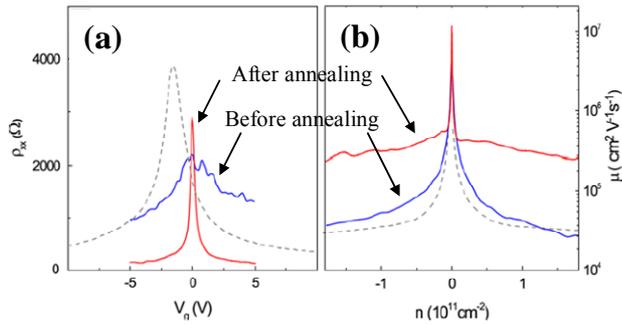


圖 2.19 (a)懸浮結構之石墨烯元件電阻率 ρ_{xx} 與閘極電壓關係圖；(b)懸浮結構之石墨烯元件遷移率與載子濃度關係圖。(虛線為一般高遷移率元件，用來當作對照組)[26]。

(d) 高承載電流 (High power load)

石墨烯可承載之電流密度高達 10^8 A/cm²，這是銅耐受量的 100 倍左右。2004 年，從 A. K. Geim 研究團隊文獻[3]之補充資料實驗數據顯示石墨烯可承受之電流密度大於 10^8 A/cm² 以上，而 2007 年，J. Moser 等人[27]之實驗數據也顯示同樣結果，他們利用高電流對石墨烯加熱，來溶化、蒸發或是昇華去除石墨烯表面在製程中所留下的汙染粒子，圖 2.20(a)分別為高電流退火前與退火後之 AFM 影像，由退火後之影像可以觀察出石墨烯表面之奈米粒子明顯消失不見，所外加之電流 (I)、電流密度 (J)對電壓關係如圖 2.20(b)所示，圖中顯示石墨烯可承受 10^8 A/cm² 等級的電流密度而不受到破壞，這只比奈米碳管小了幾倍[28, 29]，卻比大部分材料大了好幾十倍以上。

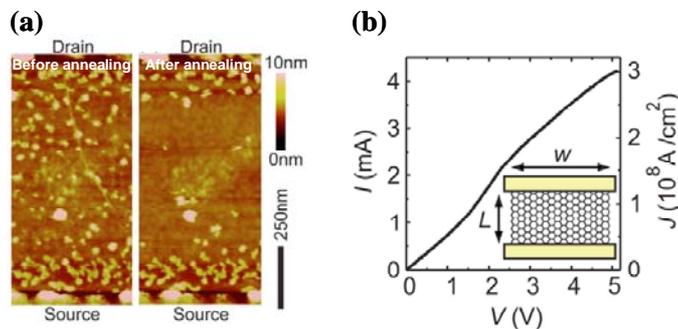


圖 2.20 (a)石墨烯電流退火前、後之 AFM 影像；(b)電流(I)、電流密度(J)對電壓關係圖 (T=76 K，石墨烯元件寬度 $W=4 \mu\text{m}$ ，長度 $L=1 \mu\text{m}$)[27]。

2.4 接點電性研究

材料與電極介面的接觸特性會影響材料本質特性的表現，尤其對於二維系統而言，因為不存在體積，故材料表面對整體特性影響更為嚴重，所以二維材料與電極間的接點勢必對電性量測上有所影響，因此，了解與控制石墨烯材料與電極間接觸的問題，以及石墨烯表面的處理，將有助於石墨烯元件優異特性的展現，以下我們將回顧文獻上對石墨烯與金屬電極間接觸問題的研究。

2008 年，Eduardo J. H. Lee 等人，使用掃描式光電流顯微鏡 (scanning photocurrent microscopy, SPCM) 做光電流影像與元件表面的對應 (mapping)，說明了石墨烯與金電極間在電子傳輸上存在著一個能障[30]，圖 2.21(a) 為石墨烯與四根金電極接觸之 AFM 影像，圖 2.21(b) 為(a)之光反射影像，圖 2.21(c) 為(b)在相對應之光電流影像($V_{ds} = 0$ ， $V_g = 0$ 之情況下)，相互對應之下，由圖 2.21(c) 光電流的分佈影像可以發現，石墨烯部位有較弱的光電流訊號，而兩側金屬電極部位則有較強的光電流訊號，而圖 2.22(a) 是將雷射入射於金屬電極部位，所量得之電流-電壓關係，說明了金屬電極與石墨烯間存在了約 2 meV 之光電壓差值(圖中 Offset \approx 2 meV)，此外，由圖 2.22(b) 之量測結果顯示，金屬電極部位之光電流與入射之雷射強度呈現線性關係，暗示了光電流的增加是因為樣品受雷射光激發產生帶電載子所造成，並非來自於吸收氧或水所產生，因為這些產物可能影響樣品電性傳輸特性，因此，綜合以上結果，金屬電極與石墨烯接觸介面存在著一個位障差。

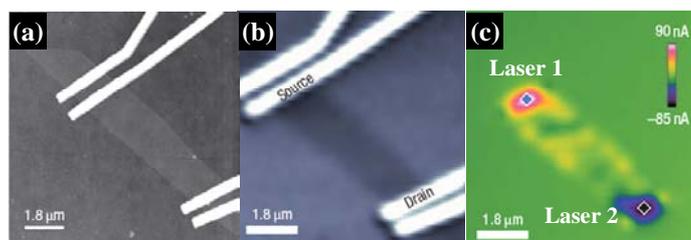


圖 2.21 (a) 石墨烯與四根金電極接觸之 AFM 影像；(b) 為(a)之光反射影像；(c) 為(b)之相對應光電流分佈影像($V_{ds} = 0$ ， $V_g = 0$ 之情況下)[30]。

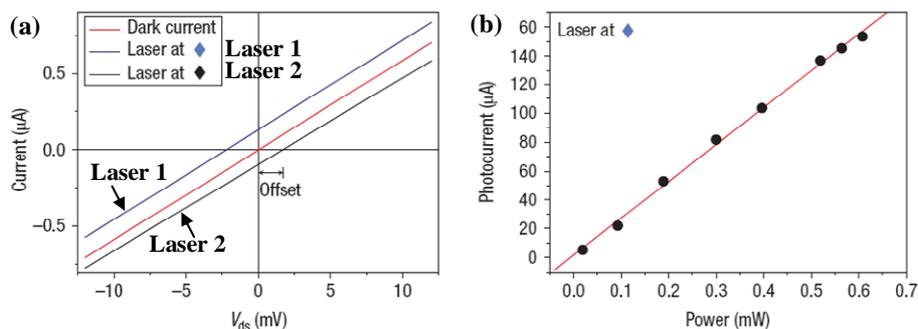


圖 2.22 (a)圖 2.21(c)之雷射位置電流-電壓關係圖(Laser 1 與 Laser 2 分別對應於圖 2.21(c)之雷射位置)；(b)光電流與雷射功率關係圖[30]。

2010 年，A. Venugopal 等人利用外加背向閘極電壓 V_{bg} 來研究電極與石墨烯間接觸電阻之大小[31]，如圖 2.23(a)所示，藉著調整閘極電壓所引致的載子濃度會與閘極電壓呈線性關係($n \propto V_g$)，導電率與閘極電壓會呈線性關係，因此，通道電阻會隨著背向閘極電壓增高而逐漸減小，在高背向閘極電壓時 (V_{bg} 約 -50V)，通道達到非常小的電阻且電阻值呈現飽和狀態，此時電阻約為 800 Ω ，他們認為此電阻值是來自於石墨烯與兩側電極間接觸所產生之電阻。

由於整個元件電阻可用 $R_{total} = \rho_{sh} \frac{d}{W} + 2R_c$ 表示，其中 ρ_{sh} 為材料本質電阻率， d 為通道長度， W 為通道與電極接觸邊緣寬度， R_c 為單邊電極之接觸電阻，故當 $d=0$ 時，所得電阻為材料兩端接觸電阻之和，所以此研究團隊利用 TLM (transfer length measurement)量測方式，如圖 2.23(b)所示，當 $d=0$ 時，由 TLM 作圖所得到之 y 軸截距為材料兩端接觸電阻之和，而在高閘極電壓下(V_{bg} 約 -50V)， R_c 約為 $790 \pm 300 \Omega$ ，此結果與圖 2.23(a)吻合，說明了高電場時，元件之電阻由接觸電阻所主導。

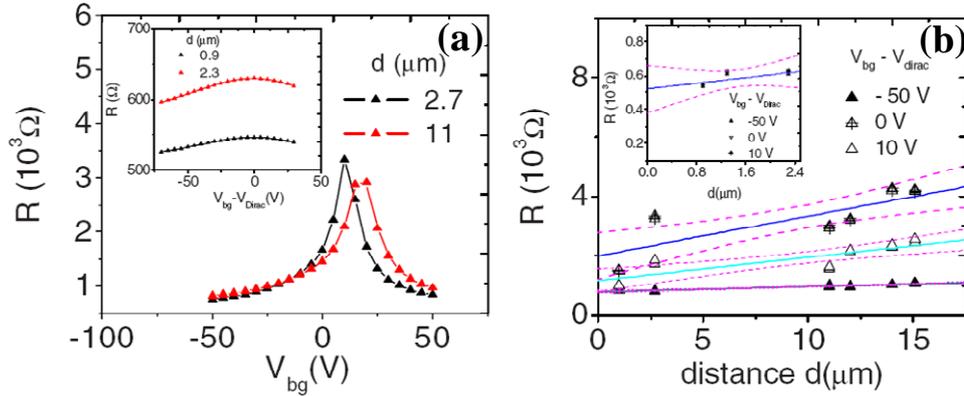


圖 2.23 (a)不同通道長度 d ，電阻與背向閘極電壓 V_{bg} 之關係；(b)為(a)之 TLM (transfer length measurement)量測[31]。

2011 年,Joshau A. Robinson 等人[32]研究石墨烯元件在製程中接觸電阻的來源，以及改善接觸電阻的方法，並討論不同金屬在石墨烯上的接觸問題，此研究團隊同樣使用 TLM 方式做電性量測來求得接觸電阻值。圖 2.24 為使用不同處理方法下之 Ti/Au 與石墨烯接觸電阻率關係，圖中黑色部份(No Treatment)是元件經過標準微影製程後不做任何處理，結果顯示接觸電阻率大於 $10^{-5} \Omega\text{cm}^2$ ，說明了石墨烯與金屬介面接觸品質差，接觸電阻率大。

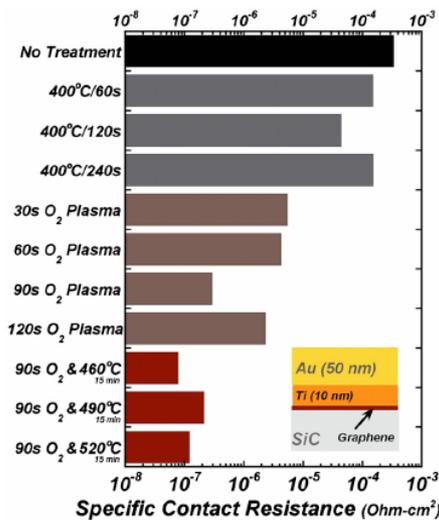


圖 2.24 不同處理方法下之 Ti/Au 與石墨烯接觸電阻率關係[32]。

經 XPS (X-ray photo-electron spectroscopy) 實驗結果可以發現接觸電阻率偏高的原因來自於微影製程中所殘留之光阻劑，由圖 2.25(a) 顯示可以得知，經光阻處理的樣品之 XPS 訊號與原始石墨烯之 XPS 訊號比對下，使用光阻處理之樣品明顯出現 C-O 與 C=O 鍵結，且石墨烯(G)與基板(SiC)之 XPS 訊號明顯較弱，證明石墨烯表面確實覆蓋殘餘光阻。

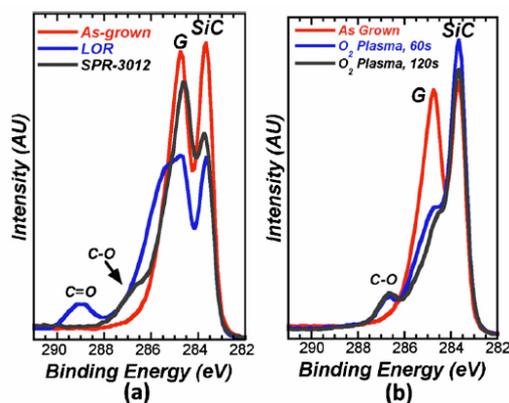


圖 2.25 (a) 原始(as-grown)與經光阻處理(LOR, SPR-3012)之 XPS 訊號；(b) 原始(as-grown)與經氧離子處理之 XPS 訊號[32]。

接著此研究團隊對元件做熱退火，對於接觸電阻率並沒有太大改善，如圖 2.24 灰色部份(400°C/60s, 400°C/120s, 400°C/240s)，因為接觸點之殘餘光阻已被金屬電極覆蓋，而無法在熱退火中有效的被去除。因此，在金屬電極蒸鍍前，先使用氧離子 (O₂ plasma) 對樣品表面做處理，確實明顯降低了接觸電阻率 (~4×10⁻⁷ Ωcm²)，如圖 2.24 暗紫色部份(30s O₂ Plasma, 60s O₂ Plasma, 90s O₂ Plasma, 120s O₂ Plasma) 所示，由圖 2.25(b) 也顯示 C=O 與 C-O 鍵結強度減弱，因此，氧離子確實可以有效的移除殘餘光阻。圖 2.24 褐色部份(90s O₂ & 460°C, 90s O₂ & 490°C, 90s O₂ & 520°C) 為石墨烯表面經氧離子處理後，蒸鍍金屬電極，再經熱退火處理，發現接觸電阻率下降至 7.5×10⁻⁸ Ωcm²，可能原因是此步驟之熱退火是用來去除石墨烯通道部份在將金屬舉離的過程所殘留的汙染[33]。

此研究團隊在文獻中提出另一項結論，經氧離子處理的石墨烯表面與不同功函數金屬接觸後，石墨烯/金屬介面之電阻率並不會因不同金屬而有太大的變化，如圖 2.26 所示。

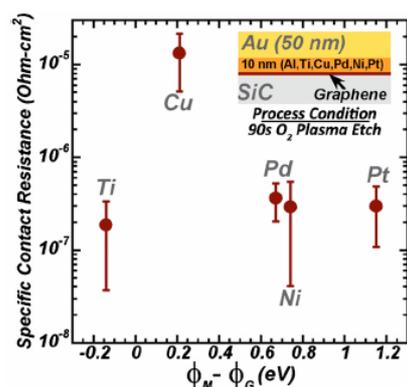


圖 2.26 金屬與石墨烯功函數差對接觸電阻率關係[32]。

由本節文獻回顧可以發現，對於石墨烯材料與金屬電極間存在一能障差或者是接觸電阻，有許多研究團隊進行研究，對於製程中金屬與石墨烯界面所殘留之光阻劑也有團隊實驗證明，而這些實驗僅於室溫下之研究，文獻上對於石墨烯之接觸電阻與溫度關係卻鮮少有人做討論，因此，本實驗將對這項議題進行實驗並探討其電性傳輸機制，結果與討論會在第五章來做說明。

2.5 石墨烯材料的應用

(a) 高速電晶體

目前以矽做材料的電晶體，電子遷移率大約 1500~2000 cm²/V·s，但是石墨烯的電子遷移率卻可輕易的高達 10⁵ cm²/V·s 以上，未來石墨烯技術發展成熟，將可做成超高頻通訊電晶體，電腦中央處理器的操作頻率也可以從現行的 GHz 等級，晉升到 Tera Hz。所謂電子操作頻率就是電子在正負極間不斷交換位置，然而電子有質量，交換位置的速度太快就會支撐不住，所以讓降低電子的質量，可達更高操作頻率。而石墨烯的特性之一是電子有效質量接近於零，因此可以大幅提高頻率，增加電腦的運算速度。

IBM 公司於 2008 年研發出號稱全世界速度最快的石墨烯場效電晶體 (FET)，可在 26 GHz 頻率下操作[34]，他們的作法是使用絕緣上覆矽

(silicon-on-insulator)晶圓片所製造，在石墨烯頂部製作閘極，電晶體是透過執行不同的閘極電壓與長度來達到高頻的運作，研究結果顯示，峰值截止頻率 (cut-off frequency)與閘極長度成反比，而目前閘極長度為 150 nm，截止頻率可達 26 GHz，如圖 2.27(a)所示。此研究團隊更於 2010 年，發表了閘極長度 240 nm，截止頻率已高達 100 GHz[35]，如圖 2.27(b)所示。因此，石墨烯在高速電晶體應用上，成果令人期待。

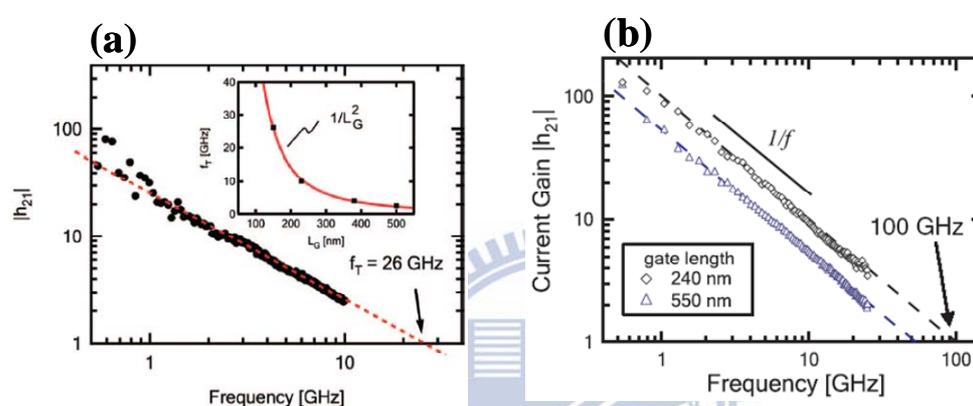


圖 2.27 (a)截止頻率 (Frequency)與電流增益 ($|h_{21}|$)關係圖，插圖為最高截止頻率 (f_r)與閘極長度(L_G)關係[34]；(b)截止頻率 (Frequency)與電流增益 ($|h_{21}|$)關係圖 (閘極長度 240 nm、550 nm)[35]。

(b) 單分子氣體偵測器

相較於其它材料而言，石墨烯的二維結構使其擁有巨大的表面積，這項特性使石墨烯在感測器領域具有光明的應用前景，因此，石墨烯材料對周圍的環境非常敏感，即使是一個氣體分子吸附或釋放都可以被檢測到。原理是當一個氣體分子被吸附於石墨烯表面時，吸附位置的電阻會發生局部的變化，如圖 2.28 所示，這種效應也會發生於別種物質，但石墨烯具有高電導率和低雜訊的優良品質，能夠偵測非常微小的電阻變化[36]。

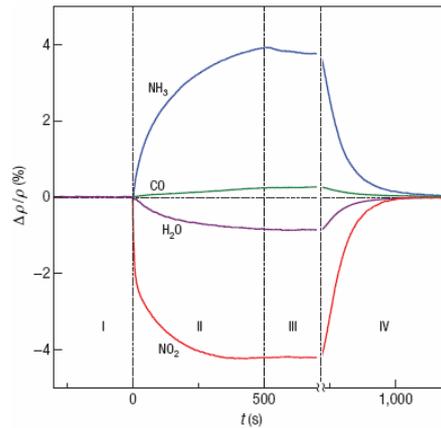


圖 2.28 石墨烯曝露於不同氣體下(濃度 1 ppm)之電阻變化率，電阻變化率正(負)號代表電子(電洞)摻雜[36]。

(c) 透明導電電極

石墨烯具有良好的電導性能和透光性能，因此在透明導電電極方面有非常好的應用前景，液晶顯示器、觸控螢幕、高效太陽能電池、有機發光二極體等等，都需要良好的透明導電電極材料。以液晶顯示器為例，其原理是兩片透明電極內夾著液晶分子，透過外加電壓旋轉液晶分子來控制 LCD 的透光，所以透明導電電極的光吸收率越少越好，目前業界廣為運用氧化銦錫 (indium tin oxide, ITO) 來做為透明導電電極，但由於氧化銦錫脆度高、易損毀，且銦元素為稀有金屬，價格昂貴，具有毒性，最重要的是石墨烯光穿透性極高，每層吸收率僅約 2% [37]，如圖 2.29 所示，遠低於一般氧化銦錫的 15~18 %，故石墨烯為非常好的替代材料。

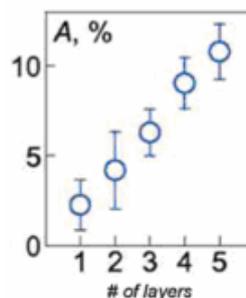


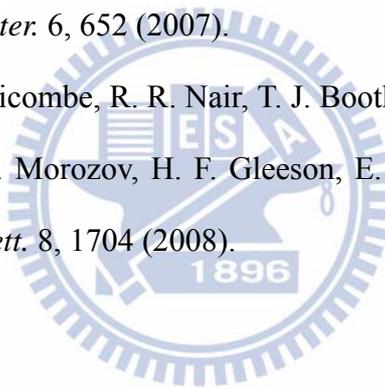
圖 2.29 石墨烯層數與光吸收率之關係圖[37]。

參考文獻：

- [1] C. Lee, X. Wei, J. W. Kysar, J. Hone, *Science* 321, 385 (2008).
- [2] A. Geim, K. Novoselov, *Nat. Mater.* 6, 183 (2007).
- [3] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva, A. A. Firsov, *Science* 306, 666 (2004).
- [4] J. Meyer, A. Geim, M. Katsnelson, K. Novoselov, T. Booth, S. Roth, *Nature* 446, 60 (2007).
- [5] E. Stolyarova, K. T. Rim, S. Ryu, J. Maultzsch, P. Kim, L. E. Brus, T. F. Heinz, M. S. Hybertsen, G. W. Flynn, *Proceedings of the National Academy of Sciences* 104, 9209 (2007).
- [6] <http://zh.wikipedia.org/wiki/File:Graphen.jpg>.
- [7] P. avouris, Z. Chen, v. Perebeinos, *Nature Nanotechnology* 2, 606 (2007).
- [8] M. Wilson, *Phys. Today* 59, 21 (2006).
- [9] P. Wallace, *Physical Review* 71, 622 (1947).
- [10] G. W. Semenoff, *Phys. Rev. Lett.* 53, 2449 (1984).
- [11] K. S. Novoselov, D. Jiang, F. Schedin, T. J. Booth, V. V. Khotkevich, S. V. Morozov, A. K. Geim, *Proceedings of the National Academy of Sciences* 102, 10451 (2005).
- [12] R. Nair, P. Blake, A. Grigorenko, K. Novoselov, T. Booth, T. Stauber, N. Peres, A. Geim, *Science* 320, 1308 (2008).
- [13] 洪偉修,世界上最薄的材料-石墨烯,98 康熹化學報報 2009.11 月號.
- [14] Y. Zhang, J. P. Small, W. V. Pontius, P. Kim, *Appl. Phys. Lett.* 86, 073104 (2005).
- [15] D. Li, W. Windl, N. P. Padture, *Adv. Mater.* 21, 1243 (2009).

- [16] X. Lu, M. Yu, H. Huang, R. S. Ruoff, *Nanotechnology* 10, 269 (1999).
- [17] X. Li, G. Zhang, X. Bai, X. Sun, X. Wang, E. Wang, H. Dai, *Nature Nanotechnology* 3, 538 (2008).
- [18] X. Wu, Y. Pei, X. C. Zeng, *Nano Lett.* 9, 1577 (2009).
- [19] K. S. Kim, Y. Zhao, H. Jang, S. Y. Lee, J. M. Kim, K. S. Kim, J.-H. Ahn, P. Kim, J.-Y. Choi, B. H. Hong, *Nature* 457, 706 (2009).
- [20] C. Berger, Z. Song, X. Li, X. Wu, N. Brown, C. c. Naud, D. Mayou, T. Li, J. Hass, A. N. Marchenkov, E. H. Conrad, P. N. W. A. d. Heer, *Science* 312, 1191 (2006).
- [21] J. Hass, W. A. de Heer, E. H. Conrad, *Journal of Physics: Condensed Matter* 20, 323202 (2008).
- [22] W. Deheer, C. Berger, X. Wu, P. First, E. Conrad, X. Li, T. Li, M. Sprinkle, J. Hass, M. Sadowski, *Solid State Commun.* 143, 92 (2007).
- [23] E. H. Hall, *American Journal of Mathematics* 2, 287 (1879).
- [24] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, M. I. Katsnelson, I. V. Grigorieva, S. V. Dubonos, A. A. Firsov, *Nature* 438, 197 (2005).
- [25] K. S. Novoselov, Z. Jiang, Y. Zhang, S. V. Morozov, H. L. Stormer, U. Zeitler, J. C. Maan, G. S. Boebinger, P. Kim, A. K. Geim, *Science* 315, 1379 (2007).
- [26] K. Bolotin, K. Sikes, Z. Jiang, M. Klima, G. Fudenberg, J. Hone, P. Kim, H. Stormer, *Solid State Commun.* 146, 351 (2008).
- [27] J. Moser, A. Barreiro, A. Bachtold, *Appl. Phys. Lett.* 91, 163513 (2007).
- [28] Z. Yao, C. L. Kane, C. Dekker, *Phys. Rev. Lett.* 84, 2941 (2000).
- [29] B. Bourlon, D. Glatli, B. Plaçais, J. Berroir, C. Miko, L. Forró, A. Bachtold, *Phys. Rev. Lett.* 92, 026804 (2004).
- [30] E. J. H. Lee, K. Balasubramanian, R. T. Weitz, M. Burghard, K. Kern, *Nature Nanotechnology* 3, 486 (2008).

- [31] A. Venugopal, L. Colombo, E. M. Vogel, *Appl. Phys. Lett.* 96, 013512 (2010).
- [32] J. A. Robinson, M. LaBella, M. Zhu, M. Hollander, R. Kasarda, Z. Hughes, K. Trumbull, R. Cavalero, D. Snyder, *Appl. Phys. Lett.* 98, 053103 (2011).
- [33] M. Ishigami, J. H. Chen, W. G. Cullen, M. S. Fuhrer, E. D. Williams, *Nano Lett.* 7, 1643 (2007).
- [34] Y.-M. Lin, K. A. Jenkins, A. Valdes-Garcia, J. P. Small, D. B. Farmer, P. Avouris, *Nano Lett.* 9, 422 (2009).
- [35] Y.-M. Lin, C. Dimitrakopoulos, K. A. Jenkins, D. B. Farmer, H.-Y. Chiu, A. Grill, P. Avouris, *Science* 327, 662 (2010).
- [36] F. Schedin, A. Geim, S. Morozov, E. Hill, P. Blake, M. Katsnelson, K. Novoselov, *Nat. Mater.* 6, 652 (2007).
- [37] P. Blake, P. D. Brimicombe, R. R. Nair, T. J. Booth, D. Jiang, F. Schedin, L. A. Ponomarenko, S. V. Morozov, H. F. Gleeson, E. W. Hill, A. K. Geim, K. S. Novoselov, *Nano Lett.* 8, 1704 (2008).



第三章 理論介紹

本章將於 3.1 節介紹此次實驗中，金屬與石墨烯接面傳輸機制之理論模型-熱擾動引致之穿隧效應，論述其使用之條件與推導流程，並於 3.2 節說明二維系統電阻率與載子遷移率在實驗數據計算上之物理公式。

3.1 熱擾動引致之穿隧效應

當材料的電性傳輸機制是由電子在兩個大導電區塊間傳遞所主導時，電子可以自由地在一段大於原子尺度下之距離傳輸而不受到侷限，例如導體與絕緣體之複合物 (Conductor-insulator composite)[1]，此時電子在這些材料中的傳輸行為可視為電子在夾著絕緣體之兩個導電區塊間傳導，此觀念於1978年由P. Sheng研究團隊提出[1]，並對碳與聚氯乙炔之複合物 (Carbon-Polyvinylchloride Composite, Carbon-PVC Composite)進行研究，闡述此傳導機制，當兩個導電區塊間之電子以穿隧的方式通過絕緣體時，由於電子最易於在兩導電區塊最近的地方進行穿隧，且此穿隧接面面積非常的小，因此，熱擾動在穿隧接面所造成的電位差 (Voltage Fluctuations Across the Junction)必須加以考慮，雖然中間有絕緣層存在，但電子仍可以藉由熱擾動引致電子穿隧而傳遞導通，因此這種穿隧效應和溫度有關，故此穿隧機制稱為熱擾動引致之穿隧效應 (Fluctuation-induced Tunneling, FIT) [1]，P. Sheng研究團隊在1980年又成功地把此理論推廣至無序材料中 (Disorder Materials)[2]。

本章中3.1.1節先說明為何在小穿隧接面下不可忽略熱擾動所造成的電位差，再於3.1.2節討論此電位差對單一穿隧接面之影響，並在3.1.3節利用此電位差計算電導率，3.1.4節考慮電導率在穿隧位障為拋物線形狀時之近似，最後在3.1.5節說明熱擾動引致穿隧效應模型之物理涵義，並討論電阻率對溫度關係所呈現的物理意義。

3.1.1 熱擾動引致之界面電位差

考慮兩個彼此相當靠近，但受到絕緣層分開的導電區塊，如圖3.1(a)所示，由於電子穿隧機率與絕緣層的能障厚度成指數負相關，所以導電區塊在表面積最小的地方，也就是距離最近的地方，最容易發生穿隧效應，如圖3.1(a)之紅色圓型虛線處，將穿隧接面的結構以平行板電容來近似描述，其界面面積為 A ，平行板間之距離為 W ，電容值為 $C = \frac{A}{4\pi W}$ ，如圖3.1(b)所示，其中 $R/2$ 代表導電區塊與界面電容間之電阻大小， C_0 代表兩導電區塊整體電容值，由於兩導電區塊尺寸相較於接觸點來得大，所以 C_0 遠大於 C ，因此，將一個帶有電荷 e 的電子從電中性的導電區塊傳導至鄰近區域所需的充電能量 (charging energy) $\frac{e^2}{2C_0}$ 幾乎可以忽略，若是粒狀金屬，因為兩導電區塊尺寸與接觸點尺寸可能差異不大，而無法忽略充電能量對電性傳輸的影響。

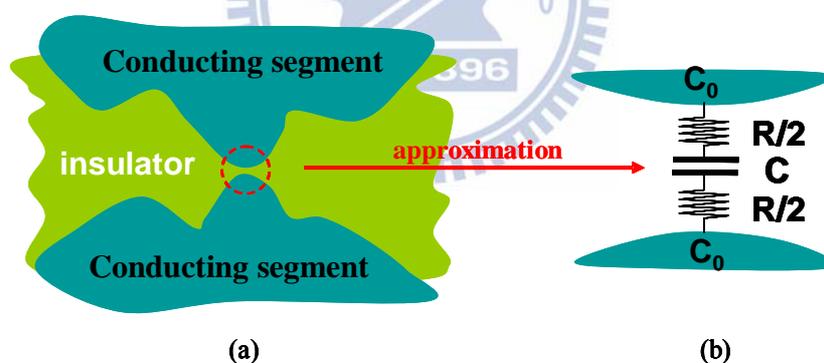


圖 3.1 (a)相鄰兩導電區塊與其最容易發生穿隧區域(紅色虛線)；(b)穿隧界面電路近似圖。

電子受到熱能的影響，在兩導電區塊穿隧接面上會有隨機熱擾動的現象，因而使穿隧界面在瞬間會有過多或過少的電荷分布，造成界面不為電中性，導致界面產生電位差。為了要計算此電位差，圖3.1(b)可轉換成圖3.2之等效電路圖，在 John noise voltage generator理論下，擾動的產生源可用 $\langle V_f^2 \rangle = 4kTRdf$ 表示，其中

V_f 是電阻在小頻率區間 df 中的擾動電位差， $\langle \rangle$ 為熱平均的表示符號， k 為波茲曼常數，穿隧接面因熱擾動產生的電位差之方均根為：

$$\langle V_T^2 \rangle = \int_0^\infty \frac{4kTRdf}{(2\pi fCR)^2 + (1 + C/C_0)^2} \quad (\text{式3.1})$$

由於 $C \ll C_0$ ， C/C_0 可以忽略，則由上式可得

$$\langle V_T^2 \rangle = \frac{kT}{C} \quad (\text{式3.2})$$

由式3.2可知，熱擾動所造成之電位差與接面電容成反比，然而，在無序材料中，穿隧接面面積通常很小，所以電容值很小，因而熱擾動所造成的電位差將不可忽略，此電位差在發生電子穿隧的機率上將扮演重要角色。

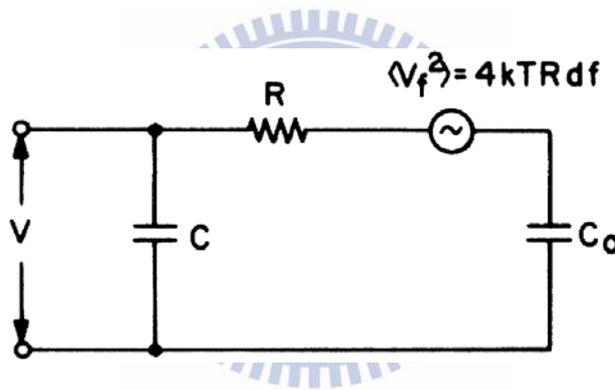


圖 3.2 穿隧接面之等效電路示意圖[2]。

假設此系統只有一維的自由度，根據能量均分定理 (Equipartition theorem)，式3.2可以改寫成

$$\frac{1}{2} C \langle V_T^2 \rangle = \frac{1}{2} kT \quad (\text{式3.3})$$

或者可以由另一個方向來推導 $\langle V_T^2 \rangle$ ，由於能量均分定理為波茲曼分佈 (Boltzmann distribution) 推導的結果，所以式3.3之熱擾動機率密度會與 $\exp\left(-\frac{\Delta E}{kT}\right)$ 成正比，其中 ΔE 是使系統離開平衡狀態所需的能量。在一般情況下，施以此電容一外加電位 V_A ，並使系統對 V_A 有 $\pm V_T$ 之偏差，則所需能量為：

$$\Delta E = \frac{1}{2}C(V_A \pm V_T)^2 - \frac{1}{2}CV_A \mp CV_TV_A \quad (\text{式3.4})$$

上式前兩項代表電容靜電能量的改變，末項為外加位能所做的功，則上式整理後結果為 $\Delta E = \frac{1}{2}CV_T^2$ ，因此可得熱擾動機率函數 (fluctuation probability function) 為：

$$P(V_T) = \left(\frac{2C}{\pi kT}\right)^{\frac{1}{2}} \exp\left(-\frac{1}{2} \cdot \frac{CV_T^2}{kT}\right) \quad (\text{式3.5})$$

其中指數項前的係數 $\left(\frac{2C}{\pi kT}\right)^{\frac{1}{2}}$ 是為了使機率函數由零至無限大積分的值為1，做歸一化 (normalized) 所乘上的係數，有了熱擾動機率函數 $P(V_T)$ ，可以進一步計算熱擾動產生的電位差之方均根：

$$\langle V_T^2 \rangle = \int_0^{\infty} V_T^2 P(V_T) dV_T = \frac{kT}{C} \quad (\text{式3.6})$$

式3.6之結果與前述式3.2之結果完全吻合。

總結上述推導可以得知，熱擾動產生之電位差 $\langle V_T^2 \rangle$ 反比於電容 C ，然而電子穿隧最容易發生在接面很小的區域，此時電容值 C 很小， $\langle V_T^2 \rangle$ 變得不可忽略，因而必須考慮熱擾動在穿隧機率上所造成的影響。

3.1.2 單一穿隧接面之特性

由上述的討論可以得知，一個穿隧接面的電場來源可能有兩種：熱擾動電場 (thermal fluctuating field) ε_T 與外加電場 (applied field) ε_A ，但必須區別的是，此處的 ε_A 不同於巨觀下的平均外加電場，而是比外加電壓所產生的電場大 M 倍，因為排除了導體區塊上的電場與穿隧接面上因電荷濃度差造成的壓降，其中 M 為導體區塊平均長度與穿隧接面平均厚度之比值。此外， ε_A 的方向與電荷穿隧的方向平行(亦即 ε_A 與 ε_T 平行)，由此也可以看出所定義之 ε_A 與外加偏壓所產生之電場不同，因為外加偏壓的方向與穿隧的方向不一定相同。

由於熱擾動產生的電場 ε_T 與外加偏壓產生的電場 ε_A 為平行同向或平行反向的機率相同，所以穿隧接面間感受到的總電場會有兩種： $\varepsilon_A + \varepsilon_T$ 或 $\varepsilon_A - \varepsilon_T$ 。假設 $\varepsilon_A < |\varepsilon_T|$ ，兩個方向之穿隧電流密度各為 $\frac{1}{2}j(\varepsilon_A + \varepsilon_T)$ 與 $\frac{1}{2}j(\varepsilon_A - \varepsilon_T)$ （因為 ε_T 與 ε_A 為同向或反向的機率相同，所以兩方向上的穿隧電流密度各乘以 $\frac{1}{2}$ ），且產生的穿隧電流密度彼此方向相反，則在 ε_A 方向上之淨穿隧電流密度為：

$$\Delta j = \frac{1}{2} [j(\varepsilon_T + \varepsilon_A) - j(\varepsilon_T - \varepsilon_A)] \quad (\text{式3.7})$$

當外加偏壓趨近於零時，則熱擾動所造成之微分電導率可以定義成：

$$\sum(\varepsilon_T) = \lim_{\varepsilon_A \rightarrow 0} \frac{\Delta j}{\varepsilon_A} = \frac{dj(\varepsilon_T)}{d\varepsilon_T} \quad (\text{式3.8})$$

將式3.8做熱擾動平均，可得熱擾動引致之穿隧電導率：

$$\sigma = \int_0^\infty P(\varepsilon_T) \sum(\varepsilon_T) d\varepsilon_T = \int_0^\infty P(\varepsilon_T) \frac{dj(\varepsilon_T)}{d\varepsilon_T} d\varepsilon_T \quad (\text{式3.9})$$

3.1.3 熱擾動產生之穿隧電導率

考慮對式3.9做熱平均後，熱擾動引致之穿隧電導率之計算可得：

$$\sigma = \left(\frac{4T_1}{\pi T} \right)^{\frac{1}{2}} \left[\int_0^1 d\varepsilon_T \sum_0(\varepsilon_T) \exp\left(-\frac{T_1}{T} \varepsilon_T^2 - \frac{T_1}{T_0} \varphi(\varepsilon_T) \right) + \int_1^\infty d\varepsilon_T \sum_1(\varepsilon_T) \exp\left(-\frac{T_1}{T} \varepsilon_T^2 \right) \right] \quad (\text{式3.10})$$

定義兩個參數 T_1 與 T_0 ，其中 $T_1 = a\varepsilon_0^2 / k$ ， $T_0 = T_1 / 2\chi\omega\xi(0)$ ，而 $\varphi(\varepsilon) = \xi(\varepsilon) / \xi(0)$ ， $\varphi(0) = 1$ ， $\varphi(1) = 0$ 。將函數 $-T_1\varphi(\varepsilon_T) / T_0$ 與 $-T_1\varepsilon_T^2 / T$ 繪製於圖3.3，當 ε_T 較小時，穿隧機率隨著電場增大而快速增加的程度大於擾動機率減小的程度，當 ε_T 較大時，則有相反結果，而虛線部分為此兩種影響因子疊加之結果，當 ε_T 等於某個值 ε^* 時會出現最大值，說明了式3.10中的第一項積分會由峰值，而與溫度相關的 σ 會由不同的 ε^* 所主導，將溫度劇烈相關項提出，式3.10可整理成：

$$\sigma = \sigma_0 \exp \left[-\frac{T_1}{T} (\varepsilon^*)^2 - \frac{T_1}{T_0} \varphi(\varepsilon^*) \right] \quad (\text{式3.11})$$

其中

$$\sigma_0 = \exp \left[+\frac{T_1}{T} (\varepsilon^*)^2 + \frac{T_1}{T_0} \varphi(\varepsilon^*) \right] \left(\frac{4T_1}{\pi T} \right)^{1/2} \\ \times \left[\int_0^1 d\varepsilon_T \sum_0(\varepsilon_T) \exp \left(-\frac{T_1}{T} \varepsilon_T^2 - \frac{T_1}{T_0} \varphi(\varepsilon_T) \right) + \int_1^\infty d\varepsilon_T \sum_1(\varepsilon_T) \exp \left(-\frac{T_1}{T} \varepsilon_T^2 \right) \right] \quad (\text{式3.12})$$

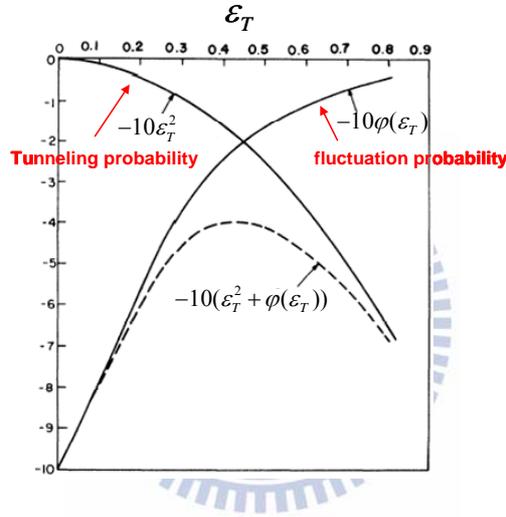


圖 3.3 函數 $-T_1\varphi(\varepsilon_T)/T_0$ 與 $-T_1\varepsilon_T^2/T$ 給定參數後之作圖[2]。

3.1.4 穿隧位障近似為拋物線

在有外加電場時，穿隧位障方程式可表示為：

$$V_p(u, \bar{\varepsilon}) = V_0 \left[1 - \lambda / u(1-u) - \bar{\varepsilon}u \right] \quad (\text{式3.13})$$

其中 u 為一空間變數， $\bar{\varepsilon} = \varepsilon w / V_0$ ， $\lambda = 0.795 e^2 / 4wKV_0$ ， ε 為外加電場， e 為電子電荷量， w 為位障寬， V_0 是沒有假想力修正下，方形位障高度， K 為絕緣體位障中介電常數。

假設位障為拋物線型式時，式 3.13 可以近似成下列方程式：

$$V_p(u, \varepsilon) = V_0 [u(1-u) - \varepsilon \bar{\varepsilon}_0 u] \quad (\text{式 3.14})$$

此近似結果下， $\lambda \cong 0.07$ ，與原式誤差值最小。

對於拋物線位障而言， $\varphi(\varepsilon)$ 與 ε^* 可以用以下方程式表示：

$$\varphi(\varepsilon) = \frac{\int_0^{1-\varepsilon} [u(1-u) - \varepsilon u]^{1/2} du}{\int_0^1 [u(1-u)]^{1/2} du} = (1-\varepsilon)^2 \quad (\text{式 3.15})$$

$$\varepsilon^* = \frac{T}{T+T_0} \quad (\text{式 3.16})$$

將式 3.15 與式 3.16 代入式 3.11 可以整理得到

$$\sigma = \sigma_0 \exp\left(-\frac{T_1}{T+T_0}\right) \quad (\text{式 3.17})$$

因為電阻率 $\rho = \frac{1}{\sigma}$ ，可以將式 3.17 改寫為：

$$\rho = \rho_0 \exp\left(\frac{T_1}{T+T_0}\right) \quad (\text{式 3.18})$$

從上式的表達結果，對於 T_0 的物理意義與熱擾動引致的穿隧效應將更為明確。

3.1.5 熱擾動引致穿隧效應模型之物理涵義

圖 3.4 是 $\ln(\rho/\rho_0)$ 與 $1/T$ 之關係圖，不同 λ 值代表不同之穿隧位障形狀，其中 $\lambda = 0.07$ 為拋物線形狀之位障，我們可以藉由此圖來說明電阻率隨溫度變化之關係並解釋其物理涵義。

式 3.18 中之 T_0 對於 T 而言，是一個附加的常數，可視為一臨界溫度，當 $T \ll T_0$ 或 $T_0 \rightarrow \infty$ 時，式 3.18 中的 T 可以被忽略，電阻率可以近似為

$$\rho \cong \rho_0 \exp\left(\frac{T_1}{T_0}\right) = \rho_0 \exp\left(\frac{\pi\chi w}{4}\right), \quad \text{其中 } \chi = \left(\frac{2mV_0}{\hbar^2}\right)^{1/2}, \quad m \text{ 為電子質量, } V_0 \text{ 為電子}$$

穿越時所需跨越的能障， \hbar 為約化普朗克常數， w 為絕緣層厚度，所以電阻率 ρ 近似與溫度無關的一個常數，由圖 3.4 之 Tunneling domination 溫區可以觀察到

此現象，此時電阻率只與穿隧位障的結構有關，即僅存在穿隧效應影響，由以上推論可知，單純穿隧為熱擾動引致穿隧效應中的一特例。當溫度由 $T \ll T_0$ 漸增為 $T \cong T_0$ 時， ρ 逐漸受到溫度的影響，亦即電子的穿隧位障會受到熱擾動產生電位差的影響而減小，因而電子穿隧效應的影響逐漸增加。當 $T \gg T_0$ 時，式 3.18 中的 T_0 可以被忽略，電阻率可以近似為 $\rho \cong \rho_0 \exp\left(\frac{T_1}{T}\right)$ ，此時電阻率與溫度呈現 $\rho \propto \exp\left(\frac{1}{T}\right)$ 之關係，亦即電子傳輸機制為熱活化效應所影響，如圖 3.4 Thermal activated domination 溫區所示，其中 T_1 為活化能 (activation energy)，亦即將電子激發至導電帶 (conduction band) 所需克服的能量。

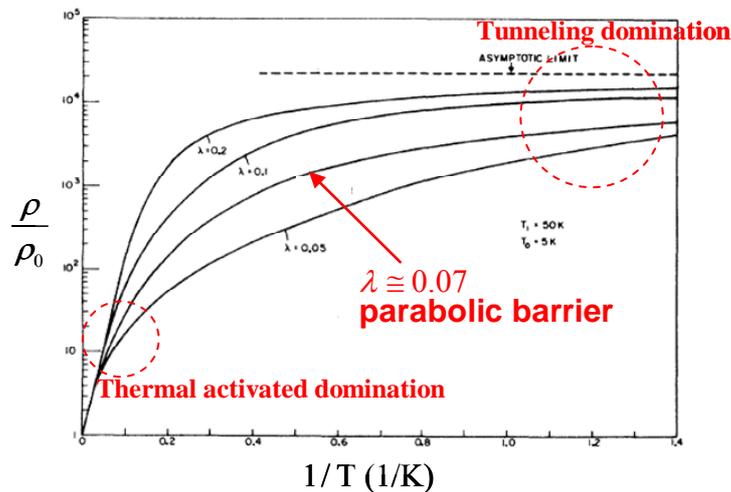


圖 3.4 熱擾動引致穿隧效應之電阻率 $\ln\left(\frac{\rho}{\rho_0}\right)$ 與 $\frac{1}{T}$ 之關係[2]。

(不同 λ 代表不同能障形狀，由上而下分別為 $\lambda = 0.2, \lambda = 0.1, \lambda = 0.07, \lambda = 0.05$)

3.2 石墨烯奈米元件電阻率與載子遷移率之計算

本節分為兩個小部分，分別於 3.2.1 節與 3.2.2 節說明二維系統之電阻率與載子遷移率之計算方式，以及當元件之材料與兩端電極接觸部分尺寸不同時，我們在計算上所採用的方法。

3.2.1 電阻率之計算

考慮一個塊材之三維尺寸如下圖 3.5 所示，量測所得電阻 $R = \rho \frac{L}{A}$ ，其中 ρ 為材料之電阻率， L 為元件通道長度， A 為元件截面積，而元件截面積 $A = Wh$ ，其中 W 為截面積寬度， h 為截面積厚度，所以電阻 $R = \rho \frac{L}{A} = \rho \frac{L}{Wh}$ ，故 $\rho = R \frac{Wh}{L}$ ，由於二維系統不存在材料厚度的問題，故二維系統之電阻率可寫為 $\rho = R \frac{W}{L}$ ，單位為歐姆 (Ω)。



圖 3.5 長、寬、高分別為 L 、 W 、 h 之塊材三維尺寸。

接著考慮二維石墨烯奈米元件之結構如圖 3.6 示意圖所示，由於本實驗使用膠帶撕貼法來製作石墨烯樣品，而膠帶撕貼法無法有效地控制石墨烯材料在撕貼過程中之尺寸，因而元件製作完成時，石墨烯與兩端電極接觸的部份存在尺度上不相同的問題，如圖 3.6 之 $W_1 \neq W_3$ ，其中 W_1 、 W_3 分別為石墨烯與兩端電極接觸之寬度，所以在計算元件之電阻率與載子遷移率時，我們採用 W_1 、 W_2 、 W_3 之平均當作 W 的選擇，其中 W_2 為元件通道長度二分之一處的石墨烯寬度。

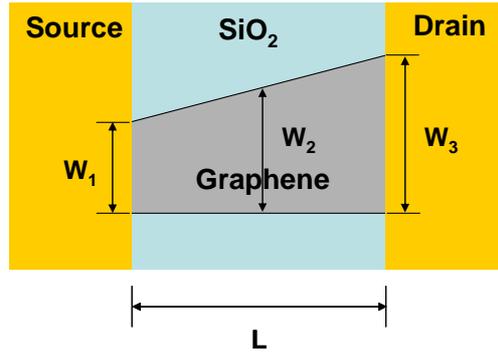


圖 3.6 二維石墨烯奈米元件之結構示意圖。

3.2.2 載子遷移率之計算

半導體物理元件之導電率之表示式為[3]：

$$\sigma = ne\mu \quad (\text{式 3.19})$$

其中 n 為載子濃度， e 為電荷帶電量， μ 為載子遷移率，而 $\sigma = \frac{1}{\rho}$ ， ρ 為電阻率，

代入式 3.19 整理可得：

$$\mu = \frac{\sigma}{ne} = \frac{1}{\rho ne} \quad (\text{式 3.20})$$

根據平行板電容之概念，當外加一閘極電壓 V_g 於元件時，元件通道感應出之總

電荷量為 Q ，產生之電容值為 C_{ox} ， V_g 、 Q 、 C_{ox} 之關係式為：

$$Q = C_{ox} V_g \quad (\text{式 3.21})$$

其中 C_{ox} 為元件結構中氧化層電容值，將式 3.20 中之總電荷量 ne 以式 3.21 取代後可以推得：

$$\mu = \frac{1}{\rho} \cdot \frac{1}{C_{ox} V_g} \quad (\text{式 3.22})$$

對於二維結構而言，電阻率 $\rho = R \frac{W}{L}$ ，代入式 3.22 可得：

$$\mu = \frac{L}{RW} \cdot \frac{1}{C_{ox} V_g} \quad (\text{式 3.23})$$

而電阻值 $R = \frac{V_{ds}}{I_{ds}}$ 代入式式 3.23 並整理後推導出載子遷移率為：

$$\mu = \frac{1}{V_{sd} C_{ox}} \cdot \frac{L}{W} \cdot \frac{I_{ds}}{V_g} \quad (\text{式 3.24})$$

對於載子遷移率實際計算上，會以下列式子來做操作，

$$\mu = \frac{1}{V_{sd} C_{ox}} \cdot \frac{L}{W} \cdot \frac{\Delta I_{ds}}{\Delta V_g} \quad (\text{式 3.25})$$

再利用閘極效應量測所得實驗數據(I_{ds} - V_g 圖)來求得 $\frac{\Delta I_{ds}}{\Delta V_g}$ ，如圖 3.7 閘極效應量測

示意圖所示，圖中直線負斜率 slope1 為 $\frac{\Delta I_{ds}}{\Delta V_g}$ ，代入式 3.25 即可得到電子遷移率，

電洞遷移率則將 $\frac{\Delta I_{ds}}{\Delta V_g}$ 以直線正斜率 slope2 代入，理論上圖 3.7 會呈現左右對稱，

亦即電子與電洞之遷移率相等。

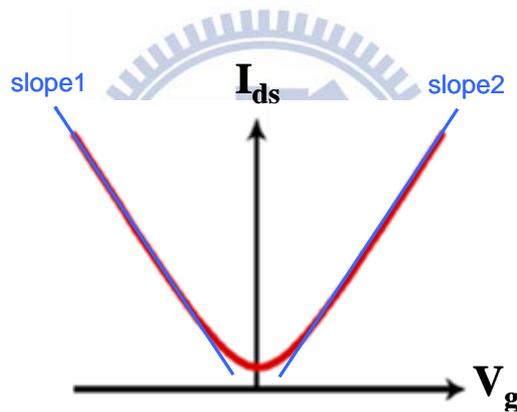
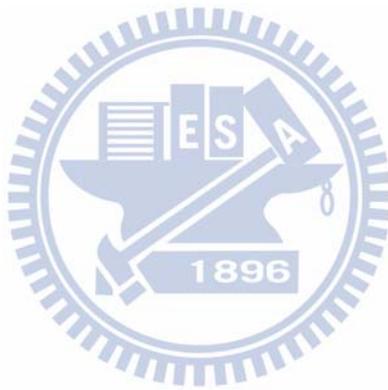


圖 3.7 閘極效應量測示意圖。

對於我們所製作之石墨烯而言，常為 p 型重摻雜，亦即狄拉克點會遠離 $V_g = 0$ V，而位於 V_g 為正值處，為了避免外加過大的 V_g 而導致電極毀損或破壞石墨烯材料之特性，所以實驗上並不會外加過大之閘極電壓，因而在實驗數據上我們常無法量測得到完整對稱之 I_{ds} - V_g 關係圖，所以第五章結果與討論中之載子遷移率，是以直線負斜率 slope1 來做計算得出之電子遷移率。

參考文獻：

- [1] P. Sheng, E. K. Sichel, J. I. Gittleman, *Phys. Rev. Lett.* 40, 1197 (1978).
- [2] P. Sheng, *Phys. Rev. B* 21, 2180 (1980).
- [3] Donald Neamen, *Semiconductor Physics and Device Basic Principles*, 3rd edition p.164.



(Backscattered Electron) 訊號以成像，圖4.2為掃描式電子顯微鏡之構造圖。

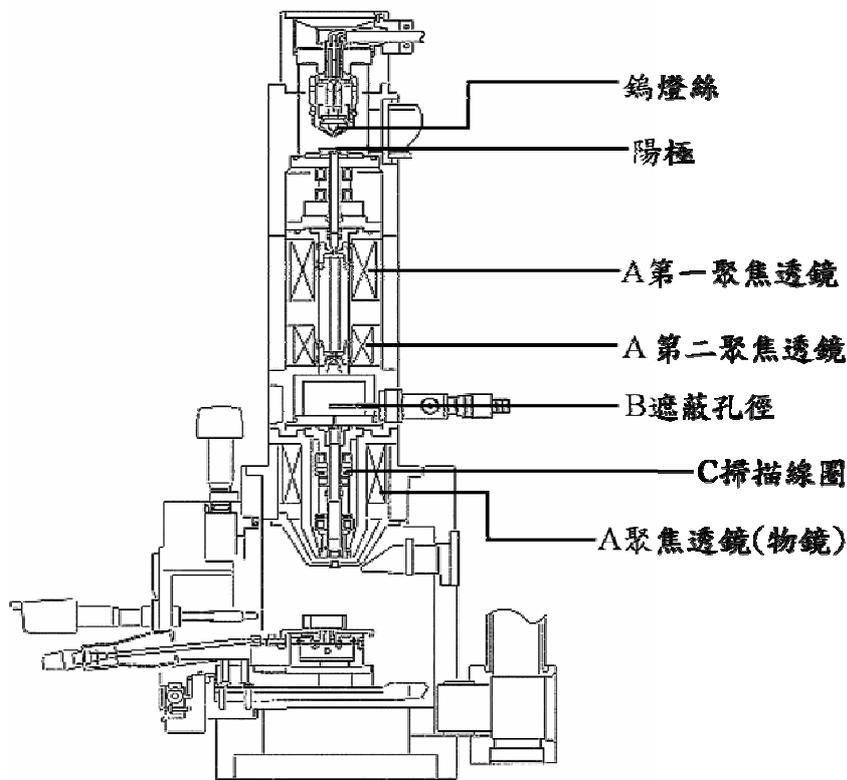


圖 4.2 掃描式電子顯微鏡構造圖[2]。

掃描式電子顯微鏡主體結構可分為三大部分：電子束系統、真空系統與感測成像系統。

電子束系統：電子束系統包含了電子槍與電磁透鏡，電子槍用來產生一品質穩定的電子束，以一行行地來回掃描方式照射樣品表面，因此用來產生電子束的電子槍須具備容易釋出電子、高熔點（不因高溫而改變形狀）與高機械強度（不因外力而改變形狀）且電子束的直徑要短、具高電子流密度（以獲得高亮度）與電子流量穩定以及電子動能分佈狹窄（每顆電子所擁有的動能相近）的特性；電磁透鏡就如同光學顯微鏡之玻璃透鏡一樣，只是電磁透鏡是藉由磁場將電子束偏折，並引導聚焦到要觀察分析的樣品表面上並進行掃描，電磁透鏡由聚焦透鏡 (Condenser Lens)、掃描線圈 (scan coils)、物鏡所組成，聚焦透鏡將電子束匯聚

得更細，縮小電子束在樣本上的照射範，接著掃描線圈偏折電子束控制其在樣品表面上的落點，最後電子束透過物鏡聚焦到樣品表面之上。

其中電子槍產生電子束的方式主要可分為場發射 (Field emission)式和熱游離 (Thermionic Emission)式兩大類：在真空中金屬表面受極大的電場時，會有數量可觀的電子被發射出來，此過程叫做場發射，其原理是一針狀金屬至於高強度電場 (10^8 V/cm) 中，高強度電場使電子的電位障礙產生 Schottky效應，亦即使能障寬度變窄，高度變低，因此電子可穿隧此狹窄的真空能障並脫離針狀金屬表面，為了防止針狀金屬表面累積外來的原子而降低電子的場發射，故電子槍需保持超高真空度，一般約在 10^{-9} torr，本實驗室型號 JSM-7000F即為場發射掃描式電子顯微鏡。另外熱游離式發射電子的原理是利用電流加熱燈絲產生高溫使電子具有足夠的能量去克服材料的功函數 (work function)能障而游離，一般真空度要求約在 10^{-5} ~ 10^{-6} torr，本實驗室型號 JSM-6380即為熱游離掃描式電子顯微鏡。

真空系統：掃描式電子顯微鏡需要真空系統來維持機體內的高真空度有幾個原因，第一為增大電子的平均自由徑 (mean free path)，避免電子在路徑上與空氣分子碰撞而偏向或是被吸收，確保電子能匯集成一電子束；第二為延長電子槍的壽命，避免燈絲在普通大氣中會迅速氧化而失效。對於真空度的要求，場發射或六硼化鏷 (LaB_6)電子槍需要機械幫浦和渦輪幫浦的組合，而裝置鎢 (W)電子槍則需要機械幫浦和擴散幫浦的組合。

感測成像系統：電子經過一系列電磁透鏡成束後，打到樣品上與樣品相互作用，會產生二次電子、背向散射電子、歐傑電子 (Auger electron)以及X射線 (X-ray)等一系列信號，再以適當之偵測器 (detector)來接收樣品表面因電子束照射後而產生的各式光電訊號，之後經過訊號放大器放大訊號後傳至電腦螢幕上面成像，對於樣品表面形貌我們採用二次電子訊號，因其能量約在 $0\sim 50$ eV之間，深度距樣品表面 $5\sim 50$ nm內，屬低能量電子，對樣品表面敏感，能有效呈現出樣品形貌，而成像原理是電子束打到樣品表面上的某個點時，成像系統的電腦螢幕上就

會出現與該點相對應位置上的亮點，當點形成線構成面時，即呈現出樣品的形貌。

本實驗室之型號 JSM-7000F 場發射電子顯微鏡因解析度高，故用於觀察石墨烯表面形貌及定位上。

4.1.2 原子力顯微鏡 (Atomic Force Microscope, AFM)

原子力顯微鏡是將一根微小的懸臂 (cantilever) 固定在一端，另一端由尺寸極細微的探針 (tip) 接觸樣品的表面進行掃描，藉以了解其表面形貌與結構，其原理是利用掃描器作平台 XY 軸移動，由於掃描器是由壓電瓷管 (piezotubo) 所構成，探針及懸臂是矽或氮化矽 (Si_3N_4) 材料，彈性係數為 $10^{-2} \sim 10^2$ N/m，雷射光打到懸臂上再反射到光二極體偵測器，當針尖靠近樣品表面時，探針原子與樣品表面原子之間的微弱作用力使得懸臂上下起伏，此時因光槓桿原理會將微小的起伏訊號放大，再經由光二極體偵測器測得此微小訊號，送至電腦處理即可得到樣品表面形貌，並作訊號回饋控制探針在 Z 軸方向上的位置，本實驗室使用 SEIKO 公司製造之型號 SPA 400 原子力顯微鏡，掃描工作原理如圖 4.3 所示。

掃描方式主要可以分為以下三種不同的操作模式，如圖 4.4 所示：

a. 接觸式 (contact mode)

在接觸式的操作模式之下，探針與樣品表面的作用力為原子之間的排斥力 (repulsive force)。由於在接觸式操作模式下，探針與樣品之間的距離最短，約幾個奈米，所以得到的解析度最佳，亦最接近真實的表面形貌為其優點，但是由於針尖尺寸極小，近距離的接觸容易造成樣品的損壞，此為其缺點。

b. 非接觸式 (non-contact mode)

由於接觸式掃描有可能造成樣品的損害，其後便發展出非接觸式的掃描模式，以避免此現象的發生。非接觸式掃描是拉大探針與樣品之間的距離，約 10~100 奈米，利用探針與樣品之間的凡德瓦爾力 (van der Waal force) 做為回饋，藉以做表面非破壞性的量測。不過由於探針與樣品彼此的距離較大，使得非接觸式的解

析度約略小於接觸式的掃描模式。

c. 輕敲式 (tapping mode)

輕敲式掃描為非接觸式的掃描的改良，主要是震盪探針，利用受力場梯度對探針震幅變化的關係，控制探針與樣品表面的間距，藉以掃描出表面形貌分佈，其探針解析度約為20奈米，與接觸式掃描法比較，雖然其解析度較低，但探針對於樣品的損害將大為降低。所以本實驗樣品採以此種模式來進行石墨烯表面厚度掃描。

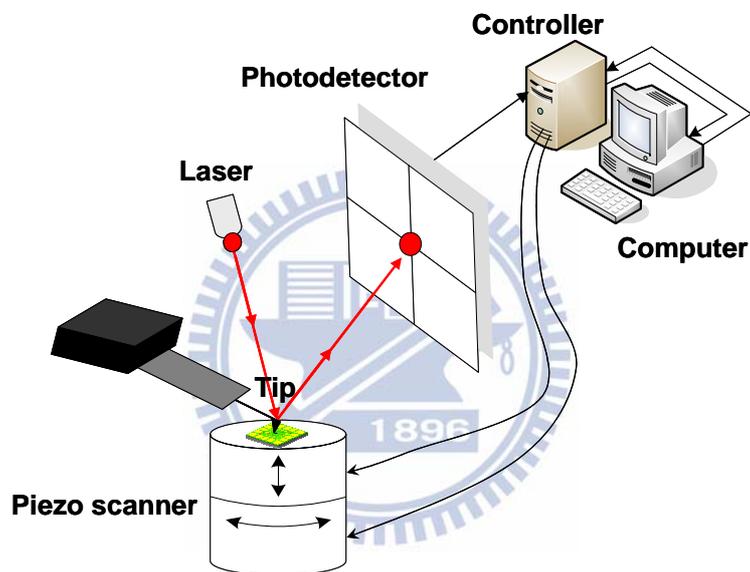


圖 4.3 原子力顯微鏡掃描工作原理示意圖。

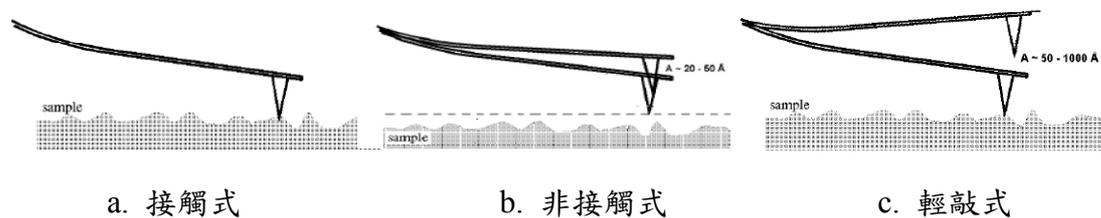


圖 4.4 原子力顯微鏡之三種掃描模式[3]。

4.1.3 高溫加熱爐 (Annealing furnace)

本實驗採用之高溫加熱爐型號為 Lindberg，其結構如下圖4.5所示，高溫加熱目的是為了降低奈米元件因接點所造成的接點電阻以及樣品在製作過程表面所殘餘的污染粒子。

首先將樣品放置在經清潔過後的石英棒上並推入石英管中，石英管連接真空系統，其中真空系統是由機械幫浦與渦輪幫浦所組成，利用機械幫浦粗抽至低真空 (約 1×10^{-2} torr)，再開啟渦輪幫浦抽至高真空 (約 1×10^{-5} torr)，加熱爐有操控面板可設定升降溫速率、目標溫度和退火時間。加熱機制是利用電流通過石棉中的熱線圈而使熱線圈加熱，石棉可使溫度均勻的散佈，線圈中間有溫度感測器，再由操控面板來設定及目前溫度顯示。

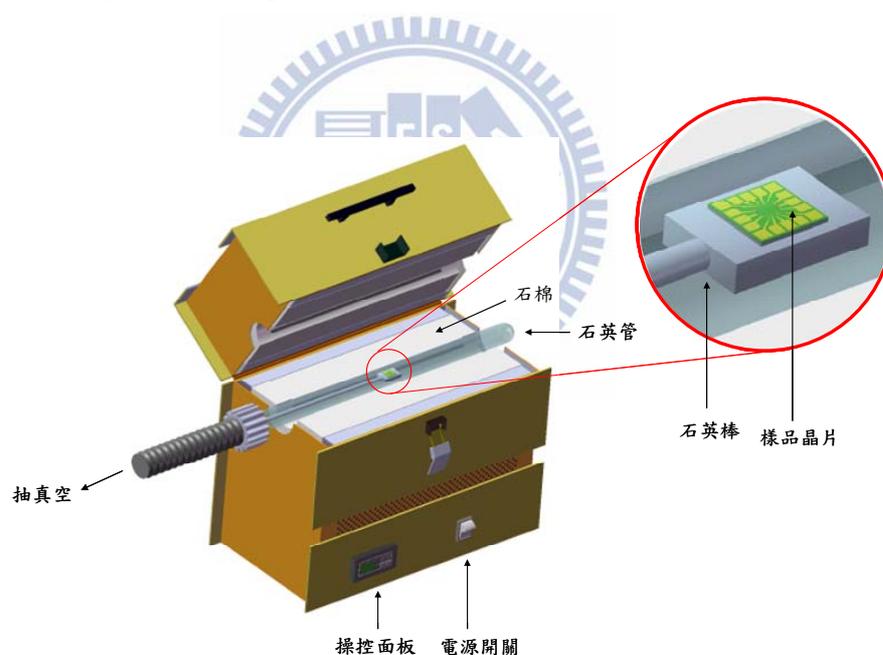


圖 4.5 高溫加熱爐之結構圖。

4.1.4 電子束微影技術 (Electron Beam Lithography, EBL)

所謂微影 (lithography)就是將設計好的圖案縮小且完整精確地轉印至某一基板或材料上的技術，目前廣泛運用於業界與學術界的分別是光微影技術與電子束微影技術，兩者的差別在於曝光源的不同，光微影是利用「光」來曝光刻劃圖

案，電子束微影是使用「電子」作為曝光源。

光微影技術在積體電路製造上扮演重要角色，因為可大量製作，但缺點在於必須製作光罩 (photo mask)且隨著元件尺寸持續縮小，解析度已經遇到瓶頸，因為根據雷利準則 (Rayleigh criterion)，光學系統所能夠分辨出的最小寬度 (相當於解析度)與光的波長 (λ)成正比，而與數值孔徑 (NA)成反比，關係如下：

$$\text{解析度 } R \propto \frac{\lambda}{NA} \quad [4] \quad (\text{式4.1})$$

若使用較短波長的曝光源，或是數值孔徑較大的透鏡，理論上可以提高解析度，但每更換一種曝光源波長，相關設備如曝光機台、光阻劑等皆需做相應的調整，且系統數值孔徑能夠增加的量有限，甚至有些光學系統反而需要較小的數值孔徑，而相較於光的波長，電子的波長比一般光微影所使用的光源波長更小，根據德布羅意 (Maurice de Broglie)物質波公式：

$$\lambda = \frac{h}{mv} \sqrt{1 - \frac{v^2}{c^2}} \quad [4] \quad (\text{式4.2})$$

其中 h 為普朗克常數、 m 為粒子質量、 v 為粒子速度、 c 為真空光速。所以電子波長與電子速度有關，電子速度可由外加電壓來調整，因此電子束微影能提供更高的解析度。

本實驗室使用電子束微影技術，採用熱游離掃描式電子顯微鏡 JSM-6380來提供曝寫電子阻劑之電子束來源，欲製作之圖案由 autocad軟體設計，搭配 XENOS公司出版之微影軟體 (expose control program, ECP)，及 DEBEN公司製造之屏蔽板 (beam blanker)將圖案寫在已塗好電子阻劑之樣品上。

4.1.5 熱蒸鍍機 (Thermal evaporator)

鍍膜方式可分為化學氣相沉積 (chemical vapor deposition, CVD)與物理氣相沉積 (physical vapor deposition, PVD)兩種方式，物理氣相沉積法因鍍膜的物理機制不同，可分為熱蒸發蒸鍍、電漿濺鍍、離子濺鍍三種方法，熱蒸發蒸鍍法因加熱方式不同又可分為電阻加熱、電子槍加熱以及雷射加熱等，而本實驗室所採用

的鍍膜方法為熱蒸發蒸鍍之中的電阻加熱式。熱蒸鍍機結構示意圖如圖4.6所示，首先將鎢舟（W-boat）設置在蒸鍍腔室中的銅柱上，並取適量鈦錠、金錠置於鎢舟凹槽處，以及將顯影完成之樣品以雙面銅膠黏附於樣品載台上，並將擋板轉至載台正下方，接著使用機械幫浦（mechanical pump）將蒸鍍腔室粗抽至 2×10^{-2} torr，再以渦輪幫浦（turbo pump）抽至 10^{-6} torr 以提高腔室的潔淨度，目的是為了減少蒸鍍金屬氣體與其他氣體碰撞機率以確保鍍膜之純度及均勻度，待腔室內壓力穩定後，開啟可調變電流流經鎢舟，鎢舟電阻產生熱能而溫度升高，鈦錠、金錠吸收鎢舟熱能融化後蒸發形成氣態分子，氣態分子往上飄至樣品表面即冷凝形成薄膜，膜厚則藉由蒸鍍時石英震盪器之震盪頻率計算得出顯示於電子儀表板上。

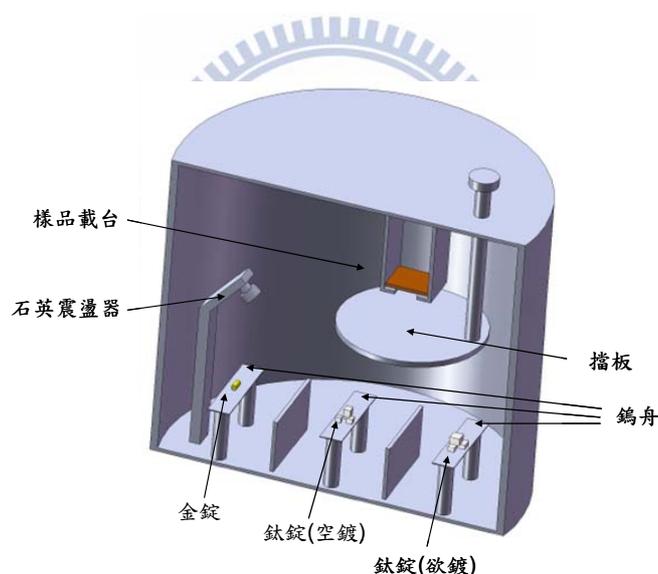


圖 4.6 熱蒸鍍機結構示意圖。

4.1.6 低溫致冷器 (Cryostat)

本實驗使用 Cryo Industries of America 公司所生產之 He 4 低溫致冷器搭配液態氮 (~77 K) 或液態氦 (~4.4 K) 來操作變溫的電性量測，探討材料在低溫環境下的電性傳輸性質，使用步驟依序為將低溫致冷氣抽真空，接著調控溫度，等待溫度穩定後開始進行量測。

低溫致冷器之構造如圖4.7所示，分內外層，首先利用機械幫浦 (mechanical pump)和擴散幫浦 (diffusion pump)將低溫致冷器外層抽至約 1×10^{-5} torr，此目的是構成一保溫層，避免低溫下熱傳導效應造成內層樣品環境降溫太快，無法與溫控器所輸出的能量達到熱平衡，接著將樣品黏於載台，把樣品元件的源極 (source)與汲極 (drain)連接於相對應腳位後放入內層，利用氣球將氦氣穩定輸入內層，使樣品在低溫下不致於有氣體附著而結冰，接著將低溫致冷器放入裝滿液態氮的杜瓦瓶後，使用 LakeShore 340 溫控器自動回饋機制將溫度調控至目標溫度，待溫度溫定後便可進行電性量測。

若需做更低溫的量測，則將低溫致冷器由杜瓦瓶抽出並放入液態氮桶內，氣球灌入氦氣處更換為機械幫浦抽取液態氮冷源，利用針閥調整液態氮冷源經過樣品的流量，同樣使用 LakeShore 340溫控器控溫，等溫度達平衡後即可開始量測。

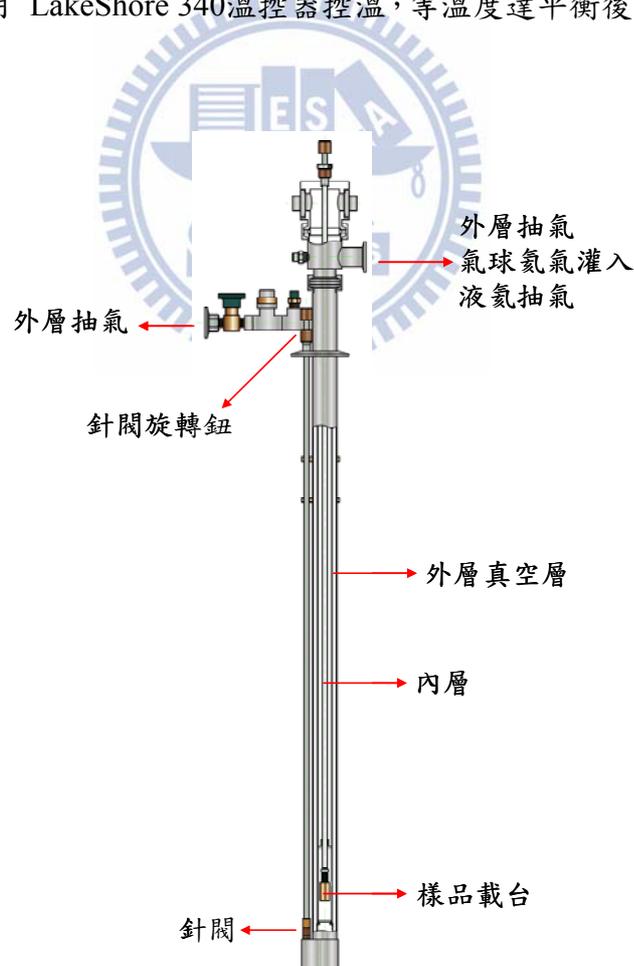


圖 4.7 低溫致冷器構造圖[5]。

4.2 實驗步驟

4.2.1 石墨烯樣品製備方法

本實驗採用物理性之機械剝離 (mechanical exfoliation) 的方式，利用石墨塊材配合特殊膠帶撕貼製造出石墨烯，所使用之石墨塊材為高定向熱裂解石墨 (Highly Ordered Pyrolytic Graphite, HOPG)，是一種高純度碳，如圖 4.8(a) 照片與圖 4.8(b) 所示。由於石墨層內碳原子間為強的共價鍵 (Covalent bond)，而層與層間只存在微弱的凡得瓦力 (Van der waals force)，故可藉由膠帶將石墨塊材以片狀方式層層撕下再黏貼於矽基板上，使用之矽基板上氧化層厚度須為 300 ± 15 nm，因光波干涉效應的結果，如此落於基板上之石墨薄片始能有效地在光學顯微鏡下做觀察[6, 7]，至於石墨烯製作方法細節將於第五章結果與討論一併做說明。

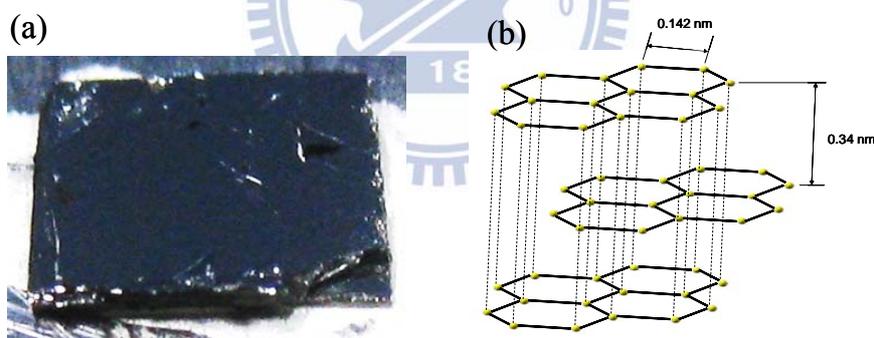


圖 4.8 (a) 高定向熱裂解石墨 (HOPG)；(b) 石墨塊材原子結構。

4.2.2 石墨烯元件之製程與量測

樣品之製程與量測流程如圖 4.9 所示，可以分為(1)清潔晶片(2)撕貼石墨片(3)定位(4)高溫熱退火(5)塗佈光阻和軟烤(6)電子束微影(7)顯影(8)熱蒸鍍(9)舉離(10)高溫熱退火(11)點銀膠(12)量測，以下將每個步驟作逐一的介紹。

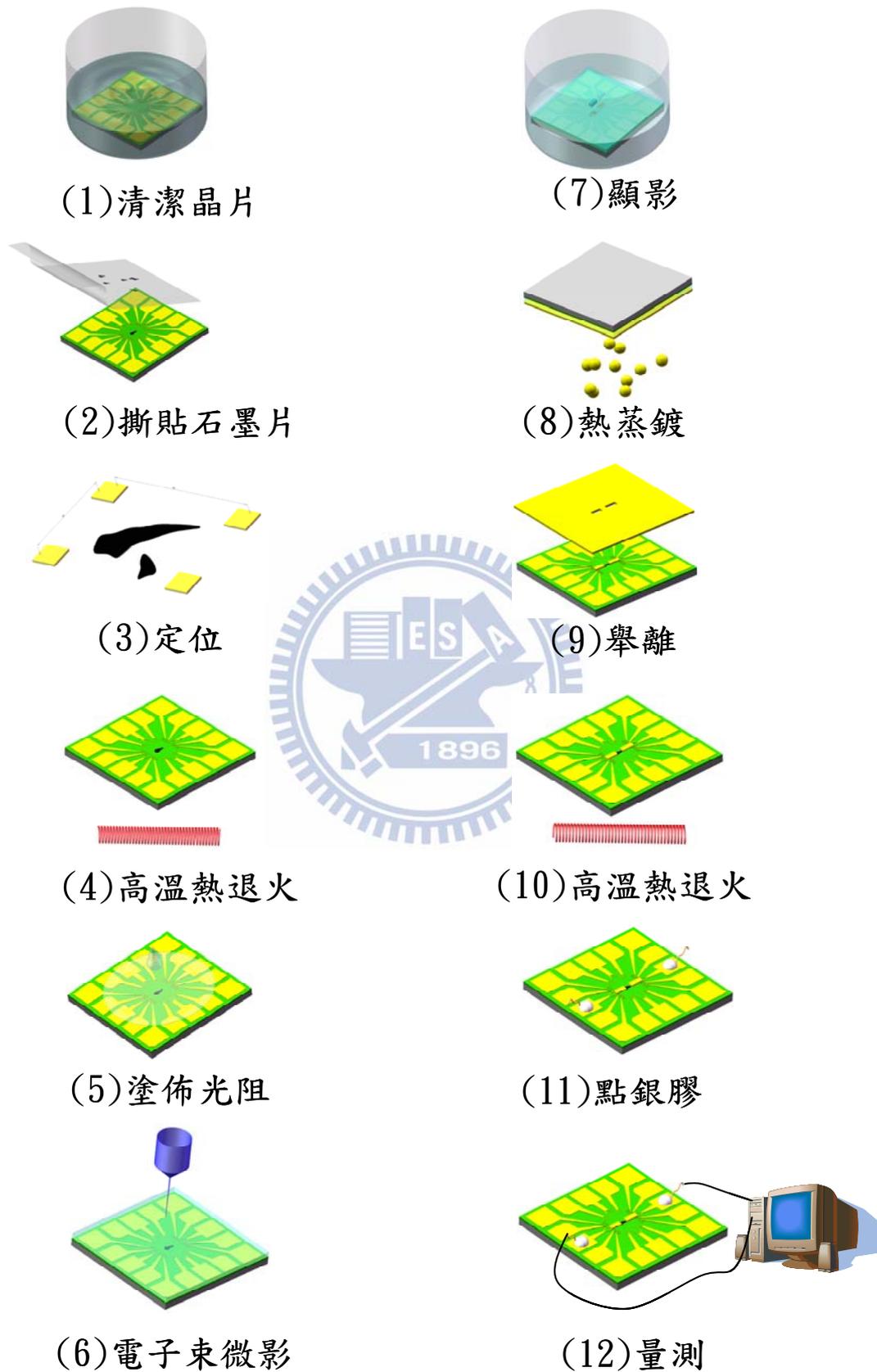


圖 4.9 製程與量測流程。

(1) 清潔晶片 (Cleaning) :

將已經設計好金 (Au)電極圖案的 $1 \times 1 \text{ cm}^2$ 矽晶片 (chip)取出置於燒杯，在黃光室進行清潔步驟，依序使用丙酮 (Acetone, ACE)、乙醇 (Ethanol)和去離子水 (De-ionized water, DI water)，放在超音波震盪器中清洗乾淨，每次震10分鐘，清洗完後取出並用氮氣槍吹乾即完成清潔動作。

(2) 撕貼石墨烯 (Graphene exfoliation) :

利用3M公司生產之Scotch膠帶黏貼於石墨塊材上，再用藍膜與膠帶互貼後撕開，將Scotch膠帶黏貼於清潔過後之晶片上，以膠夾輕壓後撕離晶片，此時因凡得瓦力作用使石墨薄片附著於晶片上。

(3) 定位 (Locating)

將撕貼製作完成之石墨片樣品放入場發射掃描式電子顯微鏡內，以倍率1800倍拍攝石墨片與方形標記點 (mark)相對位置，再利用photoimpact讀取圖片檔，加上Glass2k程式作透明化，將石墨片輪廓及與mark點相對位置縮放繪製在autocad檔案裡，接著便可在autocad程式裡繪製石墨片閘極電極及間距，並將電極連接到事先設計好的晶片腳位 (pin)上，此時即完成定位。

(4) 高溫熱退火 (Annealing)

將高溫加熱爐之石英管及石英棒依序用丙酮、酒精、去離子水在超音波震盪器各震10分鐘，並用無塵紙 (kimwipes)將石英管內壁與石英棒拭乾，再將石墨片奈米元件放置在石英棒上推入石英管後，首先利用機械幫浦粗抽至壓力 3×10^{-2} torr，接著利用渦輪幫浦抽至壓力約 3×10^{-5} torr，使用操控面板將退火溫度、時間、升降溫速率設定後，選擇run開始升溫加熱，圖4.10為本次實驗熱退火條件，熱退火溫度為 400°C 維持6小時，此階段熱退火目的是為了減少石墨片在膠帶撕貼過程所殘餘的黏膠。

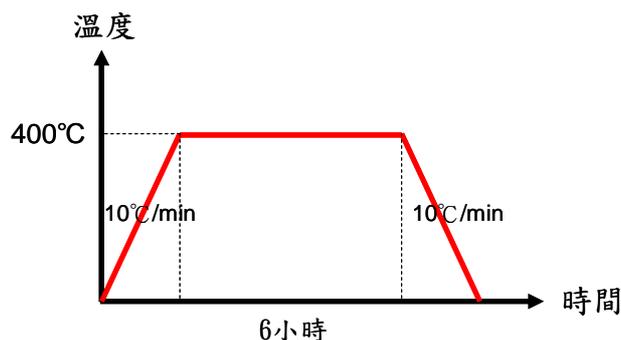


圖 4.10 退火溫度與時間關係。

(5) 塗佈光阻劑 (PMMA Spin Coating)和軟烤 (Soft Baking)

光阻劑分為正光阻 (positive resist)和負光阻 (negative resist)兩種：當電子束曝寫於正光阻時，被電子束照射部分的光阻分子化學鍵結會斷裂，然後溶解於顯影液；而負光阻則使分子鍵結更堅硬，未被電子束照射部分的光阻將溶解於顯影液。本實驗室採用正光阻，型號為950PMMA A5，成分為聚甲基丙烯酸甲酯 (polymethyl methacrylate, PMMA)。

首先將樣品放置於旋轉塗佈機 (Spin coater)之旋轉軸上，以機械幫浦抽氣將樣品吸住固定於軸上，轉速與時間設定為：第一階段1500 rpm，15秒；第二階段5500 rpm，35秒，再以滴管吸取兩滴光阻劑滴於樣品上，須注意滴管不可碰觸樣品表面以及滴上之光阻不可有氣泡，目的是避免光阻劑塗佈不均勻，待光阻塗佈完成後，將樣品置於加熱器 (hot Plate)上方，以180°C，60秒進行軟烤，此步驟是為了加快光阻薄膜內殘餘溶劑的蒸發，使光阻劑由液態變固態薄膜，提升光阻和晶片表面的附著性。

(6) 電子束微影 (Electron beam lithography, EBL)

以 XENOS公司之微影軟體Expose Control Program (ECP)讀取autocad圖檔並將其轉為曝寫控制檔 (.ctl)、曝寫圖檔 (.bpd)，將光阻塗佈完成之樣品放入熱游離掃描式電子顯微鏡 JSM-6380腔體，利用法拉第杯 (Faraday cup)確定電子束

打到載台上的電流量，用以定義所需之曝寫劑量 (dose)，再依曝寫劑量推算曝寫時間 (dwell time)，配合DEBEN公司製造之屏蔽板 (beam blanker)功能，藉由控制檔來控制電子束，經方形標記點作校正後，便可依據圖檔來進行一連串的曝寫。

(7) 顯影 (Development)

光阻劑經曝寫後，化學鍵結斷裂，使照射區及非照射區在顯影液 (developer) 中的溶解速率產生極大差別，因此顯影液可將易溶的區域溶解洗去達成顯影目的，所以我們將曝寫完成之晶片放入顯影液中，再將晶片以異丙醇沖洗除去殘留的顯影液，再用氮氣槍將晶片吹乾完成顯影。

而顯影品質與顯影液比例、顯影時間、顯影液溫度有關，本次實驗採用甲基異丁基酮 (Methyl isobutyl ketone, MIBK)：異丙醇 (Isopropyl alcohol, IPA) = 1：3 之顯影液，在室溫20~23 °C下顯影時間4秒鐘。

(8) 熱蒸鍍 (Thermal Evaporation)

取鎢舟與適量的鈦錠 (Ti)、金錠 (Au)依序用丙酮、酒精、去離子水在超音波震盪器各震10分鐘，並用氮氣槍吹乾，隨後裝至熱蒸鍍機腔內，接著將已完成顯影之樣品用雙面銅膠黏貼於樣品載台上，再使用3M公司生產的Scotch膠帶將顯影區域以外的部分覆蓋遮蔽，目的在於此部分不需蒸鍍電極，可減少不必要的舉離失敗而有鈦、金薄膜殘留在事先設計之黃光微影電極上，致電極之間導通，接著將樣品載台保持鍍面朝下固定於蒸鍍腔內，便可開始進行鍍膜程序。

首先使用熱蒸鍍機裝備的機械幫浦將腔體抽真空至 3×10^{-2} torr，接著開啟水路、冰水機後啟動渦輪幫浦抽真空至 3×10^{-6} torr，設定好正確之石英震盪器參數便可開始蒸鍍。蒸鍍機制是藉由控制流經鎢舟的電流大小來加熱、融化、蒸發鈦金形成氣態分子，控制蒸鍍速率，氣態分子上飄至樣品表面冷卻後形成薄膜。

蒸鍍過程可分為三個階段：第一個階段鍍鈦，因為鈦的活性大可吸附腔體內的雜質，使腔體更為潔淨，提高真空度，此時檔板遮蔽，避免鍍膜於樣品上。第

二個階段鍍鈦，此步驟鍍鈦是因金與矽基板上之二氧化矽附着力較差，利用鈦來當中間媒介，提高金在樣品上的附着力。第三階段鍍金，用來當作導電功能主要電極。

本次實驗矽基板上黃光微影電極與方形標記點高度均為 40 nm，所以我們蒸鍍鈦膜 30 nm、金膜 50 nm 來作為樣品與黃光微影電極間的跨接。

(9) 舉離 (Lift-off)

將蒸鍍完成後之樣品浸泡在丙酮中3小時以上，由於丙酮可以將光阻劑溶解，當光阻劑溶解時，其上的鈦、金薄膜會自然脫離樣品表面，再以丙酮沖洗樣品表面來離除鈦、金薄膜，之後用氮氣槍將樣品吹乾，即完成舉離程序。

(10) 高溫熱退火 (Annealing)

此階段熱退火條件與前階段(4)相同，惟主要目的是為了降低鈦金屬薄膜與石墨片間接點電阻，減少接點電阻對石墨片電性的影響。

(11) 點銀膠 (Colloidal silver)

將樣品晶片用雙面銅膠黏貼於陶瓷基板，並在晶片四周塗上一層 Ge-vanish，再將銀膠從冰箱取出回溫後，用純度99.9 %，直徑0.075 mm 之銅線一端沾取銀膠，輕放在欲量測奈米元件對應之黃光微影電極上，且在室溫下放置一天待其自然乾燥便可進行電性量測，由於晶片四周面向並無氧化層作絕緣，而 Ge-vanish 是絕緣體，故可避免當銅線與晶片四周接觸時而導通。

若是需作閘極效應 (gate effect) 量測，可將未用之黃光微影電極以鎢鋼筆劃破穿透至矽基板，再點銀膠接上銅線來當作閘極。

(12) 量測 (Measurement)

樣品電壓-電流關係量測採送電流，量測電壓的方式，本實驗電流源為

KEITHLEY 6221 電表、電壓計為 KEITHLEY 2000 電表，利用 Labview 程式控制儀器作實驗數據量測，電壓-電流關係之儀表與樣品連接方式之示意圖如圖 4.11 所示。(註：由於我們量測之石墨烯電阻值約在 $10^4 \Omega$ 以下，而 KEITHLEY 2000 電表內部阻抗約 $10^{10} \Omega$ ，故量測上不需利用外加一放大器來增加 KEITHLEY 2000 電表內部阻抗來獲得石墨烯電阻的量測)。

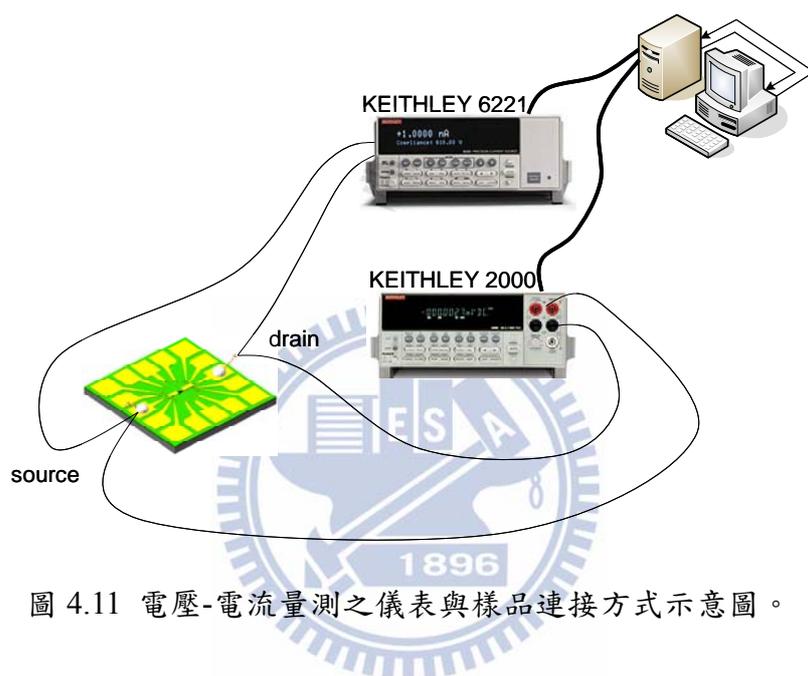


圖 4.11 電壓-電流量測之儀表與樣品連接方式示意圖。

變溫量測則利用 LakeShore 340 來控制溫度，其儀器、儀表與樣品連接方式之示意圖如圖 4.12 所示，首先在低溫致冷器 (cryostat) 之載台塗上真空膠 (vacuum grease)，並將樣品黏置於載台上，接著將樣品上銅線纏繞於相對應之腳位上，先使用機械幫浦和擴散幫浦將低溫致冷器外層抽至約 1×10^{-5} torr，放入樣品後，使用氣球將氬氣灌入內層，機械幫浦抽氣作淨化 (purge) 兩次後將氣球接上，然後將低溫致冷器放入液態氮桶內，將訊號線與外層控溫線和內層控溫線連接上，在 Labview 程式裡設定好參數後即可進行變溫量測。

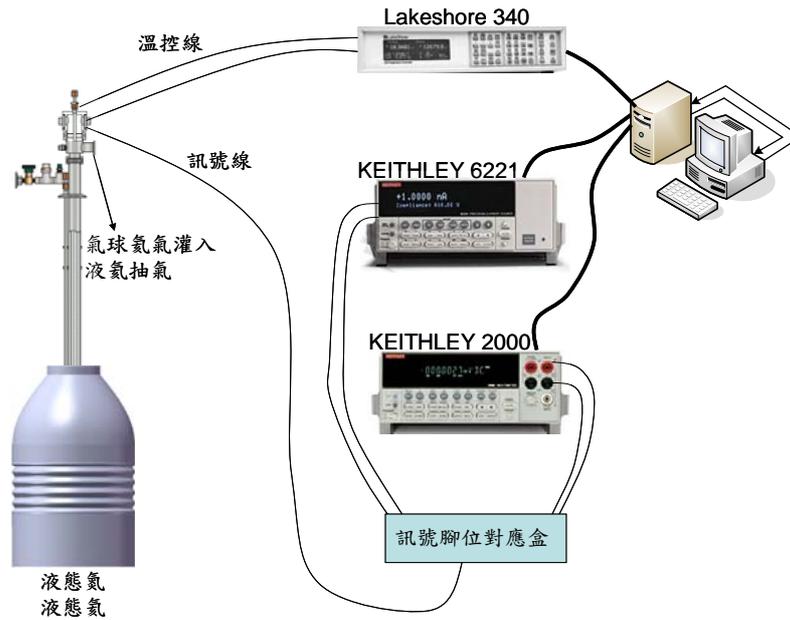


圖 4.12 變溫量測之儀表與樣品連接方式示意圖。

閘極效應量測使用 KEITHLEY 6517 搭配 KEITHLEY 6430 電表，並將負端共接 KEITHLEY 6430 電表地端，再由 KEITHLEY 6517 電表送出一外加電壓於樣品閘極，KEITHLEY 6430 送出一固定電壓，並量測樣品受閘極電壓效應所產生之電流值，儀表與樣品連接方式示意圖如圖 4.13 所示。

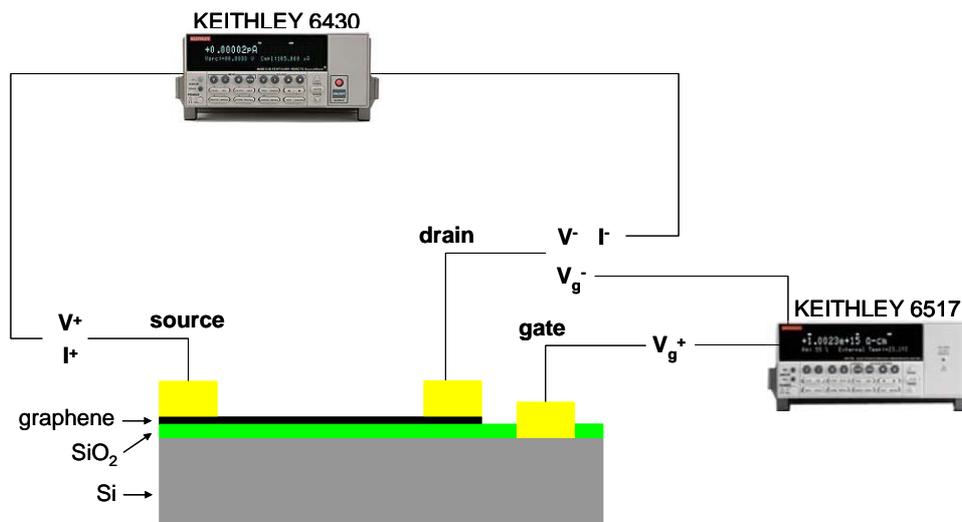


圖 4.13 閘極效應量測之儀表與樣品連接方式示意圖。

參考文獻：

- [1] <http://nobelprize.org/educational/physics/microscopes/powerline/index.html>
- [2] JEOL 公司 JSM-6380 操作說明書
- [3] http://www.phys.sinica.edu.tw/~nano/images/colleagues/SPM_AFM2008.pdf
- [4] Jewett Serway, *Physics for Scientists and Engineers with Modern Physics*, International Edition
- [5] CRYO Industries of America, Inc. 使用手冊
- [6] P. Blake, E. W. Hill, A. H. Castro Neto, K. S. Novoselov, D. Jiang, R. Yang, T. J. Booth, A. K. Geim, *Appl. Phys. Lett.* 91, 063124 (2007).
- [7] S. Roddaro, P. Pingue, V. Piazza, V. Pellegrini, F. Beltram, *Nano Lett.* 7, 2707 (2007).



第五章 結果與討論

本實驗及結果討論架構如圖 5.1 所示，先於 5.1 節敘述石墨烯樣品的撕貼方法與其形貌之觀察；5.2 節以 SEM 觀察製作完成之石墨烯奈米元件；接著 5.3 節裡做 I-V 與閘極效應的量測，說明接觸電阻的存在；5.4 節探討電阻與溫度之關係，以熱擾動引致穿隧效應理論模型來說明接面之電性傳輸機制，並討論其擬合參數所代表之物理現象。

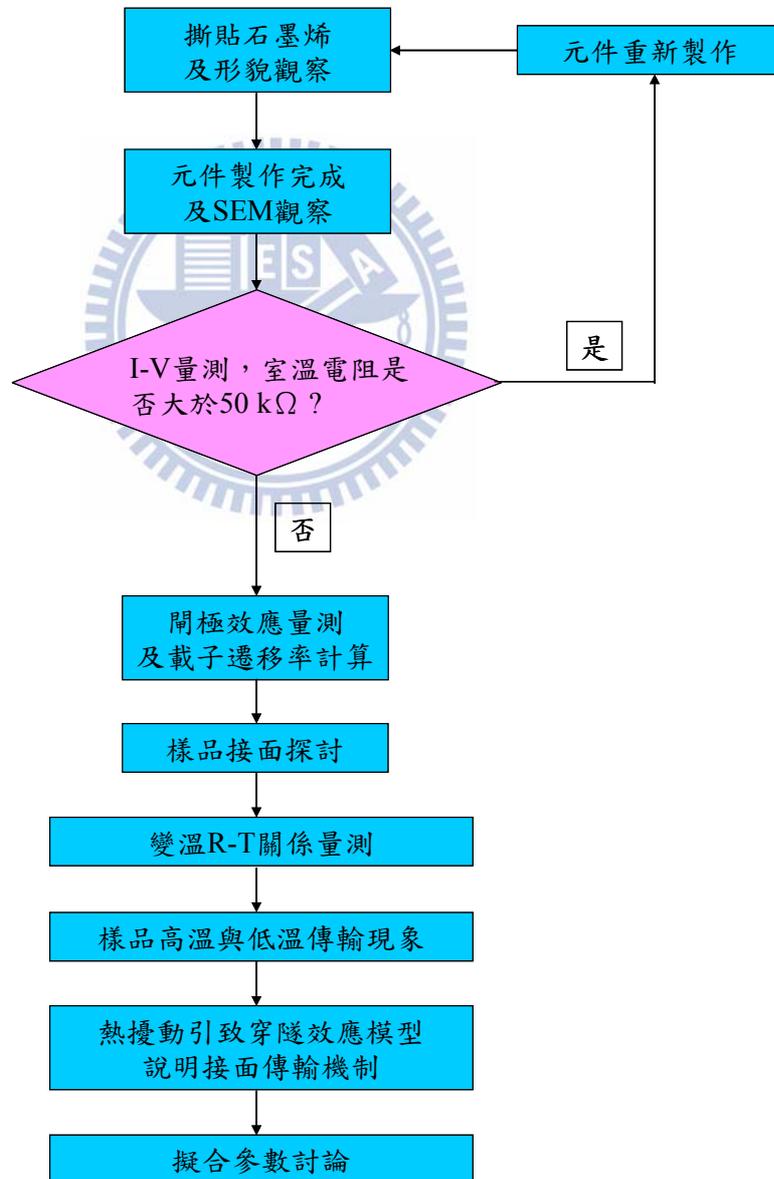


圖 5.1 實驗及結果討論架構圖。

5.1 石墨烯樣品製備方法與形貌觀察

使用”膠帶”來製造石墨烯的方法在許多文獻中均有提及[1-3]，文獻中使用膠帶重覆對石墨片進行剝層，最後得到單層石墨烯，本實驗首先介紹我們嘗試用膠帶來製造石墨烯的方式：

(一) 膠帶剝離法

我們使用 LINTEC 公司生產，型號 D-175，厚度為 90 μm 之藍膜 (Blue tape) 來撕開石墨塊材，因為藍膜黏性低，可減少殘膠附著於石墨上，再利用另一片藍膜與黏著石墨片之藍膜對撕，石墨片也隨之一分為二，所謂對撕就是將藍膜上石墨片分佈多且厚的部分與另一片藍膜上石墨分佈稀疏處對黏後撕開，如此對撕重覆數次後，藍膜上的石墨片將變得碎裂細小且綿密，如圖 5.2 照片所示，再將藍膜黏貼於已清潔之矽晶片(矽上成長 300 nm 氧化層)基板上，用塑膠攝子尖端輕輕按壓藍膜背面，增加石墨薄片附著於晶片上的密度，使用塑膠攝子的目的是避免刮傷破壞石墨薄片完整性或晶片表面，接著再將藍膜從晶片上撕起，便可在光學顯微鏡下 (optical microscope, OM) 來尋找我們所需要的石墨薄片。

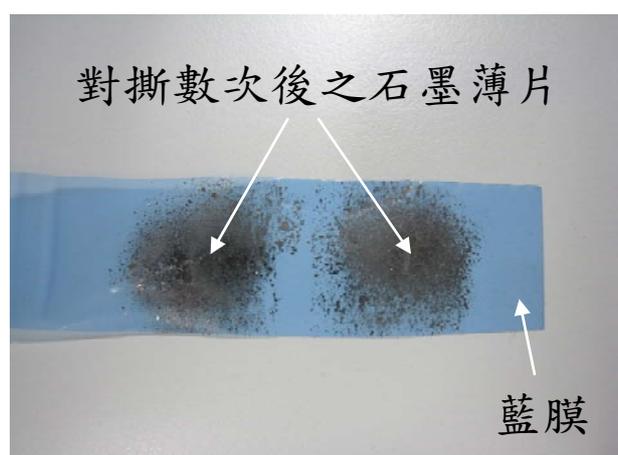


圖 5.2 石墨片於藍膜上對撕數次後之結果。

圖 5.3 為膠帶剝離法石墨薄片之掃描式電子顯微鏡影像，可以發現此方式獲得之石墨薄片呈現破碎之塊狀，尺寸僅約 3~4 μm ，如圖 5.3(a)虛線方框所示，圖 5.3(b)為虛線方框處放大圖，且石墨量明顯不足，石墨厚度過厚，圖 5.4(a)為圖 5.3(b)實線方框處之 3 $\mu\text{m}\times 3 \mu\text{m}$ 原子力顯微鏡影像，由圖 5.4(a)標示處之高度剖面圖 (profile)可以清楚觀察到石墨薄片厚度約 10 nm 左右，如圖 5.4(b)所示。

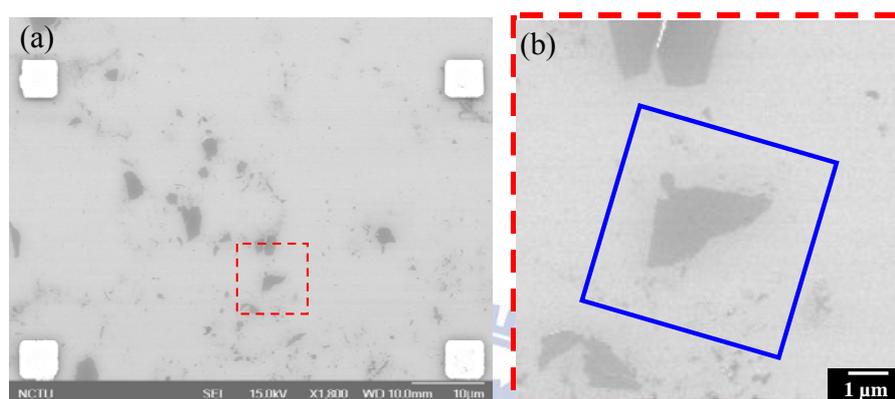


圖 5.3 膠帶剝離法石墨薄片之掃描式電子顯微鏡影像(a)虛線方框(紅色)為破碎且成塊狀之石墨烯；(b)為(a)之虛線方框(紅色)處放大影像。

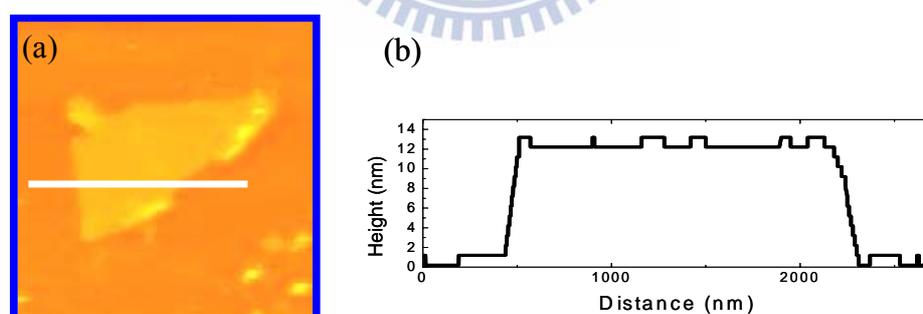


圖 5.4 (a)為圖 5.3(b)實線方框(藍色)之石墨薄片原子力顯微鏡影像(3 $\mu\text{m}\times 3 \mu\text{m}$)；(b)為(a)標示處之高度剖面圖(石墨薄片厚度約 10 nm)。

(二) 膠帶剝離法之改良

由於使用藍膜對撕的結果，石墨薄片厚度和單層仍有段差距(單層石墨片厚度 0.34 nm)，至少與 A. K. Geim 研究團隊於 2004 年所發表能夠展現石墨烯特性

所需的厚度更厚[1]，所以我們嘗試改善膠帶撕貼的方式來獲得更大尺寸與更小厚度之石墨片。

首先利用 3M 公司生產，型號為 Magic Tape 之 Scotch 膠帶黏貼於石墨塊材上，使用塑膠攝子輕壓 Scotch 膠帶背部後將膠帶撕起，此時 Scotch 膠帶上黏著大面積、高厚度且明顯金屬光澤的石墨片，再用 LINTEC 公司生產，型號 D-175 之藍膜與 Scotch 膠帶互黏後撕開，Scotch 膠帶上之石墨片厚度便隨之變薄，藍膜上也黏貼著從 Scotch 膠帶上被撕離的石墨片，再將藍膜上之石墨片黏貼於 Scotch 膠帶空白處後撕開，避免黏貼於 Scotch 膠帶同一位置，以免重覆黏貼造成 Scotch 膠帶與藍膜上留下殘膠而殘膠覆蓋於石墨片上，影響電性量測，如此撕貼步驟重覆約三至四次，使 Scotch 膠帶上之石墨片厚度變薄且稍微稀疏致肉眼仍可明顯觀察出金屬光澤，如圖 5.5 照片中虛線方框所示，再將 Scotch 膠帶黏貼於已清潔之矽晶片(矽上成長 300 nm 氧化層)基板上，同樣使用塑膠攝子輕輕按壓 Scotch 膠帶背面，將膠帶從晶片上撕離後，便可利用光學顯微鏡快速尋找實驗所需之石墨薄片，最後是使用 Scotch 膠帶而非藍膜與晶片作撕貼在於我們發現晶片上之殘膠較少，此方式所獲得的石墨片尺寸較方法(一)來得大且厚度較薄。

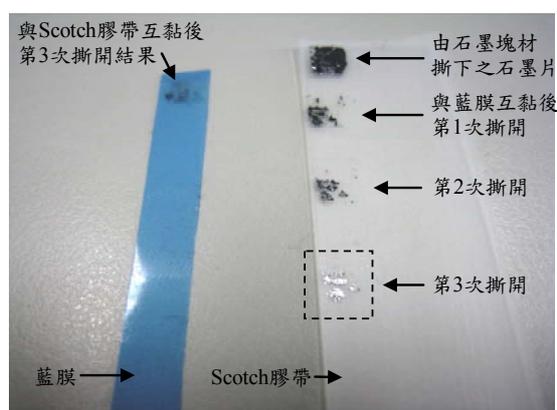


圖 5.5 改良式膠帶剝離法之石墨片於 Scotch 膠帶上(與藍膜互黏後撕開第 3 次結果肉眼仍可明顯觀察出金屬光澤)。

圖 5.6(a)和(b)為此方法所製作之石墨烯掃描式電子顯微鏡影像，可以觀察到石墨烯尺寸約 $10\ \mu\text{m}$ 以上，且呈現長條狀，更有利於奈米元件上的製作與應用，圖 5.6(b)為圖 5.6(a)虛線方框處放大圖，可以明顯觀察到石墨烯之褶皺，圖 5.7(a)為圖 5.6(b)實線方框之 $5\ \mu\text{m}\times 5\ \mu\text{m}$ 原子力顯微鏡量測影像，由標示處之高度剖面圖可以得出石墨烯厚度約 $3\ \text{nm}$ ，如圖 5.7(b)之所示，這與 A. K. Geim 團隊首度發表之石墨烯厚度相近[1]。

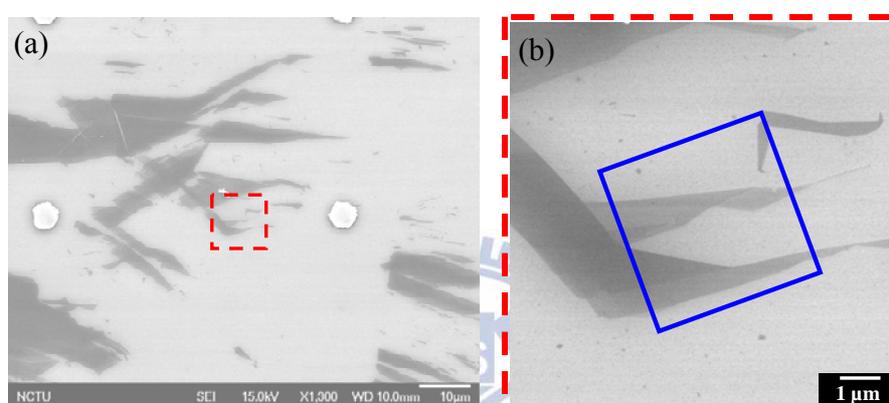


圖 5.6 改良式膠帶剝離法石墨烯之掃描式電子顯微鏡影像(a)石墨烯呈現長條狀，如虛線方框(紅色)所示；(b)為(a)之虛線方框(紅色)處放大影像。

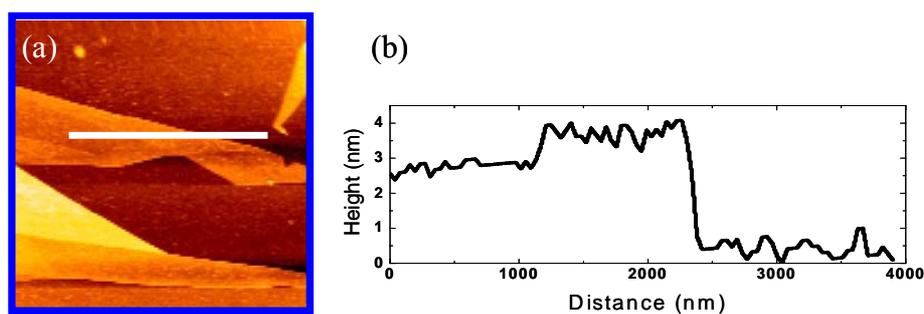


圖 5.7 (a)為圖 5.6(b)實線方框(藍色)之石墨烯原子力顯微鏡影像($5\ \mu\text{m}\times 5\ \mu\text{m}$)；(b)為(a)標示處之高度剖面圖(石墨烯厚度約 $3\ \text{nm}$)。

5.2 石墨烯奈米元件之觀察

本實驗採用高摻雜之 p 型矽基板來作為承載石墨烯之基板，其面積大小為 $10\text{ mm}\times 10\text{ mm}$ ，基板上成長 300 nm 之氧化層，此氧化層功能之一為絕緣作用，避免待測材料與矽基板導通而影響電性量測，另一功能是因為光波干涉效應的結果，石墨烯必須在厚度 $300\pm 15\text{ nm}$ 二氧化矽上，其形貌才能在光學顯微鏡下觀察得到[4, 5]，石墨烯則使用 5.1 節的改良式膠帶剝離法將石墨烯製作於基板上，其尺寸大約 $5\sim 20\text{ }\mu\text{m}$ ，由於方法上較無法有效地控制石墨烯尺寸，而在元件製作上，我們會選擇長條狀，厚度 $3\sim 5\text{ nm}$ 之石墨烯，以利於電極之製作，接著將石墨烯製作成兩點量測之石墨烯奈米元件，如圖 5.8 所示，圖 5.8(a) 中央虛線方框為一組石墨烯奈米元件，圖中可看見電子束微影電極與用來定位石墨烯位置的方形標記點 (mark)，而電子束微影電極由鈦、金組成，其厚度分別為 30 nm 與 50 nm ，由於黃光微影電極為 40 nm ，故電子束微影電極必須大於黃光微影電極，避免跨接時斷裂，導致元件形成斷路系統而無法做電性量測，圖 5.8(b) 為圖 5.8(a) 虛線方框處之放大圖，可以看到被壓印在電極下之石墨烯材料。

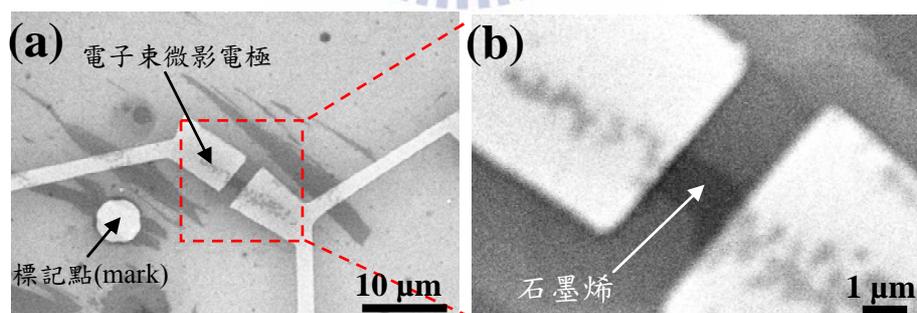


圖 5.8 (a) 石墨烯奈米元件之掃描式電子顯微鏡影像；(b) 石墨烯與電極之掃描式電子顯微鏡影像放大圖。

5.3 石墨烯奈米元件之接觸電阻

本次實驗使用相同條件之製程參數，所製作石墨烯奈米元件之室溫電阻值分布在 $9.5\text{ k}\Omega \sim 29.1\text{ k}\Omega$ 之間，樣品編號分別為 S1、S2、S3、S4、S5、S6、S7，在 7 組實驗數據當中，我們取一組代表性的樣品 S6 進行分析討論，圖 5.9 為樣品 S6 之典型兩點電性量測數據圖，電流與電壓關係採用送電流量電壓方式做測量，在兩點量測隨不同溫度變化之電流與電壓圖形中，當溫度為 300 K 時，電流與電壓呈線性關係，電阻值為 $10.2\text{ k}\Omega$ ，隨著溫度下降至 5 K，直線的斜率逐漸變小，代表電阻值逐漸增加，在此量測電流、電壓與溫度範圍下，樣品電流與電壓均呈現線性關係，但這並無法正確地說明我們的元件結構無接觸電阻的存在，而呈現歐姆接觸 (Ohmic contact)，量測所得電流與電壓關係為石墨烯的本質 (Intrinsic) 特性，因為對於固定電流 ($-0.1\text{ }\mu\text{A}$ 至 $0.1\text{ }\mu\text{A}$) 範圍量測下，電流與電壓會呈現線性關係的另一因素可能是來自於所對應之電壓範圍不夠大的關係，因此，從電流與電壓關係圖中，我們無法判定元件是否存在接觸電阻。其餘 6 組樣品同樣在此電流範圍下量測，電流與電壓在低溫的範圍下同樣呈現線性關係。

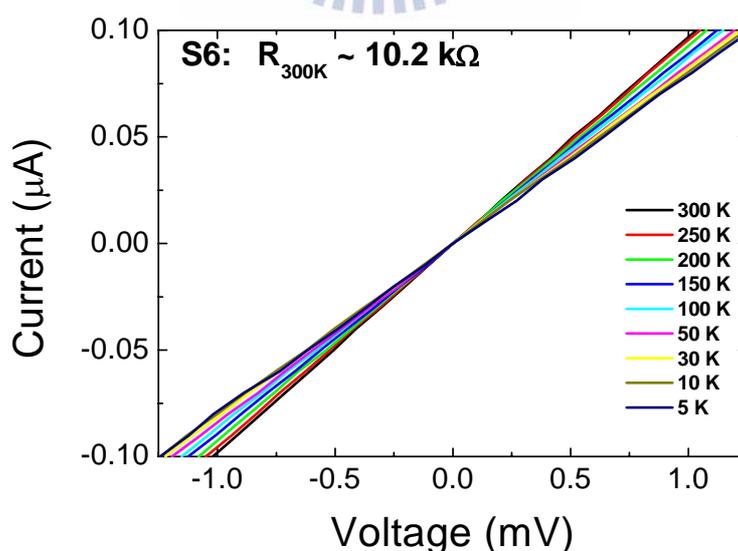


圖 5.9 石墨烯奈米元件(S6)兩點量測在變溫環境下之電流與電壓關係圖(樣品之室溫電阻值約 $10.2\text{ k}\Omega$ ，量測溫度範圍為 5 K 至 300 K)。

為了釐清石墨烯奈米元件是否存在接觸電阻的問題，我們同樣以 S6 樣品來做討論，量測其外加偏壓下，源極至汲極之電流受背向閘極電壓的影響，也稱之為閘極效應 (gate effect) 量測，如圖 5.10 所示，利用閘極效應量測得到之實驗數據結果，配合石墨烯的狄拉克點之觀念，以及求得之載子遷移率，來說明我們的元件可能存在著接觸電阻，且對於石墨烯的本質特性有一定的影響。

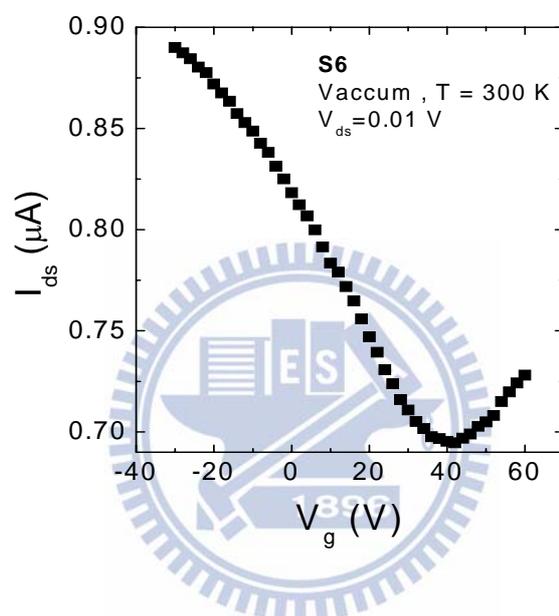


圖 5.10 石墨烯奈米元件(S6)外加閘極電壓下，電流與閘極電壓關係圖(真空室溫環境下， $V_{ds} = 0.01 \text{ V}$)。

圖 5.10 為樣品 S6 在室溫真空 ($\sim 3 \times 10^{-2}$ torr) 環境下，源極至汲極電壓 V_{ds} 固定在 0.01 V 下之閘極效應量測數據圖，圖中可以清楚觀察到源極至汲極電流 I_{ds} 隨著閘極電壓 V_g 的變化而改變， V_g 由 -30 V 逐漸增加時， I_{ds} 逐漸減小，當 $V_g = 40$ V 時， I_{ds} 有一最小值約 0.695 μA ， V_g 大於 40V 時， I_{ds} 逐漸增加，這意味著元件隨著 V_g 的變化有一最小之電導率(或最大電阻率)，此處稱為狄拉克點，這是石墨烯材料特有的物理性質，因此，從上述結果可以推斷我們所量得的數據確實存在石墨烯之特性，接著利用 3.2.2 節方式計算 S6 樣品之載子遷移率

$$\mu = \frac{1}{V_{ds} C_{ox}} \cdot \frac{L}{W} \cdot \frac{\Delta I_{ds}}{\Delta V_g}$$
, $V_{ds} = 0.01 \text{ V}$, $C_{ox} = \varepsilon_0 \varepsilon / t = 1.15 \times 10^{-8} \text{ F/m}$, ε_0 與 ε 分別為真空介電常數與二氧化矽介電係數, t 為氧化層厚度 300 nm , L 為石墨烯之通道長度, W 為石墨烯與電極接觸寬度, 分別由掃描式電子顯微鏡影像量測得到, 各樣品之尺寸於表 5.1 所示, $\frac{\Delta I_{ds}}{\Delta V_g} = 3.66 \times 10^{-9} \text{ A/V}$, 計算所得的載子遷移率約 $54 \text{ cm}^2/\text{V}\cdot\text{s}$, 此數值與目前文獻上所發表的石墨烯載子遷移率約 $10^3 \sim 10^4 \text{ cm}^2/\text{V}\cdot\text{s}$ [1, 6], 仍有段差距, 這意味著我們量測到的元件並非本質石墨烯特性, 是受到其它因素的影響而得到的量測結果, 而這個來源推測可能是接觸電阻的影響, 因為以 S6 元件而言, 由圖 5.10 可以得知, $V_g = 40 \text{ V}$ 處為狄拉克點, 其室溫下元件之最大電阻值約 $14.4 \text{ k}\Omega$, 換算成電阻率約為 $8.4 \text{ k}\Omega$, 當不外加閘極電壓下 ($V_g = 0 \text{ V}$) , 電阻率約 $6 \text{ k}\Omega$ (表 5.1 之 S6 量測數據), 比較 A. K. Geim 研究團隊於 2004 年所發表之文獻數據[1], 在室溫下, 狄拉克點為 40 V 時, 最大電阻率僅 $1.6 \text{ k}\Omega$, 在不外加閘極電壓下 ($V_g = 0 \text{ V}$) , 電阻率僅約 $0.5 \text{ k}\Omega$, 因此, S6 樣品推測存在多餘電阻, 再從本實驗其餘樣品之量測結果, 在 $V_g = 0 \text{ V}$ 下之電阻率皆遠大於 $0.5 \text{ k}\Omega$, 如表 5.1 所示, 這說明了 S1~S7 元件之量測數據並非本質石墨烯電阻, 一定還包含了其它電阻的貢獻。從另一觀點而言, 在許多實驗結果顯示[6, 7], 石墨烯材料在狄拉克點為 0 V 時, 其最大電阻率不會大於 $h/4e^2 \cong 6.47 \text{ k}\Omega$, 其中 h 為普朗克常數, e 為電荷帶電量, 所以當遠離 0 V 時, 電阻率應該遠小於 $6.47 \text{ k}\Omega$, 由 A. K. Geim 於 2005 年所發表的文獻數據顯示, $V_g = -40 \text{ V}$ 處之電阻率約為 $1 \text{ k}\Omega$, 而我們的樣品在不外加閘極電壓時 ($V_g = 0 \text{ V}$) 時之電阻率(相對於狄拉克點 -40 V 處)卻都遠大於 $1 \text{ k}\Omega$, 如表 5.1 之 S1~S7 實驗數據所得, 故可得知元件除了石墨烯本質電阻外, 確實存在其它電阻的影響。

Sample	R_{300K} (k Ω)	W (μ m)	L (μ m)	ρ (k Ω)
S1	29.1	0.73	4.33	4.91
S2	19.9	0.63	1.84	6.78
S3	16.1	0.68	1.72	6.39
S4	15.7	1.84	1.83	15.76
S5	10.4	0.66	0.40	17.28
S6	10.2	1.11	1.89	6.00
S7	9.5	1.00	1.95	4.91

表 5.1 S1~S7 樣品之室溫電阻 R_{300K} 、寬度 W、長度 L、電阻率 ρ ($T = 300$ K, $V_g = 0$)。

由於我們所製作石墨烯奈米元件之結構剖面圖如圖 5.11 所示，兩點量測得到的總電阻可表示為 $R_{total} = (R_g // R_p) + R_c$ ， R_g 為石墨烯本質電阻， R_p 為石墨烯元件通道表面污染物產生之電阻， $R_c = R_{source} + R_{drain}$ ，代表源極、汲極端與石墨烯間之接觸電阻和，由於 R_g 與 R_p 為並聯關係，在並聯情況下，並聯電阻會由最小電阻主導，且並聯電阻值會小於此最小電阻值，這與我們樣品遠大於本質石墨烯電阻率的情況並不相符，所以多餘電阻的來源並非 R_p ，而是來自於串聯電阻 R_c 的貢獻，因為串聯情況下，總電阻由最大電阻所主導，且會因串聯數的增多而增加總電阻值。綜合以上的理由，以及由表 5.1 所得可知，S1~S7 元件量測所得到之電阻，有一部分是來自於源極、汲極與石墨烯間之接觸電阻和。

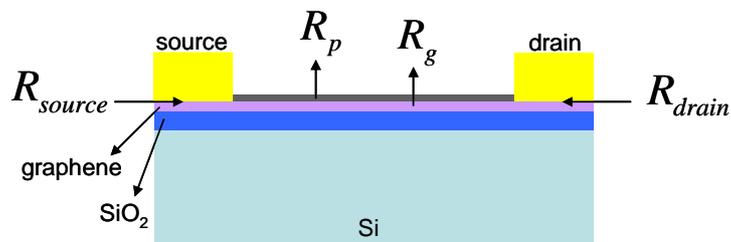


圖 5.11 石墨烯奈米元件之結構剖面示意圖。

為了更進一步驗證接觸電阻 R_c 在 S1~S7 元件裡所佔的比例，可由圖 5.12 元件總電阻對 L/W 作圖來觀察，元件總電阻可另表示為 $R_{total} = R_g + R_c = \rho_g \frac{L}{W} + R_c$ ，其中 ρ_g 為石墨烯本質電阻率，圖中實心點為量測數據，直線為線性擬合結果，擬合之直線斜率為石墨烯本質電阻率約 $3.5 \text{ k}\Omega$ ，直線與 Y 軸截距為接觸電阻值約 $7.5 \text{ k}\Omega$ ，石墨烯電阻率約 $3.5 \text{ k}\Omega$ 並不合理，因為實驗數據仍有散亂分布之結果所致，原因來自於膠帶撕貼法無法有效地控制石墨烯之物理尺寸，因而電極與石墨烯之接觸面積無法固定，導致每個元件之接觸電阻值有所差異，雖然此數值無法用來計算每個元件之實際電阻率與接觸電阻值，但經由擬合之數值可以發現，接觸電阻在整個元件佔有重要比重，不容忽略，因此，實驗量測所得之數據必定包含金屬電極與石墨烯接觸接面的效應。

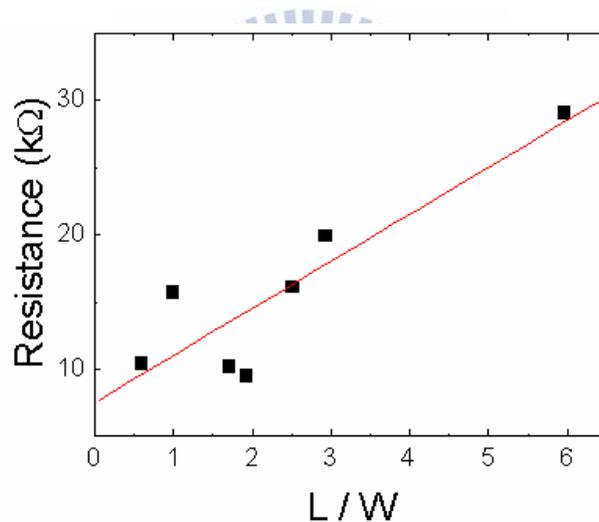


圖 5.12 S1~S7 樣品之室溫電阻值與 L/W 關係圖。

我們猜測電極與石墨烯接觸電阻的來源之一可能是鈦氧化物 (TiO_x) 的生成，理由如下：因為實驗上我們選用金作為電極材料來製造奈米元件，由於金的導電率小，活性低且穩定，因此是較佳的電極材料，而我們使用的矽基板表面有成長 300 nm 的二氧化矽，金與二氧化矽之間的附著度不好，若將金膜直接蒸鍍在二氧化矽基板上，金電極會容易脫落，而導致量測上的困難，因此，必須尋找一中間媒介，來強化金電極與矽基板之間的附著力，而鈦材料能與金和石墨烯間產

生毆母接觸(因為同為金屬材料)，又能穩定的固定在二氧化矽上，所以我們採用鈦來作為中間媒介。在熱蒸鍍過程當中，可能因腔體真空度、溫度等環境因素而使鈦膜間產生鈦氧化物 (TiO_x) 半導體，當鈦氧化物增加時，意味著半導體之無序程度也隨之增加。

鈦氧化物為無序半導體材料，此材料之功函數為 4.3 eV，石墨烯之功函數為 4.5 eV[8]，相關材料之功函數如圖 5.13(a)所示，當半導體與金屬之功函數無法匹配時，則二材料的接觸面會造成蕭特基接觸，進而產生位能障，如圖 5.13(b)所示，在我們的結構中，鈦氧化物兩側接觸之金與石墨烯界面之功函數皆無法匹配，此兩界面皆產生一位能障，此位障會阻礙電子的傳輸，因此，可將此界面視為接觸電阻。

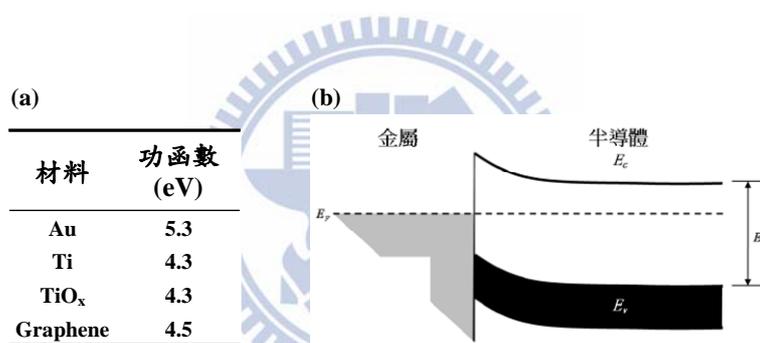


圖 5.13 (a)材料與功函數之對應表；(b)電極介面功函數不匹配，產生位障示意圖 [9]。

接觸電阻的另一來源可能是電極與石墨烯間之殘餘光阻劑 (PMMA)，因為元件製作過程中，利用電子束微影將欲蒸鍍電極部份之光阻破壞，再以顯影液去除被電子束破壞之光阻，當顯影不完全時會導致光阻劑殘留在欲蒸鍍電極部分，因此石墨烯部分表面會殘餘光阻劑，此時蒸鍍形成之金屬電極與石墨烯間將存在光阻劑，由於光阻劑為絕緣體，故會阻礙電子之傳輸，在界面形成接觸電阻。

由上述推斷可知，無論是鈦氧化物的生成亦或是光阻劑的殘留，等效而言，接觸電阻在金屬電極與石墨烯界面無疑地形成了一位能障。

5.4 石墨烯奈米元件變溫電阻之電性討論

對於二維結構而言，材料表面積對整體物理特性相較於三維結構來得重要，因此，石墨烯表面與金屬接面產生的效應更不容忽略，由於金屬與石墨烯接面推論存在接觸電阻的影響，本節將進一步利用元件之電阻隨溫度變化的關係，探討可能的電荷傳輸機制。

圖 5.14 實心為 S6 樣品之電阻隨溫度變化的實驗數據，我們計算變溫情況下的電阻值，統一採用所量測電流電壓範圍的數據之斜率計算得來，圖中可以觀察到從高溫變化到低溫的過程當中，隨著溫度的下降，電阻值逐漸增加，在溫度較高的情況之下，電阻與溫度相依性較高，說明了溫度影響著電荷的傳輸行為，且隨著溫度的下降，電阻變化率有逐漸變小的趨勢，到了越低溫的情況之下，電阻與溫度的相依性越低，電阻值不太隨溫度的變化而改變，亦即到達一定低溫時，溫度將不再顯著地操控傳輸現象，這種現象較可能的傳輸行為，是電子以穿隧的方式進行傳輸，而這整個溫度範圍的電荷傳輸特性，可由沈平等人所提出之熱擾動引致穿隧效應 (Fluctuation-induced Tunneling, FIT) 理論[10, 11]，成功地作定性解釋，曲線為我們將實驗數據以 FIT 理論利用蒙地卡羅法 (Monte Carlo) 作擬合之結果。圖 5.15 為 S1~S7 樣品之實驗數據與 FIT 理論擬合曲線，圖中顯示擬合曲線與實驗數據吻合。

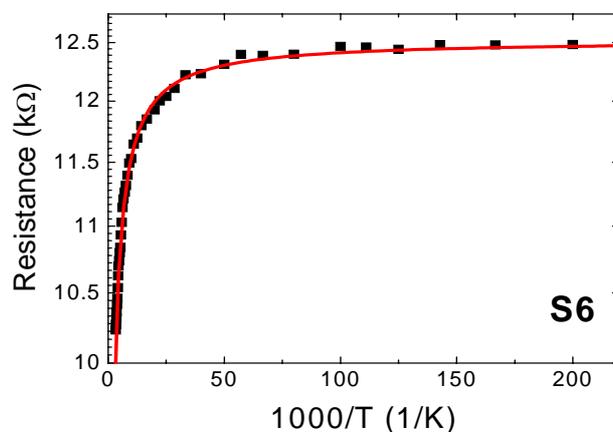


圖 5.14 樣品 S6 電阻隨溫度變化關係之實驗數據與 FIT 理論利用蒙地卡羅法擬合之結果(實心點為實驗量測數據，曲線為擬合之結果)。

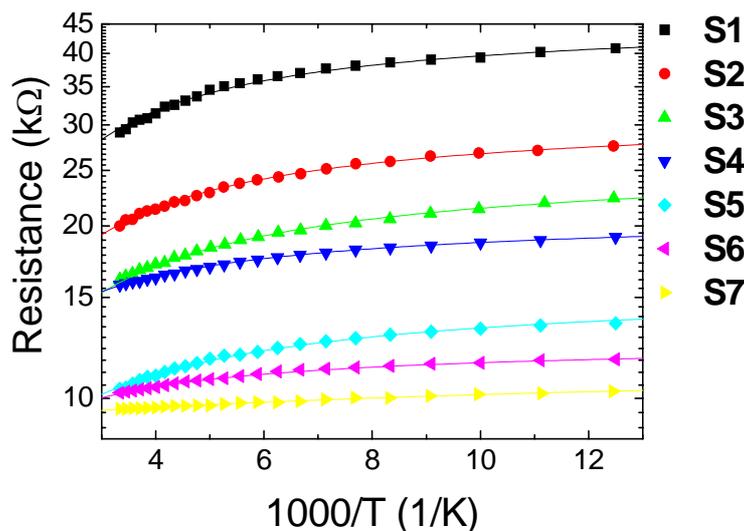


圖 5.15 FIT 理論利用蒙地卡羅法 (Monte Carlo) 擬合後，電阻與溫度關係圖(實心點為實驗量測數據，曲線為擬合之結果)。

樣品 S1~S7 中，金、鈦電極與石墨烯均為金屬導體材料，而氧化鈦為無序半導體，殘餘光阻劑為絕緣體，所以藉由 5.3 節之討論結果可以得知，電荷在樣品中之傳遞路徑可以視為：導體(金、鈦電極)→絕緣層(光阻劑)或無序半導體(氧化鈦)→導體(石墨烯)→絕緣層(光阻劑)或無序半導體(氧化鈦)→導體(鈦、金電極)，此種結構符合 FIT 模型理論之描述，可以視為兩大導電區塊彼此相當相近，但受到絕緣層分開之結構，所以電荷傳輸機制以 FIT 模型理論來加以擬合與解釋非常合理，而此路徑中存在兩處接點，即電極與石墨烯接觸的兩端，在低溫環境之下，電子在兩個接點是以穿隧的方式通過，故電阻不為溫度之函數。

在 FIT 理論模型當中，熱擾動所造成的電位差為一不可忽略的重要因素，因為當兩個彼此相當靠近的導電區塊受到絕緣體分開時，此界面會形成一個類似平行板電容結構，由於電容值正比於接面面積，而通常穿隧會發生在面積極小區域，所以當接面面積極小時，熱擾動所造成的電位差 ($V_T = \sqrt{KT/C}$) 極大而不可被忽略，因此，熱擾動所造成的電位差將影響著接面處電荷的傳輸行為。

根據沈平等人的 FIT 理論[10, 11]，在單一穿隧接面上，電阻與溫度的關係

式可表示為：

$$R(T) = R_{\infty} \exp\left(\frac{T_1}{T_0 + T}\right) \quad (\text{式 5.1})$$

其中 R_{∞} 為一與溫度相依性極弱的參數，因此在分析中，把 R_{∞} 當作常數來做擬合， T_1 與 T_0 是與元件接面有關之參數，其表示法為：

$$T_1 = \frac{8\varepsilon_0}{e^2 k_B} \left(\frac{AV_0^2}{\omega} \right) \quad (\text{式 5.2})$$

$$T_0 = \frac{16\varepsilon_0 \hbar}{\pi(2m)^{1/2} e^2 k_B} \left(\frac{AV_0^{3/2}}{\omega^2} \right) \quad (\text{式 5.3})$$

其中 A 為穿隧接面面積 (junction area)， V_0 為穿隧位障高度， ω 為穿隧位障寬度， ε_0 為真空中之介電常數， e 為電子帶電量， k_B 為波茲曼常數， \hbar 為普朗克常數， m 為電子有效質量。

根據 FIT 理論，將圖 5.15 之實驗數據以式 5.1 作蒙地卡羅法擬合，擬合後之參數 R_{∞} 、 T_1 、 T_0 以及樣品之室溫電阻值列於表 5.2，其中 T_1 為電子跨越位障所需克服的能量， T_0 可視為一臨界溫度，當溫度遠小於 T_0 時，式 5.1 中溫度效應項 T

可以被忽略，電阻值可以近似為與溫度無關之關係式 $R(T) \cong R_{\infty} \exp\left(\frac{T_1}{T_0}\right)$ ，此時電

子傳輸行為是以單純穿隧方式進行；隨著溫度逐漸增加，熱擾動所造成之電位差逐漸對電子穿隧機率造成影響，而增加電子之穿隧機率，因而電阻值逐漸下降；當溫度遠大於 T_0 時，式 5.1 中的 T_0 可以被忽略，電阻值可以近似為與溫度相依之

關係式 $R(T) \cong R_{\infty} \exp\left(\frac{T_1}{T}\right)$ ，此時電荷傳輸機制為溫度主導之熱活化效應 (thermal activation)。

Sample	R_{300K} (k Ω)	R_{∞} (Ω)	T_1 (K)	T_0 (K)	T_1/T_0
S1	29.1	1.08×10^2	2.28×10^4	3.75×10^3	6.06
S2	19.9	1.56×10^3	5.12×10^3	1.70×10^3	3.01
S3	16.1	3.27×10^3	2.00×10^3	9.64×10^2	2.08
S4	15.7	6.19×10^3	1.19×10^3	9.71×10^2	1.22
S5	10.4	4.20×10^3	8.89×10^2	6.71×10^2	1.32
S6	10.2	5.30×10^3	8.19×10^2	9.52×10^2	0.86
S7	9.5	9.09×10^3	1.90×10^1	7.26×10^1	0.26

表 5.2 利用 FIT 模型擬合之實驗參數。

根據式 5.2 與式 5.3 做整理可以得到 T_1/T_0 正比於 $\omega \times V_0^{1/2}$ ，而由 FIT 理論模型的定義，可以將 T_1/T_0 重新整理為正比於 ω/ξ ，其中 $\xi = \hbar/\sqrt{2mV_0}$ 為電子以波函數型式進行穿隧時，在位障中的衰減長度 (decay length)，由此可知，當 T_1/T_0 逐漸減小時，衰減長度逐漸增加，暗喻著穿隧機率逐漸增大，亦即 T_1/T_0 反比於穿隧機率的發生： $\frac{T_1}{T_0} \propto \frac{1}{p}$ ， p 為穿隧機率。

由上述的推論，我們可以進一步分析接面之穿隧機率與樣品電阻的關係，如圖 5.16 所示，可以合理解釋金屬與石墨烯接面所發生的現象，圖中顯示樣品電阻大小與 T_1/T_0 呈現正向關係，當 T_1/T_0 逐漸增大時，電子穿隧機率逐漸減小，此時能夠穿隧位障，通過金屬與石墨烯接面的電子數因而逐漸減少，因此，假設在外加固定的電壓之下，此時量測得到的電流值會下降，反應出的結果是樣品之電阻值呈現變大的趨勢；反之，樣品電阻值呈現變小趨勢代表有較大之穿隧機率，因此可以得到一項結論，樣品電阻值與穿隧機率成反比關係。

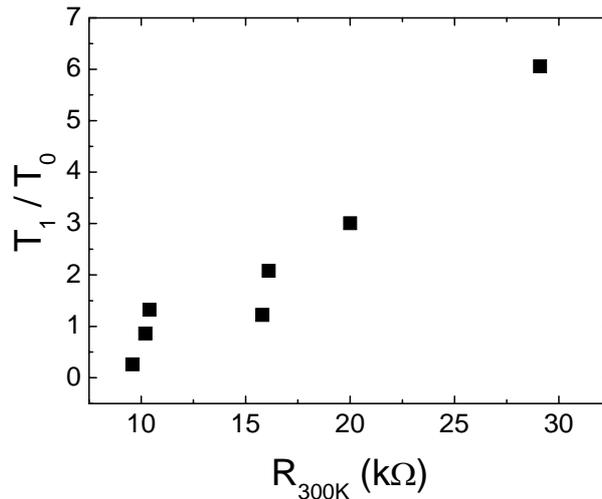


圖 5.16 樣品電阻與 T_1/T_0 關係圖。

表 5.3 為 S1~S7 樣品 FIT 擬合後得到之數值 T_1 與 T_0 比值，以及利用掃描式電子顯微鏡所得影像來估計之接觸面積 A ，運用式 5.2 與式 5.3 計算得到位障高度 V_0 ，位障寬度 ω 之結果， V_0 範圍在 0.03~4.70 meV，而 ω 範圍在 5.3~10.9 nm，由每一組 V_0 與 ω 之組合可以發現一個現象，絕緣層呈現一種低位障，卻有高位障寬之能障形狀，這與我們在量子力學裡所學之穿隧現象並不相符，因為穿隧機率的發生是在高位障，低位障寬之能障形狀，所以在穿隧機制下，S1~S7 計算所得之 V_0 值過小， ω 值過大，對於此不盡合理之參數值，以下將分別做說明。

Sample	T_1/T_0	A (μm^2)	V_0 (meV)	ω (nm)
S1	6.06	2.2	4.70	10.9
S2	3.01	6.6	1.26	10.5
S3	2.08	7.5	0.71	9.7
S4	1.22	20.4	0.31	8.6
S5	1.32	3.7	0.57	6.9
S6	0.86	4.9	0.41	5.3
S7	0.26	20.6	0.03	5.7

表 5.3 石墨烯奈米元件利用 FIT 擬合後所得之物理參數。

穿隧位障 V_0 值過小：

室溫 300 K 之熱擾動能量約 25.9 meV，所以在此溫度下，位障能量小於 25.9 meV 時，電子即可因熱擾動提供足夠的能量而跨越位障能量高度進行傳輸，不須以穿隧形式通過位障，由表 5.3 擬合計算所得之物理參數 V_0 可以得知，S1~S7 樣品位障能量 V_0 皆明顯小於熱擾動能量 25.9 meV，故在高溫之下電子的傳輸是由熱活化效應來作主導，結果確實符合 FIT 理論模型在高溫區之電子傳輸機制；而在低溫 80 K 下，熱擾動能量約 6.9 meV，仍高於我們樣品位障能量 V_0 ，這意味著電子之傳輸仍與溫度具相依性，而由圖 5.15 實驗數據之觀察結果，在低溫下，電阻與溫度卻呈現弱相關，意味著電子之傳輸應由溫度無關之效應所主導，在此實驗數據是符合 FIT 理論模型之低溫區是由穿隧效應所主導，而穿隧效應的發生是在位障能量高度高於電子所具有之能量時，電子以穿隧方式通過位障，因此，擬合計算之位障高度 V_0 必須向上修正，如此才能符合在所量測之低溫範圍內，電子以穿隧機制進行傳輸。

穿隧位障寬度 ω 值過大：

量子力學的觀念裡，穿隧電流 $I = Ae^{-2\kappa W}$ ，其中 A 為波振幅， $\kappa = \frac{\sqrt{2m_0\phi}}{\hbar} \approx 0.51\sqrt{\phi}$ 為衰減常數， ϕ 為金屬功函數， W 為穿隧長度，整理可以得到穿隧電流 $I \propto e^{-2.1W}$ ，當電子穿隧 1Å 之位障寬度時，穿隧電流衰減為 0.12 倍，由此可知，當位障寬度為 1Å，電流約下降一個數量級，而 S1~S7 樣品計算所得之位障寬度皆為奈米等級，對於這樣的尺寸而言，穿隧電流幾乎已經為零，因此，位障寬度 ω 必須向下修正，如此電流才有機會以穿隧方式通過位障，擬合計算之參數才能更符合物理意義。

將擬合結果之 T_1 與 T_0 值利用式 5.2 與式 5.3，以及 SEM 影像所得之參數 A ，計算所得之位障高度 V_0 過小與位障寬度 ω 過大的原因來自於接面之有效穿隧面積 A 的過度估計(因為當 A 小一個數量級， V_0 會增大 2.5 倍， ω 將減少為 0.63

倍)，而由沈平等人之 FIT 理論可知，有效穿隧面積是兩個導電區塊最接近的點，而在電荷傳輸的過程當中，我們樣品之金屬電極與石墨烯的接觸界面會包含有數個極小之穿隧界面，然而，根據等效介質理論 (Effective-medium theory)，每個獨立之熱擾動穿隧界面的網路 (network) 中 (亦即受熱擾動影響下，每個獨立之極小穿隧界面具有不同的 T_1 與 T_0 值)，對於整體的電荷傳輸行為，仍然可以用具有單一穿隧界面的方式來表示，此時的 T_1 與 T_0 值代表整個傳輸網裡的特徵，儘管如此，整體界面之有效穿隧面積並不等於元件電極與石墨烯表面之接觸面積，且整體穿隧面積必然小於接觸面積，在我們的樣品裡，整體界面之有效穿隧面積會遠小於接觸面積 (例如： $A_1+A_2+A_3 \ll A$ ，其中 A_1 、 A_2 、 A_3 為有效穿隧面積， A 為接觸面積)，如圖 5.17 金屬電極與石墨烯材料接觸剖面示意圖所示，因為金屬與石墨烯之接觸面積是利用 SEM 影像由表面做估計，因此無法正確得知界面處之實際穿隧面積，所以過度估計穿隧面積，導致利用接觸面積 A 計算得到之結果 V_0 過小，而 ω 過大的現象發生。儘管如此， T_1 與 T_0 之比值仍具意義，因為將式

5.2 與式 5.3 經過整理可以得到 $\frac{T_1}{T_0} = \frac{\pi}{h} \left(\frac{m}{2} \right)^{1/2} (\omega V_0^{1/2})$ ，並不包含 A 之參數，因此，

圖 5.16 電阻隨穿隧機率之變化呈現反比關係不因有效穿隧面積 A 的過度估計而改變。

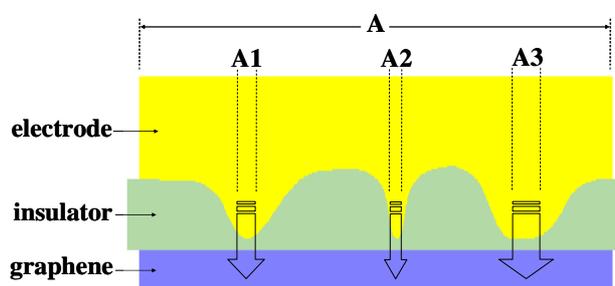


圖 5.17 金屬電極與石墨烯材料接觸剖面示意圖 (空心向下箭頭為穿隧電流)。

參考文獻：

- [1] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva, A. A. Firsov, *Science* 306, 666 (2004).
- [2] D. W. B. A. C. Ferrari, M. I. Katsnelson, A. K. Geim, K. S. Novoselov, *Science* 323, 610 (2009).
- [3] Y. W. Tan, Y. Zhang, K. Bolotin, Y. Zhao, S. Adam, E. H. Hwang, S. Das Sarma, H. L. Stormer, P. Kim, *Phys. Rev. Lett.* 99, 246803 (2007).
- [4] S. Roddaro, P. Pingue, V. Piazza, V. Pellegrini, F. Beltram, *Nano Lett.* 7, 2707 (2007).
- [5] P. Blake, E. W. Hill, A. H. Castro Neto, K. S. Novoselov, D. Jiang, R. Yang, T. J. Booth, A. K. Geim, *Appl. Phys. Lett.* 91, 063124 (2007).
- [6] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, M. I. Katsnelson, I. V. Grigorieva, S. V. Dubonos, A. A. Firsov, *Nature* 438, 197 (2005).
- [7] A. Geim, K. Novoselov, *Nat. Mater.* 6, 183 (2007).
- [8] G. Giovannetti, P. Khomyakov, G. Brocks, V. Karpan, J. van den Brink, P. Kelly, *Phys. Rev. Lett.* 101, 026803 (2008).
- [9] Donald A. Neamen, *Semiconductor Physics & Devices*, 3rd.
- [10] P. Sheng, E. K. Sichel, J. I. Gittleman, *Phys. Rev. Lett.* 40, 1197 (1978).
- [11] P. Sheng, *Phys. Rev. B* 21, 2180 (1980).

第六章 結論

隨著科技日新月異，人類對電子產品的需求逐漸增加，使得電子材料逐漸受到重視，而石墨烯材料的優異特性對於電子元件的應用更有莫大幫助，目前石墨烯材料的製作方式以物理性方法製成之晶格結構最為完整，所以在本實驗中，我們使用物理方式之膠帶剝離法來製作石墨烯，利用膠帶撕貼石墨片，再將膠帶壓印在二氧化矽厚度為 300 nm 的矽基板上製造出石墨烯。一開始我們是用藍膜來撕開石墨塊材，並將藍膜重覆對撕數次，直到藍膜上之石墨片呈現碎裂細小且綿密，再將藍膜壓印至二氧化矽基板上後撕離，此方式獲得之石墨片尺寸僅約 3~4 μm ，對於整個元件的製作上較為不利，且石墨片厚度約 10 nm 左右，這與石墨烯厚度相差甚遠，因而接著我們改良膠帶剝離的方式，使用 Scotch 膠帶來撕開石墨塊材，然後利用藍膜與 Scotch 膠帶互黏後撕開，此步驟重覆約三至四次後，將 Scotch 膠帶壓印至二氧化矽基板上後撕離，此方式獲得之石墨烯形狀呈現長條狀，尺寸約 10 μm 以上，更有利於奈米元件的製作與應用，且石墨烯厚度較原本方法來得更薄，我們選擇厚度約 3~5 nm 之間的石墨烯，以電子束微影曝寫電子阻劑，再以熱蒸鍍技術製作鈦、金之兩點量測電極，成功地製造出多組石墨烯奈米元件，並對其做電流與電壓關係、閘極效應量測，以及在變溫環境中進行電性量測。

本實驗在相同環境下，使用相同製程參數來製作石墨烯奈米元件，所製成之多組奈米元件在低溫範圍下的量測，電流與電壓曲線皆仍呈現線性關係，由於量測電流範圍(-0.1 μA 至 0.1 μA)，導致所對應之電壓範圍不夠大的關係，我們無法由電流與電壓曲線來斷定石墨烯與金屬電極間是否為歐姆接觸，實驗所得之電流與電壓關係是否為本質石墨烯特性，但閘極效應量測結果顯示狄拉克點的出現代表我們所製作元件確實存在石墨烯特性，從另一方面，文獻上石墨烯之最大電阻率為 6.47 $\text{k}\Omega$ ($V_g = 0 \text{ V}$)，當 $V_g = -40 \text{ V}$ 時，電阻率約 1 $\text{k}\Omega$ ，而我們各別元件之

電阻率較文獻上石墨烯之電阻率來得大，推論可能的原因是來自於接觸電阻的貢獻，且元件室溫電阻值呈現散亂分布，經由總電阻與元件通道長寬比(L/W)作圖擬合顯示，接觸電阻對元件總電阻佔有一定比重。

我們猜測造成接觸電阻的原因之一乃電極材料中，鈦膜間有鈦氧化物的生成，而鈦氧化物為無序半導體，因金屬與半導體間功函數不匹配導致介面產生蕭特基接觸而形成位能障，阻礙電子的傳輸，因此可將此接面視為接觸電阻，另一來源是製程中電極與石墨烯間殘留之光阻劑，由於光阻劑為一絕緣體，同樣不利於電子傳輸而形成接觸電阻。

由於二維系統不存在體積，故材料表面積對整體特性影響更甚，因此金屬電極與石墨烯接面的影響更不容忽略，為了進一步分析接面之電子傳輸機制，我們嘗試著觀察電阻與溫度關係，實驗結果顯示電阻與溫度在高溫時相依性高，而在低溫時下，電阻與溫度呈現弱相關，對於此現象，我們利用熱擾動引致穿隧效應模型來做擬合，由擬合結果可以推論，電子之傳輸在低溫時是以穿隧方式通過金屬電極與石墨烯間之位障，而在高溫下，電子傳輸機制是由熱活化效應所主導，藉由擬合之參數 T_1/T_0 與穿隧機率成反比之結果，可以定性地解釋電阻值與 T_1/T_0 成正向之關係，當 T_1/T_0 逐漸增大時，代表穿隧機率的減少，此時在固定電壓下，意味著穿隧電流的減少，反應出樣品電阻的增加，然而，對於擬合之參數 T_1 與 T_0 計算得到之位障高度 V_0 過小，位障寬度 ω 過大的現象，與量子力學中穿隧效應不盡相符的原因在於穿隧面積 A 的過度估計，儘管如此，卻不影響電阻值與 T_1/T_0 成正向之關係，因為 T_1 與 T_0 之比值與穿隧面積 A 無關。

透過本次的實驗，我們瞭解元件內部主要由接觸電阻和本質石墨烯電阻所構成，由於電子元件的尺寸越做越小，材料與電極接面間的接觸問題逐漸顯得重要，導致接觸電阻對元件的電性有所影響，本實驗提供了一個方法，說明接觸電阻在二維系統影響的重要性，以及利用電阻與溫度的變化關係探討電子在接面之傳輸機制，這對於石墨烯本質特性的釐清將有所助益，在目前電子科技急速發展的時代，預期石墨烯在往後奈米電子的應用上，也將扮演相當重要的角色。