

第一章 緒論

1-1 電子封裝簡介與研究動機

自從第一個積體電路被Jack Kilby和Robert Noyce在1958年發明後，積體電路在二十世紀徹底改變人們的生活。由於積體電路的發展至今依然遵循著摩爾定律，即每十八個月電路的複雜度會增加一倍，因此矽晶片上被放進越來越多的電路。當晶片上的電路密度增加時，相對應的晶片上效能和所承載的電流密度也會增加，然而晶片並不能獨立運作，必須藉由I/O系統與元件內的其他晶片互相傳遞訊號與溝通，又因為積體電路晶片和它上面的嵌入式的電路系統是很容易脆裂的，必需要封裝來保護和承載晶片，因此若沒有電子封裝保護的積體電路，是沒有應用價值的。

電子封裝主要目的有四：訊號的傳輸；電源的供應；散熱的功能；晶片的保護。封裝技術大抵上可分為三種不同的層級，如圖1-1所示 [1]：第一層級是將IC晶片黏著於封裝機板上並完成其中的電路連線與密封保護之製程(Chip to Module)；第二層級是將第一層次封裝完成的元件組合於印刷電路板上的製程(Module to PCB)；第三層級則把數個電路板組合於主機板上(PCB to mother board)。本研究著眼在第一層級的封裝。

在積體電路發展過程中，內導線的連接方式爲了迎合電子產品逐

漸的微小化、高效能化、與多功能化，各個時期發展出獨特的封裝技術(如圖1-2)，由引腳插入PTH(Pin Through Hole) 的連接型態進化到表面黏著技術SMT(Surface Mounting Technology)。此時，最具代表與發展性的封裝方式為覆晶式(flip-chip)封裝(如圖1-3)，此技術最早來自IBM於1960s所發展的C4(Controlled Collapse Chip Connection)製程 [2]，最大的突破點，應用面積陣列(Area Array)的概念，將晶片上的錫墊置於晶片中央，再利用錫墊上形成的金屬凸塊與基板相連，而非以往wire bonding的周列式連接技術(Peripheral Array)，能大幅增加接點數目，由於是利用錫球面朝下之技術，訊號傳輸路徑較短，減少訊號失真，而裸露的矽晶片背提供了良好的散熱路徑與效率，有效解決電子產品微小化、高效能化所帶來的衝擊，如散熱、I/O數的快速增加以及較好的電性效能需求等問題。然而，技術發展過程，必定會衍生新的問題點，隨之所遇到的可靠度問題大致可分為三類，分別為金屬層(under-bump metallization)冶金反應、熱機械應力，最後是電遷移破壞，也是本文的研究主軸，以往只需利用薄膜Al/Ni(V)/Cu即可讓共晶錫鉛凸塊的通電操作下順暢，然而環保意識抬頭，對於覆晶封裝帶來了新的革新。

近年來，隨著對環境保護的重視，以及重金屬元素(鉛)對人體有危害的因素，世界各國對於電子產業的無鉛化已明文立法要求：歐盟

於西元2006年7月起實施，「限用有害物質指令」(RoHS) [3] 法案，限定了鉛在大部分電子產品的使用；日本 [4] 提出一個時程，在西元2005 之後完全禁止國內電子元件含有鉛元素；美國NIME(national electronic manufacturing initiative)推動無鉛的組裝計畫，預期在2004 年達到完全無鉛的目標，這些法案內容大致上如下：在電子產品的製造過程中，不得添加鉛，使得將來數入的電器電子產品，不得含有鉛、鎘、汞、六價鉻與溴化耐燃劑等物質。這些法令的通過，對於覆晶錫鉛封裝引入了無鉛錫凸塊，在電遷移的影響與金屬層的冶金反應有了新的衝擊，產生許多新的問題點值得去研究，除了環境與人為健康的考量外，無鉛錫的使用可以避免含鉛錫中的可能含少量的 Pb^{210} 同位素，它會衰退成 Pb^{206} ，而轉變成Bi 與發射出 α 粒子，這些例子在經過矽元件時，會產生電子電洞對，有可能影響到MOS 元件的電容，而造成” soft error failure” 。

然而，對於業界而言，他們在乎的是如何準確預測一個元件的使用壽命，J. R. Black於1969年提出的生命週期法方程式mean time to failure (MTTF) 可以用來描述電遷移的行為 [5]，其中活化能的高低代表著抗電遷移的能力，也可用來估算元件的生命週期，然而只有一些研究專注在計算活化能，這些研究得到的值卻又不十分準確，因為大多定義當整個迴路達開路的破壞準則，主要因為其量測結構多為雛

菊花環結構(Daisy chain)，無法感測到鉚錫凸塊因微結構變化產生電阻的微小變化，只能針對整個迴路的電阻變化來觀察，然而導致迴路開路原因並非一定由鉚錫凸塊破壞所引起，可能為其他的因素如鋁導線燒掉..等，畢竟鉚錫凸塊不一定為整個迴路中最弱的點，錯估了鉚錫凸塊的破壞時間，則活化能的估算就不代表著鉚錫凸塊單純因電遷移造成破壞的能量；另外一點在於無法準確的修正電遷移測試下鉚錫凸塊的溫度，也會造成活化能值估算上的誤差。然而活化能對於元件壽命的估算會有很大的影響，因其處在Black's equation中的自然指數項，即便活化能的估算有一點點的誤差，但對於平均破壞時間的估算卻會有很大的差異可能達到數倍甚至數十倍，活化能也就喪失其重要性。

本研究就是要利用凱文鉚錫結構(Kelvin structures)，如圖1-4所示，研究鉚錫受電遷移影響而產生的破壞。而在過去利用凱文結構在積體電路上做電遷移觀測的相關研究可回溯到70年代，在Al stripe上利用凱文結構做詳細的電性分析，該結構可針對欲量測的指令範圍做電性的觀測，且可避除接點電阻對電性量測的影響。在此我們就是要利用其選擇性量測的優點，量測單一顆鉚錫凸塊因電遷移造成的初期破壞並以此破壞標準的時間來估算其活化能，然而鉚錫凸塊的溫度修正，也是選擇性量測特點的應用，量測鋁導線在電遷移下的

電阻變化，利用鋁導線的TCR效應轉換成其溫度來修正，細部過程將於後續進一步介紹。

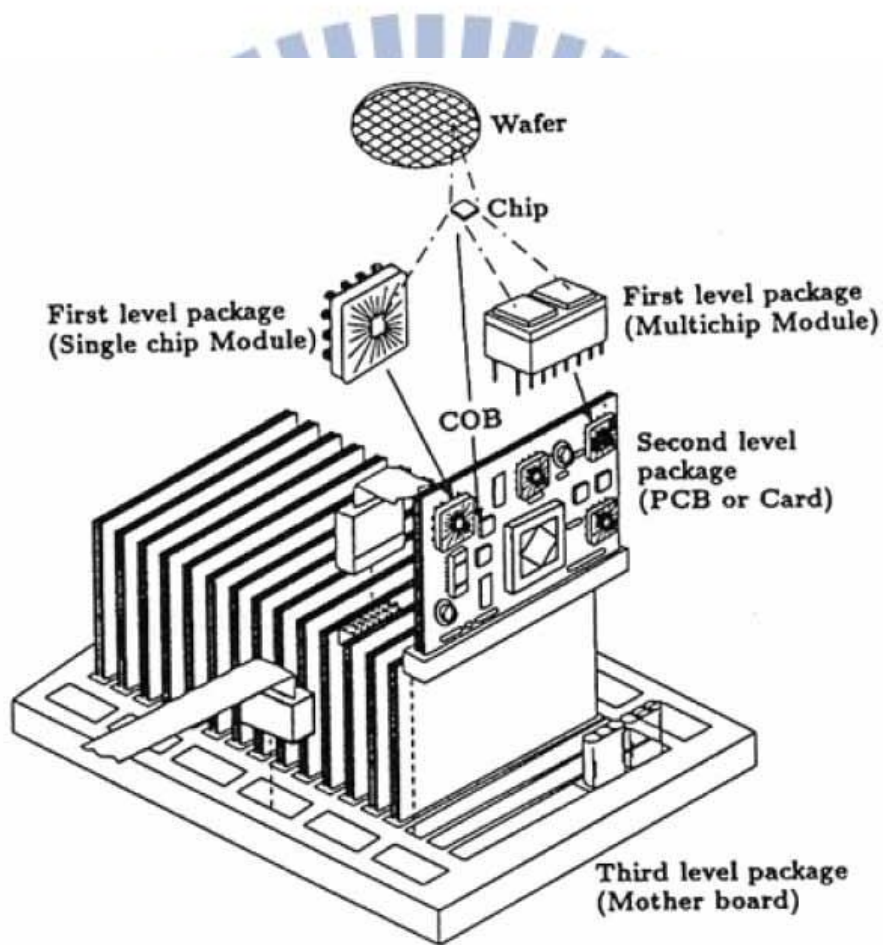


圖1-1 封裝層級示意圖

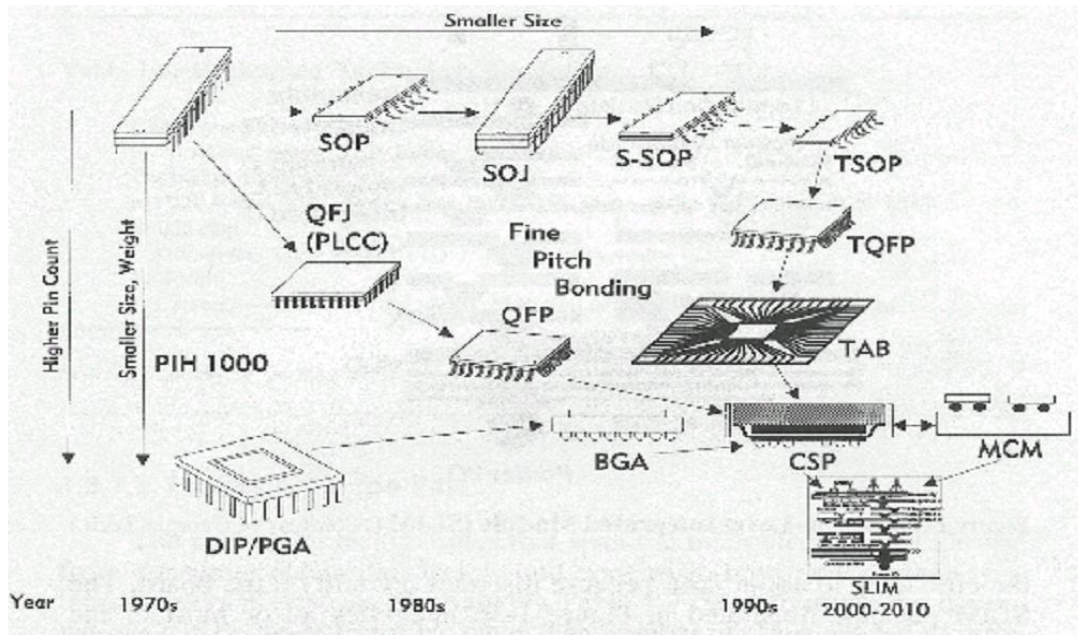


圖1-2 封裝技術的發整與趨勢

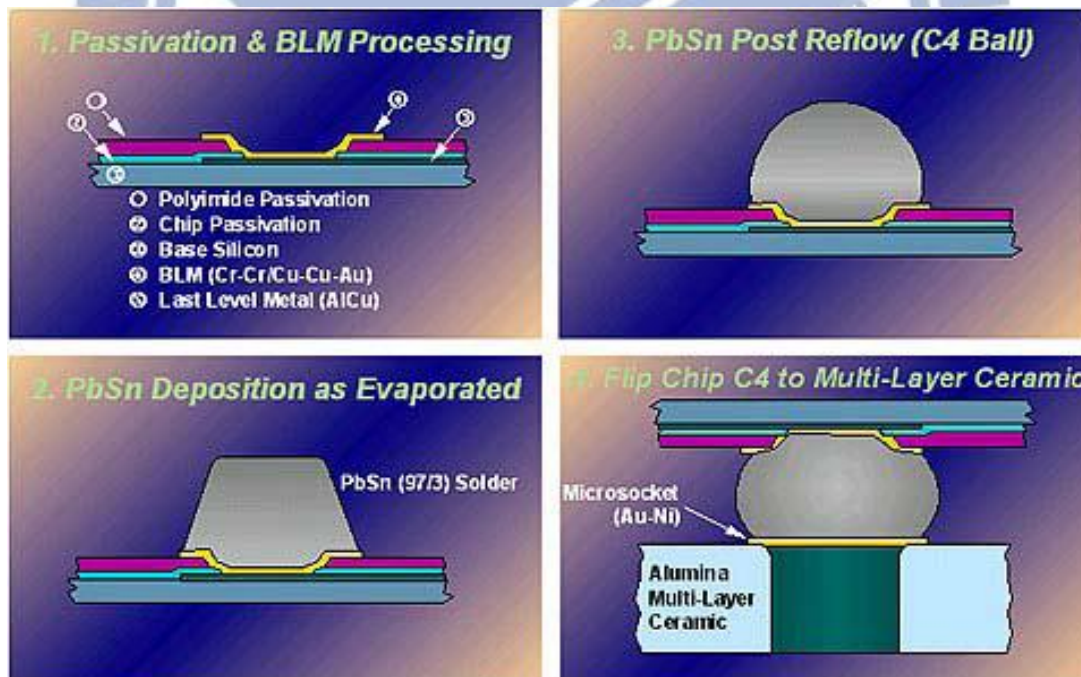


圖1-3 C4 製程流程圖

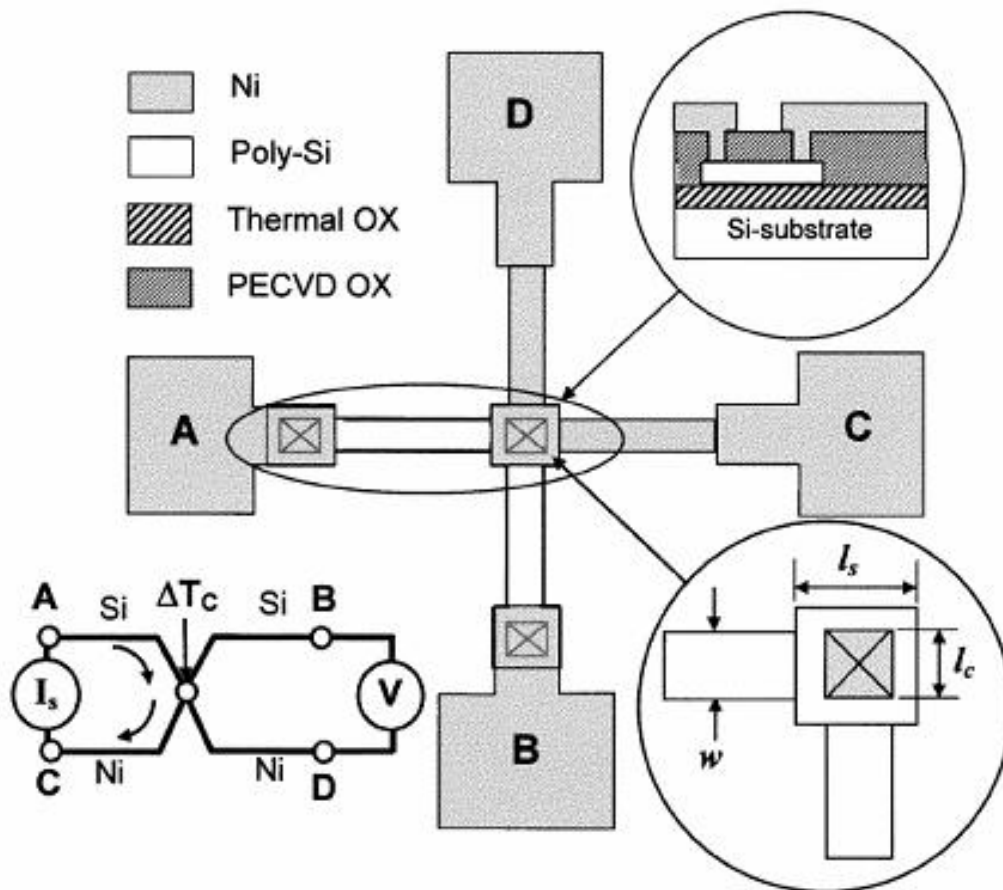


圖1-4 Kelvin structure 在半導體電性量測示意圖

第二章文獻回顧

2-1 電遷移理論

電遷移是一種熱電混合效應促使質量的移動，這種質量移動的現象是藉由電場與帶電載子對於離子原子的交互作用，然而對於金屬材料而言，質量傳遞的方向與電子流方向相同，電遷移的現象可以藉由一短的導線在高電流密度下的反應結果來說明。圖2-1 為鋁導線的電遷移情形，這是一典型的Blech 結構[6]，電遷移會導致在陽極端出現凸起或隆起物，在陰極端會生成孔洞。

電遷移的驅動力主要是由電子風力與電場靜電力所組成，所謂電子風力是指對於一材料施加電流作用下，電流中的電子不斷的與離子原子碰撞發生動量轉移產生驅動力[7]。所以，電子流對於擴散的原子的來說，是扮演著一個牽引力(friction force)的腳色。另一個作用力：電場靜電力，即是單純的離子原子受到電場的作用所產生的驅動力。其中電子風力與電子流方向同向，且與靜電力反向，電子風力的驅動力大於電場靜電力，然而即便具有兩種驅動力，電遷移現象也不一定發生，必須具備有處在位能阱頂端的原子存在，即高溫環境，電遷移才可能發生見圖2-2，其乃名符其實的熱電混合效應。

接下來從數學的觀點來介紹其驅動力，前面已詳述電遷移的驅動力分為兩部份，分別為電子風力與電場靜電力，兩作用力皆存在固體

原子的擴散行爲，而固體裡原子的擴散通量可以寫成如下式:[6]

$$J = -D \frac{\partial C}{\partial X} + \sum_i CM_i F_i \quad (2.1)$$

第一項爲化學式能梯度，第二項爲外在力場梯度的總和，對於純金屬而言，原子間沒有化學式能梯度的存在，所以第一項爲零，然而第二項即是接下來我們要討論的，電子風力與電場靜電力對於原子的交互作用力，將其簡化可以寫成如下式：[6]

$$\sum_i CM_i F_i = F_{el} + F_{wd} \quad (2.2)$$

比較這兩種作用力的大小，我們可以知道電子風力的影響遠大於電場靜電力，所以原子才會被從陰極端推往陽極端，除此之外，電子風力還可以改寫成如下式:[7]

$$F_{wd} = EZ^*e \quad (2.3)$$

E 表示電場，Z*表示有效價數，Z*是一個參數表示他們受到電遷移的作用，因此有效價數會隨著不同金屬原子而有不同的值。接下來將方程式2.1 與2.3 合併：[6]

$$J = CMF_{wd} \quad (2.4)$$

M 表示原子的遷移率，C 代表原子的濃度。引入Nernst-Einstein 方程式，電子遷移率改寫成：

$$M = \frac{D}{KT} \quad (2.5)$$

D 表示擴散係數，K 表示波茲曼常數，T 表示絕對溫度。結合方程式(2.3)，(2.4) 和(2.5)，我們可以得到電遷移最後的通量方程式：

$$J_{em} = CMF_{wd} = C \frac{D}{KT} Z^* eE \quad (2.6)$$

2-2 鉚錫凸塊的電遷移行爲

C4 製程早在1960 年左右就由IBM 所提出，最大的突破點在於晶片上以面積陣列的方式增加I/O 數目，以應付高效能的電子元件與增加凸塊數目。然而在隨後的30 年裡，還是以金屬導線的電遷移爲主要的研究對象，以Paul S. Ho 與Thomas Kwok[8]等人最具代表性。直到1990 年的晚期，高效能與高功率化的需求，覆晶封裝的方式開始被廣納採用，其電遷移現象也才開始被討論，這領域以Tu K. N.最具代表性。

現今，覆晶封裝已經被廣泛應用在高效能電子產品的封裝，目前鉚錫球的直徑大約是 $100 \mu\text{m}$ ，所承載著約0.2 A的電流，在不久的將來，I/O 凸塊數不斷的增加與微小化，以及承載的電流會上升甚至加倍，必須往下個世代 $50 \mu\text{m}$ 發展，屆時電流密度將達 $10^4\text{A}/\text{cm}^2$ ，意味著電遷移將會是個很嚴重的可靠度議題，當電流密度達到這個值，雖然此電流密度比鋁及銅內連接線時代的電流密度低兩個維度，但的鉚錫凸塊的確也會發生電遷移藉且藉由晶格擴散方式，一般的解釋爲鉚

錫凸塊熔點較低或是擴散速度較快，然而最主要的原因可以從critical product [9]來看如下式：

$$j\Delta x = \frac{Y\Delta\varepsilon\Omega}{Z^*e\rho} \quad (2.7)$$

Y 表示為楊氏係數， ρ 表示電阻率， Ω 表示原子體積， Δx 為0.2% 的彈性應變， Δx 表示為會發生電遷移的臨界長度。利用此方程式可以藉由假設在一已知的臨界長度條件下，反求得此臨界長度發生電遷移行為時，所需要的電流密度值，結果顯示鉚錫凸塊發生電遷移現象所需的電流密度小於鋁與銅內連接線兩個維度，表示不用如鋁銅內連接導線那麼高的電流密度作用下，鉚錫凸塊也會有電遷移現象發生，此也為電遷移會發生在 $10^4\text{A}/\text{cm}^2$ 的電流密度的主因。

覆晶封裝的電遷移是一個很複雜的問題來自於其複雜的結構，在電流進入鉚錫凸塊介面，電子必須轉90 度，而且電子的行進面積從導線進入鉚錫凸塊突然增加有100 倍之多，由於電子流路徑與可通行的截面積的改變，使的此區域的電流聚集的現象很明顯，然而，在電流進入端附近，局部的電流密度比較高，加上電流集中效應的影響，電流密度值比平均電流密度高了將近一個維度，而造成了局部的溫度比較高，加速電遷移的破壞。因此，為什麼覆晶封裝的電遷移議題需要被仔細考慮，因為電流集中效應造成局部電流密度較高，焦耳熱效應造成局部溫度較高，兩效應的加乘，造成此位置的原子電遷移的發

生機率，為整個鍍錫凸塊最高的點，並且造成鍍錫凸塊有許多不同的破壞模式如孔洞的生成與成長、不對稱的UBM 消耗與溶解，將於後續進一步討論。

2-2.1 錫與鉛在電遷移下的擴散行爲

D. Gupta 等人[10]研究不同溫度下錫與鉛的擴散現象，此研究係利用 ^{210}Pb 與 ^{113}Sn 放射性同位素作為共晶鉛錫試片為追蹤子，實驗結果顯示，在 120°C 以上，鉛原子的擴散速率比錫快，而在 120°C 以下，錫原子則擴散的比鉛快如圖2-3 (a)。在溫度低於 400K 下，作Arrhenius的關係圖推出此時的Pb tracer 與Sn tracer 活化能分別是 84.8kJ/mol 與 77kJ/mol ，同時其 $\delta_{0i}D$ 分別為 $7 \times 10^{-10}\text{m}^3/\text{s}$ 與 $7 \times 10^{-12}\text{m}^3/\text{s}$ 。而界面能從量測擴散的結果算得為 150mJ/m^2 。當溫度超過 400K 其 δ_{iD} 會從Arrhenius 的關係式快速的上升，到接近晶界擴散在多晶鉛與錫鉛合金的狀況如圖2-3 (b)。

Huynh 於2001年利用微影製程於單晶的矽晶圓上蝕刻出一V 形溝槽，如圖2-4(a) [11]，溝槽的寬度為 $100\ \mu\text{m}$ ，然後在兩端放上銅線當做電極使用，最後利用毛細管現象將熔融的eutectic SnPb 鍍料填滿溝槽後，再將表面拋平如圖2-4 (b)。分別在 150°C 通以電流密度為 $2.8 \times 10^4\ \text{A/cm}^2$ 與室溫下通以近兩倍的電流密度，在各別通電8天與12天

後，在150°C下於陽極端形成大的隆起（lump），而陰極端有巨大孔洞生成如圖2-5(a)與(b)，在室溫下的電遷移現象比較不明顯如圖2-5(c)，而鉛與錫的分布情形重新以能量散佈光譜儀來分析。在150°C陽極端的隆起處有95%的重量百分比為鉛，而室溫下陽極端百分之92%的重量百分比為錫，這些現象說明了鉛在150°C下為主要擴散載子，反之室溫下為錫，此結果與上述文獻相符合。

2-2.2 電流集中效應

覆晶鉍錫凸塊的結構為鉍錫球連接到晶片端內連接線與基板端的導線，因為在內連接線的剖面面積比鉍錫凸塊小了兩個維度，加上同樣的電流流經，在鉍錫球與內連接線接面會有很大的電流密度改變，這樣的改變造就了電流集中效應。另一方面，電遷移的作用機制是利用電子與原子間的碰撞所產生出來的效應，然而電子的行進路線會選擇最短或受最小阻礙的路徑來行走。若路徑為曲線(假設整個路徑為同材質)，則因為最內側的路徑電阻較小，所以通過的電子數量較多，於是在彎角的地方也會出現電流聚集的情形。

在Everett C. C.等人的研究中[12]，提及導線與鉍錫凸塊幾何形狀的差異造成鉍錫凸塊內部的電流集中情形，鉍錫內部電流密度分布分析結果如圖2-6 所示，並由實驗的結果證實此現象會造成鉍錫凸塊中電流集中處有孔洞生成，且使鉍錫在電遷移可靠度測試的結果不如預

期，結果推得如在設計中引入可減緩電流集中效應的方法，可以提高
銲錫凸塊的電遷移測試可靠度。

2-2.3 焦耳熱效應

焦耳熱效應於1841年James Prescott Joule所發現的[13]，當一個帶電粒子 q 通過一電位差為 V 的電場時會受到電場的加速，行徑期間每一次與離子原子發生碰撞都會造成一些能量損失而轉移成離子原子的動能或是震動能再以熱能的方式表現出來進而導致溫度上升。實驗結果發現，金屬線在通電下所產生的熱能正比於電阻與電流二次方的乘積，引入歐姆定律 $V=IR$ ，則焦耳熱能(電功率)可以表示為

$$P = IR^2 = \frac{V^2}{R} \quad (2.8)$$

金屬原子，在高於絕對零度下，原子會在其晶格平衡位置上不斷的振動，當溫度上升時，其震動的振幅也越大，因此電子在通過金屬導體時的阻礙也越大，而電子所受的阻撓將直接反應在電阻上，也稱為TCR 效應(Temperature Coefficient of Resistance effect)。

$$TCR = \left(\frac{R_1 - R_0}{R_0} \right) \left(\frac{1}{T_1 - T_0} \right) \quad (2.9)$$

S.H. Chiu等人 [14]由模擬結果提出由鋁導線進入銲錫交界處有熱點存在，並利用紅外線顯像技術量測焦耳熱效應造成的溫升，發現

主要發熱源的確來自於鋁導線，並且驗證熱點的存在，如圖2-7，此乃為目前最直接可以量測到鍍錫球在電遷移測試下的溫度，然而焦耳熱效應將進一步造成電阻上升。

2-3 電遷移造成鍍錫凸塊破壞的機制

2-3.1 電遷移下造成不對稱的 UBM 消耗

在 Y.C. Hu 等人[15]的研究中，在晶片端採用 $14\ \mu\text{m}$ 厚的銅UBM與銅導線及鍍錫凸塊接合，在 100°C 下通以電流密度為 $2.5 \times 10^4\ \text{A}/\text{cm}^2$ ，因在導線與鍍錫凸塊的介面處為電流集中效應區，此效應造成銅墊層快速的溶解，不只有UBM 結構的銅層發生溶解，連部份的銅導線也都消耗掉，而鍍錫就沿著銅墊層回填到介金屬化合物層與鋁導線，促使鍍錫凸塊加速破壞如圖2-8 所示，因為被鍍錫取代的銅線比原本未消耗前的銅線不具抗電遷移能力，況且導線處的電流密度更高，所以會破壞更快。

2-3.2 電遷移下造成孔洞的生成

Everett C. C. Yeh, 等人[12]的研究顯示，Al/Ni(V)/Cu 所構成的薄膜UBM結構，總厚度為 $1\ \mu\text{m}$ ，在 125°C 通以 $2.25 \times 10^4\ \text{A}/\text{cm}^2$ 的電流密度，在電遷移可靠度測試中，同時記錄電位的變化，發現當孔洞

生成在UBM 與錒錫凸塊的介面處時，電位有些微的變化，當孔洞延著此介面生長與橫越整個接觸面積時，電位會瞬間的上升，並且發現到，孔洞生成的凝核時期，需要比較多的時間，一旦孔洞生成，即快速的生長而導致迴路開路如圖2-9。

在K. N. Tu 等人[16]的研究中，當95.5Sn—4.0Ag—0.5Cu 錒錫球搭配Al/Ni(V)/Cu 所構成的薄膜UBM 如圖2-10，在146°C 電流密度為 $3.67 \times 10^3 \text{A/cm}^2$ 的測試下，電阻上升15%後觀測到鬆餅狀的孔洞生成在介金屬化合物與錒錫凸塊的介面處，經過6 小時孔洞橫越了整個介面，並提出數學模型以解釋孔洞在介面成長的情形，利用此模型可以推算出，在不同的測試條件下孔洞的生長速率及其對應的孔洞大小，最後經由實驗結果來驗證，發現數學理論值與實驗結果十分吻合。

2-4 減緩電遷移現象的應變與討論

在覆晶錒錫凸塊電遷移可靠度測試中，主要破壞因子為電流集中效應造成孔洞生成與UBM 的溶解，在此可以藉由更換其他類型的材料或更改結構的設計，藉此來減緩電流集中效應提高錒錫凸塊的可靠度。

2-4.1 UBM 種類的變換

T. L. Shao 等人 [17] 利用模擬的方法，針對不同材質與結構的 UBM，去探討鍍錫凸塊的電流密度分佈情形，研究中定義 crowding ratio 為最大電流密度除以 UBM 處的平均電流密度並藉由 crowding ratio 的大小來推估抗電遷移的能力，文中提出當五種不同結構的晶片端 UBM，分別為薄膜：Ti / Cr-Cu / Cu、Al / Ni (V) / Cu，厚膜：Cu、Ni、Cu / Ni。crowding ratio 大小分別是 Ti / Cr-Cu / Cu > Al / Ni (V) / Cu > Cu > Ni > Cu/Ni。實驗結果發現 crowding ratio 值越大，其破壞時間也就越短，與模擬結果相吻合。最後提出，厚膜 UBM 可以有效的減緩電流聚集效應，增加抗電遷移的能力。

2-4.2 UBM 厚度的改變

Jae-Woong Nah, 等人 [18,19] 研究一個具有抵抗電流集中效應引起電遷移破壞的結構，研究中採用厚為 $5\ \mu\text{m}$ 、 $10\ \mu\text{m}$ 、 $50\ \mu\text{m}$ 的銅墊層接在 $20\ \mu\text{m}$ 鍍錫凸塊上進行電遷移測試如圖 2-11，再搭配數值模擬方法去探討鍍錫凸塊的電流密度分佈情形，模擬結果顯示鍍錫凸塊內部的電流密度分佈隨著銅墊層的厚度越厚越均勻，達到 $50\ \mu\text{m}$ 厚的銅墊層時，電流集中效應已由鍍錫凸塊和銅墊層的介面與轉移到厚銅金屬墊層的內部，此轉移增加了鍍錫凸塊抗電遷移的能力，因銅金屬

墊層本身就比鍍錫凸塊更抗電遷移，在實驗方面也證實同樣的結果，其破壞模式為銅墊層的快速溶解，與大量介金屬化合物的生成，但此兩種結構皆比在鍍錫凸塊更抗電遷移，且銅墊層越厚有越長的MTTF，然而 $5\mu\text{m}$ 和 $10\mu\text{m}$ 的破壞模式都一樣，到了銅墊層厚度超過 $10\mu\text{m}$ 時，其主要破壞並非因電遷移效應所造成，反而是隨著熱遷移現象取代電流集中效應而影響可靠度。

2-5 平均破壞時間

業界一般採用的生命週期法(MTTF)來表示一個元件的壽命。此為Black在1969年時[6]所提出，文中研究鋁內連接線的電遷移破壞行為，並依據鋁內連接線孔洞的產生率的條件下推得的MTTF，公式如下：

$$MTTF = \frac{A}{j^n} \exp\left(\frac{Q}{KT}\right) \quad (2.10)$$

A為常數，Q為活化能，K為波茲曼常數，n為2。然而，W. J. Choi, 等人[20]提出對於覆晶鍍錫的MTTF需要考慮到嚴重的電流集中效應及焦耳熱效應而修正如下式：

$$MTTF = \frac{A}{(cj)^n} \exp\left[\frac{Q}{K(T + \Delta T)}\right] \quad (2.11)$$

C為電流集中效應因子， ΔT 為因焦耳熱造成的溫升。在MTTF的方

程式中，重要的兩個參數幾何因子 n 與活化能，分別在定溫下，搭配三個不同電流密度;與定電流密度下，搭配三個不同溫度的測試條件，分別求得。過程中，電流集中因子與焦耳熱效應的校正，對於 Q 與 n 的估算能更加的準確，沒有這些校正，對於破壞時間的預測會有很大的誤差，因為此兩項分別處在次方項與自然指數項中。

2-6 活化能的量測

W. J. Choi 等人[20]探討薄膜Al/Ni(V)/Cu 的共晶錫鉛與錫銀銅凸塊在電遷移測試下的平均破壞時間，測試條件在 100°C 到 140°C 的加熱盤上通以電流密度為 1.9 到 $2.75 \times 10^4 \text{ A/cm}^2$ ，並藉由觀測電位變化來定義破壞標準，當電位突然上升時即為破壞，其破壞方式主要在陰極端生成孔洞，並往界面成長以及UBM 的溶解，另一方面，利用數值模擬的方式驗證破壞區域為電流集中效應區。最後利用Black's equation 去計算活化能，其溫度的校正利用in-situ 的測試模式，在試片鍍上各種不同熔點的臘，觀測電遷移測試下，試片鍍上哪兩種臘的狀態處於熔化與不熔化的交界，則可以此溫度來修正錫錫凸塊的真實溫度，其估算出的共晶錫鉛與錫銀銅的活化能值分別為 0.5eV 與 0.8eV 。

Paul S. Ho 等人[21]探討 $18 \mu\text{m}$ 的銅與 $2 \mu\text{m}$ 的電鍍鎳為晶片端金屬

墊層與Sn-3.5Ag 錒錫接著在電遷移下的行為，利用惠司同電橋量測錒錫球的電位變化情形，定義兩種破壞標準，分別為電位第一次突然的上升；與整個電路開路時，並利用熱電偶與數值模擬的方法來修正電遷移測試下錒錫凸塊的真實溫度，而當電壓第一次劇升與電路開路時所求得的活化能分別為 $Q_{Cu} = 1.05 \text{ eV}$, $Q_{Ni} = 0.94 \text{ eV}$, $Q_{Cu} = 1.11 \text{ eV}$, $Q_{Ni} = 0.86 \text{ eV}$ 。

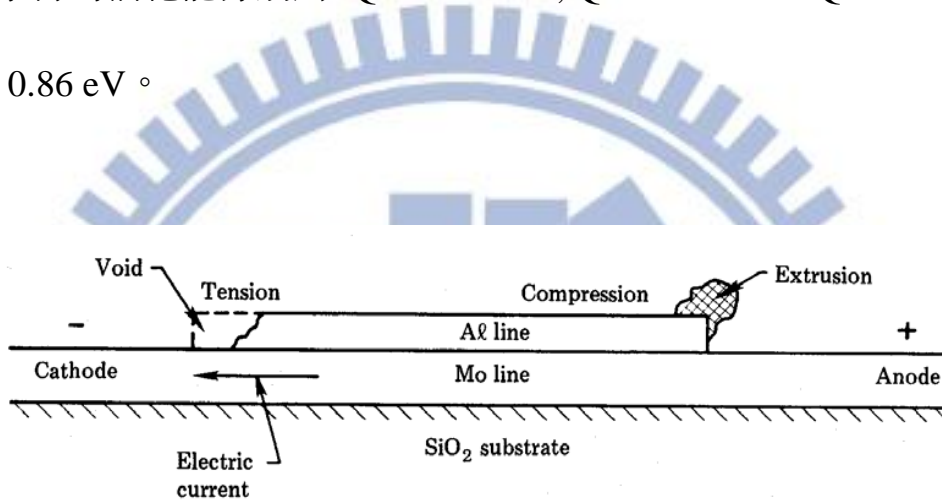


圖2-1 電遷移在鋁線上的效應。[5]

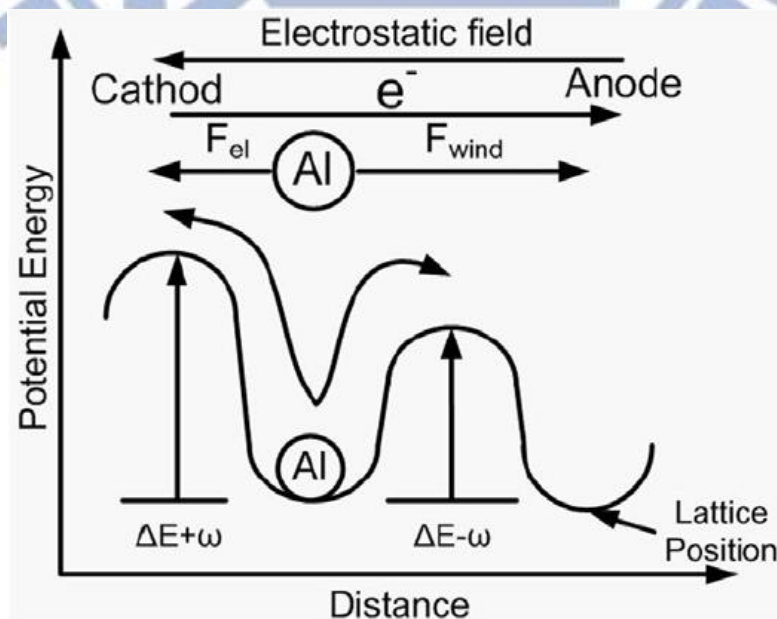


圖2-2 鋁原子受靜電力與電子風力之晶格位能變化示意圖。

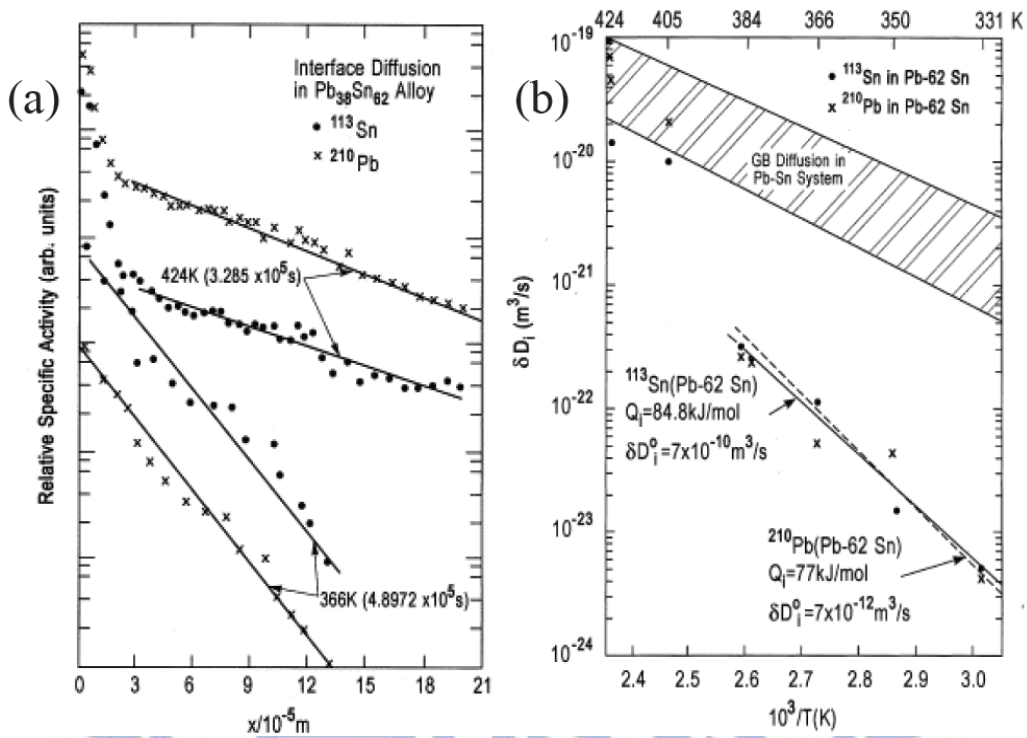


圖2-3 利用Arrhenius 關係式 $D = D^0 e^{-\frac{Q}{RT}}$ 作圖。[9]

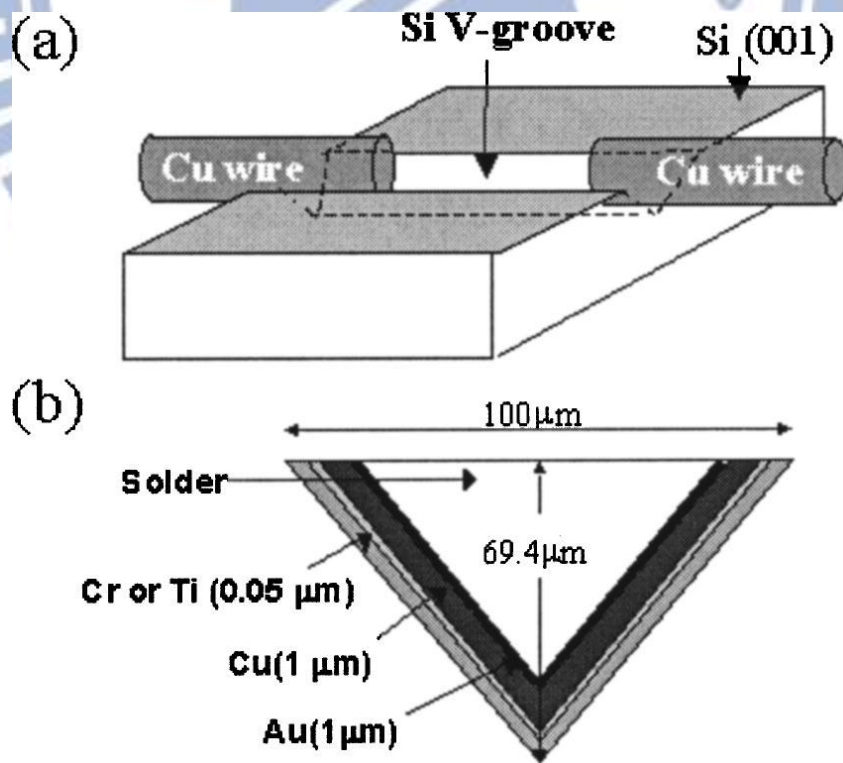


圖2-4 (a)為試片示意圖(b)為V 形溝槽橫截面示意圖。[10]

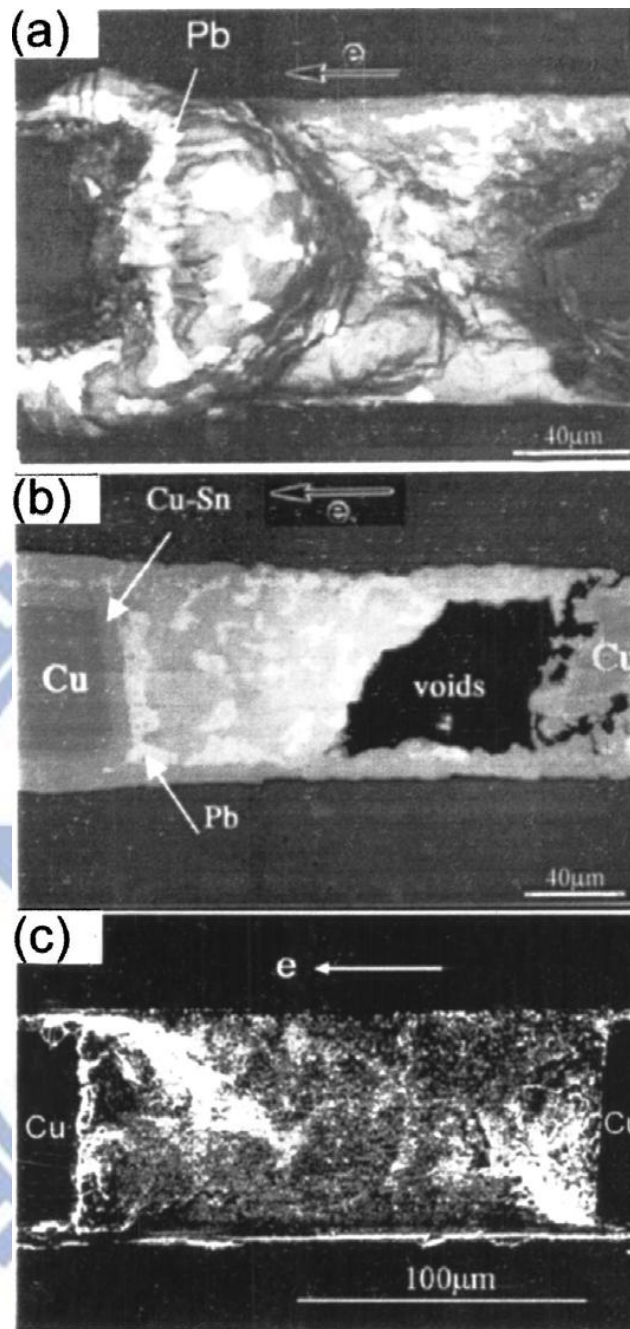


圖2-5 (a)於施加電流密度 $2.8 \times 10^4 \text{ A/cm}^2$ ，經過8 天後觀察到陽極巨大隆起，且Pb 於陽極形成帶狀分佈。(b)通電8 天後，將表面拋去 $10 \mu\text{m}$ 後，利用SEM 觀察發現陰極存在大孔洞。(c)常溫下，施加電流密度 $5.7 \times 10^4 \text{ A/cm}^2$ ，經過12 天後的影像。[10]

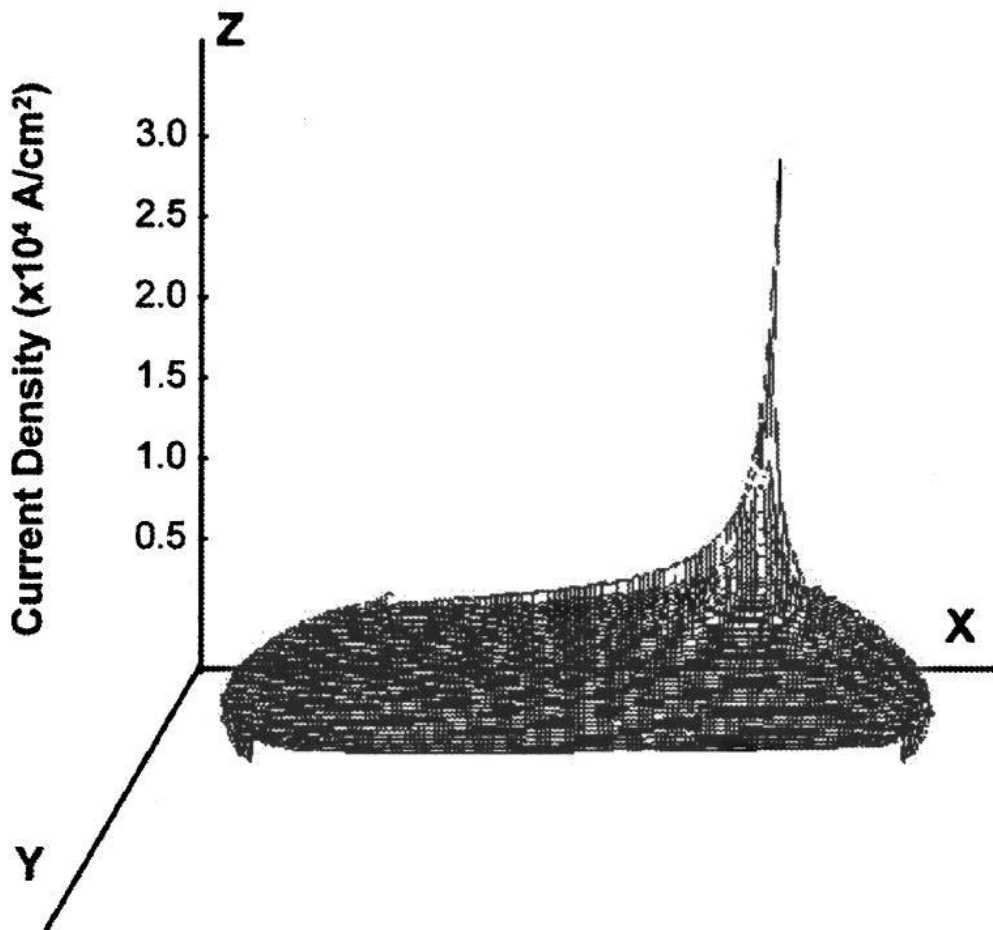
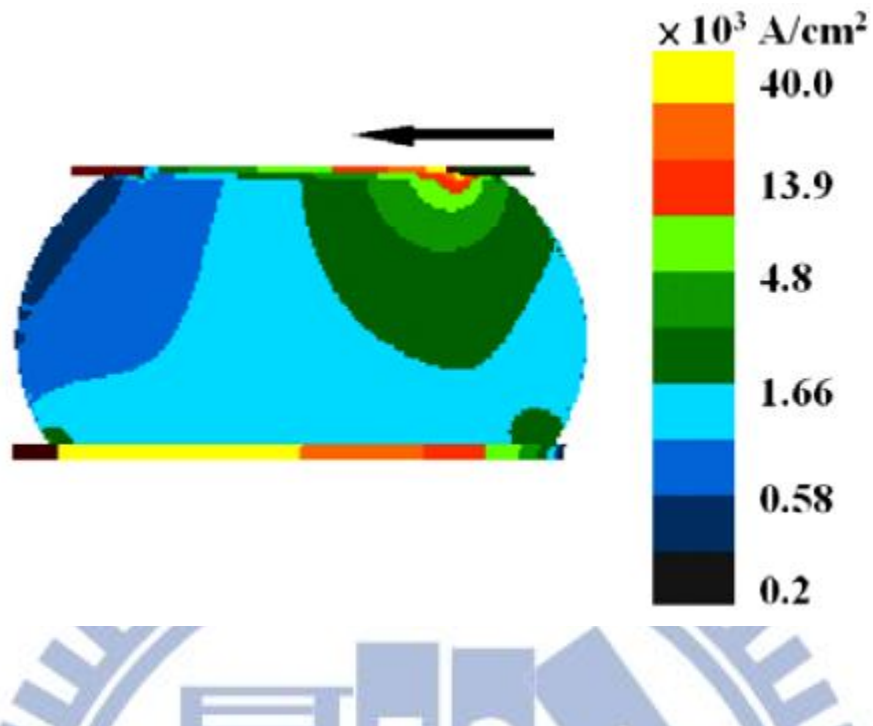


圖2-6 有限元素分析鉛錫內部電流密度分布示意圖。[11]

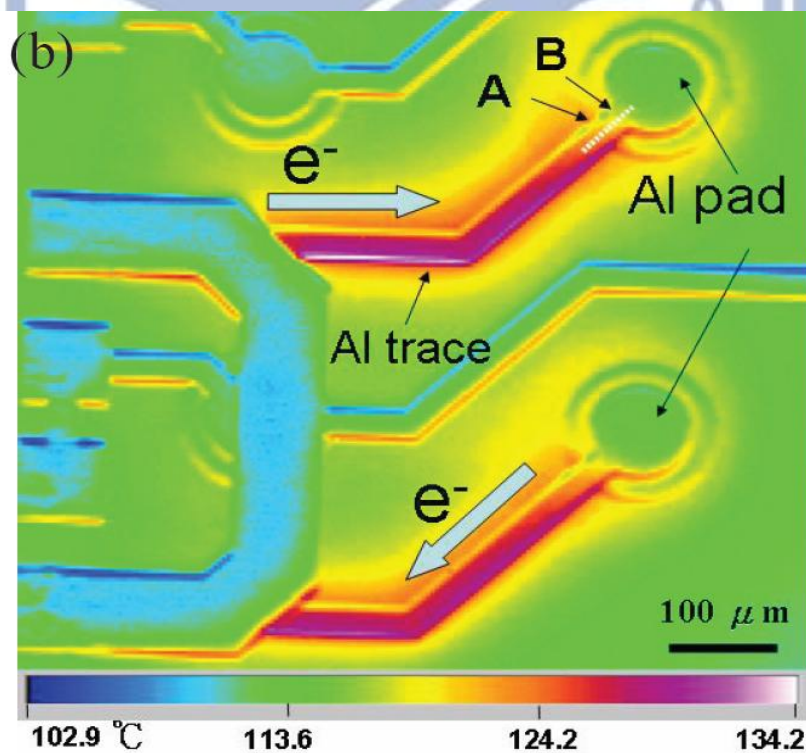
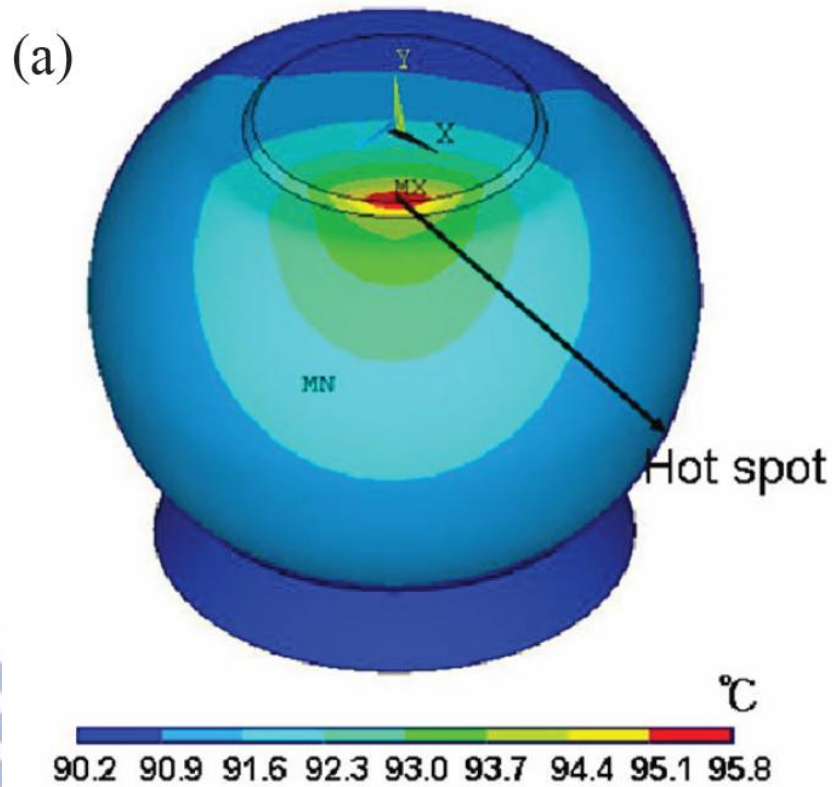


圖2-7 (a)模擬結果提出在鋁導線進入錒錫交界有熱點存在(b)以紅外線顯像儀量測因焦耳熱效應產生溫升，並驗證熱點存在。[13]

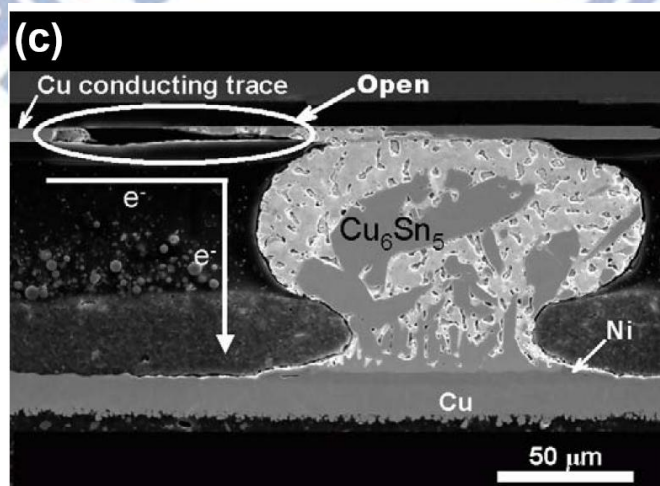
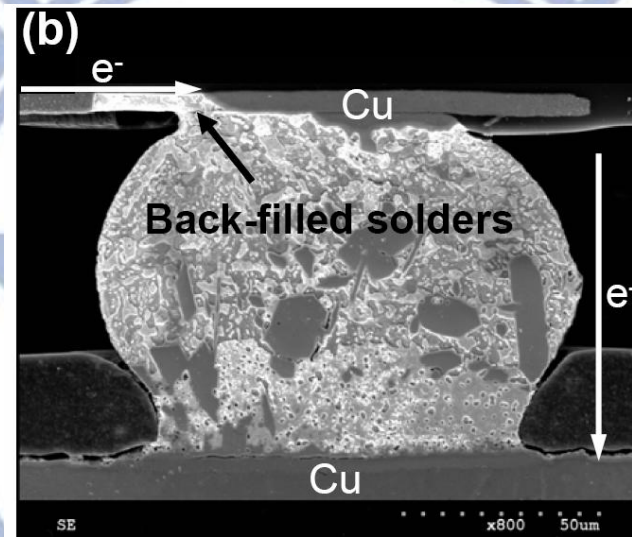
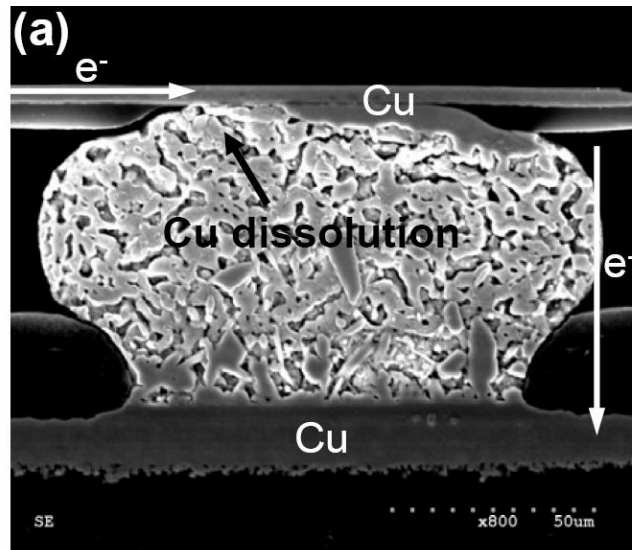


圖 2-8 銅墊層快速反應示意圖。[16]

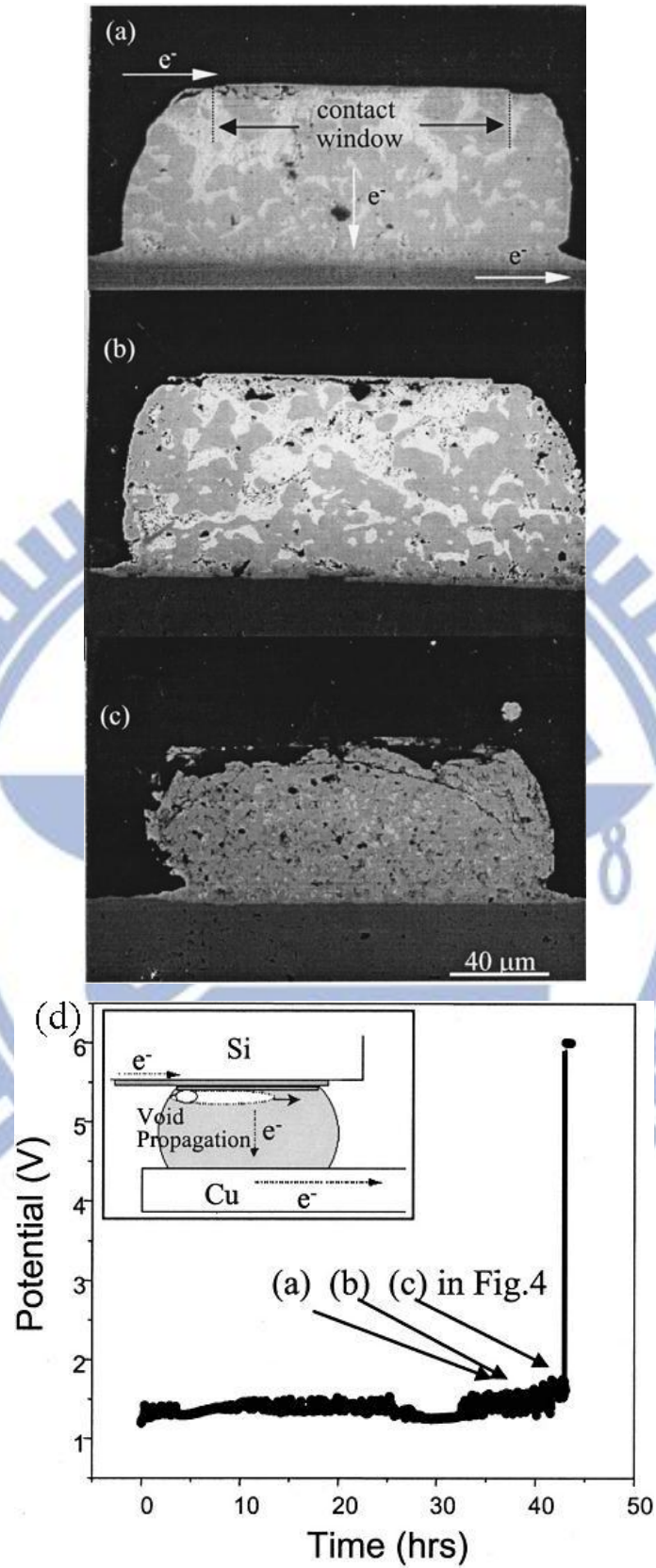


圖2-9 (a)-(d) 孔洞生成與成長在 125°C 施加電流密度 $2.25 \times 10^4\ \text{A}/\text{cm}^2$ 之連續過程。(d) 電遷移下，錐錫凸塊相對電位與時間關係圖。[11]

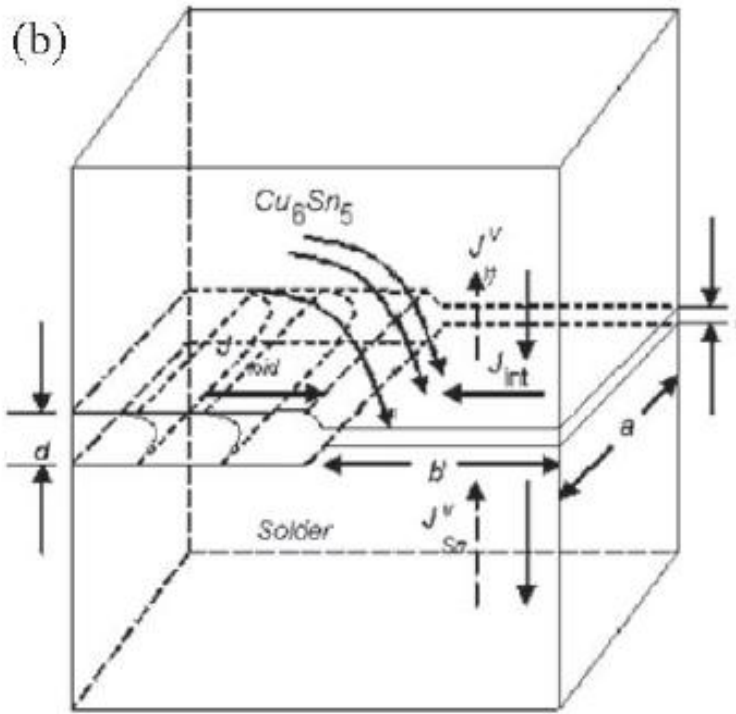
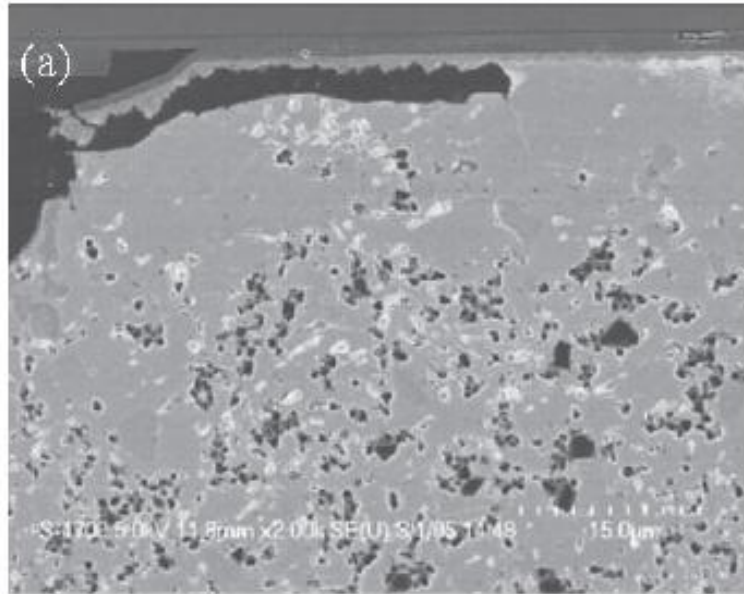


圖 2-10 (a) 鬆餅狀孔洞生成於IMC 與錫鉛球界面(b) 模擬孔洞生成之數學模型。[17]

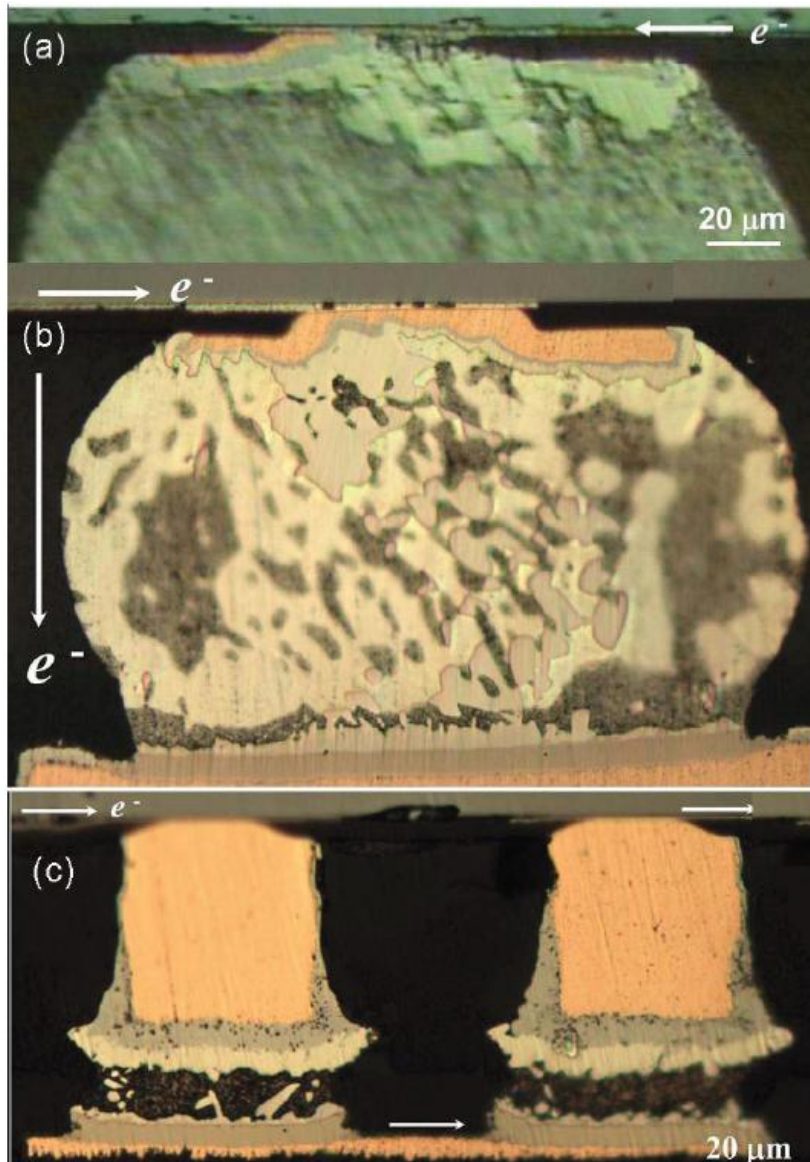


圖2-11 (a) $5 \mu\text{m}$ 厚銅墊層施加 $2.25 \times 10^4 \text{A/cm}^2$ 的破壞情形。 (b) $10 \mu\text{m}$ 厚銅墊層施加 $3 \times 10^4 \text{A/cm}^2$ 於 100°C ，100 小時後其破壞情形。 (c) $50 \mu\text{m}$ 厚銅墊層施加 $6.75 \times 10^4 \text{A/cm}^2$ 於 100°C ，100 小時後其破壞情形。 [19]

第三章試片結構與實驗方法及步驟

本章節一開始先介紹此研究所使用的試片結構與加速電遷移的測試條件，並介紹如何使用凱文結構來量測與監控鋅錫凸塊電阻的變化。

3-1 試片製備

實驗的試片是由米輯科技（現飛信半導體股份有限公司）所提供錫銀覆晶封裝試片，實驗會用到的試片為以 Cu/Ni 金屬墊層的共晶錫鉛凸塊。

試片結構

研究用的試片結構如圖 3-1，線路設計如圖3-2，under bump metallization(UBM)的結構為Ti / Cu / Cu / Ni，厚度分別為 $0.5 \mu\text{m}$ / $0.5 \mu\text{m}$ / $5 \mu\text{m}$ / $3 \mu\text{m}$ ，其中Ti / Cu 層是以濺鍍方式鍍在晶片端上，再以 $0.1 \mu\text{m}$ 的Cu作為種子層，以電鍍的方式分別鍍上 $5 \mu\text{m}$ Cu 和 $3 \mu\text{m}$ Ni 層。UBM opening則以黃光微影定義其開口大小，然後用濕式蝕刻法，去除不要的區域，而UBM opening 為 $110 \mu\text{m}$ ，直徑 $125 \mu\text{m}$ ，contact opening 為 $85 \mu\text{m}$ 。上層鋁導線的寬度為 $100 \mu\text{m}$ ，厚度為 $1.5 \mu\text{m}$ ，錫球凸塊的pitch 為 1mm 。基板部分為FR5 基板，而基板上的金屬層分

別為 $30\ \mu\text{m}$ Cu pad 和 $3\ \mu\text{m}$ Ni(p)由下而上。在Cu pad 與 Ni(P)層間有 $1\ \mu\text{m}$ 的Au 作為潤濕層。所使用的凸塊材質為共晶錫銀鉛錫(96.5Sn3.5Ag)，先將鉛錫球以電鍍方式固定在UBM 上，再以加熱爐加熱到 220°C 約1 分鐘。鉛錫球高度為 $50\ \mu$ ，以上為Cu/Ni 墊層的鉛錫凸塊試片。

3-2 實驗方法與步驟

3-2.1 以凱文結構各別量測鉛錫凸塊與鋁導線電阻

圖 3-1 為凱文結構的平面視圖，圖3-3 為試片的剖面視圖，有四顆鉛錫球依序標示為b1 到b4，鉛錫球間的間距為 1mm ，在晶片端以一條長 $3150\ \mu\text{m}$ 鋁導線(尺寸於3-1-1)連接到鉛錫球上端的鋁墊層並將其串連一起，基板端則有六條銅線分別連接至各個鉛錫球下，銅導線厚 $30\ \mu\text{m}$ ，寬 $100\ \mu\text{m}$ ，依序標示為n1 到n6，鉛錫球由b1 到b4 分別連接了1、2、2、1 銅導線。將試片通以電流，電子流由n3 往上通過b2，然後經過鋁導線，往下通過b3，最後經由n4 離開。在通電的同時，量測n1 和n2 的電壓降，可以知道當時b2 的電阻變化情形，相對的量測n5 和n6 與n1 和n6 的電壓降，可以各別得到b3 與鋁導線的電阻變化，如此的量測方式，可以在電遷移發生的過程中，即時偵測單顆鉛錫球的電性變化，根據先前的研究結果，電遷移破壞多發生在晶片

端（電子流方向由晶片往基板端），因此本實驗著重在b3 的電阻以及微結構變化上，並對於受電子流向相反的b2 鉚錫球一並探討。

3-2.2 鉚錫接點的電阻量測

本研究使用電源供應器為 Aglient 3646 模組，利用電源供應器來控制所需要的電流及電流密度。使用的量測儀器及資料交換器

（Data switch）配合有二十個獨立頻道，這兩組儀器在量測時間小於90 天、100 mV的量測範圍下，電壓的量測精確度範圍約為 $5 \mu V$ 。

上述兩儀器皆符合通用儀器通訊協定，同時支援序列埠與GPIB 控制介面，配合上適當的軟體便可利用遠端對量測做穩定、長期、精確的連續控制，在本研究中即利用美國國家儀器公司所開發的圖形化儀器控制軟體LabVIEW，做為資料擷取及儀器控制的工具。

為了做加速的電遷移測試，我們將覆晶錫銀試片置於 $170^{\circ}C$ 的加熱板上並分別通以0.6和0.5安培的電流；加熱方式是將試片以晶片端朝上的方式平貼於加熱板上，並以耐熱膠帶固定，靜置試片到試片內部的溫度達到平衡才開始通入電流測量。通電方向如圖3-3所示。為了觀察試片的微結構變化，我們做了電阻變化不同階段的微結構觀察，分別是鉚錫b3電阻上升至初始值的1.2、2、3倍和斷路時停止通電，取下試片觀察微結構比較兩組試片的差異。因為試片的差異，其初始

電阻值皆有或多或少的不同，所以使用電阻差值來定義我們所需要的破壞程度。

3-2.3 試片破壞模式的觀察

做完通電測試程序的試片，先利用遠紅外線觀測儀IR(Infrared Scope) 圖3-4，如圖3-3 觀察鉛導線是否斷路，再將已達我們所定義的電遷移破壞條件的試片進行破壞模式的分析，首先將試片依序以不同號數的SiC 砂紙由120、600、1200、2500、4000 做研磨，側向研磨至接近錫球的中間點，再依續以 $1\mu\text{m}$ 、 $0.3\mu\text{m}$ 氧化鋁粉進行拋光，將拋光好的試片濺鍍上一層Pt 膜，除了可以防止試片氧化外，還可以增加SEM 觀測時的導電性。在破壞剖面的觀察會利用到光學顯微鏡(OM)、觀測錫錫凸塊截面的破壞情況，則使用掃描式電子顯微鏡 Scanning Electronic Microscope (SEM) 觀察錫錫凸塊截面微結構改變，例如：孔洞生成或是介金屬化合物的剝離甚至鉛導線、下方銅墊層以及上方金屬墊層的變化。使用X 光能量分布圖譜energy dispersive spectroscopy (EDS) 對試片做成分定性分析，由圖可知分別為 Cu_3Sn 、 Cu_6Sn_5 、 Ni_3Sn_4 ，如圖3-5、3-6。

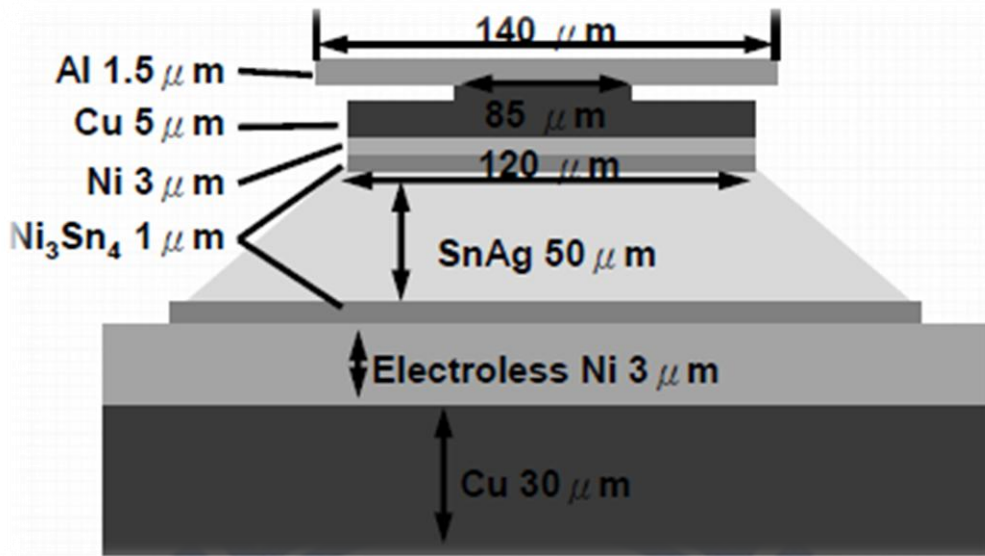


圖3-1 銅鎳金屬墊層錫錫凸塊結構圖



圖3-2 凱文結構俯視圖

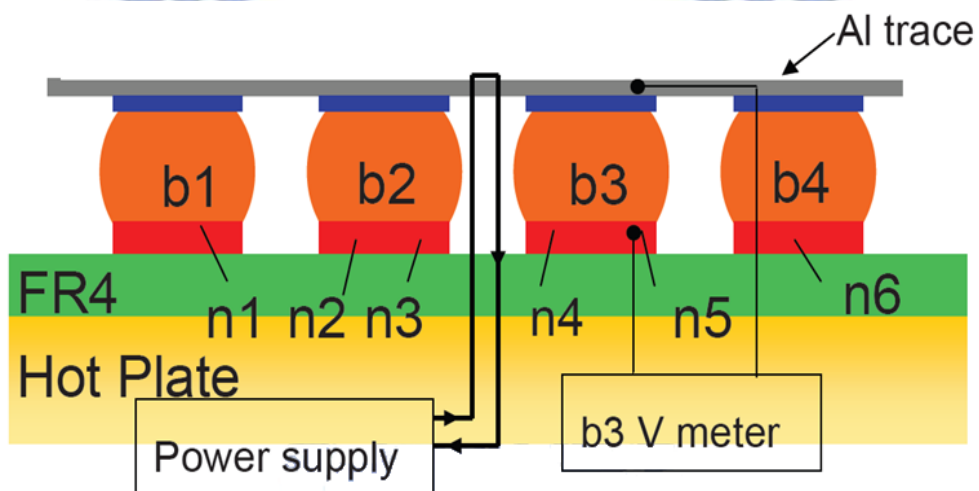


圖3-3 凱文結構剖面側視圖

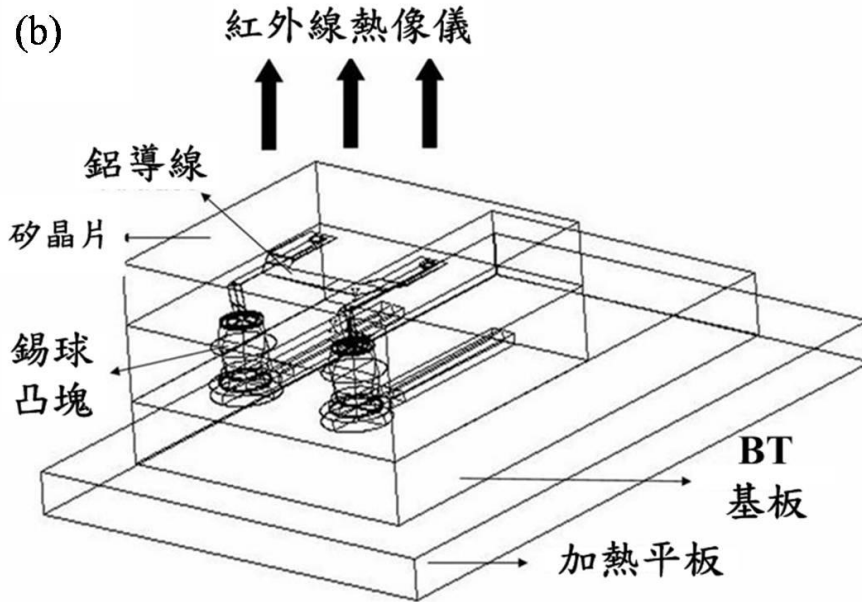
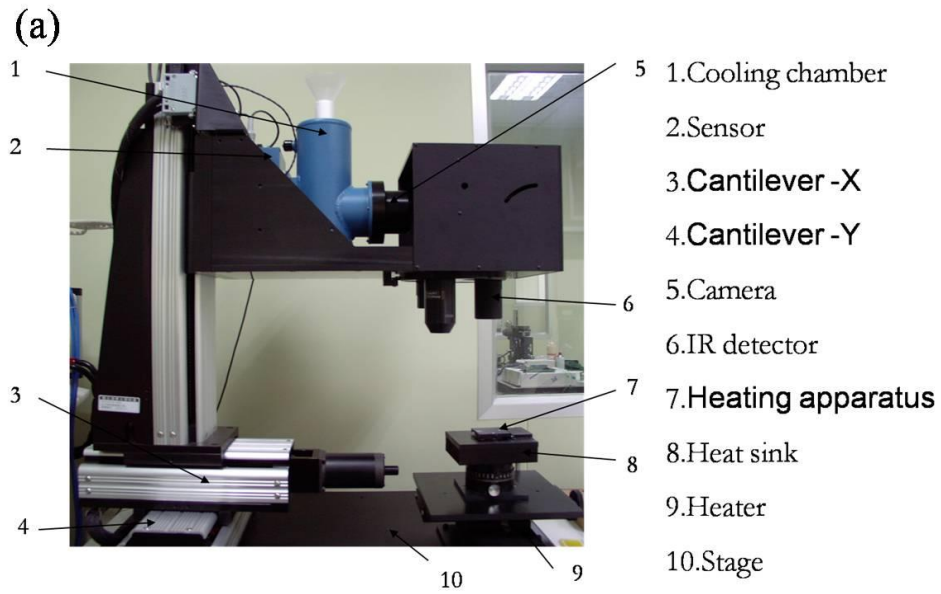


圖 3-4 (a) 紅外線顯像技術 (b) 使用紅外線顯像技術的實驗裝置示意圖，晶片端朝上

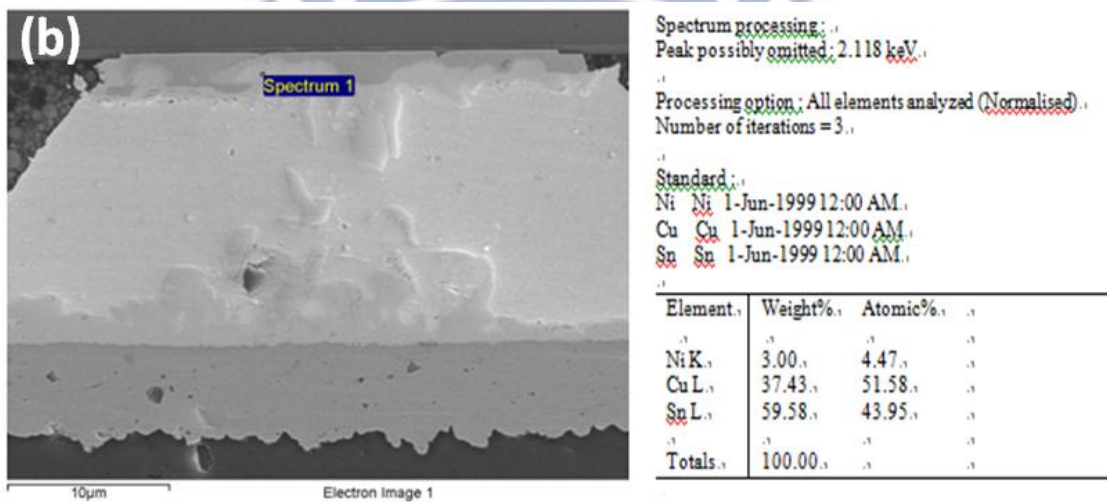
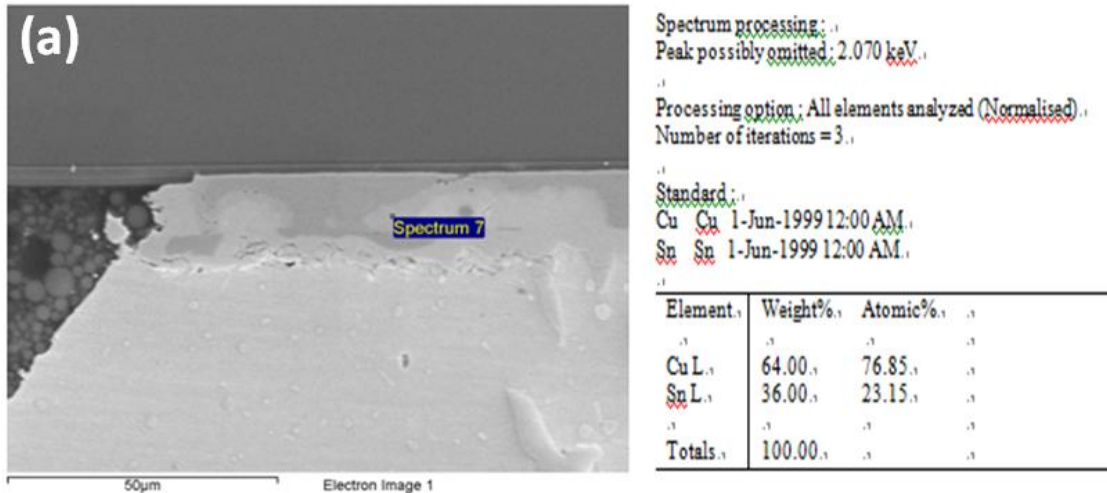


圖3-5 使用EDS 做上端IMC 成分分析 (a) Cu_3Sn (b) Cu_6Sn_5 。

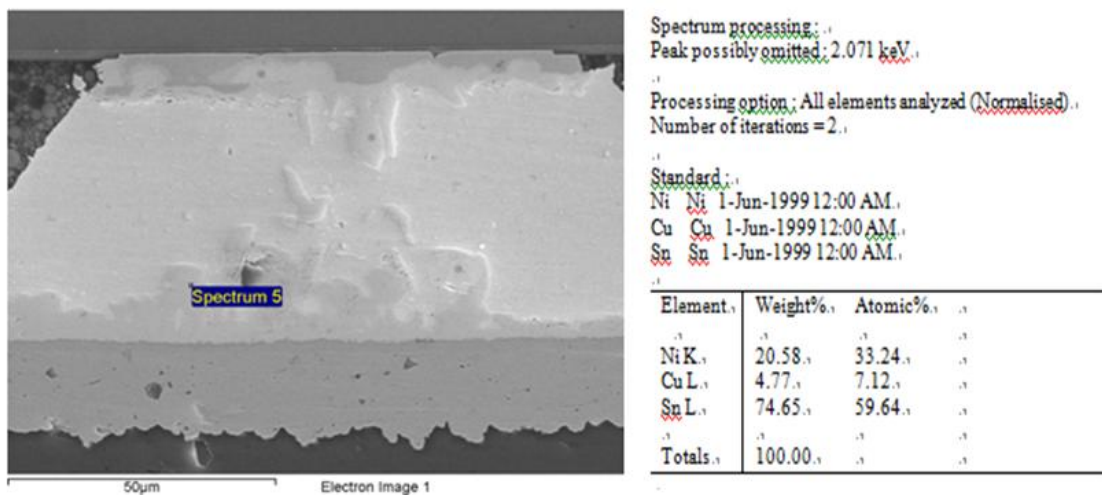


圖3-6 使用EDS 做下端IMC 成分分析 Ni_3Sn_4 。

第四章結果與討論

4-1 破壞模式分析

一般研究發現，破壞最先且最主要發生在電子流向下的銲錫凸塊，破壞會出現在電子流聚集處，即鋁導線與銲錫凸塊接觸的介面，破壞模式為介面上產生孔洞，孔洞隨著通電時間的增長而成長至整個介面使得迴路失效，或是銲錫凸塊上方金屬墊層消耗。因此，當電子流向下的銲錫凸塊其電阻值上升至起始的20%後，我們定義其為電遷移破壞，但其實在電子流向下的銲錫凸塊有著20%電阻上升的同時，Cu/Ni金屬墊層的試片，電子流向上的銲錫凸塊也有破壞的發生，其電阻上升介於7%~30%區間，因此本研究把電子流向上的銲錫凸塊也將一併納入討論。此章節將探討Cu/Ni墊層的錫銀凸塊電遷移行為，實驗中利用凱文結構來連接錫銀銲錫接點，配合金屬墊層為 Cu₅ / Ni₃，在加熱板 170°C 下通以 0.5 & 0.6 安培的電流，當電阻上升到原來初始電阻值的 1.2倍、2倍、3倍，直到完全斷路時的微結構變化做比較。

4-1.1 Cu/Ni金屬墊層(0.6A / 170°C)破壞模式

A. 電子流向下的破壞模式

圖 4-1 為 Cu₅ / Ni₃ 金屬墊層錫銀鉛錫接點在未通電測試前之橫截面電子顯微鏡影像，可以觀測到有一層薄薄的介金屬化合物在金屬墊層與鉛錫之間形成，應該是在覆晶製程中鉛錫球回鉛時所形成的。圖 4-2 為 Cu₅ / Ni₃ 金屬墊層錫銀鉛錫接點在加熱板 170°C 下，通以 0.6 安培的電流，經過了 79.9 小時之後，鉛錫球電阻上升至 1.2 倍時的電遷移破壞後電子顯微鏡影像，比較圖 4-1 和圖 4-2 可以發現到，電子流由晶片端左上方往機板端流動如圖中箭頭所示，可以明顯的觀察到電子流由鉛導線進入鉛錫內部的入口處有微小的孔洞生成，沿著介金屬化合物與共晶錫銀鉛錫的介面由左邊往右邊擴展，最初孔洞形成應該是受電流集中效應的影響，初期孔洞生成的地方也是電流集中效應的嚴重區域，熱點發生的地方。另外相分離的現象已經開始慢慢產生，電子流進入端處的UBM局部消耗並慢慢反應形成介金屬化合物(Ni,Cu)₆Sn₅，基板端的介金屬化合物也慢慢形成(Ni,Cu)₃Sn₄，而錫球內部並沒有明顯變化。

在通電至 83.2 小時之後，圖 4-3 為鉛錫球電阻上升至 2 倍時的電遷移破壞後電子顯微鏡影像，電遷移破壞鑿成的孔洞沿著介金屬化合物與共晶錫銀鉛錫的介面也有擴大的趨勢，而錫球相分離的現象

已經開始很明顯的分成兩邊了，電子流進入端處的UBM也有著顯著的消耗，形成介金屬化合物 Cu_6Sn_5 ，基板端的介金屬化合物 Ni_3Sn_4 也有變厚的趨勢(如圖 4-3.1)。在這個階段觀察到的現象似乎跟預期的相近，唯一不一樣的是 2 倍的通電時間似乎有點比預期的來得短，推測可能是試片本身的關係。

圖 4-4 為在通電至 594.2 小時之後，鉚錫球電阻上升至 3 倍時的電遷移破壞後電子顯微鏡影像，此時電遷移破壞鑿成的孔洞，除了沿著介金屬化合物與共晶錫銀鉚錫間蔓延外，已經有了裂縫的產生，約有 $1\sim 2\ \mu\text{m}$ 的間距，而電子流進入端處的UBM還是持續大量的在消耗，並形成更多的介金屬化合物，而在基板端也有著相同的反應，唯一不能解釋的是錫球內部的介金屬化合物似乎比想像中來得少，推斷應該是試片在研磨時以磨超過錫球中心面，因此不易觀察到。

圖 4-5 為鉚錫接點經過 1168.3 小時後，電遷移破壞鉚錫接點斷開後電子顯微鏡影像，在長時間的電遷移破壞下，可以看到晶片端金屬墊層完全消耗，此時的介面接著性很差，銅鎳原子不斷的被帶離，隨著電子流由晶片端移動到基板端，在鉚錫內部即在基板端反應形成大量的介金屬化合物，在最後階段晶片端介金屬化合物與共晶錫銀介面的孔洞，因為孔洞擴展到整個介面，使電流進入的面積變小，電子流密度大幅上升，電流集中導致嚴重的焦耳熱產生，使得鉚錫接點斷

路。

B. 電子流向上的破壞模式

同 A. 所使用的鉚錫是 Cu5 / Ni3 金屬墊層錫銀鉚錫接點。圖 4-6 為 b2 錫銀鉚錫接點在加熱板 170°C 下，通以 0.6 安培的電流，電子流方向由基板端往晶片端流動，各個不同階段時間的電遷移破壞微結構電子顯微鏡影像圖。通電時間分別為未通電、79.9小時、83.2小時、594.2小時、1168.3小時，電子流方向如圖中箭頭所示，電子流由鉚錫凸塊右下角進入往上，初期當電子流由銅導線進入銅墊層在基板端鎳墊層有大量的錫原子與其反應使得原先在基板端的介金屬化合物 Ni₃Sn₄ 厚度隨著通電時間增加而緩慢變厚，持續受電遷移作用時，基板端鎳墊層鎳原子順著電子流方向由基板端往晶片端不斷的被帶出，無電鍍鎳層逐漸被消耗，當無電鍍鎳層局部消耗，此時基板端銅墊層銅原子，藉著電遷移的驅動快速的進入鉚錫內部與錫原子反應形成大量不規則形狀的介金屬化合物 (Cu,Ni)₆Sn₅，而錫原子擴散到原為基板端銅金屬墊層之位置，產生介金屬化合物 Cu₆Sn₅，兩種反應同時進行，隨著電遷移測試時間的持續增加，最後無電鍍鎳墊層消耗越來越嚴重，使得基板端的銅墊層銅原子不斷的被帶入鉚錫內部與錫原子反應形成更多的介金屬化合物，在基板端有更多的錫原子擴

散到銅金屬墊層，使得基板銅墊層有局部消耗的現象，隨著時間的增長越來越明顯，然而為何晶片端的UBM 結構依然完整，雖然晶片端的鎳UBM 的厚度與初始狀態相比的確變薄許多，但都依然完整並未因消耗而造成局部缺角或破損，因此，介金屬化合物中的銅原子應該是來自於基板端的銅墊層，順著電子流向晶片端擴散。當然也有可能來自於晶片端銅UBM 濃度差造成銅原子由上往下擴散，但此時的電子流由基板往晶片端流動，且電遷移的作用力比擴散的驅動力來的大，所以比較傾向前者。

由錫銀鎘錫接點與金屬墊層為 $\text{Cu}_5 / \text{Ni}_3$ 電遷移實驗中可以發現，不同的電子流方向造成不同的破壞模式，電子流向下的鎘錫接點，其主要破壞是在晶片端孔洞的生成，金屬墊層大量消耗，形成大量且不規則的介金屬化合物，在電子流向上的鎘錫接點，反而是以不規則的介金屬化合物形成在基板以及鎘錫內部，主要是因為基板端銅墊層電阻小、截面積大，基板端的銅導線寬度為 $100 \mu\text{m}$ 厚度為 $30 \mu\text{m}$ ，而晶片端之鋁導線寬度為 $100 \mu\text{m}$ 但厚度僅為 $1.5 \mu\text{m}$ ，所以當電子流由銅導線進入時，會先散佈至銅墊層，之後往上流入鎘錫時，可以減緩電流集中效應降低電遷移破壞。

4-1.2 Cu/Ni金屬墊層(0.5A / 170°C)破壞模式

A. 電子流向下的破壞模式

圖 4-7 為 Cu₅ / Ni₃ 金屬墊層錫銀鉍錫接點在加熱板 170°C 下，通以 0.5 安培的電流，經過了 238.4 小時之後，鉍錫球電阻上升至 1.2 倍時的電遷移破壞後電子顯微鏡影像，電子流由晶片端左上方往機板端流動如圖中箭頭所示，比較圖 4-2，可以發現電子流由鋁導線進入鉍錫內部的入口處的孔洞生成似乎比 0.6 安培的狀況下來的不明顯，且孔洞的大小也細緻化了。而相分離的現象就跟 0.6 安培的狀況下差不多，已經開始慢慢產生，電子流進入端處的 UBM 局部消耗並慢慢反應形成介金屬化合物 (Ni,Cu)₆Sn₅，基板端的介金屬化合物也慢慢形成 (Ni,Cu)₃Sn₄，而錫球內部沒有明顯變化。

在通電至 1072.3 小時之後，圖 4-8 為鉍錫球電阻上升至 2 倍時的電遷移破壞後電子顯微鏡影像，電遷移破壞鑿成的孔洞沿著介金屬化合物與共晶錫銀鉍錫的介面似乎還是無法很清楚得觀察到，只有局部孔洞的大小有些許變大，但電子流進入端處的 UBM 局部完全消耗似乎有往右延伸的趨勢，而錫球內部的相分離現象依舊沒有明顯變化，但電子流進入端處的 UBM 也有著顯著的消耗，形成介金屬化合物 Cu₆Sn₅，且有變厚的趨勢，比 0.6 安培的狀況下還明顯，而基板端的介金屬化合物 Ni₃Sn₄ 也有變厚的趨勢，但反而比 0.6 安培的狀況

況下還得緩慢。在這個階段觀察到的現象似乎跟預期的有些許得不一樣，電遷移孔洞的生成以及錫球內部的相分離現象似乎都不明顯，可能原因來自於長時間的高溫低電流下，使得電遷移趨緩而熱遷移加速。

圖 4-9 為在通電至 1400.5 小時之後，鉍錫球電阻上升至 3 倍時的電遷移破壞後電子顯微鏡影像，此時電遷移破壞鑿成的孔洞，有沿著介金屬化合物與共晶錫銀鉍錫間蔓延的現象，但卻不是很規則而是零星的出現較大size的孔洞，而電子流進入端處的UBM還是持續大量的在消耗，且向右蔓延到幾乎整個UBM，並且增厚形成更多的介金屬化合物，而在基板端依舊是緩慢的反應，而這個階段錫球內部開始有不規則的介金屬化合物生成並由電子流進入端處的UBM沿著錫球內壁向下延伸。

B. 電子流向上的破壞模式

圖 4-10 為 b2 錫銀鉍錫接點在加熱板 170°C 下，通以 0.5 安培的電流，電子流方向由基板端往晶片端流動，各個不同階段時間的電遷移破壞微結構電子顯微鏡影像圖。通電時間分別為未通電、238.4 小時、1072.3 小時、1400.5 小時，電子流方向如圖中箭頭所示，電子流由鉍錫凸塊右下角進入往上，從初期電子流由銅導線進入銅墊層在基

板端鎳墊層有大量的錫原子與其反應使得原先在基板端的介金屬化合物 Ni_3Sn_4 厚度隨著通電時間增加而緩慢變厚，到最後銅原子藉著電遷移的驅動快速的進入鎘錫內部與錫原子反應形成大量不規則形狀的介金屬化合物 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ ，而錫原子擴散到原為基板端銅金屬墊層之位置，產生介金屬化合物 Cu_6Sn_5 ，兩種反應同時進行，這些現象都與在通以 0.6 安培電流的狀況下相近，連晶片端的UBM 結構隨著時間的增長依然完整並未因消耗而造成局部缺角或破損的現象也是一樣，而唯一不一樣是通以 0.5 安培電流狀況下的晶片端的鎳UBM的厚度與初始狀態相比變薄許多，並且所產生的介金屬化合物的厚度也比通以 0.6 安培電流狀況下的各階段厚度來的厚，這現象成因推論來自於長時間的熱遷移驅使。

4-1.3 無鉛錫接點熱遷移行爲

試片結構由上而下分別爲矽晶片、鋁導線、錫接點、銅鍍墊層、FR4 基板五層，結構中鋁導線電阻值最高，因爲鋁導線的長度較長及截面積較小，會具有較大的電阻值（約數十倍以上），相對的會具有更大的焦耳熱效應（Joule heating），此效應會使得晶片端有比較高的溫度。因此，與鋁導線緊連之矽基板則形成高溫區；反之，遠離鋁導線之 FR4 基板則形成低溫區，因此上下兩區域之溫度梯度造成錫接點內部亦形成相當程度之溫度梯度，而產生熱遷移效應。

觀測 b1 和 b4 錫凸塊在受熱時效下的熱遷移行爲，當 b3 錫凸塊受電遷移破壞，電阻上升到原來初始電阻值的 1.2 倍、2 倍、3 倍，直到完全斷路時，觀察未通電的 b1 和 b4 錫凸塊，在加熱板 170°C 下，熱遷移破壞之微結構變化。

圖4-11.1 & 4-11.2爲錫錫銀接點搭配 Cu5 / Ni3 金屬墊層 b1 和 b2 錫凸塊在加熱板 170°C 下，不通以電流，熱時效時間爲 79.9小時、83.2小時、238.4小時、594.2小時、1072.3小時、1400.5小時之微結構電子顯微鏡影像圖，由於鋁導線爲主要發熱源，所以造成晶片端的溫度大於基板端的溫度，因此在錫接點內部晶片端與基板端之間有溫度梯度的產生。而這一溫度梯度提供了一個原子移動的驅動力，在初期可以觀測到在基板端的介金屬化合物以及晶片端金屬

墊層和錐錫間的介金屬化合物，有慢慢的在生成，並隨著時間增加有緩慢的在變厚，而其他地方則沒有明顯的變化，到最後階段在晶片端可以觀測到銅金屬墊層在長時間的熱時效效應作用下，左右兩側有些微的消耗，且在晶片端和基板端形成一厚度均勻的介金屬化合物，各階段的增厚約 $1\sim 2\ \mu\text{m}$ 成指數成長。但由於金屬墊層多了一層鎳的關係介金屬化合物，可以減緩反應速度，因此跟以往的資料比較下，Cu₅/Ni₃ 金屬墊層反應時間較單純的 Cu₅ 金屬墊層來的久，且反應也沒有 Cu₅ 金屬墊層來的嚴重。

在本研究中，其熱源來至於兩個地方，一. 下端加熱試片的加熱板，其溫度維持在 170°C；二. 電流通過鋁導線形成焦耳熱效應導致試片溫度提高。我們在 170°C 之環境通入電流，因焦耳熱效應的影響，會使得試片內得實際溫度略高於環境溫度，此結構經紅外線熱像儀觀察到溫升約 7°C，故此，與鋁導線連接之矽基板則形成高溫區；反之，遠離鋁導線之 FR4 基板則形成低溫區，由於造成局部溫度不平均(即溫度梯度)而形成有熱遷移效應。

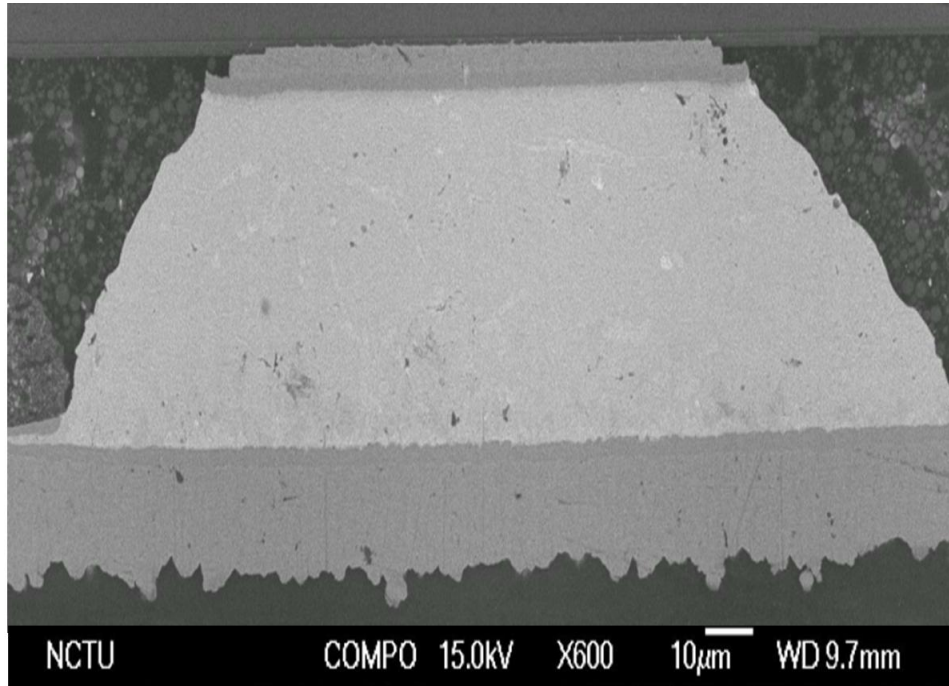
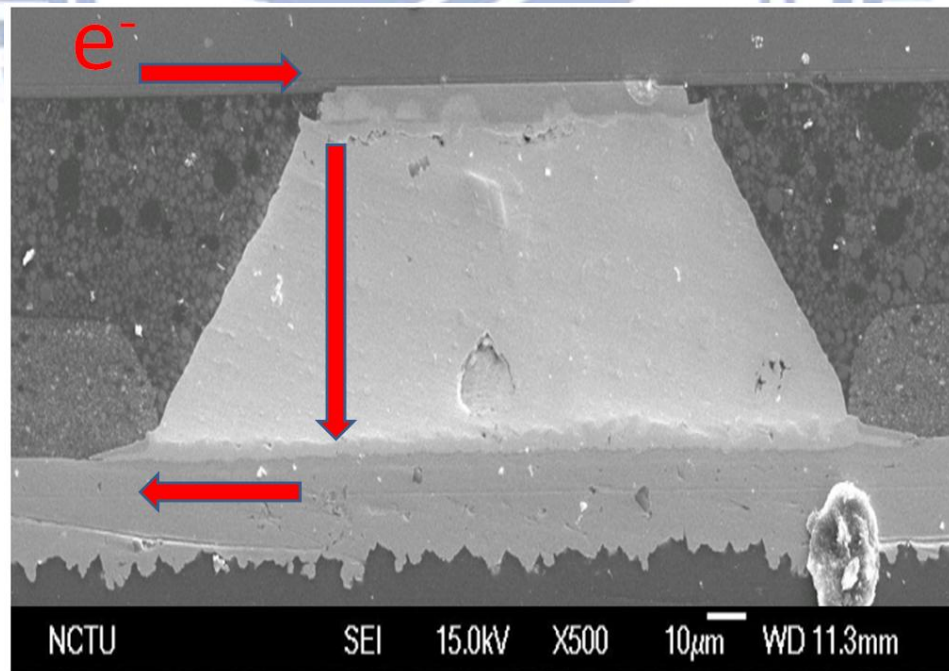
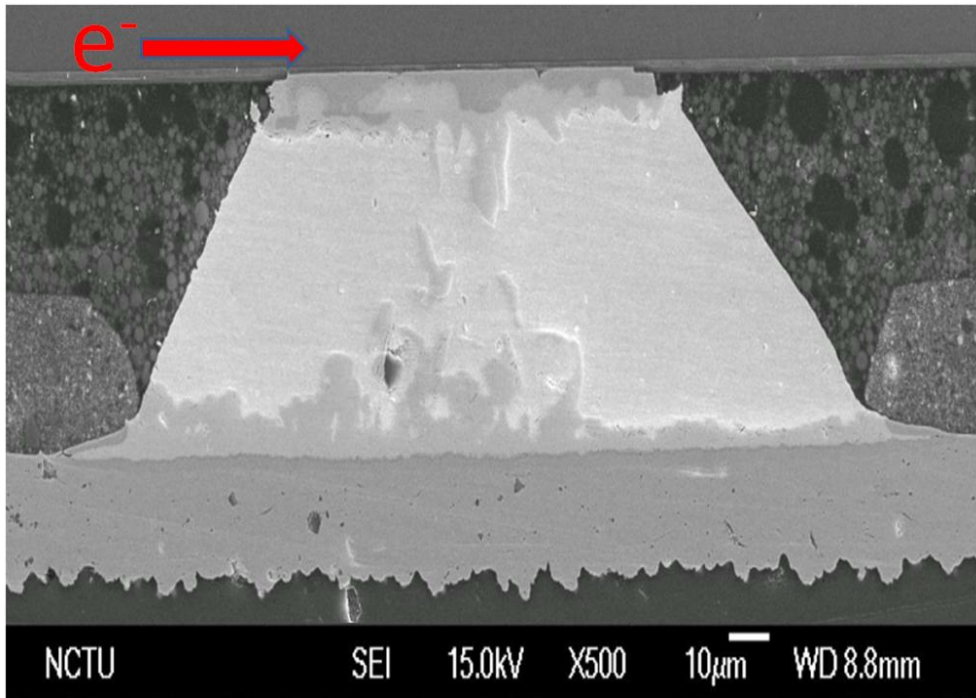


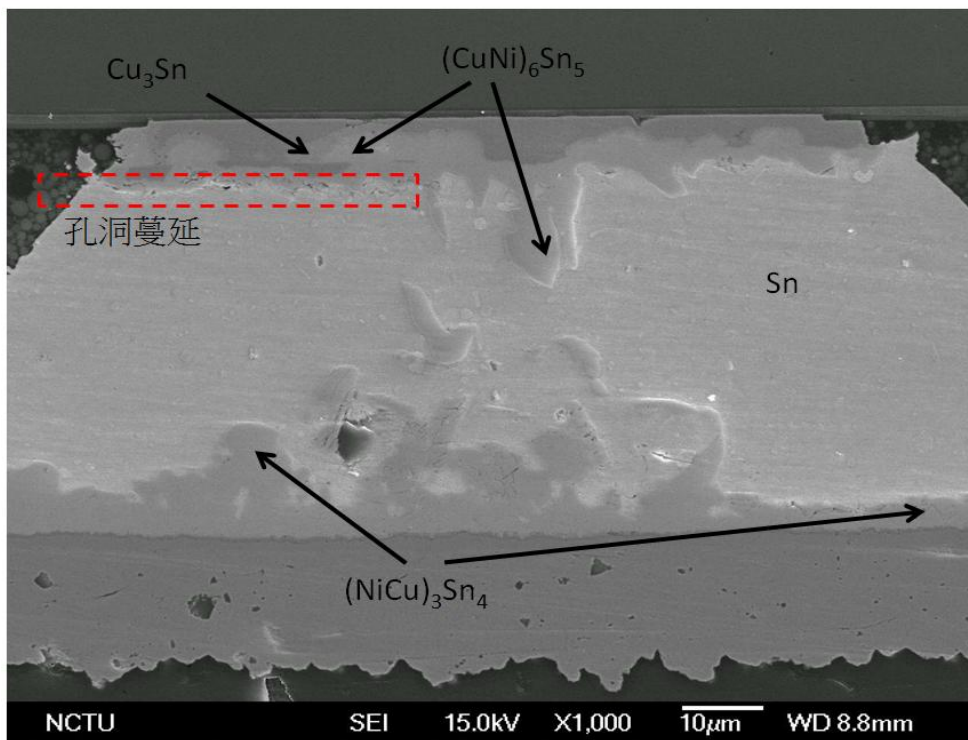
圖 4-1 Cu5 / Ni3 金屬墊層錫銀鉍錫接點 B3 在未通電測試前之橫
截面電子顯微鏡影像



4-2 Cu5 / Ni3 金屬墊層錫銀鉍錫接點 B3 在加熱板 170°C/0.6A 歷
經79.9 小時，阻值上升1.2倍之電子顯微鏡影像

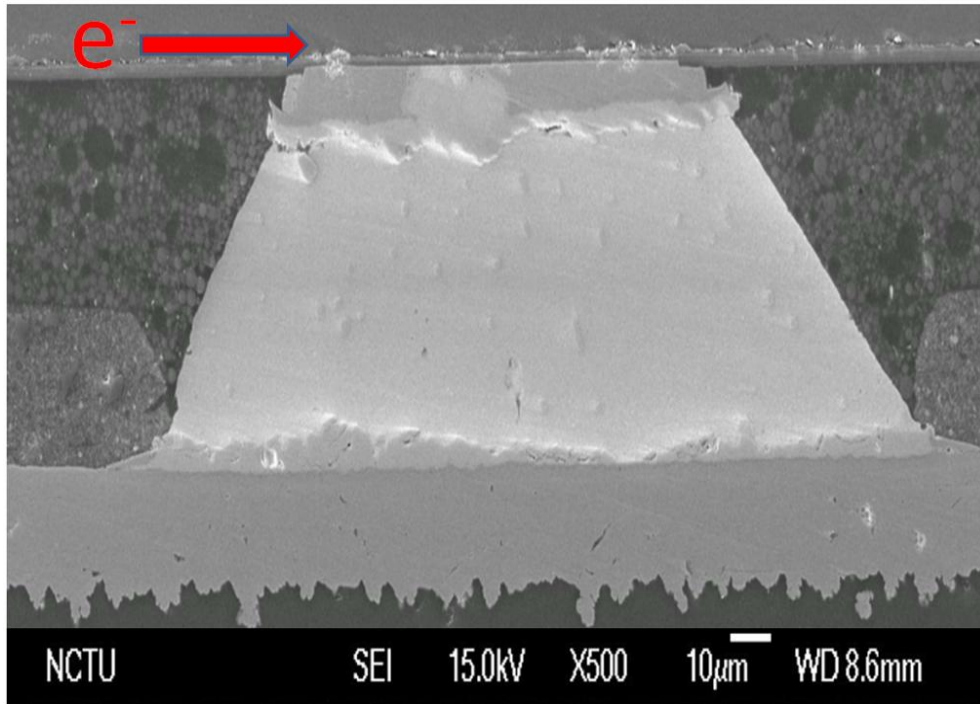


4-3 Cu₅ / Ni₃ 金屬墊層錫銀鉛錫接點 B3 在加熱板 170°C/0.6A 歷經83.2 小時，阻值上升2倍之電子顯微鏡影像

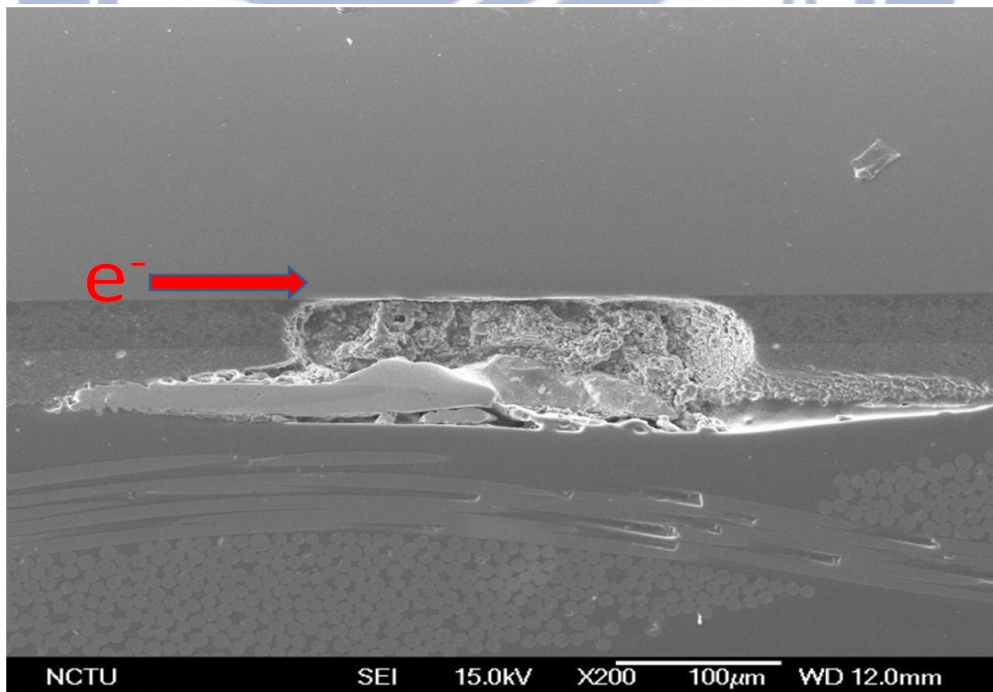


4-3.1 B3 在加熱板 170°C/0.6A 歷經83.2 小時，阻值上升2倍，介

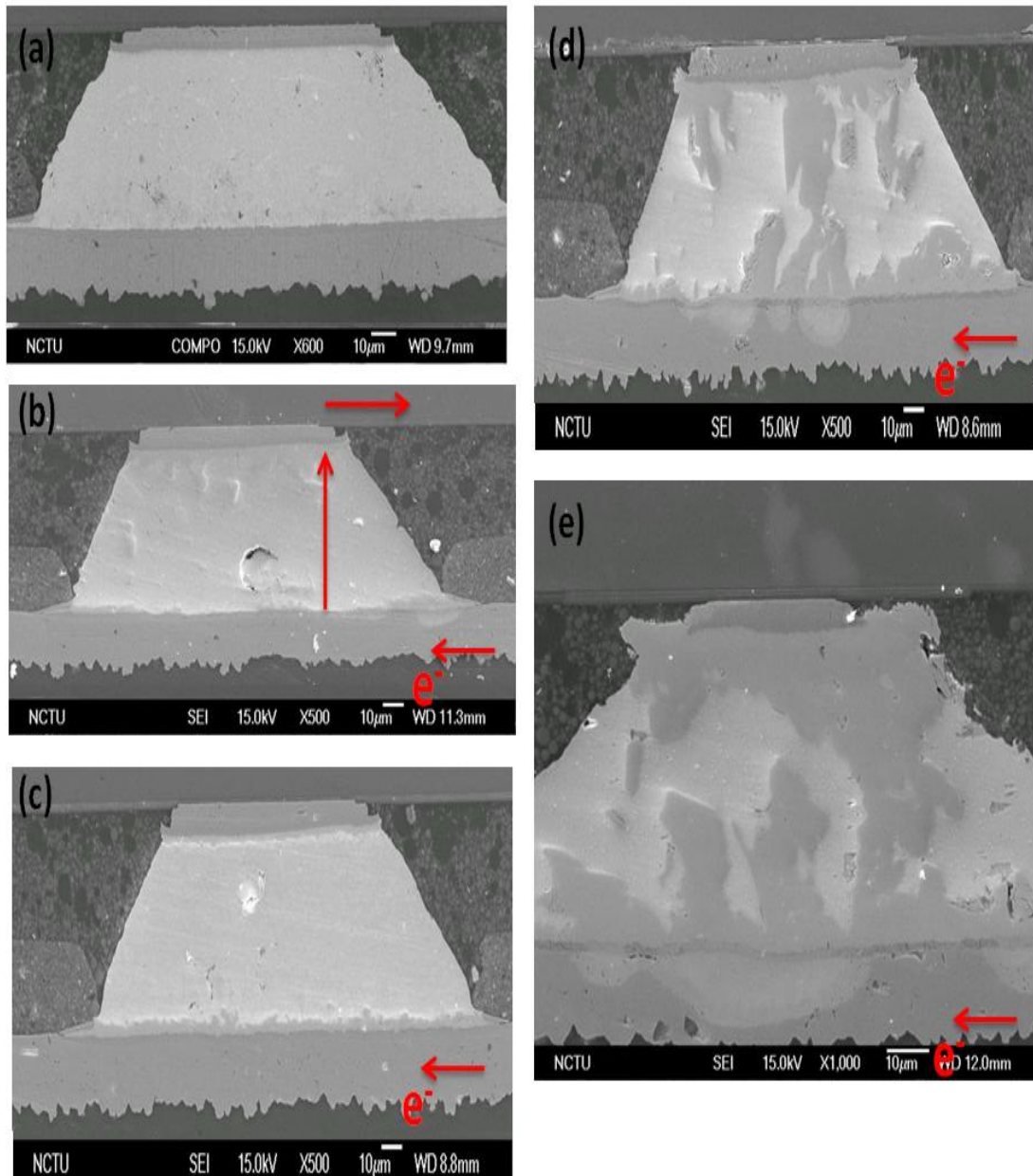
金屬化合物成分分析



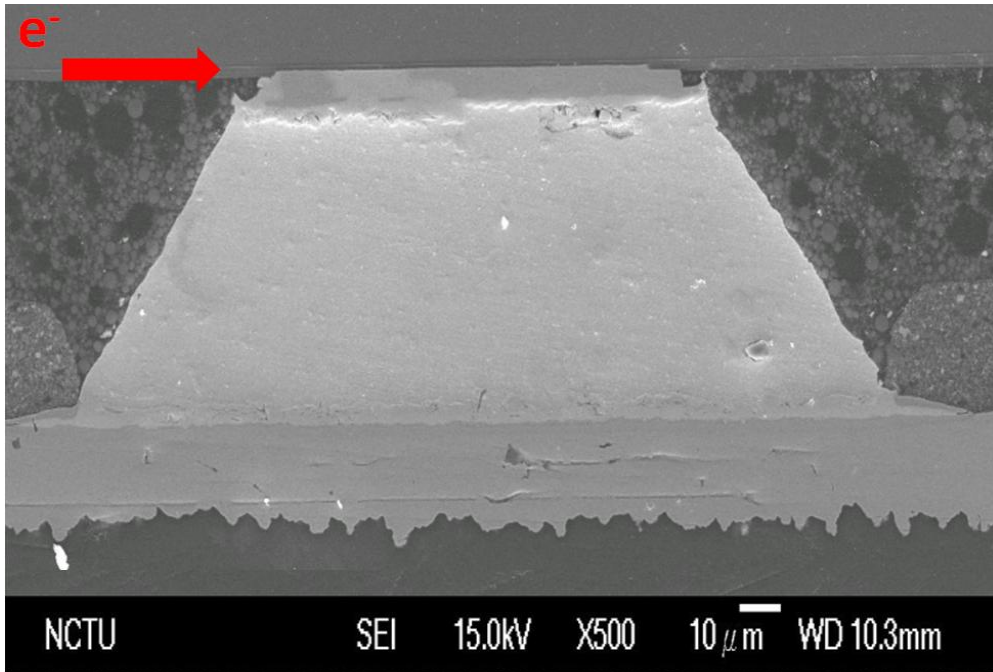
4-4 Cu5 / Ni3 金屬墊層錫銀鉛錫接點 B3 在加熱板 170°C/0.6A 歷經594.2 小時，阻值上升3倍之電子顯微鏡影像



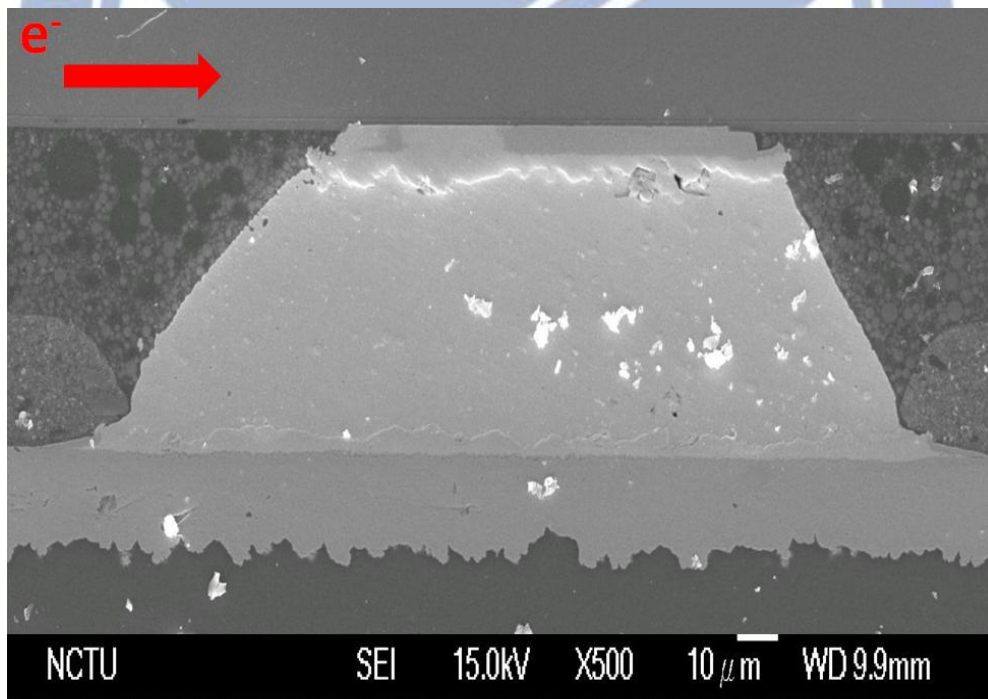
4-5 Cu5 / Ni3 金屬墊層錫銀鉛錫接點 B3 在加熱板 170°C/0.6A 歷經1168.3 小時，錫接點斷開後電子顯微鏡影像



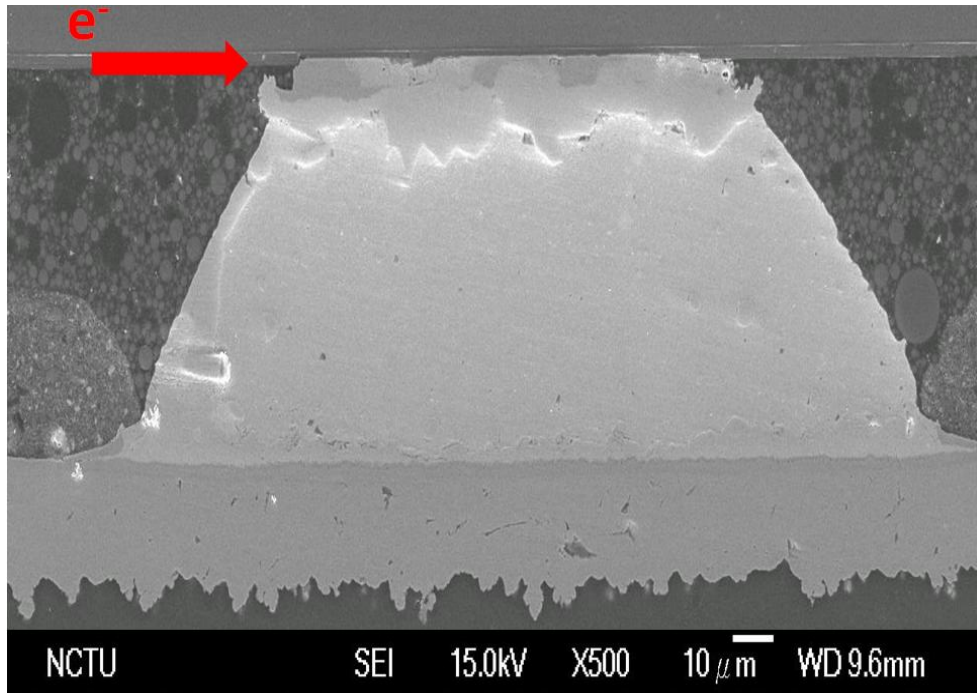
4-6 Cu₅ / Ni₃ 金屬墊層錫銀鉛錫接點 B2 在加熱板 170°C/0.6A 分別在不同階段通電時間 (a) 未通電、(b) 79.9小時、(c) 83.2小時、(d) 594.2小時、(e) 1168.3小時，鉛錫接點斷開後電子顯微鏡影像



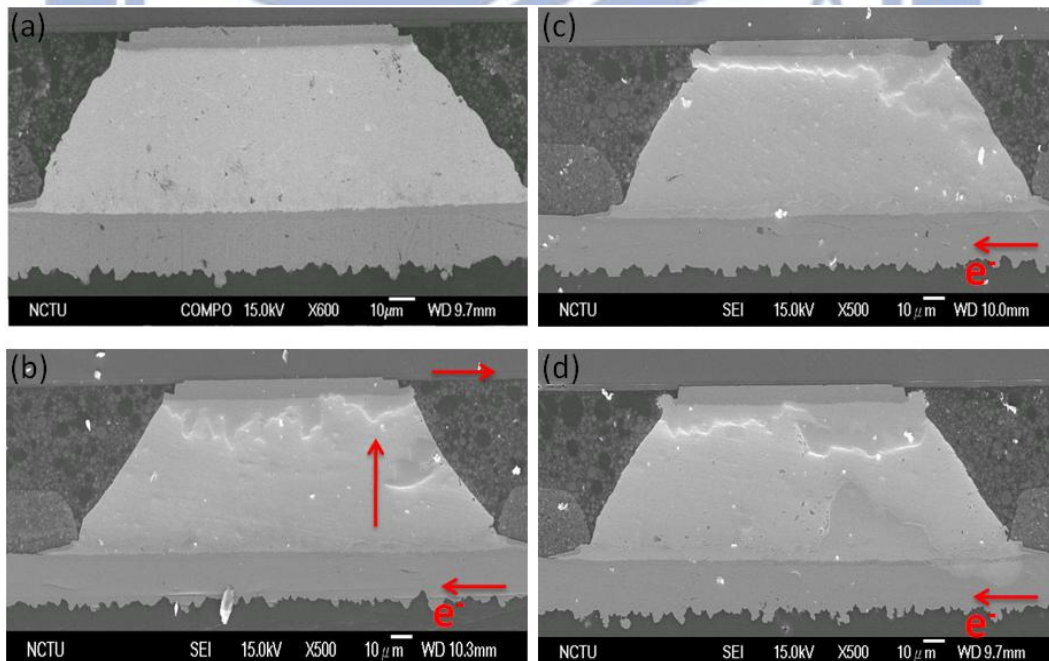
4-7 Cu₅ / Ni₃ 金屬墊層錫銀鉍錫接點 B3 在加熱板 170°C/0.5A 歷經238.4 小時，阻值上升1.2倍之電子顯微鏡影像



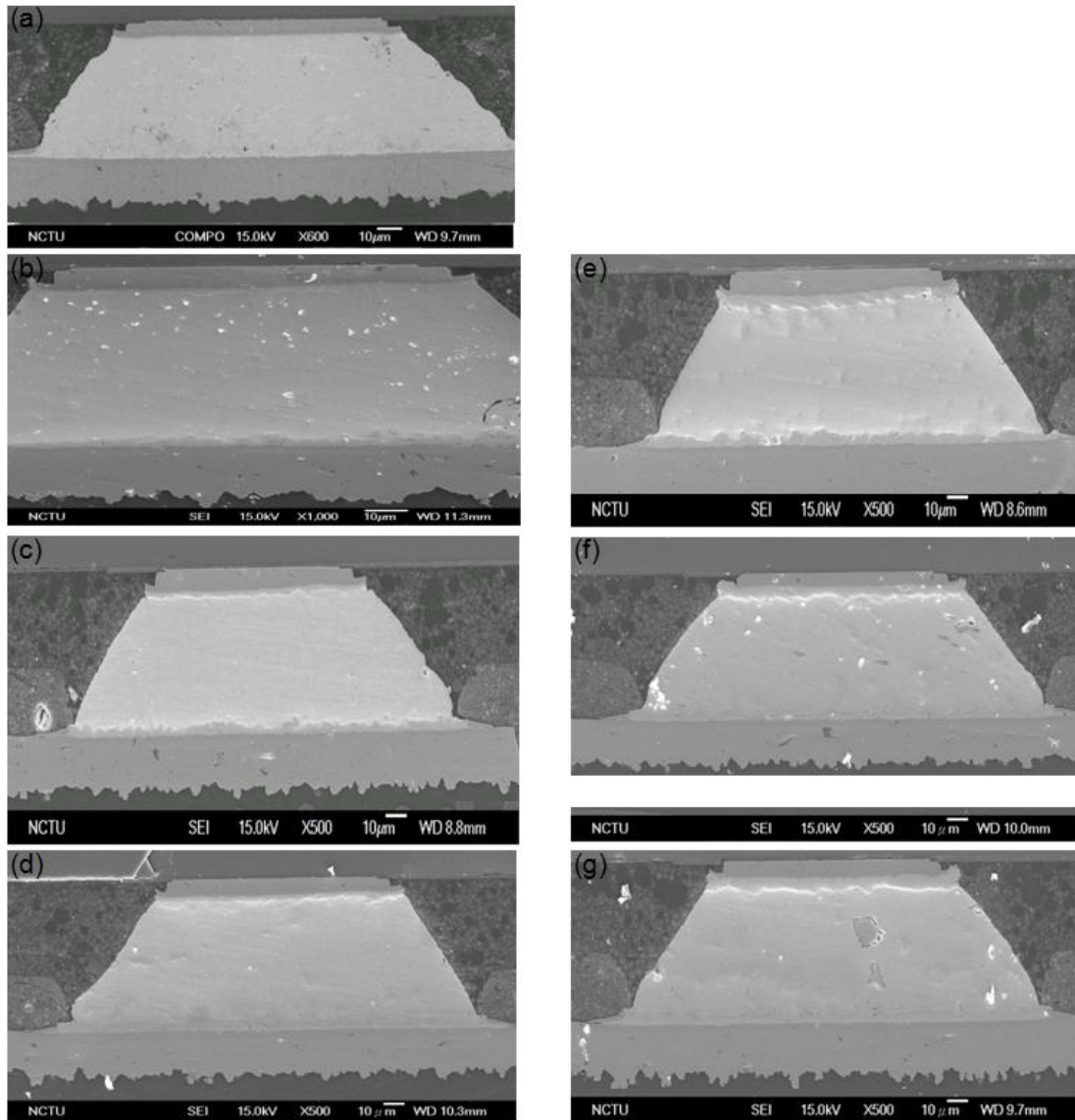
4-8 Cu₅ / Ni₃ 金屬墊層錫銀鉍錫接點 B3 在加熱板 170°C/0.5A 歷經1072.3 小時，阻值上升2倍之電子顯微鏡影像



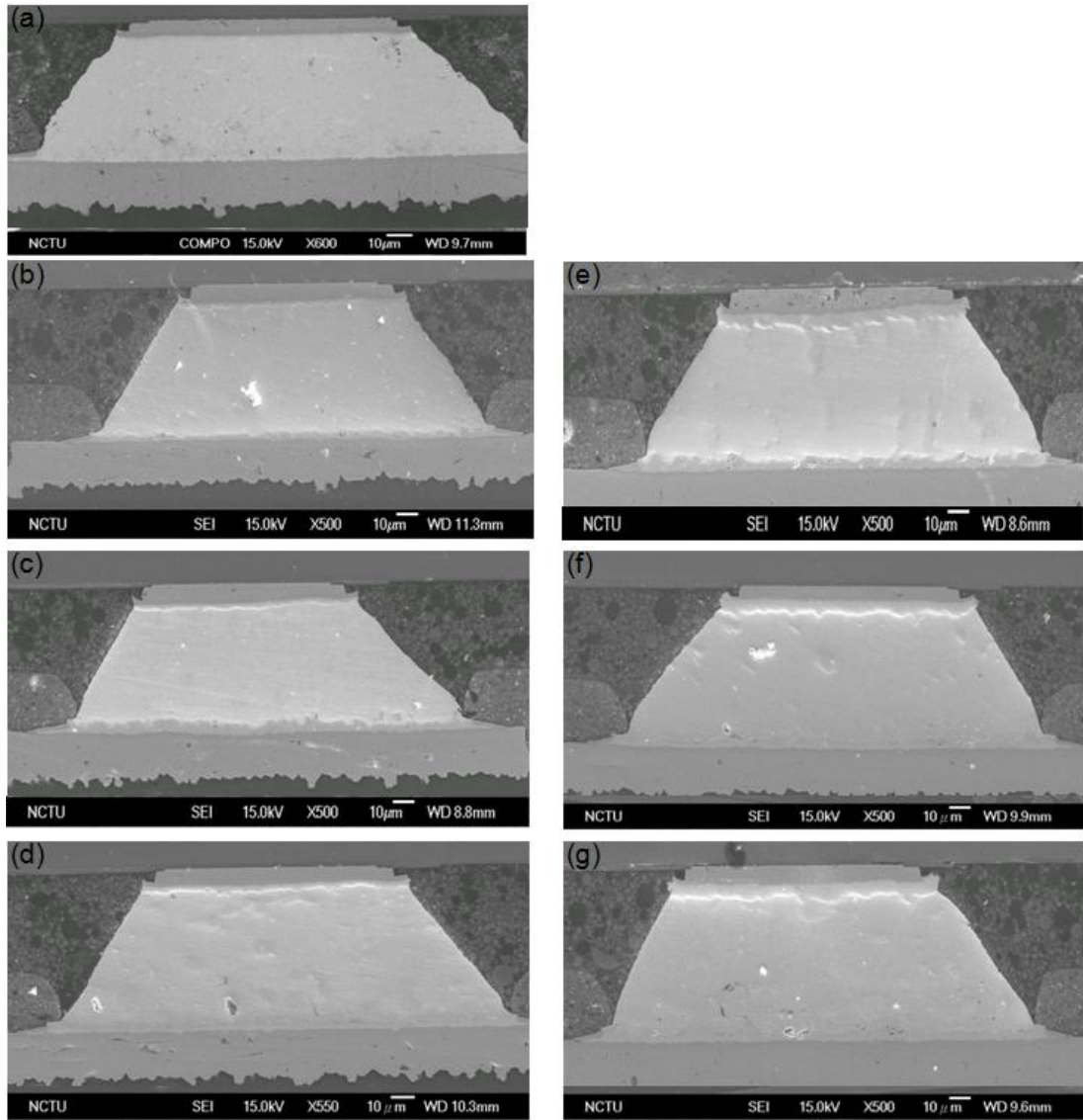
4-9 Cu₅ / Ni₃ 金屬墊層錫銀鉚錫接點 B3 在加熱板 170°C/0.5A 歷經1400.5 小時，阻值上升3倍之電子顯微鏡影像



4-10 Cu₅ / Ni₃ 金屬墊層錫銀鉚錫接點 B2 在加熱板 170°C/0.5A 分別在不同階段通電時間 (a) 未通電、(b) 238.4小時、(c) 1072.3小時、(d) 1400.5小時，鉚錫接點斷開後電子顯微鏡影像



4-11.1 Cu₅ / Ni₃ 金屬墊層錫銀鉍錫接點 B1 在加熱板 170°C 分別
 在不同階的段熱時效時間 (a) 初始、(b) 79.9小時、(c) 83.2小時、
 (e) 238.4小時、(d) 594.2小時、(e) 1072.3小時、(e) 1400.5小時，鉍
 錫接點斷開後電子顯微鏡影像



4-11.2 Cu₅ / Ni₃ 金屬墊層錫銀鍍錫接點 B4 在加熱板 170°C 分別
 在不同階的段熱時效時間 (a) 初始、(b) 79.9小時、(c) 83.2小時、
 (e) 238.4小時、(d) 594.2小時、(e) 1072.3小時、(e) 1400.5小時，鍍
 錫接點斷開後電子顯微鏡影像

第五章 結論

利用凱文結構可以針對鉅錫凸塊在電遷移下進行觀測，並定義不同於雛菊花環結構的迴路開路破壞標準，而是單純鉅錫凸塊所造成的破壞，可更精準的定義觀察。

實驗觀察發現Cu5 / Ni3 金屬墊層在加熱 170°C下，跟以往 Cu5 金屬墊層的資料比較，Cu5 / Ni3 金屬墊層鉅錫接點的破壞時間大於Cu5 金屬墊層鉅錫接點的破壞時間，主因來至於 Cu5 / Ni3 鉅錫接點多了一層鎳層可以讓電子流能再一次被分流，減緩了電流集中效應，且鎳原子擴散慢，可以減少反應速率。另外電子流的方向不同導致不同的破壞模式，電子流向下的，由鋁導線進入鉅錫處有著電流集中效應使得初期孔洞的生成有此開始，銅鎳墊層主要破壞為孔洞的生成，金屬墊層的完全消耗，形成大量且不規則的介金屬化合物；而電子流向上的，反而是以不規則的介金屬化合物形成在基板端以及鉅錫內部主要是因為基板端銅墊層電阻小，截面積大，當電子流由銅導線進入時，會先散佈至銅墊層，然後是鎳墊層，在往上流入鉅錫時可以減緩電流集中效應降低電遷移破壞。而在無通電之鉅錫凸塊，受到熱時效影響，也能觀察到 UBM 消耗和IMC的生成，而在長時間的熱效應下，在晶片端兩側也有觀察到些微的銅墊層消耗。

參考文獻

1. Intel Technology Journal, Vol. 9, Issue 4 (2005).
2. V. B. Fiks, Soviet Physics – Solid State, Vol. 1, pp. 14–28, 1959.
3. European Union Waste in Electrical and Electronic Equipment (WEEE) Directive, 3rd Draft, May 2000.
4. Japanese Ministry of Health and Welfare Waste Regulation on Un-Reusable Pb, June (1998).
5. James R. Black Proc. IEEE, vol. 57, no. 9, pp. 1587–1594, Sep. (1969).
6. K. N. Tu, J. W. Mayer and L.C. Feldman, “Electronic Thin Film Science,” Macmillan, New York 1992.
7. H. B. Huntington and A.R. Grone, J. Phy. & Chem. Solids, Vol. 20, Issue 1–2, pp.76–87 (1961)
8. P. S. Ho and T. Kwok, Rep. Prog. Phys., vol. 52, pp. 301–348, (1989).
9. K. N. Tu, J. Appl. Phys. Vol. 94, Issue 9, pp. 5451–5473 (2003).
10. D. Gupta, K. Vieregge, and Gust, Actamater., V.47, No.1, pp.

5–12, 1999.

11. Q. T. Huynh, C. Y. Liu, C. Chen, and K. N. Tu, *J. Appl. Phys.* Vol.89, Issue8, pp. 4332–4335 (2001).

12. E. C. C. Yeh, W. J. Choi, and K. N. Tu, P. Elenius, and H. Balkan, *Appl. Phys. Lett.* Vol.80, Issue4, pp. pp. 580–582 (2002).

13. Joule, J.P. *Philosophical Magazine*, Vol. 19, PP. 260; *Scientific Papers* 65(1841).

14. S. H. Chiu, T. L. Shao, and Chih Chen, D. J. Yao, C. Y. Hsu, *APL* Vol.88, Issue 2, 022110 (2006).

15. Y. C. Hu, Y. H. Lin, C. R. Kao, K. N. Tu, *J. Mater. Res.*, Vol. 18, No. 11, Vol.18 Nov 2003.

16. Lingyun Zhang, Shengquan Ou, Joanne Huang, K. N. Tu, Stephen Gee and Luu Nguyen, *Appl. Phys. Lett.* Vol.88, Issue, 012106 (2006).

17. T. L. Shao, S. W. Liang, T. C. Lin, and Chih Chen, *J. Appl. Phys.* Vol.98, Issue 4, 044509 (2005).

18. Jae-Woong Nah, J. O. Suh, and K. N. Tu, Seung Wook Yoon, Vempati Srinivasa Rao, and Vaidyanathan Kripesh and Fay Hua J.

Appl. Phys. Vol.100, Issue 12, 123513 (2006).

19. Jae-Woong Nah, Kai Chen, J. O. Suh, and K. N. Tu, ECTC 2007
pp.1450-1455.

20. W. J. Choi, E. C. C. Yeh, and K. N. Tu J. Appl. Phys. Vol.94,
Issue 9, pp. 5665-5671 (2003).

21. Seung-Hyun Chae, Xuefeng Zhang, Kuan-Hsun Lu, Huang-Lin
Chao, Paul S. Ho, Min Ding, Peng Su, Trent Uehling, Lakshmi N.
Ramanathan. J Mater Sci: Mater Electron (2007) Vol.18, Number
1-3, pp.247 - 258 (2007)

