

國立交通大學

電子工程學系 電子研究所碩士班

碩士論文

奈米碳管電晶體之高頻特性研究

A Study on the High Frequency Characteristics
of Carbon Nanotube Field Effect Transistors

研 究 生：張嘉文

指 導 教 授：崔秉鉞 博士

中華民國九十七年八月

奈米碳管電晶體之高頻特性研究

A Study on the High Frequency Characteristics of Carbon Nanotube Field Effect Transistors

研究生：張嘉文

Student : Chia-Wen Chang

指導教授：崔秉鉞 博士

Advisor : Dr. Bing-Yue Tsui



A thesis

Submitted to Department of Electronics Engineering & Institute of Electronics
College of Electrical and Computer Engineering
National Chiao Tung University
in Partial Fulfillment of the Requirement
for the Degree of Master
in
Electronic Engineering
2008
Hsinchu, Taiwan, Republic of China

中華民國九十七年八月

奈米碳管電晶體之高頻特性研究

研究生：張嘉文

指導教授：崔秉鉞 博士

國立交通大學電子工程學系 電子研究所碩士班

摘要

本論文以區域性背閘極奈米碳管電晶體作為設計架構，並且採用碳管旋塗法來塗佈碳管，源極/汲極區域則使用高功函數金屬並使用光阻掀離法來進行製作，以解決傳統蕭基位障之上閘極奈米碳管電晶體漏電流過大的缺點，並透過提升碳管濃度以及多次旋塗碳管的方法，將驅動電流大幅提升，搭配適當的光罩設計，將不必要的寄生效應降低，使奈米碳管電晶體能夠在高頻上有較好的操作性能。

本論文所製作之奈米碳管電晶體的元件結構可分為兩類，第一類為採用多指狀結構製作的碳管電晶體，第二類為採用單指狀結構製作的碳管電晶體。另外源極/汲極區域金屬又可分為兩類，其中一類以濺鍍鈮(Pd)/鋁(Al)作為源極/汲極區域金屬，另一類以濺鍍鈦(Ti)/鉑(Pt)作為源極/汲極區域金屬。不管何種元件，其下閘極/下閘極介電層皆為重摻雜磷多晶矽(50nm)/氧化鋁(10nm)。由量測結果得知使用鈮/鋁製作的碳管電晶體，無論是驅動電流抑或是電流開關比，相較於使用鈦/鉑製作的碳管電晶體都來得優越。所以本論文以鈮/鋁金屬製作的奈米碳管電晶體元件為分析重點。本論文也發現使用多指狀結構的碳管電晶體，雖具有較大的驅動電流，但電流開關比卻明顯小於單指狀結構的碳管電晶體，所以使用單指狀結構且搭配鈮/鋁金屬製作的碳管電晶體是較佳的選擇。

使用上述直流電性較好的元件進行高頻量測，且使用“開路測試元件加上短路測試元件”去內嵌法則將外部寄生效應去除後，可成功量測到電晶體的高頻特性。本論文元件的截止頻率($f_{\text{cut-off}}$)或是功率增益(MSG)都有超過 GHz 的表現，但仔細分析，會發現本論文元件的阻抗不匹配狀況相當嚴重，也就因此使得元件的高頻特性不如理論預期高達 THz 的性能，這是未來需要改進的方向，如此才能使碳管電晶體的高頻特性有所提升。

總言之，本論文使用的結構與製程方法確實可以製作出具有高頻操作性能的碳管電晶體，這提供將來從事碳管電晶體的高頻特性研究的一個參考基礎。



A Study on the High Frequency Characteristics of Carbon Nanotube Field Effect Transistors

Student : Chia-Wen Chang


Advisor : Dr. Bing-Yue Tsui

Department of Electronics Engineering

Institute of Electronics

National Chiao Tung University

Abstract



This thesis is based on the architecture of local bottom-gated carbon nanotube FETs (LBG-CNTFETs), which used spin-coating process to disperse CNTs. The source/drain metal contact was made by contact-metal lift-off process with high work-function metal to solve the disadvantage of high leakage current for conventional top-gate(TG) schottky barrier CNTFETs. The on-current of the CNTFETs can be substantially raised by increase the concentration of CNT solutions and using multiple spin-coating procedures. CNTFETs with good high frequency characteristics can be made by modifying the layout of the mask to avoid the parasitic effects.

There are two kinds of device structures of CNTFETs in this thesis. One is multi-finger structure and the other one is single-finger structure. Two kinds of metals were used to form the source/drain contact of the CNTFETs. They are Pd/Al and Ti/Pt deposited by sputtering. All of the devices in this thesis have the bottom-gate/gate dielectric structure of in-situ doped N^+ poly-Si(50nm) / Al_2O_3 (10nm). Either on-current or on/off current ratio, CNTFETs with Pd/Al as

source/drain contact metal are superior to the CNTFETs with Ti/Pt as source/drain contact metal. Therefore, this thesis focuses on the CNTFETs with Pd/Al as source/drain contact metal. Measurement results show that the CNTFETs with multi-finger structure have higher on-current but much lower on/off current ratio than the CNTFETs with single-finger structure. As a result, CNTFETs with single-finger structure and Pd/Al as source /drain contact metal are preferred for further analysis.

The CNTFETs with better DC electrical properties were selected to perform high frequency analysis. The “open circuit test structure and short circuit test structure ” procedure was used to de-embed the external parasitic effects. The $f_{\text{cut-off}}$ and MSG of the CNTFETs in this thesis are over GHz. After taking a particular analysis, it is found that the impedance mismatch of CNTFETs in this thesis is very serious and hence the high frequency characteristics of CNTFETs are not as good as theoretical prediction of THz. The problem of impedance mismatch must be solved in the future in order to get the CNTFETs with better high frequency characteristics.

To conclude, the CNTFETs suitable for high frequency characterization have been fabricated in this thesis. This provides a basis for the research on the high frequency characteristics of CNTFETs in the future.

誌謝

研究所兩年的時光一轉眼就過了，在這說長不長說短不短的時間中，在崔秉鉞老師細心地指導下，除了學習到研究上的專業知識以外，也學習到作研究應有的態度與精神，更在老師身上看到學者風範，也真的很感謝老師在研究上所給予的建議與指導，使我能夠在實驗上遇到瓶頸時得到適時的幫助。

另外，也要感謝實驗室的志民學長、季霈學長、振銘學長、振欽學長、宜澤學長、勻珮學姊在實驗上的討論與幫忙；再來要感謝實驗室的夥伴們雨蓁、筱函、曉萱、孝瑜、正愷在實驗上的討論，以及彼此互相鼓勵與打氣，能夠與你們共處，真的深感榮幸。也要感謝實驗室的依成學弟，實驗室有你這個稱職的助理，才讓我能夠無後顧之憂地從事研究。也要感謝曾俊元老師實驗室的明錡學長、孟漢學長給予研究上寶貴的建議與鼓勵。也要感謝其他實驗室幫助過我的各位學長姐、同學、朋友們，真的很感謝你們，沒有你們的幫助，我一定無法將研究做好。

最後，要特別感謝我的父母與家人們，謝謝你們從小到大對我無微不至的照顧，也要感謝你們的支持與鼓勵，讓我能夠全心全意將研究做好，往後，我也會更努力，才不會辜負你們對我的栽培與期望。

目錄

中文摘要.....	i
英文摘要.....	iii
誌謝.....	v
目錄.....	vi
表目錄.....	ix
圖目錄.....	x

第一章 緒論

1-1 奈米碳管的發現與成長方法.....	1
1-2 奈米碳管的種類與性質.....	2
1-3 奈米碳管電晶體的直流特性.....	4
1-3.1 奈米碳管電晶體之起源.....	4
1-3.2 不同結構奈米碳管電晶體之操作原理與特性比較.....	4
1-4 奈米碳管電晶體的高頻(High-frequency)應用.....	7
1-4.1 高頻背景知識介紹.....	7
1-4.2 奈米碳管電晶體高頻應用之研究發展.....	8
1-5 論文架構.....	10

第二章 元件設計與製程流程步驟

2-1 奈米碳管電晶體之製程結構設計.....	19
2-2 元件製程流程與參數條件.....	20

2-3 元件之光罩佈局設計	25
2-3.1 高頻量測佈局介紹.....	25
2-3.2 元件的細部佈局.....	26
2-4 奈米碳管溶液之配製與條件	27
2-4.1 奈米碳管粉末之產品規格.....	27
2-4.2 奈米碳管溶液配製與旋塗條件	28
2-4.3 奈米碳管之拉曼光譜分析介紹(I)	28
2-4.4 奈米碳管之拉曼光譜分析介紹(II)	29
2-5 元件直流與高頻量測方法與條件	32
2-5.1 奈米碳管電晶體之直流電性分析	32
2-5.2 奈米碳管電晶體之高頻電性分析	32

第三章 區域性背閘極奈米碳管電晶體之直流與高頻電性分析

3-1 區域性背閘極奈米碳管電晶體直流電性分析	43
3-1.1 區域性背閘極奈米碳管電晶體直流電性量測元件	43
3-1.2 區域性背閘極奈米碳管電晶體直流電性	44
3-1.3 Pd/Al 單指狀結構電晶體的直流電性	46
3-1.4 Pd/Al 多指狀結構電晶體的直流電性	48
3-1.5 直流電性結論.....	49
3-2 區域性背閘極奈米碳管電晶體高頻電性分析	50

3-2.1 區域性背閘極奈米碳管電晶體高頻電性量測元件	50
3-2.2 使用 ADS(Advanced Design System)軟體模擬理想電晶體特性...50	
3-2.3 去內嵌(De-embedding)方法選擇介紹.....	51
3-2.4 元件高頻特性量測分析與討論	53
3-2.5 多指狀結構與單指狀結構奈米碳管電晶體的高頻量測比較	56
3-2.6 高頻特性結論.....	56

第四章 結論與建議

4-1 結論.....	78
4-2 後續研究建議.....	79
參考文獻.....	81
個人簡歷.....	85



表目錄

第三章

表 3-1 不同通道長度下的平均驅動電流統計表.....63

表 3-2 本論文單指狀結構電晶體與其它期刊電晶體元件特性比較.....77



圖目錄

第一章

圖1-1	奈米碳管成長法的示意圖。(a)電弧放電法；(b)雷射熱熔法；(c)化學氣相沉積法.....	12
圖1-2	上圖左為單層壁奈米碳管的示意圖；上圖右為利用具有原子級解析度的掃描式穿隧顯微鏡(STM)所攝得的單層壁奈米碳管影像[20].....	13
圖1-3	多層壁奈米碳管之示意圖.....	13
圖1-4	定義奈米碳管的特徵向量 $C=na_1+ma_2=(n,m)$ [20].....	14
圖1-5	背閘極奈米碳管電晶體之結構示意圖.....	14
圖1-6	雙極性奈米碳管電晶體之 I_d-V_{gs} 特性圖[36].....	15
圖1-7	上閘極奈米碳管電晶體之結構示意圖.....	15
圖1-8	雙閘極奈米碳管電晶體之結構示意圖.....	16
圖1-9	區域性背閘極奈米碳管電晶體之結構示意圖.....	16
圖1-10	S 參數示意圖[43].....	17
圖1-11	高頻參數轉換表[44].....	17
圖1-12	奈米碳管共振器的等效電路圖[45].....	18
圖1-13	(a)多指狀結構圖(b)SEM 放大圖[42].....	18

第二章

圖2-1	區域性背閘極奈米碳管電晶體之結構示意圖.....	34
圖2-2	區域性單指狀背閘極奈米碳管電晶體之光罩設計圖.....	34
圖2-3	區域性背閘極奈米碳管電晶體之 SEM 示意圖.....	35
圖2-4	單指狀元件短路測試結構光罩設計圖.....	36
圖2-5	區域性多指狀背閘極奈米碳管電晶體光罩設計圖.....	36
圖2-6	Carbolex 公司所提供之 AP-grade SWNTs SEM 圖.....	37
圖2-7	Carbolex 生產之奈米碳管的 RBM 值.....	37
圖2-8	使用勞倫茲分佈函數趨近於圖 2-7 的 RBM 峰值.....	38
圖2-9	Carbolex 生產之奈米碳管的 G-Band、D-Band 峰值.....	38
圖2-10	使用勞倫茲分佈函數趨近於圖 2-9 的 G-Band、D-Band 峰值.....	39
圖2-11	使用積分法計算 G-Band 峰直下的面積.....	39

圖2-12	使用積分法計算 D-Band 峰值下的面積.....	40
圖2-13	去嵌入法的使用法則(“開路測試元件”加上”短路測試元件”).....	40
圖2-14	燒碳管獲得開路元件的流程.....	41
圖2-15	區域性背閘極的 $ I_D -V_G$ & G_m-V_G	41
圖2-16	區域性背閘極奈米碳管電晶體的製程步驟示意圖.....	42

第三章

圖3-1	單指狀結構電晶體元件之 $ I_D -V_G$ 特性($V_D=-0.1V$) (源極、汲極金屬為 Pd/Al)，附圖為 On/Off ratio- V_D 特性.....	58
圖3-2	單指狀結構電晶體元件之 $ I_D -V_D$ 特性(源極、汲極金屬為 Pd/Al).....	58
圖3-3	單指狀結構電晶體元件之 $ I_D -V_D$ 特性(源極、汲極金屬為 Ti/Pt).....	59
圖3-4	使用 Pd/Al、Ti/Pt 當作源極、汲極金屬元件的 On current-On/Off ratio 特性比較與趨勢.....	59
圖3-5	使用 Pd/Al 當作源極、汲極金屬元件的 On current-Channel length 特性比較與趨勢.....	61
圖3-6	使用 Pd/Al 當作源極、汲極金屬元件的 On /Off ratio-Channel length 特性比較與趨勢.....	61
圖3-7	使用 Pd/Al 當作源極、汲極金屬元件的 On Current -Channel width 特性比較與趨勢.....	62
圖3-8	使用 Pd/Al 當作源極、汲極金屬元件的 On/Off ratio-Channel width 特性比較與趨勢.....	62
圖3-9	使用 Pd/Al 當作源極、汲極金屬元件且 $V_D= -0.1V$ 偏壓時， R_{on} -Channel length 特性比較.....	63
圖3-10	使用 Pd/Al 當作源極、汲極區域的多指狀結構電晶體元件的 On/Off ratio-Channel length 特性比較與趨勢.....	64
圖3-11	使用 Pd/Al 當作源極、汲極區域的多指狀結構電晶體元件的 On/Off ratio-Channel width 特性比較趨勢.....	64
圖3-12	使用 Pd/Al 當作源極、汲極區域的多指狀結構與非多指狀結構電晶體元件的 On current-On/Off ratio 特性比較與趨勢.....	65
圖3-13	使用 Pd/Al 當作源極、汲極區域的多指狀結構電晶體元件且 $V_D=-0.1V$ 偏壓時， R_{on} -Channel length 特性比較.....	65
圖3-14	使用 ADS 軟體模擬理想電晶體的高頻電性電路圖.....	66

圖3-15	使用 ADS 軟體模擬理想電晶體的 S_{21} -及 S_{12} -Frequency 特性與趨勢.....	66
圖3-16	使用 ADS 軟體模擬理想電晶體的 H_{21} -及 MSG-Frequency 特性與趨勢.....	67
圖3-17	使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)後， S_{21} -及 S_{12} -Frequency 的趨勢比較.....	67
圖3-18	使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)後， H_{21} -Frequency 的趨勢比較.....	68
圖3-19	使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)後，MSG-Frequency 的趨勢比較.....	68
圖3-20	使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)程序後， H_{21} -及 MSG-Frequency 的趨勢比較.....	69
圖3-21	單指狀背閘極奈米碳管電晶體元件的 $ I_D - V_G$ 特性($V_D=-5V$)...	69
圖3-22	單指狀背閘極奈米碳管電晶體元件的 S_{21} -及 S_{12} -Frequency 趨勢比較($V_G=-3V$ ， $V_D=-5V$).....	70
圖3-23	單指狀背閘極奈米碳管電晶體元件的 H_{21} -及 MSG-Frequency 趨勢比較($V_G=-3V$ ， $V_D=-5V$).....	70
圖3-24	單指狀背閘極奈米碳管電晶體元件的 S_{11} -及 S_{22} -Frequency 特性比較($V_G=-3V$ ， $V_D=-5V$).....	71
圖3-25	單指狀背閘極電晶體特性 (a) $ I_D - V_G$ 特性($V_D=-1V$) (b) S_{21} -及 S_{12} -Frequency 特性($V_G=-3V, V_D=-1V$)，(c) H_{21} -及 MSG-Frequency 特性($V_G=-3V$ ， $V_D=-1V$).....	71
圖3-26	單指狀背閘極電晶體特性 (a) $ I_D - V_G$ 特性($V_D=-3V$) (b) S_{21} -及 S_{12} -Frequency 特性($V_G=-3V, V_D=-3V$)，(c) H_{21} -及 MSG-Frequency 特性($V_G=-3V$ ， $V_D=-3V$).....	73
圖3-27	單指狀背閘極電晶體特性 (a) $ I_D - V_G$ 特性($V_D=-5V$) (b) S_{21} -及 S_{12} -Frequency 特性($V_G=-3V, V_D=-5V$)，(c) H_{21} -及 MSG-Frequency 特性($V_G=-3V$ ， $V_D=-5V$).....	74
圖3-28	單指狀背閘極電晶體與多指狀背閘極電晶體開路測試元件高頻特性比較 (a) 單指狀電晶體的 S_{21} -及 S_{12} -Frequency 特性，(b)多指狀電晶體的 S_{21} -及 S_{12} -Frequency 特性.....	76

第一章

緒論

1-1 奈米碳管的發現與成長方法

為了滿足莫爾定律(Moore's Law)，積體電路製程技術不斷改良，使元件能持續微縮(Scale-down)。當元件微縮到了奈米(nm)等級後，製程技術也開始受到嚴重限制而使元件無法如預期向下微縮，所以尋找新材料應用於電子產品上，成為一種新趨勢。西元 1991 年，日本 NEC 公司研究員飯島澄男博士(S. Iijima)使用電弧放電法(Arc discharge)來進行成長奈米級原子結構物，並且透過高解析度穿透式電子顯微鏡(HRTEM)的分析，發現了多層壁奈米碳管(Multi-walled Carbon Nanotube, MWNT)的存在[1]，隨後在 1993 年時，飯島澄男博士又發現了單層壁奈米碳管(Single-walled Carbon Nanotube, SWNT) [2]。從此之後，有關於奈米碳管特性研究便蓬勃發展。後續研究發現碳管屬於直接能隙(Direct bandgap)，並且具有很高的機械強度 [3][4]、熱穩定性、熱傳導性[5]、抗電子遷移(Electron migration)[6]、耐高電流密度[7][8]等等優越特性。

目前主要用來生產奈米碳管的方式有三種：(1)電弧放電法(Arc discharge)[9]、(2)雷射熱熔法(Laser ablation)[10]、(3)化學氣相沉積法(Chemical vapor deposition, CVD)[11]。

電弧放電法(如圖 1-1(a))，其原理為在製程腔體(Chamber)中通入氦氣(He)，並且置入兩石墨電極，且於兩端施加電壓，使石墨電極流過高電流，而使石墨電極氣化產生碳原子，使其能夠自行排列產生奈米碳管。此法的優點就是可將催化劑(Catalyst)加入石墨電極中，因而成長出單層壁奈米碳管。但缺點就是是成本太高、且成長出的奈米碳管長度較短，所以無法符

合半導體製程上大量生產的需求。

另外，雷射熱熔法(如圖 1-1(b))，其原理是在 1200°C 的溫度下，使用高能量雷射光打在含有少量鎳(Ni)、鈷(Co)等催化劑的石墨基板上，基板上的碳原子以及少量的催化劑就會因此被蒸鍍出來，碳原子也會因此自行排列產生成奈米碳管。此法的優點是可以用來成長較高純度且直徑分布範圍較窄的單層壁奈米碳管。缺點也是成本高、產率(Throughput)過低，所以也是無法符合半導體製程上大量生產的需求。

最後就是化學氣相沉積法(如圖 1-1(c))，其原理是在製程腔體中通入碳源氣體(如甲烷、乙烯、乙炔)，並且在高溫(Thermal)或電漿(Plasma)的環境中使氣體分子分解成碳原子並且沉積在鍍有催化劑(如鐵、鈷、鎳)的基板上，使碳原子自行排列產生奈米碳管。此法較符合半導體製程上大量生產的需求，且其所成長出的奈米碳管長度可達數十微米(μm)以上，更可以透過對基板催化劑的定位(Placement)來定位成長奈米碳管[12]。另外也可以透過外加電場或是石英基板的使用來達到定向(Alignment)成長奈米碳管[13][14][15]。

未來在奈米碳管成長的研究方面包含括(1)控制奈米碳管直徑以及旋度[16]、(2)獲得更高純度的單層壁奈米碳管以及長度更長的奈米碳管[17]、(3)成長密度更高且平行(Parallel)的奈米碳管[12]，這些研究已成為一股潮流與趨勢，這樣在將來的某一天也才有機會將碳管量產應用於電子市場上。

1-2 奈米碳管的種類與性質

奈米碳管的結構可以看成是二維空間以 sp^2 軌域鍵結的蜂窩狀石墨層結構捲曲而成的管狀物[18][19]，若奈米碳管的管壁僅由一層碳原子所構成，則稱之為單層壁奈米碳管(Single-walled Carbon Nanotubes, SWNTs)(如圖 1-2)[20]，其直徑約為 1~2 奈米，長度可長達數十微米(μm)。如此高的長

寬比(Asspect ratio = length / diameter)，所以可將奈米碳管視為理想的一維結構，因此，當自由載子在奈米碳管上傳導時，就可以大幅地改善因散射(Scattering)所造成之載子遷移率(Mobility)下降的問題，而表現出彈道傳輸(Ballistic transport)的行為[21]。若奈米碳管的管壁是由多層同軸碳原子所形成，則稱之為多層壁奈米碳管(Multi-walled Carbon Nanotubes, MWNTs)(如圖 1-3)[22]，其直徑與其管壁的碳原子層數有關，大多為數十到數百奈米不等。

奈米碳管由於單層石墨層結構捲曲方向的不同，所以也使其基本的導電特性也有所區別，其主要可區分為半導體性奈米碳管與金屬性奈米碳管。為了區別出其不同的導電特性，首先先從石墨層結構捲區方向來探討，所以定義出奈米碳管的特徵向量(Chiral vector) $C = na_1 + ma_2 = (n,m)$ (如圖 1-4)[20]，方向為垂直奈米碳管的軸向方向， $|C|$ 為奈米碳管管徑的周長，進而可以計算出奈米碳管的直徑。若 $n = m$ 時，稱之為 Armchair 奈米碳管；若 n 或 m 其中之一為 0 時，稱之為 Zigzag 奈米碳管[20]，其它不屬於前述前兩者的奈米碳管則稱之為 Chiral 奈米碳管。

經由理論計算，可得當 $n - m$ 為 3 的倍數時，碳管屬於金屬性奈米碳管，不利於製作主動開關元件。反之，當 $n - m$ 不為 3 的倍數時，屬於半導體性奈米碳管，有利於製作主動開關元件。研究發現碳管能隙的大小和其直徑有關，當直徑愈大，則能隙愈小，兩者是呈現反比的關係[18][23]，所以當奈米碳管直徑大到數十奈米以上時，也會因能隙過小，而呈現出較偏向金屬性奈米碳管的性質，多層壁奈米碳管多半屬於此類，所以不利於製作主動開關元件。奈米碳管 10^9 A/cm^2 的可耐電流負載密度[7][8]，約為傳統銅導線的 1000 倍，所以被視為極有潛力可以用來當做元件間的連接線(Interconnect)使用[24][25][26]，研究也發現互補式金屬氧化物半導體(CMOS)製程在未來持續微縮下，金屬連接線的線寬微縮達到一定程度時，勢必面

臨到電阻過高的問題，使得電路的操作延遲時間(RC time delay)上升到無法接受的地步，因而更加快了多層壁奈米碳管的特性研究，期待其有一天能夠應用於半導體製程金屬連接線上[26]。另外從奈米碳管研究中也發現，相較於多層壁奈米碳管，單層壁奈米碳管具有較大的或然率呈現半導體性，所以有利於製作主動元件，故研究人員莫不致力於尋找更經濟(low cost)、更高純度(high purity)、更高品質(high quality)的方法來成長單層壁奈米碳管。

1-3 奈米碳管電晶體之直流特性

1-3.1 奈米碳管電晶體之起源

西元 1998 年時，IBM 的研究團隊使用半導體性質的奈米碳管來當作電晶體通道(Channel)，製作出了全世界第一顆背閘極奈米碳管電晶體(Back-gated CNTFETs)(如圖 1-5)[27][28]，由於其優異的電晶體特性表現，被認為具有取代傳統金屬氧化物半導體場效電晶體(MOS-FET)的潛力。之後，其他不同結構的碳管電晶體也陸陸續續被發表。時至今日，奈米碳管電晶體所使用的結構方式與製程方法、閘極介電質材料的選擇及沉積方式[29][30]、源極/汲極(Source/Drain)金屬電極的選擇[31][32]，都有大量的研究成果發表於世。

1-3.2 不同結構奈米碳管電晶體之操作原理與特性比較

(a) 背閘極奈米碳管電晶體：首先將從結構最簡單的背閘極奈米碳管電晶體開始介紹，背閘極結構(如圖 1-5)[31]，是以矽晶片作為背閘極，於晶片上方先以熱氧化法成長背閘極介電層，再以(1)催化劑定位成長奈米碳管，或是(2)以旋轉塗佈方式塗上奈米碳管，最後再使用光阻掀離法(PR

Lift-off)製程完成源極/汲極的金屬電極。

根據文獻上的研究，說明了奈米碳管電晶體可視為一種蕭基位障 (Schottky barrier) 主導的元件[33][34][35]，當半導體性奈米碳管與源極/汲極金屬電極接觸達到熱平衡後，其源極/汲極金屬的費米能階(Fermi-level)到半導體性奈米碳管的傳導帶之差即為自由電子所必須克服的蕭基位障高度 (Schottky barrier height)；同理，源極/汲極金屬的費米能階到半導體性奈米碳管的價帶之差即為自由電洞所必須克服的蕭基位障高度，兩者之和為半導體性奈米碳管的能隙值。

此類型元件的直流電性操作原理為利用背閘極的操作電壓來改變電場進而調變自由載子的蕭基位障及半導體性奈米碳管通道上的能帶，進而影響蕭基位障的寬窄、使其通道中自由電子、自由電洞之濃度因而上升或下降，而源極/汲極金屬上的自由載子也得以藉由 Fowler-Nordheim 穿隧效應 (Fowler-Nordheim tunneling) 穿過蕭基位障，而產生電子或電洞穿隧電流，當背閘極電場極性為正時，就會造成電子穿隧電流；當背閘極電場極性為負時，就會有電洞穿隧電流產生，所以此類型元件具有傳導電流雙極性 (Ambipolar) 特徵(如圖 1-6)[36]，此點特性對於強調開關功能的主動元件來說，是一個極大的缺點，故研究人員莫不致力透過不同的製程方法來加以改進，使雙極性的奈米碳管電晶體轉變為單極性(Unipolar)的奈米碳管電晶體[36]。

也由於蕭基位障寬窄的調變與背閘極電場大小間之關係是屬於自然指數 (Natural Exponential) 對數 (Logarithm) 的關係，所以在次臨界電壓 (Sub-threshold voltage) 前，背閘極電場對於汲極電流的調變力很差，因而造成其電晶體的次臨界斜率(Subthreshold swing)相較於傳統 MOSFET 常溫極限 60(mV/dec)仍有一大段的距離[37]。另外，使用矽晶片來當作背閘極時，需要整個晶片使以偏壓，所以就無法控制單一顆的奈米碳管電晶體，這對

於需要不同偏壓電晶體的電路實現上，就有著難以克服的困難。

(b) 上閘極奈米碳管電晶體：上閘極(Top-gated)奈米碳管電晶體的結構(如圖 1-7)[38]。操作原理與背閘極奈米碳管電晶體類似，上閘極通常會和源極/汲極只有些許小於 100 奈米的重疊(overlap)，可以大幅降低上閘極和源極/汲極的寄生電容，不但可以加快元件速度又可以兼顧源極/汲極端蕭基位障的調變。此外更可以改善背閘極無法個別控制單一奈米碳管電晶體的缺點。另外值得注意的就是上閘極介電層的沉積方式，透過電漿輔助化學氣相沉積(PECVD)、濺鍍(Sputter)、電子槍蒸鍍系統(E-gun)，或原子層沈積(ALD)等方式來沉積上閘極介電層，除了注意是否有上閘極漏電過大、另外也需注意沉積方式是否會傷害奈米碳管或是沉積方式對於奈米碳管的階梯覆蓋(Step coverage)能否完美匹配。

(c) 雙閘極奈米碳管電晶體：IBM 公司提出了雙閘極(Dual-gated)奈米碳管電晶體(如圖 1-8)[37][39][40]，其結構因為下閘極和源極/汲極沒有重疊，所以藉由背閘極(矽晶片)施以偏壓，可以達到電性摻雜(Electrical doping)的效果，因而可控制進入通道的自由載子為電子或電洞，而下閘極主要功能就是用來控制電晶體的開關、屏蔽背閘極的電場[39]，這將使奈米碳管電晶體的電性由雙極性轉變為單極性，且此奈米碳管電晶體開關的控制方式，將使下閘極電場在次臨界電壓前對於汲極電流的調變力很強，可以有效的降低次臨界斜率，若採用等效氧化層厚度(EOT)值很低的下閘極介電層，其次臨界斜率更可趨近於 MOSFET 常溫極限的 60(mV/dec)[37]。

雙閘極奈米碳管電晶體的缺點是背閘極仍然需加偏壓，使得閘極和源極/汲極間的寄生電容上升，這也使元件操作速度受到限制，此外對於只能控制單一電晶體的缺點也無法在此結構中獲得解決。

(c) 區域性背閘極奈米碳管電晶體：在 2001 年，採用背閘極(Bottom-gated)結構製作的奈米碳管電晶體論文被發表[41]，之後在 2005 年，

利用背閘極結構製作奈米碳管電晶體來量測高頻特性的論文也被發表 [42]，之後本實驗室李振欽學長參考並改良上述論文電晶體結構，並修改製程步驟，已成功製作出高性能的奈米碳管電晶體，並將其稱之為區域性背閘極 (Local bottom-gated) 奈米碳管電晶體。其結構如圖 1-9，其電性操作原理類似於上閘極碳管奈米碳管電晶體，但是本結構是先成長背閘極與背閘極介電層後再進行碳管旋塗，除了避免上閘極結構中在成長閘極介電層時有可能傷害到已在晶片表面的碳管外，也因為有了背閘極與閘極介電層成長後與晶片表面所形成的高低差，所以使得碳管旋塗更為容易，再加上實驗室學長找到了適合製作單根碳管電晶體的最佳化碳管旋塗濃度與條件，所以已使碳管跨接電晶體源極/汲極兩極的或然率大大提升，也因此已成功將碳管電晶體製程良率大幅提升。其量測結果也證明此結構具有相當優越的直流特性，除了電流開關比(on/off current ratio)可達 10^6 、次臨界斜率為 139.1(mV/dec)、互導(Transconductance, G_m)最大值為 15.1nS。另外此結構也避免了因為使用矽晶片當做下電極而無法控制單一電晶體的重大缺點。

1-4 奈米碳管電晶體的高頻(High-frequency)應用

1-4.1 高頻背景知識介紹

S 參數(Scattering-parameters)與網路分析儀(Network analyzer)現在普遍被用於元件高頻電性量測分析，由 S 參數示意圖(圖 1-10 中所示)[43]可清楚看出四大參數(S_{11} 、 S_{12} 、 S_{21} 、 S_{22})基本定義。在符合雙端模型(Two-port model)元件的 1 號端(Port-1)輸入(Incident)一訊號，然後在同一端量測反射(Reflect)回來的訊號強弱，然後分析反射回來的訊號與輸入訊號的比例即為所謂的 S_{11} ，同理 S_{22} 也是一樣的原則，只是輸入訊號改由 2 號端(Port-2)輸入與觀

察同一端的反射訊號。但若是在 1 號端輸入訊號，然後在 2 號端量測透射 (Transmit) 訊號，然後再分析透射訊號與輸入訊號的比例即為所謂的 S_{21} ，同理 S_{12} 也是一樣的原則，只是輸入訊號是由 2 號端輸入然後觀測 1 號端的透射訊號，之後就可以進行四大參數的分析與探討，另外也可以將量測完的 S 參數透過參數轉換(圖 1-11)[44]，即可求得其它參數來進行其它分析。

在進行元件高頻量測之前，要先做過校正(Calibration)程序以扣除量測儀器、線路與系統之間的雜訊干擾，以避免量測元件時發生雜訊干擾以影響量測的準確值。因為探針點針的區域往往佔了不小面積，其拉線長度也相當可觀，也就造成額外的寄生效應(Parasitic effects)，所以使得量測到的元件特性不如預期，為了使量測數據更接近於元件的本質特性(Intrinsic characteristics)，所以在量測後都會透過去嵌入(De-embedding)程序將寄生效應扣除以求得元件的本質特性。

1-4.2 奈米碳管電晶體高頻應用之研究發展

在 2004 年，由 Peter J.Burke 教授指導的研究團隊發表了奈米碳管電晶體的高頻量測論文[45]，由圖 1-12，我們可以清楚看出其團隊設計一個外接 LC 電路與背閘極電晶體形成一個共振器(Resonator)，然後量測並觀察其 S_{11} 對頻率的關係，結果發現共振器在 2.6GHz 會形成共振而使 S_{11} 驟降，這也是首度有人利用量測數據佐證碳管電晶體可以操作在高頻區域。同年，該團隊繼續發表了一篇振奮人心的論文，其團隊利用理論計算推估碳管電晶體具有在 THz 以上操作的能力[46]。此後，對於碳管電晶體在高頻領域部份的特性研究持續發展，相關論文也陸陸續續地被發表。其中對於碳管電晶體的高頻特性較多著墨與評斷特性好壞部分，主要關注在截止頻率(Cut-off frequency, $f_{\text{cut-off}}$)與最大穩定增益(Maximum stable gain, MSG)兩個參數指標上。

所謂的 $f_{\text{cut-off}}$ 就是將所量測到的 S 參數透過轉換函數來得到 H 參數，之

後再觀察 H 參數中的 $|H_{21}|$ 絕對值大小與頻率關係，當 $|H_{21}|$ 降低到 0dB 時的頻率即為所謂的 $f_{\text{cut-off}}$ 。可以由定義中清楚看出來 $|H_{21}| = |Y_{21}/Y_{11}| = |I_{\text{out}}/I_{\text{in}}|$ ，所以 $|H_{21}|$ 就是所謂的電流增益(Current gain)，當電流增益為“1”(0dB)的時候，此電晶體就沒有電流放大的能力，所以研究就希望奈米碳管電晶體的 $f_{\text{cut-off}}$ 能夠越大越好。


另外一項指標就是 MSG，其中 $\text{MSG} = |S_{21}/S_{12}|$ 。MSG 可以解讀為功率增益(Power gain)，所以觀察 MSG 與頻率關係圖時，當 MSG 為“1”(0dB)，操作在此頻率的電晶體就沒有功率放大的能力，所以也是希望電晶體的 MSG 操作頻率能夠越高越好。

在 2005 年，第一篇以點針方式進行奈米碳管電晶體高頻量測的論文被發表[42]，其 $f_{\text{cut-off}}$ 在去嵌入後可達 2.5GHz，MSG 交於 0dB 的頻率點則大於 5GHz。以往奈米碳管電晶體可達 $10^5 \sim 10^6$ 甚至更高的電流開關比，在此篇論文中卻只有 10^3 ，仔細探究其內容，可以發現此論文電晶體結構佈局是採用多指狀(Multi-finger)結構(如圖 1-13)，其驅動電流(On current)高達 50 μ A 以上，所以可知其是利用多根碳管跨接源極/汲極來解決以往單根碳管驅動電流過小的問題。因為高頻量測時，量測儀器的阻抗匹配(Impedance matching)為 50 Ω ，所以以往可達高電流開關比的碳管電晶體當進行高頻量測時，就會因為阻抗不匹配而造成量測困難甚至是數據錯誤的狀況發生。所以要解決高頻量測時阻抗不匹配所造成的困難，必須將電晶體的電流增大使其阻抗可以匹配，所以此論文就藉由多根碳管跨接源極/汲極的方式來達到高電流的目的。但也因為多根碳管的跨接，所以勢必無法避免金屬性碳管，所以電晶體的電流開關比也就大幅下降，但直流特性的犧牲下，也換來了高頻量測的特性展現。但是該論文作者也提到其電晶體的阻抗也非完全匹配，所以就造成 S 參數量測數值都偏小。所以之後除了採用多指狀想法外，也透過在碳管旋塗之前晶面表面的化學處理將直流電流提升到 mA

等級，以解決高頻量測時阻抗不匹配的問題[47]，但也因為太多金屬性碳管的存在，所以使得其電晶體的電流開關比下降至 2 的狀態，但其 $f_{\text{cut-off}}$ 卻可提高至 8GHz，MSG 也提升至 10GHz 以上。近幾年的奈米碳管電晶體高頻研究走向就朝向提升更高的 $f_{\text{cut-off}}$ 以及更高的 MSG[48] [49] [50]。

目前奈米碳管電晶體的高頻特性與理論計算相較下，仍然差異懸殊，這主要是因為寄生效應以及本身電晶體電容太大所造成的影響，所以要解決此問題勢必要將結構佈局重新再做修改與設計，以提升高頻特性。另外也要注意到的就是目前的研究一旦追求好的高頻量測特性，就勢必要犧牲直流特性，所以下個要解決的研究方向就是如何在提升高頻特性外也兼顧到好的直流特性。

1-5 論文架構



本論文主要目的是改良與重新設計製作區域性背閘極結構的奈米碳管電晶體，透過光罩佈局的修改與製程條件的改變，以改善之前因為只旋塗單根碳管所造成驅動電流過小的問題，並透過改善製程材料、製程參數來達到高驅動電流奈米碳管電晶體的要求，並透過直流電性量測來分析與統計在多根碳管條件下所製作而成的背閘極碳管電晶體其驅動電流與電流開關比關係，再進一步量測此高驅動電流元件的高頻電性且透過分析與統計來了解此結構的電性差異。

第二章中將會說明區域性背閘極奈米碳管電晶體的製程結構設計、製程流程與參數條件、光罩佈局設計。另外也會說明奈米碳管溶液的配製法則與旋塗條件，最後也會說明直流與高頻電性的量測方法與條件。

第三章中將會對區域性背閘極多根奈米碳管電晶體作直流電性分析統計與探討，另外也會對於電晶體高頻特性部分做介紹與量測結果的統計與分析。

第四章為本論文最後的結論歸納與對後續研究工作給予之建議。



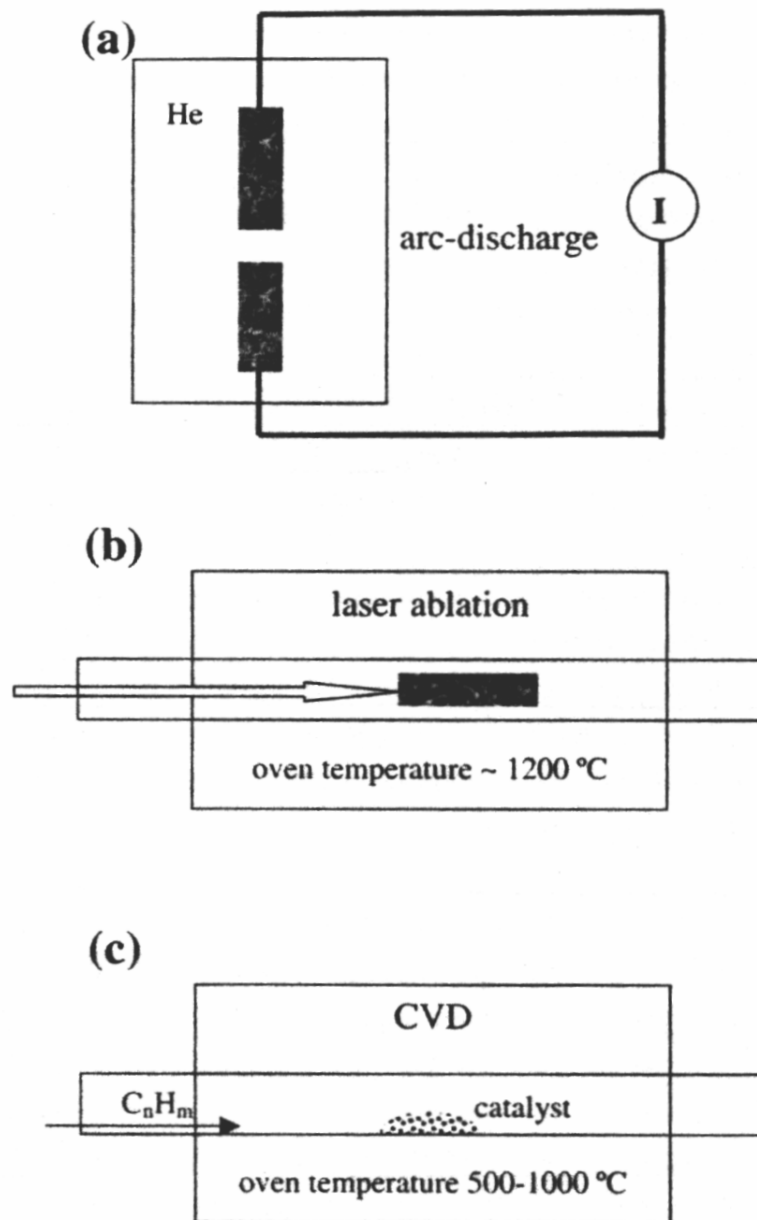


圖 1-1 奈米碳管成長法的示意圖。(a)電弧放電法；(b)雷射熱熔法；(c)化學氣相沉積法

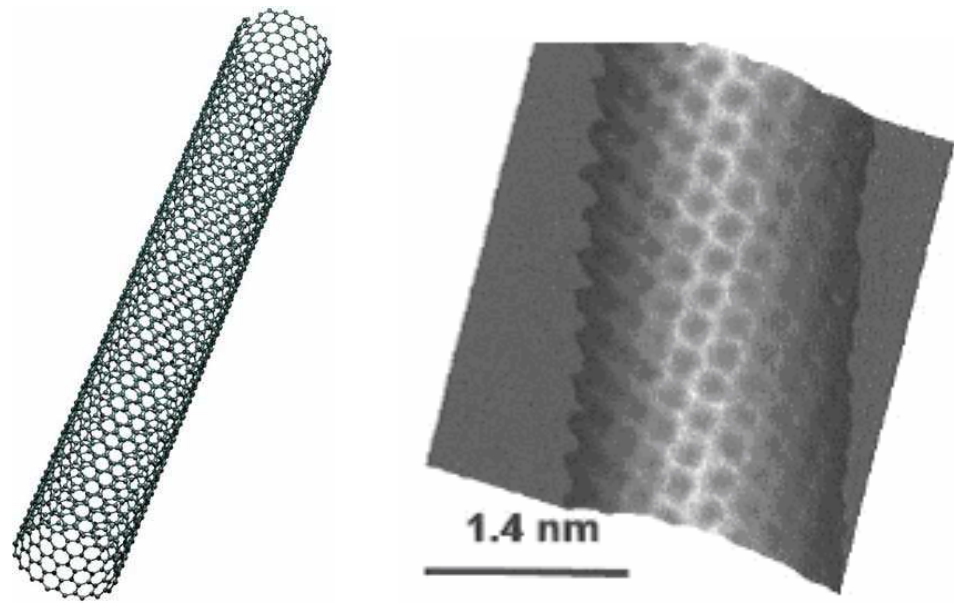


圖 1-2 上圖左為單層壁奈米碳管的示意圖；上圖右為利用具有原子級解析度的掃描穿隧顯微鏡(STM)所攝得的單層壁奈米碳管影像[20]

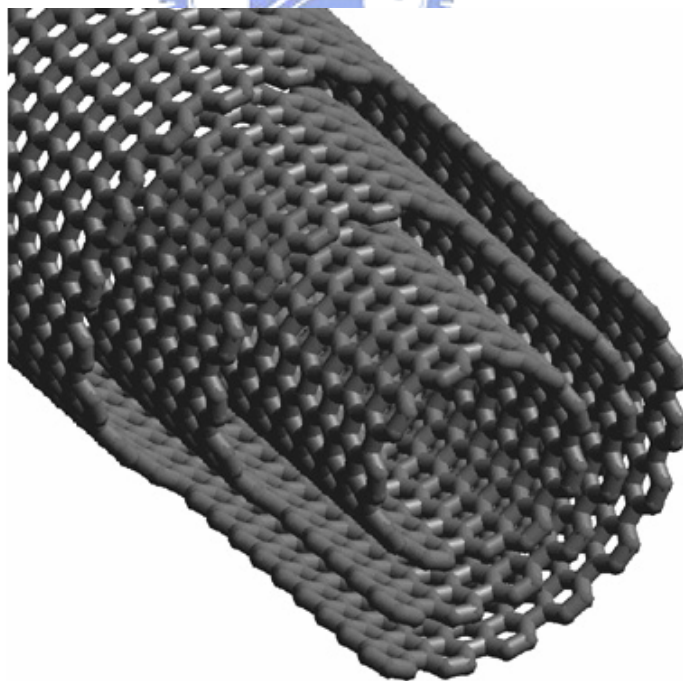


圖 1-3 多層壁奈米碳管之示意圖

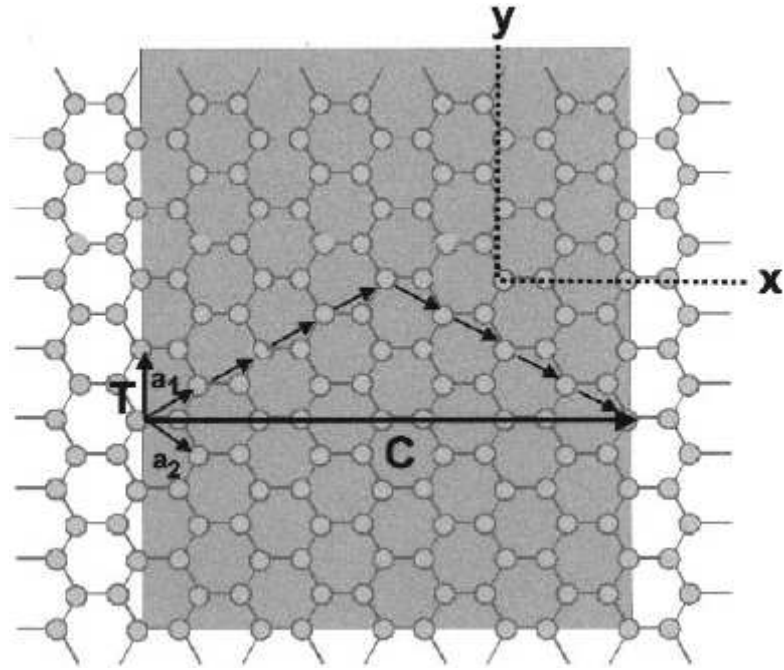


圖 1-4 定義奈米碳管的特徵向量 $C=na_1+ma_2=(n,m)$ [20]

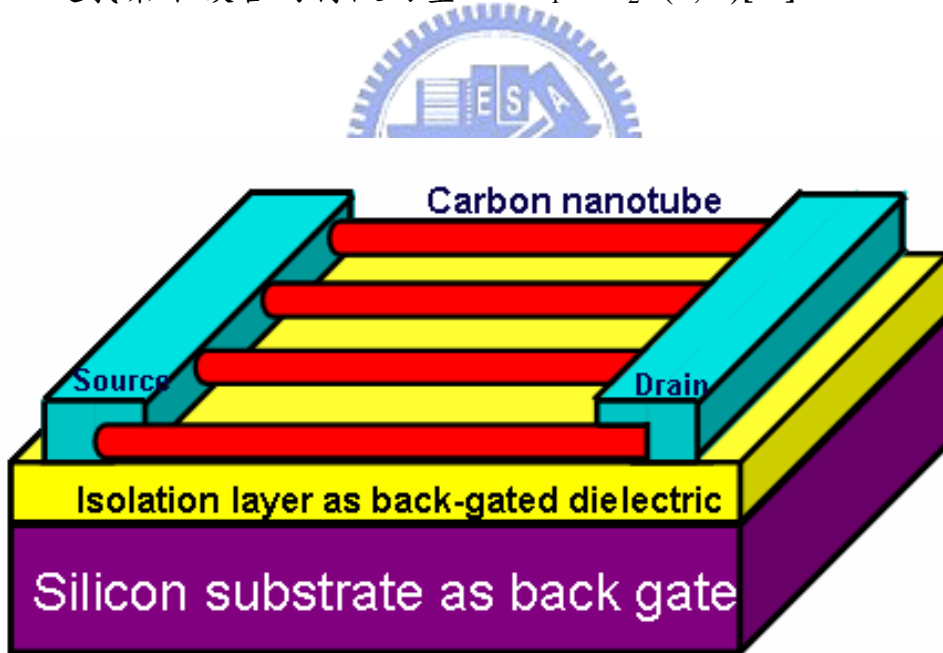


圖 1-5 背閘極奈米碳管電晶體之結構示意圖

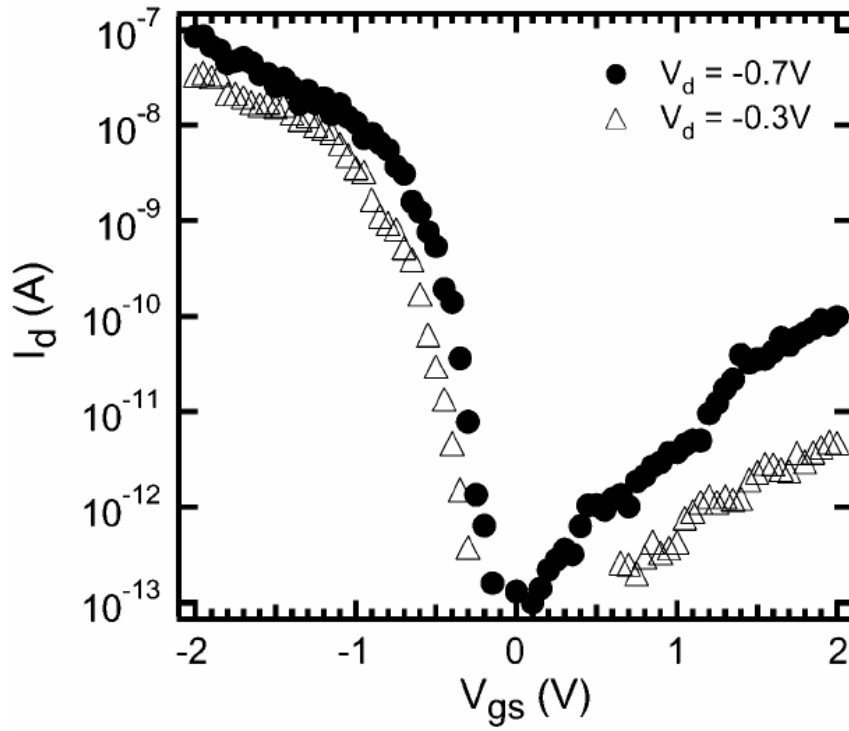


圖 1-6 雙極性奈米碳管電晶體之 I_d - V_{gs} 特性圖[36]

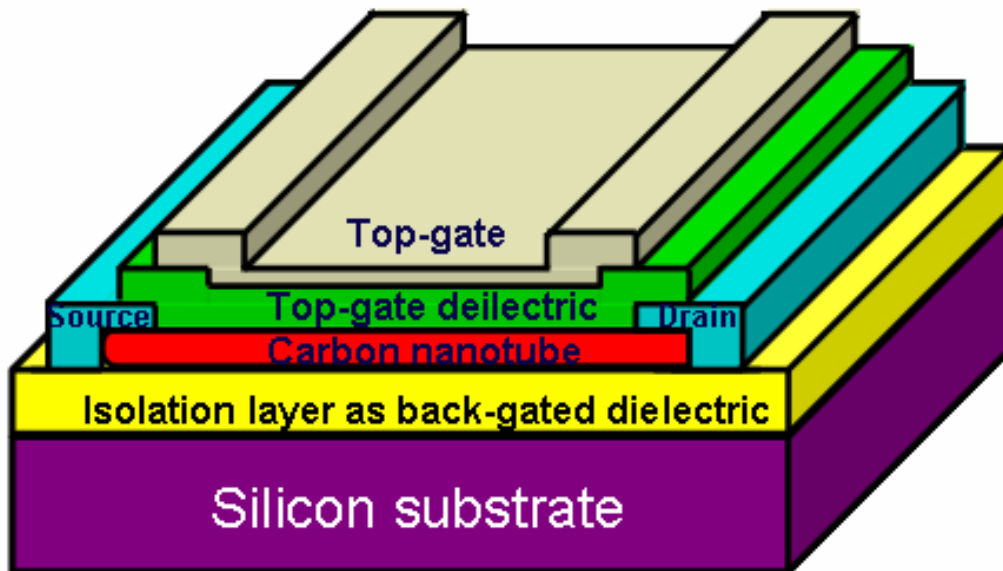
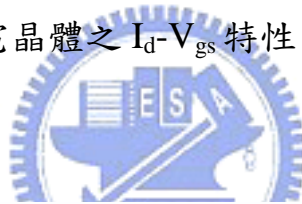


圖 1-7 上閘極奈米碳管電晶體之結構示意圖

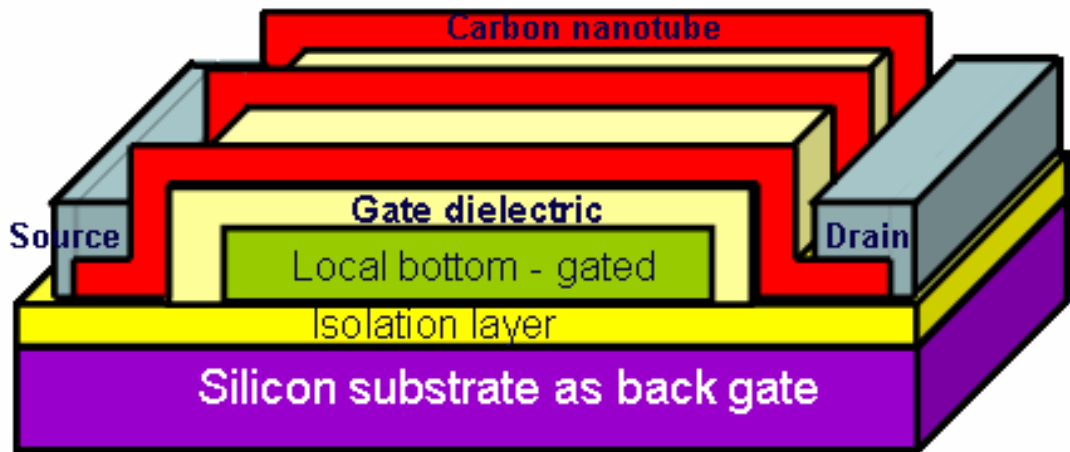


圖 1-8 雙閘極奈米碳管電晶體之結構示意圖

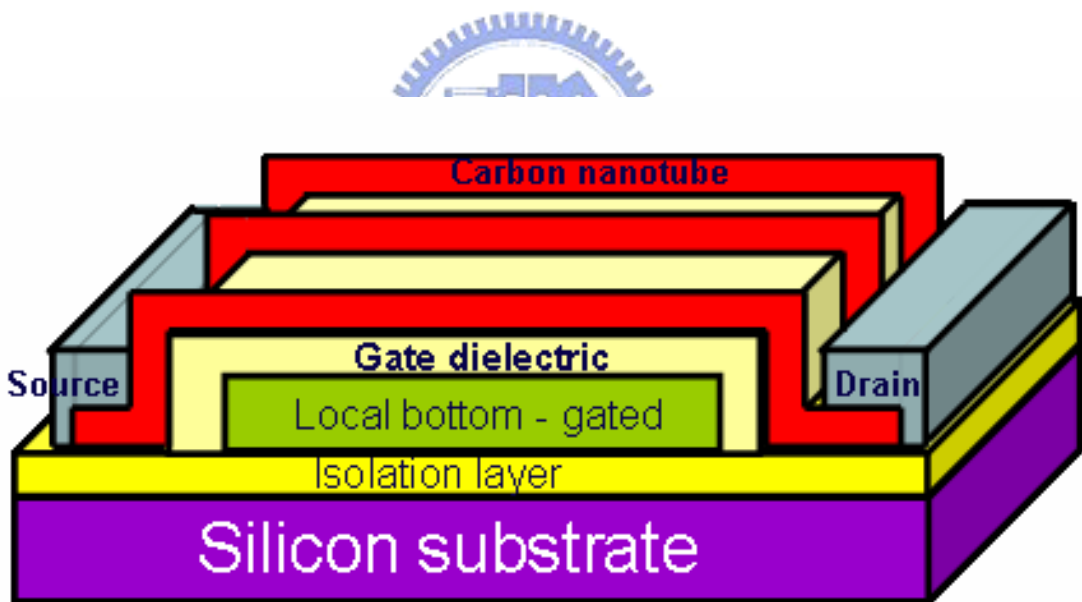


圖 1-9 區域性背閘極奈米碳管電晶體之結構示意圖

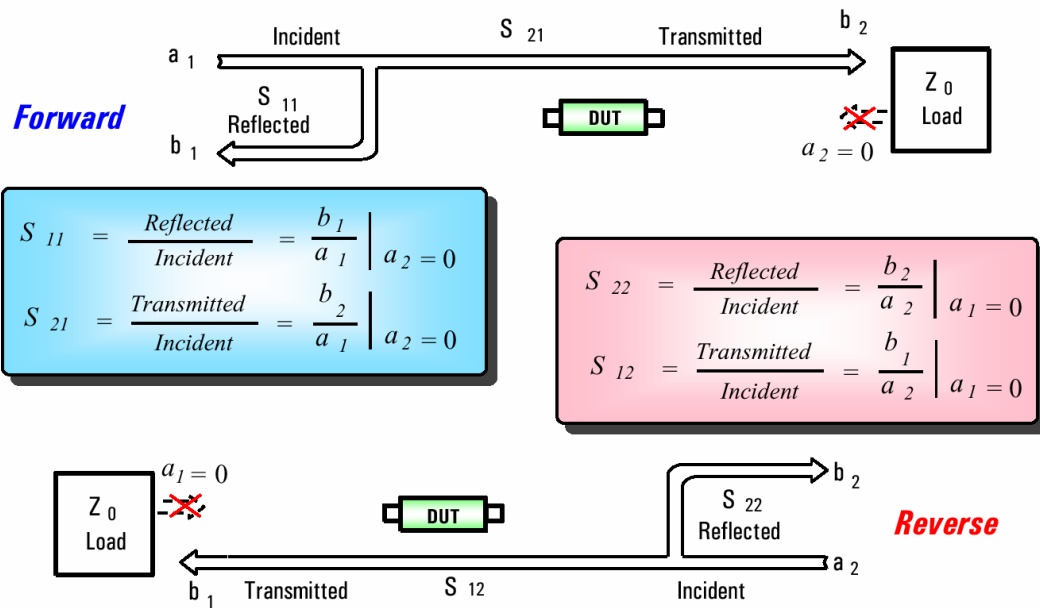


圖 1-10 S 參數示意圖[43]

Conversion from S-parameters to **Z, Y, h, or ABCD** representations

[Z]	$Z_{11} = Z_0 \frac{(1+S_{11})(1-S_{22})+S_{12}S_{21}}{\Psi_1}$ $Z_{12} = Z_0 \frac{2S_{12}}{\Psi_1}$ $Z_{21} = Z_0 \frac{2S_{21}}{\Psi_1}$ $Z_{22} = Z_0 \frac{(1-S_{11})(1+S_{22})+S_{12}S_{21}}{\Psi_1}$ where $\Psi_1 = (1-S_{11})(1-S_{22})-S_{12}S_{21}$
[Y]	$Y_{11} = \frac{(1-S_{11})(1+S_{22})+S_{12}S_{21}}{Z_0\Psi_2}$ $Y_{12} = \frac{-2S_{12}}{Z_0\Psi_2}$ $Y_{21} = \frac{-2S_{21}}{Z_0\Psi_2}$ $Y_{22} = \frac{(1+S_{11})(1-S_{22})+S_{12}S_{21}}{Z_0\Psi_2}$ where $\Psi_2 = (1-S_{11})(1-S_{22})-S_{12}S_{21}$
[h]	$h_{11} = Z_0 \frac{(1+S_{11})(1+S_{22})-S_{12}S_{21}}{\Psi_3}$ $h_{12} = \frac{2S_{12}}{\Psi_3}$ $h_{21} = \frac{-2S_{21}}{\Psi_3}$ $h_{22} = \frac{(1-S_{11})(1-S_{22})-S_{12}S_{21}}{Z_0\Psi_3}$ where $\Psi_3 = (1-S_{11})(1+S_{22})+S_{12}S_{21}$
[ABCD]	$A = \frac{(1+S_{11})(1-S_{22})+S_{12}S_{21}}{2S_{21}}$ $B = Z_0 \frac{(1+S_{11})(1+S_{22})-S_{12}S_{21}}{2S_{21}}$ $C = \frac{(1-S_{11})(1-S_{22})-S_{12}S_{21}}{2S_{21}Z_0}$ $D = \frac{(1-S_{11})(1+S_{22})+S_{12}S_{21}}{2S_{21}}$

圖 1-11 高頻參數轉換表[44]

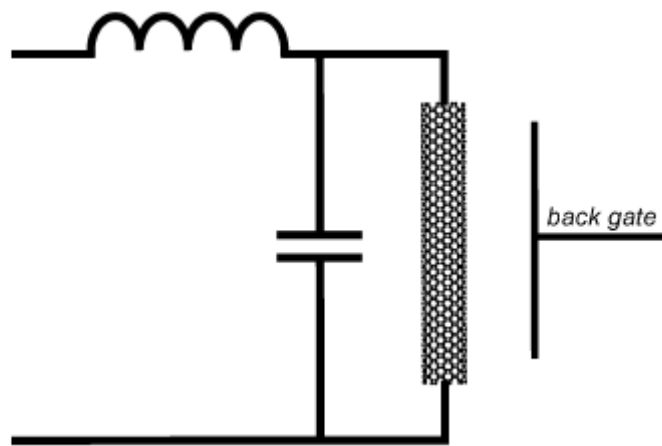


圖 1-12 奈米碳管共振器的等效電路圖[45]

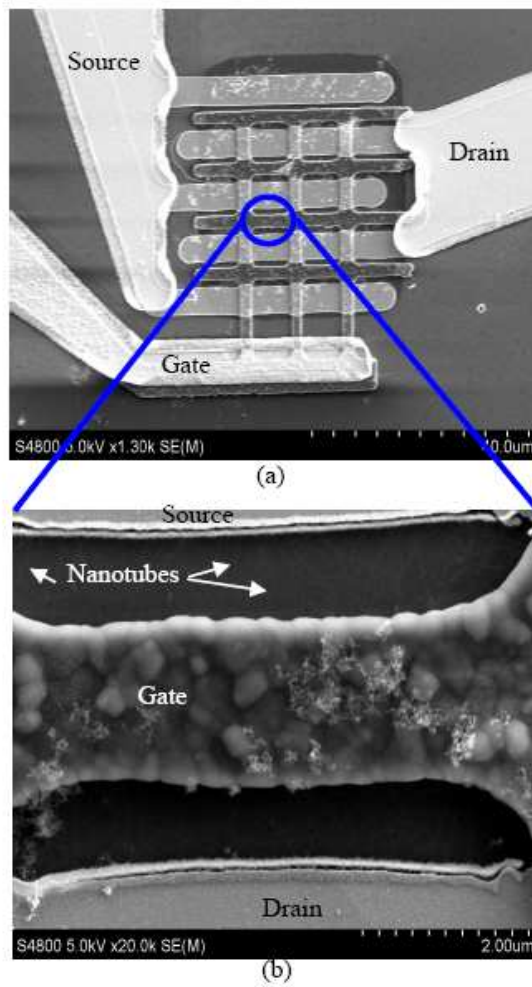


圖 1-13 (a)多指狀結構圖(b)SEM 放大圖[42]

第二章

元件設計與製程流程步驟

本章詳細說明區域性背閘極奈米碳管電晶體的製程結構設計、製程流程與參數條件、光罩佈局設計、奈米碳管溶液的配製法則與旋塗條件以及直流與高頻電性的量測方法與條件。

2-1 奈米碳管電晶體之製程結構設計

在 1-3.2 節中，已提到本實驗室李振欽學長成功製作出高性能區域性背閘極(Local bottom-gated)奈米碳管電晶體，並成功改善上閘極奈米碳管電晶體製程結構所會遇到的缺點，故在本論文中所製作之奈米碳管電晶體就以此結構為基礎來做修改以製作高頻奈米碳管電晶體。由於本論文元件要進行高頻量測，所以規劃製程步驟除了要考慮一般直流電性量測以外，更需要將高頻量測會遇到的問題先作思考以避免在高頻量測時發生量測困難。譬如說為了避免在高頻量測時會有高頻訊號透過接地的晶片產生損耗路徑，所以晶片除了選擇電阻阻值($1.5 \text{ k}\Omega \cdot \text{cm}$)較高的晶片以外，在高阻抗晶片上方成長厚度達 800nm 的絕緣層以隔絕此路徑。為了降低寄生電容影響元件的高頻特性，透過製程方法使源極與晶片確實等電位接地(Ground)。為了在高頻量測時，能夠減少因為阻抗不匹配而衰減元件高頻特性，所以修改了碳管旋塗的濃度與次數條件以提升電晶體的驅動電流來降低阻抗不匹配的情形。為了增加碳管跨接源極/汲極的或然率，所以在高阻抗晶片一開始的絕緣層成長完成後，隨即先製作下閘極電極以及下閘極介電層，使一開始晶片表面先產生大約 60nm 之下閘極/下閘極介電層的薄結構高低差。根據實驗室學長研究論文以及吾人實驗上的經驗得知，此結構下閘極電極

以及下閘極介電層所形成的高低差對於碳管跨接源極/汲極兩極或然率真的
有明顯改善，也有利於多根碳管的旋塗。

2-2 元件製程流程與參數條件

本論文的元件製作大部份採用國家奈米元件實驗室(NDL)及國立交通
大學奈米中心(NFC)所提供之半導體製程機台來完成。其中晶片使用的是高
阻抗晶片(阻值為 $1.5 \text{ k}\Omega \cdot \text{cm}$)，下閘極/下閘極介電層/基板的組合則為重摻
雜磷(P)多晶矽(In-situ doped N^+ poly-Si)/氧化鋁/高阻抗晶片，之後進行碳管
旋塗，最後再鍍上鈦(Pd)/鋁(Al)，或是鈦(Ti)/鉑(Pt)形成源極/汲極的金屬接
觸區域，區域性背閘極奈米碳管電晶體就因此完成。此外，元件製程上所
採用的曝光系統均為 Canon FPA-3000 i5+ I-line stepper 光學步進機，而非可
寫較小線寬的 NDL 電子束直寫系統(Leica E-beam lithography)，主要是為了
避免使用電子束微影時，入射的高加速電壓電子(40keV)及高電子電流
($4\text{A}/\text{cm}^2$)可能造成奈米碳管在結構上的破壞[51][52]。另外也是基於 E-beam
曝光產率過低，過於耗時的緣故，所以才放寬元件設計上的線寬大小改採
使用 Canon FPA-3000 i5+ I-line stepper 光學步進機。本小節將完整介紹區域
性背閘極奈米碳管電晶體之製程步驟(如圖 2-16)，並逐一介紹如下：

1. 晶片刻號：

吾人使用 NDL 的雷射刻號機(Laser marker)來進行晶片刻號動作，其
Laserfront Technologies 公司所生產的雷射刻號機一次可將 25 片 6 吋晶片
刻號，如此可方便以後晶片識別用，刻號完成後，馬上將刻號後晶片置入
NDL Class 100 Wet bench 的 SC-1 槽中，浸泡攝氏為 75 度、10 分鐘，以
去除刻號時所產生的粒子(Particles)污染。

2. 晶片 RCA 清洗與絕緣層成長：

首先使用 NDL Class 100 Wet bench 進行 Standard RCA clean (SC-1 + SC-2

+ HF)以去除晶片上之有機物、金屬物質、粒子與原生氧化層(Native oxide)，之後馬上將清洗完成後的晶片推入 Class 10 之水平高溫爐管成長 500nm 濕氧二氧化矽(Wet oxide)，成長完成後，除了留下控片以測量氧化矽厚度是否為 500nm，其餘晶片立即轉管至水平低壓爐管沉積 300nm 的氮化矽(LPCVD Si_3N_4)，在此兩層絕緣層成長完成後，再用 Class 10 中的 n&k analyzer 量測所成長出的絕緣層厚度是否無誤。以上的絕緣層厚度搭配將使晶片表面呈現藍綠色，方便以後在進行乾蝕刻或光阻去除時，使用肉眼或光學顯微鏡(OM)判斷是否已達蝕刻終點(Etching endpoint)或是光阻是否去除乾淨的依據。此厚的 Si_3N_4 除了可以增加絕緣層厚度，以避免高頻訊號在量測時產生損耗外，也可被用來當作之後沉積 Pd 金屬作為源極/汲極時的附著層(Adhesion layer)，以增加 Pd 的附著力。

3. 第一道接觸窗(Contact hole)蝕刻：

首先使用 NDL Class 10 中的 TEL Clean Track MK-8 旋塗 I-line 光阻，再用 Canon FPA-3000 i5+ I-line stepper 進行第一道接觸窗光罩的曝光，因為接觸窗的區域的長與寬都超過數十微米，所以曝光劑量只要 $2000(\text{J}/\text{m}^2)$ 就好，曝光完後同樣使用 TEL Clean Track MK-8 進行光阻顯影，顯影後檢查圖案(ADI)無誤後，即可將晶片送入 TEL 5000 $\text{Si}_3\text{N}_4/\text{Oxide}$ etcher 進行蝕刻，除了將接觸窗蝕刻出來外，後續幾道光罩的對準記號也會同時蝕刻在晶片的表面上，以使後續光罩對準無誤。之後使用 OM 進行蝕刻後檢查(AEI)，並確保此接觸窗下的矽基板務必露出，因為此接觸窗是用來作為後續源極和矽基板相連的孔洞，使其在電性量測時一起接地，這是為了避免在高頻量測時，在源極和基板間的寄生電容效應影響量測結果。在確定接觸窗無誤之後，將晶片送入 NDL Class 100 中的 Mattson ASPEN Asher 中，利用氧氣電漿先去除大量光阻，再將晶片浸泡於 NDL Class 100 Wet bench 的硫酸槽中 120°C 、10 分鐘，以確保沒有光阻殘留，之後結果就如

圖 2-16 (a)所示。

4. 重摻雜磷非晶矽下閘極：

使用 NDL 的高溫垂直爐管於攝氏 620°C 沉積 50nm 之重摻雜磷非晶矽 (Amorphous silicon)下閘極，將厚度縮減為 50nm 主要就是希望減小高低差，使碳管跨接電晶體兩極的或然率能夠更為上升，以提高驅動電流。沉積完成以後，立刻將此批晶片以 NDL Class 100 中的 AG-610i 快速退火爐進行攝氏 900°C、20 秒之快速退火，活化摻雜於非晶矽之磷，並且使非晶矽之晶粒(Grain)成長為多晶矽(Poly-silicon)。

5. 下閘極圖案蝕刻：

使用 TEL Clean Track MK-8 旋塗 I-line 光阻及使用 Canon FPA-3000 i5+ I-line stepper 進行第二道下閘極光罩的曝光，對於下閘極長度為 0.5 μm 的線寬來說，其曝光劑量為 2450(J/m²)，顯影完與 ADI 檢查確定無誤後，將重摻雜磷多晶矽下閘極之晶片送入 TCP 9400SE poly etcher 中，使用蝕刻終點模式(End point mode)蝕刻未被光阻覆蓋的 50nm N⁺ poly，蝕刻完成後，再將晶片送入 Mattson ASPEN Asher 及 Class 100 Wet bench 的硫酸槽以去除光阻，結果如圖 2-16 (b)所示。

6. 原子層沉積法(ALD)沉積 Al₂O₃ 下閘極介電層：

為了提升下閘極絕緣層品質以降低漏電情形，所以本論文捨棄了以 PECVD 低溫成長介電層的方法而選擇原子層沉積法(ALD)來沉積區域性背閘極電晶體之下閘極介電層。重摻雜磷多晶矽下閘極搭配的介電層是使用國家實驗研究院儀器科技研究中心的 ALD V1 機台來成長 Al₂O₃，其成長溫度為 160°C，厚度約為 10nm。當 ALD Al₂O₃ 沉積完成後，還需經過 NDL Class 10 ASM 水平 High-k anneal 爐管於攝氏 700°C 退火 30 分鐘，使沉積的 Al₂O₃ 結構緻密化(Densify)以降低下閘極漏電流。因為使用 ALD 來製作下閘極介電層之製程步驟早於奈米碳管溶液之旋塗，所以就避免了階梯覆蓋性的

問題，因此就無須對高曲率奈米碳管作特殊的化學處理。

7. 下閘極介電層圖案蝕刻：

先使用 TEL Clean Track MK-8 旋塗 I-line 光阻，再用 Canon FPA-3000 i5+ I-line stepper 進行第三道下閘極介電層光罩曝光，曝光劑量為 $1950(\text{J}/\text{m}^2)$ 。曝光顯影且 ADI 檢查無誤後，將晶片送入 Lam TCP9600 metal etcher 蝕刻 7 秒以確保 Al_2O_3 蝕刻乾淨。經過 AEI 檢查之後，採用 NFC Class 10000 Wet bench 有機槽，使用丙酮(ACE)震盪 5 到 10 分鐘，去除光阻，並使用 OM 檢查是否有還有光阻殘留，若未完成，則再重複上述之步驟以至光阻完全去除，結構如圖 2-16 (c)所示。

8. 奈米碳管溶液配製：

本論文使用旋塗法來旋塗碳管，所以奈米碳管溶液的製程參數為使用重量約為 1 mg 的奈米碳管粉末加入已裝有 40 ml DMF 化學藥品瓶中，再置入超音波震盪器中進行連續長達 24 小時的震盪，使碳管粉末分散。

9. 旋塗奈米碳管之製程參數：

首先將晶片置於光阻旋塗機內，且把震盪完成的奈米碳管溶液，以滴管取出約 2 ml 滴於晶圓的中心表面，然後調整光阻旋塗機的第一階段轉速為 400 轉、時間為 10 秒使碳管溶液均勻散佈在晶片表面；第二階段轉速則設定為 2500 轉、時間為 60 秒使碳管能夠跨接元件兩極並將晶片的表面大部份液體旋乾，這樣的旋塗方式要進行 10 次以提升碳管跨接數目。旋塗完成後，再將晶片放至於攝氏 120°C 的 Hot plate 上烘烤 180 秒以去除未揮發的 DMF 分子，並使用 NDL 線上電子顯微鏡(Hitachi-S-6280H)檢查奈米碳管旋塗的狀況是否良好，之後結果就如圖 2-16 (d)。

10. 濺鍍源極/汲極金屬且使用光阻掀離法完成源極/汲極金屬製程：

源極/汲極製作的金屬組合有兩類，第一類使用 Ti/Pt，第二類則為 Pd/Al，第一類則是先使用 TEL Clean Track MK-8 旋塗 I-line 光阻及使用

Canon FPA-3000 i5+ I-line stepper 進行源極/汲極金屬光罩的曝光，曝光劑量則為 $1400(\text{J}/\text{m}^2)$ ，顯影且 ADI 檢查無誤後，在濺鍍金屬之前要先將晶片浸泡 DHF(1:50)大約 20 秒，以使晶片表面的原生氧化層能夠去除乾淨，這個步驟會直接影響著高頻特性好壞，不可輕忽。將晶片放入 NFC 的 Ion Tech Sputter 中進行源極/汲極金屬的濺鍍製程。濺鍍製程參數設定如下，首先先抽真空至少 5 小時以上使腔體壓力達到 4×10^{-6} Torr 以下，使用兩個 DC gun 承載靶材來濺鍍，氬氣(Argon)流量 24 sccm、沉積壓力 7.6 mTorr、沉積功率每秒 0.03nm，並且在沉積時按下旋轉鍵(Rotation)使濺鍍能夠均勻。以此濺鍍參數先濺鍍 Ti 金屬 20nm，再打開另一個 DC gun 濺鍍 Pt 金屬 40nm，Ti 金屬上面覆蓋 Pt，主要是怕 Ti 金屬表面生成氧化層，而限制了驅動電流。元件完成後進行退火步驟使源極/汲極金屬可以密化並使 Ti 金屬與碳管生成碳化鈦(TiC)，來降低接觸阻抗。當濺鍍完成後，將濺鍍完成的晶片置於裝有丙酮的培養皿中，用超音波震盪器進行光阻掀離製程，震盪時間為 5~10 分鐘。掀離完成後，將晶片取出沖水並使用氮氣槍乾燥晶圓表面，最後再使用 OM 檢查，第一類源極/汲極金屬即製作完成，如圖 2-16(e)左所示。第二類中的 Pd 金屬其曝光顯影與濺鍍設定參數如同第一類金屬製作，差別只是在厚度為 25nm。當 Pd 濺鍍完成後，一樣使用超音波震盪器進行光阻掀離法製程，只是在進行此製程時要特別留意，因為 Pd 與 Si_3N_4 的附著力並非很好，所以震盪時間不可太久，否則會使 Pd 金屬圖案剝落。此時建議先以肉眼觀察金屬是否掀離，再用 OM 仔細對照圖案，千萬不可直接放置震盪一段時間才檢查。當 Pd 金屬製程完成後，再進行最後一道 Al Pad 的點針光罩的曝光顯影。使用機台如同上述，只是曝光劑量改為 $2000(\text{J}/\text{m}^2)$ ，顯影且 ADI 檢查無誤後，將晶片送入 NFC 中的 Thermal Evaporation Coater 沉積 Al 金屬 200nm 以方便日後量測點針方便，之後

一樣進行光阻掀離法製程，此時要留意的重點一樣是震盪時間不可太久，否則又會將晶片上的 Pd 金屬給震盪掉，切記不可直接放置震盪，否則金屬將會因震盪太久而全數脫落。之後，第二類金屬製程即可完成，如圖 2-16 (e)右所示。

11. 採用後段真空退火爐管改善元件的接觸阻抗：

此步驟的目的為改善奈米碳管電晶體的直流電性，將已完成的第一類 Ti/Pt 金屬製程的晶片置入 NDL 倍強科技所製造的後段真空退火爐管中，進行 600°C/ 180 秒的退火製程。此真空退火可以防止腔體中的氧在高溫下與奈米碳管產生氧化反應，而破壞奈米碳管的結構。Ti 金屬在高溫時會與碳管發生化學作用而成為碳化鈦(TiC)，此 TiC 的功函數(Work function)大於 Ti，所以會使得此類元件的特性將呈現 P-type 電晶體，之後也將會在第三章中將第一類的元件與第二類的元件做電性比較。

根據文獻採用高功函數鈀(Pd)金屬(5.1eV)作為奈米碳管電晶體的源極/汲極研究顯示[31]，由於 Pd 對於單層壁奈米碳管的管壁有較好的黏著(sticking)與濕潤(wetting)作用，其對於高曲率的單層壁奈米碳管管壁有較好的階梯覆蓋性，所以其與奈米碳管接觸時的接觸面積較大，有機會達成歐姆接觸(Ohmic contact)的低接觸阻抗，可使 P-type 元件中傳導的主要載子電洞所需克服的位能障礙大幅降低，所以能夠有效提升元件的驅動電流，故本論文選用的源極/汲極金屬一類就為 Pd，用以製作高驅動電流 P-type 奈米碳管電晶體，另外也希望研究 Ti 金屬在高溫退火與碳管形成 TiC，其直流電性與 Pd 的比較來了解其中的差異。

2-3 元件之光罩佈局設計

2-3.1 高頻量測佈局介紹

近年來，由於奈米碳管電晶體的直流特性經過大幅改善後，研究人員開始將研究目標轉移到奈米碳管電晶體的高頻特性上，以了解奈米碳管電晶體的高頻特性及最終的等效電路模型的建立與擷取，因此本論文研究的目標就是希望透過製作出高驅動電流的奈米碳管電晶體來了解其奈米碳管電晶體的高頻特性，故光罩佈局除了考慮直流量測外，更要考慮高頻量測的需求。

現今高頻量測大多採用雙埠散射量測法(2-port Scattering Parameter method)，由於其量測系統的探針(Probe)均採用 GSG(Ground-Signal-Ground) 之 3 針設計，而針與針的間距(Pitch)為 $100\mu\text{m}$ (如圖 2-2)，且 GSG Pad 間之間距必須符合針之間距，其中一 Signal Pad 為 Gate Pad，如同圖 2-2 中的 G 所示，另一 Signal Pad 為 Drain Pad，如圖 2-2 中的 D 所示，而 Ground 針所探的位置為就 Source 所在，如同圖 2-2 中的 S 所示。由於左右兩邊對稱的 GSG 針腳由儀器的低漏電流三軸纜線(Triaxial cable)接出後，連接於高頻量測系統上，此時左右兩邊之 Ground 針腳有可能並非完全處於零電位上，此時就會造成高頻量測上的量測錯誤，故在光罩的設計上，將左右兩邊的 Ground Pad 連在一起，確保左右兩邊之 Ground 針腳處於同一電位，也為了保持對稱概念與屏蔽(Shielding)雜訊，所以使用一個大金屬框當做 Ground (Source) Pad，並且將與高頻量測儀器的接地電位相連在一起使其保持為零電位。

2-3.2 元件的細部佈局

本論文所設計的源極至基板的接觸窗大小為 $100 \times 60 \mu\text{m}^2$ ，主要就是希望源極與基板能夠確實等電位接地，以避免產生寄生電容來影響高頻特性，另外源極/汲極下閘極(Channel length)由 $0.6\mu\text{m}$ 至 $1.2\mu\text{m}$ ，下閘極介電層寬為 $2\mu\text{m}$ 。下閘極介電層除了點針的 Gate(G) Pad 區域沒有覆蓋外，其餘下閘極拉線部份都有介電層覆蓋保護，以免發生金屬性碳管跨接 G/D 或是

G/S 產生短路路徑而影響電流特性(如圖 2-3 所示)。這樣的短路路徑當旋塗碳管次數增加時，會越來越嚴重。另外也為了增加碳管旋塗跨接源極、汲極兩極的或然率，將下閘極的長度各上下拉長至 $50\mu\text{m}$ ，使其通道寬度(Channel width)為 $100\mu\text{m}$ ，另外也有設計 Channel width 為 $75\mu\text{m}$ 、 $50\mu\text{m}$ 的尺寸來做電性比較。另外也基於高頻量測去內嵌程序需求，所以在光罩設計時也設計了短路測試結構(如圖 2-4)，此結構並不保留下閘極絕緣層，而是只留下下閘極圖案。在濺鍍源極、汲極金屬前必須要先浸泡 DHF，主要是要去除下閘極(Poly Si gate)表面容易產生的原生氧化層，使這個短路結構能夠真的使閘極、源極、汲極三端完全呈現短路狀態，以使高頻量測的結果能夠更完美。最後如圖 2-5，這是多指狀(Multi-finger)結構，這是電路中常用的概念，可以將其結構看成多個電晶體並聯，如此的想法，主要就是希望能夠產生足夠大的電流以讓高頻量測能夠順利並改善其高頻性能，之後在第三章也會統計與分析比較多指狀與單指狀電晶體的直流與高頻特性。



2-4 奈米碳管溶液之配製與條件

2-4.1 奈米碳管粉末之產品規格

本論文採用 Carbolex 公司利用電弧放電法所生產的 AP-grade(as-prepared)單層壁奈米碳管，且由於此碳管在純化過程中未經過化學處理，所以品質較好而且較不會有缺陷。根據廠商所提供規格，其碳管純度介於 50%至 70%之間，且單一根奈米碳管的平均直徑約為 1.4nm ，長度則介於 2 至 $5\mu\text{m}$ 。此外，碳管粉末中也含有重量百分比大約為 35%的催化劑，例如:鎳(Ni)、鈮(Y)。其碳管粉末中所含的半導體性奈米碳管之百分比為 66.7%、金屬性奈米碳管之百分比為 33.3%，兩者比例大約為二比

一，其掃描式電子顯微鏡(SEM)影像如圖 2-6 所示。

2-4.2 奈米碳管溶液的配製與旋塗條件

首先將市售的奈米碳管粉末，使用高精確度的秤重儀量取約 1 毫克，並將其加入已裝有 40 毫升二甲基甲醯胺(DMF)毒化物溶劑的化學藥品瓶中，再將化學藥品瓶封瓶放置於超音波震盪器中進行約 24 小時的連續震盪，使本來聚集成束的奈米碳管經由長時間震盪而分離開來。

因為高頻量測時的元件，需要有較大的電流才能避免量測錯誤，但依照實驗室學長的論文所述，利用單根奈米碳管所製作出來的元件，其驅動電流有過小的問題，為了高頻量測的需求，勢必要將驅動電流給加大。所以此時溶液的配製參數就顯得相當重要，其直接影響奈米碳管跨接到源極/汲極的或然率及在電晶體通道上的奈米碳管數目。其中的控制變因主要包含碳管溶液濃度、晶片表面結構的高低起伏、元件的通道寬度、旋塗次數、碳管震盪時間，所以除了提高濃度外，也增加旋塗次數到 10 次，另外晶片表面的高低差也降為 50nm，另外通道寬度也拉長至 100 μ m，這些改變都是希望能夠增加碳管跨接的或然率及增加碳管數目已增大驅動電流，但也因為碳管濃度的提升，所以勢必要增加碳管震盪時間以避免碳管成束(Bundle)的狀況發生，但震盪的時間的加長也造成碳管的損傷而使其品質稍稍下降 [53]。

塗佈機轉速設定方面，吾人將碳管旋塗部份分為兩個階段，第一階段為低轉速部分，其目的是利用較低轉速將奈米碳管溶液均勻散佈於晶圓表面上，故此步驟的轉速改為 400 轉就好，第二階段製程部份，則是將轉速提高至 2500 轉，利用較高轉速來迅速分散奈米碳管於晶片上並使其跨接到源極、汲極兩極，並且快速旋乾晶片表面大部份液體。

2-4.3 奈米碳管之拉曼光譜分析介紹(I)

若想要得知奈米碳管的品質好壞、碳管的旋度(Chirality)或是直徑大小、抑或是否含有單層壁奈米碳管、或是金屬性奈米碳管及半導體性奈米碳管含量組成比例多寡，這些都可藉由拉曼光譜 (Raman spectroscopy) 分析得知。其原理就是利用一短波長之入射光(如波長為 632.8nm 的 He-Ne laser)照射於試片上，因為入射光子與試片表面原子之聲子(Phonon)會產生能量之交互作用，故只需偵測反射光子之波數(Wave number)，即可得知入射光子與反射光子之能量差，進而推算出試片上的原子因共振所產生的拉曼聲子能量。對於奈米碳管而言，其拉曼聲子光譜對於奈米碳管的電性、旋度結構上相當地靈敏，所以藉由拉曼光譜就可以區別出其奈米碳管的電性與其結構。

2-4.4 奈米碳管之拉曼光譜分析介紹(II)

單層壁奈米碳管的拉曼光譜依其振動模式可區分為三類，第一類為“徑向呼吸模式(Radial breathing modes, RBM)”、第二類為“拉伸振動模式(G-Band)”、第三類則為“缺陷振動模式(D-Band)”，以下將利用本論文使用的奈米碳管透過拉曼分析光譜來做各種振動模式的解說。

(a) RBM 振動模式分析

透過將市售的 Carbolex AP-grade 單層壁奈米碳管黑色粉末作拉曼光譜分析，將更了解本論文所使用的奈米碳管性質與品質並可與廠商所提供碳管資料做比對看是否吻合。首先將少量的奈米碳管粉末置於表面成長有 SiO₂ 薄膜的矽基板上，再將雷射光源設定為 He-Ne laser(波長為 632.8nm)。因為 RBM 模式是只有單層壁奈米碳管才會有的振動模式，所以可由 RBM 振動模式判斷出是否含有單層壁奈米碳管存在，且因為拉曼位移(Raman shift)約位於 100cm⁻¹ 到 300cm⁻¹ 間(如圖 2-7)[54]，所以可以由拉曼位移來判斷到底是否含有單層壁奈米碳管的存在。另外研究也發現，RBM 振動模式的拉曼位移 W_{RBM} 之峰值與單層壁奈米碳管直徑間有數學相依性存在，且其

數學關係式約為 $W_{\text{RBM}} = \alpha/d + \beta$ ，其中 α 、 β 為奈米碳管與基板間交互作用的經驗常數，對於二氧化矽的基板與散佈其中的奈米碳管而言，其可將 α 視為 248、 β 視為 0，因此可由產生峰值的 W_{RBM} 位置與數學關係式約略求出單層壁奈米碳管的直徑 d [55]。

由圖 2-7 中的 RBM 振動模式進行直徑分佈分析，因為碳管中碳原子的共振模式是屬於簡諧運動(Harmonic vibration)形式，故使用勞倫茲分佈(Lorentzian distribution)函數來趨近(Fitting)RBM 振動模式的峰值訊號。由勞倫茲分佈函數趨近後(如圖 2-8)，產生的 RBM 振動模式的第一個峰值訊號經過判斷為假訊號，所以不予理會，另外可由勞倫茲分佈函數成功地趨近另一峰值，可斷定有 RBM 振動模式的峰值產生，其值為 177.2cm^{-1} ，又透過上述的數學關係式 $W_{\text{RBM}} = \alpha/d + \beta$ ； $\alpha = 248$ 、 $\beta = 0$ ，可計算出其中所含的單層壁奈米碳管直徑為 1.4nm，由以上方式所求的碳管直徑剛好等於 Carbolex 公司所提供平均直徑 1.4nm 單層壁奈米碳管的規格。

(b)G-Band 振動模式分析

再來就是分析 G-Band 振動模式，其 G-Band 會分裂形成 G^+ 及 G^- 兩種振動模式(如圖 2-9)， G^+ 可看作沿管軸震盪的碳原子、 G^- 則是沿奈米碳管周圍曲面震盪的碳原子； W^+ 則是對應 G^+ 拉曼位移的峰值， W^- 則是對應於 G^- 拉曼位移的峰值，由於碳管管壁高曲率的關係，所以就弱化了碳原子於奈米碳管周圍切線方向的震盪強度，故 W^- 相較於 W^+ 來說，其必定位於較低的拉曼位移峰值，所以可由此原則來判斷何者是 W^+ 、 W^- 。

由勞倫茲分佈函數成功地趨近 G-band 振動模式的兩峰值後，可得圖 2-10 中的 W^+ 大約處於 1576.4cm^{-1} 附近、 W^- 大約處於 1542.5cm^{-1} 附近。又由拉曼光譜研究發現可知[56]，對於單層壁奈米碳管來說，兩者間存在著數學關係式，其關係式約為 $W^- = W^+ - C/d^2$ ，且 d 為單層壁奈米碳管直徑， C 值則與奈米碳管之金屬性、半導體性有關，所以就可由 C 值判斷碳管是偏向

金屬性抑或是半導體性碳管。研究發現金屬性奈米碳管的 C 值約為 79.5cm^{-1} 、半導體性奈米碳管的 C 值約為 47.7cm^{-1} ，本論文中所使用的碳管經過上述計算得 C 值為 66.4cm^{-1} ，其值較接近 79.5cm^{-1} ，故可推斷此拉曼光譜訊號其中必包含不少金屬性奈米碳管所貢獻。

另外，也可由 G 峰值的寬窄來判斷金屬性奈米碳管與半導體性奈米碳管間的比例多寡，由於金屬性奈米碳管中有較多連續性自由電子的存在，將使得此峰值有較寬的情形產生，而半導體性奈米碳管有較窄的 G 峰值。由圖 2-9 中可看出 G 峰值明顯較寬，故可判斷其具有不少金屬性奈米碳管的存在，此結果與 Carbolex 公司所提供的 AP-grade 奈米碳管黑色粉末有高達 33.3% 金屬性奈米碳管的存在規格相差不遠。

(c)D-Band 振動模式分析

最後，可由 D-Band 振動模式判斷出其碳管缺陷程度的強弱，其缺陷程度越小就代表碳管品質越好，本論文使用的碳管經過拉曼分析後，先將峰值訊號利用勞倫茲分佈函數來趨近(如圖 2-10)，其拉曼位移峰值大約處於 1306.6cm^{-1} ，之後在扣除 D-Band 振動模式的基準面(Reference plan)後，可積分計算位於 D-Band 峰值下的面積。同理，G-Band 的面積也是利用此法得到，之後兩相互面積比例即稱之為 G/D ratio，此值愈高代表所成長出的奈米碳管品質愈好，所以本論文依上述得 G-Band 峰值下的面積為 319875.8 (如圖 2-11)、D-Band 峰值下的面積為 36860.5 (如圖 2-12)，得 G/D ratio 值為 8.678，代表此奈米碳管的品質不錯，另外上述所使用的碳管粉末是沒有經過超音波震盪下的分析，吾人將同樣的碳管粉末進行超音波震盪 1 小時以及 24 小時後觀察，發現其 G/D ratio 由原本未震盪下的 8.678 先下降至 8.092，再到 6.952。由以上可知，本論文使用的碳管品質在受到超音波震盪下，明顯受到損害，可能會影響電流特性。

2-5 元件直流與高頻量測方法與條件

2-5.1 奈米碳管電晶體之直流電性分析

本論文所使用的直流電性量測儀器為安捷倫公司(Agilent)的半導體參數分析儀，型號為 4156C，可用來量測主動元件的電流與電壓關係，也可以鍵入函數方程式，透過運算來進一步進行數據處理與轉換，故本論文利用上述的功能進行元件的 I_D-V_G 及 I_D-V_D 的特性量測，元件互導值的轉換，以及使用電性應力法燒除奈米碳管以獲得一個高頻量測時需要用到的開路元件。

2-5.2 奈米碳管電晶體之高頻電性分析

本論文所使用的高頻電性量測儀器是 NDL 高頻量測實驗室中的 50 GHz 元件高頻 S 參數量測系統，在進行量測之前，要先進行校正程序 (Calibration) 以去除量測系統與接線的相差 (Phase) 或外部雜訊 (Noise) 干擾。校正使用的是 NDL 高頻量測實驗室所提供的標準片 (Impedance standard substrate, ISS) 來進行 SOLT (Short, Open, Load, Through) 校正，在標準校正片上有 Short, Load, 以及 Through 的圖案，按照高頻實驗室的校正規則進行校正以確保之後的高頻量測數據正確。除了上述所說的去雜訊干擾外，最重要的就是將量測儀器校正到探針 (Probe) 前端是匹配 (Matching) 狀態，也就是將接線或是儀器系統所造成的干擾通通校正，使探針呈現 50Ω 。當校正完畢以後就可以進行元件的高頻量測，但因為本論文元件的寄生電容相當大，所以必須先經過去內嵌 (De-embedding) 的程序來將寄生效應去除。本論文使用的去內嵌程序是常見的“開路 (Open)”、“短路 (Short) 法” [57]，如圖 2-13 所示，所以除了本身的量測元件以外，還需要開路測試元

件以及短路測試元件，如此以來就可以將寄生效應去除以求取元件的本質特性(Intrinsic Characteristics)。使用開路測試元件主要是去除寄生電容部份，而短路測試元件則是要去除寄生電感及電阻部份。高頻特性中很重要的參數“截止頻率”主要就是受到寄生電容影響，所以開路元件的測試結構就變的相當重要，這將會主導元件高頻特性的好壞，至於短路測試元件將會稍微提升 $f_{\text{cut-off}}$ ，但效果不大，第三章的高頻量測部分將有詳細的說明。

至於開路測試元件的獲得，如圖 2-14 所示，本論文是利用電性應力法燒斷碳管通路，由 $|I_D| - V_G$ 圖可看出，設定 $V_G = -3 \sim 3V$ ，當 V_D 從 $-0.1V$ 加到 $-5V$ 時，很明顯除了電流開關比越來越小外，也可以看出當 $V_D = -5V$ 其電流曲線有突然下降的狀況發生，這代表著有碳管被燒斷的情形發生，所以吾人就重複此法來進行開路測試元件的取得，雖然所花時間或許冗長，但這樣子的燒碳管方式，可以避免太大電壓或是電流造成元件其它部分的損害。或許在直流偏壓下使用高電壓高電流去燒斷碳管一樣可以得到開路測試元件，但在高頻量測時就會發現假如此測試元件有其他地方遭受破壞就會使得高頻量測到的數據特別異常，所以建議使用前述所說的方式來取得開路測試元件。

在燒碳管的過程中也不難發現，本論文想要得到一個高驅動電流又有好的電流開關比的元件，實在是一件很難的挑戰，要驅動電流大勢必要犧牲電流開關比，要電流開關比好一點，就會發現驅動電流大幅下降，如圖 2-15。雖然元件電流開關比大於兩個數量級(Order)以上，但電流已經小到只剩 $1\mu A$ ，且元件的轉導特性雖相較以往有明顯提升，但相較於傳統 MOSFET 元件，其特性還是有改善的空間。這是將來需要克服與改進的方向，以獲得具有好的高頻特性又能兼顧到好的直流特性的元件。

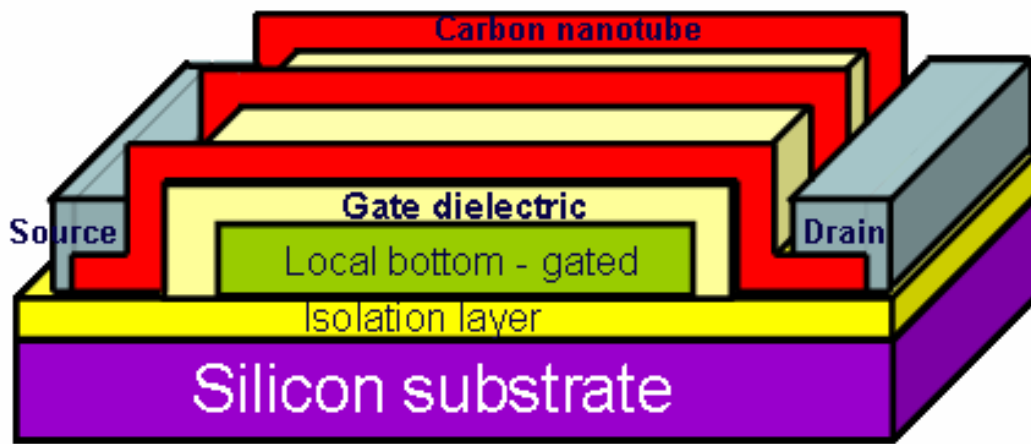


圖 2-1 區域性背閘極奈米碳管電晶體之結構示意圖

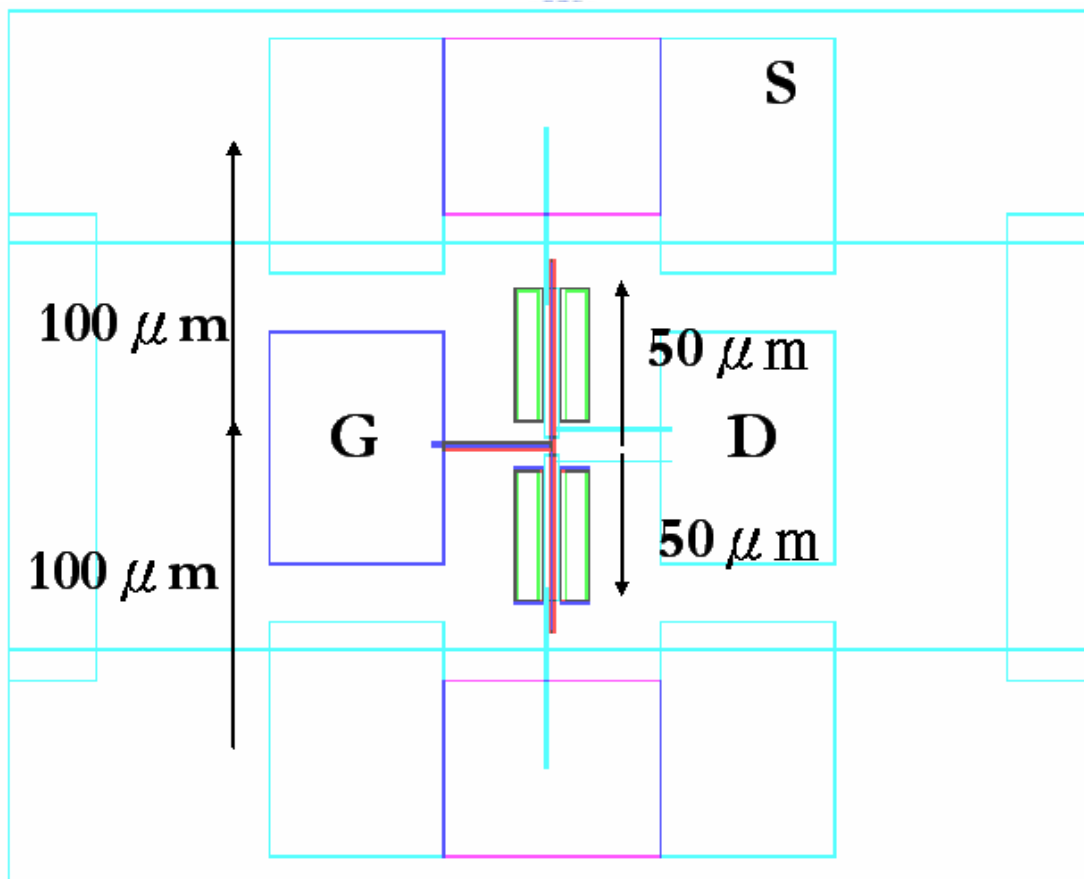


圖 2-2 區域性單指狀背閘極奈米碳管電晶體之光罩設計圖

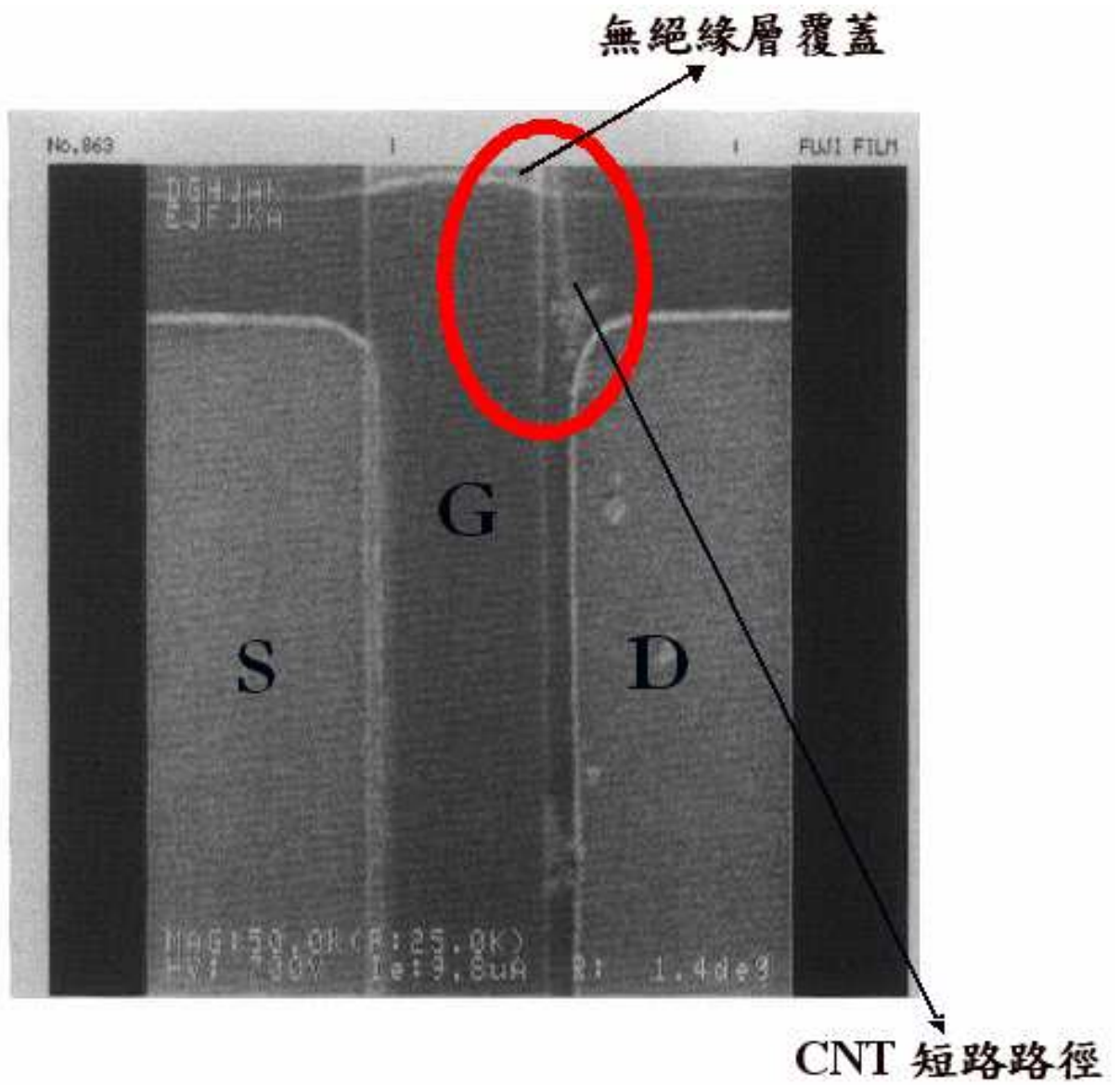


圖 2-3 區域性背閘極奈米碳管電晶體之 SEM 示意圖

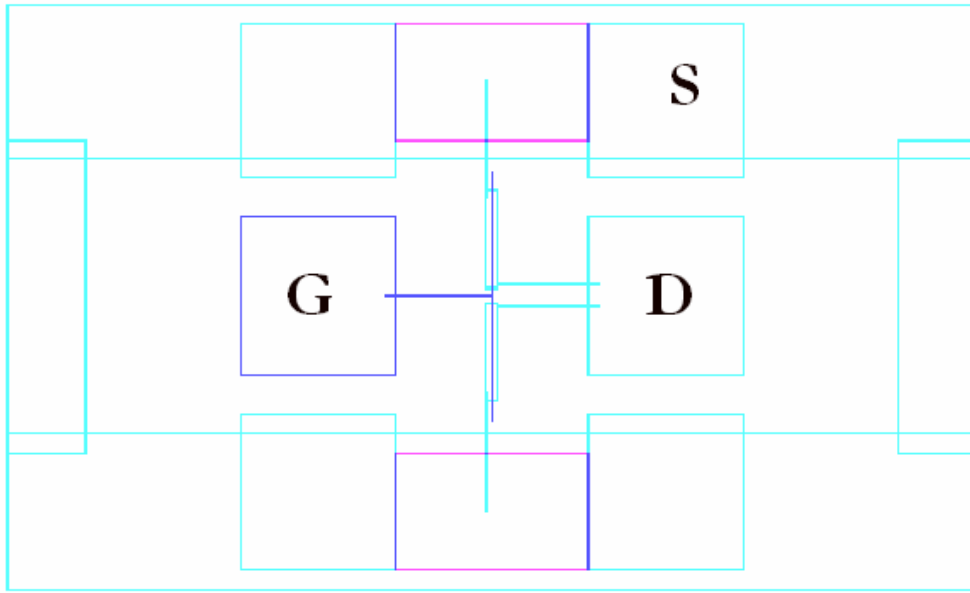


圖 2-4 單指狀元件短路測試結構光罩設計圖

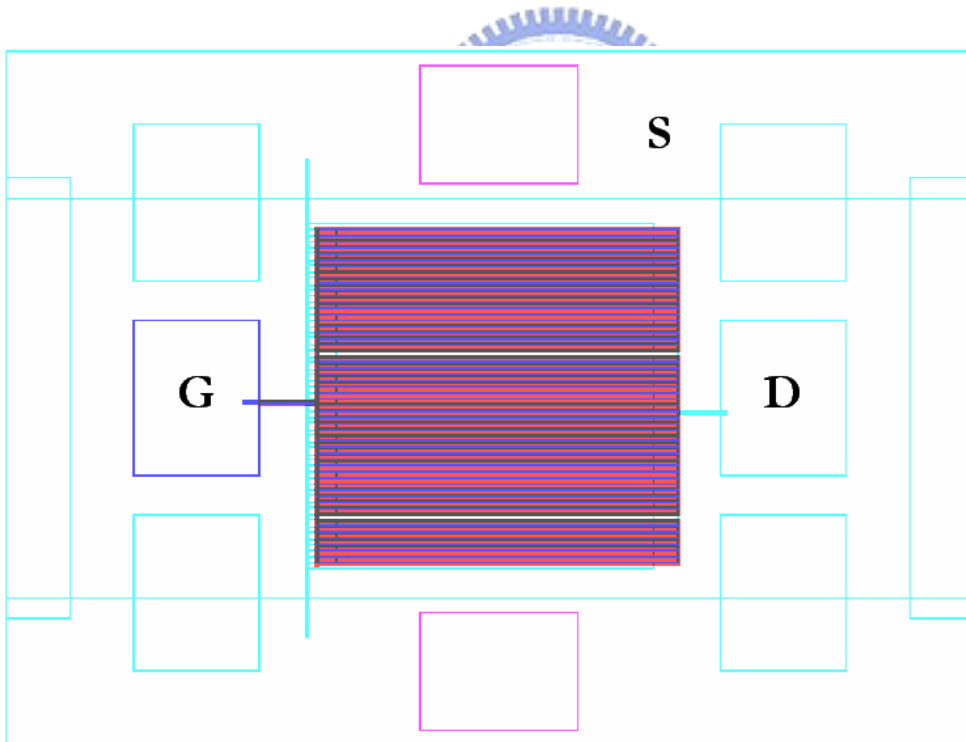


圖 2-5 區域性多指狀背閘極奈米碳管電晶體光罩設計圖

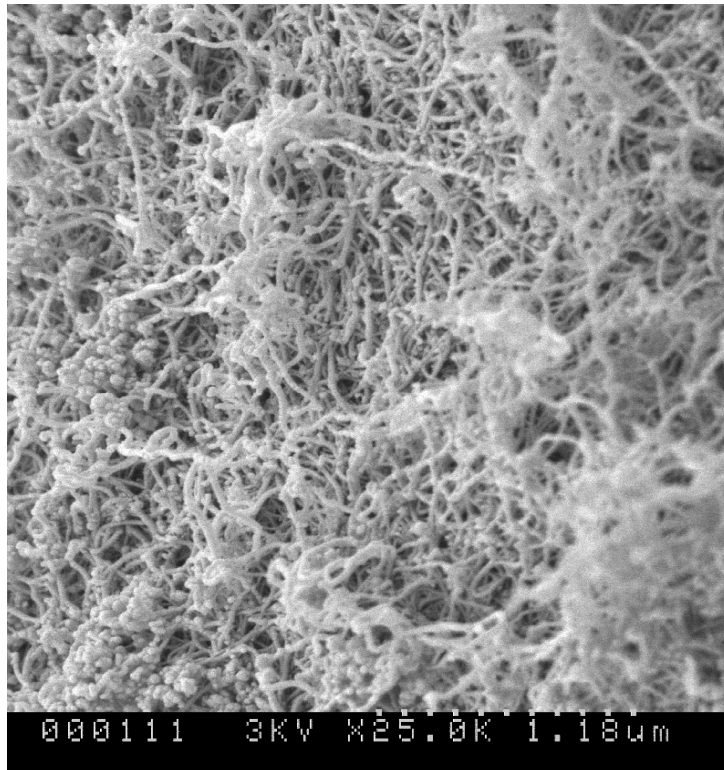


圖 2-6 Carbolex 公司所提供之 AP-grade SWNTs SEM 圖

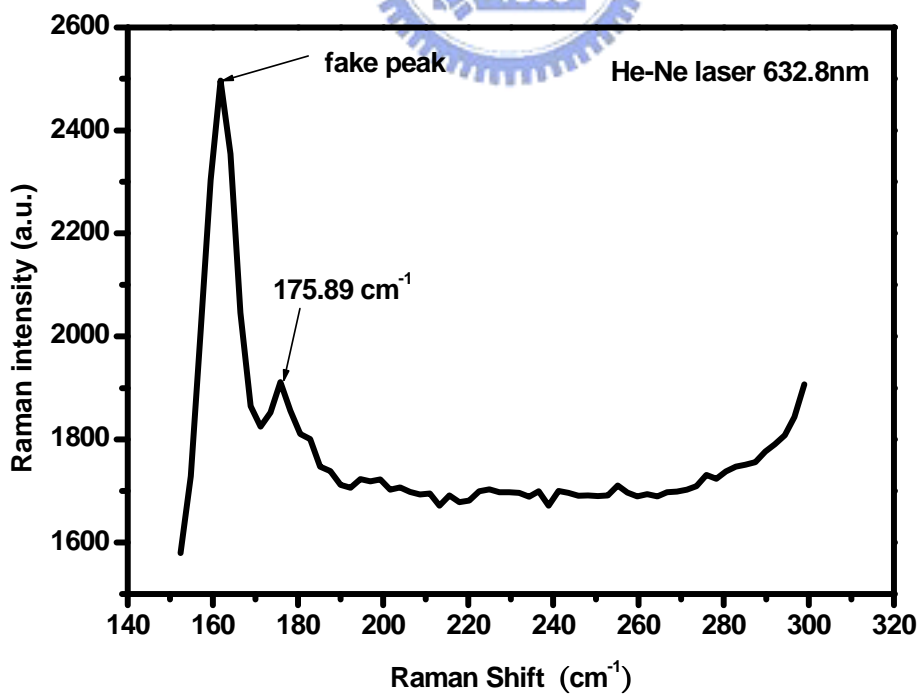


圖 2-7 Carbolex 生產之奈米碳管的 RBM 值

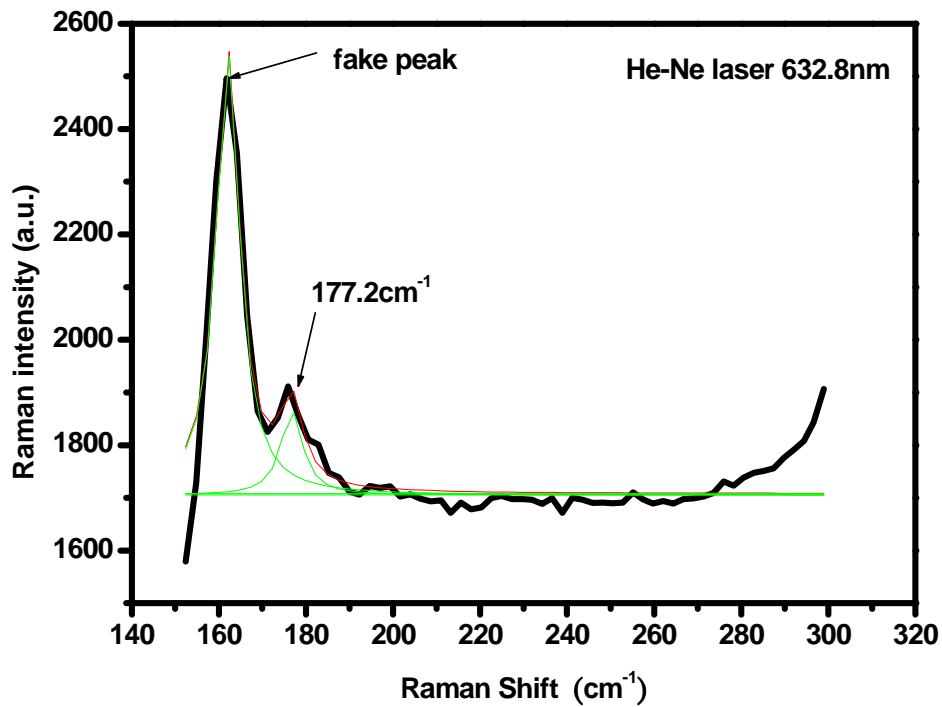


圖 2-8 使用勞倫茲分佈函數趨近於圖 2-7 的 RBM 峰值

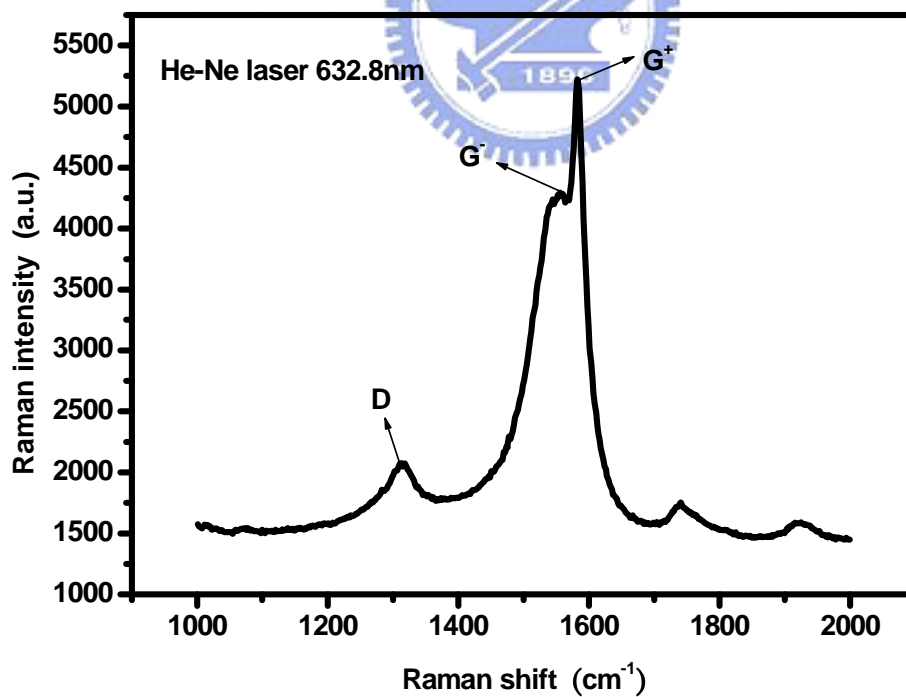


圖 2-9 Carbolex 生產之奈米碳管的 G-Band、D-Band 峰值

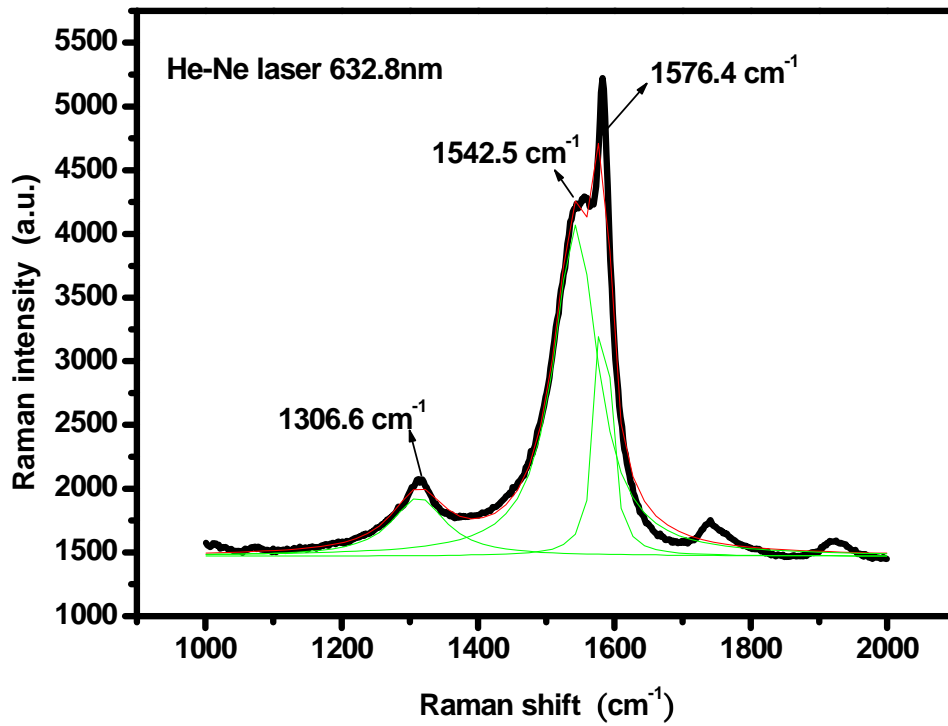


圖 2-10 使用勞倫茲分佈函數趨近於圖 2-9 的 G-Band、D-Band 峰值

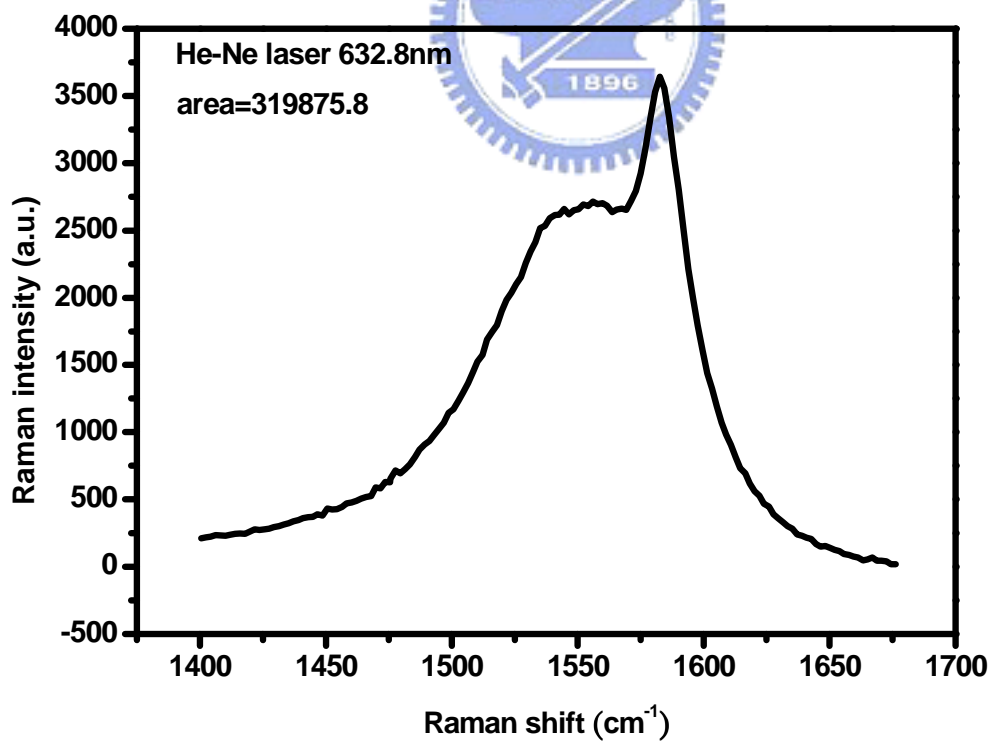


圖 2-11 使用積分法計算 G-Band 峰直下的面積

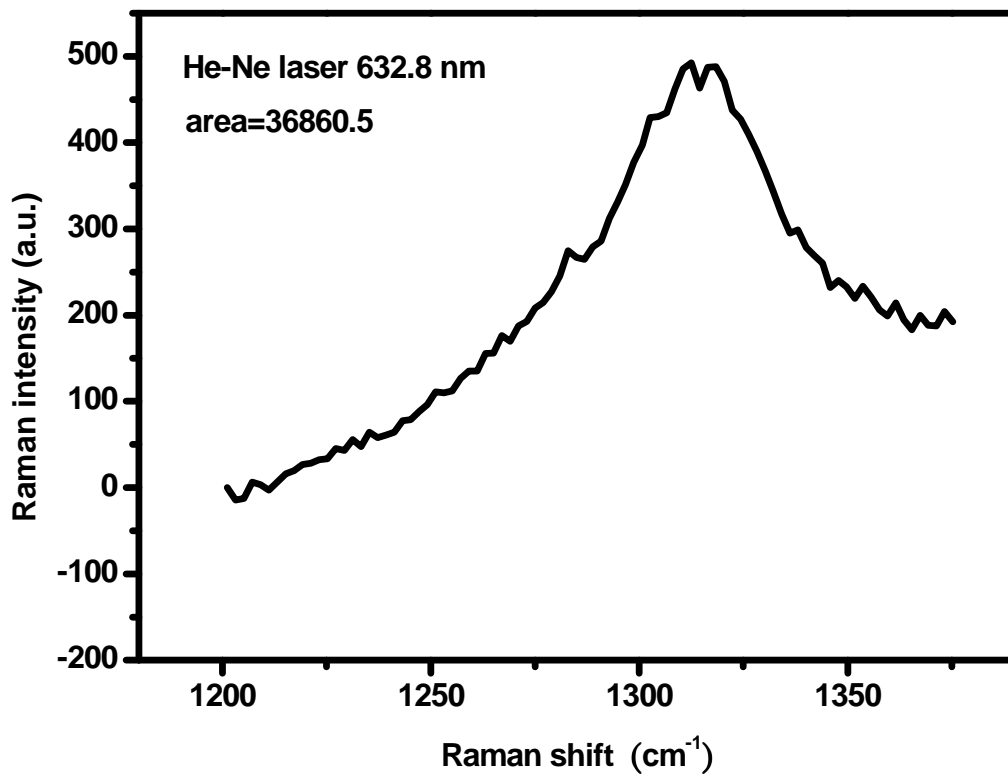


圖 2-12 使用積分法計算 D-Band 峰值下的面積

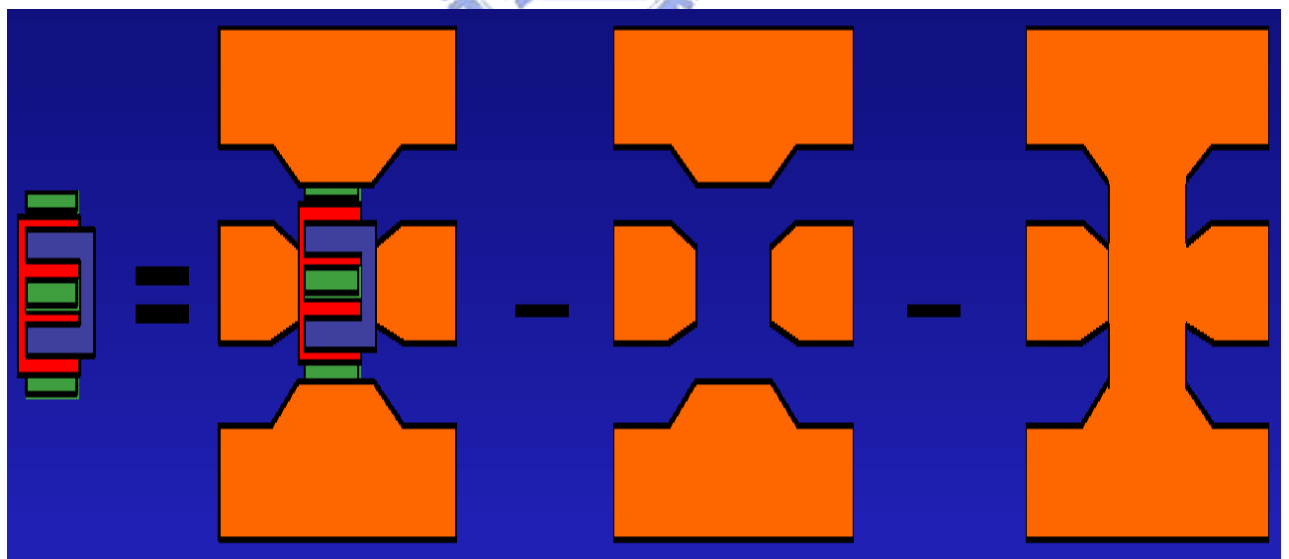


圖 2-13 去嵌入法的使用法則(“開路測試元件”加上”短路測試元件”)

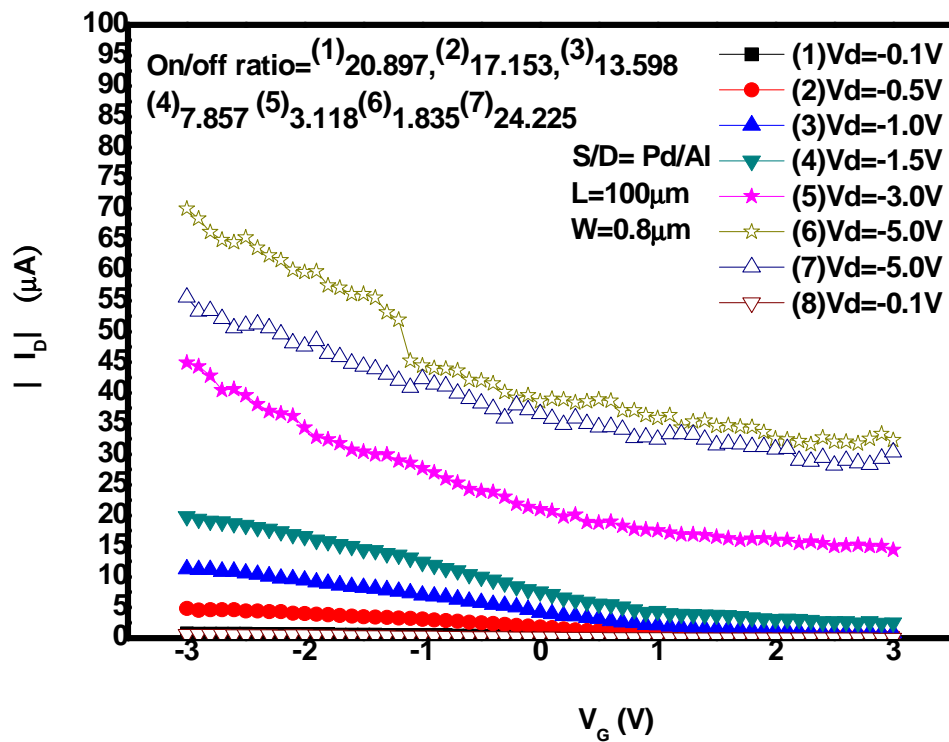


圖 2-14 燒碳管獲得開路元件的流程

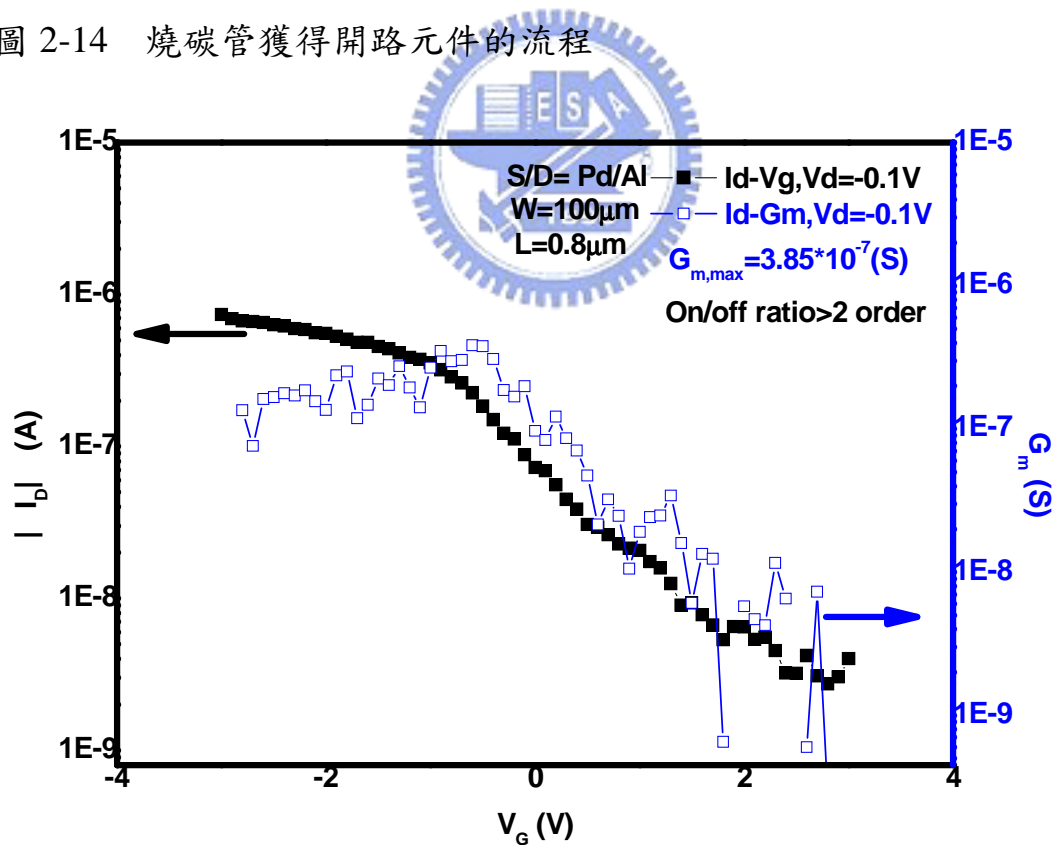


圖 2-15 區域性背閘極的 $|I_D| - V_G$ & $G_m - V_G$

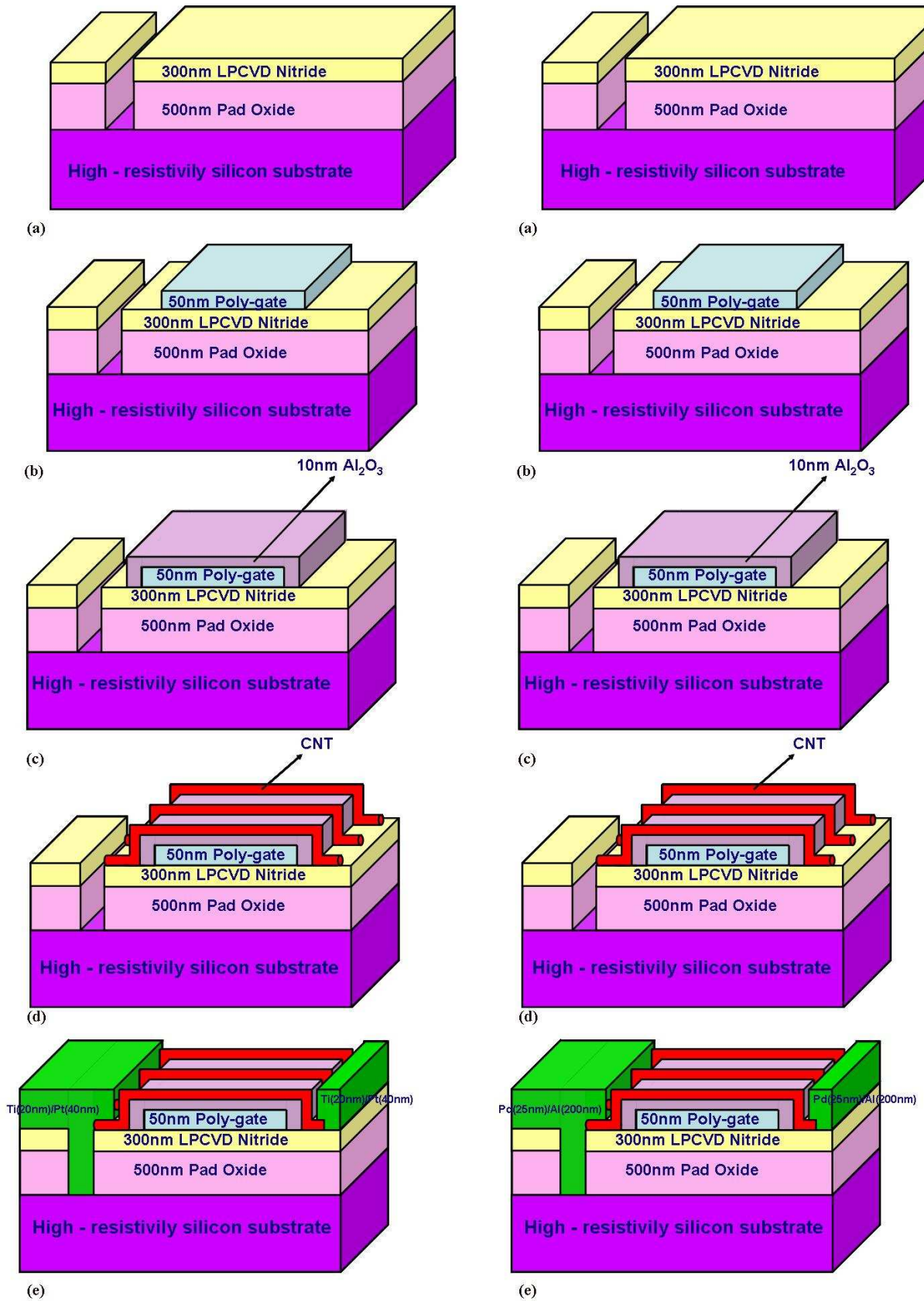


圖 2-16 區域性背閘極奈米碳管電晶體的製程步驟示意圖

第三章

區域性背閘極奈米碳管電晶體之直流與高頻電性分析

3-1 區域性背閘極奈米碳管電晶體直流電性分析

3-1.1 區域性背閘極奈米碳管電晶體直流電性量測元件

本論文為了能夠有效提升驅動電流，所以除了提升了碳管濃度、碳管旋塗次數，也修改了元件結構設計。元件主要分為兩大類，第一類則是使用多指狀結構(Multi-finger)製做而成的奈米碳管電晶體(如圖 2-5)，其設計為下閘極/下閘極介電層/基板為 50nm In-situ doped N^+ poly-Si/10nm Al_2O_3 /高阻抗晶片，旋塗碳管後，最後再鍍上源極、汲極金屬再用掀離法完成元件製作，但源極、汲極金屬也分為兩類，第一類為 Ti/Pt，第二類則為 Pd/Al 的金屬，且此多指狀結構的通道長度有 0.6 μ m、0.8 μ m、1 μ m 這三種尺寸，通道寬度也有 100 μ m、150 μ m、200 μ m 三種尺寸，其中將通道長度縮小、通道寬度加寬，這些都是為了要增加碳管跨接源極、汲極兩端的或然率，與增加碳管的數目，來提升驅動電流。此結構雖然可以達到有效提升驅動電流目的外，但其拉線所產生的寄生效應也相對來的大，所以這也將勢必影響高頻特性，之後也會由實驗數據說明此點。元件的第二大類則是單指狀結構(如圖 2-2)，其設計也為下閘極/下閘極介電層/基板為 50nm In-situ doped N^+ poly-Si/10nm Al_2O_3 /高阻抗晶片，經過旋塗碳管後，最後鍍上源極、汲極金屬再用掀離法完成元件製作，此類元件其源極、汲極金屬也分為兩類，第一類為 Ti/Pt，第二類則為 Pd/Al 的金屬，且此結構的通道長度有 0.6 μ m、0.8 μ m、1 μ m、1.2 μ m 這四種尺寸，通道寬度也有 50 μ m、75 μ m、100 μ m 三

種尺寸，或許通道寬度不如多指狀結構來的寬，但由量測發現，使用此結構製作出來的元件，其電流開關比明顯比採用多指狀結構製作出來的元件高，之後也由高頻量測發現單指狀結構的寄生效應明顯低於多指狀結構。這些的結果探討將會在之後的章節中仔細說明。

3-1.2 區域性背閘極奈米碳管電晶體直流電性

本章首先從第二類單指狀結構的奈米碳管電晶體開始說明與分析。如圖 3-1 所示，源極、汲極金屬為 Pd/Al，通道長度為 $0.6\mu\text{m}$ ，通道寬度為 $100\mu\text{m}$ 的元件，由 $|I_D| - V_G$ 特性分析可知，當 $V_D = -0.1\text{V}$ ，其電流會隨著 V_G 偏壓越負時而越大，當 $V_G = -3\text{V}$ 時，此時的電流已上升至將近 $9\mu\text{A}$ ，明顯看出此結構的元件的驅動電流變大，且呈現 P-type 特性。但其電流開關比卻只有 2.564，可見此元件的開關特性並不好，這主要是因為本論文旋塗的碳管溶液濃度由之前實驗室學長配製的 $0.25\text{mg}/40\text{ml}$ DMF 提升到 $1\text{mg}/40\text{ml}$ DMF，且旋塗次數也提高到 10 次，所以由驅動電流的明顯提升可以看出碳管跨接的數目有明顯增加，但金屬性碳管數目也會因此增加，使得電流開關比下降許多。透過多次試驗，想要經由電性應力法燒斷金屬性碳管，而將元件的電流開關比提升，但結果發現，當提升電流開關比時卻使驅動電流明顯變小而不利於高頻量測，所以就捨棄電性應力法燒斷金屬性碳管的作法，而是透過量測找尋具有高驅動電流且具有較高的電流開關比的元件來進行高頻量測。另外由附圖中也可以發現元件電流開關比隨著 V_D 越來越負時也越來越小，這主要是因為金屬性碳管所貢獻的電流相較於半導體性碳管所貢獻的電流比較敏感於 V_D 的偏壓，所以當 V_D 越來越負時，其金屬性碳管所貢獻的電流也明顯變得較大，所以就使得元件的電流開關比下降。

由圖 3-2 的 $|I_D| - V_D$ 特性分析中，可看出當 V_G 偏壓固定時，電流會隨著 V_D 偏壓越負而漸漸變大，由圖上也可看出若是固定 V_D 偏壓時(例如

$V_D=-1.5V$)，其電流會隨著 V_G 偏壓越負時而呈現較大的情形。反之，當 V_G 偏壓越趨向正值時，其電流也呈現出較小的情形，由 V_G 偏壓來改變電流大小的情形也可以證明此元件是偏向 P-type 元件。另外，使用另一類金屬 Ti/Pt 來製作元件的源極、汲極區域金屬時，其 $|I_D| -V_D$ 特性如圖 3-3 所示，其特性如同上述，電流同樣隨著 V_D 偏壓越負而呈現越負，但比較大的差異點就是 V_G 偏壓控制碳管電流的能力不如使用 Pd/Al 金屬的元件。所以就使得不同 V_G 偏壓下的電流曲線並沒有如同圖 3-2 那般明顯拉開。

量測兩類金屬在不同通道長度、通道寬度下的 $|I_D| -V_G(V_D=-0.1V)$ 特性，以分析驅動電流的大小與電流開關比的關係，如圖 3-4(a)、(b)、(c) 所示。圖 3-4(a) 中，兩類不同金屬元件的通道寬度皆為 $50\mu m$ ，首先觀察圖上 Pd/Al 金屬元件散佈的數據，可明顯看出此類元件的驅動電流與電流開關比趨勢，元件的驅動電流會隨著電流開關比上升而變小。至於 Ti/Pt 金屬元件，也是呈現出此趨勢，但仔細分析其中兩類金屬數據，可看出兩類趨勢還是有些許落差，Ti/Pt 的驅動電流隨著電流開關比上升而變小的幅度相較於 Pd/Al 來的更明顯，且 Ti/Pt 元件的電流開關比似乎被侷限在 1.5 左右，相較於 Pd/Al 元件，其電流開關比則可突破此限制而呈現出較高的電流開關比。當固定驅動電流時，觀察兩類金屬的電流開關比，可以發現 Pd//Al 元件的電流開關比都比 Ti/Pt 元件的電流開關比大，可以推知其 Pd/Al 元件中 Pd 金屬與碳管的接觸阻抗(Contact resistance)小於 Ti/Pt 元件中 Ti 金屬與碳管接觸的接觸阻抗。因為由 Ti/Pt 元件中可以看出金屬性碳管所貢獻的電流佔有很高的比例，所以使得電流開關比無法拉高。但相較於 Ti/Pt 元件，Pd/Al 元件中的金屬性碳管所貢獻的電流就明顯小了許多，也可以說半導體性碳管所貢獻的電流較為明顯，所以其元件的電流開關比才會比較高。因為 Pd/Al 這類元件半導體性碳管所貢獻的電流較為明顯，由此可以推知 Pd 與碳管的接觸阻抗相較於 Ti 金屬與碳管的接觸阻抗低，所以其電流開關比才

會比較高。由此處也發現，雖然 Ti/Pt 經過 600°C/180 秒真空退火，元件的驅動電流會明顯增大，但相較於 Pd/Al 元件，其電流開關比還是受限於過高的接觸阻抗而無法提升，所以使用 Pd/Al 來當作源極、汲極金屬除了可以提升驅動電流外也可以有較高的電流開關比。由圖 3-4(b)、(c)，當通道寬度固定成 75 μm 、100 μm ，兩類金屬的量測結果數據，其趨勢如同上述，不再贅述。

3-1.3 Pd/Al 單指狀結構電晶體的直流電性

由以上的量測結果知道使用 Pd/Al 來製作源極、汲極區域的元件，可以得到具有較高的電流開關比元件特性，所以之後的元件量測分析就集中在以 Pd/Al 為主的元件上。首先在通道寬度固定下，探討元件的驅動電流是否與通道長度有相關性。量測結果如圖 3-5 所示，由驅動電流與通道長度的資料中，可看出元件的驅動電流呈現出隨著通道長度變長而下降的趨勢。分析其原因，主要是因為隨著元件通道長度加長，也使得碳管跨接源極、汲極兩極的碳管數目相對變少，所以驅動電流也相對變小。另外也可以由圖中看出其統計資料具有趨勢但也存在變異性，主要就是因為本論文元件製作使用旋塗法來旋塗碳管，雖然旋塗次數已提高到 10 次以提升驅動電流，但對其碳管旋塗均勻性而言，仍然有待改進，但大致上的趨勢仍然可以由圖中明顯看出。

由圖 3-6 中也可以看出在固定通道寬度下，元件電流開關比與通道長度的趨勢關係。隨著元件通道長度的加長，元件的電流開關比也會隨之上升。這主要是因為隨著通道長度加長，其碳管跨接源極、汲極的數目就會減少，隨著碳管跨接數目的減少，也意味著金屬性碳管跨接上的數目也會減少，如此造成金屬性、半導體性碳管交錯的情況也會受到改善，因而使半導體性碳管所貢獻的電流不會受到箝制，也使得電流開關比下降的情況也可以減緩，所以才會有如此的趨勢呈現。接下來在固定通道長度下分別

探討與分析元件的驅動電流、電流開關比與通道寬度的關係，如圖 3-7 所示，由數據分佈可以看出驅動電流隨著通道寬度加寬有變大的趨勢，這主要是因為隨著通道寬度加寬，其碳管跨接源極、汲極兩極的碳管數目也會隨之增多，所以驅動電流也就會因此增加，反之當通道寬度變窄時，其跨接的數目也相對變少，所以驅動電流也相對變小。之後同樣探討元件的電流開關比與通道寬度關係，結果如圖 3-8 所示，由圖中可以看出元件的電流開關比會隨著通道寬變寬而有下降的趨勢，主要就是因為當通道寬度變寬時，其碳管跨接源極、汲極兩極的碳管數目就會明顯增多，但同樣地，金屬性碳管跨接的數目也會因此增加，所以也就造成半導體性碳管與金屬性碳管交錯的情形就會提高，也就造成半導體性碳管所貢獻的電流會受到箝制而使電流開關比無法提升。

討論完元件驅動電流、電流開關比對於通道長度與寬度之間的關係後，吾人選定 $100\mu\text{m}$ 、 $50\mu\text{m}$ 兩種通道寬度，在相同通道寬度下，量測不同通道長度下元件的驅動電流並且取平均值，比較兩種不同通道寬度下的平均驅動電流，如表 3-1 所示，當通道寬度固定時，可以看出其平均驅動電流會隨著通道長度變長而有變小的趨勢，趨勢如同之前所述，原因也就不再重複敘述。另外由表格中也可看出，當通道長度相同時，兩通道寬度的平均驅動電流比值仍可大致近似於 2，針對這點，主要是因為本論文元件碳管是用旋塗方法製作，所以就會使得碳管旋塗均勻性不如預期，所以由此表除了可以明顯看出元件呈現之前所述的大趨勢外，由兩通道寬度的平均驅動電流比值，也可看出碳管的均勻性仍是有待改進的。

最後，探討當 $V_D = -0.1\text{V}$ 時， R_{on} 與 Channel length 的關係，其中 $R_{on} = V_D / I_D$ ，所以由圖 3-9 的 R_{on} -Channel length 特性中，可知當通道長度改變時，其 R_{on} 也會隨之改變。當通道長度越長時，其 R_{on} 會有變大的趨勢，反之則變小，但其趨勢卻不是呈現一直線的正比關係。有此可知其碳管跨

接的方式與根數並不隨碳管通道長度改變而呈現正比關係，也再次說明了旋塗碳管會造成均勻性不佳的缺點問題產生。

3-1.4 Pd/Al 多指狀結構電晶體的直流電性

由 3-1.2~3-1.3 已清楚說明了單指狀結構電晶體的相關直流特性，也知道了使用 Pd/Al 來製作源極、汲極區域金屬的元件，其直流特性會優於使用 Ti/Pt 金屬，所以在 3-1.4 中將針對使用 Pd/Al 來製作源極、汲極區域的多指狀(Multi-finger)結構電晶體來進行直流電性的分析與討論。

首先一樣先分析電流開關比跟通道長度的關係，由圖 3-10 中可看出其元件的電流開關比隨著通道長度的加長而有上升的趨勢，其造成趨勢的原因如同單指狀結構電晶體，因為當通道長度增長時，其碳管跨接源極、汲極兩極的數目就會相對變少，金屬性碳管跨接的數目也會因此相對變少，所以就使得半導體性碳管與金屬性碳管交錯情形也會相對減緩，所以就使得電流開關比相較之下變大。但因為多指狀結構電晶體元件通道長度只有三種尺寸，所以就使得趨勢不如單指狀結構電晶體所呈現的那般明顯，另外也可發現此元件的電流開關比都很小，相較於單指狀結構電晶體會有超過 2 以上的電流開關比，多指狀結構下的電流開關比就明顯小了許多，這是因為採用多指狀結構下所製作的電晶體元件，因為多指狀的關係，所以使得碳管跨接源極、汲極的數目大量增加，也使得金屬性碳管跨接的數目也因此增加許多，所以半導體性碳管與金屬性碳管交錯的情形也更加嚴重，所以就造成元件的驅動電流雖然大幅上升，但電流開關比卻大幅下降。所以由此圖可知雖然元件的電流開關比隨著通道長度變長時有些許上升，但仔細觀察其電流開關比都是呈現出很小的值，所以也就是說金屬性碳管、半導體性碳管交錯情形嚴重，所以使得整體元件的電流開關比都大幅下降。

另外由圖 3-11 中，也可以觀察到電流開關比與通道寬度的關係，一樣

如同單指狀結構電晶體元件所呈現出的趨勢，當通道寬度變寬時，其電流開關比就呈現出變小的趨勢。也觀察到相較於單指狀結構電晶體，呈現出較小的電流開關比，且趨勢較不明顯，這原因也是因為通道寬度變寬時，其碳管跨接源極、汲極兩極的數目也會大量增多，使得金屬性碳管也增多，所以碳管交錯情形就變的更加嚴重，所以自然使得電流開關比相較於單指狀結構電晶體就無法拉大。

再者，由圖 3-12 中可以清楚看出以多指狀結構、單指狀結構兩種結構下製作的元件電晶體，其驅動電流與電流開關比關係。使用多指狀結構製作而成的奈米碳管電晶體，其驅動電流相較於單指狀結構電晶體元件來的比較大，但其電流開關比卻小上許多，所以由此圖就可以看出，單指狀結構的電晶體，比較適合用來製作驅動電流夠大，且電流開關比又不太小的元件。最後探討本論文多指狀結構元件的 R_{on} -Channel length 關係。理想情況下，其濃度高於交絡限制(Percolation limit)時，元件通道長度與導通電阻應該呈現直線正比關係[58]，但實驗結果如圖 3-13 所示，可清楚看出其 R_{on} 隨著通道長度變長雖有變大的趨勢，其趨勢卻不是呈現一直線正比關係。因為元件是利用旋塗法旋塗碳管，所以均勻性就無法有效掌握，也造成元件通道上碳管覆蓋的面積也顯得不均勻，尤其是通道長度越長時，其通道上沒有碳管覆蓋的區域也隨之增加，也就造成電阻迅速上升，所以就造成 R_{on} 與通道長度沒有呈現直線正比關係，此說明也可以用來解釋單指狀結構元件的導通電阻與通道長度關係為何也是呈現非正比直線關係。另外也發現 R_{on} 相較於單指狀結構小了許多，這都是因為使用多指狀結構使得碳管跨接數目明顯增多而使驅動電流上升幅度較大所造成。但也因為碳管跨接數目太多，所以造成電流開關比不好。

3-1.5 直流電性結論

由以上的分析說明，若使用單指狀結構且搭配 Pd/Al 金屬當作源極、汲

極區域金屬製作而成的區域性背閘極奈米碳管電晶體，其直流特性可呈現出頗高的驅動電流且較高的電流開關比，另外使用多指狀結構所製作的電晶體，其驅動電流雖有明顯增大，但缺點是電流開關比太小，所以相較之下，採用單指狀結構且搭配 Pd/Al 金屬當做源極、汲極區域製作而成的背閘極奈米碳管電晶體是比較適合的元件結構。

3-2 區域性背閘極奈米碳管電晶體高頻電性分析

3-2.1 區域性背閘極奈米碳管電晶體高頻電性量測元件

經過 3-1 節的直流分析與討論之後，使用單指狀結構且搭配 Pd/Al 源極/汲極金屬接觸來製作區域性背閘極奈米碳管電晶體，將可得到較高驅動電流且較高開關電流比的元件。另外使用 Ti/Pt 金屬當做源極、汲極區域或是使用多指狀結構來製作背閘極奈米碳管電晶體，或許也有機會得到較高驅動電流的元件，但因為其過低的電流開關比，所以本論文的高頻特性研究將針對直流特性較好的單指狀結構搭配 Pd/Al 金屬的電晶體元件來做分析探討。

3-2.2 使用 ADS(Advanced Design System)軟體模擬理想電晶體特性

首先，本論文先使用 ADS 軟體模擬理想電晶體的高頻特性[59]，其模擬結果可當作本論文元件高頻量測時的參考。圖 3-14 為本次模擬電路圖，使用的是理想 P-MOS 元件，其元件通道長度設定為 $0.6\mu\text{m}$ ，通道寬度則為 $100\mu\text{m}$ ，另外外部電路則使用兩個阻隔電容(Block capacitor)使小訊號得以通過，而直流訊號則無法通過，以避免直流、小訊號互相干擾。另外兩個 Bias tee 電感則是被用來使直流訊號可以通過而形成元件的直流偏壓，而小訊號則受到阻絕而無法通過，也是為了避免訊號互相干擾的設計。之後再使用兩個 50Ω 的阻抗匹配電阻來模擬點針量測的匹配狀況，再搭配

$V_G=-3V, V_D=-5V$ 的偏壓條件即可進行模擬。如圖 3-15 的 S_{21} -及 S_{12} -Frequency 特性所示， S_{21} 可視做雙端元件中一訊號輸入於輸入端時，其輸出端對於此訊號的放大增益。由圖上可發現 S_{21} 大小將隨頻率上升而呈現出下降的趨勢，除了因為電晶體元件本質特性影響外，也因為電晶體元件於高頻操作時，一些原本在直流或是低頻時可忽略的寄生電容，都會因為頻率增高而不再可以忽略，甚至成為主導因子或是訊號傳導路徑，所以就使得電晶體的放大增益變差而隨著頻率增加而下降。另外 S_{12} 則可以視做電晶體的隔絕 (Isolation) 能力，由圖上可看出 S_{12} 大小隨著頻率上升也呈現上升趨勢，這也可以說明隨著頻率上升，電晶體的單端特性相較於低頻時就越來越不明顯，隔絕輸出端訊號傳送到輸入端的隔絕能力也越來越差，所以由圖上 S_{21} 、 S_{12} 兩參數與頻率的關係，可以明白說明一電晶體的單端放大增益會隨著頻率增加而變小，且其隔絕能力也會越來越差而使元件雙端特性越來越明顯，但由圖中還是可發現頻率上升到 10GHz 後， S_{21} 大小還是明顯大於 S_{12} ，所以該元件操作在 10GHz 頻率時，仍屬於單端元件。

另外此模擬元件其它高頻特性如圖 3-16 所示，其中 H_{21} 代表的就是電流增益，而 $MSG = |S_{21}/S_{12}|$ ，可視為功率增益，所以由圖上，可以很明顯看出這兩個高頻特性都會隨著頻率上升而下降，這是因為元件的放大增益與隔絕能力會隨著頻率上升而衰減，所以就使得其元件的高頻特性也會隨著頻率上升而變差。依照上面模擬元件的高頻特性與其透露出的訊息，吾人將其作為本論文元件高頻量測時的重要參考依據與解讀指標。

3-2.3 去內嵌(De-embedding)方法選擇介紹

量測電晶體元件的高頻特性時，往往因為其外部接線佈局造成寄生效應過大而影響元件的高頻量測，甚至造成量測結果判讀錯誤，所以就需要透過去內嵌(De-embedding)程序，扣除寄生效應影響而擷取出元件的本質高頻特性。本論文使用的去內嵌方法是高頻量測上常用的“開路測試元件

加上短路測試元件”法則 [55]，如同 2-5.2 所述，去內嵌的程序是先透過開路測試元件將量測元件的寄生電容去除，之後再透過短路測試元件將寄生電感去除，經過這兩個測試元件，以及參數轉換後就可得到元件的本質特性，例如:S 參數。之後再透過參數轉換，可得到元件的其它本質高頻參數。也有些研究團隊使用的去內嵌方法則是只使用“開路測試元件” [46]，所以本節將比較兩種方法，並說明為何本論文採用“開路測試元件加上短路測試元件”而不是比較簡單的“開路測試元件”法則。

首先，量測使用的元件是採用單指狀結構搭配 Pd/Al 當做源極、汲極區域製作而成的背閘極奈米碳管電晶體，且設定 $V_G=-3V$ ， $V_D=-5V$ 為偏壓條件，且頻率掃描設定為 0.1GHz~8GHz。由圖 3-17 的 S_{21} 、 S_{12} -Frequency 特性中，可以看出其去內嵌方法在上述量測條件下，不論是使用“開路測試元件加上短路測試元件”或是“開路測試元件”法則，其 S_{21} 將隨頻率上升而下降， S_{12} 則隨頻率上升而上升。此趨勢和使用 ADS 軟體模擬的理想電晶體高頻特性吻合。另外由圖上也可看出去內嵌方法使用“開路測試元件加上短路測試元件”或是“開路測試元件”法則，其 S_{21} -及 S_{12} -Frequency 特性趨勢相當類似，且其數值大小也差異甚小。

另外由圖 3-18 的 H_{21} -Frequency 特性圖中，可以看出兩種去內嵌法下的 H_{21} -Frequency 關係，其 H_{21} 都會隨著頻率上升而下降，這也是如同模擬元件所呈現出的趨勢。由此圖擷取出截止頻率大小，當使用“開路測試元件加上短路測試元件”去內嵌法則下所得到的截止頻率為 0.66GHz，而使用“開路測試元件”去內嵌法則則可得到 0.4GHz，可知使用“開路測試元件加上短路測試元件”去內嵌法則，所得的截止頻率會略高於僅使用“開路測試元件”所擷取出的截止頻率，也可以說明增加使用短路測試元件確實可以更完整扣除寄生電感對量測元件的高頻干擾，以提升元件的截止頻率。

由圖 3-19 的 MSG-Frequency 特性中可看出不管使用何種去內嵌方法所

得的 MSG-Frequency 關係，MSG 都隨著頻率增加而下降，仔細觀察下，也會發現兩種方法所得的關係曲線數值也差異不大，而 $MSG=1(0dB)$ 的頻率點也都為 1.84GHz。之後由圖 3-20 的 H_{21} -及 MSG-Frequency 特性圖中，可看出使用“開路測試元件加上短路測試元件”或是“開路測試元件”的去內嵌法則下，其 H_{21} 、MSG 與頻率的關係曲線圖差異不大，但多增加使用短路測試元件的去內嵌法則，其所擷取出元件的截止頻率會略高於不加入短路測試元件的去內嵌法則所擷取出的截止頻率，這也可以說明增加短路測試元件來扣除寄生電感，對於元件的高頻特性提升，確實有幫助。所以本論文元件擷取本質高頻特性前的去內嵌方法就是使用“開路測試元件加上短路測試元件”法則。

3-2.4 元件高頻特性量測分析與討論

首先先量測元件的 $|I_D| - V_G$ 直流特性，如圖 3-21 所示，設定 V_G 掃描偏壓為 -3V~3V， V_D 偏壓條件為 -5V。 $|V_D|$ 偏壓的提高使得元件的驅動電流提高到將近 1mA，但元件的電流開關比卻因此下降至 1.06。吾人會將 $|V_D|$ 偏壓點提高，主要是因為希望其元件的驅動電流能夠提高以使高頻量測時，能夠達到阻抗匹配，而使元件的高頻特性能夠提升，也避免掉因為電流過小而在高頻量測時造成雜訊干擾的情況發生。

元件的高頻量測設定 $V_G=-3V$ ， $V_D=-5V$ 為偏壓條件，頻率掃描則由 0.1GHz~8GHz，如圖 3-22 的 S_{21} -及 S_{12} -Frequency 所示，其中 S_{21} 隨著頻率上升而下降，而 S_{12} 也隨著頻率上升而上升，這完全符合模擬的趨勢。 S_{21} 、 S_{12} 在頻率接近 2GHz 時，開始重疊而無法辨別，這代表著元件在此頻率後，已無單端電晶體元件的特性，而呈現出雙端元件特性。也可以解釋成其元件 S_{12} 的隔絕能力太差，以致在頻率接近 2GHz 以後就已無隔絕能力，使得電晶體特性完全失效而呈現出雙端特性。由圖 3-23 的 H_{21} -及 MSG-Frequency 特性也可看出此元件的 H_{21} 、MSG 都會隨著頻率上升而下降，其趨勢也如

同模擬結果。由圖中擷取出元件截止頻率為 0.66GHz，而 $MSG=1(0dB)$ 頻率點則為 1.84GHz。吾人量測多個元件，希望可以找出影響高頻特性好壞的關鍵因素，但經過多次量測與分析之後，並無發現高頻特性好壞與電流開關比有何明顯的關係。

在圖 3-24 的 S_{11} -及 S_{22} -Frequency 特性中，由史密斯圖(Smith Chart)明顯看出 S_{11} 、 S_{22} 隨著頻率上升，並未往圓心移動(50Ω 阻抗匹配點)，反而都在於開路(Open circuit)點附近，這也代表著元件的阻抗匹配相當不理想，也造成元件的反射係數幾乎等於 1，也就是訊號不管從閘極或是汲極輸入，其訊號幾乎都反射回來而沒有傳輸出去，這也使得本論文量測元件的 S_{21} 、 S_{12} 數值都明顯偏小，這阻抗不匹配的結果也如同[45]論文所述。所以吾人觀察分析後，認為決定電晶體高頻特性好壞的最重要關鍵就是阻抗匹配情形，當元件阻抗匹配不好時，其高頻特性勢必受到嚴重影響而使其特性不好，而影響元件阻抗匹配情形好壞的因素也相當的多，除了偏壓條件、驅動電流大小、元件轉導值大小、元件佈局，這些都會影響元件阻抗匹配的結果，加上本元件下閘極材料使用的是多晶矽，其阻值相較於一般金屬也明顯偏高，這使得阻抗不匹配情況更加嚴重。此外，本論文元件的直流電流開關比不大，且元件的轉導值都偏小，最大也只有 10^{-7} 左右(如圖 2-15 所示)，這些因素都使得最終元件阻抗匹配狀況相當不好，而使得元件的高頻特性不如預期。

因為本論文元件的電流開關比都偏小(1~2 左右)，所以吾人認為其影響高頻特性的好壞所佔的比重反而不大，故吾人在不同偏壓下，量測同一個元件的高頻特性，以驗證本論文元件的高頻特性好壞與電流開關比並無太大關係。如圖 3-25 (a) $|I_D| - V_G$ 特性中，當掃描電壓 $V_G=-3V\sim 3V$ 、 $V_D=-1V$ 偏壓條件下，其元件的驅動電流只有 $120\mu A$ ，但電流開關比可達 2.088。隨後設定 $V_G=-3V$ 、 $V_D=-1V$ 偏壓條件後，進行頻率掃描由 0.1GHz~8GHz，但

圖 3-25(b)的 S_{21} -及 S_{12} -Frequency 特性卻呈現出不正常狀況，並不如同模擬元件所呈現出的趨勢。這也使得圖 3-25(c)中的 H_{21} -及 MSG-Frequency 特性趨勢不如預期，而無法擷取元件的截止頻率與 MSG=1(0dB)的頻率點。

吾人將 V_D 偏壓調整至 -3V，可由圖 3-26(a)的 $|I_D| -V_G$ 特性看出驅動電流提高至將近 400 μ A，但電流開關比卻也下降至 1.55。隨後設定 $V_G=-3V$ 、 $V_D=-3V$ 偏壓條件後，進行高頻量測，觀察圖 3-26(b) S_{21} -及 S_{12} -Frequency 特性卻發現與圖 3-25(b)呈現出不同的趨勢，圖 3-26(b)中， S_{21} 隨著頻率上升而下降， S_{12} 也隨著頻率上升而上升，但也發現 S_{21} 、 S_{12} 特性曲線圖在約 0.7GHz 時，開始重疊而無法辨別，亦即元件在 0.7GHz 以後呈現出雙向導通的雙端特性的非電晶體特性。再仔細觀察圖 3-26(c) H_{21} -及 MSG-Frequency 特性，發現 H_{21} 、MSG 都會隨著頻率上升而下降，由圖可得截止頻率為 0.22GHz 及 MSG=1(0dB)的頻率為 0.66GHz。

接下來，吾人再將 V_D 偏壓調整至 -5V，可由圖 3-27(a) $|I_D| -V_G$ 特性看出元件的驅動電流上升至 670 μ A，但元件的電流開關比下降至 1.286。同樣設定 $V_G=-3V$ 、 $V_D=-5V$ 偏壓條件，以進行高頻量測，同樣觀察圖 3-27(b)的 S_{21} -及 S_{12} -Frequency 特性，發現 S_{21} 、 S_{12} 與頻率的關係趨勢如同圖 3-26(b)，但元件維持單端的特性的頻率更可提高至 1.4GHz 左右。由圖 3-27(c)中的 H_{21} -及 MSG-Frequency 特性亦可看出其 H_{21} 、MSG 也都會隨著頻率上升而下降，由圖可擷取截止頻率為 0.32GHz 以及使 MSG=1(0dB)的頻率 1.36GHz。

由以上實驗可知，本論文元件的電流開關比與高頻特性好壞並沒有太大關係，其主要是因為本論文元件的電流開關比都不是很大，且其差異也不明顯，所以影響其高頻特性就不明顯，再加上本論文元件的阻抗匹配狀況都不好，所以就使得影響其元件高頻特性好壞就變得由阻抗匹配與否扮演著重要因素。當 $|V_D|$ 偏壓提升時，元件的驅動電流也因此上升許多，相較之下就使元件直流阻抗有些許下降，使得阻抗匹配狀況有些許改善，

而使元件的高頻特性略有提升。但整體來看，本論文元件的阻抗匹配狀況在驅動電流提升後仍然相當不好，所以導致元件的高頻特性不如理論預測，這是有待改進之處。

3-2.5 多指狀結構與單指狀結構奈米碳管電晶體的高頻量測比較

元件高頻特性好壞，除了阻抗匹配狀況與否扮演重要的因素外。佈局所產生的寄生效應也會影響元件高頻特性的好壞。當其元件的接線佈局越複雜，寄生效應越明顯時，不但會使得去內嵌程序有去除不完整的風險，也會使元件本身的寄生電容增多而影響元件本質的高頻特性。例如本論文的多指狀結構，其因為太多太繁複的接線佈局，除了使外部接線的寄生效應增大外，也使得元件本身的寄生電容加大，所以預期其高頻特性會受限制。在圖 3-28 中兩結構的 S_{21} -及 S_{12} -Frequency 特性比較中，圖 3-28(a)為單指狀開路測試元件結構與頻率的關係圖，由圖中可清楚看出 S_{21} 、 S_{12} 大小都隨頻率上升而呈現出上升的趨勢，此趨勢可解讀為所量測到的 S_{21} 、 S_{12} 的傳導路徑都是接線形成的大電容所主導的傳導路徑，所以頻率越高時， S_{21} 、 S_{12} 反而越來越大，且因為量測的是開路測試元件，所以其 S_{21} 曲線自然會重疊於 S_{12} 曲線。另外由圖 3-28(b)多指狀開路測試元件結構與頻率的關係圖中，也可以看出 S_{21} 、 S_{12} 一樣會隨頻率上升而上升，其解釋一樣如同上述，但比較要注意的是其 S_{21} 、 S_{12} 在低頻時就明顯高於單指狀結構，這代表著多指狀結構的寄生電容明顯大於單指狀結構，所以使得在低頻時，其 S_{21} 、 S_{12} 就已明顯上升。由以上說明，可知多指狀結構的外部寄生電容將比單指狀來的大，且也因為接線複雜，所以使得去內嵌程序會有更高的誤差，使元件的高頻特性降低。基於以上種種，吾人認為使用多指狀結構來進行高頻量測將是一嚴峻挑戰，故不建議採用。

最後，吾人將本論文元件特性整理並與其它期刊元件比較，如表 3-2 所示。由表中可看出 2006 年以後的期刊發表，為了提升元件的高頻特性，

所以就犧牲了元件的電流開關比，使得元件電流開關比大幅下降，甚至小於 2。其主要原因還是因為元件需要較大的驅動電流才會在高頻量測時得以順利量測，但提高驅動電流的同時，也因為金屬性碳管的增加，所以勢必無法避免元件的電流開關比隨著驅動電流上升而下降。另外本論文元件的電流開關比似乎與其它期刊差異不大，但高頻特性似乎不甚理想，吾人認為或許因為本論文元件阻抗不匹配的情形較為不理想，所以使得本論文元件的高頻特性不如其它期刊。所以提升高驅動電流下元件的電流開關也是吾人往後必須改進的方向之一，如此才有辦法在不失去元件好的直流特性外又能兼顧優越的高頻特性。

3-2.6 高頻特性結論

使用較高驅動電流且較高電流開關比的元件進行高頻量測，且透過使用去內嵌程序來去除元件寄生效應，已成功擷取出截止頻率與 $MSG=1(0dB)$ 的頻率點，但因為阻抗不匹配的影響，使得本論文元件的高頻特性受到抑制而無法如理論預測高達 THz 的性能。另外也因為元件的電流開關比不夠大，使得頻率上升到某值就開始失去電晶體單端特性而呈現出雙端元件特性。使用多指狀結構製作而成的奈米碳管電晶體因為其外部接線複雜導致過多的寄生電容，將嚴重限制元件的高頻特性，故不建議採用。採用單指狀結構來進行高頻量測與分析，未來可透過改善元件的阻抗匹配狀況，並提高其元件的電流開關比來提升元件的高頻特性。

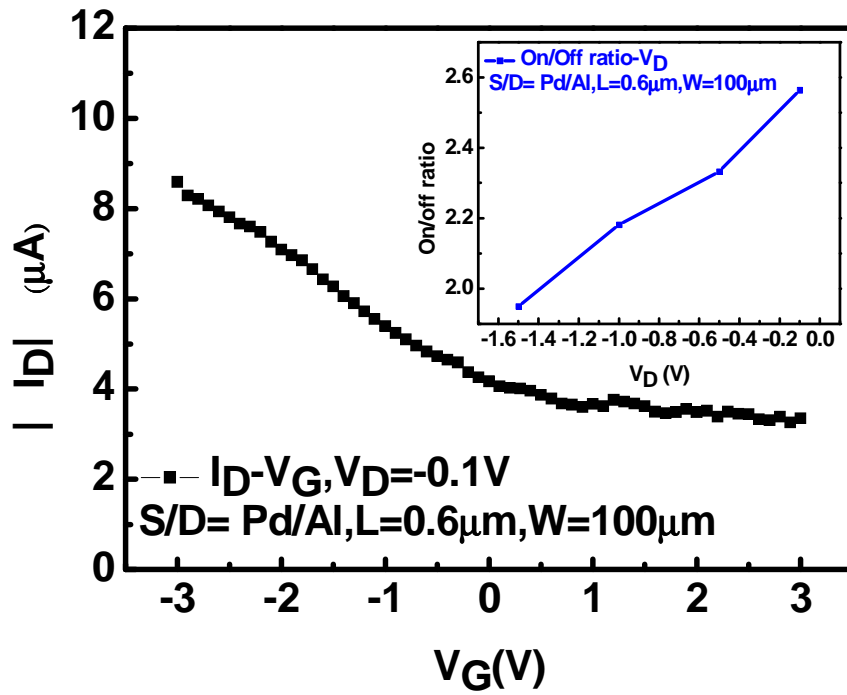


圖 3-1 單指狀結構電晶體元件之 $|I_D| - V_G$ 特性 ($V_D = -0.1V$) (源極、汲極金屬為 Pd/Al)，附圖為 On/Off ratio- V_D 特性

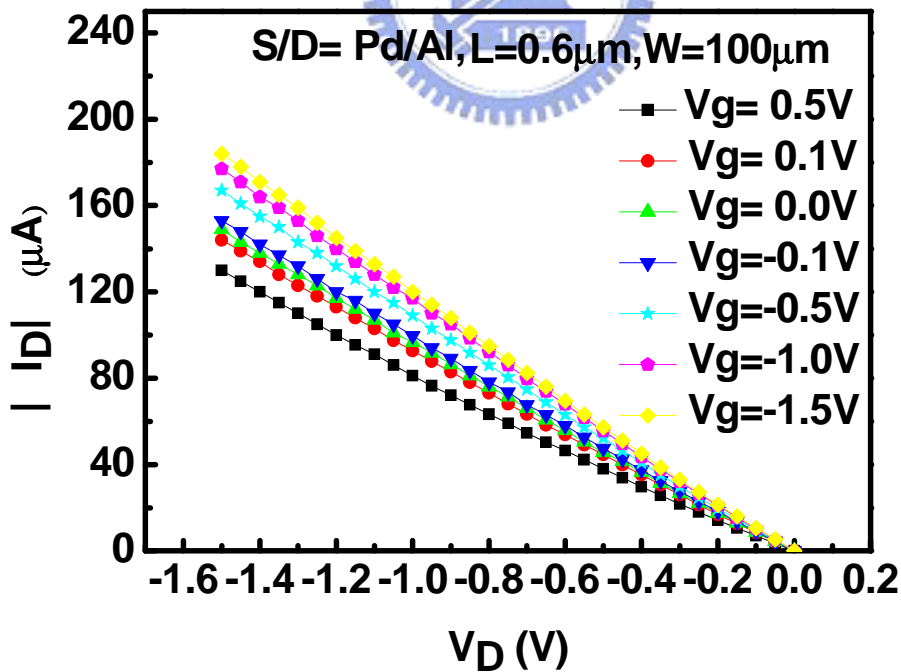


圖 3-2 單指狀結構電晶體元件之 $|I_D| - V_D$ 特性 (源極、汲極金屬為 Pd/Al)

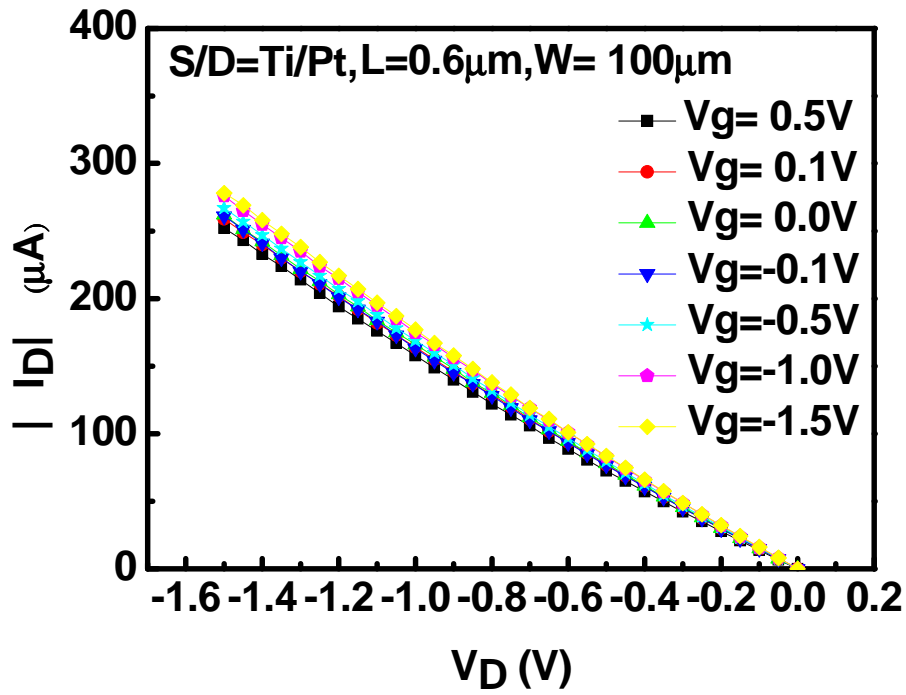
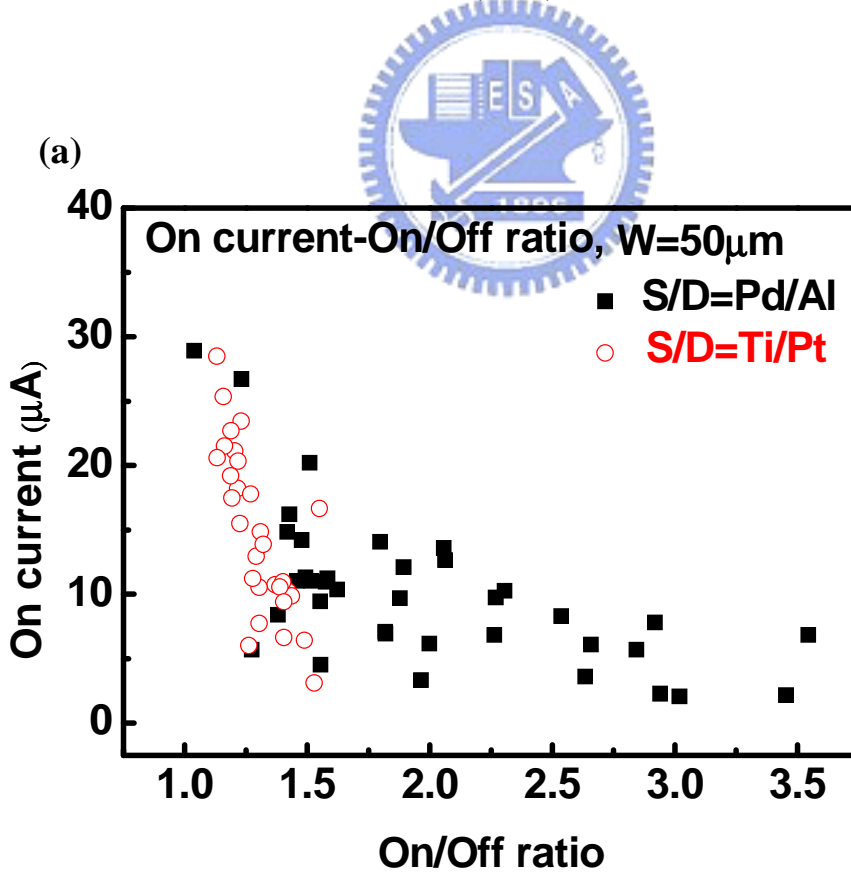


圖 3-3 單指狀結構電晶體元件之 $|I_D| - V_D$ 特性(源極、汲極金屬為 Ti/Pt)



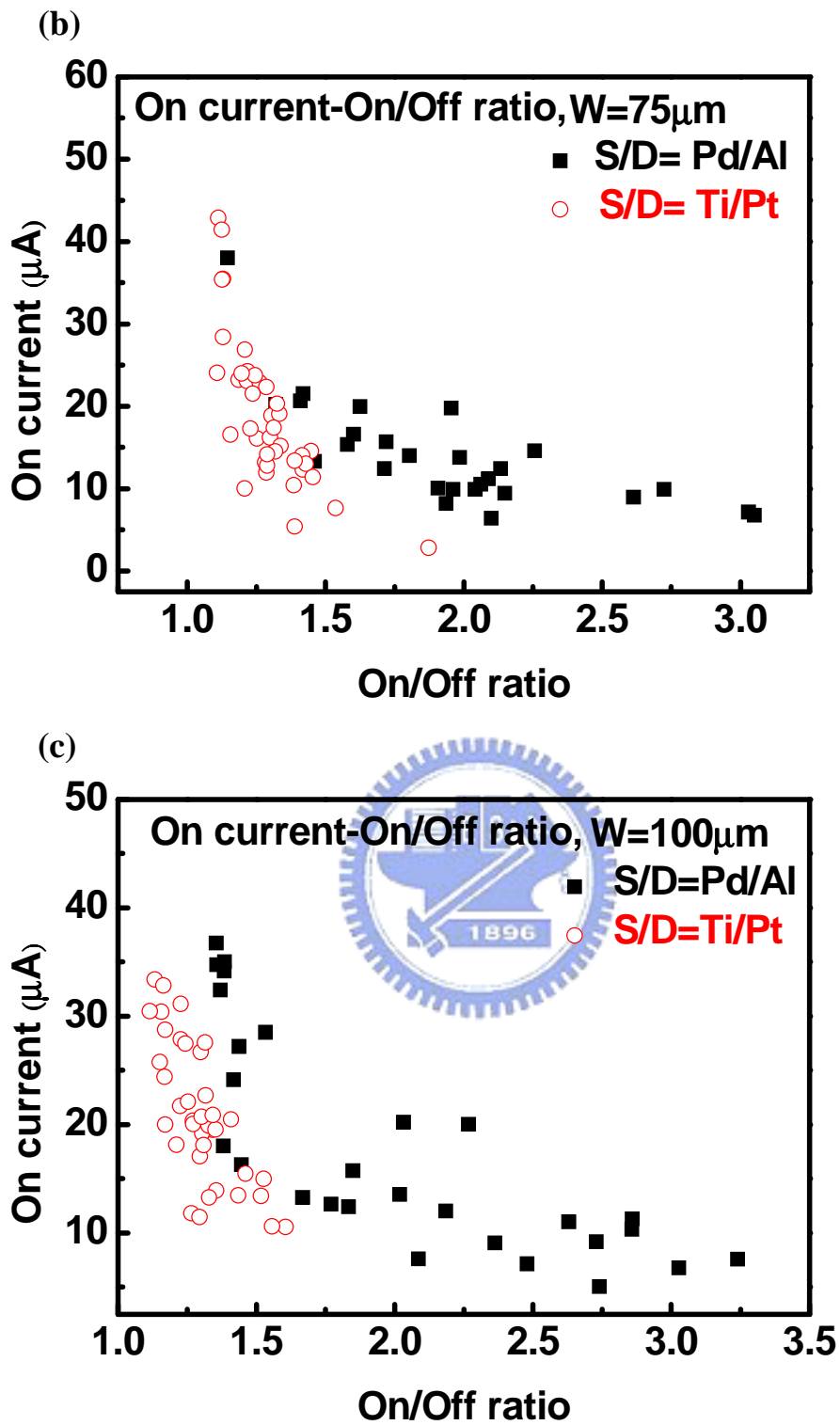


圖 3-4 使用 Pd/Al、Ti/Pt 當作源極、汲極金屬元件的 On current-On/Off ratio 特性比較與趨勢

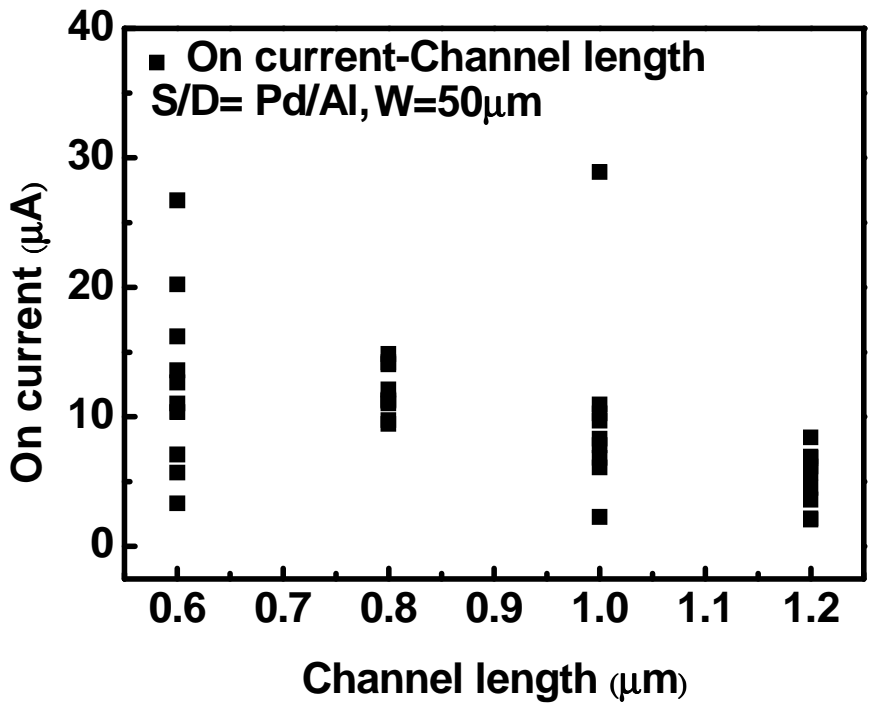


圖 3-5 使用 Pd/Al 當作源極、汲極金屬元件的 On current-Channel length 特性比較與趨勢

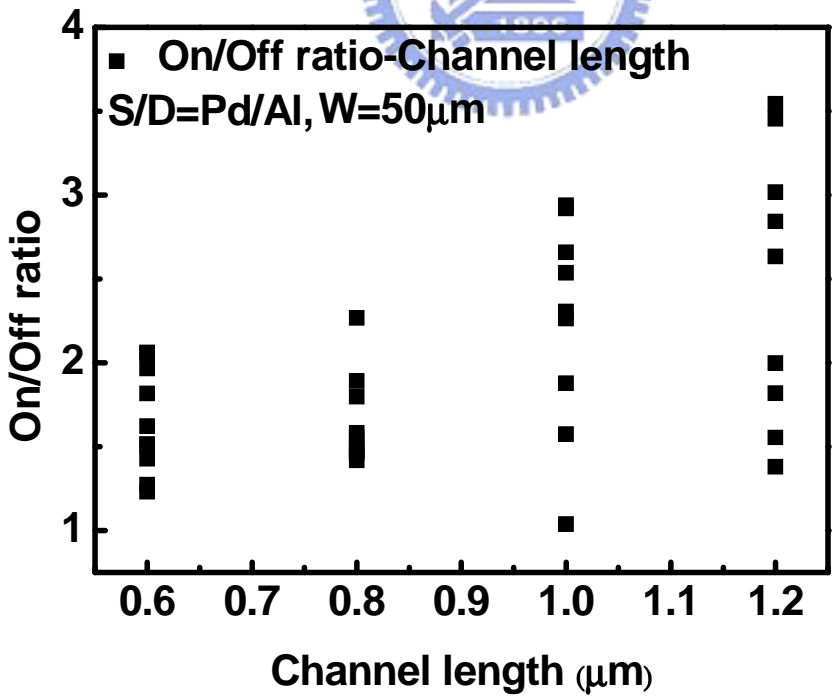


圖 3-6 使用 Pd/Al 當作源極、汲極金屬元件的 On /Off ratio-Channel length 特性比較與趨勢

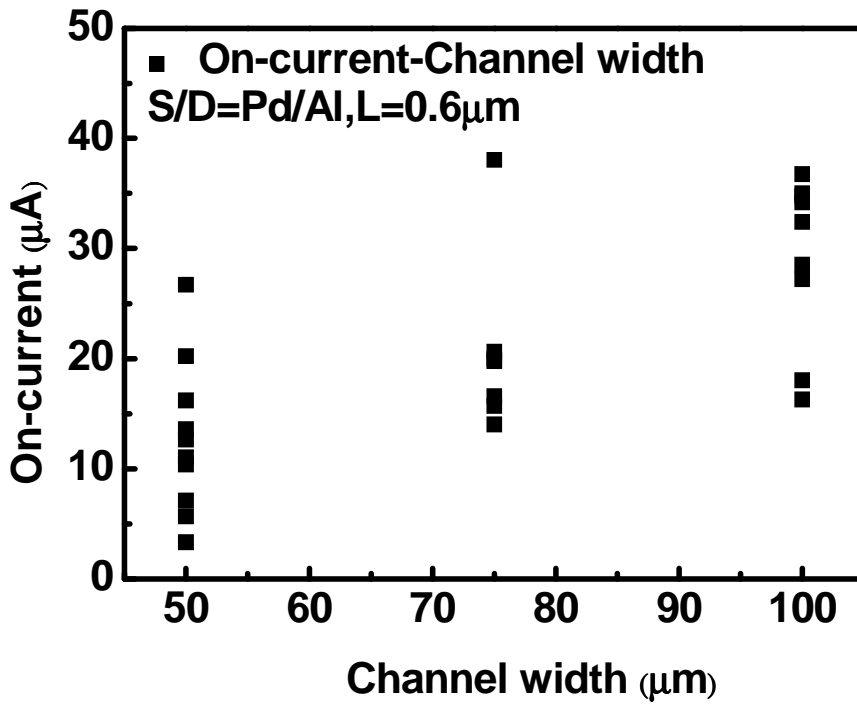


圖 3-7 使用 Pd/Al 當作源極、汲極金屬元件的 On Current -Channel width 特性比較與趨勢

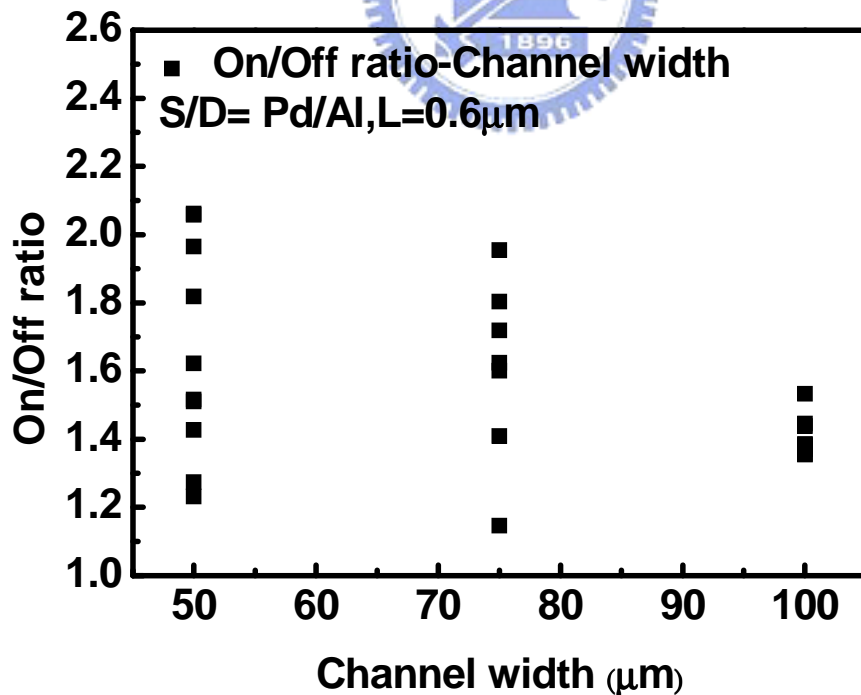


圖 3-8 使用 Pd/Al 當作源極、汲極金屬元件的 On/Off ratio-Channel width 特性比較與趨勢

表 3-1 不同通道長度下的平均驅動電流統計表

W(μm) L(μm)	100	50	Current ratio (width 100/ width 50)
0.6	29.24 μA	12.685 μA	2.3
0.8	21.454 μA	11.995 μA	1.8
1.0	12.431 μA	7.775 μA	1.6
1.2	10.614 μA	5.148 μA	2.1

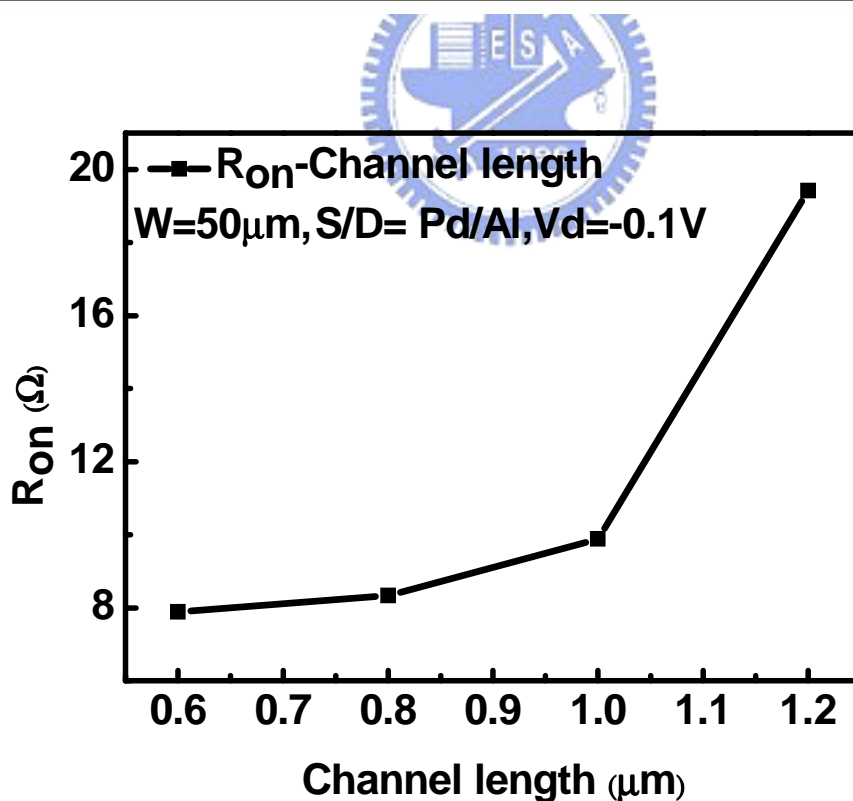


圖 3-9 使用 Pd/Al 當作源極、汲極金屬元件且 $V_D = -0.1\text{V}$ 偏壓時, R_{on} -Channel length 特性比較

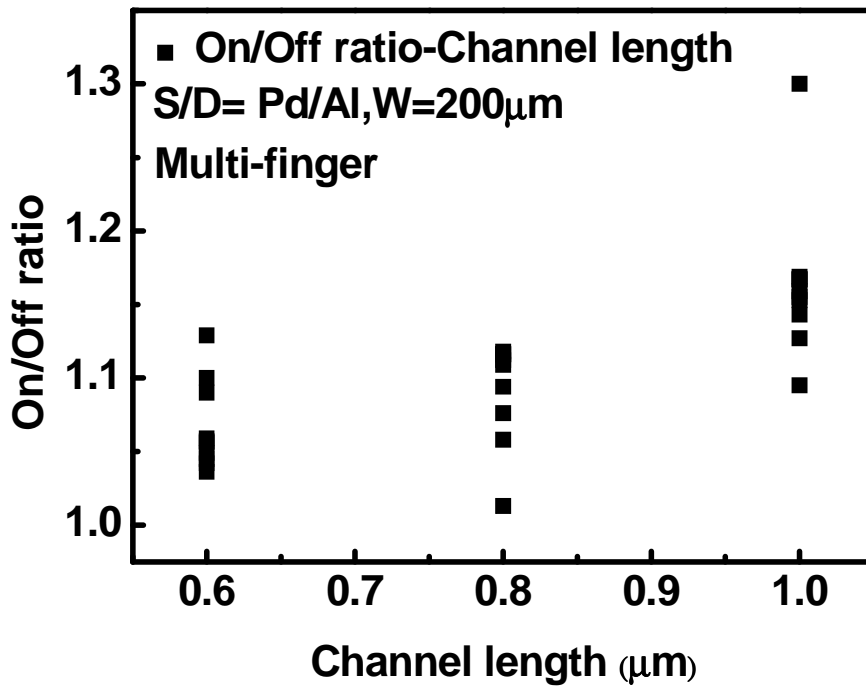


圖 3-10 使用 Pd/Al 當作源極、汲極區域的多指狀結構電晶體元件的 On/Off ratio -Channel length 特性比較與趨勢

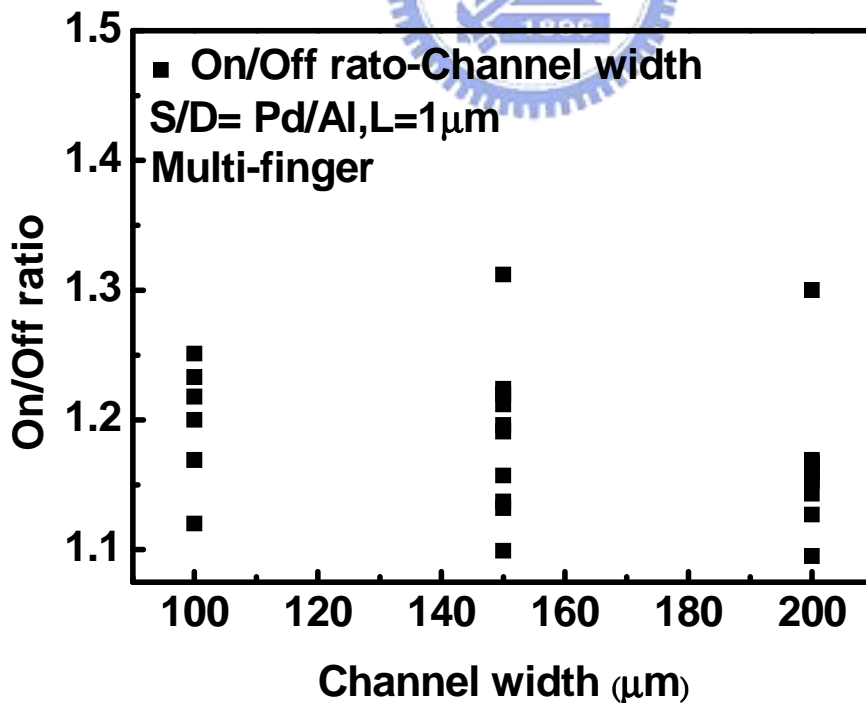


圖 3-11 使用 Pd/Al 當作源極、汲極區域的多指狀結構電晶體元件的 On/Off ratio -Channel width 特性比較與趨勢

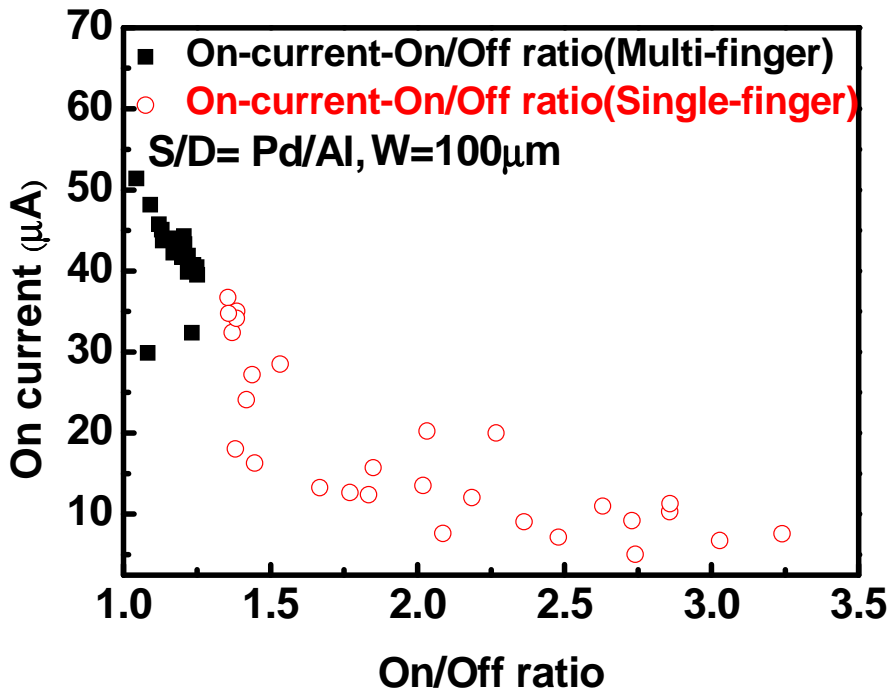


圖 3-12 使用 Pd/Al 當作源極、汲極區域的多指狀結構與單指狀結構電晶體

元件的 On current-On/Off ratio 特性比較與趨勢

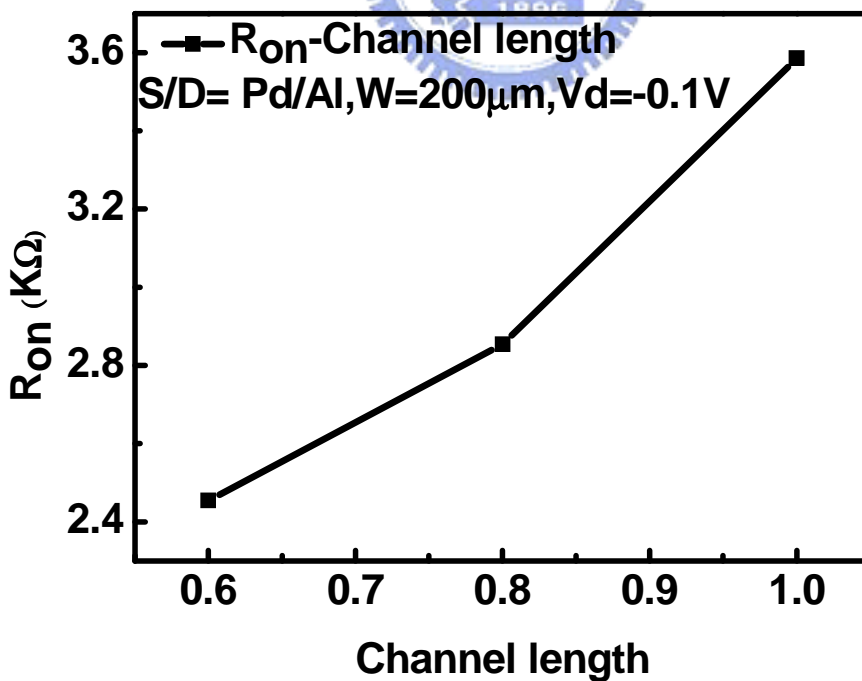


圖 3-13 使用 Pd/Al 當作源極、汲極區域的多指狀結構電晶體元件且 $V_D=-$

-0.1V 偏壓時， R_{on} -Channel length 特性比較

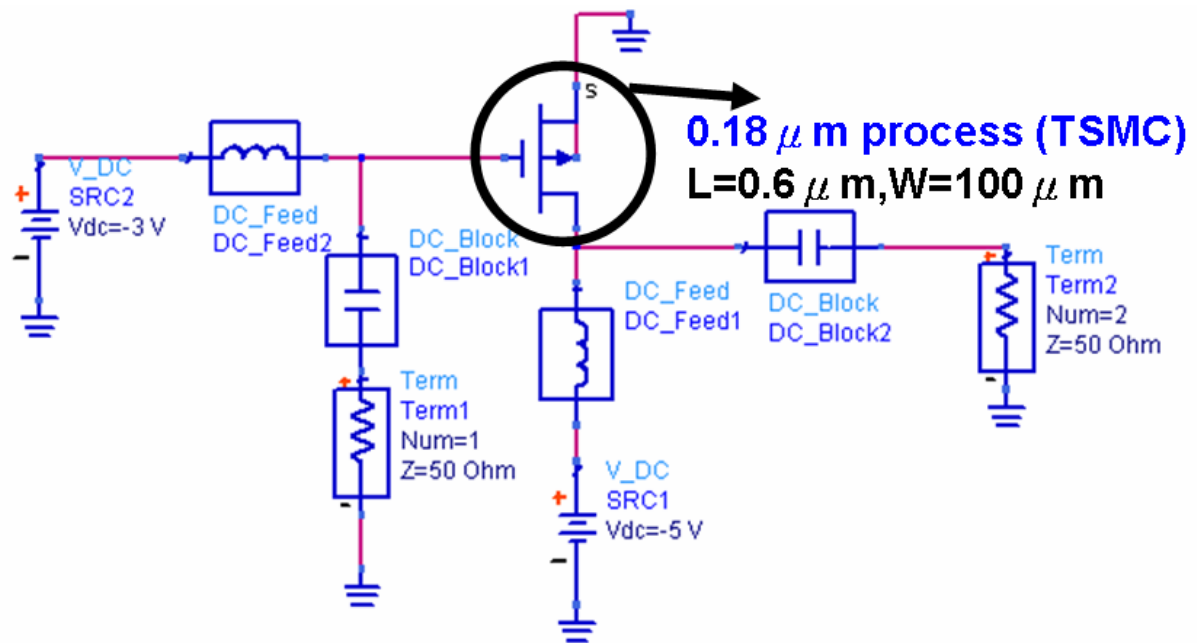


圖 3-14 使用 ADS 軟體模擬理想電晶體的高頻電性電路圖

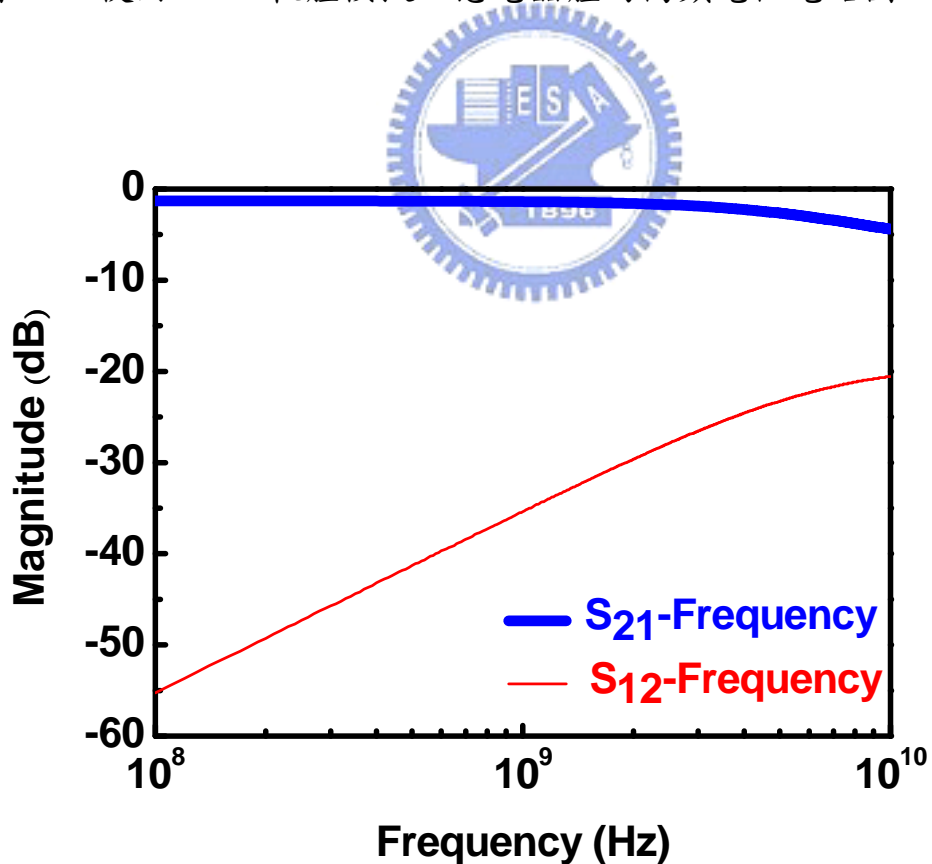


圖 3-15 使用 ADS 軟體模擬理想電晶體的 S_{21} -及 S_{12} -Frequency 特性與趨勢

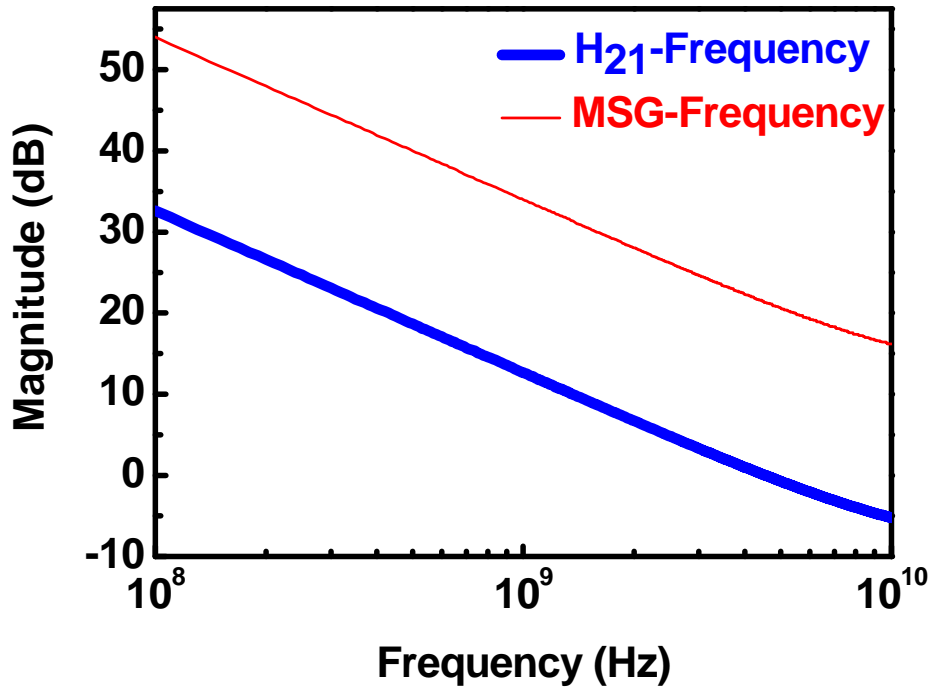


圖 3-16 使用 ADS 軟體模擬理想電晶體的 H_{21} -及 MSG-Frequency 特性與趨勢

勢

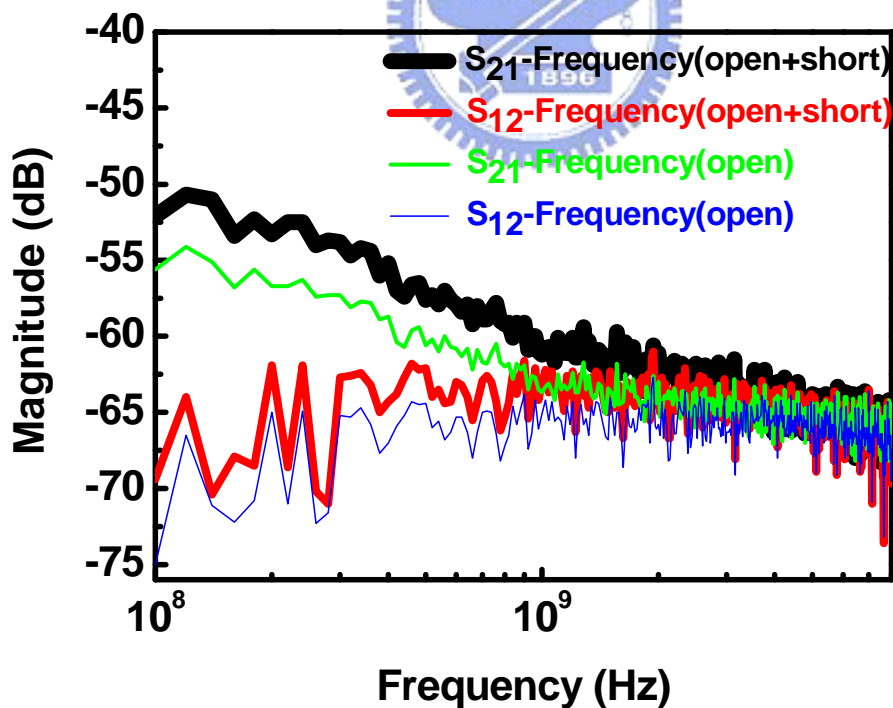


圖 3-17 使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)後， S_{21} -及 S_{12} -Frequency 的趨勢比較

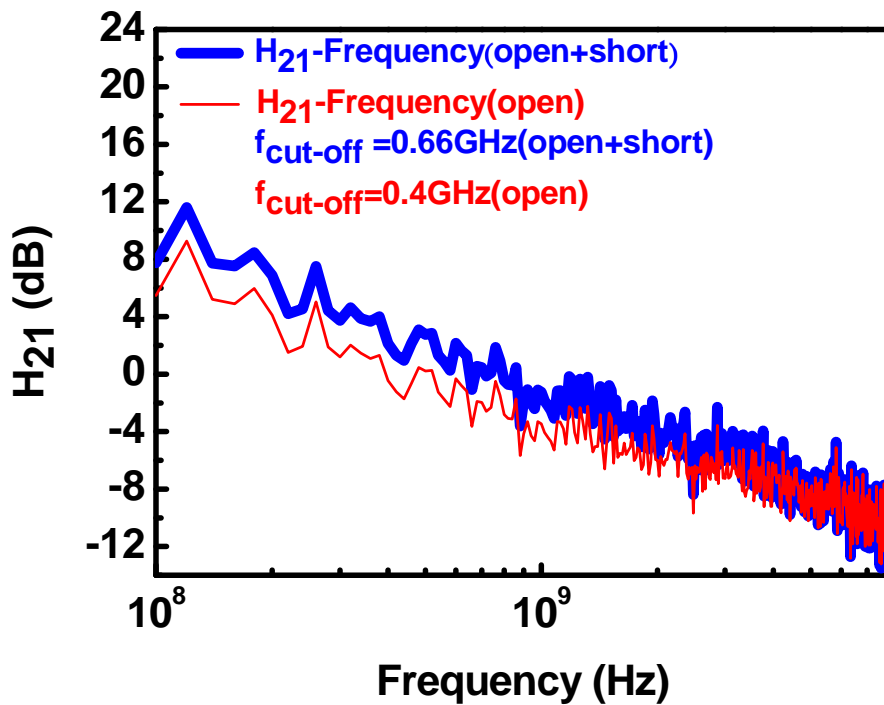


圖 3-18 使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)後， H_{21} -Frequency 的趨勢比較

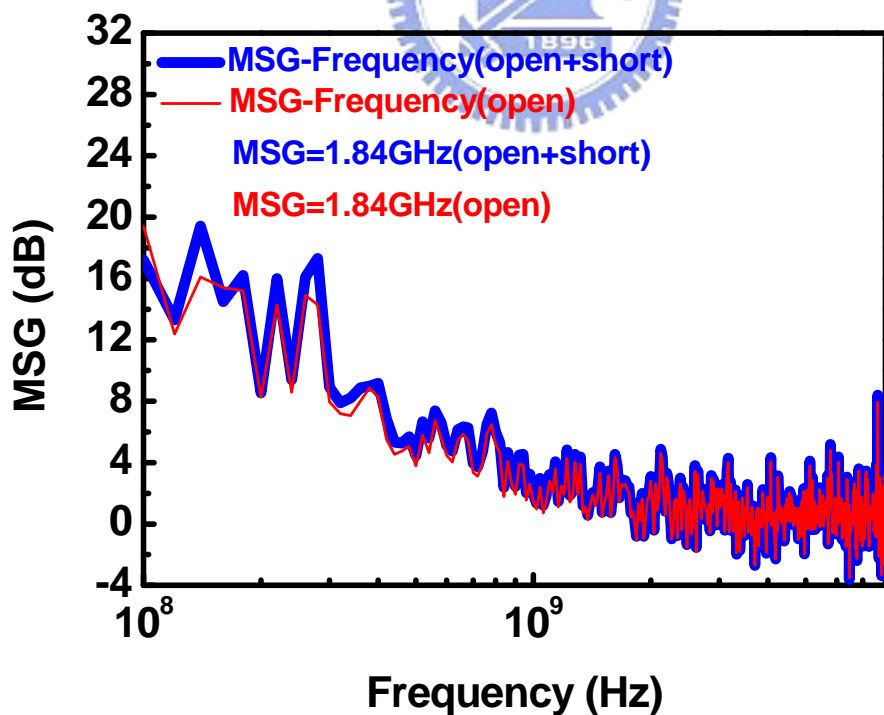


圖 3-19 使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)後，MSG-Frequency 的趨勢比較

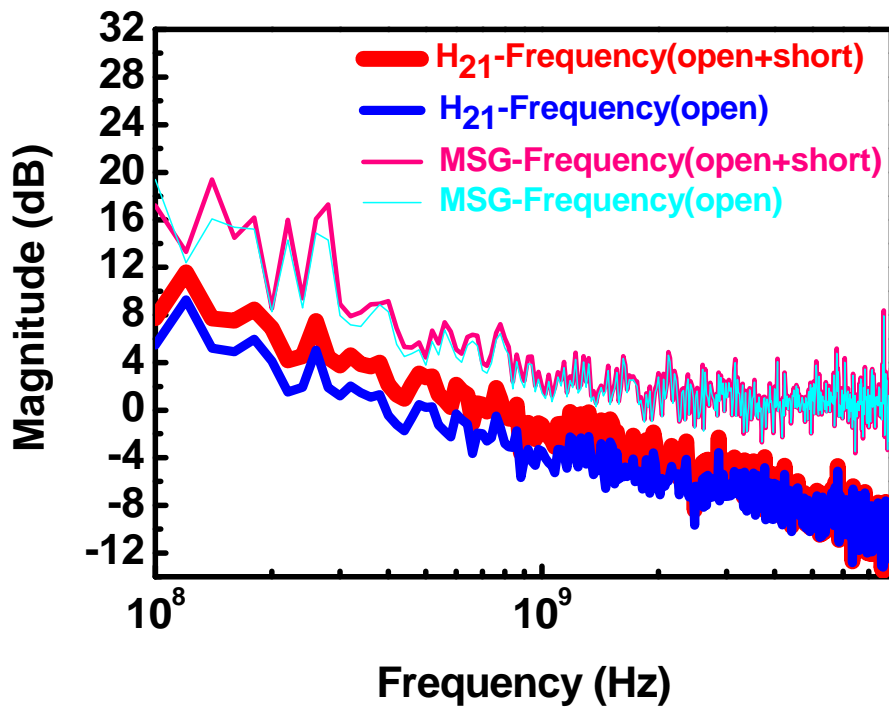


圖 3-20 使用“開路測試元件加上短路測試元件”、“開路測試元件”法執行去內嵌(De-embedding)程序後， H_{21} -及 MSG-Frequency 的趨勢比較

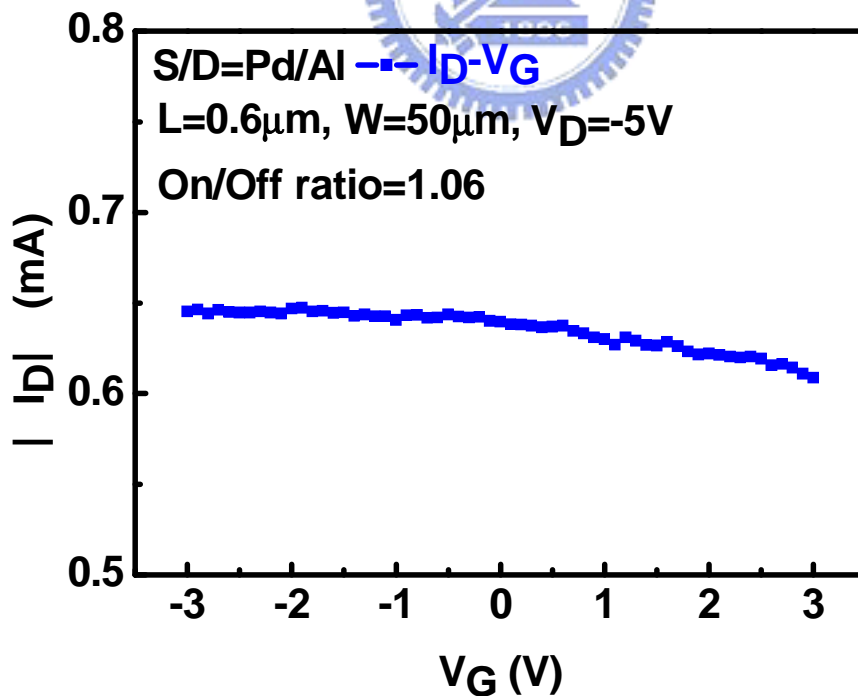


圖 3-21 單指狀背閘極奈米碳管電晶體元件的 $|I_D|$ - V_G 特性($V_D=-5V$)

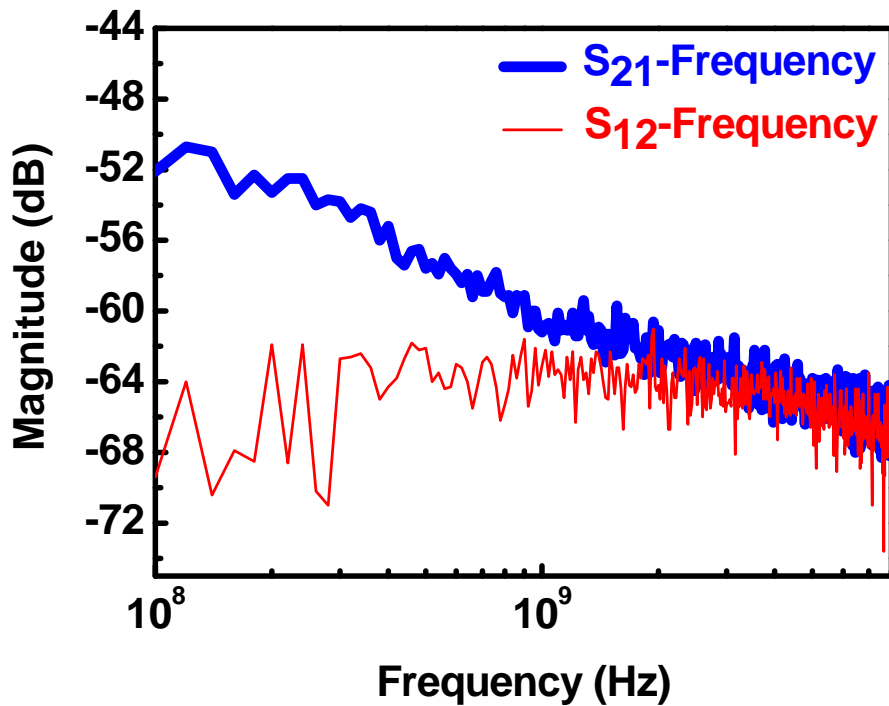


圖 3-22 單指狀背閘極奈米碳管電晶體元件的 S_{21} -及 S_{12} -Frequency 趨勢比較

($V_G = -3V$, $V_D = -5V$)

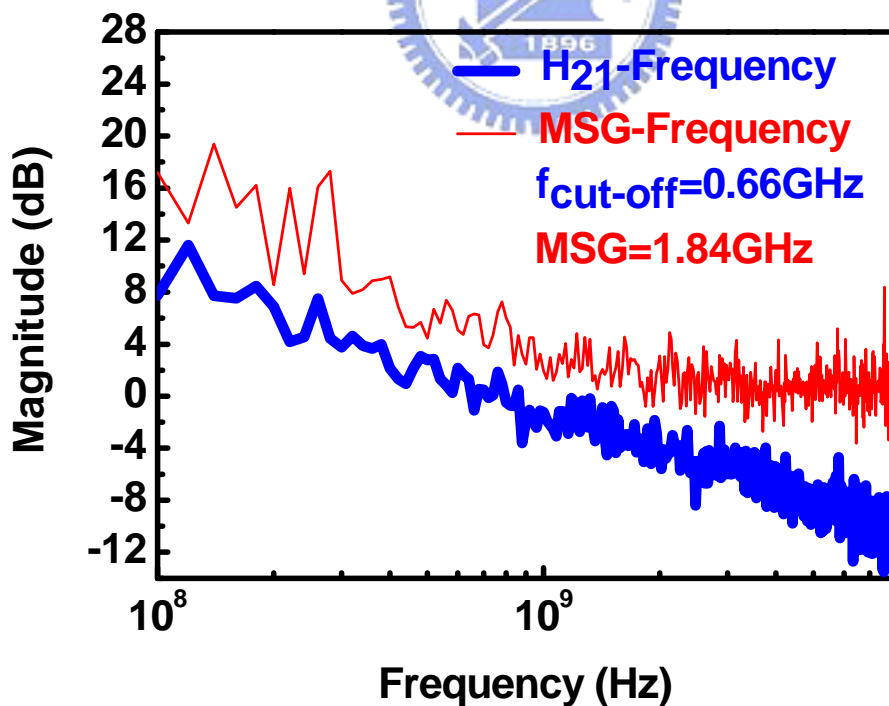


圖 3-23 單指狀背閘極奈米碳管電晶體元件的 H_{21} -及 MSG-Frequency 趨勢比較

($V_G = -3V$, $V_D = -5V$)

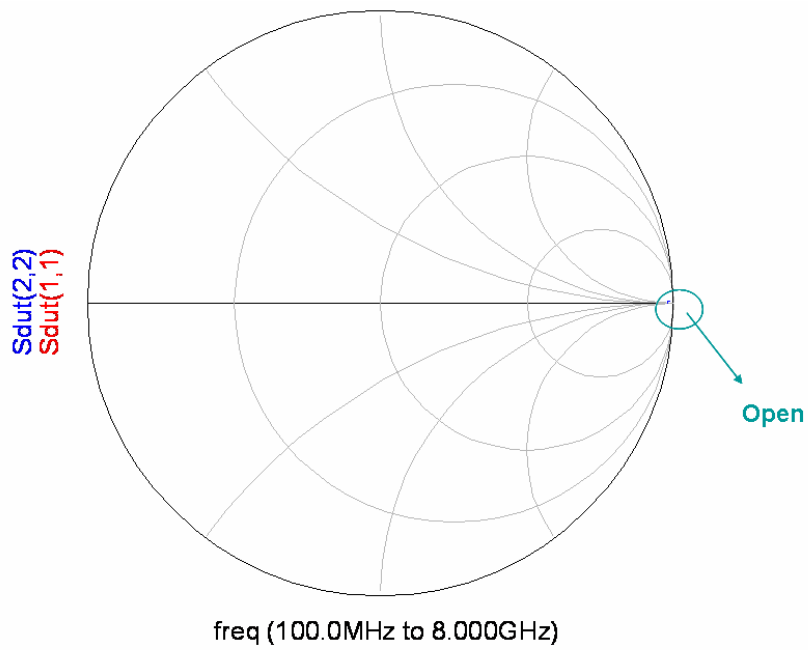
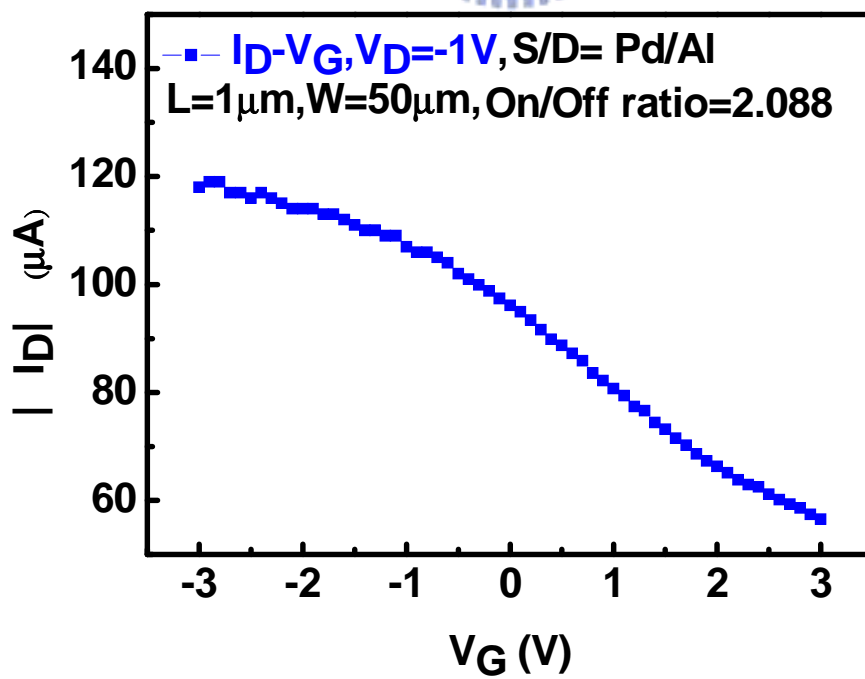


圖 3-24 單指狀背閘極奈米碳管電晶體元件的 S_{11} -及 S_{22} -Frequency 特性比較

($V_G = -3V$, $V_D = -5V$)



(a)



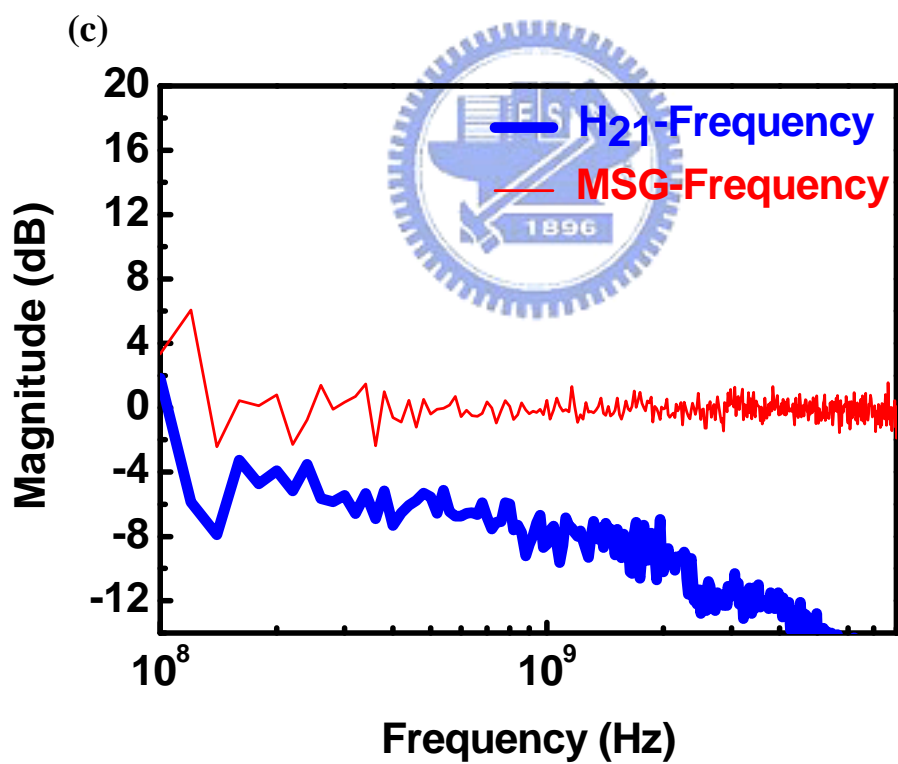
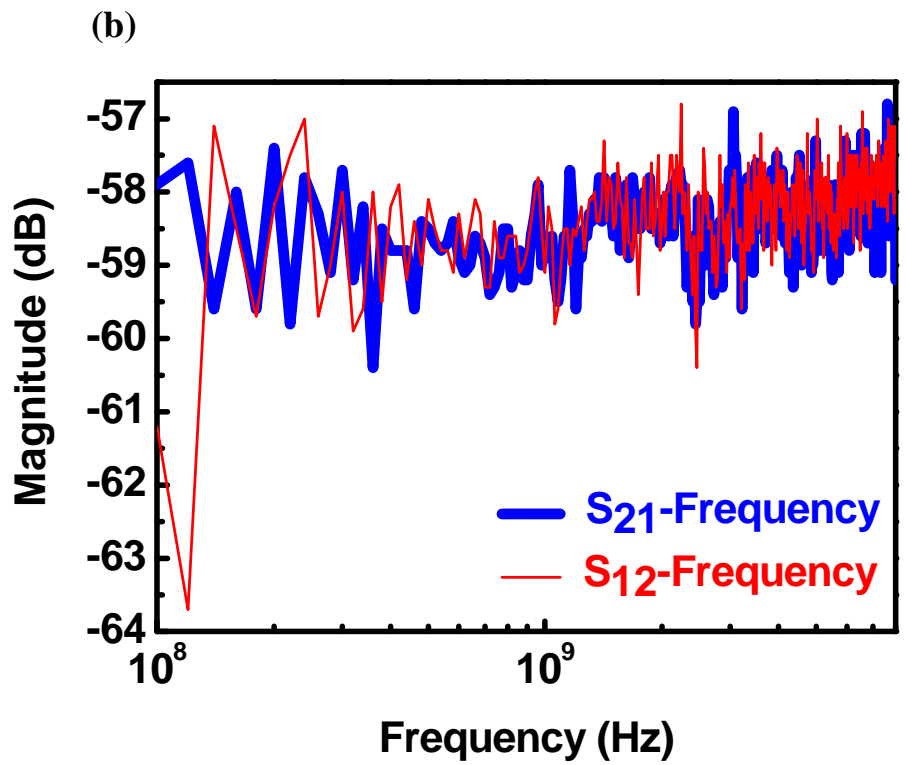
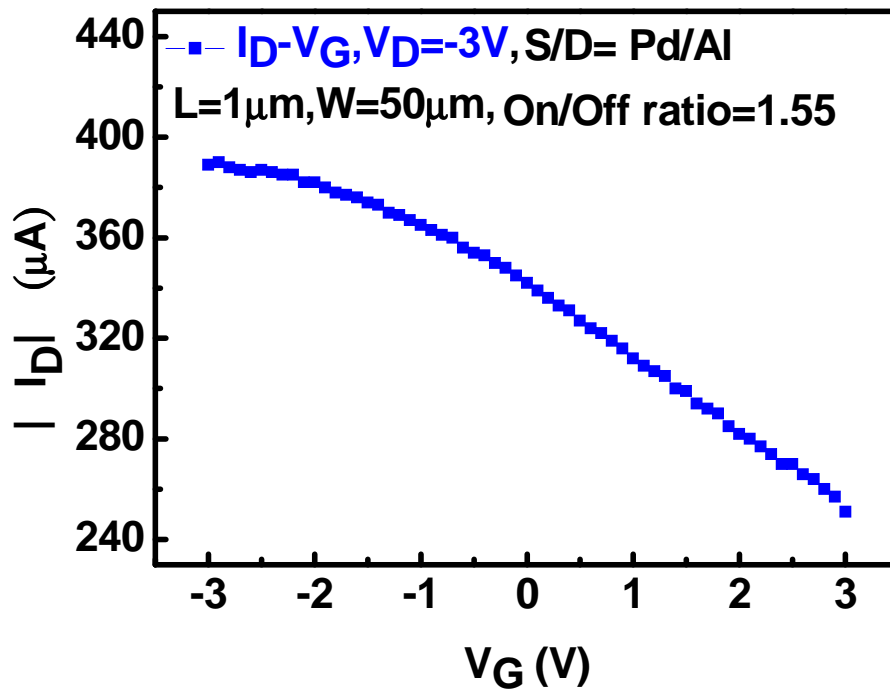
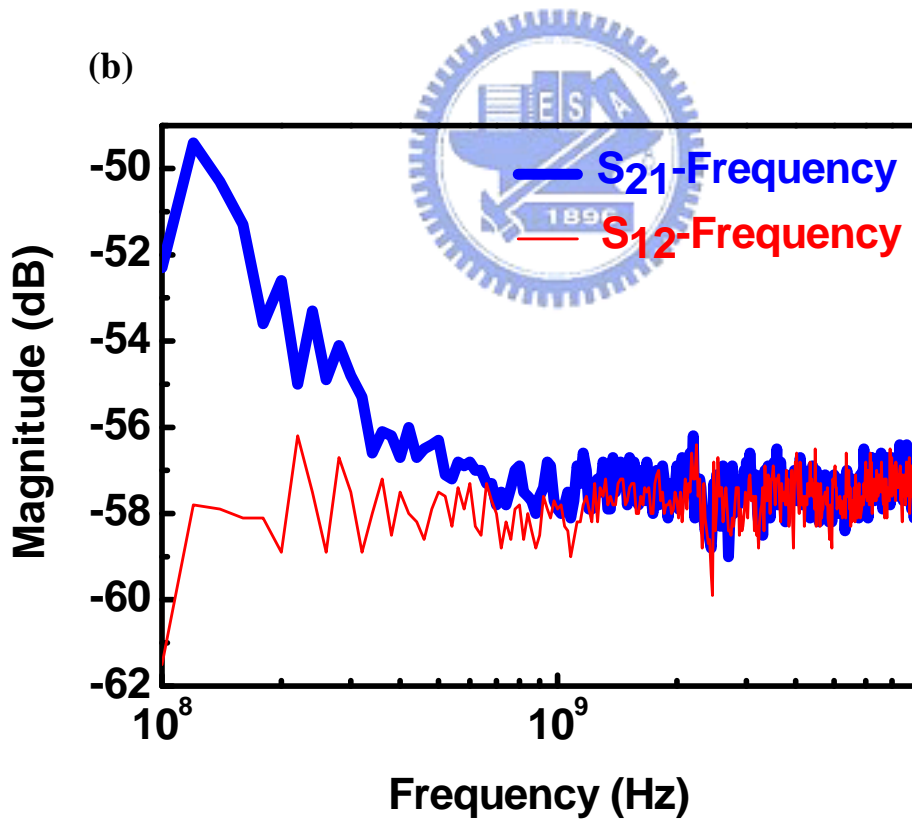


圖 3-25 單指狀背閘極電晶體特性 (a) $|I_D|$ - V_G 特性($V_D=-1V$) (b) S_{21} -及 S_{12} -Frequency 特性($V_G=-3V, V_D=-1V$)，(c) H_{21} -及 MSG-Frequency 特性 ($V_G=-3V$ ， $V_D=-1V$)

(a)



(b)



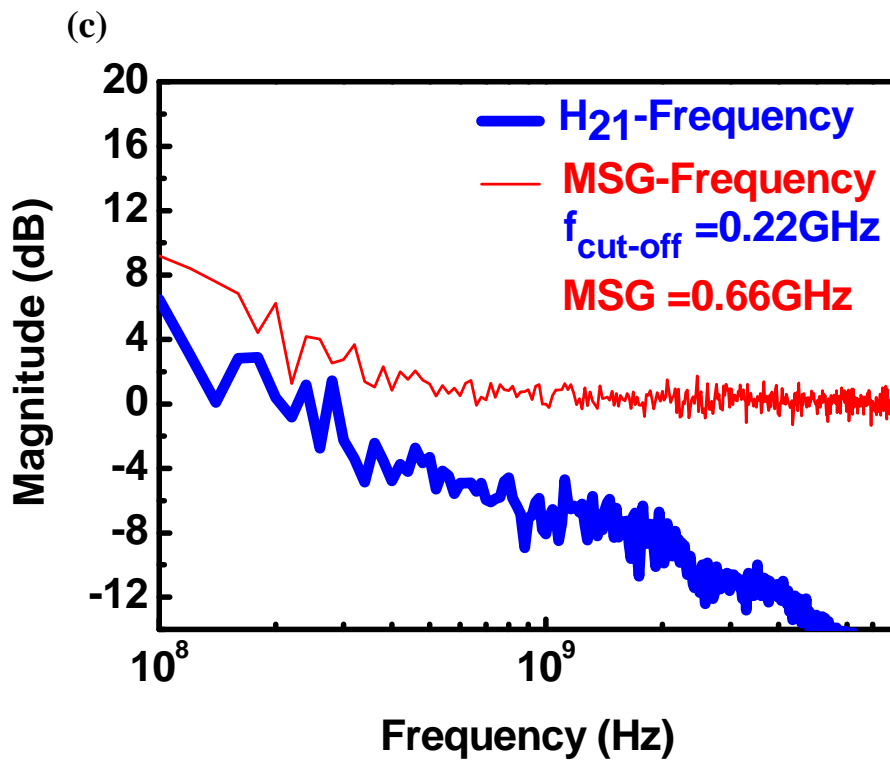
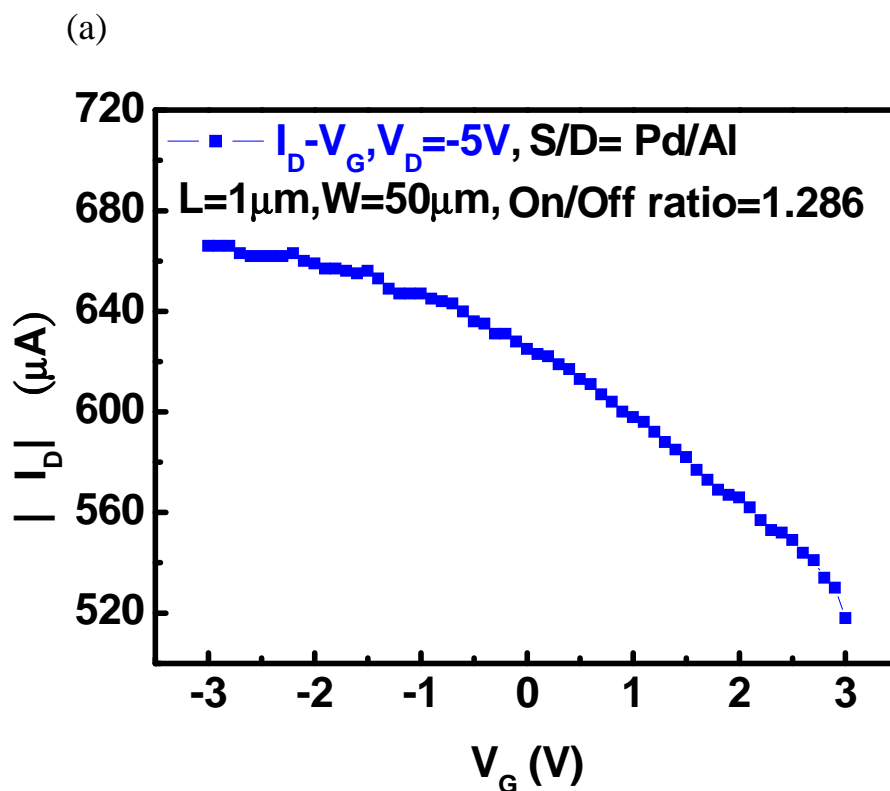


圖 3-26 單指狀背閘極電晶體特性 (a) $|I_D| - V_G$ 特性($V_D = -3\text{V}$)

(b) S_{21} -及 S_{12} -Frequency 特性($V_G = -3\text{V}, V_D = -3\text{V}$)，(c) H_{21} -及 MSG-Frequency 特性($V_G = -3\text{V}, V_D = -3\text{V}$)



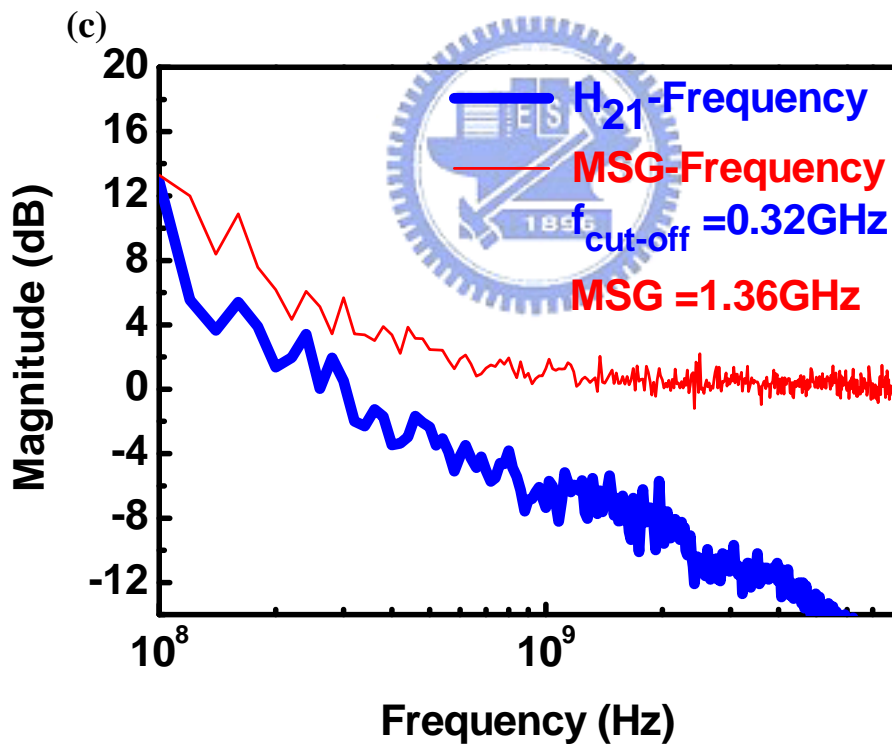
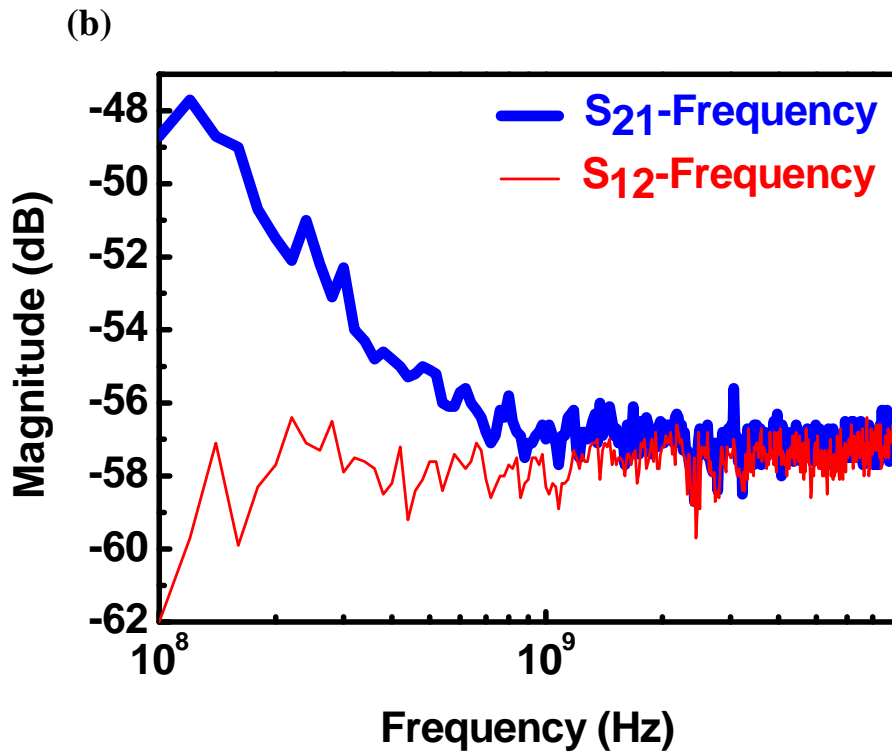


圖 3-27 單指狀背閘極電晶體特性 (a) $|I_D| - V_G$ 特性($V_D = -5\text{V}$) (b) S_{21} -及 S_{12} -Frequency 特性($V_G = -3\text{V}, V_D = -5\text{V}$)，(c) H_{21} -及 MSG-Frequency 特性 ($V_G = -3\text{V}, V_D = -5\text{V}$)

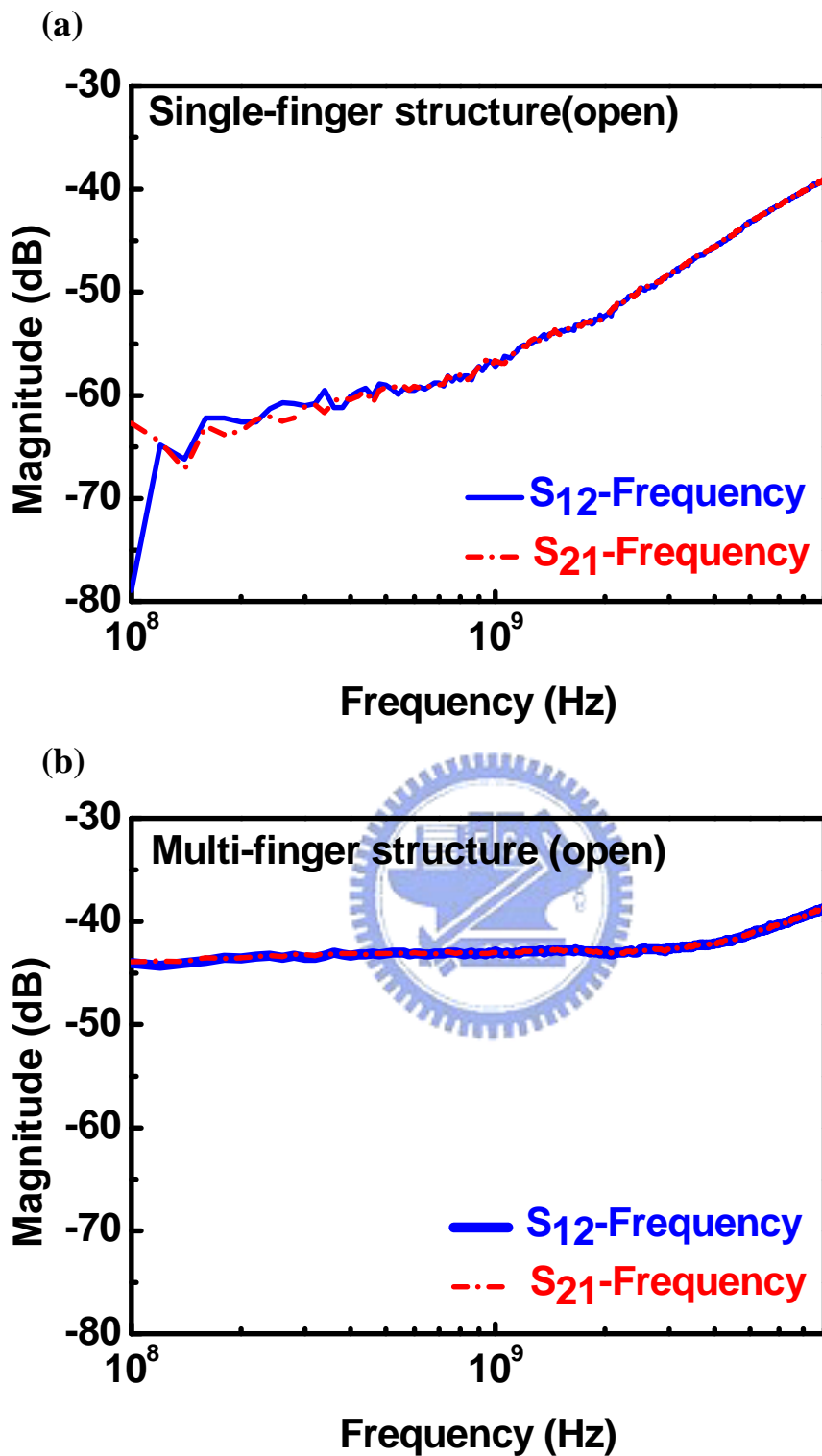


圖 3-28 單指狀背閘極電晶體與多指狀背閘極電晶體開路測試元件高頻特性比較 (a) 單指狀電晶體的 S_{21} -及 S_{12} -Frequency 特性，(b)多指狀電晶體的 S_{21} -及 S_{12} -Frequency 特性

表 3-2 本論文單指狀結構電晶體與其它期刊電晶體元件特性比較

	MST 2005	EDL 2006	TNANO 2007	PSS 2007	APL 2007	This work
on/off ratio	120	1.1	1.5	1.7	2	1.06
$f_{\text{cut-off}}$ (GHz)	2.5	8	7.6	10.3	30	0.66
MSG (GHz)	> 5	10	15	X	20 (Est.)	1.84 (Mea.)



第四章

結論與建議

4-1 結論

本論文將 Carbolex 公司所生產的 AP-grade 單層壁奈米碳管進行拉曼光譜材料分析，由 RBM 振動模式可計算單層壁奈米碳管的直徑約為 1.4 nm、由 G-Band 振動模式可判斷其具有金屬性奈米碳管的存在，另外，碳管在未震盪前 8.678 的 G/D ratio 下降至震盪 24 小時後的 6.952，代表奈米碳管未震盪前品質不錯，但碳管品質隨著震盪時間加長而變差；上述之單層壁奈米碳管直徑與組成符合 Carbolex 公司所提供平均直徑為 1.4nm 的單層壁奈米碳管且含有 33.3% 之金屬性單層壁奈米碳管的产品規格。

為了要提升元件的驅動電流，除了將碳管溶液濃度調整至 1mg/40ml DMF、旋塗次數提高至 10 次，另外也修改了光罩佈局，使元件的通道寬度加寬來增加碳管跨接源極/汲極金屬的或然率以提升元件的驅動電流。之後量測與統計也發現使用 Pd/Al 做源極/汲極區域金屬製作的元件特性比使用 Ti/Pt 的元件優越，除了驅動電流相對較大之外，其電流開關比也相較較大，所以論文中的元件分析就專注在使用 Pd/Al 製作的元件。

統計分析發現，使用 Pd/Al 製作的元件，其驅動電流會隨通道長度加長而下降，而電流開關比隨著通道長度加長而呈現上升的趨勢。另外，也發現元件的驅動電流會隨著通道寬度加寬而上升，而電流開關比則隨通道寬度加寬而呈現下降的趨勢。使用多指狀結構所製作的碳管電晶體，雖然驅動電流相較於單指狀結構元件來的大，但其電流開關比卻受到箝制而明顯小上許多，加上多指狀結構的拉線佈局過長且複雜，導致寄生電容過大而不利於高頻分析，所以使用單指狀結構且搭配 Pd/Al 當做源極/汲極金屬製

作而成的區域性背閘極奈米碳管電晶體，不但具有較高的驅動電流與較高的電流開關比，其寄生電容也相對較小，而較有利於高頻量測。

由 ADS 模擬軟體，吾人得到高頻量測時可以參考與對照的數據指標，由模擬發現電晶體元件 S_{21} 大小將隨頻率上升而下降，而 S_{12} 大小則會隨著頻率上升而呈現上升的趨勢，另外 H_{21} 、MSG 兩個高頻參數也會隨著頻率上升而開始衰減。之後，吾人量測使用單指狀結構且搭配 Pd/Al 金屬製作的奈米碳管電晶體，且使用“開路測試元件加上短路測試元件”去內嵌法則將寄生效應去除，已成功量測到元件的高頻特性，其與模擬的參考趨勢一致。但吾人也發現本論文元件的高頻特性都不是很好，之後經過仔細探討與分析後，發現本論文元件的阻抗不匹配情形相當嚴重，所以就使得元件的高頻特性無法如預期。也因為本論文元件的電流開關比普遍偏小，所以就發現其對於高頻特性的影響相對不大，反而阻抗匹配與否將決定元件的高頻特性好壞，所以往後將針對阻抗匹配做改良以增進元件的高頻特性。

最後本論文也針對多指狀與單指狀開路測試元件作高頻特性分析，其結果發現使用多指狀結構的寄生電容明顯大於單指狀結構，這將會大幅衰減元件的高頻特性，所以吾人將不予以採用而使用單指狀結構電晶體進行高頻量測分析。

4-2 後續研究建議

本論文所製作的元件具有較高的驅動電流，且已成功量測到高頻特性，但因為阻抗不匹配而使元件的高頻特性不如預期，往後，除了透過修改光罩佈局與製程步驟改進阻抗不匹配的情況外，也可以透過改良元件的直流特性，使元件的驅動電流不但可以有效提升，其電流開關比也能夠維持一定的數量級，如此將可以有效提升元件的高頻特性。

另外也可以透過 CVD 成長碳管避免因為使用超音波震盪而使碳管的品

質下降，而降低元件的驅動電流，另外透過此法也可以改善旋塗碳管所造成碳管分佈較不均勻的情況。在元件的直流特性改善之後，想必其高頻特性將會大幅改善，其針對高頻特性的研究將也會更深入的探討與分析。



参考文献

- [1]. S. Iijima, "Helical microtubes of graphitic carbon", *Nature*, Vol. 354, pp. 56-58, 1991.
- [2]. S. Iijima, T. Ichihashi, "Single-shell carbon nanotubes of 1nm diameter", *Nature*, Vol. 363, pp. 603-605, 1993
- [3]. M. R. Falvo, G. J. Clary, et al., "Bending and bucking of carbon nanotubes under large strain", *Nature*, Vol. 389, pp. 582-584, 1997.
- [4]. E. W. Wong, P. E. Sheehan, and C. M. Lieber, "Nanobeam mechanics: elasticity, strength and toughness of nanorods and nanotubes", *Science*, Vol. 227, pp. 1971-1975, 1997.
- [5]. J. Hone, M. Whitney, C. Piscoti, and A. Zettl, "Thermal conductivity of single-walled carbon nanotubes", *Phys. Rev. B*, Vol. 59, pp. R2514-R2516, 1999.
- [6]. Georg, S. Duesberg, et al., "Growth of Isolated Carbon Nanotubes with Lithographically Defined Diameter and Location", *Nano Letters*, Vol.3, No. 2, pp. 257-259, 2003.
- [7]. Z. Yao, C. L. Kane, and C. Dekker, "High-field electrical transport in single-wall carbon nanotubes", *Phys. Rev. Lett.*, Vol. 84, pp. 2941-2944, 2000.
- [8]. B. Q. Wei, R. Vajtai, and P. M. Ajayan, "Reliability and current carrying capacity of carbon nanotubes", *Appl. Phys. Lett.*, Vol. 79, pp. 1172-1174, 2001.
- [9]. T. W. Ebbesen, P. M. Ajayan, "Large-scale synthesis of carbon nanotubes", *Nature*, Vol. 358, pp. 220-222, 1992.
- [10]. A. Thess, et al., "Crystalline Ropes of Metallic Carbon Nanotubes", *Science*, Vol. 273, pp. 483-487, 1996.
- [11]. H. T. Soh, et al., "Integrated nanotube circuits: Controlled growth and ohmic contacting of single-walled carbon nanotubes", *Appl. Phys. Lett.*, Vol.75, pp. 627-629, 1999.
- [12]. G. Zhang, X. Wang, X. Li, Y. Lu, A. Javey, and H. Dai, "Carbon Nanotubes: From Growth, Placement and Assembly Control to 60 mV/decade and Sub-60 mV/decade Tunnel Transistors", *IEDM*, 2006.
- [13]. Y. Zhang, et al., "Electric-field-directed growth of aligned single-walled carbon nanotubes", *Appl. Phys. Lett.*, Vol. 79, 2001.
- [14]. A. Ural, Y. Li, and H. Dai, "Electric-field-aligned growth of single-walled carbon nanotubes on surfaces", *Appl. Phys. Lett.*, Vol. 81, 2002.
- [15]. S. Han, X. Liu, and C. Zhou, "Template-Free Directional Growth of Single-Walled Carbon Nanotubes on a- and r-Plane Sapphire", *J. Am. Chem. Soc.*, Vol. 127, 2005.
- [16]. Y. M. Li, et al., "Preferential Growth of Semiconducting Single-Walled Carbon Nanotubes by a Plasma Enhanced CVD Method", *Nano Lett.*, Vol. 4, 2004.
- [17]. S. Huang, M. Woodson, R. Smalley, J. Liu, "Growth Mechanism of Oriented Long Single Walled Carbon Nanotubes Using "Fast-Heating" Chemical Vapor Deposition Process", *Nano Lett.*, Vol. 4, 2004.
- [18]. T. W. Odom, et al., "Atomic structure and electronic properties of single-walled carbon

- nanotubes”, *Nature*, Vol. 391, pp. 62-64, 1998.
- [19]. W. Hoenlein, et al., “Carbon nanotubes for microelectronics: status and future prospects”, *Materials Science and Engineering C*. Vol. 23, pp. 663-669, 2003.
- [20]. P. Avouris, J. Appenzeller, R. Martel, and S. J. Wind, “Carbon Nanotube Electronics”, *Proceedings of The IEEE*, Vol. 91, No. 11, 2003.
- [21]. J. Appenzeller, J. Knoch, R. Martel, V. Derycke, S. J. Wind, and P. Avouris, “Carbon Nanotube Electronics”, *IEEE Transactions on Nanotechnology*, Vol. 1, No. 4, 2002.
- [22]. J. Liu, X. Li, A. Schrand, T. Ohashi, L. Dai, “Controlled Syntheses of Aligned Multi-Walled Carbon Nanotubes: Catalyst Particle Size and Density Control via Layer-by-Layer Assembling”, *Nano Lett.*, Vol. 17, No. 26, 2006.
- [23]. M. S. Dresselhaus, et al., “Group theoretical concepts for carbon nanotubes”, *Molecular Materials*, Vol. 4, pp. 27-40, 1994.
- [24]. J. Kong, et al., “Synthesis of Single Single-walled Carbon Nanotubes on Patterned Silicon Wafers”, *Nature*, Vol. 395, pp. 878-881, 1998.
- [25]. W. Hoenlein, “New Prospects for Microelectronics: Carbon Nanotubes”, *Jpn. J. Appl. Phys.*, Vol. 41, pp. 4370-4374 Part1, No.6B, 2002.
- [26]. A. Naeemi, R. Sarvari, and J. D. Meindl, “Performance Comparison Between Carbon Nanotube and Copper Interconnects for Gigascale Integration”, *IEEE Electron Device Letters*, Vol. 26, pp. 84-86, No. 2, 2005.
- [27]. R. Martel, T. Schmidt, H. R. Shea, T. Hertel, and P. Avouris, “Single-and multi wall carbon nanotube field-effect transistors”, *Appl. Phys. Lett.*, Vol. 73, pp. 2447-2449, 1998.
- [28]. S. J. Tans, A. R. M. Verschueren, and C. Dekker., “Room-temperature transistor based on a single carbon nanotube”, *Nature*, Vol. 393, pp. 49-52, 1998.
- [29]. M. H. Yang, K. B. K. Teo, L. Gangloff, and W. I. Milne, “Advantages of top-gate, high-k dielectric carbon nanotube field-effect transistors”, *Appl. Phys. Lett.*, Vol. 88, 2006.
- [30]. A. Javey, H. Kim, H. Dai, et al., “High-k dielectrics for advanced carbon-nanotube transistors and logic gates”, *Nature Materials*, Vol. 1, 2002.
- [31]. A. Javey, J. Guo, Q. Wang, M. Lundstrom, and H. Dai, “Ballistic carbon nanotube field-effect transistors”, *Nature*, Vol. 424, 2003.
- [32]. Y. C. Tseng, K. Phoa, D. Carlton, and J. Bokor, “Effect of Diameter Variation in a Large Set of Carbon Nanotube Transistors”, *Nano Lett.*, Vol. 6, 2006.
- [33]. Y. C. Lee, “Impact of Schottky Barrier on Carbon Nanotube FETs and Thin-Film Transistors”, Department of Electronics Engineering Institute of Electronics National Chiao Tung University, 2005.
- [34]. Z. Chen, J. Appenzeller, J. Knoch, Y.-M Lin, P. Avouris, “The Role of Metal-Nanotube Contact in the Performance of Carbon Nanotube Field-Effect Transistors”, *Nano Letters*, Vol. 5, No. 7, 2005.
- [35]. R. Martel, et al., “Ambipolar electrical transport in semiconducting single-wall carbon

- nanotubes”, *Phys. Rev. Lett.*, Vol. 87, No. 25, 2001.
- [36]. Y. M. Lin, J. Appenzeller, P. Avouris, “Ambipolar-to-Unipolar Conversion of Carbon Nanotube Transistors by Gate Structure Engineering”, *Nano Lett.*, Vol. 4, No. 5, 2004.
- [37]. J. Appenzeller, Y. M. Lin, J. Knoch, Z. Chen; P. Avouris, “Comparing carbon nanotube transistors - the ideal choice: a novel tunneling device design”, *IEEE Transactions on Electron Devices*, Vol. 52, No. 12, 2005.
- [38]. A. Javey, et al., “Carbon Nanotube Field-Effect Transistors with Integrated Ohmic Contacts and High-k Gate Dielectrics”, *Nano Lett.*, Vol. 4, No. 3, 2004.
- [39]. Y. M. Lin, J. Appenzeller, Z. Zhihong, P. Avouris, et al., “High-performance dual-gate carbon nanotube FETs with 40-nm gate length”, *IEEE Electron Device Letters*, Vol. 26, No. 11, 2005.
- [40]. J. Appenzeller, Y. M. Lin, J. Knoch, P. Avouris, “Band-to-Band Tunneling in Carbon Nanotube Field-Effect Transistors”, *Phys. Rev. Lett.*, Vol. 93, No. 19, 2004.
- [41]. A. Bachtold, P. Hadley, T. Nakanishi, C. Dekker, “Logic Circuits with Carbon Nanotube Transistors”, *Science* 294 (5545) (2001), pp. 1317–1321.
- [42]. S. Kim, T. Y. Choi, L. Rabieirad, J. H. Jeon, M. Shim, and S. Mohammadi, “A Poly-Si Gate Carbon Nanotube Field Effect Transistors for High Frequency Applications”, *Microwave Symposium Digest, 2005 IEEE MTT-S International*.
- [43]. “Modeling Basic”, H. Packard.
- [44]. D. M. Pozar, “*Microwave Engineering* third edition”.
- [45]. S. Li, Z. Yu, S. F. Yen, W. C. Tang, and P. J. Burke, “Carbon Nanotube Transistor Operation at 2.6GHz”, *Nano Letters* Vol.4, No.4, 753-756, 2004.
- [46]. P. J. Burke, “Carbon Nanotube Devices for GHz to THz Applications”, *Proc. of SPIE* Vol.5593, 2004.
- [47]. J.-M. Bethoux, H. Happy, G. Dambrine, V. Derycke, M. Goffman, J.-P. Bourgoin, “An 8-GHz f_t Carbon Nanotube Field-Effect Transistor for Gigahertz Range Applications”, *IEEE Electron Device Letters*, Vol.27, No.8, August, 2006.
- [48]. J.-M. Bethoux, H. Happy, G. Dambrine, V. Derycke, M. Goffman, J.-P. Bourgoin, “Dynamic response of carbon nanotube field-effect transistors analyzed by S-parameters measurement”, *Materials Science and Engineering B* 135(2006)294-296.
- [49]. K. Narita, H. Hongo, M. Ishida, “High-frequency performance of multiple-channel carbon nanotube transistors”, *phys.stat.sol.(a)* 204, No.6, 1808-1813(2007).
- [50]. A. L. Louarn, F. Kapche, J. -M. Bethoux, H. Happy, G. Dambrine, V. Derycke, P. Chenevier, N. Izard, M.F. Goffman, and J.-P. Bourgoin, “Intrinsic current gain cutoff frequency of 30GHz with carbon nanotube transistors”, *Applied Physics Letters* 90, 233108, 2007.
- [51]. S. Suzuki, Y. Kobayashi, “Conductivity Decrease in Carbon Nanotubes Caused by Low-Acceleration-Voltage Electron Irradiation”, *Japanese Journal of Applied Physics*, Vol. 44, No. 49, 2005.

- [52].S. Suzuki, K. Kanzaki, Y. Homma, S. Y. Fukuba, “Low-Acceleration-Voltage Electron Irradiation Damage in Single-Walled Carbon Nanotubes”, Japanese Journal of Applied Physics, Vol. 43, No. 8, 2004.
- [53].F. Nihey, H. Hongo, Y. Ochiai, M. Yudasaka and S. Iijima, “Carbon-Nanotube Field-Effect Transistors with Very High Intrinsic Transconductance”,Jpn. J. Appl. Phys. Vol.42(2003).
- [54].R. Saito, T. Takeya, T. kimura, G. Dresselhaus, M. S. Dresselhaus, “Raman intensity of single-wall carbon nanotubes”, Physical Review B, Vol. 57, No. 7, 1998.
- [55].A. Jorio, R. Saito, J. H. Hafner, c, M. Hunter, T. McClure, G. Dresselhaus, M. S. Dresselhaus, “Strucrure (n,m) Determination of Isolated Single-walled Carbon Nanotubes by Resonant Raman Scattering”, Physical Review Letters, Vol. 86, No. 6, 2001.
- [56].A. Jorio, A. G. Souza Filho, G. Dresselhaus, M. S. Dresselhaus, A. K. Swan, M. S. Unlu, B. B. Goldberg, M. A. Pimenta, J. H. Hafner, J. H. Hafner, R. Saito, “G-band resonant Raman study of 62 isolated single-wall carbon nanotubes”, Physical Review Letters, Vol. 65, pp. 155412, 2002.
- [57].H. Cho and D. E.Burk, “A Three-step Method for The De-embedding of High-frequency S-parameter Measurement”, IEEE Transactions on Electron Devices.Vol.38, No.6, June, 1991.
- [58].L.Hu, D.S. Hecht, and G. Gruner, “Percolation in Transparent and Conducting Carbon Nanotube Networks”,Appl.Phys.Lett.,Vol.4,p.2513,2004.
- [59].“Agilent Technologies Advanced Design System Capability Overview”,Agilent Technologies.

個人簡歷

姓名：張嘉文

性別：男

出生年月日：民國 73 年 3 月 6 日

籍貫：台灣省台北縣

住址：台北市北投區豐年路二段 129 號二樓

學歷：

台北市立成功高級中學	(88.9-91.6)
國立中央大學電機工程系學士	(91.9-95.6)
國立交通大學電子所碩士	(95.9-97-8)



碩士論文題目：

奈米碳管電晶體之高頻特性研究

A Study on the High Frequency Characteristics of Carbon Nanotube Field Effect Transistors