

# 國立交通大學

電機學院 電子與光電學程

## 碩士論文

先進加解密標準演算法硬體電路之實現

Table base implementation of AES hardware circuit



研究生：郭昌華

指導教授：葉義雄 教授

陳紹基 教授

中華民國九十六年一月

先進加解密標準演算法硬體電路之實現

Table base implementation of AES hardware circuit

研究生：郭昌華

Student : Chang-Hwa Kuo

指導教授：葉義雄

Advisor : Yi-Shiung Yeh

陳紹基

Sau-Gee Chen



A Thesis

Submitted to College of Electrical and Computer Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master of Science

in

Electronics and Electro-Optical Engineering

January 2007

Hsinchu, Taiwan, Republic of China

中華民國九十六年一月