

## 第一章 緒論

低功率消耗一直以來都是 IC 設計重要的課題，尤其近年來可攜帶式的大眾消費品，如手機、數位相機等，使用率越來越普及。如何延長電池壽命，拉長元件的使用時間，這個問題顯得日益重要。低功率的技術在許多領域都已經發展出來[1]-[6]。

而功率意識(power awareness)是新興的研究領域，所謂功率意識，就是功率的消耗可以隨時做改變，功率消耗越小，電池的壽命就越長，但相對地品質效能就會越低。相反的，功率消耗越大，電池的壽命就越短，但得到的品質效能就會越高。

舉例來說，我們使用手機或數位相機，剛換新電池時可能想要最佳的品質效能，這樣的話會有最大的功率消耗，電池的壽命也最短，而當我們電池用到快沒電時，又想要繼續使用手機或數位相機，此時便可降低功率消耗以延長電池壽命，但也損失了品質效能。因此，將系統設計成功率意識(power-aware)，就可以隨心所欲更改功率消耗，以選擇良好的品質效能或延長電池壽命。

### 1.1 研究動機

在數位訊號處理(DSP)的應用方面，乘法器通常是功率消耗最多

的元件[7]，降低乘法器的功率即可大幅降低功率消耗，並且 DSP 乘法器是做正負號(signed)乘法，因為 DSP 的係數通常有正負號。

降低功率的乘法器已經有多篇論文提出，[8]提出用於乘法器中的加法器的反二極(polarity-inversion)方法，雖然這個方法可以做正負號乘法，但是無法做功率意識。[9]提出矩陣分解(matrix decomposition)方法以設計低功率乘法器，但是只用在無正負號(unsigned)乘法。[10]提出將多餘的次要位元(lower bits)切除的結構，但是它無法做功率意識。[11]提出動態運算交換(dynamic operand exchange)方法以降低乘法器的消耗功率，但是這個方法同樣只能做無正負號乘法並且無法做功率意識。[12]提出用於陣列(array)乘法器的二維訊號限制(2-dimensional signal gating)方法，這個方法只能用在無管線(unpipelined)陣列乘法器而無法延伸用於管線乘法器，因為它無法減少暫存器的開關活動(switching activities)。[13]提出時鐘限制(clock gating)方法來設計功率意識乘法器，它是使用 clock 關閉管線暫存器(pipelined register)，但是只能做無正負號乘法。

一直到近年來才開始有研究功率意識乘法器的論文，[14]改良[13]的方法，以 clock 關閉垂直方向的暫存器(即資料傳送方向)與水平方向的暫存器(即管線暫存器，如同[13]方法)，但是它只針對輸入

精確度(input precision)作未損失品質的功率意識，亦即根據輸入的位元(bit)來關閉多餘的暫存器，而品質並不會損失，但是需要額外的電路去偵測輸入的位元，因此總功率會增加。[15]提出未損失品質的功率意識指標，可以量化系統的功率意識，但是其乘法器也只針對輸入精確度作未損失品質的功率意識，同樣也需要額外的電路去偵測輸入的位元，並且無法做正負號乘法。我們將在 2.1 節介紹[15]所提出的未損失品質的功率意識指標。

我們提出另外一種做法，就是對於乘積精確度(product precision)與輸入精確度(input precision) 作損失品質的功率意識。

(1)所謂對於乘積精確度作功率意識，就是節制(truncating)乘法器較低位元的乘積。因為 DSP 乘法器的輸出通常不會取所有的位元，而是取較高的位元。根據這個特性，我們節制乘積的較低位元，對於品質效能的影響也較小。

(2)對於輸入精確度作功率意識，就是節制(truncating)乘法器的二個輸入:被乘數(multiplicand)與乘數(multiplier)。跟[14][15]不同的是，不論輸入位元的大小，我們都直接節制乘法器，不需要額外的電路去偵測輸入的位元，因此輸入精確度大於系統精確度，亦即輸入的位元大於乘法器運算的位元，所以品質會降低。而[14][15]

是根據輸入位元來節制乘法器，其輸入精確度小於系統精確度，亦即輸入的位元小於乘法器運算的位元，因此品質不會損失。

另外，我們使用 Dadda 乘法器 與 Brent-Kung 進位-向前看加法器(carry look-ahead adder, CLA)，並且插入 6-stage 管線 (pipelined)暫存器來產生快速乘法器。

我們使用訊號-雜音比(Signal-Noise Ratio, SNR)來代表品質，Prime Power 做為估計功率的工具，Battery Design Player 做為估計 Battery Lifetime 的工具。在損失品質的情況下，我們選擇一個固定的 SNR，由消耗的功率去推測 Battery Lifetime。根據這個方式，我們選擇 Battery Lifetime 最長的節制方法，即選擇輸入設為零與乘積保留前值(IZ-PD)的雙節制方法及其 4 種操作模式，來產生功率意識最佳化的乘法器。

## 1.2 章節安排

第一章 緒論。包括研究動機、與章節安排。

第二章 功率意識指標。包括未損失品質的功率意識指標、與損失品質的功率意識指標。

第三章 研究背景。包括 Baugh-Wooley 乘法演算法、陣列乘法器與 Wallace 乘法器以及 Dadda 乘法器之比較分析、以

及管線(pipelined)正負號(signed) Dadda 乘法器之架構。

第四章 功率控制之機制。包括節制乘積、節制輸入、以及組合節制乘積與節制輸入的四種方式。

第五章 功率意識乘法器架構。包括組合節制乘積與節制輸入四種方式(輸入設為零與乘積設為零、輸入保留前值與乘積設為零、輸入設為零與乘積保留前值、以及輸入保留前值與乘積保留前值)的分析結果、以及功率意識乘法器之實現。

第六章 結論與未來展望。

