

圖 目 錄

圖 2.1	電源供應系統(PDS)-----	5
圖 2.2	CMOS 電流迴路(Current Return Path)-----	7
圖 2.3	CMOS 非理想電流迴路(Non-ideal Current Return Path)---	8
圖 2.4	CMOS 非理想電流迴路(Non-ideal Current Return Path)參 考 Power Plane and Ground Plane-----	8
圖 2.5	微帶線段電感結構-----	9
圖 2.6	非理想電流迴路微電感-----	10
圖 2.7	去耦合電容之等效電路-----	13
圖 2.8	去耦合電容之共振-----	13
圖 2.9	三端點去耦合電容之等效電路-----	14
圖 2.10	Attenuation/Insert Loss (db)說明-----	14
圖 2.11	三端點去耦合電容之特性阻抗-----	15
圖 2.12	1632 Type 去耦合電容之特性阻抗-----	16
圖 2.13	1632 Type 去耦合電容之尺寸圖-----	16
圖 2.14	超低電感值去耦合電容之尺寸圖-----	17
		
圖 3.1	印刷電路板之堆疊-----	22
圖 3.2	模擬電路之線路圖-----	23
圖 3.3	最佳化印刷電路板之佈線-----	25
圖 3.4	最糟化印刷電路板之佈線-----	26
圖 3.5	最佳化電路板之 SSN 和 FFT-----	28
圖 3.6	最糟化電路板之 SSN 和 FFT-----	28
圖 3.7	最佳化電路板之線路圖-----	29
圖 3.8	最佳化電路板之 SSN 和 FFT (Remove C9)-----	30
圖 3.9	最佳化電路板之 SSN 和 FFT (Remove C9 and C41)-----	30
圖 3.10	最佳化電路板之 SSN 和 FFT (Remove C9, C41 and C40)---	31
圖 3.11	最佳化電路板之 SSN 和 FFT (Remove C9, C41, C40 and C8)	31
圖 3.12	最佳化電路板之 SSN 和 FFT (Remove C9, C41, C40, C8 and C7)-----	32
圖 3.13	最糟化電路板之線路圖-----	32
圖 3.14	最糟化電路板之 SSN 和 FFT (Remove C100)-----	33
圖 3.15	最糟化電路板之 SSN 和 FFT (Remove C100 and C29)-----	34
圖 3.16	最糟化電路板之 SSN 和 FFT (Remove C100, C29 and C95)-	35

圖 3.17	最糟化電路板之 SSN 和 FFT (Remove C100, C29, C95 and C28)-----	35
圖 3.18	最糟化電路板之 SSN 和 FFT (Remove C100, C29, C95, C28 and C27)-----	35
圖 3.19	最佳化電路板之 SSN 和 FFT (Only C7 1500pF)-----	38
圖 3.20	最佳化電路板之 SSN 和 FFT (Only C7 4700pF)-----	38
圖 3.21	最佳化電路板之 SSN 和 FFT (Only C7 47nF)-----	39
圖 3.22	最佳化電路板之 SSN 和 FFT (Only C7 100nF)-----	39
圖 3.23	最佳化電路板之 SSN 和 FFT (Only C7 220nF)-----	40
圖 3.24	最糟化電路板之 SSN 和 FFT (Only C27 1500pF)-----	40
圖 3.25	最糟化電路板之 SSN 和 FFT (Only C27 4700pF)-----	41
圖 3.26	最糟化電路板之 SSN 和 FFT (Only C27 47nF)-----	41
圖 3.27	最糟化電路板之 SSN 和 FFT (Only C27 100nF)-----	42
圖 3.28	最糟化電路板之 SSN 和 FFT (Only C27 220nF)-----	42
圖 3.29	最佳化電路板之 EMI (30MHz~300MHz 頻譜)-----	43
圖 3.30	最佳化電路板之 EMI (300MHz~1GHz 頻譜)-----	44
圖 3.31	最糟化電路板之 EMI (30MHz~300MHz 頻譜)-----	45
圖 3.32	最糟化電路板之 EMI (300MHz~1GHz 頻譜)-----	46
圖 3.33	最佳化電路板之 EMI (Remove C9)-----	47
圖 3.34	最佳化電路板之 EMI (Remove C9 and C41)-----	48
圖 3.35	最佳化電路板之 EMI (Remove C9, C41 and C40)-----	49
圖 3.36	最佳化電路板之 EMI (Remove C9, C41, C40 and C8)-----	50
圖 3.37	最佳化電路板之 EMI (Remove C9, C41, C40, C8 and C7)---	51
圖 3.38	最佳化電路板之 SSN 和 FFT (Remove C9 and C41)-----	53
圖 3.39	最佳化電路板之 EMI (Remove C9 and C41)-----	53
圖 3.40	最佳化電路板之 SSN 和 FFT (Remove C9, C41 and C40)----	54
圖 3.41	最佳化電路板之 EMI (Remove C9, C41 and C40)-----	54
圖 3.42	最佳化電路板之 SSN 和 FFT (Remove C9, C41, C40 and C8)-	55
圖 3.43	最佳化電路板之 EMI (Remove C9, C41, C40 and C8)-----	55
圖 3.44	最佳化電路板之 SSN 和 FFT (Remove C9, C41, C40, C8 and C7)-----	56
圖 3.45	最佳化電路板之 EMI (Remove C9, C41, C40, C8 and C7)---	56