

第一章

簡介

隨著目前半導體製程進步，目前已經有 0.65um 半導體製程產品順利量產。筆記型電腦中央處理器(CPU)的速度提升到 2.17GHz 和桌上型電腦中央處理器(CPU)的速度提升到 3.2GHz 的等級，中央處理器(CPU)的電流也提升到 30A 到 60A 不等，相對產生出不同的問題。如高速 IC 之電源導線已經不再是單純的導線，我們必需考慮到直流的阻抗特性外，在交流上的阻抗反應也必須考慮如電感特性的產生和電流迴路，如果未能考慮電源導線阻抗在交流和在不同的頻帶方面的影響，電源供應系統(PDS)將無法順利將電流提供給 IC 電源。間接產生非理想電流迴路，此時將在電路板(PCB)的電源層和地層之間產生同步切換雜訊 (Simultaneous Switching Noise, SSN)，此雜訊將在電路板(PCB)的電源層和地層之間產生共振和輻射，並進而影響系統的電磁干擾表現。

電子產品常有電磁干擾(EMI)和認證上的問題。無法順利量產，並且大多數工程師並沒有將電磁干擾考慮和設計在 PCB 板內，或者無法對電磁干擾(EMI)做出有效抑制，造成額外的材料和費用。進

而常常影響電子產品設計週期,價格和出貨。大多數工程師常用的方法為在線路加隔離高頻訊號元件,或者加金屬遮蔽鐵片。可是,隔離元件常常影響訊號品質(Signal Integrity, SI),造成產品品質不良;遮蔽金屬亦會增加重量和價格,種種問題常常發生。電磁干擾又像黑盒子般,無法以一般數位或類比設計考慮。在此以非理想電流迴路(Non-ideal Return Current Paths),導線微電感,同步切換雜訊,去耦合電容,FFT等觀點說明其對電磁干擾(EMI)的影響,希望能幫助大多數工程師了解電磁干擾(EMI)根本原因和快速解決EMI問題,讓EMI夢魘不再發生。

本篇主要探討電源導線對高頻電路和電磁干擾的影響,並且設計一個模擬電路驗證非理想電流迴路,導線微電感,同步切換雜訊,去耦合電容,並且提供利用FFT量測方法,將同步切換雜訊時域轉換成頻域分析,得估測出遠場電磁干擾之大小,有效降低電磁干擾除錯時間和快速找到雜訊來源。減少電磁干擾上的測試時間,除錯時間和價格問題。

電磁干擾問題影響原因很多,也是值得研究討論,但不在此篇中討論。

本篇論文分由本章和以下章節構成:第二章說明研究方法,第

三章討論量測數值分析,最後在第四章做結論.

