

第二章

研究內容與方法

2-1 前言

利用電源供應系統(PDS)將其直流和交流等效電路轉換成線路時，分析出二個關鍵因素，其一為非理想電流迴路在低頻，中頻，高頻的影響和關係，其二將電流迴路中的電感值降低。在整個迴路之電感值眾多，在此只針對電源導線微電感做討論，並且在PCB 電源導線以最佳化和最糟化模擬非理想電流迴路和導線微電感產生之雜訊和電磁干擾。利用去耦合電容將電流迴路快速由地迴流到電源，減少高頻電流和雜訊在 Power/Ground Plane Pair 產生共振和輻射。

2-2 電源供應系統

當在做線路設計時，每個 IC 都會有其電源變動要求，大部份 IC 為 5%，IC Vendor 會提供所需要之電壓和電流規格。我們可以利用歐姆定律求出其目標阻抗(Target Impedance)，此目標阻抗必須符合直流規格和交流規格，在交流規格中必須考慮低頻(kHz)，中頻(MHz)，和高頻(100MHz)的目標阻抗為一定值。此目標

阻抗定義為

$$Z = \frac{\text{Voltage} \times \text{allowed - ripple percentage}}{\text{Current}} \quad (2-1)$$

若以一個電源供應系統(PDS) 電壓規格為 2.5 伏特, 電流規格 20 安培, 其目標阻抗為 125 毫歐姆. 以圖 2.1 為例目標阻抗為 2 毫歐姆. 在 1kHz, 1MHz, 100MHz and 1GHz 等等都要為 2 毫歐姆.

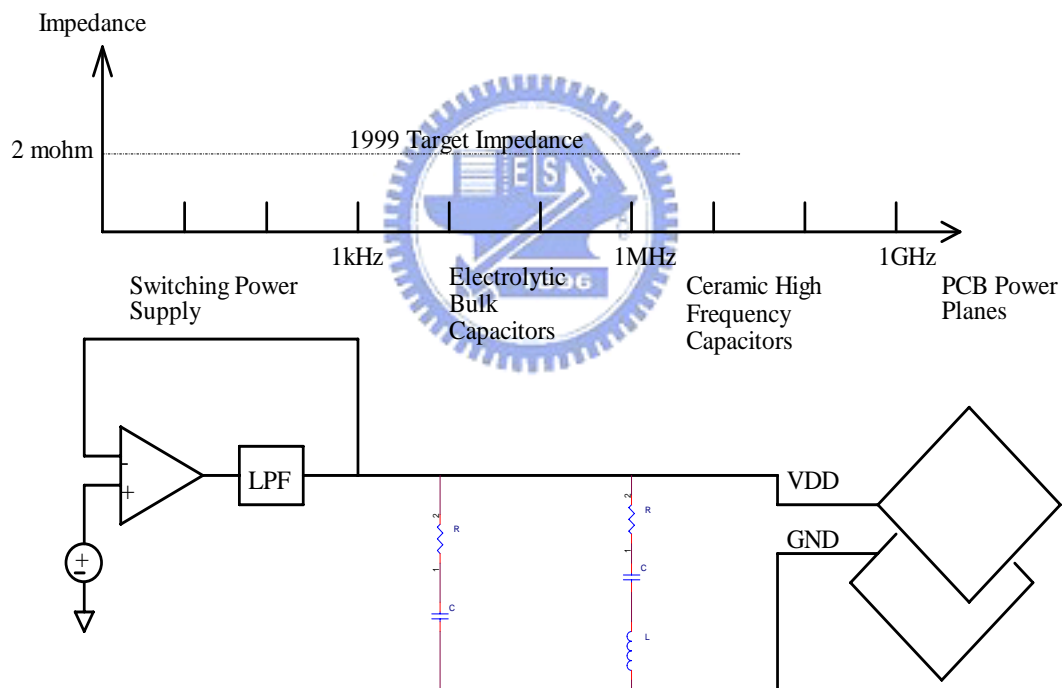


圖 2.1 電源供應系統(PDS)[4]

一般的直流轉換器(DC Converter)的工作頻率(Operation Frequency)為 200k~600kHz, 低頻阻抗將由直流轉換器和大電容 (Bulk capacitors)維持, 中頻和高頻阻抗將由高頻 MLCC 電容維

持, 超高頻將由 PC 板之 Power Plane 和 Ground Plane 維持其阻抗, 可以參考如圖 2.1 [1]

2-3 非理想電流迴路

2-3-1 最小電感路徑

訊號是經由導線流出, 再經由參考層(Reference Plane)流回電源, 此動作原理為訊號傳送, 所以參考層對訊號傳送也是一個很重要的參數。當電流從電源流出必須經由導線, 參考層迴流回至電源, 電流迴路會有微電感。由交流觀點, 高頻電流必定流經最小電抗路徑。

可由圖 2.2 CMOS 緩衝器電流迴路模型為例, 當訊號由低準位轉態為高準位時, 電流流出訊號線相對在參考地會產生出一個反向電流, 反向迴流到 CMOS 之電源, 完成一個迴路。但在迴流過程中電流會找到最小電抗路徑, CMOS 緩衝動器為例, 它會經由 VDD。當一個不連續迴路產生時, 代表電流會找其它迴流路徑, 相對迴路面積增加, 並且電抗增加, 影響到訊號品質。

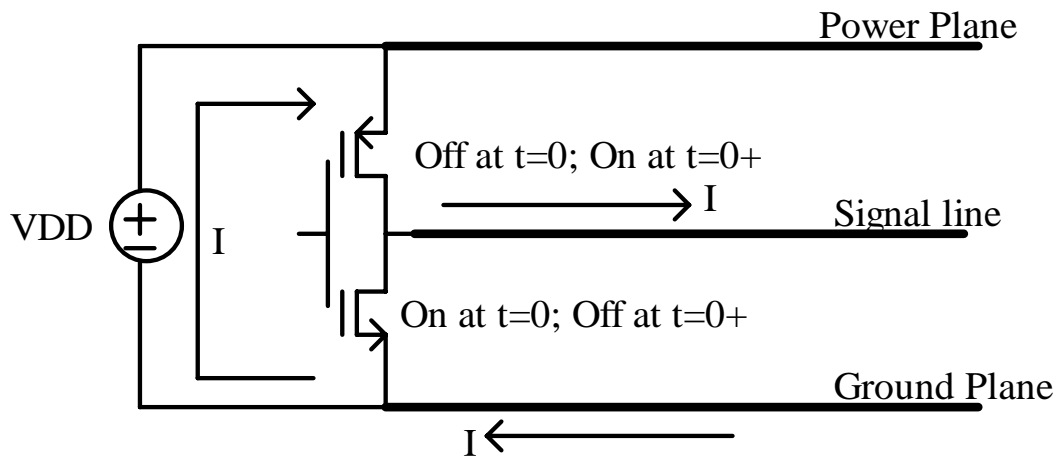


圖 2.2 CMOS 電流迴路[1]

2-3-2 訊號參考一個 Power plane 或 Ground plane

不連續迴路很少被考慮在高速數位設計內。它可能產生嚴重問題 (SSN, SI and EMI)，利用圖 2.3 CMOS 非理想電流迴路 (Non-ideal Current Return Path) 討論，當訊號低準位轉為高準位時，因電源供應系統(PDS)和電容間有一電感，使高頻反向電流無法迴流至電源供應系統(PDS)，會經由電容產生一個迴路。此電容為區域去耦合電容可以將高頻電流迴路縮短，區域去耦合電容需愈靠近 IC 愈佳。因為可以減少輻射，如果區域去耦合電容值不夠大，或其路徑有較大電感，則區域去耦合電容放在較遠離 IC 時，SI 將會影響很大，電磁干擾必定較差。

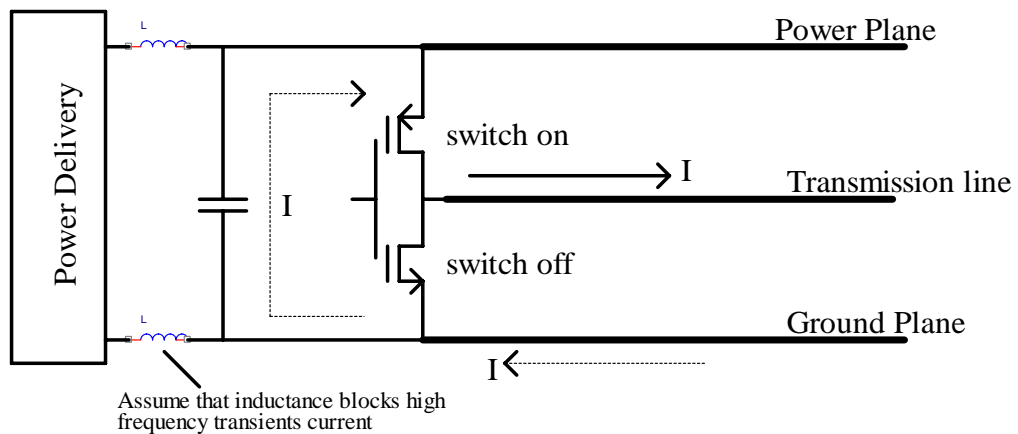


圖 2.3 CMOS 非理想電流迴路[1]

電流迴路必需小心考慮和設計，將其迴路長度或面積減少到最低，可以利用 PCB 堆層將迴路電流流經去耦合電流減少。如圖 2.4 CMOS 非理想電流迴路參考 Power Plane and Ground Plane. 將訊號對稱於 Power Plane 和 Ground Plane, 電流流經去耦合電容將減半。

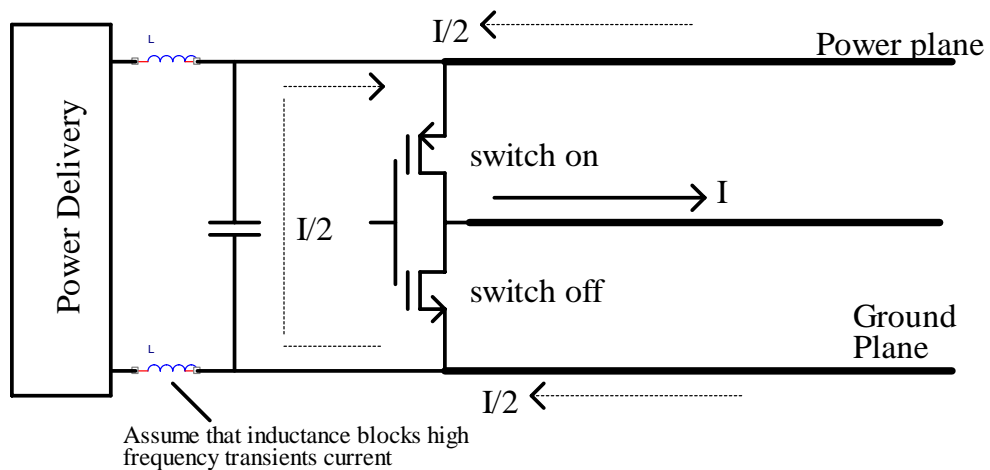


圖 2.4 CMOS 非理想電流迴路參考 Power Plane and Ground Plane. [1]

2-4 導線微電感

當電流通過導線時，會在此導線的周圍產生磁場，假設通過的電流愈大，其所產生的磁場也愈大。迴路電感亦與長度則成正比，因為迴路愈長，所切割的磁通量愈大，電感值也就愈大。

考慮微帶線段電感，微帶線段如圖 2.5。圖中， W 、 l 與 t ，分別代表微帶電感的線寬、線長以及導體厚度；此外，微帶線基板厚度以 h 表示，有效介電係數為 ϵ_{re}

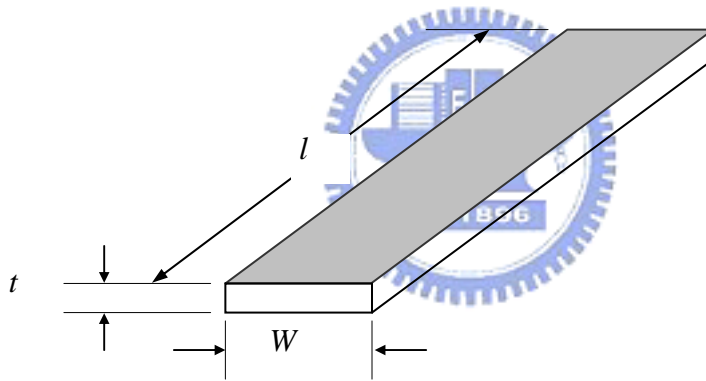


圖 2.5 微帶線段電感結構[15]

其對應的等效電感 L ，依據經驗公式可表示如下[15]：

$$L(\text{nH}) = 2 \times 10^{-4} l \left[\ln \left(\frac{l}{W+t} \right) + 1.193 + \frac{W+t}{3l} \right] \cdot K_g \quad (2.2)$$

以上各長度以微米為單位。其中，

$$K_g = 0.57 - 0.145 \ln \frac{W}{h}, \quad \frac{W}{h} > 0.05 \quad (2.3)$$

對如圖 2.6 所示一個訊號橫越 GND Plane 上的一個缺口產生一個不連續迴路, 可以一個串聯電感來模擬[1].

$$L = 5 D \ell_n \frac{D}{W} \quad (2.4)$$

L 是電感值

D 是分歧距離

W 是缺口寬度

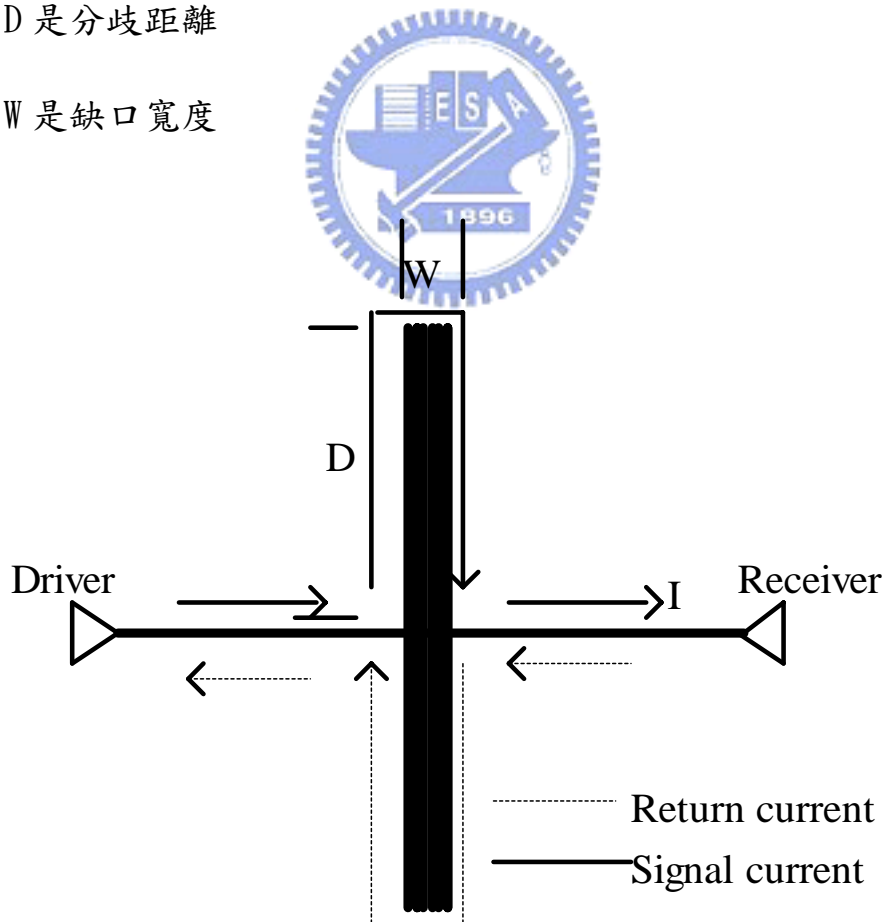


圖 2.6 非理想電流迴路微電感

2-5 同步切換雜訊(SSN)

當高速電子電路操作時，印刷電路板(PCB)會有微電感，當暫態電流 $di(t)$ 流經微電感導體和接地層時會產生暫態電壓 $V(t)$

$$v(t) = L \frac{di(t)}{dt} \quad (2.5)$$

又稱作 $\Delta-I$ 雜訊(Delta-I Noise)。在數位電路匯流排同時切換的訊號愈多時，電壓擾動的問題就越嚴重。其所產生之地彈雜訊(Ground Bounce)又稱為同步切換雜訊(simultaneous switching noise, SSN)。

去耦合電容是有效降低同步切換雜訊的方法。另一個方法是降低迴路之間任何電感也可以有效降低 SSN。

2-6 去耦合電容

2-6-1 去耦合電容的動作原理

從時域的觀點，去耦合電容提供 IC 電壓準位在高速切換時所需高頻電流，以避免電壓降(Voltage Droop)。

從頻域的觀點，去耦合電容是一個低阻抗路徑，可以將高頻
切換電流直接接到大地，條件為頻率和電容值夠大。公式為

$$Z_c = \frac{1}{j\omega C} \quad (2.6)$$

但其為理想電容特性。

2-6-2 去耦合電容的真實特性

去耦合電容可視為一個RLC電路，接腳之電阻R，接腳長度
之電感L，和電容本身C，真實去耦合電容之等效阻抗為

$$Z_c = \sqrt{R_s^2 + \left[2\pi fL - \frac{1}{2\pi fC}\right]^2} \quad (2.7)$$

故去耦合電容阻抗 Z_c 及自共振頻率(Self Resonant Frequency)
 f_0 為

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (2.8)$$

當操作頻率發生在串聯共振頻率 f_0 時， Z_c 阻抗為最小值。當操作
頻率小於共振頻率 f_0 時，此為電容性阻抗，由電容C決定阻抗特

性。當操作頻率大於共振頻率 f_0 時，此為電感性阻抗，由電感 L 決定阻抗特性。圖 2.7 為去耦合電容之等效電路和圖 2.8 之特性 curve.

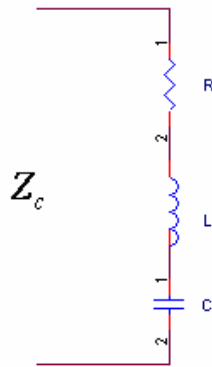


圖 2.7 去耦合電容之等效電路

$R=0.1 \text{ ohm}$, $L=0.5\text{nH}$ 和 $C=1000\text{pF}$

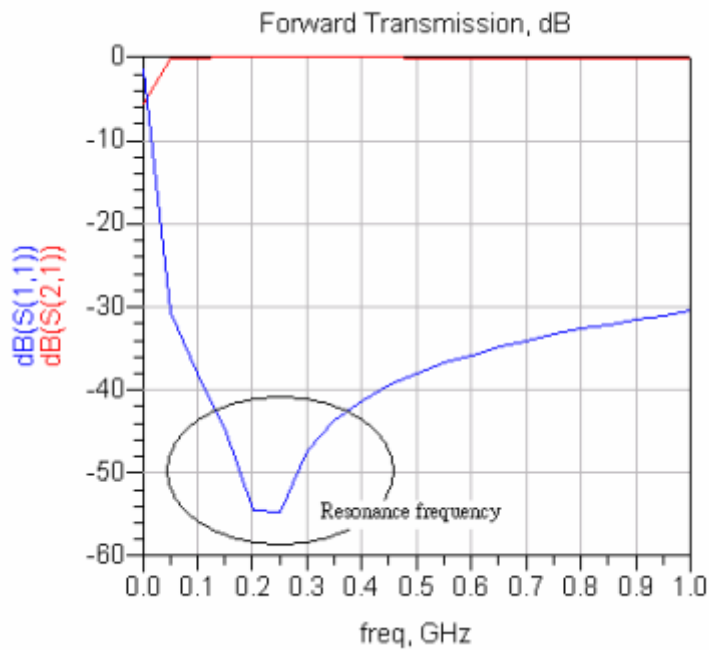


圖 2.8 去耦合電容之共振

2-6-3 改良型去耦合電容

因電感會影響到高频電流迴路加大和使同步切換雜訊變大，為了將去耦合電容之電感減到最小值，目前市面上產品有三種。第一種將去耦合電容改成三端點，分別為輸入，輸出和接地。其等效電路如圖 2.9

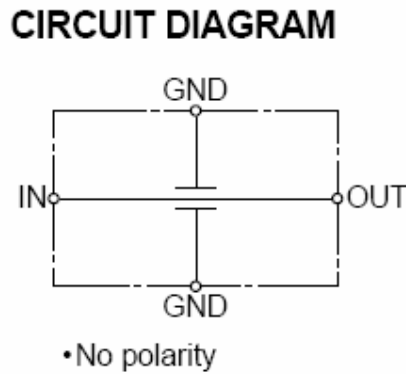


圖 2.9 三端點去耦合電容之等效電路[10]

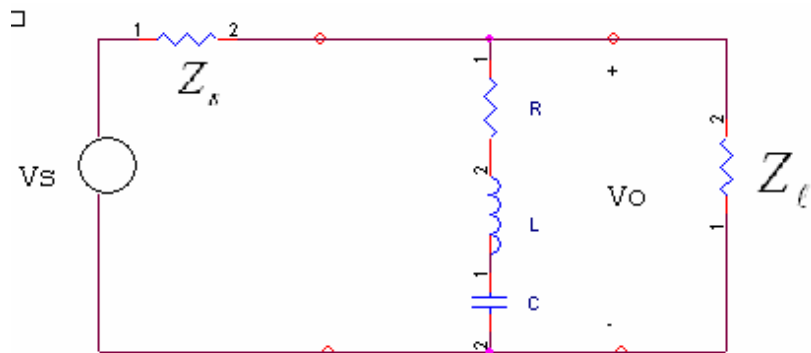


圖 2.10 Attenuation/Insert Loss (db)說明

圖 2.11 中 Attenuation 指的是插入損耗(Insertion Loss)，在 $Z_s = Z_l = 50\Omega$

$$I_L = \frac{V_0|_{w/o}}{V_0|_w} \quad dB \quad (2.9)$$

特性阻抗如圖 2.11

TYPICAL ELECTRICAL CHARACTERISTICS
ATTENUATION vs. FREQUENCY CHARACTERISTICS
COMPARISON WITH EXISTING PRODUCTS
 Excellent noise bypass effect is displayed in higher frequency range compared with ordinary chip capacitors.

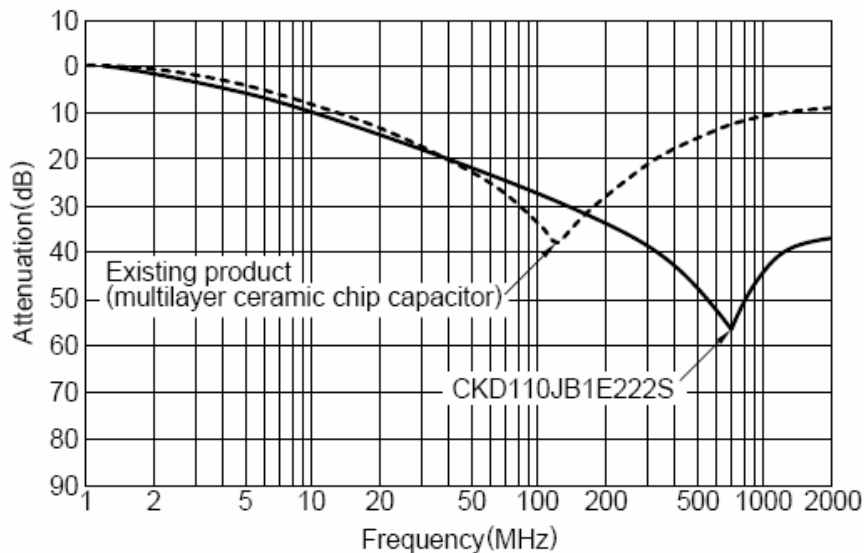


圖 2.11 三端點去耦合電容之特性阻抗[10]

第二種是將去耦合電容之長寬對調，將電極端增長，以降低串聯等效電阻(ESR)和串聯等效電感(ESL)，使其共振頻率提高。這一類的應用適於中央處理器(CPU)和 FCBGA 之去耦合電容。其特性阻抗如圖 2.12

TYPICAL ELECTRICAL CHARACTERISTICS
ATTENUATION vs. FREQUENCY CHARACTERISTICS

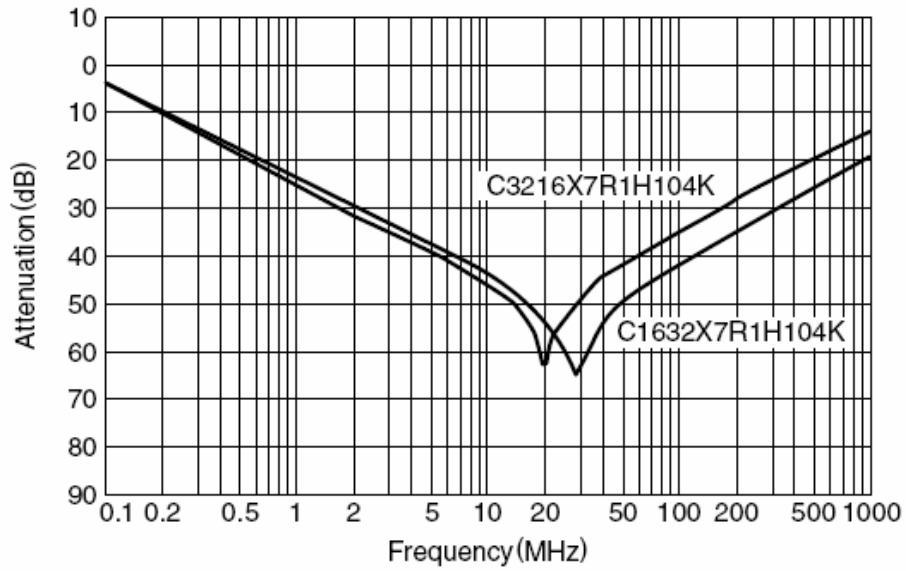


圖 2.12 1632 Type 去耦合電容之特性阻抗 [11]



長寬對調去耦合電容之尺寸如圖 2.13

C1220 (EIA CC0508) TYPE
SHAPES AND DIMENSIONS

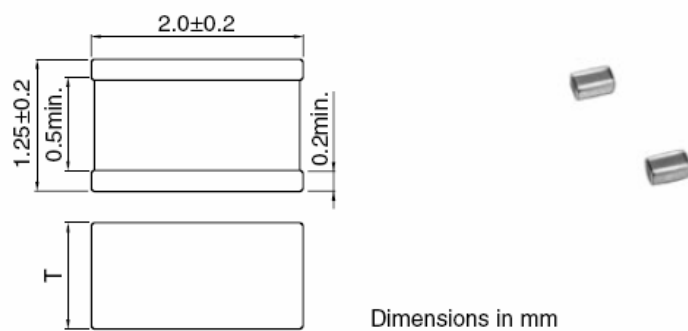


圖 2.13 1632 Type 去耦合電容之尺寸圖 [11]

第三種是指將去耦合電容改成八隻腳，利用內部結構去消除去耦合電容之磁場以降低電感。此類去耦合電容具有超低電感值之特性，這一類的應用適於 CPU 和高速 IC，如 Intel Yonah Dual Core CPU 就是使用這一類。其尺寸如圖 2.14

CLLD11 TYPE SHAPES AND DIMENSIONS

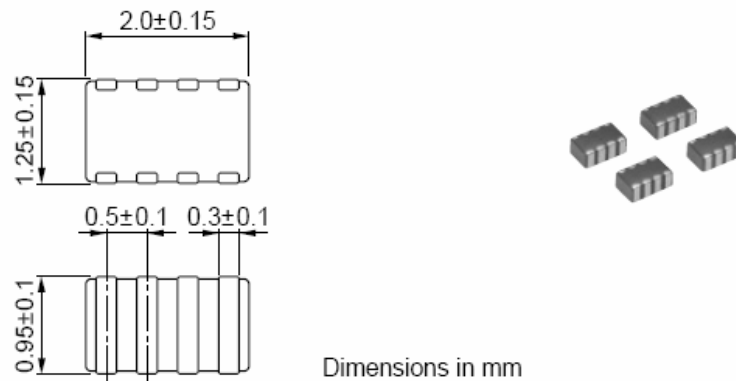


圖 2.14 超低電感值去耦合電容之尺寸圖[12]

2-7 印刷電路板 Power /Ground 噪音與電磁干擾

印刷電路板 Power /Ground 雜訊為電磁干擾主要原因之一 [5]。當 PCB 有額外雜訊如 Delta-I 雜訊(SSN)在 Power /Ground Plane 時，Power /Ground 層則會有共振現象，並可以用 S 參數和近場量測出來 [7]，和轉移阻抗(Transfer Impedance) 分析 [8]。一般從 Power plane 和 Ground plane 產生出來的電磁干擾都發

生在遠場頻譜[5]，而會產生此現象，都是雜訊電流和 ΔI 流經多層電路板的 Power Plane 和 Ground Plane。

如何降低電流迴路之電感是非常重要的。一般是利用去耦合電容來減少電流迴路，還有利用電源導線佈線加粗方式，減少電感值和電流迴路瓶頸，以達到 Power plane 和 Ground plane 的準位穩定，來降低電磁干擾。

2-8 共模雜訊(Common-Mode Noise)輻射

共模電流(Common-Mode Current)是流向同一方向，在數位系統中共模電流是來自 Power Plane 和 Ground plane 中的雜訊，其產生的原因為數位切換時有同步切換雜訊(SSN)，共模常常是決定產品輻射性放射(Radiated Emission)的主要原因。

下列三式為，長度 $\ell \ll \lambda$ 的 Constant-current element 的輻射場公式，可以說明共模輻射的現象[1]

$$|E_r| = \frac{60I\ell}{r^2} \sqrt{1 + \frac{\lambda^2}{r^2(2\pi)^2} \cos^2 \theta} \quad (V/m) \quad (2.10)$$

$$|E_{\theta}| = \frac{I\ell\eta_0}{2\lambda r} \sqrt{\frac{\lambda^4}{r^4(2\pi)^4} - \frac{\lambda^2}{r^2(2\pi)^2} + \sin^2\theta} \quad (V/m) \quad (2.11)$$

$$|H_{\phi}| = \frac{I\ell}{2\lambda r} \sqrt{1 + \frac{\lambda^2}{r^2(2\pi)^2} \sin^2\theta} \quad (A/m) \quad (2.12)$$

ℓ 為輻射線的長度

共模近場輻射, 假設 r 遠小於 $\lambda/2\pi$, 我們可以將方程式減化為如

下:

$$E_{cm, near} = \frac{I\ell\eta_0\lambda}{8\pi^2 r^2} = 4.8 \left(\frac{I\ell\lambda}{r^3} \right) \quad (V/m) \quad (2.13)$$

$$H_{cm, near} = \frac{I\ell}{4\pi r^2} \quad (A/m) \quad (2.14)$$

故共模近場波阻抗為 E/H

$$Z_{cm, near} = \frac{\eta_0\lambda}{2\pi r} \quad (2.15)$$

共模遠場輻射, 假設 r 遠大於 $\lambda/2\pi$, 我們可以將方程式減化為如

下:

$$E_{cm, far} = \frac{\eta_0 I \ell}{2\pi r} = 6.28 \times 10^{-7} \left(\frac{\ell I F}{r} \right) \quad (V/m) \quad (2.16)$$

$$H_{cm, far} = \frac{I \ell}{2\lambda r} \quad (A/m) \quad (2.17)$$

當封閉 Ground Plane, 接近 $\lambda/10$, 減化方程式為

$$\frac{E_{with\ GND}}{E_{no\ GND}} = \frac{10h}{\lambda} \quad (2.18)$$

h 是距離參考層, 接地層輻射方程式為

$$E_{with\ GND} = \frac{\eta_0 I \ell 10h}{2\lambda r \lambda} = \frac{10h \eta_0 I \ell}{2\lambda^2 r} = \frac{10\eta_0 I A F^2}{2c^2 \lambda} = 2.1 \times 10^{-14} \left(\frac{IAF^2}{r} \right) \quad (V/m) \quad \text{for } \frac{10h}{\lambda} < 1 \quad (2.19)$$