

國立交通大學

材料科學與工程所

碩士論文

覆晶鉅錫接點鎳墊層/錫銀鉅錫/SOP製程銅鉅錫結構
的電遷移破壞模式之研究

The study of electromigration failure mode in the SnAg
solder bumps with thick Ni under-bump-metallization
and solder-on-pad Cu pad

研 究 生：曹瑋安

指導教授：陳 智 教授

中 華 民 國 九 十 八 年 八 月

覆晶鉕錫接點鎳墊層/錫銀鉕錫/SOP製程銅鉕墊結構
的電遷移破壞模式之研究

The study of electromigration failure mode in the SnAg
solder bumps with thick Ni under-bump-metallization
and solder-on-pad Cu pad

研 究 生：曹瑋安

Student : Wei-An Tsao

指導教授：陳 智

Advisor: Chih Chen



Submitted to Department of Materials Science and Engineering
National Chiao Tung University
in partial Fulfillment of the Requirements
for the Degree of
Master
in

Materials Science and Engineering

July 2009

Hsinchu, Taiwan, Republic of China

中華民國九十八年八月

覆晶鉅錫接點鎳墊層/錫銀鉅錫/SOP 製程銅鉅錫結構 的電遷移破壞模式之研究

研究生：曹瑋安

指導教授：陳智博士

國立交通大學材料科學與工程學系(研究所)碩士班

摘 要

隨著電子產業的發展，高效能、小體積已經成為未來的潮流，在此發展趨勢影響之下，鉅錫接點所承載的電流密度將大幅上升，電遷移的可靠度已經成為一個重要的問題。本實驗利用錫銀無鉛鉅錫，搭配厚鎳 UBM 層及鉅錫預墊層製程 (solder-on-pad) 的銅鉅錫，對其破壞模式加以研究。在 1.3 A 的施加電流下，當溫度高於 120 °C 時，鎳層消耗反應為介金屬化合物造成鉅錫回填以及陰極 SOP 銅墊層端的孔洞生成為破壞模式。當溫度下降至 100 °C 時，破壞模式轉變為介金屬化合物與鉅錫之間的孔洞生成，且電子流流向晶片端的基板鉅錫此時也出現大範圍孔洞生成。此外，對於電流所引發的熱遷移效應加以研究，在本鉅錫接點結構於 150 °C 溫度下，通入 1.3 A 以上的電流值時，熱遷移對銅原子所造成的影響將超過電遷移，造成銅原子向冷端移動，當電流低於 1.3 A 時，電遷移將主導銅原子的遷移行為。

The study of electromigration failure mode in the SnAg solder bumps with thick Ni under-bump-metallization and solder-on-pad Cu pad

Student : Wei-An Tsao

Advisor : Dr. Chih Chen

Department of Material Science and Engineering
National Chiao Tung University

Abstract

As the current density carried by solder joints becomes higher and higher, electromigration has become an critical reliability issue. In this thesis, the electromigration failure mode of SnAg solder joints with thick nickel UBM and solder-on-pad (SOP) copper pad is studied.

Under the different stressing temperatures of 1.3 A, the failure mode was due to the Ni dissolution in the chip side at temperature higher than 120 °C. It was also found that voids form in the substrate side. The Cu-Sn intermetallic compounds was found to move to low current density region at high stressing current. It was proposed that the thermomigration dominates the Cu atom diffusion at high stressing current. The Cu atoms migrate to the cold end under the applied current above 1.3 A. When the current is lower than 1.3 A, the electron wind force will dominates the migration of Cu atoms.

誌謝

今天能夠完成這篇研究，首先我要感謝的是我的指導教授陳智老師，在大學部專題生一年以及碩士班兩年期間，每次研究成果報告或小組會議中，總是能得到許多資訊及研究的可能性，也提供了我們出國參加學術會議、和世界各國精英得以交流，也讓我對電遷移這個議題從完全不懂到現在已能初窺一二。

此外，實驗室的學長姐及同學在此期間也給了我許多協助，首先要感謝筱芸學姊，將我帶入實驗室的大家庭並教我許多作實驗的方法，並在我的研究論文最後關頭的熱遷移計算給予許多協助。感謝翔耀學長及右峻學弟，在紅外線熱影像儀影像及量測上的幫忙，對我的碩士研究有相當大的幫助。世緯學長及阿丸學長往往在研究方向及實驗所遇到的困難之處能給予一針見血的建議及重點指引。奈米組的學長姐們，雖然我們的實驗組別不同，但從與學長姐對話過程中，我也學到了很多生活及儀器的操作原理。當然也要感謝同屆的建志、岱霖，大家互相砥礪追求良好表現的情形仍歷歷在目，曉葳及若薇這對爆走兄弟的存在更為實驗室帶來許多歡樂。當然我要特別感謝宗寬學長，幫我建立了實驗的模擬模型，讓後續部分能更順利的進行，我也會懷念那段和學長一起通宵狂拍 SEM 及 EDX 的時光，雖然很累卻也別有一番樂趣。還有剛拿到 FIB 執照的 Q 毛，辛苦的在深夜應我的要求幫

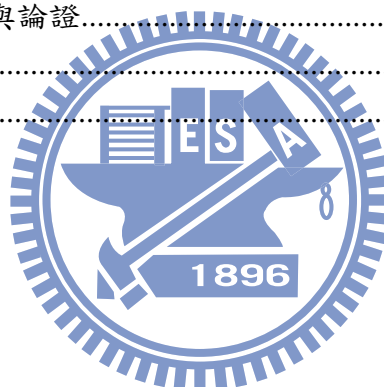
我拍出一張又一張的 FIB 照片，也在此特別感謝他們。沒有老師及實驗室各位學長姊、同學、學弟妹的幫助，或許我沒有辦法這麼順利的完成這件可能是我求學生涯中最偉大的一件事。

在這段過程中，我最要感謝的是我的家人，不管在學業上或生活上都給我許多幫助，當我猶豫時，他們推我一把；當我灰心喪志時，他們鼓勵我。我很感謝有這麼支持我的父母及弟弟，在我背後給我能量；我的父母雖然對我的研究不甚了解，他們所做的就是全力支持我，當我疲累時提供我一個避風港；我的弟弟在我壓力最大的時刻給了我信心，讓我的心情得以緩解。在研究的尾聲遭受重大挫折時，只有在家，我才找到了繼續堅持下去的勇氣，感謝我的家人，儘管言語無法表示心情之萬一。僅以這篇研究獻給我的家人，祝他們的未來一切順利、身體健康。

目錄

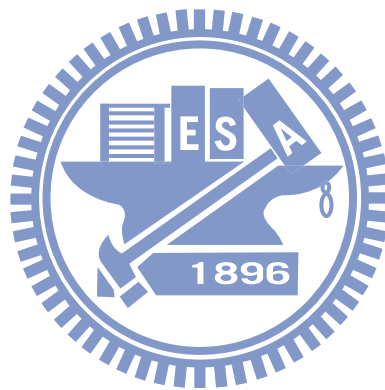
摘要.....	i
Abstract.....	ii
誌謝.....	iii
目錄.....	v
表目錄.....	vii
圖目錄.....	viii
第一章 序論.....	1
1-1 電子封裝簡介.....	1
1-1.1 覆晶封裝技術.....	2
1-2 無鉛議題.....	3
1-3 研究動機.....	6
第二章 文獻回顧.....	10
2-1 電遷移理論.....	10
2-2 覆晶鉅錫系統中電流所造成的效應.....	13
2-2.1 覆晶鉅錫系統的電遷移效應.....	13
2-2.2 電流集中效應.....	14
2-2.3 焦耳熱與 TCR 效應.....	15
2-3 無鉛鉅錫破壞之機制.....	16
2-3.1 電流引起的鉅錫破壞.....	16
2-3.2 金屬墊層的消耗及晶片端的孔洞生成.....	17
2-4 電流所引起的溫度分布造成之熱遷移影響.....	18
2-5 鉅錫系統減緩電遷移的機制.....	19
2-5.1 金屬墊層材料的變換.....	19
2-5.2 UBM 厚度變化.....	20
第三章 實驗方法與步驟.....	27
3-1 試片製備.....	27
3-2 實驗方法及使用儀器.....	28
3-2.1 四點量測.....	28
3-2.2 導線及鉅錫接點之電子測量.....	28
3-2.3 溫度電阻係數(TCR)之量測.....	29
3-2.4 紅外線熱影像儀.....	30
3-2.5 鉅錫結構破壞觀測.....	30
3-3 鉅錫結構內部電流模擬.....	31
第四章 電遷移破壞模式探討.....	37

4-1 鋅錫內部電流密度模擬.....	37
4-1.1 鋅錫內部成份鑑定.....	37
4-1.2 模擬鋅錫內部電流分布.....	37
4-2 TCR 效應.....	39
4-3 破壞模式觀察.....	40
4-4 觀察及討論.....	41
4-4.1 破壞模式觀察.....	41
4-4.2 破壞模式分析.....	44
4-4.3 空孔位置討論.....	46
第五章 介金屬化合物的成分及位置變化.....	62
5-1 介金屬化合物成分變化.....	62
5-1.1 通電前介金屬化合物的成分.....	62
5-1.2 通電後介金屬化合物成分組成的改變.....	63
5-2 通電造成的介金屬化合物位置改變.....	66
5-2.1 現象觀察.....	66
5-2.2 理論計算與論證.....	69
第六章 結論.....	91
參考文獻.....	92



表目錄

表 2-1 經由模擬所計算出之不同 UBM 材質之各部位電流密度[15].....	26
表 4-1 實驗所使用條件經溫度-電阻關係式校正後之溫度與溫升.....	60
表 5-1 晶片端介金屬化合物成分與鉛錫內部銅、銀含量之關係[45].....	90
表 5-2 本部份實驗經溫度-電阻關係式校正後之溫度與溫升.....	90



圖目錄

圖 1-1. 電子構裝層級示意圖.....	8
圖 1-2. 打線封裝示意圖.....	8
圖 1-3. 覆晶鉅錫封裝示意圖.....	9
圖 1-4. 覆晶鉅錫自我對位示意圖.....	9
圖 2-1. Blech 所使用於測試金屬導線電遷移效應之試片 [10].....	21
圖 2-2. 由中圖可看出，電流在轉彎進入電阻相對較小的鋁導線時其電流堆積的情形，而由下圖則顯示電子流推動原子的情形 [14].....	21
圖 2-3. 電流在導線及鉅錫接點之間因為截面積的變化導致的電流集中效應 [15].....	22
圖 2-4. 由左圖可見，溫度最高點出現在鋁導線，而右圖顯示，經由模擬可看到熱點出現在電流由鋁導線進入鉅錫處 [16].....	23
圖 2-5. 使用 Ti/Ni(V)/Cu UBM 及 SnAg _{3.0} Cu _{0.5} 為鉅錫於 5 kA/cm ² 電流密度下之破壞，可以看到 UBM 消耗及晶片端出現的孔洞群 [21].....	23
圖 2-6. Al/Ni(V)/Cu UBM 與共晶 SnAgCu 無鉛鉅錫之迴鉅 SEM 圖，可見當迴鉅次數增加，介金屬化合物變厚並在最後有剝離現象 [23].....	24
圖 2-7. 使用厚銅 UBM 與無鉛鉅錫之電遷移測試，左圖為通電前之橫截面圖，右圖為通電後，可以清楚看見銅 UBM 被大量消耗反應為 Cu ₆ Sn ₅ 介金屬化合物 [25].....	25
圖 2-8. 不同 UBM 厚度結構在電遷移環境下的平均破壞時間韋伯分布，可以發現 UBM 厚度增加有助於平均破壞時間的增加 [32].....	25
圖 3-1. 試片結構線路與裁切示意圖.....	33
圖 3-2. 鉅錫橫截面示意圖.....	33
圖 3-3. 未通電之鉅錫橫截面 SEM.....	34
圖 3-4. 通電結構示意圖.....	34
圖 3-5. 利用四點量測所測量之鉅錫結構電阻對時間圖.....	35
圖 3-6. 溫度電阻係數效應(TCR)量測方式示意圖.....	35
圖 3-7. 鉅錫橫截面通電下紅外線熱影像儀(IR)表面溫度分布.....	36
圖 3-8. 試片研磨方向及第二橫截面研磨方向.....	36
圖 4-1. 試片結構示意圖.....	51
圖 4-2. 通入 1.3 A 電流時，鉅錫內部最大電流密度出現於鋁導線進入鉅錫之處.....	51
圖 4-3. 施加電流 1.3 A 時，鉅錫整體結構最大電流密度出現於鋁導線.....	52
圖 4-4. 施加 1.3 A 電流時，基板端最大電流密度出現於銅導線進入鉅錫處.....	52
圖 4-5. 經實驗所得出 TCR 之電阻與溫度關係圖.....	53

圖 4-6. 加熱板溫度 150 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片：a) 電子流流向基板端 b) 電子流流向晶片端 c) 為 4-9 b) 之二次橫截面圖.....	54
圖 4-7. 加熱板溫度 140 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片 a) 電子流流向基板端 b) 電子流流向晶片端 c) 4-7 b) 中虛線所示之二次橫截面.....	55
圖 4-8. 加熱板溫度 130 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片 a) 電子流流向基板端 b) 電子流流向晶片端 c) 4-8 b) 中虛線所示之二次橫截面.....	56
圖 4-9. 加熱板溫度 120 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片：a) 電子流流向基板端 b) 電子流流向晶片端 c) 為 4-9 b) 之二次橫截面圖.....	57
圖 4-10. 加熱板溫度 100 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片 a) 電子流流向基板端 b) 電子流流向晶片端 c) 為 4-10 b) 之二次橫截面圖.....	58
圖 4-11. 加熱板溫度 140 °C 下，通入 1.3 A 電流值之試片，其電子流流向基板端之接點，回填銲錫與鋁墊層之離子影像，可以發現有微孔洞存在.....	59
圖 4-12. 在 120 °C 通電環境下，鎳 UBM 層的消耗減緩，但在介金屬化合物與銲錫之間開始有微孔洞生成.....	59
圖 4-13. 通電前不同 UBM 部位離子影像之厚度測量，a) UBM 邊緣 b) UBM 中間部位.....	60
圖 4-14. 加熱板溫度 150 °C、通入 1.3 A 電流試片，通電至電阻上升超過 100 %，可以見到在電子流流向基板端之銲錫接點出現巨大孔洞.....	60
圖 5-1. 通入不同電流值時，銲錫內部電流密度分布模擬.....	77
圖 5-2. 不同電流下，銲錫接點及銅導線電流分布模擬.....	77
圖 5-3. 未通電前晶片端 UBM 下方介金屬化合物成分為 (Cu,Ni) ₆ Sn ₅	78
圖 5-4. 未通電前基板端介金屬化合物成分為 Cu ₆ Sn ₅	78
圖 5-5. 銲錫中銅及銀含量對介金屬化合物成分的影響[44]	79
圖 5-6. 240 °C 時，錫銅鎳相圖富錫端，當鎳存在時會降低銅的溶解度[26].....	79
圖 5-7. 施加 1.6 A 電流，加熱板溫度 150 °C 下，通電至電阻上升超過 100 %，於電子流流向基板端之銲錫接點出現極厚的(Cu,Ni) ₆ Sn ₅ 介金屬化合物.....	80
圖 5-8. 施加 1.3 A 電流，加熱板溫度 150 °C 下，通電至電阻上升超過 100 %，於電子流流向晶片端之銲錫接點出現 Cu ₆ Sn ₅ 介金屬化合物聚集.....	80
圖 5-9. 施加 1.3 A 電流值，加熱板溫度 120 °C 下，通電至電阻上升約 10 mΩ，於電子流流向晶片端之銲錫接點，由於鎳層消耗，出現鎳含量較高的 (Cu,Ni) ₆ Sn ₅ 介金屬化合物.....	81
圖 5-10. 施加 1.3 A 電流值，加熱板溫度 140 °C 下，通電至電阻上升 10 mΩ，於電子流流向基板端之銲錫接點殘留鎳層周圍出現 (Ni,Cu) ₃ Sn ₄ 介金屬化合物.....	81
圖 5-11. 銲錫內部在通電環境下，電遷移及熱遷移驅動力作用方向示意圖.....	82
圖 5-12. 施加 1.6 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升超過 100 %，電子流流向晶片端之 Cu ₆ Sn ₅ 介金屬化合物分布.....	82
圖 5-13. 施加 1.5 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升 100 %，電	

子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布.....	83
圖 5-14. 施加 1.3 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布.....	83
圖 5-15. 施加 1.2 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布.....	84
圖 5-16. 加熱板溫度為 150 °C，其中 a) 基板端朝加熱板 b) 晶片端朝加熱板，通電至電阻上升超過 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布..	84
圖 5-17. 鉅錫結構簡化及電遷移、熱遷移作用力方向示意圖.	85
圖 5-18. 將鉅錫橫截面處理後，通入 1.1 A 之電流以模擬完整接點 1.6 A 的溫度差，a) 橫向溫差為 4 °C b) 縱向溫差為 6 °C.....	85
圖 5-19. 將鉅錫橫截面處理後，通入 0.92 A 之電流以模擬完整接點 1.3 A 的溫度差，a) 橫向溫差為 1 °C b) 縱向溫差為 2 °C.....	86
圖 5-20. 將鉅錫橫截面處理後，通入 0.85 A 之電流以模擬完整接點 1.2 A 的溫度差，a) 橫向溫差為 0 °C b) 縱向溫差為 0.5 °C.....	86
圖 5-21. 加熱板溫度 90 °C，通入 1.1 A 之溫度差分別為 a) 3 °C b) 4 °C.....	87
圖 5-22. 加熱板溫度 110 °C，通入 1.1 A 之溫度差分別為 a) 4 °C b) 6 °C.....	87
圖 5-23. 通以交流電 1.6 A 之電流值，加熱板溫度為 150 °C，通電 48 小時後，可發現 Cu_6Sn_5 介金屬化合物有明顯往冷端、亦即遠離電流堆積區移動的趨勢.....	88
圖 5-24. 針對 Ti 1k/Ni(V) 3.25k/Cu 薄膜 UBM，錫銅 0.7 無鉛鉅錫通以交流電 1.6 A 電流，加熱板溫度 150 °C，通電 48 小時後，可發現 Cu_6Sn_5 介金屬化合物有明顯往冷端移動的趨勢.....	89

第一章、序論

1-1 電子封裝簡介

電子封裝技術是電子產業相當重要的一環，主要功能在於將訊號由電子元件經由基板的連線傳遞到外部的其他元件，以達到電力及訊號的傳送；並藉由基板的連接增加散熱面積、以避免元件使用過程中所產生之熱量累積對晶片造成損壞，以及藉由外部封裝材料保護核心相當脆弱的積體電路晶片，一般而言電子構裝細分成三種不同的層級(level) [1]，如圖 1-1 所示，其中的第一層封裝是將裸露的積體電路晶片經由各種方式（覆晶接合、打線封裝或捲帶封裝）將其 I/O 經由封裝體的線路連接出來；及晶片的密封保護之製程 (Chip to Module)，也是本研究所著重的重點。一般而言主流的封裝基板材料可分為陶瓷及高分子材料系列為主，早先 IBM 所使用之 C4 封裝技術即使用陶瓷作為基板，陶瓷導熱性佳，機械性質也較高分子材料優秀，然而製造成本較高，加上組裝過程不易自動化的情形下，現今主流消費級電子產品多採用高分子系列作為封裝材料之基板。

近年來由於效能提升的需求，覆晶 (flip-chip) 技術再度受到矚目，使得鉅錫接點技術層次及接點密度更進一步地提升。隨著電子產品因應可攜式產品的普及以及效能的需求而朝微小化、快速化發展，第一層級封裝技術勢必面對許多挑戰。

1-1.1 覆晶封裝技術 (Flip-chip technology)

為了達成縮小晶片體積與提高 I/O 數的目標，目前 IC 業界主流所使用的打線接合 (wire bonding) 方式 (圖 1-2)，因為僅可在晶片周圍連接導線，接點數受限於晶片邊緣接點數目的限制及無法對晶片中央部分加以利用，且訊號傳遞路徑過長，封裝尺寸也因外接導線而無法縮小；一旦晶片尺寸開始朝向微小化，打線接合方式將因為晶片邊長縮小而不足以應付需求上日漸增加的 I/O 數需求的情形；然而覆晶接合如圖 1-3 所示，利用整面元件表面鉅錫球朝下的方式與基板接合，可將整個晶片面積利用率大幅提高且封裝整體體積可有效縮小，可有效減少外接導線的長度及體積。覆晶製程早在 1962 年就由 IBM 推出，最早主要應用於固態邏輯技術之使用。到了 1970 年，IBM 將這項技術開發成 IC 所用的連接技術，稱為 C4 (Control-collapse Chip Connection) [2] 的技術，後來將體積縮小，材料也演變成今日所謂的覆晶封裝：其積體電路晶片與基板的連結，是以晶片上的鉅料直接和基材上的連接材料形成電路連結。相較於傳統打線封裝，覆晶封裝所擁有的優勢為：1. 接點數優勢，由於覆晶封裝是以 IC 元件有線路的一側直接與基板連接，理論上對於晶片的表面利用率可達到接近 100 %，未來對於 I/O 接點數達到 300 以上的需求時，傳統打線封裝將遭遇到技術上的困難，覆晶封裝的接點數將足以滿足高接點數需求。

2. 體積優勢：如第一點所述，由於直接將元件與基板作大面積連結，可省下傳統打線封裝所需要的額外導線空間，對於縮小元件總體積有明顯優勢。 3. 低訊號遲滯性：由於直接與基板連接，連結長度變短，且接點數變少，大幅縮短訊號傳遞的長度，使得電阻下降，訊號遲滯減緩，尤其適合用於高頻元件製作。 4. 散熱能力：由於晶片背面直接裸露，導熱路徑較短，加上體積較小，間接造成外側封膠較薄，有助於晶片整體的散熱能力。 5. 自我對位能力 (self-alignment)：由於表面張力效應，迴錫 (reflow) 過程中的熔融錫鉛會自動接合於基板端的金屬錫墊 (pad) 如圖 1-4，所以可以此原理來對接點自動對位。 6. 可靠度問題：由於覆晶錫鉛省略大量外接導線，節省體積及傳輸距離，無形中提高了可靠度。此外，鉛在錫鉛球中提供良好的延展性以抵抗外在衝擊，同時由於共晶錫鉛對銅的接觸角小，可以避免發生剝離 (spalling) 的現象，在電子產業中常用具備優異潤濕效果、機械強度、可靠度與低熔點等優點的共晶錫鉛作為晶片與基板接著媒介。

1-2 無鉛議題

長久以來，錫鉛中所用到的錫料都是以錫鉛系合金，如高鉛-共晶錫鉛之複合錫 (composite solder)、或共晶錫鉛 (eutectic SnPb) 為主，因為含鉛錫具有以下優點：一、鉛擁有良好的延展性可增加錫

錫對機械應力的抵抗能力；二、鉛可使鉛錫有效降低表面能跟介面能，如共晶錫鉛與銅之間的潤濕角(wetting angle)僅有 11° ；融化的共晶錫鉛與主要的介金屬化合物 (Intermetallic compound, IMC) Cu_6Sn_5 之間的界面能也較低，使鉛錫更易於接合；相對純錫和銅之間的潤濕角則高達 35° [3]；三、37 %鉛(327°C)與 63 %錫(232°C)的共晶成分所組成之共晶錫鉛，其熔點約為 183°C ，較低的迴錫點(約 220°C)也較現今使用之主流無鉛鉛錫之迴錫點低約 40°C ，使得製程上的難度降低；四、95Pb5Sn 高鉛鉛錫的液相點與固相點溫差大約為 10°C ，可被當為高溫鉛錫使用。因此，具有低熔點的共晶錫鉛焊錫和具有高熔點的高鉛鉛錫可被運用為複合鉛錫以避免高鉛鉛錫的高溫製程過程中對底部的塑膠基板造成傷害[4]。

然而鉛具有毒性，近年來環保議題逐漸受到重視，基於鉛錫材料中的鉛對人體及環境的影響，而開始有禁用或限制使用的呼聲。歐盟議會通過了 RoHS (Restriction of Hazardous Materials) 法案[5]，亦即限用有害物質法案，規定成員國必須在 2006 年 7 月 1 日以後禁止大部分鉛的使用。日本的 JEIDA (Japanese Electronic Industry Development Association) 也訂定出無鉛鉛料的使用時程[6]，規定有鉛鉛料在 2005 年以後只能用在部分特例上，許多日本公司更是提早引入無鉛相關製程應用於其消費及電子產品。之後許多國家相繼跟進

禁鉛的計畫，也宣告無鉛錒料時代的來臨，如今在市面上已可見到許多標榜遵守 RoHS 製程的電子產品出現。但以工業的角度來看，無鉛錒料的要求對各項產業帶來非常大的衝擊，因為無鉛錒料的製程及特性與過去時代有很大的不同，加上新材料的出現所引發的專利問題，因此電子工業發達國家均非常重視無鉛錒料的研究，紛紛訂定各自的發展計畫，期望可以找到適當的無鉛錒料，把衝擊減到最低。選用之無鉛錒錫須具備含鉛錒錫的優點而又不具毒性；故近年來無鉛錒錫開發已成為微電子工業相當重要的一項研發工作，台灣身為全世界主要之半導體元件製造及封裝重鎮，更必須積極因應以維持優勢。在製程方面，無鉛錒錫選擇須考慮以下幾點：一、熔點須低於 260 °C，因為目前大多數封裝業所採用基板均為高分子基板，無法承受過高的迴錒 (reflow) 溫度，故所使用的錒錫材料其迴錒溫度不能過高。二、良好的熱、電和機械性質，在原本在錒錫材料中可以吸收機械應力的鉛被禁用後，無鉛錒錫本身所承受的應力問題也成為一重要的課題。三、合理的價格以及容易取得性：由於目標為大量的消費級電子產品，故無鉛錒錫的成分來源需兼顧原料成本及可得性。四、無毒性與環境汙染之虞：成分必須對人體及環境友善，五、易於生產製造。目前包括美、歐、日等先進國家，紛紛提出多種不同合金組成的錒料，例如 Sn-Cu、Sn-Ag、Sn-Zn、Sn-Ag-Bi、Sn-Ag-Cu 等，而目前最被看好

的鐳料，則是以錫銀銅合金為主的無鉛鐳料，無鉛鐳料的開發與研究是目前非常熱門的議題，更有可能成為決定下一世代電子優勢誰屬的關鍵。

1-3 研究動機

除了傳統被廣泛採用的覆晶鐳錫接合工藝如無電鍍鎳化金製程 (electroless Ni/immersion Au, ENIG)、化銀 (immersion Ag)、有機保鐳劑製程 (organic solderability preservative, OSP) 之外。近年來，鐳錫預墊層 (solder on pad, SOP) 製程逐漸被廣泛的應用，利用鐳料和助鐳劑(flux)在焊接過程中直接混合使表面不受氧化物影響而維持潤濕性，在基板端則使用預錫 (presolder) 以保持下方銅鐳墊不受外界環境侵蝕和氧化，同時在接合後直接形成良好的介金屬化合物 (IMC)，也可避免一般電子業所常用的無電鍍鎳化金製程中金原子的擴散所造成的問題及避免使用鎳層所帶來的成本上升問題。

在一般無鉛鐳錫凸塊中，主要破壞來源通常為晶片 (chip) 端的金屬墊層 (UBM) 消耗或是晶片端鐳錫凸塊孔洞生成導致接點破壞，但是因應未來SOP製程越來越廣泛被應用，因為在銅墊層和鐳錫本體之間沒有作為阻障層的鎳/金層，可能在之後的使用上造成銅墊層的反應和消耗問題，故此篇研究以具有厚鎳金屬墊層之錫銀無鉛鐳錫為對象，研究其破壞模式。另外，一般對於鐳錫凸塊系統的研究中多以

離菊花環結構 (daisy chain structure) 作為電阻上升及破壞模式之間相互關係的依據；本實驗利用四點量測系統，將量測的範圍縮小至電流通過的兩顆鉛錫凸塊及連接的鋁導線作為電阻上升依據，以期能更加精確的定義電阻上升時間及破壞模式的關聯性。藉由其厚鎳金屬墊層對抗電遷移的能力，配合四點量測對通電鉛錫球及導線的精確電阻量測作為破壞時間依據，探討通電環境對於破壞機制轉變及其內部介金屬化合物之位置變化的影響，此為本篇研究的主要重點。

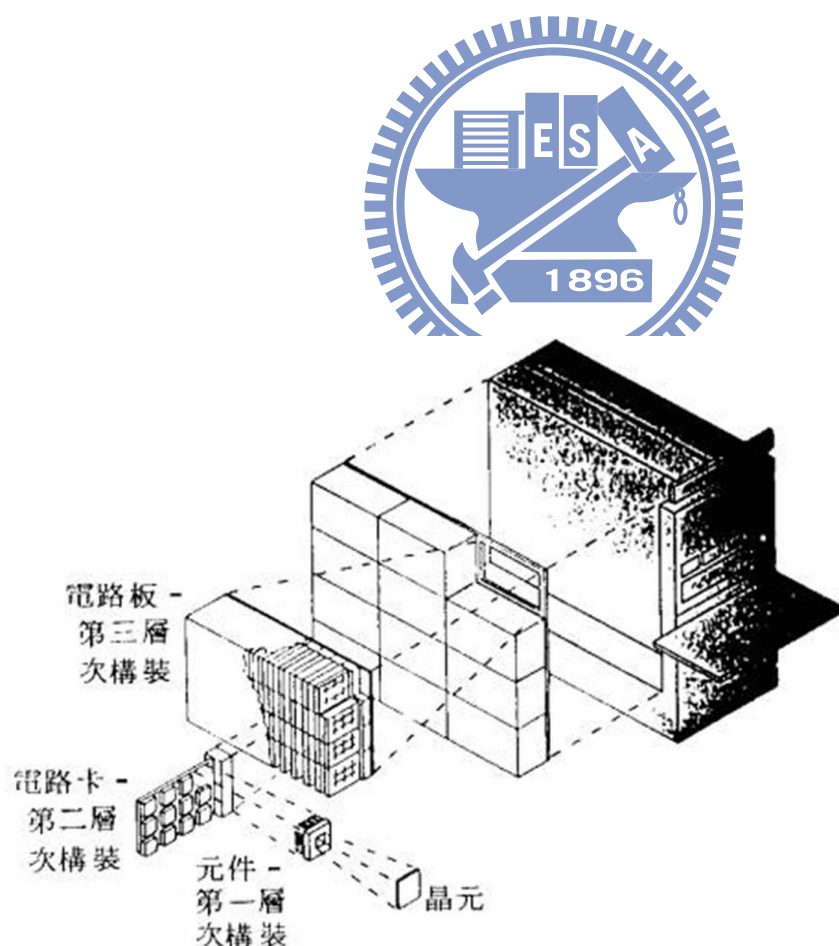


圖 1-1 電子構裝層級示意圖[10]

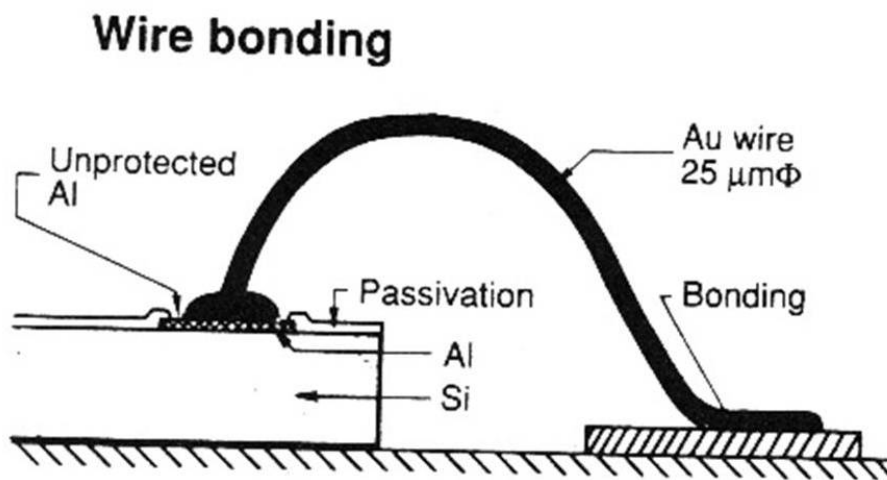


圖 1-2 打線封裝示意圖[11]

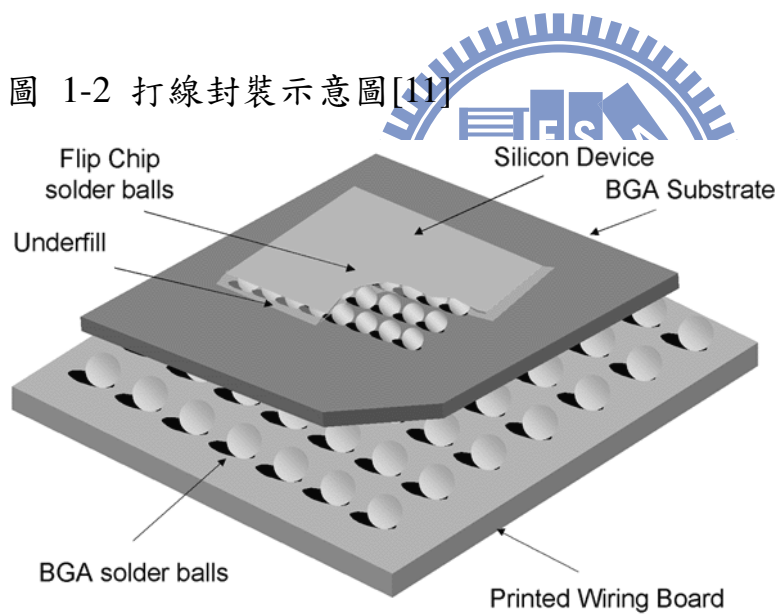


圖 1-3 覆晶鉅錫封裝示意圖[12]

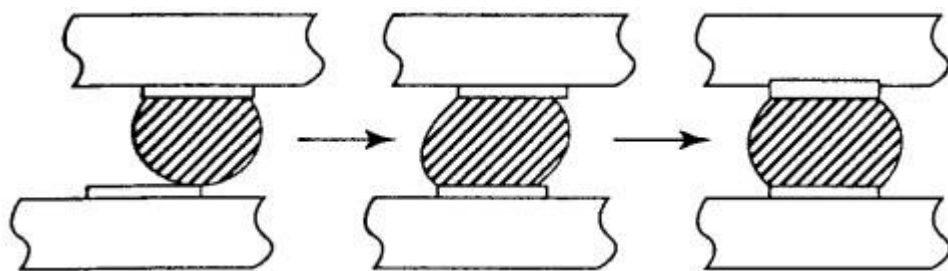


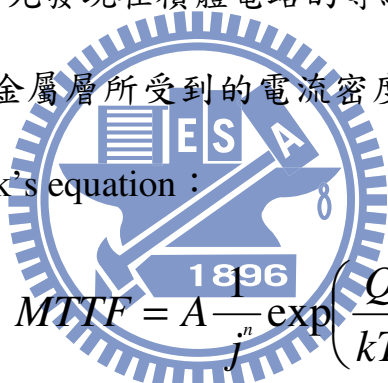
圖 1-4 覆晶鉍錫自我對位示意圖



第二章、文獻回顧

2-1 電遷移理論

在金屬材料中施加一電場，而因為流動的電子和原子之間的動量交換以及電場所引起造成原子移動稱為電遷移，這是一種因為電場作用所產生的擴散現象，早在1914年，Skaupy 就提出了電子風 (electron wind) 的觀念，來量化電遷移所造成的質量傳送。而在1969年，Black [7]的著作首先發現在積體電路的導線上發生電遷移的損壞，並針對半導體上的鋁金屬層所受到的電流密度及其平均破壞時間關係提出了著名的 Black's equation：


$$MTTF = A \frac{1}{j^n} \exp\left(\frac{Q}{kT}\right) \quad (1)$$

，其中A為常數，j為電流密度，Q為活化能，T則代表絕對溫度；之後由 Shatzkes [8]以計算方式定出其電流密度的關係式次方項為2 (n=2)，之後由W. J. Choi [9]將焦耳熱效應及電流集中效應考量進平均破壞時間的公式，而將(1)式修正成為改良後的Black's equation：

$$MTTF = A \frac{1}{(cj)^n} \exp\left(\frac{Q}{k(T + \Delta T)}\right)$$

C代表電流堆積效應(current crowding effect)， ΔT 代表焦耳熱效應造

成的溫度上升。

而電遷移所造成薄膜金屬中質量的移動可以由漂移速率模式來直接的研究，由Blech在1976年中第一次利用實驗作為原子漂移速率、活化能和電遷移的參數研究，圖2-1為飄流速率實驗的試片結構圖，如圖所示在氮化鈦層中通入電流，因為鋁有較低的電阻所以電流會經由氮化鈦層流入鋁線中[13]。金屬材料的電遷移，則是由Ho 與Kwok[14]最先提出研究。Seith 與Wever 也以定位點 (marker)的運動，來量測遷移的位移量，此方式後來成為測量電遷移的標準方式。而覆晶銲錫系統中由電流所引起的電遷移現象則由K. N. Tu 在JAP. 2003[9]的論文中有系統的加以介紹。

電遷移是以庫倫電場作用力(electrostatic field force)與電子風力(electron wind force)組合而成的驅動力造成質量的移動；當電流流經試片時電子流可視為一種對於原子擴散的摩擦力，這個摩擦力通常稱為電子風力。當我們對一個金屬薄膜通一個大的電流時，電子會撞擊在陰極端的原子會使得電子和擴散原子之間有動量交換，這個現象主要由兩個不同的交互作用力造成的，一為庫倫靜電力，即為電場對原子的作用力，二為電子風力，即電子在移動中對原子因碰撞所引起的動量轉換。在純金屬中的原子擴散流 (atomic diffusion flux) 可以下列式子表示[15]：

$$J = -D \frac{\partial C}{\partial X} + \sum_i CM_i F_i \quad (2)$$

第一項代表的是化學能梯度，而第二項表示的是所有不同外驅動力的總合，但對於一個純金屬而言原子之間不存在化學能梯度，因此第一項為零，第二項則可表示成：

$$\sum_i CM_i F_i = F_{el} + F_{wd} \quad (3)$$

亦即電場作用力，以及電子與擴散原子之間動量交換的總和，藉由比較兩者的數量級，我們得知電子風力遠大於電場作用力，因此原子會沿電子流方向移動被由陰極端往陽極端推動，此外 F_{wd} 項可表示成：

$$F_{wd} = EZ^* e \quad (4)$$

E 是電場大小， Z^* 是有效電荷數 (effective charge number)， Z^* 表示原子因電遷移作用下如何移動，因此， Z^* 的值會隨著不同的金屬種類而有所不同，我們再將式(2)與式(3)結合則可以得到：

$$J = CMF_{wd} \quad (5)$$

M 是原子的移動率 (mobility)， C 為原子濃度，再藉由 Einstein equation 原子移動率可表示成

$$M = \frac{D}{kT} \quad (6)$$

D 是原子擴散率 (diffusivity)， k 是波茲曼常數 (Boltzmann's constant)，

T 是絕對溫度；因此我們將式(4)、式(5)和式(6)結合，我們可得到：

$$J_{em} = CMF_{wd} = C \frac{D}{kT} Z^* eE \quad (7)$$

即為電遷移的原子通量(atomic flux)。

2-2 覆晶鉅錫系統中電流所造成的效應

2-2.1 覆晶鉅錫系統的電遷移效應

儘管金屬線中的電遷移效應已為前人所發現，但是由於覆晶鉅錫系統的幾何結構由平板狀導線加上鉅錫球所組成，並非一般單純的線狀或塊狀，加上其組成成分複雜；金屬導線、金屬墊層及鉅錫本身的材料均不相同都會影響到鉅錫系統受電遷移的影響，而鉅錫系統的電遷移現象不同於一般銅或鋁導線所展現的電遷移行為[16]，這是因為銅或鋁金屬擁有極高的熔點，加上純金屬與鉅錫系統之間的微結構截然不同的緣故；由於銅或鋁導線的熔點均超過 1000 °C，而通電情形下的鉅錫接點溫度約在 100 至 200 °C，這個溫度對於銅或鋁導線來說過低以至於電遷移的現象不明顯，但相對於鉅錫接點本身來說其溫度已經達到其熔點的 60 % 以上，故電遷移的影響將相當顯著。以現今鉅錫系統來說鉅錫凸塊多還在 100 μm 以上，承載電流約為 0.2 A，相對的單位電流密度也較低；然而在未來的趨勢發展下，鉅錫凸塊尺寸

必須進一步微縮到 50 μm 甚至更小的尺寸，而乘載的電流密度也會因為對效能的需求及體積的縮小而大幅上升，更增加了鉅錫系統受電遷移影響的可能性。

2-2.2 電流集中效應

由於鉅錫和導線之間的幾何形狀的改變，造成電流在流經其中時必須轉彎以流入下一個部分；在導線中的電流可通行截面積與鉅錫凸塊中的截面積的差異不但造成電流密度的差異，也造成電流在流經導線及凸塊時會出現集中於交界點的情形，由 K. N. Tu 等人發表於 APL 2000[17]的研究，以 Blech 結構的電流模擬分布研究指出，電流一旦轉彎就會造成電流集中效應 (current crowding effect)，造成電流在該局部地區的電流密度上升，此電流密度的上升導致電流密度梯度出現，會驅使該處多餘的空孔往電流密度低的地方流動，進而導致孔洞(void) 出現而對鉅錫的壽命造成影響，如圖 2-2 所示。而由 T. L. Shoi 於 JAP.2005 使用有限元素分析法對鉅錫系統的電流密度模擬中 [18](圖 2-3)，也可以看出在導線進入鉅錫凸塊及鉅錫凸塊進入導線時因為截面積的劇烈改變而造成的電流集中作用。此外，由於電流的堆積也會造成焦耳熱效應的發生，使得該處的局部溫度上升，更容易使鉅錫凸塊破壞。

2-2.3 焦耳熱與 TCR 效應

當電子流經金屬材料時，由於電子和金屬原子之間的碰撞而造成動能的散失，此損失的能量會經由熱能的方式散出而造成鉅錫接點在電流通過時溫度的上升，稱之為焦耳熱 (Joule heating)，實驗結果也顯示：焦耳熱正比於電阻與電流二次方的乘積。焦耳熱造成的功率可表示為以下式子：

$$P = I^2 R = j^2 \rho V$$

P 為熱功率，I 為電流，R 為電阻，j 為局部電流密度， ρ 為電阻率，V 則為體積。 $I^2 R$ 為總熱功率， $j^2 \rho$ 為單位體積下的熱功率。此熱量會對鉅錫凸塊內部的溫度造成影響，是為焦耳熱效應。在 Chiu 等人發表於 APL. 2006 的文獻當中，利用紅外線影像儀 (Infrared, IR) 對通電的覆晶鉅錫結構觀測，驗證鋁導線為發熱源，以及鉅錫內部熱點 (hot spot) 的存在，此熱點出現在鋁導線進入鉅錫處[19]，圖2-4 所示。此焦耳熱效應會提高鉅錫系統的溫度高於外界平均溫度並使得電阻上升，造成平均破壞時間出現誤差，且熱點和鉅錫其餘地區之間的溫度差更使得兩區域之間出現一溫度梯度，會造成鉅錫內部的熱遷移 (Thermomigration) 現象，同樣也會使原子出現移動現象；由 Choi 等人發表於 JAP.2003[9]的論文也顯示對同樣環境溫度的試片通以不同

的電流密度大小，試片會因受到焦耳熱效應的影響而出現平均破壞時間的變化。

另一方面，當原子處於高於絕對零度的溫度下，原子會在其晶格位置上不斷的震動，溫度越高其震動幅度越大，造成電子通過時的阻礙上升，即電阻會上升，此結果稱為TCR (Temperature Coefficient of Resistance) 效應，此效應同樣可由上述Chiu等人的著作中得到驗證。

而由上面的敘述可知：焦耳熱效應造成熱點的出現，而此熱點的出現造成溫度上升，連帶因TCR效應使的電阻隨之上升。故焦耳熱效應及TCR效應的加成會造成在不同電流密度及溫度的環境下起始電阻的不同。



2-3 無鉛鉛錫破壞之機制

2-3.1 電流引起的鉛錫破壞

在封裝中，除了電子元件本身之外，由於封裝接點的鉛錫球受到電子流的影響也會出現電遷移現象，如造成接點電子流的陰極端出現孔洞 (void)，而陽極端出現原子堆積而成的突起物 (hillock)，使鉛錫凸塊的電阻上升甚至短路，而鉛錫接點相較金屬導線，更容易受到高電流密度的影響而出現電遷移現象，造成電子元件失效的原因。根據前人的實驗結果，一旦鉛錫凸塊中所承受的電流密度在 $5 \times 10^3 \text{ A/cm}^2$

到 10^4 A/cm^2 以上的電流密度時，會增強原子隨電子流方向移動的位移而出現更加明顯的電遷移現象[20-22]，儘管由模擬結果顯示，當鐳錫凸塊受到 10^4 A/cm^2 的電流密度時，其連結用的銅或鋁導線所承受之電流密度已經高達 10^6 A/cm^2 ，但由於上述的理由故鐳錫凸塊所受到的影響仍會較為明顯。而在鐳錫中，相較於主要成分的錫，銅更容易受到電遷移的影響發生反應[23]。

2-3.2 金屬墊層的消耗及晶片端的孔洞生成

基於環保議題，近來有許多學者投入於無鉛鐳錫在電遷移影響下之研究，而當我們以無鉛鐳錫來取代傳統的共晶錫鉛鐳錫甚至是高鉛-共晶複合鐳錫，傳統用於共晶錫鉛的薄膜UBM如Al/Ni(V)/Cu、Cr/Cr-Cu/Cu，在錫的相對比例由共晶錫鉛的 63 %大幅上升到無鉛鐳錫的 90 %以上的情形下，薄膜UBM的金屬成分更容易與錫發生反應而消耗，造成金屬墊層的消耗，而當金屬墊層快速消耗完畢形成大量介金屬化合物之後，會造成介金屬化合物剝離的現象，使得鐳錫材料直接承受電流集中而乘載高於平均的電流密度而造成破壞。如Lai等人利用Ti/Ni(V)/Cu及Al/Ni(V)/Cu等不同的UBM與錫銀銅無鉛鐳錫作電遷移測試，結果顯示薄銅在迴鐳步驟完成後就形成Sn-Cu的介金屬化合物，在隨後的迴鐳或電遷移環境下造成UBM反應而消耗及隨之

而來的孔洞形成於晶片端[24,25]，如圖2-5；Tu 在 Materials and Science and Engineering R 2002[26]的論文中也提到，傳統使用於共晶錫鉛的薄膜金屬墊層(UBM)，在改用無鉛鉛錫的現在已經不再適用，如圖2-6之SEM影像所示，Al/Ni(V)/Cu UBM 的銅在迴錫後就與鉛錫中的錫形成 Cu_6Sn_5 介金屬化合物並在後續迴錫的過程中出現剝離現象[27]。同時，因為銅和錫之間的快速反應，使得銅UBM會在電遷移之下快速和鉛錫反應而造成晶片端的破壞，如Chao 發表於JAP. 2006的論文[28]，使用了厚銅作為UBM，在電子流的影響下，銅 UBM大量反應為介金屬化合物，並為電子流所推離晶片端，從而造成晶片端出現破壞，如圖 2-7所示。

另外，由Zhang等人於APL. 2006的論文中，也利用數學模型，針對電子流由晶片端流向基板端的鉛錫中，UBM層下方出現的鬆餅狀孔洞 (pancake void)作實驗及理論上的結合，由於鉛錫中的錫以及錫銅的介金屬化合物之間的空孔流量不同而造成了孔洞於介金屬化合物及鉛錫之間生成並累積 (propagate)，造成鉛錫的電阻上升[29]。

2-4 電流所引起的溫度分布造成之熱遷移影響

由Shao等人於JEM. 2004所發表的論文中，利用紅外線影像儀(IR)，經由通入不同電流，發現通電於由於電流密度分布不均所以起的溫度不均勻現象，在通入0.59 A電流下，其在鉛錫中引起的溫度梯度可以

高達 $365\text{ }^{\circ}\text{C}/\text{cm}$ [30]，可能會對鉛錫內部微結構的變化造成影響。而Chen發表於APL. 2005的著作中也進一步提到，當鉛錫內部溫度梯度超過 $400\text{ }^{\circ}\text{C}/\text{cm}$ 時，熱遷移對於鉛錫內部銅原子的影響將超過通入 $9.7 \times 10^3\text{ A}/\text{cm}^2$ 的電流密度時，電遷移所造成的影響[31]。

2-5 鉛錫系統減緩電遷移的機制

2-5.1 金屬墊層材料的變換

Shao 等人在 JAP. 2005所發表的論文中[18]，利用三維模擬技術模擬並探討鉛錫凸塊中金屬墊層 (UBM) 的不同對於電流密度分布上的影響。並對電流集中比 (crowding ratio) 作出定義：為鉛錫整體中最大電流密度除以UBM處平均電流密度。而依據其研究結果，所使用的五種不同成分之UBM中，電流集中比大小依序為： $\text{Ti}/\text{Cr-Cu}/\text{Cu} > \text{Al}/\text{Ni(V)}/\text{Cu} > \text{厚膜Cu} > \text{厚膜Ni} > \text{厚膜Cu}/\text{Ni}$ (表2-1)。這樣的電流集中比的差異也反映到實驗所得到的平均破壞時間；電流集中比越大的UBM材料其平均破壞時間越短。此外，Jang所發表在ECTC. 2002[32]的論文中也指出，當金屬墊層使用薄膜的銅或鎳與鉛錫接觸，且另一端使用潤濕性較差的金屬材料如TiW、Cr等材料時，所形成的IMC會快速剝離 (spalling) 而造成鉛錫結構的損壞，此現象在無鉛鉛錫中由於錫的相對含量大幅上升因此會更為嚴重。

2-5.2 UBM 厚度變化

由上列描述可知，UBM的材料和厚度均會對鉅錫凸塊的可靠度造成影響，J. W. Jang發表於ECTC. 2007[33]及JAP.2006[34]的著作中，利用改變銅 UBM的厚度，進行鉅錫結構在電遷移環境下的破壞模式研究發現，當銅厚度加厚時可明顯的減緩電流集中效應，當銅厚度超過50 μm 時，電流集中區域已經轉移到銅墊層內部，而銅或鎳層對電遷移的抵抗能力均較鉅錫凸塊為佳，因此可以延長鉅錫凸塊之平均破壞壽命。而由Lin等人發表於JEM. 2008的研究結果，針對共晶錫鉛系統發現，改變鎳UBM層厚度，由於鎳層一旦消耗完就會在該處形成電阻較大的區域而使電流往其他區域流動，而加速其他部位鎳層的消耗。結果也顯示，鉅錫系統的UBM厚度對於通電環境下其平均破壞時間影響相當顯著(圖2-8) [35]。

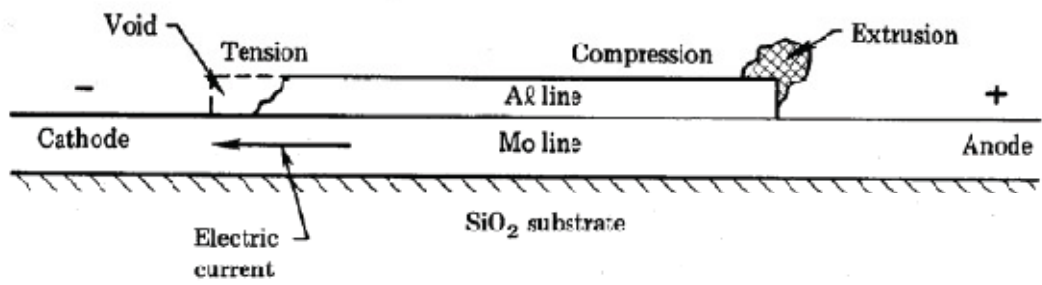


圖 2-1 Blech所使用於測試金屬導線電遷移效應之試片[13]

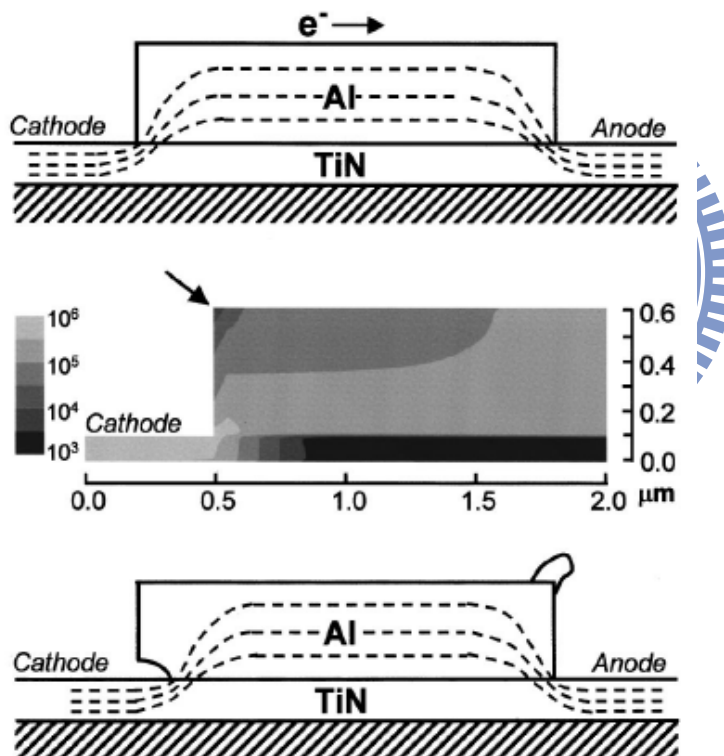


圖 2-2 由中圖可看出，電流在轉彎進入電阻相對較小的鋁導線時其電流堆積的情形，而由下圖則顯示電子流推動原子的情形[17]

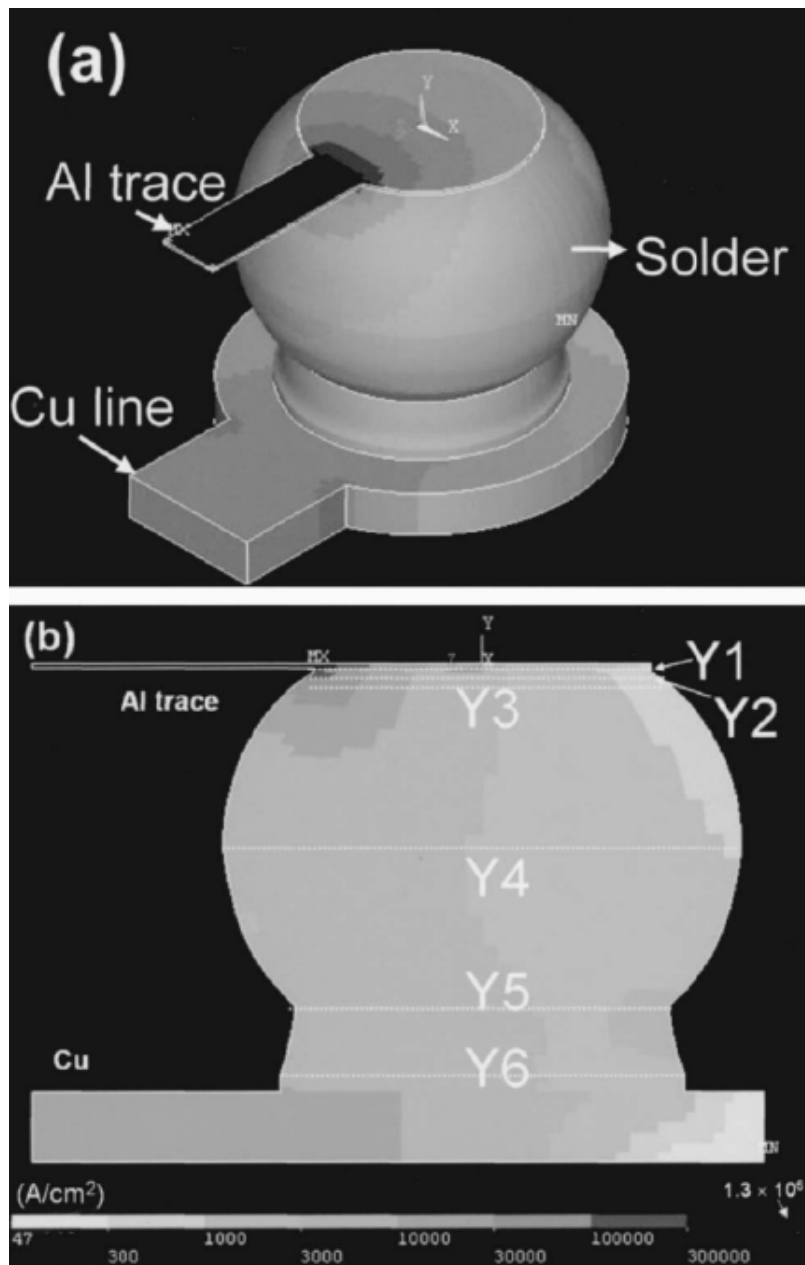


圖 2-3 電流在導線及鉅錫接點之間因為截面積的變化導致的電流集中效應[18]

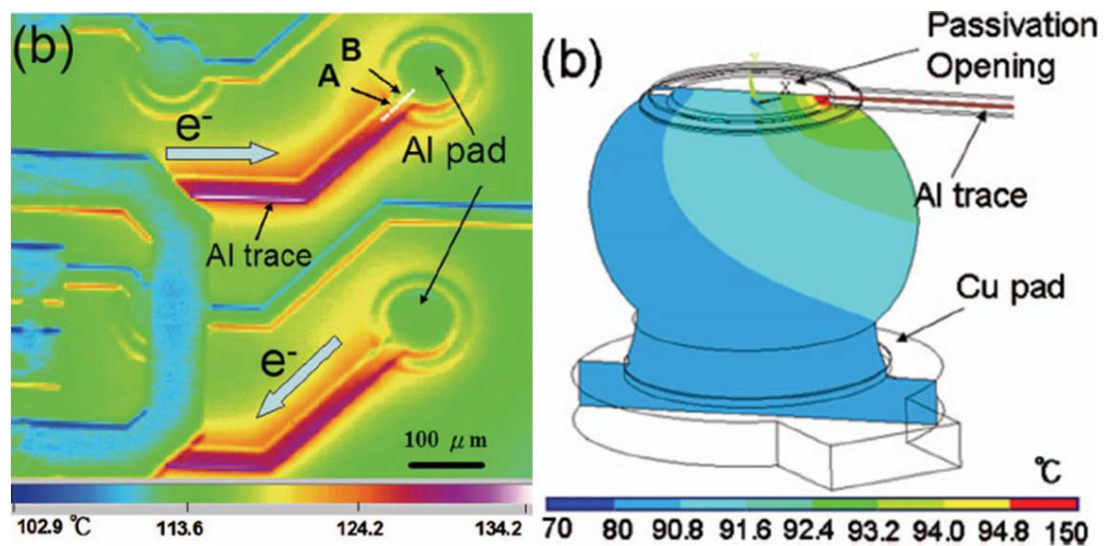


圖 2-4 由左圖可見，溫度最高點出現在鋁導線，而右圖顯示，經由模擬可看到熱點出現在電流由鋁導線進入鉅錫處[19]

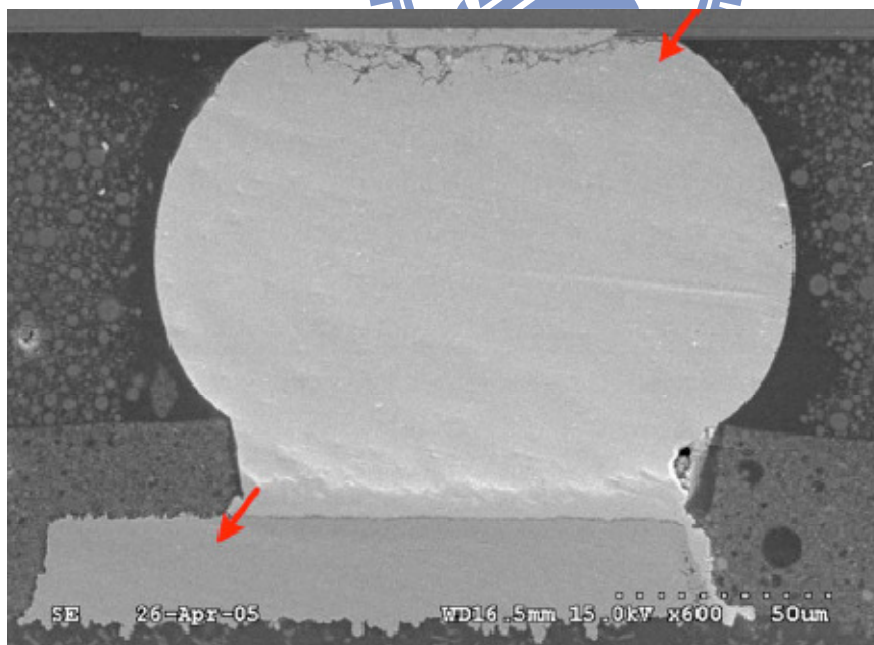


圖2-5 使用Ti/Ni(V)/Cu UBM 及SnAg3.0Cu0.5為鉅錫於 $5\text{kA}/\text{cm}^2$ 電流密度下之破壞，可以看到UBM消耗及晶片端出現的孔洞群[24]

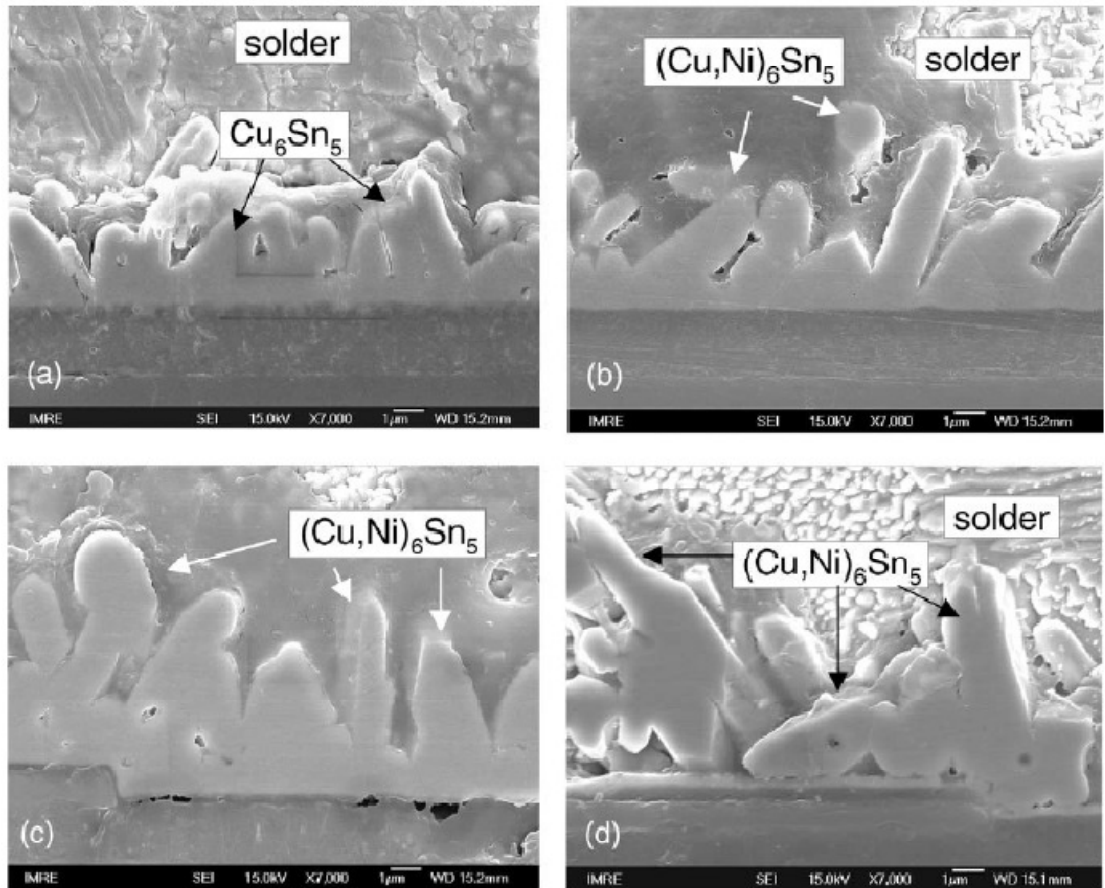


圖 2-6 Al/Ni(V)/Cu UBM與共晶SnAgCu無鉛鉅錫之迴鉅SEM圖，可見當迴鉅次數增加，介金屬化合物變厚並在最後有剝離現象[26]

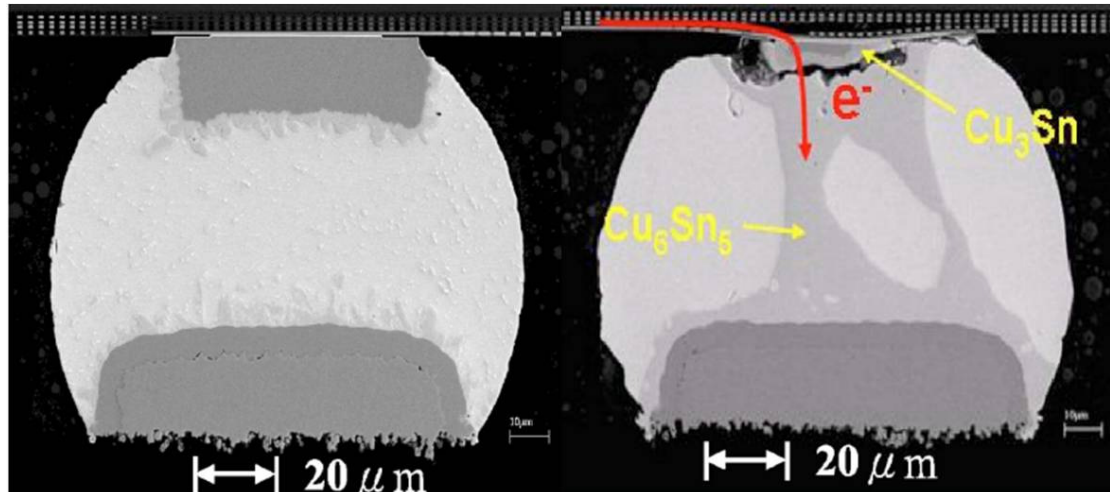


圖 2-7 使用厚銅UBM與無鉛鉛錫之電遷移測試，左圖為通電前之橫截面圖，右圖為通電後，可以清楚看見銅UBM被大量消耗反應為 Cu_6Sn_5 介金屬化合物[28]

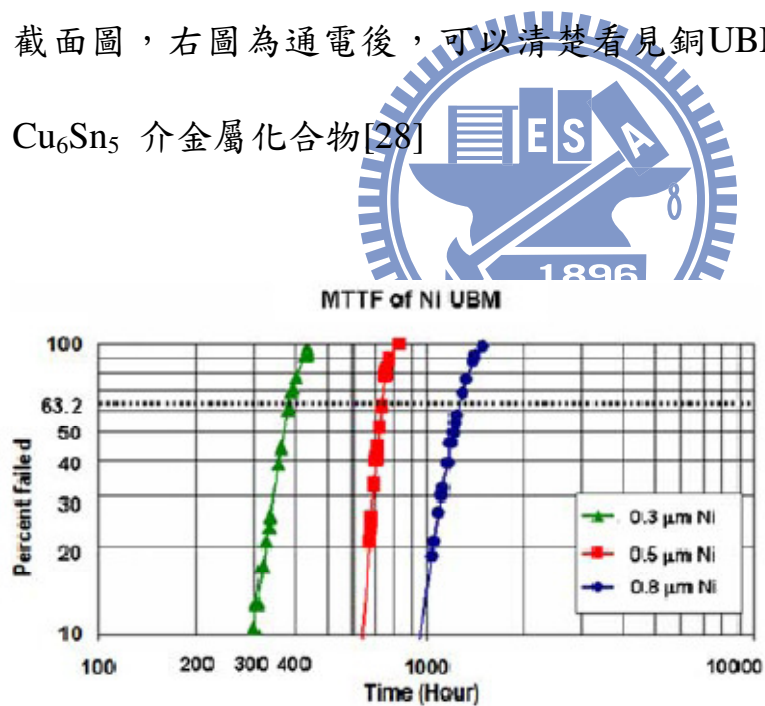
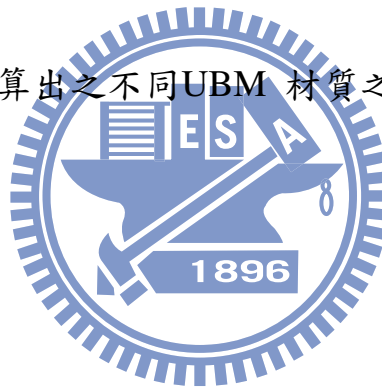


圖 2-8 不同UBM厚度結構在電遷移環境下的平均破壞時間韋伯分布，可以發現UBM厚度增加有助於平均破壞時間的增加[35]

		Cross section					
UBM		Y1, UBM layer	Y2, IMC layer	Y3, top layer of solder	Y4, middle layer of solder	Y5, necking layer of solder	Y6, bottom layer of solder
Ti/Cr-Cu/Cu	Max. (A/cm ²)	3.32×10^5	2.58×10^5	1.24×10^5	4.07×10^3	8.23×10^3	6.10×10^3
	Ratio	66.2	51.5	24.7	0.8	1.6	1.2
Al/Ni(V/Cu)	Max. (A/cm ²)	2.58×10^5	2.36×10^5	1.17×10^5	4.07×10^3	8231	6.10×10^3
	Ratio	51.5	47.1	23.4	0.8	1.6	1.2
Ni	Max. (A/cm ²)	3.96×10^5	1.13×10^5	6.77×10^4	3.72×10^3	8022	6.02×10^3
	Ratio	79.1	22.5	13.5	0.7	1.6	1.2
Cu	Max. (A/cm ²)	6.15×10^5	7.53×10^4	4.37×10^4	3.31×10^3	7745	5.92×10^3
	Ratio	122.6	15.0	8.7	0.7	1.5	1.2
Ni/Cu	Max. (A/cm ²)	4.37×10^5	5.82×10^4	3.56×10^4	3.25×10^3	7696	5.90×10^3
	Ratio	87.2	11.6	7.2	0.7	1.5	1.2

表 2-1 經由模擬所計算出之不同UBM 材質之各部位電流密度[18]



第三章、實驗方法與步驟

3-1 試片製備

實驗試片由日月光半導體製造股份有限公司 (Advanced Semiconductor Engineering) 所提供之無鉛鉛錫覆晶封裝結構。其中因為線路結構關係，可以將試片利用慢速鑽石切割機進一步裁切成四分之一大小，並取其中內外導線長度相近的兩部分作為電流測試之用。試片整體結構及裁切線示意如圖 3-1

試片上端之金屬墊層 (UBM, under bump metallization)，為鈦 (0.1 μm)/銅(0.5 μm)及 鎳(2 μm)，鎳層以電鍍方式生成，晶片端之金屬墊層與鋁導線接觸面積 (passivation opening) 為 90 μm ，金屬墊層開口 (UBM opening) 則以黃光微影製程定義大小為 110 μm ，鉛料為無鉛鉛錫之錫 2.6 銀，熔點約為 224 $^{\circ}\text{C}$ ，鉛錫預墊層製程中使用錫銀銅鉛錫，含 3.0 %的銀以及 0.5 %的銅作為在鉛墊上的預錫，下方則是厚度達到 20 μm 的電鍍銅墊層，鉛錫凸塊高度為 100 μm ，晶片端所使用之鋁導線線寬為 65 μm ，厚度為 1.5 μm ；下方基板端之銅導線線寬為 65 μm ，厚度 15 μm ，基板使用 FR-4 作為基板。凸塊之間的間距 (pitch) 為 270 μm 。使用鉛錫預墊層(solder on pad)製程，鉛錫結構截面如圖 3-2 所示，而未通電之鉛錫之 SEM 橫截面圖，見圖 3-3。

3-2 實驗方法及使用儀器

3-2.1 四點量測 (four-point probes)

圖 3-4 為四點量測示意圖，因試片結構關係，我們可以利用類似四點量測的方式去測出線路加上鐸錫凸塊的電阻變化。將研究所使用之無鉛鐸錫試片，利用導熱之絕緣膠帶，基板端朝下平貼於加熱板上，並以導熱絕緣膠對晶片之外的基板部分做貼附以保持試片穩定接觸於加熱板上；利用四點探針的原理，在內部兩顆鐸錫凸塊之間通入電流，電流流經鐸錫凸塊、鋁導線及另一顆鐸錫凸塊後流出，並在外側導線量測其電壓差，經此方法我們可以量測出該結構（鋁導線與一對鐸錫凸塊）在通電環境下之電壓降，配合所通入之電流值，進而求出電阻上升值，以作為觀察破壞模式之分析(圖 3-5)。

3-2.2 導線及鐸錫接點之電阻測量

本研究中所使用的電流供應器 (power supply) 來源為 Agilent 3646a[36]，配合資料掃描器(Data switch) Agilent E34970A[37]，該儀器擁有二十個獨立頻道的 Agilent E34901A 模組以作為量測電壓下降值變化。且上述兩種儀器皆符合通用儀器通訊協定同時支援序列埠與 GPIB 控制介面，配合適當的軟體可對量測做穩定與長期的連續控制。在本研究中即利用美國國家儀器公司 (National Instruments, NI) [38] 所開發的圖形化儀器控制軟體 LabVIEW，做為資料擷取儀器控制的

工具。

3-2.3 溫度電阻係數 (TCR) 之量測

在文獻回顧的部分中我們發現，焦耳熱效應的影響會引起鉍錫結構的溫度上升，進而因 TCR 效應造成電阻的上升，而由文獻回顧可以發現：在金屬的系統中，電阻和溫度是呈一個線性的關係，因此一旦我們可以量測到電阻，經由 TCR 的溫度-電阻圖即可反求出該結構總體的平均溫度。在本研究中，為了釐清鉍錫內部因為焦耳熱效應效應所造成的總體結構溫度上升幅度而作 TCR 之溫度-電阻圖以作為溫度校正使用，所量測到的電阻-溫度關係圖的電阻是包括一對鉍錫接點及晶片端連結的鋁導線整體結構之電阻對溫度之間的關係。

在實驗中我們是利用溫控型烘箱 (oven)，將試片以標準方式平放黏貼於外覆絕緣導熱膠帶之鋁塊上並置入烘箱，以保持試片位於烘箱正中央；將導線拉出以上述之四點量測方式進行電阻測量，其間利用 TECPEL 公司之電子式熱電偶 (thermocouple) 溫度量測儀 (thermometer) 305 [39] 量測烘箱中央之溫度，在 -50 到 1000°C 的量測範圍內，其溫度量測之準確度為 $\pm 0.3\%$ 之讀數值，以作為溫度量測之基準，整體結構圖示見圖 3-6。試片於烘箱中，待溫度穩定之後，以四點探針測量壓降數據，取平均電阻對溫度值作圖，得出之溫度-電阻圖，以作為試片通電時之實際溫度參考。

3-2.4 紅外線熱影像儀 (Infrared microscope, IR)

我們可以將試片磨至橫截面 (cross-section)，再加以通入整顆狀態時的一半電流密度，藉由紅外線觀測儀，可以經由受觀測面的表面所發出的輻射來量測物體的溫度，藉由橫截面的 IR 量測結果，可以看見通入電流時表面溫度的分布(圖 3-7)

3-2.5 鉅錫結構破壞觀測

在經由儀器所量測之電阻上升值達到目標之後，先經由遠紅外線觀測儀 (Infrared microscope, IR) 觀察是否因結構上方之鋁導線有所損壞而成為電阻上升之主要來源。之後依序使用不同號數之 SiC 砂紙 400, 800, 1000, 2500, 4000 號將試片研磨至中心，研磨方向如圖 3-8 所示，再經過 1, 0.3, 0.05 μm 顆粒之氧化鋁 (Al_2O_3) 粉拋光，最後經過膠狀二氧化矽 (colloidal silica) 之拋光處理以增加表面平整度及表面各相成分對比，觀察鉅錫結構在經過電流通過後的破壞模式觀測。而由於觀察重點之一的銅鉅墊反應情形之電流集中效應發生區域出現在銅導線剛進入鉅錫之處，故必要時將進行二次橫截面研磨以釐清銅鉅墊的反應。

觀測前將研磨之試片經由濺鍍 (sputter) 鍍上一層鉑 (Pt)，以改善試片表面之導電度及保護表面不受氧化。觀測儀器使用光學式顯微

鏡 (OM)、日本電子株式會社 (Japan Electro Optics Laboratory, JEOL) 之熱場發射掃描式電子顯微鏡 (Field Emission Scanning Electron Microscope, SEM) JSM-6500F 之二次電子影像 (Second Electron Image, SEI) 及背向散射電子影像 (Backscatter Electron Image, BEI), 作為表面形貌及各組成相之觀測用, 並利用附加之 INCA 公司之 X 光能量分析圖譜 (Energy Dispersive Spectroscopy, EDS), 作為特定區域之成分分析之依據。

如果無法在電子流由晶片端流向基板端的晶片端橫截面表面觀察到破壞現象如孔洞或介金屬化合物剝離的行為, 我們再使用 FEI 公司之離子束/電子束雙重模式聚焦顯微鏡對晶片端介金屬化合物及錒錫之間的區域作離子影像的觀察, 藉由離子影像我們可以清楚辨別各相的成分, 並參照 SEM 橫截面表面的 EDS 成分分析以得出觀察結果。

3-3 錒錫結構內部電流模擬

儘管前述已經利用遠紅外線觀測儀, 對橫截面的試片在通入電流的情形下的溫度分布作分析; 但由焦耳熱效應我們得知:

$$P = I^2 R = j^2 \rho V \quad (8)$$

在此條件下儘管因截面面積下降而導致電阻為整顆通電試片之兩倍, 但為維持相同電流密度而將電流減半的行為實際上會使兩者之

間的發熱量差距因電流密度平方向的關係而達到兩倍，加上表面積不同所導致的散熱效率不同，使得橫截面表面之 IR 觀測結果只能供參考顯示其熱點所在而無法真實呈現整體通電情形。為了進一步釐清整個鉅錫結構內部因電流所引起的電流集中效應，我們需要以模擬的方式來達成。

在模擬上本研究使用的是 ANSYS 模擬軟體，利用有限元素分析法 (Finite Element Analysis, FEA)，對試片結構進行三維 (3-dimensional) 的模擬結果。ANSYS 的模擬分為三個步驟：1. 前處理：建立物體，並對組成材料進行定義，並利用網格 (mesh) 切割物體。2. 求解：對目標施加邊界條件並求解。3. 後處理：對模擬結果的呈現，包括表格或是圖形。



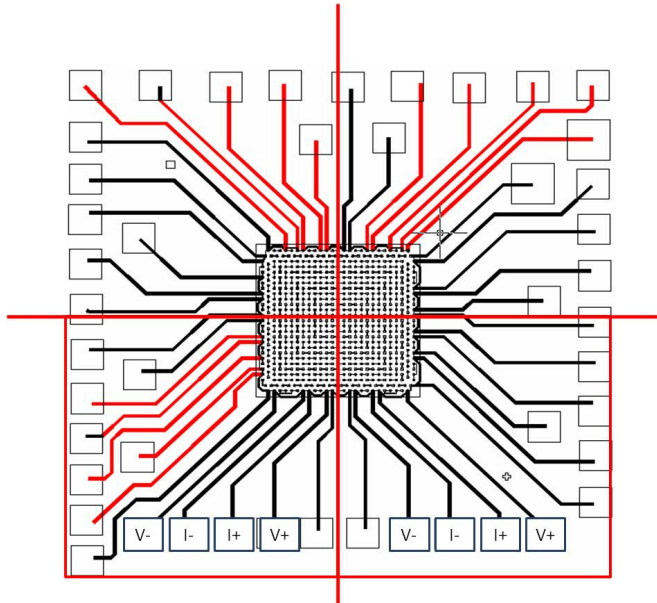


圖 3-1 試片結構線路與裁切示意圖

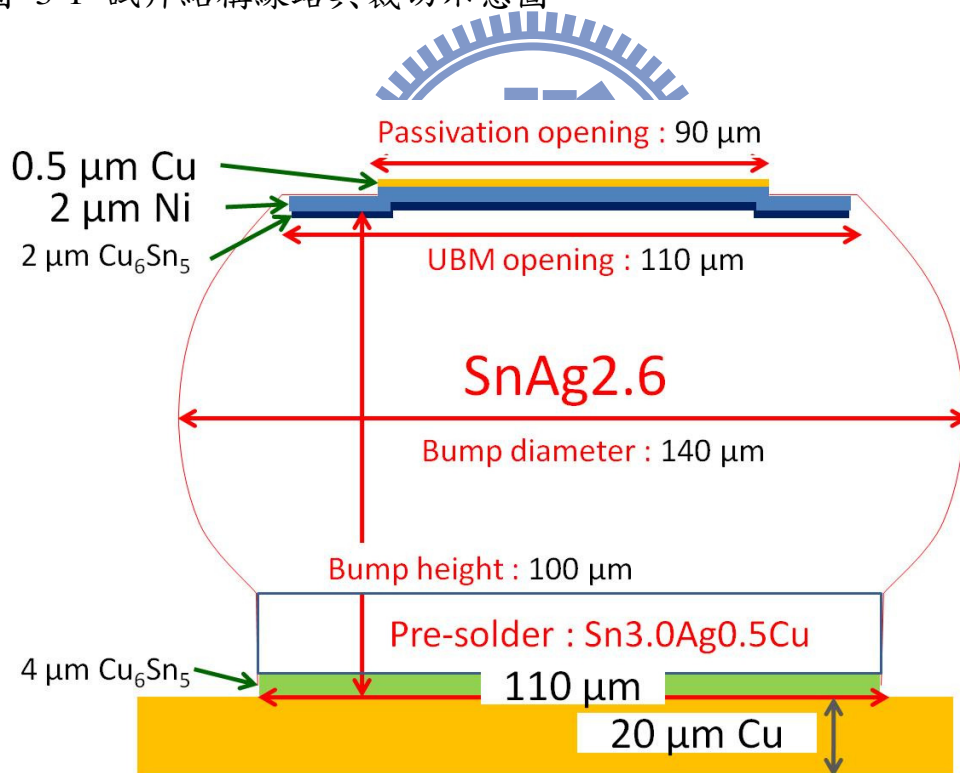


圖 3-2 錫鋅橫截面示意圖

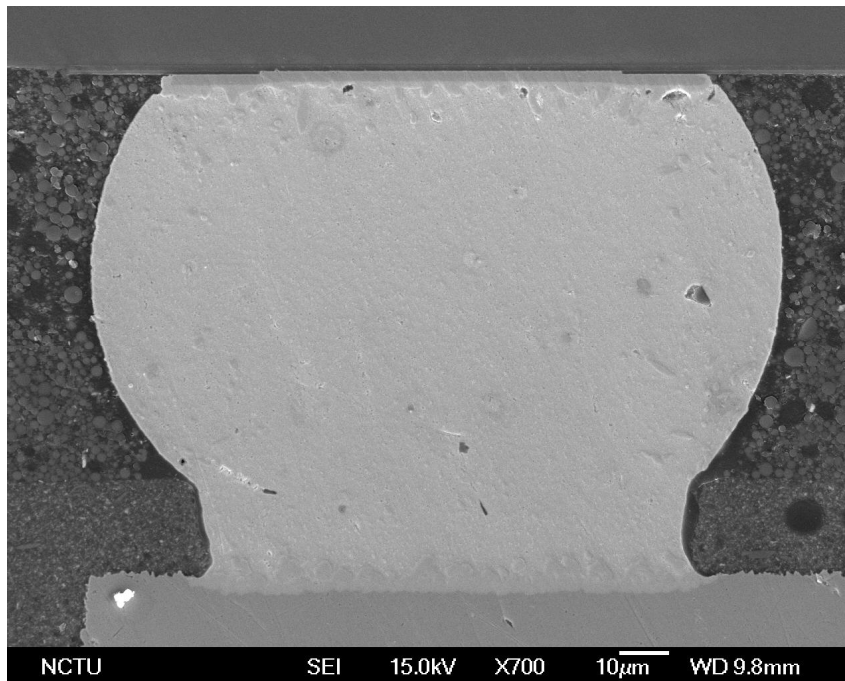


圖 3-3 未通電之鉛錫橫截面 SEM 圖

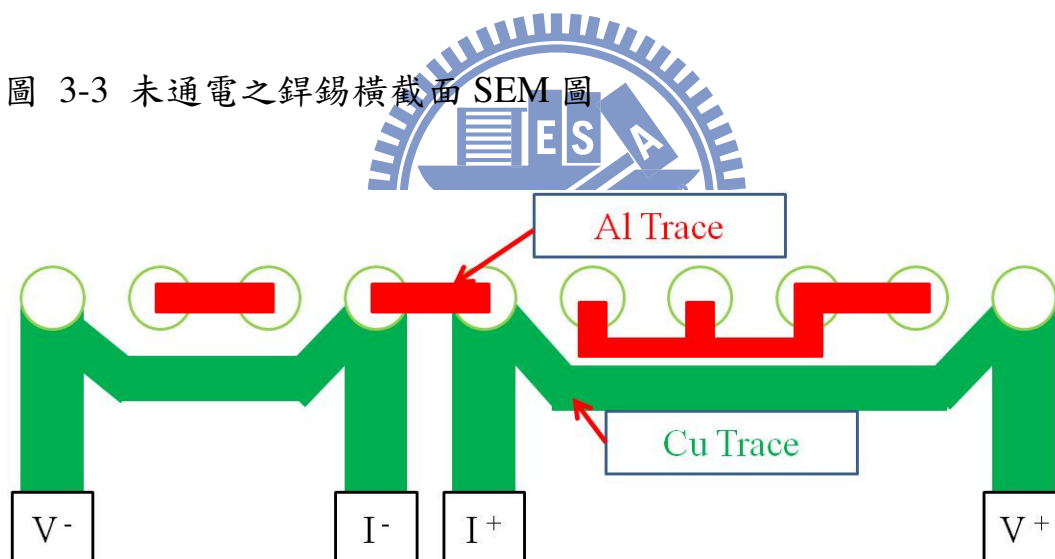


圖 3-4 通電結構示意圖（尺寸未依照真實大小比例）

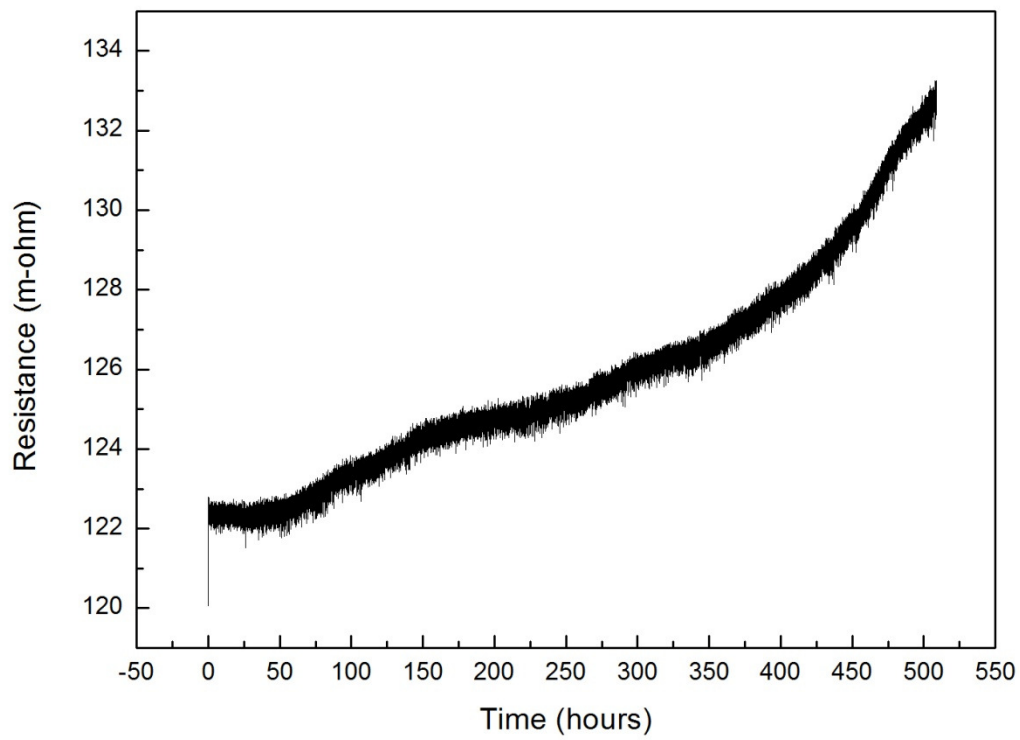


圖 3-5 利用四點量測所測量之鉛錫結構電阻對時間圖

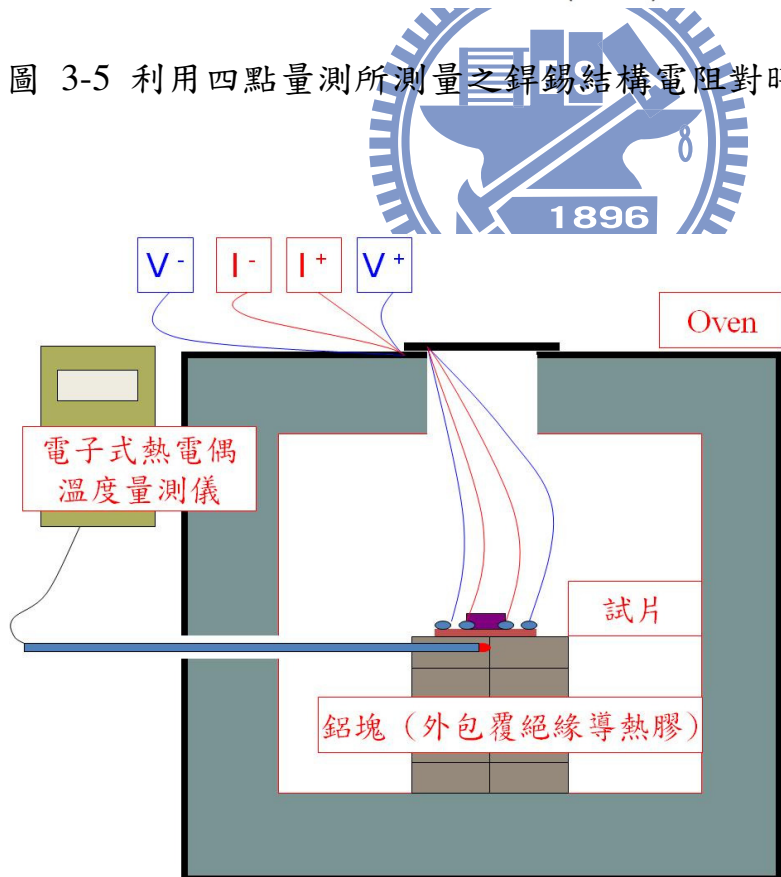


圖 3-6 溫度電阻係數效應 (TCR) 量測方式示意圖

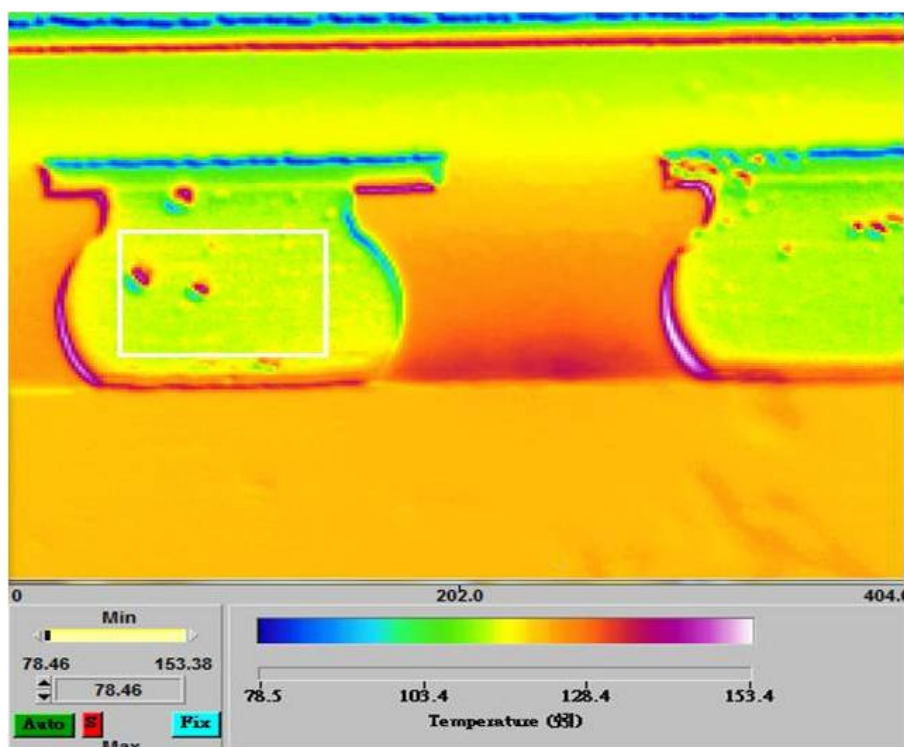


圖 3-7 鉛錫橫截面通電下紅外線熱影像儀表面溫度分布

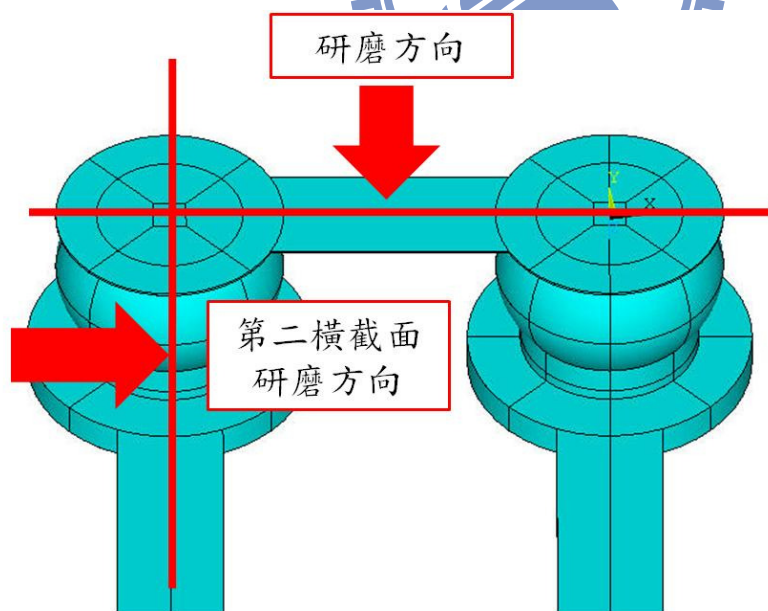


圖 3-8 試片研磨方向及第二橫截面研磨方向

第四章、電遷移破壞模式探討

4-1 鉅錫內部電流密度模擬

4-1.1 鉅錫內部成分鑑定

要了解鉅錫內部在通電前後成分的改變，我們必須先對未通電的試片各相成分做鑑定，藉以判別在通電後成分的變化，並以此作為鉅錫模擬時各部的參數參考。經 EDS 鑑定的各項組成成分如圖 3-2。

4-1.2 模擬鉅錫內部電流分布

在對內部成分加以分析之後，藉由上述所提到之 ANSYS 模擬軟體，我們可以模擬出通入不同電流下，鉅錫接點與金屬墊層的電流密度分佈，以了解電流密度集中點，從而分析其可能破壞區域，參考成分鑑定後整體結構如圖 3-2 所示，所建立之模型如圖 4-1 所示。

經由電流模擬的結果我們可以發現：當通入 1.3 A 的電流時，儘管以 UBM 開口計算，平均電流密度值為 $1.37 \times 10^4 \text{ A/cm}^2$ ，但由模擬的結果可以發現在鉅錫內部最大的電流密度值高達 $6.80 \times 10^4 \text{ A/cm}^2$ (圖 4-2)，電流聚集比 (crowding ratio) 達到(4.96)。由模擬結果可以得知，在此條件下，最高的電流密度區域會出現在鋁導線上，電流密度高達 $1.53 \times 10^6 \text{ A/cm}^2$ (圖 4-3)，但由前面的文獻回顧可得知：由於熔點關係鋁導線相對於鉅錫本體抗電遷移的能力要好很多，所以

破壞的重點可能出現在鉅錫的區域，而值得注意的地方是，經由二次橫截面角度的模擬結果觀察，可以發現在基板端銅導線即將進入鉅錫的位置會出現極高的電流密度，以 1.3 A 的施加電流值為例，銅導線進入銅和電中與鉅錫相鄰的電流堆積區域其最大電流密度也超過 $6 \times 10^4 \text{ A/cm}^2$ (圖 4-4)，此電流密度雖不足使銅導線發生電遷移現象，但因為銅鉅墊是以鉅錫預墊層 (SOP) 製程經由預錫直接接合於鉅錫本體，中間並沒有擴散阻障層如鎳的存在，因此可能會因為此高電流密度的驅使而使銅原子的擴散速度加快進入鉅錫內部與鉅錫反應形成介金屬化合物，但是一旦此電流流入鉅錫本體之後，在鉅錫凸塊內部所造成的最大電流密度值為 $2 \times 10^4 \text{ A/cm}^2$ ，略高於平均電流密度但比晶片端的鉅錫內部最大電流密度要小，因此鉅錫內部的主要破壞將發生在晶片端的位置。本實驗主要所使用以觀察破壞模式轉換之電流值為 1.3 A，以分布來說，各區域的電流密度值約正比於施加的電流值。

晶片端鉅錫內部電流密度遠高於基板端電流密度的原因在於：晶片端的鋁導線截面積遠小於基板端的銅導線(鋁導線截面積： $97.5 \mu\text{m}^2$ ：銅導線截面積： $975 \mu\text{m}^2$ ，兩者相差十倍)，加上晶片端的 UBM 層總厚度約為 $2.6 \mu\text{m}$ ($0.1 \mu\text{m Ti}/0.5 \mu\text{m Cu}/2 \mu\text{m Ni}$)，均由相對較高電阻值的材料組成，電子流由鋁導線流入時由於截面積小，所以會傾向走

較短距離朝高電位流入鉅錫；而基板端銅導線的電阻值($1.7 \times 10^{-6} \Omega \cdot \text{cm}$)低於上述的鋁 ($3.2 \times 10^{-6} \Omega \cdot \text{cm}$)、鈦 ($4.2 \times 10^{-5} \Omega \cdot \text{cm}$)及鎳 ($6.8 \times 10^{-6} \Omega \cdot \text{cm}$)等材料，加上截面積為鋁導線十倍之多，故電流在流入時會先在銅墊層作部份分流的動作再流入鉅錫內部，而造成了晶片端及基板端之間電流流入時鉅錫內部電流密度的差異。

藉由模擬我們可以得知，鉅錫凸塊出現破壞的位置可能出現在晶片端電子流由導線進入鉅錫的位置，以及基板端銅導線進入鉅錫的位置，因 UBM 及鉅墊材料反應成介金屬化合物而消耗，或者鉅錫內部出現電遷移行為而出現空洞導致的電阻上升。

4-2 TCR 效應

為了釐清焦耳熱效應所帶來的溫度上升及 TCR 效應對鉅錫內部溫度的影響，我們使用 3-2.3 所述之實驗方法，來量測電阻與溫度之間的關係式。為了避免通入的電流造成的焦耳熱效應對量測結果造成誤差，我們採用 0.2 A 的電流大小，在此電流下經由紅外線熱影像儀的量測得知所引起的溫度上升值低於一度，故可忽略焦耳熱效應的影響；以攝氏十度為間隔，自 70°C 至 210°C 作電阻的量測；並將電阻對溫度之間的關係，利用 Origin Lab 的計算分析繪圖軟體 Origin 8 作圖，在經過線性迴歸校正 (linear fitting) 之後，所得到之電阻與溫度之曲線關係值為：



$$R(m - ohm) = 75.32365 + 0.32332 * T(^\circ C)$$

並可得兩顆鉅錫接點加上鋁導線的結構其電阻對於溫度的關係圖，如圖 4-5 所示，再參照各種條件下之鉅錫系統電阻值反推出系統溫度，以作為鉅錫系統整體平均溫度之參考。

4-3 破壞模式觀察

為了消除不同電流密度的電遷移行為及所造成的焦耳熱效應帶來的溫度上升造成對鉅錫內部熱分布的影響，本實驗採用定電流並改變加熱板溫度，以觀察鉅錫在不同測試環境下的破壞機制；本實驗使用的電流密度為：1.3 A，並搭配不同的加熱板溫度(150 °C、140 °C、130 °C、120 °C 及 100 °C)，以觀察其破壞模式，由以上溫度下通電條件的溫度-電阻關係圖溫度校正可以發現：儘管通入相同電流密度，但由於外在加熱板溫度上升，使電阻因 TCR 效應有上升現象，而影響了焦耳熱效應的發熱量，所以會造成同電流不同溫度下溫升的不同，經溫度-電阻關係圖溫升校正之後對照實驗環境的鉅錫溫度見表 4-1。利用四點探針量測電阻上升值；原本我們採用電阻上升 20 % 的時間，取其橫截面微結構作為判斷破壞模式之依據，但由於在實驗中，我們發現在 1.3 A 的電流下、溫度超過 130 °C 時，當電阻上升超過 15 % 之後往往都會出現劇烈的幅度震盪，由於電阻上升後內部結構有所改變

所以無法使用溫度-電阻關係圖去校正其中的溫度變化，但是我們認為出現劇烈震盪可能是由於鋁導線劣化所造成銲錫內部因為焦耳熱效應而出現局部融化的現象[40,41]，這會造成判斷破壞模式的問題，故將觀察標準提前至電阻上升量約為起始電阻的 10 %，也就是約 10 m-ohm 的電阻上升量作為判斷停止通電並加以觀察的時間點，並以微結構變化做為觀察的重點。

4-4 觀察及討論

4-4.1 破壞模式觀察

由於圖 4-2 模擬結果顯示其電流密度堆積區域出現在鋁導線進入銲錫的位置，所以對於電子流流向基板端的銲錫接點來說我們將觀察重點放在橫截面的鋁導線進入銲錫的位置，以觀察其破壞模式。而由圖 4-3 的結果我們發現：電子流流向晶片端的試片，其銅導線進入銲錫內部的區域為電流堆積區，在該處銅原子可能會受電子流影響與銲錫反應而出現消耗，因此在此區域較容易出現破壞，所以對於電子流流向晶片端的銲錫接點我們將以二次橫截面作為破壞模式參考的重點。

由 1.3 A、加熱板溫度 150 °C 的通電條件下，經過修正後的銲錫結構溫度約為 185 °C，在電子流流向基板端的銲錫接點，我們可以清楚的看到鎳 UBM 層中央部位已經被消耗完畢，而大量(Cu,Ni)₆Sn₅

出現在遠離電流堆積區的位置(圖 4-6a)；但是在電子流流向晶片端的接點中，我們並沒有在一次橫截面中發現明顯的介金屬化合物出現，而二次橫截面的影像我們發現有部分介金屬化合物出現在整個接點接近銅導線進入的位置(圖 4-6c)，由銅墊層消耗情形我們認為產生的介金屬化合物應該要更多，研判是因為我們將試片的一次橫截面研磨至接點中央部分，而在下章提到，由於有一電遷移淨力的影響導致接點中所產生的 Cu_6Sn_5 介金屬化合物會出現在遠離銅導線進入端，也就是說，可能藉金屬化合物的集中區已經被磨掉所導致無法在一次橫截面中清楚的觀察到介金屬化合物的分布。

將加熱板溫度降到 140°C ，此時經溫度校正後的鐳錫結構溫度約為 173°C ，經過約 140 小時的通電後，電阻上升約 $12\text{ m}\Omega$ ，而由橫截面之背向散射電子影像觀察，電子流流向基板端的鐳錫接點，在晶片端中央的鎳層消耗完畢，並造成鐳錫回填的現象(圖 4-7a)，殘餘的鎳層周遭的介金屬化合物為 $(\text{Ni,Cu})_3\text{Sn}_4$ ，而在沿電子流方向上的大量介金屬化合物仍然為 $(\text{Cu,Ni})_6\text{Sn}_5$ ，顯示在此條件下，鎳 UBM 的消耗速率仍然相當的快速，大量鎳的消耗造成 $(\text{Cu,Ni})_6\text{Sn}_5$ 介金屬化合物中鎳的含量較未通電前上升，並可以發現，在接近電流堆積區域處仍有鎳殘留，而在晶片端鎳 UBM 中央的鎳層則已經完全消耗完畢。在電子流流向晶片端的鐳錫接點，經由二次橫截面觀察(圖 4-7c)，其銅墊

層與鐳錫接觸區發生銅墊層反應為 Cu_6Sn_5 的介金屬化合物，且觀察到部份孔洞出現，在一次橫截面有部分孔洞生成於鐳錫及墊層之介金屬化合物之間，介金屬化合物的位置出現在遠離電流堆積區(圖 4-7b)。

在 1.3 A，加熱板溫度 130°C 的情形下，溫度校正後的鐳錫結構溫度為 159°C ，在經過 260 小時的通電時間後，電阻上升約 $10\text{ m}\Omega$ ，此時在電子流流向基板端的鐳錫接點中我們可以觀察到類似於 140°C 下通電的破壞情形：在晶片端中央的鎳層消耗完畢並由鐳錫回填，而在電流密度堆積處仍有鎳層殘留，且殘留鎳層周遭形成 $(\text{Ni,Cu})_3\text{Sn}_4$ 介金屬化合物(圖 4-8a)，而在電子流流向晶片端的鐳錫接點中，一次橫截面影像可以發現 Cu_6Sn_5 介金屬化合物出現於接近鐳錫內部中央的位置(圖 4-8b)，由二次橫截面影像可觀察到部分孔洞生成於墊層與鐳錫之間，且 UBM 層介金屬化合物有向遠離銅導線進入區域堆積的傾向。

在加熱板 120°C 條件下，經校正後的鐳錫結構溫度為 145°C ，達到 $10\text{ m}\Omega$ 電阻上升的通電時間為 1000 小時，在電子流流向基板端之橫截面影像中，我們可以觀察到，鎳層仍然出現消耗行為(圖 4-9a)，並使鎳 UBM 下方的 $(\text{Ni,Cu})_3\text{Sn}_4$ 厚度些微增加，顯示隨著環境溫度的降低，造成鎳層消耗有明顯減緩，此時大多數殘留於鎳層下方的介金

屬化合物，在此溫度條件下仍然是 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ ，儘管其中的鎳原子含量可能高達 25 %。由 240 °C 的銅-鎳-錫三元相圖中[42]，我們可以看到， $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 所容許的鎳含量高達 25 % 以上，而相對來說 $(\text{Ni},\text{Cu})_3\text{Sn}_4$ 容許的銅含量僅略高於 8 %，故我們可以以此作為參考來判定所形成的介金屬化合物。由二次橫截面之影像觀察電子流流向晶片端之鐸錫接點，在鐸墊與鐸錫之間並沒有觀察到孔洞生成(圖 4-9c)。

最後我們將加熱板溫度降低到 100 °C，此時鐸錫結構溫度為 126 °C，電阻上升 10 mΩ 所需時間增加到 1600 小時以上，而此時電子流流向基板端的鐸錫以二次電子影像不再觀察到鎳層有明顯消耗行為，而相對的破壞出現在電流堆積處鎳層介金屬化合物與鐸錫本體之間的孔洞堆積，孔洞會聚集在電流堆積區域，並有向後方介金屬化合物及鐸錫之間的介面累積延伸之行為(圖 4-10a)；在電子流流向晶片端的鐸錫接點，經由橫截面及二次橫截面均可以發現明顯的孔洞出現於銅鐸墊所形成之介金屬化合物與鐸錫之間，且孔洞延伸比例高達接面的 70 % 以上(圖 4-10b c)。

4-4.2 破壞模式分析

針對以上不同條件下的破壞分析，我們發現：在 1.3 A 的通電環

境下，當加熱板溫度高於 130°C ，也就是鉕錫內部溫度高於 160°C 的通電環境下，其破壞模式是相當類似的：電子流流向晶片端的鉕錫接點，在銅鉕墊與鉕錫之間出現大量介金屬化合物並有剝離現象，同時有部分孔洞生成於介面。而在電子流向基板端的鉕錫接點中，大量的鎳層被消耗同時造成鉕錫回填。而由離子束聚焦顯微鏡對回填鉕錫與鋁墊層介面的放大影像發現(圖 4-11)：回填的鉕錫與鋁墊層之間的接著並不密合，其中存在著大面積的微孔洞 (micro void)，且接著面積已佔整個面積的 70 % 以上，而在電子流向晶片端的鉕錫接點，其基板端出現部分孔洞生成。在此測試環境下，來自於電子流流向基板端的鉕錫接點中，鎳層 UBM 消耗之後回填的鉕錫與鋁鉕墊之間的大範圍接著不良；以及電子流流向晶片端的鉕錫接點中因介金屬化合物生成並剝離所造成的孔洞使系統出現雙重的破壞。當加熱板溫度降低到 120°C 的情形下，與較高溫通電環境、電阻同樣上升 $10\text{ m}\Omega$ 的試片類似：部分鎳 UBM 層仍有消耗完畢並由鉕錫回填的現象，但經由離子束聚焦顯微鏡對殘留鎳層與鉕錫之間的介面觀察的結果，發現在鎳層下方的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 介金屬化合物與鉕錫之間出現微孔洞的生成，在此環境溫度下電子流流向基板端鉕錫接點的破壞模式出現轉變，由高溫下的單純鎳層消耗造成鉕錫回填，轉變為鉕錫回填伴隨著介金屬化合物與鉕錫之間的孔洞生成的雙重破壞模式。在加熱板溫度 100°C 的情

形下，破壞模式出現進一步轉變，在電子流流向晶片端的鉛錫接點中，其基板端銅墊層生成之介金屬化合物與鉛錫之間出現了延伸的孔洞，且孔洞面積超過接面的 70 %，而在電子流流向基板端的鉛錫接點中，鎳層不再出現明顯的消耗，而是出現典型的薄餅狀孔洞(pancake void)堆積於鎳層介金屬化合物下方，顯示儘管電流密度相同，但溫度變化會明顯影響鎳層的消耗速率。在本實驗，通入 1.3 A 的電流值時，鎳層的消耗速率會因加熱板溫度下降而導致鎳的擴散係數成指數降低而減緩，取而代之的是鉛錫內部的電遷移行為。而根據 L. Zhang 等人的發表[29]，電遷移對於鉛錫內部的錫會造成原子隨電子流動方向移動，並引發空孔(vacancy)聚集，而由於空孔生成於介金屬化合物之中需要巨大的能量，所以空孔會傾向形成於介金屬化合物及鉛錫之間。此外，改變加熱板溫度十度，所引發的鉛錫結構溫度在經過溫度校正之後將超過十度，除了加熱板的溫度控制所產生的誤差之外，此溫差亦有可能來自於 TCR 效應：由溫度上升所造成的電阻上升作用，而此電阻上升會影響焦耳熱效應的發熱量，造成溫差大於加熱板設定溫度差的作用。

4-4.3 空孔位置討論

針對電子流流向基板端的鉛錫接點，由掃描式電子顯微鏡之二次

電子影像，發現在 120 °C 以上之加熱板溫度加以通電後，在電阻上升 10 mΩ 時，鎳 UBM 層中央的區域均已經消耗反應完畢，而在電流堆積區及接點開口(passivation opening)邊緣的鎳層仍有殘留現象。由陳文泰於 2002 年完成的碩士論文中，以鎳為基板與錫銅進行無通電介面反應，並得出在液態下，介金屬化合物生長遵循反應控制(reaction control)，而在固態下則遵循擴散控制(diffusion control)[43]，而由溫度-電阻校正後，本部份實驗中 150 °C 加熱板、1.3 A 電流值下，整體結構的平均溫度為 185 °C，而由兩側底部填充劑(underfill)的情形判斷，鉅錫即將進入鋁導線處在電阻上升 10 mΩ 時不會到達局部融化的情形，因此在此時間範圍內可判定鎳層周圍反應是在固態情形，而由於鎳的有效電荷數(effective charge number)及擴散係數均遠小於銅，故鎳層在通電時受到電子驅動而進入介金屬化合物層參與反應的力將遠小於銅，造成鎳層相對銅層來說對電遷移的抵抗力較強。因此我們研判：此實驗環境下，鎳層反應消耗將受到擴散速率的影響。由 C. T. Lin 等人發表於 APL. 2006 的著作中，針對銅層的消耗速度相當於下式：

$$D_{\text{Cu}} \left[C_{\text{Cu-Sn}} \frac{Z^* e j \rho}{K T} + \frac{dC}{dx} \right]$$

其中 D_{Cu} 為銅的擴散係數； $C_{\text{Cu-Sn}}$ 為銅原子在錫中的濃度， Z^* 為有效電荷數； j 為電流密度， ρ 為電阻率，左式所代表的是電子與原子之

間動量交換產生的電子流驅動力；右式則代表濃度梯度所造成的擴散行為驅動力，而推測出銅在 150 °C 下發生消耗所需之臨界電流密度為 $2.2 \times 10^4 \text{ A/cm}^2$ [44]。由於在之前的觀察中，發現在鎳層 UBM 的下方同時有 $(\text{Ni,Cu})_3\text{Sn}_4$ 及 $(\text{Cu,Ni})_6\text{Sn}_5$ 的存在，此時鎳層的消耗必須考慮到鎳在 $(\text{Cu,Ni})_6\text{Sn}_5$ 中所佔的比例， $(\text{Ni,Cu})_3\text{Sn}_4$ 中鎳的擴散速率之間對於鎳原子移動的影響，因此我們目前只能定性判斷在 1.3 A，溫度高於 120 °C 下，因為濃度梯度所引起的擴散遠大於電子流所引起的原子移動，使得各部位鎳層消耗速率相近，導致鎳層厚度較薄的中央部位先行消耗完畢，形成此條件下最主要的破壞模式。此時儘管電流堆積區電流密度為中央區的十倍左右，但對鎳層的消耗仍遠小於擴散的影響。由以上文獻的發現及本實驗中的環境，我們認為：在鎳層中，此電流情形下，擴散項會主導鎳層消耗反應。

綜合以上論述，我們認為：在加熱板溫度高於 120 °C 時，由鎳 UBM 層與介金屬化合物之間因濃度差所引起的擴散行為，主導了鎳層的消耗現象，而 UBM 層的電流堆積區及中央區域兩者對於下方介金屬化合物的濃度梯度相同的情形下，消耗速率是相近的，在此情形下鎳層厚度將成為鎳層消耗完畢所需時間的主要因素。以下將針對鎳層的厚度加以測量，以釐清中央鎳層較早消耗完畢而造成介金屬化合物剝離及鉛錫回填的現象。

由於掃描式電子顯微鏡的二次電子影像對於相與相之間的顏色對比並不明顯，而背向散射電子影像模式雖然以背向散射電子作為偵測對象，使得原子序越高的影像亮度越高，但由於銅與鎳之間的原子序過於接近，會對我們在判斷鎳層厚度上造成混淆。為了清楚分辨鎳層及其餘 UBM 層的厚度，我們使用離子束聚焦顯微鏡的離子影像模式來作量測，以期能將鎳 UBM 與上方銅、鈦 UBM 的厚度清楚的分辨出來。

由離子束聚焦顯微鏡的離子影像模式，針對未通電前的鉅錫接點，其不同位置的鎳層 UBM 層的測量可以發現：在 UBM 接近圓心的位置，經過測量我們可以看到：鎳層的厚度僅只有 $1.48\ \mu\text{m}$ ，而總厚度則約為 $2\ \mu\text{m}$ 厚(圖 4-12a)，在靠近 UBM 邊緣，也就是鋁導線進入鉅錫的位置，其鎳層厚度約為 $2\ \mu\text{m}$ 厚，而加上上方的鈦銅層之後其總厚度達到 $2.42\ \mu\text{m}$ (圖 4-12b)，而，兩者之間的鎳層厚度有約 $0.5\ \mu\text{m}$ 的厚度差距，這可能就是鎳層在中央區域提早消耗完畢導致鉅錫回填於此處造成電阻上升的重要因素。而由更遠離電流堆積區，也就是離鋁導線最遠端的鎳層，其厚度與電流堆積區類似，在通電後同樣有殘留的現象發生，也證明電流密度在此現象下並非鎳層消耗的主要因素。

綜合以上現象，我們歸納出一個結果，對於電子流由晶片端流向

基板端的鉅錫接點來說：在相同的電流密度下，鉅錫系統溫度較高時，由於鎳 UBM 層的消耗速度因高溫而加速，使得鎳層被消耗，反應為 $(\text{Cu}, \text{Ni})_6\text{Sn}_5$ 及 $(\text{Ni}, \text{Cu})_3\text{Sn}_4$ 兩種介金屬化合物，並隨著電子流方向移動。其中，鎳層的消耗是遵循擴散控制；也就是濃度梯度所造成的擴散造成鎳層消耗的主要原因，當中央的鎳層因厚度較薄而先反應完畢形成介金屬化合物，而在介金屬化合物剝離之後回填的鉅錫相較之下更無法抵抗電遷移的驅動，因此當通電更長時間直到靠近邊緣的 UBM 被反應完時，中央部分已經出現孔洞，最後造成鉅錫電阻大幅上升，也就是圖 4-13 中的巨大孔洞。而在較低溫度下（在本實驗中為加熱板 100°C 的情形），由於上述消耗式中，鎳層的擴散係數因溫度下降而呈指數大幅下降，使鎳層消耗速率極低時，鉅錫內部承受電遷移的影響將相對增加，最後使孔洞發生於介金屬化合物及鉅錫內部之間。

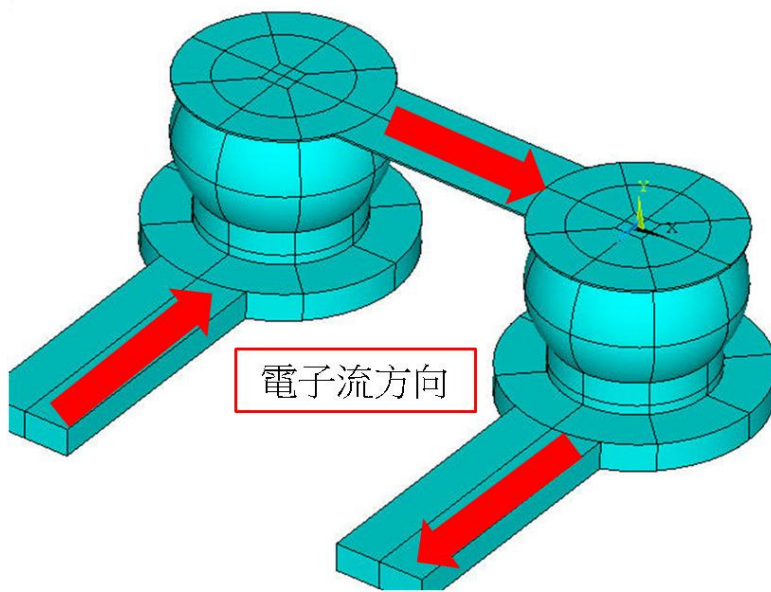


圖 4-1 試片結構示意圖

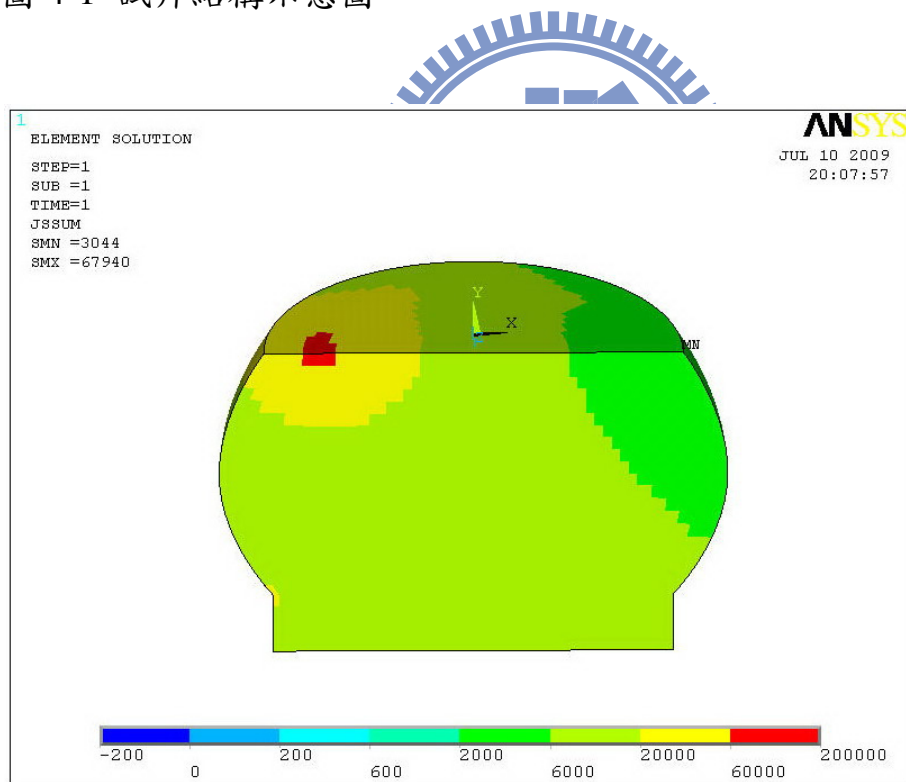


圖 4-2 通入 1.3 A 電流時，鉅錫內部最大電流密度出現於鋁導線進入鉅錫之處

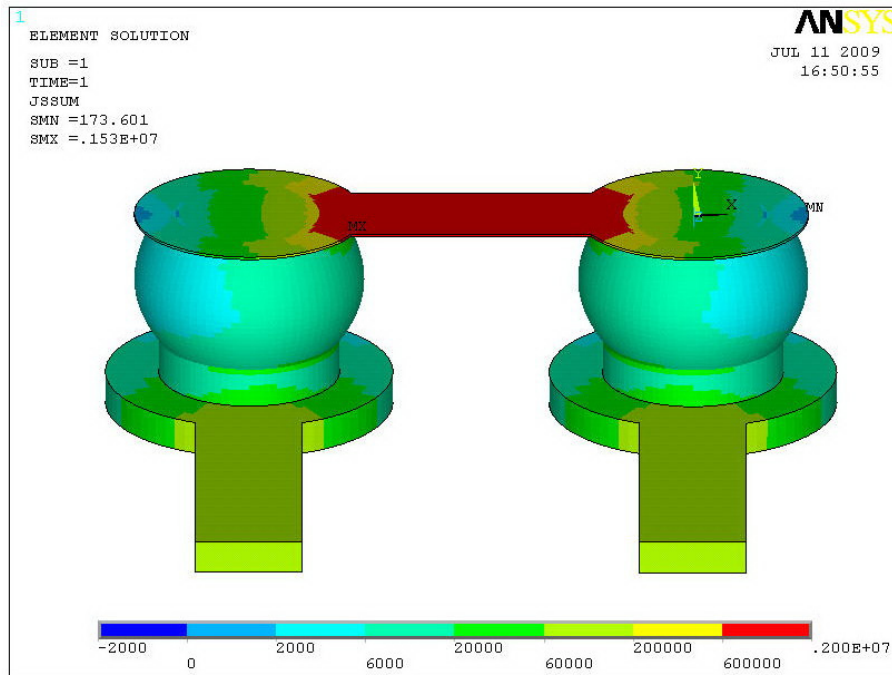


圖 4-3 施加電流 1.3 A 時，鉅錫整體結構最大電流密度出現於鋁導線

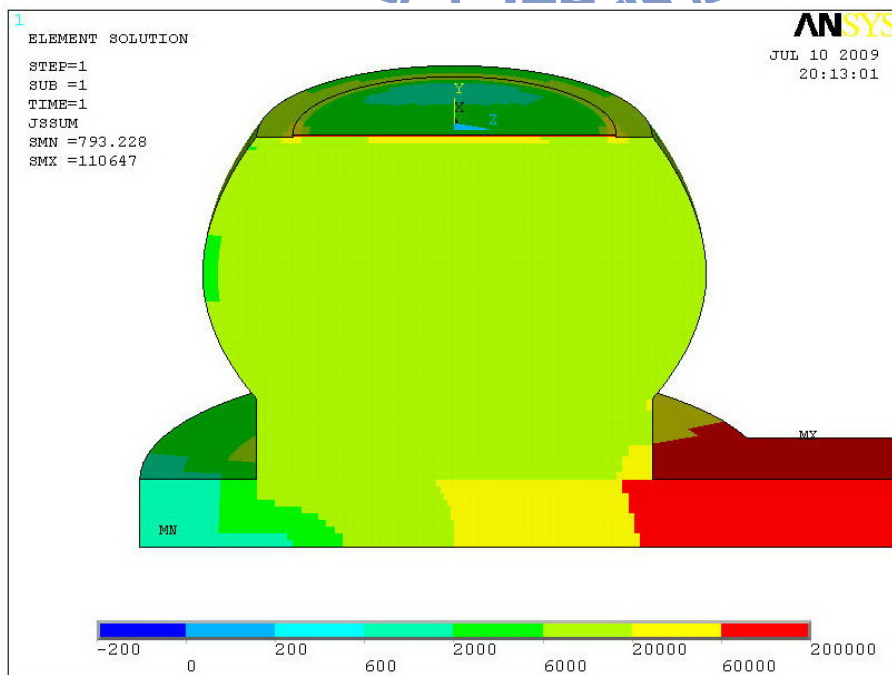


圖 4-4 施加 1.3 A 電流時，基板端最大電流密度出現於銅導線進入鉅錫處

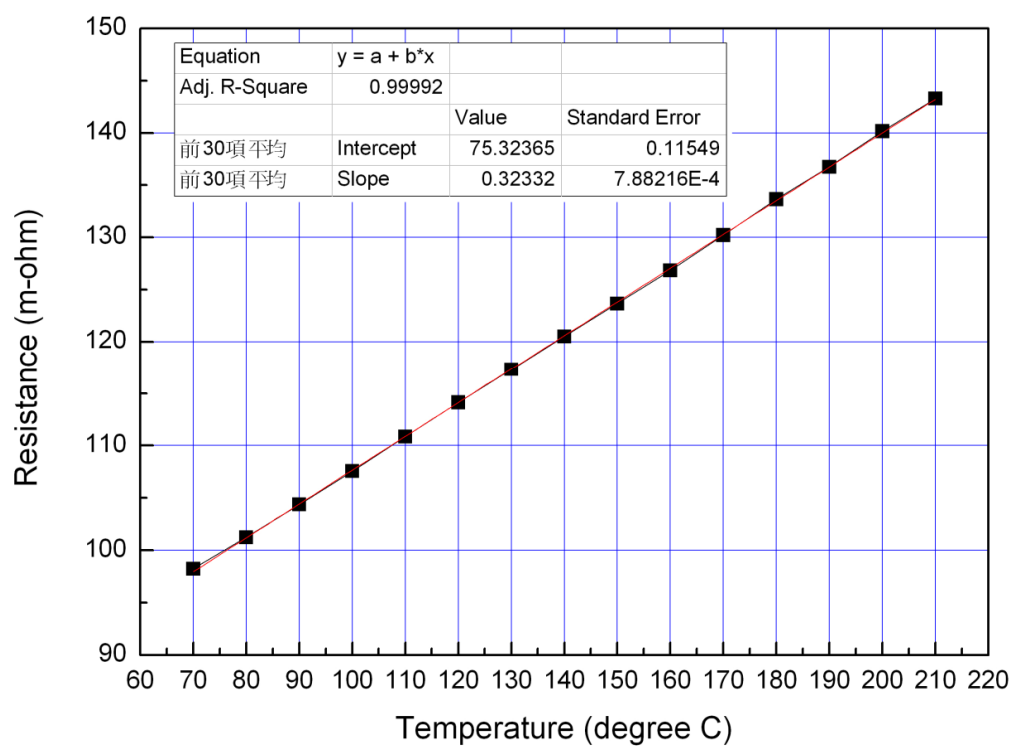


圖 4-5 經實驗所得出 TCR 之電阻與溫度關係圖



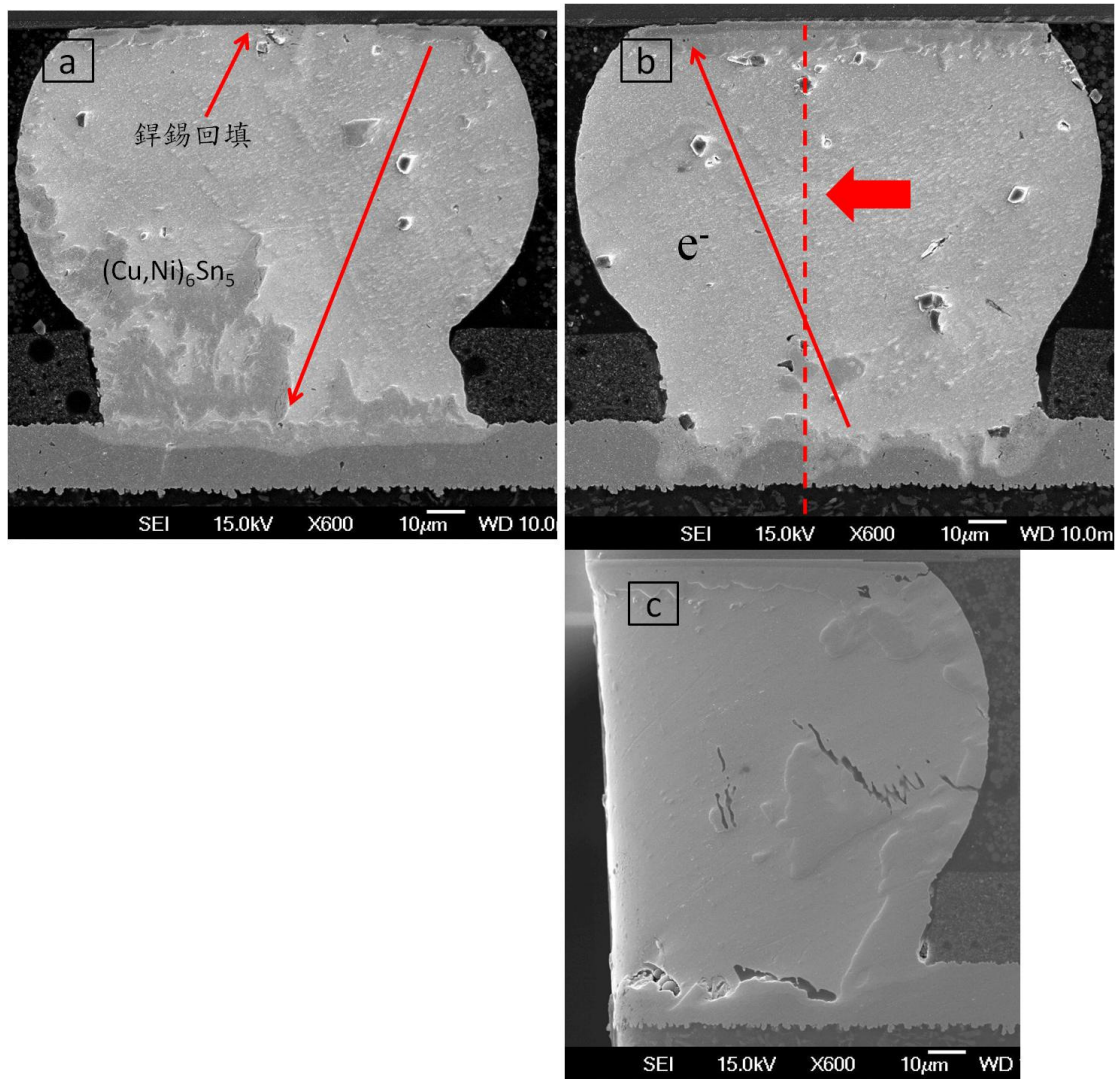


圖 4-6 加熱板溫度 150 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片：a) 電子流流向基板端 b) 電子流流向晶片端 c) 為 4-9 b) 之二次橫截面圖

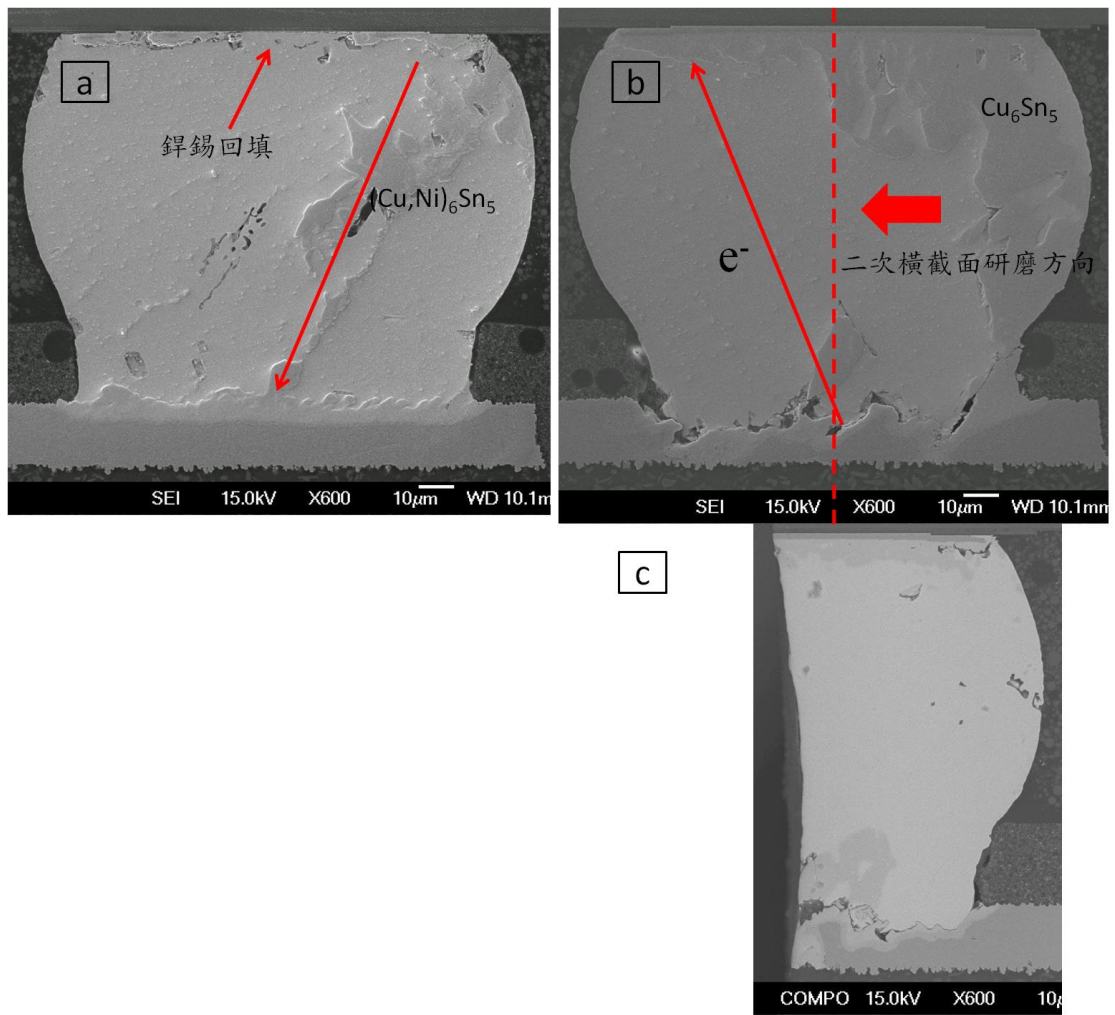


圖 4-7 加熱板溫度 140 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片 a) 電子流流向基板端 b) 電子流流向晶片端 c) 4-7 b) 中虛線所示之二次橫截面

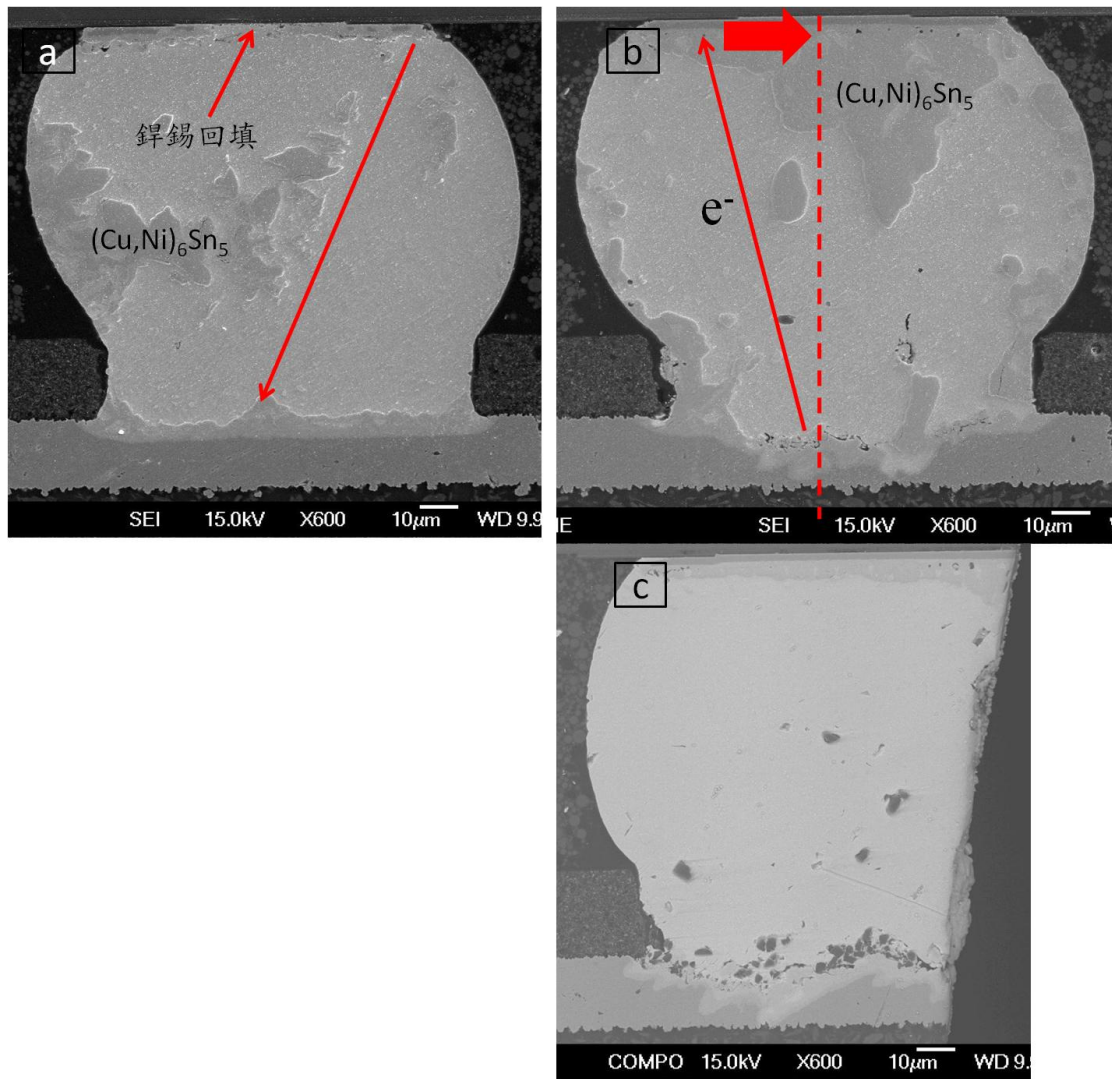


圖 4-8 加熱板溫度 130 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片 a) 電子流流向基板端 b) 電子流流向晶片端 c) 4-8 b) 中虛線所示之二次橫截面

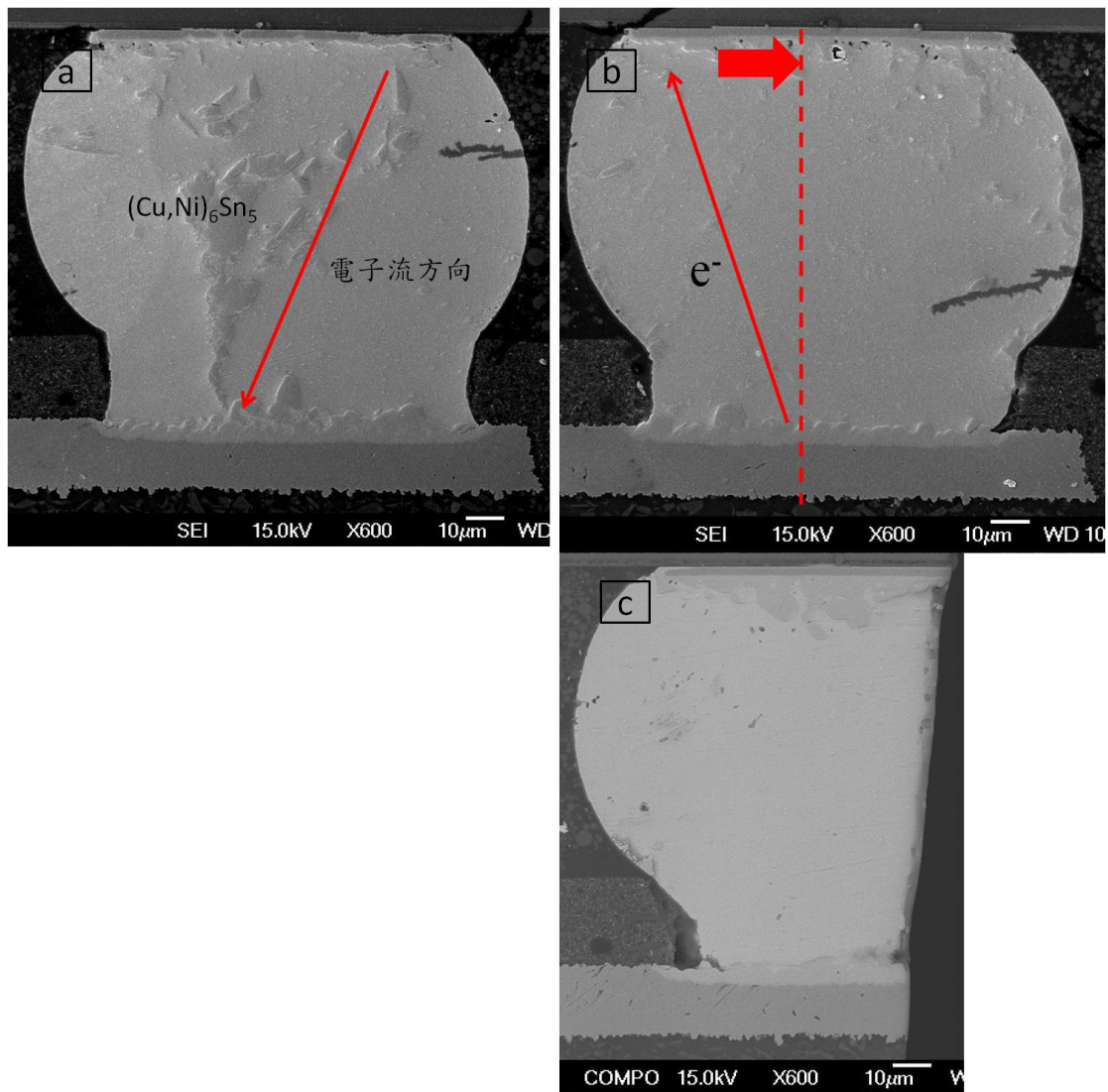


圖 4-9 加熱板溫度 120 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片：a) 電子流流向基板端 b) 電子流流向晶片端 c) 為 4-9 b) 之二次橫截面圖

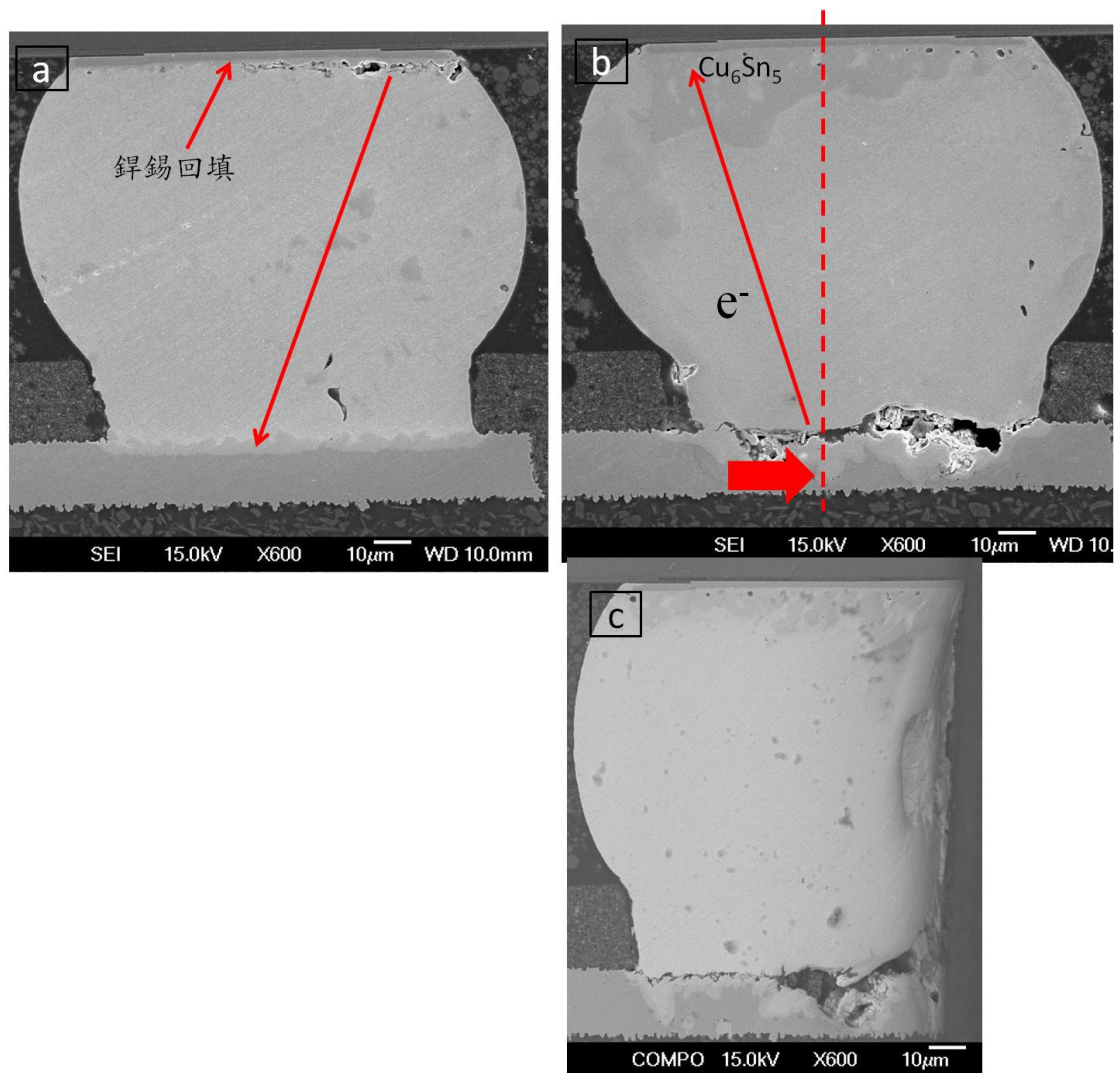


圖 4-10 加熱板溫度 100 °C 下，通入 1.3 A 電流值；電阻上升 10 mΩ 之試片 a) 電子流流向基板端 b) 電子流流向晶片端 c) 為 4-10 b) 之二次橫截面圖

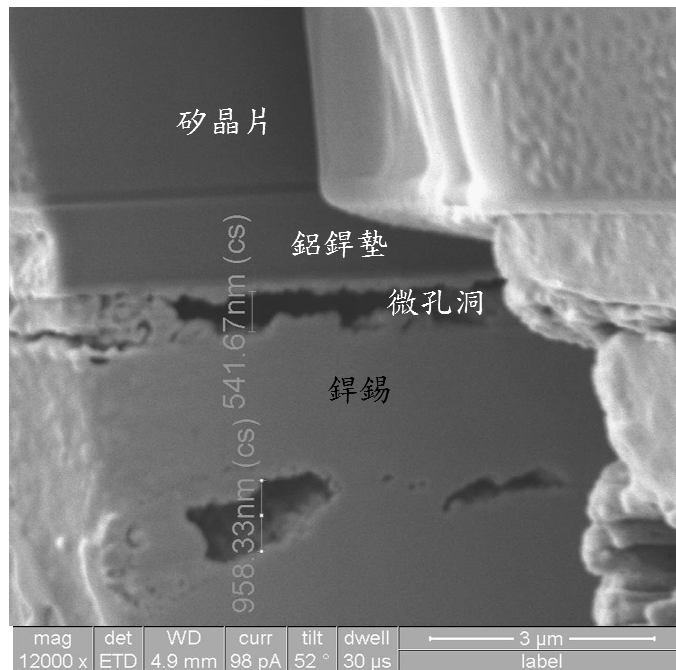


圖 4-11 加熱板溫度 140 °C 下，通入 1.3 A 電流值之試片，其電子流流向基板端之接點，回填鉛錒與鋁墊層之離子影像，可以發現有微孔洞存在

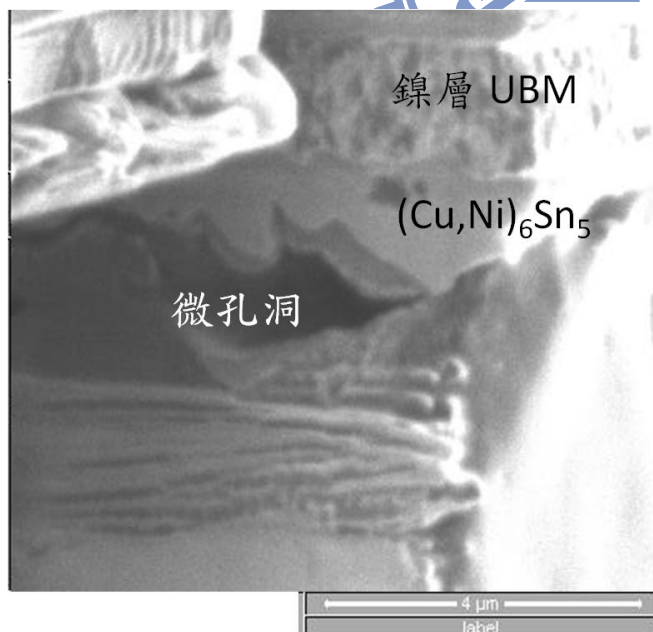


圖 4-12 在 120 °C 通電環境下，鎳 UBM 層的消耗減緩，但在介金屬化合物與鉛錒之間開始有微孔洞生成

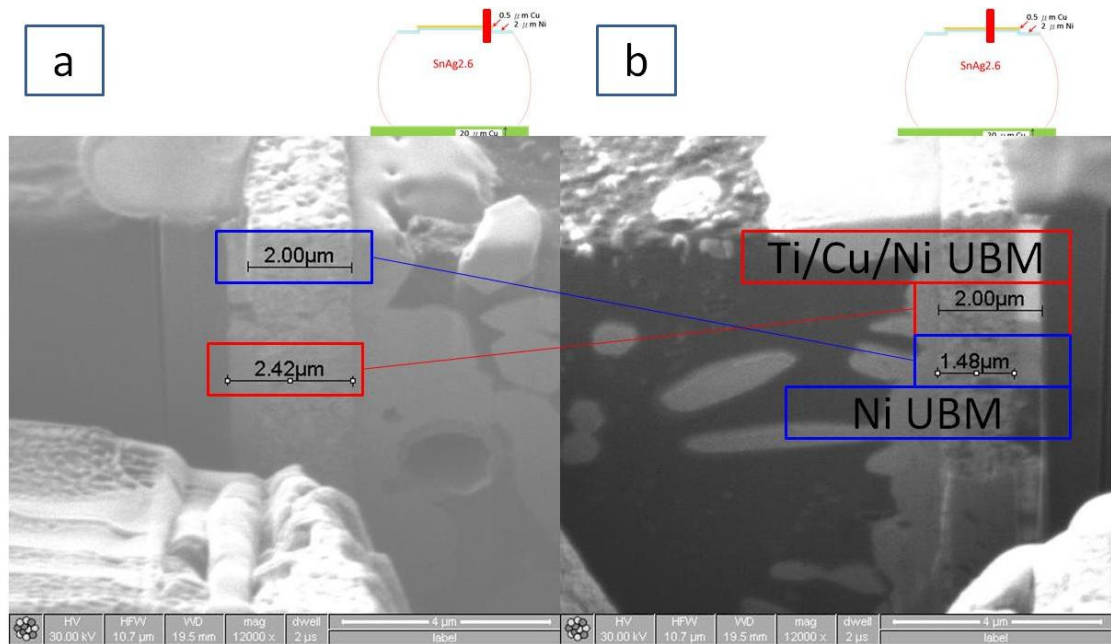


圖 4-13 通電前不同 UBM 部位離子影像之厚度測量，a) UBM 邊緣 b)

UBM 中間部位

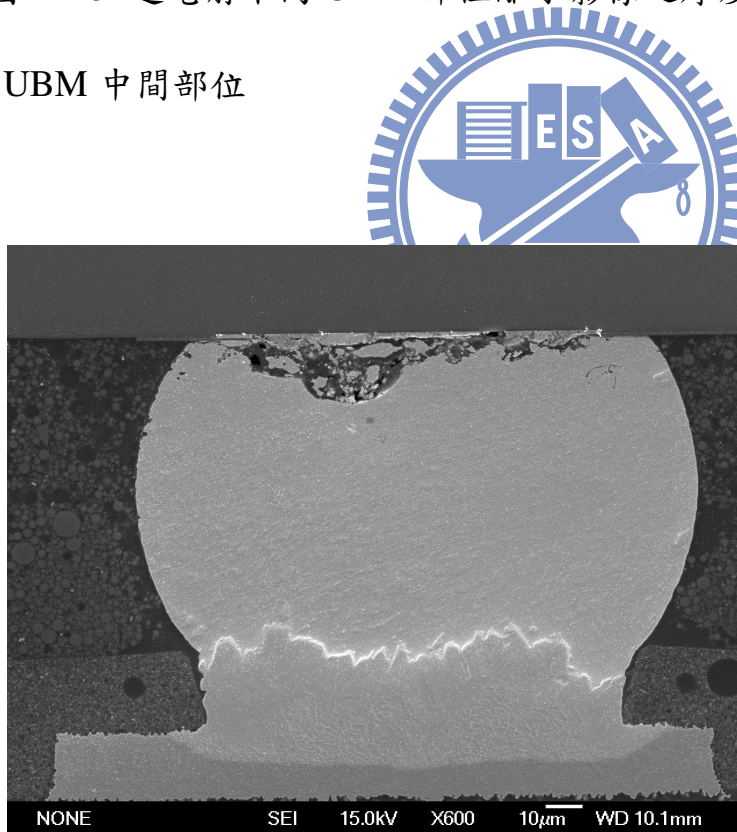
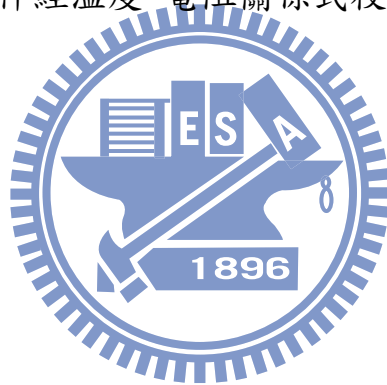


圖 4-14 加熱板溫度 150 °C、通入 1.3 A 電流試片，通電至電阻上升
超過 100 %，可以見到在電子流流向基板端之鉅錫接點出現巨大孔
洞

通入電流(A)	加熱板溫度(℃)	校正後溫度(℃)	溫升 (℃)
1.3	150	185	35
1.3	140	172	32
1.3	130	158	28
1.3	120	145	25
1.3	100	126	26

表 4-1 實驗所使用條件經溫度-電阻關係式校正後之溫度及溫升



第五章、介金屬化合物的成分及位置變化

本章節的重點在於研究通電環境下電遷移及熱遷移對於鉅錫內部介金屬化合物的行為變化。所使用的條件為 150 °C 加熱板環境，並依序通以 1.6 A、1.5 A、1.3 A、1.2 A 的電流，在電阻上升超過一倍之後，對介金屬化合物的行為加以分析，其中各區域電流密度模擬圖見圖 5-3 至圖 5-4。

5-1 介金屬化合物成分變化

在通電前後，介金屬化合物可能會因電流驅動金屬 UBM 或鉅墊與鉅錫內部成分反應而造成介金屬化合物成分的變化。因此我們利用 EDS 對通電前後的鉅錫橫截面的介金屬化合物元素組成作鑑定及分析。

5-1.1 通電前介金屬化合物的成分

藉由橫截面研磨加上 X 光能量分析圖譜 (EDS)，我們可以對通電前的鉅錫成分加以鑑定，圖 5-1 及圖 5-2 分別顯示晶片端及基板端的成分分析結果。經過 EDS 的成分分析，我們判斷於晶片端鍍 UBM 下方的介金屬化合物為一層厚度低於 0.5 μm 的 $(\text{Ni,Cu})_3\text{Sn}_4$ 及厚度約 2 μm 的 $(\text{Cu,Ni})_6\text{Sn}_5$ ，而銅鉅墊端為 Cu_6Sn_5 ，其中基板端由於是銅墊

層直接由預錫與鉍錫經過迴鉍完成接合，且鎳在融化的鉍錫中溶解度及擴散係數均遠低於銅，在短時間的迴鉍下鎳原子無法擴散到銅端反應成介金屬化合物，所以此結果是合理的。另一方面晶片端的介金屬化合物成份引起我們的興趣；理論上鎳層經由迴鉍接合後的下方應該為 $(\text{Ni,Cu})_3\text{Sn}_4$ 成分，而由 H. Yu 等人發表於 JEM. 2006 的結果，以熱力學模型經校正後計算出鉍錫中銅及銀溶解的百分比會影響出現的介金屬化合物種類為 Ni_3Sn_4 或 Cu_6Sn_5 ，如圖 5-5[44]，此外，由錫鎳銅的 240 °C 三元相圖-富錫端(如圖 5-6[26])中可以發現，迴鉍時，而由於銅在熔融鉍錫中的擴散速率為鎳的一百倍以上[45,46]，故銅會快速自基板端擴散到接近晶片端的位置和鎳接觸；而當鎳的成分存在時銅在錫中的溶解度會從 1.1 wt.%降低到 0.6 wt.%左右[47]，再由鉍錫內部含銀量介於鉍錫本體的 2.6 wt.%到預錫所含的 3.0 wt.%左右，可得到 Cu_6Sn_5 較優先形成的結論(表 5-1 標記處)[48]。

5-1.2 通電後介金屬化合物成分組成的改變

由於電子流由基板端流向晶片端的鉍錫接點其介金屬化合物成分變化相對較為單純，主要都是銅墊層消耗並與錫反應為 Cu_6Sn_5 介金屬化合物的行為，故本章節將著重於電子流由晶片端流向基板端的晶片端介金屬化合物成分變化。

經由掃描式電子顯微鏡的結果中介金屬化合物的位置判斷。在高

溫高電流的情形下(電流值大於 1.5 A，加熱板溫度 150 °C)，由於電流密度過高，其局部電流密度極高的區域，也就是鉅錫及與鋁導線接觸之處所引起的溫度上升使得鉅錫本體出現融化現象，在液態情形下通電使得電子流由晶片端流向基板端的鉅錫凸塊因融化而崩塌造成斷路情形，UBM 的鎳層在液態通電情形下快速消耗完畢並和融化的鉅錫一起與基板端的銅墊層反應為厚度約 30 μm 的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ ，在此情形下基板端的銅墊層也有相當程度消耗參與反應，如圖 5-7。而電子流由基板端流向晶片端的鉅錫凸塊則出現大量銅墊層被消耗反應為 Cu_6Sn_5 介金屬化合物。而在電子流由基板端流向晶片端的鉅錫中，同樣可見到在接近電流堆積區處鎳層有消耗現象。推測可能原因為在電流堆積區出現局部融化現象時，在液態下鎳層會遵循反應控制，在電子流的幫助下快速的反應而導致電流堆積區的鎳層消耗。

同樣在 150 °C 加熱板溫度下，通入 1.3 A 的電流值，經過 150 小時的通電之後，可以觀察到大型孔洞出現在離開電流密度堆積區、同時基板端出現極厚的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 介金屬化合物的現象，而電子流由基板端流向晶片端的鉅錫接點中則有大量 Cu_6Sn_5 介金屬化合物生成，來自於銅墊層受電子流影響而與鉅錫之間的反應(圖 5-8)。

而在更低電流，也就是通入 1.2 A 的電流值時，儘管電子流由晶片端流向基板端的鉅錫接點，在電阻上升同樣幅度的情形下，所出現

的破壞情形與上述通電條件類似，同樣是鎳層消耗完畢使晶片端出現大型孔洞，基板端的 Cu_6Sn_5 厚度增加，而消耗的鎳則使得原本出現在鎳 UBM 層下方的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 介金屬化合物中的鎳含量由未通電前的 10 % 原子百分比增加到超過 20 % 原子百分比；但在電子流由基板端流向晶片端的鉅錫接點中，可以看到基板處的 Cu_6Sn_5 有增厚現象，此時接近晶片端的介金屬化合物其位置與上述電流值的介金屬化合物位置出現分歧。關於此現象將於下一小節中與以更詳細的討論。

在第四章的實驗中，通入 1.3 A 的電流，並改變加熱板溫度 (150-100 °C)，以去除不同電流所引起的焦耳熱效應現象、以溫度作為唯一變因、觀察依據為電阻上升約 10 m-ohm 的實驗中，介金屬化合物的變化是類似的，在實驗中可以看到，在電子流向下的鉅錫凸塊中，儘管在未通電前鎳 UBM 下方的介金屬化合物成分為鎳含量較低的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ (圖 5-1)，但是在經過約 10 m-ohm 的電阻上升後，在二次電子影像中可以觀察到鎳層厚度及形狀有明顯的變化，大量的鎳被消耗，使得下方的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 介金屬化合物的鎳含量明顯的有所提高 (圖 5-9)，殘留鎳層周圍由於鎳含量高到一定程度會使得介金屬化合物的成分轉變為 $(\text{Ni},\text{Cu})_3\text{Sn}_4$ (圖 5-10)，原本鎳層位置在鎳層消耗完畢之後出現鉅錫回填現象，殘餘的鎳層周圍則由含鎳量達到 20 % 原子百分比的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 及 $(\text{Ni},\text{Cu})_3\text{Sn}_4$ 組成；散布於鉅錫內部的介金屬化

合物則仍為 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 。

5-2 通電造成的介金屬化合物位置改變

經過觀察，電子流由晶片端流向基板端的鐳錫接點中， $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 介金屬化合物的位置變化相對較為規律，均會出現在電子流流動方向，也就是在陽極端的銅鐳墊附近出現，故本章節的現象觀察將主要針對電子流流向晶片端的鐳錫接點，其介金屬化合物的位置變化。

5-2.1 現象觀察

如前章節所述，在通電時電子流由基板端流向晶片端的介金屬化合物，除最接近鐳 UBM 的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 成分中含有鐳之外，其他部分多由來自銅鐳墊與鐳錫反應而成，故所含有的 Cu_6Sn_5 介金屬化合物成分中僅含有極少甚至不存在鐳的成分。此章節將針對通電下因電子流動所產生的電遷移及因電流密度在鐳錫內部分布不均，造成鐳錫內部不同位置之間的發熱量差異所引起的溫度梯度之間的競爭使銅原子的移動方式出現變化，導致在不同條件下通電後 Cu_6Sn_5 位置出現差異，電遷移及熱遷移在鐳錫系統中驅動 Cu_6Sn_5 介金屬化合物移動的方向如圖 5-11。如圖中所示：電流所引起的銅原子移動方向和電子流移動方向相同，造成 Cu_6Sn_5 介金屬化合物會傾向出現在電流堆積區域；而溫度梯度造成銅原子向冷端移動，使 Cu_6Sn_5 介金屬化合

物出現在相對冷端，也就是遠離電流堆積區域。圖中 TM 1 及 TM 2 分別代表自鋁導線發熱源對橫向及縱向的溫度梯度所造成的熱遷移作用力。由此可知，電子流流向基板端的鉅錫接點，其介金屬化合物會隨電遷移及熱遷移驅動力的合力方向移動，因此本章節相關討論將著重於電子流流向晶片端的鉅錫接點，其介金屬化合物位置的變化。

在固定加熱板溫度為 150°C ，分別通入 1.6、1.5、1.3、1.3、1.2 A 之電流，通電至電阻上升超過 100 % 之後加以觀察，其電子流向上之鉅錫接點介金屬化合物之位置變化。在相對高電流，也就是 1.6 及 1.5 A 的試片中，介金屬化合物明顯的有散布在遠離電流堆積區的區域；也就是向 TM 1 及 TM 2 的合力方向移動的傾向(圖 5-12、5-13)；而根據上面的溫度-電阻關係式對鉅錫內部作溫度校正的結果，在此兩種電流值下溫升分別比加熱板設定溫度要高了約 $50\sim 55^{\circ}\text{C}$ (1.6 A) 及 $45\sim 50^{\circ}\text{C}$ (1.5 A)(表 5-2)。且在高電流密度區，鎳層 UBM 有消耗現象，但在冷端的介金屬化合物中，經由 EDS 做出的成分鑑定，並不存在鎳成分，主要的鎳可能在消耗之後，在殘留鎳層周遭形成 $(\text{Ni,Cu})_3\text{Sn}_4$ ，或使 $(\text{Cu,Ni})_6\text{Sn}_5$ 中的鎳含量提高。

介金屬化合物出現在遠離電流堆積區域的現象到了 1.3 A 時開始出現變化，通入 1.3 A 電流的試片在經過溫度-電阻校正關係式校正後的鉅錫內部溫升約為 $30\sim 35^{\circ}\text{C}$ ：此時出現了兩種不同的趨勢，一種是

Cu_6Sn_5 介金屬化合物仍像上述高電流狀態下的趨勢：也就是出現在遠離發熱源的地區，如圖 5-14a；另一種則是出現在高電流密度區域的現象，這可能表示在此條件下電子流造成的電遷移現象及焦耳熱效應的發熱量差異所造成溫度梯度的熱遷移效應影響接近，如圖 5-14b 所示。

當我們將電流進一步降低到 1.2 A 的話，此時內部溫升約為 20~25 °C，銅原子隨電子流方向移動而使 Cu_6Sn_5 介金屬化合物出現在高電流密度區的趨勢更加明顯，如圖 5-15 所示。

由於在 1.6 A 之下的通電條件，經由溫度-電阻校正之後的溫度已經到達 200 °C，十分接近鉛錫熔點的 221 °C，若考慮局部焦耳熱效應的溫度上升，可能會在鉛錫內部出現較校正後溫度更高的區域，造成鉛錫融化。而根據 B. B. Alchagirov 發表在 High Temperature 2000 的著作中，錫在 200 °C 到 300 °C 左右的密度約為 7 g/cm³ [49]，而 Cu_6Sn_5 的密度則為 8.28 g/cm³，為釐清 Cu_6Sn_5 介金屬化合物是否因重力因素導致內部可能融化時因密度較大而下沉的情形，我們將試片上下顛倒，將矽晶片端向下平貼於加熱板，而使基板端在上，同樣施加 1.6 A 的電流，結果參照圖 5-16a 及圖 5-16b 可以發現，與我們在實驗中所使用的基板端朝下接觸加熱板的試片中，介金屬化合物的相對位置是相同的，故重力對於 Cu_6Sn_5 的位置並沒有影響。

5-2.2 理論計算與論證

根據 H. Y. Chen 發表於 APL. 2008 的著作中[31]，利用電遷移的驅動力相等於熱遷移的驅動力的情形下，可藉此計算兩驅動力平衡下所需要的溫度梯度，而電遷移的驅動力如第二章所述為

$$F_{EM} = Z^* eE = Z^* e\rho j \quad (9)$$

而熱遷移的驅動力為：

$$F_{TM} = -\frac{Q^*}{T} \left(\frac{\partial T}{\partial x} \right) \quad (10)$$

Q^* 為受熱遷移物質的轉移熱(heat of transfer)， $\frac{\partial T}{\partial x}$ 為溫度梯度，經由使(9)式所計算出的驅動力與原子跳躍距離的乘積相等於熱能變化，我們可以求出當電遷移及熱遷移驅動力相等時所需的溫度梯度，而當我們在鉅錫內部量測到高於此臨界溫度梯度時，熱遷移的影響將大於電遷移；而由於在電子流由基板端流向晶片端的鉅錫凸塊中，主要以銅為移動的原子，銅原子在經移動後形成介金屬化合物，所以我們以銅原子作為計算基礎。

雖然我們無法藉由量測得到直接通電時鉅錫內部的溫度分布，但由電流密度分布參照上方紅外線影像儀輻射熱模式所顯示的溫升可以發現：由於鋁導線本身受到極高電流密度加上截面積小，電阻較高，所以鋁導線為鉅錫系統中主要發熱源所在，而鉅錫內部接近鋁導線的位置和鉅錫其他遠離鋁導線的部位之間就出現了一個溫度梯度，當此

溫度梯度所造成的熱遷移力超過造成原子受電子和原子之間動量轉換而推動的電遷移力時會造成熱遷移對鉕錫內部的銅原子移動方向造成影響。

電子流會傾向流經最短路徑，所以我們假設電子流自鉕錫後方銅導線進入之後直接往鋁導線出口方向前進，簡化鉕錫結構成為一圓柱體，其中高度等於鉕錫高度，直徑則與 UBM 開口同寬，成為 F_{EM} 的電遷移驅動力，而由於鋁導線為發熱源，加上電流密度的分佈關係，我們假設有一橫向之溫度梯度所造成之驅動力(F_{TM1})及一縱向之溫度梯度所造成之驅動力(F_{TM2})，如圖 5-17 所示，由於力有方向性，因此要比較電遷移及熱遷移何者為決定銅原子移動的原因的話必須將 F_{EM} 分解為平行 F_{TM1} 及 F_{TM2} 方向才能加以比較。而通入 1.6 A 的電流時，銅受到的平均電流密度為 $1.68 \times 10^4 \text{ A/cm}^2$ ，而電遷移所驅動的力經由電遷移驅動力((9)式)為： $2.87 \times 10^{-18} \text{ N}$ ，經由簡單的三角函數計算，可以將該力分別分解為平行 F_{TM1} 及 F_{TM2} 的力 F_{EM1} 及 F_{EM2} ，分別為 $1.25 \times 10^{-18} \text{ N}$ 及 $2.27 \times 10^{-18} \text{ N}$ ，再乘上銅的原子跳躍距離 $3 \times 10^{-10} \text{ m}$ 轉換為能量，而熱能變化可寫成 $3k \Delta T$ ，經由能量相等可求出溫度差，再由上述之銅原子跳躍距離，可大略估算出電遷移及熱遷移平衡的溫度梯度分別為 $300 \text{ }^\circ\text{C/cm}$ (橫向)及 $550 \text{ }^\circ\text{C/cm}$ (縱向)。由於我們無法真實量測到通入 1.6 A 電流之下的鉕錫內部溫度，根據焦耳

熱發熱量為電流平方與電阻之乘積，如式(8)，因此我們採用將鉅錫結構磨至中間，此時電阻上升為原來兩倍，而為了達到同樣的發熱量，我們通入 $\sqrt{1.6 \times 1.6 \times \frac{R}{2R}} = 1.13 \text{ A}$ 的電流，並利用紅外線影像儀 (IR) 測量其表面溫度分布，如圖 5-18a 及圖 5-18b。由圖中可以見到，在通入 1.1 A 的電流時橫向及縱向的溫度變化分別為 4 °C 及 6 °C，而鉅錫直徑約為 110 μm，高度則為 100 μm，換算為溫度梯度分別為 364 °C/cm(橫向)及 600 °C/cm(縱向)，較上述平均電流密度換算出來的熱電平衡所需之溫度梯度要大，因此我們判斷所觀察到 Cu₆Sn₅ 介金屬化合物的位置是由於銅原子在溫度梯度所造成的熱遷移驅動力下克服電子流推動的電遷移力而使得向冷端移動並與錫反應為介金屬化合物。

在 1.5 A 的實驗中，經由計算其 F_{EM1} 及 F_{EM2} 所平衡的溫度梯度分別為 283 °C/cm(橫向)及 514 °C/cm(縱向)，而紅外線熱影像儀測量通入 $\sqrt{1.5 \times 1.5 \times \frac{R}{2R}} = 1.06 \text{ A}$ 結果，其溫度梯度分別為 318 °C/cm(橫向)及 550 °C/cm(縱向)，與 1.6 A 的結果相當接近，但僅略大於熱電驅動力平衡所需的溫度梯度，在 1.5 A 的結果中我們看到 Cu₆Sn₅ 介金屬化合物出現在相對冷端的結果，與預測是符合的。

而在 1.6 A 及 1.5 A 的試片中，電子流由基板端流向晶片端的鉅錫接點，其電流堆積處均有鎳 UBM 被消耗的情形，而在冷端的介金

屬化合物經由 EDS 判別為 Cu_6Sn_5 ，鎳含量僅低於 3 % 原子百分比，儘管經由溫度-電阻關係式校正後的鉅錫接點溫度仍然未到達鉅錫熔點，不過由電子流流向基板端的鉅錫接點有融化塌陷現象；電子流流向晶片端鎳 UBM 的消耗顯示在電流堆積區可能出現區域融化 (local melting) 的情形，而由第四章的實驗結果及後續討論中，顯示鎳層在固態下電遷移所造成的消耗速率要低於濃度差所引起的擴散造成的消耗速率要慢很多，而且在較低溫下由於鎳的自擴散係數會隨溫度下降而成指數下降，所以在低於鉅錫熔點時鎳層的消耗速率將不受電流影響。但在鉅錫熔點以上時，鎳層遵循反應控制[43]，在此情形下鎳層會快速的消耗，這說明了在 1.5 A 以上的電流值時，在電流堆積區因局部融化導致鎳層在液態鉅錫中反應，成為鎳層局部消耗的原因。

我們利用橫截面通入 $\sqrt{1.3 \times 1.3 \times \frac{R}{2R}} = 0.92 \text{ A}$ 的橫截面溫度梯度，得出了通入 1.3 A 的電流值之下，同樣在利用公式換算後，得出側向溫度梯度需大於 $246 \text{ }^\circ\text{C}/\text{cm}$ ；縱向需大於 $446 \text{ }^\circ\text{C}/\text{cm}$ 時，由溫度梯度所引起的熱遷移現象才會大於電遷移現象，造成銅原子向冷端，也就是遠離電流堆積區處移動生成 Cu_6Sn_5 介金屬化合物，然而經由橫截面紅外線影像在橫截面之後通入 0.9 A 所得到的側向及縱向溫度分別為 $91 \text{ }^\circ\text{C}/\text{cm}$ 及 $200 \text{ }^\circ\text{C}/\text{cm}$ (圖 5-19a、5-19b)，顯示在 1.3 A、 $150 \text{ }^\circ\text{C}$ 的情形下，並不足以使銅原子向低溫區移動。

在 1.2 A 的情形下，經由計算我們使用 $\sqrt{1.2 \times 1.2 \times \frac{R}{2R}} = 0.85 \text{ A}$ 的電流值在紅外線熱影像儀下觀察橫截面處理後的試片表面熱分布情形，其橫向及縱向溫度梯度分別為 0 及 50 °C/cm(圖 5-20a,b)，低於熱遷移平衡電遷移時所需之 225 °C/cm 及 410 °C/cm，在此情形下，鉍錫內部無法形成足以使銅原子向冷端移動的溫度梯度，故銅原子將隨電流移動，所以理論上 Cu₆Sn₅ 介金屬化合物在此條件下會出現在接近電流堆積區。而經由上述實驗觀察也符合此計算結果。

經橫截面紅外線影像儀所測量出之溫度梯度及理論計算，在電流高於 1.5 A 時，其溫度梯度所引發的熱遷移現象將超越電遷移所帶來的影響，足以使銅原子隨熱遷移移動並於冷端形成 Cu₆Sn₅ 的介金屬化合物，當電流值低於 1.3 A 時，其表面溫度梯度將不足以驅使銅原子朝冷端移動，而使得 Cu₆Sn₅ 介金屬化合物傾向於出現在電流堆積處。

綜合上述結果，經由實驗觀察，在加熱板 150 °C 的溫度下，電遷移及熱遷移轉換點似乎出現在 1.3 A 電流值的環境下，在大於 1.3 A 的通電環境下，溫度梯度所引起的熱遷移主導了銅原子的移動及其在冷端反應生成 Cu₆Sn₅ 介金屬化合物；在小於 1.3 A 的電流下，溫度梯度不足以使熱遷移克服電遷移的驅動力，在此環境下銅原子傾向被電子流帶往高電流密度區，也造成所形成的 Cu₆Sn₅ 介金屬化合物存在

於電流堆積處。但是由理論計算的結果顯示：1.3 A 時電遷移的驅動力已經超越熱遷移驅動力，造成如此差異的原因可能來自於：

1. 因電流密度差異所造成的電流密度梯度對於原子朝低電流密度，也就是遠離電流堆積區的方向移動的力。

2. 因表面積不同所引起的發熱量及散熱量差異導致對於橫截面紅外線影像儀所通入的電流估算錯誤。

3. 經過長時間的通電之後，由於鋁導線劣化所引起在電流堆積處，也就是高電流密度區的局部融化現象，造成該處溫度上升，而引起在鉍錫內部的溫度梯度上升，所導致的熱遷移驅動力加大，高於原本我們所預估的情形。

4. 經過溫度-電阻關係式校正後，儘管電流密度相同，但在不同溫度下的溫升會因為 TCR 效應而有所差異，因為金屬在溫度上升時電阻會隨之上升，造成通入同樣電流時焦耳熱效應的發熱量仍會隨溫度上升而上升，舉例而言，同樣通入 1.3 A 的電流值情形下，加熱板 150 °C 的溫升為 35 °C 左右，而加熱板 100 °C 的試片其溫升僅 26 °C。可能會導致鉍錫內部的溫度梯度上升。

其中，由 K. N. Tu 等人發表於 APL 2000 的著作中[17]，提到了電流密度梯度對於空孔移動的影響，但其中，空孔的電阻約為面心立方結構原子的 100 倍，因此才會造成空孔隨電流密度梯度而往低電流

密度區移動的結果。在此研究中，由於銅、鎳原子與鐸錫主要之錫原子相比電阻率為相同數量級，電阻率差別低於十倍，因此我們判定在此結構及環境下電流密度梯度並不會對銅原子及錫原子的移動造成顯著影響。而經由觀察電流堆積區周遭的底部填充劑(underfill)形貌及鎳層並無明顯消耗情形觀察，我們認為在 150 °C、1.3 A 時於電流堆積區並不會有局部融化的現象。

而利用紅外線熱影像儀，觀察通入相同電流密度下，不同加熱板溫度對於內部溫度梯度的影響。紅外線熱影像儀其加熱板溫度區間為 70 °C 至 110 °C，考量到基板溫度越接近室溫，所發出的輻射熱受到周遭環境雜訊影響越大，因此我們採用 90 °C 與 110 °C 作比較，其中在 90 °C 下，通入 1.1 A 的電流時，其側向及縱向溫度差分別為 3 °C 及 4 °C (圖 5-21a,b)，而在 110 °C 基板溫度下，可得到側向及縱向之溫度差分別為 4 °C 及 6 °C (圖 5-22a,b)，表示在同樣的電流密度下，不同基板溫度將會引起不同的溫度梯度。由此結果，可解釋對第四章之介金屬化合物在同樣電流密度下，介金屬化合物的位置隨溫度改變而改變的現象。

至於電子流由晶片端流向基板端的鐸錫接點，大致上可以觀察到介金屬化合物出現於電子流方向及溫度梯度的方向位置，因為此時電子流促進原子流動的方向和溫度梯度對銅原子的影響方向是相同的，

但由於此時 UBM 層的鎳亦參與了介金屬化合物的反應，因此，在電子流向下的鉅錫接點中同時由含鎳量相對於電子流由基板端流向晶片端要高許多的 $(\text{Cu,Ni})_6\text{Sn}_5$ 及因大量鎳被反應而形成的 $(\text{Ni,Cu})_3\text{Sn}_4$ 兩種介金屬化合物組成，牽涉到兩種原子的移動行為，因此需要更進一步的研究才能釐清其行為。

為了進一步釐清熱遷移對於內部銅原子的移動，我們試著使用交流電(Alternative Current, AC)以去除電流所引起的電遷移現象而保留通電所引起的溫度梯度，由於我們在 150 °C、1.6 A 的實驗中僅通電 40 小時，故我們同樣對通以交流電的試片作 48 小時的通電，由圖 5-23 可以發現，其晶片端的 Cu_6Sn_5 介金屬化合物有往冷端移動的趨勢，但由於通以交流電使電子流失去極性效應(polarity effect)無法將銅原子遷移至鉅錫中發生反應，所以 Cu_6Sn_5 介金屬化合物的體積要比通直流電的鉅錫要少很多。我們採用另一種無鉛鉅錫試片：Ti 1k/Ni(V) 3.25k/Cu 薄膜 UBM，錫銅 0.7；預錫同樣為 SnAg3.0Cu0.5，銅基板的試片，其晶片端也均為 Cu_6Sn_5 ，希望藉由鉅錫內部較多的銅原子來加以觀測，同樣以交流電 1.6 A 於 150 °C 下通電 48 小時後，可以發現：其 Cu_6Sn_5 介金屬化合物確實有向冷端移動的效果出現(圖 5-24)。證明銅原子在通電下所造成的熱遷移對於銅原子向冷端移動是有影響的。

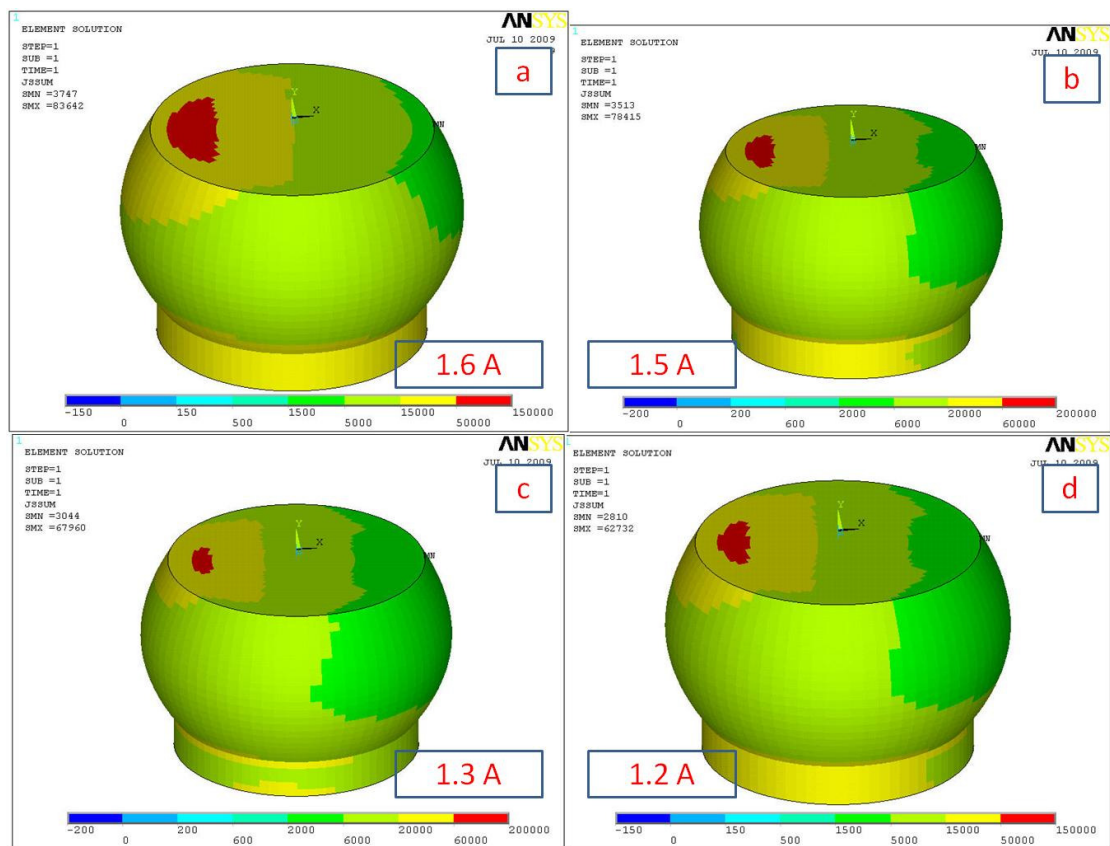


圖 5-1 通入不同電流值時，鉅錫內部電流密度分布模擬

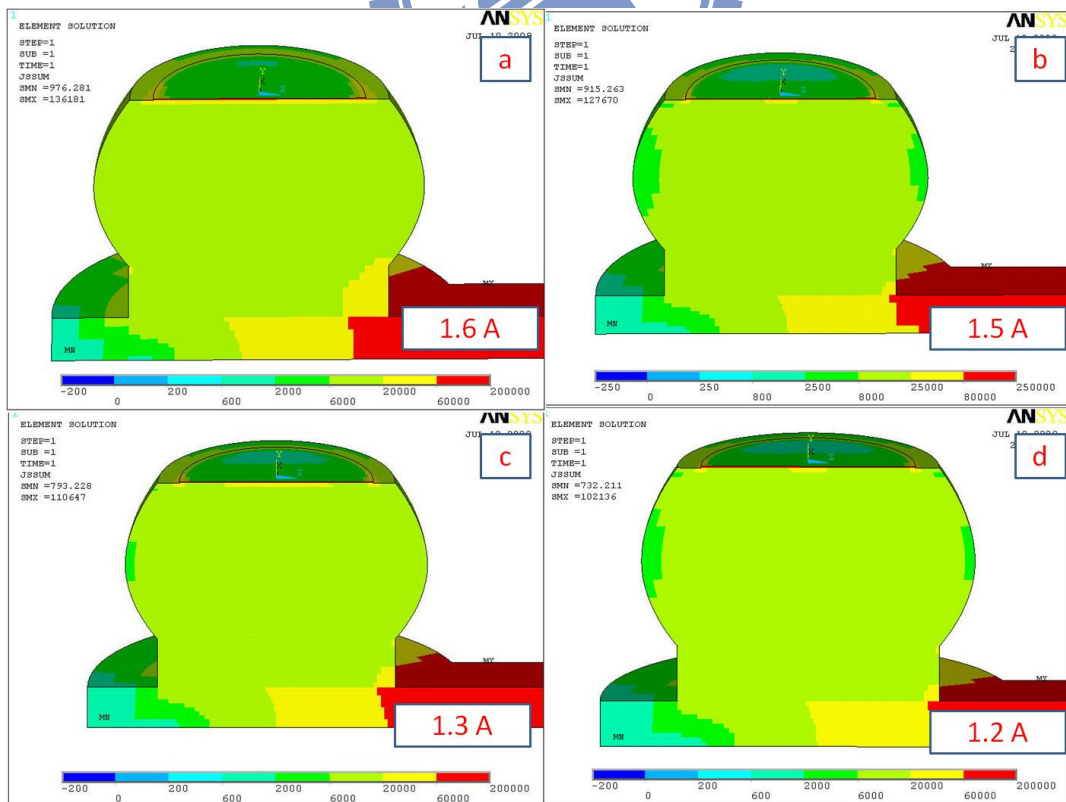


圖 5-2 不同電流下，鉅錫接點及銅導線電流分布模擬

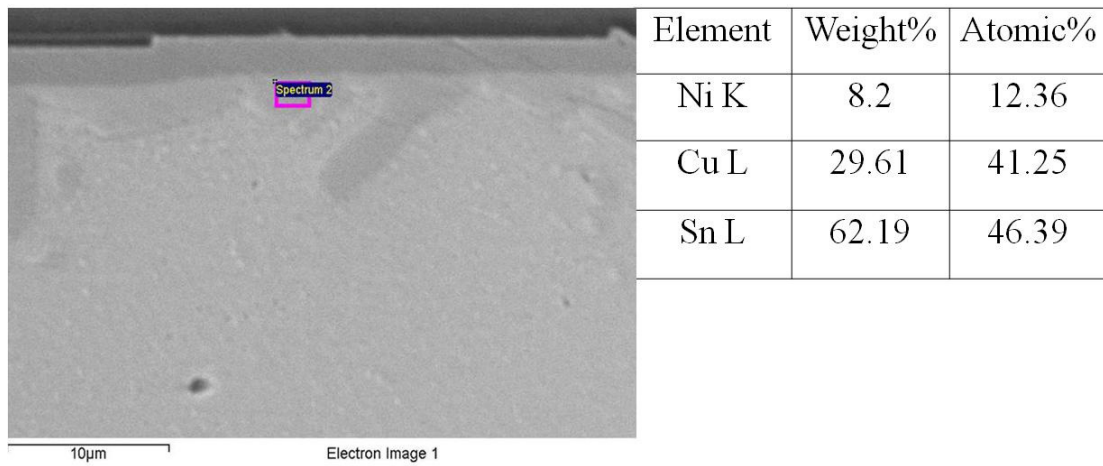


圖 5-3 未通電前晶片端 UBM 下方介金屬化合物成分為 $(\text{Cu},\text{Ni})_6\text{Sn}_5$

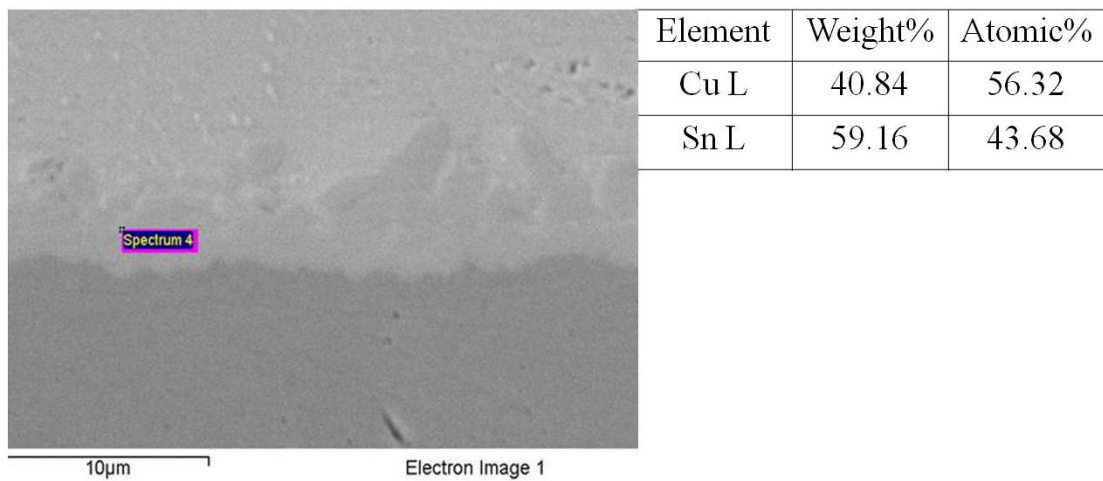


圖 5-4 未通電前基板端介金屬化合物成分為 Cu_6Sn_5

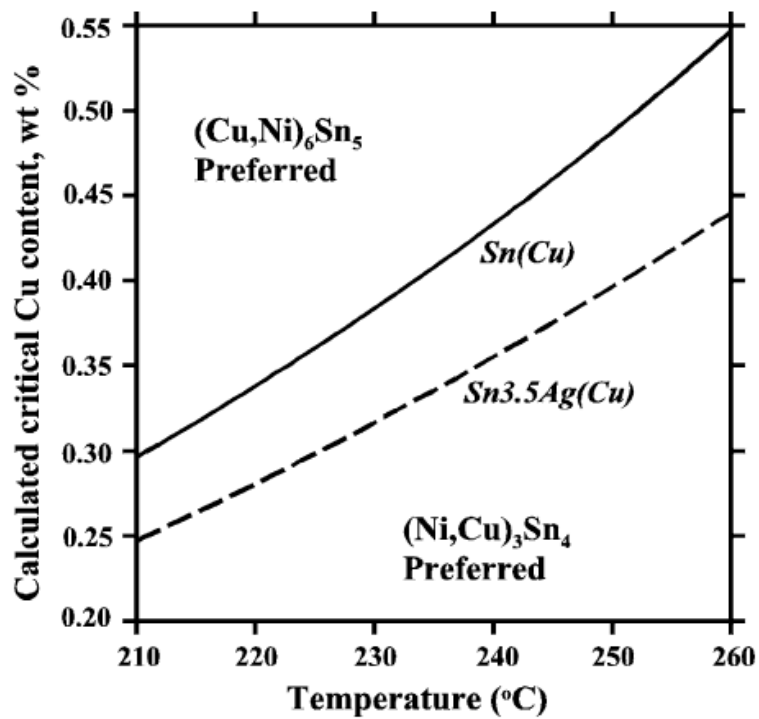


圖 5-5 鋅錫中銅及銀含量對介金屬化合物成分的影響[44]

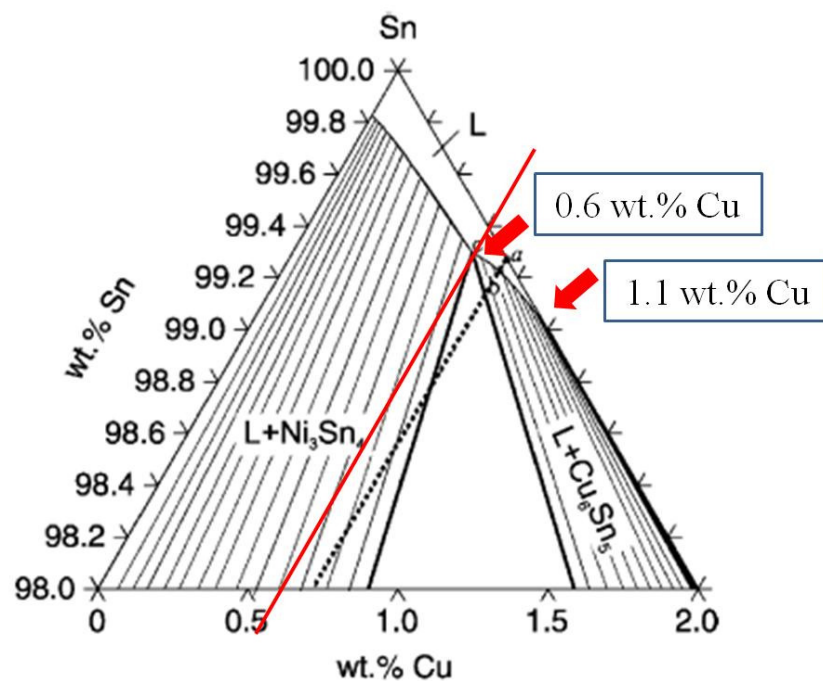


圖 5-6 240 °C 時，錫銅鎳相圖富錫端，當鎳存在時會降低銅的溶解度 [26]

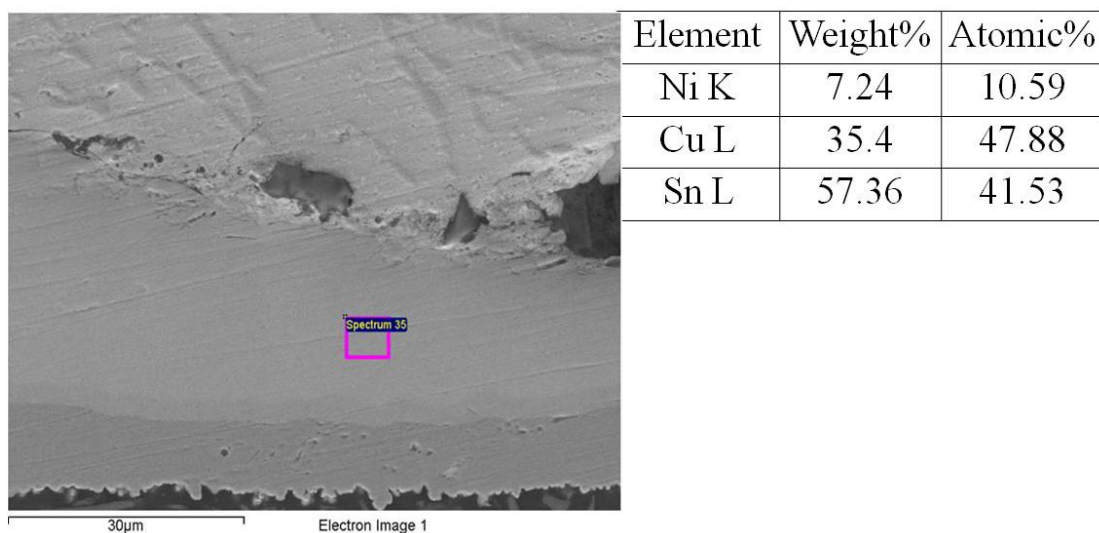


圖 5-7 施加 1.6 A 電流，加熱板溫度 150 °C 下，通電至電阻上升超過 100 %，於電子流流向基板端之鉅錫接點出現極厚的 $(\text{Cu},\text{Ni})_6\text{Sn}_5$ 介金屬化合物

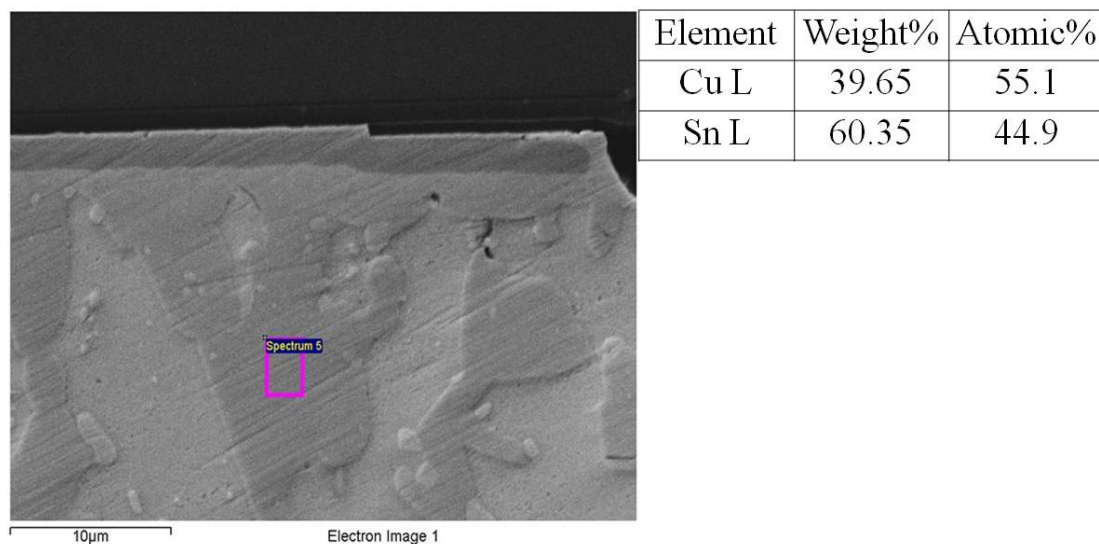


圖 5-8 施加 1.3 A 電流，加熱板溫度 150 °C 下，通電至電阻上升超過 100 %，於電子流流向晶片端之鉅錫接點出現 Cu_6Sn_5 介金屬化合物聚集

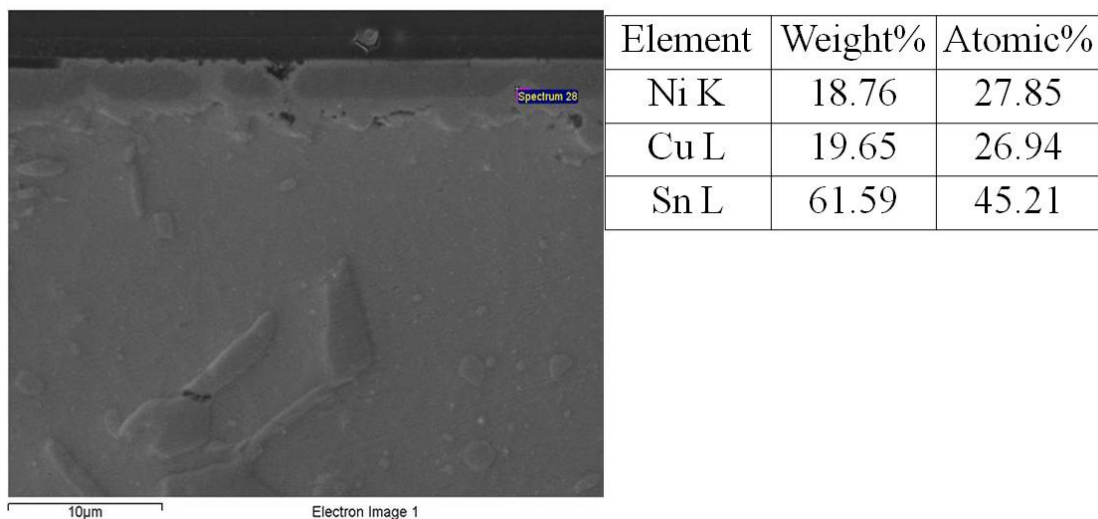


圖 5-9 施加 1.3 A 電流值，加熱板溫度 120 °C 下，通電至電阻上升約 10 mΩ，於電子流流向晶片端之銲錫接點，由於鎳層消耗，出現鎳含量較高的 $(\text{Cu,Ni})_6\text{Sn}_5$ 介金屬化合物

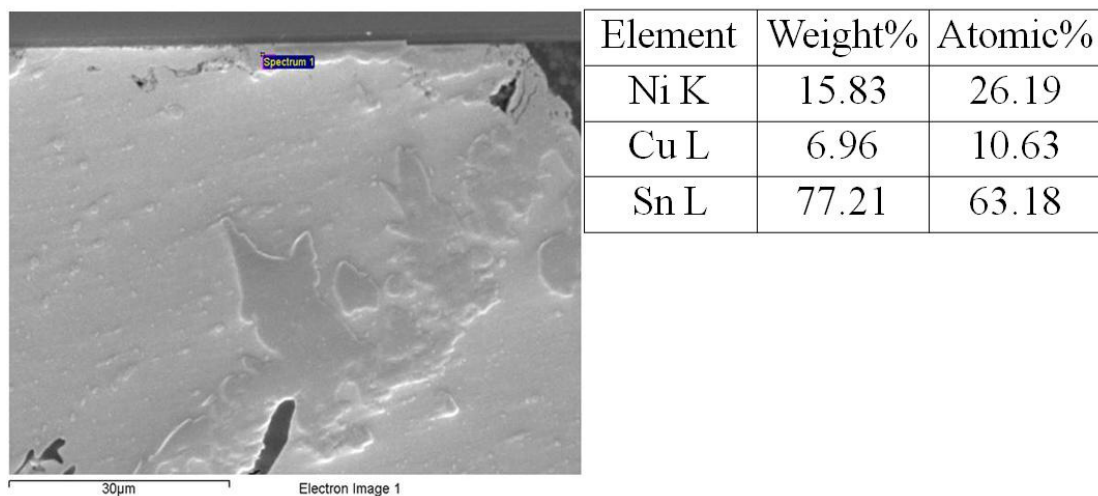


圖 5-10 施加 1.3 A 電流值，加熱板溫度 140 °C 下，通電至電阻上升 10 mΩ，於電子流流向基板端之銲錫接點殘留鎳層周圍出現 $(\text{Ni,Cu})_3\text{Sn}_4$ 介金屬化合物

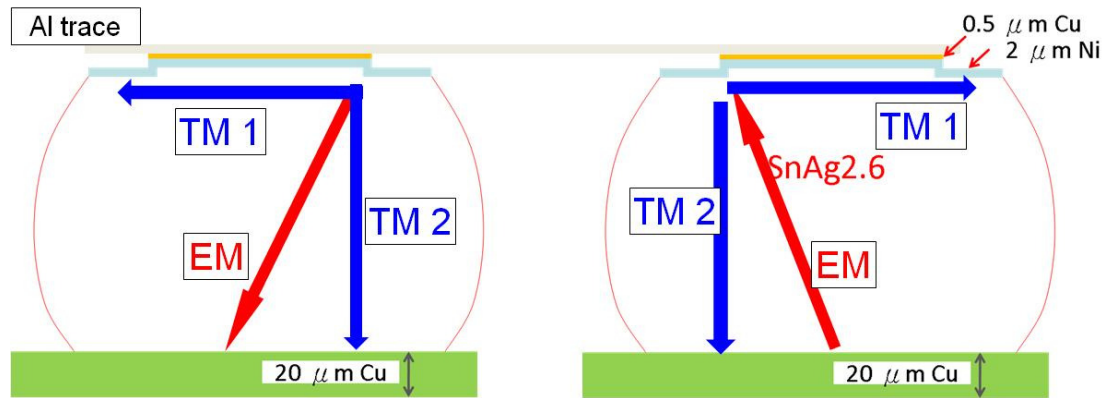


圖 5-11 鉛錫內部在通電環境下，電遷移及熱遷移驅動力作用方向示意圖

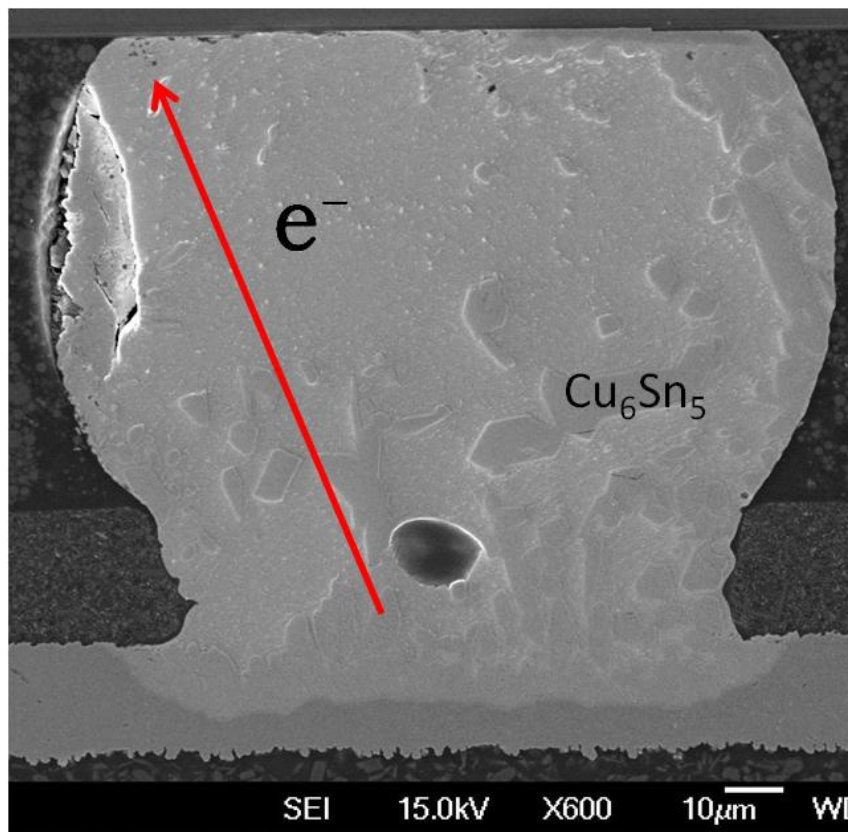


圖 5-12 施加 1.6 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升超過 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布

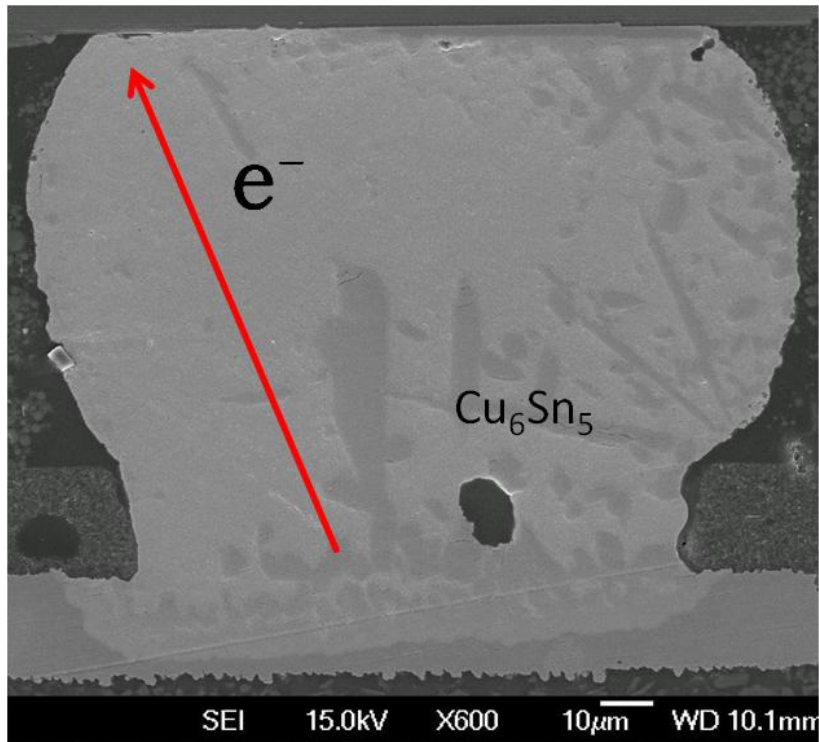


圖 5-13 施加 1.5 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布

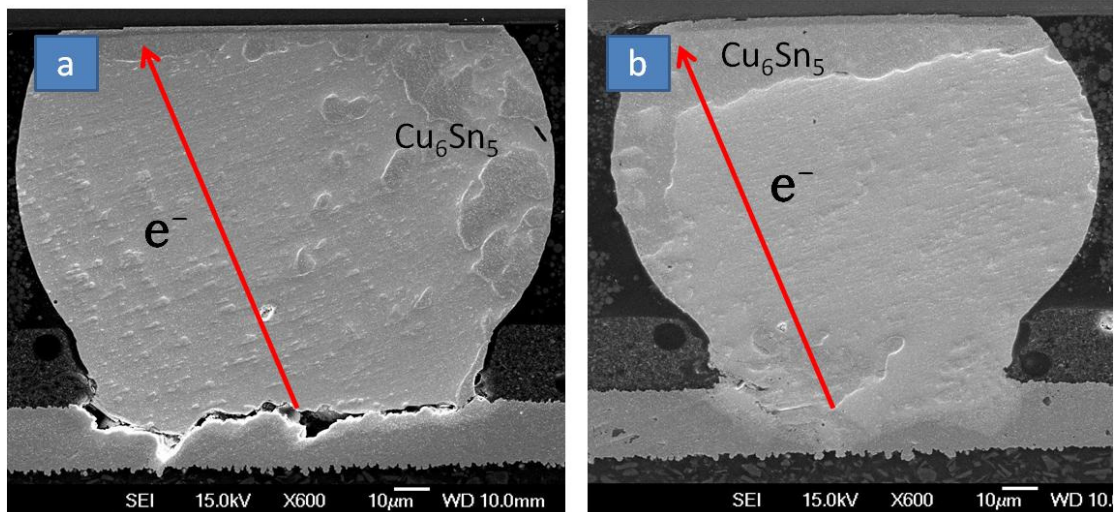


圖 5-14 施加 1.3 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布

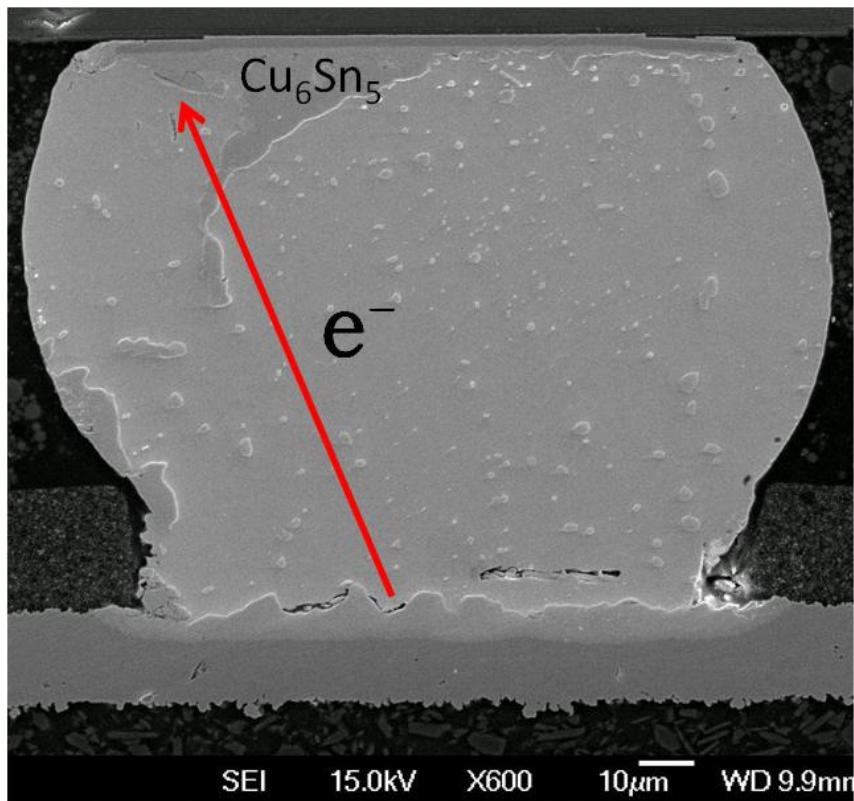


圖 5-15 施加 1.2 A 電流，加熱板溫度 150 °C 環境，通電至電阻上升 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布

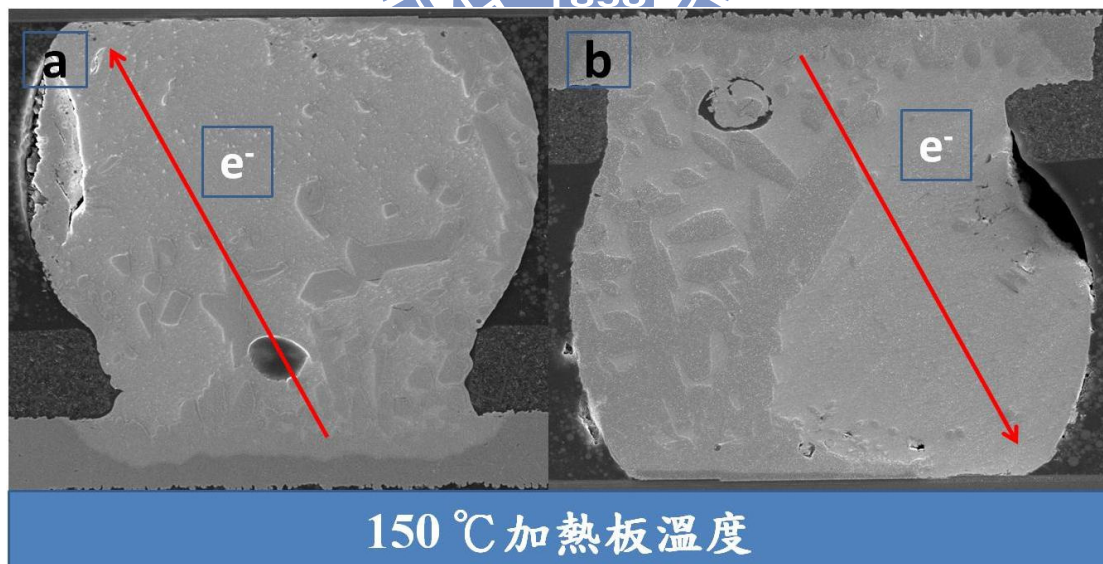


圖 5-16 加熱板溫度為 150 °C，其中 a) 基板端朝加熱板 b) 晶片端朝加熱板，通電至電阻上升超過 100 %，電子流流向晶片端之 Cu_6Sn_5 介金屬化合物分布

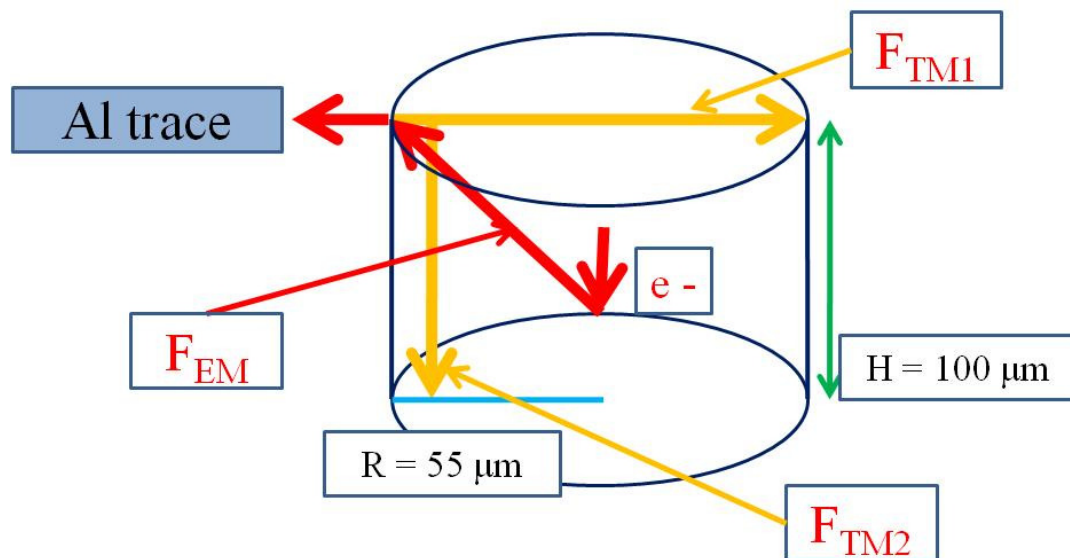


圖 5-17 鉛錫結構簡化及電遷移、熱遷移作用力方向示意圖

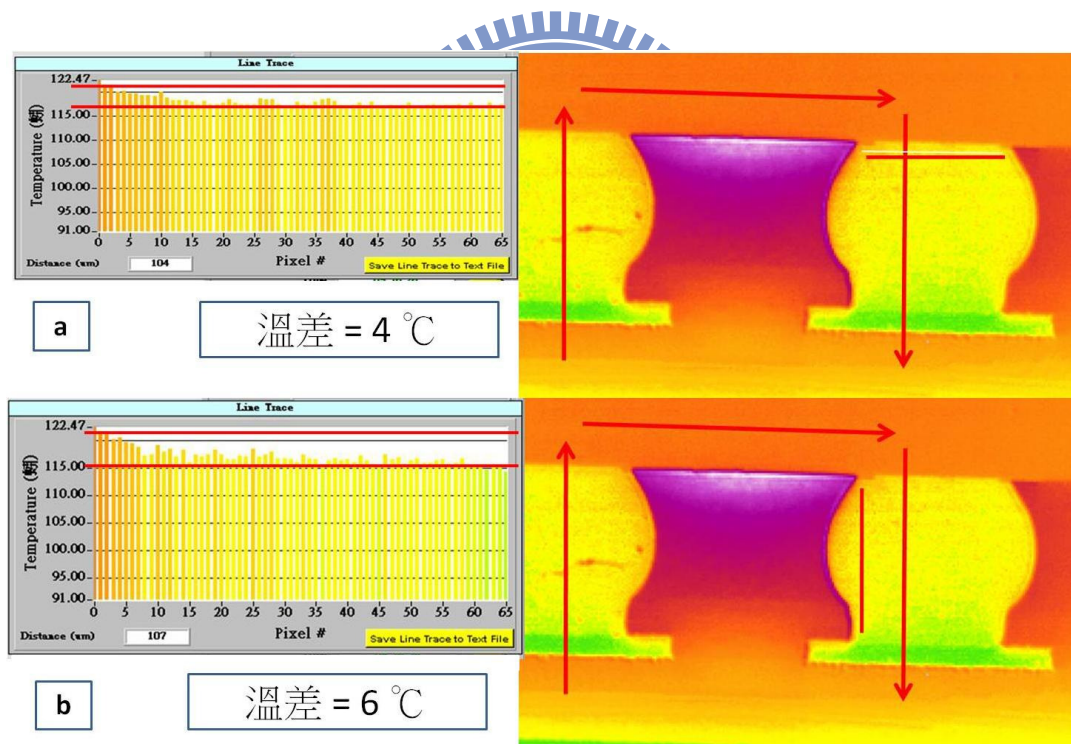


圖 5-18 將鉛錫橫截面處理後，通入 1.1 A 之電流以模擬完整接點 1.6 A 的溫度差，a) 橫向溫差為 4°C b) 縱向溫差為 6°C

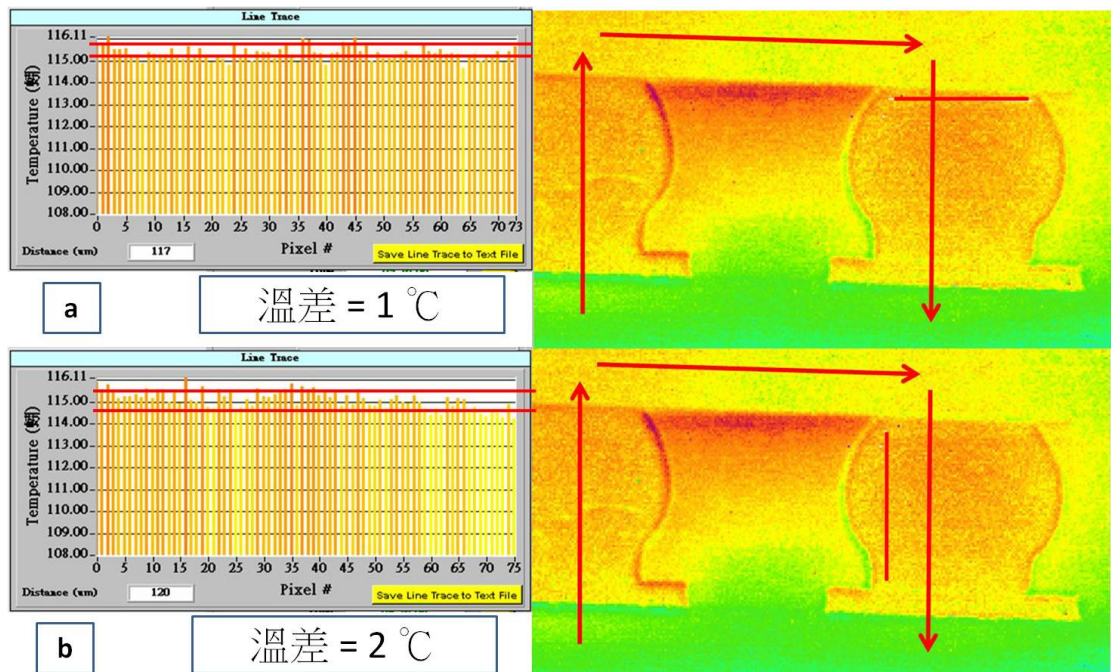


圖 5-19 將鉛錫橫截面處理後，通入 0.92 A 之電流以模擬完整接點

1.3 A 的溫度差，a) 橫向溫度為 1°C b) 縱向溫度為 2°C

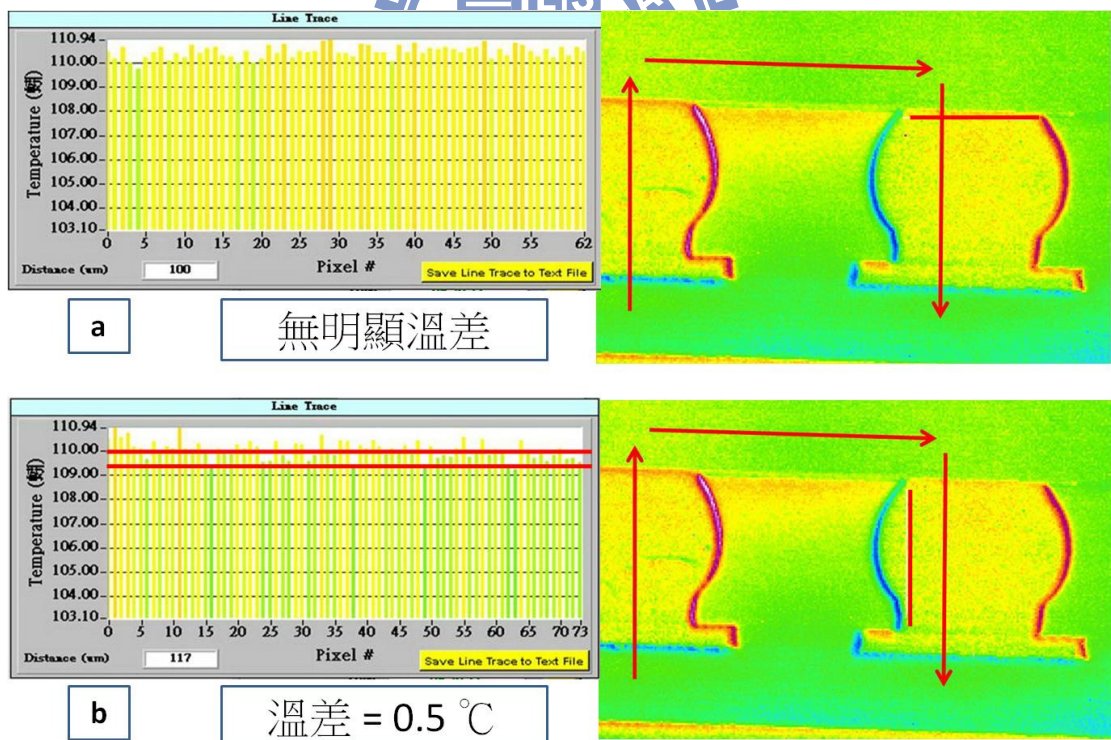


圖 5-20 將鉛錫橫截面處理後，通入 0.85 A 之電流以模擬完整接點

1.2 A 的溫度差，a) 橫向溫度為 0°C b) 縱向溫度為 0.5°C

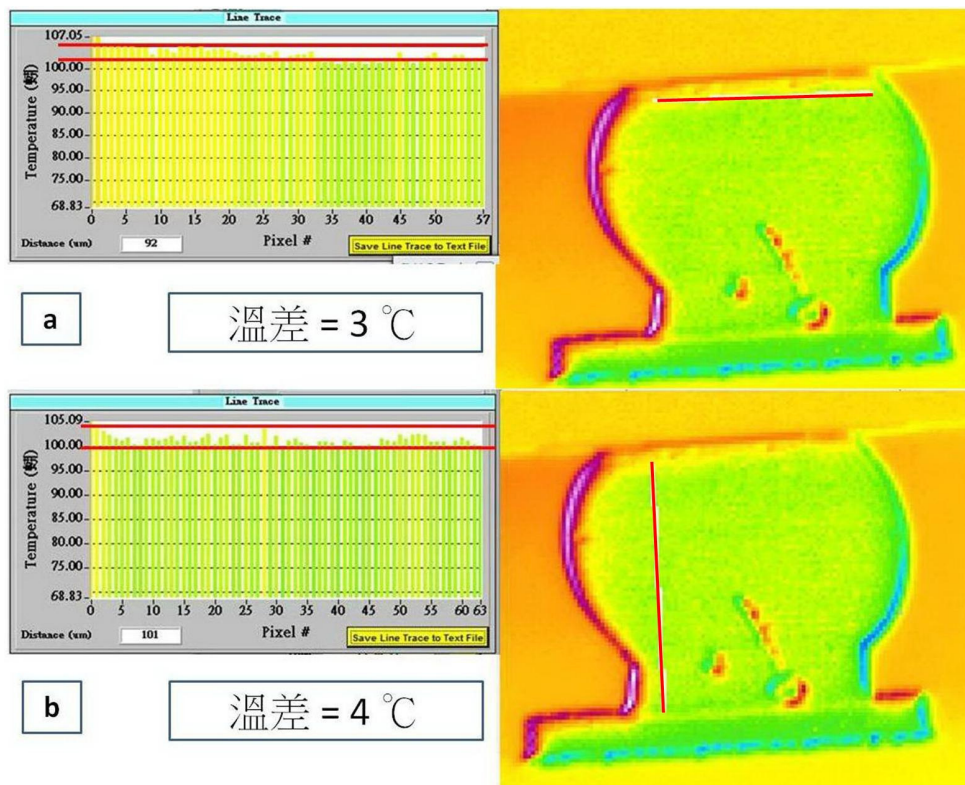


圖 5-21 加熱板溫度 90 °C，通入 1.1 A 之溫度差分別為 a) 3 °C b) 4 °C

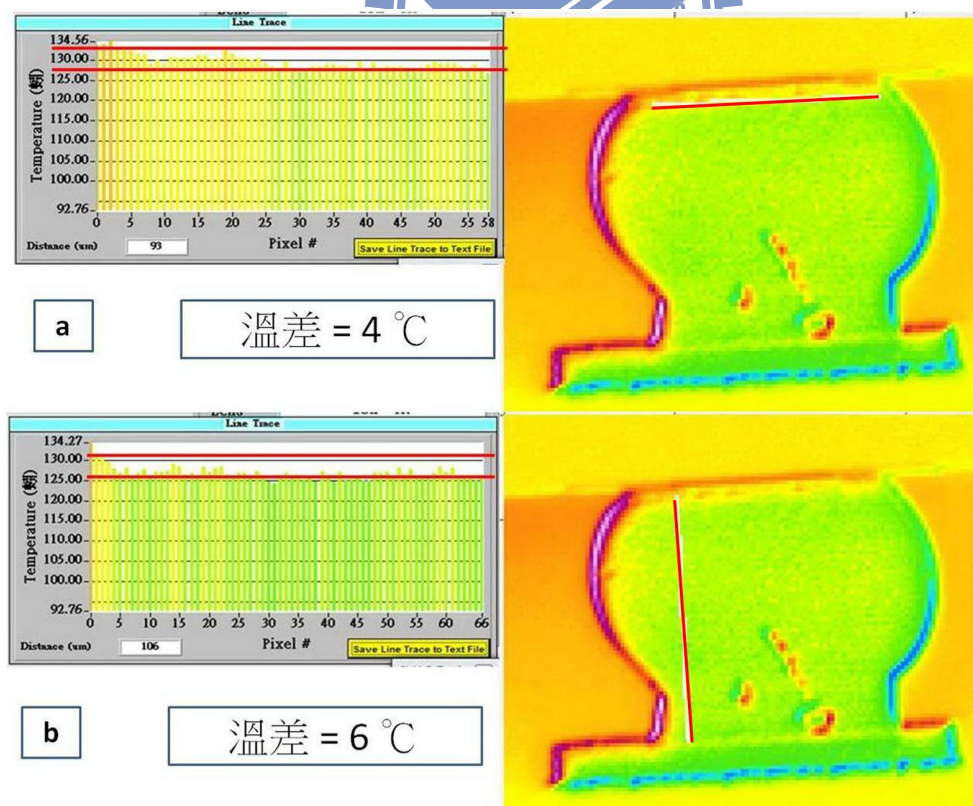


圖 5-22 加熱板溫度 110 °C，通入 1.1 A 之溫度差分別為 a) 4 °C b) 6 °C

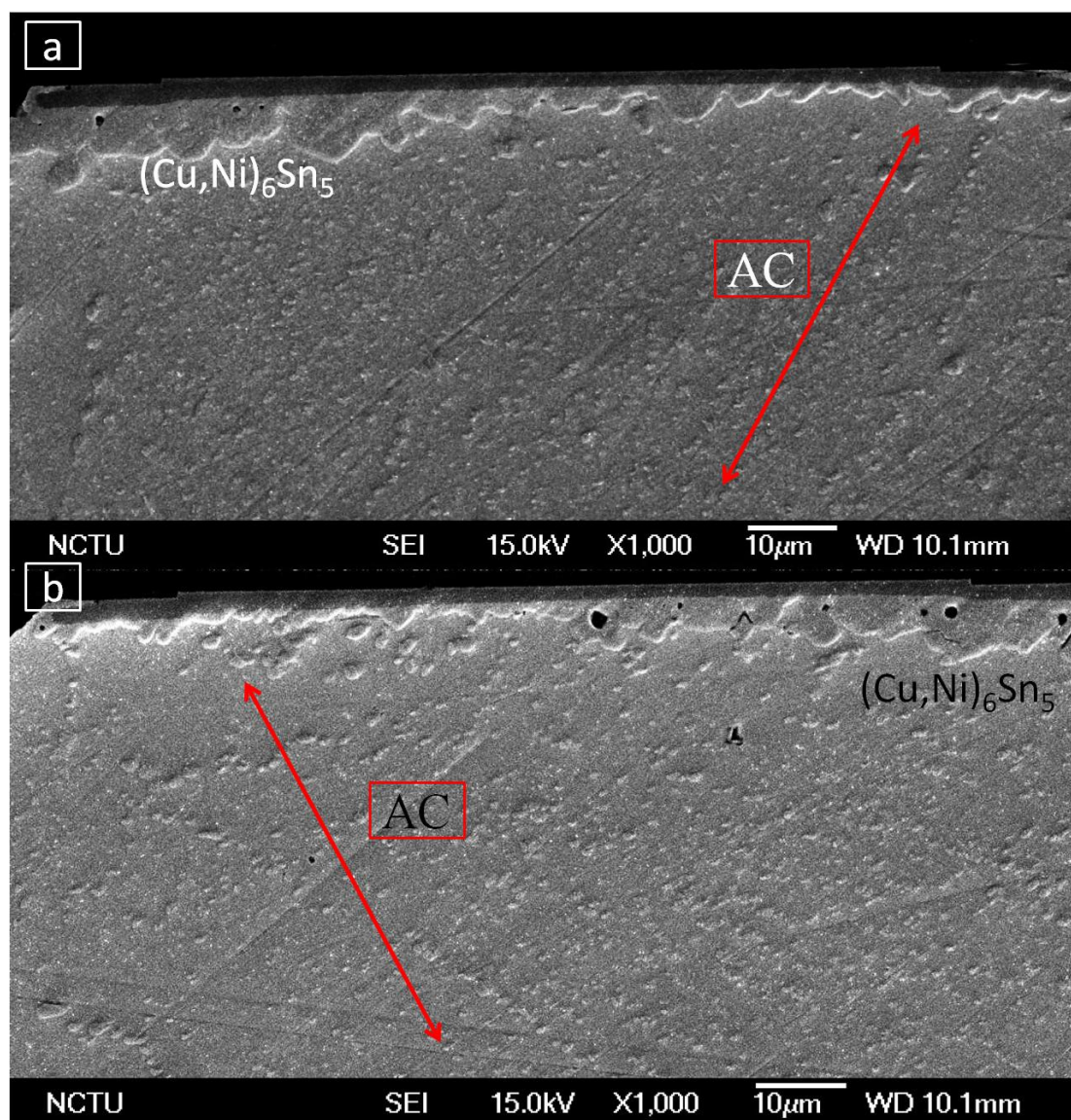


圖 5-23 通以交流電 1.6 A 之電流值，加熱板溫度為 150 °C，通電 48 小時後，可發現 Cu_6Sn_5 介金屬化合物有明顯往冷端、亦即遠離電流堆積區移動的趨勢

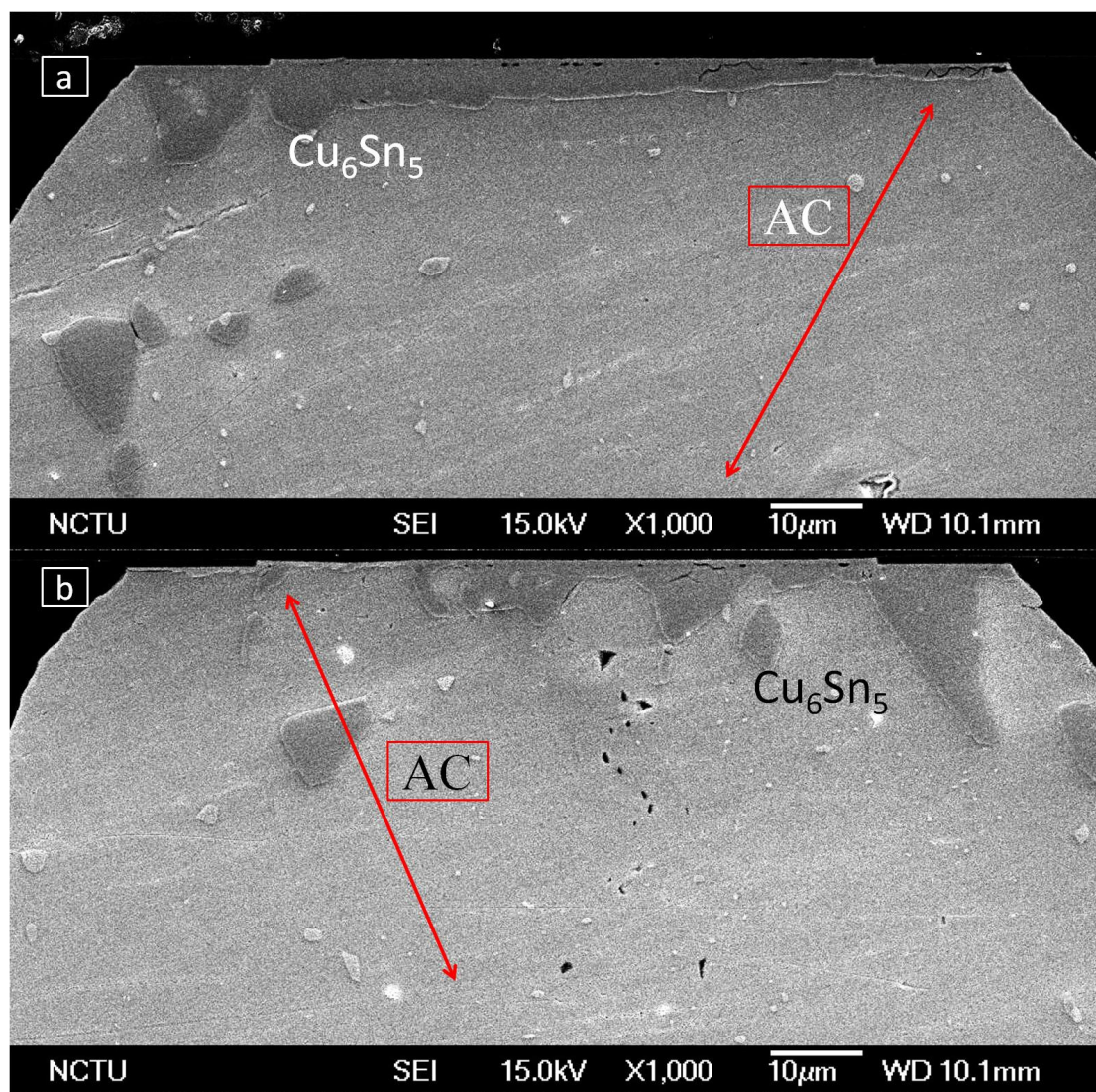


圖 5-24 針對 Ti 1k/Ni(V) 3.25k/Cu 薄膜 UBM，錫銅 0.7 無鉛鉛錫通以交流電 1.6 A 電流，加熱板溫度 150 °C，通電 48 小時後，可發現 Cu_6Sn_5 介金屬化合物有明顯往冷端移動的趨勢

Cu (wt.%)	Ag (wt.%)	Sn (wt.%)	Base metal	Intermetallic(s)
0.0	3.5–3.9	Balance	Ni and Ni(P) Au/Ni and Au/Ni(P)	Ni ₃ Sn ₄ Ni ₃ Sn ₄
0.1	0	Balance	Ni	Ni ₃ Sn ₄
0.2	0–3.9	Balance	Ni and Ni(P)	(Ni,Cu) ₃ Sn ₄
0.3	0–3.0	Balance	Ni	(Ni,Cu) ₃ Sn ₄
0.4	0–3.9	Balance	Ni Au/Ni(P)	(Ni,Cu) ₃ Sn ₄ /(Cu,Ni) ₆ Sn ₅ (Ni,Cu) ₃ Sn ₄ /(Cu,Ni) ₆ Sn ₅
0.5	1.0–4.0	Balance	Ni and Ni(P) Au/Ni and Au/Ni(P) Ni and Ni(P) Au/Ni and Au/Ni(P)	(Cu,Ni) ₆ Sn ₅ (Cu,Ni) ₆ Sn ₅ (Ni,Cu) ₃ Sn ₄ /(Cu,Ni) ₆ Sn ₅ (Ni,Cu) ₃ Sn ₄ /(Cu,Ni) ₆ Sn ₅
0.6	0–3.9	Balance	Ni	(Cu,Ni) ₆ Sn ₅
0.7	0–3.8	Balance	Ni and Ni(P) Au/Ni and Au/Ni(P)	(Cu,Ni) ₆ Sn ₅ (Cu,Ni) ₆ Sn ₅
0.75	3.5	Balance	Au/Ni and Au/Ni(P) Ni and Ni(P)	(Cu,Ni) ₆ Sn ₅ (Cu,Ni) ₆ Sn ₅
0.8	0–3.9	Balance	Au/Ni and Au/Ni(P) Ni	(Cu,Ni) ₆ Sn ₅ (Cu,Ni) ₆ Sn ₅
0.9	0	Balance	Ni	(Cu,Ni) ₆ Sn ₅
1.0	3.5–3.9	Balance	Ni and Ni(P) Au/Ni	(Cu,Ni) ₆ Sn ₅ (Cu,Ni) ₆ Sn ₅
1.5	0	Balance	Ni	(Cu,Ni) ₆ Sn ₅
1.7	4.7	Balance	Ni	(Cu,Ni) ₆ Sn ₅
3.0	0–3.9	Balance	Ni Au/Ni	(Cu,Ni) ₆ Sn ₅ (Cu,Ni) ₆ Sn ₅

表 5-1 晶片端介金屬化合物成分，在銅的溶解度限制及銀含量的範圍中，可發現於鍍層形成之三元介金屬化合物為(Cu,Ni)₆Sn₅ [48]

通入電流(A)	加熱板溫度(°C)	校正後溫度(°C)	溫升 (°C)
1.6	150	203	53
1.5	150	198	48
1.3	150	185	35
1.2	150	171	21

表 5-2 本部份實驗經溫度-電阻關係式校正之後之內部溫度及溫升

第六章、結論

相較於傳統的雛菊花環電阻量測，透過四點量測，我們可以較精確的測量及定義出通電銲錫接點的電阻上升及破壞。搭配 TCR 效應所求出之溫度-電阻關係圖，我們可以得到通電初期銲錫結構的溫度。在定電流改變基板溫度的實驗中，我們發現，在同樣電流密度下，在溫度高於 120°C 時，鎳層消耗導致銲錫與鋁銲墊接著不良以及電子流流向晶片端之銲錫接點中生成於介金屬化合物以及銲錫之間的孔洞是主要的破壞模式，在此環境下擴散所導致的反應主導了鎳 UBM 層的消耗速率。而當溫度低於 120°C 時，由於自擴散係數的大幅降低，導致鎳層不再出現明顯消耗；此時破壞模式轉變為兩顆銲錫接點之陰極介金屬化合物及銲錫之間的孔洞聚集所造成。

在第二部分的實驗中，紅外線熱像儀的幫助使得估計內部溫度梯度成為可能，我們利用簡單的計算求出熱遷移及電遷移之間驅動力因通電環境的不同所造成的消長，當施加電流大於 1.3 A 時，熱遷移的驅動力會超過電遷移的驅動力，造成銅原子傾向於移動到遠離電流堆積區形成介金屬化合物，而當電流值低於 1.3 A 時，電遷移驅動力將主導銅原子的移動，連帶影響 Cu_6Sn_5 介金屬化合物生成於電流堆積區。

參考文獻

- [1] Intel Technology Journal, Vol. 9, Issue 4, 2005
- [2] V.B. Fiks, Soviet Physics – Solid State, Vol. 1, pp. 14-28, 1959.
- [3] H.K. Kim, H.J. Liou, and K.N. Tu, J. Mater. Res. 10(3) (1995)497-504
- [4] K.N. Tu, K. Zeng, Electronic Components and Technology Conference, 2002. Proceedings. 52nd.
- [5] European Union Waste in Electrical and Electronic Equipment (WEEE) Directive, 3rd Draft, May 2000.
- [6] Japanese Ministry of Health and Welfare Waste Regulation on Un-Reusable Pb, June 1998.
- [7] James. R. Black, Proceedings of the IEEE. vol 57. no. 9, september 1969
- [8] M. Shatzkes, J. R. Lloyd, J. Appl. Phys. 59(11), 1986
- [9] W. J. Choi, E. C. C. Yeh, K. N. Tu, J. Appl. Phys. 94(9), 2003
- [10] <http://elearning.stut.edu.tw/teach/electron/coat.htm>
- [11] <http://www.fys.uio.no/studier/kurs/fys317/fig2-6.jpg>
- [12] D. R. Frear, JOM, 51 (3) (1999), pp. 22-27
- [13] Christian Witt. Electromigration transport mechanisms and back low in Al interconnects, first year report, Max-Planck-Institute fur Metallforschung Stuttgart, 91 July, 1998.
- [14] Paul S. Ho, Thomas Kwok, Rep. Prog. Phys. 52, pp. 301-348, 1989.
- [15] K. N. Tu, J. W. Mayer and L.C. Feldman, “Electronic Thin Film Science,” Macmillan, New York, 1992.
- [16] H. Ye, C. Basaran, D. C. Hopkins, Components and packaging Technologies, IEEE transactions, vol. 26, pp673-681, 2003
- [17] K. N. Tu, C. C. Yeh, C. Y. Liu and Chih Chen, Appl. Phys. Lett. 76,(8), 2000
- [18] T. L. Shao, S. W. Liang, T. C. Lin, Chih Chen, J. Appl. Phys. 98, 044509, 2005
- [19] S. H. Chiu, T. L. Shao, Chih Chen, Appl. Phys. Lett. 88, 022110, 2006
- [20] T. L. Shao, Y. H. Chen, S. H. Chiu, and Chih Chen, J. Appl. Phys. 96, 8, 2004
- [21] Hua Ye, Douglas C. Hopkins, C. Basaran, Microelectronics Reliability 43 (2003) 2021–2029
- [22] Y. T. Yeh, C. K. Chou, Y. C. Hsu, and Chih Chen, Appl. Phys. Lett.

- 86, 203504, 2005
- [23] K. N. Tu, *Acta Metallurgica*, vol 21, April, 1973
- [24] Y. S. Lai, C. W. Lee, C. L. Kao, *Journal of Electronic Packaging*, vol 129, 2007
- [25] M. H R. Jen, L. C. Liu, Y. S. Lai, *Microelectronics Reliability* 49 (2009) 734–745
- [26] K. Zeng, K. N. Tu, *Materials Science and Engineering R* 38 (2002) 55-105
- [27] M.Li, F.Zhang, W.T.Chen, K.Zeng, K.N.Tu, H.Balkan, P.Elenius, *J.Mater.Res*, 2001
- [28] B. Chao, S. H. Chae, X. Zhang, K. H. Lu, M. Ding, J. Im, Paul S. Ho *J. Appl. Phys.* 100, 084909 (2006)
- [29] L. Zhang, S. Ou, J. Huang, K. N. Tu, S. Gee, L. Nguyen, *Appl. Phys. Lett.* 88, 012106, 2006
- [30] T. L. Shao, S. H. Chiu, Chih Chen, D. J. Yao, C. Y. Hsu, *J. Electron. Mater.* , vol 33, no.11, 2004
- [31] H. Y. Chen, Chih Chen, K. N. Tu, *Appl. Phys. Lett.* 93, 122103, 2008
- [32] S. Y. Jang, J. Wolf, W. S. Kwon, K. W. Paik, *ECTC* 2002
- [33] J. W. Nah, K.Chen, J. O. Suh, K. N. Tu, *ECTC* 2007
- [34] J. W. Nah, J. O. Suh, K. N. Tu, *J. Appl. Phys.* 100, 123513, 2006
- [35] Y. L. Lin, Y. S. Lai, Y. W. Lin, C. R. Kao, *J. Electron. Mater.*, Vol. 37, No. 1, 2008
- [36]關於吉時利科技公司相關資訊及產品請參閱其官方網站，網址：
<http://www.keithley.com/>
- [37]關於安捷倫科技公司相關資訊及產品請參閱其官方網站，網址：
<http://www.home.agilent.com/>
- [38]關於美國國家儀器公司相關資訊請參閱其官方網站，網址：
<http://www.ni.com/>
- [39]關於泰菱科技公司之相關產品資訊請參閱其官方網站，網址：
<http://www.tecpel.com.tw/>
- [40] S. W. Liang, S. H. Chiu, Chih Chen, *Appl. Phys. Lett.* 90, 082103, 2007
- [41] C. M. Tsai, Y. L. Lin, J. Y. Tsai, Y. S. Lai, C. R. Kao, *J. Electron.*

Mater., Vol. 37, No. 1, 2008

[42] 林志豪，碩士論文，國立清華大學化工所，2001

[43] 陳文泰，碩士論文，國立中央大學化工材料所，2002

[44] H. Yu, V. Vuorinen, J. K. Kivilahti, J. Electron. Mater., Vol. 36, No. 2, 2007

[45] C. K. Hu, H. B. Huntington, Phys. Revs. B 28, 579(1983)

[46] C. K. Hu, H. B. Huntington, Phys. Revs. B 26, 2782(1982)

[47] S. J. Wang, C. Y. Liu, J. Electron. Mater., Vol. 32, No. 11, 2003

[48] C. E. Ho, S. C. Yang, C. R. Kao, Lead-Free Electronic Solders
155-174

[49] B. B. Alchagirov, A. M. Chochaeva, High Temperature, vol. 38, No. 1, 2000, pp44-48

