

# 國立交通大學

材料科學與工程學系  
碩士論文

鈰金屬陰極奈米裂縫製作  
及表面傳導電子發射元件技術之研究

Study of Nanogap Fabrication on Palladium Cathode for Surface  
Conduction Electron Emission Devices Technology



研究生：魏振洋

指導教授：潘扶民 博士

中華民國九十八年七月

鈰金屬陰極奈米裂縫製作  
及表面傳導電子發射元件技術之研究

Study of Nanogap Fabrication on Palladium Cathode for Surface  
Conduction Electron Emission Devices Technology

研究生：魏振洋

Student: Jhen-Yang Wei

指導教授：潘扶民

Adviser: Fu-Ming Pan



Submitted to Department of Materials Science and Engineering  
College of Engineering  
National Chiao Tung University  
in partial Fulfillment of the Requirements  
for the Degree of  
Master  
in

Materials Science and Engineering

July 2009

Hsinchu, Taiwan, Republic of China

中華民國九十八年七月

# 鈹金屬陰極奈米裂縫製作 及表面傳導電子發射元件技術之研究

研究生：魏振洋

指導教授：潘扶民 博士

國立交通大學材料科學與工程學系

## 摘要

本實驗主要的課題為研究 SCE 之電子發射元件，稱為表面傳導電子發射元件(Surface Conduction Electron Emission Devices)。SCE 元件最關鍵的技術是製作奈米尺寸的裂縫當作場發射源，並期望能得到低的驅動電壓及優良的場發射特性。在本實驗中提出兩種方式進行奈米裂縫的製作，第一種方式為聚焦離子束（Focused Ion Beam）蝕刻形成裂隙法，利用聚焦離子束在 Pd 金屬薄膜上製作出不同寬度和與不同位置上奈米級裂隙完成 SCE 場發射電子源的製作，結果發現裂縫寬度較小之元件場發射特性會較好，且裂縫形成的位置會影響到場發射特性的呈現。藉著氧氛圍下的退火處理將 Pd 薄膜氧化，改變場發射源的組成結構及表面形貌，可以得到更好的場發射特性以及穩定性。第二種方法為氫脆法，裂縫的生成是因為鈹吸附氫氣後相變化之體積膨脹在鈹薄膜內產生很大的應力所致，除了氫脆化過程中氫氣壓力和環境溫度會影響裂縫的形成，沉積鈹薄膜的製程條件

也會對裂縫成型造成影響，本實驗選擇三種不同鍍膜速率之鈮薄膜進行氫脆化處理，發現鍍率小的鈮薄膜性質較好且容易完成裂縫的生成。

關鍵詞：鈮、氧化鈮、奈米裂縫、表面傳導電子、聚焦離子束、氫脆化、場發射。



# **Study of Nanogap Fabrication on Palladium Cathode for Surface Conduction Electron Emission Devices Technology**

Graduated Student : Jhen-Yang Wei      Adviser : Dr. Fu-Ming Pan

Department of Materials Science and Engineering  
National Chiao Tung University



## **Abstract**

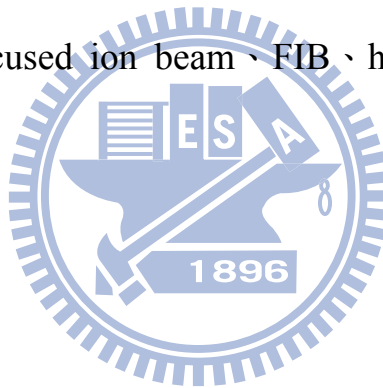
The main object of this study is focused on the fabrication of the electron emitting device called Surface Conduction Electron Emission Devices (SCE Devices). The most critical process to fabricate the SCE device is how to produce gaps in nanometer scale with a low turn-on voltage and great field emission characteristics. We present two kinds of fabrication method to form the nanogap on palladium cathode as electron emitting source. First one is focused ion beam (FIB) sputter etching system, by using various beam energy and location, we can define nanogaps of different width and location. The turn-on voltage decreased with decreasing of the nanogap width, and different gap location will arise different field emission results. Oxidized palladium cathode with high temperature annealing in low pressure oxygen atmosphere cause the formation of palladium oxide. It will change the gap width and the roughness of the emitting source and bring about better field emission

characteristics.

The other method is hydrogenation, it is based on that a large stress develops in the metal due to phase transformation leading to volume expansion. The width of nanogap could be controlled by adjusting the hydrogen pressure and the Pd film temperature. The deposition rate of palladium film will affect the formation of gap. By comparing palladium film with different deposition rate, we find out that the film with lower deposition rate will have better property to form nanogap.

keywords : palladium 、 Pd 、 palladium oxide 、 PdO 、 nanogap 、 surface conduction

electron 、 focused ion beam 、 FIB 、 hydrogen embrittlement 、 field emission ◦



## 誌謝

碩士研究生涯兩年多來承蒙老師潘扶民教授在研究及生活上的指點，受益良多，在此要跟老師致上最大的感謝，希望老師能繼續將研究的經驗傳承下去，讓更多的學弟妹能夠在學術研究上得到收穫。

感謝口試委員張立教授、陳智教授以及許鈺宗教授給予寶貴的意見，還有志豪、建融、重守等學長在實驗上的幫助，讓我能夠順利的完成本篇論文。

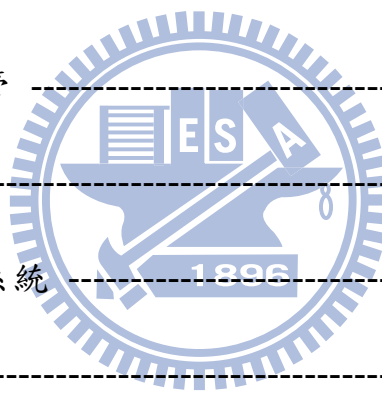
另外感謝兩位戰友怡萱跟秀瑛兩年來的協助跟幫忙，一起在研究上成長蛻變，還有姿慧、心怡跟逸群平日的關心與胡鬧，讓我的研究生生涯變的更多采多姿。最後要感謝一路上支持我的家人們，給予我適時的資助及鼓勵。要謝的人太多了，那就謝天吧，謝謝大家！

## 目錄

摘要	-----i
Abstract	-----iii
誌謝	-----v
目錄	-----vi
表目錄	-----x
圖目錄	-----x
<b>第一章 緒論</b>	
1-1 顯示器的起源與發展	-----1
1-2 場發射顯示器 ( field emission display, FED ) 概論	-----3
1-2-1 Spindt 型場發射顯示器	-----6
1-2-2 彈道電子表面發射型場發射顯示器 ( BSD )	-----8
1-2-3 奈米碳管型場發射顯示器 ( CNT )	-----8
1-2-4 表面傳導電子發射型 ( SCE )	-----10
1-3 SCE 表面傳導電子發射顯示器	-----11
1-4 研究動機與重點	-----16
<b>第二章 文獻回顧</b>	
2-1 金屬場發射理論	-----17
2-2 奈米級裂隙製作方法	-----23



2-2-1	電子束微影術法	-----23
2-2-2	Shadow Evaporation 法	-----25
2-2-3	電遷移法	-----27
2-2-4	電化學沉積法	-----27
2-2-5	聚焦離子束法	-----29
2-2-6	鈹氫化法	-----30
<b>第三章 儀器介紹</b>		
3-1	製程儀器	-----32
3-1-1	氧化擴散爐管	-----32
3-1-2	微影製程	-----32
3-1-3	電子槍蒸鍍系統	-----33
3-1-4	聚焦離子束	-----34
3-1-5	後段真空退火爐管	-----35
3-1-6	高壓氫化系統	-----35
3-2	分析儀器	-----38
3-2-1	場發射掃描式電子顯微鏡	-----38
3-2-2	原子力顯微鏡	-----39
3-2-3	高解析度X光繞射儀	-----40
3-2-4	X光光電子能譜儀	-----42



3-2-5	歐傑電子能譜儀	-----43
3-2-6	真空電性量測系統	-----44
<b>第四章 FIB ( focused ion beam ) 製作奈米裂縫SCE元件及改質</b>		
4-1	實驗方法與流程	-----46
4-2	裂縫位於鈦金屬薄膜中央之 SCE 元件	-----50
4-3	裂縫位於鈦金屬薄膜與第一道白金電極跨接 step 處之 SCE 元件	-----53
4-4	裂縫位於不同位置之 SCE 元件場發射特性比較	-----56
4-5	氧氛圍下高溫退火改質對 SCE 元件組成結構及場發射的影響	
4-5-1	氧氣壓力 0.2 torr、溫度 400°C 下 5 小時退火改質	-----61
4-5-2	氧氣壓力 0.2 torr、溫度 550°C 下 5 小時退火改質	-----69
4-6	閘極表面粗糙度對場發射效率的影響	-----74
4-7	結論	-----75
<b>第五章 鈦氫化法製作奈米裂縫以及薄膜性質對裂縫形成的影響</b>		
5-1	緒論	-----76
5-2	元件結構與製作流程	-----77
5-3	鈦薄膜性質對奈米裂縫成型的影響	-----78
5-4	結論	-----83
<b>第六章 總結與未來展望</b>		
6-1	總結	-----84

6-2 未來展望 -----85

第七章 參考文獻 -----86



## 表目錄

表 5.1	氫脆化製程參數 -----	77
-------	---------------	----

## 圖目錄

圖 1.1	表面傳導電子發射顯示器 (SCE/SED) 的各項優異特性 -----	2
圖 1.2	CRT 與 FED 結構之比較 -----	4
圖 1.3	場發射顯示器結構示意圖 -----	5
圖 1.4	Spindt 型陣列單元，每一個圓孔內含一個金屬錐 -----	7
圖 1.5	spindt 型場發射原理示意圖 -----	7
圖 1.6	CNT 電子場發射源 -----	9
圖 1.7	CNT 場發射顯示元件示意圖 -----	10
圖 1.8	SCE 場發射元件示意圖 -----	11
圖 1.9	三種不同顯示器耗能比較 -----	15
圖 1.10	SED 的主要結構示意圖 -----	15
圖 1.11	活性化 (Forming) -----	15
圖 1.12	碳膜沉積 (Activation) -----	15
圖 2.1	金屬與介電質界面的電子位能圖 -----	21
圖 2.2	在 Image charge 影響下的能圖扭曲 -----	21
圖 2.3	外加電場下的電子位能圖 -----	21
圖 2.4	外加電場下發生穿隧效應示意圖 -----	22

圖 2.5	尖端效應：尖端電場劇增 -----	22
圖 2.6	F-N Plot 示意圖 -----	22
圖 2.7	利用電子束微影術形成奈米裂縫 ( 25 nm ~ 7 nm ) -----	24
圖 2.8	利用電子束微影術在 Cr/Au 薄膜上形成奈米裂縫 -----	24
圖 2.9	利用兩段式 Shadow Evaporation 法形成 Nanogap -----	26
圖 2.10	利用兩段式 Shadow Evaporation 法形成 Nanogap -----	26
圖 2.11	利用電遷移法製作奈米裂縫之裂縫掃描式電子顯微鏡影圖 -----	27
圖 2.12	利用電化學沉積法製作奈米裂縫 -----	28
圖 2.13	電化學沉積前後 SEM 圖 -----	28
圖 2.14	利用聚焦離子束製作奈米裂縫之裂縫掃描式電子顯微鏡影 像圖 -----	29
圖 2.15	氫-鈹系統的壓力-組成-溫度曲線圖 -----	31
圖 3.1	電子槍蒸鍍系統操作示意圖 -----	33
圖 3.2	交通大學材料系的聚焦離子束機台 -----	34
圖 3.3	高壓吸脫附氫氣機台 -----	37
圖 3.4	交通大學材料系熱場發射式 JSM 6500F SEM -----	39
圖 3.5	原子力顯微鏡工作原理示意圖 -----	40

圖 3.6	低掠角X光繞射法示意圖 -----	41
圖 3.7	光電子(XPS)及歐傑電子(AES)產生原理示意圖 -----	43
圖 3.8	真空電性量測系統 -----	45
圖 3.9	Emission Current ( $I_e$ ) 及 Conduction current ( $I_c$ )示意圖 -----	45
圖 4.1	金屬鈇薄膜沉積圖 -----	48
圖 4.2	利用 FIB 製作奈米裂縫 SCE 元件 -----	49
圖 4.3	裂縫形成後沉積上第二道電極完成相互交叉的梳形 SCE 元件結構 -----	49
圖 4.4	不同裂隙寬度之掃描式電子顯微鏡影像 -----	51
圖 4.5	裂縫寬度為 30 nm 及 90 nm 元件之場發射特性 -----	52
圖 4.6	裂縫於鈇金屬薄膜與第一道白金電極跨接 step 處之 SCE 元件-	54
圖 4.7	裂縫寬度為 30 nm、60nm 及 90 nm 元件之場發射特性 -----	55
圖 4.8	90 nm 裂縫位於 SCE 不同位置上場發射特性比較 -----	58
圖 4.9	30 nm 裂縫位於 SCE 不同位置上場發射特性比較 -----	59
圖 4.10	裂縫位於 SCE 元件不同位置場發射源形貌比較 -----	60
圖 4.11	90 nm 元件退火前後表面形貌 -----	65
圖 4.12	SCE 元件上 Pd 薄膜覆蓋不同區域示意圖 -----	65
圖 4.13	經過 400°C 退火後 Pd/SiO <sub>2</sub> 及 Pd/Pt 區域 XRD 繞射圖譜 -----	66
圖 4.14	經過 400°C 退火後 Pd/SiO <sub>2</sub> 及 Pd/Pt 區域 XPS 能譜圖 -----	66

圖 4.15	氧化鈦 tetragonal 結構 -----	67
圖 4.16	400°C 退火改質前後場發射 I-V Curve -----	67
圖 4.17	400°C 退火改質前後場發射 F-N Plot -----	68
圖 4.18	場發射陰極(Pd/Pt)退火前後 AFM 影像及縱深圖 -----	68
圖 4.19	90 nm 元件經 550°C 退火後表面形貌 -----	71
圖 4.20	經過 550°C 退火後 Pd/SiO <sub>2</sub> 及 Pd/Pt 區域 XRD 繞射圖譜 -----	72
圖 4.21	經過 550°C 退火後 Pd/SiO <sub>2</sub> 及 Pd/Pt 區域 XPS 能譜圖 -----	72
圖 4.22	退火改質前後場發射 I-V Curve -----	73
圖 4.23	場發射陰極(Pd/Pt)不同溫度退火後 AFM 影像及縱深圖 -----	73
圖 4.24	退火改質前後場發射 F-N Plot -----	74
圖 4.25	閘極端(Pd/SiO <sub>2</sub> )不同溫度退火後 AFM 影像及 Rms 值 -----	74
圖 5.1	利用氫脆法製作奈米裂縫 SCE 元件 -----	77
圖 5.2	氫脆化處理後奈米裂縫成型的 SEM 影像 -----	78
圖 5.3	不同鈦薄膜沉積條件之試片經過氫脆化處理後影像 -----	81
圖 5.4	不同鍍率試片經過 25°C 氫脆化處理後影像 -----	81
圖 5.5	不同沉積鍍率下鈦薄膜 XRD 圖譜 -----	82
圖 5.6	不同鍍率鈦薄膜 Pd(111)繞射峰圖譜 -----	82
圖 5.7	鍍率 1.5 Å/s 薄膜經過氫脆處理後 -----	83

## 第一章 緒論

### 1-1 顯示器的起源與發展

隨著電子科技的進步，資訊傳播的方法日新月異，舉凡書信、電話、廣播、電視乃至於電腦網際網路，人們追求的不外乎更快、更正確且更便利的傳播方法。而在現代化的傳播方式中，電視所能提供的便利及娛樂性已經是現代人獲取資訊不可或缺的一個管道。1940 年，陰極射線管顯示器（Cathode Ray Tube Display，CRT）被發明，其工作原理為利用陰極電子槍所發射出來的電子，在陽極高壓的作用下，撞擊螢光屏，使螢光粉發光以達到發光顯示的效果。但因為陰極射線管畫面閃爍易造成眼睛疲勞，且耗能大、體積龐大搬運不易，因此近年來平面顯示器（Flat Panel Display，FPD）逐漸取代陰極射線管顯示器而成為市場的主流，主要的原因就是它們具有輕薄的優點。

目前市佔率最大的兩種平面顯示器為強調大畫面懸掛式的電漿顯示器（Plasma Display Panel，PDP）與主打無輻射、低耗電且使用壽命長的液晶顯示器（Liquid Crystal Display，LCD），其中 LCD 更在 2007 年超越 CRT 成為全世界最大的顯示器產業。然而，PDP 與 LCD 仍然具有許多問題存在，例如 PDP 的耗電量較大，且製作成本偏高；LCD 則是在亮度、對比與視角方面表現較差，加上其反應速率較慢，使得 LCD 雖然在體積的問題上獲得了改善，但在顯示影像的品質上卻仍不及傳統陰極射線管顯



示器。

近年來逐漸嶄露頭角的場發射顯示器（Field emission Display，FED），因同時具備輕、薄、高亮度、廣視角、大尺寸以及自發光等優點而受到了各方的矚目，在未來市場的發展性上佔了一席之地，而其中又以 Canon 公司所發展的表面傳導電子發射顯示器（Surface Conduction Electron Emitter Display，SCE）最具發展潛力與優勢（圖 1.1）。



圖 1.1 表面傳導電子發射顯示器（SCE/SED）的各項優異特性。[1-1]

## 1-2 場發射顯示器 (FED) 概論

現代場發射平面顯示器的起源可追溯至 1928 年，在當時一篇以金屬作為場發射電極並應用量子力學的計算獲得場發射原理的文章，引起了世界各國相關研究單位的注意。1976 年，美國史丹福研究院 (SRI International) 的 C.A., Spindt 研究團隊開發出圓錐狀的尖端放電陰極，但在當時此種陰極尚未使用於顯示器上，而是應用在製作高速切換元件的研究。直至 1986 年，法國原子能部電子技術資訊研究所 (LETI) 之 R., Meyer 研究團隊利用鉬 (Mo) 金屬於 Si 基板上形成圓錐型的微小尖端 (Microtip) 陰極，並使其在真空腔體內點亮螢光粉，揭示其作為場發射顯示器的可能性與雛型，自此開啟了場發射顯示器技術發展的新紀元。<sup>[1-2]</sup>

1990 年代前半期，場發射顯示器的開發都是以鉬金屬所製作成的圓錐型場發射體為主流，在進入 1990 年代後半期後才陸續有各種不同發射電子方式所製作的場發射顯示器技術被提出，如 Spindt 型、彈道電子表面發射型 (Ballistic Electron Surface Emitting Display, BSD)、奈米碳管 (Carbon Nanotube, CNT) 與表面傳導電子發射顯示器 (Surface Conduction Electron Emitter Display, SCE/SED)。

場發射顯示器的顯像原理與 CRT 相似，皆是透過電子激發螢光粉 (Phosphor) 使其發光。CRT 是利用單一熱電子槍或三管熱電子槍發射電子，再透過電場來偏折電子，使之撞擊在所需對應之螢光粉的位置，透過

電子槍掃描便可以在螢光幕上形成二維影像畫面。然而隨著 CRT 顯示器面板尺寸增大，電子束偏折所需之路徑亦增大，會使得顯示器整體的厚度增加；反觀 FED 則是在每個像素點底下均有其獨立的電子發射源，如此電子將不需再偏折，而實現了 CRT 薄型化的理念，如圖 1.2。

FED 與傳統 CRT 顯示技術最大的差異在於電子源的產生方式：陰極射線管是利用加熱陰極而產生電子，一般稱為熱陰極電子 (Hot Cathode Electrons)；而 FED 則是利用高電場將電子由陰極抽引出來，故稱冷陰極電子 (Cold Cathode Electrons)。

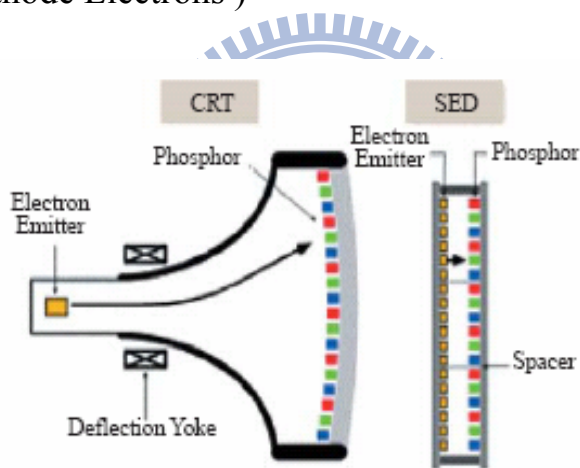


圖 1.2 CRT 與 FED 結構之比較。[1-3]

FED 顯示器之結構如圖 1.3 所示。主要包含兩個部分，一為場發射陣列，另一為螢光幕板。螢光粉塗佈在上板(陽極板)，而電子源配置在下板(陰極板)，中間透過支撐柱 (Spacer) 固定，抽真空封裝在  $10^{-6} \sim 10^{-7}$  torr 環境下。電子源產生之電子在經過 3~8 kV 高壓的抽引下，加速撞擊到螢

光幕的對應區域而發出紅、藍、綠光，將其整合即可形成色彩繽紛的影像。

FED 顯示器陰極與陽極的間距在 0.2~1 mm，在如此狹小的空間裡，考驗著電子源到螢光面的穩定性，顯示器的真空度有很嚴格的要求，因為場發射激發出來的電子需要經過抽引的方式將電子射向螢光板，若顯示器內部殘留空氣，在抽引過程電子可能會遭受空氣分子的碰撞而降低了顯示器的品質，因此除了場發射元件微細加工技術外，真空封裝製造技術也是 FED 的製程技術發展的重要課題。

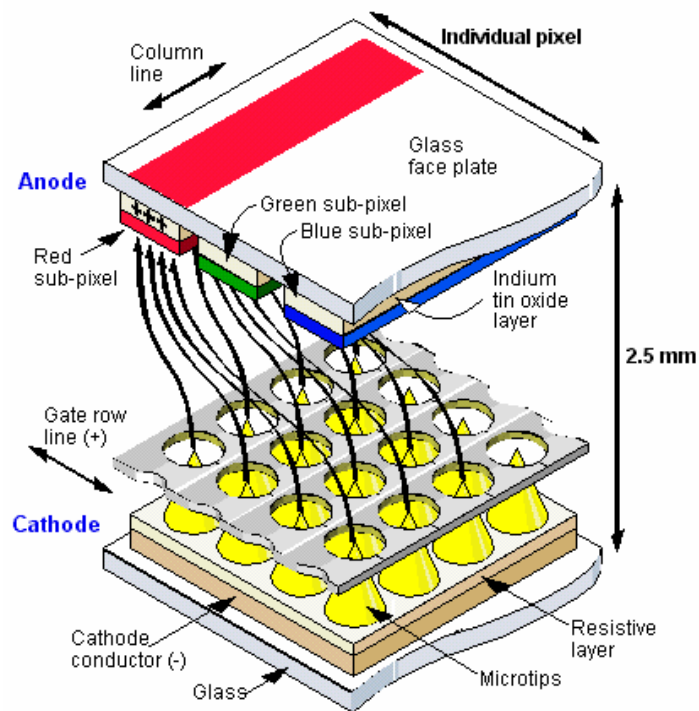


圖 1.3 場發射顯示器結構示意圖。[1-4]

以下就針對幾個不同的場發射類型，如 Spindt 型、BSD 型、CNT 型與 SCE 型場發射平面顯示器做簡單的介紹：

### 1-2-1 Spindt 型場發射顯示器

此種型式的場發射顯示器使用是於 1968 年由 C.A.Spindt [1-5] 研究團隊所發明之陰極，所以稱為 Spindt 型，其製作方法是以微影製程、蝕刻及電子束蒸鍍薄膜製程的半導體微細加工技術，製造一具金屬尖端陣列之平面陰極電子發射源(圖 1.4)，其動作原理為：提供閘極 (Gate) 與陰極間一電壓差形成電場，使得電子發射源受此一電場作用射出電子，再經由陽極高壓的電場吸引加速撞擊陽極板上螢光粉而發光，如圖 1.5 所示。

但因為 Spindt 型的電子發射源製程複雜且需要微影製程，所以不容易應用在大尺寸面板上。加上垂直方向的三極體結構使得整體製作成本較高，尖錐狀電子發射源陣列的均勻性問題需要改進，因此在商品化的實現上仍有許多待克服的問題。

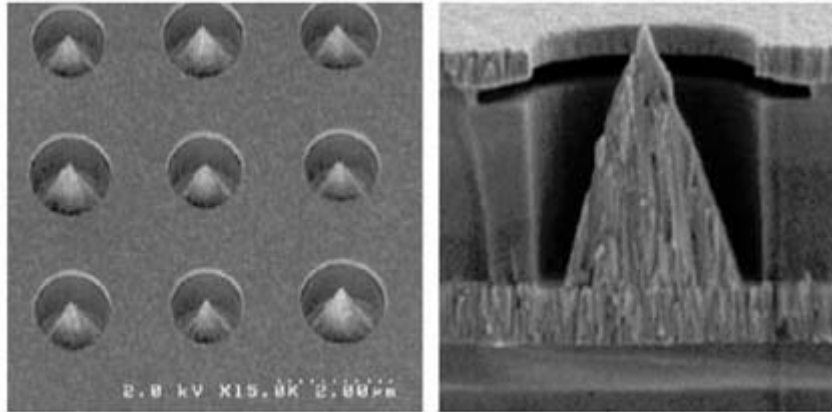


圖 1.4 Spindt 型陣列單元，每一個圓孔內含一個金屬錐。[1-6]

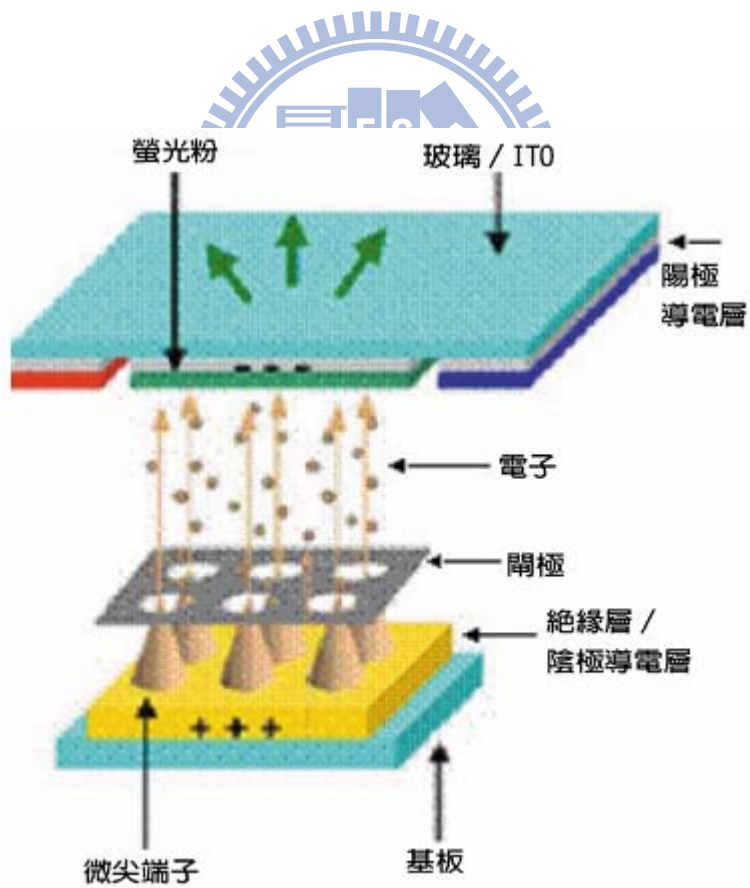


圖 1.5 Spindt 型場發射原理示意圖。

### 1-2-2 彈道電子表面發射型場發射顯示器 (BSD)

彈道電子表面發射型是由日本松下電工與東京農工大學共同開發的場發射顯示器技術，以含有矽奈米結晶 (Si Nano-Crystal) 的多孔性多晶矽層 (PPS, Porous poly-Si) 與表面的氧化層形成陰極，當外加電位差時，陰極電子注入 PPS 層並進入多晶矽的微結晶之間，電子加速運動得到高能量而放出，由於外加電壓集中在微結晶的氧化層表面，形成強電場作用，電子得以加速射出。

### 1-2-3 奈米碳管型場發射顯示器 (CNT)

奈米碳管 (CNT, Carbon Nano Tube) 是在 1991 年由日本飯島澄男教授 (Prof. S. Iijima) 發現，其具有許多優異的材料性質，包括高強度、高張力、高導熱與導電性佳，而高深寬比及尖端小曲率半徑的特性更使得奈米碳管具備優異的場發射特性，如低導通電場以及高電流密度，非常適合作為場發射顯示器之電子發射源。奈米碳管主要的成長方法有三種：石墨的電弧放電 (Arc Discharge) [1-7]，雷射剝蝕 (Laser Ablation) [1-8] 和化學氣相沉積 (Chemical Vapor Depositions, CVD) [1-9]。

奈米碳管電子源的引進使得場發射顯示器的製程可利用厚膜網印來製作低成本、大尺寸的顯示器，此項優勢更是使其吸引了各方的注目。其

結構如圖 1.6 及圖 1.7 所示，與傳統 Spindt 型場發射顯示器相似，最大差異點在於其將金屬尖端的電子發射源以奈米碳管取代，如此將使得製作場發射電子源的製程較為簡單化，降低製造成本。

不過 CNT-FED 仍存在著一些問題使得其無法大量生產而應用在商品上，例如場發射電子不易控制，亮度不夠均勻，因此需要再加一個聚焦電極而導致製作成本偏高。

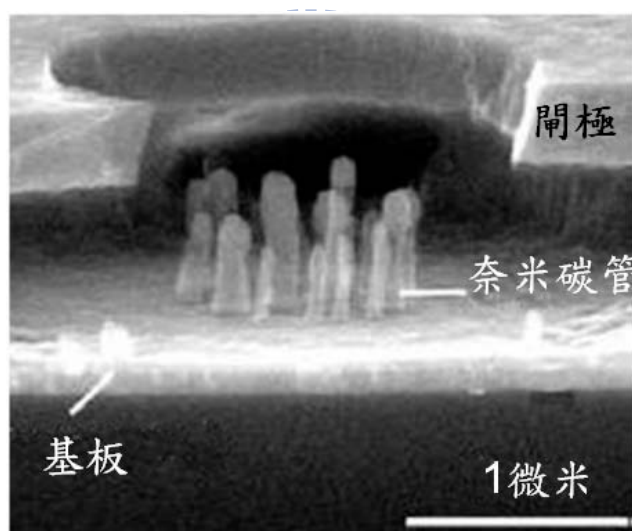


圖 1.6 CNT 電子場發射源。[1-10]



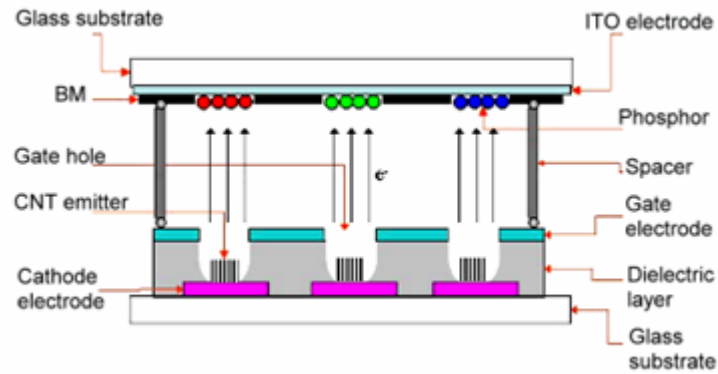


圖 1.7 CNT 場發射顯示元件示意圖[1-11]

#### 1-2-4 表面傳導電子發射型 (SCE)

1965年M.I. Elinson [1-13]首先發表了表面傳導電子(Surface Conduction Electron, SCE)發射源的理論機制，而Canon於1986年正式開始研發將SCE原理應用在顯示器方面。圖1.8為SCE示意圖，其基本原理為在真空的環境下藉著裂縫將一層導電薄膜分成兩個不連續的電極區域，在施加偏壓於此兩個不連續的電極區域後，電子會藉由穿隧效應由負電壓端的電極射出，穿過奈米裂縫的區域射向施加正電壓端的電極。但電子不會立刻被正電壓端的電極所吸收，而是在薄膜表面做散射傳導 (Propagate)的動作。

Canon[1-1]在SCE元件的垂直上方方向增加一個陽極電極，使得在正電壓端電極表面散射傳導的電子被抽引上陽極電極進而撞擊螢光板後發光，如此便完成場發射顯示器的製作。這種以SCE原理提供電子發射源的場發射顯示器，便稱作為表面傳導電子發射顯示器。在下一個小節中，將更詳細介

紹Canon公司製作SCE元件的過程。

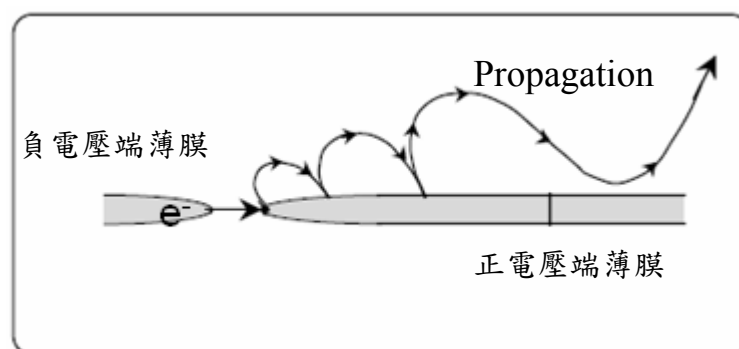


圖 1.8 SCE 場發射元件示意圖。

### 1-3 表面傳導電子發射顯示器(SCE)

同屬於場發射顯示器，新崛起之 SCE 表面傳導電子發射顯示器，在 2005 年的 FINETECH 暨 DISPLAY 展覽與“2005 國際顯示器技術學會暨展覽會”（2005-SID）中，成為眾人矚目的焦點。它的最大特徵除了外觀輕、薄與省電之外，還可以達成 CRT 顯示器最棘手的邊緣角落影像顯示特性。且此技術的顯像原理與傳統 CRT 相似，同樣利用電子撞擊螢光物質來呈現畫面，因此其擁有 CRT 畫質的優點，對比度和亮度同樣擁有映像管的特性，輕易達到高亮度和高對比的畫質重現。

此外由於它的 2D 結構使得電子源與螢光粉的距離得以大幅地縮短，成功的把厚度控制在同等尺寸的 LCD 和 PDP 面板的一半，顯示出它極具朝向薄型化顯示器發展的潛力。SCE 可克服強光、高溫等使用環境，而達

到沒有視角限制，無需背光源的顯示特性，此點比 LCD 更具優勢。在成本的考量方面，因 LCD 面板需要背光板，而 PDP 則必須施加約數百伏特的電壓激發氣體產生電漿，因此需配有昂貴的驅動電路，導致兩者的材料成本提高，反觀 SCE 在驅動電路上與 LCD 相差不多，而材料成本也與 PDP 幾乎相同，可以說是採用了 LCD 和 PDP 設計上最便宜的部分，大幅地降低了生產成本。在節能方面，如圖 1.9 所示，同樣的尺寸下 SCE 的耗能約只有 PDP 耗能的 1/3，並且比 LCD 又多節省約 30% 的電力，因此一般認為 SCE 是繼液晶、電漿顯示器之後，深具競爭優勢與量產性的新世代平面顯示器。

雖然 SCE 場發射效率偏低 ( $<3\%$ )，但在 Canon 和 Toshiba 兩家公司經多年合作開發後，目前已有顯著成果，於是在 2005 國際顯示器技術學會暨展覽會上展出了 36 英吋的 SCE 平面顯示器原型機，顯示出 SCE-TV 技術實現商品化的可行性。

SED 的顯示原理如圖 1.10 所示，在各畫素與陰極基板的對應位置上製作 SCE 發射元件電子源，並在陽極基板上製作可以施加高電壓的結構。當兩端外加 10~16V 電壓時，在裂縫處會發生穿隧效應。而跑出的電子，部分會到達具強電場的陽極基板，並撞擊基板上的螢光體，使之發光。SCE 釋放的電子不需外加電壓做類似 CRT 的偏向、收斂動作，直接撞擊陽極基板表面上依照 R、G、B 順序成帶狀排列的螢光體彩色濾光膜層，電子

撞擊螢光體產生的光線經過彩色濾光層吸收，輸出組合性光線，並形成彩色影像，此外螢光體表面則以金屬背膜（metal back contact）保護。

SCE 面板是由陰極基板、陽極基板，以及為支持兩基板間隔的 spacer 的框架所構成，spacer 除了維持基板間隔之外，還可以防止陰極基板射出的電子偏離軌道，因此將 spacer 設在陰極基板的矩陣導線上方。以 Canon 公司之 36 吋 SED 面板為例，其陰極與陽極面板的厚度均為 2.8 mm，加上 1.7 mm 厚的 spacer，使得面板的總厚度只有 7.3 mm，而總重量為 7.8 kg。相似尺寸的 FED 其重量及厚度也大致相仿，因此 SCD 的目標市場均著眼於大螢幕 HDTV。

Canon 公司的 SCE 場發射電子元件的製作方式，是先在一層 SiO<sub>2</sub> 絕緣層上使用真空蒸鍍、印刷或濺鍍等方式製造一對 Pt 電極，然後再以噴墨印刷(ink-jet printing)方式，在該對 Pt 電極間形成一個由超微粒 PdO 構成的圓形導電膜結構，如圖 1.11 所示。該導電膜經過 300°C、10 min 燒結處理後，其厚度約在 10 nm 左右。當在真空度約  $1 \times 10^{-6}$  Torr 下，PdO 膜層電極之間施加 7~10 V 的脈衝電壓，PdO 膜層因焦耳熱產生還原反應變成 Pd，薄膜則因高溫及應力而斷裂，形成寬度為次微米的細縫，上述製程稱為”Forming”。

由於此次微米的細縫寬度仍屬偏大，無法順利在低偏壓下產生顯著的場發射電流，因此接著須製作電子場發射單元的奈米碳素細縫。在真空環

境下，將含碳元素的有機氣體導入於 forming 所形成的細縫內，在此同時施加 10 ~ 22V 的脈衝電壓，由於電流造成的熱能使有機氣體分解變成碳素，碳素膜層便會沉積在次微米的細縫的周圍，導致裂縫由次微米級縮減至奈米級，此製程步驟稱為活性化 (Activation) [1-13]，如圖 1.12 所示。在這奈米尺寸裂隙兩端的電極上施加電壓時，電子會因穿隧效應而被發射出來，再藉由對向電極可將之誘導至螢光幕成像。[1-14]

奈米裂隙場發射電極在 10kV 的加速電壓下，可得到 30 mA/cm<sup>2</sup> 的電流密度。電子發射效率 (發射電流與元件電極間電流比) 超過 3%。

Canon 公司利用上述製程製成的電子源，具備非常穩定的操作特性，在經過輝度壽命測驗結果證實，即使 6 萬小時後，SED 面板仍然可以獲得穩定的電子釋放特性。



圖 1.9 三種不同顯示器耗能比較。

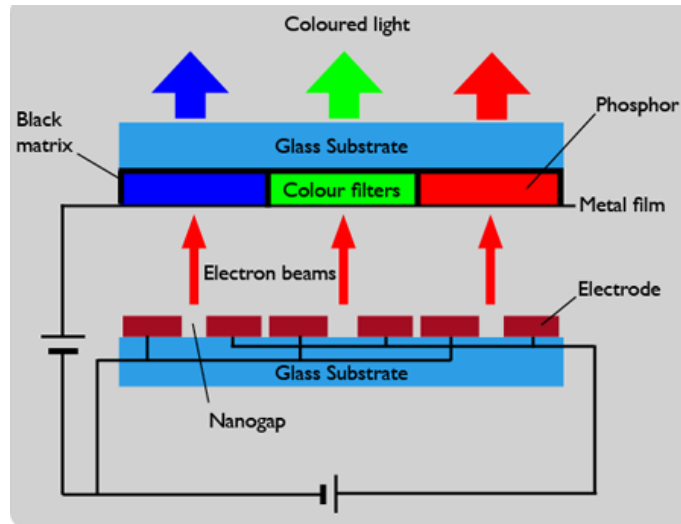


圖 1.10 SED 的主要結構示意圖。 [1-15]

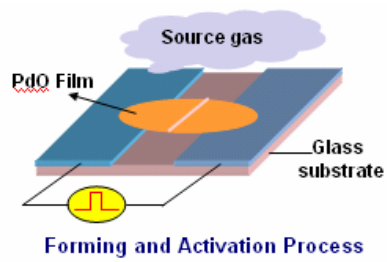


圖 1.11 活性化 (Forming)。 [1-13]

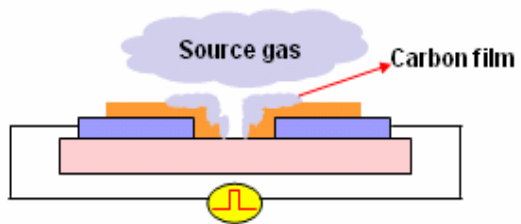


圖 1.12 碳膜沉積 (Activation)。 [1-14]

#### 1-4 研究動機與重點

有鑑於表面傳導電子場發射顯示器能同時滿足新世代顯示器要求的多項優秀性質，本研究嘗試以有別於 Canon 公司較為繁雜的兩階段製程 (Forming & Activation) 過程，以較為簡單的一段式製程來進行場發射電子源奈米裂縫的製作；首先利用微影製程與電子槍蒸鍍技術定位出電極以及鈀金屬薄膜後，再分別以兩種不同的製程方法來進行電子發射源奈米級裂隙的製作。第一種方式為氫脆法，利用鈀吸附氫氣後產生相變化所造成的體積膨脹，因而在鈀薄膜內產生很大的應力以導致裂縫生成。此法所生成裂縫的寬度為奈米尺寸，並可以藉由氫氣壓力和鈀薄膜的溫度來控制。在本研究中亦將探討 Pd 薄膜的結晶性以及沉積 Pd 薄膜過程中原子披覆情形對裂隙形成所造成的影響。第二種方法為聚焦離子束 (Focused Ion Beam) 蝕刻形成裂隙法，利用聚焦離子束在 Pd 金屬薄膜上製作出不同寬度的奈米級裂隙以完成 SCE 場發射電子源的製作，並進一步對不同裂縫寬度條件下的場發射特性進行討論。此外，本研究亦將利用氧氛圍下的退火處理使 Pd 薄膜氧化，藉以改變其場發射源的表面形貌，探討經氧退火處理後對場發射特性以及穩定性的影響。

## 第二章 文獻回顧

### 2-1 金屬場發射理論

電子場發射的機制是一種量子穿隧效應 ( Quantum Tunneling Effect )。當固態金屬表面外加一足夠大的電場時，物質表面的真空能帶 ( Vacuum Level ) 分布會改變，使得物質表面與真空能帶之界面形成一個很薄的能障 ( Potential Barrier )，讓金屬表面的電子能夠穿隧能障，逃離金屬表面進入真空中。外加電場除了會使表面能障下降外，亦會使得能障寬度大幅減小，導體表面的電子即使原本的能量不足無法跨越能障，仍可以利用穿隧方式通過，因而進入真空中的機率就大為增加。

圖 2.1 為金屬和介電質之間的電子位能圖。金屬內的電子要跨過能障  $E_F + \Phi$ ，才能跑到介電質中，成為自由電子。

圖 2.1 是在沒有考慮 Image charge 下所得到的情形。而實際上，當一個金屬電子從內部跑到介電質中時，電子的存在會把位能圖扭曲，而原先所必須克服的能障  $E_F + \Phi$  也會改變。假設有一個電荷落在介電質中，則在對應的金屬一端，會出現類似鏡像的效應：在相應的距離位置，會出現一個電性相反電量相同的 image charge。由於兩個異性電荷產生的靜電吸引力，會把介面的能障減低，而隨著距離的增加，吸引力減少，位能又回復原始的大小，見圖 2.2。

Image charge 之間的吸引力為： $E_{\text{attractive}}(x) = -e^2 / 16\pi\epsilon_0 x$



綜合 image charge，位能為： $E$ ， $\epsilon_0$  為 absolute permittivity。

若在介電質中加入一電場，位能會傾斜，且會把最高能障，即有效功函數 effective work function 壓低，見圖 2.3。

當電場  $E \neq 0$  時，把電場考慮進去，則位能為：

$$E(x) = (E_F + \Phi) - (e^2 / 16\pi\epsilon_0 x) - exE$$

加入的電場越大，能障彎曲的越陡，有效功函數亦會被壓得越低，位能障壁  $d$  也會有越來越薄的趨勢。當  $d$  足夠薄時，即可發生穿隧效應，從金屬內部直接穿隧到真空或介電質中，成為自由電子，而不用跨過能障。如圖 2.4，line 1 為電場較小時的電子位能；line 2 為電場較大的電子位能， $d$  足夠薄，可發生穿隧效應。

電子發射過程可用 Fowler-Nordheim ( F-N ) 方程式來描述。F-N 方程式乃描述電子在一電場( $F$ )下通過能障( $\psi$ ， $eV$ )之情形：發射電流密度 ( $J, A/cm^2$ ) 為：

$$J = \frac{AE^2}{t^2(y)\phi} \exp\left[-\frac{B\phi^{3/2}v(y)}{E}\right] \dots\dots\dots(2.1)$$

其中  $A$  為  $1.54 \times 10^{-10} (A eV V^{-2})$

$B$  為  $6.87 \times 10^9 (eV^{-3/2} V m^{-1})$ ，兩者皆為常數

$y$  為  $3.79 \times 10^{-4} (E^{1/2} / \phi)$ 。 $\phi$  是金屬的功函數 ( Work function )

為了簡化設  $t^2(y) \doteq 1.1$ ，且  $v(y)$  可表示為  $v(y) = \cos(0.5 \pi y)$  或  $v(y) = 0.95 - y^2$ 。

$E$  為外加電場，可表示成  $\beta V / d$ ， $V$  是外加電壓， $d$  是陰極到陽極的距離，在 SCE 的例子中  $d$  可表示為裂縫寬度。 $\beta$  為場發射增強因子 (Field Enhancement Factor)，其與發射源的形狀有關。場發射電流 ( $I$ ) 可由  $I = J\alpha$  表示， $\alpha$  為場發射面積，將上述數值帶入並簡化我們可以得到場發射電流  $I$ ：

$$I = \frac{Aa\beta^2 V^2}{d^2 t^2(y)\phi} \exp\left[-\frac{Bd\phi^{3/2}v(y)}{\beta V}\right] \dots\dots\dots(2.2)$$

將此方程式兩邊同除以電壓  $V$ ，再取  $\log$ ，可得到：

$$\ln\left(\frac{I}{V^2}\right) = \ln\left[\frac{Aa\beta^2}{d^2 t^2(y)\phi}\right] - \frac{Bd\phi^{3/2}v(y)}{\beta V} \dots\dots\dots(2.3)$$

以  $v(y) \sim 1$  帶入可得到：

$$\ln\left(\frac{I}{V^2}\right) = \ln\left[\frac{Aa\beta^2}{d^2 t^2(y)\phi}\right] - \frac{Bd\phi^{3/2}}{\beta V} \dots\dots\dots(2.4)$$

以  $1/V$  與  $\log(I/V^2)$  作圖，即是所謂的 FN Plot。其直線斜率  $S$  為：

$$S = -\frac{Bd\phi^{3/2}}{\beta} \dots\dots\dots(2.5)$$

由 FN Plot 可看出，電子發射的行為是否符合 F-N 電子場發射行為，並且我們可以從圖中得出一些場發射特性，包括估算場強因子與判斷驅動電壓 (turn-on voltage)

如上所述，穿隧電流密度與場發射材料本身的功函數及場強因子 ( $\beta$ ) 有關。功函數視乎材料結構的不同而不同，而場強因子除了會受到表面的形態之外亦可反應出材料的內部結構，如化學鍵結、晶界結構等，但材料

的幾何結構仍然影響是場強因子的最主要因素。

由於場強因子與材料的表面形態和材料幾何結構有關，因此可以藉由改變材料的表面形態或幾何形狀，使場強因子變大，進一步使得發生穿隧效應的驅動電壓變小，讓場發射的現象更容易發生。另一方面，亦可使用具較低功函數的材料來降低場發射的能障。

以點尖端型為例(圖 2.5)，在強電場的作用下，曲率大的地方，等勢面密集，使得該區的電場強度劇增，特別是尖端的位置，易產生穿隧效應，此即為尖端放電的原理。

在本研究中我們利用 F-N Plot 來計算 SCE 元件的驅動電壓，當 F-N plot 圖中開始呈現線性特徵時對應的電壓值，定義為該 SCE 元件的驅動電壓，如圖 2.6 所示，而驅動電壓越小表示元件僅需要較小的工作電壓便可以得到場發射電流。

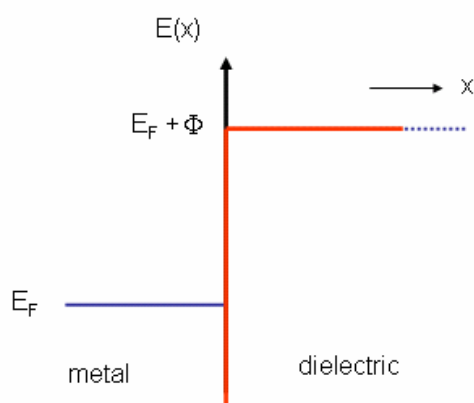


圖 2.1 金屬與介電質介面的電子位能圖。[2-1]

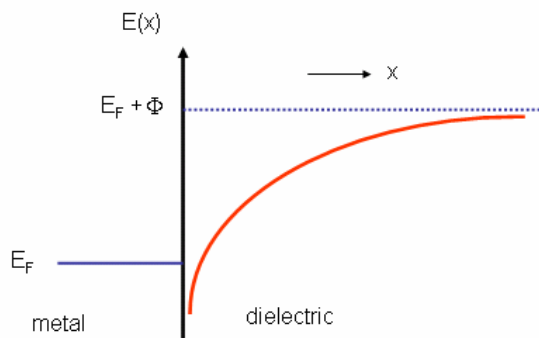


圖 2.2 在 Image charge 影響下的能圖扭曲。[2-1]

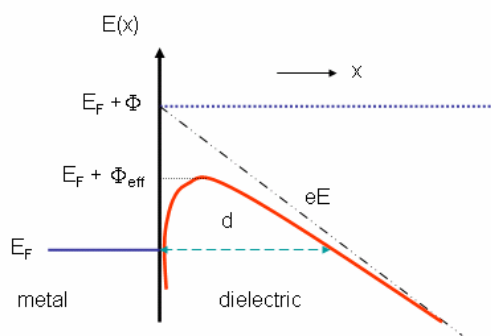


圖 2.3 外加電場下的電子位能圖。[2-1]

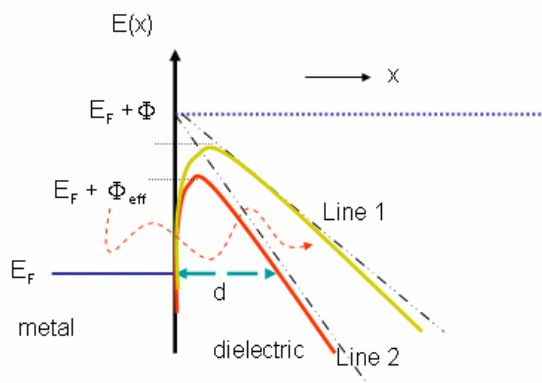


圖 2.4 外加電場下發生穿隧效應示意圖。[2-1]

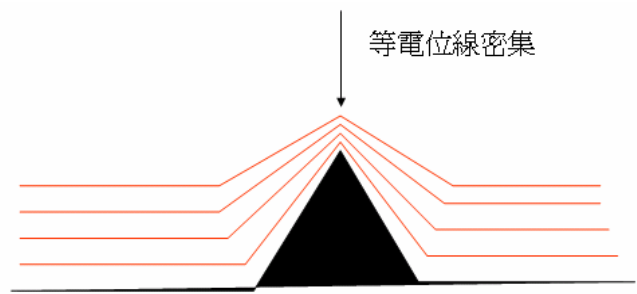


圖 2.5 尖端效應：尖端電場劇增。 [2-2]

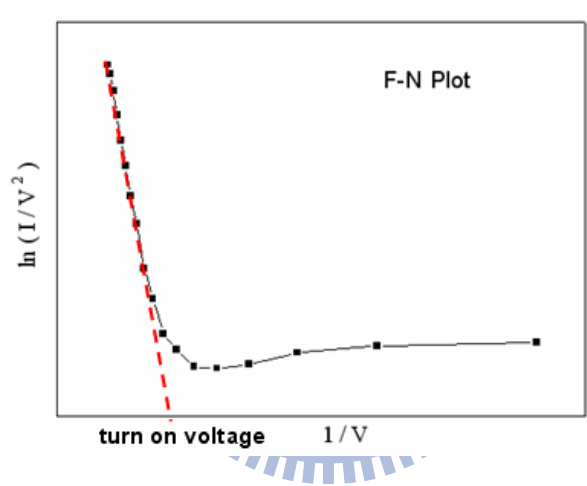


圖 2.6 F-N Plot 示意圖。

## 2-2 奈米級裂縫製作方法

奈米裂縫不論在電子或生物方面的應用都相當廣泛，例如分子電子學 (Molecular Electronics) [2-3]、生物感測器[2-4]等，而在SCE元件的應用上，奈米裂縫場發射源更是所有元件技術中最關鍵的一個部分。除了前面提到 Canon 公司所提出的兩階段奈米裂縫形成方法外，再此也特別舉出一些製作奈米裂縫的方法，包括電子束微影術法 (Electron beam lithography) [2-5][2-6]、Shadow evaporation法[2-7][2-8]、電遷移法 (Electromigration) [2-9]、電化學沉積法 (Electrochemistry Deposition) [2-10]、聚焦離子束法 (Focused Ion Beam) [2-11]以及鈹氫化法 (palladium hydrogenation) [2-12]。



### 2-2-1 電子束微影術法 (EBL)

電子束微影術為目前學術研發上廣泛使用的製程技術之一，其原理是利用電子束聚焦直寫的方式，克服一般光學微影的繞射極限問題，在相容的阻劑上產生次微米至奈米等級的精細圖案。

2001年由K. Liu等人所發表的文獻中[2-5]，藉由改變不同的電子束劑量及製程時間，可得到最小為4 nm左右的奈米級裂縫，如圖2.7；而在 2003由P. Visconti等人所發表的文獻中[2-6]，利用電子束微影術搭配 lift-off 的製程，

並藉著改變改變前處理 PMMA光阻的時間以及沉積薄膜時的速率，可得到寬度在100 nm至10 nm以下的尖端奈米裂縫，如圖2.8。

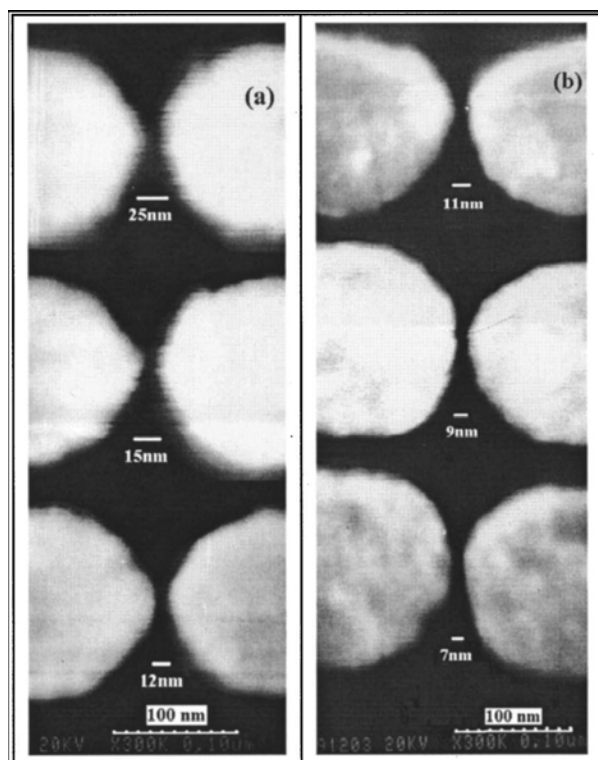


圖 2.7 利用電子束微影術形成奈米裂縫 (25 nm~ 7 nm)。[2-5]

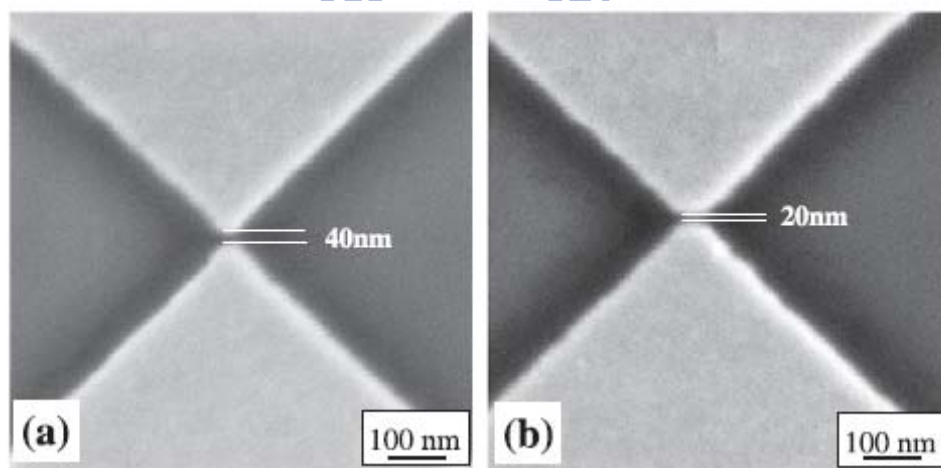


圖 2.8 利用電子束微影術在 Cr/Au 薄膜上形成奈米裂縫

(a) 40 nm (b) 20 nm 寬的裂縫。[2-6]

## 2-2-2 Shadow Evaporation 法

Shadow evaporation法主要是利用屏障搭配電子束傾斜一個角度沉積金屬的製程來形成奈米裂縫，2003年由Y. Naitoh等人所發表的文獻中<sup>[2-7]</sup>，首先將微影製程定位出來的光阻做為屏障傾斜一個角度 $\theta_1$ 沉積第一道金屬，接著將第一道金屬當做屏障傾斜另一個角度 $\theta_2$ 沉積第二道金屬，即可在第一道金屬與第二道金屬間得到一個奈米裂縫，裂縫的寬度可以下列方程式表示：

$$G = H \cdot (\cotan \theta_2 - \cotan \theta_1)$$

G為裂縫的寬度而 H 為第一道金屬的厚度，因此只要適度的調整第一道金屬的厚度以及沉積時傾斜的角度即可形成不同寬度的奈米裂縫，其流程圖如圖2.9；另外Yasuhisa NAITOH等人<sup>[2-8]</sup>所發表的文章也是利用類似的方法得到奈米裂縫，如圖2.10。



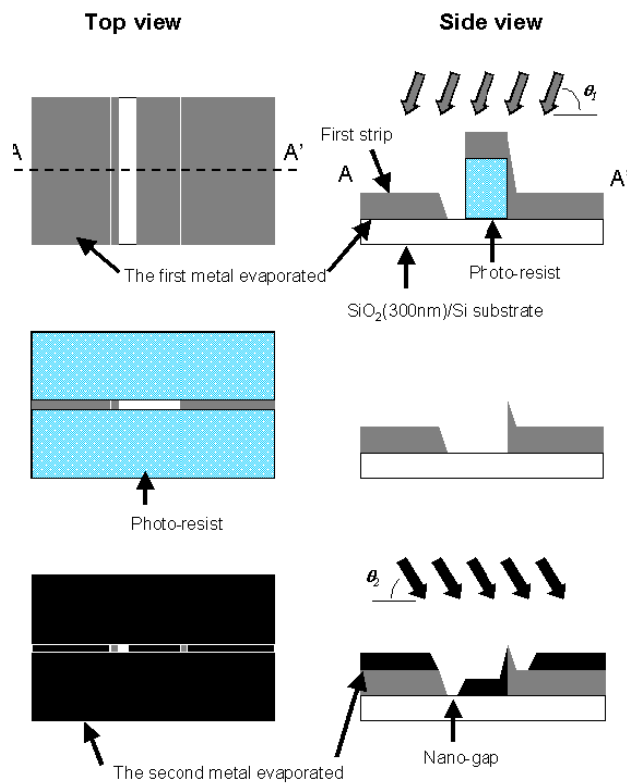


圖 2.9 利用兩段式 Shadow Evaporation 法形成 Nanogap。 [2-7]

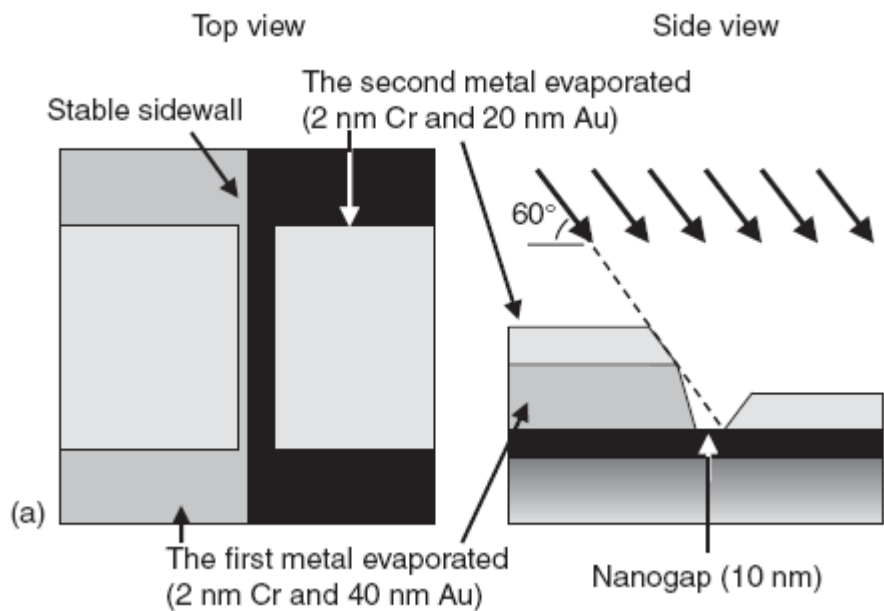


圖 2.10 利用兩段式 Shadow Evaporation 法形成 Nanogap [2-8]

### 2-2-3 電遷移法

電遷移是金屬原子在高電流密度作用下產生沿電子流方向擴散的現象。因此當我們對一個金屬薄膜通入足夠的電流，電流會流過金屬薄膜使得金屬原子發生電遷移現象而移動，進而導致金屬薄膜斷裂，奈米裂縫成型。Hongkun Park 等人<sup>[2-9]</sup>即利用電遷移的效應，通電於厚度分別為10 nm 金奈米線及3.5 nm 鉻奈米線的重疊區域，使奈米裂縫生成於其間，如圖2.11

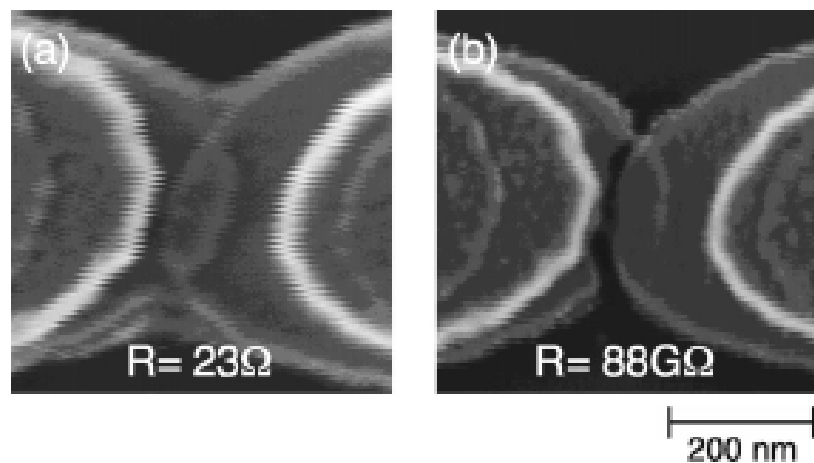


圖 2.11 利用電遷移法製作奈米裂縫之裂縫掃描式電子顯微鏡影圖  
(a)電遷移前，與(b)電遷移後。<sup>[2-9]</sup>

### 2-2-4 電化學沉積法 (Electrochemistry Deposition)

A. F. Morpurgo 等人結合電子束微影術以及電化學沉積法來製作奈米級裂縫<sup>[2-10]</sup>。首先利用電子束微影製作出兩個分開的Ti/Au電極，接著將電極放入含有0.01 M的 $KAu(CN)_2$ 以及由1M  $KHCO_3$ 和0.2M 氫氧化鉀所構成的buffer溶液中進行化學沉積。於沉積過程中在兩電極上通入-0.5~-0.6伏特的電壓，沉積的電流約2-3  $\mu A$ ，沉積速率控制在約1  $\text{\AA}/s$ ，並藉由監控電流以

及電阻值的大小停止輸入電壓，即可得到不同寬度的奈米裂縫，如圖2.12及圖2.13。

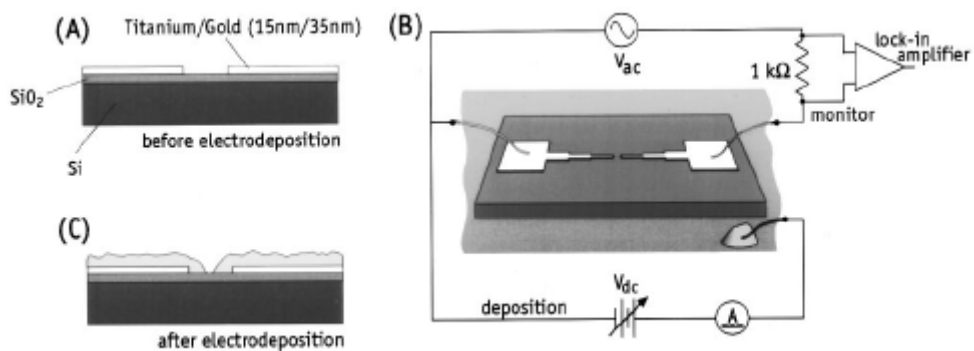


圖2.12 利用電化學沉積法製作奈米裂縫 (A)電化學沉積前

(B)電化學沉積示意圖 (C) 電化學沉積後。[2-10]

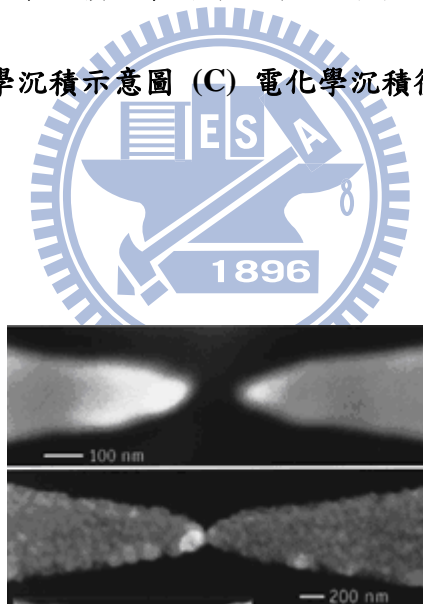


圖2.13 電化學沉積前後SEM圖。[2-10]

### 2-2-5 聚焦離子束法 ( Focused Ion Beam )

聚焦離子束被廣泛應用於學術研究與半導體產業上，包括TEM試片的製作，奈米結構的觀察和製作，積體電路元件修補工作以及光罩修復等。聚焦離子束一般是以鎩 ( Ga ) 元素當作離子源，施加加速電壓後射出高能量的鎩離子束，利用離子束的蝕刻功能便可以製作出寬度為奈米尺寸的裂縫。裂縫寬度則藉由離子束電流來控制，電流大小正比於離子束尺寸 ( beam spot size )，因此電流越小可以得到越小的裂縫寬度。圖2.14為G. C. Gazzadi等人利用聚焦離子束製作奈米裂縫之裂縫掃描式電子顯微鏡影像圖[2-11]。

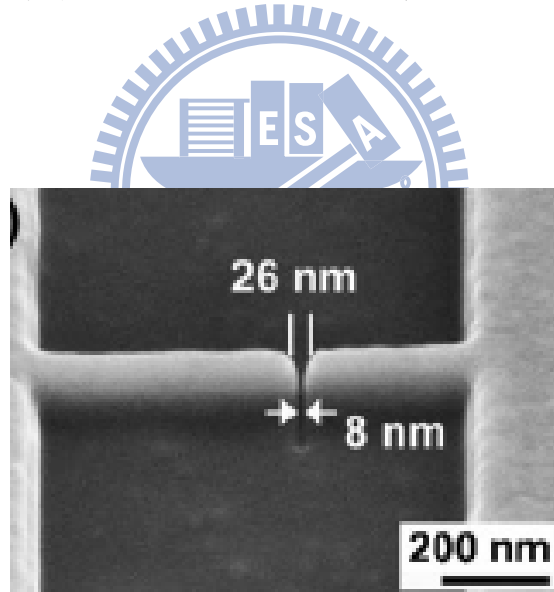


圖2.14 利用聚焦離子束製作奈米裂縫之裂縫掃描式電子顯微鏡影像圖。[2-11]

## 2-2-6 鈀氫化法 ( palladium hydrogenation )

金屬或合金與氫氣反應後會產生所謂的氫脆化現象 ( hydrogen embrittlement )，而導致金屬表面裂隙的生成。氫脆化的裂縫生成機制有數種不同的解釋，其一為金屬在氫化後形成金屬氫化物( $\text{MeH}_x$ )，導致晶格常數膨脹而在金屬內部產生巨大應力，進一步造成裂縫的產生。在所有的金屬-氫氣系統中，鈀金屬最容易與氫氣反應生成氫化鈀 ( $\text{PdH}_x$ )，因此利用鈀氫化原理即可在鈀金屬表面製作出奈米尺寸的裂縫<sup>[2-12]</sup>。氫氣與鈀反應可分為下列幾個步驟，首先氫分子會吸附在鈀表面，接著氫分子會在鈀表面分解成氫原子，氫原子擴散進入鈀晶格內部後與鈀金屬反應形成化學鍵結而變為氫化鈀( $\text{PdH}_x$ )。由於鈀是 FCC 晶格排列，一般認為氫原子進入鈀金屬後會佔據在鈀的八面體 ( Octahedral ) 位置，而且在不同的溫度壓力下鈀金屬和氫原子會有不同的成分組成。氫-鈀系統的壓力-組成-溫度曲線(P-C-T curve)如圖 2.14 所示。當氫濃度較低的時候，氫化鈀為  $\alpha$  相。當氫濃度達到一個臨界值後( $\alpha_{\max}$ )後  $\beta$  相的氫化鈀會開始產生，形成  $\alpha$  和  $\beta$  兩相共存的情形，如圖 2.15 中的水平線區域，當氫濃度持續增加到一定的值後會完全轉變成  $\beta$  相的氫化鈀。因為  $\alpha$  相氫化鈀有少部份鈀的八面體位置被氫原子所以佔據，因此其晶格常數較小，約為  $3.89\text{\AA}$ <sup>[2-13]</sup>；而  $\beta$  相氫化鈀則大部分鈀的八面體位置皆被氫原子所佔據，因此其晶格增加為  $4.025\text{\AA}$ <sup>[2-13]</sup>。因此當氫化鈀由  $\alpha$  相轉變成  $\beta$  相晶格後晶格常數會有約 3.3

%的增加，相當於體積膨脹了 11%，如此 11%的體積膨脹會在鈀晶格內產生很大的應力，造成機械穩定性下降，最後鈀晶格會以裂縫的形式將此內部應力釋放掉。因此藉由適當的氫化製程條件控制，即可在鈀薄膜上製作出合於奈米尺寸的裂縫，使之可順利應用於 SCE 元件上。

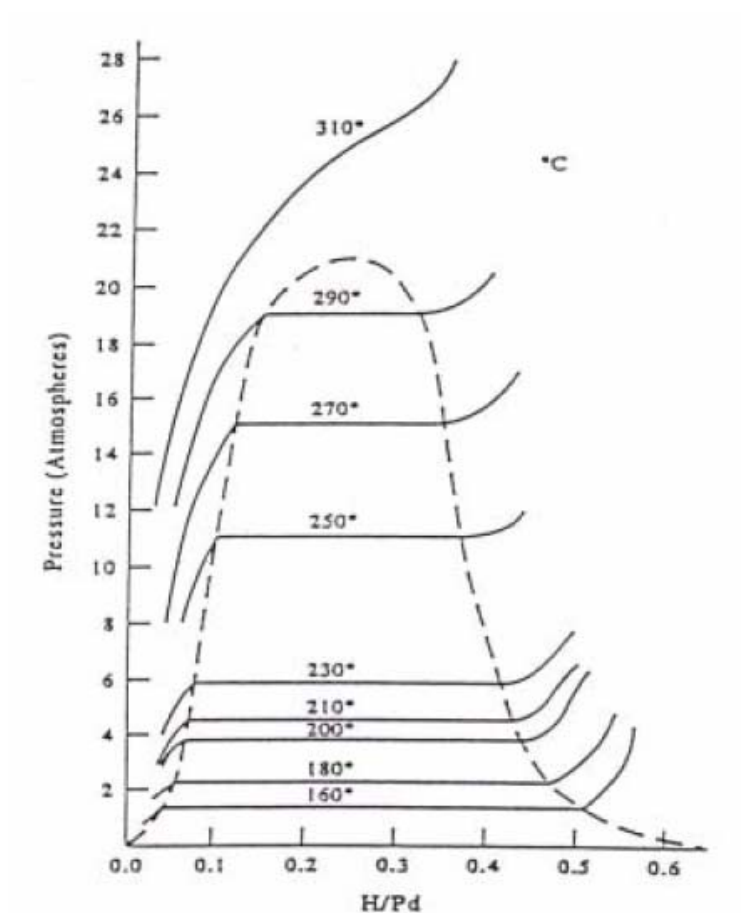


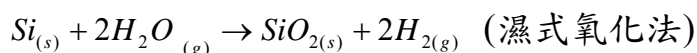
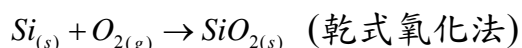
圖2.15 氫-鈀系統的壓力-組成-溫度曲線圖。[2-13]

## 第三章 儀器介紹

### 3-1 製程儀器

#### 3-1-1 氧化擴散爐管 ( oxidation & diffusion furnaces )

利用熱氧化的方式在矽晶片上成長二氧化矽可分為乾式氧化與濕式氧化法。兩者的差別在於乾式氧化與濕式氧化法分別以氧氣和水氣跟矽晶片產生氧化反應，其化學方程式如下：



濕式氧化法氧化速率較快，當所需氧化層較厚時常使用；而乾式氧化法長出的SiO<sub>2</sub> 具較佳氧化層電性。若所需SiO<sub>2</sub> 層電性品質要求高或所需厚度不厚時，都以乾式氧化法來製作SiO<sub>2</sub>，因此本研究採用乾式氧化法在矽晶片上成長二氧化矽薄膜當作絕緣層，所使用的氧化擴散爐管為LINDBER出品，編號55667。

#### 3-1-2 微影製程

利用半導體微影製程，經過上HMDS、光阻塗佈、軟烤、曝光、顯影、定影與硬烤等步驟後，將電極和條狀鈮薄膜電子發射源的圖型 ( pattern ) 定義出來。HMDS是以氣相塗蓋在基材(二氧化矽)上，其功能是為了增加光阻與基材間的附著力。光阻為正光阻 FH6400，以旋轉塗佈 ( spin coating )

的方式塗佈到基材上，光阻旋塗機為SYNREX出品，型號1-Pm101D-R790。光罩對準及曝光機的型號為Karl-Suss MJB-3。軟烤的目的為去除光阻大部分溶劑，增加和基材的附著力，而硬烤的目的在於使光阻中的樹脂成分硬化增加穩定性，以利後續蝕刻處理。

### 3-1-3 電子槍蒸鍍系統 (E-gun evaporation system)

利用電子槍蒸鍍系統進行鈹條狀薄膜的沉積，儀器型號為ULVAC EBX-10C。電子槍蒸鍍系統的操作是在高真空狀況下，將所要蒸鍍的材料利用電阻或電子束加熱達到熔化溫度使原子蒸發，接著讓原子蒸氣到達並附著在基板表面而形成薄膜，如圖3.1。

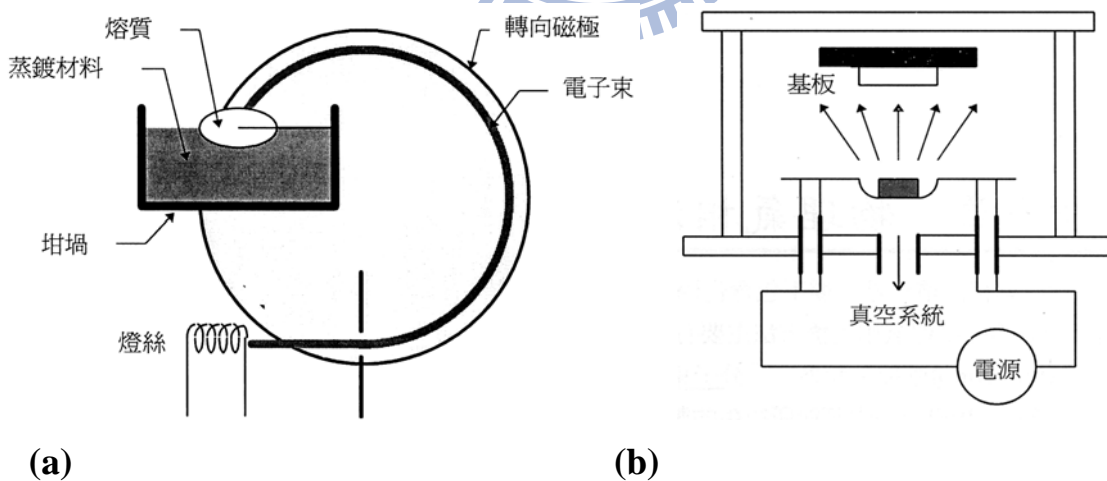


圖3.1 電子槍蒸鍍系統操作示意圖 (a)電子束經過磁場偏折加熱熔化鈹材。

(b)真空腔體內部沉積過程示意圖。 [3-1]



### 3-1-4 聚焦離子束

一般的聚焦離子束包括了離子束與電子束，離子束主要的功能為蝕刻與沉積，電子束則作為電子顯微鏡觀測使用。實驗所使用之聚焦離子束型號為 FEI Nova 200，其離子源為鎔液態金屬離子源，加速電壓為 5~30 kV，解析度 7 nm。電子源為熱場發射式，加速電壓為 0.5~30kV，解析度 1.5 nm。本實驗利用鎔離子束來蝕刻出寬度為奈米等級的裂縫，並同時拍下裂縫之掃描式電子顯微鏡影像圖。



圖3.2 交通大學材料系的聚焦離子束機台。

### 3-1-5 後段真空退火爐管 ( Backend Vacuum Annealing Furnace )

後段真空退火爐管可提供在高溫及高真空下的退火製程，溫度最高可達 600°C、壓力可至  $10^{-6}$  torr 以下。此外在低壓環境中，可通入氧氣或是氮氣，作為保護氣體，避免試片表面與空氣接觸。本實驗利用此機台在高真空環境下通入氧氣進行高溫退火，使鈮金屬與氧氣反應生成氧化鈮來對金屬鈮進行改質的製程，機台為 Branchy Technology Company 出廠的爐管。



### 3-1-6 高壓氫化系統

高壓氫化系統主要是由真空幫浦、真空計、溫控器、氣體管路、加熱爐、三個手動閥與兩個試片槽所組成，如圖 3.3。其操作步驟與工作原理如下：

首先將欲作氫化處理的試片放到 2 號試片槽內，並利用銅環與螺絲將其鎖緊密封以避免氫氣外洩造成危險，若要進行高溫氫化反應則將試片槽放入加熱爐加熱。接著利用油壓幫浦將氣體管路與試片槽內的氣體抽走以避免氫化時其他氣體的污染，壓力保持在  $2 \times 10^{-3}$  torr 以下。打開氫氣瓶使

氫氣進入管線內，並調整氫氣的流量達到想要的壓力值，接著打開管線與試片槽之間的 3 號手動閥門讓氫氣進入試片槽內即開始進行試片吸氫的反應。要注意的是打開手動閥後由於整體的體積變大，壓力會下降，因此必須訂定手動閥打開前與打開後的壓力對照表，例如在  $300^{\circ}\text{C}$  下，3 號手動閥打開前的壓力為 30.6 atm，打開後則為 20 atm，而後者是真正氫化處理的氫氣壓力值。當反應達到預期的反應時間後，即可開啟油壓幫浦及 1 號手動閥將氫氣抽離試片槽，進行脫氫反應。如此便完成一個完整的氫氣吸附脫附過程。



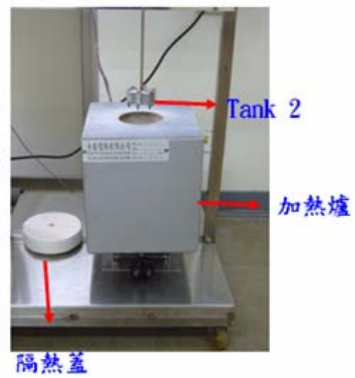


圖3.3 高壓吸脫附氫氣機台。

## 3-2 分析儀器

### 3-2-1 場發射掃描式電子顯微鏡 (FE-SEM)

本實驗中所使用的場發射掃描式電子顯微鏡主要有三個來源，分別為聚焦離子束系統內建的場發射掃描式電子顯微鏡、JOEL JSM 6500F 熱場發射式 SEM 與 JOEL JSM 6700F 冷場發射式 SEM。

傳統掃描式電子顯微鏡是利用電子槍產生電子束，經過一組磁透鏡聚焦，用遮蔽孔徑選擇電子束的尺寸後，通過一組控制電子束的掃描線圈，再透過物鏡聚焦，打在試片上，在試片的上側裝有訊號接收器，用以擷取二次電子或背向散射電子成像。傳統的熱游離掃描式電子顯微鏡，其電子能量散佈約為 2 eV，解析度較差。場發射掃描式電子顯微鏡的電子束來源為由尖銳的陰極尖端(通常為鎢)在高電場作用下，藉由場發射原理射出，其電子能量散佈僅為 0.2 - 0.3 eV，因此解析度可達到 1 nm 以下。

場發射掃描式電子顯微鏡又可分為熱場發射式與冷場發射式。熱場發射式電子槍是在 1800K 溫度下操作，因此不會有氣體分子吸附在針尖表面而降低電流的現象，免除了針尖 flashing 的需要。冷場發射式最大的優點為電子束直徑最小，亮度最高，因此影像解析度最佳。



圖 3.4 交通大學材料系熱場發射式 JSM 6500F SEM。

### 3-2-2 原子力顯微鏡 (AFM)

AFM的工作原理如下：探針貼近試片表面時，其與試片之間的作用力大小會反應於懸臂的形變上，導入雷射光束以偵測懸臂的形變量，經過放大電路轉成電壓訊號後，利用回饋電路，使作用力在掃描過程中維持固定，而記錄掃描器Z軸的變化，便可以得到等作用力的高度輪廓，加以X-Y掃描器做探針-試片間相對性位移，即描繪出試片微區的表面形貌，其工作原理如圖3.5所示。經由表面形貌數據的統計，可以計算出表面粗糙度、粒徑大小等參數。本實驗所使用的型號為 Dimension 3100。

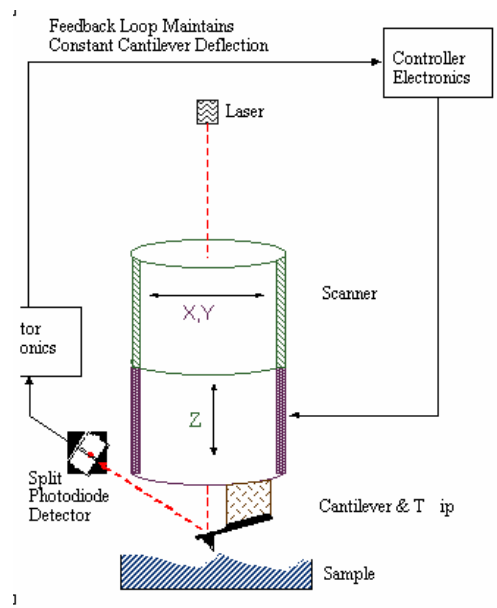


圖3.5 原子力顯微鏡工作原理示意圖。[3-2]

### 3-2-3 高解析度 X 光繞射儀 (HRXRD)

高解析度X光繞射儀是利用高電壓、低電流的燈絲產生的熱電子激發靶材產生特性X光來照射試片，在試片特定的晶面上會產生繞射束，再以偵測器收集訊號而得到繞射圖譜，經由比對繞射圖譜即可判斷物質的晶體結構。利用X光繞射儀我們可以針對試片表面進行如晶格係數計算、優選平面鑑定、原子排列解析等晶體結構的分析。在本實驗中所要分析的試片約為30 nm到50 nm的薄膜結構，因此採用的掃描方式為低掠角 X光繞射法。X光對材料的穿透深度與  $\sin\theta / \mu$  成正比， $\theta$ 為X光的入射角， $\mu$ 是材料的線吸收係數，若 $1/\mu$ 值遠超過薄膜的厚度，在這種情況下所測得之繞射訊號，薄膜僅佔有很低的比例，甚至會被基板散射所產生的訊號所遮掩。因此，

當待測物為薄膜結構時，為了能獲得較佳的結果，必須利用低掠角 X 光入射法來增強薄膜的繞射訊號，如圖3.6所示。在進行此項量測時，X光入射角很小（本實驗皆為2度），而且入射角必須固定，靠偵測器的轉動來擷取繞射訊號。由於入射角很小因此大部分的訊號皆來自薄膜內部。在本實驗中所使用的高解析度X光繞射儀為交大材料系所有的Siemens D-5000，所使用的X光源為Cu K $\alpha$ 射線，光源波長為1.54 Å。

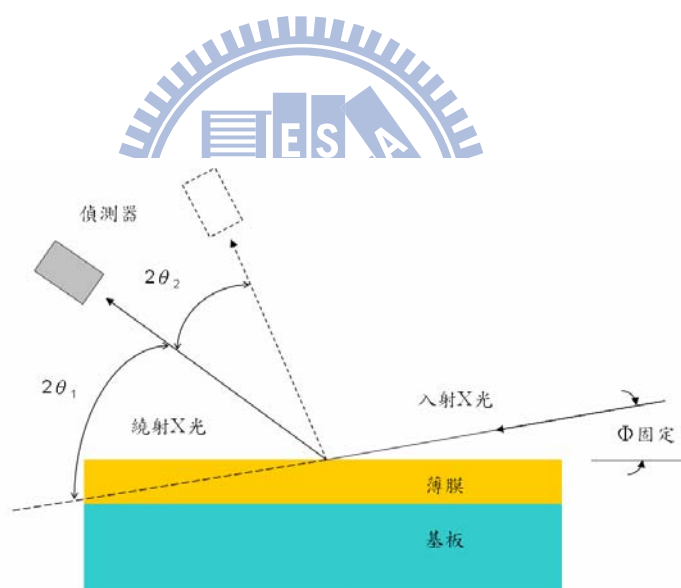


圖3.6 低掠角X光繞射法示意圖。



### 3-2-4 X 光光電子能譜儀(X-ray Photoelectron Spectroscopy, XPS)

X 光光電子能譜術的基本原理為光電效應，利用 X 光照射固態材料表面發射出光電子，由電子能量分析器偵測光電子的動能，推算出此光電子的束縛能 (binding energy)，進而判斷發射光電子之原子的元素種類與化學態。圖 3.7 為光電子產生原理的示意圖，以能量大於內層 L 軌域電子束縛能的 X 光照射原子，則內層 L 軌域的電子會被游離成自由電子，成為所謂的光電子，其動能( $E_{ph}$ )可表示成：

$$E_{ph} = h\nu - E_L \dots\dots\dots(3.1)$$

其中  $h$  與  $\nu$  分別為普朗克常數以及 X 光頻率。若是光電子發射自固態表面，則必須考慮材料的功函數(work function,  $\phi$ )，公式 3.1 修正為：

$$E_{ph} = h\nu - E_L - \phi \dots\dots\dots(3.2)$$

由於每個元素都有特定的電子束縛能， $E_{ph}$  也將隨元素種類的變化而不同，所以偵測光電子動能可以判斷出試片的元素種類。

化合物中的原子因其價電子參與造鍵而有電子交互傳輸的現象，所以就單一原子而言不呈電中性的狀態，陰電性強的元素因此具有負電荷，相反的，陰電性弱的元素則具有正電荷。內層電子受此靜電場的影響使能階產生了變化，帶正電荷的原子將導致其光電子動能減少，即內層電子束縛能變大；反之帶負電荷的原子將導致其光電子動能增加，即內層電子束縛能變小。

本實驗中所使用的 X 光光電子能譜儀儀器型號為 Thermal VG350，利

用 X 光光電子能譜儀來分析試片經過氧化退火後所產生的化學變化。

### 3-2-5 歐傑電子能譜儀 (Auger Electron Microscopy, AES)

歐傑電子能譜儀是利用一電子束為激發源，游離表面原子之內層能階的電子，原電子位置會留下電洞。此時外層電子會填補所產生的電洞，而釋放能量（釋放能量的方法有兩種，放出X光及激發另一個電子），進而傳輸給同原子的外層能階電子，造成接受能量的電子被激發游離，此效應稱為Auger效應，而這游離的電子即為Auger電子，如圖3.7。因其具有特定的動能，所以能依據動能的不同來判定材料表面的元素種類。

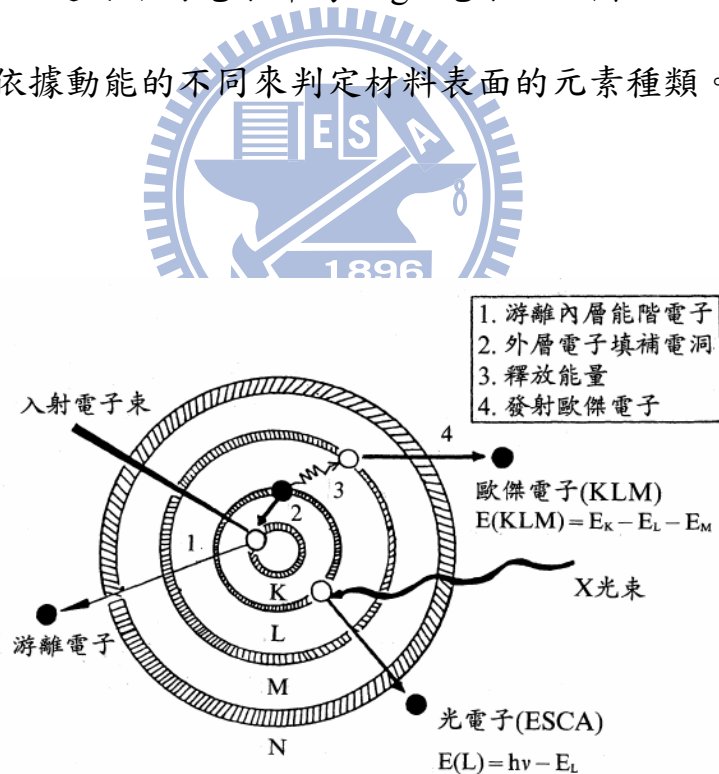


圖3.7 光電子(XPS)及歐傑電子(AES)產生原理示意圖。[3-3]

### 3-2-6 真空電性量測系統

圖 3.8 為真空電性量測系統，主要包括真空腔體、真空幫浦、真空計以及電源供應器。真空腔體內的真空度可達到  $8 \times 10^{-6}$ 。電源供應器的型號為 Keithley 237，其量測解析度為 10fA， $10 \mu\text{V}$ ，最大的量測電流和電壓分別為 10mA 與 1100V。由 Labview 軟體所寫的介面控制程式，可以控制定電壓量測電流或改變電壓量測電流以得到所謂的電流-電壓曲線 (I-V curve)。利用真空電性量測系統可以量測本研究中 SCE 元件的場發射電流，量測到的場發射電流分為兩種，其一為 Conduction current ( $I_c$ )，為陰極端電子射向閘極端所量測到的電流值；其二為 Emission Current ( $I_e$ )，陰極射出的電子在閘極表面 propagation 後被陽極正電壓抽引撞擊陽極板所量測到的電流(圖 3.9)。而場發射效率  $\eta$  即定義為 Emission Current 與 Conduction current 的比值( $I_e / I_c$ )，一般來說  $\eta$  皆小於 3%，因此如何提升場發射效率為改善場發射特性的必要條件。

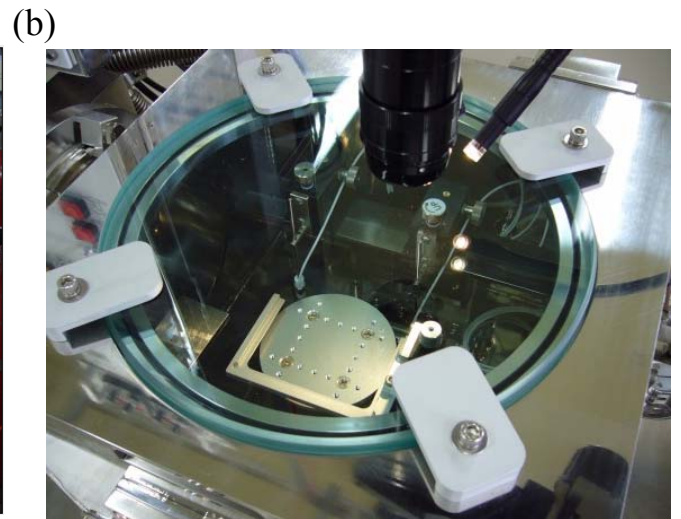


圖 3.8 真空電性量測系統 (a) 真空腔體與真空幫浦 (b) 真空腔體內部圖。

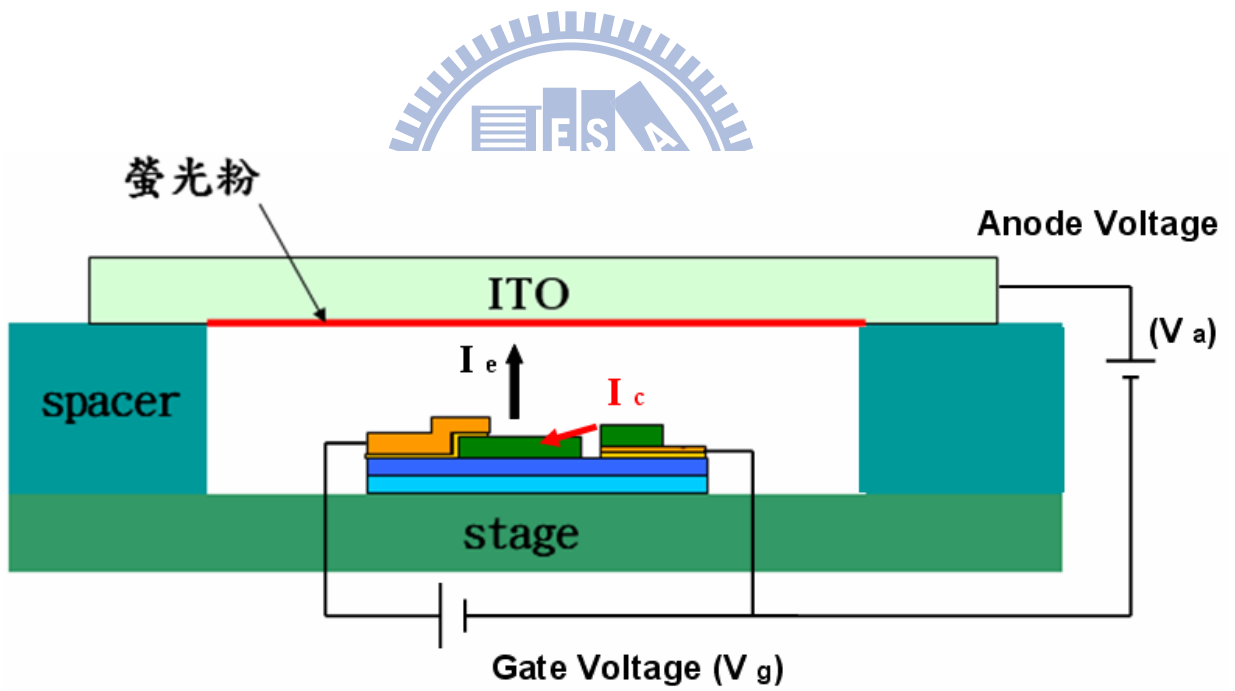


圖3.9 Emission Current ( $I_e$ ) 及 Conduction current ( $I_c$ ) 示意圖。

## 第四章 FIB ( focused ion beam ) 製作奈米裂縫SCE元件及改質

### 4-1 實驗方法與流程

前述所提到Canon公司奈米級裂縫的形成技術是透過Forming以及活性化兩階段的製程，以將裂縫寬度由次微米等級縮小到奈米等級，在本實驗中，我們嘗試以有別於Canon公司的方法，藉由半導體微影製程、電子槍蒸鍍技術與聚焦離子束（Focused Ion Beam）的相互搭配，一次成型的方式在鈀金屬電極上製作出不同寬度及不同位置上的奈米級裂隙陣列元件，並進行場發射特性的比較。

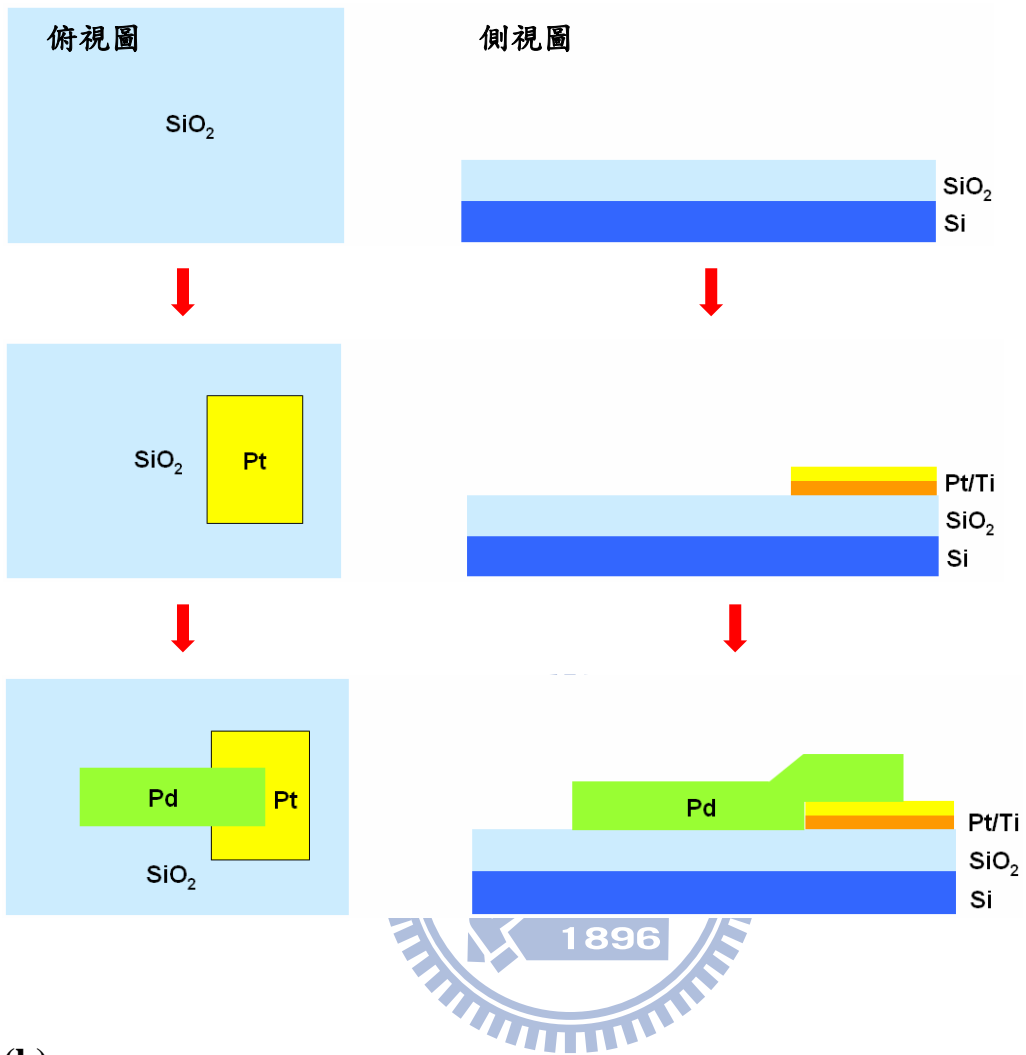
此外，我們利用後段真空退火爐管對製作出來的奈米級裂縫SCE元件進行氧氛圍下的高溫退火處理，探討氧化改質後結構組成的改變及場發射特性的變化。

FIB製作奈米裂縫的實驗流程如圖4.1所示：使用高溫退火爐管在p-type矽晶圓上成長一層150 nm的二氧化矽薄膜當作絕緣層，接著利用黃光微影製程搭配電子槍(E-gun)鍍膜，在絕緣層上沉積5 nm的鈦薄膜以及15 nm的白金薄膜當作電極，鈦薄膜的目的是用來當作接著層，增加二氧化矽與白金電極之間的附著性。接著沉積九個厚度為30 nm的鈀條狀薄膜跨接在第一道白金電極上(如圖4.1)，並利用FIB在鈀金屬薄膜上蝕刻出奈米級裂縫(圖4.2)，最後再沉積上鈦與白金薄膜覆蓋於鈀薄膜的另一端當作第二道電極(閘極)，形成相互交叉的梳形結構(圖4.3)，即完成SCE元件的製作。在本實

驗中，我們將奈米裂縫的位置定義在兩個不一樣的地方以探討奈米裂縫形成位置不同對場發射特性造成影響；此兩個位置分別為鈦金屬條狀薄膜的中央 (如圖4.4(a))以及鈦薄膜與第一道白金電極跨接階梯處(如圖4.4(b))；而裂縫的寬度則藉由改變FIB蝕刻時電流的大小分別形成寬度為30 nm、60 nm以及90 nm的裂縫。最後藉由掃描式電子顯微鏡、真空場發射電性量測系統、低略角X光繞射儀等儀器，測量分析鈦薄膜裂縫寬度、試片表面形貌以及場發射特性。



(a)



(b)

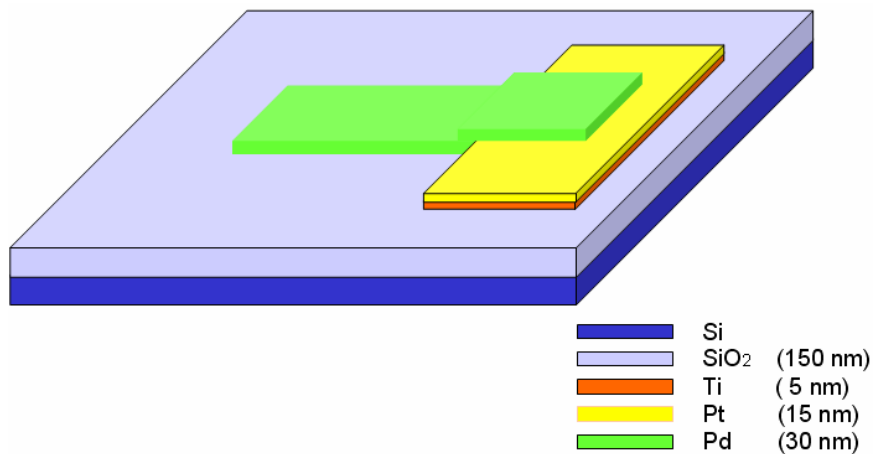


圖 4.1 金屬鈀薄膜沉積圖

(a) 2D 俯視及側視流程圖 (b) 3D 完成圖。

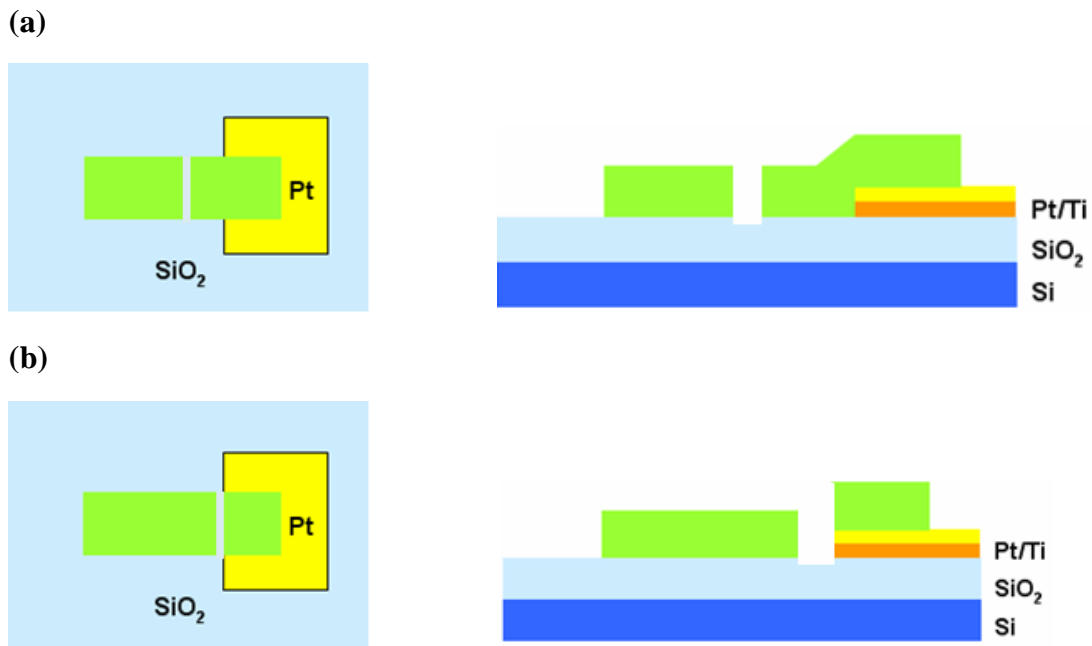


圖 4.2 利用 FIB 製作奈米裂縫 SCE 元件。

(a) 裂縫位置位於鈦金屬薄膜的中央。

(b) 裂縫位置位於鈦金屬薄膜與第一道白金電極跨接 step 處。

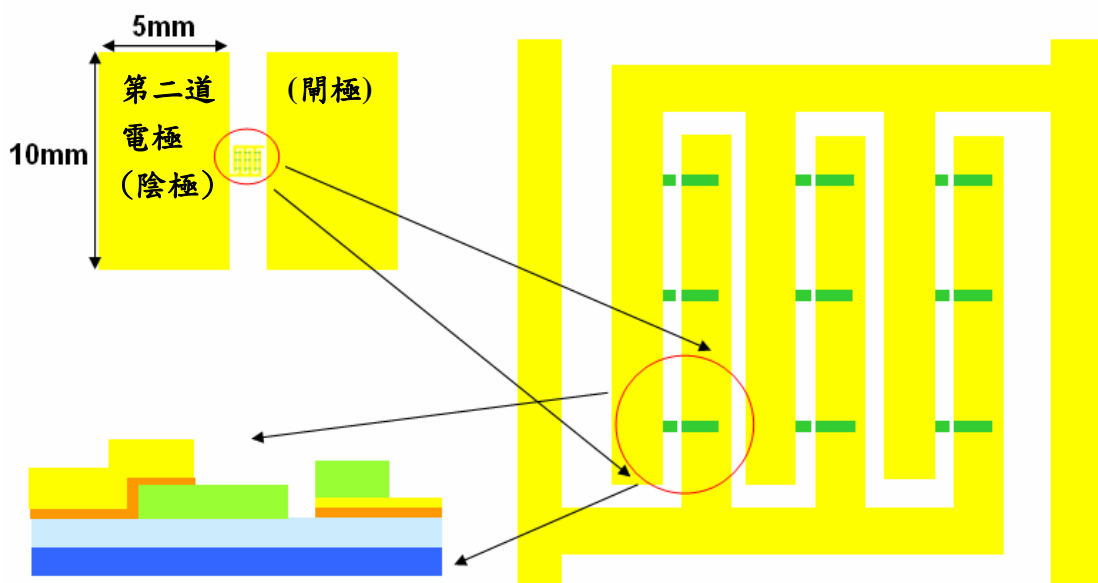


圖 4.3 裂縫形成後沉積上第二道電極完成相互交叉的梳形 SCE 元件結構。



#### 4-2 裂縫位於鈇金屬薄膜中央之 SCE 元件

利用能量不同之聚焦離子束在鈇金屬薄膜上進行切割可加以控制裂隙成型的寬度，不同裂隙寬度的 SEM 影像如圖 4.4 所示，我們分別在鈇薄膜上蝕刻出 30 nm 以及 90 nm 的奈米級裂縫。從 SEM 圖中可以清楚的看出裂隙斷面相當平滑，可知打擊至試片表面的聚焦離子束能量穩定且平均，因此得到如此準直之裂縫。接著我們進行場發射電性的量測，其 I-V Curve 由圖 4.5(a)所示。由圖 4.5(a)我們可以看出裂縫寬度為 30 nm 以及 90 nm 的元件驅動電壓( Turn-on Voltage )分別約為 50 V 以及 140 V，30 nm 的元件驅動電壓比 90 nm 的元件少了將近 90 V，這是因為當裂縫寬度較小時，負電壓端電極(場發射源端)受到裂縫另一端所施加的電場影響越大，造成有效電場上升<sup>[4-1]</sup>，因此降低了鈇金屬表面的真空位能障壁，使得電子在較低的電壓下就能藉由穿隧效應穿過位能障逃逸至真空而產生場發射。

此兩種不同寬度裂縫的場發射特性 F-N Plot 如圖 4.5(b)所示，由圖中我們可以看出兩種不同裂縫寬度的 F-N Plot 皆呈現良好的線性關係，證明了所量到的電流是遵循著 Fowler-Nordheim emission current，經由電場引發場發射而得到的 emission current。此外，由公式(2.5)可知 F-NPlot 直線

斜率  $S = -\frac{Bd\phi^{\frac{3}{2}}}{\beta}$ ，其中有三項因素會影響到其斜率的大小，分別為  $\beta$ (場發射增強因子)、 $d$ (裂縫寬度)以及  $\phi$ (金屬功函數)，經由圖 5.5(b)的換算

得到 30 nm 及 90 nm 裂縫兩條直線的斜率分別為-202 以及-937，後者斜率約為前者的 4.5 倍。因為場發射源同為鈀金屬( $\phi$  可視為相同)，因此推測斜率上的不同是由於裂縫寬度以及場發射增強因子  $\beta$  所貢獻；在裂縫寬度上，90 nm 為 30 nm 的三倍，因此可推知 90 nm 及 30 nm 裂縫元件的場強因子比約為 1:1.5，扣除掉實驗的誤差兩者幾乎相同，由此我們推測 30 nm 寬度元件的驅動電壓較 90 nm 小的主要原因是因為裂縫寬度小造成有效電場上升所導致的。

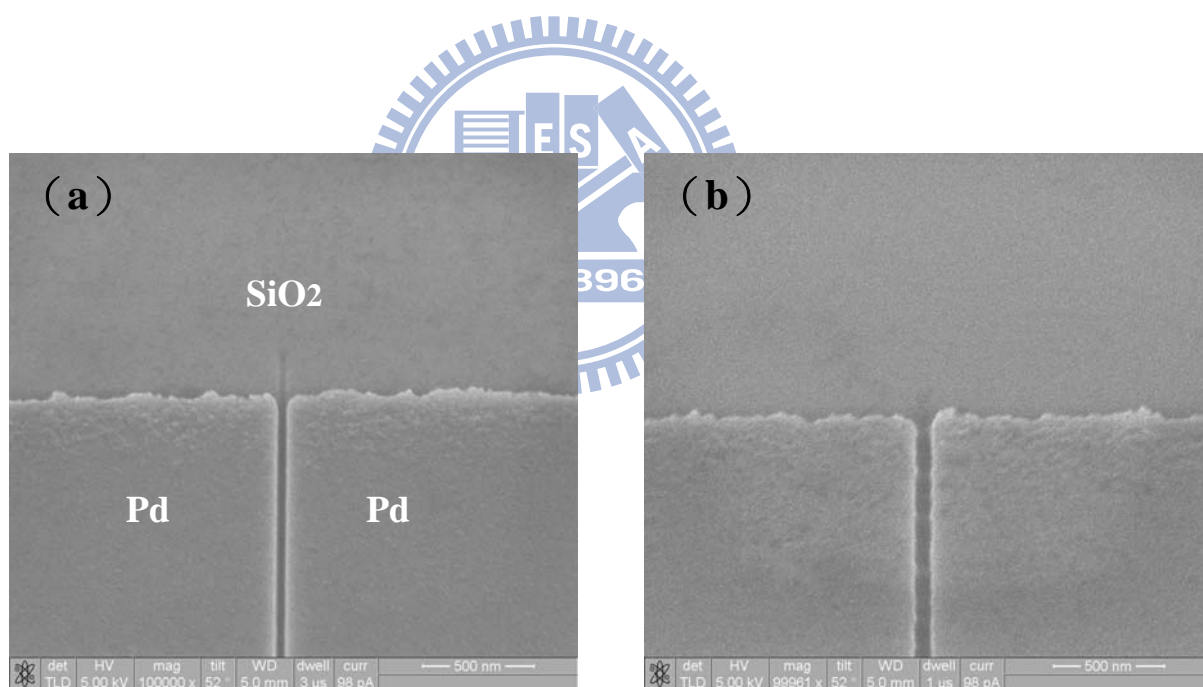


圖 4.4 不同裂隙寬度之掃描式電子顯微鏡影像  
(a) 30 nm (b) 90 nm。

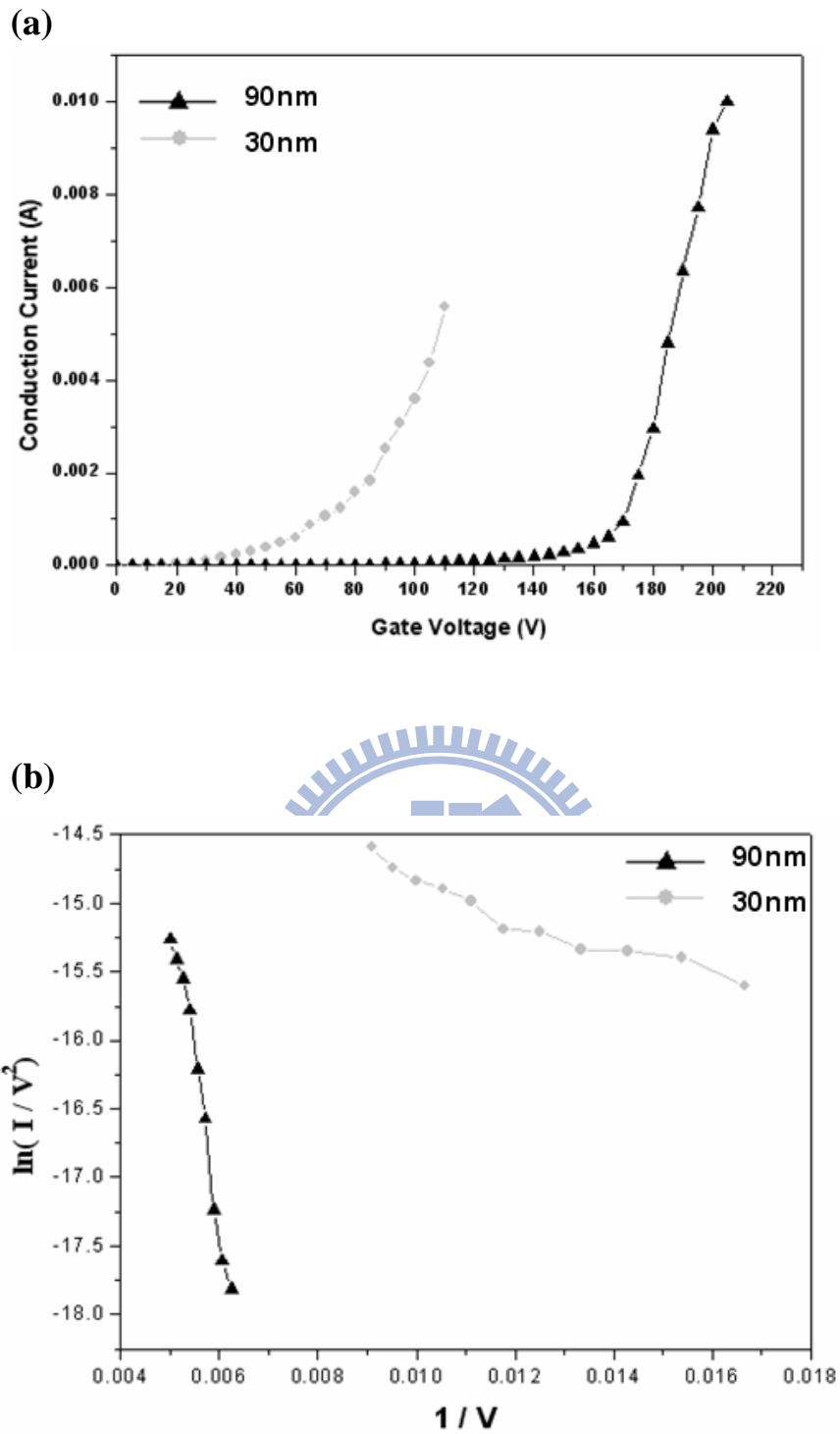


圖 4.5 裂縫寬度為 30 nm 及 90 nm 元件之場發射特性  
 (a) I-V Curve (b) F-N Plot。

#### 4-3 裂縫位於鈀金屬薄膜與第一道白金電極跨接 step 處之 SCE 元件

利用 FIB 系統定位的便利性，將裂縫蝕刻形成於鈀金屬薄膜與第一道白金電極跨接 step 處，以比較裂縫寬度位於元件的不同位置對於場發射特性的影響。完成後之 SEM 如圖 4.6 所示，分別為裂縫寬度為 30 nm、60 nm 以及 90 nm 的 SCE 元件。

由 SEM 上可以看出裂縫形成的相當完整，但與圖 4.6 裂縫形成於鈀金屬薄膜中央的 SEM 圖比較起來，可以發現裂縫的準直度並不如裂縫形成於金屬薄膜中央的元件，此現象會於後面進一步討論。三種不同寬度的場發射 I-V Curve 如圖 4.7(a)所示，裂縫寬度為 30 nm、60 nm、90 nm 的 SCE 元件其驅動電壓分別約為 30V、60V 以及 110V，其 F-N Plot 如圖 4.7(b)所示，可以發現三條直線皆呈現良好的線性關係，由此可以證明量測到的電流確實為 Fowler-Nordheim emission current。

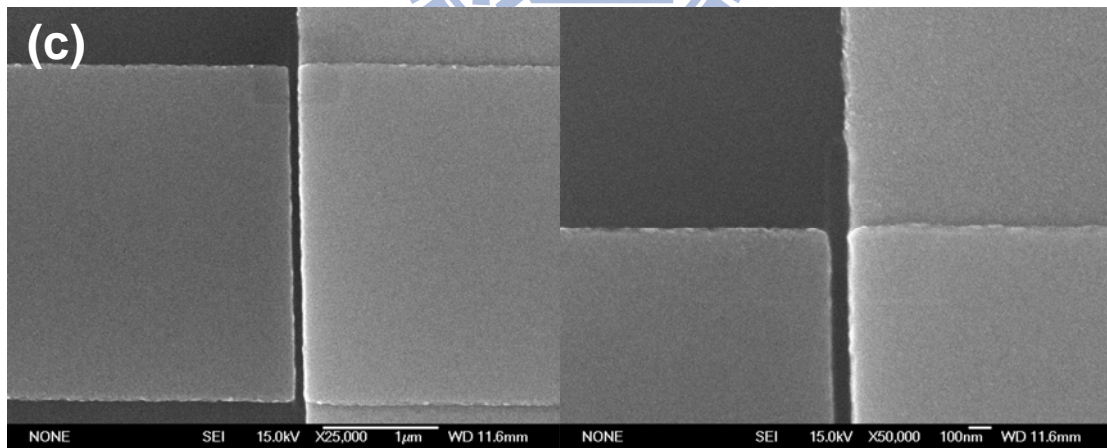
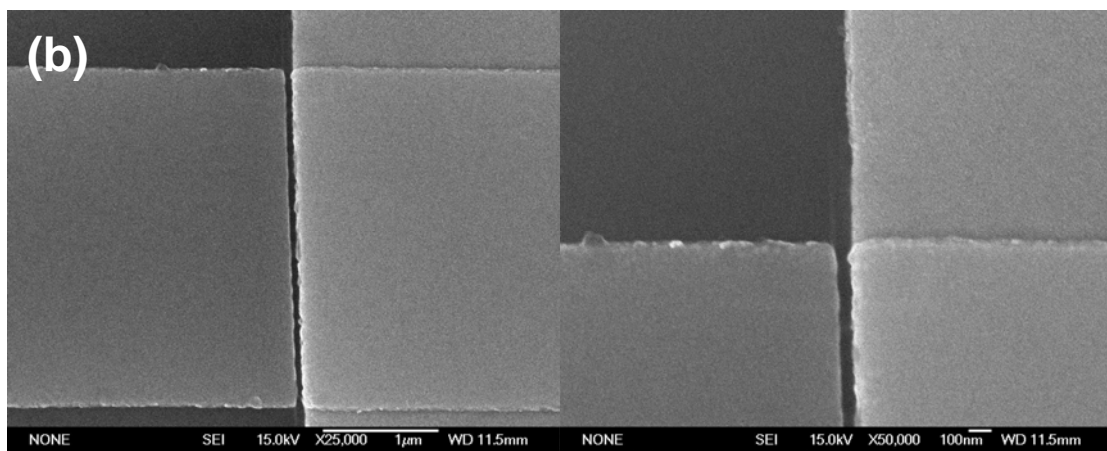
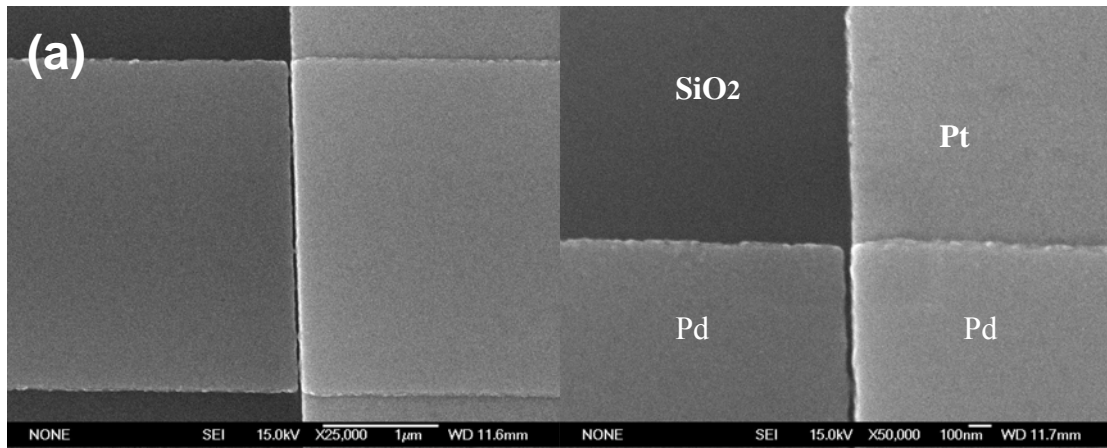


圖 4.6 裂縫於鈀金屬薄膜與第一道白金電極跨接 step 處之 SCE 元件  
 (a) 30 nm (b) 60 nm (c) 90 nm。

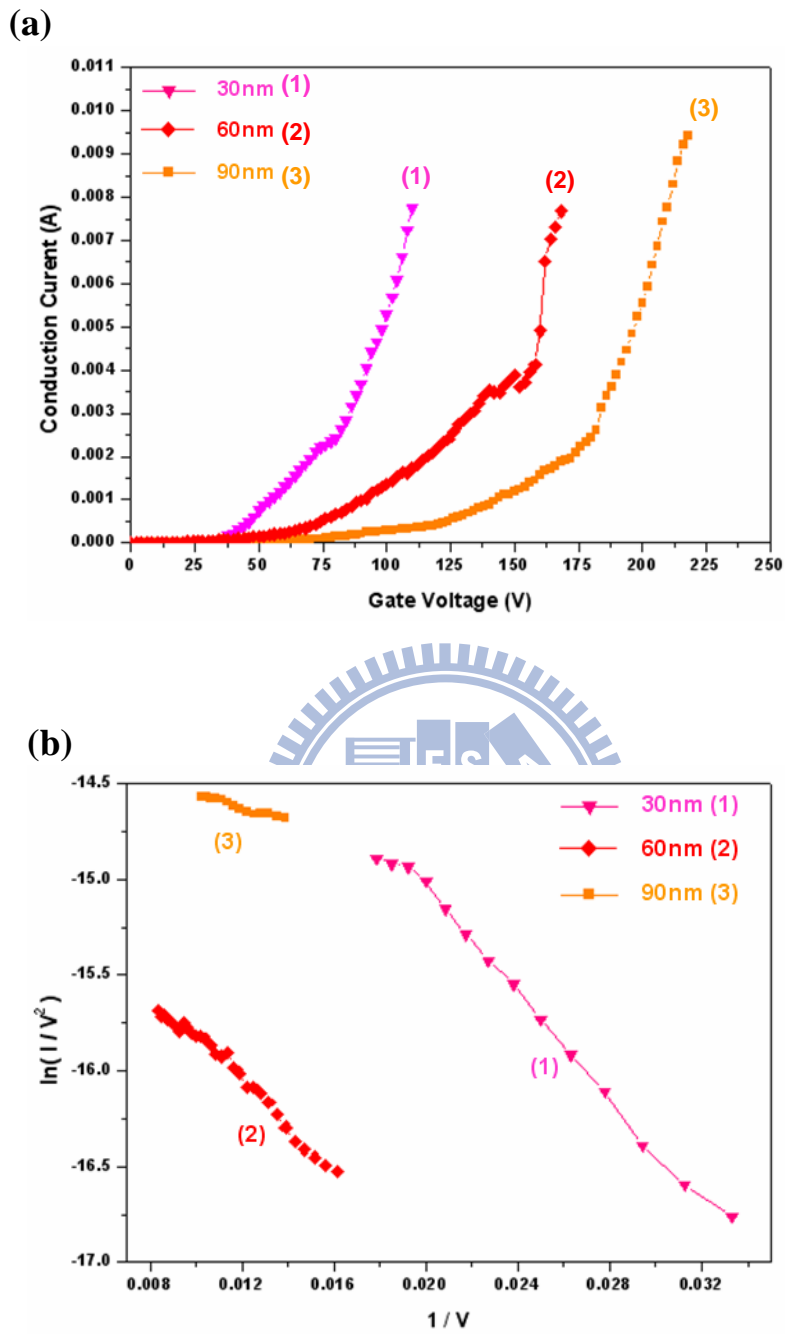


圖 4.7 裂縫寬度為 30 nm、60nm 及 90 nm 元件之場發射特性  
(a) I-V Curve (b) F-N Plot。

#### 4-4 裂縫位於 SCE 元件不同位置場發射特性之比較

90 nm 裂縫以及 30 nm 裂縫位於鈀薄膜與白金電極跨接階梯(step)處以及位於鈀薄膜中央之 SCE 元件場發射 I-V Curve 比較圖如圖 4.8(a)以及 4.9(a)所示，可以發現不論是 90 nm 或者 30 nm 的元件，其裂縫位於 step 處之元件相較於裂縫位於鈀薄膜中央之元件其驅動電壓皆來得小，而且當裂縫位置不同時其場發射電流曲線的趨勢也會不同。前者呈現了兩段式場發射的現象：第一段場發射電流上升的趨勢較緩和，當電壓加到一定值後會產生第二段急速上升的場發射電流；而後者則是當電壓加到一定程度後場發射電流產生且急遽上升。

比較不同位置上奈米裂縫的形貌發現，位於薄膜與電極 step 上的奈米裂縫其準直度較位於薄膜中央之裂縫差，如圖 4.10，在 step 處的裂縫其邊緣的位置有尖端突起的結構(白色圓圈處)，這些突起的結構推測是在利用 FIB 蝕刻裂縫過程中因為 step 處鈀金屬厚度不均造成蝕刻不均勻所形成的，反觀在鈀金屬中央薄膜的厚度皆為 30 nm 厚，因此在蝕刻時不會發生此尖端突起的現象，裂縫相當準直。

施加的電場在這些尖端的地方較集中而使得真空位能壁變薄導致驅動電壓降低，這種幾何結構的改變造成電場分部的變化就是所謂的幾何結構效應。場強因子( $\beta$ )為直接反應幾何結構影響的證據， $\beta$  值越大代表越容易發生場發射，相對的驅動電壓值會較低。經由計算圖 4.8(b)及 4.9(b)F-N

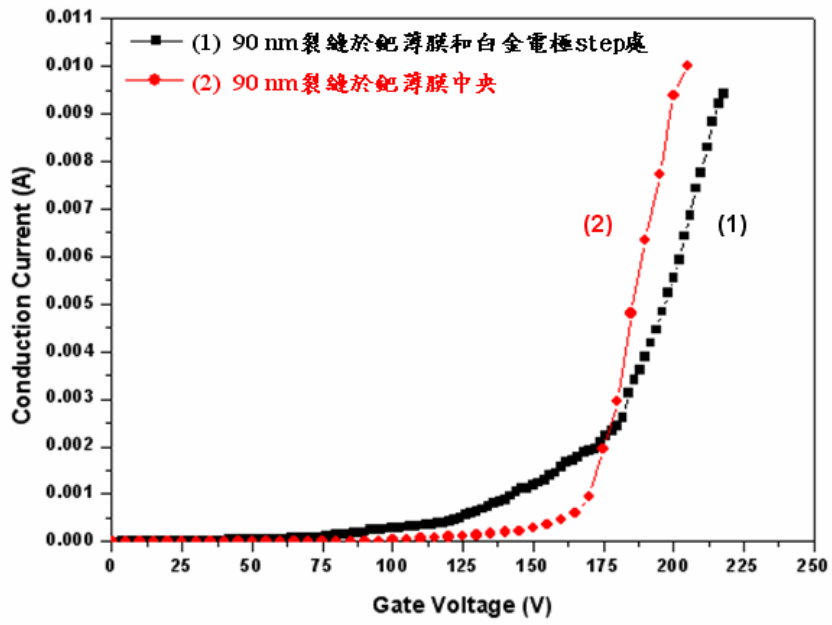
Plot 的直線斜率我們得到 90 nm 裂縫位於薄膜和位於 step 處兩條直線斜率比為 13 : 1，若假設兩者裂縫寬度相同的話，其  $\beta$  值的比為 1 : 13；同樣的 30 nm 裂縫其兩直線斜率比為 3:1，因此  $\beta$  值比為 1:3。

另外，裂縫位於 step 處的 SCE 元件其穿隧電流分為兩階段的現象也可以尖端電場集中來解釋：當電壓逐漸上升時，在尖端突起區域的電場會較其他平滑的區域集中，使得穿隧電流先在這些區域發生，形成第一階段緩慢上升的電流；而當電壓達到足夠的值後，所有的區域皆會產生穿隧電流，造成第二階段急遽上升的穿隧電流。而裂縫位於薄膜中央的 SCE 元件其電子發射源表面相當平滑且準直，當操作電壓大於驅動電壓後會引發全面性的穿隧電流，導致所偵測到的電流呈現線性急速增加。





(a)



(b)

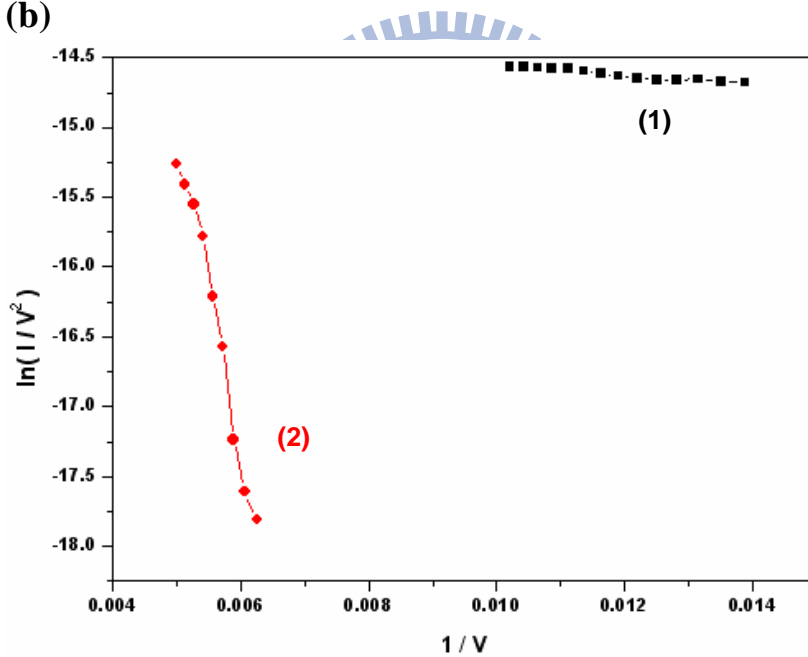
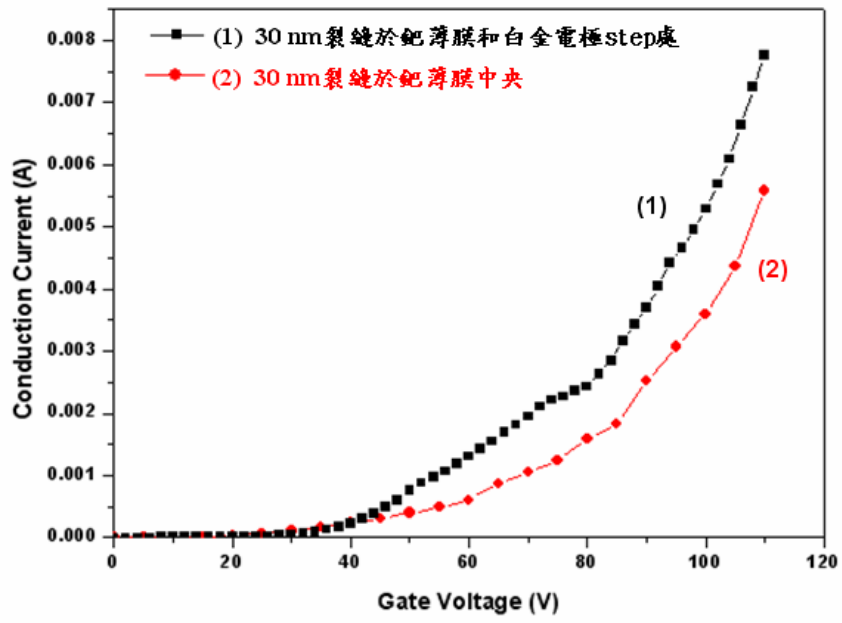


圖 4.8 90 nm 裂縫位於 SCE 不同位置上 I-V Curve 比較  
(a) I-V Curve (b) F-N Plot。

(a)



(b)

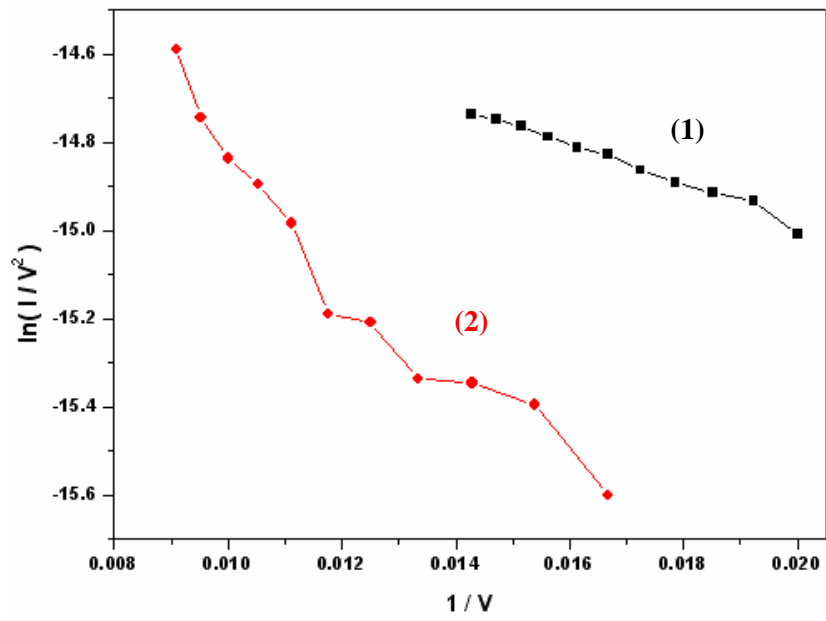


圖 4.9 30 nm 裂縫位於 SCE 不同位置上 I-V Curve 比較

(a) I-V Curve (b) F-N Plot。

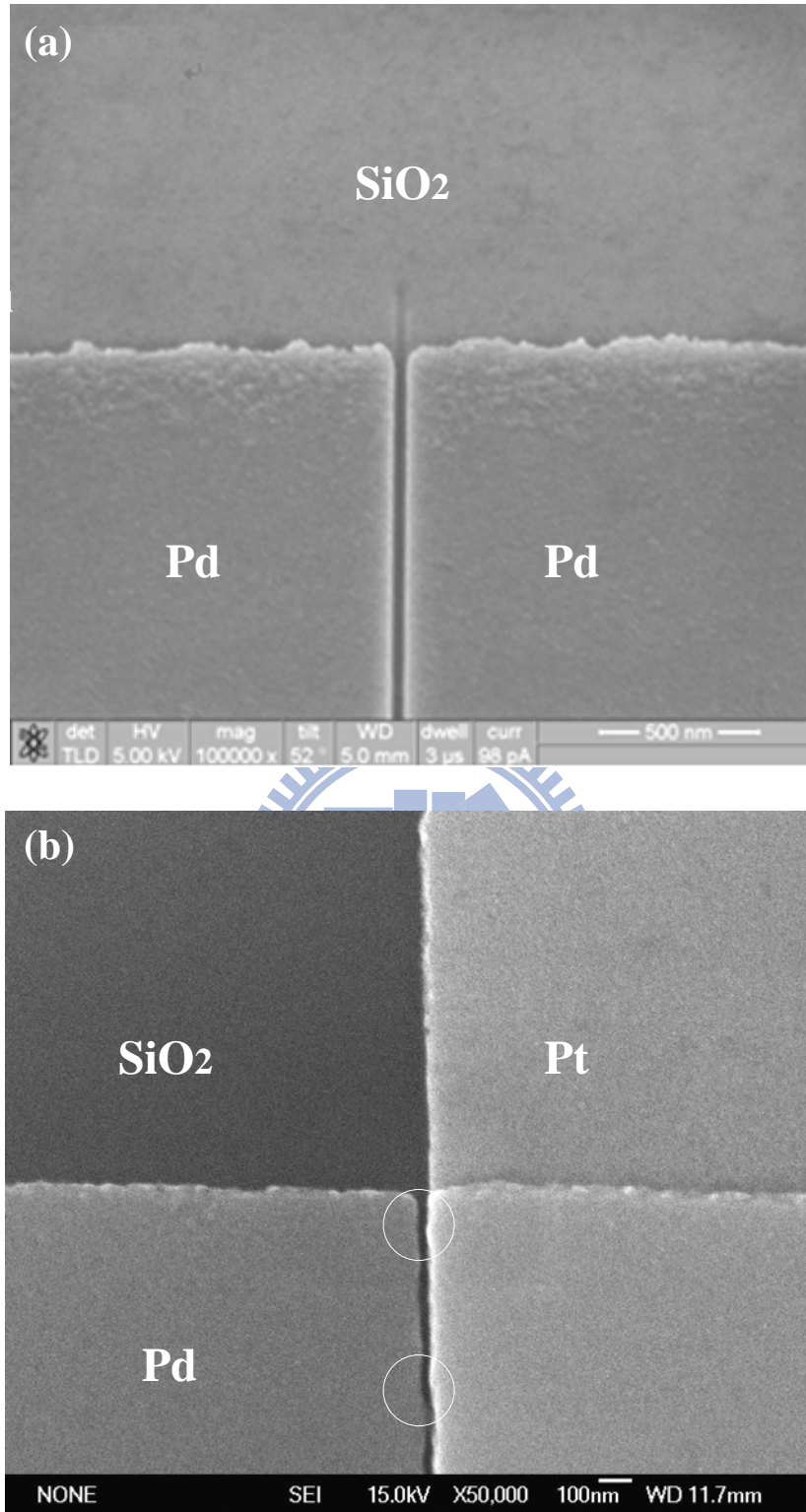


圖 4.10 裂縫位於 SCE 元件不同位置場發射源形貌比較  
 (a) 位於薄膜中央 (b) 位於 step 處(白色圓圈處為尖端突起結構)。

#### 4-5 氧氛圍下高溫退火改質對 SCE 元件組成結構及場發射的影響

除了改變 SCE 元件裂縫的寬度及位置之外，我們嘗試將元件放入真空退火爐管內同時通入氧氣在高溫下對元件進行氧化改質，以期能提升場發射特性。選擇的試片為裂縫寬度為 90 nm 且位於 step 處的 SCE 元件，分別進行氧氣壓力為 0.2 torr、溫度 400°C 以及 550°C 下持續 5 小時的高溫退火處理。根據 Simon Penner<sup>[4-2]</sup> 等人於 2006 年發表的文章指出，Pd particle 在氧氣壓力為 1 bar 的氣氛下進行 350°C 退火一小時後氧化鈀(PdO)結構會開始形成，若溫度升高到 400°C，Pd particle 會全部氧化成為 PdO；本實驗中退火的氧氣壓力較低(0.2 torr)，因此我們嘗試拉長退火的時間(5 小時)以及提高退火的溫度以確保 PdO 的形成，達到改質的效果。

##### 4-5-1 氧氣壓力 0.2 torr、溫度 400°C 下 5 小時退火改質

退火前與退火後元件表面形貌 SEM 圖如圖 4.11，從圖中可以看出經過退火後元件表面的形貌有很明顯的改變，我們分為兩個區域做討論；第一個區域為覆蓋在 SiO<sub>2</sub> 絕緣層上端的 Pd 薄膜區域，我們以 Pd/SiO<sub>2</sub> 表示 (SEM 圖上裂縫左端區域)，而另一個區域是覆蓋在 Pt 電極上的 Pd 薄膜區域，以 Pd/Pt 表示 (SEM 圖上裂縫右端區域) (如圖 4.12 示意)。

經過退火後發現在 Pd/SiO<sub>2</sub> 的區域上 Pd 薄膜表面的 roughness 明顯上升，在表面有均勻分布的突起結構，而在 Pd/Pt 區域上 roughness 的改變

並沒有像在 Pd/SiO<sub>2</sub> 上來得顯著，但與退火前的形貌比較起來仍可發現有些微的不同。為了比較在此兩區域經過退火後的組成結構，我們首先利用 X 光繞射儀器來分析，結果如圖 4.13 所示。由低掠角 X 光繞射圖譜中可以看到 Pd/SiO<sub>2</sub> 區域經過退火後呈現主要的兩根譜鋒為 PdO(101)以及 Pd(111)，且前者 Intensity 較後者大，表示經過退火後原本純金屬鈀已經有大部分被氧化形成 PdO 的組成；而 Pd/Pt 區域經過退火後主要的譜鋒仍為金屬鈀的譜鋒(Pd(111)、Pd(200)、Pd(220)以及 Pd(311))，雖然可見到 PdO(101)的譜鋒，但其 Intensity 相對很弱，表示在此區域主要的組成仍然為金屬鈀，只有少部分的鈀被氧化形成氧化鈀結構。

為了更進一步分析退火後氧化鈀形成的情形，我們利用 X 光光電子能譜儀做進一步的分析，結果如 4.14 所示。由文獻得知金屬鈀與氧化鈀的 Pd 3d<sub>5/2</sub> 峰值則分別出現在束縛能為 335.0 eV 與 336.9 eV 的位置。比對束縛能的位置發現在 Pd/SiO<sub>2</sub> 區域的能譜鋒位置符合 PdO 的譜鋒(336.9 eV)，顯示在經過退火後此區域的表面已經完全氧化形成 PdO 結構，而 XRD 圖譜所偵測到的少量鈀訊號可能是靠近薄膜底部未氧化的金屬鈀；但在 Pd/Pt 能譜中出現了 double peak 的訊號鋒，經過 Curve fitting 後發現有 Pd(335.0 eV) 及 PdO(336.9 eV) 的能譜鋒，這表示 Pd/Pt 區域經過退火後只有在表面形成 PdO，且因為 XPS 表面分析的厚度約為 5 nm 深(Pd 3d<sub>5/2</sub> 的光電子 Inelastic mean-free path 約為 1 nm)，因此推測表面所形成的 PdO 薄膜小於 5 nm。

同樣為鈀薄膜且經過相同參數下的氧化退火處理，為什麼此兩種不同區域氧化鈀形成的情況會有如此的差異呢？我們可以由這些組成的晶格結構上看出一些端倪：氧化鈀為tetragonal結構(圖4.15)<sup>[4-3]</sup>，lattice constant  $a = b = 3.0434 \text{ \AA}$ 、 $c = 5.3363 \text{ \AA}$ ；金屬鈀為面心立方結構(Face-centered cubic，FCC)，lattice constant  $a = b = c = 3.891 \text{ \AA}$ ；而白金也同樣為FCC結構，lattice constant  $a = b = c = 3.924 \text{ \AA}$ ；白金與金屬鈀的晶格常數相當接近，兩者之間的lattice mismatch很小，因此金屬鈀沉積在白金電極上之後結構相當穩定，不容易氧化<sup>[4-4]</sup>，加上氧化鈀與白金之間的lattice mismatch很大，若要在白金上形成氧化鈀需要克服很大的能障，因此在Pd/Pt區域上氧化鈀只形成在表面的地方；反觀在Pd/SiO<sub>2</sub>就沒有此問題，因此大部分的鈀皆氧化形成氧化鈀。

SCE元件退火前及退火後場發射I-V Curve如圖4.16所示，可以發現經過退火改質後驅動電壓由原先的110V降為50V，且場發射電流呈現平穩的上升，F-N Plot如圖4.17，退火前後曲線的斜率比為 3 : 1。我們推測此場發射效率的提升是因為兩方面的因素所貢獻的，第一為退火改質後奈米裂縫的縮小：經過計算當金屬鈀轉變為氧化鈀的同時會伴隨著68%的體積膨脹，因此鈀薄膜會朝四面八方延伸，在圖5.9中Pd/SiO<sub>2</sub>區域表面粗糙度的變化即是膨脹的證據；而鈀薄膜延著陰極方向的延伸會造成奈米裂縫縮小，提高了場發射的機率。第二個因素為PdO形成造成發射極表面粗糙度上升，甚至有

尖端突起的結構產生：利用AFM分析退火前後表面粗糙度方均根值(Rms)的結果如圖4.18，經過退火後Rms變大了數倍，造成了場發射源局部電場集中的部份變多，場強因子變大，因此降低了場發射驅動電壓，提升了場發射的效率。



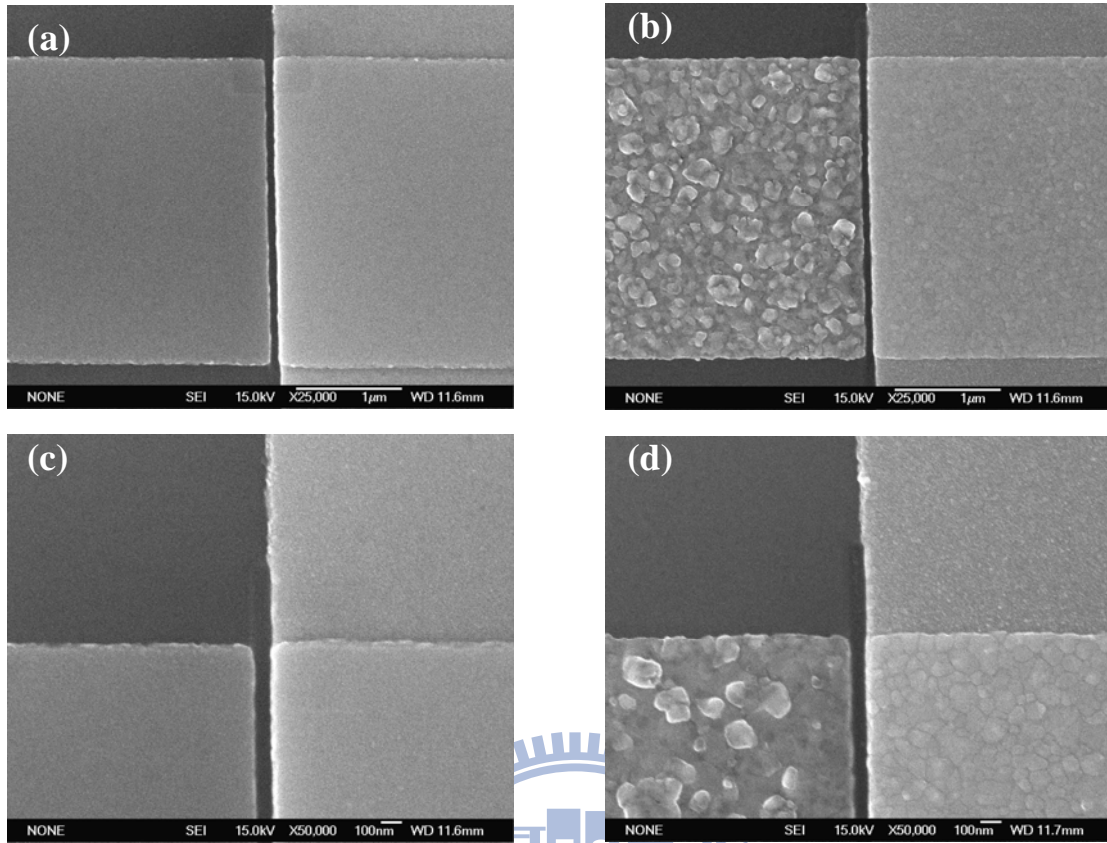


圖 4.11 90 nm 元件退火前後表面形貌  
(a)(c) 退火前 (b)(d) 退火後。

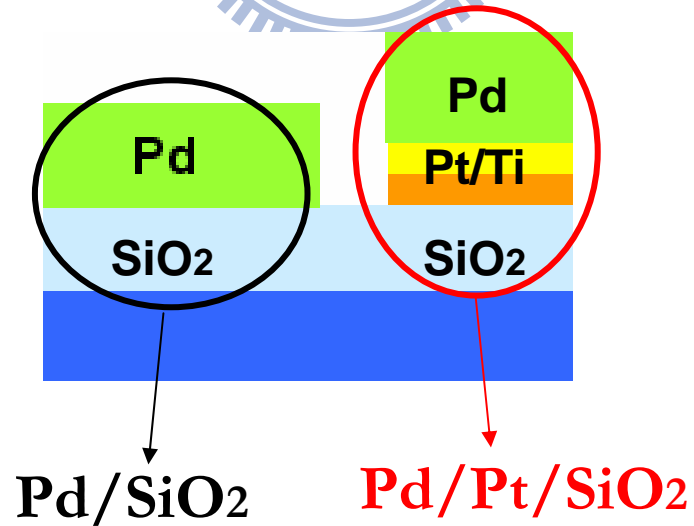


圖 4.12 SCE 元件上 Pd 薄膜覆蓋不同區域示意圖。



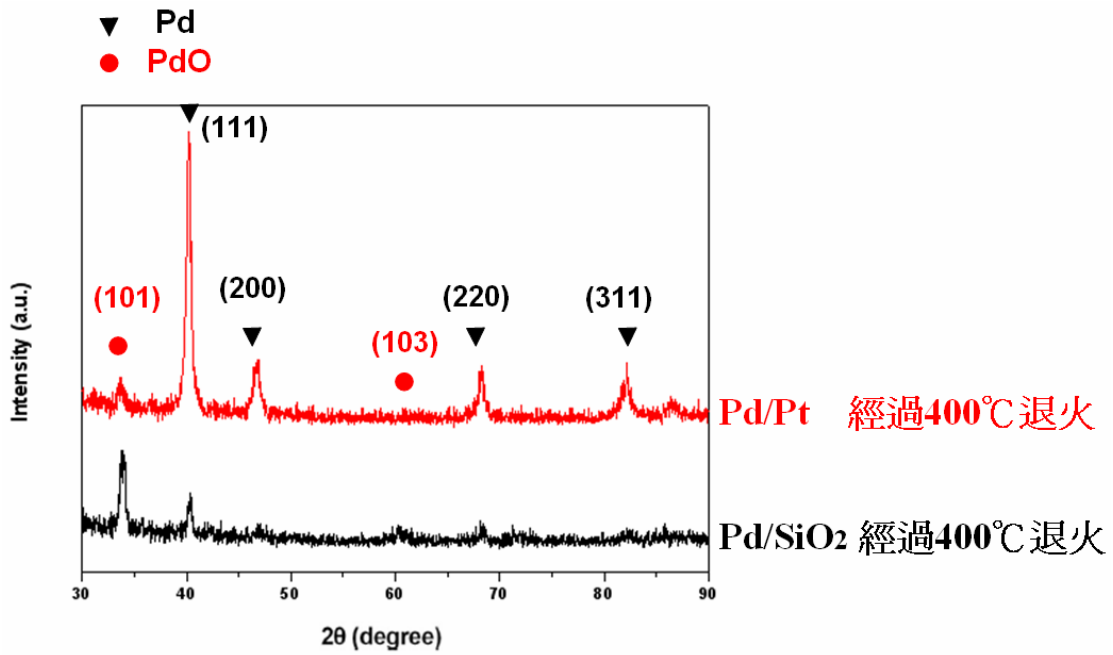


圖 4.13 經過 400°C 退火後 Pd/SiO<sub>2</sub> 及 Pd/Pt 區域 XRD 繞射圖譜。



### Pd 3d

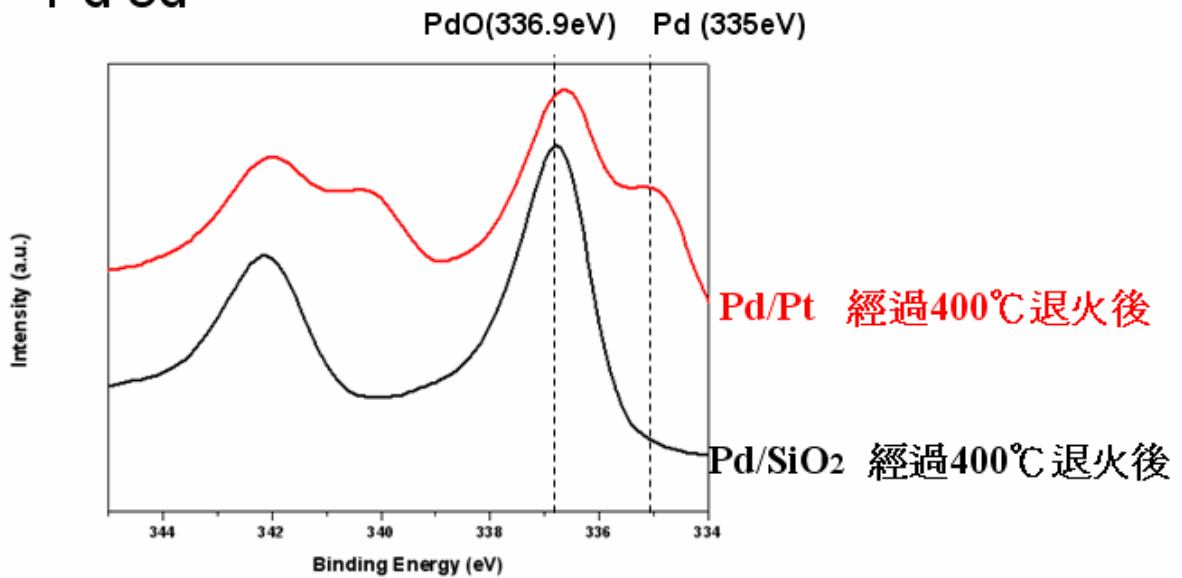


圖 4.14 經過 400°C 退火後 Pd/SiO<sub>2</sub> 及 Pd/Pt 區域 XPS 能譜圖。

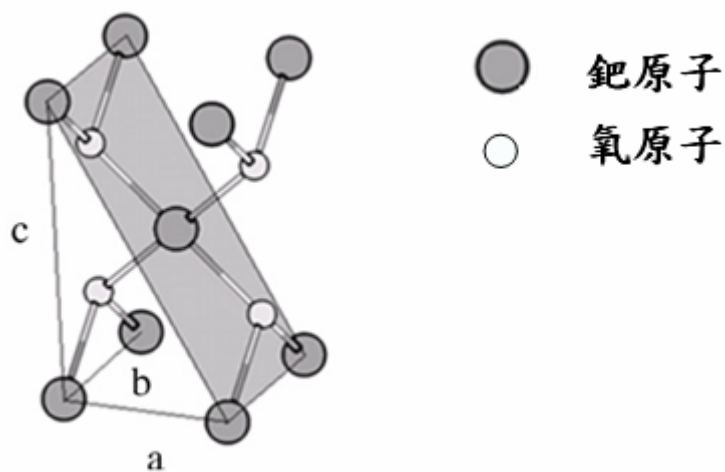


圖 4.15 氧化鈮 tetragonal 結構。

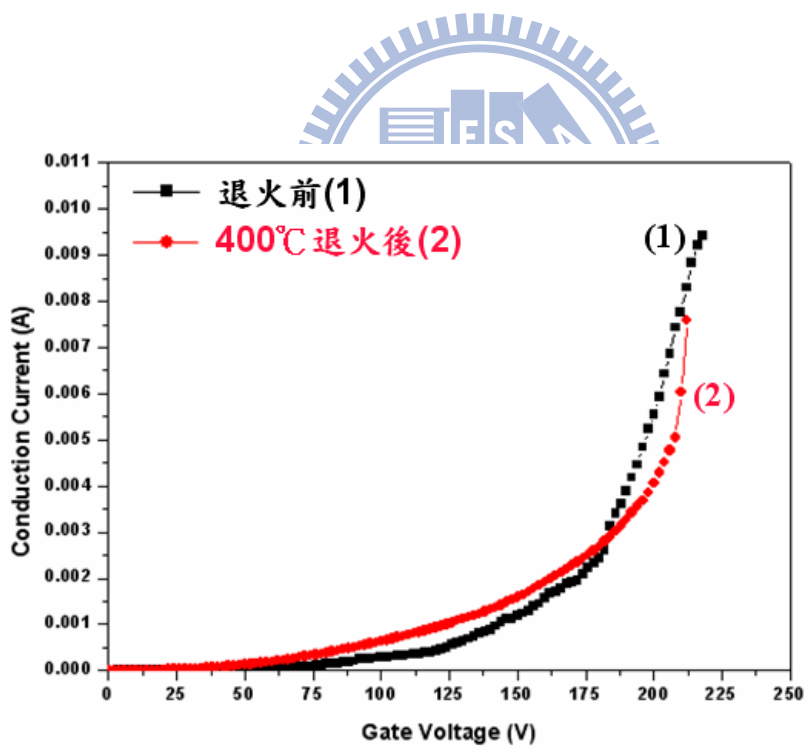


圖 4.16 400°C 退火改質前後場發射 I-V Curve。

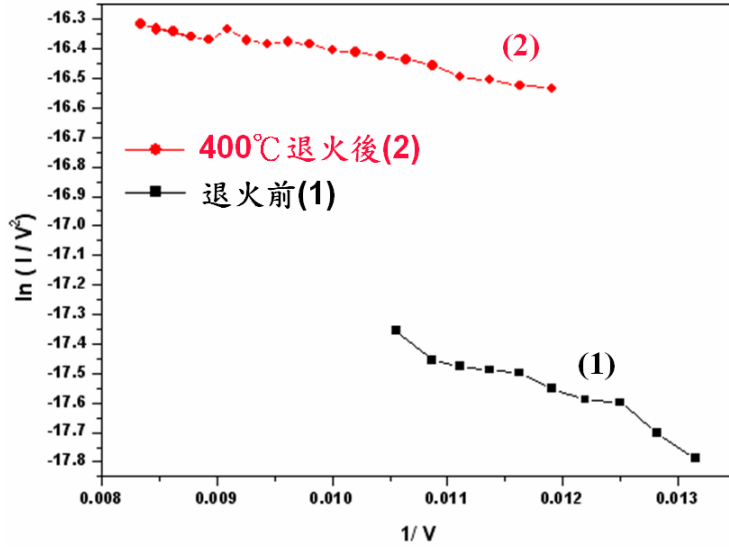


圖 4.17 400°C退火改質前後場發射 F-N Plot。

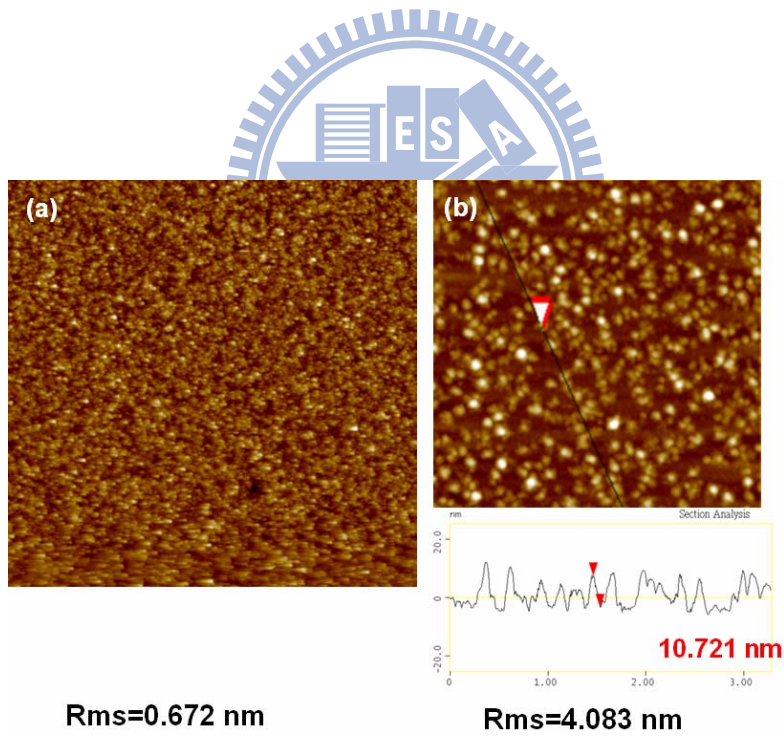


圖 4.18 場發射陰極(Pd/Pt)退火前後 AFM 影像及縱深圖  
(a) 400°C退火前 (b) 400°C退火後。

#### 4-5-2 氧氣壓力 0.2 torr、溫度 550°C 下 5 小時退火改質

經過 550°C 退火改質後的元件表面形貌 SEM 圖如圖 4.19，在 Pd/SiO<sub>2</sub> 的區域上發現與經過 400°C 退火處理的元件類似的突起結構，但分布的比較散、不均勻且突起區域較大塊。而在 Pd/Pt 區域除了較退火前表面 roughness 上升外，也可以觀察到一些孔洞缺陷的產生。

XRD 圖譜分析結果如圖 4.20 所示，Pd/SiO<sub>2</sub> 區域經過 550°C 退火後呈現主要的譜峰為 PdO(101)以及 PdO(103)，Pd(111)的譜峰幾乎已經消失，表示經過 550°C 退火後金屬鈀幾乎以完全被氧化而形成 PdO；Pd/Pt 區域經過退火後主要的譜峰仍為金屬鈀的譜峰(Pd(111)、Pd(200)、Pd(220)以及 Pd(311))，PdO(101)的譜峰可見但其 Intensity 相對較弱，與經過 400°C 過後的情況相當類似。

XPS 能譜分析結果如圖 4.21，Pd/SiO<sub>2</sub> 區域的能譜峰位置符合 PdO 的譜峰(336.9eV)，表示此區域的表面為 PdO 結構；而在 Pd/SiO<sub>2</sub> 能譜中出現的 double peak 訊號峰為 Pd(335.0 eV)及 PdO(336.9 eV)的能譜峰，這也表示即使是在 550°C 的高溫下進行退火氧化的改質，Pd/Pt 區域形成的氧化鈀仍然是非常少量的。

場發射特性 I-V Curve 如圖 4.22，在此我們將退火前、經過 400°C 氧化退火改質以及經過 550°C 氧化退火改質的 I-V Curve 放在一起加以比較；經過退火改質之後場發射驅動電壓皆呈現較低的趨勢，400°C 退火後元件驅動電

壓約為50V，而550°C退火後元件驅動電壓則降為40V，且經過550°C退火的電流曲線隨著電壓增加其上升幅度較400°C來的大(在閘極電壓200V之前)；也就是說在施加同樣的電壓下，550°C退火改質的元件其場發射電流會較400°C退火改質的元件大，(例如閘極電壓175V下，550°C退火改質的元件電流為3.5 mA而400°C退火改質的元件只有2.5 mA，如圖4.22虛線所示)。從圖4.19可以發現經過550°C退火改質後的元件因為Pd/SiO<sub>2</sub>區域不規則的突起結構以及Pd/Pt區域表面粗糙度的上升，使得場發射源邊緣呈現鋸齒狀的結構，相較於400°C退火的元件其場發射源粗糙度(圖4.23 AFM影像圖)更大且裂縫更小，電場集中的效應更為顯著，因此降低了驅動電壓以及場發射電流值。

此外，在550°C退火元件的場發射源端可看見一些孔洞缺陷的存在，一般認為電子在材料晶界或缺陷的地方地方活性較大而逃逸至真空所需克服的能量較小，因此經過退火後在場發射源端邊緣附近所留下的孔洞缺陷，提供一個更容易發生電子場發射的區域<sup>[4-5]</sup>，造成元件驅動電壓的下降。

以上所提到的數種因素對於550°C退火元件場發射效率提升的貢獻皆可在F-N Plot中看出(圖5.22)，退火前、400°C退火後以及550°C退火後三條直線斜率比為24:8:3，550°C退火後元件之場發射特性為三者之中最好的。

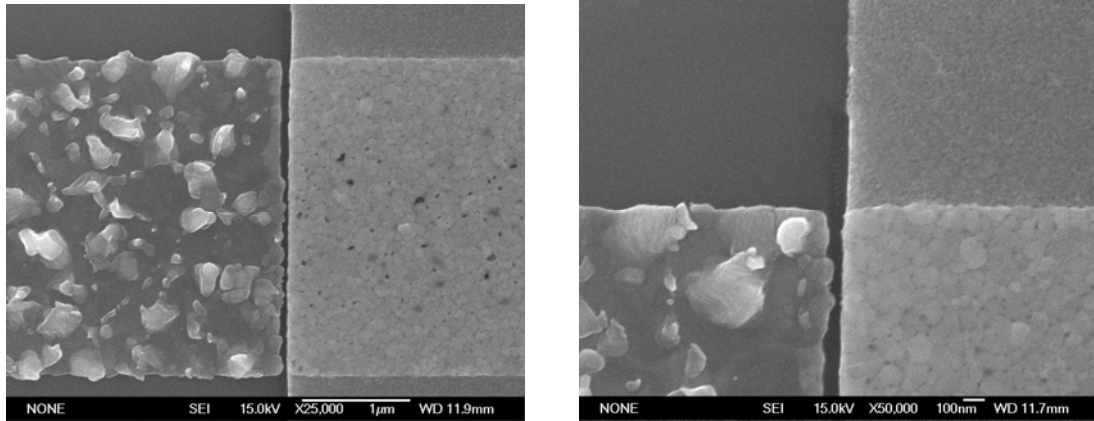


圖 4.19 90 nm 元件經 550°C 退火後表面形貌。

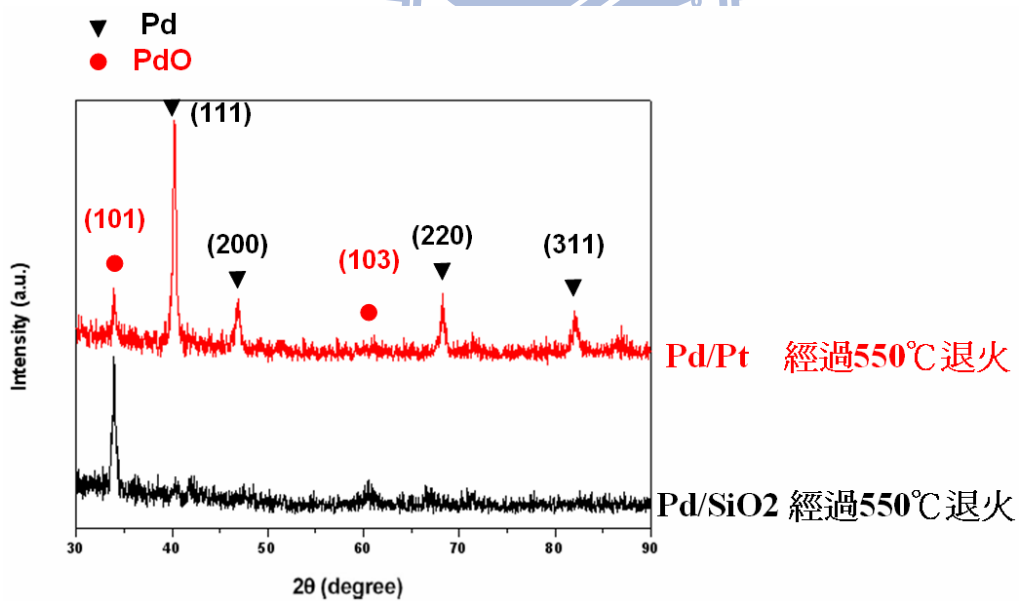


圖 4.20 經過 550°C 退火後 Pd/SiO<sub>2</sub> 及 Pd/Pt 區域 XRD 繞射圖譜。

# Pd 3d

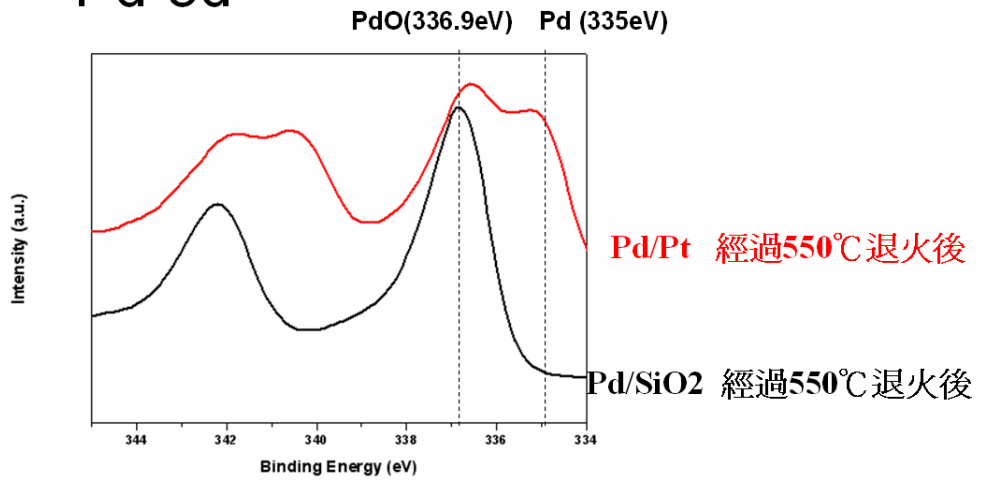


圖 4.21 經過 550°C 退火後 Pd/SiO2 及 Pd/Pt 區域 XPS 能譜圖。

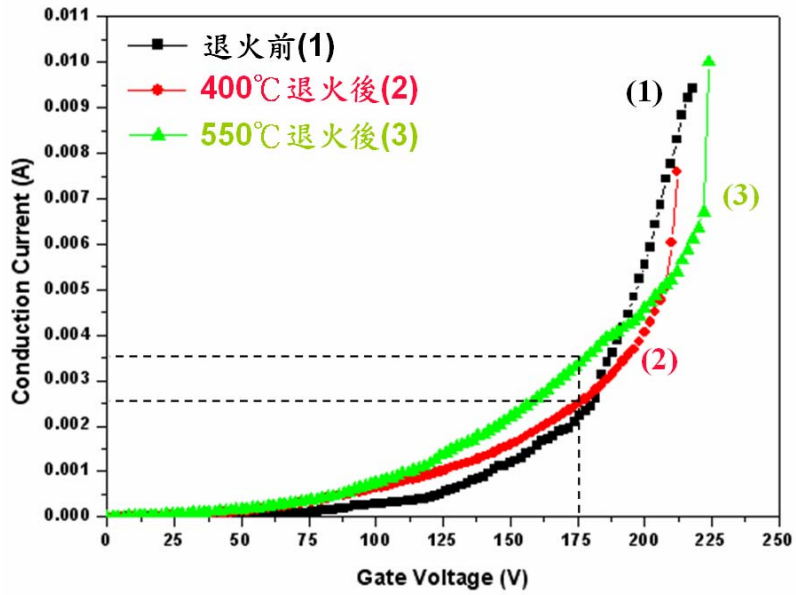


圖 4.22 退火改質前後場發射 I-V Curve。

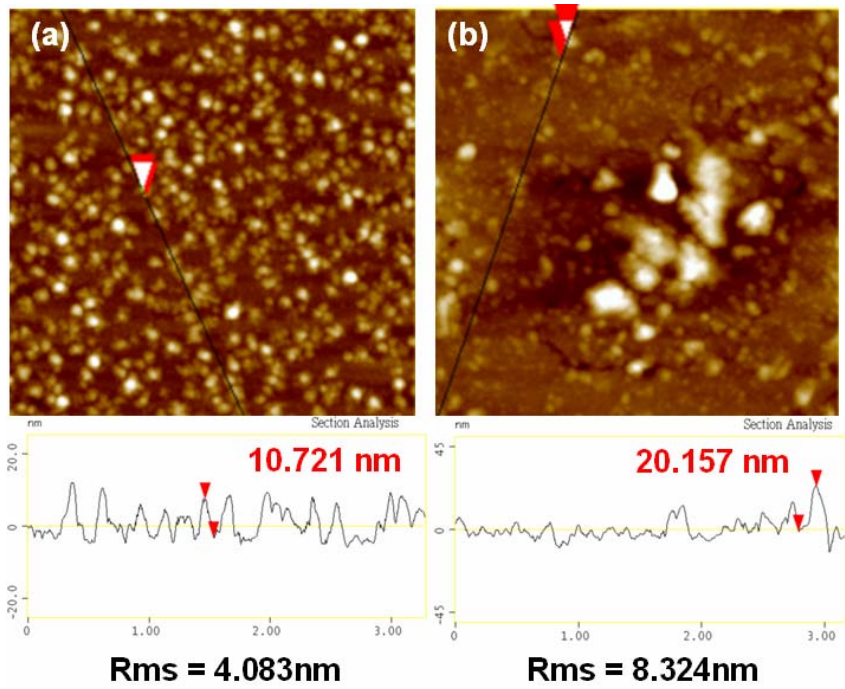


圖 4.23 場發射陰極(Pd/Pt)不同溫度退火後 AFM 影像及縱深圖  
 (a) 400°C退火後 (b) 550°C退火後。

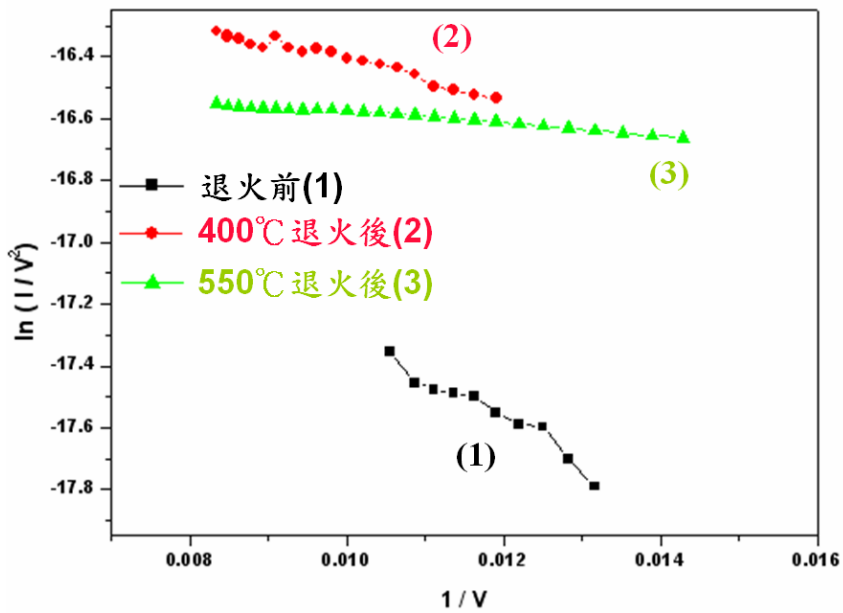


圖 4.24 退火改質前後場發射 F-N Plot。



#### 4-6 閘極表面粗糙度對場發射效率的影響

經過 400°C 及 550°C 退火後 Pd/SiO<sub>2</sub> 區域表面 PdO 的形成造成了表面粗糙度大幅度的提升，由 AFM 影像算出其表面 Rms 分別為 9.715 nm 及 19.742 nm，較退火前增加了數十倍，我們預期此閘極粗糙度的上升會增加場發射電子於其表面進行 propagation 而被陽極吸引的機率<sup>[4-6]</sup>，使得 Emission Current 上升而提升場發射效率。

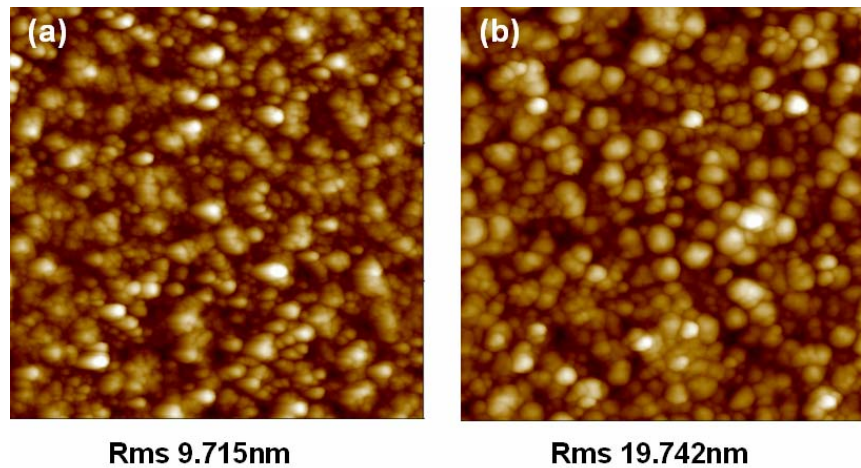


圖 4.25 閘極端(Pd/SiO<sub>2</sub>)不同溫度退火後 AFM 影像及 Rms 值  
(a) 400°C 退火 (b) 550°C 退火。

#### 4-7 結論

1. 利用 FIB 製作 SCE 元件所需要的奈米裂縫，分別製作在 SCE 元件鈱薄膜的中央以及鈱薄膜和白金電極跨接階梯處，裂縫寬度分別為 30 nm、60 nm 以及 90 nm，裂縫寬度越小的 SCE 元件可以得到較低的驅動電壓值。
2. 在相同的裂縫寬度下裂縫位於鈱薄膜和白金電極跨接階梯處之元件其驅動電壓會比裂縫位於鈱薄膜中央的元件來得小。
3. 經過氧氛圍下高溫退火氧化處理 SCE 元件會改變其組成結構，使得元件場發射源 roughness 上升且裂縫寬度縮小，提高場發射電流。550°C 氧化退火處理後元件場發射源 roughness 上升幅度及裂縫寬度縮小程度皆較 400°C 氧化退火處理後元件來得大，因此 550°C 氧化退火處理後元件有較好的場發射特性。
4. 閘極端表面粗糙度的上升預期能夠可以增加  $I_e$  大小，提高場發射效率。

## 第五章 鈀氫化法製作奈米裂縫以及薄膜性質對裂縫形成的影響

### 5-1 緒論

鈀氫化法，就是利用鈀金屬吸脫附氫氣而產生裂縫的方法，其原理如下：鈀在吸附少量氫氣後會轉變形成 $\alpha$ 相之氫化鈀(palladium hydride)，當鈀金屬內部氫氣濃度持續增加而達到一定值後 $\alpha$ 相氫化鈀會轉變為 $\beta$ 相，在此相變化的過程中鈀晶格的晶格常數會增加3.3%而導致體積膨脹達到12%，此劇烈的晶格應變會在鈀晶格內產生相當大的應力而產生裂隙以將此應變能或應力釋放<sup>[5-1][5-2]</sup>。改變氫脆過程中氫氣壓力的大小以及氫脆時的溫度皆會對裂縫成型的大小及完整性產生影響：由之前的研究中發現氫氣壓力必須要大於一個臨界壓力值(3.63 atm)才能夠產生 $\alpha \rightarrow \beta$ 的相變化而造成裂縫的形成；而吸氫時溫度的大小會直接影響裂縫的寬度，這是因為裂縫成型的機制牽涉到鈀原子的遷移，而溫度越高鈀原子的擴散速率越快，因此得到較大的裂縫寬度。利用鈀氫化原理製作SCE場發射元件奈米裂縫的研究於參考文獻5-1及5-2內有詳細之說明，在本章研究中，我們藉著改變鈀薄膜沉積時的蒸鍍速率，探討鈀薄膜性質對裂隙形成所造成的影響。

## 5-2 元件結構與製作流程

製作鈀金屬薄膜陰極結構的實驗流程如第四章所述(圖4.1)，接著將試片放入高壓氫化系統內部進行氫脆化的過程形成奈米裂縫(圖5.1)，最後再沉積上鈦與白金薄膜覆蓋於鈀薄膜的另一端當作第二道電極(閘極)，形成相互交叉的梳形結構(圖4.3)，完成元件的製作。

氫脆化過程參數如表4.1所示，試片在室溫下(25°C)吸附氫30分鐘，接著放氫三十分鐘將壓力抽至 $5 \times 10^{-3}$  torr，經過氫脆化後產生裂縫之SEM如圖4.4，產生的裂縫寬度約為30 nm。

條件 參數	吸氫溫度 ( $^{\circ}\text{C}$ )	氫氣壓力 (atm)	吸氫時間 (min)	放氫溫度 ( $^{\circ}\text{C}$ )	放氫壓力 (torr)	放氫時間 (min)
A	25	20	30	330	5E-3	30

表5.1 氫脆化製程參數。

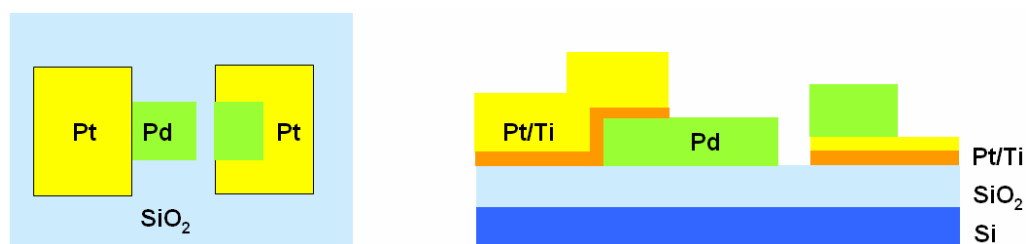


圖 5.1 利用氫脆法製作奈米裂縫 SCE 元件。

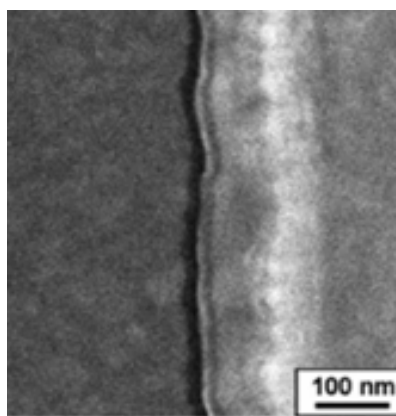


圖5.2 氫脆化處理後奈米裂縫成型的SEM影像。[5-3]

### 5-3 鈮薄膜性質對奈米裂縫成型的影響

在氫脆化產生裂縫的過程中，除了氫脆處理時的參數(如溫度、壓力)會影響裂縫成型之外，我們發現鈮薄膜的性質也會對裂縫形成的完整性造成影響，圖5.3為在相同的氫脆處理條件下(300°C吸氫30分鐘後脫氫30分鐘)，但鈮薄膜製程條件不同的兩個試片裂縫成型的SEM圖，可以清楚的看到圖(a)中裂縫完整的生成，但圖(b)中並沒有裂縫的產生，而且在表面形貌上也略有不同。為了探討鈮薄膜沉積時的條件對裂縫生成的影響，我們選擇了三種不一樣沉積速率的參數來進行鈮薄膜的沉積。沉積薄膜所使用的機台為交通大學奈米中心的雙電子槍蒸鍍系統，藉著改變沉積時的電流大小，分別進行0.25 Å/s、0.5 Å/s以及1.5 Å/s三種不同鍍率來沉積鈮薄膜，接著將完成的試片放入高壓氫化系統進行25°C吸氫30分鐘、脫氫30分鐘的

氫化處理，其結果如圖5.4。

由圖中發現鍍率為 $0.25 \text{ \AA/s}$ 的試片上有較完整的奈米裂縫生成，而當鍍率提高到 $0.5 \text{ \AA/s}$ 後裂縫沒辦法完整的生成，呈現階段性的裂縫。鍍率 $1.5 \text{ \AA/s}$ 的試片已經看不到裂縫形成，只能在試片中央看到一些孔洞的生成。為了探討其中原因，我們利用X光繞射儀對未經過氫脆處理的薄膜進行分析，如圖5.5。

在同樣沉積厚度 $30 \text{ nm}$ 下，其X光繞射峰的強度(Intensity)隨著鍍率的上升而下降，表示當鍍率較小時沉積出來的鈀薄膜結晶性較好；而觀察Pd(111)的繞射峰發現隨著鍍率的增加，繞射峰的位置會往低角度位移，說明在不同的鍍率條件下，沉積出來的鈀薄膜晶格常數會有所不同，當鍍率大時晶格常數也會比較大<sup>[5-4]</sup>；最後我們計算Pd(111)繞射峰的半高寬(Full width at half maximum, FWHM)發現，鍍率為 $0.25 \text{ \AA/s}$ 的薄膜半高寬值較大，根據Scherrer's equation可知其晶格尺寸(grain size)較小。

從以上所得到的結果我們可以推測鍍率較慢的鈀薄膜經過氫脆化處理後裂縫較易在薄膜上生成，原因可以歸納如下：

- (1) 裂縫產生的原因為內應力釋放引發原子遷移生成裂縫，而金屬內部會最先釋放應力的地方為缺陷的部份，如果金屬內部缺陷過多會造成氫脆時產生的應力優先在缺陷的地方被釋放掉，因此在鈀薄膜與白金電極階梯處的裂縫就不會產生。在薄膜沉積速率大時，蒸氣原子到達基板表面後

遷移的效率較小，沉積過程中原子快速集結不易再進行晶格重排

(rearrangement)，因此沉積出來的薄膜將傾向非晶態成長，缺陷較多；

反之沉積速率小時，原子遷移使薄膜有時間重新排列，沉積出來的薄膜結晶性較好，缺陷較少，因此裂縫容易產生。

(2) 氫脆化裂縫產生是因為相變化過程中晶格常數變大導致體積膨脹而造成

成，由上述可知鍍率大的薄膜其晶格常數較大，經過氫脆處理後相對於鍍率小的薄膜來說晶格常數變大的程度較小，所以體積膨脹率也相對較

低，氫脆後造成的內部應力小，因此裂縫的形成不完整甚至不會產生。

(3) 鍍率大的薄膜其晶格尺寸較大，經過氫脆處理後應力會在晶界(grain

boundary)的地方大量釋放(圖5.7)，因此裂縫不會在階梯處產生。



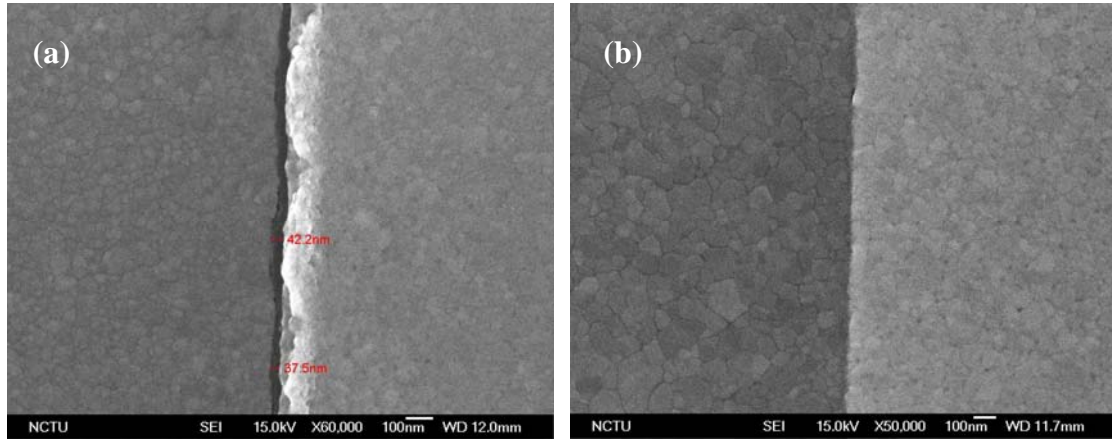


圖 5.3 不同鈮薄膜沉積條件之試片經過氫脆化處理後影像  
 (a) 裂縫生成 (b) 裂縫沒有生成。

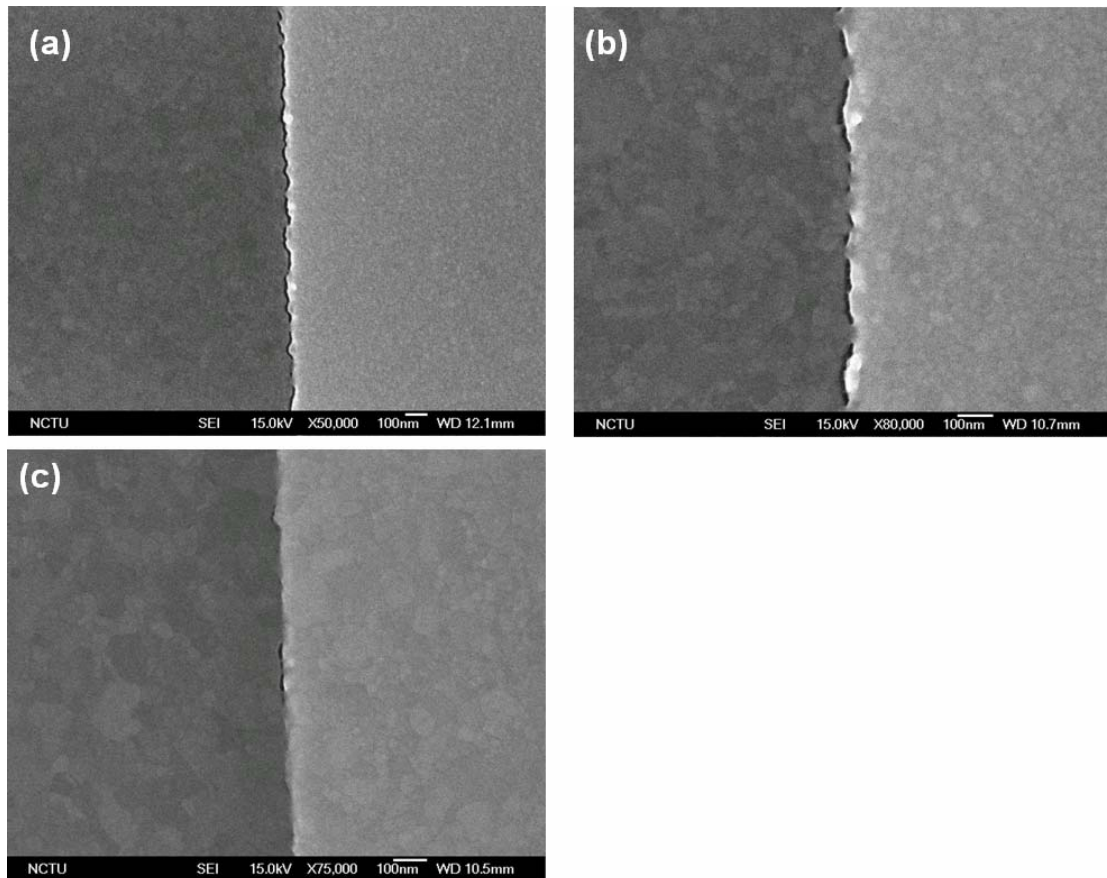


圖 5.4 不同鍍率試片經過 25°C 氫脆化處理後影像  
 (a) 鍍率 0.25 Å/s (b) 鍍率 0.5 Å/s (c) 鍍率 1.5 Å/s。



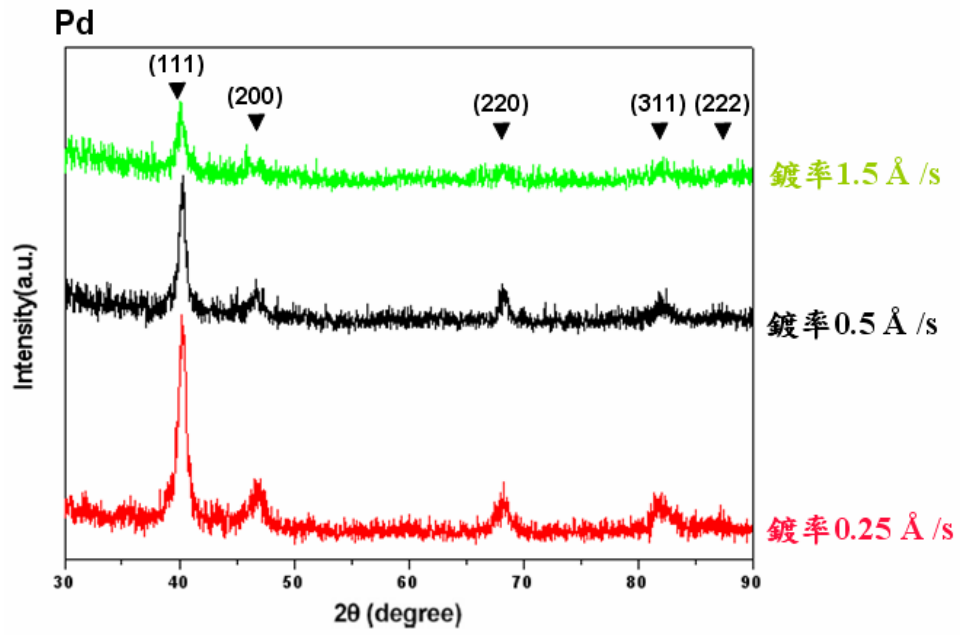


圖 5.5 不同沉積鍍率下鈀薄膜 XRD 圖譜。

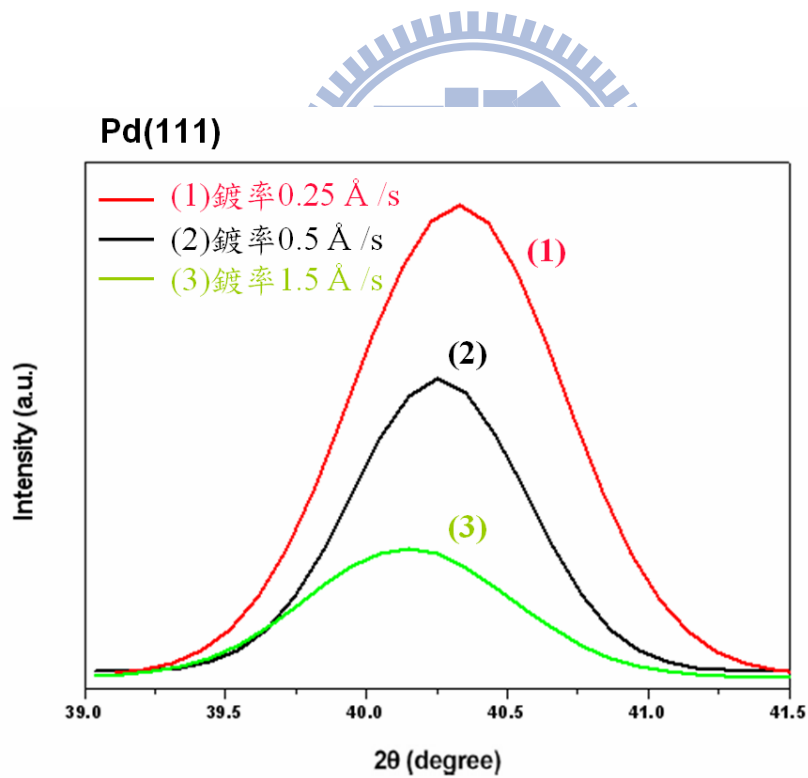


圖 5.6 不同鍍率鈀薄膜 Pd(111) 繞射峰圖譜。

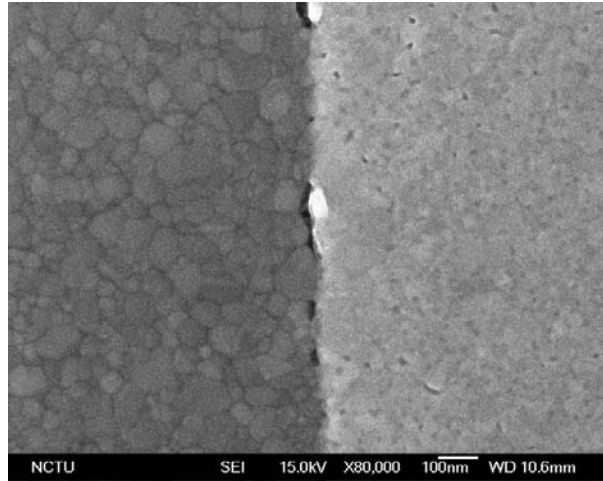


圖 5.7 鍍率  $1.5 \text{ \AA/s}$  薄膜經過氫脆處理後。

#### 5-4 結論

鈮金屬結構性質會影響到氫脆處理時裂縫的形成，沉積速率不同的鈮薄膜其結晶性、晶格常數以及晶格尺寸也各不相同，研究結果顯示沉積速率慢的鈮薄膜性質較好，結晶性高、內部缺陷少，氫脆過程產生的應力集中於 step 處釋放，因此裂縫容易生成。而沉積速率快的鈮薄膜晶格常數大，氫脆後相變化產生的體積膨脹率相較於沉積速率慢的薄膜來得小，瞬間產生的內部應力也較小，若產生的應力不夠大則無法生成完整的裂縫，而形成階段性的裂縫，甚至只有孔洞的產生。此外，沉積速率快的鈮薄膜晶格尺寸較大，相變化造成的應力會在晶界處大量釋放，使得鈮薄膜表面產生不規則裂縫，應力沒有辦法集中在 step 的地方釋放，因此裂縫的生成較為困難。綜合以上結果，性質較好的鈮薄膜經過氫脆處理比較容易得到裂縫的生成，因此在製備陰極鈮薄膜結構時，我們選擇沉積速率較慢的製程參數來完成薄膜的沉積。

## 第六章 總結與未來展望

### 6-1 總結

本研究利用 FIB 製作 SCE 元件所需要的奈米裂縫，改變裂縫的位置以及寬度比較場發射性質，得到以下的結果：

1. 相同的寬度下裂縫位於鈹薄膜和白金電極跨接階梯處之元件其場發射特性會較裂縫位於鈹薄膜中央的元件來得好。
2. 相同的位置下裂縫寬度越小其驅動電壓越小，場發射特性越好。
3. 經過氧氛圍下高溫退火之 SCE 元件，其場發射源表面粗糙度上升且裂縫寬度縮小，提升了場發射電流。高溫下氧化退火處理後元件場發射源 roughness 上升幅度及裂縫寬度縮小程度皆較低溫大，因此高溫氧化退火處理後元件有較好的場發射特性。
4. 氧化退火改質後閘極端表面粗糙度的上升預期能夠可以增加 Emission Current 大小，提高場發射效率。

鈹金屬結構性質會影響到氫脆處理時裂縫的形成，比較不同沉積速率下之鈹薄膜發現，鍍率較小的鈹薄膜較容易產生裂縫，可能的原因如下：

1. 鍍率小沉積出來的鈹薄膜性質較好，內部缺陷較少，氫脆產生的應力集中於 step 處釋放，裂縫易產生。
2. 鍍率大沉積出來之鈹薄膜晶格常數較大，相變化產生的體積膨脹率較

- 小，相較於鍍率小的薄膜裂縫較難生成。
3. 鍍率大的鈀薄膜晶格尺寸較大，相變化造成的應力在晶界處大量釋放，裂縫不易在 step 處生成。

## 6-2 未來展望

1. 嘗試不同溫度、壓力下的退火改質處理，以期能找到一個最佳化處理參數達到更加的場發射特性。
2. 進行場發射 Emission Current 的量測，驗證閘極表面粗糙度能夠提升場發射的效率。
3. 將 SCE 元件設計為圖案化的點狀陣列，並進行點亮螢光板的測試。
4. 對不同鍍率的鈀薄膜進行更進一步的分析，以期能找到奈米裂縫無法完全產生的問題所在。



## 第七章 参考文献

- [1-1] K. Yamamoto, I. Nomura, K. Yamazaki, and S. Uzawa, "Fabrication and characterization of surface conduction electron emitters", SID Symp. Digest 36, 1933
- [1-2] J.A. CASTELLANO: 'Handbook of display technology', 1<sup>st</sup> edn; 1992, San Diego, Academic Press.
- [1-3] Home Theater Magazine, "Lawyers Strangle SED", Posted Fri Mar 2, 2007
- [1-4] Computer Desktop Encyclopedia : FED
- [1-5] C. A. Spindt, I. Brodie, L. Humphrey, and E. R. Westerberg, "Physics properties of thin-film field emission cathodes with molybdenum cones.", J. Appl. Phys. 47 (1976) 5248
- [1-6] Babu R. Chalamala, Yi Wei, Gene Rossi, Bruce G. Smith, and Robert H. Reuss, Appl. Phys. Lett. 77, 20 (2000)
- [1-7] J. W. Mintmire, C. T. White, "First-principles band structures of armchair nanotubes.", Appl. Phys. A, 67 (1998) 65
- [1-8] T. W. Ebbesen, P. M. Ajayan, "Large-scale synthesis of carbon nanotubes.", Nature, 358 (1992) 220
- [1-9] A. Thess, R. Lee, P. Nikolaev, H. Dai, P. Petit, J. Robert, C. Xu, Y. H. Lee, S. G. Kim, A. G. Rinzler, D. T. Colbert, G. E. Scuseria, D. Tomanek, J. E. Fischer, R. E. Smalley, "Crystalline ropes of metallic carbon nanotubes.", Science, 273 (1996) 483
- [1-10] G Pirio, P Legagneux, D Pribat, K B K Teo, M Chhowalla, G A J Amaratunga and W I Milne, Nanotechnology , 13, 1-4 (2002)
- [1-11] TECO Nanotech Co.Ltd website
- [1-12] M.I. Elinson, "The Emission of Hot Electrons and The Field Emission of Electrons From Tin Oxide.", Radio Eng. Electron Phys, 10 (1965) 1290
- [1-13] Electron Trajectory Analysis of Surface Conduction Electron Emitter Displays, M. Okuda, S. Matsutani, A. Asai, A. Yamano, K. Hatanaka, T. Hara, and T. Nakagiri, Canon Research Center, Canon Inc. Kanagawa, Japan
- [1-14] Guang Sup Cho, Eun Ha Choi, Young Guon Kim, Charged Particle Beam and Plasma Laboratory, Department of Electrophysics, PDP Research Center, Kwangwoon University, 477-1 Wallgye-Dong Nowon-Gu, Seoul, Korea 139-701
- [1-15] Register Hardware News, "Telly vision: future display technologies", 11th October 2007
- [2-1] Guang Sup Cho, Eun Ha Choi, Young Guon Kim, Charged Particle Beam and Plasma Laboratory, Department of Electrophysics, PDP Research Center, Kwangwoon University, 477-1 Wallgye-Dong Nowon-Gu, Seoul, Korea 139-701

- [2-2] 黃紹禮，碳六十薄膜成長及其場發射量測碩士學位論文，私立中原大學應用物理研究所，民國九十二年七月。
- [2-3] M. A. Reed, \* C. Zhou, C. J. Muller, T. P. Burgin, and J. M. Tour, “Conductance of a Molecular Junction”, Science 278, 252(1997)
- [2-4] S. Oh, S. Lee, X.Zeng, K. Jeong, and L. P. Lee, Proceedings of IEEE MEMS 2003, Kyoto, Japan, (unpublished), 52 (2003)
- [2-5] K. Liu, Ph. Avouris, J. Bucchignano, R. Martel, and S. Sun, “Simple fabrication scheme for sub-10 nm electrode gaps using electron beam lithography” Appl. Phys. Lett, 80, (2001) 865
- [2-6] P. Visconti, G. Maruccio, E. D’Amone, A. Della Torre, A. Bramanti, R. Cingolani, R. Rinaldi, “Fabrication of sub-10 nm planar nanotips for transport experiments of biomolecules” Mater. Sci. Eng., C 23 (2003) 889
- [2-7] Y. Naitoh, K. Tsukagoshi, K. Murata and W. Mizutani, “A Reliable Method for Fabricating sub-10 nm Gap Junctions Without Using Electron Beam Lithography” e-J. Surf. Sci. Nanotech. Vol. 1 (2003) 41
- [2-8] Yasuhisa NAITOH<sup>1</sup>, Tien-Tzu LIANG, Hiroaki AZEHARA and Wataru MIZUTANI, “Measuring Molecular Conductivities Using Single Molecular-Sized Gap Junctions Fabricated without Using Electron Beam Lithography” Jpn. J. Appl. Phys 15 (2005) L472
- [2-9] Hongkun Park, Andrew K. L. Lim, and A. Paul Alivisatos, “Fabrication of metallic electrodes with nanometer separation by electromigration” Appl. Phys. Lett, 75, 301(1999)
- [2-10] A. F. Morpurgo and C. M. Marcus, D. B. Robinson, “Controlled fabrication of metallic electrodes with atomic separation” Appl. Phys. Lett. 74 (1999) 2084
- [2-11] G. C. Gazzadi, E. Angeli, and P. Facci, ”Electrical characterization and Auger depth profiling of nanogap electrodes fabricated by I<sub>2</sub>-assisted focused ion beam” Appl. Phys. Lett, 89, 173112(2006)
- [2-12] Chih-Hao Tsai, Fu-Ming Pan, Kuan-Jung Chen, and Cheng-Yang Wei, “Nanogap formation by palladium hydrogenation for surface conduction electron emitters fabrication.”, Appl. Phys. Lett, 90 (2007) 163115
- [2-13] Lewis, F. A. The Palladium Hydrogen System, Academic Press, London (1967)
- [3-1] 陳錦山教授，薄膜製程-真空沉積薄膜實驗講義
- [3-2] 翁永進，原子力顯微鏡原理講義
- [3-3] 洪一弘、李德輝、殷廣鈐、魏德新、但唐諤、柯陸詩、陳建德、曾金榮、莊東榮，掃描式光電子能譜顯微儀簡介
- [4-1] V.A. Goltsov, D.A. Glyakov, G.I. Zhirov, “Influence of dissolved hydrogen on recrystallization and recovery of mechanical properties of deformed palladium.”,

- International Journal of Hydrogen Energy, 31 (2006) 211
- [4-2] S. Penner, B. Jenewein, H. Gabasch, B. Klötzer, D. Wang, A. Knop-Gericke, R. Schlögl, and K. Hayek, "Growth and decomposition of aligned and ordered PdO nanoparticles" J. Chem. Phys., **125**, 094703 2006 .
- [4-3] Heywood H. Kan, Jason F. Weaver, "A PdO(101) thin film grown on Pd(111) In ultrahigh vacuum", Surface Science 602 (2008) L53
- [4-4] Chien-Jung Huang, Fu-Ming Pan, Tai-Cheng Tzeng, Li-Chang, and Jeng-Tzong Sheu, "Growth and Field Emission of Reactive Sputtered Pd-PdO Core-Shell Nanoflakes on Platinum", J. Electrochem. Soc. 156 (2009) 2
- [4-5] D.Y. Li, "Electron work function at grain boundary and the corrosion behavior of polycrystalline metallic materials.", Mater. Res. Soc. Symp. Proc, 887 (2006) 0887-Q05-03.1
- [4-6] A.Asai,M.Okuda,S. Matsutani,K,Shinjo,N. Nakamura,K Hatanaka, Y. Osada, and T.Nakagiri, "Multiple-Scattering Model of Surface-Conduction Electron Emitters", SID Symp.Digest, 10.4 127(1997)
- [5-1] Chih-Hao Tsai, Fu-Ming Pan, Kuan-Jung Chen, and Cheng-Yang Wei, "Nanogap formation by palladium hydrogenation for surface conduction electron emitters fabrication", APPLIED PHYSICS LETTERS 90, 163115 2007
- [5-2] 陳冠榮，鈇奈米裂縫製作及其在表面傳導電子發射顯示技術的應用，國立交通大學材料研究所碩士論文，2007
- [5-3] Chih-Hao Tsai and Fu-Ming Pan, "Nanogap Structure Optimization and Electron Emission Study of the Surface Conduction Electron Emitter Fabricated by Palladium Hydrogenation", J. Electrochem. Soc. 156 (5) J92-J96 2009
- [5-4] Takahiro Namazu, Shozo Inoue, Daisuke Ano and Keiji Koterazawa, "DIRECT MEASUREMENT TECHNIQUE OF STRAIN IN XRD TENSILE TEST FOR EVALUATING POISSON'S RATIO OF MICRON-THICK TI N FILMS", 0-7803-8265-X/O4/ 02004 IEEE.