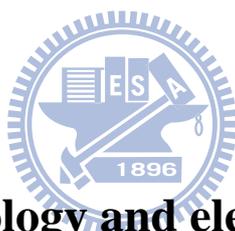


國立交通大學

材料科學與工程學系

碩士論文

砷化鎵/砷化鎵以及砷化鎵/鍺晶圓接合介面形
態與電性研究



**Interface morphology and electrical properties of
bonded GaAs/GaAs and GaAs/Ge wafers**

研究生：張勝傑

指導教授：吳耀銓 教授

中華民國九十八年八月

砷化鎵/砷化鎵以及砷化鎵/鍺晶圓接合介面形態與電性研究

**Interface morphology and electrical properties of
bonded GaAs/GaAs and GaAs/Ge wafers**

研 究 生：張勝傑

Student : Sheng-Chieh Chang

指 導 教 授：吳耀銓

Advisor : Prof. Yew-Chung Sermon Wu

國 立 交 通 大 學

材 料 科 學 與 工 程 學 系



A Thesis

Submitted to Department of Material Science and Engineering

College of Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Material Science and Engineering

August 2009

Hsinchu, Taiwan, Republic of China

中華民國九十八年八月

砷化鎵/砷化鎵以及砷化鎵/鍺晶圓接合介面形態與 電性研究

學生：張勝傑

指導教授：吳耀銓 教授

國立交通大學材料科學與工程學系研究所碩士班

摘 要

近幾年來，三五族材料的研究儼然為半導體工業界發展之重要目標。三五族中的砷化鎵材料具有直接能隙、高頻、抗輻射、耐高溫等眾多優點。不同的半導體材料，如 P 型或 N 型之砷化鎵各自具有不盡相同的能隙、電子電洞遷移率、電阻率等材料的物理特性，可用於光電半導體元件、高速電子元件以及太陽能電池等。此篇論文利用晶圓接合技術，在高品質的接合介面之下將這些元件做整合。材料歷經高壓及高溫退火，在試片表面會形成化學鍵進而將材料緊密接合在一起。然而不同材料之間總是存在著熱膨脹係數差異，在高溫之下產生的熱應力不僅會造成試片分離還甚至會使試片破裂。

本實驗選擇 P 型與 N 型砷化鎵以及 N 型鍺與 N 型砷化鎵作為直接接合研究對象。首先以融合接合法成功地接合晶圓，之後以穿透式電子顯微鏡觀察微結構並作電流電壓特性量測。結果顯示存在於介面的非晶質區域厚度隨著溫度的上升而聚集變薄。電性量測方面則是觀察到典型的二極體特性。

Interface morphology and electrical properties of bonded GaAs/GaAs and GaAs/Ge wafers

Student : Sheng-Chieh Chen

Advisors : Pro. Yew-Chung Sermon Wu

**Department of Material Science and Engineering
National Chiao Tung University**

ABSTRACT

The study of III-V materials has played an important role in semiconductor industry recently. GaAs material has various outstanding advantages such as direct bandgap, high efficiency, radiation resistant, high temperature resistant and so on. Different types of semiconductor materials such as P or N-type gallium arsenide have their own energy gaps, electron and hole mobilities, resistivities and other physical properties of materials. These properties of GaAs material have attracted much interest for optoelectronic semiconductor device, high speed electronics and solar cells. Wafer bonding can provide high quality interface for combination of these materials. During high pressure and high temperature anneal, wafer bonded by producing covalent bond at interface. However, there always exist thermal expansion mismatch between different material, great thermal stress may cause sample debond even crack after annealing.

In this study, direct wafer bonding was applied to combine n-GaAs and p-GaAs. First, the samples were successfully bonded by fusing bonding. And then the interface microstructure was investigated by transmission electrical microscopy (TEM) and I-V characteristic was also measured. The amorphous layer between the interface gathered together and the thickness decreases while the temperature increases. From the I-V curve, it's obvious to see the characteristic of diodes.

誌謝

我碩士班這二年都在吳耀銓老師的指導下度過，感謝老師給予許多學術上的建議，除此之外也很感謝老師在生活上的關心，尤其在畢業前這段時間更是不遺餘力幫忙我。此外，謝謝材料系的陳智教授以及工研院胡國仁學長擔任我的口試委員，給予我許多實用的建議以及指教，也讓我更確定未來實驗的方向，論文也更加完備。

實驗室的各位，真的很謝謝你們，感謝學長姐：胡晟民、廖錚、王寶明、黃秉緯、鄭季豪、張志榜、林博文、賴明輝，曾卿杰、陳奕宏、邱偉哲、李美儀、賴東彥、謝承佑、陳建誌給予我間接或直接的指導，也感謝我的同學們：趙育誠、張岱民、廖偉志、鄭筑文、黃璽豪，這段時間的互相討論互相扶持，還有學弟妹：許堉程、鍾承璋、錢奐宇、陳俞中、卓昕如、周亮余、王宜代、鄭文豪、邱郁珈、牛振儀、胡人立，謝謝你們的加油打氣，碩士班的生活因為有你們而多彩多姿。

最後感謝我的家人還有我的女朋友蘇詠萱，總是在我背後默默的支持我，從來也不會求回報，讓我可以全心投入在研究上而無後顧之憂，希望未來能在你們的支持下再繼續走下去。

目錄

中文摘要	i
英文摘要	ii
目錄	iii
圖目錄	v
表目錄	vii
一、 緒論	1
1.1 前言	1
1.2 研究動機	2
二、 晶圓接合技術簡介	6
2.1 接合理論簡介	6
2.2 晶圓接合技術	8
2.3 接合變數	9
2.4 晶圓接合的優點	14
三、 實驗流程	15
3.1 實驗流程	15
3.2 晶圓試片的製備	15
3.3 清洗流程	16
3.4 室溫下的接合	18
3.5 高溫退火過程	20
3.6 電性量測	22
3.7 微結構觀察與分析	24
四、 結果與討論	25
4.1 實驗整體架構	25
4.2 電性量測分析	27
4.2.1 介面非晶質區域討論	27
4.2.2 氧對砷化鎵的影響	38
4.3 電性量測分析	40

五、 結論.....	52
六、 未來工作.....	53
七、 參考文獻.....	54



圖目錄

圖 2.1 晶圓接觸初期三種吸引力·····	6
圖 2.2(a)曲率差異造成擴散現象 (b)退火後的表面鍵結·····	8
圖 2.3 表面殘留細微粒子影響接合面積的結果·····	10
圖 2.4 不同材料在不同溫度下熱膨脹係數變化·····	11
圖 2.5 退火溫度與退火時間對接合強度的影響·····	13
圖 3.1 試片切割示意·····	16
圖 3.2 試片清洗流程圖·····	17
圖 3.3 試片接合方向示意圖·····	18
圖 3.4 夾具分解示意圖·····	19
圖 3.5 夾具結合示意圖·····	20
圖 3.6 高溫退火器材·····	21
圖 3.7 鉬與不鏽鋼熱膨脹係數關係圖·····	22
圖 3.8 電性量測試片製作流程·····	23
圖 4.1 600°C 接合介面·····	28
圖 4.2 高倍率 600°C 接合介面·····	28
圖 4.3 700°C 接合介面區域一·····	29
圖 4.4 700°C 接合介面區域二·····	29

圖 4.5	700°C 接合介面區域三	30
圖 4.6	800°C 接合介面區域一	30
圖 4.7	800°C 接合介面區域二	31
圖 4.8	900°C 接合介面區域一	31
圖 4.9	900°C 接合介面區域二	32
圖 4.10	900°C 高倍率接合介面區域二	32
圖 4.11	溫度升高時接合介面的變化	36
圖 4.12	700°C 試片非晶質層 EDX 結果	37
圖 4.13	砷化鎵內部位置示意圖	39
圖 4.14	P-GaAs / N-GaAs 電性量測結果	42
圖 4.15	GaAs 對壓力與溫度、時間變化圖 - 1	44
圖 4.16	GaAs 對壓力與溫度、時間變化圖 - 2	44
圖 4.17	600°C 接合介面	47
圖 4.18	700°C 接合介面	47
圖 4.19	800°C 接合介面	47
圖 4.20	N-GaAs / N-Ge 電性量測結果	49
圖 4.21	Ge/GaAs 磊晶界面的 SIMS 分析圖	50

表目錄

表 4.1	P-GaAs/N-GaAs 晶圓接合結果.....	25
表 4.2	N-Ge/N-GaAs 晶圓接合結果.....	26



一、緒論

1.1 前言

近年來，由於三五族化合物半導體的興起，在多種不同的領域內皆有相當不錯的應用，諸如：光電半導體元件(Optoelectronic semiconductor device)、高速電子元件(High speed electronics)或太陽能電池(Solar cells)等等，而為了使元件具有更多元靈活的特性應用，單一材料已無法滿足今日設計者的所有需求。不同的半導體材料各自具有不盡相同的能隙、電子電洞遷移率、電阻率等材料的物理特性，而今各方積極研究的方向，都導向將將不同特性的材料結合在一起形成積體電路(Integrated circuits)。此種結合各種不同材料特性而作成的多功能性元件而製作積體電路常見的方法為：使用金屬有機物化學氣相沉積(MOCVD)，或者是分子束磊晶(MBE)，將符合特殊要求的材料以磊晶方式成長於不同的基板之上。例如：雷射二極體、高亮度發光二極體^{[1][2]}、異質接面電晶體(HBT)^{[3][4][5]}、垂直共振腔面射型雷射(VCSEL)^[6]、光子晶體、等光學元件常以磊晶方式製作。

然而，由於磊晶技術上存在著難以避免的問題：在不同材料之間的磊晶(異質磊晶 Heteroepitaxy)過程中，因為晶格常數的不匹配(Lattice mismatch)，在磊晶時產生了許多的應力，而應力的累積則會藉由產生出高密度的穿透性差排^{[7][8][9]} (Threading dislocation)來釋放，這些穿透性差

排即扮演了捕捉中心(Trap center)的角色，在元件運作時捕捉內部的流動載子，會大幅度降低原本預期的元件特性；而若是兩材料間晶格常數差異過大，則很有可能產生磊晶層劈裂的問題，根本無法繼續後段的製程；再加上磊晶受限於基板材料的晶面方向，也很難長出各種不同晶面的磊晶層。

基於上述的理由，晶圓接合技術(Wafer bonding technique)經常被運用在結合兩種不同晶格常數的材料，以解決無法直接用異質磊晶法來製作的元件結構。

1.2 研究動機

本實驗的內容主要分為兩大類：(1)P-type GaAs/ N-type GaAs bonding (2) N-type Ge/ N-type GaAs。所包括的材料有砷化鎵晶圓以及鍺晶圓。

首先，由於三五族化合物半導體大多具有直接能隙(Direct bandgap)的特性，電子在各個能帶之間的跳動變的比較容易，也導致了光的轉換效率提高，所以在光電積體電路(optoelectronic integrated circuits)的應用較為廣泛，例如高亮度 LED 元件等。另外，三五族化合物半導體在高效率太陽能電池(High-efficiency solar cells)的應用方面也逐漸嶄露頭角。

其中，我們對於砷化鎵材料有極大的興趣。砷化鎵材料有許多的優點，例如：直接能隙、高頻、抗輻射、耐高溫等，除了在光電元件方面之外，

也有可能無在無線通訊上有所發展。在 N. Razek 和 A. Schindler 等人的研究文獻^{[10][11]}中指出：對於砷化鎵與鍺或矽結合的應用，相當適合作為光電元件的材料，製作方式主要分為磊晶以及晶圓接合兩種，但由於不同材料間存在著晶格常數的差異問題，所以利用晶圓接合方式來避免晶格常數的差異問題。然而，在晶圓接合的方式當中，無可避免的是需要較高溫度的退火過程，來使的材料接合介面具有比較高的接合強度，才能夠適應後續的製程以及正常的元件操作強度，在砷化鎵與鍺或矽之間，熱膨脹係數 (Thermal-expansion coefficients) 差距頗大，在升降溫的過程中，熱膨脹係數的差異會產生極大的熱應力，此熱應力拉扯在兩介面之間，有使試片接合失敗甚至是破裂的可能性。

為了避免上述的情形，N. Razek 和 A. Schindler 等人在實驗時使用了超高真空(Ultrahigh vacuum)的晶圓接合技術^[12]，以及以低能量的氫離子(Low energy hydrogen-ion)轟擊試片表面，目的是為了讓試片可以不必經過高溫退火過程，就可以有足夠的接合強度。首先，利用數個超高真空的腔體，目的是在於使試片完全不與空氣作接觸，排除觸碰到空氣中氧氣或者是雜質氣體的可能性；然後在高真空的腔體內使用氫離子轟擊試片表面，在轟擊的過程當中，藉由 X 光電光譜儀(X-ray photoelectron spectroscopy, XPS)的分析可以很明顯的觀察到表面的氧原子，或者是碳原子等一些雜質原子的濃度比例，呈現直線下降的趨勢，直到完全的去除，

達到了清洗試片表面的功效；此外氫離子轟擊過程裡也可以使表面活化，提高試片表面的自由能，相對的降低晶圓接合所必須克服的能障，如此一來，可以使試片能夠在接近室溫的條件下退火，而不必經過高溫退火過程，而且也不需要額外再在試片兩側施加同軸應力。

雖然利用在超高真空腔體內的晶圓接合技術，加上氫離子轟擊試片表面的方法，能夠成功的製作出具有以下優點的结合試片：

- (1)不需利用化學溶液來清洗試片表面
- (2)在晶圓接合個過程中不需要添加額外的同軸應力
- (3)在接合介面處不會有氣泡(Gas bubble)的出現
- (4)氫離子轟擊表面清洗時不會造成試片在結晶學上的缺陷及破壞
- (5)可以成功的使用低溫退火，即可獲得足夠強度的接合試片

但由於超高真空腔體的設備除了價格昂貴之外，在維護上面也是相當的不容易，加上腔體之間的試片轉移也必須是要在超高真空的環境下，過程也比較繁瑣，以現有的條件上來說並不是在短期內可以達成的，如此一來，如何克服試片在高溫退火的升降溫當中所造成熱應力的問題，就變成我們首先要解決的課題。

接著我們可以從

藉由實驗時學長謝承佑的實驗成果中顯示^[13]，可以在試片表面處製作網格狀結構(Mesa)來解決異質晶圓接合中所產生龐大的熱應力，由於製作網

格狀結構相較於使用超高真空腔體加上氬離子轟擊的方式來說實驗步驟雖然較為繁瑣但卻容易實行，且也不必負擔相當龐大的研究經費，因此，整個實驗上的架構，大致上是朝向利用網格狀結構的晶圓接合方式，再從接合好的試片中探討介面接合型態以及電性方面的表現。



二、晶圓接合技術簡介

2.1 接合理論簡介

晶圓接合技術簡單來說就是將兩片晶圓面對面相接，或施以同軸壓力或施以高溫退火，使兩晶圓表面產生化學鍵互相鍵結，最後結合有如塊材一般的特性。

在兩片材料剛接觸到的初期，會有一些初期的交互作用力存在，讓兩試片具有一定程度的吸引力，這些作用力大致上可分為三種：(1)凡德瓦爾力；(2)毛細作用力；(3)靜電力

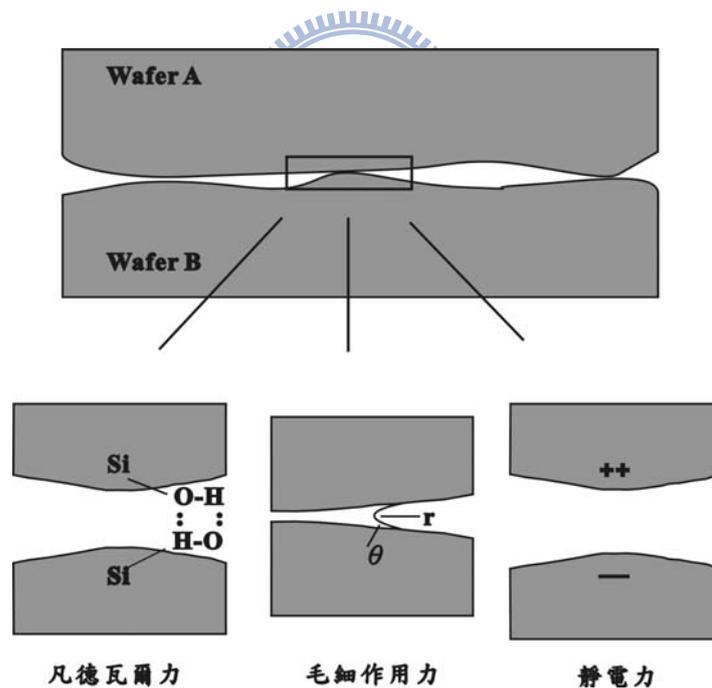


圖 2.1 晶圓接觸初期三種吸引力^[14]

凡德瓦爾力在晶圓初期接觸的階段扮演很大的角色^[15]。因為矽與砷化鎵為對稱結構，所以單純非偶極誘發的凡德瓦爾力難以存在於完全無氧化

層結構的矽晶圓上，當我們使用氫氟酸除去氧化層時，會有很多的F離子殘留在介面處形成H-F的氫鍵結構，因此凡德瓦爾力大部份表現在兩接合介面處。

毛細作用力很容易會產生在兩介面處有液體時，因為即使兩晶圓已經經過鏡面拋光的處理，在微觀上仍然有許多不平整的地方，而毛細作用力就會出現在此處。

靜電力又可以稱為庫倫力，當兩晶圓接合在一起的時候，表面接觸而達到化學平衡時會產生費米能階效應 (Fermi level effect)，為達到這平衡狀態電荷會相互流動，最後在介面形成不可動的正負離子，而兩晶圓就靠這些正負離子的吸引力吸引在一起^[16]。

除了上述幾個表面初期的吸引力之外，晶圓接合尚有兩大驅動力：在固態材料表面的原子排列並不如塊材內部般整齊，會有許多的未鍵合的鍵 (Dangling bond)，造成了重構狀態 (Reconstructed state) 的存在，作為材料外部表面與內部結構的連結，這些表面結構相較於塊材內部是不平衡的狀態，因此具有比較高的能量，再得到了適當的溫度與應力的作用，此兩片晶片表面的重構區域會發生側向成長的行為使介面消除，形成一個完美融合的接面來代替，藉此作用來降低總能量，此一過程類似陶瓷材料的燒結機制；此外，表面張力也是晶圓接合的驅動力之一，原子會由表面曲率大處 ($r > 0$) 擴散至表面曲率小 ($r < 0$) 的地方，如下方圖示。藉由以上兩大

驅動力，即可使試片獲得較高的接合強度。

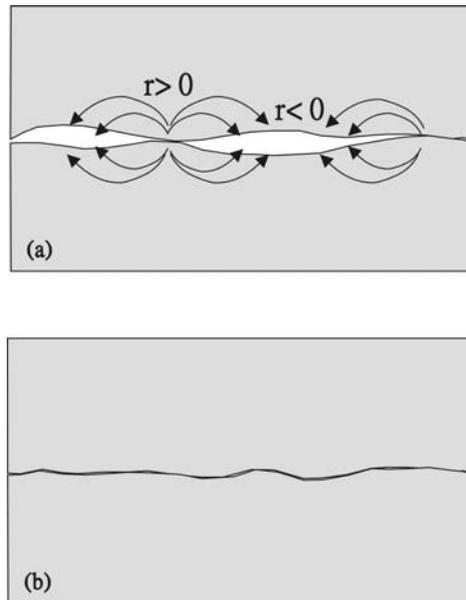


圖2.2 (a)曲率差異造成擴散現象 (b)退火後的表面鍵結^[14]



2.2 晶圓接合技術

除了前面提到的由是否使用中間介質層粗分的兩種接合方式外，尚可將接合方式再細分為下列幾種：^[17]

1. 直接晶圓接合 (Direct Bonding)

- a. 融合接合法 (Fusing bonding)
- b. 陽極接合法 (Anodic bonding)
- c. 低溫接合

2. 間接晶圓接合 (Indirect Bonding)

- a. 共晶接合法 (Eutectic bonding)
- b. 介金屬化合物接合 (Intermetallic compound bonding)
- c. 塗佈化學介質層接合

在本實驗中所採用的是融合接合法。先在無塵室中，將試片清洗乾淨並將試片表面製作為疏水性表面，之後將兩片試片對接，隨即在爐管中通以保護性氣氛並加同軸應力及退火過程(Anneal)，由於前述接合理論的兩大驅動力下，在退火的過程中兩試片表面將會產生化學鍵結，將原本明顯的存在介面消除，使其接合強度可以如同塊材一般，以便於後續的機械加工及製程。



2.3 接合變數

1. 晶圓表面品質

由於直接接合技術是直接將兩試片面對面接合在一起，使其材料介面產生化學鍵結而接合在一起，因此晶圓表面的狀況將會直接且大幅度影響接合的結果。從晶圓表面的品質來分類，有三個參數可以做為觀察的重點：平坦度 (Flatness)、平行度 (Parallelism)和晶圓表面的平滑度 (Smoothness)。若是因為表面的品質不佳，在接合的過程中會在介面處留下孔隙，當孔隙的大小延伸超過一個臨界值時，即會造成晶圓內有未接合

的區域^[18]產生。

晶圓表面的品質還包括表面的潔淨程度，而其中影響接合品質最大的即為細微粒子(Particle)的殘留，殘留細微粒子將會造成比其自身還要大上很多的未接合區域:如果有一顆直徑 $0.5\mu\text{m}$ 的粒子將造成之後直徑 2.5mm 的未接合區域^[18]，影響甚鉅。

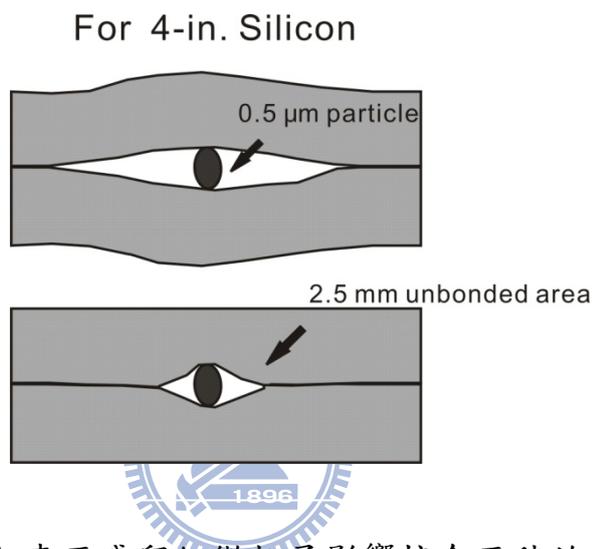


圖2.3 表面殘留細微粒子影響接合面積的結果^[18]

2. 熱膨脹係數差異

在晶圓接合的過程當中，或多或少都會經歷高溫退火的過程，而兩材料之間所具有的熱膨脹係數皆不盡相同，在升高溫度的過程中兩材料會產生不同程度的變化，並同時會積蓄相當大的熱應力。溫度變化的過程可分為兩部分：升溫及降溫。在升溫的過程中，兩試片有可能尚未接合在一起而使得熱應力影響變小；但在降溫過程裡，積蓄的熱應力在微觀下將會藉由差排的產生開始釋放，之後漸漸擴大變成了巨觀下的裂縫，令兩試片分

開甚至破裂。下圖顯示了各種不同的材料在不同的溫度下熱膨脹係數的變化：

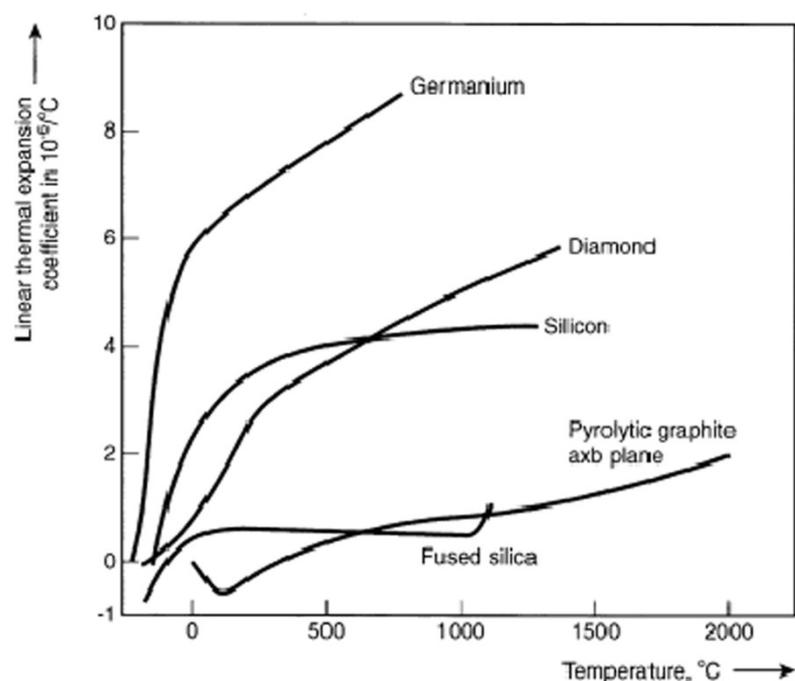


圖2.4 不同材料在不同溫度下熱膨脹係數變化^[19]

3. 接合環境

由於前述：微小的粒子殘留在表面將會嚴重影響接合的品質，因此接合環境首要條件即為避免有微小粒子的存在，而在潔淨腔體或潔淨室內清洗試片可以有效的避免雜質粒子所帶來的影響^[20]。此外在清洗的過程中，殘留的水氣也會直接的影響晶圓接合的結果，因為水氣在退火的過程當中會脫離表面，但是並沒有路徑可以使水氣蒸散出去，故此散出的水氣在接合過程中有可能會形成氣泡而影響接合的結果。在本實驗中，則是藉由將

清洗完的試片泡在異丙醇(IPA)中，相較於水，此有機溶劑較不容易被介面捕捉，所產生的問題較小。

4. 退火時間與溫度

圖 2.5 為矽晶圓互相接合的強度對溫度以及時間的關係圖^[21]。退火是晶圓接合技術的關鍵步驟，室溫下接觸的試片因為只有初期的作用力而使得接合強度並不高，還必須經由退火才能使材料真正接合，提高接合強度。退火的溫度與時間是接合過程中相當重要的兩項變數，經過退火之後的試片強度將大為增加。首先在溫度方面，較高的溫度下更能使表面鍵結完全，因此也具有較高的接合強度。但由上第二點所述，在熱膨脹係數差異的情況下，不允許材料在非常高的溫度下退火，高溫退火造成兩表面原子間的鍵結力增大，但同時也令此兩材料之間的熱應力變大，在此兩力交互作用下會使得試片分開甚至是破裂，所以我們必須要在表面原子間的鍵結力與兩材料的熱應力之間取得一個平衡點；而在時間方面，藉由圖 2.4 可明顯的觀察出，在相同的溫度下，若是延長退火的時間，也可以有效的增加晶圓接合的強度。綜合以上兩點可知，退火的溫度與時間，是獲得高接合強度的試片相當重要的兩個因素。



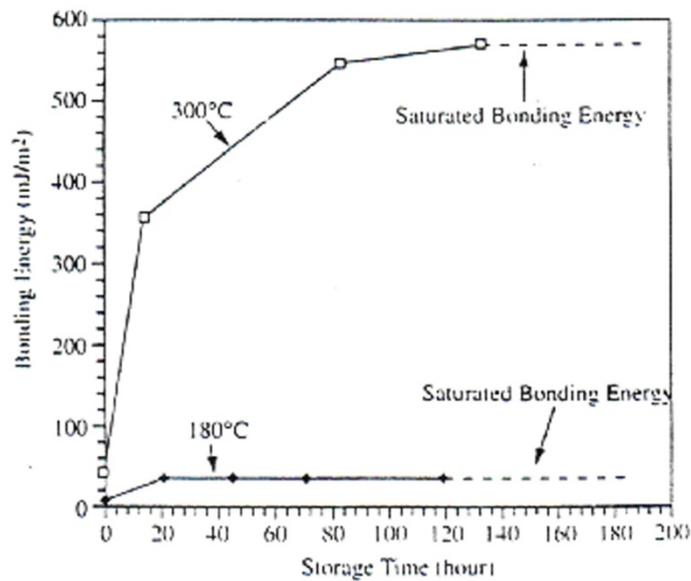


圖2.5 退火溫度與退火時間對接合強度的影響^[21]

5. 退火氣氛

為了使接合試片有良好的接合介面特性及電流電壓特性，我們希望能夠避免直接在空氣中退火，因為在空氣退火時，氧很容易被介面捕捉而造成額外的氧化層出現，若想避免此現象則可選用惰性氣體作為保護氣氛，甚至可以選用還原性氣氛^[22]將表面的氧帶走以達清潔的目的。在不同的實驗中可以依據試片的種類不同及要求的特性來選擇退火氣氛，諸如：空氣、氮氣、氫氣、氫氣等等，在本實驗中，是使用氫氣(Ar)來作為還原性氣氛。

6. 同軸應力

在試片的退火過程中我們會施加一同軸的應力，主要是因為試片表面

的平坦度並不一定會如預期般好，所以加應力可以增加試片接觸的面積，進而有效的增加表面原子鍵結的機會。但需注意若應力施加不平均，則會有試片破裂或各處接合強度不一的情形出現。

2.4 晶圓接合的優點

使用晶圓接合有下列幾項優點^[23]：

1. 使晶格不匹配(lattice mismatch)所產生的差排(dislocation)和缺陷(defect)僅限於接合介面區域，而不會延伸至元件活性層而影響元件特性。
2. 結合面牢固，接合的材料像單一的晶體材料一樣完全適合於切割、研磨、拋光等機械加工技術。
3. 直接接合晶片，可以實現低電阻歐姆性質的導電特性及高透明度的光學性質，滿足了光電元件的需求。
4. 增加了元件設計的自由度。
5. 設備簡單、價格便宜。



三、實驗流程

3.1 實驗流程

本實驗的流程可分為下列幾項：

- A. 晶圓試片的製備
- B. 試片的清洗
- C. 室溫下的接合
- D. 高溫退火過程
- E. 電性量測
- F. 微結構觀察與分析



3.2 晶圓試片的製備

本實驗主要分為兩部分：第一部分為選用 3 吋的 P 型砷化鎵晶圓 (Dopant $\text{Zn } 10^{18}$) 以及 3 吋的 N 型砷化鎵晶圓 (Dopant $\text{Si } 10^{18}$)，兩片晶圓皆為 (001) 面；而第二部分則為 3 吋的 N 型砷化鎵晶圓 (Dopant $\text{Si } 10^{18}$) 及 4 吋的 N 型鍺晶圓 (Dopant $\text{Si } 10^{18}$)，兩片晶圓皆為 (001) 面。

試片的製作則是先將各個晶圓以精密晶圓切割機 (Dicing Saw) 以平邊 $[0\bar{1}\bar{1}]$ 方向為基準切成 $8\text{mm} \times 8\text{mm}$ 的大小，再於 N-GaAs 的 $8\text{mm} \times 8\text{mm}$ 的小方格上，製作寬度 $1\text{mm} \times 1\text{mm}$ ，深度約 $120\ \mu\text{m}$ 的網格狀結構 (Mesa)。

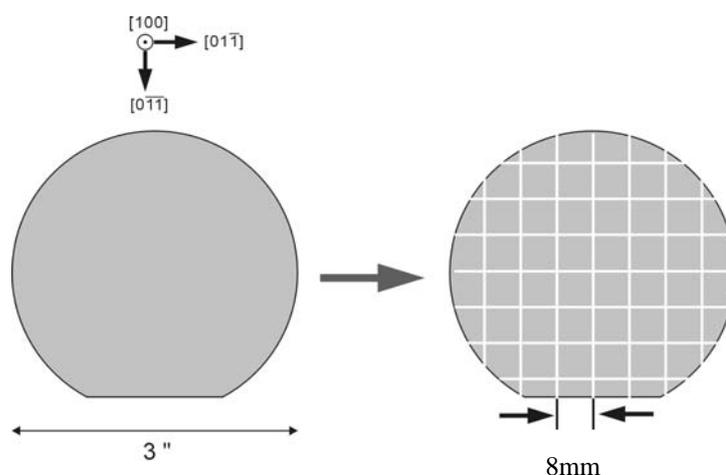


圖 3.1 試片切割示意

3.3 清洗流程

試片的清洗過程中，首先先將試片取出，然後在靠近平邊的地方做記號，以確定試片的方向，接著把試片放上破片用載具並用去離子水(DI water)沖洗 5 分鐘，接著放入丙酮(ACE)內用超音波震盪器震盪 5 分鐘，藉此清除表面附著的微細粒子與雜質；再來將試片放入異丙醇(IPA)當中浸泡 5 分鐘來除去前一個步驟殘存在試片上的水氣或丙酮；然後再將試片放入硫酸與雙氧水的混合溶液 ($\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O} = 1:1:10$)內 5 分鐘，主要目的是分解及氧化有機物；再來我們使用氫氟酸(DHF)快速浸泡 20 秒，除去試片表面的原生氧化層(Native oxide)。緊接著把清洗完成的試片放入異丙醇中面對面進行接觸，文獻中^[24]指出，在甲醇或異丙醇中進行室溫接合的步驟，可以有效的提高接合的強度，並且由於異丙醇此類有機溶液揮發速率較快，

也可以順便將殘留在表面的水氣都帶走，而不會影響到介面處接合的結果。整體的清洗過程流程圖如下所示：

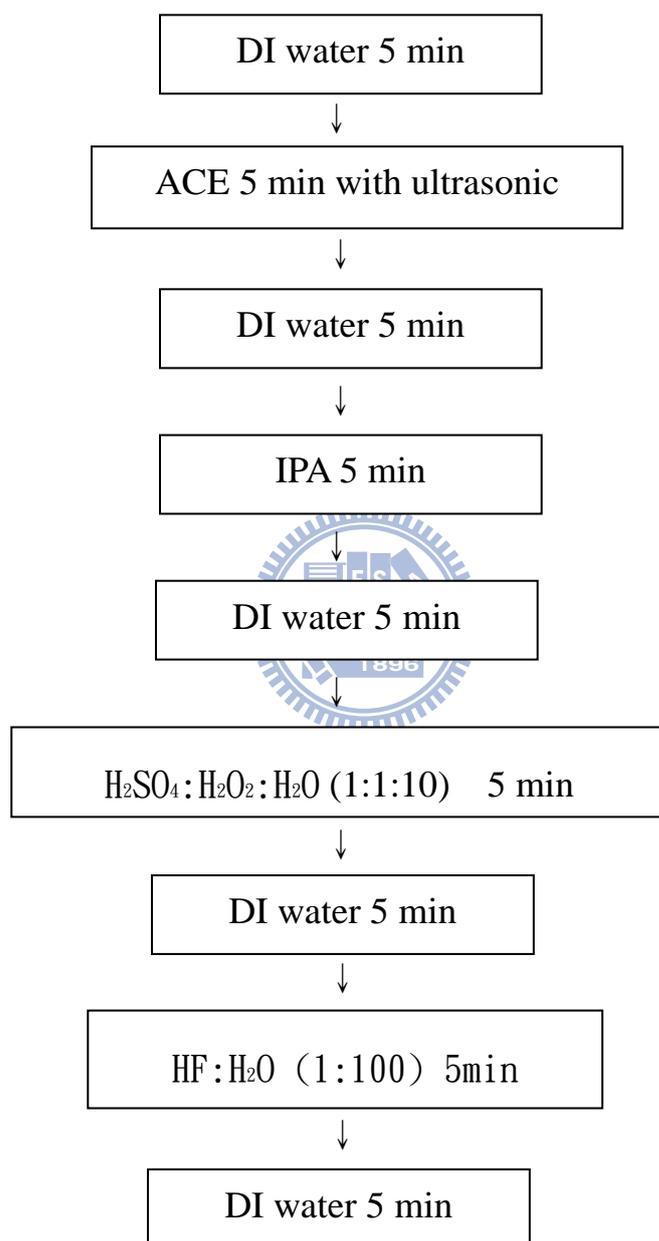


圖 3.2 試片清洗流程圖

3.4 室溫下的接合

室溫下的接合我們是在異丙醇溶液中進行，首先要注意的部分就是要利用記號使得試片的接合形成順相接合，如下圖所示：

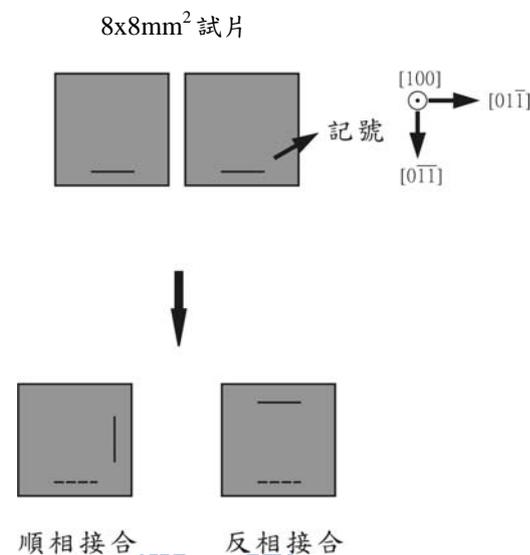


圖 3.3 試片接合方向示意圖^[25]

由圖中虛線代表在下方的試片背面的記號，而實線則是代表上面的試片背面的記號，試片是面對面相接。經由實驗室之前的學長論文^[25]中可得知，由於上下兩片試片皆為(100)方向，所以順相接合(In-phase)是由試片旋轉 90° 而後接合在一起，上下兩片試片的晶面方向會一致；而反性接合(Anti-phase)則是試片旋轉 0° 或 180° 接合在一起，則上下兩片試片在介面處會形成一雙晶面(Twin interface)的結構，順相接合相對於反相接合來說少了雙晶面的結構所以能量比較低，可降低介面所存在的缺陷。所以本實驗所採用的方法，也是屬於順相接合的方式。當兩片試片在異丙醇當中

疊合完整後，即取出放置在無塵紙上面，此時要注意取出的過程中不能使的兩試片間有滑動而使介面觸碰到空氣，緊接著就將兩試片放置在石墨片之間，並且使用本實驗室特製的夾具(Fixture)，將之鎖好後，即可以接著後續的高溫退火步驟。實驗室特製的夾具是由下列幾項零件組成：(1)鉬螺帽 (2)鉬螺旋棒 (3)不鏽鋼(304)圓盤 (4)石墨墊片，而夾具的分解示意圖以及結合示意圖如下所示：

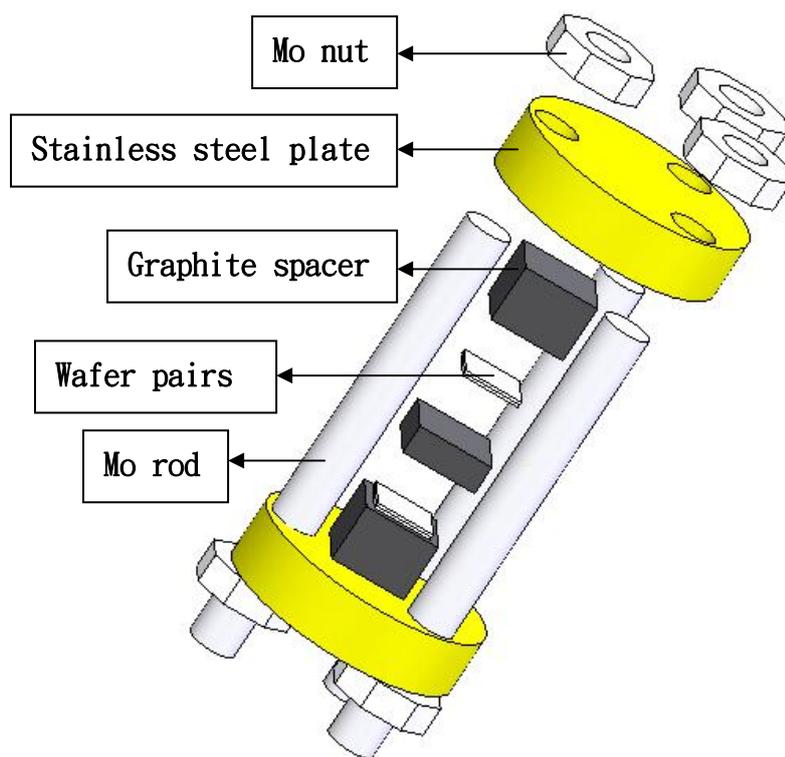


圖3.4 夾具分解示意圖^[26]

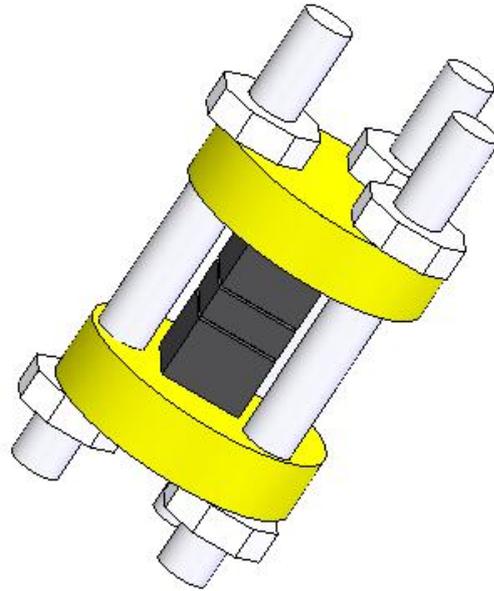


圖3.5 夾具結合示意圖^[26]

3.5 高溫退火過程

高溫退火的過程是將先前結合好的夾具直接放入長型不鏽鋼管當中，再以長條型熱電偶緩慢推入至高溫加熱爐的加熱區域，確保電熱偶保持跟不鏽鋼圓盤的接觸，使測得的溫度與實際上試片承受的溫度相吻合，再將不鏽鋼封蓋鎖上確保氣體無法進出，接著將長型爐管內的氣體抽出成真空，並通入高純度氫氣，此抽氣通氣動作前後反覆三次，防止可能殘存在爐管內的雜質空氣，最後令管內的氣壓略大於一大氣壓，避免掉外部空

氣進入爐管內的機會。整體實驗器材如下圖所示：

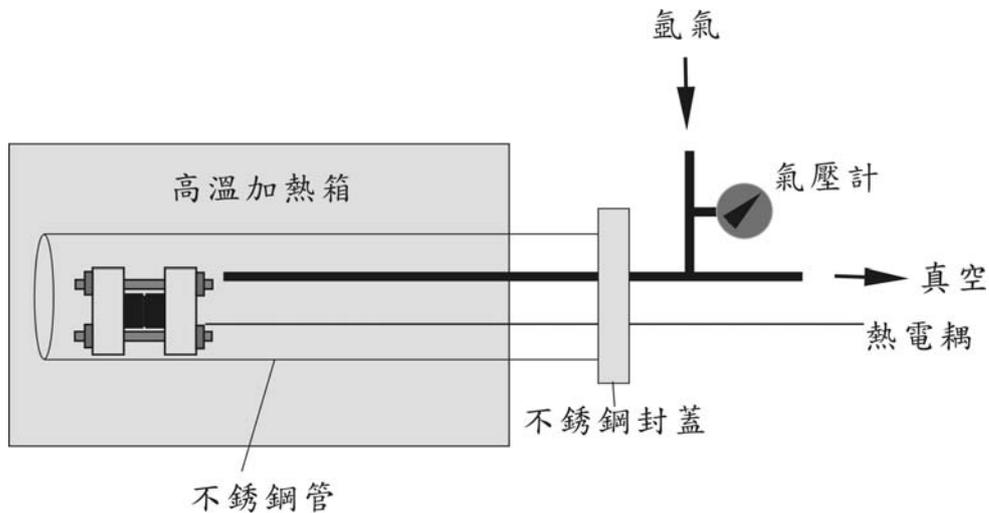


圖3.6 高溫退火器材^[26]

另外在高溫退火的過程中所必須施加的同軸壓力，則是藉由實驗室特製的晶圓接合專用夾具來克服。由於金屬鉬與不鏽鋼(304)圓盤之間的熱膨脹係數差異很大，在升溫的過程中不鏽鋼熱膨脹的體積遠比鉬熱膨脹的體積來的大，但是因為鉬螺帽已經固定在不鏽鋼圓盤的外側，使得不鏽鋼的熱膨脹應力無法向外釋出，只能轉由向內部擠壓石墨墊片來進行應力釋放，此一熱應力的強度大約可以大至數十 MPa；而石墨墊片在此除了可以承受高溫並使試片加熱均勻之外，對於熱膨脹所產生的熱應力也可以承受而不至於在退火過程中破裂，且不會黏附在不鏽鋼圓盤或者是實驗室片造成實驗不便。鉬與不鏽鋼在不同溫度下有不同熱膨脹係數的關係圖如下所示：

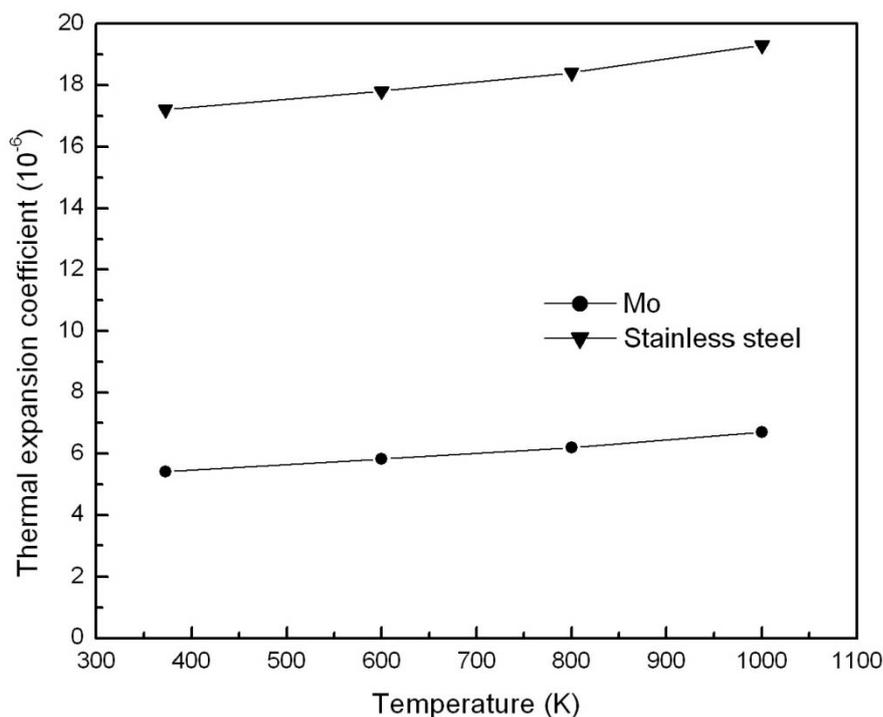


圖 3.7 鉬與不鏽鋼熱膨脹係數關係圖^[26]



3.6 電性量測

在電性量測方面，首先將退火後的試片取出，本實驗中所有的接合試片皆分為兩部分：一邊是 8mm X8mm 的小方格，另一邊則是在 8mm X8mm 的小方格上再切割出長寬皆為 1mm X1mm、深度約為 $120\ \mu\text{m}$ 的網格狀結構，而在具有網格狀結構的試片背面處進行研磨，一直研磨到露出網格狀的結構為止，接著鍍附上一層金屬做為歐姆接觸(Ohmic contact)，實驗上我們是使用 Cr/Au (2000Å/300Å) 作為電極，且使用鍍雙面的方式來量測電性，所以若是在網格狀結構邊緣所形成的溝槽中有金屬鍍附上的話，在量測時電流就會沿著底部金屬直接流過下面的材料，而不會如我們預期的流經材料

的接合介面，對於電性量測上會造成很大的困擾，所以再鍍附金屬之前會再加入一個步驟，就是先將露出的網格狀結構面先上一層很薄的光阻，而光阻會同時塗布在網格狀結構的表面上以及邊緣的溝槽裡，之後再將表面上的光阻利用研磨的方式除去，只留下溝槽內的光阻，如此一來，在後續鍍附金屬的製程中，鍍附到溝槽內那些我們不想要有金屬存在的地方，可以在鍍完全金屬後藉由浸泡丙酮並同時放入超音波震盪器內，將鍍附到溝槽裡的金屬震落，以達到我們所想要的試片成品。

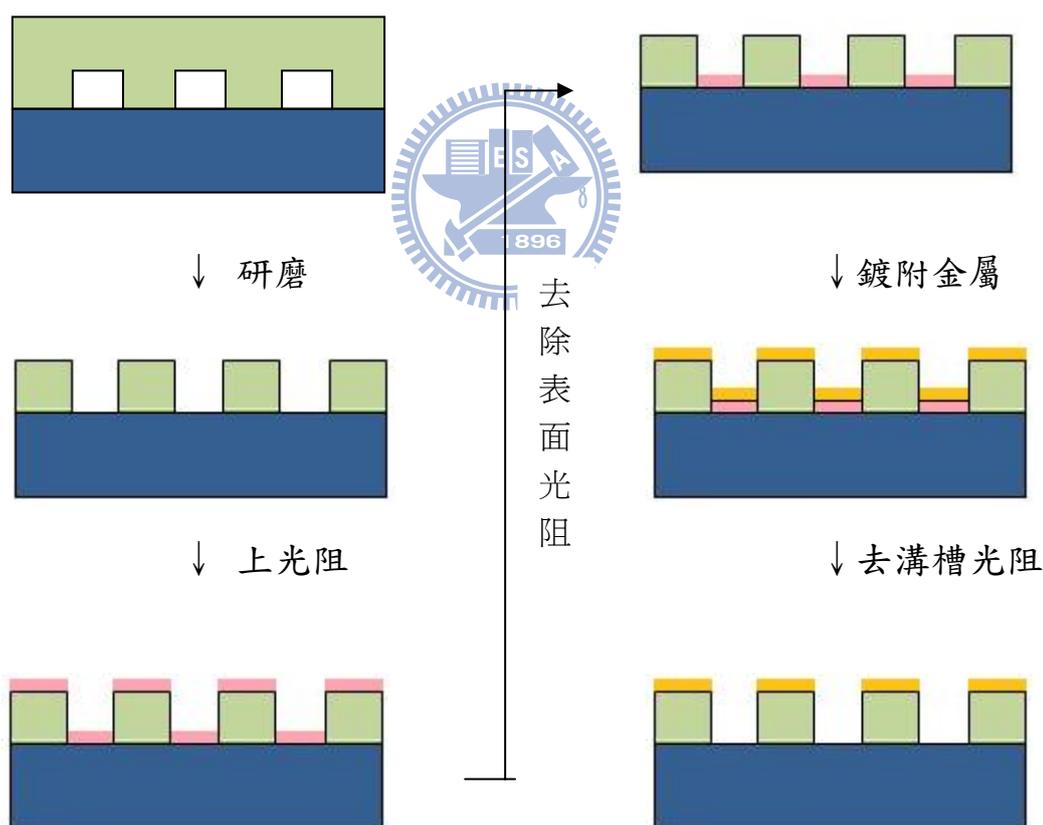


圖 3.8 電性量測試片製作流程

3.7 微結構觀察與分析

在本實驗中主要是要觀察兩試片接合介面處的微結構特性，所包含的區域大約就侷限在介面兩側約 50~100nm 的寬度範圍內，我們採用穿透式電子顯微鏡(TEM)的高解析度影像來觀察介面型態，TEM 使用具有短波長特性的高能量電子(200kV)，可以觀測到試片介面處的及一些缺陷，例如：差排、疊差等等。另外 TEM 也可以做電子束的繞射，藉由電子束的繞射點(Diffraction pattern)來鑑定材料的結構並將材料定性。此外，由於接合的介面處會有非晶質層(Amorphous layer)的出現，且兩邊試片介面在高溫下也會有原子交互擴散的可能性，為了確定此一區域的原子種類，使用電子能量散佈 X 光分析(Energy Dispersive X-ray analysis; EDX)即可以確定材料中特定區域的成分組成。

試片製作方面，將原本 8mm X8mm 的試片先分成小塊，在試片的兩側各黏貼上一墊片，再將介面的橫截面(Cross section)研磨至約 20 μm 的厚度，之後把此薄試片上銅環後，利用準確離子減薄機(Precision Ion Polish System , PIPS)再將之減薄至適合拍 TEM 的厚度。

四、結果與討論

4.1 實驗整體架構

本實驗的內容主要分為兩大類：(1) P-type GaAs/ N-type GaAs bonding
(2) N-type Ge/ N-type GaAs。所包括的材料有砷化鎵晶圓以及鍺晶圓。而試片的製作則是先將各個晶圓用精密晶圓切割機以平邊 $[0\bar{1}1]$ 方向為基準切成 8mm X 8mm 的大小，再於 N-GaAs 的 8mm X 8mm 的小方格上，製作寬度 1mm X 1mm，深度約 120 μm 的網格狀結構(Mesa)。

在進行試片的高溫退火過程，時間皆為兩個小時，分別退火 500°C~900°C，實驗結果如下列表格：



Temp.	Annealing time	S or F
500	2hr	F
600	2hr	S
700	2hr	S
800	2hr	S
900	2hr	S

表 4.1 P-GaAs/N-GaAs 晶圓接合結果

由於為同質接合(皆為 GaAs)，因為熱膨脹係數接近相同，理論上來說熱應力對接合結果的影響並不大，而實際上的實驗結果也顯示，接合完成的試片強度足夠，且在試片上沒有出現裂痕，或者是試片破裂的情形，接

合的情況還算成功；唯獨在 500°C 時，試片並沒有辦法成功的接合好，而未接合完成的試片組，外觀上看起來完好無缺，跟剛清洗完的試片看起來沒什麼不同。

另外一組實驗的結果如下表格所示：

Temp.	Annealing time	S or F
500	2hr	S
600	2hr	S
700	2hr	S
800	2hr	S
900	2hr	S

表 4.2 N-Ge/N-GaAs 晶圓接合結果



由表中可以得知，在 N-Ge/N-GaAs 的晶圓接合實驗中，所有的溫度都可以成功的接合，且如同第一組 P-GaAs/N-GaAs 的接合情形，試片的外觀上別沒有出現裂痕，或者是試片破裂的情況發生，這結果代表雖然 Ge 與 GaAs 為兩種不同材料的接合(異質接合)，在熱膨脹係數差異很大的情況下，仍可以接合成功，當然這也意味著：利用在試片表面製作出網格狀的結構(Mesa)，可以有效的降低升降溫過程中所產生的熱應力，令晶圓接合成功。但是在 500°C N-Ge/N-GaAs 的接合情況跟其他溫度的接合有些微的差異，因為在後續製作 TEM 試片以及電性量測試片的過程當中，會用到研磨的步驟，而退火溫度 500°C 的試片在研磨過程中會產生破裂，甚至是兩層晶圓完全分

離的現象，這表示在 500°C 的退火溫度下，雖然也有給予試片一定的結合強度，但是仍不足以使試片具有後續冷加工過程所能承受的強度，當然可能在應用面上會變得相當侷限。

4.2 介面微觀結構分析

接合介面研究主要借助於穿透式電子顯微鏡，在各方的研究中都顯示，若非在超高真空(Ultra High Vacuum, UHV)環境下，或者是使用特殊方式清潔試片表面，在兩試片介面處必然有一層非晶質層的存在。在砷化鎵系統中，這層非晶質區域已有較多的研究，一般認為此層為砷與鎵的氧化物、空孔以及污染物所構成^[27]，主要成份為砷與鎵的氧化物。此氧化層隨著溫度上升會開始聚集，但同時其中所含的氧也將擴散進入砷化鎵內部，由於這兩項因素，在高接合溫度下甚至觀察到接合完美的區域，由電性量測的結果也可以作為介面氧化層改變的證據。

4.2.1 介面非晶質區域討論

我們首先從 P-type GaAs/ N-type GaAs 的接合介面型態開始討論，下列各圖所示為退火溫度在 600°C~900°C 時穿透式電子顯微鏡所拍攝到的影像：

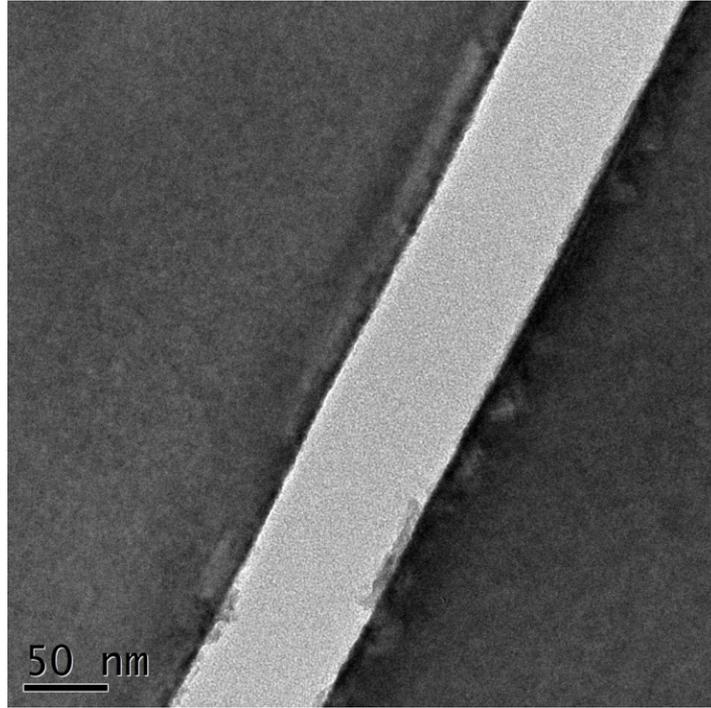


圖 4.1 600°C 接合介面

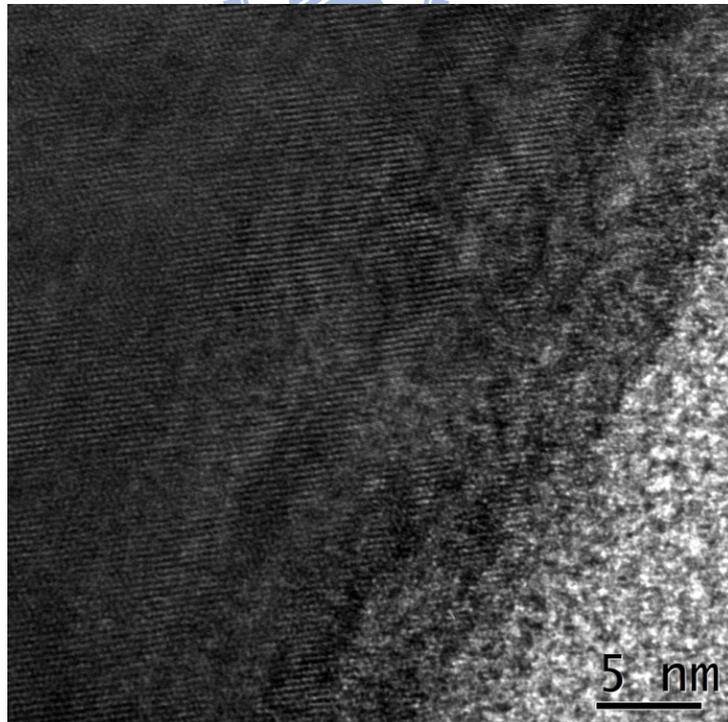


圖 4.2 高倍率 600°C 接合介面

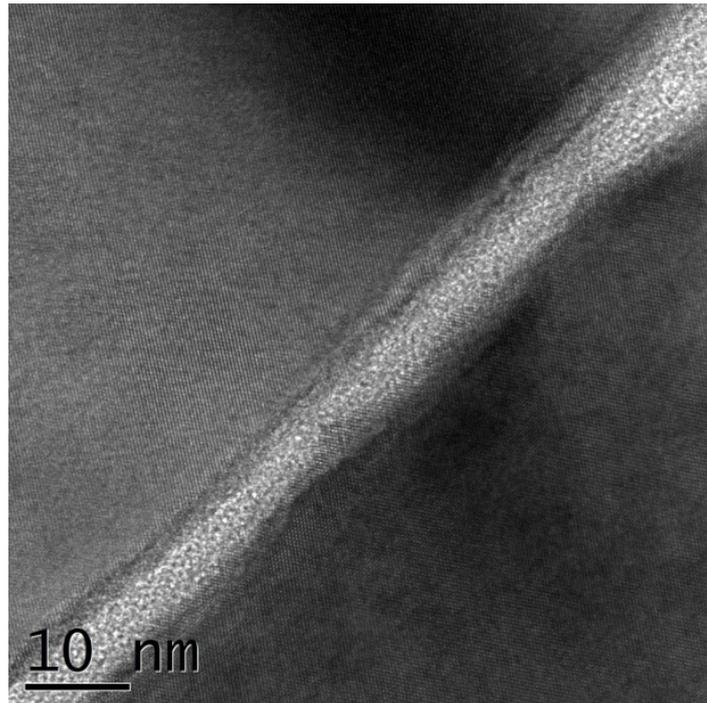


圖 4.3 700°C 接合介面區域一

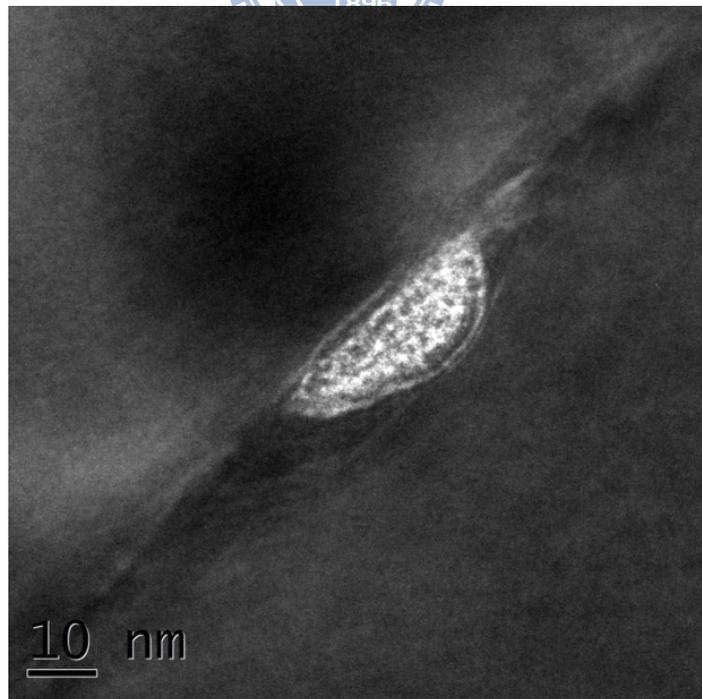


圖 4.4 700°C 接合介面區域二

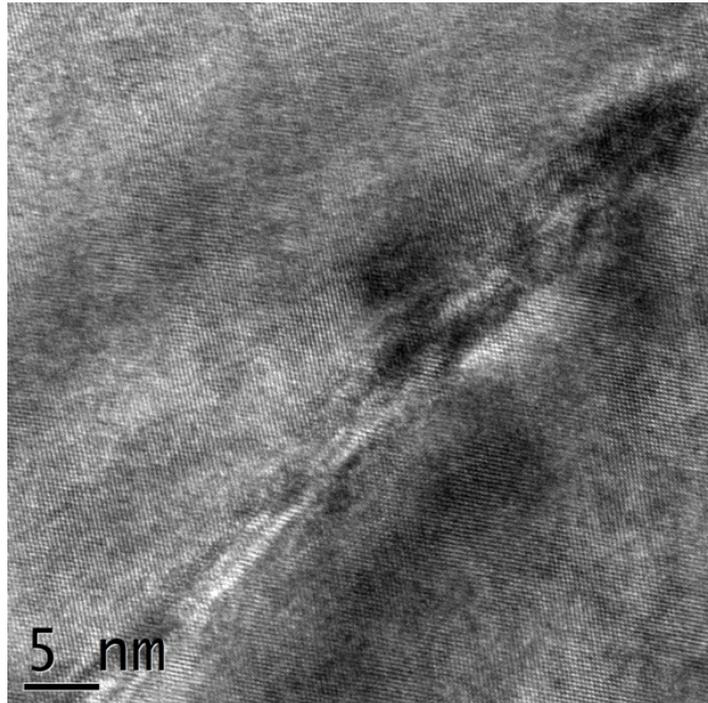


圖 4.5 700°C 接合介面區域三

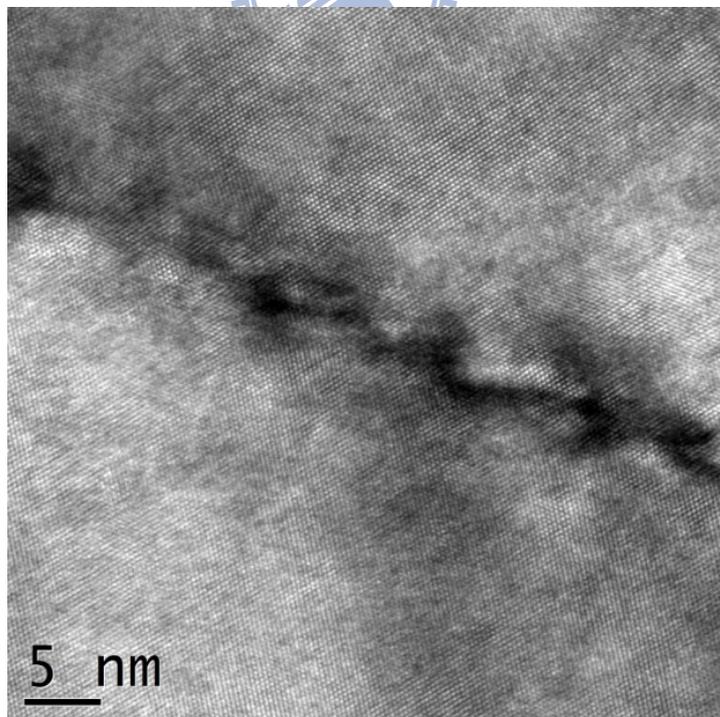


圖 4.6 800°C 接合介面區域一

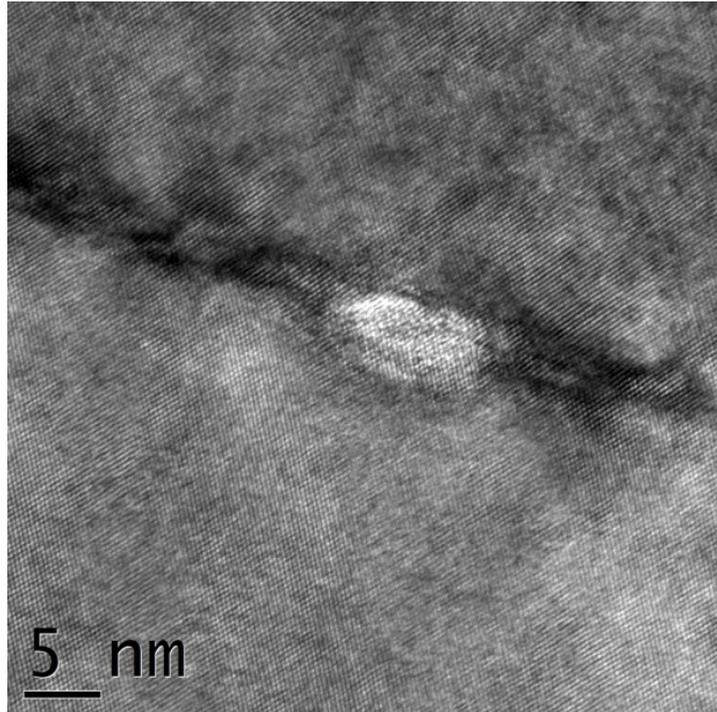


圖 4.7 800°C 接合介面區域二

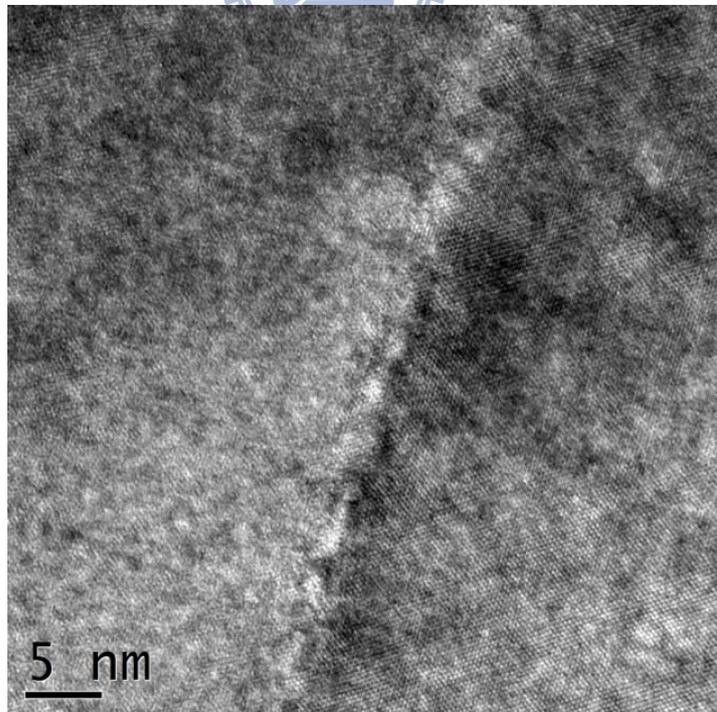


圖 4.8 900°C 接合介面區域一

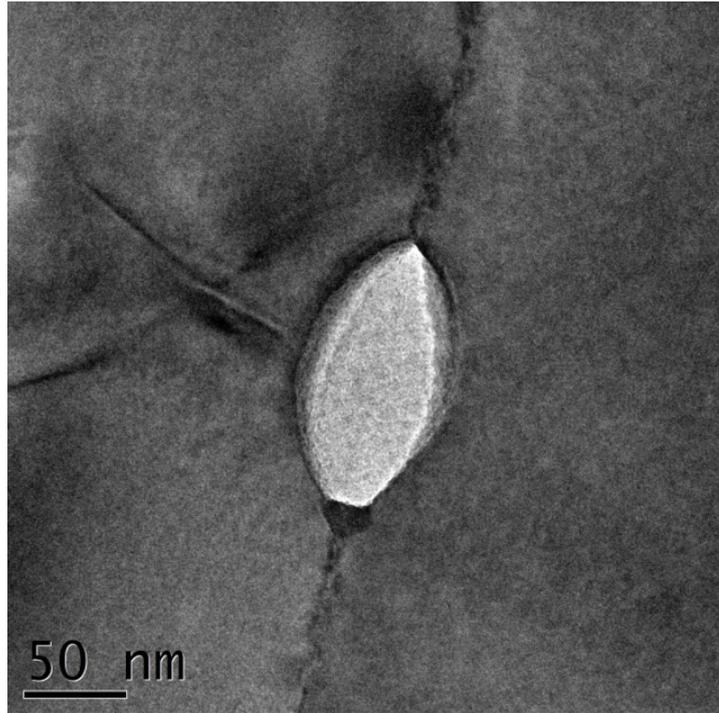


圖 4.9 900°C 接合介面區域二

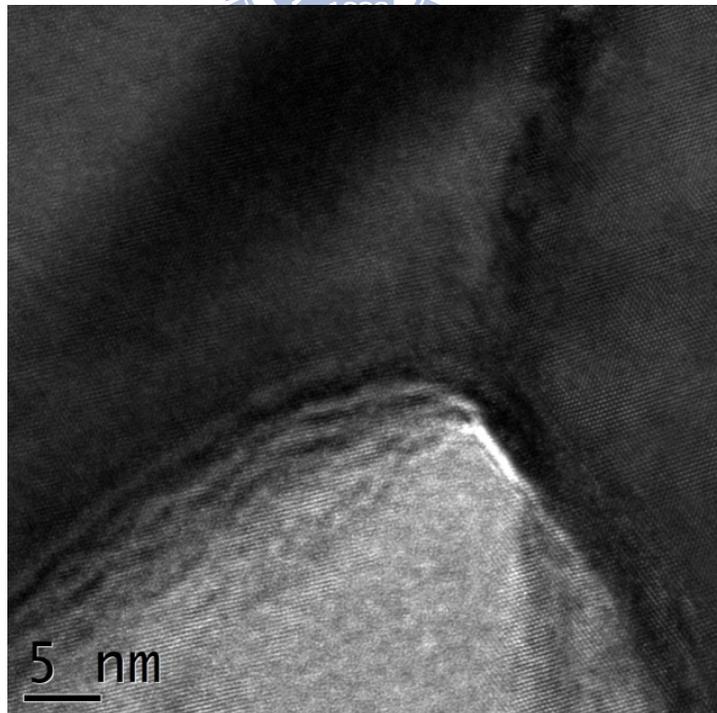


圖 4.10 900°C 高倍率接合介面區域二

由以上四組溫度所得到的接合介面型態圖我們可以觀察到幾個現象。

首先觀察 600°C 的接合介面圖，我們可以很清楚看到在兩晶圓接合的介面處有一層非常明顯的非晶質結構，其厚度約為 80nm，會出現此區域主要是因為原生氧化層導致，或者是晶片表面的缺陷捕捉碳氫化合物所帶水氣的污染。根據以往實驗時學長做實驗的經驗，雖然我們在清洗時已經有去除原生氧化層(Native oxide)的步驟，但畢竟在潔淨室內並非超高真空的狀態，所以試片的表面仍然難以避免有原生氧化層的殘留。在高溫退火過程時原生氧化層可能會有聚集或是擴散到基材內部的情況發生，但在 600°C 退火條件下，原子擴散速度並不是很快，2 小時的退火時間並不足以使氧化層消失，因此可以在電子顯微鏡下觀察到此層結構的存在。另外在高倍率的影像我們可以發現在 GaAs 的一端(圖左側)可以觀察到有晶格點的排列，但在另一端(圖右側)卻無此現象，也可以證實中間介面確實是一層非晶質層。而這一層非晶質區域對於電性的影響相當顯著，在後面電性討論的部分中會詳細的討論。

接著我們觀察 700°C 的接合介面圖，我們發現相較於 600°C 的單一層非晶質結構，在 700°C 時的介面型態產生了一些變化，大致上可以分為三個區域：區域一顯示介面處跟 600°C 時有相同的單一層的非晶質結構，但是厚度從原本 600°C 時的 80nm 下降到剩下約 5-10nm，可以證實在 700°C 的時候非晶質層內的原子擴散速度比在 600°C 時還要快，才使得中間介質層的厚度下

降。在區域二的部分，我們發現原本是層狀的非晶質層聚集形成類似半球狀的非晶質結構，這表示再退火溫度升高的過程，除了原子擴散速率提高使得中間非晶質層變薄之外，中間的非晶質層也會有聚集的現象產生，並呈現不規則分布。而形成此半球狀的區域原因，比較被接受的解釋是表面能的降低，一般表面能的表示式為：

$$\text{表面能} = A_1 r^2 \quad (A_1 \text{ 為常數 } r \text{ 為半徑})$$

在低溫時接合介面連續的非晶質區域，可以看成半徑為無限大，所以具有較大的表面能，當退火溫度升高的時進而提供了能量，使得非晶質層中的一些雜質或汙染物沿著介面擴散進而聚集形成球狀，如此一來半徑縮小也使得表面能降低。



在 700°C 的接合區域三中，我們可以觀察到原本層狀的中間非晶質層變得很薄甚至消失，表示在這些區域裡的一些原子都擴散進入至 GaAs 試片內部(如區域一)或者是沿著介面聚集(如區域二)，所以才會形成此一介面，接著我們仔細的觀察在介面兩側的原子排列情形，可以發現在介面附近的原子對應的相當整齊，在詳細的比對之下並沒有明顯的差排或者是缺陷的存在，故我們將此一區域稱為接合比較完美的區域，兩邊 GaAs 試片形成共價鍵結，而此時試片的接合強度將會大幅的提升。

接著在 800°C 的接合介面圖中，可以分成兩個區域討論：區域一接合完美的介面以及區域二中非晶質層聚集所形成的球狀的結構。而與先前 600

°C、700°C的介面圖最大不同的地方，就是在 800°C 時我們無法找到中間的介面附近有一整層的非晶質結構存在，取而代之的是更大比例的完美接合的區域，這表示在退火溫度升高到 800°C 的時候，原子的擴散速率大幅提升，使得非晶質層大部分的原子都擴散進入兩邊 GaAs 的試片內部，因此我們無法找到層狀的非晶質層結構。

當溫度繼續提高到 900°C 的時候，我們發現接合介面圖大致上與 800°C 時沒有太大的差異，也是分成兩種區域：區域一接合完美的介面以及區域二中非晶質層聚集所形成的球狀的結構，不過區域一所佔有的比例比起 800°C 要再更多一些。當我們繼續放大倍率觀察區域二的球狀區域時，會發現在非晶質層所聚集的邊緣，會有一些晶格點的排列，而這個情形代表這些球狀的非晶質層橫截面類似一個碗狀的結構，在邊緣的非晶質層較薄，所以在離子減薄的過程中，非晶質層的結構不穩定而被離子束所轟擊掉落，才呈現出碗狀邊緣晶格狀的排列(兩邊的 GaAs 晶格)。

從 600°C 到 900°C 不同退火溫度下接合對介面型態的影響，可以下列圖

4.11 來描述其完整變化的過程：

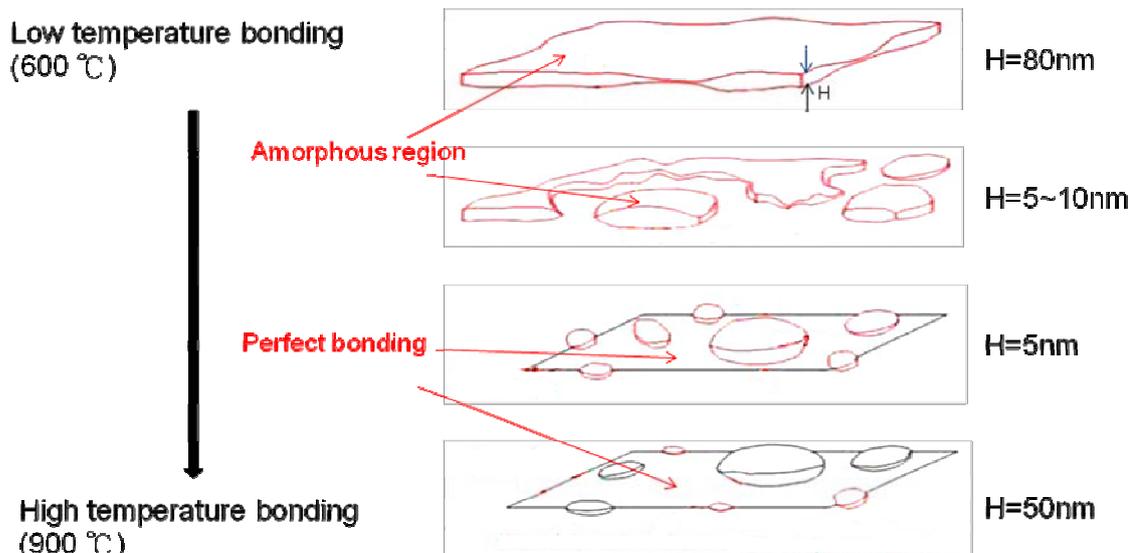
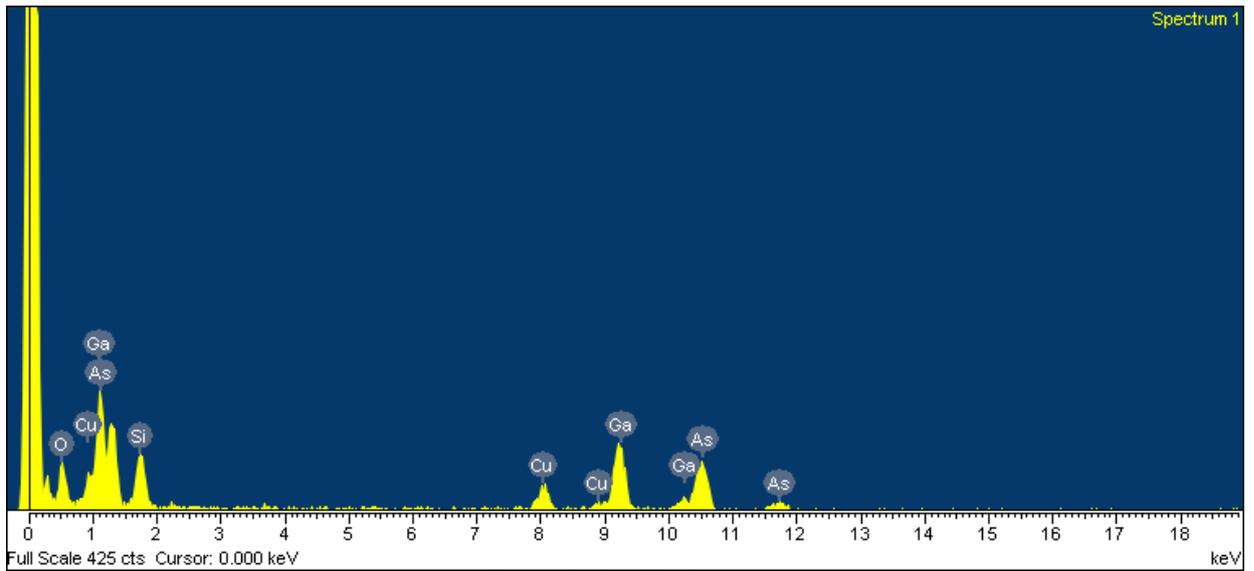


圖 4.11 溫度升高時接合界面的變化^[28]

由圖 4.11 我們可以很清楚的觀察到，隨著溫度的上升，中間非晶質層的區域會逐漸的變小且聚集成球狀，而接合完美的區域則會逐漸的變大，此一現象對於後續的電性量測會產生很大的影響，將會在電性量測的部分加以討論。

接著我們利用 EDX 對於接合界面的非晶質區域做成分的分析：分析的結果如圖 4.12 所示



Element	Weight%	Atomic%
O K	13.46	36.56
Si K	11.17	17.28
Cu K	9.45	6.46
Ga K	33.95	21.15
As K	31.97	18.54
Totals	100.00	

圖 4.12 700°C 試片非晶質層 EDX 結果

我們可以得知，在中間非晶質層的結構中，元素的含量大部分是氧，其次是鎵與砷，而我們可以發現有銅原素的的存在，是因為在製作 TEM 試片的過程，我們是利用銅環來承載試片，故會有銅的訊號出現。

4.2.2 氧對砷化鎵的影響

最早有關氧在半導體材料中的研究是氧在矽晶圓中的影響，氧在矽晶圓中的可以藉由二種方式，第一、氧原子以插入型原子和相鄰的二個矽原子形成 Si_2O ，插入型的鍵結對矽晶圓來說是穩定的且電性不活潑，是矽晶圓當中主要的缺陷形式。第二、氧原子以置換型原子方式存在，藉由插入型原子所引起的空孔捕捉，形成(V-O)缺陷，作為淨受體，氧在砷化鎵中的穩定位置與影響可以從文獻^[29]中得知，

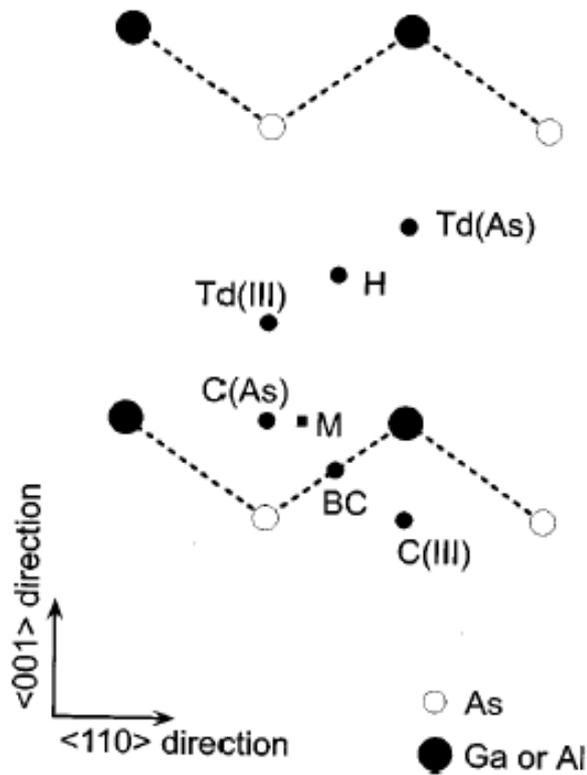


圖 4.13 砷化鎵內部位置示意圖^[29]

圖 4.13 在砷化鎵中的移動位置，中”Td”代表晶格四面體的位置、”H”代表六方體的插入型位置、”BC”代表砷原子與鎵原子互相鍵結的中心位置、”C”代表四面體位置，”Td(III)”代表與鄰近三個砷化鎵原子所組成的菱形體中心位置、”M”的位置在C(As)和C(As)中間，M不是位於(110)平面

為了求得最穩定的位置，也需要把Fermi-level effect列入考慮。結果顯示氧原子在沒有摻雜其他原子的狀況下，可以形成二種穩定的結

構:Ga-O-Ga 和 Ga-O-As。文獻中提到，當砷化鎵晶圓為 N-type 時，氧在” Ga-O-Ga” 結構中的最穩定位置為 Td(Ga)，並且在砷化鎵的能階中形成一個 deep level，這也說明了 Ga-O-Ga 在 N 型砷化鎵內有捕獲電子的能力。而 Ga-O-As 在電中性的條件下較為穩定，所以在 N 型砷化鎵中不能穩定的存在，也代表了 Ga-O-As 不會捉住砷化鎵內部的電子，在 P 型砷化鎵中只有一種穩定的位置 BC，顯示出 Ga-O-As 在砷化鎵中捕獲電洞的能力很弱，這結果說明了氧在砷化鎵中有二種結構(Ga-O-Ga 和 Ga-O-As)，在 N 型砷化鎵中只有 Ga-O-Ga 能穩定存在，由於捕捉電子的能力，因此對電性有相當大的影響，而在 P 型砷化鎵中，只有 Ga-O-As 穩定存在，並不會對電洞有相當大的影響。

根據前人的實驗^[26]，在 N 型或是 P 型砷化鎵互相接合試片的介面非晶質層皆隨著退火溫度上升而變薄，導因則是介面處的氧會一面聚集一面向砷化鎵塊材內部擴散。而 P 型擴散的速度又較 N 型來得快，

4.3 電性量測分析

電性量測的部分，先在具有網格狀結構的試片背面處進行研磨，一直研磨直到露出網格狀的結構為止，接著鍍附上一層金屬做為歐姆接觸 (Ohmic contact)，實驗上我們是使用 Cr/Au (2000Å/300Å) 作為電極，且使用鍍雙面的方式來量測電性，而用來量測電性的機台為 KETHLEY 4200。

在一開始實驗上遇到了很大的問題，原因是因為在網格狀結構的周圍，會有很多互相垂直交錯的長條型溝槽，而在鍍附金屬的過程當中，無法避免會有部分的金屬鍍附到溝槽中，這些溝槽裡的金屬會使得電性量測的時候電流並不會如我們預期的經過試片的介面處，會形成有如短路一般的新的捷徑，如此一來我們就無法得到所想要量測到的介面的電性研究。

最後解決的方法有兩種：(1)我們利用光阻來填補溝槽的範圍，試圖讓金屬即使會鍍附到溝槽的部分，也可以藉由浸泡丙酮溶液且使用超音波震盪器將溝槽的光阻震落，整體完整的試片的製作過程與上述 3.6 小節的試片製作流程圖相同；(2)將真空膠切割成很細小的長條狀，再將網格狀結構的試片表面處有溝槽的地方黏貼住，如此一來可以有效的避免金屬鍍附在溝槽的內部，所以可以得到我們想要的正確的電性分析。

在本實驗中兩組不同的試片接合，其電性量測的試片製備並不相同，其中，在 N-GaAs / P-GaAs 的試片中是採用上述第二種方法；而另外一組 N-GaAs / N-Ge 的試片則是採取了上述第一種方法，接著以下分別討論兩組試片的電性分析：

在第一組的實驗中 (N-GaAs/P-GaAs) ，量測時 P-GaAs 端接地，偏壓來源全部加在 N-GaAs 這端，量測結果如下：

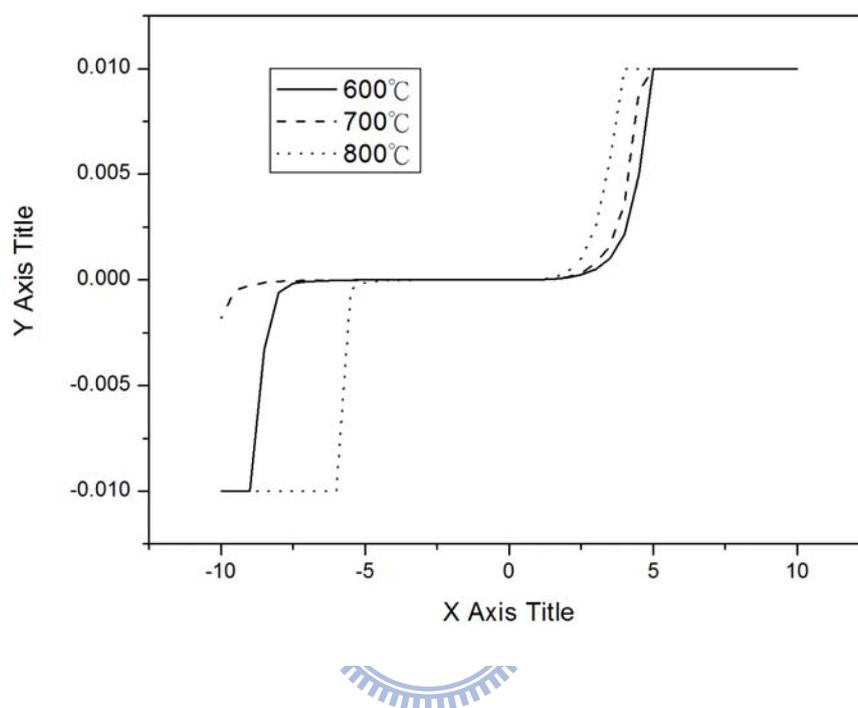


圖 4.14 P-GaAs / N-GaAs 電性量測結果

將電性量測結果分成兩個部分來觀察，在順相偏壓的部分，可以得知當退火溫度從 600°C 升高到 800°C 的過程，所需要的起始電壓 (Turn on voltage) 是逐漸的變小；而在反相偏壓的部分，當退火溫度從 600°C 升高到 700°C 的時候，崩潰電壓 (Break down voltage) 有變大的趨勢，但是從 700°C 升高到 800°C 的時候，崩潰電壓反而有下降的趨勢。

首先從順相偏壓的部分著手討論：在一個理想的二極體，其內建電位（或稱擴散電位）的表示法如下：

$$V_{bi} = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right)$$

其中 V_{bi} 為內建電位， k 為波茲曼常數， T 代表溫度， $N_D N_A$ 分別為施體與受體的參雜濃度， n_i 為本質載子濃度。

由本實驗的條件帶入計算理想二極體的內建電位，可得到內建電位大約為 1.4eV 左右，然而實驗所顯示的電性圖型在順相偏壓部份約為 2.0~2.5eV 左右，比理想值略大，究其原因可能跟退火溫度升高的時候，試片內部的載子擴散有關。

我們可以由文獻中得知^[30]，當單一片的 GaAs 在持續升溫的過程當中，內部的一些分子如砷的氧化物、鎵的氧化物、甚至於砷原子以及鎵原子，都會因溫度上升而揮發出試片表面，其蒸氣壓隨著時間與溫度的變化圖如下所示：



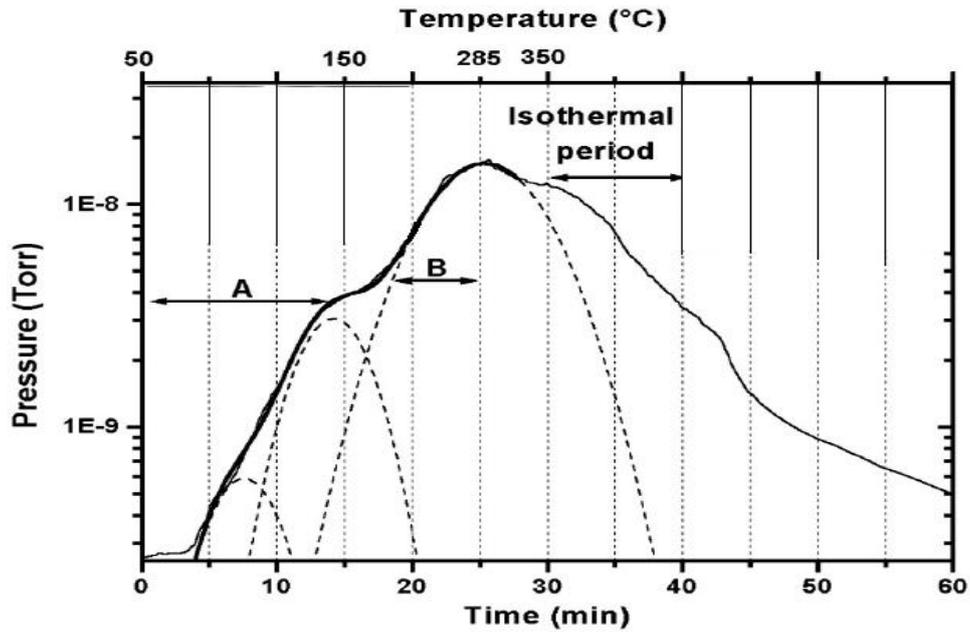


圖 4.15 GaAs 對壓力與溫度、時間變化圖 - 1^[30]

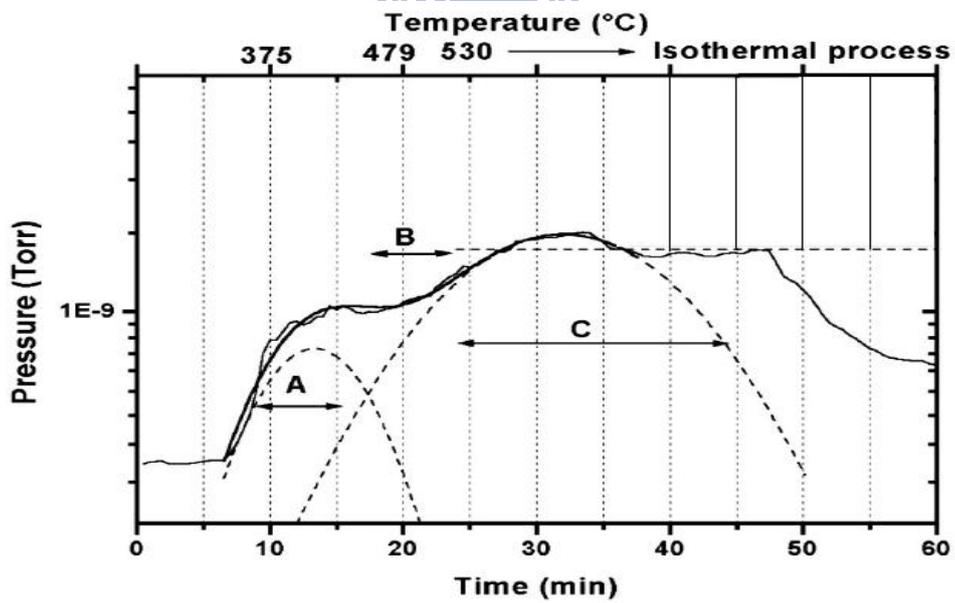


圖 4.16 GaAs 對壓力與溫度、時間變化圖 - 2^[30]

由圖 4.15 與 4.16 我們可以得知：在溫度升高到 143°C 就開始可以測得 As 氧化物的蒸氣壓，而 As 氣體則是從 290°C 才開始出現揮發的現象，當溫度繼續的往上升高至 410°C 的時候，Ga 的氧化物也開始蒸發，而 Ga 的逸出則是在溫度到達 530°C 時發生。

所以 GaAs 的試片在高溫的狀態下損傷得相當大，內部的原子會藉由氧化物的形式或者直接以氣態原素的狀態逸出試片，這些現象對於試片是一種很大的損傷，所以除非有特殊目的，否則一般元件的製程都會盡量避免高溫過程。

此外，在 GaAs 試片中，有一種錯位缺陷 (Antisite defect)，是由 As 原子佔據了 Ga 原子的位置而形成的，屬於試片內部的一種原生缺陷，其形成方式為：



此一種缺陷一般記作 EL2，為深施體 (Deep donor)^[32]，當表面的 As 原子逸出後，會使得試片內部的 EL2 濃度下降，導致不足以補償剩餘的受體 (Residual acceptors)，使得外表面的多數載子 (電子) 濃度降低。另外，在接合介面處的非晶質層中所含有氧原子的擴散，也會造成試片內部載子的濃度下降：由於本時驗所使用的 N-GaAs 試片內部的參雜是 Si，而在退火溫度升高的過程中，非晶質層中的氧原子會往兩邊 GaAs 試片的內部擴散，而這些原子擴散的過程中，會跟 N-GaAs 內部的施體 (Si) 形成複合的化合

物，如此一來，使得 Si 的參雜濃度降低。所以，氧原子在 GaAs 的試片內部中擴散對於載子濃度而言也是一個不利的影響因素。

綜合以上各點，在溫度升高的時候，載子濃度的降低會連帶的影響到原本內建電位的大小：當載子濃度下降時，依照理想二極體的內建電位計算：

$$V_{bi} = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right)$$

可以得到內建的電位會因濃度下降而跟著降低的結論，當內建電位降低時，代表在順相偏壓時所需要克服的電位也跟著降低，所以在電性圖上的起始電壓趨勢會有逐漸變小的現象。

另一方面，我們也可以藉由觀察接合介面的改變來解釋順相偏壓時的電性變化，首先我們先回顧在 600°C~800°C 的退火溫度條件下介面型態的變化：

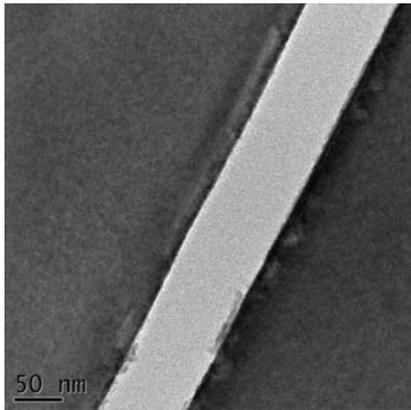


圖 4.17 600°C 接合介面

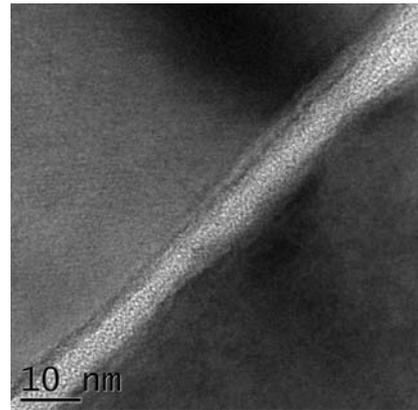


圖 4.18 700°C 接合介面

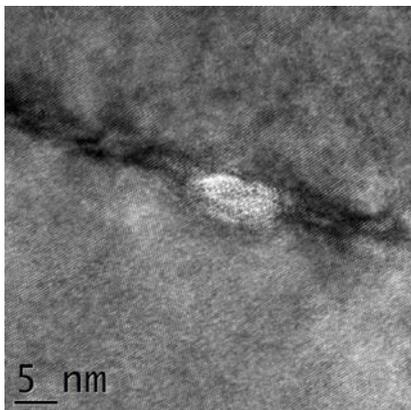


圖 4.19 800°C 接合介面



由上面三接合介面圖所示，在中間的非晶質層由原本一整層層狀結構，藉由溫度的升高，一邊慢慢的變薄、一邊沿著介面方向聚集，到高溫時甚至會有接合完美的區域出現。而在接合過程所形成的中間非晶質層在順向偏壓電性上，可以將之當作一絕緣層(Insulator)，而這層非晶質結構就會形成一個障礙，去阻擋載子的流通，這表示在順相偏壓的時候，啟始電壓除了要克服內建電位以外，還必須要克服在接合介面處的這

一層非晶質結構，當溫度逐漸升高的時候，介面的非晶質區域逐漸的變薄、聚集之下，形成了有完美接合的區域，在接合完美的區域內載子不會被阻擋住，所以啟始電壓只需要克服其因載子濃度所造成的內建電位，如此一來也可以解釋當退火溫度升高的時候，啟始電壓會有下降的現象。

接著繼續討論反向偏壓的部分，在反向偏壓的部分可以觀察到當退火溫度從 600°C 升高到 700°C 的時候，崩潰電壓(Breakdown voltage)有變大的趨勢，但是從 700°C 升高到 800°C 的時候，崩潰電壓卻反而有下降的趨勢。

此一現象可以從接合介面型態來討論，由圖 4.17 - 4.19 所示，在接合介面中間的非晶質層由原本一整層層狀結構，藉由溫度的升高，一邊慢慢的變薄、一邊沿著介面方向聚集，到高溫時甚至會有接合完美的區域出現。然而在反向偏壓的情況下，中間的非晶質層所扮演的角色與在順相偏壓時不同。在反向偏壓的部分，由於中間的非晶質層中，包含了有許多的缺陷，以及晶格排列不整齊的區域，而這些區域恰好就提供一個路徑，使得少數載子的漏電流得以從此一區域流過，因此會沿著介面產生一顯著的複合電流，造成崩潰電壓的下降。所以當溫度從 600°C 升高到 700°C 的過程，完美接合的區域增加，中間非晶質區域變薄且減少的情況下，等於是減少了漏電流所可以通過的路徑，故崩潰電壓會有變大的趨勢。

在第二組的實驗中 (N-GaAs/N-Ge) ，量測時 N-Ge 端接地，偏壓來源全部加在 N-GaAs 這端，量測結果如下：

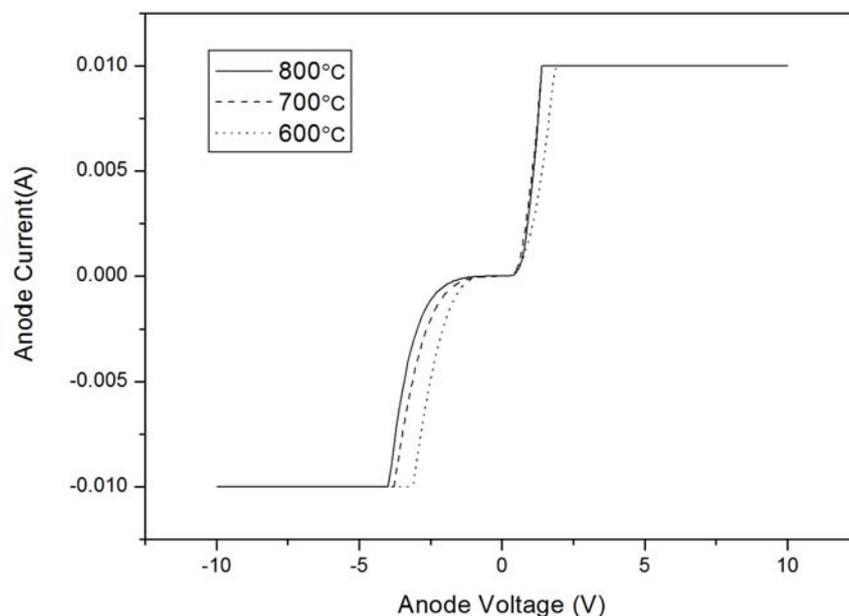


圖 4.20 N-GaAs / N-Ge 電性量測結果

由圖 4.20 中可以看出：三種溫度的電性圖，在順向偏壓方面，電性的表現都差不多，而 600°C 的電阻值比起 700°C 與 800°C 是有略低一些些的現象；在反向偏壓部分，出現了類似崩潰電流的現象，負偏壓加到大約 -2.5v 左右才開始有比較大的負電流出現，且當溫度逐漸升高的時候，產生負電流所需要的電壓逐漸的變大，其中以 800°C 的圖形擁有 Break down voltage 最大。

從文獻中得知^[33]，當在 GaAs 表面磊晶一層 Ge 的時候，Ge 與 GaAs 之間擴散的情形可以由下圖中得知：

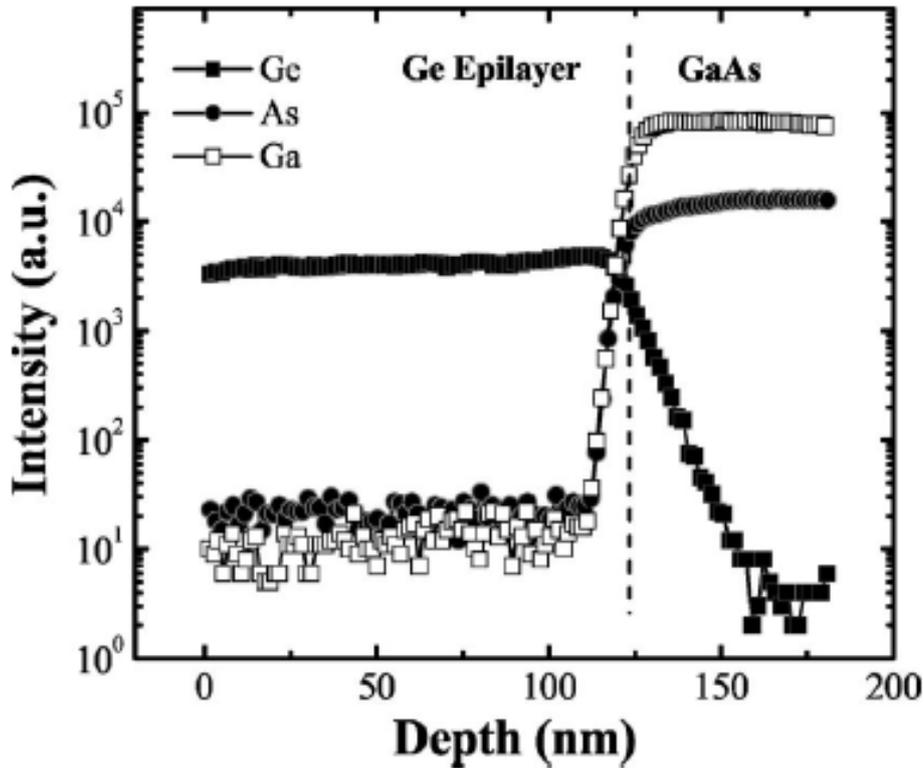


圖 4.21 Ge/GaAs 磊晶界面的 SIMS 分析圖^[33]

由上圖 4.21 可以明顯的觀察到，當 Ge 磊晶在 GaAs 上的過程中，幾乎沒有 As 原子與 Ga 原子有擴散進入 Ge 的情況發生；而在 GaAs 試片的內部則是有 Ge 的訊號出現，而在此時 Ge 擴散進入 GaAs 的內部可以視為一種雜質濃度，所以在接近 GaAs 表面約 150-200nm 深度的附近，有許多 Ge 進入，可能會造成一些缺陷的產生。

在本實驗中，當退火溫度升高的時候，原子擴散的速率增加，Ge 擴散進入 GaAs 的量也會逐漸提高，因此用來解釋在反向偏壓的時候，產生負電流所需的電壓隨著溫度的升高而變大的現象。



五、結論

在本實驗中成功的將 N-GaAs / P-GaAs 以及 N-GaAs / N-Ge 的試片，利用網格狀的結構將其接合。

在 N-GaAs / P-GaAs 的接合介面型態部分，大略可以分成三種型態，第一種為完美接合區域，形成情況就如同 900°C 試片一樣，在介面的兩側可以觀察到排列整齊的晶格；而第二種介面則出現較厚的非晶質區域，如同 600°C 的試片，介面的原生氧化層互相鍵結所造成的規則結構；第三種介面則為球狀的非晶質層，在 700°C~900°C 中的試片都可以觀測到，有可能是介面的氧聚集，也可能是原本比較厚的氧化層來不及擴散進入塊材所造成的型態。整體而言，隨著溫度的上升，中間非晶質層的區域會逐漸的變薄且聚集成球狀，而接合完美的區域則會逐漸的變大，此一現象對於電性量測會產生很大的影響。

在 N-GaAs / P-GaAs 的電性分析方面，可以量測到一系列典型的二極體特性圖：在順相偏壓方面，可以得知當退火溫度從 600°C 升高到 800°C 的過程，所需要的起始電壓是逐漸的變小；而在反相偏壓的部分，當退火溫度從 600°C 升高到 700°C 的時候，崩潰電壓有變大的趨勢，但是當退火溫度從 700°C 升高到 800°C 的時候，崩潰電壓反而有下降的趨勢。

六、未來工作

在 N-GaAs / P-GaAs 的晶圓接合方面，可以繼續藉由改變試片的條件來觀察介面型態變化或者是電性分析的不同，例如：使用反相接合的方式來比較本實驗中順相接合方式的不同處；或者是不使用表面的網格狀結構，來比較與有使用網格狀結構的差異性。

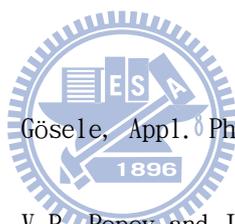
另外在 N-GaAs / N-Ge 的部分，首先要先將接合介面圖(TEM)的數據補齊，另外還有釐清電性分析的部分，在不同溫度下變化的詳細原因，看是否能將電性部分跟接合介面形貌以理論來做連接，來完整的解釋所有的實驗數據。而後續也可以嘗試用不同的試片：例如 N-GaAs / P-Ge 或者是 P-GaAs / P-Ge 來觀察比較其中的同異處。



七、參考文獻

1. F. A. Kish, F. M. Steranka, D. C. DeFever, D. A. Vanderwater, K. G. Park, C. P. Kuo, T. D. Osentowski, M. J. Peanasky, J. G. Yu, R. M. Fletcher, D. A. Steigerwald, M. G. Craford, V. M. Robbins, Appl. Phys. Lett. Vpl. 64 ,2839 (1994)
2. G. E. Hofler, D. A. Vandereater, D. C. DeFever, F. A. Kish, M. D. Camras , F. M. Steranka, and I. H. Tan, Appl. Phys. Lett. 69, 803(1996)
3. J. Jasinsiki, Z. L. -Weber, S. Estrada, and E. Hu, Mater, Res. Soc. Symp. Proc. 722, K7.15 (2002)
4. J. Jasinsiki, Z. L. -Weber, S. Estrada, and E. Hu, Mater., Appl. Phys. Lett. 81, 3152(2002)
5. S. Estrada, H. Xing, A. Stonsa, A. Huntigton, U. Mishra, S. DenBaars, L. Coldren and E. Hu, Appl. Phys. Lett. 82, 820(2003)
6. H. C. Lin, K. L. Chang, K. C. Hsieh, K. Y. Cheng, and W. H. Wang, J. Appl. Phys. 92, 4132(2002)
7. A. E. Romanov, W. Pompe, S. Mathis, G. E. Belts, and J. S. Speckj. J. Appl. Phys. 85 ,182(1999)
8. J. dela Figuera, K. Pohl, O. Rodriguez dela Fuente, A. K. Schmid, N. C. bartelt, C. B. Carter and R. Q. Hwang , Phys. Rev. Lett. 86, 3819(2001)
9. E. Koppensteiner, A. Schuh, G. Bauer, V. Holy, G. P. Watson and E. A. Fitzgerald, J. Phys. D: Appl. Phys. 28(1995)
10. N. Razek, and A. Schindler Amer. Vac. Soc. (2007)
11. N. Razek, A. Schindler, B. Rauschenbach, Vac. 81, 974 (2007)
12. N. Razek, K. Otte, T. Chassà, A. Schindler, and B. Rauschenbach, J. Vac. Sci. Technol. A 20, 1492 (2002)
13. 謝承佑 砷化鎵/矽晶圓接合介面型態與電性研究 交大材料碩士論文
14. Q. -Y. Tong, and U. Gösele, Semiconductor wafer bonding: science and technology, Chap. 2 J. Wiley and Sons, Inc, (1998)

15. T. A. Michalske and E. R. Fuller, J. Am. Ceram. Soc., 68, 586 (1985)
16. J.N. Israelachvili, P. McGuiggan, and R. Horn, "Basic physics of interactions between surfaces in dry, humid and aqueous environments", 1st ed International Symposium on Semiconductor Wafer bonding: Science, Technology and Applications, 92-7, The electrochemical society, Pennington, NJ, pp. 33-47, (1992)
17. 吳耀銓 交通大學材料所 材料接合技術與應用課程講義
18. M. Shimbo, K. Furukawa, K. Gukuda, and K. Tanzawa, J. Appl. Phys. 60, 2987 (1986)
19. J. Haisma, G. A. C. M. Spierings, "Contact bonding, including direct-bonding in a historical and recent context of material science and technology, physics and chemistry Historical review in a broader scope and comparative outlook", Materials science and engineering, R 37, pp. 1-60, (2002)
20. Q. -Y Tong, W. J. Kim, T. -H. Lee, and U. Gosele, Electrochemical and Solid-State Lett. , 1, 52(1998)
21. Q. Y. Tong, E. Schmidt, and U. Gösele, Appl. Phys. Lett. , 64, 625 (1994).
22. I. V. Antonova, O. V. Naumova, V. P. Popov and J. Stano, V. A. Skuratov, J. Appl. Phys. 93 , 426(2003)
23. 彭顯智 不同旋轉角度之砷化鎵晶圓接合 交通大學材料所碩士論文
24. G. N. Yushin and Z. Sitar , Appl. Phys. Lett. 84, 3993 (2004)
25. 劉柏均 三五族化合物半導體晶圓接合之基本研究及應用 交通大學材料所博士論文
26. 陳一凡 P型砷化鎵晶圓接合電性與界面形態之研究 交大材料碩士論文
27. F. Shi, K. L. Chang, J. Epple, C. F. Xu, K. Y. Cheng, and K. C. Hsieh, J. Appl. Phys. 92, 7544 (2002)
28. H. Ouyang, H. -H Chiou, YC Sermon Wu, J. -H. Cheng, W. Ouyang, J. Appl. Phys 102, (2007)
29. A. Taguchi and H. Kageshima, PHYSICAL REVIEW B, 60 , 5383(1999)



30. A. G. -Cervantes, Z. R. -Alvarez, M. L. -Lopez, E. L. -Luna, I. H. -Calderon *The Solid Films* 373, 159 (2000)
31. J. Lagowski, H. C. Gatos, J. M. Psrsey, and K. Wada, *Appl. Phys. Lett.*, 40, 342 (1982)
32. D. E. Holmes, R. T. Chen, and J. Yang, *Appl. Phys. Lett.* 42, 419 (1983)
33. M. Zhu, H. -C. Chin, G. S. Samudra, and Y. -C. Yeo, *J. Electrochem. Soc.* 155, 76 (2008)

