

國立交通大學
工業工程與管理學系碩士班

碩士論文

導線架多層式打線端點自動校正之光學檢測系統設計與開發

Design and Development of an AOI System for Auto Correcting the
Bonding Positions of Multi-layer Wire IC



研究生：沈威廷

指導教授：彭德保 博士

中華民國九十八年七月

導線架多層式打線端點自動校正之光學檢測系統設計與開發

Design and Development of an AOI System for Auto Correcting the Bonding

Positions of Multi-layer Wire IC

學生：沈威廷

指導教授：彭德保 博士

國立交通大學工業工程及管理學系碩士班

中文摘要

焊線接合(Wire Bonding)--俗稱打線是 IC 封裝中的一道製程，目的是依照 R&D 部門所設計附有打線資訊的 CAD 圖，讓打線機台讀取打線資訊，利用打線技術以金線連接 IC 晶片上的 I/O 墊片(Pad)與導線架之引腳(Lead)，使得電子訊號得以傳輸；然而導線架製程在精密度上的不足，使得導線架與 CAD 圖之間存在些許偏異，常導致錯誤的打線結果。

針對多層式打線常發生的三種錯誤情形：1.金線端點沒有完整的打在 CAD 圖指定的引腳上，造成金線端點容易彈開而造成損壞。2.金線端點打在 CAD 圖指定的引腳上，但端點與墊片的距離較原先 CAD 圖指定的端點與墊片的距離來得遠或近，3.由人工校正偏離引腳中軸的打線端點可能產生的人為誤差，造成實際打線出現錯打線的情形。本研究設計與開發一套打線端點自動校正系統，以虛擬打線技術模擬實際打線端點在導線架上的位置，在尚未實際打線前，偵測出引腳中軸位置以作為端點校正之基準，並自動校正錯誤與偏離的打線端點，對於端點校正之效率與正確性有極高的幫助。

關鍵字：導線架；電腦視覺；自動光學檢測；檢測打線端點

Design and Development of an AOI System for Auto Correcting the Bonding

Positions of Multi-layer Wire IC

Student : Wei-Ting Shen

Advisor : Dr. Der-Baau Perng

Department of Industrial Engineering and Management

National Chiao Tung University

Abstract

Wire bonding, a process of the IC packaging, enables the electronic signal be transmitted between the IC chip and the Leadframe. However, because of the insufficient precision of the Leadframe, deviations between the CAD diagram and the Leadframe are unavoidable that result in wrong bonding.

Common errors of multi-layer wire bonding were: (1) The gold wire was not bonded on the lead completely. The end point of the wire was prone to flip from the lead; (2) The gold wire was bonded on the lead, but the wire length between the lead and the pad was either longer or shorter than the original one that was suggested by CAD diagram; (3) Wire was bonded onto the wrong lead caused by human error. In this thesis, an AOI system for auto-correcting the bonding positions of multi-layer wire IC was proposed. A virtual wire bonding technique was used to simulate the real bonding positions. The median axis of each lead must be determined before the real bonding process and then adopted for auto-correcting the wrong bonding positions. The proposed method was efficiency and robust for correcting the bonding positions.

Keywords : Leadframe, Machine Vision, Automated Optical Inspection, Bonding Position Checking

致謝

首先感謝 彭德保教授這兩年來給予的指導與勉勵，在過程中提供專業知識與實驗設備等充份資源，使研究能順利進行，並且老師在研究態度、方法上的執著皆是我所學習的目標，另外，感謝諸位口試委員提出寶貴的建議，使得本論文更趨完善。

感謝博士班恕明，彥仲、思翰學長，總是不吝於提供專業的知識與建議，並且耐心的指導，給予研究相當大的幫助。也感謝曉薇、貴祺、元碩、敬堯、文政同學，不論是挑燈夜戰而睡在實驗室的那些夜晚，或是一同出外遊玩的歡笑與汗水，一直都有你們相伴，是很珍貴的回憶。感謝實驗室的學弟妹國書、晴晴，在低潮的時候給實驗室帶來活力。

感謝提供此研究計畫的日月光半導體製造股份有限公司 李恕明經理，給予導線架樣本及半導體封裝的專業知識與經驗，使本研究能更趨近於實務，並在表達方面使我的簡報能力更清楚出色。

最後要感謝我的父母、家人及女朋友郁柔，在碩士兩年的過程中，給予心靈層面的支持及鼓勵，讓我能夠全心全意的專著在研究上，希望能與你們共同分享這份成果與喜悅。

沈威廷

於交通大學工業工程與管理學系電腦視覺實驗室

民國九十八年七月

目錄

中文摘要.....	I
Abstract.....	II
目錄.....	IV
圖目錄.....	VI
表目錄.....	IX
第一章 緒論.....	1
1.1 研究發展動機.....	1
1.2 研究範圍與目的.....	4
1.3 論文架構.....	5
第二章 文獻探討.....	6
2.1 多層次打線檢測.....	6
2.2 視覺系統架構.....	7
2.3 光源照明系統.....	8
2.4 影像處理技術.....	9
2.4.1 影像比對(Image Registration).....	9
2.4.1.1 相關係數法(Correlation Coefficient Method).....	10
2.4.2 數學形態學 (Mathematical Morphology).....	11
2.4.3 Blob分析(Blob Analysis).....	12
2.4.4 圖形的中軸偵測(Medial Axis Detection).....	13
第三章 研究方法設計.....	18
3.1 檢測系統架構設計.....	18
3.1.1 硬體架構.....	18

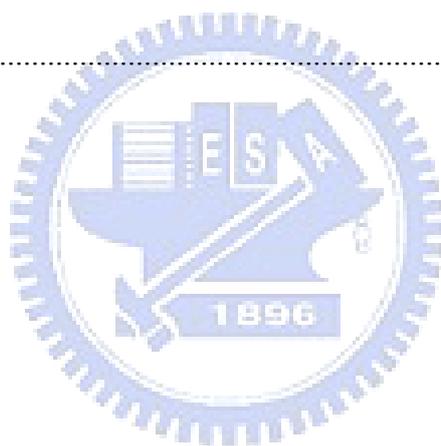
3.1.2 軟體架構.....	19
3.1.2.1 取像前各機構之設定.....	21
3.1.2.2 取像方式.....	21
3.1.2.3 影像二值化.....	22
3.1.2.4 比對樣本之選取.....	223
3.2 檢測打線端點演算法.....	25
3.2.1 旋轉校正導線架影像之方法.....	26
3.2.2 擷取引腳資訊及去除雜訊之方法.....	27
3.2.3 引腳中軸偵測演算法.....	30
3.3 端點校正演算法.....	36
3.4 編修打線端點資料.....	40
第四章 系統驗證與結果.....	42
4.1 實驗設備.....	42
4.2 實驗環境.....	42
4.3 系統整合實驗.....	44
4.3.1 影像結合比對樣本選取實驗.....	45
4.3.2 人工與自動校正時間之比較.....	47
4.3.3 打線端點校正實例驗證.....	48
4.3.4 打線端點編修實例驗證.....	51
第五章 結論與建議.....	54
5.1 研究結論.....	54
5.2 後續研究探討與建議.....	54
參考文獻.....	56

圖目錄

圖 1.1 附有打線資訊的CAD圖	2
圖 1.2 打線情形.....	3
圖 1.3 CAD圖之打線位置標示	4
圖 2.1 多層次打線影像.....	6
圖 2.2 典型的視覺系統基本架構.....	7
圖 2.3 常見的光源照明方式.....	8
圖 2.4 四近鄰與八近鄰關係.....	12
圖 2.5 最大內接圓盤示意圖.....	113
圖 2.6 利用不同距離定義轉換而得的骨架.....	15
圖 2.7 細線化演算法所使用的鄰域排列.....	16
圖 2.8 對字體H細線化之結果.....	17
圖 3.1 檢測系統硬體架構示意圖.....	18
圖 3.2 導線架影像結合流程圖.....	20
圖 3.3 ㄇ字型取像方法.....	21
圖 3.4 影像結合示意圖.....	22
圖 3.5 二值化前後影像之變化.....	23
圖 3.6 選取比對樣本示意圖.....	223
圖 3.7 影像結合順序.....	24
圖 3.8 檢測打線位置與校正流程圖.....	25
圖 3.9 參考點選取示意圖.....	26
圖 3.10 二值化處理.....	27
圖 3.11 導線架影像中之異物.....	28
圖 3-12 箱型圖	28
圖 3.13 離群值判斷示意圖.....	29

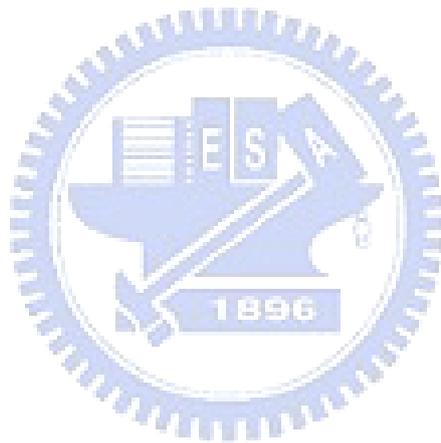
圖 3.14 引腳區域之影像.....	29
圖 3.15 中軸偵測之流程.....	30
圖 3.16 初次編碼影像.....	31
圖 3.17 重新指派編碼示意圖.....	31
圖 3.18 角度對應示意圖.....	32
圖 3.19 引腳中軸偏離、縮短與骨刺情形.....	32
圖 3.20 引腳侵蝕前後之變化.....	33
圖 3.21 引腳中軸偏離及縮短情形.....	34
圖 3.22 截取中軸資訊示意圖.....	34
圖 3.23 中軸末端點影像.....	34
圖 3.24 移除中軸偏離處之結果.....	35
圖 3.25 中軸末端點延伸示意圖.....	36
圖 3.26 中軸修復結果.....	36
圖 3.27 校正打線端點流程圖.....	36
圖 3.28 CAD影像.....	37
圖 3.29 具打線資訊之文字檔案.....	37
圖 3.30 偵測IC底座中心座標示意圖.....	38
圖 3.31 轉換後之端點於引腳之情形.....	39
圖 3.32 對應於圖 3-31 之CAD影像.....	39
圖 3.33 校正打線端點示意圖.....	39
圖 3.34 引腳較CAD縮短示意圖.....	40
圖 3.35 引腳較CAD增加示意圖.....	40
圖 3.36 引腳過度侵蝕情形.....	40
圖 3.37 警示區域.....	41
圖 3.38 警示訊息.....	41
圖 4.1 承載平台.....	43

圖 4.2 正光源取得的導線架影像.....	43
圖 4.3 背光源取得的導線架影像.....	44
圖 4.4 取像硬體架構.....	44
圖 4.5 實驗流程.....	45
圖 4.6 機械誤差示意圖.....	46
圖 4.7 人工與自動校正時間比較.....	47
圖 4.8 實例一.....	49
圖 4.9 實例二.....	50
圖 4.10 實例三.....	52
圖 4.11 實例四.....	53
圖 5.1 Substrate底板.....	55



表目錄

表 4-1 機械誤差佔取得影像百分比整理結果	46
表 4-2 端點校正所需時間整理表	47



第一章 緒論

1.1 研究發展動機

半導體工業為現今全球成長快速的工業之一，隨著人們對於電子零件的需求日益提高，使得半導體工業無論是軟體及硬體方面的技術皆成長得十分迅速，而代工場聚集的台灣更是將半導體工業視為經濟發展的重點產業。

IC 封裝(Integrated Circuit Packaging)屬於半導體工業的後段製程技術，即將晶圓切割出的 IC 晶片送到封裝廠進行加工包覆，其主要目的為避免環境中的溼氣及塵粒與晶片直接接觸而造成腐蝕失效的情況，並且可以保護內部的電路不輕易受外力撞擊而損壞。電子設備系統是由一般規格或訂製規格的半導體積體電路元件構裝而成，其構裝層級可分為六個層級【2】，分述如下：

1. 第一層級(Level.1)

指半導體積體電路元件(Chip)本身，在此層級晶片型態是屬於裸晶(Bare Chip)，是沒有經過任何加工的；

2. 第二層級(Level.2)

將第一層級的晶片進行封裝，可分為密封單一裸晶的單晶片封裝(Single Chip Package)以及氣密密封複數裸晶的多晶片模組(Multi Chip Module)；

3. 第三層級(Level.3)

將第二層級的封裝晶片裝構於印刷電路板上，形成電路卡(Card)；

4. 第四層級(Level.4)

取數片電路卡，將該印刷電路板的連接器插入諸如主機板等大型印刷電路板的連接器群，即構成部件；

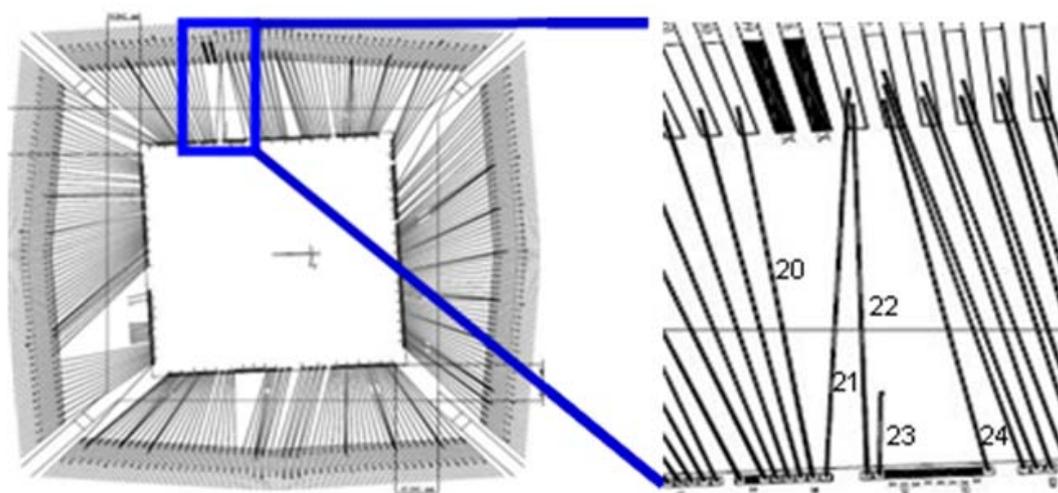
5. 第五層級(Level.5)

將部件進行堆疊，並於各部件間施行配線，構成次系統；

6. 第六層級(Level.6)

並列數個次系統後，於各系統間施行配線，構成完整的電子設備系統；

銲線接合(Wire Bonding)是第二層級中的一道製程，目的是依照 R&D 部門所設計出的附有打線資訊之 CAD 圖(如圖 1.1 所示)，讓打線機台讀取打線資訊，再利用打線技術以金線連接 IC 晶片上的 I/O 墊片(Pad)與底板之引腳(Lead)，使得電子訊號得以傳輸；常見的底板有兩種，分別是導線架(Leadframe)與基板(Substrate)。



(a) CAD 圖

(b) a 圖中框選區域之放大圖

圖 1.1 附有打線資訊的CAD圖【1】

目前製作導線架的方法為工廠依據 CAD 圖上導線架的樣式以沖壓或蝕刻的方式製造，其中，沖壓為一項機械的製程，若用來沖壓的模具設計不良或刀具不利，則會使得製造出來的導線架有毛邊與變形的現象，蝕刻製程主要利用光罩與光阻以曝光顯影的方式將銅片上不需要的的位置露出，再以化學藥劑蝕刻掉不需要的部份，而由於化學藥劑的濃度不均以及銅片上不同位置的蝕刻速度不相同，均會使得製造出來的導線架與 CAD 圖存在變異。

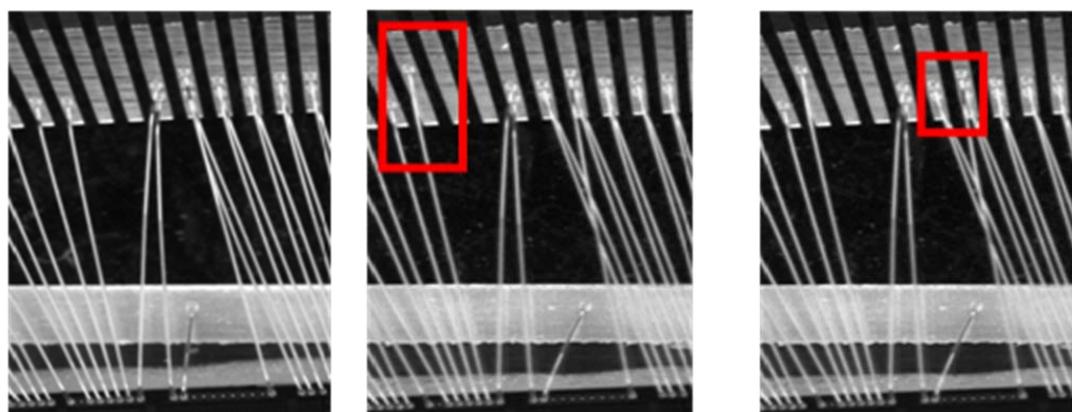
此外，由於導線架在製程精密度上的限制，封裝廠視產品的精細度與否所設定的允收規格約為 $\pm 0.8 \text{ mil} \sim \pm 2 \text{ mil}$ ($1 \text{ mil} = 25.4 \mu\text{m}$)之間，導線架廠商配合自家的設備與製造能力，在光罩設計上以封裝廠提供的原始 CAD 圖為基準稍作調整，預留蝕刻與後續電鍍程序所需的厚度，以使得最終成品的尺寸能盡量與封裝廠的允收規格相符，故製造出的導線架也會與 CAD 圖存在變異。

由於上述導線架的加工誤差，使得導線架上每一根引腳的形狀與位置與 CAD 圖存在少許偏異，故將 CAD 圖上的打線端點座標轉換到實際導線架影像後，端點可能偏離引腳中軸，造成實際打線時可能出現以下兩種錯誤情形：

1. 金線端點沒有完整的打在 CAD 圖指定的引腳上，造成金線端點容易彈開而造成損壞。
2. 金線端點打在 CAD 圖指定的引腳上，但端點與墊片的距離較原先 CAD 圖指定的端點與墊片的距離來得遠或近，若較遠則需要較長的金線連接引腳與墊片導致成本增加，如圖 1.2(b) 所示；若較近則端點可能過於接近引腳下緣，造成端點有彈開損壞之虞。

延續上述打線端點偏離引腳中軸的問題，傳統是以人工比對 CAD 圖與導線架影像上的端點位置，並且以人工校正其偏離引腳中軸的端點座標；此外，CAD 圖在設計時為方便線上人員觀看，讓 CAD 上同一根引腳的多根線能清楚分辨，不會因重疊而誤判而刻意使彼此間有空隙而不在引腳中軸上(如圖 1.3 所示)，故在打線端點由 CAD 圖轉換到導線架影像上之後，需再以人工將端點校正至引腳中軸上；然而導線架上常有上百個打線端點，人工校正容易產生人為誤差而將端點校正至錯誤的引腳上，故實際打線時可能出現問題 3 所述的錯誤情形：

3. 金線端點(Bonding Ball)打在錯誤的引腳或是沒有打在任何引腳上，造成損壞，如圖 1.2(c)所示。



(a)打線正確之影像

(b)端點打在引腳較高處

(c)打線至錯誤引腳影像

圖 1.2 打線情形【1】

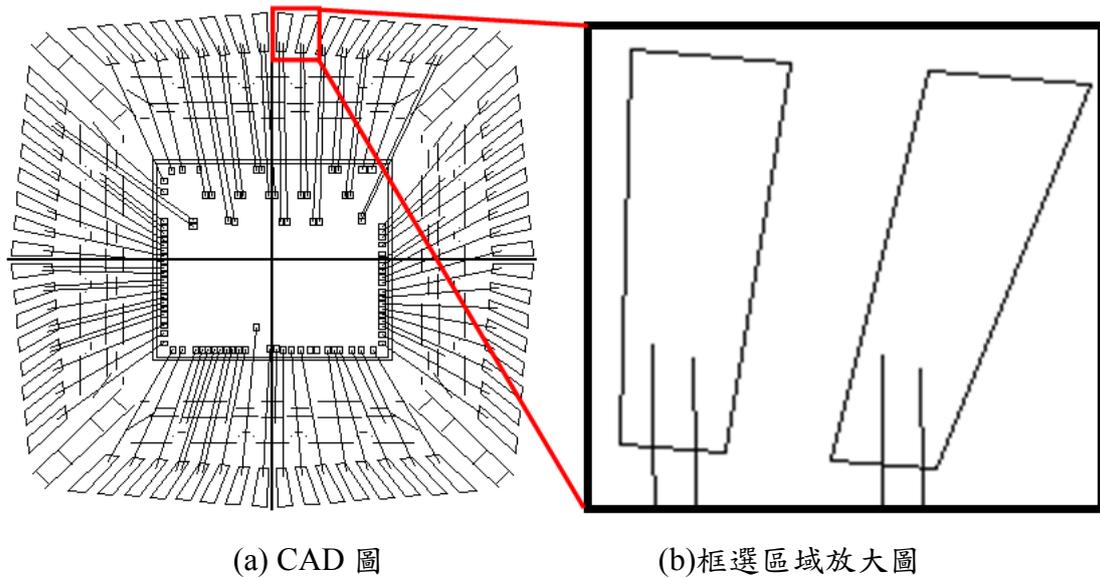


圖 1.3 CAD 圖之打線位置標示

由於完成打線程序的元件無法重新加工，故即使在打線程序後發現該元件存在上述問題 1 與 3 時，也只能丟棄報廢無法修復，而問題 2 若打線端點較遠，雖不影響元件的功能但累積的金線成本造成的損失仍不容忽視。

有鑒於上述的問題，本研究希望利用電腦視覺(Computer Vision)的自動光學檢測(Automatic Optical Inspection, AOI)技術，開發一有效、快速、穩定的系統，該系統能夠校正打線端點至正確可靠的位置，以避免上述問題的發生，降低成品的不良率與損壞成本。

1.2 研究範圍與目的

李恕明【1】針對 1.1 節中所提到的問題 3 已提出一套 BPC (Bonding Position Check)演算法來解決，在尚未實際打線前利用母機台與子機台的虛擬打線圖，依照打線順序比對兩者的每一根金線的端點編碼是否相同，藉以校正沒有正確的依照 CAD 圖上的打線資訊打在指定的引腳上的金線。

然而，由於上述的 BPC 演算法是檢查虛擬打線圖的打線端點座標是否位於 CAD 圖指定的引腳座標上，只要打線端點座標落在指定的引腳上即視為正確，並未進一步探討其端點座標是否位於引腳上可靠的位置，因此仍然會出現問題 1 及問題 2 所述的情形；本研究承接其虛擬打線的概念，針對前述的問題進行研

究，在實際打線前校正其虛擬打線圖上的打線端點座標至引腳之中軸，避免實際打線時端點打到引腳邊緣，使得端點與引腳的黏著力不足造成彈開而損壞元件；另外在自動將端點校正到引腳中軸後，提供一機制讓操作人員可以調整端點在中軸上的位置，以因應問題 2 所提到的打線問題，且以自動校正取代人工校正可避免有人為誤差的問題產生。

1.3 論文架構

本論文架構的章節安排如下：第一章為緒論；第二章為文獻探討，介紹本研究所提之自動光學檢測系統中硬體、軟體以及在演算法中所使用到的相關影像處理方法；第三章為本論文之研究方法，內容主要為找出引腳中軸並校正打線端點之演算法；第四章為使用第三章所提出的方法，對於將端點校正至引腳中軸的實驗結果進行分析及探討；第五章則提出本研究之結論與未來研究發展目標。



第二章 文獻探討

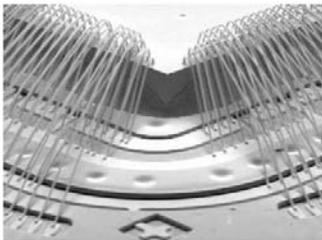
此章節首先討論檢測多層次打線檢測的相關文獻，包括李恕明【1】對於多層次打線檢測所提出的虛擬打線技術以及影像處理的方法，從文獻中可以了解到虛擬打線的概念及其對於多層次打線檢測的重要性。接著，介紹視覺系統的架構與光源系統以及本研究中使用到的影像處理方法。

2.1 多層次打線檢測

李恕明【1】針對多層次打線所出現的打線瑕疵進行研究，發現由 R&D 部門所設計出來附有打線資訊的 CAD 圖，與工廠依據 CAD 圖上導線架的樣式以沖壓或蝕刻的方式製造出的實體，在導線架上的每一根引腳會與 CAD 圖所設計的形狀與大小有些微偏異，以人工校正打線端點時容易產生人為誤差，故當打線機台依據校正後的打線座標將金線打到實體引腳時會發生金線端點打在錯誤引腳或是沒有打在任何引腳上的錯誤情形；因此針對此瑕疵進行探討。

另外，多層次打線的檢測之所以困難是因為其具備下列兩項特點：

1. 多層次打線的取像困難；由圖 2.1(a)與(b)可以看出下層金線會被上層金線的實體及陰影所擋住，因此下層金線無法被清楚的觀察及檢測。



(a)多層式打線影像 (Advanced Packaging magazine, October 2005.)



(b)多層式打線之側照放大影像 (From <http://www.kns.com>.)

圖 2.1 多層次打線影像

2. 完成打線程序的元件無法重新加工，因此打線錯誤的元件只能報廢而無法修復，造成損壞成本的增加。

鑑於上述兩項原因，【1】提出 BPC (Bonding Position Check)演算法，在尚未實際打線前先拍攝導線架的影像，並且將 CAD 圖上的打線端點座標標示在影像上，此即為虛擬打線圖；之後將虛擬打線圖上的每一根引腳以影像處理技術進行編碼(Label)，再依打線順序比對母機台與子機台的虛擬打線圖上的每一根相對應金線端點的編碼是否相同，藉以找出沒有正確的依照 CAD 圖標記在指定的引腳上的端點，校正其錯誤的虛擬打線端點座標至正確的引腳上，再將正確的打線資訊送給打線機台進行實際打線，以降低不良品的產生。

然而，如同在緒論所述，BPC 演算法是針對虛擬打線的端點是否有依照打線資訊標記到正確的引腳上進行檢測，並未進一步探討虛擬端點在引腳上的位置是否落在引腳中可靠的位置，因此，在實際打線時仍會出現端點沒有完整打在引腳上造成金線端點彈開而損壞的瑕疵，以及端點位置與 I/O 墊片的距離過遠造成金線成本提高的問題。

2.2 視覺系統架構

一個視覺系統的基本組成大致可以粗分為六大單元【15】，如圖 2.2 所示

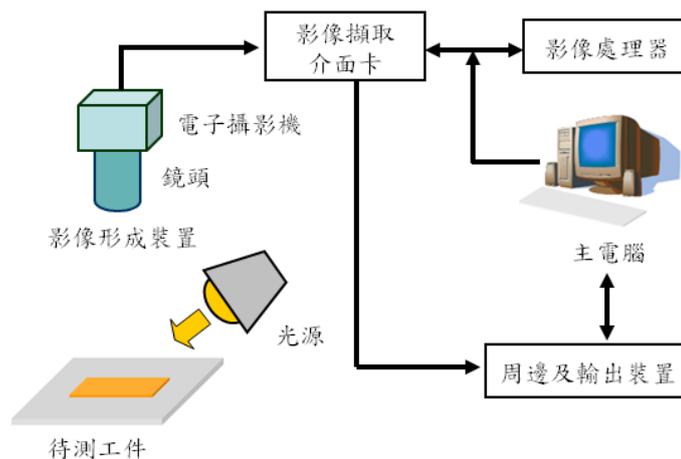


圖 2.2 典型的視覺系統基本架構

本研究擬採用此視覺系統架構，發展一具有實務性之虛擬打線端點校正系統，並將於後續章節，逐一介紹。

2.3 光源照明系統

機器視覺的效益主要受三項要素所影響：光源、硬體及軟體三大因素。利用適當的光源照射待測物，以便視覺系統取得適當的影像，是照明的主要目的，且考慮系統之效率，具有良好的影像可以降低後續影像處理的複雜度。光源系統設計良好，可節省大部分影像處理之工作，軟體之執行時間亦相對降低，以提高檢測速度，是事半功倍投資報酬率相當高的重要環節。

光源設置為電腦視覺之前處理，取得所需影像之重要因素。這裡提到的『所需影像』並非指完全清楚的顯示被拍攝物體的表面紋理，有時為了突顯待測物中所需檢測的物體(Region of Interesting, ROI)，反而需要將不感興趣的區域以光源處理加以移除或模糊化，例如：以背光源取得待測物之外形輪廓，移除本體表面所包含的資訊。同樣的在拍攝導線架的過程中，光源之設計亦是一項重要主題。在此先討論一般影像處理所使用之光源類別，之後再於後續章節討論與實驗本研

究所需之打光方式。常見的光源照明方式【2】，根據打光方式分為前照式、背照式以及側照式三類，如圖 2.3 所示。

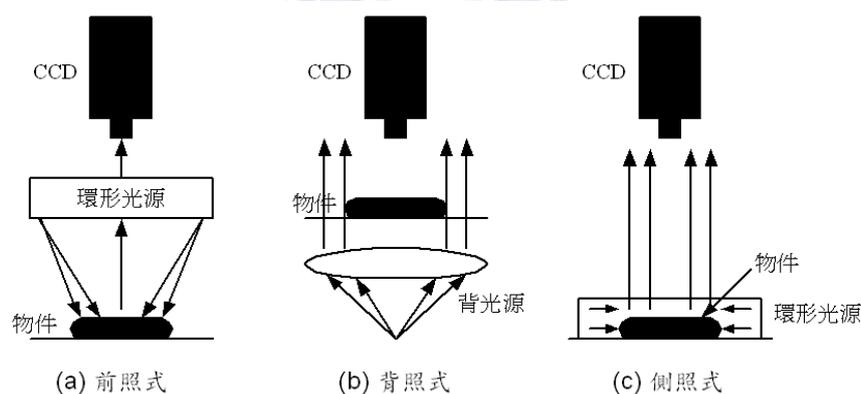


圖 2.3 常見的光源照明方式

- (a) 前照式(Front lighting)：光源與 CCD 在待測物之同側，利用光線反射強弱的不同，作為檢測物體表面特徵時採用。
- (b) 背照式(Back lighting)：光源與 CCD 在待測物體之不同側，產生出對比強烈的物體輪廓線，作為物體尺寸檢測時採用。

(c) 側照式(Side lighting)：光源在待測物體之側面，光源照射的方向與物體平面近乎平行，作為突顯物體之幾何性質時採用。

2.4 影像處理技術

影像處理是將一幅可見影像的色彩濃淡型態予以數位化(Digitize)，接著將數位化後的資料儲存或傳送至監視的螢幕上。數位化的影像可以定義為一個二維函數 $f(x, y)$ ，其中， x 和 y 是平面座標，而任意一對座標軸 (x, y) 代表影像中的一個點，此座標對應的 f 就是該點的灰階值。數位影像是由有限個元素組成，而每個元素有特定的位置與數值，這些元素稱為影像元素(Image Elements)或像素(Pixels)。一旦圖片被數位化之後，便可以使用影像處理技術來改變影像中的色彩形狀，以獲得研究者所需要的影像資訊。

以下就本研究擬採用的影像比對(Image Registration)、數學形態學(Mathematic Morphology)、Blob分析(Blob Analysis)、圖形的中軸偵測(Medial Axis Detection)之影像處理技術逐一的介紹與探討。

2.4.1 影像比對(Image Registration)

影像比對在影像處理中是相當重要且應用極廣的技術，其中，一種常見的應用是用來處理在不同時間、不同感測器以及不同視角的情境下，所擷取的兩張或兩張以上的二維影像，利用比對技術將所有的二維影像拼接，以重建出原始物體的形貌，以下列出利用一序列二維影像以重建物體表面的相關文獻：

1. 重建大型物體的表面，例如：印刷電路板(Print Circuit Board, PCB)【16】、陰極射線管(Cathode Ray Tube, CRT)面板【3】、有機發光二極體(Organic Light-Emitting Diodes, OLED) 面板【4】以及薄膜電晶體液晶顯示器(Thin Film Transistor Liquid Crystal Display, TFT-LCD)【5】。
2. 將三維的物體以二維影像重建，例如：孔洞的內壁【6】、鑽頭表面【7】。
3. 以高解析度重建微小物體的表面，例如：IC 元件【8】。

影像拼接被廣泛用來處理各種不同的影像處理的問題，一般來說，影像拼接的方法可以依據兩張或兩張以上欲拼接的影像，是否有重疊區域而分為兩類，一類是無重疊區域影像的拼接方法【6】【7】，此方法需要被拍攝物體的位移幅度與 CCD 取像可見大小(Field of View, FOV)的精確配合，也就是當被拍攝物體移動到待拍攝位置時即驅動 CCD 進行取像作業，並且依照取像順序將拍攝的影像接合，一旦拍攝結束就完成整體影像的拼接；另一類則是有重疊區域影像的拼接方法【5】【8】【16】【17】，此方法需要先經由實驗訂定出相鄰影像重疊的比例，在取像時相鄰的影像必須包含此比例的重疊區域，接著在第一張影像的重疊區域內擷取出具獨特性的區域作為比對樣板(Model)，以圖形比對(Pattern Matching)技術領域之相關係數法(Correlation Coefficient Method)，在鄰接的影像中找出樣板相對應的位置，依此位置將影像拼接。

2.4.1.1 相關係數法(Correlation Coefficient Method)

此法應用於影像處理的相關性分析，從影像整體資料計算影像間的差異程度，主要目的在於比較兩影像間的相似程度，相關係數法是在灰階影像中，將待測物件對已建立好的樣板影像做相關性圖形比對；比對前先設定樣板影像的尺寸為 $m \times n$ ，計算樣板影像的灰階平均數(Mean)及變異數(Variance)；

$$\mu_T = \frac{1}{m \times n} \sum_{y=1}^n \sum_{x=1}^m f_T(x, y) \quad (2-1)$$

$$\sigma_T^2 = \frac{1}{m \times n} \sum_{y=1}^n \sum_{x=1}^m [f_T(x, y) - \mu_T]^2 \quad (2-2)$$

其中， μ_T ：樣板影像的灰階平均值； σ_T^2 ：樣板影像的灰階變異數； $f_T(x, y)$ ：樣板影像中 (x, y) 位置的灰階值。同理，計算待測影像的灰階平均值 μ_I 及變異數 σ_I^2 ，由兩者的平均值及變異數可以推得其相關係數 r ，公式如下：

$$r = \frac{1}{m \times n} \sum_{y=1}^n \sum_{x=1}^m [f_T(x, y) - \mu_T] \times [f_I(x, y) - \mu_I] / \sqrt{\sigma_T^2 \times \sigma_I^2}, \quad -1 \leq r \leq 1 \quad (2-3)$$

$r = 1$ 為完全正相關，表示樣板影像與待測影像的相似程度最高； $r = 0$ 為無相關，則表示樣板影像與待測影像完全不相似；而小於 0 的 r 值為負相關，因此將小於

0 的 r 值視為 0；此外，為了提高平方根的運算的速度，進一步將 r 值取平方，即可得到實際用於影像比對時所使用的相似度值(Match Score)，公式如下：

$$\text{Match Score} = [\max(r, 0)]^2 \times 100\% \quad (2-4)$$

其中，相似度值的範圍落於 0 到 1 之間，值越大表示兩影像越相似。

2.4.2 數學形態學 (Mathematical Morphology)

形態學這個字通常表示處理動物和植物結構形狀的生物學分支。而此小節所介紹的是以數學上的型態學為背景，來抽取對表示和區域形狀的描述有用的影像分量的一種工具，比如物體的邊緣輪廓、修剪...等，是相當廣泛被使用的；由於數學型態學的理论基礎是集合論，因此，以下以集合論的幾個相關定義依序介紹數學形態學中所包含的膨脹、侵蝕、斷開以及閉合四種運算。

集合論的基本定義【10】：

如果我們討論一幅灰階數位影像，則此影像可以表示成一個集合包含於 Z^3 (三維整數空間)，其中，每個元素的前兩個分量為像素的座標值 (x, y) ，第三個分量表示對應於此座標的灰階強度，設 A 、 B 和 x 為整數空間中的三個集合，則 $A \in Z^3$ 、 $B \in Z^3$ 且 $x \in Z^3$ 。

平移：A 平移 x 的距離，用 $(A)_x$ 表示之，定義為：

$$(A)_x = \{c \mid c = a + x, a \in A\} \quad (2-5)$$

補集：A 的補集以 A^c 表示之，定義為：

$$A^c = \{x \mid x \notin A\} \quad (2-6)$$

差集：A 和 B 的差集，表示為 $A-B$ ，定義為：

$$A - B = \{x \mid x \in A, x \notin B\} = A \cap B^c \quad (2-7)$$

運用以上集合論的基本定義，接下來介紹數學形態學的四種運算【18】：

膨脹(Dilation)運算是使影像中目標物膨脹的影像處理方法，定義如下：

$$A \oplus B = \{c \in Z^3 \mid c = a + b, \forall a \in A \text{ and } \forall b \in B\}$$

侵蝕(Erosion)運算是使影像中的目標物縮小的影像處理方法，定義如下：

$$A \ominus B = \{c \in Z^3 \mid c + b \in A, \forall b \in B\}$$

其中，A 代表灰階影像，B 為進行影像之膨脹和侵蝕的結構元素。從膨脹運算和侵蝕運算可進一步發展出斷開運算(Open)和閉合運算(Close)。閉合運算是先對影像做膨脹運算，再對影像做侵蝕運算，功用為可以將一些斷線連接起來、修補影像中之小洞、融化裂口與平滑輪廓。其定義為：

$$A \bullet B = (A \oplus B) \ominus B \quad (2-8)$$

斷開運算先做影像侵蝕運算，再做影像之膨脹運算，其功用為去除影像中之小雜訊、打斷窄的細頸、消除銳峰等。其定義為：

$$A \circ B = (A \ominus B) \oplus B \quad (2-9)$$

2.4.3 Blob 分析(Blob Analysis)

所謂的 Blob(Binary Large Object)，是指在一張影像上具備相同條件或屬性的像素，彼此互相接觸或相鄰所組成的區域或面積，其可以由一群灰階值是 0 或是大於 0 的像素所構成的區域。最常見的相鄰方式為四相鄰與八相鄰，若像素 P 與 Q 互為四近鄰則 P 與 Q 為四相鄰，若像素 P 與 Q 互為八近鄰則 P 與 Q 為八相鄰，如圖 2.4 所示：

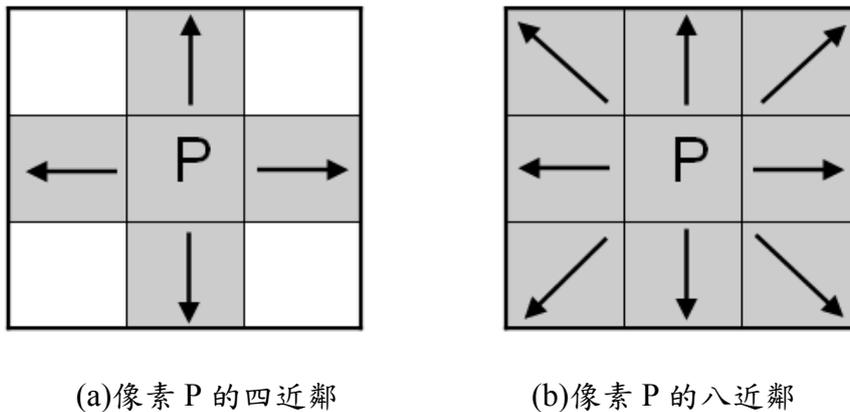


圖 2.4 四近鄰與八近鄰關係

Blob 分析主要是從一張影像中，辨識相同區域且相鄰的像素點，並進行特徵萃取分析，特徵值可能包含區塊的像素個數、周長、狹長度、真圓度、維度、重心等。

以下是 Blob 分析常用的幾個基本步驟【9】：

1. 盡可能去除影像中的雜訊，取得最佳影像；
2. 讓影像背景與 Blob 清楚分離。通常利用二值化(Binarize)將背景的灰階值設為 0，而將 Blob 的灰階值設為大於 0；
3. 利用形態學(Morphology)將影像多餘的雜訊去除；
4. 設定 Blob 互相接觸的條件(四相鄰或八相鄰)；
5. 計算指定的特徵值，並分析結果。

2.4.4 圖形的中軸偵測(Medial Axis Detection)

中軸偵測的主要目的在於將一個物體簡化以取得圖形的骨架(Skeleton)，用以表示一個平面圖形的結構形狀，通常稱為細線化(Thinning)或骨架化(Skeletonization)演算法。此類演算法的主要應用在於：

1. 減少物體的資料量；
2. 簡化物體的邊緣以得到有用的特徵，以應用到圖形識別及分類。

另外，將物體轉換為骨架的基本特性為減少物體邊緣的局部雜訊。

Gisela Klette【11】將眾多的骨架化演算法依據處理方式的不同分為三大類：

1. 依據距離轉換法(Distance Transform)所得到的距離骨架(Distance Skeleton)，此骨架是由物體中所有的最大內接圓盤的圓心所構成，每一個內接圓盤至少與物體邊緣接觸兩個點以上，如圖 2.5 所示：

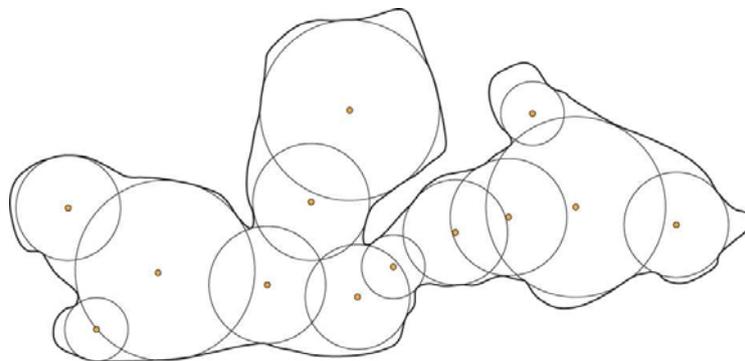


圖 2.5 最大內接圓盤示意圖【12】

2. 以非迭代(Non-Iterative Way)方式的演算法所得到的骨架，概念為物體經由一次處理將骨架的關鍵點找出，再將所得到的關鍵點以特定的路徑連結，即得到骨架。
3. 由迭代(Iterative Way)方式的演算法所得到的骨架，由於處理過程是由數階段的判斷式反覆循環的將物體邊緣削減，因此又稱為剝皮法。此類方法的特點為所得到的骨架保存了原始物體的拓撲(Topology)性質，例如物體的連通性、影像部分的數目、空洞的數目以及物體與空洞的關係。

中軸偵測有許多種處理的方法，在此以 Blum【13】於 1967 年所提出的中軸轉換法(Medial Axis Transform, MAT)與 Zhang 與 Suen【14】於 1984 年所提出的細線化演算法(Parallel Thinning Algorithm)來做介紹。

1. 中軸轉換法

在探討中軸轉換法之前，有必要對數位影像中的距離度量(Distance Metric)做一說明：

定義 1. 對座標平面上 $p(x, y)$ 、 $q(s, t)$ 與 $z(u, v)$ 三點像素而言，符合下列條件的距離函數 D 稱為度量(Metric)：

$$(a) D(p, q) \geq 0 \quad (D(p, q) = 0 \text{ if and only if } p = q) \quad (2-10)$$

$$(b) D(p, q) = D(q, p) \quad (2-11)$$

$$(c) D(p, z) \leq D(p, q) + D(q, z) \quad (2-12)$$

定義 2. p, q 間的歐幾里德距離(Euclidean distance)定義如下：

$$D(p, q) = \sqrt{(x-s)^2 + (y-t)^2} \quad (2-13)$$

上式為 p 與 q 兩點的直線距離長度，並且滿足定義 1 的屬性，然而，若是侷限於網格上的像素點，則歐幾里德距離可能不適用，這時可以使用 4-連通及 8-連通路徑的定義如下：

定義 3. 對於 p 與 q 之間的距離存在有一序列的格點 $p = p_0, p_1, p_2, \dots, p_n = q$ ，並且 p_i 與 p_{i-1} 之間存在 α 相鄰的關係， $1 \leq i \leq n$ 且 $\alpha=4, 8$ ，則

$$4\text{-連通路徑} : D_4(p, q) = |p_x - q_x| + |p_y - q_y| \quad (2-14)$$

$$8\text{-連通路徑} : D_8(p, q) = \max\{|p_x - q_x|, |p_y - q_y|\} \quad (2-15)$$

以下以 4-連通路徑的定義來介紹中軸轉換法，給定一二值化的數位影像，轉換方法包含兩個階段，第一階段以函數 f_1 依照左到右、由上到下的順序掃描整張影像 I 以產生 $I^*(i, j)$ ，接著以函數 f_2 依照由右到左、由下到上的順序處理 I^* 以產生 $T(i, j)$ ，如下式：

$$f_1(i, j, I(i, j)) = \begin{cases} 0 & \text{if } I(i, j) = 0 \\ \min\{I^*(i-1, j) + 1, I^*(i, j-1) + 1\} & \\ \text{if } I(i, j) = 1 \text{ and } i \neq 1 \text{ or } j \neq 1 & \end{cases} \quad (2-16)$$

$$f_2(i, j, I^*(i, j)) = \min\{I^*(i, j), T(i+1, j) + 1, T(i, j+1) + 1\} \quad (2-17)$$

經由上述兩階段的處理之後，即可以將原始影像 I 轉換成距離轉換影像 T (Distance Transform Image)，最後再依照由左到右、由上到下的順序掃描 T 影像，若滿足下列判斷式則保留為骨架 T^* ：

$$T(i, j) > A4(i, j), \text{ 其中 } A4(i, j) \text{ 表示像素點 } (i, j) \text{ 的四鄰域} \quad (2-18)$$

若不滿足上式，則將 $T(i, j)$ 設為背景像素，得到的 T^* 可稱為距離骨架。圖 2.6 所示為利用 4 連通、8 連通以及歐幾里德距離定義，對字體 H 進行中軸轉換所得到的距離骨架。

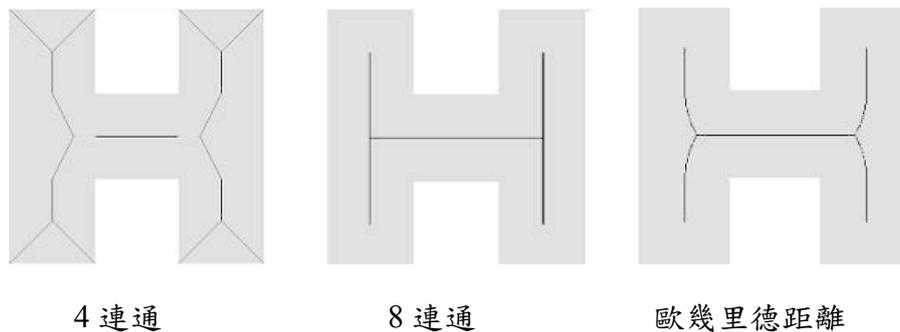


圖 2.6 利用不同距離定義轉換而得的骨架【11】

2. 細線化演算法

圖形的細線化是獲得圖形骨架的一個有效方法，目前已經提出多種演算法，Zhang 與 Suen【14】所提的細線化方法具有平行處理效益，可快速的得到細線化的結果，並盡可能減少圖形的變形(Distortion)。方法是使用兩個步驟，反覆的對物體的輪廓點作處理。這裡的輪廓點指的是值為 1(表示前景像素)且至少有一個 8 鄰域為 0(表示背景像素)的任何一個像素。參考圖 2.7 的 8 鄰域定義。

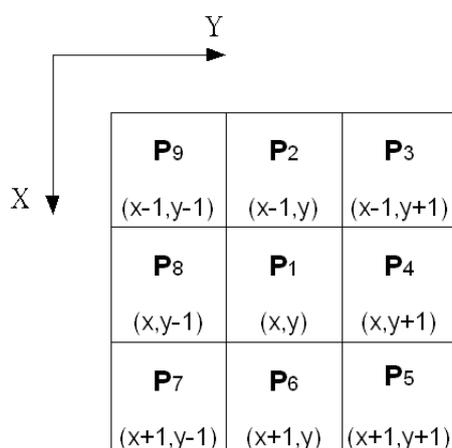


圖 2.7 細線化演算法所使用的鄰域排列【14】

步驟一：若滿足下列條件，則把欲刪除的輪廓點標記出來：

$$(a) 2 \leq N(P_1) \leq 6 \quad (2-19)$$

$$(b) S(P_1) = 1 \quad (2-20)$$

$$(c) P_2 \times P_4 \times P_6 = 0 \quad (2-21)$$

$$(d) P_4 \times P_6 \times P_8 = 0 \quad (2-22)$$

其中 $N(P_1)$ 是 P_1 的鄰域中非 0 的個數，即 $N(P_1) = P_2 + P_3 + \dots + P_8 + P_9$ ， $S(P_1)$ 是按序列 $P_2, P_3, \dots, P_8, P_9$ 的順序從 0 轉變到 1 的次數。步驟一主要刪除物體右邊界及下邊界的輪廓點，以及左上角的端點。如圖 2.9(a)所示。

步驟二：維持條件(a)和(b)，但是條件(c)和條件(d)變為

$$(c') P_2 \times P_4 \times P_8 = 0 \quad (2-23)$$

$$(d') P_2 \times P_6 \times P_8 = 0 \quad (2-24)$$

步驟二主要刪除物體左邊界及上邊界的輪廓點，以及右下角的端點。如圖 2.9(b)。

因此，細線化演算法的迭代過程由如下的步驟組成：(1)標記欲刪除的輪廓點；(2)刪除做過標記的點；(3)標記其餘欲刪除的輪廓點；(4)再次刪除做過標記的點。這些基本步驟迭代使用，直到不再有刪除點為止，即可得到圖形的骨架。

圖 2.9(c)為字體 H 細線化之後的結果。

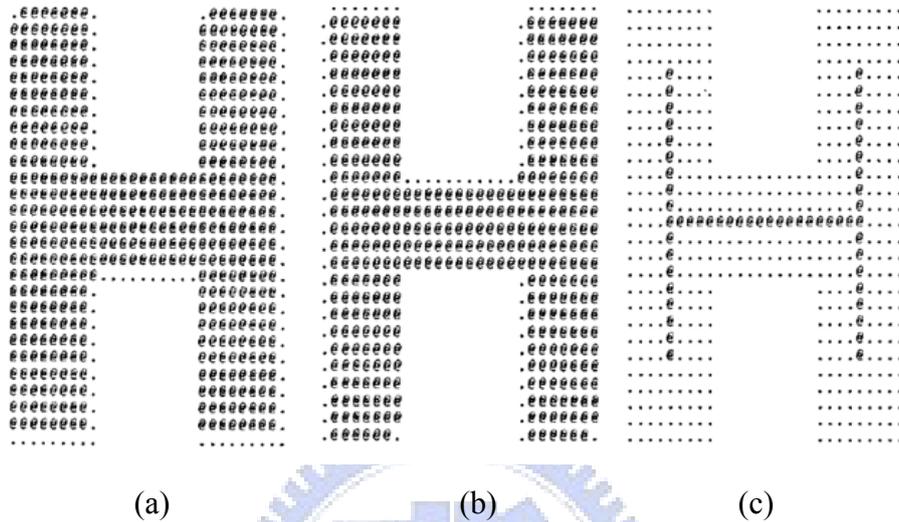


圖 2.8 對字體H細線化之結果【14】

中軸偵測至今已提出種類相當多的演算法，然而，在實際的應用上都是有特定範圍，並且依據所要處理對像的不同而採用不同的演算法，因此，沒有可處理所有問題的最佳方法。本研究擬採用 Zhang 與 Suen【14】之細線化演算法，並且針對此方法所產生的中軸會有縮短及偏離的情形，提出一套修補中軸的機制以產生符合本研究所需的中軸資訊。

第三章 研究方法設計

目前業界所使用的打線機台，其打線之精確度相當高可達 $\pm 2\mu\text{m}$ (From www.kns.com)，故本研究提出一前提為，打線機台能夠依照校正後的打線端點座標準確的打到導線架上，而本研究亦依此假設以發展適用於導線架(Leadframe)之多層次打線端點校正系統，針對下列在多層次打線時容易發生的兩項問題進行研究，分別以檢測系統架構、檢測方法及校正方法進行說明。

- (1) 金線端點沒有完整的打在 CAD 圖指定的引腳上，會造成金線端點容易彈開而造成損壞。
- (2) 金線端點打在 CAD 圖指定的引腳上，但端點與墊片的距離較原先 CAD 圖指定的距離來得遠或近，若較遠則需要較長的金線連接引腳與墊片，會導致成本增加，若較近則端點可能過於接近引腳下緣，造成端點有彈開損壞之虞。

3.1 檢測系統架構設計

檢測系統架構可以分為軟體控制及硬體環境之設計，由於已完成打線程序的元件無法重新加工或修復，故本研究利用虛擬打線技術與影像處理方法，以離線作業的方式在實際進行打線作業前，拍攝導線架的影像並校正打線端點資訊。

3.1.1 硬體架構

檢測系統的硬體架構概念如圖 3.1 所示，並分述如下：

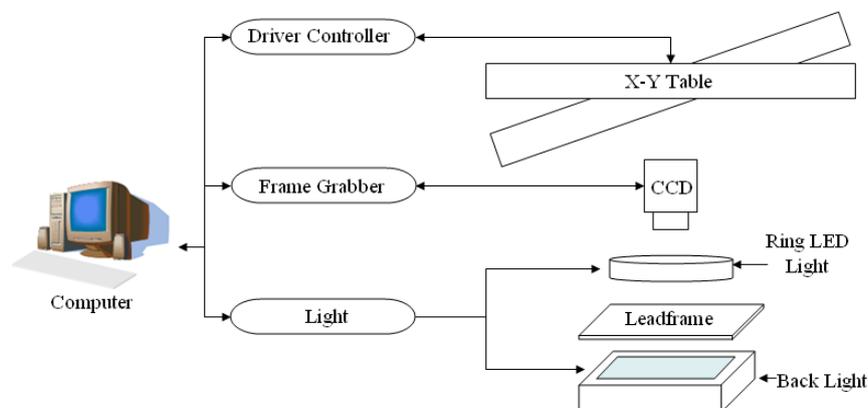


圖 3.1 檢測系統硬體架構示意圖

1. X-Y Table：經由 Driver Controller 控制，負載 CCD 及 LED 環形光源(Ring LED Light)至使用者所指定之位置。
2. CCD：取像後，經由 Frame Grabber 將類比訊號轉為數位影像訊號，詳細規格可參考 4.1 節實驗設備。
3. Light：LED 環形光源以正向光照明，以提供待測物的表面紋理及特徵資訊；矩形背光源(Rectangular Back Light)以背向光照明，以提供待測物的邊緣輪廓。

在取像階段，將導線架以手動方式載入檢測平台；之後控制 X-Y Table 移動 CCD 及鏡頭至取像位置，在適當的光源強度下將導線架分成左上圖、右上圖、右下圖及左下圖分四次進行取像，待取像完成則結合影像，於 3.1.2 節中說明，之後進行影像處理作業。

於硬體驅動方面，主要包含 X-Y Table 伺服馬達之程式控制、各照射光源之光強度控制以及影像擷取卡之取像控制；本研究著重於解決檢測動作中影像處理之方法，故馬達控制等機電整合之硬體部分，在此不贅述。

3.1.2 軟體架構

近年來電子產品不斷要求以輕薄短小為目標，導致半導體元件也越做越小，因而承載元件的導線架普遍相當微小，為了提高端點校正的精確度，故需要以高解析度來重建導線架的影像；本研究於多層次打線端點校正系統中，以影像比對技術建立高解析度的導線架影像，以供程式以虛擬打線技術模擬實際打線的端點位置，進一步檢測及校正打線端點座標。

目前研究所使用的 CCD 解析度為 1380×1035 (像素點)，每張導線架的大小不同(約介於 $0.5\text{cm} \times 0.5\text{cm} \sim 1.5\text{cm} \times 1.5\text{cm}$)，由於端點校正需要高解析度的影像來模擬實際打線端點是否位於引腳上準確可靠的位置，故要求在影像中的每一根引腳之寬度至少大於 10 個像素點以上，鏡頭倍率則依據不同的引腳寬度配合此項要求做調整，影像結合後的整張影像大小約介於 1500×1500 (像素點) $\sim 1900 \times 1900$ (像素點)之間。

以高解析度重建導線架的影像，主要功能為提供程式模擬實際打線端點於引腳上的情形，藉以校正偏異的端點至正確可靠的位置，圖 3.2 為將導線架各子影像結合成一完整影像的流程圖。

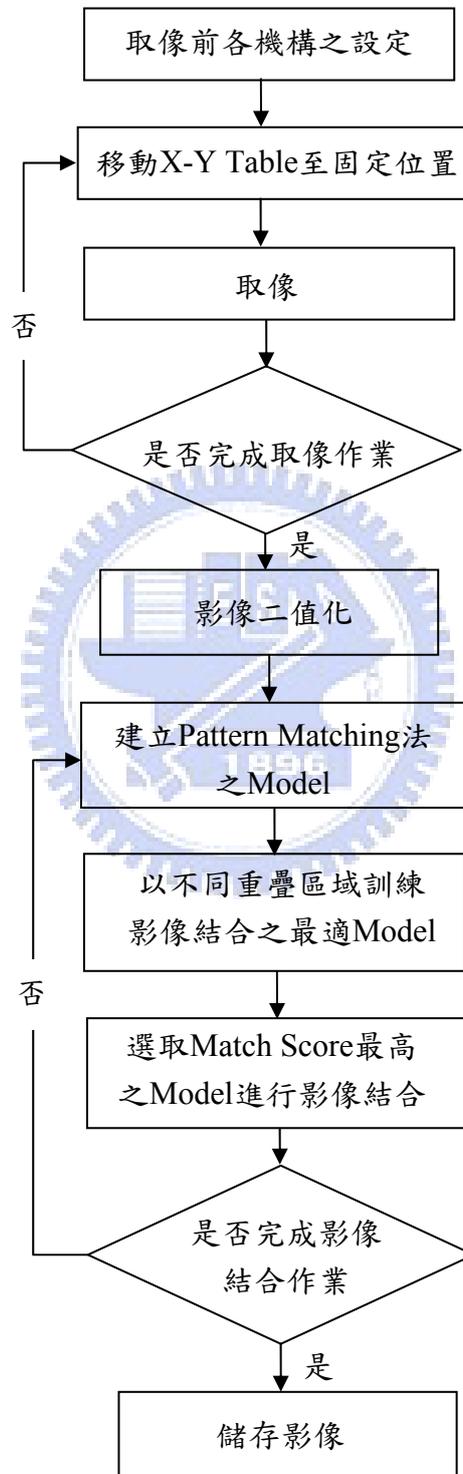


圖 3.2 導線架影像結合流程圖

3.1.2.1 取像前各機構之設定

在尚未進行取像前，需要對取像環境進行調整設定，在 X-Y Table 的操作方面，先將機台的 X 及 Y 軸兩機械手臂歸零校準，以確保每次取像時，移動的精密度不會受到上一次取像移動所產生的微小機械誤差所影響；在光源設定方面，光源的強弱對於取像的品質有相當大的影響，太強的光源會使得影像中物體的邊緣輪廓被光線侵蝕，太弱的光源則使得影像中的物體與背景無法清楚的區分；其它如載台的位置及水平度、鏡頭的放大倍率等皆需進行調整，以取得良好的影像，減低後續作業的複雜度。

3.1.2.2 取像方式

本研究於取像階段使用口字型取像方式，將一張導線架分成左上圖、右上圖、右下圖及左下圖四區塊進行取像，如圖 3.3 所示；接著在導線架影像結合的階段，考量所需影像為高解析度及低失真的特性，採用影像比對(Pattern Matching)技術領域之相關係數法(Correlation Coefficient Method)(請參見第二章文獻探討 2.4.1.1)，在鄰接的影像中找出樣板(Model)相對應的位置，依此位置將影像之重疊區域做適當的疊合，如圖 3.4 所示。

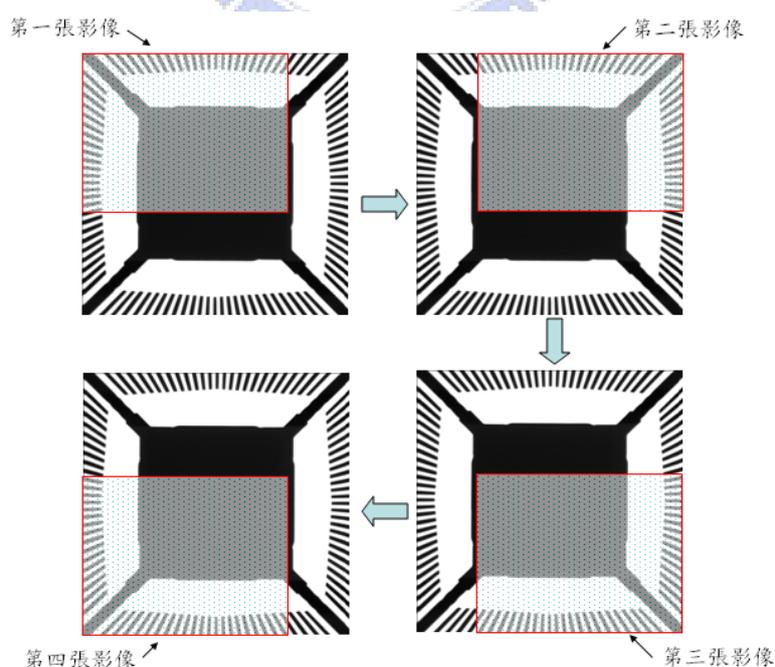


圖 3.3 口字型取像方法

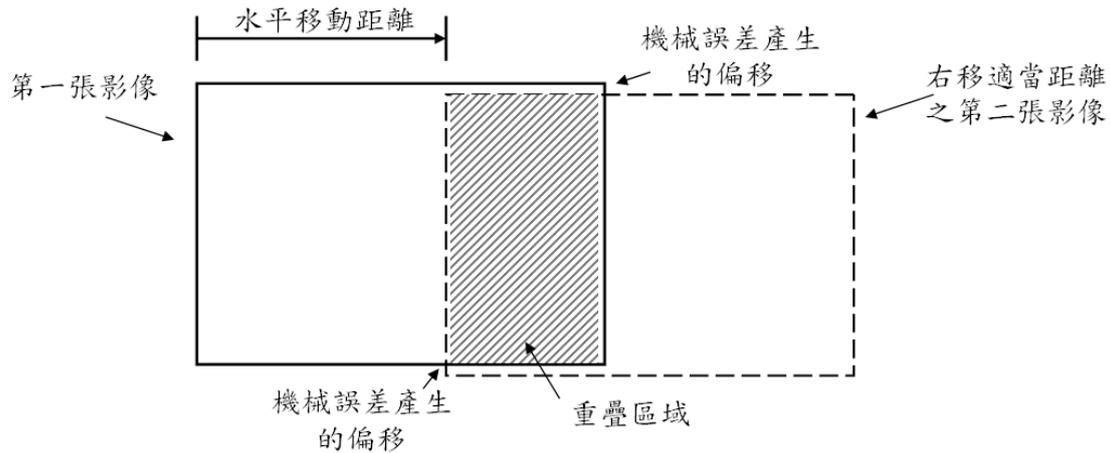


圖 3.4 影像結合示意圖

本研究利用樣本比對的方式將多張導線架子影像結合成一完整的高解析度導線架影像，而在說明比對樣本的選取方式之前，需要先介紹此步驟使用到之影像處理方法：影像二值化(Binarization)。

3.1.2.3 影像二值化

影像二值化是將灰階影像中各像素點的灰階值，根據所選定的臨界值(Threshold value)將之歸類為兩種不同灰階值之基本影像處理方法，其目的為二值化影像較易儲存與處理，使得後續的影像處理較簡單快速。一般將歸類的兩種灰階值分別設為 255(白)與 0(黑)，二值化之轉換式如下：

令 $f(x, y)$ 為影像上座標 (x, y) 之灰階度值

$$f(x, y) = \begin{cases} 255 & \text{if } f(x, y) > \text{Threshold Value} \\ 0 & \text{if } f(x, y) \leq \text{Threshold Value} \end{cases} \quad (3-1)$$

此外，由於臨界值法的發展相當早，衍生出許多不同的臨界值法，例如單一臨界值法、多臨界值法(Multilevel Threshold)、適應性臨界值法(Adaptive Threshold)等，由於導線架影像之灰階直方圖普遍呈現雙峰分配，如圖 3.5(b)所示，且為簡化運算量本研究選擇單一臨界值法，利用影像的灰階直方圖找出最大的波谷中的最低點作為閾值。圖 3.5(a)為導線架之左上圖，二值化後的影像如圖 3.5(c)。

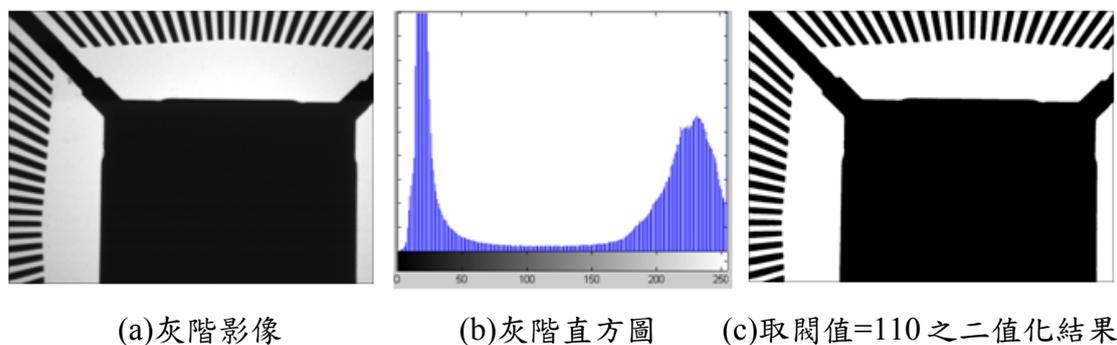


圖 3.5 二值化前後影像之變化

3.1.2.4 比對樣本之選取

由於每一張導線架具有引腳環繞著中心排列的特性，並且每一根引腳之角度與形狀不盡相同，在辨識上具有獨特性，故取引腳作為比對樣本；參考圖 3.4，第一張影像稱為來源影像(Source Image)，而第二張影像稱為目標影像(Target Image)，我們在來源影像的重疊區域內選取比對樣本，選取方式如圖 3.6 所示。

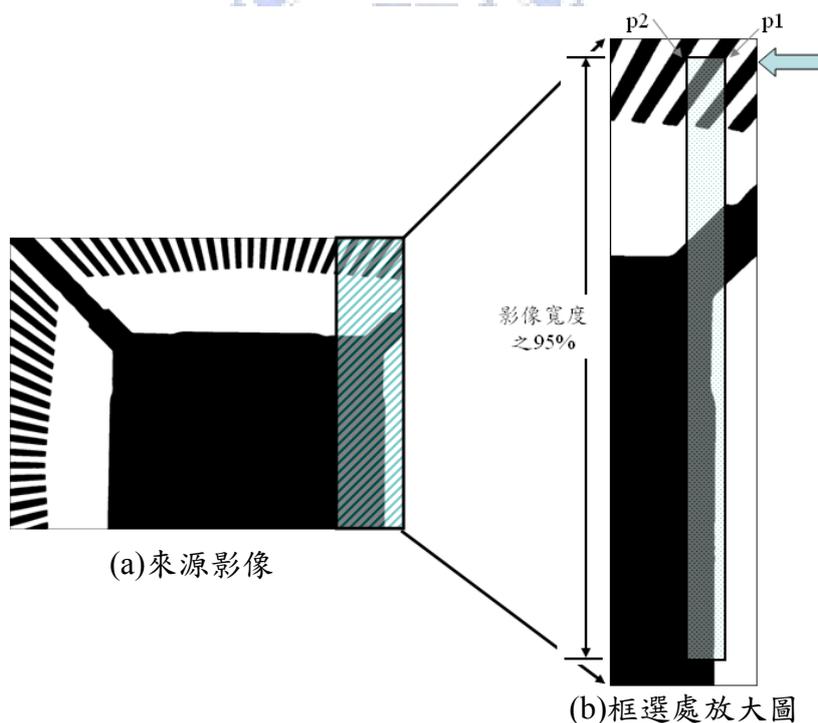


圖 3.6 選取比對樣本示意圖

比對樣本的長度必須包含圖 3.6(b)中的上方引腳處，以及下方 IC 底座兩部份，且由於 X-Y Table 在移動時，可能產生些許機械誤差，因此兩張鄰近的影像重疊區域之寬度可能不會與來源影像之寬度一樣，可參照圖 3.4 所標示機械誤差之偏移處。考慮機械誤差所產生影像偏移的程度，將比對樣本的長度設定為來源

影像寬度的 95%，以涵蓋比對所需區域；而比對樣本之寬度設定可參考圖 3.6(b)，箭頭所指處為來源影像寬度的 95%處，由右而左的去計算灰階值 255→0(白色為背景→黑色為引腳)此種灰階變化的次數，於第一次變化處之灰階值 0 的座標，記為比對樣本之右邊緣(p1)，而第二次變化處之灰階值 255 的座標，記為比對樣本之左邊緣(p2)，左邊緣與右邊緣所夾之距離(|p1-p2|)，即為研究中所定義的一根引腳的寬度。

由於導線架之引腳的寬度與形狀變化多且複雜，對於影像比對時要使用多少根引腳作為比對樣本之寬度不易分類，舉例來說：若只以一根引腳做比對樣本，則寬度細且窄的引腳資訊過少，若以多根引腳做比對樣本，則寬度較粗的引腳容易超出重疊區域，兩種情形都會產生不佳的影像結合結果。

有鑑於上述原因，本研究使用窮舉法及上述所說明的引腳寬度之定義方法，取一到十根引腳作為比對樣本，進行影像結合訓練，可以得到十組不同的相似度值(Match Score)，取其中相似度值最高的比對樣本進行影像結合，完成後則儲存影像。圖 3.7 所示為影像結合的順序。

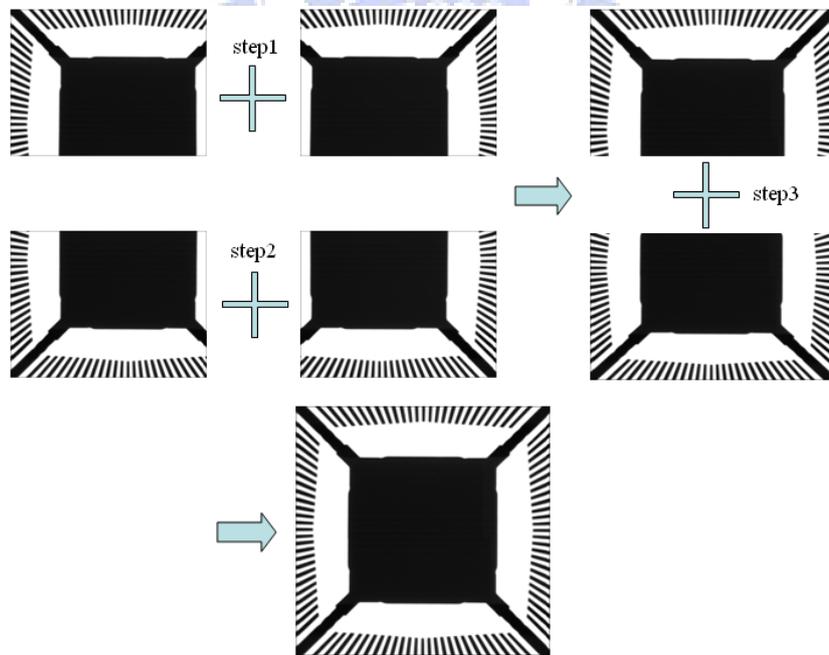


圖 3.7 影像結合順序

3.2 檢測打線端點演算法

由於導線架在製程中精密度的不足，常造成導線架實體之每一根引腳的形狀、位置與 CAD 圖間存在些許偏異，此節主要說明如何偵測出導線架影像上每一根引腳之中軸，做為可靠的打線校正位置，並且將 CAD 圖上的打線端點座標經由旋轉及縮放找出在導線架上相對應的位置，以找出沒有正確落在引腳中軸的端點座標，之後將於 3.3 節說明如何進行端點校正作業。圖 3.8 為檢測打線位置與校正流程圖。



圖 3.8 檢測打線位置與校正流程圖

3.2.1 旋轉校正導線架影像之方法

在拍攝導線架影像時，由於導線架是經由人工放置於載台上，因此所取得的影像必定會與 CAD 圖的角度有些許偏異，而此偏異將影響到後續端點校正的正確性，故需要在進行校正端點作業前，將導線架影像校正至與 CAD 圖相同之角度；在 CAD 圖上的引腳處選取兩點校正參考點 IL1 與 IL2，並且在導線架影像對應處選取兩點參考點 L1 與 L2，如圖 3.9 所示。

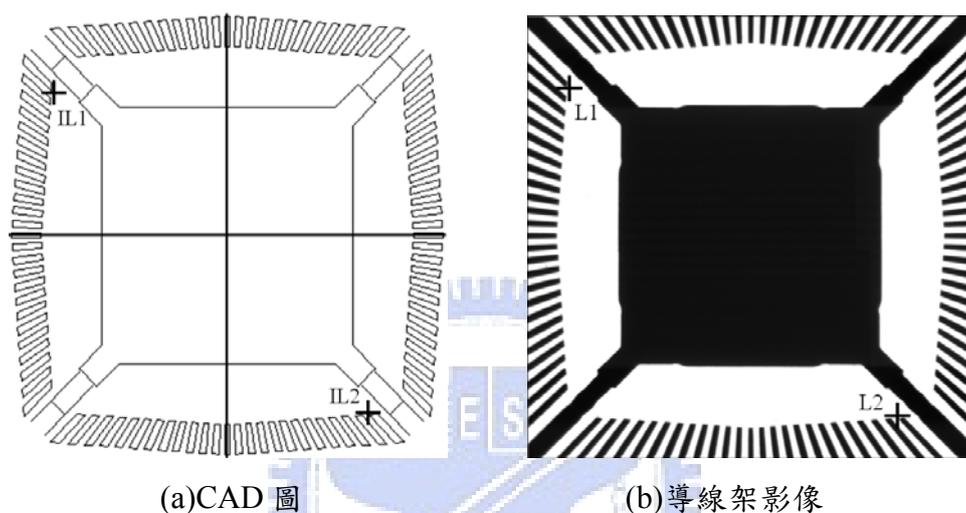


圖 3.9 參考點選取示意圖

利用(3-2)式計算出 IL1 與 IL2 的連線與水平線所夾的 CAD 角度：

$$\angle CAD = \arctan(|Y_{IL2} - Y_{IL1}| / |X_{IL2} - X_{IL1}|) / 3.1415 * 180 \quad (3-2)$$

利用(3-3)式計算出 L1 與 L2 的連線與水平線所夾的導線架角度：

$$\angle Leadframe = \arctan(|Y_{L2} - Y_{L1}| / |X_{L2} - X_{L1}|) / 3.1415 * 180 \quad (3-3)$$

接著，利用(3-4)式得到導線架影像所需旋轉校正之角度 R：

$$\angle R = \angle CAD - \angle Leadframe \quad (3-4)$$

之後，以導線架影像之中點(影像寬度/2, 影像高度/2)為旋轉軸心，將導線架影像進行旋轉校正。

3.2.2 擷取引腳資訊及去除雜訊之方法

在導線架影像中本研究所感興趣的區域為引腳的部份，而 IC 底座在此階段並不具所需要的資訊，為方便後續引腳中軸偵測作業的進行，先將 IC 底座區塊移除。首先，利用 3.1.2.3 節所說明的二值化方法對已旋轉校正的導線架影像作處理，並且為了加快後續程式處理速度，將二值化之轉換式稍做修改：

令 $f(x, y)$ 為影像上座標 (x, y) 之灰階度值

$$f(x, y) = \begin{cases} 0 & \text{if } f(x, y) > \text{Threshold Value} \\ 255 & \text{if } f(x, y) \leq \text{Threshold Value} \end{cases} \quad (3-5)$$

即將較深色的像素點 ($f(x, y) \leq \text{Threshold Value}$) 之灰階值設為 255 (白)，而將較淺色的像素點 ($f(x, y) > \text{Threshold Value}$) 之灰階值設為 0 (黑)，處理後的影像如圖 3.9 所示。

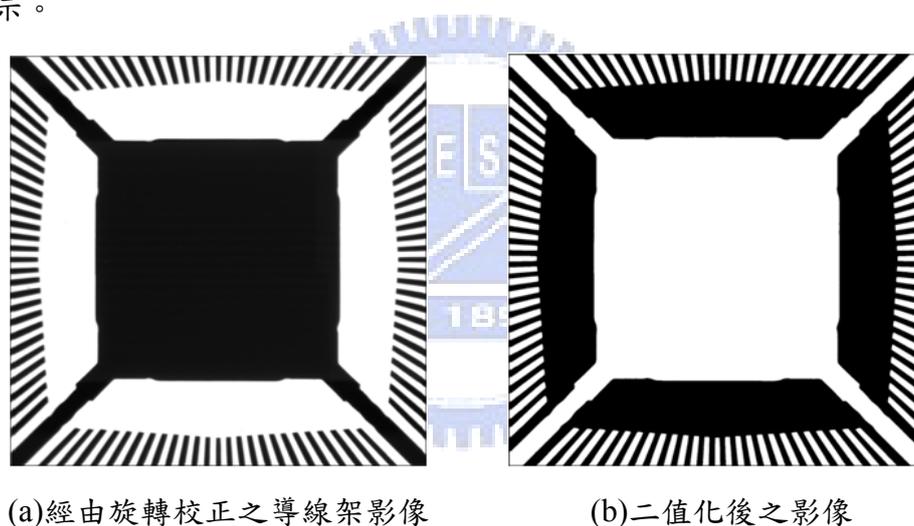
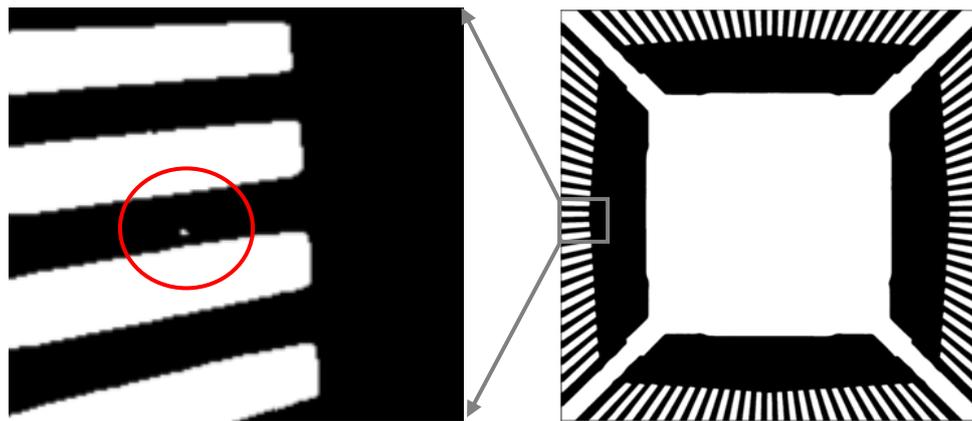


圖 3.10 二值化處理

接著，將二值化的導線架影像取出引腳區塊並且去除多餘雜點；利用 Blob 分析(請參照第二章文獻探討 2.4.3)，對二值化影像進行特徵萃取分析之動作，特徵在此為計算圖 3.10(b)中的各個不相連的白色封閉區塊之面積，將各封閉區塊之面積資料由小到大排序，選取出面積最大的區塊(即 IC 底座區塊)，將之移除。

然而，本研究模擬生產現場的開放式環境，取像過程並不在無塵室中進行，故取出之影像難免出現灰塵等異物附著於導線架週遭的現象，如圖 3.11(a)中圈選處，為避免異物影響後續作業的準確性，本研究利用統計學中箱型圖(Box Plot)



(a) 圖矩形圈選區域放大圖

(b) 二值化後之影像

圖 3.11 導線架影像中之異物

的概念，將面積較小的雜訊視為離群值，並加以剔除；所謂箱型圖是將資料中之最小資料值、第 1 四分位數、中位數、第 3 四分位數以及最大資料值使用箱型及直線之方式來呈現的圖形，如圖 3.12，此箱型圖可以用來了解資料分佈的狀況。

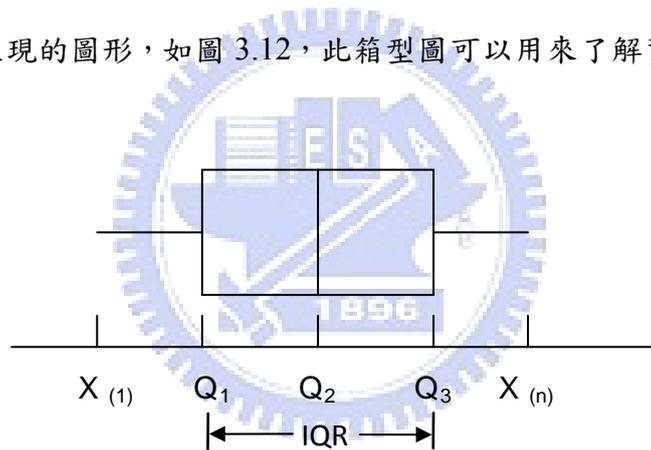


圖 3.12 箱型圖

其中， $X_{(1)}$ = 最小資料值

Q_1 = 第 1 四分位數 = 第 25 百分位數

Q_2 = 第 2 四分位數 = 第 50 百分位數 = 中位數

Q_3 = 第 3 四分位數 = 第 75 百分位數

$X_{(n)}$ = 最大資料值

$IQR = Q_3 - Q_1$ = 四分位距

藉由箱型圖判斷資料有無離群值存在，其方法乃當資料值超出 Q_3 有 1.5 倍的四分位距或小於 Q_1 有 1.5 倍的四分位距，視此值為溫和離群值(Mild Outlier)；當資料超出 Q_3 有 3 倍的四分位距或小於 Q_1 有 3 倍的四分位距，則視此值為極端離群(Extreme Outlier)，圖 3.13 為此概念之示意圖。

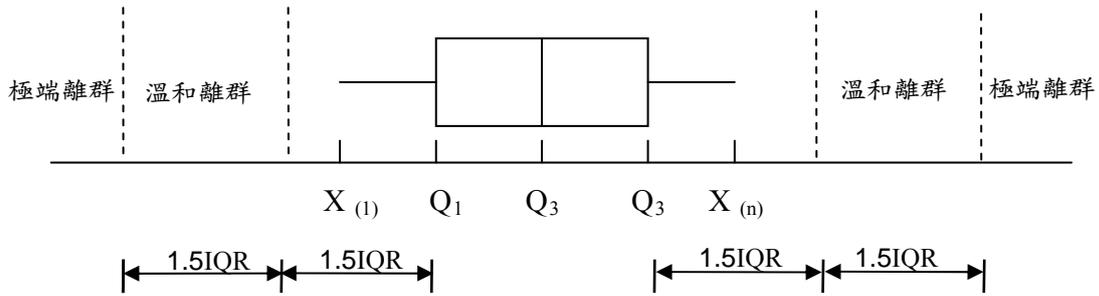


圖 3.13 離群值判斷示意圖

本研究參考箱型圖判斷資料有無離群值存在的概念，設定一個可以任意調整的參數 α 值，當面積資料小於 $Q_1 - \alpha * IQR$ 或大於 $Q_3 + \alpha * IQR$ 時，即視為雜訊，之後再使用Blob分析將雜訊移除，處理後的影像如圖 3.14 所示。



圖 3.14 引腳區域之影像

3.2.3 引腳中軸偵測演算法

二值化影像之細線化，一直是影像自動檢測、圖形識別以及影像資料向量化之重要步驟。本研究考慮了執行效率與細線化的品質之後，決定使用 Zhang 與 Suen【14】所提出具有平行運算能力的細線化演算法(請參照第二章文獻探討 2.2.4)，以偵測出引腳之中軸；此外，針對此方法所產生的中軸會有縮短及偏離的情形，本研究提出一套修補中軸的機制以產生符合校正所需的中軸資訊。圖 3.15 為中軸偵測之流程。

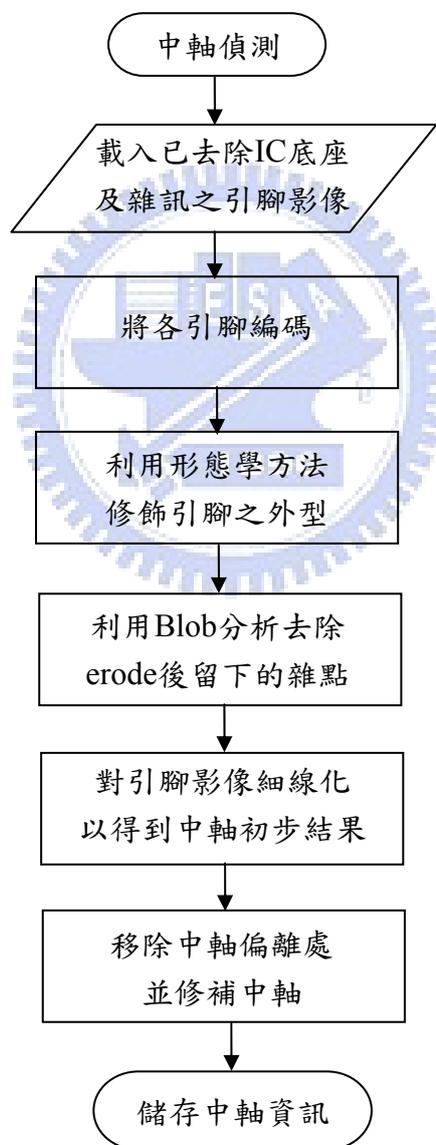


圖 3.15 中軸偵測之流程

由於導線架中的引腳分別在周邊位置上、下、左、右四個方向，先前的文獻一般使用的方法都是將整張導線架影像循此四個方向，將引腳切割為四張子影像分開處理。本研究為加快處理的速度，將各個引腳編碼以取代影像切割的動作，利用引腳之編號得知引腳所在位置，即可進行後續影像處理及校正，步驟如下：

Step1. 由左而右、由上而下的掃描整張影像，利用八鄰接關係將影像中的各個引

腳進行初次編碼，並以編碼值取代原像素點的灰階值。如圖 3.16 所示。

Step2. 依照不同的引腳編號，分別儲存各引腳所包含的像素點座標。

Step3. 計算每根引腳的中心與影像中心點的連線，與起始線所夾之角度，如圖

3-17 所示，利用各引腳所夾角度，由小至大重新指派編碼值。

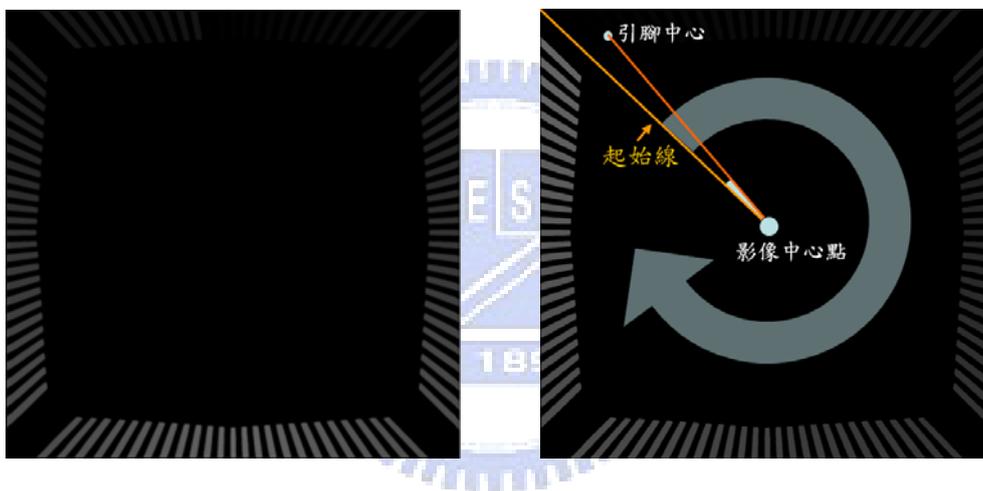


圖 3.16 初次編碼影像

圖 3.17 重新指派編碼示意圖

其中，影像中心點座標為(影像寬度/2, 影像高度/2)，起始線則為影像左上角端點與影像中心點之連線，經由上述步驟將導線架上的引腳，由左上方引腳為編碼 1 為起始，以順時針方式完成所有引腳的編碼。藉由 Step3 所計算的每一根引腳與起始線所夾的角度，依圖 3.18 所示的角度對照方式，由引腳的編碼便可判斷該引腳位於導線架影像中的哪個方向，以及四個方向各有多少根引腳，以作為後續端點校正所需之資訊。

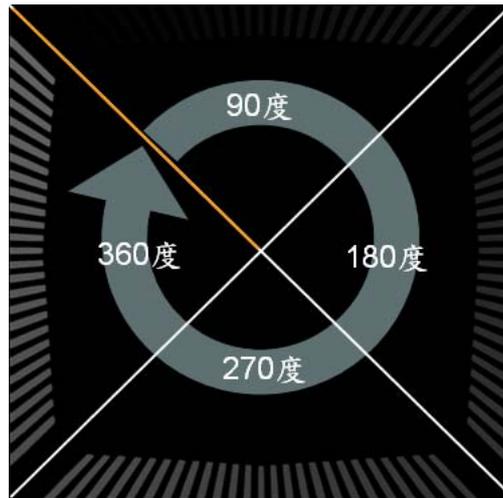


圖 3.18 角度對應示意圖

將導線架之引腳影像，以細線化演算法處理後，在引腳末端會出現中軸偏離、縮短與骨刺的情形，如圖 3.19 所示；其中黑色區塊為引腳，引腳中的白色線段為細線化之中軸，由圖中可以發現在中軸兩端，皆出現中軸偏離、縮短與骨刺的情形。本研究藉由數學形態學(Mathematical Morphology)中的侵蝕運算(Erosion) (請參照第二章文獻探討 2.4.2)，在尚未進行細線化之前，先將引腳修飾為較細長且具平滑邊緣的形狀。

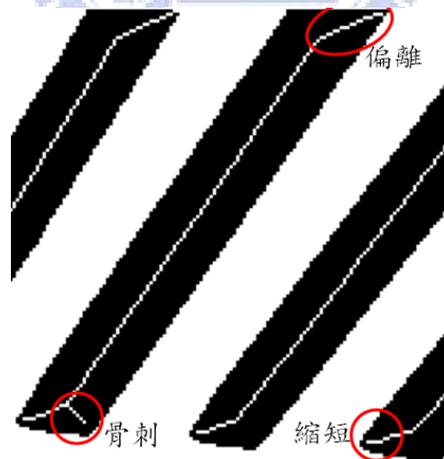


圖 3.19 引腳中軸偏離、縮短與骨刺情形

然而，如同之前所述，不同的導線架影像上的引腳寬度及形狀變化繁多且複雜，甚至同一張導線架影像上的單一根引腳各處的寬度也不相同，造成侵蝕的次數較難判斷，若採用不適合的侵蝕次數，可能造成引腳被過度侵蝕而斷裂，或是侵蝕不足而無法達到滿意的修飾效果。

利用已編碼完成之引腳影像，由左而右、由上而下的掃描整張影像，偵測屬於影像上方引腳的編碼。在此例中為編碼 1 到 25 的引腳，若偵測到灰階值由零轉換到非零的變化處且屬於上方引腳，則紀錄為該編號引腳之左邊緣，並於接續偵測到灰階值由非零轉換到零的變化處，紀錄為該編號引腳的右邊緣。如此，將每一組相對應的左右邊緣相減，即可得到影像中上方各引腳的寬度值。

由於同一張導線架影像上的引腳具有對稱性，因而只需紀錄上方各引腳的寬度變化，將寬度由小至大排序後，取其前 5% 處的引腳寬度值除以 3 作為適用於此影像的侵蝕次數。圖 3.20 為引腳侵蝕前後之變化。

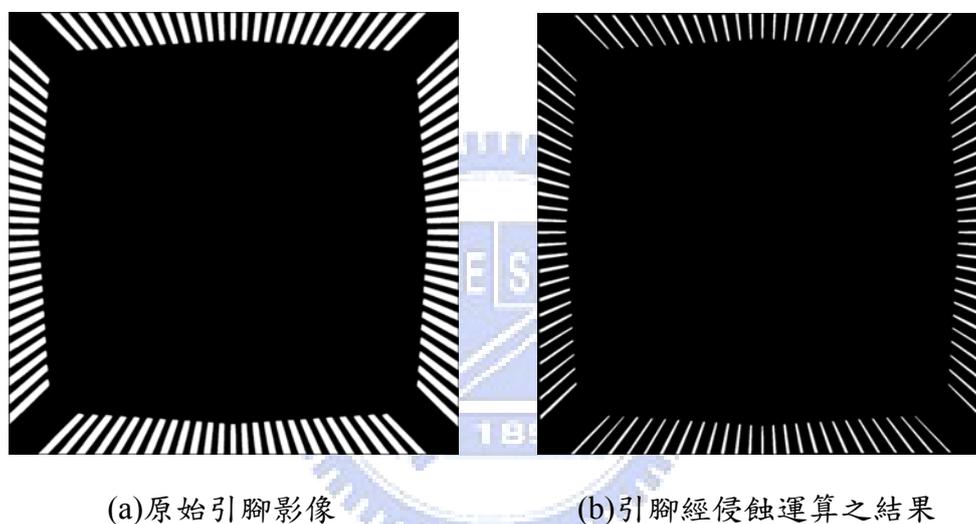


圖 3.20 引腳侵蝕前後之變化

在對引腳進行侵蝕作業後，於引腳末端及邊緣處可能出現由於侵蝕所造成的多餘雜點，故再以 Blob 分析計算出所有白色封閉區塊的面積資訊，及以 3.2.2 節所提及之統計方法找出面積的離群值，並剔除之。

接著，對完成引腳修飾的影像進行細線化處理，以得到每一根引腳之中軸，雖然由修飾後的引腳所得到的中軸，已消除其骨刺的發生，但偏離情況的改善程度仍不足，並且中軸縮短的情形會更為嚴重，如圖 3.21 所示。故本研究提出一演算法對其偏離與縮短的中軸進行修補，此演算法可以分為兩階段，說明如下：

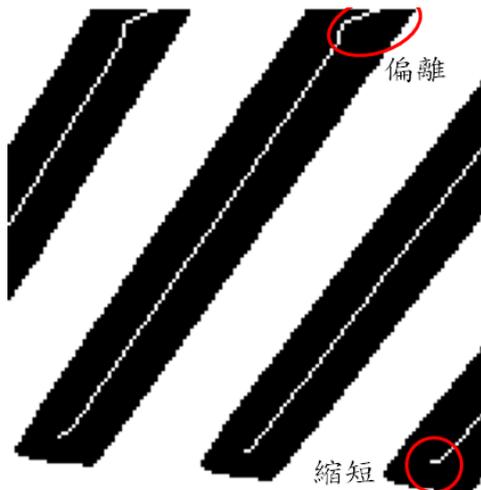


圖 3.21 引腳中軸偏離及縮短情形

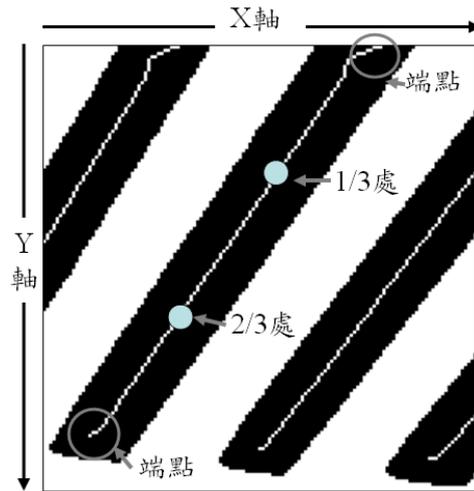
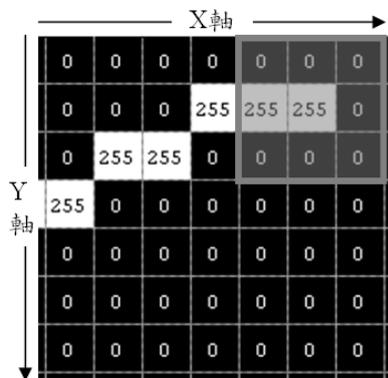


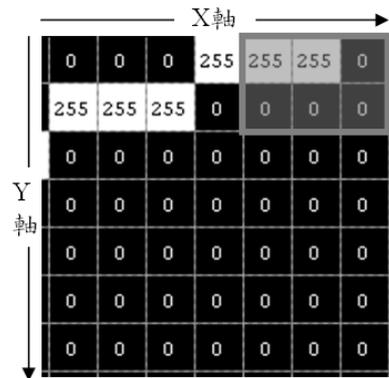
圖 3.22 截取中軸資訊示意圖

第一階段為移除中軸偏離處，首先將引腳細線化之中軸與先前引腳的編碼(圖 3.17)進行比對，以取得各中軸之編碼，藉以判斷各中軸屬於影像中的哪一方向，依照方向的不同，分別取出各中軸的末端點資訊，如位於影像上方之中軸的兩末端點即為 Y 軸之最小值與最大值，如圖 3.22 所示。

然而，在中軸末端點處同為 Y 軸之最小與最大值可能不只一個像素點，故需再以鄰接關係判斷出真正末端點，如圖 3.23 所示，在(a)圖中共有三點其 Y 座標都是最小值，故以八鄰接關係判斷，若某像素點之八鄰域總和為 255，則該像素點為末端點；在(b)圖中共有三點其 Y 座標為最小，在邊緣不另外補零加寬的情況下，若某像素點之五鄰域總和為 255，則該像素點即為末端點。其餘方向以此類推。



(a)以八鄰接關係偵測末端點



(b)以五鄰接關係偵測末端點

圖 3.23 中軸末端點影像

在取得每根中軸的末端點座標後，取出每根中軸的 1/3 處與 2/3 處兩點座標，如圖 3.22 所示，利用此兩點座標之連線與水平線所構成的夾角作為中軸之主角度；接著，計算每根中軸之末端點與其前四點所成線段之角度，若與該中軸之主角度差距超過十度以上，則判斷此線段偏移中軸，應予移除，當所有中軸皆處理過一次之後，再重新偵測各中軸之末端點座標，並判斷是否有偏移中軸的線段存在，直到沒有需要刪除之線段，則停止；如此，即完成第一階段作業。結果如圖 3.24。



圖 3.24 移除中軸偏離處之結果

接著，進行第二階段修復中軸短缺處，利用第一階段中所得各中軸之主角度的斜率 m ，以點斜式求出在同一直線方程式上所延伸的新末端點，公式如下：

$$y = m(x - a) + b \quad (3-6)$$

其中 (a, b) 為中軸上之任一點， (x, y) 則為新的末端點座標，在圖 3.25 中的例子為帶入新末端點 y 值(舊末端點之 y 值-1)，即可得新末端點之 x 值，如圖 3.25 中的灰色像素點。以此方法進行中軸修復，並且比對新延伸之末端點是否仍在引腳範圍內，若仍在範圍內則保留並且取代原末端點座標，若不在範圍內則不保留，此延伸處理直到沒有延伸端點出現，則停止；如此，即完成中軸修復。結果如圖 3.26 所示。

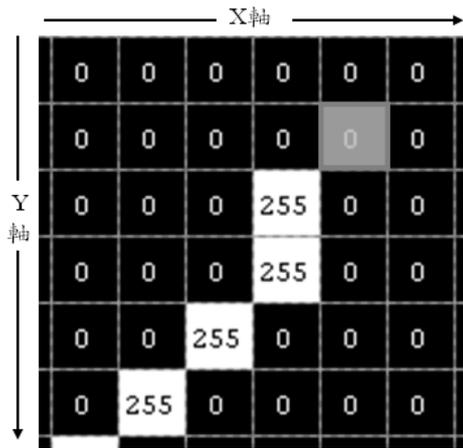


圖 3.25 中軸末端點延伸示意圖



圖 3.26 中軸修復結果

3.3 端點校正演算法

於 3.2 節中已介紹如何利用細線化及修補中軸的機制，以得到導線架引腳之中軸，而在此節中將說明如何將 CAD 圖上的打線端點資訊與各引腳之中軸資訊進行比對，以將偏離中軸的打線端點座標校正至中軸上並儲存。圖 3.27 為校正打線端點之流程。

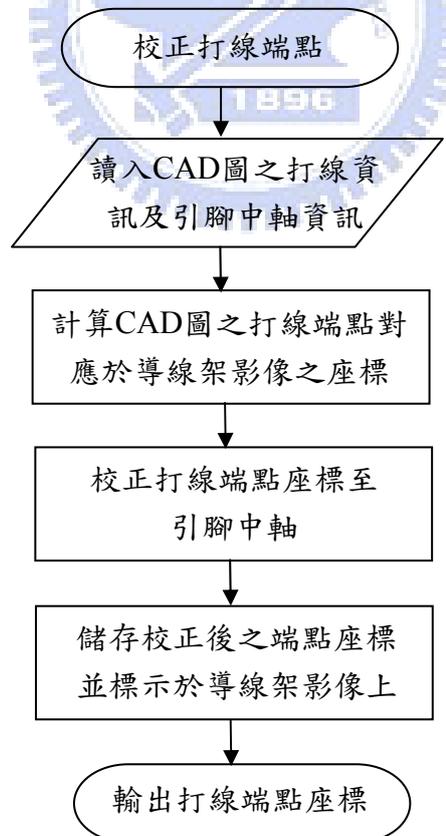


圖 3.27 校正打線端點流程圖

介紹校正端點流程之前，先對 CAD 圖之來源與用途作一說明，由 R&D 部門設計導線架之樣式、該導線架打線之順序、打線於引腳及 I/O 墊片上金線端點的位置等，將其相關資訊以 CAD 圖(DXF 檔案)的方式輸出，如圖 3.28 所示；接著將導線架樣式設計圖送交工廠以沖壓或蝕刻方式，製造該導線架，而 CAD 圖上的打線資訊包括端點座標及打線順序等，以.TXT 文字文件輸出讓打線機台讀取，如圖 3.29 所示，並於導線架上進行實際打線作業。

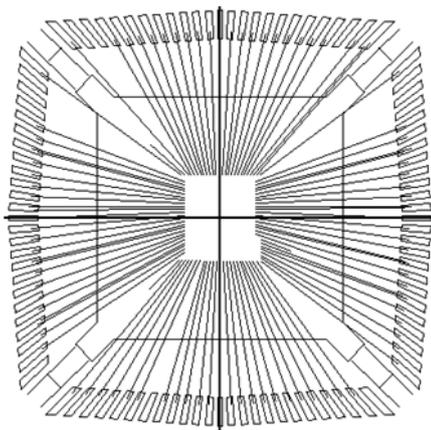


圖 3.28 CAD 影像

```

MSECC WireBonder Recipe Format
File: C:\PHILIPMS-V\School\Visison\BP Checking\CAD Sample\OLP\50H02500Q.TXT
Created on 2006/3/19, 上午 11:22:23
Created with BOF Conversion Package Version 1.0b 3.5.1998

TABLE Devices
HEADING
DATA Parent Pos_X Pos_Y
END

TABLE Leadframes
HEADING
DATA No HRef_X HRef_Y HRef_X HRef_Y
1 1 -5583 4081 4084 -5577

TABLE Chips
HEADING
DATA Device No Ldfr HRef_X HRef_Y HRef_X HRef_Y
1 1 1 -3562 3867 3293 -3254

TABLE Wires
HEADING
DATA No Group Ball_X Ball_Y Wedge_X Wedge_Y LINK1 ULINK0 MLINK1 MLINK0
1 1 1 3244 2182 3247 2862 1 1 1
1 2 1 3247 2221 3243 2281 1 1 1
1 3 1 3249 2282 3246 2342 1 1 1
1 4 1 3242 2482 3239 2462 1 1 1
1 5 1 3233 2461 3238 2521 1 1 1
1 6 2 -2212 -1178 -2862 -1289 2 1 1 1
1 7 2 -3386 -1358 -3852 -1496 2 1 1 1
1 8 2 -3246 -2869 -3818 -2152 2 1 1 1
1 9 2 -3263 -2159 -3815 -2182 2 1 1 1
1 10 2 -3249 -2189 -3812 -2248 2 1 1 1
1 11 2 -3256 -2249 -3818 -2296 2 1 1 1
1 12 2 -3253 -2389 -3808 -2343 2 1 1 1
    
```

圖 3.29 具打線資訊之文字檔案

讀入上述的 CAD 打線端點座標後，由於 CAD 圖與導線架影像兩者之影像大小及比例有些微差距，故需要將 CAD 座標透過縮放轉換至導線架影像上。利用 3.2.1 節中旋轉校正導線架影像的方法，於 CAD 圖上所選取的兩點參考點 IL1 與 IL2，與在導線架影像上對應處選取的兩點參考點 L1 與 L2，計算 CAD 圖與導線架影像之縮放比例 R，計算式如下：

$$R = |L2 - L1| / |IL2 - IL1| \quad (3-7)$$

得到縮放比例之後，由於 CAD 圖的座標起始點(0, 0)位於 IC 底座之中心，為求一致，須找出導線架影像上 IC 底座之中心座標，作為端點座標轉換之基準，說明如下。

載入導線架之原始影像，依照 3.2 節所介紹檢測打線位置與校正流程圖的前三個影像處理步驟，將影像旋轉後進行二值化，接著對二值化影像做 Blob 分析，留下面積最大的 Blob 區塊，即可將影像中的引腳去除，只留下 IC 底座區域，如圖 3.30。

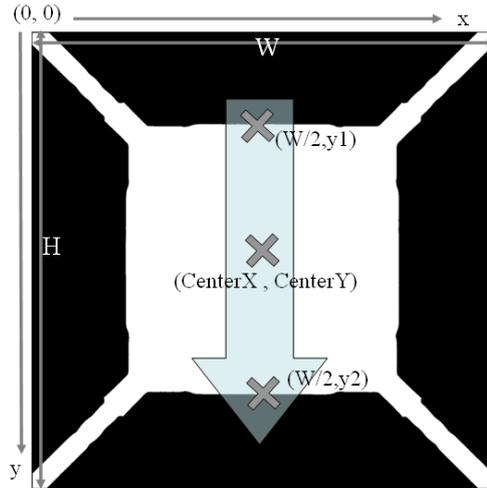


圖 3.30 偵測 IC 底座中心座標示意圖

由 IC 底座影像寬度的一半($W/2$)由上往下掃描，找出灰階值由 0 到 255 的變化處，紀錄其位置為 y_1 ，再接著掃描灰階值由 255 到 0 的變化處，紀錄其位置為 y_2 ，如圖 3.29 所示，計算 $y_1+(y_2-y_1)/2$ 可得到 IC 底座中心的 y 座標($CenterY$)；同理，以水平方向掃描可計算得 IC 底座中心之 x 座標($CenterX$)。

接著，以下列轉換式將 CAD 圖上的打線端點座標轉換到導線架影像上；

$$X \text{ 座標} : (R * X_{CAD}) + CenterX \quad (3-8)$$

$$Y \text{ 座標} : Abs((R * Y_{CAD}) - CenterY) \quad (3-9)$$

其中， R 表示 CAD 與導線架影像之縮放比例； X_{CAD} 與 Y_{CAD} 表示 CAD 圖打線端點之 X 與 Y 座標； $CenterX$ 與 $CenterY$ 表示 IC 底座之中心座標； Abs 為絕對值運算。

圖 3.31 為將轉換過的打線端點標至導線架影像上的部份截圖，黑色區塊為引腳，引腳中的白色線段為引腳中軸，引腳上的圓點為打線端點；圖 3.32 則為此樣本相對應的 CAD 影像截圖。由此兩張圖的對照，發現轉換後之打線端點幾乎都落在 CAD 所指定的引腳範圍內，然而除了少數端點落在引腳中軸上之外，其餘端點皆偏離引腳中軸。

3.4 編修打線端點資料

經由上述的演算法已經能夠將偏離引腳中軸之端點座標校正至中軸上，但由於導線架與 CAD 圖存在誤差，故導線架之引腳的長度可能較原設計圖縮短或增加，若縮短則導致校正至引腳中軸的端點過於接近引腳下緣，如圖 3.34 所示(圖中的黑色粗線表示 CAD 圖之引腳、虛線表示實際引腳)；若增加則端點與 IC 上的 I/O 墊片距離過遠，造成金線成本增加，如圖 3.35 所示。故本研究提供一個打線端點編修的介面，若線上工程師認為端點校正的結果不適當，則能夠藉由此輔助功能，彈性的調整打線端點的位置。

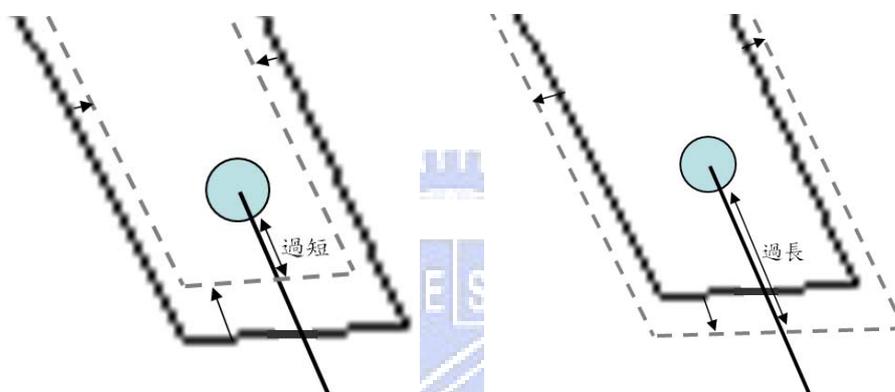


圖 3.34 引腳較CAD縮短示意圖 圖 3.35 引腳較CAD增加示意圖

導線架的製造是由化學藥劑侵蝕銅片而成，而由於蝕刻的位置不同(如引腳轉角處)會影響到化學藥劑的流速不同，以及化學藥劑濃度不斷的改變，造成蝕刻的程度不一使得引腳下緣會較引腳的其他區域的寬度細且短少，如圖 3.36 所示，而此引腳下緣過窄以致於不適合打線端點黏著，故需要再將 CAD 圖指定的端點位置進行調整。

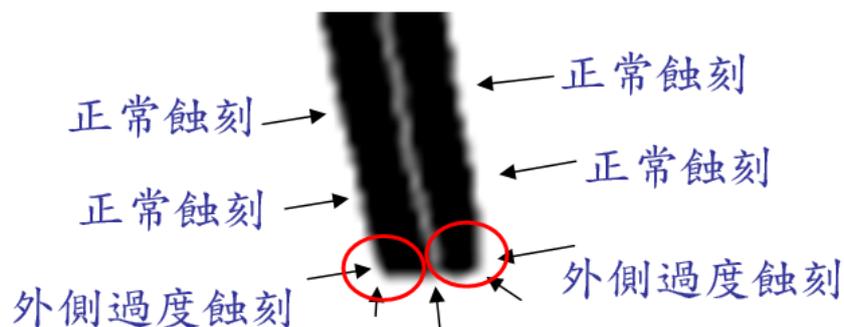


圖 3.36 引腳過度侵蝕情形

上述蝕刻所造成引腳下緣之寬度細且短少的情形，會發生在導線架上所有的引腳，且於 1.1 節中所提到 CAD 圖上引腳的長度與導線架可能不同，以及 CAD 圖設計的端點與引腳下緣的距離與實際打線時所需的距離標準不一，綜合以上因素的影響，本編修介面的設定為只要調整任一個打線端點位置，則其他端點位置隨著此調整之距離依各自中軸的方向進行更動。

此外，系統並加入了輔助使用者操作的警示標誌，編修畫面中除了顯示導線架影像之引腳中軸及各中軸上的端點外，在各引腳之下緣實際距離 1 mil 處(1 mil=25.4 μ m)之區塊為警示區域，如圖 3.37 所示，以警示使用者此區域過於接近引腳下緣，不建議將打線端點校正至此區域內，以免造成實際打線時端點超出引腳範圍之風險。

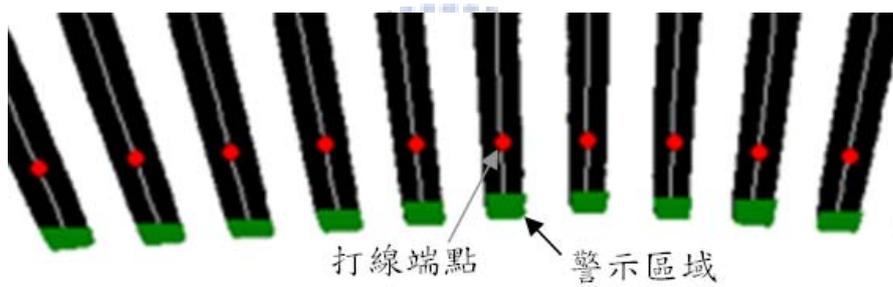


圖 3.37 警示區域

編修後若是有端點過於靠近引腳下緣，即落在警示區域內，則系統將提醒操作者部份端點過於接近引腳下緣，並在該端點旁給予警告訊息，如圖 3.38 所示，最後將編修好的打線端點座標以 TXT 檔案格式儲存。



圖 3.38 警示訊息

第四章 系統驗證與結果

本研究所使用之相關軟、硬體實驗設備及實驗環境設置整理敘述如下。

4.1 實驗設備

1. 個人電腦(PC):使用的CPU為AMD 1.8 GM Hz 個人電腦、記憶體為1G RAM
2. 影像擷取卡(Frame Grabber):使用 MATROX 公司所製造的 Meteor_II(PCI 介面)影像處理卡。
3. 攝影機(CCD Camera):JAI CV-A1(輸入與輸出的解析度為 1380 pixels*1035 pixels、cell size:4.65(h)*4.65(v) μm)。
4. 鏡頭:OPTEM Zoom 125C(光學倍率:0.52~6.5X、FOV:0.1*0.14~77.3*103.3mm、景深:0.013~45.9mm)。
5. 光源系統:紅色環型LED陣列、白色矩形背光源。
6. 影像處理工具:MIL(Matrox Imaging Library)7.0版函式庫,提供實驗中影像資料之運算與處理。
7. 程式語言:Visual Basic 6.0、Motion OCX Toolkit(AT6400)。其中AT6400為控制驅動XY Table函式庫。

4.2 實驗環境

本實驗使用的每張導線架樣本大小不同,約介在0.5cm \times 0.5cm~1.5cm \times 1.5cm之間,而由於研究需要高解析度的影像來模擬實際打線端點位於導線架引腳上的位置,故要求導線架影像中的每一根引腳寬度至少須大於10pixels以上,拍攝影像時鏡頭倍率則依據不同的引腳寬度作調整,影像結合所得的整張導線架影像大小約介於1500pixels \times 1500pixels~1900pixels \times 1900pixels之間。

取像用的導線架樣本並未經過切割,通常是由數十張導線架組合成一張連版,為避免連版上的導線架出現彎曲、變形現象而影響到實際導線架引腳的形狀與位置,本研究以乳白色壓克力板設計一放置連版的載台,此載台除了要使連版能水平的放置,並且要有均勻及良好的透光度,使得載台下方背光模組的光源能

均勻打光，圖 4.1(a)為載台的設計圖而圖 4.1(b)則為實際載台影像。

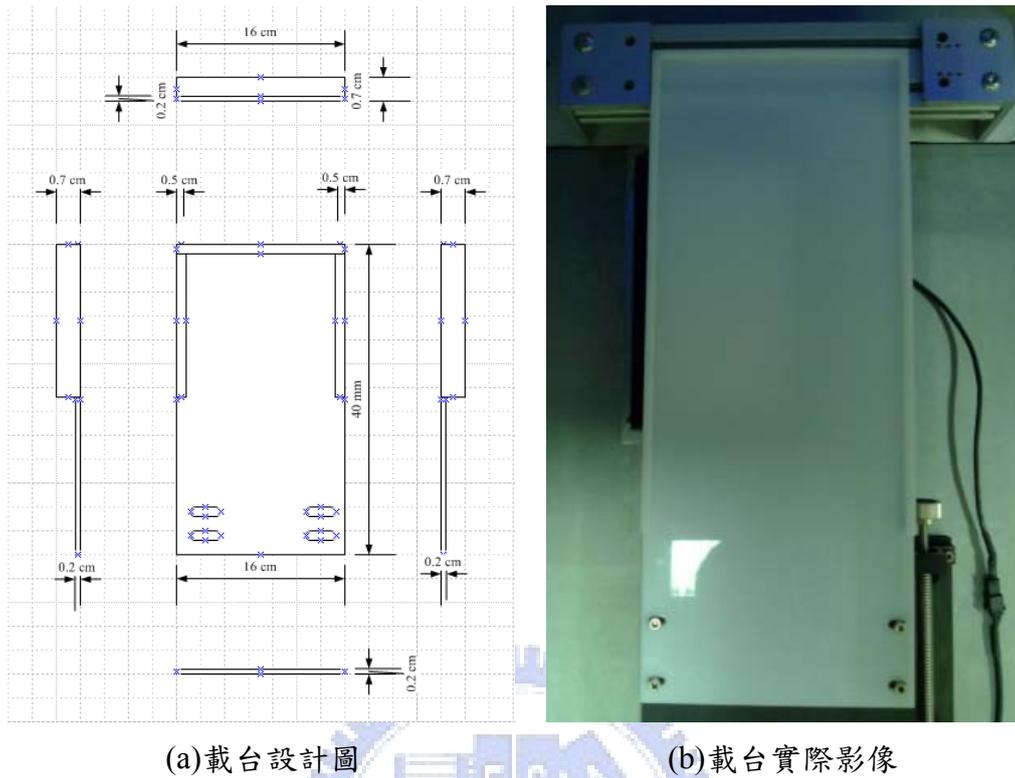


圖 4.1 承載平台

實驗中所用到的光源有紅色環型 LED 正光源及白色矩形背光源兩種，由於不同種類的導線架上的打線區(即電鍍區)範圍不同，故在取像時需要先用正向光照明以辨識出打線區域，然而礙於導線架多由銅材質所製造，雖然以紅色光源照明已較白色光源反射性弱，但仍然可能會有反光及反射不均等現象如圖 4.2，使得導線架的邊緣輪廓產生變形，故在以正向光辨識出打線區域後，再將正光源關閉改以背光源進行取像如圖 4.3，以得到導線架的邊緣輪廓資訊。

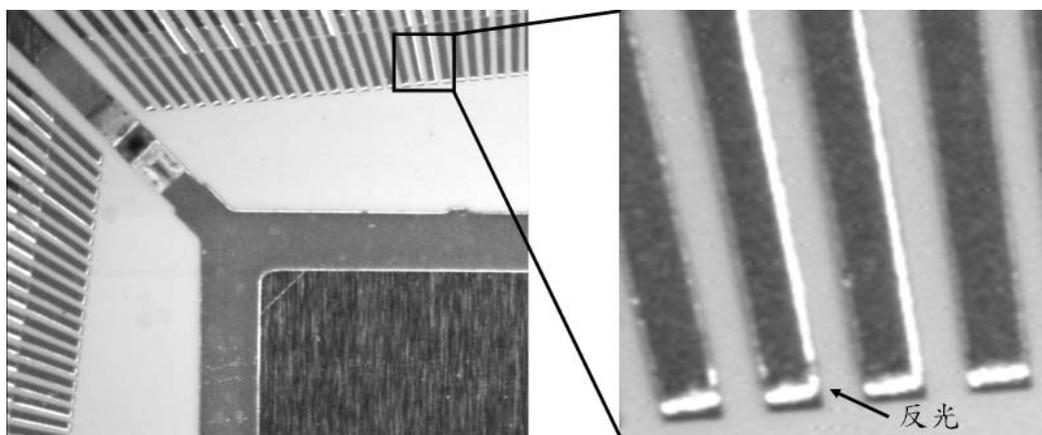


圖 4.2 正光源取得的導線架影像

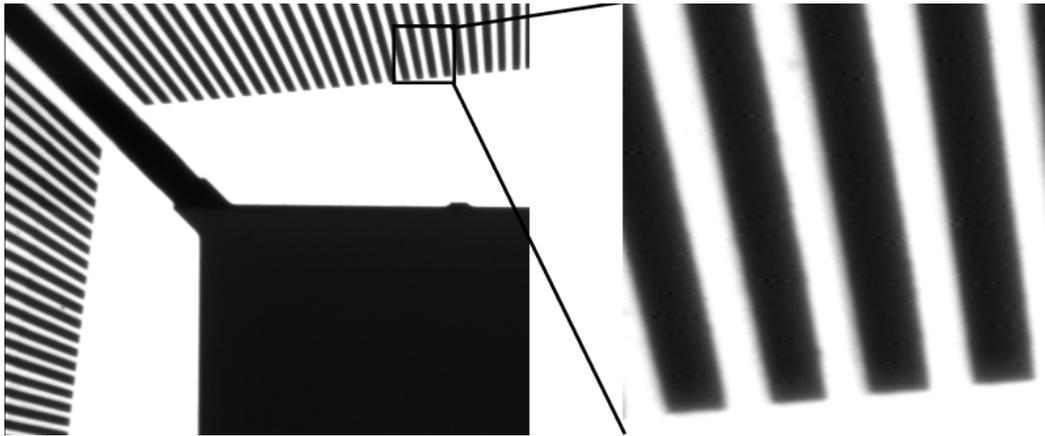


圖 4.3 背光源取得的導線架影像

圖 4.4 則為本實驗取像機構之全貌，以高倍率鏡頭搭配 X-Y Table 進行移動，在適當的光源強度下拍攝導線架之影像。

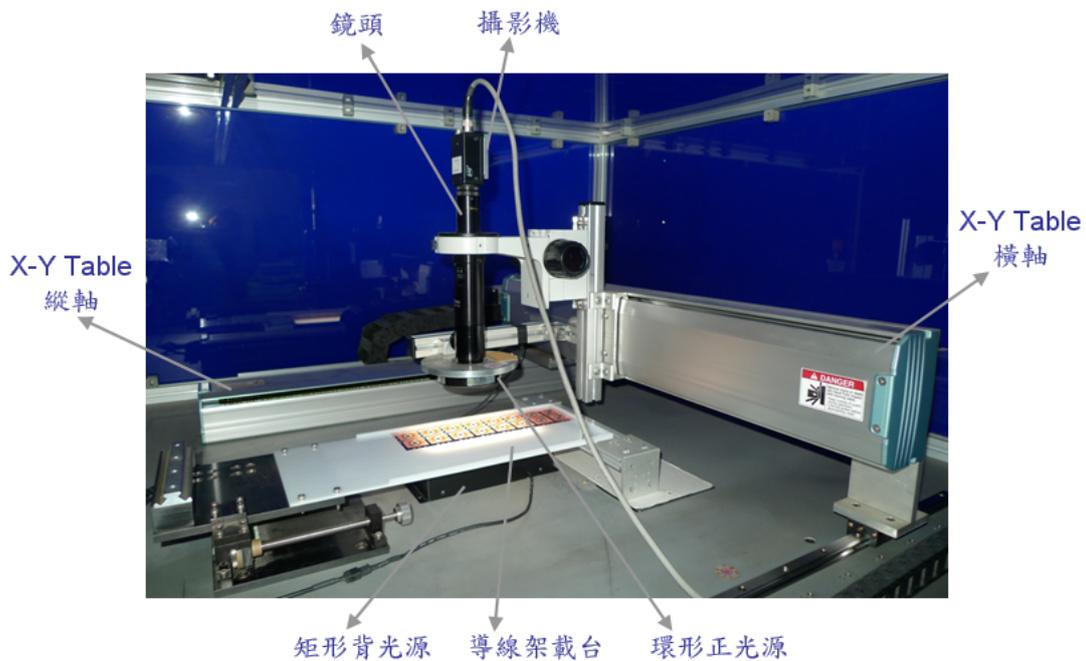


圖 4.4 取像硬體架構

4.3 系統整合實驗

實驗流程如圖 4.5。首先以影像結合技術，將分開拍攝的四張導線架子影像，結合成一完整的高解析度導線架影像，以供程式利用虛擬打線技術模擬打線端點於引腳上的位置，接著找出導線架影像中各引腳之中軸，並且將各打線端點由 CAD 圖轉換到實際導線架影像之引腳中軸上，之後提供一打線端點編修的介面，將校正後的打線端點位置呈現在螢幕上供操作者觀看，使操作者能對於程式

自動校正後的端點進行編修與最後確認，最後將所獲得的端點資料以 TXT 檔案格式儲存，完成此一實驗流程。

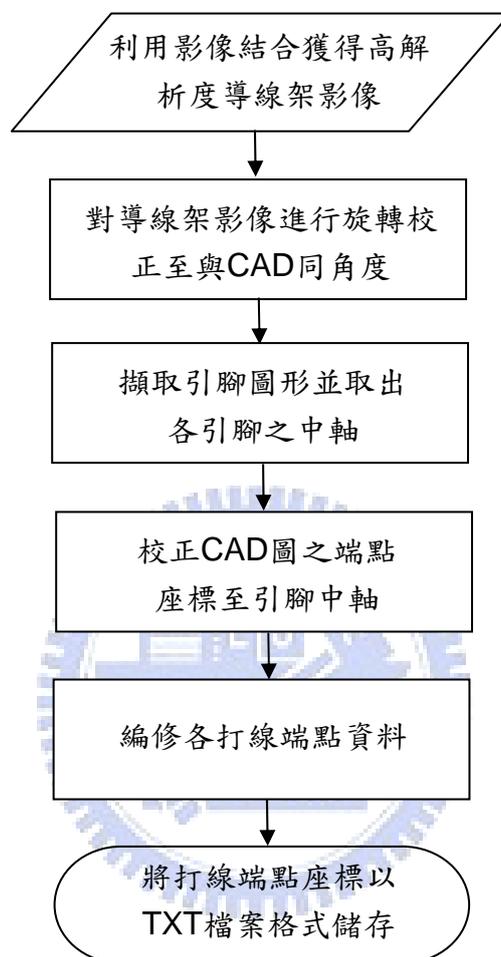


圖 4.5 實驗流程

4.3.1 影像結合比對樣本選取實驗

在 3.1.2.4 節中提到 X-Y Table 移動可能產生機械誤差，將影響到兩相鄰影像重疊之寬度可能不會與來源影像之寬度相同，若是比對樣本設為來源影像寬度 100%，則在目標影像中即找不到與樣板完全相同的對應位置，影響影像結合的結果；然而比對樣本越大則用以搜尋比對的資訊越多，此實驗的目的為考慮機械誤差所產生影像偏移的程度，實驗其比對樣本的長度應設為來源影像寬度的多少百分比，能夠避免機械誤差對影像結合的影響。

實驗用來進行影像結合的導線架樣本，其規格最小為 0.8cm×0.8cm，最大約為 1.5cm×1.5cm，而實驗中用來裝載 CCD 及鏡頭的 X-Y Table 其移動精確度可以到 0.1mm，故可以得知每次移動取像所產生的機械誤差最大不會超過 0.1mm，以 4-1 式可以計算出機械誤差佔取得影像寬度的百分比。

機械誤差佔取得影像寬度的百分比=

$$(\text{機械誤差}/(\text{CCD Cell Size}/\text{鏡頭光學倍率}))/\text{取得影像之寬度} \quad (4-1)$$

表 4-1 機械誤差佔取得影像百分比整理結果

導線架大小	0.8cm×0.8cm	1.5cm×1.5cm
鏡頭光學倍率	0.94X	0.87X
機械誤差佔影像 寬度之百分比	1.95%	1.24%
其他資訊	機械誤差：0.1mm CCD Cell Size：4.65μm×4.65μm 取得影像寬度：1035 pixels	

由表 4-1 的資料得知，實驗用以進行影像結合的導線架影像，其移動取像所產生的機械誤差佔影像寬度的 <2%，又用以影像結合的兩相鄰影像之上邊誤差 <2% 加下邊誤差 <2%，可知誤差最多為 4%，如圖 4.6 所示，可推得兩相鄰影像重疊區域之寬度至少佔第一張影像寬度的 96%。

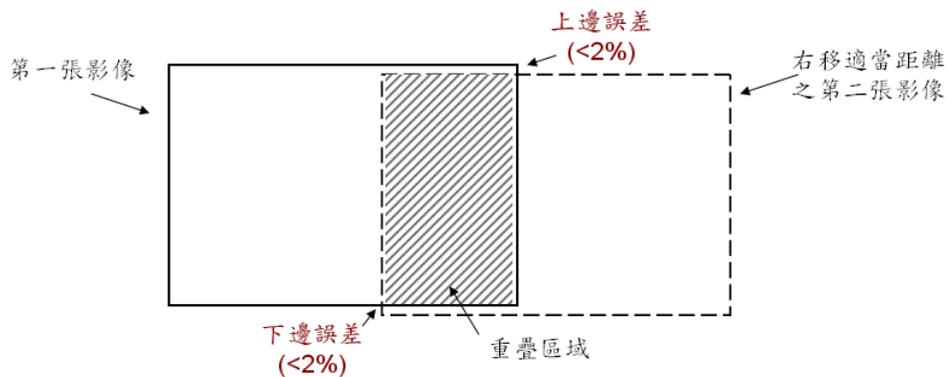


圖 4.6 機械誤差示意圖

故設定用以進行影像結合的比對樣本，其樣本長度取來源影像寬度的 95%，即可避免移動取像所產生機械誤差所帶來的影響，以順利利用影像比對技術得到一完整的高解析度的導線架影像。

4.3.2 人工與自動校正時間之比較

此實驗的目的在於比較傳統人工校正打線端點，與本研究所開發之演算法校正打線端點所需時間，由於導線架影像上之引腳數量及端點個數皆會影響到校正所需時間，故分別選取三種不同引腳數量與打線端點數量的導線架樣本，進行比較耗費時間的實驗。

表 4-2 端點校正所需時間整理表

項目	演算法校正時間	人工校正時間
引腳數：64，端點數：116	27 秒	(約)30 分鐘
引腳數：176，端點數：176	35 秒	(約)48 分鐘
引腳數：216，端點數：303	38 秒	(約)90 分鐘

表 4-2 所整理的三種不同的導線架，其引腳數由 64 增加至 216，而端點數則由 116 增加至 303，由表中的比較可以看出以本研究之演算法的校正時間明顯少於人工較正的時間，並將表 4-2 繪製成圖 4.7 後可明顯看出，本研究之演算法在引腳及端點數增加的情形下，所需耗費之時間只有稍微增多，反觀人工校正在引腳及端點數增加的情形下，耗費時間則呈倍數成長。

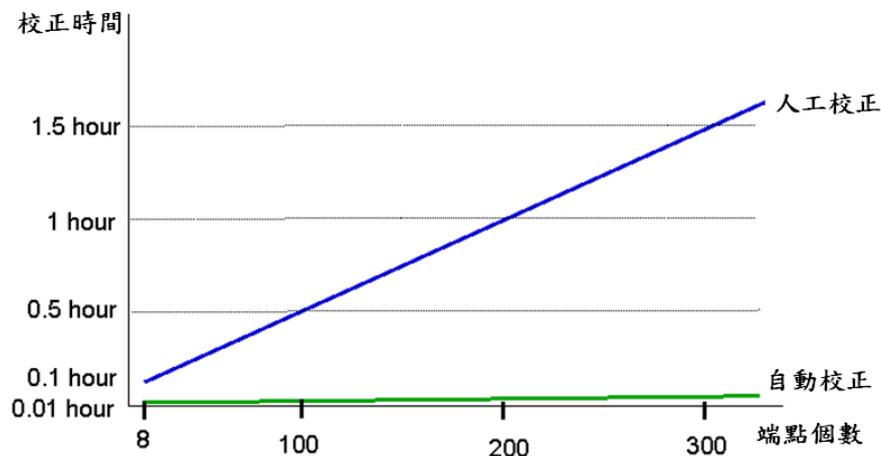


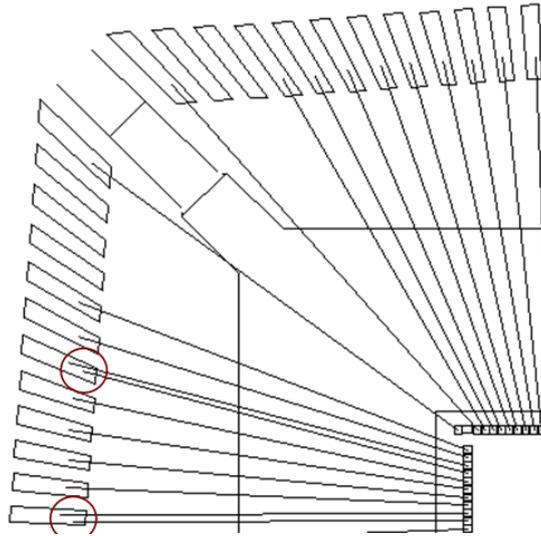
圖 4.7 人工與自動校正時間比較

4.3.3 打線端點校正實例驗證

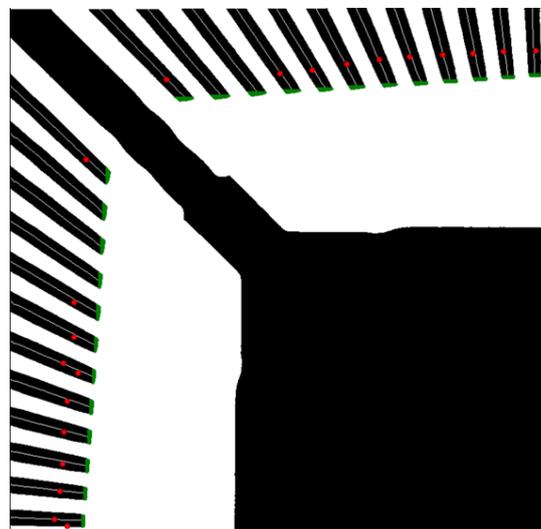
本研究採用兩個導線架實例，以驗證所發展的導線架多層式打線端點自動校正之光學檢測系統的實用性與演算法的可行性，實例一見圖 4.8，其中 4.8(a)圖為 CAD 圖，4.8(b)圖為將 CAD 圖上的打線端點經由旋轉及縮放轉換座標至導線架影像上，未經校正端點的分布情形，4.8(c)圖則為經由程式自動將打線端點校正至引腳中軸後端點的分布情形，而由於圖檔過大，故此處僅擷取原圖的四分之一部份呈現。

實例一的 CAD 圖中，兩圈選區域為多層式打線，如同先前在 1.1 節中提到，CAD 圖在設計時為方便線上人員觀看，讓 CAD 上同一根引腳的多根線能清楚分辨，不會因重疊而誤判而刻意使彼此間有空隙而不在引腳中軸上，故在將 CAD 圖上的打線端點縮放轉換至導線架影像後(如圖 4.8(b))，可以發現兩處多層式打線端點確實不在中軸上，甚至已有部分端點超出引腳範圍，其餘端點也出現偏離中軸之情況，顯示有校正的必要。端點校正後的影像如圖 4.8(c)所示，影像中所有端點已校正至各引腳中軸上。

實例二為引腳較寬但打線分布情形更複雜的例子，在多層式打線的部份甚至有三根線打在同一根引腳的情形，而在經由程式自動校正之後，不論是多層打線端點或單層打線端點皆有不錯的校正結果。在圖 4.9(a)中除了設計打在引腳上的端點之外，另有打在 IC 底座上(Ground bond area)的端點，而此區域的端點並不會出現本研究所探討的問題，故不對此處的端點進行校正。



(a) CAD 圖

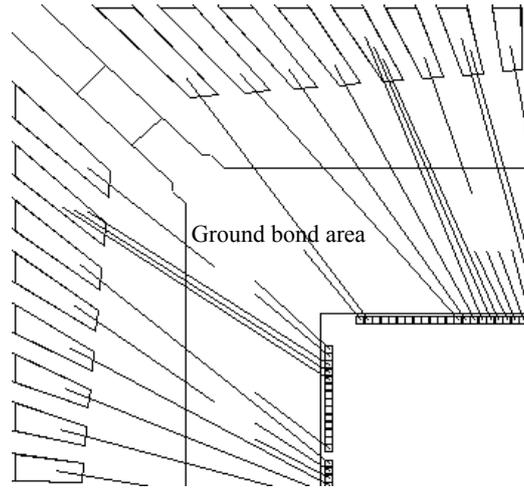


(b) 端點未經校正於導線架影像上之情形

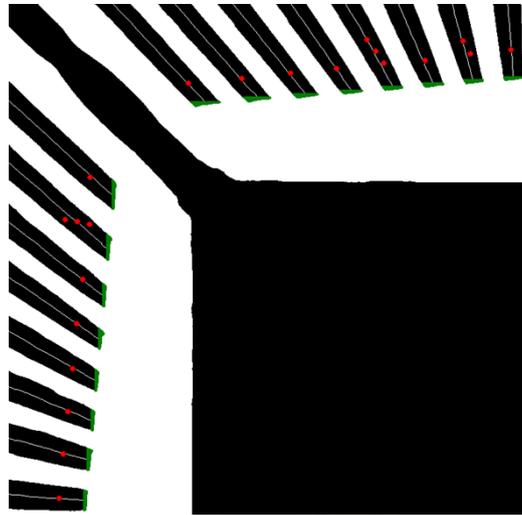


(c) 端點經校正至引腳中軸後之情形

圖 4.8 實例一



(a) CAD 圖



(b) 端點未經校正於導線架影像上之情形



(c) 端點經校正至引腳中軸後之情形

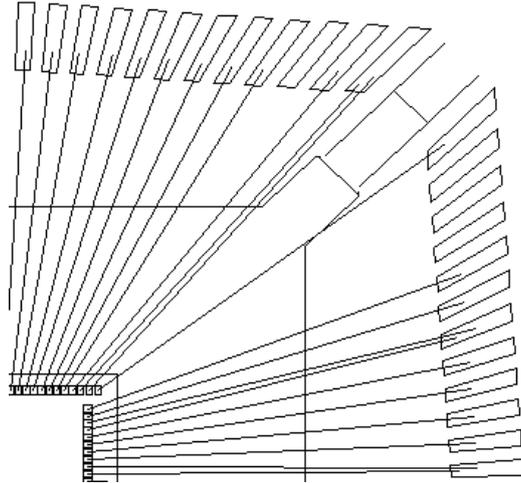
圖 4.9 實例二

4.3.4 打線端點編修實例驗證

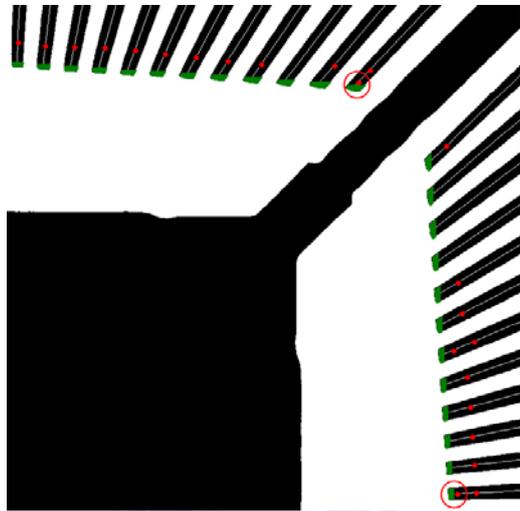
本實驗將程式自動校正後的打線端點進行人工的編修與確認，使其符合實際打線之需求。如圖 4.10 所示，其中 4.10(a)為 CAD 圖，4.10(b)為打線端點經程式自動校正至中軸後的分布情形，觀察後發現圖中的兩圈選處的端點過於接近引腳下緣，則利用打線端點編修的功能，將該兩打線端點調整至離引腳下緣適當的距離，以避免實際打線時有端點超出引腳之虞，其餘打線端點則隨此調整之距離依各自中軸的方向進行更動，結果如圖 4.10(c)所示。

圖 4.11 所示為需要進行打線端點編修的另一實例，由 4.11(b)圖中可以發現，所有的打線端點在校正至引腳中軸後，皆距離各引腳下緣尚有一段可調整的距離，為避免造成實際打線時過遠的端點距離造成金線成本的浪費，將打線端點往內稍做調整，以符合實際打線所需，調整後的結果如圖 4.11(c)所示。





(a) CAD 圖

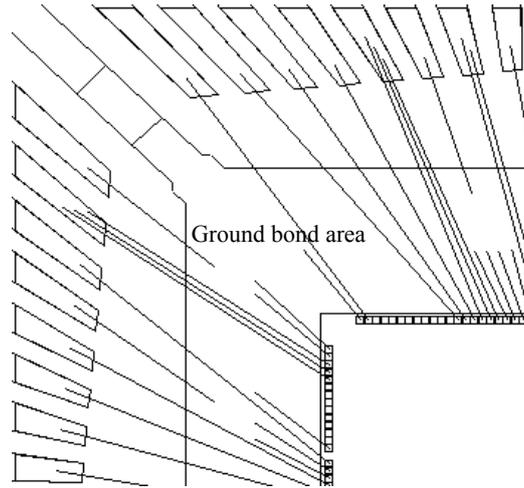


(b)端點經校正至引腳中軸後之情形

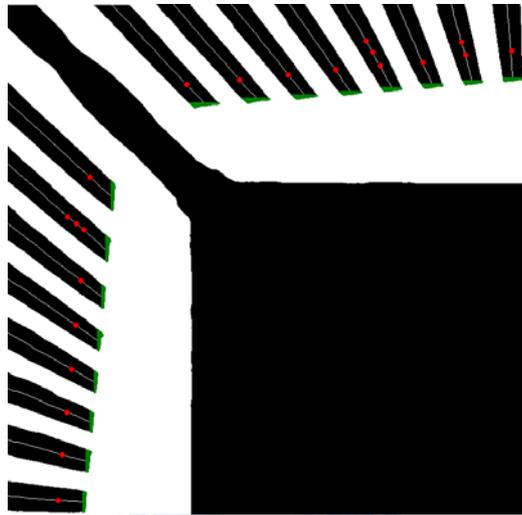


(c)端點編修後之情形

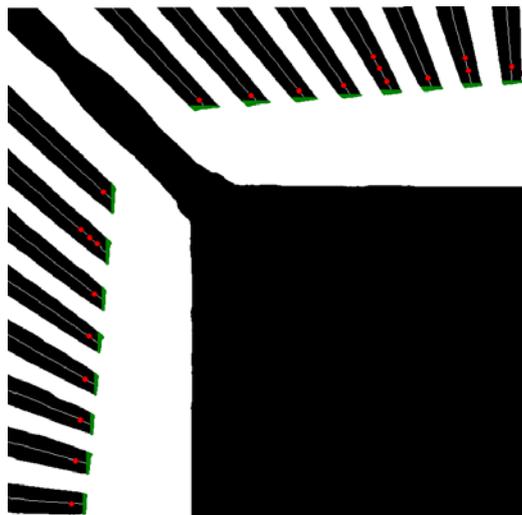
圖 4.10 實例三



(a) CAD 圖



(b)端點經校正至引腳中軸後之情形



(c) 端點編修後之情形

圖 4.11 實例四

第五章 結論與建議

5.1 研究結論

本研究設計與開發出一套導線架多層式打線端點自動校正光學檢測系統，包含硬體架構與軟體演算法，藉由此系統在實際進行打線作業前，自動校正其打線端點於引腳上正確可靠的位置，以期能避免常發生的數種打線錯誤情形，降低成品的不良率與損壞成本。

本研究以影像處理技術結合李恕明【1】虛擬打線的概念，在實際打線前校正其虛擬打線圖上模擬的打線端點座標至引腳中軸，避免實際打線時端點打到引腳邊緣，造成端點彈開引腳而損壞元件的問題；並且在自動將端點校正到引腳中軸後，提供一打線端點編修的介面，提供使用者對於程式自動校正後的打線端點位置能進行調整，以解決端點過於接近引腳下緣，與端點與墊片距離較遠造成金線成本提高的問題。

傳統上在進行打線作業前，事先以人工對照 CAD 圖檢視與校正導線架上的打線端點，容易產生人為誤差而導致端點校正至錯誤引腳的情形，本研究以自動校正取代人工校正的動作，可以避免此種人為誤差的產生，而不會因此發生打線時端點打到錯誤引腳的問題；除了在端點校正的準確度及穩定性大幅增加之外，本研究所開發之演算法校正一張導線架所耗費的時間少於一分鐘，相較於人工校正所需數十分鐘到一兩個小時的時間，在速度上的優勢能使產線有更大的產出。

5.2 後續研究探討與建議

本研究所提出之硬體架構與軟體演算法，為針對導線架上的引腳進行自動化的打線端點校正，但仍有下列兩點值得改進：

- (1) 本研究所提之演算法，對於未落在引腳中軸的打線端點校正至引腳中軸的方法，為將各個待校正的打線端點校正至距離各自最近的引腳中軸上，但並沒有各個待校正的打線端點應該校正至哪一根引腳中軸確切的資訊，故若是引腳的偏移量過大，導致當 CAD 圖上的端點座標轉換至導線架上時，端點可

能較靠近鄰近的引腳，則可能發生端點校正至錯誤引腳的情形。因此可以發展一套 CAD 與導線架的引腳對照系統，以獲得 CAD 圖上每一個打線端點所位在引腳的編號，再對應到導線架上相對應編號的引腳，並與本研究的校正系統結合，將能提高打線端點自動校正的正確性。

- (2) 於 1.1 節中曾提到常見的底板除了導線架(Leadframe)外還有另一種稱為 Substrate(見圖 5.1)，此種底板上的引腳分佈更為複雜，且形狀扭曲多變，若是要應用打線端點校正系統在此種底板，除了須重新搜尋此種引腳上可靠的打線位置之外，由於其引腳呈不規則排列，故更需要 CAD 與底板的引腳對照資訊使校正系統更形穩健。

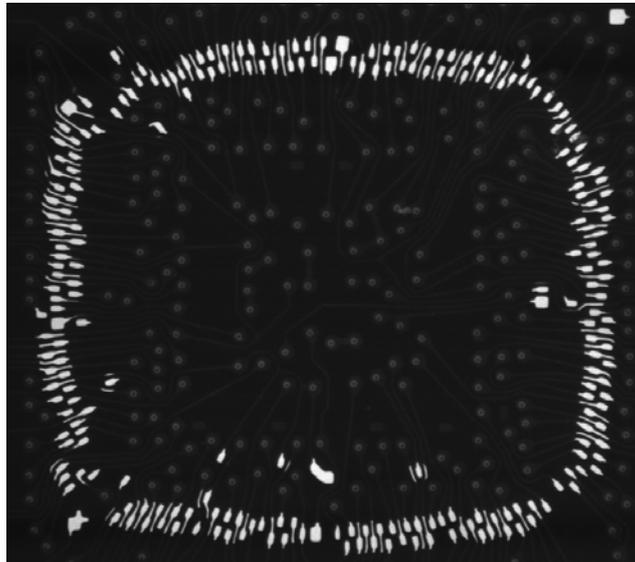


圖 5.1 Substrate 底板

參考文獻

- 【1】 D. B. Perng, S. M. Lee and C. C. Chou, “Automated bonding position inspection on multi-layered wire IC using machine vision,” *International Journal of Production Research*, March 11, 2009 (Accepted).
- 【2】 B. G. Batchelor, D. A. Hill and D. C. Hodgson, *Automated Visual Inspection*, IFS (Publications) Ltd., 1985.
- 【3】 D. B. Perng, C. C. Chou, and W. Y. Chen, “A novel vision system for CRT panel auto-inspection,” *Journal of Chinese Industrial Engineers*, vol. 24, no. 5, pp. 341-350, 2008.
- 【4】 D. B. Perng, Y. C. Chen, and M. K. Lee, “A novel AOI system for OLED panel inspection,” *Journal of Physics: Conference Series 13, 7th International Symposium on Measurement Technology and Intelligent Instruments*, pp. 353-356, 2005.
- 【5】 L. C. Chen and C. C. Kuo, “Automatic TFT-LCD mura defect inspection using discrete cosine transform-based background filtering and ‘just noticeable difference’ quantification strategies,” *Measurement Science and Technology*, vol. 19, pp. 1-10, 2008.
- 【6】 G. Biegelbauer, M. Vincze, H. Nohmayer, and C. Eberst, “Sensor based robotics for fully automated inspection of bores at low volume high variant parts,” *IEEE International Conference on Robotics and Automation*, pp. 4852-4857, 2004.
- 【7】 D. B. Perng and Y. C. Chen, “An advanced auto-inspection system for micro-router collapse,” *Machine Vision and Application Journal*, 2008 (under revision).
- 【8】 D. B. Perng, C. C. Chou, and S. M. Lee, “Design and development of a new

- machine vision wire bonding inspection system,” *International Journal of Advanced Manufacturing Technology*, pp. 323-334, 2007.
- 【9】 “Blob Analysis,” in *Active MIL user guide*, 7th ed.: Matrox Electronic systems Ltd., pp.129-131, 2002.
- 【10】 R. C. Gonzalez and R. E. Woods, *Digital Image Processing*, 2nd ed.: Prentice Hall, pp. 520-521, 2002.
- 【11】 G. Klette, “A comparative discussion of distance transforms and simple deformations in image processing,” *Machine Graphics and Vision International Journal*, vol. 12, no. 2, pp.235-256, 2003.
- 【12】 G. Klette, *Topologic, Geometric, or Graph-theoretic Properties of Skeletal Curve*, Dissertations, Groningen University, 2007.
- 【13】 H. Blum, “A transformation for extracting new descriptors of shape,” *Models for the Perception of Speech and Visual Form*, MIT Press, Cambridge, Mass., pp.362-380, 1967.
- 【14】 T. Y. Zhang and C. Y. Suen, “A fast parallel algorithm for thinning digital patterns,” *Communication of the ACM*, vol. 27, no. 3, pp.236-239, 1984.
- 【15】 原著：福岡 義孝、審閱：陳信文、譯者：王姝雯，『電子構裝技術』，普林斯頓國際有限公司，2005。
- 【16】 陳賢義，“視覺技術在線上檢測之應用”，*自動化感測技術專輯*，*機械工程雜誌* 6 月號，267-279，1993。
- 【17】 劉權霈，“應用電腦視覺技術於 PCB 自動檢測系統之設計及開發”，*國立交通大學工業工程與管理學系碩士論文*，2001。
- 【18】 溫紹芳，“逆向工程中二維圖形特徵線之彈性擷取與綴合系統”，*國立交通大學工業工程與管理學系碩士論文*，1997。