

第五章 結論與未來展望

本章將對所完成的工作提出結論，並對之後可以延續及改進的工作提出建議。

5.1 結論

在這篇論文中，建立了一個基本的單晶片系統。其中，DR8051 扮演本系統的微控制器，ADSP2188 扮演本系統的數位信號處理器，另外還包含了直接記憶體存取控制器、同步動態記憶體控制器及 AMBA 系統中的一些基本元件的設計。整個系統中，DR8051 負責系統的控制行為，ADSP2188 處理有關數位信號處理方面的問題，直接記憶體存取控制器提供了資料存取的效率，而同步動態記憶體控制器提供資料的儲存及讀取的功用。

為建立上述的平台，且要快速有效的將各個智產連接到匯流排上，所以替各個智產發展適用於此匯流排的轉換器。藉由此轉換器，即可將匯流排的信號及各智產的信號作一個適當的轉換，可使各個智產間皆以相同的匯流排信號溝通。

最後，將各個相關模組加以整合，並利用此系統執行一離散傅立葉轉換的程式，來驗證所有模組均能正確操作。至此，已完成一基本單晶片系統。

5.2 未來展望

以下將提出幾點未來改進及發展的工作。

1. 隨著數位信號處理工作複雜度不斷的提升，數位信號處理器的效能也必須不斷的改進及成長，以跟上前者腳步。而為了提高數位信號處理器的效能，一個最顯而易見的方法即是增加數位信號處理器內的乘加器數目。因為越多的功能單元，即能允許指令被平行的執行，這就是指令層並行運算(instruction-level parallelism, ILP)的基本概念。

然而，當數位信號器內的乘加器數目線性的增加以提升效能時，一些數位信號處理應用的演算法，其複雜度卻以比線性更快速的速度在成長。所以為了滿足所需計算能力不斷成長的需求，除了指令級並行運算之外，必須再利用更多並行運算且有成本效益的辦法，來拉近兩者間的距離。

因此，為了達到更高的數位信號計算能力，在未來單晶片系統中，將不在只有一個數位信號處理器，而將會有多工的數位信號處理器模組，及一個輔助共用的微處理器(如圖 5.1)，來達到任務(task)、指令(instruction)及資料(data)並行的處理，以滿足目前各個領域中數位信號處理所需能力不斷提升的要求[13]。

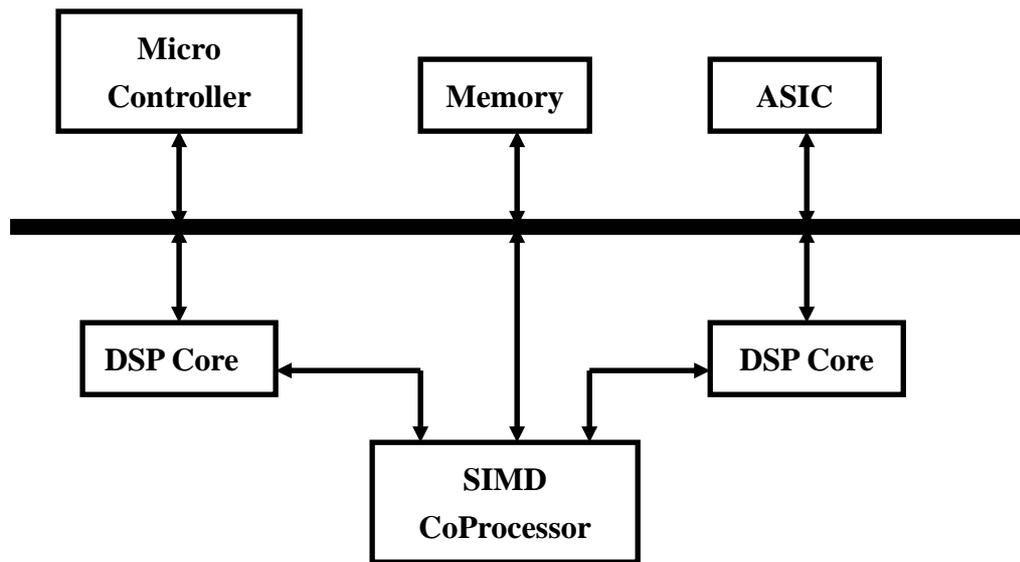


圖 5.1 多工數位信號處理器的單晶片系統[13]

2.由於發展一完整的單晶片系統，是相當龐大的一件工作，本論文目前的進度尚未完全達成。在此基本系統完成後，為了針對傳真機或其他特殊應用，可根據此系統再加入額外的智產，以達成完整的單晶片系統。此外，為了方便之後的測試，加入適當的測試電路，也是單晶片系統相當重要的工作。