

第二章 系統分析與匯流排協定

本章節先介紹傳真機的基本原理，並根據傳真機的資料編碼壓縮、資料解碼擴張、變調及復調等功能的應用，設計此一單晶片系統。並對此系統內重要智產的功能作說明，及簡要的介紹所選用匯流排的架構及協定。

2.1 傳真機架構

傳真機的基本原理為送信方將欲傳送的文件，經由自動文件送紙機構的帶動，使得文件上的影像被 CIS 或 CCD 感測元件掃描。經光電感測元件（CCD 或 CIS）掃描時，會將所測得之影像訊號之強弱轉換成類比訊號，再經類比/數位(A/D)轉換器，將類比訊號轉換成數位訊號。數位訊號再經過編碼、壓縮及調變後，訊號便可經電信網路傳送到接收方。

傳真機之基本構造，分為下列幾個主要功能組件，並執行下列功能(如圖 2.1)[2]：

1. 影像掃描：以機械或電子的掃描裝置讀取圖稿上之影像點，並將之換為數位形式；因係光源投射在圖稿上在掃描影像點的反射亮度轉換而得，故又稱為光電變換，影像點之數值為二值化 1 或 0，並以掃描線排列。

2. 壓縮編碼：掃描線影像資料以壓縮編碼方式壓縮，以節省傳輸之資料量及傳輸時間。
3. 變調：以調變器將壓縮後之影像數位資料碼轉變為電話回線上可以傳輸之聲頻類比信號。
4. 電話網路傳輸介面：將調變後之類比信號送到電話回線上傳輸，並經電信交換網路送到接受端。
5. 電話網路接收介面：由電話回線上接收類比信號送到解調器。
6. 復調：將聲頻類比信號復原為數位資料碼。
7. 解碼擴張：將壓縮後之影像數位資料碼解碼並擴張回原稿掃描線影像數位資料形式。
8. 紀錄列印：將掃描線一行之二值化 1 或 0 數位資料送到列印裝置，以黑白色顯像於紀錄紙上，並與原稿掃描線同尺度及解析度。

原始文件輸入

硬體拷貝輸出

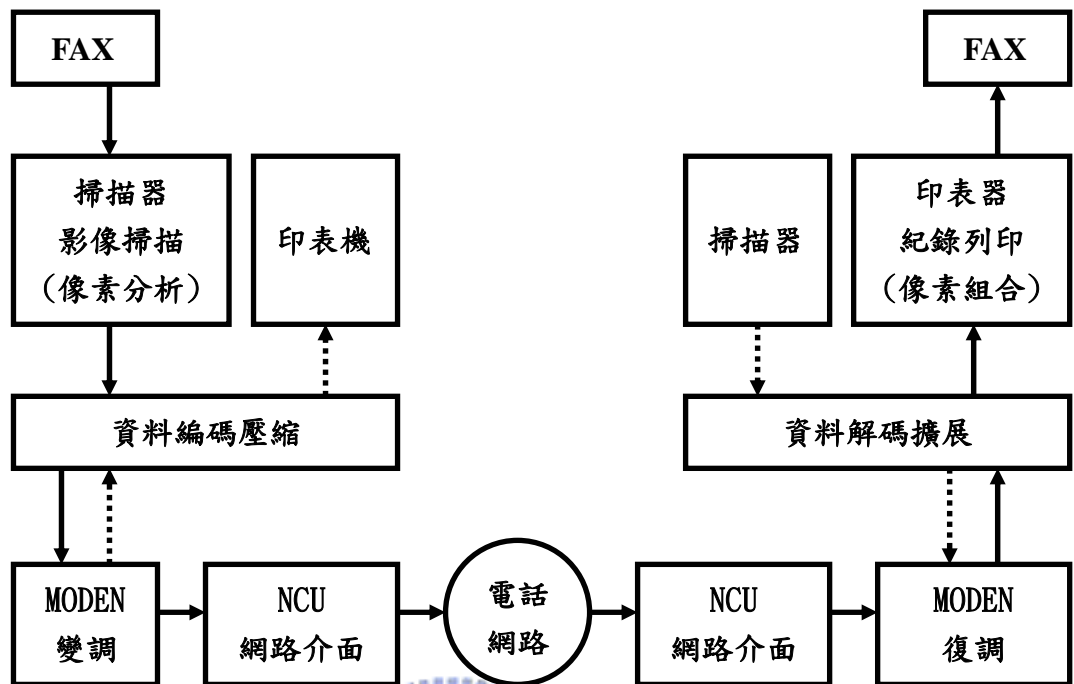


圖 2.1 傳真機之基本原理[2]



2.2 系統分析

本論文將設計一個基本單晶片系統，以能夠執行傳真機基本原理中資料編碼壓縮、資料解碼擴張、變調及復調等功能區塊為目標。而後只需根據此系統再加入額外的功能元件，作更多的功能擴張，即可達到更完整的傳真機單晶片系統。為了達到此目標，此次單晶片系統中，包含了下列2個主要的智產：

1. 微控制器：在單晶片系統中，至少需要一個微控制器，來控制整個系統的運作與溝通，因此所有的周邊裝置都需與微控制器相連接。微控制器其主要的功能就是將一些以控制為主的工作能做的更有效率，因此微控制器重點是如何利用整合性的週邊設備去提供單晶片系統能有更快速的控制。簡單的說，一個微控制器就是一個單一的整合性電路，它至少必須含有一個完整的電腦系統所必須的元件：中央處理器、記憶體、計數器、輸入及輸出。微控制器通常含有一些額外的週邊設備模組，例如串列(serial) 及計時(timer) 模組。這種處理器通常都被應用在計算需求量較少的控制工作中[3]。
2. 數位信號處理器：為了要達到資料編碼壓縮、資料解碼擴張、變調及復調的功能，系統需要一個數位信號處理器。數位信號處理器主要使用於壓縮多媒體訊號、處理並重組正確的資料，

最大的特點是能夠「即時」處理訊號調變，語音編解碼，頻道等化...等，如此才能夠將大量的數據轉換為語音訊號、影像訊號或音頻訊號。

單晶片系統架構中，晶片上匯流排也扮演了一個舉足輕重的角色。因為單晶片系統設計中一個重大的困難便是各模組間的溝通，而解決的方法就是發展一個晶片上匯流排介面的規格，使設計者可輕易的整合各個模組於單一晶片上。因為晶片上匯流排提供了一個共通的介面，標準的資料傳輸協定，使得在單晶片系統整合各個不同智產時變得非常的方便。此外，單晶片系統設計中匯流排架構必須要提供高效能及低功率的整合。

而由 ARM Limited 公司所推出的進階微控制器晶片內建匯流排架構(Advanced Micro-controller Bus Architecture, AMBA)對於這些需求提供良好的解決方案。它提供了一個基本且具有彈性的架構，滿足單晶片系統設計者在設計系統時高效能、低功率消耗及元件重複使用的需求[4]。因此本論文選用 AMBA 匯流排作為本系統的晶片匯流排。此章節先對於 AMBA 架構及其協定作一些基本的介紹[5]。

2.3 AMBA 概論

在 AMBA 的規格中，有三種匯流排架構：

1. 先進高效能匯流排(Advanced High-performance Bus，AHB)
2. 先進系統匯流排(Advanced System Bus，ASB)
3. 先進週邊匯流排(Advanced Peripheral Bus，APB)

AHB 和 ASB 為在高效能的系統模組中高速計算晶片與快速存取元件所運用之匯流排。它們在處理器、晶片內(on-chip)記憶體和晶片外(off-chip)記憶體等介面提供了有效的連接方法。然而，ASB 為 AHB 的前身，所以 AHB 比 ASB 較為複雜且擁有較多的傳送功能。而 APB 則是用於低頻及低功率的週邊裝置。它降低了整合週邊裝置的複雜度。

AMBA 的基本架構如圖 2.2。一個 AMBA 架構的系統包含高效能的系統匯流排(AHB 與 ASB)，高效能的裝置利用 AHB 或 ASB 相互連接，如記憶體直接存取(DMA)匯流排等。這種匯流排提供了高頻寬的傳輸介面。經由橋接器(Bridge)，一些低功率及低頻的週邊裝置利用 APB 連接：如通用非同步接收器(UART)等。

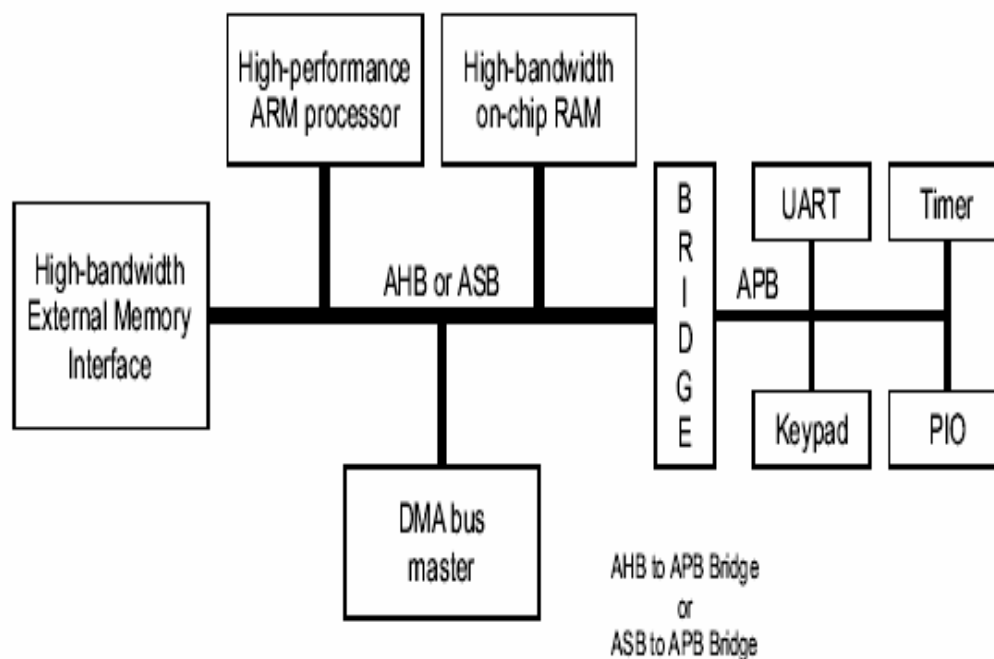


圖 2.2 AMBA 的基本架構



雖然 AHB 和 ASB 都可用來當作主系統匯流排。但一般而言，決定何者作為系統的匯流排，主要是依據系統模組需求所提出的介面。AHB 最常用於所有新的設計，因為它提供高的頻寬、它的單一時脈觸發的設計方式、且有較複雜的介面以提供更有效率的資料傳輸，所以 AHB 的實用性及功能都較 ASB 為佳。因此在這次的設計中，我們選擇 AHB 作為我們的系統匯流排。表 2.1 為三種匯流排支援功能比較表，藉以了解三種匯流排分別適合使用的領域。

表 2.1 三種匯流排支援功能

| AHB | ASB | APB |
|----------|--------|------------|
| 高效能傳輸 | 高效能傳輸 | 低功率系統 |
| 管線化 | 管線化 | 栓鎖的位址與控制信號 |
| 多工的主控器 | 多工的主控器 | 簡單傳輸介面 |
| 爆發式傳送 | | 適用於許多週邊系統 |
| Spilt 傳送 | | |



2.4 AMBA AHB

AMBA AHB 是 AMBA 匯流排的一種新的產品。主要是為高速執行的可合成設計需要所定位，它是一種高速執行系統匯流排，支援多數的主控器並提供高頻寬的操作。

一個典型的 AMBA AHB 系統設計包含了以下的元件：

主控器(MASTER)：AHB 主控器負責提供位址及控制信號來初始讀和寫的動作。每次只能有一個主控器使用匯流排。

從屬器(SLAVE)：AHB 從屬器被動的接收從主控器所發出的位址及控制信號，根據此訊息去回應讀和寫的動作。當一個從屬器被選擇到了，不管什麼時候，它都必須發出回應告訴主控器現在傳送的狀態。

仲裁器(ARBITER)：匯流排仲裁器負責確保每一次都只有一個主控器可以初使資料傳送。仲裁器提供仲裁裝置去接收多個主控器所發出的需求，判斷此時哪一個主控器需求的優先權最高，並賦予其使用匯流排的權利。

解碼器(Decoder)：AHB解碼器負責位址的解碼，從多個從屬器中選擇要回應的從屬器。在所有的AHB設計中，一個中心的解碼器是必須的。

AHB架構的匯流排連接情形如圖2.3。AMBA AHB匯流排架構是多工器的架構。仲裁器決定哪一個主控器的位址及控制信號可以傳送到每一個從屬器。每一個主控器的位址、控制及讀寫信號都必須連接到多

工器，並且經由仲裁器來控制輸出。中央解碼器也需要去控制讀取資料和回應信號的多工器，它會由正在傳送的從屬器，選擇適當的信號。

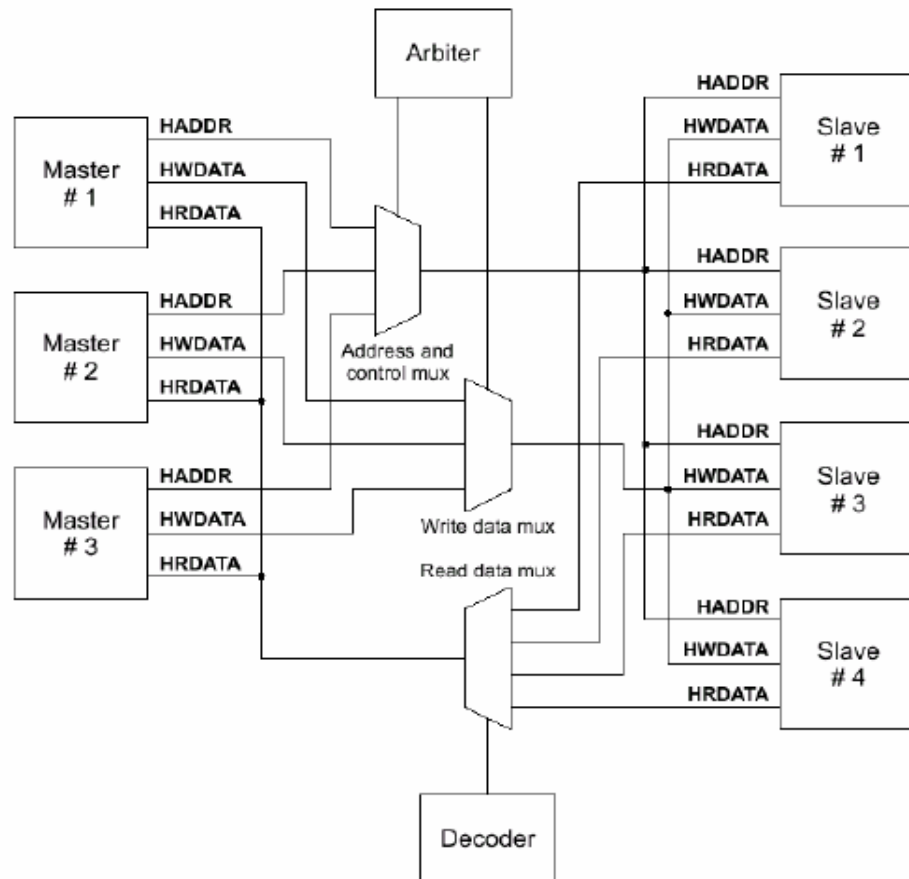


圖 2.3 AHB 架構的匯流排連接情形

基本上匯流排上傳輸的信號，可以分成時脈、仲裁、位址、控制、寫入資料、讀取資料及回應等信號。除了時脈及仲裁信號外，其餘的信號皆會經過多工器。

2.4.1 AHB基本協定

在AHB匯流排上，一次完整的傳送可以分成兩個階段(phase)：位址及資料階段。位址階段傳送的是位址及控制信號，而資料階段則是讀/寫資料及回應的信號。圖2.4說明了AHB上的基本傳送。

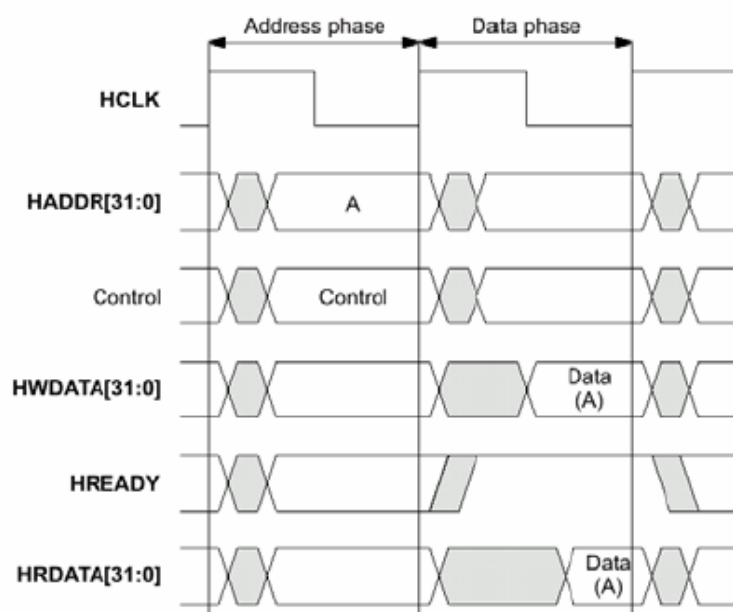


圖 2.4 AHB 基本傳送協定

當傳送資料無法在一個時脈週期完成時，從屬器可以利用HREADY信號去延長傳送時間(如圖2.5)。當HREADY為低準位時，表示傳送尚未結束，為高準位時，則代表目前的傳送結束了。

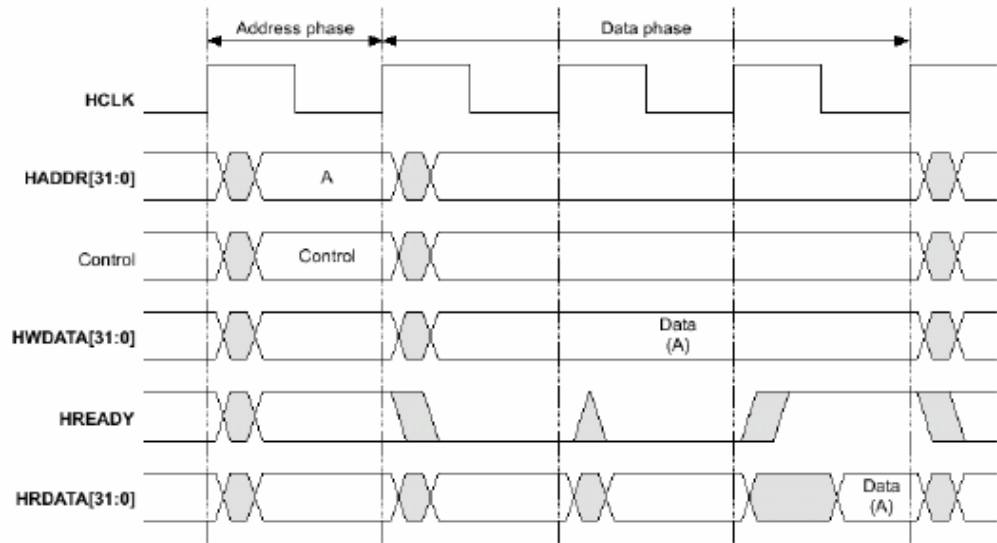


圖 2.5 利用 HREADY 來延長傳送時間

2.4.2 AHB 傳送模式

傳送模式表示主控器的狀態。根據傳送模式，我們可以知道主控器目前是在傳送狀態或閒置(IDLE)狀態。除此之外，從屬器及仲裁器也必須隨時監控主控器的狀態，並作出適當的回應。主控器有四種傳送模式，利用 HTRANS[1:0]信號來表示如下：

IDLE：指示從屬器需忽略目前的傳送。用於當主控器沒有資料要傳送時，而此時從屬器須在傳送的資料階段回應沒有時脈延遲的 OKEY 信號。

BUSY：在爆發式傳送中，主控器傳送連續的信號給從屬器，若主控器因某些原因無法及時將資料準備好，則發出使用此傳送模式通知從屬器，從屬器的回應應該與回應 IDLE 傳送時相同。

NONSEQ：指示目前傳送的位址及控制信號與上一筆傳送無關。

SEQ：指示目前傳送的位址及控制信號與上一筆傳送相關，而控制信號則和上一筆傳送相同，此種傳送模式通常用在爆發式傳送中。

2.4.3 爆發式傳送模式

爆發式傳送模式是用來讓AHB主控器發出位址彼此相關的連續傳送(控制訊號需相同)。AHB支援八種的爆發式傳送模式，用來指示爆發式的長度與位址間的關係。其中遞增型爆發式傳輸，每一筆的傳送位址必定是前一筆的傳送位址加上傳送大小。而圍繞型爆發式傳輸則將記憶體切割成了(傳送大小·傳送個數)大小的一個個記憶體區塊，當傳送位址要跨越區塊邊界時，下一筆傳送位址會繞回區塊的起點。表2.2列出AHB支援的八種爆發式模式。圖2.6說明了四個傳送個數的圍繞型爆發式。由於傳送大小為字元，所以區塊大小為16位元組，因此傳送位址在0x3C之後的位址就變成0x30。

表 2.2 AHB 爆發式模式

| HBURST[2:0] | Type | Description |
|-------------|--------|--|
| 000 | SINGLE | Single transfer |
| 001 | INCR | Incrementing burst of unspecified length |
| 010 | WRAP4 | 4-beat wrapping burst |
| 011 | INCR4 | 4-beat incrementing burst |
| 100 | WRAP8 | 8-beat wrapping burst |
| 101 | INCR8 | 8-beat incrementing burst |
| 110 | WRAP16 | 16-beat wrapping burst |
| 111 | INCR16 | 16-beat incrementing burst |

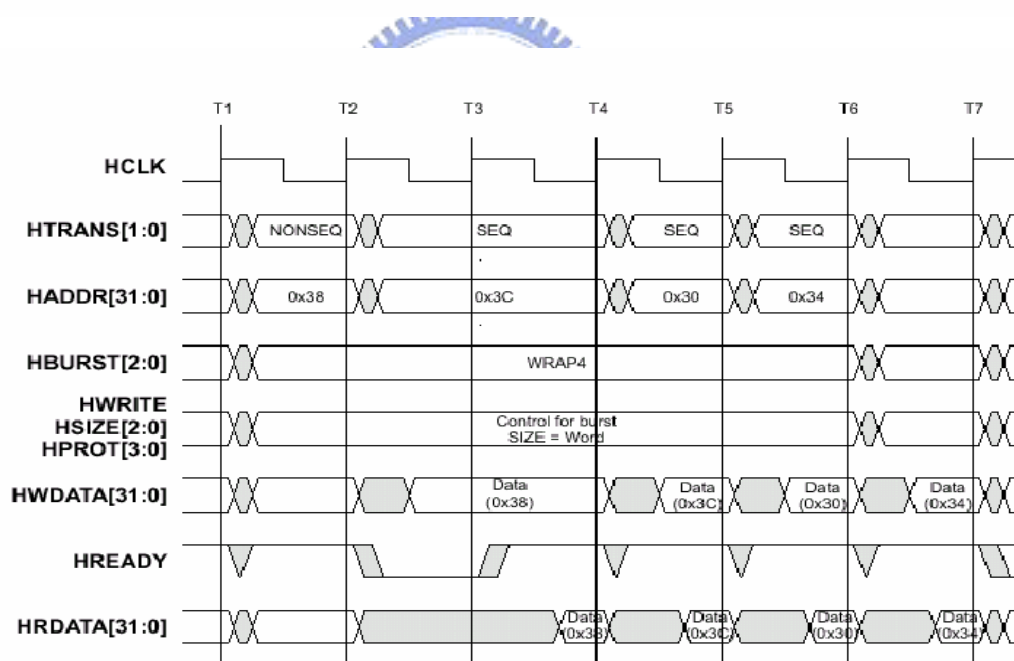


圖2.6 四個傳送個數的圍繞式爆發式

2.4.4 從屬器回應模式

當主控器開始一個傳輸時，從屬器必須回應目前接收的狀態，以告知主控器是否該繼續傳輸或中斷傳輸。在AHB協定中，從屬器有兩個回應的信號，HREADY和HRESP。除了可以使用HREADY訊號去延長傳送時間外，從屬器還可以使用HRESP[1:0]去告訴主控器傳送時的狀態。在AHB裡傳送時可以表示的狀態共有四種：OKAY，ERROR，RETRY，SPLIT。除了OKEY僅需1個時脈週期外，其餘的模式都需2個時脈週期完成。

OKEY：當HREADY為高準位時，此信號表示傳送成功。

ERROR：表示傳送失敗。

RETRY：表示傳送沒有完成，須重新傳送。則主控器必須重傳直到傳送成功。

SPLIT：表示傳送沒有成功，但為了避免此傳送一直將匯流排給鎖住，則回應此信號給主控器。此時仲裁器可先將匯流排的使用權交給其他的主控器。

2.4.5 仲裁

由於AHB為多主控器的系統，而同一時間只允許一個主控器去存取匯流排，因此需要仲裁器去做仲裁。仲裁器觀察主控器所發出的匯流排要求，再根據仲裁機制允許最高優先權的主控器去使用匯流排。

而仲裁器也接收從屬器所發出的HSPLIT信號，完成其Split的動作。要完成仲裁的機制，需要使用以下的信號：

HBUSREQ_x：主控器利用此信號告知仲裁器需要使用匯流排。

HLOCK_x：若主控器想要進行的連續傳送是不能被中斷的，則主控器可以在發出HBUSREQ時，同時發出HLOCK信號。

HGRANT_x：仲裁器利用此信號來判斷優先權最高的主控器可以使用匯流排。當主控器的HGRANT信號為高準位，且HREADY信號也為高準位時，則代表主控器在下個時脈週期就可擁有匯流排使用權。

HMASTER：指出哪一個主控器正在做資料的傳輸(每個主控器在仲裁器裡皆有一個編號)並且提供給有支援Split功能的從屬器去決定哪一個主控器是與其連接的。

HMASTLOCK：得到許可使用匯流排的主控器發出HLOCK信號後，由仲裁器發出此信號鎖住匯流排。此信號與HMASTER同步。

HSPLIT_x：當從屬器由Split狀態完成工作時，由HMASTER所得之主控器編號，將此信號回傳至仲裁器中作排程，以完成傳送。

圖2.7顯示出基本的匯流排交握情形。主控器利用HBUSREQ_x信號告知仲裁器，要求使用匯流排。仲裁器擷取主控器s要求信後，作出判斷，發出適當的HGRANT_x信號。當主控器接收到相對應的HGRANT_x信號為高準位，且HREADY為高準位時，即可在下個時脈週期開始送出位址與

控制信號。

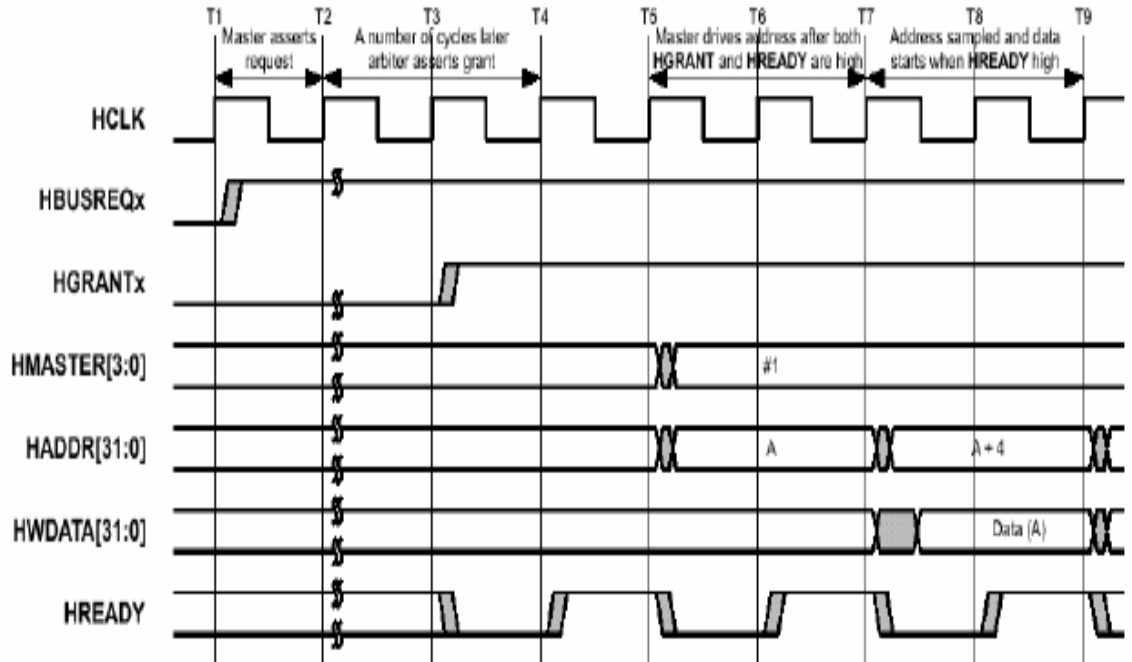


圖2.7 基本的匯流排交握情形

2.5 AMBA APB

APB主要是用在連接低頻寬、低功率的周邊裝置。它含有兩個元件：APB橋接器及APB從屬器。在APB的架構中，不像AHB為多主控器，APB橋接器是唯一的主控器，因此不需要仲裁器以及一些要求/同意信號。所以APB協定及介面的複雜度大大的降低。

2.5.1 APB架構

在APB的架構中，APB橋接器是唯一的主控器，負責初始讀寫的動作。除此之外，APB橋接器屬於是AHB架構中的一個從屬器，所以APB橋接器必須有AHB從屬器的介面與AHB溝通。圖2.8顯示了APB的架構。

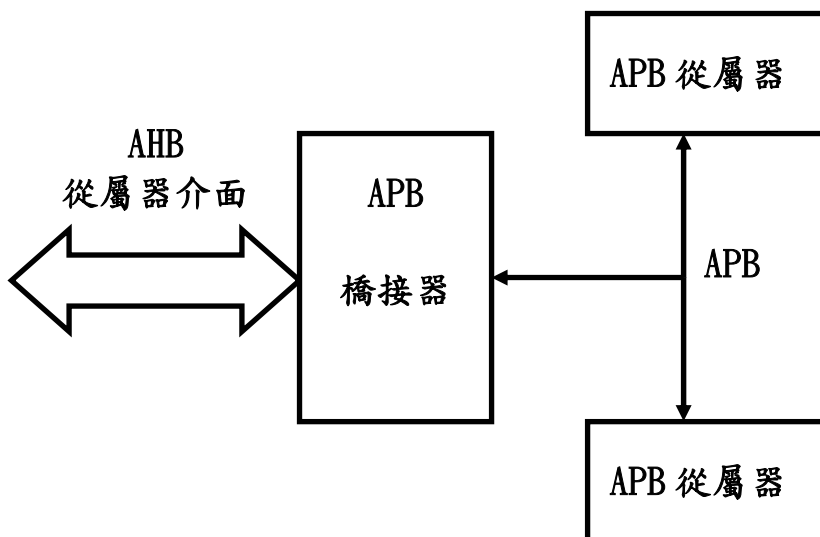


圖2.8 APB架構

2.5.2 APB傳送協定

圖2.9的狀態圖說明了APB傳送協定。初始狀態為IDLE狀態，此時並沒有資料在傳送，也沒有從屬器被選擇到(PSELx=0)。當有資料要傳送時，則進入SETUP狀態，此時PSELx信號被拉起，APB橋接器開始送出位址及控制信號於匯流排。下一個時脈週期則進入ENABLE狀態，此時PENABLE信號被拉起，而PADDR、PSEL、PWRITE信號皆與SETUP狀態時一致。在ENABLE狀態，資料的傳送必須完成。之後若沒有資料要傳送，則又進入IDLE狀態，若有連續的資料傳送則進入SETUP狀態。

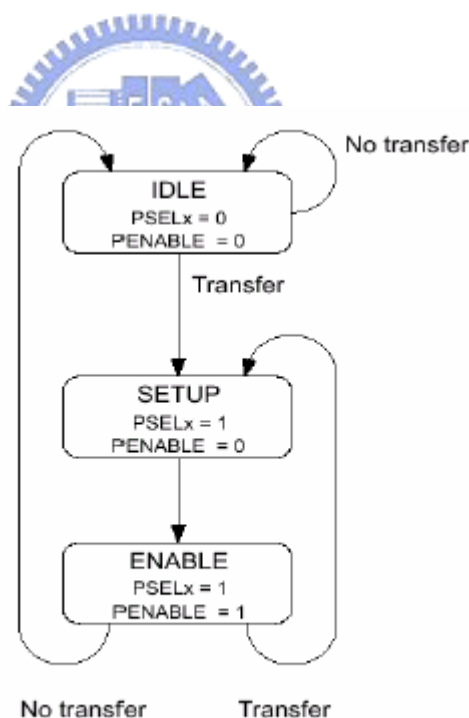


圖2.9 APB傳送協定

圖2.10顯示APB寫入過程的時序圖。其中T2 →T4為一個APB寫入過程，T2 →T3為SETUP狀態，T3 →T4為ENABLE狀態。整個過程中，位址、

控制及資料信號都須維持不變。

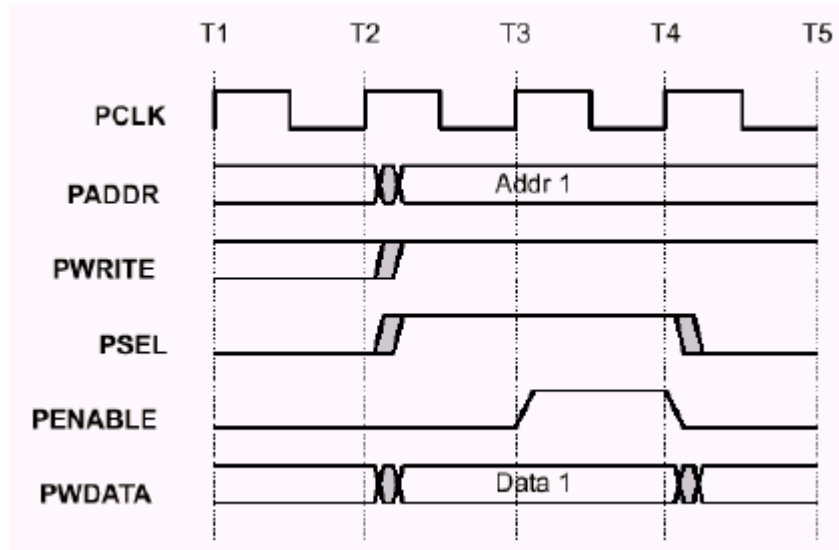


圖2.10 APB寫入過程時序圖

圖2.11則顯示APB讀取過程的時序圖。其中除了PWRITE為低準位外，其他信號時脈皆與APB寫入過程一致。

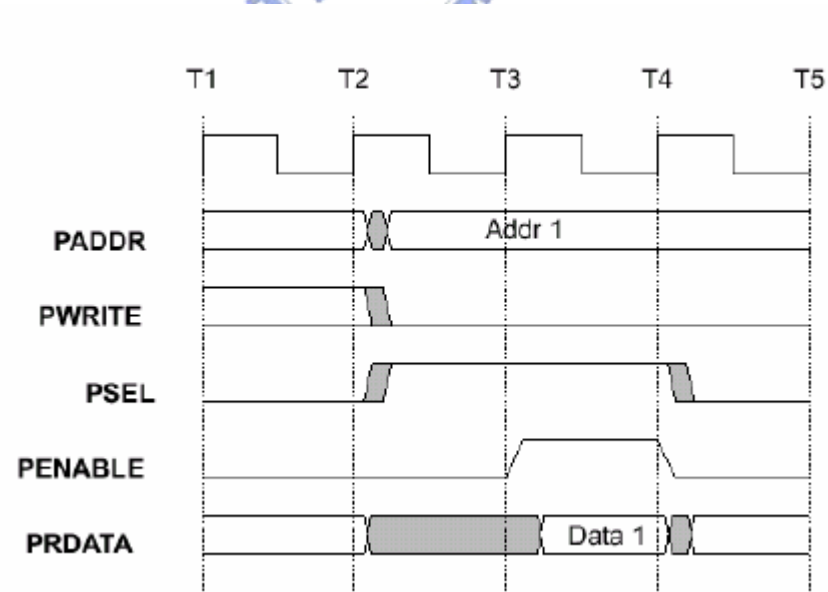


圖2.10 APB讀取過程時序圖