

國立交通大學

電子工程學系 電子研究所碩士班

碩 士 論 文

高速低功率乘-累加器微架構與電路設計

High-Speed and Low-Power Multiplier-Accumulator

Micro-Architecture and Circuit Design

研 究 生：林書玄

指導教授：黃 威 教授

中 華 民 國 九 十 三 年 九 月

高速低功率乘-累加器微架構與電路設計

High-Speed and Low-Power Multiplier-Accumulator

Micro-Architecture and Circuit Design

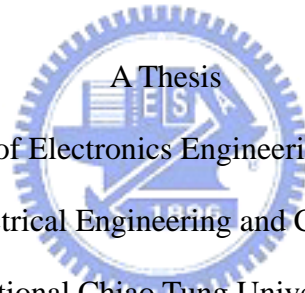
研究生：林書玄

Student : Shu-Hsuan Lin

指導教授：黃 威

Advisor : Wei Hwang

國立交通大學
電子工程學系電子研究所
碩士論文



Submitted to Department of Electronics Engineering & Institute of Electronics

College of Electrical Engineering and Computer Science

National Chiao Tung University

in Partial Fulfillment of the Requirements

for the Degree of

Master

in

Electronics Engineering

September 2004

Hsinchu, Taiwan, Republic of China

中華民國九十三年九月