

第一章 緒論

1.1 研究目的

在地球暖化問題不斷增加下，世界各國對於二氧化碳的排放量的管制也越來越嚴格，使得近來國際上對於環保意識也逐漸上升，加上目前石油估計只剩下 40 年左右的蘊藏量，導致國際上漸漸開始對替代能源的重視，因此在這幾年不斷積極的尋找與開發新的替代能源；而目前備受矚目且具有發展潛力的技術包含有太陽能電池、燃料電池與鋰電池；在這些技術當中又以太陽能電池的成長速度最快。近幾年全球的太陽能電池產業，平均每年以 20~30% 的成長速度持續成長中，其中又以德國與日本的成長速度最快^[1]，如圖 1-1；太陽能電池由於產業不斷的成長，相對單位發電瓦數之價錢也持續降低中，但礙於材料成本的關係，成本降低的幅度也越來越少，如圖 1-2；而當發電成本持續降下，預計到了 2040 年全球利用太陽能發電之發電量會佔所有發電系統的 25%^[2]，如圖 1-3；這也是為什麼太陽能電池的發展無可限量。

太陽能電池是利用太陽光與材料相互作用後而直接產生電力的一種沒有污染且可以再生的一項技術，太陽能電池之所以受到各國的注意，主要有以下幾種原因：(1)太陽的壽命經過科學家估計，還有好幾十億年的壽命，以目前來說是取之不盡，用之不竭之能源 (2)太陽能發電的過程中並不會產生二氧化碳等之造成溫室效應的氣體，即可達到綠色能源之需求，所以太陽能在 21 世紀是一項重要的能源，各國也紛紛相繼投入此技術的研究與開發，包含國家級的研究機構、產業界、與學術單位，都開始投入許多的資源。

1.2 太陽能電池發展史

最早的太陽能電池技術是在 1839 年由法國物理學家 Alexandre-Edmond Becquerel 觀察到將光線照到導電溶液中，會有光伏特效應(photovoltaic effect)。但直到 1883 年美國科學家 Charles Fritts 利用硒(Selenium)材料上，塗上一層很薄的金來形成一個簡單的電池，而在 1930 年代硒製電池已經被應用在一些對光敏感之儀器上，但發電效率都在 1% 以下^[3]。而直到 1941 年才由 Russell Ohl 開發出由矽半導體所製作之太陽能電池，不過效率都不到 1%，其結構如圖 1-4；到了 1954 年由貝爾實驗的 Chapin、Fuller 與 Pearson 三位科學家利用摻雜雜質到矽材料裡面，使得對光敏感性增加，也相對提高其發電效率

至 6% 左右^[4]，其結構如圖 1-5。而在 1957 及 1958 年蘇聯與美國分別發射了人造衛星，都是利用太陽能電池來發電維持衛星之運作，也開啟了太陽能電池對人類在科技上的重大貢獻與影響性。1973 年石油危機的發生，人類開始將太陽能電池應用在生活上，例如計算機與手錶就是最好的代表，雖然砷化鎵(GaAs)發電效率較高，但由於成本的關係，矽基太陽能電池的使用一直是佔多數，所以一直是各國研究單位不斷研發的主要技術；在 1976 年 Carlson 製作第一個非晶矽太陽能電池，由於可以以薄膜的型態來製作，因此降低矽的用量而降低製作成本，但相對其轉換效率也比一般單晶矽太陽能電池來的低；另外，效率提升一直是太陽能電池之研究者永遠要追求的目標，Blakers 等人於 1983 與 1986 年分別提出以 MIS (Metal-Insulator-Semiconductor) 結構製作的太陽能電池其效率可高達 18%^[5] 以及 PESC (Passivated Emitter Solar Cell) 結構製作的太陽能電池其效率可高達 18%^[6]，而最著名的就是在 2001 年由澳洲 UNSW (University of New South Wales) 大學的 Jianhua Zhao 等人所開發的 PERL (Passivated Emitter and Rear Locally diffused) 單晶矽太陽能電池其效率可高達 24.7%^[7]，其結構如圖 1-6；所以在未來的研究上，提升效率與降低製作成本，是人們不斷對太陽能電池研究的重要課題。

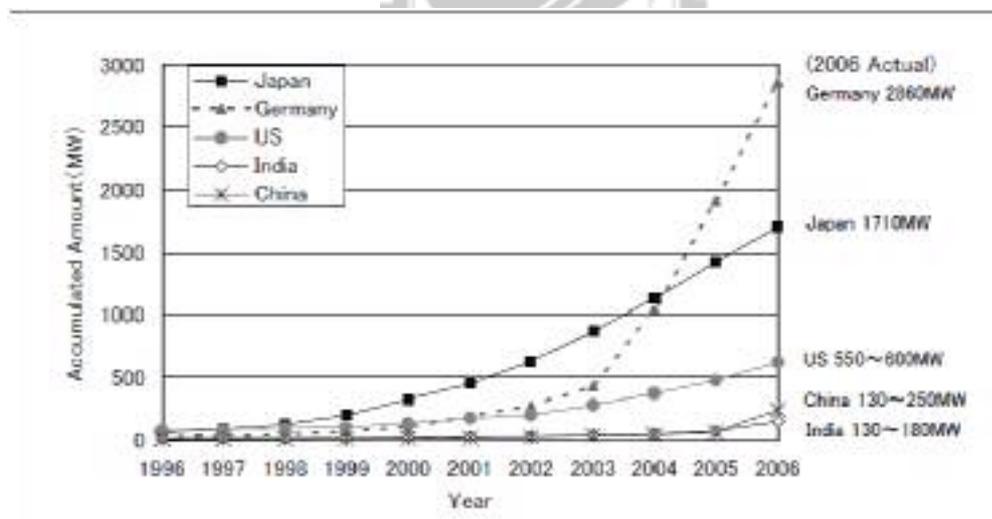


圖 1-1 1996~2006 年全球各國太陽能電池之裝置容量^[1]

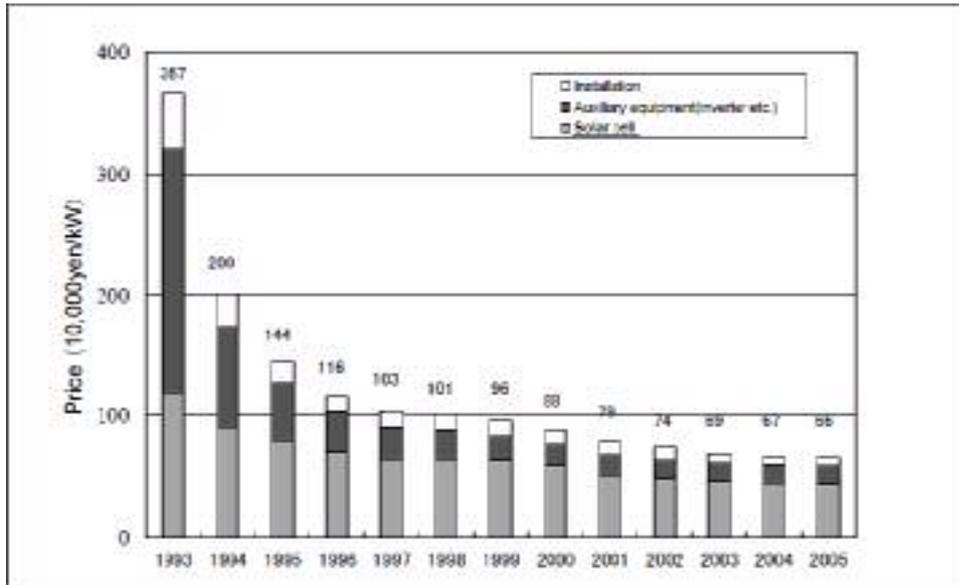


圖 1-2 住宅用太陽能電池發電系統之價格 [1]



Percentage of the world's total electrical power provided by photovoltaic generation systems

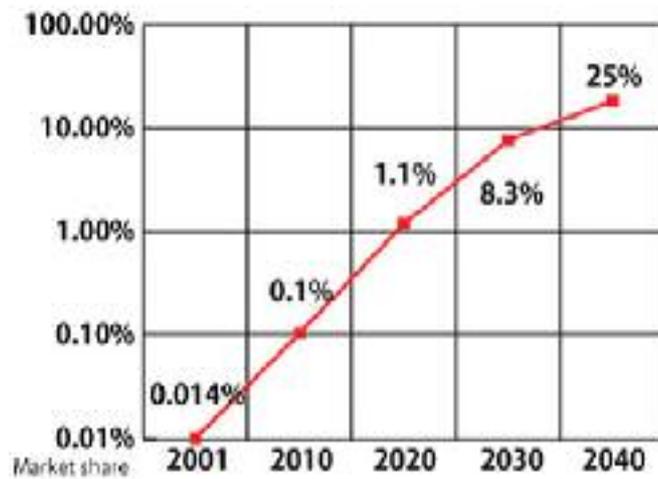


圖 1-3 全球太陽能發電使用量之趨勢圖 [2]

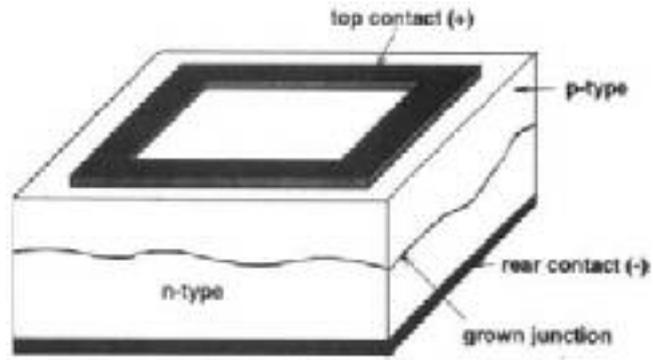


圖 1-4 於 1941 年 Russell Ohl 所發表的矽太陽能電池^[3]

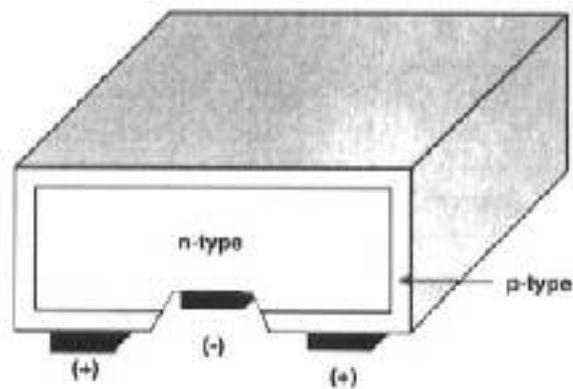


圖 1-5 1954 年 Chapin 等人發表利用雜質擴散製作 P-N 接面的矽太陽能電池^[4]

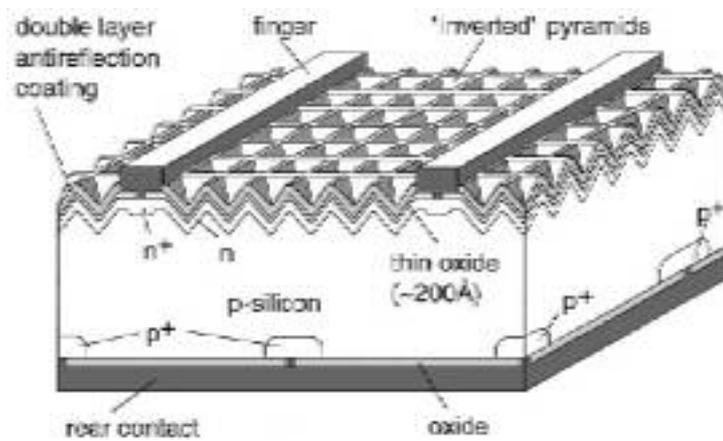


圖 1-6 PERL 太陽能電池結構^[7]

1.3 太陽能電池之簡介

太陽能電池基本上就是利用材料本身對光之敏感性來做能量之轉換，而且能夠在吸收太陽能光能量後直接轉換成電能的一個光電元件，即稱為太陽能電池 (Solar Cell)，而太陽能光譜之波長範圍約在 $0.3\ \mu\text{m} \sim 3\ \mu\text{m}$ 左右，如圖 1-7^[8]，經過估算在太陽表面所發出來的能量全部轉換成電能，相當於 $4E20\ \text{MW}$ (百萬瓦)；而由於地球有臭氧層與大氣層的保護，使得可以降低太陽光之輻射能量，甚至是水氣、廢氣與微塵物等都可吸收與反射太陽能輻射，所以在地表的太陽輻射能量實際約只有太空中的 40%~45% 左右，因此如果可以 100% 的吸收地球表面之太陽光能量，足以提供目前商業用之能量的一萬三千倍^[10]；這也是為什麼太陽能電池目前重要之替代能源之一。

1.3.1 太陽能電池之基本材料

一般來說太陽能電池之材料都是以半導體材料為主，由於太陽光譜波長介在 $0.3\ \mu\text{m} \sim 3\ \mu\text{m}$ 之間，如果轉換成電子能量型態來表示約在 $0.4 \sim 4\ \text{eV}$ 左右，如圖 1-8^[9]，所以在太陽能電池之材料上的選擇也必需介於此範圍內，因為當光子能量大於材料本身的能帶 (Band gap) 時，才會被材料所吸收而達到能量轉換；相對的，如果光子能量小於材料本身的能帶時，則不會被材料所吸收，而此光子之能量就會穿透此材料，也就無法達到能量的轉換；對於太陽能電池之材料大致上可以區分成三種材料：

- (1) 矽基半導體材料
- (2) 化合物半導體材料
- (3) 有機材料

而在最佳化太陽能電池之材料上的選擇基本上有以下之需求；

- (1) 材料的抗輻射能力佳
- (2) 材料的穩定性佳
- (3) 材料取得容易且成本低
- (4) 直接能隙之半導體材料
- (5) 對光之吸收係數高
- (6) 能量轉換效率高之材料

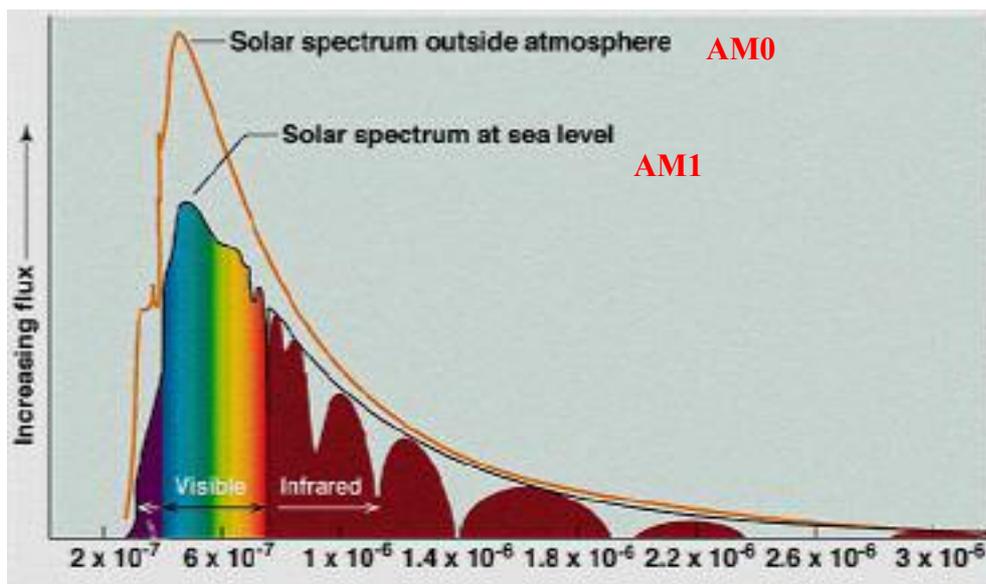


圖 1-7 太陽能光譜圖 [8]

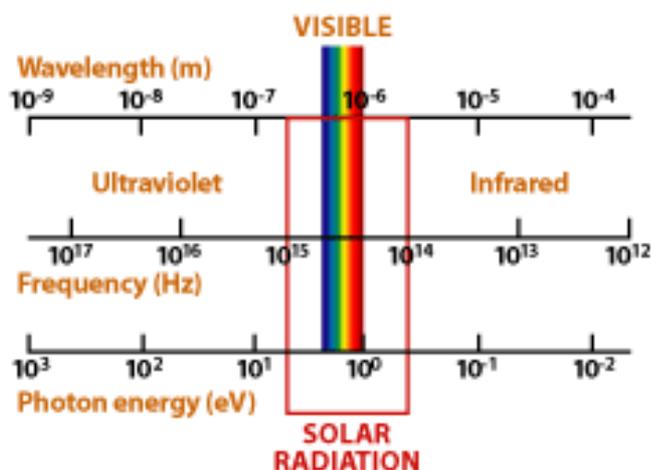


圖 1-8 太陽能波長、頻率與光子能量對應圖 [9]

1.3.2 太陽能電池之種類

太陽能電池以目前的技術大致可以分成三類；(1)矽基太陽能電池；(2)化合物太陽能電池；(3)有機太陽能電池；其中又以矽基太陽能電池為最大宗的技術，如表 1-1，以發電效率來看，還是以直接能隙的 III-V 族半導體最高，但由於材料的存量較少與成本較高，所以比較難普及化；有機材料的太陽能電池目前其中又以染料敏化太陽能電池 (Dye-sensitized Solar Cell, DSSC) 最為常見，雖然材料成本低，但目前發電效率還是很低，都還在研究階段；矽基太陽能電池是目前技術的主流，它在材料上佔盡優勢，不但相較於 III-V 族半導體材料便宜也取得容易，而它的發電效率也高於目

前的有機太陽能電池，各方面取得平衡後，所以矽基太陽能電池不管在技術或是產業發展上，可以擁有 90%之佔有率。

表 1-1 目前常見的太陽能電池種類與技術 [10]

| Type | Substrate | Configuration | Material | Efficiency | | | |
|-----------|---|-----------------|----------------------------------|---------------|--------------------------------|-------|---------|
| | | | | Laboratory | Commercial | | |
| Si base | Wafer | Single junction | Single Crystalline Silicon | 24.7% | 15~18% | | |
| | | | Poly-crystalline Silicon | 20.3% | 12~14% | | |
| | Glass | Single junction | Poly-crystalline Silicon | 3~4% | * | | |
| | | | Micro-crystalline Silicon | 10.1% | < 7% | | |
| | | | Amorphous Silicon | 13.0% | < 8% | | |
| Tandem | Amorphous Silicon/ Micro-crystalline Silicon | 12.1% | < 10.4% | | | | |
| Compounds | Wafer | Single junction | III - V | GaAs | 25.1% | * | |
| | | Multi-junction | | GaInp/GaAs/Ge | 32.0% | * | |
| | Glass | Single junction | II - VI | | Cd-Te | 15.6% | < 10.7% |
| | | | I - III - IV | | CuInSe ₂ (CIS) | 19.5% | < 13.4% |
| | | | | | Cu(InGa)Se ₂ (CIGS) | | |
| Chemistry | Glass | Single junction | Dye-sensitized Solar Cell (DSSC) | | 7.1% | * | |

矽基太陽電池：

(1) 單晶矽太陽電池

單晶矽太陽電池主要是以單晶矽晶圓作為主要材料的太陽電池，一個簡單的單晶矽太陽電池是先利用擴散或是其他製程方法製作 P-N 接面，接著製作抗反射層與上下電極，即可完成一個簡單的太陽能電池元件；一般單晶矽晶圓製作是利用 CZ (Czochralski)法與 FZ (Float Zone)法，但因為 FZ 法成本較高，所以比較少用在太陽能電池上；由於使用單晶矽晶圓，所以在矽材料中的電子遷移率(mobility)、材料缺陷數量(defect)與金屬雜質含量(metal impurity)等，都會比起其他矽材料來的好，所以單晶

矽太陽能電池之效率也比較高，由表 1-1 得知商業化的效率可達 15~18%，而實驗室的效率最高已經可達 24.7%^[7]，而高效率的單晶矽太陽能電池都是利用許多不同的製程方式與結構設計來提高其轉換效率，例如：埋入式接點太陽能電池 (Buried Contact Solar Cell, BCSC)，由澳洲 UNSW 大學所研發的單晶矽太陽能電池，效率可達到 19.9%，也是目前商業化的單晶矽太陽能電池中最高的^[3]，其結構如圖 1-9；日本 Sanyo 公司所開發的 HIT (Hetero-junction with Intrinsic Thin layer) 太陽能電池，是利用 n-type 單晶矽晶圓在製作 i/p 與 i/n 非晶矽薄膜，由於 HIT 太陽電池總厚度約在 200 μm 左右，可以有效降低材料成本，而其轉換效率可達 21.5%^[11]，HIT 太陽電池之結構如圖 1-10，而 HIT 太陽能電池目前以已經商業化。目前全球所生產的太陽能電池，約有 40% 是單晶矽太陽能電池，由於單晶矽成本較高，因此，如何減少矽晶圓厚度來降低材料成本以及持續提升轉換效率是目前單晶矽太陽能電池主要發展的方向。

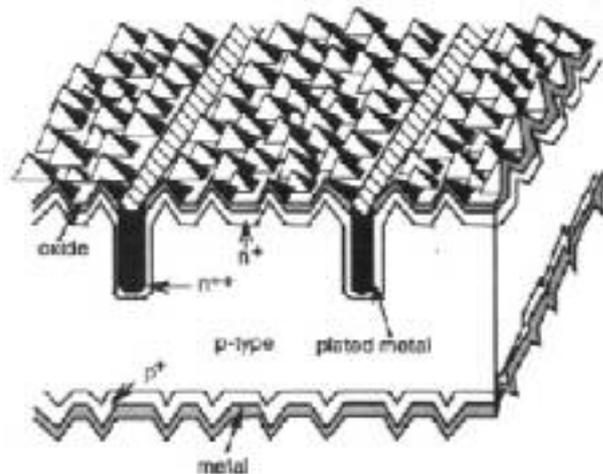


圖 1-9 PERL 太陽能電池結構^[3]

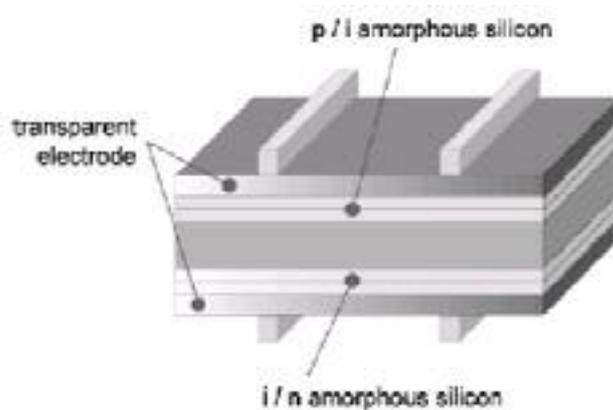


圖 1-10 Sanyo HIT 太陽能電池結構^[11]

(2) 多晶矽太陽電池

多晶矽太陽電池是目前在太陽能產業中佔最大的比例，約有 50% 的太陽能電池都是以此技術製作的，因為多晶矽的材料成本比單晶矽來的低，但它的轉換效率最高可以達到 20.3% ，商業用之轉換效率也可達 12~14% (見表 1-1)，只比單晶矽太陽能電池與化合物太陽能電池的轉換效率低；一般而言，多晶矽太陽能電池可以區分成塊材多晶矽(bulk polycrystalline silicon)與薄膜多晶矽(thin film polycrystalline silicon)兩種類型。

塊材多晶矽太陽電池的製程與結構上大致上都和單晶矽太陽能電池一樣，最大的不同在於晶圓材料與 N 型射極(N-type emitter)的製作方式，在晶圓材料上，雖然多晶矽材料本身比起單晶矽仍有許多晶粒邊界(Grain boundary, GB)與缺陷(defect)，此晶粒邊界與缺陷會影響載子遷移率(mobility)與少數載子的生命週期(lift time)而影響到太陽能電池元件的轉換效率，但多晶矽材料卻在材料製作成本上相對較低，且單晶矽在拉晶的過程中其晶圓尺寸有限，無法向多晶矽晶圓一樣可以擁有較大的面積；在 N 型射極的製作方面有很多種方法，目前技術最成熟的是以磷擴散的方式(如 POCl_3)來完成，但此製程一般都需要在 900 °C 以上高溫的製程溫度，為了降低其製程溫度而發展了一些不同的技術，例如：固相結晶法(Solid Phase Crystallization, SPC)、金屬誘發結晶法(Metal Induced Crystallization, MIC)與雷射誘發結晶法(Excimer Laser Annealing)等等^[12-14]；而這些結晶技術的原理會在後面的章節詳細的探討，這些結晶技術不但可以降低製程溫度以及製程之成本外，甚至可以應用在較便宜且無法耐高溫的玻璃基板上。

薄膜多晶矽太陽電池，也是近來許多人研究的方向之一，除了上述的結晶法以外，還可以利用化學氣相沉積法來(Cheical Vapor Deposition, CVD)製作多晶矽薄膜，而氣相沉積法有很多，例如：低壓化學氣相沉積法(Low Pressure CVD, LPCVD)、電漿輔助化學氣相沉積法(Plasma Enhanced CVD, PECVD)、熱絲化學氣相沉積法(Hot Wire CVD, HWCVD)與電子迴旋共振化學氣相沉積法(Electron Cyclotron Resonance CVD, ECR-CVD)等等；由於是利用化學氣相沉積來形成多晶矽薄膜，所以矽結晶的大小通常會比起 SPC 或是 MIC 法來的小，因此也有些文獻稱此多晶矽薄膜為微晶矽薄膜(Microcrystalline silicon, mc-Si)^[15]，一般的塊材的矽晶太陽能電池是利用 P-N 結面結構來完成發電，而多晶矽薄膜太陽能電池則是利用 p-i-n 三層結構，主要是靠 i-layer (intrinsic silicon)吸收光子來產生電子-電洞對，在 i-layer 的上下層分別有 p type silicon 與 n type silicon，而 p-layer 上層會有一層 TCO(透明導電模)電極，在 n-layer

下層會有金屬電極，其元件之結構如圖 1-11 所示；

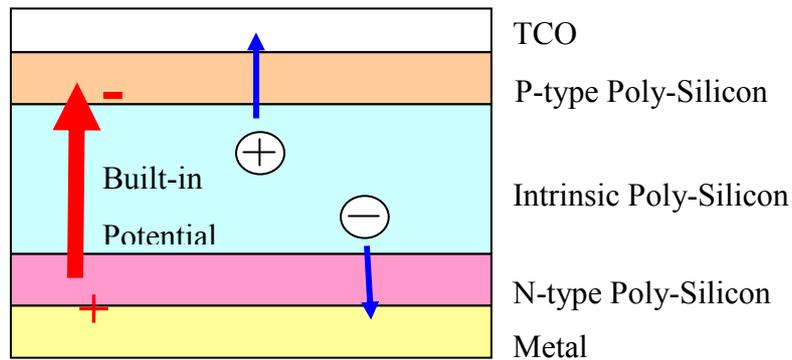


圖 1-11 p-i-n 矽薄膜太陽能電池結構

(3) 非晶矽太陽能電池

非晶矽(Amorphous Silicon, a-Si)薄膜太陽電池是在 1976 年由 Cralson 和 Wronski 兩人所發明的，非晶矽薄膜可以利用化學氣相沉積(CVD)或是濺鍍(Sputtering)來完成，而一般還是以 CVD 為主，而又以 PECVD 最為常見，由於在製程中會通入 SiH_4 、 H_2 、 B_2H_6 與 PH_3 等等各種氣體，而這些氣體在電漿的環境下會造成氣體分解，因此所沉積的非晶矽薄膜都含有氫原子；另外，因為非晶矽薄膜的排列無順序，在薄膜中會有許多的缺陷與懸浮鍵(dangling bond)，可以砍入氫氣來使這些氫原子可以跟懸浮鍵鍵結而低缺陷數量，因此非晶矽薄膜也可稱為氫化非晶矽(a-Si:H)薄膜。

由於非晶矽材料對於可見光的吸收比多晶矽或是單晶矽高出許多，所以在製作非晶矽太陽電池只需要數微米的薄膜即可有效的吸收光子能量，因此可以減少矽原料的使用量因而大大降低材料的成本；但是因為非晶矽材料的載子速率與生命週期都比晶矽或是單晶矽材料差，導致元件的發電效率一般都低於 8%；除此之外，光劣化效應(Staebler-Wronski effect) 也是嚴重影響到非晶矽太陽電池效率的主要因素之一；在元件結構上主要還是以 p-i-n 的結構為主(如圖 1-11)，大致上可以分成上覆蓋層設計(Superstrate design)與基板層設計(Substrate design)兩種元件結構的設計，如圖 1-12；由於單界面之非晶矽太陽電池有光劣化與效率低的缺點，因此結合微晶矽的多界面太陽電池也相繼有許多人開始研究，來改善元件之轉換效率以及光劣化等性質。

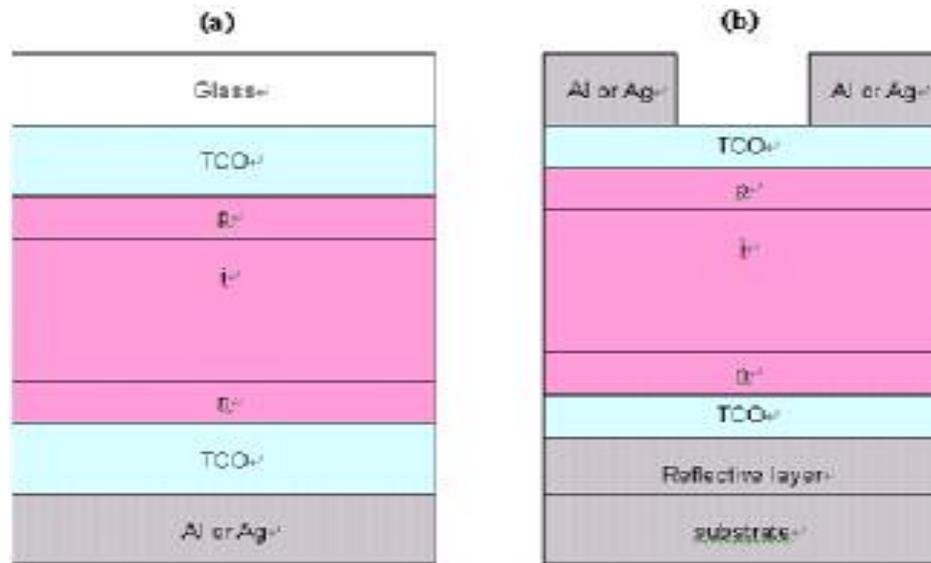


圖 1-12 (a) Superstrate design 結構與(b) Substrate design 結構

化合物太陽能電池

化合物太陽電池一般可以歸類為 III-V、II-VI 與 I-III-IV 三類為主要的化合物材料(參考表 1-1)，所謂 III-V 族化合物就是利用週期表第 III 族(例如：Ga)與第 V 族(例如：As)的元素所組成的半導體材料，以此類推其他化合物也是以這樣的方式組成；在 III-V 族化合物太陽電池最常見的就是 GaAs 太陽電池，由於是直接能隙的半導體材料且光吸收係數也大，則轉換效率可達 25%，如果再結合 Multi-junction 的結構設計，其轉換效率更可達 30% 以上；而 II-VI 與 I-III-IV 化合物則分別是 CdTe 與 Cu(InGa)Se₂ (CIGS) 的薄膜太陽電池為主，其實驗室之轉換效率分別約在 15% 與 19%。

有機太陽能電池

染料敏化太陽電池(Dye-sensitized Solar Cell, DSSC)，是目前比較常見的有機太陽能電池，它是利用透明導電基板、二氧化鈦多孔性材料、染料光敏化劑與電解質溶液等材料所組成的，而染料分子為主要吸光的材料，目前的轉換效率可達 7% 左右，但都還在實驗階段，由於此技術的材料成本比其他太陽電池低的多，所已近來不斷有很多研究單位持續研究。

1.4 論文研究的動機與架構

1.4.1 論文研究的動機

利用金屬誘發結晶(Metal Induced Crystallization, MIC)的機制來進行矽材料的結晶，並用於低溫多晶矽薄膜電晶體(Low Temperature Polycrystalline Silicon Thin Film Transistor, LTPS-TFT)元件的製作，不管是對於其矽結晶之成長機制或是 TFT 元件的電性也都有許多文獻探討^{[16][17]}。

一般而言，比較常見用於誘發矽結晶的金屬材料包含金(Au)、鋁(Al)、鈦(Ti)、鈀(Pd)、鎳(Ni)...等等，其中又以 Al 與 Ni 金屬誘發結晶是最常見的；但往往在金屬誘發結晶的過程中會有許多的金屬離子殘留在矽材料中，因而導致元件的電性比較差，因此也發展了金屬誘發側向結晶(Metal Induced Lateral Crystallization, MILC)的技術來降低金屬離子的殘留量，來改善元件的特性。

在太陽電池結構基本上是需要一個 P-N 接面的二極體做完元件的主體，以目前的矽晶太陽能電池的結構設計來看，大多是以 P 型單晶矽或是多晶矽的晶圓做為基材，再以高溫退火擴散的方式來進行 N 型元素摻雜(例如磷元素)，產生 P-N 接面，但在高溫擴散過程中，通常是需要高於 900°C 以上的溫度；因此為了降低製程溫度而可以進一步應用在其他熔點較低的基板上，我們藉由 MIC 與 MILC 的低溫結晶機制在 LTPS-TFT 德基礎上，進一步研究其利用 MIC 與 MILC 的機制製作矽基太陽電池的可行性。

1.4.2 論文研究的架構

此論文分為五個章節，第一章是緒論，主要是介紹太陽電池的歷史與發展過程以及此論文之研究動機；第二章是研究內容與方法，主要是介紹實驗方法以及金屬誘發結晶的機制；第三章是太陽電池基本原理，是介紹太陽電池的原理與基本物理概念；第四章是探討利用固相結晶法、鎳金屬誘發結晶法與金屬側向結晶法對太陽電池之影響性；第五章是探討利用鎳捉聚技術來改善太陽電池的效率。

第二章 基本理論與研究內容

2.1 太陽能電池材料

2.1.1 半導體基本觀念

半導體太陽電池都是在固態物理的理論下發展而來的，以固態材料的導電特性來區分，基本上可以分成導體(conductor)、半導體(semiconductor)與絕緣體 (insulator)；固態材料的導電率可由材料本身的能隙(Energy band gap)來解釋，如圖 2-1，而半導體的導電率恰好就是介於導體與絕緣體之間；其能隙大小也是介於導體與絕緣體之間；但由於半導體的特性會受到外在環境所影響，例如：溫度、照光、磁場等因素；除此之外，半導體有一個重要的特性，就是半導體的導電率可以經由摻雜不同濃度的原子會有不同之導電率，一般而言，半導體的摻雜可以分成 N 型與 P 型摻雜兩種，以矽半導體材料的摻雜為例，單晶矽的晶格為 FCC 鑽石結構(Diamond lattice)，每一個鍵結的角度都接近 109.5° ，如圖 2-2，本身屬於第四族元素，會有四個價電子而這四個價電子會和鄰近的矽產生共價鍵，當摻雜元素為擁有五個價電子的第五族元素時，例如磷(P)、砷(As)、銻(Sb)等元素，摻雜原子會取代矽原子原來所佔有的位子，因此會多出一個自由電子，使得此摻雜後的半導體可以增加其導電率，此提供自由電子的摻雜元素稱為施體(Donor)，由於此時半導體內部的傳導是由負電荷主導，即稱為 N 型半導體；相同的，當摻雜元素為擁有三個價電子的第三族元素時，例如硼(B)、鎵(Ga)、銦(In)等元素，摻雜原子會取代矽原子原來所佔有的位子，此時在共價鍵上會少一個電子而產生一個電洞，再是溫以上的環境中，共價鍵的電子會游離來填補此電洞，在填補的過程中就會有傳導發生，此提供電洞的摻雜元素稱為受體(Acceptor)，由於此時半導體內部的傳導是由正電荷主導，即稱為 P 型半導體。另一種與鑽石結構的是閃鋅結構(Zincblende lattice)，一般的三五族或是二六族化合物半導體都是屬於此結構，例如：砷化鎵(GaAs)、碲化鎘(CdTe)。

固態材料可以依據原子的排列來區分其型態，以矽材料為例，如圖 2-3，可以分為非晶矽(Amorphous)、多晶矽(Polycrystalline)與單晶矽(Single-crystalline)三種型態，而其它固態材料原子排列也都是用此分類方式，由於材料的排列差異會造成材料本身的特性；一般來說，單晶結構由於原子排列非常整齊，所以其材料本身的缺陷也就非常少；而多晶結構代表著局部的原子排列是一致的，它的缺陷會比單晶多，主要的缺陷是來自於晶格與晶格之間的晶界(Grain boundary)；至於非晶結構由於原子排列是散

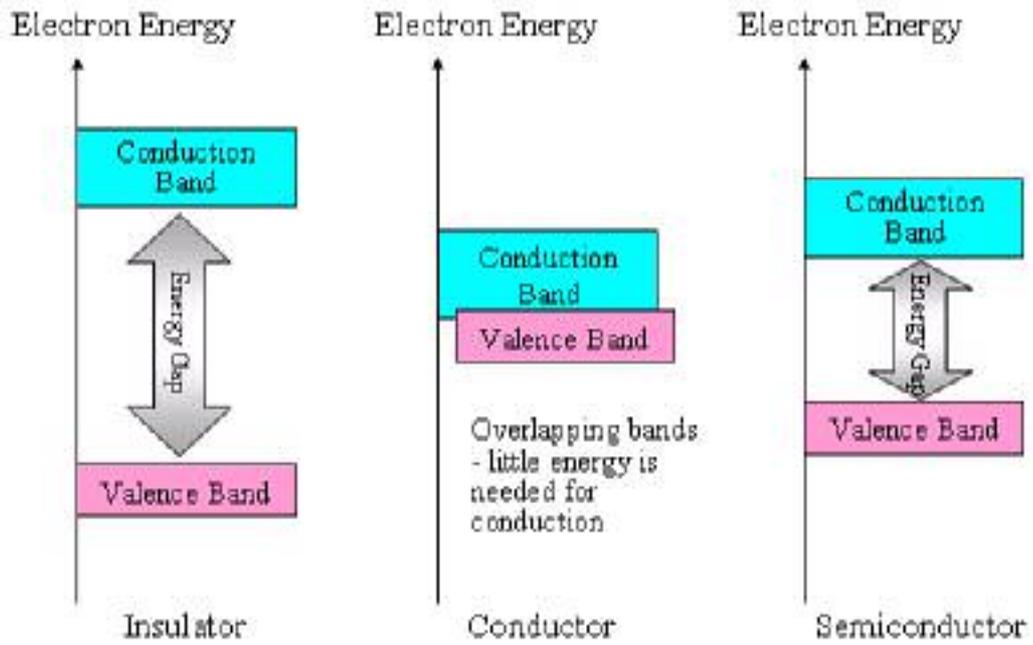


圖 2-1 固態材料的能隙(Energy band gap)示意圖

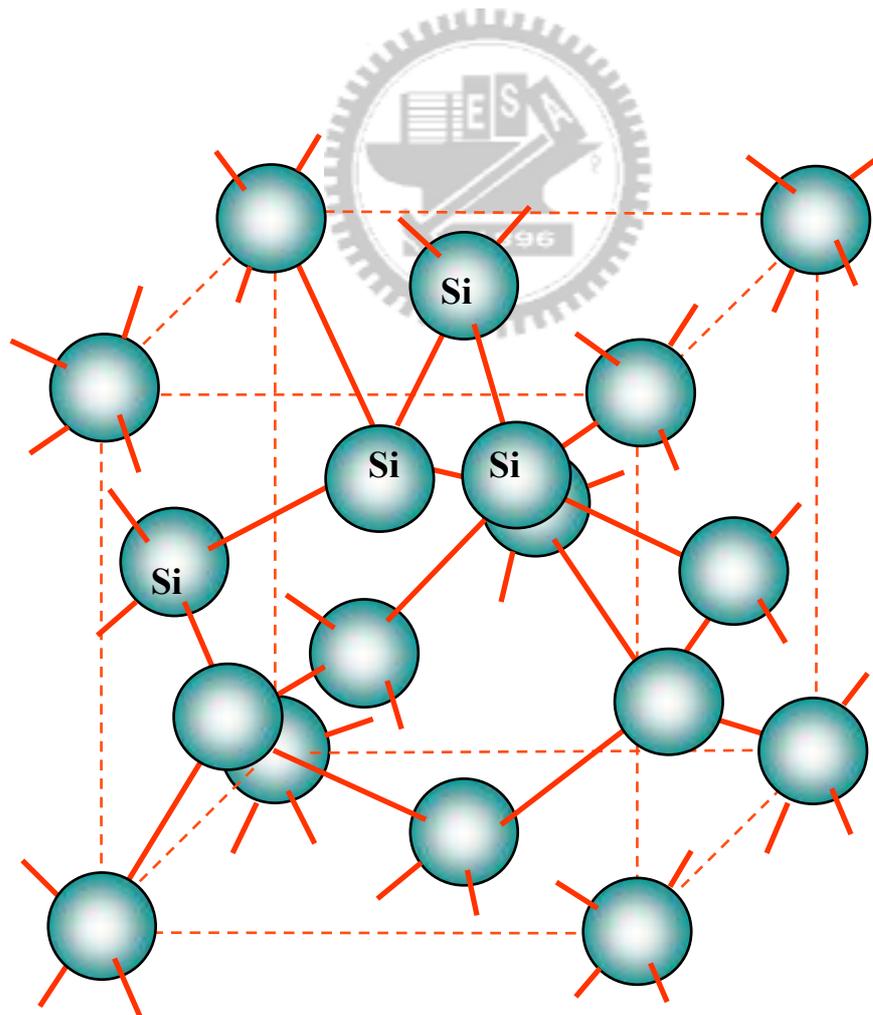


圖 2-2 單晶矽之鑽石結構示意圖

亂無章的，所以缺陷也相對是最多的；而這些缺陷會造成固態材料本身的一些特性變差，特別是半導體材料，例如：耐溫的程度、遷移率(mobility)、載子的復合機率...等；這些對半導體是非常重要的，以太陽電池來說，電子遷移率降低或是載子的復合機率增加都會造成其效率降低。因此半導體材料本身的結構也會大大的影響任何一種半導體元件的特性。

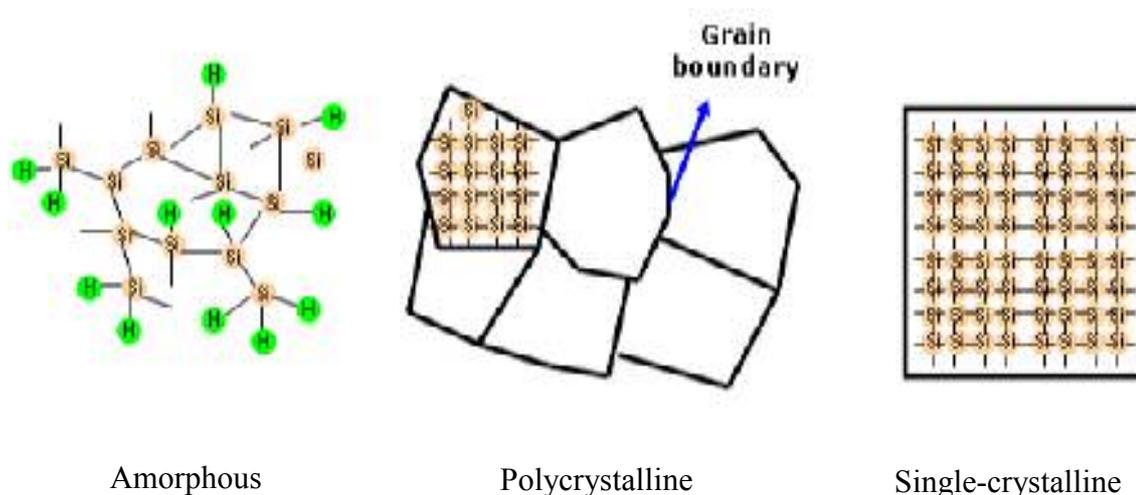


圖 2-3 矽材料的三種結構類型

2.1.2 半導體與太陽能光譜之關係

半導體太陽電池是利用不同摻雜的半導體材料接合在一起形成 p-n 接面的二極體經過照光後，此二極體會吸收光子而產生電子與電洞等載子，由於 p-n 接面的二極體會內建電場，而使得電子與電洞分離後產生固定方向的電流，圖 2-4 為簡單之矽基太陽電池結構示意圖，當太陽光照射在此太陽電池時，大部份會進入到半導體中，少部分的光會被上面金屬電極反射回去，而此半導體會吸收此光能轉換成電能；任何光能量都可視為電磁波，所以太陽光基本上是由許多不同能量的光子所組成的，也可以用波長來表示光子，其對應關係如 2-1 式：

$$E_{\lambda} = \frac{hc}{\lambda} \quad (2-1)$$

h 為普朗克常數， c 為真空下光的的速度， λ 為波長， E_{λ} 為光子能量(eV)，所以只要當光子能量大於半導體材料的能隙，就會產生電子電洞對，此太陽電池才會有電流產生，因此半導體材料能隙與太陽光譜的匹配是在太陽電池元件設計上很重要的因素之一。

由於太陽表面的輻射也非常接近黑體輻射，其太陽光譜波長則介在 $0.3 \mu\text{m} \sim 3 \mu\text{m}$ 之間，由圖 1-7 可清楚看見期太陽光譜的波長從紫外光到紅外光都有，但實際上在地球表面所照射到的太陽光強度卻遠低於在外太空，是因為當光子進入大氣層後，會因為水氣、雲層、二氧化碳等物質給吸收或是反射，因此就定義當光進入大氣層後還有多少太陽光強度是可以到達地面為空氣質量(Air Mass)，此空氣質量的數值是太陽方位與地球表面夾角所影響；所以一般定義 AM0 即為空氣質量為零的太陽光輻射能量，也就是在外太空；而 AM1 則是當太陽光是直射到地球表面時的輻射能量；在目前全世界的一致標準都是以 AM1.5 之太陽光輻射強度作為測量太陽能電池的一個重要基準，是因為在歐美洲地區的地理位置與太陽光的角度約 45 度角，因此就以此作為標準。

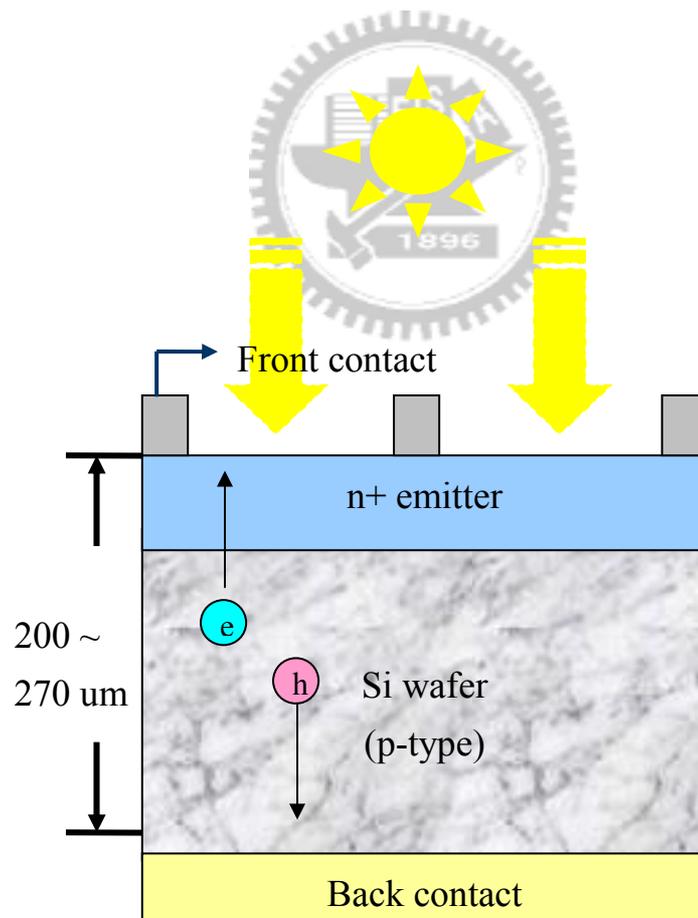


圖 2-4 矽基太陽電池結構示意圖

2.1.3 半導體之光吸收

當半導體材料在接受照光時會產生電子-電洞對，是由於光子進入半導體材料會造成價電帶的電子躍遷至導電帶，此現象就是半導體對光子的吸收；一般而言，光子能量都以 $h\nu$ 來表示，所以基本上吸收係數與電子從價電帶躍遷到導電帶的機率有關；當溫度在絕對零度的時候，半導體材料的價電帶的位態都填滿了電子，而導電帶的位態都會是空的，因此在吸收光子後，有一個電子躍遷到導電帶時，在價電帶就會多出一個空位，因而產生一個電洞；通常為了簡化，一般都假設電子的能量與動量的關係都是以拋物線表示，不管是在導電帶或是價電帶；所以電子能量與動量的表示式可寫為^[18]：

$$E = \frac{p^2}{2m_n} \quad (2-2)$$

p 為動量， m_n 為自由電子的有效質量；而電子在躍遷到導電帶後的能量與動量的關係可以寫成：


$$E = E_g + \frac{p^2}{2m_n} \quad (2-3)$$

在半導體材料的能隙中一般可分為直接能隙(如：GaAs)與間接能隙(如：Si)，如圖 2-5 與圖 2-6；而直接或是間接能隙對光的吸收也相對有不同之現象；在直接能隙的半導體中，當電子在吸收光子而發生躍遷時，動量幾乎為零，因此，電子從初始狀態躍遷至末始狀態之機率就和光子能量無關；在考慮位態密度與能量守恆的能階躍遷的條件後，可將直接能隙半導體的吸收係數化簡為以下的式子^[20]：

$$\alpha(h\nu) = A^* (h\nu - E_g)^{\frac{1}{2}} \quad (2-4)$$

其中 α 為吸收係數， $h\nu$ 為光子能量， E_g 為材料之能隙，而 A^* 與半導體材料的折射係數、電子有效質量以及電洞有效質量有關係；而在非直接能隙半導體中，價電帶與導電帶的頂端不是在同一個動量的位置(如圖 2-6)，因此必須透過聲子的吸收或激發來達到能量的平衡；所以在非直接能隙半導體中的躍遷條件與直接能隙半導體不盡相同，非直接能隙半導體在躍遷的過程並不需要在相同動量的位置，他在任意的價電帶都可以躍遷，只要導電帶有空位態的存在，因此，非直接能隙半導體的吸收係數就會

和光子能量有比較大的關係，一般來說都是正比的關係；在光吸收的過程中可由聲子的吸收或激發來完成，分別可用 2-5 式與 2-6 式來表示其吸收係數^[20]：

$$\alpha_{ab}(h\nu) = \frac{A(h\nu - E_g + E_{ph})^2}{e^{\frac{E_{ph}}{KT}} - 1} \quad (2-5)$$

$$\alpha_{ex}(h\nu) = \frac{A(h\nu - E_g - E_{ph})^2}{1 - e^{-\frac{E_{ph}}{KT}}} \quad (2-6)$$

因此，可藉由圖 2-7^[21]，觀察到直接能隙半導體(GaAs、InP 與 CdTe 等化合物材料)與非直接能隙半導體(Ge 與 Si 等材料)對於不同的光子能量會有不同的吸收係數表現。在直接能隙半導體中，光子能量在很小的範圍變化時，其吸收係數卻有 $1 \sim 10^4$ 倍的差異，但是在非直接能隙半導體卻必需增加至較大的光子能量才可以達到相同之現象，這也是謂何通常直接能隙半導體的太陽能電池效率會比非直接能隙半導體來的高；而針對矽材料來說，結晶矽(c-Si)與非晶矽(a-Si)在不同能量下的吸收係數有所差異，從圖 2-7 可觀察到當光子能量小於 2 eV，也就是在光的波長比較長時，結晶矽的吸收係數會大於非晶矽，但在大於 2 eV(較短之光波長)時，結晶矽的吸收係數卻小於非晶矽，由於結晶矽與非晶矽的能隙分別約在 1.12 eV 與 1.8 eV 左右，當光子能量在 2eV 以上的時候是遠大於 1.12 eV，而矽材料又屬於非直接能隙半導體，因此，電子在經過躍遷後會以聲子吸收與激發的方式呈現，所以光能量在遠比 1.12 eV 高能態的位置時，比較不容易被材料給吸收，這是因為量子選擇釋放的機制不同的關係^[22]，半導體太陽能電池的發電效率除了受到吸收係數大小的影響外，材料本身的能隙大小也是主要影響因素之一，如圖 2-8，在常溫下，分別以 AM0 與 AM1.5 照光條件下，常見的太陽能電池材料之能隙與其發電效率的關係圖^[23]，由圖 2-8 可以觀察到當半導體材料的能隙約在 1~1.8 eV 之間的效率會比其他能隙擁有較好的效率，不論是在 AM0 或是 AM1.5 都是呈現相同的趨勢；而直接能隙的 GaAs 的效率是最高但在成本上也相對比起其他材料來得高；目前的太陽電池在半導體材料的選擇上，都會以 1~1.8 eV 此能隙範圍來做為材料選擇的一個重要參考指標。

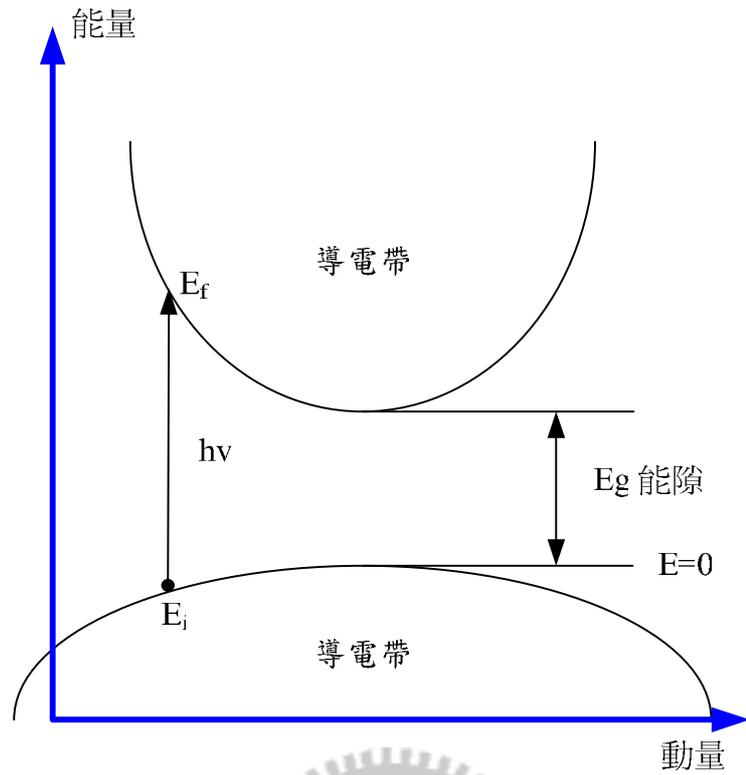


圖 2-5 直接能隙半導體光子吸收的示意圖

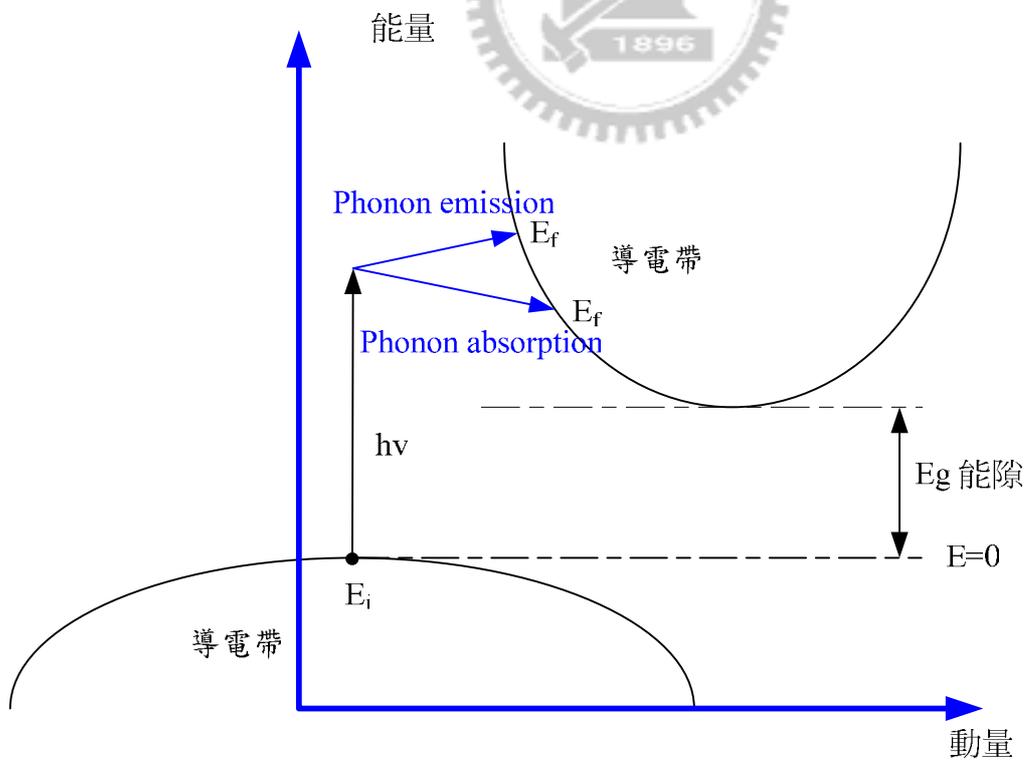


圖 2-6 非直接能隙半導體光子吸收的示意圖

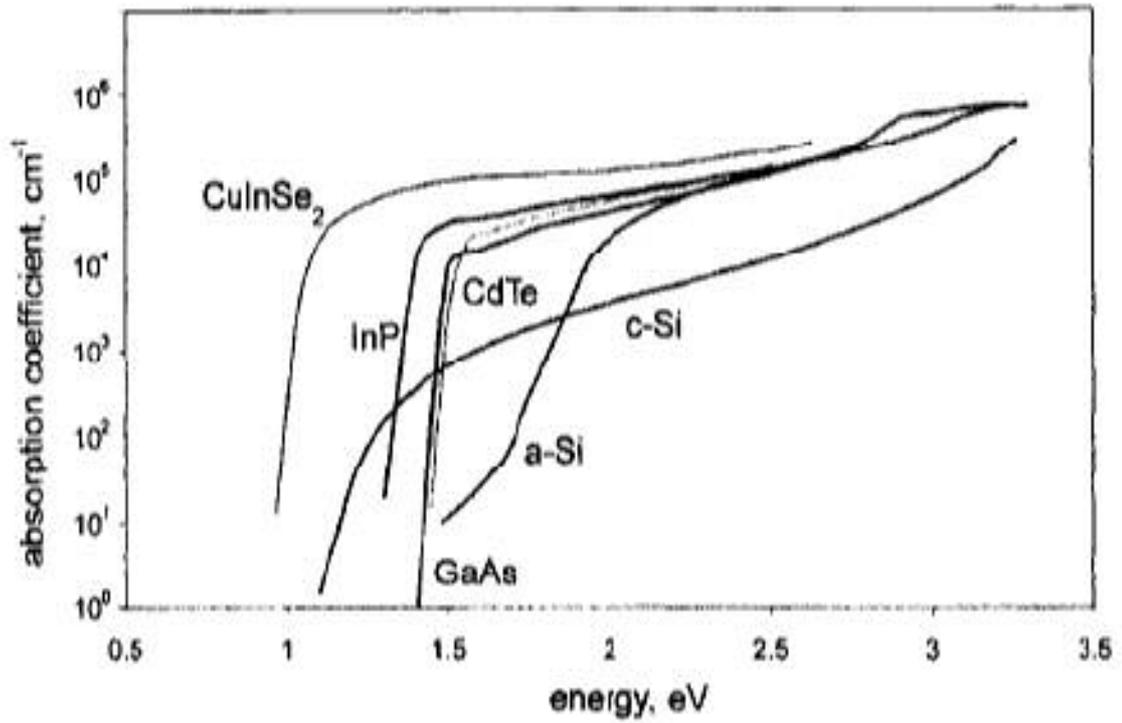


圖 2-7 Si、GaAs、CdTe、InP 與 CuInSe₂ 半導體材料之吸收係數對光子能量的關係圖 [21]

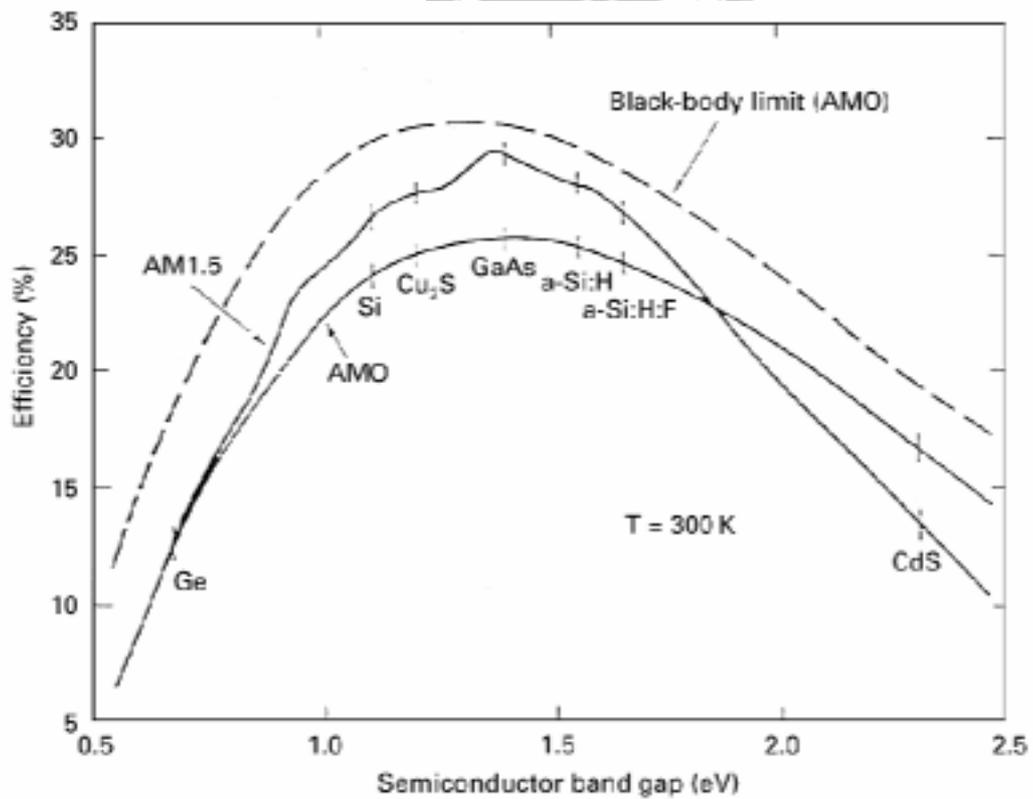


圖 2-8 太陽能電池材料之能隙與發電效率的關係圖 [23]

2.1.4 半導體 p-n 接面

p-n 接面二極體簡單來說就是一個整流器，當 n 半導體與 p 型半導體接在一起會形成一個接面也就是 p-n 接面，當 p 型半導體外加一正偏壓(順向偏壓)到一定的值之後電流會急速增加，此 p-n 接面就處於可以導通的導體；而當一正偏壓是加在 n 型半導體處，會產生逆向偏壓，此 p-n 接面的二極體就像是一個很大的電阻，偏壓持續增加都不會有電流產生，當偏壓增加到一個極大之臨界值的時候，電流才會迅速的增加，而此時的 p-n 接面會發生接面崩潰(junction breakdown)，此極大之電壓值則稱為崩潰電壓(breakdown voltage)，圖 2-9 為理想矽半導體之二極體電流-電壓曲線圖，而崩潰電壓的大小取決於半導體材料本身、材料摻雜濃度、接面結構等因素有關。

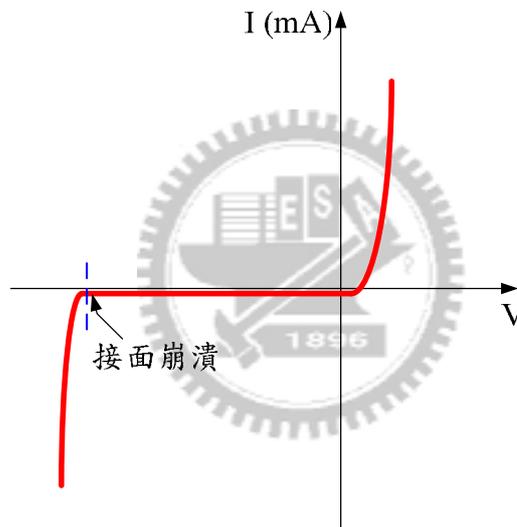


圖 2-9 理想矽半導體之二極體電流-電壓曲線圖

當 n 型與 p 型半導體接合在一起時，在接面處會產生載子的濃度梯度，在 n 型半導體中的多數載子是電子，由於濃度梯度之關係會擴散至 p 型半導體中；而在 p 型半導體中的多數載子是電洞，也會擴散至 n 型半導體中，彼此載子會互相擴散以及部分載子會發生複合，當達到熱平衡後，接面處會產生一空乏區(depletion region)，或是稱為空間電荷區(space charge region)；因為除了擴散所產生的擴散電流外，也有空間電荷產生內建電場(built-in potential)而引發漂移電流，此兩者電流會互相抵消，如圖 2-10；圖 2-10 為典型矽太陽電池係 p-n 接面與能帶之示意圖，p 型矽半導體厚度明顯遠大於 n 型矽半導體；而在熱平衡下之能帶示意圖，如圖 2-11，其中電子與電洞的擴散與漂移現象可以清楚的表示；而在 n 型與 p 型半導體如果其厚度夠厚的情形下，

都會屬於電中性，一般都稱為中性區域(quasi-neutral region)；由圖 2-11(b)與(c)分別是 p-n 二極體在順向偏壓與逆向偏壓下能帶變化之情形，在 p 型半導體加一正偏壓之順向偏壓下，p-n 接面的能障會變的比較低，因此電子與電洞在大於某一偏壓下可以順利擴散，即會產生很大之電流；而在 p 型半導體加一負偏壓之逆向偏壓下，由於造成能障變大導致電子與電洞在小偏壓下仍無法通過此能障，當持續加大到一定偏壓時，即崩潰電壓，而發生崩潰導致二極體導通；在圖 2-11(d)中顯示當 p-n 二極體在照光下能帶變化之是意圖，當 p-n 接面之空乏區受到照光時，其光子能量大於半導體能隙的時候會產生電子-電洞對，因為受到內建電場的影響，電子會向 n 型半導體區域漂移(drift)，而電洞則會漂移至 p 型半導體區域，經過此作用而產生漂移電流；而在空乏區外之 n 型與 p 型半導體也是會產生電子-電洞對，但由於缺乏內建電場之作用，因此大多數的電子-電洞隊都會不會發生漂移，而且太陽光如果假設為低階注入(low-level injection)其對多數載子(majority carrier)並不會有太大作用，但在此區域卻可以對少數載子(minority carrier)產生擴散的作用，此擴散可以填補空乏區因發生漂移所損失的電子或是電洞，如果是在靠近 n 型半導體區的就是電洞的擴散，而如果是靠近 n 型半導體區的就是電子的擴散，但並不會有漂移電流的產生，所以基本上半導體太陽電池的電流都是以少數載子所產生的電流。在空乏區外少數載子的擴散是非常重要的，一般來說在矽基太陽電池大多都使用 p 型的矽晶圓，其晶圓的厚度都接近 300um 左右，由於少數載子在擴散的過程中會因為晶圓的厚度較厚造成載子復合機率增加，因此電子與電洞的擴散速率、載子移動率(mobility)、生命週期(lifetime)就顯得非常重要，我可由(2-7)與(2-8)式來表示其擴散速率^[19]：

$$D = D_0 \exp\left(\frac{-E_a}{KT}\right) \quad (2-7)$$

$$D_{(n,p)} = \frac{\mu_{(n,p)}KT}{q} \quad (2-8)$$

(2-7)式代表擴散方程式，其中 D_0 為擴散係數， E_a 為活化能， K 為波茲曼常數， T 為絕對溫度；(2-8)式為愛因斯坦方程式，其中 q 為電荷， μ 為載子的移動率，載子的移動率會因為不同材料與結晶性期載子移動率都會不同；而載子的生命週期與擴散的距離可分別由(2-9)與(2-10)式來表示^[19]；

$$\tau_{(n,p)} = \frac{\mu_{(n,p)} m_{(e,h)}}{q} \quad (2-9)$$

$$X = \sqrt{D\tau} \quad (2-10)$$

在(2-9)式中， τ 為載子的生命週期， μ 為載子的移動率， m 為電子或電洞之質量， q 為電荷；因此載子的生命週期主要取決於載子的移動率；在(2-10)式中， X 為載子擴散之距離， D 為擴散速率， τ 為載子的生命週期；載子擴散之距離主要決定於擴散速率與載子的生命週期；因此要使太陽電池效率提高除了增加元件對光吸收之外，如何降低半導體材料本身的缺陷而提升載子的移動率、生命週期與擴散速率也是重要之控制因素之一。

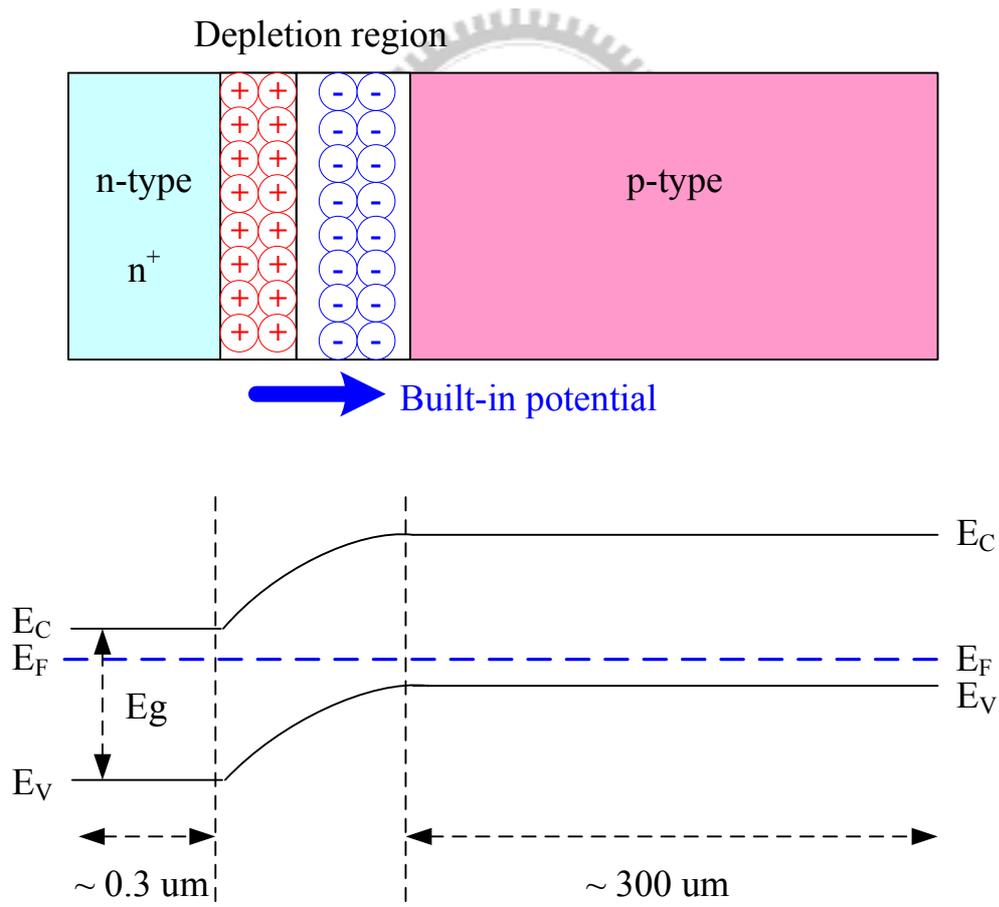


圖 2-10 典型矽太陽電池係 p-n 接面之示意圖

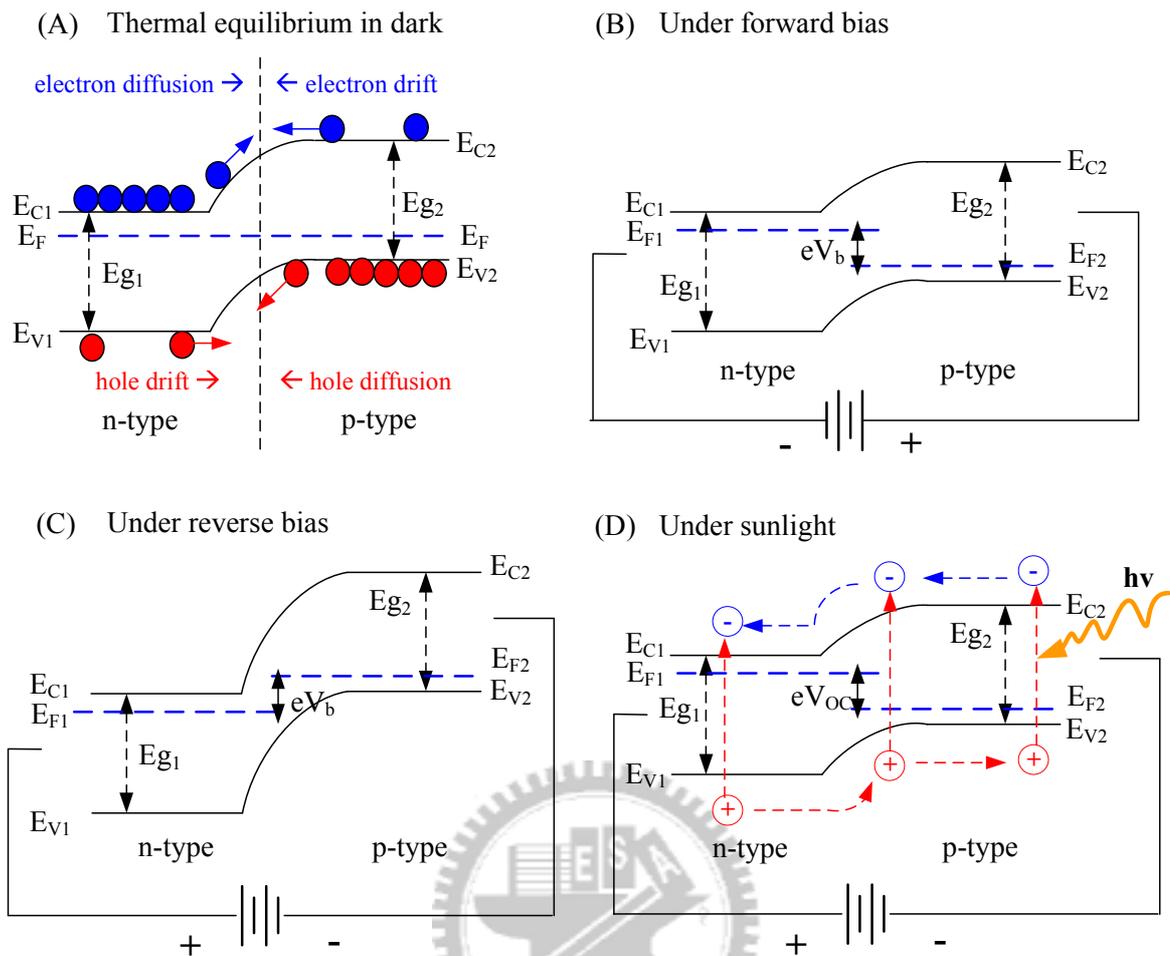


圖 2-11 p-n 接面在(a)熱平衡(b)順向偏壓(c)逆向偏壓(d)照光 能帶的變化示意圖

2.2 太陽電池的特性與效率

2.2.1 太陽電池之電路模型

一般的電池在功率上的輸出都為一定值，而在太陽電池的功率輸出是會受到材料本身與照光強度所影響，如果在沒有照光下，此太陽電池元件就是一般的 p-n 接面二極體，在理想接面二極體之電流-電壓關係式可由(2-11)式來表示^[24]：

$$I = I_0 (e^{qV_b/KT} - 1) \quad (2-11)$$

其中 I 為電流大小， V_b 為內建電場之電壓， I_0 為飽和電流，K 為波茲曼常數，T 為絕

對溫度， q 為電荷；當此太陽電池元件受到照光之後產生光電流，在理想狀態下，太陽電池裝電流的輸出可由(2-12)式來表示^[24]：

$$I = I_{SC} - I_{01}(e^{qV_b/KT} - 1) - I_{02}(e^{qV_b/2KT} - 1) \quad (2-12)$$

其中 I 為光電流， I_{SC} 為短路電流(short-circuit current)， I_{01} 為 p 型與 n 型半導體中性區域之暗電流(dark current)， I_{02} 為空乏區域之復合電流； I_{SC} 即光電流減去元件兩端之表面復合效應而得到的； I_{01} 與 I_{02} 會隨著順向偏壓增加而呈現指數增加，而在逆向偏壓時，則會達到飽和狀態；針對簡化之太陽電池等效電路模型，如圖 2-12 所示^[24]；

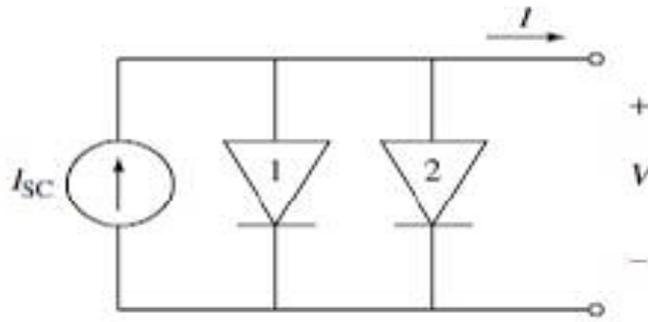


圖 2-12 簡化之太陽電池等效電路模型^[24]

由上圖 2-12 中的 1 號與 2 號二極體分別代表 $I_{01}(e^{qV_b/KT} - 1)$ 之半導體中性區域暗電流與 $I_{02}(e^{qV_b/2KT} - 1)$ 之空乏區域復合電流，因此 I_{SC} 屬於一個穩定之電流輸出源，而 1 號與 2 號二極體則為極性相反之電流消耗源；而 1 號與 2 號的代表公式可以合併為(2-13)式^[24]：

$$I_d = I_0 \left(e^{qV_a/\eta KT} - 1 \right) \quad (2-13)$$

其中 η 為理想因子(ideal factor)，介於 1 到 2 之間，所代表的意義為當 η 趨近於 1 的時候中性區域暗電流為主要元件電流內耗來源；反之，當 η 趨近於 2 的時候空乏區域復合電流為主要元件電流內耗來源。

由(2-12)式可以得到太陽電池之光電流以及 I_{SC} 為短路電流，當二極體元件持續增加電壓時，則順向偏壓也持續增加，但此順向偏壓會降低空乏區的內建電位而造成少數載子的注入效應，因此會與元件產生的光電流發生抵消作用，如此一來，元件輸出的電流將會大幅下降，而當電流為零的時候即為開路的狀態，而此電壓即稱為開路電

壓(open-circuit voltage, V_{OC})，因此當 $I=0$ 時，(2-12)式可以寫成^[24]：

$$I = 0 = I_{SC} - I_{01}(e^{qV/KT} - 1) - I_{02}(e^{qV/2KT} - 1) \approx I_{SC} - I_{01}(e^{qV_{OC}/KT} - 1) \quad (2-14)$$

可化簡為

$$V_{OC} = \frac{KT}{q} \ln \frac{I_{SC} + I_{01}}{I_{01}} \quad (2-15)$$

由(2-15)式得知，當 $I_{SC} \gg I_{01}$ 時，可化簡為^[24]：

$$V_{OC} = \frac{KT}{q} \ln \frac{I_{SC}}{I_{01}} \quad (2-16)$$

由(2-16)式可得知開路電壓基本上會受到溫度及光電流與中性區域暗電流之比值大小所影響，但除了此因素之外，開路電壓與半導體材料之能隙也是有一定的關係存在，可由下列的推導來證明其相關性；可以由與圖 2-13 得知，當 $G_{op}=0$ ， G_{op} 為照光下載子的光產生(optical generation)，時為理想之 p-n 二極體其電流-電壓關係式可寫成(2-11)式，其中 I_0 可展開為(2-17)式^[25]；

$$I_0 = \left[qAn_i^2 \left(\frac{L_p}{N_D \tau_p} + \frac{L_n}{N_A \tau_n} \right) \right] \quad (2-17)$$

因此當在照光下， $G_{op} \neq 0$ 時，並假設 $I_{SC} = -I_L$ ，可將(2-14)與(2-17)式合併成(2-18)式：

$$I = \left[qA \left(\frac{L_p}{\tau_p} P_n + \frac{L_n}{\tau_n} n_p \right) \cdot (e^{qV_{OC}/KT} - 1) \right] - \left[qAG_{op} (L_p + L_n) \right] \quad (2-18)$$

當 $I=0$ 時可化簡成(2-19)與(2-20)式：

$$V_{oc} = \frac{KT}{q} \ln \left[\frac{L_p + L_n}{\left(\frac{L_p}{\tau_p} \right) P_n + \left(\frac{L_n}{\tau_n} \right)} \cdot G_{op} + 1 \right] \quad (2-19)$$

$$V_{oc} = \frac{KT}{q} \ln \left(\frac{G_{op}}{G_{th}} \right) \quad (2-20)$$

(2-20)式中， G_{th} 為熱平衡下載子的產生(thermal generation)，所以當半導體材料的能隙(E_g)增加的時候其 G_{th} 會減少，由(2-20)式得知，當 G_{th} 變小時，相對 V_{OC} 則會增加；當開路電壓增加時對於太陽電池元件的效率是有提升的作用。

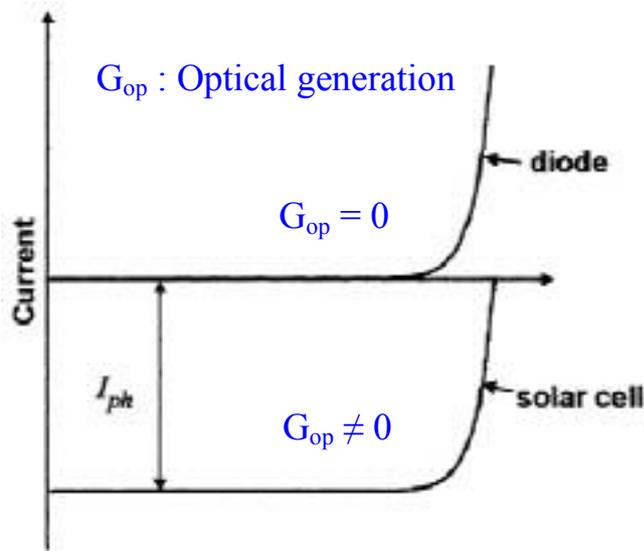


圖 2-13 太陽電池元件之電流-電壓曲線示意圖

但是在實際的半導體太陽電池元件中是會有寄生電阻(parasitic resistance)，基本上是可分為串聯電阻(series resistance)與分流電阻(shunt resistance)，串聯電阻一般指的是和元件與外界負載串聯行程的，而寄生電阻則是存在於元件內部的電阻；兩者對於太陽電池元件的影響各有不同，如果在(2-11)式中考慮寄生電阻對太陽電池的影響其公式可寫成(2-21)式^[24]：

$$I = I'_{SC} - I_{01} (e^{q(V_b + IR_S)/KT} - 1) - I_{02} (e^{q(V_b + IR_S)/2KT} - 1) - \frac{(V + IR_S)}{R_{Sh}} \quad (2-21)$$

可化簡成(2-22)式：

$$I = I'_{SC} - I_{01} (e^{q(V_b + IR_S)/\eta KT} - 1) - \frac{(V + IR_S)}{R_{Sh}} \quad (2-22)$$

在(2-21)與(2-22)式中， R_S 與 R_{Sh} 分別為串聯電阻與分流電阻，因此在考慮寄生電阻的太陽電池等效電路模型，如圖 2-14^[23]，太陽電池元件中的寄生電阻會對其電流-電壓

曲線造成相當影響，如圖 2-15 [23]，因而影響到元件的效率，當串聯電阻越大時，會造成短路電流的下降而影響元件的效率，但是對於開路電壓卻沒有太大的影響；而當分流電阻越小時，會造成開路電壓的下降而影響元件的效率，但是對於短路電流卻沒有太大的影響；因此對於寄生電阻的考量，最理想太陽電池元件的設計是串聯電阻越小越好，而分流電阻則是越大越好。

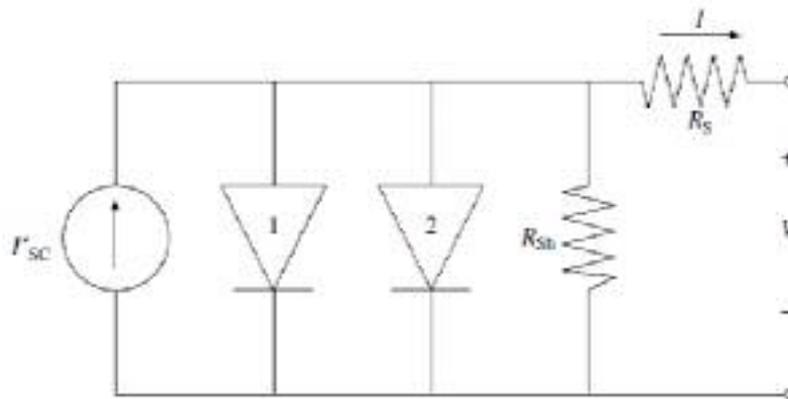


圖 2-14 包含寄生電阻之太陽電池等效電路模型[24]

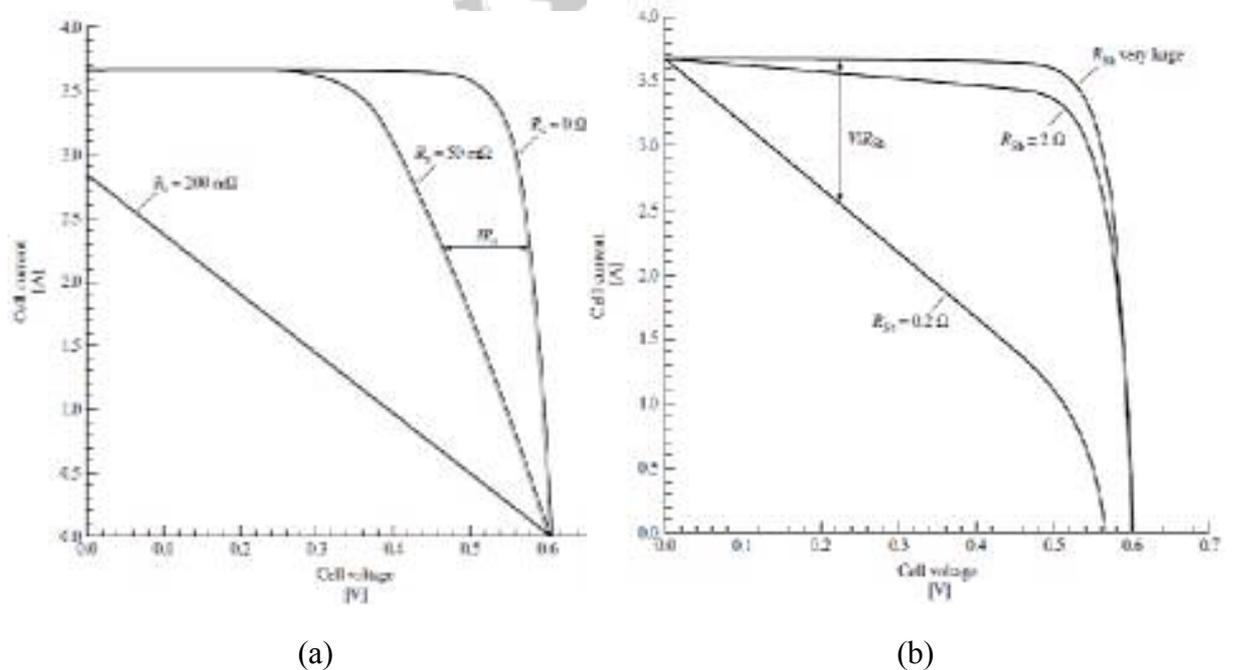


圖 2-15 (a)串聯電阻(b)分流電阻分別對太陽電池電流-電壓曲線之影響[24]

2.2.2 太陽電池相關之效率參數

一個太陽電池的操作是在照光下增加電壓時會有一電流值的輸出，直到元件達到開路的時候，其電流輸出將為零；其電流-電壓的特性曲線可以畫成如圖 2-16 [26]，可以得到最大輸出功率 $P_{\max} = V_m * I_m$ ， V_m 與 I_m 分別為特性曲線中最大輸出功率下得到之電壓與電流，但此輸出功率會因為太陽電池面積、日照度與強度等所影響，以目前國際上一般的測試標準都是以下列基本測試條件[27]：

- (1) 在 $1000\text{W}/\text{m}^2$ 的日照輻射度。
- (2) 在 AM1.5 的固定太陽輻射光譜大小。
- (3) 必須固定光源之種類。
- (4) 一般測試溫度都在 25°C 下。

上述四點為國際上公認的標準測試的基本條件，當然在研究上會有許多不同之測試條件；而表現太陽電池的效能最重要的就是轉換效率(conversion efficiency, η)，其定義為照射進入太陽電池的總能量與太陽電池輸出的功率之百分比，可由(2-23)式來表示：

$$\eta = \frac{P_{\max}}{P_{in}} \times 100\% = \frac{V_m \times I_m}{A \times E} \quad (2-23)$$

其中 A 為太陽電池之面積，E 為日照之輻射量(W/m^2)；另一個重要的參數為填充係數(Fill Factor, FF)，其實填充係數的定義就是由最大功率電壓 V_m 即最大功率電流 I_m 所圍起來的矩形與開路電壓 V_{OC} 及短路電流 I_{SC} 所為的矩形之面積的比值(參考圖 2-16)，其表示之公式為：

$$FF = \frac{P_{\max}}{V_{OC} \times I_{SC}} = \frac{V_m \times I_m}{V_{OC} \times I_{SC}} \quad (2-24)$$

填充係數基本上只是一個比例值並無法用方程式來表示，但會受到開路電壓大小之影響，而開路電壓亦受到溫度之影響，因此這就成一定的關係存在。不過填充係數越是接近 100%則代表此元件越能發揮其最大之功率。

量子效率(quantum efficiency)在太陽電池元件也扮演重要的特徵參數，它代表著光子轉換成電子-電洞對的效率，可以分為外部量子效率(external quantum efficiency,

EQE)與內部量子效率(internal quantum efficiency, IQE);而量子效率則是波長的函數, EQE 是指給予一定波長的照光下,太陽電池元件所能收集最大之電子數與固定波長下入射之光子數之比值,如此可以得知光子損耗與電子-電洞複合損失的程度,隨著光的捕捉(light trapping)與光吸收的大小可直藉由 EQE 測量得到定性的結果判斷;而 IQE 是指太陽電池元件所能收集最大之電子數與固定波長下所吸收之光子數之比值,由於 IQE 率只能反應出電子-電洞複合損失的程度,所以在太陽電池元件中的量子效率測量通常是以 EQE 為主,畢竟 IQE 是很難單獨測量的,由圖 2-17 為一太陽電池元件所測量之量子效率^[28],在比較平坦的氧化鋅(ZnO)抗反射層(Anti-reflective layer)與經過表面粗糙化(surface texture)的量子效率,有經過粗糙化的元件明顯高於平坦未經處理的元件,因為經過粗糙化的元件有較大之光捕捉,相對也有較多的光子進入到元件來產生電子-電洞對,對於元件的效率將會是有效的提升。

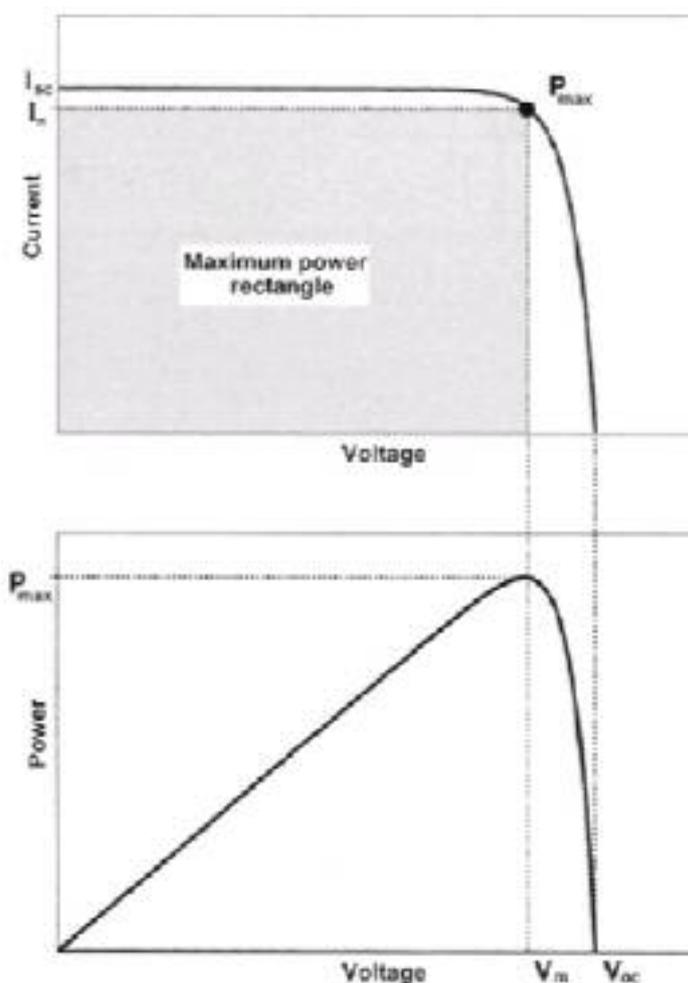


圖 2-16 電流-電壓之特性曲線^[26]

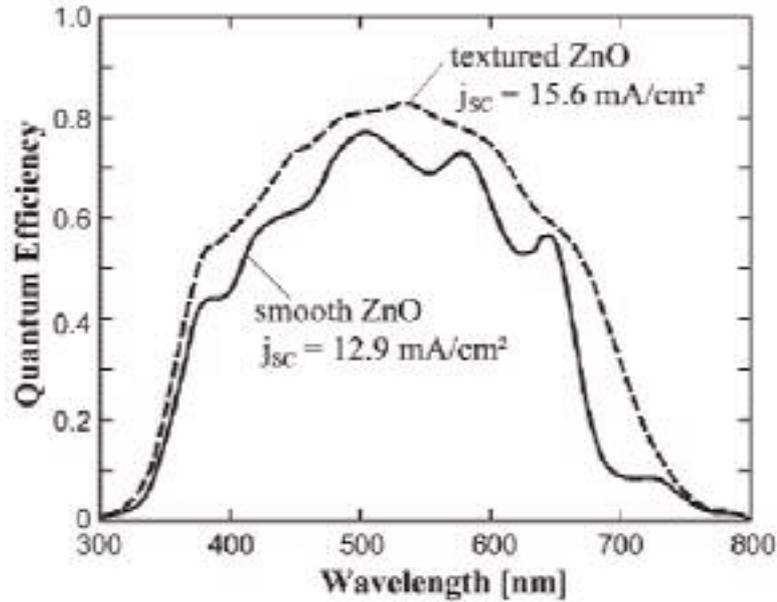


圖 2-17 太陽電池元件之亮子效率 [28]

2.3 多晶矽結晶方式

2.3.1 化學氣相沉積法(Cheical Vapor Deposition, CVD)

化學氣相沉積的製程被廣泛運用在目前產業，不管是光電或是半導體產業，而有各式各樣的化學氣相沉積法，在矽基太陽電池中，化學氣相沉積製程也是被廣泛運用，因此有許多研究是利用化學氣相沉積來進行多晶矽結晶。化學氣相沉積多晶矽大多是利用矽烷(SiH_4)作為主反應之氣體源(precursor)，針對不同反應機制與機台設計會有不同之操作壓力與溫度。

電漿輔助化學氣相沉積(Plasma Enhanced CVD, PECVD)

利用電漿輔助化學氣相沉積(Plasma Enhanced CVD, PECVD)來沉積微晶矽($\mu\text{-Si}$)薄膜^[29]，是利用電漿之輔助，可提供打斷反應氣體鍵結的能量，來增加沉積速率，使得製程溫度可以相對降低許多，一般的製程溫度在 $200\sim 350^\circ\text{C}$ 即可得到高品質的矽薄膜。一般常用的 PECVD 都是利用 RF 射頻功率(13.56 MHz)來產生電漿，為 PECVD 之設備，但由於電漿會產生離子轟擊，因此會改變薄膜表面之化學狀態或造成損傷，也會影響到沉積速率與表面結構，這是 PECVD 最大之缺點；由於 PECVD 的溫度相

對較低，所以要能夠沉積多晶矽或是微結晶矽是相當不容易的；PECVD 在沉積矽薄膜的速率大約都在 5 Å/sec 以下，再加上 Hydrogen dilution step 與 plasma etch step，沉積一層微結晶矽薄膜至少需要一個小時，這是相當不合成本與經濟效應的製程；因此在許多文獻上開始有人使用 VHF-PECVD (Very High Frequency PECVD) 來取代 RF 射頻^[30]，使用較高的頻率來產生電漿，頻率在 26~133 MHz 之間，而早在 1987 年的瑞士 IMT 研究單位就已經利用此高頻的電源產生器來取代 RF 射頻並通大量的氫氣稀釋沉積出高品質的 $\mu\text{-Si}$ 薄膜；由於高頻可以提升解離率使電子能量增高且離子能量較低，而且薄膜表面也受到較少的離子轟擊，因此可以在低溫下擁有較高之沉積速率；但是當 VHF-PECVD 要沉積大尺寸基板 ($>1 \text{ m}^2$) 時，則在真空腔體內會出現駐波效應而影響到薄膜沉積的均勻度。

電子迴旋共振化學氣相沉積 (Electron Cyclotron Resonance CVD, ECR CVD)

許多文獻上是利用 ECR CVD 來沉積多晶矽^[31]，基本上 ECR CVD 也是屬於 PECVD 的一種，其原理主要是利用微波 (2.45 MHz) 來產生電漿，並在腔體另外加上一磁場，而電子會因為此外加磁場產生圓周運動，當電子的角頻率約等於微波的頻率時，即發生共振的現象，稱為“電子迴旋共振”；ERC CVD 必須在低壓下操作，因此電子在迴旋的運動下，可以提高解離率增加電漿密度來增加沉積速率，所以 ECR CVD 也屬於高密度電漿 CVD 的一種。在 ECR CVD 中，由於電漿與基板可以說是分開的，所以離子轟擊的程度也相對較小，而薄膜表面之品質也較好而且缺陷較少。

熱絲化學氣相沉積 (Hot Wire CVD, HWCVD)

熱絲化學氣相沉積也是目前許多研究單位在研究矽薄膜太陽能電池過程中常使用的 CVD 機台^[32]，利用此方法來沉積多晶矽可以達到高沉積速率與較低之設備成本，此 CVD 的機台結構很簡單，是利用金屬絲，如鎢絲，加熱至 1800~2000°C 左右，而腔體的溫度約在 400°C 左右，此時通入 SiH_4 與 H_2 氣體，其會在金屬絲上面產生觸媒反應，矽原子會先和鎢的表面鍵結，因為鎢絲加熱至高溫可得到能量來脫離鎢的表面然後再沉積至基板上，用此方式來沉積多晶矽薄膜其速率很快且沒有電漿所產生的轟擊，所以廣為使用。至於其他化學氣相沉積結晶法，例如：低壓化學氣相沉積結晶 (Low Pressure CVD, LPCVD) 與電感耦合式電漿化學氣相沉積 (Inductively-Coupled Plasma CVD, ICP CVD) 也相許多文獻有探討利用此法沉積多晶矽^{[33][34]}，LPCVD 的製

程溫度都比上述來的高(600°C 以上)，但相對的結晶效果也比較好；而 ICP CVD 其實也是高密度電漿 CVD 的一種，由於電漿密度較高所以沉積速率也比一般 PECVD 來的快。

2.3.2 固相結晶法(Solid Phase Crystallization, SPC)

固相結晶法在各種結晶方法中成本較低的一個方法，而技術門檻也相對較低，所以早期也有許多相關之研究^[35]，一般是先沉積非晶矽薄膜，在進行退火的動作來進行結晶，其操作溫度較廣可以從 600 到 900°C，要視基板之材料，如果使用玻璃基板通常不會超過 600°C，是由於玻璃軟化溫度大約在 600°C 左右，但相對退火時間也會拉長至 24~72 小時左右；固相結晶的步驟可包括兩個步驟，分為成核(nucleation)與成長(growth)，成核又可分為均相成核(homogeneous)與非均相成核(heterogeneous)。在固相結晶中，由於非晶矽含有許多懸浮鍵(dangling bond)與弱鍵會造成許多缺陷(defect)，缺陷的自由能較高會吸附溶質原子造成聚集，因而產生較多的非均相成核，所成長的晶粒也較小，加上退火時間長晶粒缺陷多，電性表現上並不會太好。

2.3.3 準分子雷射退火結晶法(Excimer Laser Annealing, ELA)

利用 ELA 製作結晶矽之技術是屬於依各低溫製程技術，廣泛應用在低溫多晶矽薄膜電晶體(Low-Temperature Polycrystalline Silicon TFT, LTPS-TFT)元件上^[36]，此技術是利用準分子雷射作為熱源，經過透射系統與鏡組將雷射光束均勻的投射在非晶矽薄膜上，非晶矽薄膜吸收此能量後會形成熔融狀態，經過冷卻之後形成多晶矽結構；由於 ELA 主要是以紫外光波長範圍的高輸出脈衝雷射震盪，且脈衝時間約只有 10ms，因時間非常短可降低缺陷，得到品質較高的多晶矽；而只有非晶矽薄膜會熔融，並不會基板產生作用，因此可以在低溫下(450°C 以下)完成多晶矽；結晶之晶粒大小與結晶之均勻度就變成此技術發展最關鍵的要素，但由於此設備的維護成本相當驚人，也使得此技術無法普遍使用之重要原因之一；常用之準分子雷射氣體與波長如表 2-1。

表 2-1 準分子雷射氣體與對應之波長

| 雷射氣體 | F ₂ | ArF | KrCl | KrF | XeCl | XeF |
|--------|----------------|-----|------|-----|------|-----|
| 波長(nm) | 157 | 193 | 222 | 248 | 308 | 351 |

2.3.4 金屬誘發結晶/金屬誘發側向結晶法(Metal Induced Crystallization, MIC / Metal Induces Lateral Crystallization, MILC)

金屬誘發結晶矽是由 Wagner 和 Ellis 於 1963 年所提出的^[37]，金屬誘發結晶可以分成兩種不同的機制，一種是利用金屬與矽產生共晶反應，由於材料的共晶溫度通常都比單相結晶之溫度低，因此可以在低溫下形成多晶矽，鋁(Aluminum)金屬是最常被使用來誘發矽結晶的金屬^[38]，當 Al 與 Si 達到共晶之過程中，Al 在未達 Si 的飽和溶解度前會不斷往非晶矽擴散，由於摻雜的因素導致結晶矽會轉為 p 型多晶矽^[39]。另一種金屬誘發結晶方式使利用金屬與矽反應成介穩態(metastable)的矽化物，在金屬矽化物移動的過程中，金屬的自由電子與 Si-Si 共價鍵發生反應，以此降低了非晶矽轉換成結晶矽時所需的能障，因而可以降低結晶的溫度；一般常見到遵循此誘發機制的金屬有鎳(Ni)^[40]與鈀(Pd)^[41]，當 Ni 進行誘發結晶時，會與 Si 產生反應形成矽化物(silicide)，在靠近非晶矽(a-Si)介面時會產生含矽較多的 NiSi₂，可由圖 2-18，Ni-Si 反應自由能圖^[40]得知，NiSi₂ 中的 Ni 原子在 NiSi₂/c-Si 介面的自由能比在 NiSi₂/a-Si 介面要高，會使得 Ni 原子往 a-Si 移動；但在 NiSi₂ 中的 Si 原子在 NiSi₂/c-Si 介面的自由能比在 NiSi₂/a-Si 介面要低，會使得 Si 原子往 c-Si 移動擴散；因此 NiSi₂ 中的 Ni 原子持續往 a-Si 移動，而所經之處則會產生結晶矽。由圖 2-19 可以清楚知道 Ni 在進行誘發結晶的機制，基本上可以分成三個步驟：(A)先在 NiSi₂ 上形成 c-Si 的晶核，然後 Si 原子往 NiSi₂/c-Si 介面移動，開始產生金屬誘發結晶；(B)接著在 NiSi₂ 前端(leading edge)形成結晶核，由於為了降低 Ni 在 NiSi₂/c-Si 介面之化學勢(chemical potential)，因此 Ni 原子往 NiSi₂/a-Si 介面擴散，而多餘的 Si 原子則持續往 NiSi₂/c-Si 介面移動，因此產生 NiSi₂ 的移動，即又會產生新的 NiSi₂/a-Si 介面；(C)如此的程序一直重複，直到所有的 a-Si 都被誘發成 c-Si 才會停止。在 Ni-Si 的反應中主要是藉由 Ni 在 Si 中進行擴散，在 200°C 左右時會先產生 Ni₂Si，隨著退火溫度繼續升高到 350°C 時，Ni₂Si 漸漸被 NiSi 相給取代，此相變化是由擴散機制來決定的；而如果要從 NiSi 相轉變成 NiSi₂ 相則需要 750°C 以上的高溫，這時的相變化則是由成核機制來決定的^[42]。一般在退火過程中 Ni 不會直接與 Si 反應成 NiSi₂，會先經過 NiSi 介穩態相之後再與 Si 反應後才會形成 NiSi₂，由於 NiSi 與 a-Si 反應形成 NiSi₂ 是屬於擴散機制，因此很容易就形成 NiSi₂；但 NiSi 與 c-Si 反應要形成 NiSi₂ 是屬於成核機制，也需要在較高溫度下，因此是比較不易發生；所以在 a-Si 表面鍍上 Ni 來進行金屬誘發結晶通常是不需要很高溫的，普遍的退火製程溫度都控制在 500~600°C 之間。在晶體結構上，Si 屬於鑽石結構(diamond structure)，晶格常數為 5.43Å，而 NiSi₂ 屬於螢石結構(fluorite

structure)，晶格常數為 5.406\AA ，兩者的晶格常數不匹配(lattice mismatch)只有 0.44%，因此在多數金屬矽化物中以 NiSi_2 是較適合來誘發結晶矽的。

上述的機制均屬於金屬誘發結晶，概略來說，由 Ni 與 a-Si 反應形成 NiSi_2 ，而 NiSi_2 的擴散可以視為是單一方向的，是藉由熱力學的驅動力(driving force)來完成的，但是當 NiSi_2 擴散的過程中遇到的不是 a-Si(例如： SiO_x 、 Si_xN_y)，此時 NiSi_2 就不會繼續前進；因此，如果選用玻璃基板並鍍上一層 a-Si 薄膜，而在 a-Si 薄膜上將 Ni 定義出一小塊區域後，開始進行退火，當 NiSi_2 往下擴散到底部玻璃基板時， NiSi_2 會被迫往薄膜水平的方向來擴散，而形成了金屬誘發側向結晶(MILC)，如圖 2-20。在 MILC 成長的過程中，有優選方向的機制，由於 $\text{NiSi}_2(111)$ 平面與 $\text{Si}(111)$ 平面的晶格常數不匹配只有 0.44%，所以當 c-Si 在 $\text{NiSi}_2\{111\}$ 平面上產生磊晶時並不會有明顯的介面差排產生，因此在 MILC 成長機制其 $\{111\}$ 為 c-Si 的優選方向^[42]。Ni 在 a-Si 中形成的 NiSi_2 主要有三種軸向，分別為 $[100]$ 、 $[110]$ 、 $[111]$ 方向，而在 $[110]$ 軸向時， NiSi_2 八面體結構的四個 $\{111\}$ 方向會平行 a-Si 薄膜的上下表面，因此一般所看到的較長的針狀結晶多是由 $[110]$ 的 NiSi_2 所誘發出來的結晶；但如果軸向為 $[100]$ 與 $[111]$ 時， $\{111\}$ 方向並不會與薄膜上下平行，所以此方向的 NiSi_2 會被限制在薄膜上下表面；所以 c-Si 的成長優選軸向為 $[110]$ ，而 $\{111\}$ 則是優選的成長方向。由上述機制得知，MILC 的金屬誘發結晶是有方向性的。

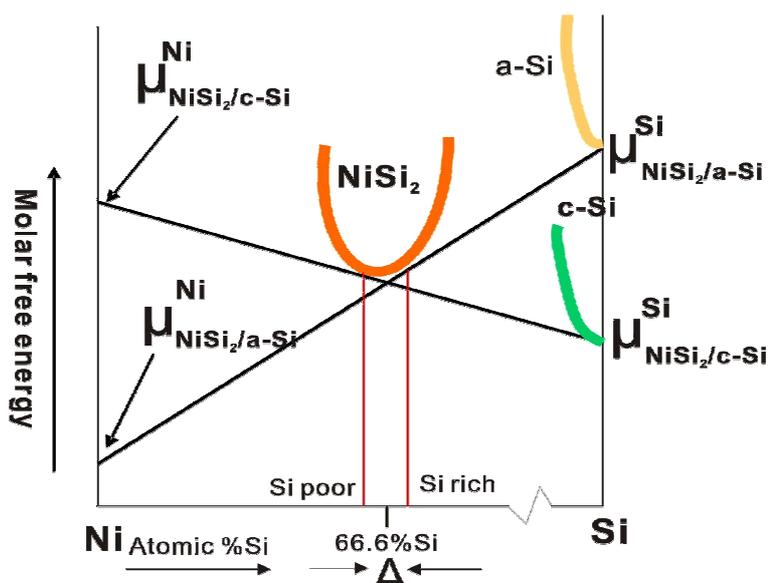


圖 2-18 Ni-Si 反應自由能圖^[42]

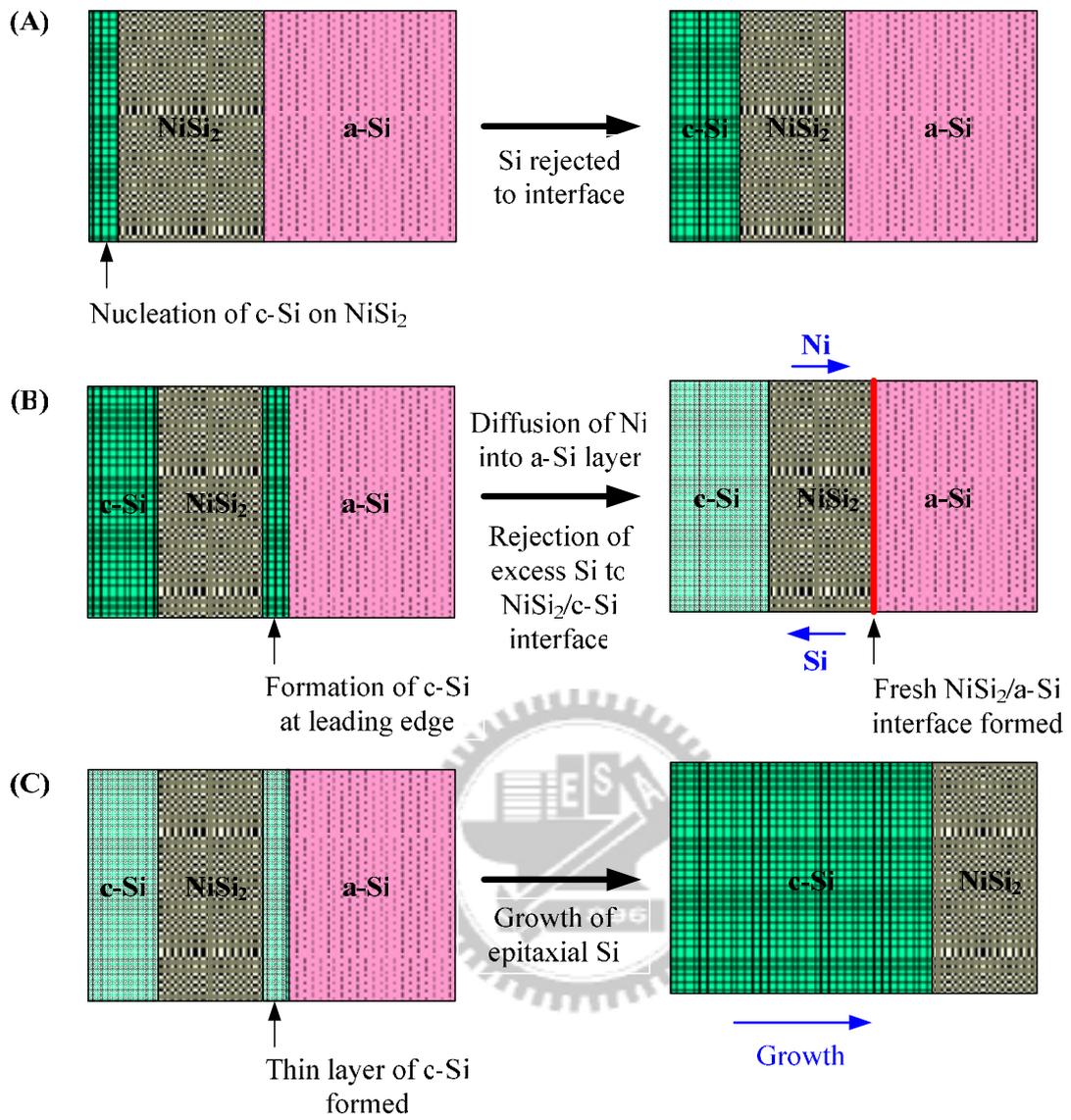
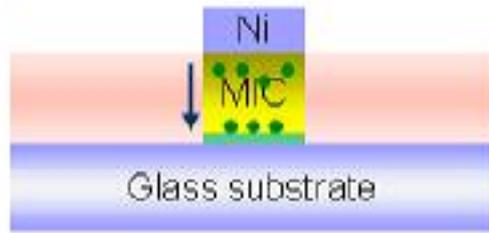


圖 2-19 Ni 金屬誘發結晶矽成長機制

MIC



MILC

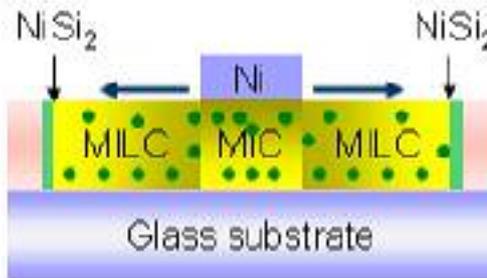


圖 2-20 MIC 與 MILC 擴散機制示意圖

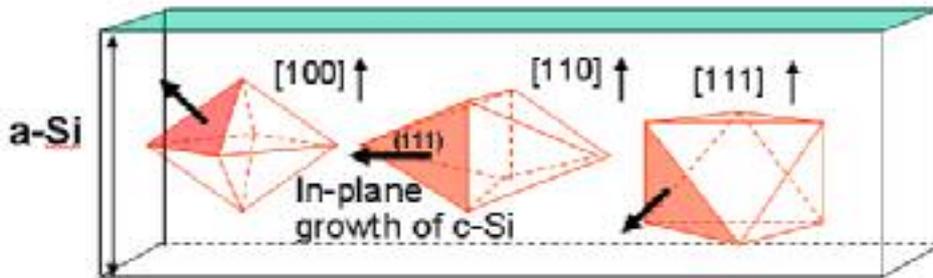


圖 2-21 MILC 之優選成長方向

第三章 利用固相結晶法(SPC)、鎳金屬誘發結晶(NIC)與鎳金屬側向誘發結晶(NILC)製作太陽能電池元件

3.1 研究背景回顧與動機

對於矽薄膜各種結晶的方法中，SPC、NIC 與 NILC 這三種方法是除了 CVD 直接沉積結晶與準分子雷射結晶的方式比較常見的結晶方式，但此三種沉積各有相似與相異之處，因此在比較上可以明確的分辨其優缺點與結晶的機制之差異性；Satoshi Takenaka 等人於 1990 年開始利用 SPC 法製作薄膜電晶體(TFT)元件^[43]，同年 T. Matsuyama 等人也利用此法製作太陽電池元件結構^[44]，往後也有許多相關之研究，SPC 結晶法與 NIC 及 NILC 最大之共通點就是通常需要在 500°C 以上之高溫來進行結晶，但 SPC 結晶法的退火時間長且晶粒缺陷較多，也會有含有大量的微雙晶(micro-twin)現象，因此我們可以探討 SPC 與 NIC 及 NILC 在太陽電池中的差異性；利用 NIC 與 NILC 結晶法在 TFT 元件之研究也是相當多^{[16][17]}，對於 NIC 來說，是在 a-Si 鍍上一層薄薄的 Ni 金屬，Ni 會完全的覆蓋 a-Si 表面，當在開始退火時，Ni 與 Si 形成 NiSi₂，之後再利用 NiSi₂ 的移動來誘發結晶，因此 NIC 結晶的機制是 NiSi₂ 會等向往下移動並誘發結晶；而 NILC 的成長機制和 NIC 大致上是相同的，最大差異就是 NILC 先經過 NIC 往下結晶後，當 NiSi₂ 遇到不同材料使得無法繼續往下前進時，NiSi₂ 就會往側向移動繼續進行誘發結晶(如圖 2-20)；由於 NILC 成長過程中[110]方向的 NiSi₂ 的{111}面之間夾角是 70.5°^[42]，因此可由圖 3-1 看出 NILC 成長時夾角會呈現 70.5°^[45]；NILC 成長的溫度控制也是很重要的，如果退火溫度過高或是時間過長，會造成固相結晶(SPC)的產生，當 NiSi₂ 在移動過程中前後都是多晶矽材料時，就沒有活化能差異，而此 SPC 會抑制 NiSi₂ 的移動，造成 NILC 結晶會有飽和的現象。利用鋁(Al)金屬誘發結晶來備製太陽電池元件，在文獻上有許多的探討^[46]，雖然利用 Al 來誘發結晶可得到大於 10 μm 的結晶矽之晶粒(grain size)^[47]，但在太陽電池元件之效率卻只有 5.6%^[48]，相對其他材料的太陽電池元件在元件的效能上仍有待提升；由於鋁金屬誘發結晶會使結晶矽從本質(intrinsic)半導體改變成 p 型(p-type)半導體，對於利用鎳(Ni)金屬誘發結晶不但不會造成 a-Si 在結晶後改變其半導體的本質特性，而且 Si 與 NiSi₂ 在晶體結構上的晶格常數不匹配(lattice mismatch)只有 0.44%，因此比起其他金屬的誘發機制更具有在材料結構上的優勢。因此本實驗會針對 Ni 金屬誘發結晶在太陽電池元件上的探討，並比較利用 SPC 所製作的太陽電池元件在電性或是材料結構上有何差異性。

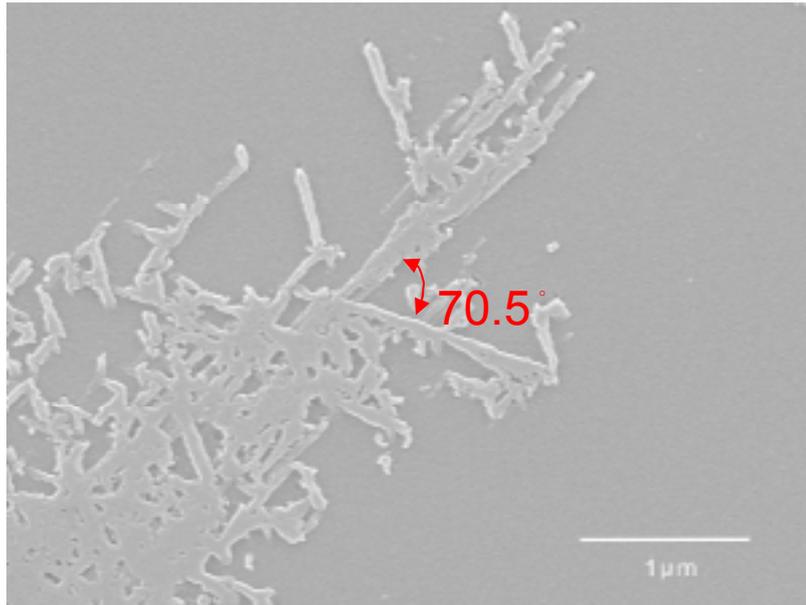


圖 3-1 NILC 成長時晶粒間夾角 [45]

3.2 研究方法

3.2.1 金屬誘發(NIC)結晶非晶矽試片的備製

實驗試片的備製是利用(100) p-type 的四吋矽晶圓作為基板，其矽晶圓的阻值在 5~25 Ω/\square 之間，而矽晶圓厚度為 525 μm ；試片的備製流程如下：

- (1) 利用 BOE(HF 含量 20%)去除矽晶圓表面之原生氧化層(native oxide)，製成溫度與蝕刻時間分別為 30°C 與 1 分鐘。
- (2) 在用去離子水(DI water)以浸泡的方式清洗 20 分鐘，再利用氮氣將試片吹乾。
- (3) 利用電漿輔助化學氣相沉積(PECVD)直接沉積非晶矽薄膜 300 nm，其 PECVD 沉積的條件如表 3-1：

表 3-1 PECVD 沉積 a-Si 之相關參數條件

| | |
|--------|-----------------------------|
| 製程主要氣體 | SiH ₄ (216 sccm) |
| 製程溫度 | 445°C |
| 製程壓力 | 450 mTorr |
| 電漿功率 | 150 W |

- (4) 利用傳統爐管退火(Conventional Furnace Annealing, CAF) 的方式進行退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 450°C 與 4 小時，此退火步驟是為了減少 a-Si 薄膜中的含氫量。
- (5) 利用 E-gun 直接蒸鍍 Ni 薄膜(50 Å)在 a-Si 薄膜上。
- (6) 利用 CAF 的方式進行退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 530°C 與 14 小時，使 a-Si 可以經過 Ni 誘發結晶。
- (7) 利用硫酸加雙氧水(H₂SO₄ + H₂O₂)清洗半小時後將，殘留的 Ni 去除。
- (8) 利用離子佈植(ion implant)進行 n⁺ emitter 的備製，佈植的氣體為 PH₃，而佈植能量與劑量分別為 80 KeV 與 2E16/cm³。
- (9) 佈植完再利用 CAF 進行高溫退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 600°C 與 12 小時。
- (10) 利用 PECVD 沉積 SiN_x 300 nm 作為抗反射層(Anti-Reflective Layer, ARL)，其 PECVD 沉積的條件如表 3-2：

表 3-2 PECVD 沉積 SiN_x 之相關參數條件

| | |
|--------|---|
| 製程主要氣體 | SiH ₄ (100 sccm)、NH ₃ (800 sccm)、H ₂ (1500 sccm) |
| 製程溫度 | 200°C |
| 製程壓力 | 1000 mTorr |
| 電漿功率 | 1000 W |

- (11) 利用黃光製程(光阻塗佈+曝光製程+顯影製程)製作出抗反射層之圖形。
- (12) 利用 BOE 濕式蝕刻的方式(30°C、2 分鐘)蝕刻 ARL 後，再將光阻去除。
- (13) 利用濺鍍(Sputtering)方式沉積 Al 300 nm，作為太陽電池之上電極。
- (14) 利用黃光製程製作出上電極之圖形。
- (15) 利用鋁酸濕式蝕刻的方式(35°C、2 分鐘)蝕刻上電極後，再將光阻去除。
- (16) 利用濺鍍(Sputtering)方式沉積 Al 300 nm，作為太陽電池之下電極，此下電極為整面金屬。
- (17) 進行高溫退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 450°C 與 30 分鐘。
- (18) 電性測量。

上述之製程步驟，可由圖 3-1 的製程示意圖簡化表示：

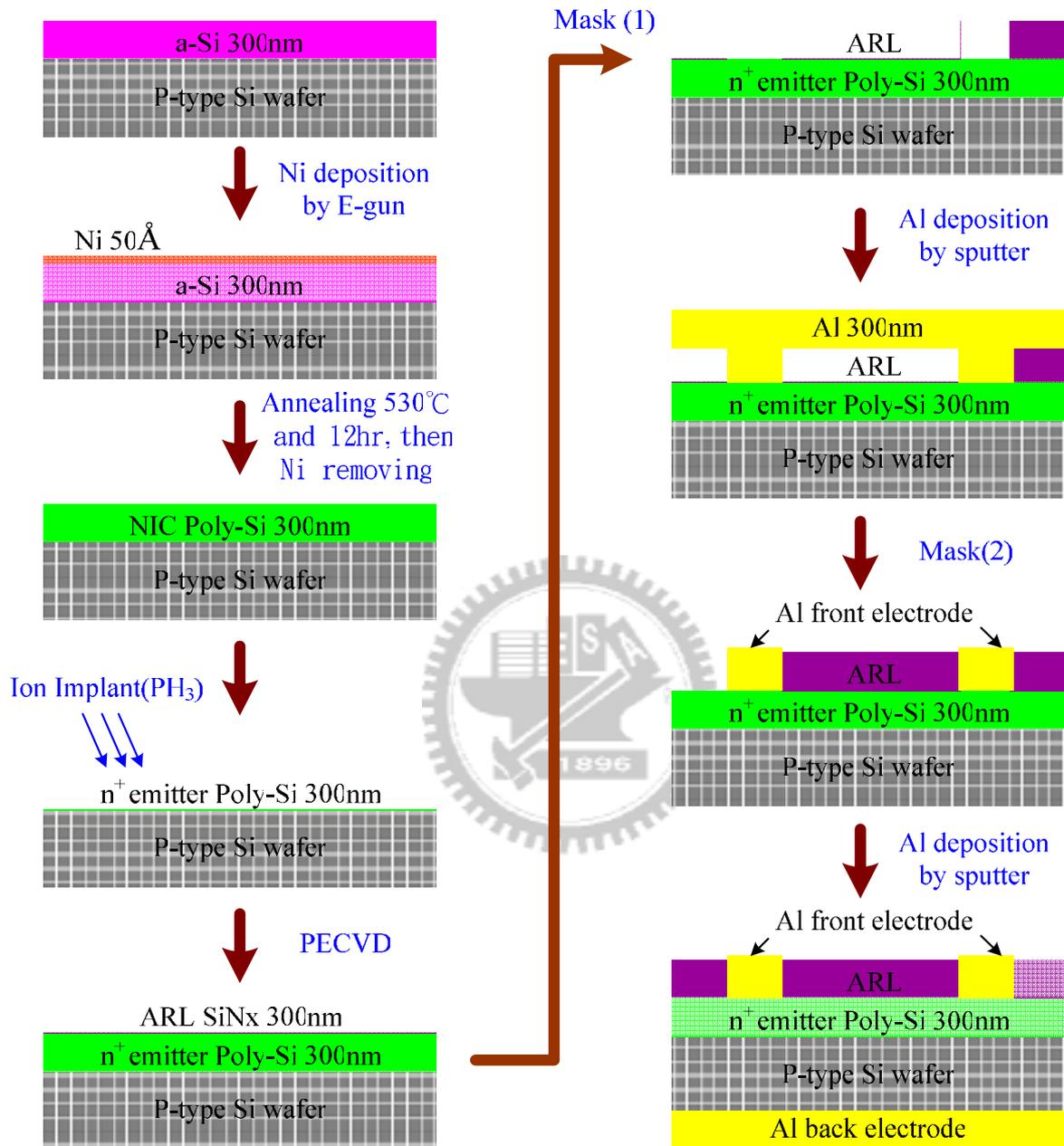


圖 3-1 NIC 太陽電池元件製作之製程流程示意圖

3.2.2 金屬誘發側向(NILC)結晶非晶矽試片的備製

同樣使用的實驗試片是利用(100) p-type 的四吋矽晶圓作為基板，其矽晶圓的阻值在 5~25 Ω/□之間，而矽晶圓厚度為 525 μm；非晶矽薄膜的製備與 NIC 試片步驟相

同(步驟 1~4)，而在誘發金屬 Ni 的製程有些許差異，其製程如下：

(1)~(4) 為非晶矽薄膜的製備。

(5) 先利用黃光製程(光阻塗佈+曝光製程+顯影製程)直接定義 Ni 薄膜欲定義的位置。

(6) 利用 E-gun 直接蒸鍍 Ni 薄膜(50 \AA)在 a-Si 薄膜上。

(7) 利用 lift-off 將多餘的光阻與 Ni 移除，如此即剩下 Ni 之圖形，如圖 3-2 所示。

(8) 利用 CAF 的方式進行退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 530°C 與 14 小時，使 a-Si 可以經過 Ni 誘發側向結晶。

(9) 後續的製程步驟與 NIC 的步驟(7)~(18)相同。

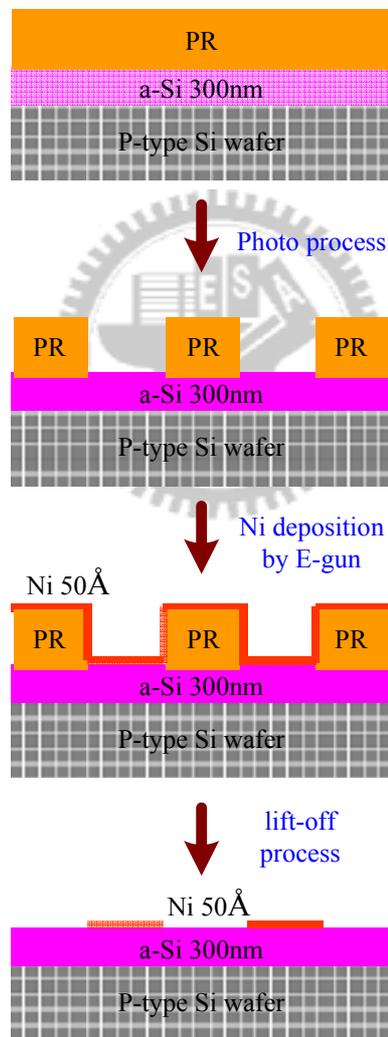


圖 3-2 Ni lift-off 製程流程

3.3.3 固相結晶(SPC)非晶矽試片的備製

同樣使用的實驗試片是利用(100) p-type 的四吋矽晶圓作為基板，其矽晶圓的阻值在 $5\sim 25\ \Omega/\square$ 之間，而矽晶圓厚度為 $525\ \mu\text{m}$ ；非晶矽薄膜的備製與 NIC 試片步驟相同(步驟 1~4)，由於 SPC 並不用沉積 Ni 薄膜，因此其製程流程也相對較為簡單，其製程如下：

(1)~(4) 為非晶矽薄膜的製備。

(10) 利用傳統爐管退火(Conventional Furnace Annealing, CAF) 的方式進行退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 600°C 與 24 小時，此退火步驟是為了使 a-Si 結晶。

(11) 後續的製程步驟與 NIC 的步驟(8)~(18)相同。

3.3.4 光罩設計圖案

在此實驗中，分別設計了 NILC 製程中的 Ni 之不同圖案設計與上電極金屬不同面積比例之設計；對於不同的 Ni 圖案是為了探討 Ni 的金屬含量對 NILC 製程中有何影響性以及對於太陽電池元件電性上的表現有何差異，如圖 3-3 與表 3-3 所示，主要的圖形設計可分為點狀(point)與線狀(line)圖案；而對於上電極金屬不同面積比例之設計是為了探討不同的金屬面積所反射的光也不同，造成太陽電池可以吸收的光子也不同，如圖 3-4 與表 3-4 所示，；以下之光罩設計之示意圖均為上視圖。

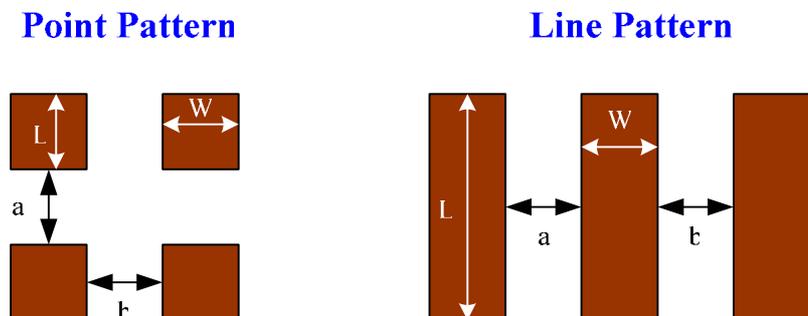


圖 3-3 Ni 之圖案設計

表 3-3 Ni 圖案設計之規格

Unit: μm

| Point Pattern | Type | Spacing | | Ni pattern | |
|---------------|------|---------|----|------------|----|
| | | a | b | W | L |
| | 1 | 40 | 40 | 20 | 20 |
| 2 | 100 | 100 | | | |

| Line Pattern | Type | Spacing | | Ni pattern | |
|--------------|------|---------|----|------------|-------|
| | | a | b | W | L |
| | 1 | 40 | 40 | 20 | 10000 |
| 2 | 100 | 100 | | | |

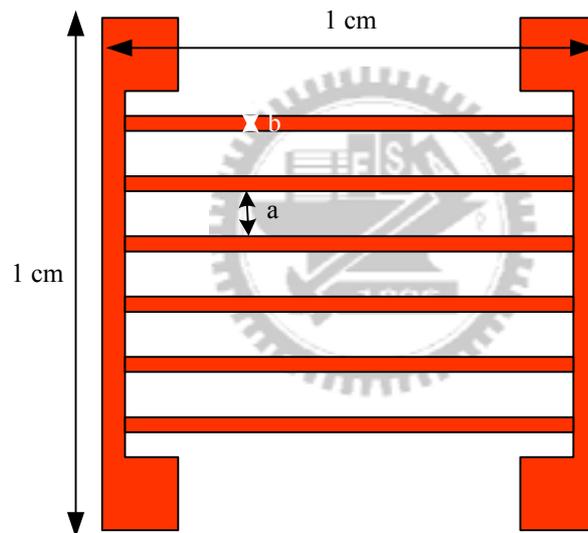


圖 3-3 上電極金屬之圖案設計

表 3-3 上電極金屬圖案設計之規格

| No. | Electrode pattern | | Area ratio(%) |
|--------|-------------------|------------------|---------------|
| | a | b | |
| Al-150 | 150 μm | 15 μm | 9.33 |
| Al-200 | 200 μm | | 7.43 |
| Al-300 | 300 μm | | 5.43 |

3.3.5 材料分析

(1)光學顯微鏡(Optical Microscopy, OM)分析：

利用 OM 來觀察 NILC 結晶長的情形以及量測 NILC 成長的速率。

(2)二次電子顯微鏡(Secondary Electron Microscopy, SEM)：

利用 SEM 觀察 SPC、NIL 與 NILC 結晶法的多晶矽微結構與差異性，並利用 Secco. Etching 蝕刻液進行蝕刻^[49]，此蝕刻方式可以將結構較鬆散的 a-Si 與 silicide 等蝕刻而留下 poly-Si，如此可以清楚的觀察 poly-Si。

(3)低掠角 X 光繞射分析儀(Grazing Incident X-ray Diffraction, GIXRD)

適合使用於薄膜及厚膜之材料，明確薄膜材料的相鑑定，也可以做面內 In-Plane 的 GIXRD，由於分析之入射角度可低於 1° ，因此對於極薄之薄膜可準確進行相鑑定分析。因此利用此方法可以分析 SPC、NIL 與 NILC 結晶之主要方向，並計算其結晶晶粒之大小。

(4)拉曼光譜分析(Raman scattering spectroscopy)

拉曼散射是一種非彈性碰撞，當入射光涉入一晶體材料後會有散色光的產生，而五散射只有動量的轉換並沒有能量的轉換，因此光的頻率並不會改變，利用拉曼分析可以之薄膜結晶的情況，而此拉曼分析是利用 488nm 的固定波長雷射光源。

3.3 結果與討論

3.3.1 NIC、NILC 與 SPC 結晶與結構之比較

由於 NILC 與 NIC 的退火結晶條件是相同的，都是在 530°C 與 12 小時下的條件，除了 NILC 有將 Ni 圖案化之外，因此，我們首先可以藉由 OM 圖來觀察 NILC 結晶的過程，可以由圖 3-4 觀察到從還未退火前，Ni 的圖案可以清晰可見(黃色部份)，分別有 Line pattern 與 Point pattern，在經過 530°C 與 2 小時的退火後，可以清楚的看到在 Line pattern 中開始往 Ni 圖案的兩側結晶(深紫色的部份)，此時的結晶長度約 $7.9\mu\text{m}$ ；至於 Point pattern 則是往四周開始側向結晶其結晶長度約 $6.6\mu\text{m}$ ；經過了 6 小時的退火後則 Line pattern 與 Point pattern 分別成長了約 32 與 $26\mu\text{m}$ ，可利用圖 3-5

的斜率計算出 Line pattern 與 Point pattern 結晶的成長速率分別約 6.02 與 4.86 $\mu\text{m/hr}$ ，相當於 1.672 與 1.35 nm/sec 的成長速率，由上述結果可以看出 Line pattern 的圖案設計其結晶成長速率較快。圖 3-6 是利用 Secco. Etching 蝕刻液進行蝕刻後再用 OM 觀察結晶的狀況，由於結構鬆散的 a-Si 會被蝕刻掉而留下 poly-Si，因此可以清楚觀察到結晶的情形；在邊緣處(edge)的側向結晶由於沒有鄰近的結晶矽會阻礙 NiSi_2 的側向移動，因此可以一直延伸直到達結晶飽和的時候才會停止，在中心位置可以清楚的觀察到當側向結晶碰在一起時會互相阻止對方 NiSi_2 繼續前進使得結晶終止，而中間的介面則為 silicide 經過 Secco. Etching 後所流來的介面痕跡；而圖 3-7 為 NIC 經過 Secco. Etching 蝕刻後所觀察到表面形貌，可以觀察到有許多的黑點，這些黑點也許是 silicide 被蝕刻掉所留下來的痕跡，有可能是因為在退火過程中產生小區域的 SPC 結晶抑制了 NIC 的結晶而造成 NiSi_2 殘留在 poly-Si 薄膜的中間；為了可以更進一步清楚的觀察，SPC、NIC 與 NILC 的試片是先分別用 Secco. Etching 蝕刻約二分鐘後再利用 SEM 來觀察各種結晶的狀況，圖 3-8 與 3-9 分別為 SPC、NIC 與 NILC 的 SEM 俯視圖(top view)，由圖 3-8 中不管是 SPC 或是 NIC 都可以看到許多的坑洞，此坑洞應該都是經過 Secco. Etching 蝕刻後所造成的，由圖兩者比較似乎並無太大差異；而從圖 3-9 中，可以明顯看到 NILC 側向結晶的過程，但將倍率放大時，和 SPC 與 NIC 比較後，在結構上是看起來較為鬆散，膜的品質也比前兩者差；如果以截面來觀察又會有不一樣的情況，SPC、NIC 與 NILC 的試片是先分別用 Secco. Etching 蝕刻約 30 秒後再利用 SEM 來觀察各種結晶的狀況，圖 3-10、3-11 與 3-12 分別為 SPC、NIC 與 NILC 的 SEM 截面圖(cross section)，在 15 萬倍下從觀察截面，可以更清楚的知道其微結構(microstructure)的差異，在 poly-silicon 的厚度上幾乎都是一樣在 300 nm 左右，但是在 SPC 結晶的 poly-Si 薄膜可以看到有很多被 Secco. Etching 蝕刻液給蝕刻掉，但 NIC 與 NILC 的 poly-Si 薄膜品質卻相對比較好；這與 top view 的結果看起來有點出入，有可能是因為 Secco. Etching 的時間不同所造成的差異；但在經過 30 秒的 Secco. Etching 蝕刻後 SPC 就會出現這麼多坑洞，代表整體結構上 SPC 的確品質較差。以上述的一些分析來看並無法明確的得到 SPC、NIC 與 NILC 三種結晶方法中，就算是利用 SEM 截面圖並放大至 15 萬倍也很難清楚地定義出晶界(grain boundary)與晶粒大小(grain size)，因此將利用 XRD 來分析這三種結晶法中矽薄膜之結晶特性。

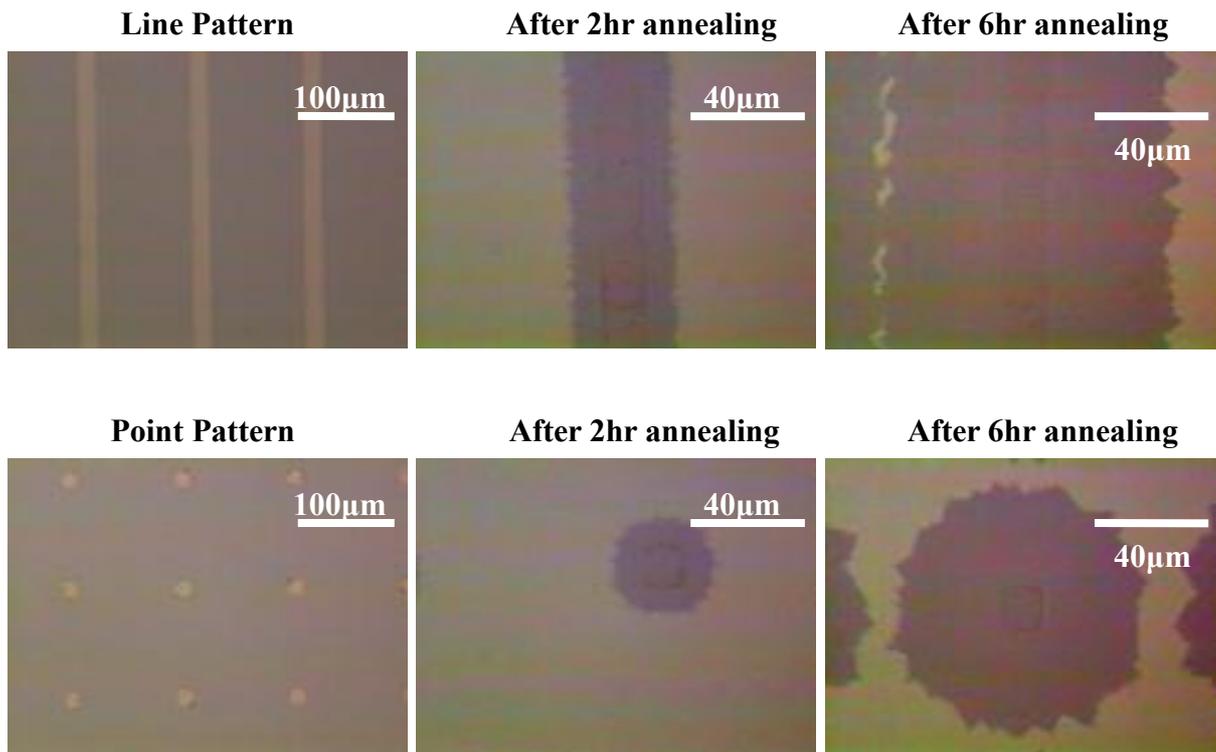


圖 3-4 NILC 結晶過程之 OM 圖

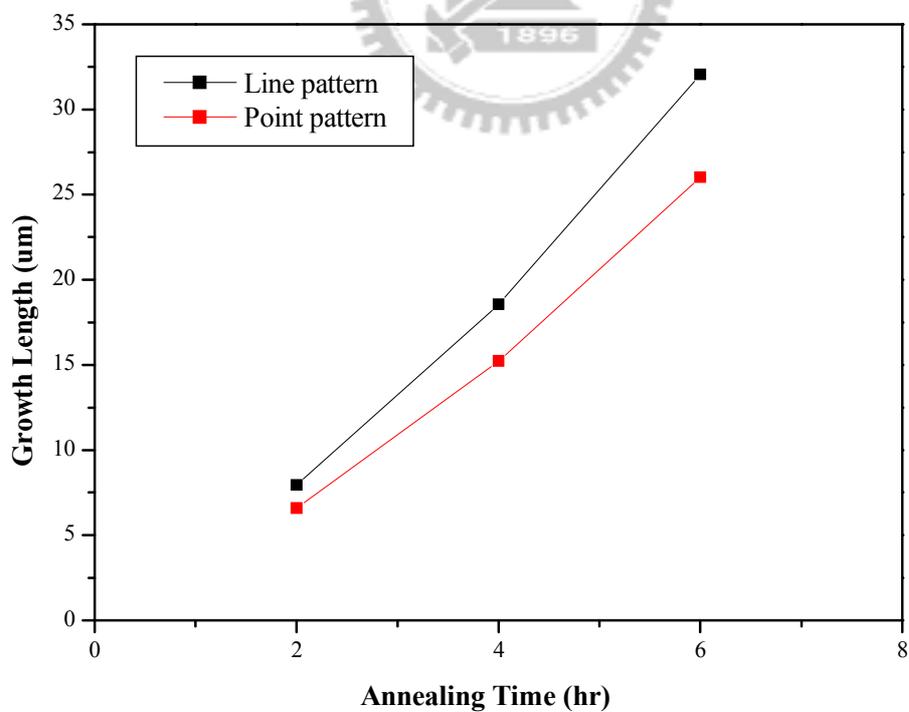


圖 3-5 NILC 結晶成長趨勢圖

Line Pattern

Point Pattern

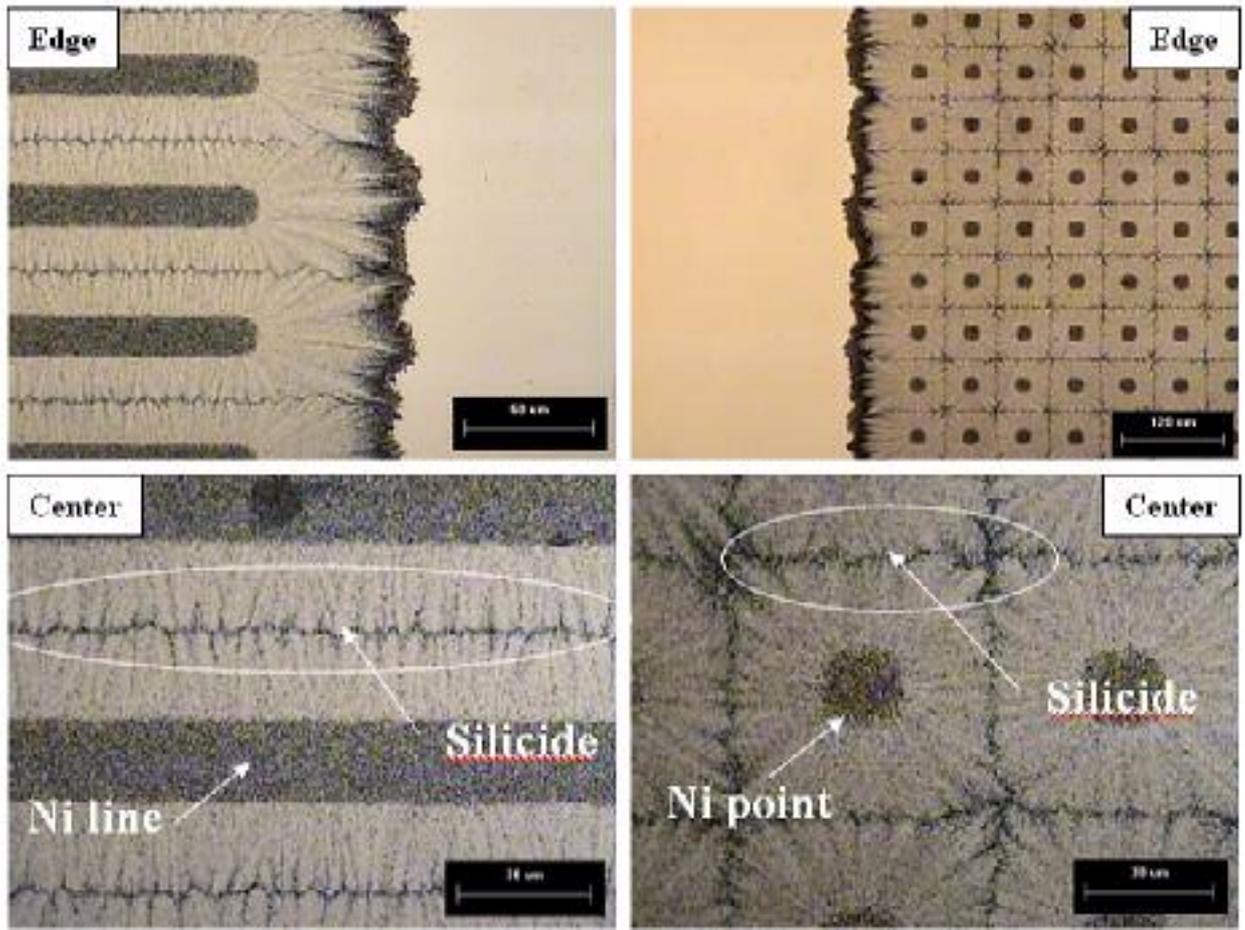


圖 3-6 NILC 結晶經過 Secco. Etching 蝕刻後之 OM 圖

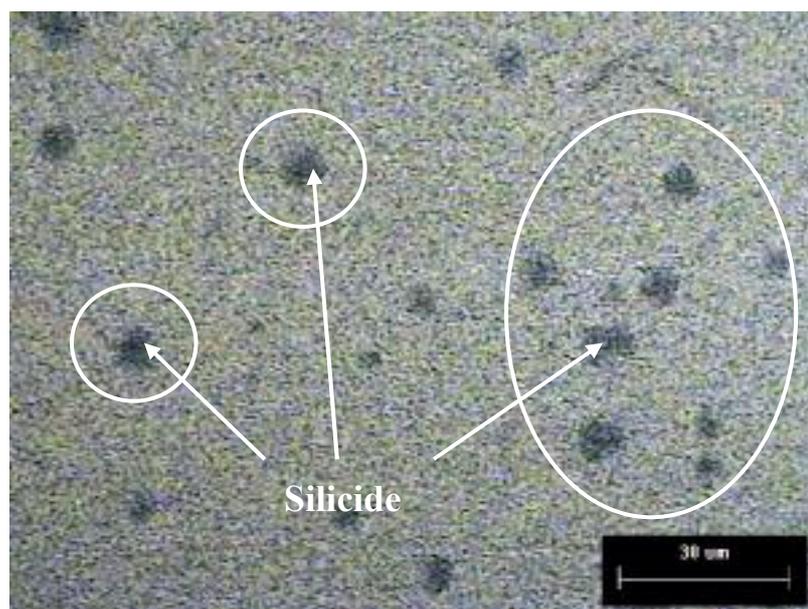


圖 3-7 NIC 結晶後經過 Secco. Etching 蝕刻後之 OM 圖

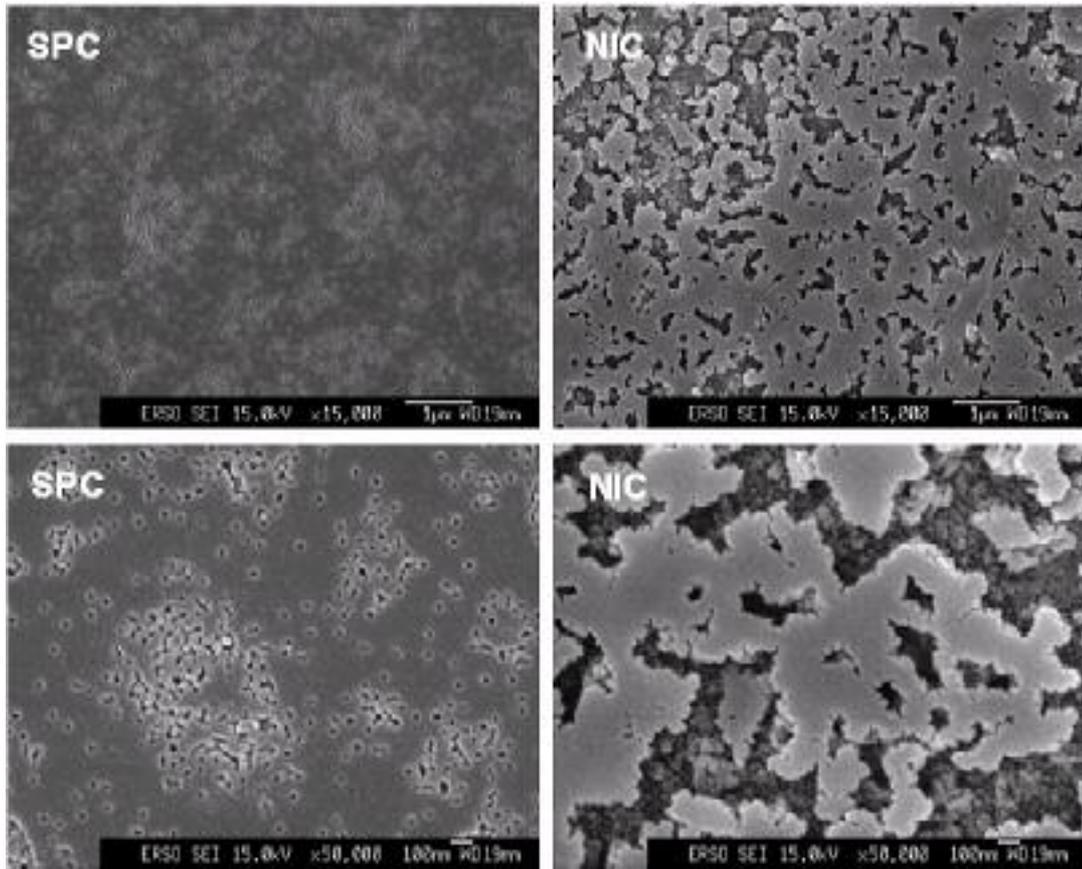


圖 3-8 SPC 與 NIC 結晶後經過 Secco. Etching 蝕刻後之 SEM top view 圖

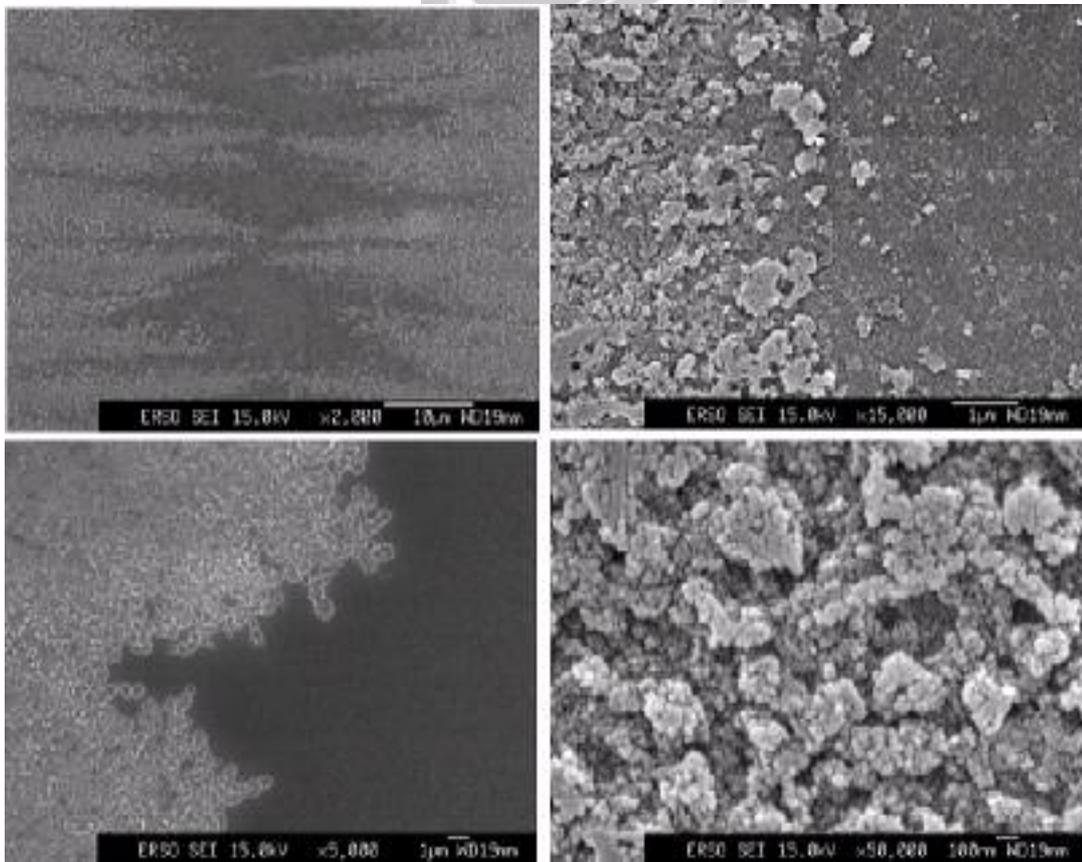


圖 3-9 NILC 結晶後經過 Secco. Etching 蝕刻後在不同倍率之 SEM top view 圖

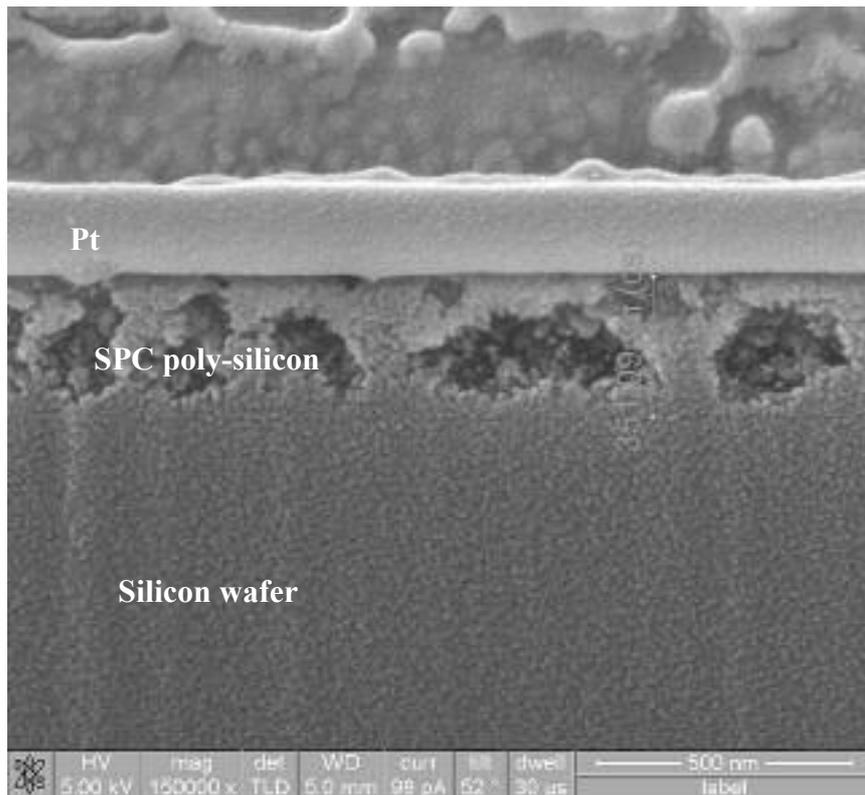


圖 3-10 SPC 結晶後經過 Secco. Etching 蝕刻後之 SEM 截面圖

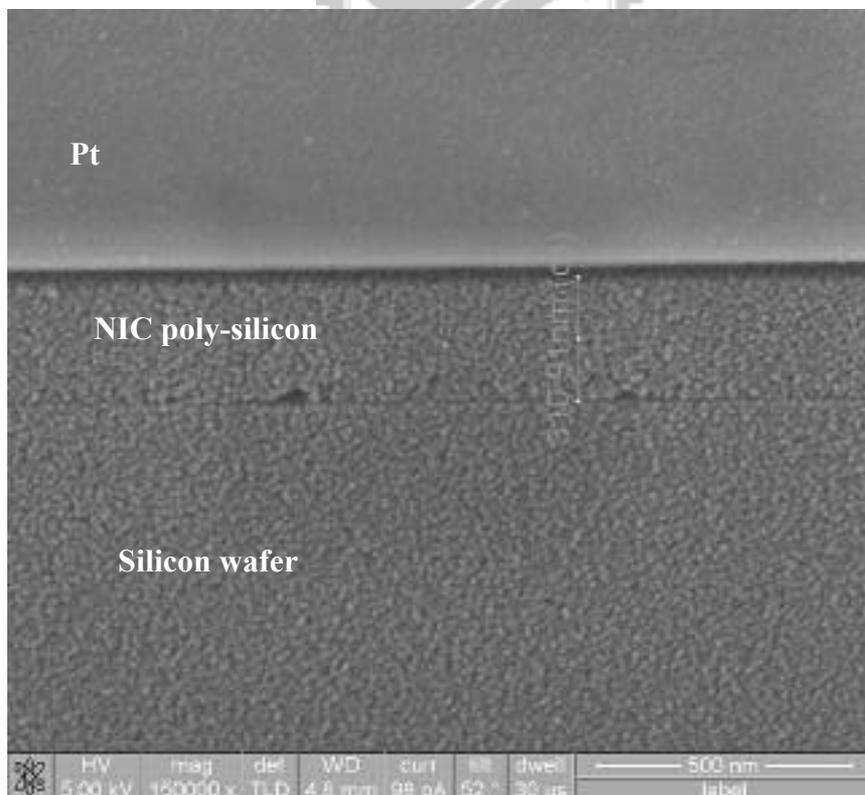


圖 3-11 NIC 結晶後經過 Secco. Etching 蝕刻後之 SEM 截面圖

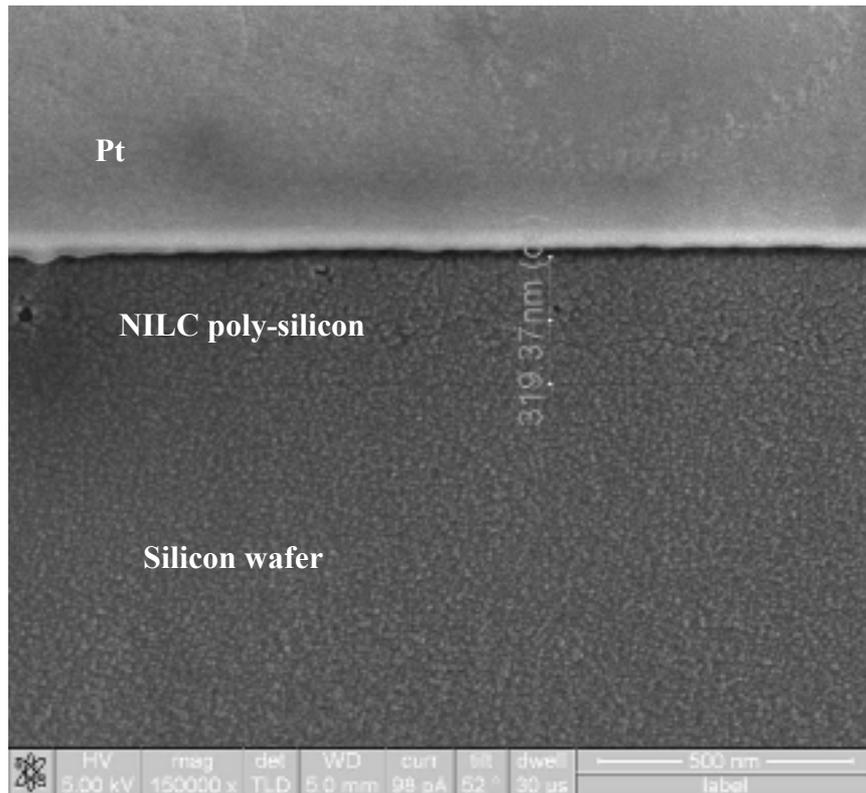


圖 3-12 NILC 結晶後經過 Secco. Etching 蝕刻後之 SEM 截面圖

3.3.2 NILC、NIC 與 SPC 之 poly-Si 薄膜在 XRD 分析之比較

由於我們的利用 NILC、NIC 與 SPC 三種方法來使 a-Si 結晶，基本上都是侷限在薄膜的範圍(約 300nm)，而傳統的 X-ray 繞射分析是採用對稱性布拉格繞射法，入射角與反射角是相對稱，因為 X-ray 對材料的穿透深度與 $\sin\theta/\mu$ 成正比，此處 θ 與 μ 分別為 X-ray 入射角與材料之吸收係數，而大多數的材料的 $1/\mu$ 都遠遠超過薄膜厚度，因此針對薄膜的 X-ray 分析都是利用低掠角 X 光繞射分析儀(Grazing Incident X-ray Diffraction, GIXRD)，是因為大多的材料對於 X-ray 的折射率會略小於 1，因此當 X-ray 進入材料時，是由高折射率介質到低折射率介質(空氣折射率為 1)，所以如果 X-ray 以非常小的角度進入材料時，在材料之表面會產生全反射，而在全反射臨界角以上 X-ray 的反射率會急速下降，因此利用 X-ray 反射可以良測薄膜厚度、密度、表面粗糙度等；另外，可利用薄膜對 X-ray 的吸收來分析材料的結晶方向。

我們利用 GIXRD 來分析 NILC、NIC 與 SPC 三個結晶的薄膜，相關量測參數如表 3-4：

表 3-4 GIXRD 基本測試條件

| | |
|----------------------------|------------|
| K- α (1) wavelength | 1.540598 Å |
| K- α (2) wavelength | 1.544426 Å |
| Anode material | Cu |
| Scan axis | 2 θ |
| Scan range | 10° ~ 60° |

而測試的結果再利用 JCPDS-ICSD NO.067775 來查出每個吸收波 peak 所對應的是與那些晶格方向，如圖 3-13 所示：

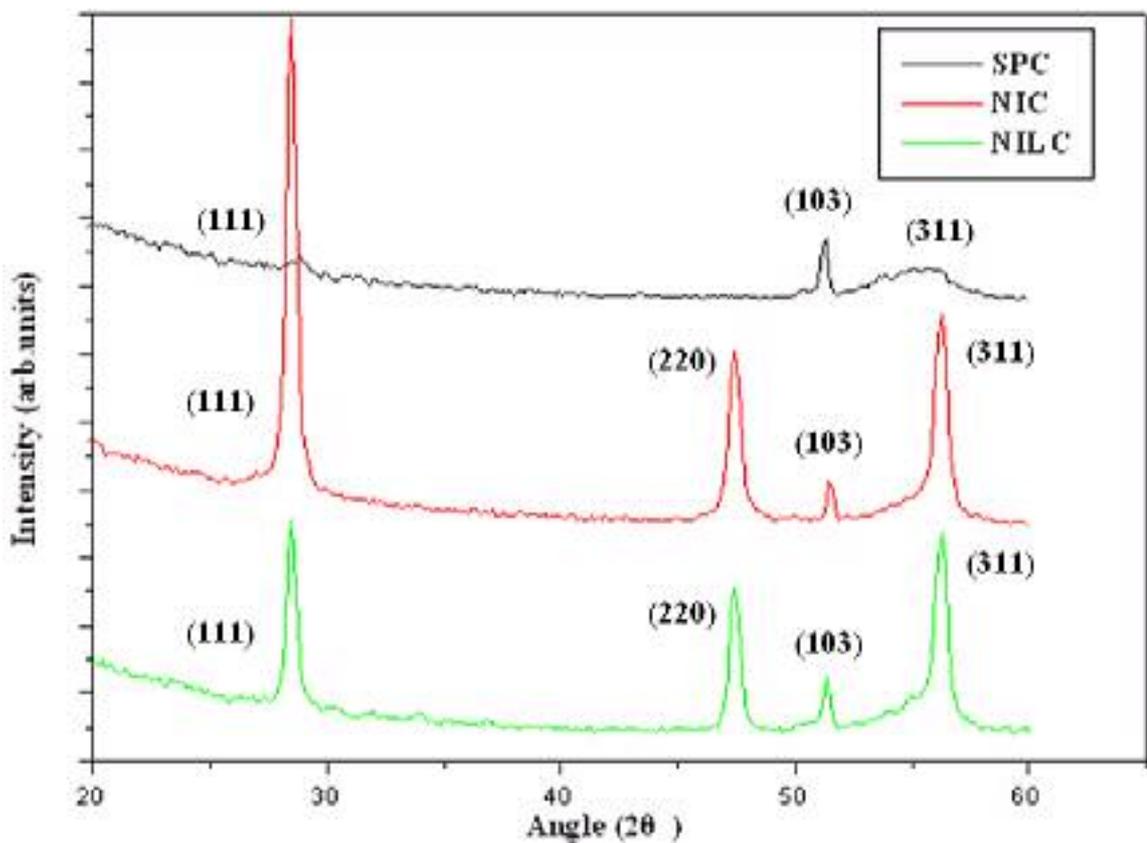


圖 3-13 SPC、NIC 與 NILC 之 GIXRD 分析圖

由圖 3-13 得知，可以在 $2\theta = 28.4^\circ$ 左右的位置得到明顯的吸收訊號，此 peak 為 (111) 方向的結晶，而此 (111) 方向以 NIC 的訊號最強，接下來是 NILC，而最不明顯的

為 SPC，這也驗證了在 2.3.4 節所提到 NiSi₂ 之晶格方向與 NIC 及 NILC 的 Si 結晶之優選方向為(111)面的方向而彼此之間的晶格不匹配只有 0.44%，但是在 SPC 中卻非常地不明顯；接著在 2θ = 47.4° 左右的位置得到明顯的吸收訊號，此 peak 為(220)方向的結晶，但是在 SPC 中卻無法看到此現象，這個現象與一般在玻璃上以 SPC 製作 poly-Si 的薄膜所以測出來的結果不太相同^[50]，而在 2θ = 51.2° 左右的位置所得到明顯的吸收訊號為(103)方向的結晶(JCPDS NO.041392)，在這個 peak 中則是以 SPC 的訊號最高，至於 NIC 與 NILC 則相差不遠，因此，我可以得到一個重要的訊息，也就是在矽晶圓上的 a-Si 如果以 SPC 的方法來進行結晶，所得到的結晶方向是以(103)方向為主，這個現象與在玻璃上有很大的不同，而至於在 NIC 與 NILC 也出現較弱的(103)方向之訊號，很有可能是在金屬誘發的過程中有少部分的 SPC 出現，最後在 2θ = 56.2° 左右的位置所得到明顯的吸收訊號為(311)方向的結晶，NIC 與 NILC 在此方向之結晶訊號強度差不多，但是在 NILC 中卻與(111)方向的強度是差不多的，代表著在我們的 NILC 機制中式呈現(111)與(311)的方向來成長，此現象與利用 NILC 結晶在玻璃上的 a-Si 會有不太相同的結果^[51]，因為在玻璃上的 NILC 結晶幾乎看不太到(311)的方向；經由 GIXRD 所分析出來的結果，我們可以利用 Scherrer formula 計算出結晶晶粒的大小^[52]，其公式如下：

$$t = \frac{K\lambda}{B \cos \theta_B} \quad (3-1)$$

在 3-1 式中，t 為結晶晶粒的大小，K 為型態因子而通常值為 0.9，λ 為 X-ray 光的波長，一般的波長為 1.54 Å，B 為 peak 的半高寬(full width at half maximum, FWHM)，θ_B 為布拉格角度，因此經過計算後可由表 3-5 來表示：

表 3-5 NIC、NILC 與 SPC 之結晶大小

| Crystallization Methods | FWHM | Main Orientation | Grain Size (nm) |
|-------------------------|---------|------------------|-----------------|
| NIC | 0.2665° | (111) | 30.67 |
| NILC | 0.511° | (111) | 16.00 |
| SPC | 0.3198° | (103) | 27.57 |

由於在 SPC 中所結晶的主要是以(103)面的方向來結晶，因此在計算晶粒大小時也是以此方為主要計算基礎，可以清楚的看到 NIC 的晶粒大小是最大的，其次是 SPC，最後才是 NILC 的結晶；這很有可能是因為由於在玻璃上的側向結晶一定是先完成 NIC 之後才以 NILC 側向來結晶(如圖 2-20)，但如果是在矽晶圓的 a-Si 薄膜以 NILC 結晶時，成長機制就不完全相同，可由圖 3-14 來表示^[53]，因為 Ni 在 550°C 下於單晶矽下的擴散係數為 2.66E-6 cm²/sec，遠遠高於 Ni 在非晶矽中的 3.2E-11 cm²/sec^[54]，Ni 在矽晶圓的擴散速度非常快，Ni 通過 300nm 的 a-Si 只需花費約 9.3 秒的時間，將近 322.58 Å/sec 的擴散速度，而之後在單晶矽中的擴散速度是 322.58 Å/sec 的約 1E5 倍這是非常快的，但由圖 3-5 得知其結晶速率最快也是將近 6µm/hr，相當於 16.67Å/sec，因此側向結晶的速度遠遠低於 Ni 在單晶矽中的擴散，因此在進行側向結晶時，會因為 Ni 從矽晶圓中擴散至 a-Si 中，會因為如此阻礙了側向結晶，這也是為什麼在 SEM 的圖中並無法看到很明顯的針狀結構之側向結晶。

由於晶粒大小也會直接影響晶界的多寡，當在相同體積下，晶粒越小則晶界就會越多，為了補償被晶界所補陷(trap)的電荷而在晶粒周圍的晶界形成空乏區域，而此空乏區會造成能帶的彎曲而形成能障^[55]，如圖 3-15，此能障會造成自由載子的移動速率，因此而影響到太陽電池之光電導特性，也間接影響了正個元件之效率，如 3-2 式^[56]：

$$\sigma_{ph} = e\mu\Delta n = \frac{e\eta_g\mu\tau(1-R_f)F_0}{d} [1 - \exp(-\alpha d)] \quad (3-2)$$

由上式得知， σ_{ph} 為光電導， e 為電荷， μ 為載子遷移率， Δn 為光產生主要載子的密度(電子)， η_g 為量子效率， τ 為載子生命週期， R_f 為材料之反射率， α 為材料之吸收係數， d 為材料之厚度；因此當載子遷移率受到晶界影響而降低，則光電導就會降低，所以在其他參數因材料而固定時， $\eta_g\mu\tau$ 就為主要影響元件光電導之參數。

我們利用拉曼光譜來分析矽薄膜結晶的情形，見圖 3-16，NIC、NILC 與 SPC 之吸收的光譜分別為 519.99、519.47 與 520.52cm⁻¹，其相差都不遠都在 520 cm⁻¹ 的位置，而在 NIC、NILC 與 SPC 之 FWHM 則分別為 5.61、5.42 與 3.45cm⁻¹，SPC 的 FWHM 稍微小一點，但三者的差異都不大，應該是因為我們的薄膜並非長在玻璃上，因此拉曼光譜分析並無法清楚顯現出差異性。

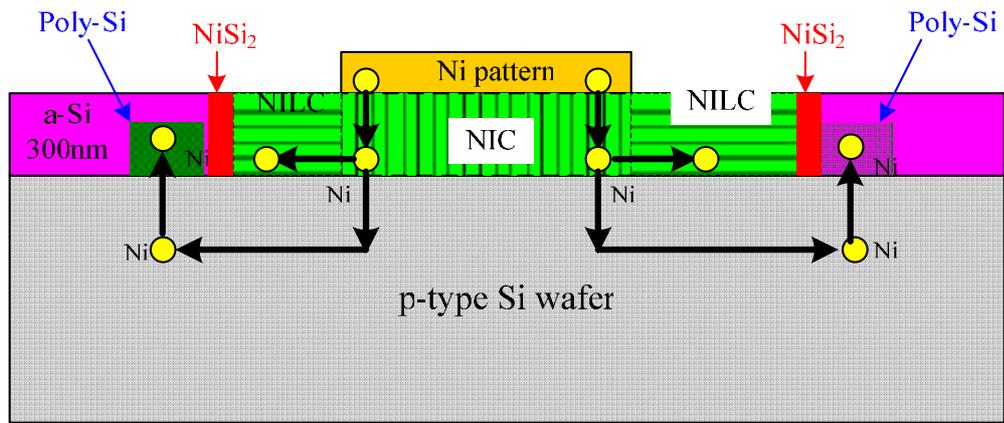


圖 3-14 NILC 在矽晶圓機版中 Ni 擴散之路徑示意圖

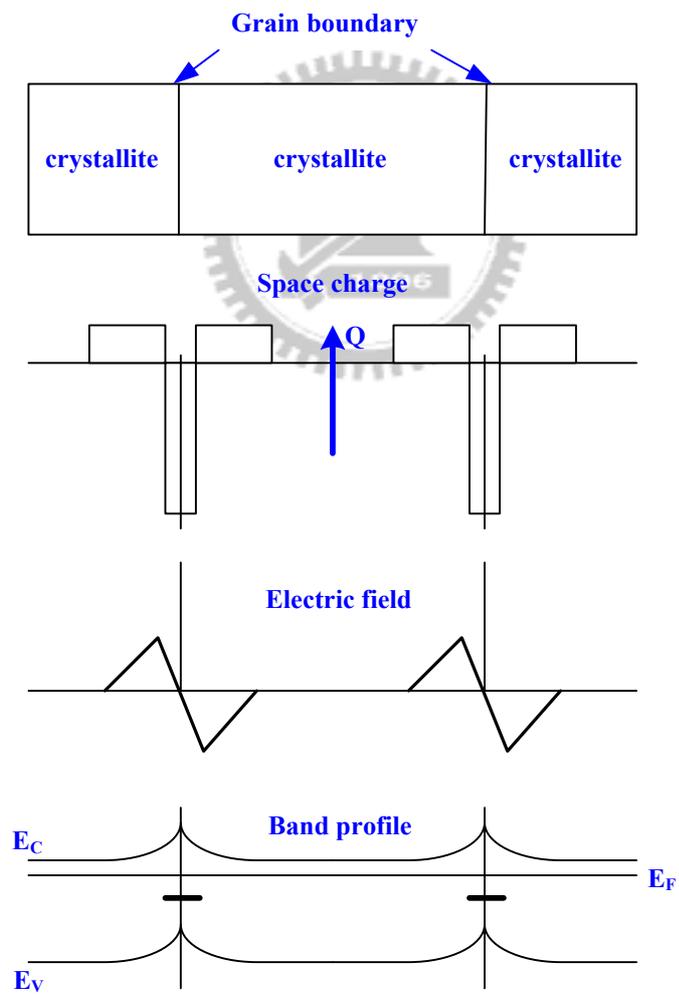


圖 3-15 在 n-type 多晶矽的晶粒與晶界、局部空乏區、電場、能帶之示意圖

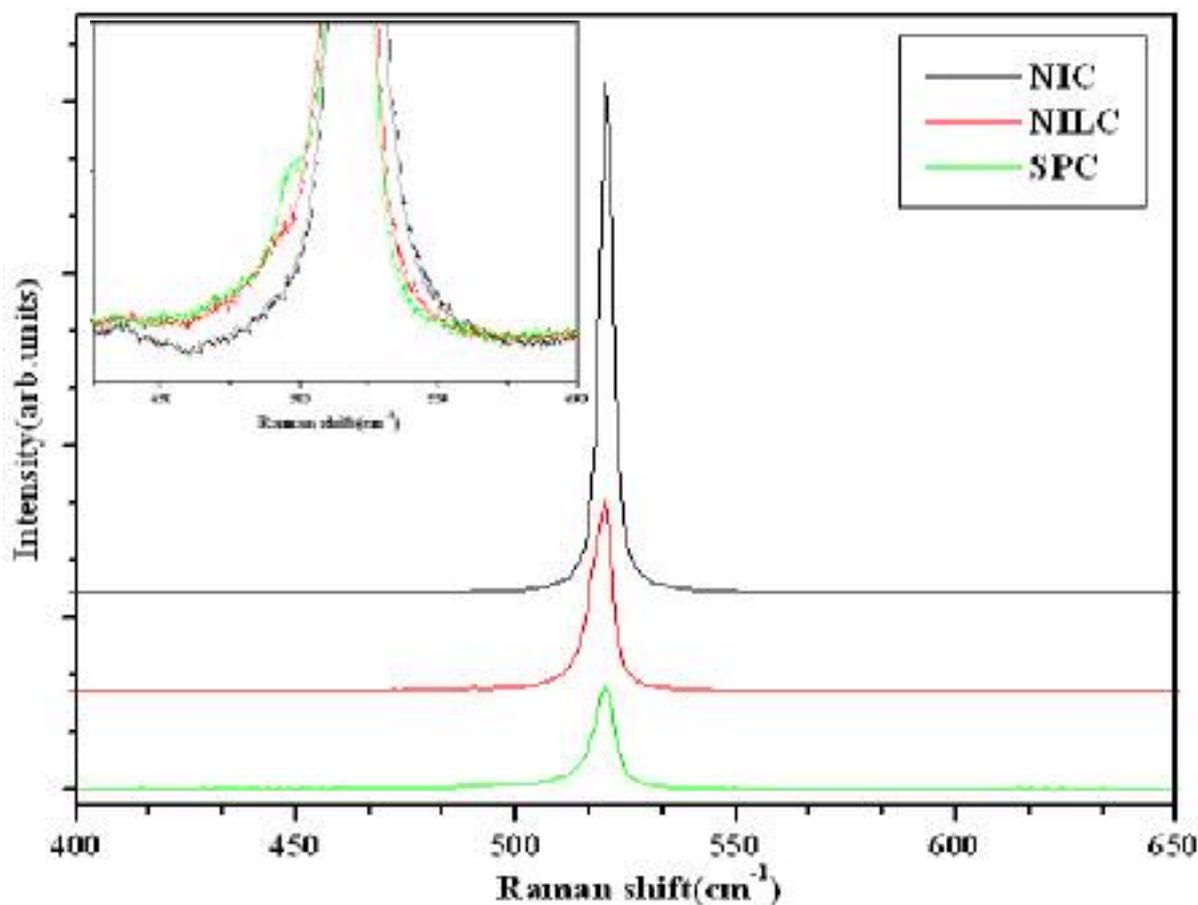


圖 3-16 NIC、NILC 與 SPC 之拉曼分析

3.3.3 NIC、NILC 與 SPC 電性的比較

我們利用 NIC、NILC 與 SPC 三個方式來製作太陽電池，在比較這三者元件之電性之前，針對不同上電極金屬面積也會進一步探討對電性上之差異，另外，針對 NILC 不同之 Ni pattern 的設計對電性上之差異也會一併討論，由圖 3-17 可以得到 NIC 所製作的太陽電池在不同之上電極金屬面積比所得到的 I-V 特性曲線並計算出其效率值 (Efficiency)、填充因子 (FF)、 V_{oc} 與 I_{sc} 等特性參數；由表 3-6 可以得知，Al-300 可以得到較高之效率值，其面積比為 5.43% (見表 3-3)，而 Al-150 卻是效率最低的植，Al-200 則是在兩者之間，之所以 Al-150 得到最低之效率值主要是 FF 與 I_{sc} 都比其他試片來的低，其原因有可能為串聯電阻比其他試片來的高 (見圖 2-15)，或是金屬表面積太大 (9.33%，見表 3-3) 造成許多光被反射掉，因此造成 I_{sc} 較低之原因，因此 Al-300 的設計可以得到最高之效率。

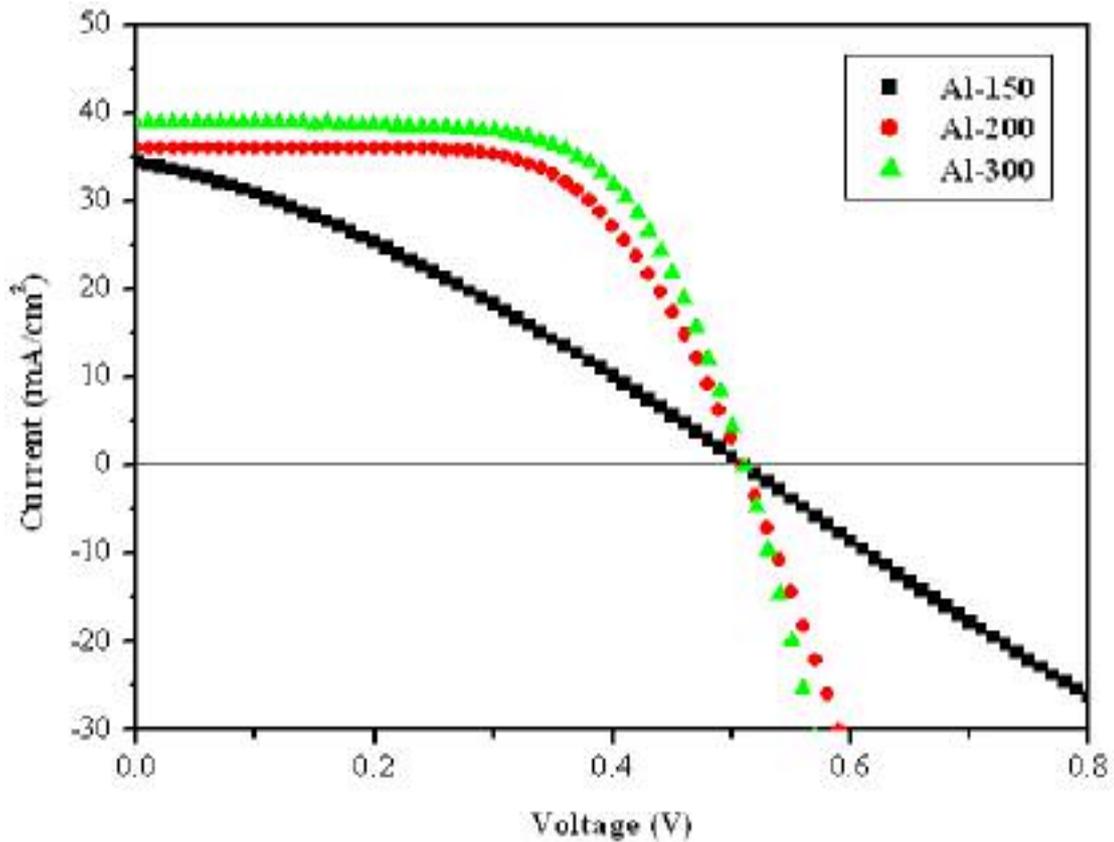


圖 3-17 NIC 之 I-V 特性曲線

表 3-6 NIC 三組試片之電性數據比較

| Sample | Al300 | Al200 | Al150 |
|---------------------------------|--------------|--------------|-------------|
| Efficiency (%) | 13.02 | 11.56 | 5.54 |
| FF (%) | 65.68 | 62.93 | 31.58 |
| Voc (V) | 0.5099 | 0.5095 | 0.5101 |
| Isc (mA/cm ²) | 38.88 | 36.05 | 34.36 |
| Max power (mW/cm ²) | 13.02 | 11.56 | 5.54 |

在 SPC 太陽電池元件中我們可以由圖 3-18 得到 SPC 所製作的太陽電池在不同之電極金屬面積比所得到的 I-V 特性曲線，而表 3-7 可得到三組試片之特徵參數，在元件的效率上 Al-300 之試片雖然還是得到最高值，但在 Isc 值 Al-300 之試片並非最高，之所以效率最高是因為 FF 值最大代表著此太陽電池之 p-n 接面之空乏區其複合

電流較小導致 p-n 二極體之特性較佳，而 Al-150 的 V_{OC} 值較小有可能是因為衰建內部漏電流較大造成分流電阻過小，因為以同樣材料所做出來的太陽電池由於能係相同其 V_{OC} 值應該不會相差太遠；只是為何造成與 NIC 不同之原因必須在未來實驗來釐清真正之原因。

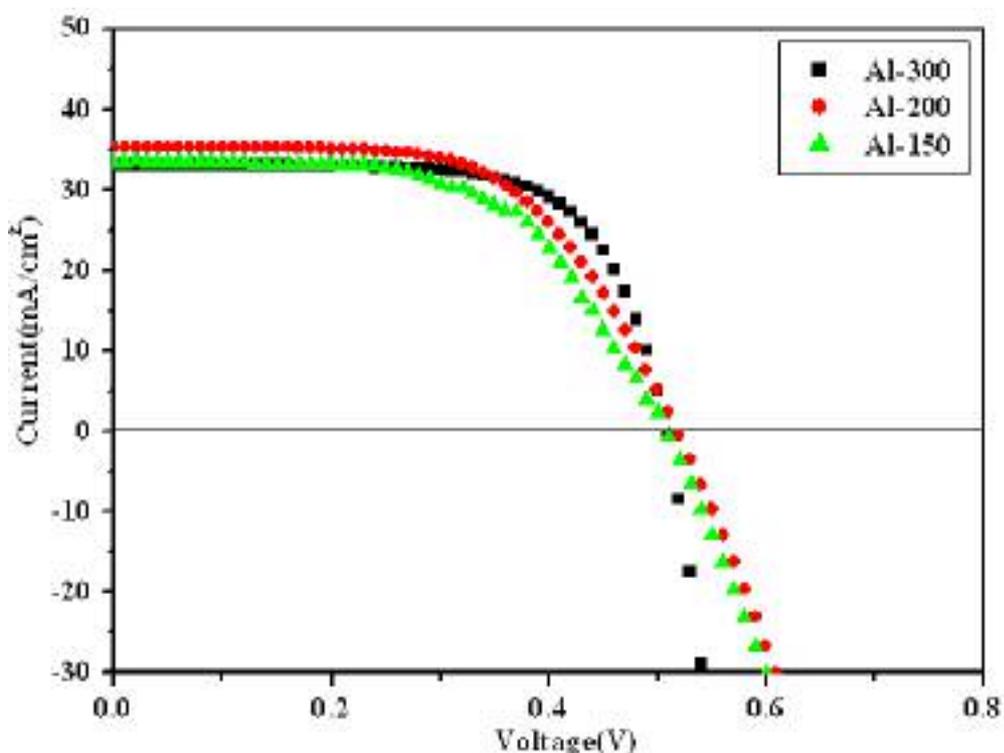


圖 3-18 SPC 之 I-V 特性曲線

表 3-7 SPC 三組試片之電性數據比較

| Sample | Al300 | Al200 | Al150 |
|---------------------------------|-------|-------|-------|
| Efficiency (%) | 11.64 | 11.01 | 10.1 |
| FF (%) | 69.14 | 60.21 | 60.07 |
| Voc (V) | 0.508 | 0.518 | 0.501 |
| Isc (mA/cm ²) | 33.09 | 35.29 | 33.59 |
| Max power (mW/cm ²) | 11.64 | 11.01 | 10.01 |

在 NILC 的試片中，我們比較了不同的 Ni pattern 設計(如表 3-3)，由 NIC 與 SPC 之結果來看，上電極設計為 Al-300(area ratio = 5.43%)可以得到最好之效率值，因此在 NILC 電性上所量測之試片都是以 Al-300 的試片，由圖 3-19 與表 3-8，我們可以得知，在 line pattern 設計中，Ni pattern 間距 100 μm (L-100)的效率會比 40 μm (L-40)來的高，其原因是 L-100 試片的 Ni 金屬含量會比 L-40 還多；而在 point pattern 設計中也有一樣之結果，Ni pattern 間距 100 μm (P-100)的效率會比 40 μm (P-40)來的高；但如果比較 point pattern 與 line pattern 的設計，理論上 point pattern 之 Ni 金屬含量會比 line pattern 還少，因此比較 P-100 與 L-100 的特性參數，P-100 可以得到較高之效率值與短路電流(Isc)，L-100 短路電流較小應該是 Ni 金屬含量較高造成元件漏電較大，但是在填充因子(FF)卻是 L-100 較高，或許是因為兩者的效率值相差不到 1%，因此兩者的最大輸出功率並不會相差很遠，但是在短路電流上 P-100 比 L-100 高出 27.73%，由 2-24 式得知，在相同輸出之最大功率下，短路電流越大則填充因子則越小，因此造成此現象。

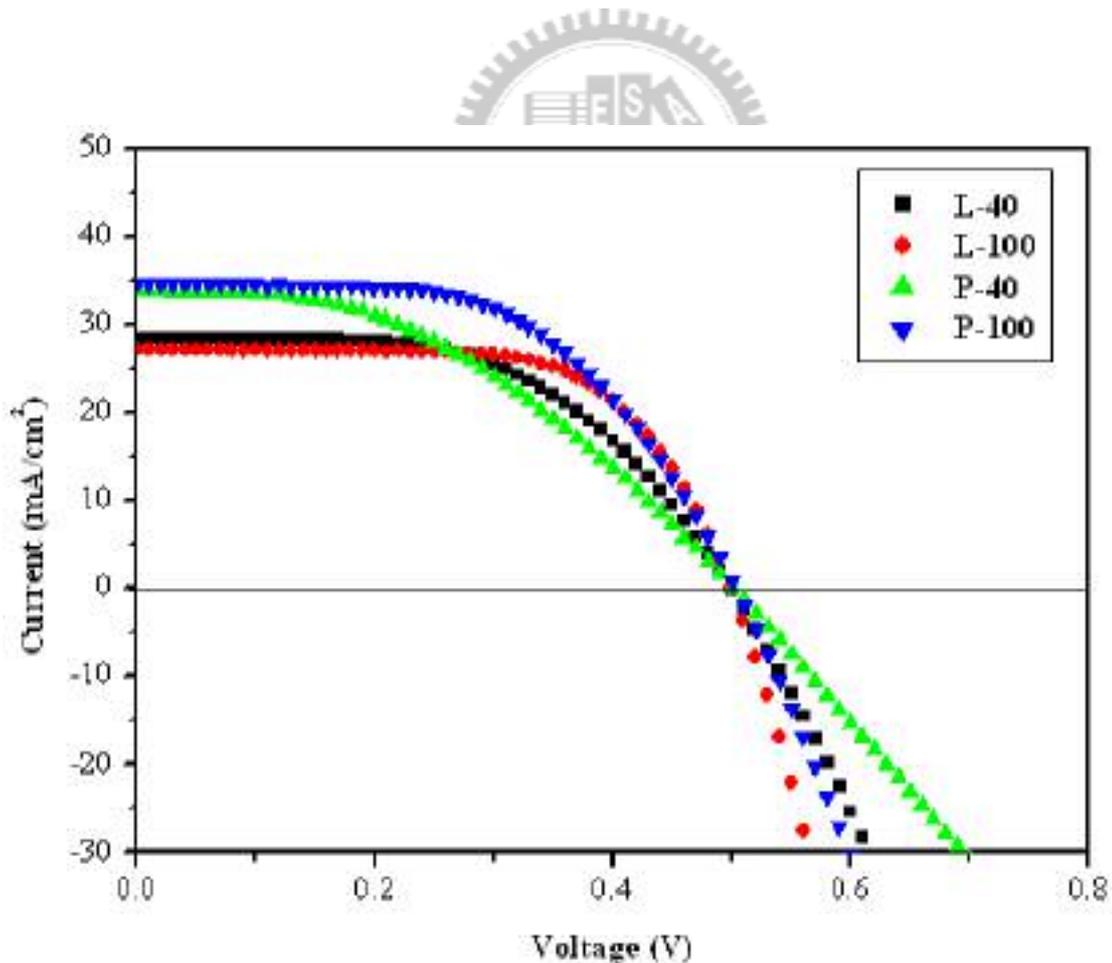


圖 3-19 NILC 之 I-V 特性曲線

表 3-8 NILC 三組試片之電性數據比較

| Sample | L40 | L100 | P40 | P100 |
|---------------------------------|-------|-------|-------|-------|
| Efficiency (%) | 7.8 | 8.9 | 7.26 | 9.84 |
| FF (%) | 55 | 65.65 | 42.81 | 56.43 |
| Voc (V) | 0.499 | 0.500 | 0.501 | 0.503 |
| Isc (mA/cm ²) | 28.38 | 27.12 | 33.83 | 34.64 |
| Max power (mW/cm ²) | 7.8 | 8.9 | 7.26 | 9.84 |

由圖 3-20 與表 3-9，我們比較了 NIC、SPC、NILC-P100 與 NILC-L100 之元件特徵參數，這些試片都是以該方法最佳化的效率值來作比較，可以得到 NIC 的效率值最高，其次是 SPC，最後依序分別為 NILC-P100 與 NILC-L100，如果單以效率來看結果，其除了結晶大小的影響性之外，對於載子移動的方向，如圖 3-21，NIC 的結晶是以縱向往下結晶其方向與電子和電洞移動方向相同，因此所經過的晶界(grain boundary) 很少使得載子移動速度較快，由 3-2 式可得到較高之光電導；但在 NILC 結晶則是以側向針狀的方式結晶(參考圖 3-1)，因此與電子和電洞移動方向是垂直的，因此所經過的晶界最多，使得載子移動速度較慢而降低了元件之效率；至於 SPC 結晶則介於兩者之間。針對開路電壓，可得幾乎相同的值，代表在元件製作其材料的能隙、摻雜濃度都是接近的；在 FF 值的表現上 SPC 可以得到最佳之值，因為 SPC 少了 Ni 金屬殘留之影響；從晶粒大小、載子移動方向之匹配性，NIC 可以得到最大之短路電流。

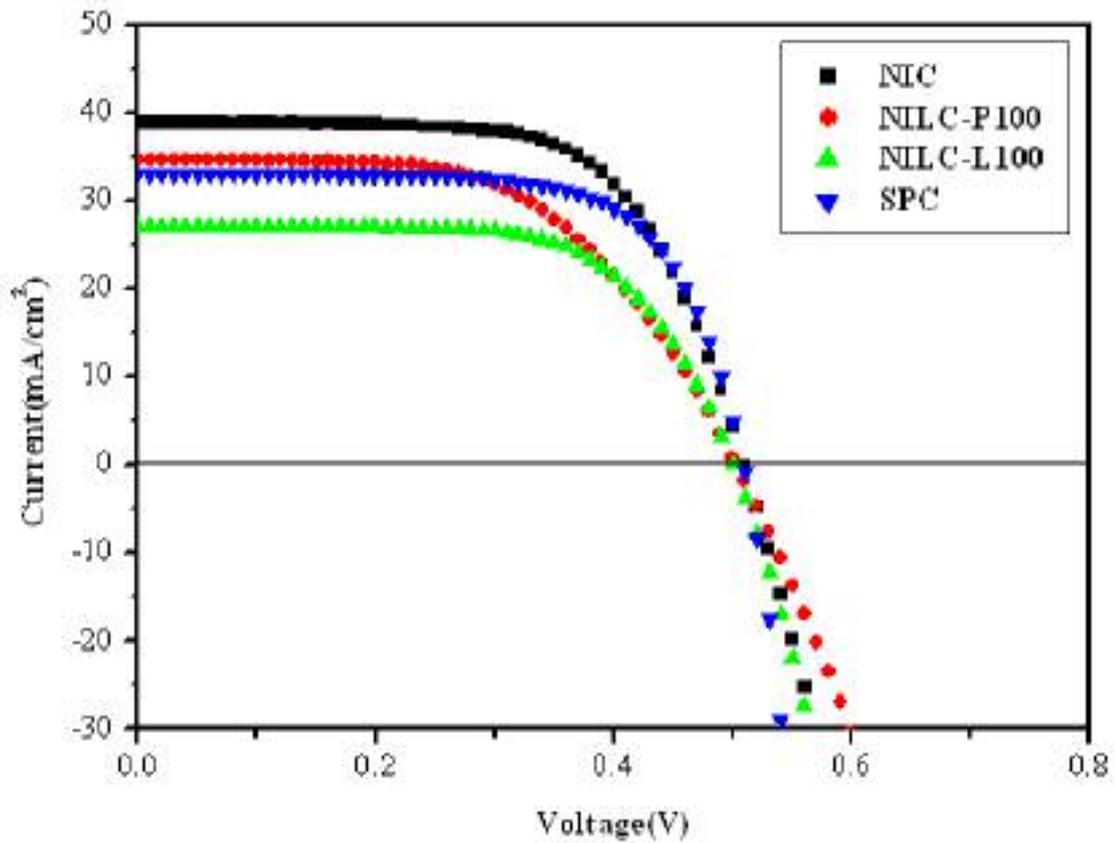


圖 3-20 NIC、NILC 與 SPC 之 I-V 特性曲線

表 3-9 NIC、NILC 與 SPC 之電性數據比較

| Sample | SPC | NIC | NILC | |
|----------------------------------|--------------|--------------|------------|-------------|
| | Al300 | Al300 | L100 | P100 |
| Efficiency (%) | 11.64 | 13.02 | 8.9 | 9.84 |
| FF (%) | 69.14 | 65.68 | 65.65 | 56.43 |
| Voc (V) | 0.508 | 0.5099 | 0.500 | 0.503 |
| Isc (mA/cm ²) | 33.09 | 38.88 | 27.12 | 34.64 |
| Max. power (mW/cm ²) | 11.64 | 13.02 | 8.9 | 9.84 |

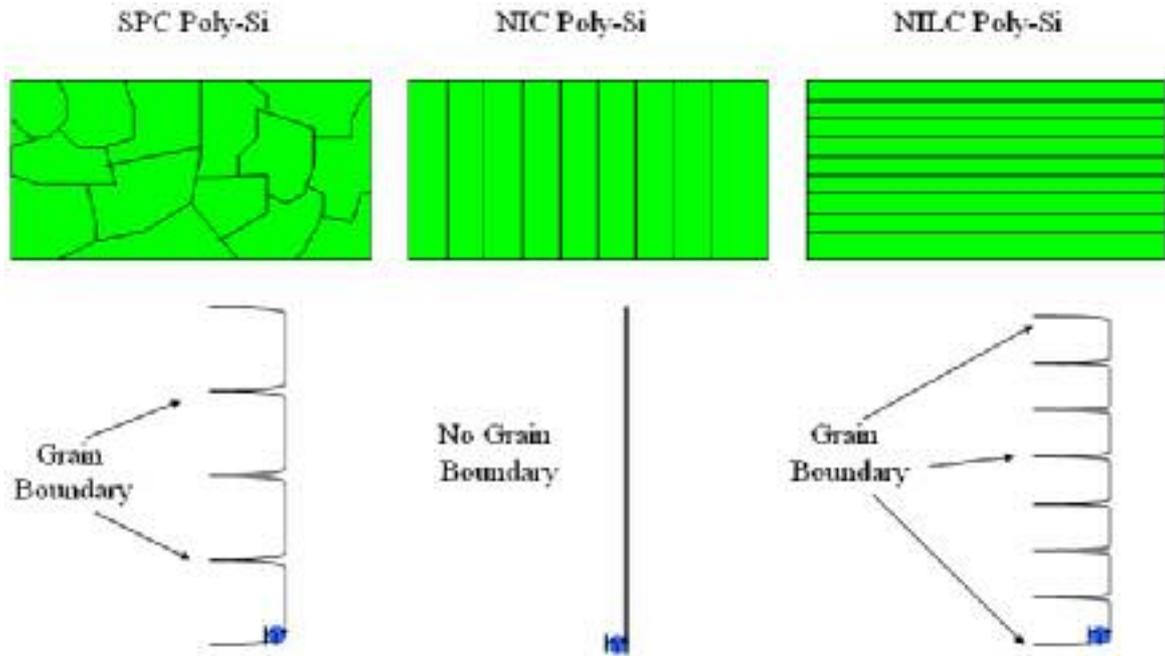


圖 3-21 載子在 poly-Si 薄膜的移動示意圖

3.4 結論

本實驗我們探討了利用 NIC、NILC 與 SPC 三種結晶方法製作矽基太陽電池其材料之微結構、多晶矽之成長機制以及在效率上之差異；另外針對不同的 Ni pattern 與上電極金屬面積的設計，對於太陽電池元件在電性上的差異性。

在成長機制中，我可以得到在兩種分別為 point 與 line 之 pattern 設計，其在側向結晶速率分別為約 6.02 與 4.86 $\mu\text{m/hr}$ ，相當於 1.672 與 1.35 nm/sec 的成長速率，point pattern 比 line pattern 成長快一點，我們可以利用 Secco. Etching 清楚觀察到金屬誘發側向結晶的過程，結晶之交接處也可清楚觀察到 silicide。

我們利用 GIXRD 分析各種結晶方式的多晶矽薄膜之結晶方向，而 NIC、NILC 與 SPC 主要之結晶方向分別為(111)、(111)與(103)；再利用 Scherrer formula 計算出結晶晶粒的大小，而 NIC、NILC 與 SPC 之晶粒的大小分別為 30.67、16.0 與 27.57 nm，NILC 得到最小之晶粒大小是由於因為 Ni 在 550°C 下於單晶矽下的擴散係數為遠遠高於 Ni 在非晶矽，造成側向結晶的速度遠遠低於 Ni 在單晶矽中的擴散，因此在進行側向結晶時，會因為 Ni 從矽晶圓中擴散至 a-Si 中，會因為如此阻礙了側向結晶。

在元件效率上之表現，NIC 由於晶粒最大而得到最好之效率，因為晶粒越大所產生之晶界越少使得載子移動率較高以及光電導也相對增加，因此效率較高，其次是 SPC，

罪還則為 NILC，在特性參數中，可以得到差不多之 Voc(約 0.5 V 左右)，在 FF 之參數則是以 SPC 最大，是因為 SPC 並無 Ni 金屬殘留之問題，其他兩者均有 Ni 殘留，而 NIC 可以得到最大之 Isc 是因為其結晶晶粒最大而光電導也較大。

在不同的 Ni pattern 設計中，由於 point pattern 比 line pattern 所含之 Ni 含量少，因此在元件特性上也相對效率較高，針對 Ni pattern 之間距越大則 Ni 含量也越少，所得之元件效率也越大；另外在不同之上電極金屬面積的設計，以最小之 5.43%面積比可以得到最好之元件效率。



第四章 利用超薄化學氧化層與非晶矽薄膜捉聚法改善太陽電池效能

4.1 研究背景回顧與動機

當利用 NIC 與 NILC 結晶法來製作太陽電池元件時，poly-Si 薄膜內會含有大量之 Ni 金屬，而 Ni 屬於第三類過渡金屬元素，其他過渡金屬，例如鈷(Co)、鐵(Fe)、銅(Cu)等；這些金屬元素會在 Si 材料中快速的擴散，此擴散會影響元件的特性，尤其是電性的表現。當這些過渡金屬原子以單個形式存在矽中，會具有電活性，會產生能隙深層能階(deep levels in the band gap)的複合中心，主要影響少數載子(minority carrier)的生命週期(life time)與載子的濃度，太陽電池元件是靠少數載子的傳輸得到光電流，因此這個影響會嚴重降低太陽電池元件的效率；所以當金屬原子以沉澱的方式存在於矽材料中會降低少數載子的壽命、降低擴散長度與漏電流增加；如果是沉澱在太陽電池 p-n 接面的空乏區域會使漏電流增加以及 I-V 特性曲線異常。有文獻研究利用 NIC 的方式製作矽薄膜太陽電池^[57]，利用 SIMS 分析出矽的界面(p/i and n/i interface)處會含有大量的 Ni 濃度影響到元件之效率。

薄膜電晶體(Thin Film Transistor)元件運用 NIC 與 NILC 來製作在文獻上已經有許多研究^{[16][17]}，因此為了可以降低 Ni 殘留在 Si 薄膜中的濃度，開始有許多研究利用捉聚(gettering)的技術來降低 Si 薄膜中 Ni 的含量^{[58][59]}，而捉聚方法的作用機制基本可以分成五種^[60]：(1)金屬矽化物析出(Metal-silicide precipitation)，此機制是利用物理轟擊將晶圓背面造成損傷，如此一來，晶圓的背面會產生高能量的缺陷區域，再利用高溫擴散將金屬雜質(metal impurity)析出在晶圓的背面；(2)偏析在第二相(Segregation into second phase)，此機制是利用在晶圓的背面鍍上屢薄膜或是佈植硼離子，因而產生 Al-Si 或是 B-Si 的鍵結產生第二相化合物，而金屬雜質會偏析到此相之中；(3)缺陷補陷(Atomic trapping by defect)，此機制是直接利用高能量離子佈植將晶圓內部產生缺陷，利用此高能量缺陷來捉聚金屬雜質；(4)摻雜原子作用(Interaction with electronic dopants)，此機制是因為摻雜原子改變了材料的費米能階(Fermi-level)，使得帶電金屬原子在 Si 中的固溶解度提高，因此摻雜原子的引進可以在局部提高金屬之溶解度讓金屬雜質偏析在摻雜區域；(5)磷擴散捉聚與非平衡過程(Phosphorus-diffusion gettering and non-equilibrium processes)，此機制包含了磷原子與間隙空位的擴散，使得擴散區域對金屬雜質溶解度提高，而得到良好的捉聚效果。

此實驗在 NIC 與 NILC 結晶後先利用化學法製作非常薄的的二氧化矽(chemical-SiO₂)當作蝕刻停止層(etching stop layer)與擴散中間層(diffusion interlayer)^[61]，再利用 a-Si 薄

膜鍍在已經完成的 chemical-SiO₂ 上，藉由擴散與熱力學平衡觀念達到捉聚的效果，並探討捉聚對於 NIC 與 NILC 太陽電池元件有何差異。

4.2 研究方法

4.2.1 NIC 結晶非晶矽試片的備製與結合捉聚製程之 NIC 試片的備製

實驗試片的備製是利用(100) p-type 的四吋矽晶圓作為基板，其矽晶圓的阻值在 5~25 Ω/□之間，而矽晶圓厚度為 525 μm；試片製備分成兩種，一種是正常以 NIC 法來製備(3.2.1 製備方式相同)；另一種試片的製備是增加捉聚製程，其流程如下：

- (1) 利用 BOE(HF 含量 20%)去除矽晶圓表面之原生氧化層(native oxide)，製成溫度與蝕刻時間分別為 30°C 與 1 分鐘。
- (2) 在用去離子水(DI water)以浸泡的方式清洗 20 分鐘，再利用氮氣將試片吹乾。
- (3) 利用電漿輔助化學氣相沉積(PECVD)直接沉積非晶矽薄膜 300 nm，其 PECVD 沉積的條件如表 4-1：

表 4-1 PECVD 沉積 a-Si 之相關參數條件

| | |
|--------|-----------------------------|
| 製程主要氣體 | SiH ₄ (216 sccm) |
| 製程溫度 | 445°C |
| 製程壓力 | 450 mTorr |
| 電漿功率 | 150 W |

- (4) 利用傳統爐管退火(Conventional Furnace Annealing, CAF) 的方式進行退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 450°C 與 4 小時，此退火步驟是為了減少 a-Si 薄膜中的含氫量。
- (5) 利用 E-gun 直接蒸鍍 Ni 薄膜(50 Å)在 a-Si 薄膜上。
- (6) 利用 CAF 的方式進行退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 530°C 與 14 小時，使 a-Si 可以經過 Ni 誘發結晶。
- (7) 利用硫酸加雙氧水(H₂SO₄ + H₂O₂)清洗半小時後將，殘留的 Ni 去除。
- (8) 浸泡經過稀釋的 HF，1%的 DHF 溶液，將 poly-Si 表面之原生氧化層去除。
- (9) 將試片浸泡在硫酸加雙氧水(H₂SO₄ + H₂O₂)溶液中十分鐘，如此可以產生 chemical-SiO₂ 薄膜。

- (10) 利用 LPCVD，製程溫度為 550°C 下，鍍 100nm 之 a-Si 薄膜於試片的正面與反面。
- (11) 利用 CAF 進行高溫退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 550°C 與 12 小時。
- (12) 利用 5% 的 TMAH 將 Gettering layer 去除。
- (13) 再利用 1% 的 DHF 溶液，將 chemical-SiO₂ 薄膜去除。
- (14) 利用離子佈植(ion implant)進行 n⁺ emitter 的備製，佈植的氣體為 PH₃，而佈植能量與劑量分別為 80 KeV 與 2E16/cm³。
- (15) 佈植完再利用 CAF 進行高溫退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 600°C 與 12 小時。
- (16) 利用 PECVD 沉積 SiNx 300 nm 作為抗反射層(Anti-Reflective Layer, ARL)，其 PECVD 沉積的條件如表 4-2：

表 4-2 PECVD 沉積 a-Si 之相關參數條件

| | |
|--------|---|
| 製程主要氣體 | SiH ₄ (100 sccm)、NH ₃ (800 sccm)、H ₂ (1500 sccm) |
| 製程溫度 | 200°C |
| 製程壓力 | 1000 mTorr |
| 電漿功率 | 1000 W |

- (17) 利用黃光製程(光阻塗佈+曝光製程+顯影製程)製作出抗反射層之圖形。
- (18) 利用 BOE 濕式蝕刻的方式(30°C、2 分鐘)蝕刻 ARL 後，再將光阻去除。
- (19) 利用濺鍍(Sputtering)方式沉積 Al 300 nm，作為太陽電池之上電極。
- (20) 利用黃光製程製作出上電極之圖形。
- (21) 利用鋁酸濕式蝕刻的方式(35°C、2 分鐘)蝕刻上電極後，再將光阻去除。
- (22) 利用濺鍍(Sputtering)方式沉積 Al 300 nm，作為太陽電池之下電極，此下電極為整面金屬。
- (23) 進行高溫退火，其退火之條件是在氮氣環境下，退火的溫度與時間分別為 450°C 與 30 分鐘。
- (24) 電性測量。

4.2.2 NILC 結晶非晶矽試片的備製與結合捉聚製程之 NICL 試片的備製

同樣使用的實驗試片是利用(100) p-type 的四吋矽晶圓作為基板，其矽晶圓的阻值在 5~25 Ω/\square 之間，而矽晶圓厚度為 525 μm ；試片製備分成兩種，一種是正常以 NILC 法來製備(3.2.2 製備方式相同)；另一種試片的製備是增加捉聚製程，非晶矽薄膜的製備與 4.2.1 NIC 試片步驟相同(步驟 1~4)，而在誘發金屬 Ni 的製程與第三章中 3.2.2 製備方式相同(見圖 3-2)，而捉聚製程以及後續的製程也都與 4.2.1 相同，因此可以利用圖 4-1 來說明捉聚製程的流程；

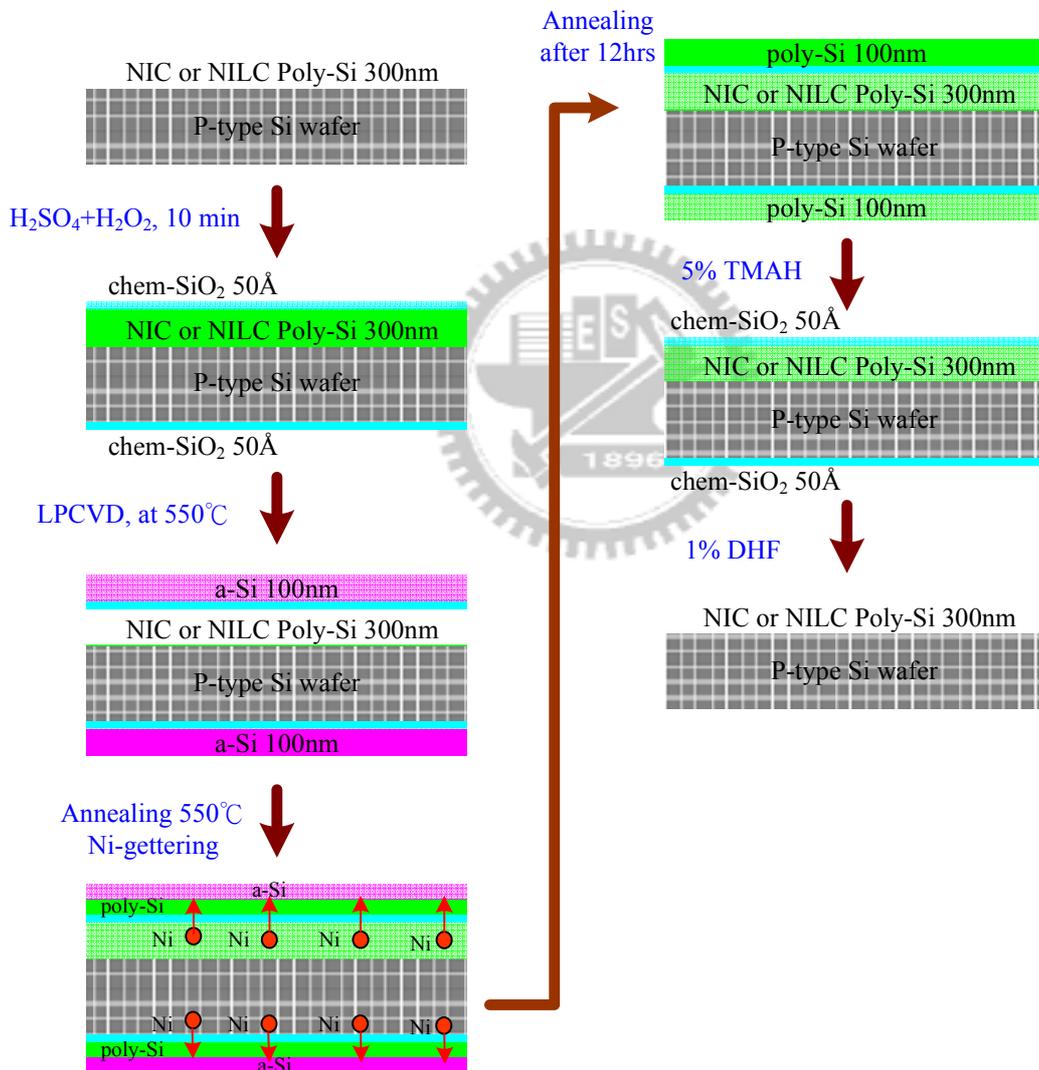


圖 4-1 捉聚製程的示意圖

4.2.3 材料分析

(1) 二次離子質譜儀(Secondary-ion mass spectroscopy, SIMS)

利用 SIMS 分別分析 NIC 與 NILC 結晶法在經過 gettering 製程後與沒有經過 gettering 製程其 Ni 的含量是否有差異。

(2) 拉曼光譜分析(Raman scattering spectroscopy)

拉曼散射是一種飛彈性碰撞，當入射光涉入一晶體材料後會有散色光的產生，而五散射只有動量的轉換並沒有能量的轉換，因此光的頻率並不會改變，利用拉曼分析可以之薄膜結晶的情況，而此拉曼分析是利用 488nm 的固定波長雷射光源。

4.3 結果與討論

4.3.1 捉聚步驟對於鎳含量之影響

NIC 與 NILC 的鎳捉聚步驟(Ni-gettering)都是在 550°C 下進行 12 小時的退火完成，如圖 4-1 的第四到第五之步驟，在鍍上捉聚層(gettering layer)之前會先利用硫酸加雙氧水在表面形成非常薄約 5nm 的化學氧化層(chem.-SiO₂)^[61]，此層可以當作蝕刻停止層與讓 Ni 擴散之過濾層，有效的來進行捉聚步驟，而在 NILC 中的 Ni pattern 其每個元件的面積大小均為 1cm² 且元件圖案之間在設計上都約有 2.5mm 的距離，如圖 4-2，因此在此區域內並沒有 Ni 的圖案當然更不會有 NILC 的發生，但是在沒有經過 NILC 的位置在經過捉聚步驟之後會出現結晶的現象，這是因為 Ni 在經過 NILC 之後會擴散至矽晶圓內部，而在經過捉聚步驟 Ni 會從矽晶圓與 NILC 尾端往非晶矽薄膜(捉聚層)與原先未結晶之薄膜擴散，因此也是會在這些區域發生部份的 NIC 或是 NILC，如圖 4-3，此現象在 OM 下觀察之結果如圖 4-4，此圖是在完成 Ni-gettering process 後將 gettering-layer 與 chem-SiO₂ 去除，在用 Secco. Etching 所觀察到之 OM 圖，可清楚在空白之區域看到許多點狀之結晶。

可以利用 OM 觀察 NIC 在經過捉聚步驟後的情形，如圖 4-5，與圖 3-7 NIC 沒經過 Ni-gettering 並無太大之差異，還是可以看到 silicide 被蝕刻掉的黑點；而在 NILC 經過 Ni-gettering 製程後之 OM 圖，如圖 4-6，以 point pattern 與其間距為 40μm 之 sample 來觀察，可以清楚看到 NILC 結晶成長過程在互相碰到時所留下來的 silicide 界面，

圖 4-6(a)為邊緣的位置，在最邊緣的位置可以觀察到有較多的 silicide，由於最邊緣並無其他結晶矽來阻礙 NILC 的成長，因此可以觀察到最邊緣的側向結晶比其他位置都來的長；圖 4-6(b)則是在中心的位置，每一個 pattern 都均勻的往側向結晶；圖 4-7 為放大至 1000 倍下觀察之 OM 圖，與圖 3-6 比較，未經過 Ni-gettering 似乎在 silicide 界面是比較明顯的，在經過 Ni-gettering 後其界面還是一樣清楚但 silicide 的含量有明顯較少；圖 4-8 為 point pattern 與其間距為 $100\mu\text{m}$ 之 sample 在放大至 500 倍下觀察之 OM 圖，由於 Ni pattern 間距較大在角落之位置還有小區域還未結晶完成，是因為 point pattern 看起來是由四個方向來進行側向結晶，但實際上會以放射狀的方式來進行側向結晶，而往 45 度角之側向結晶會比其他距離都要長，因此在角落會因為來自四個方向之側向結晶互相接觸後而停止往前結晶，而在角落處會呈現如此的現象。

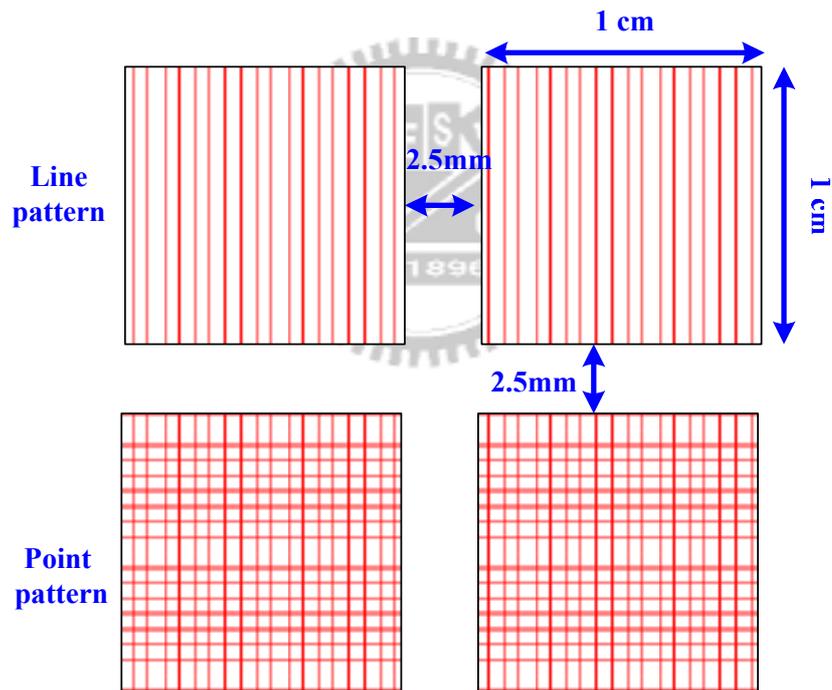
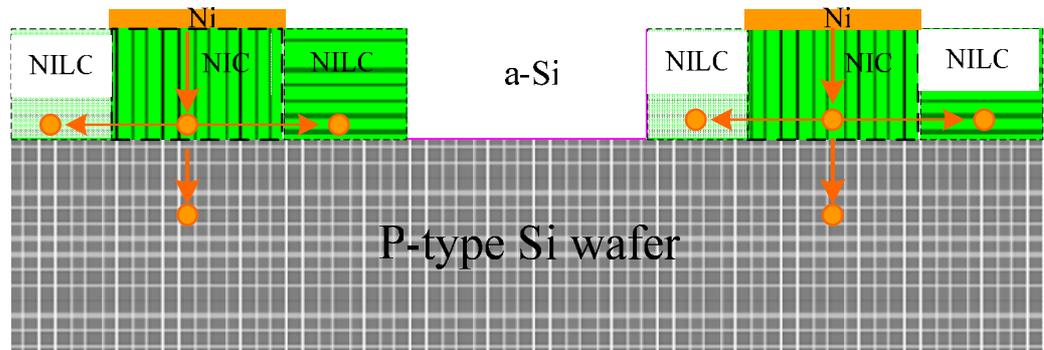


圖 4-2 Ni pattern 與元件間距之設計示意圖

(a) NILC process at 530°C, 14hrs



(b) Gettering process at 550°C

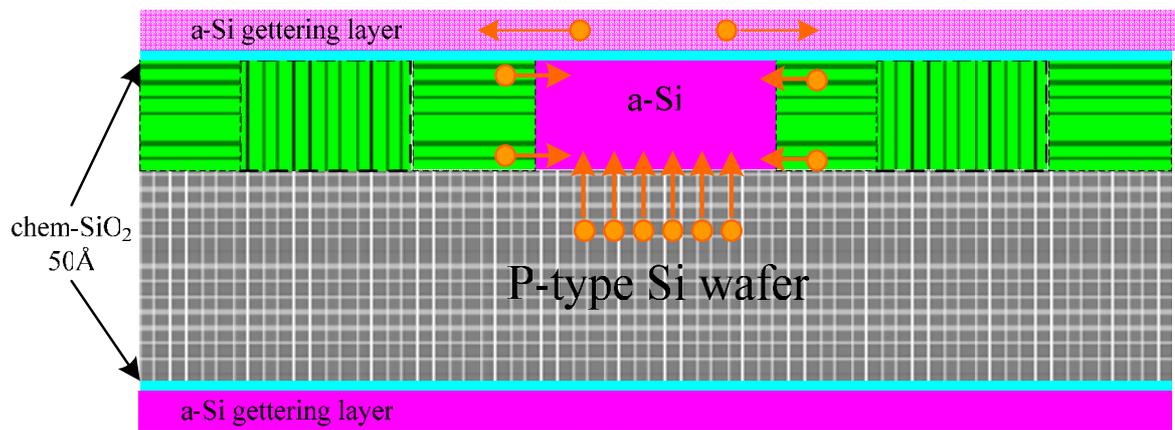


圖 4-3 (a)與(b)分別為在 NILC 與 Ni-gettering 製程中 Ni 原子之擴散路徑示意圖

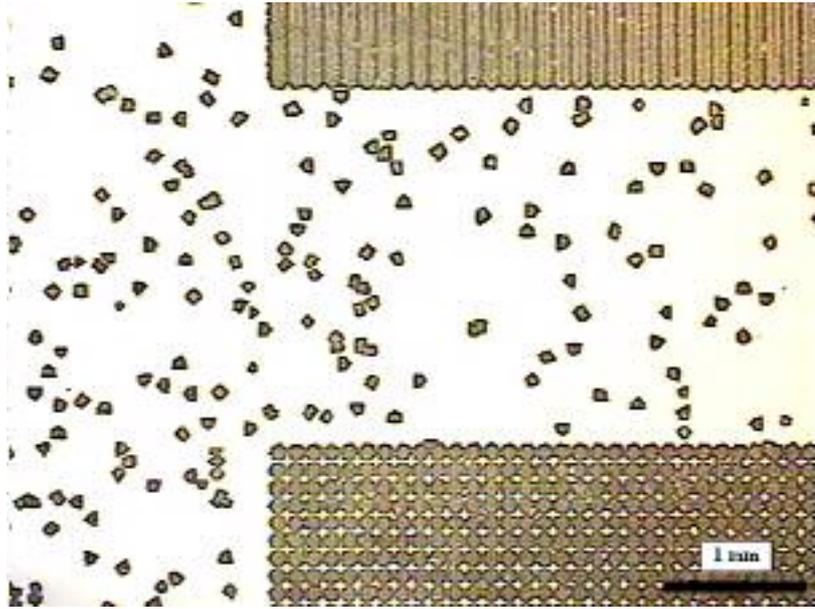


圖 4-4 NILC 經過 Ni-gettering 製程後之 OM 圖(50 倍)

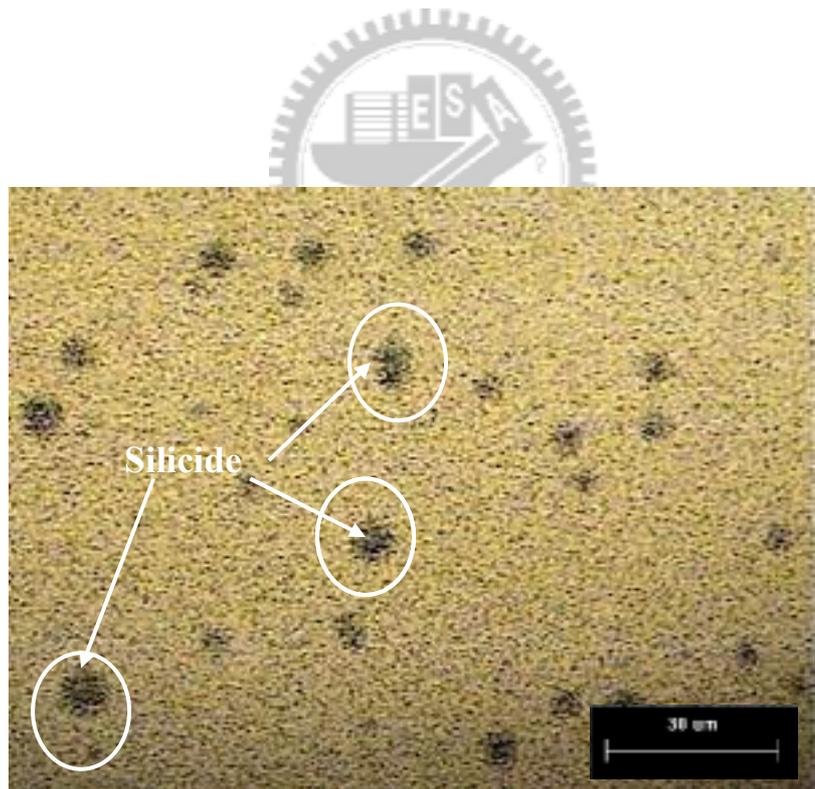


圖 4-5 NIC + Ni-gettering 經過 Secco. Etching 後之 OM 圖

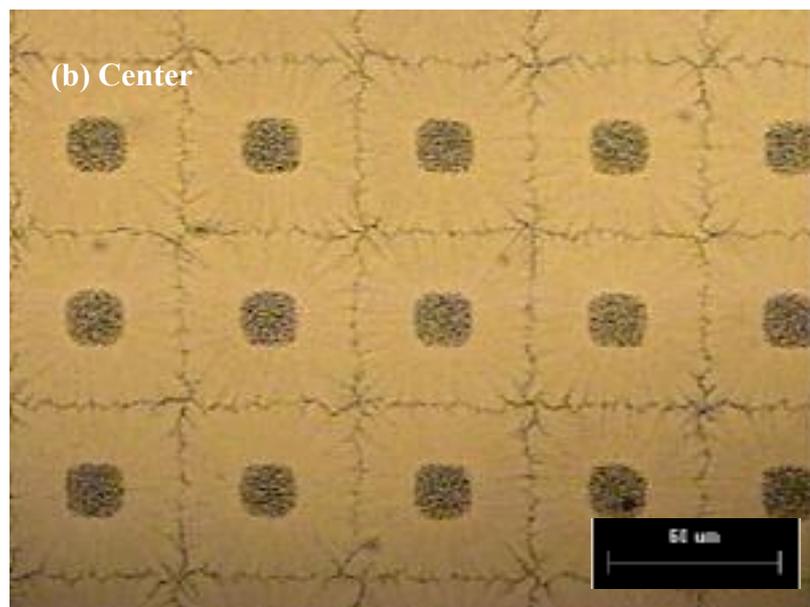
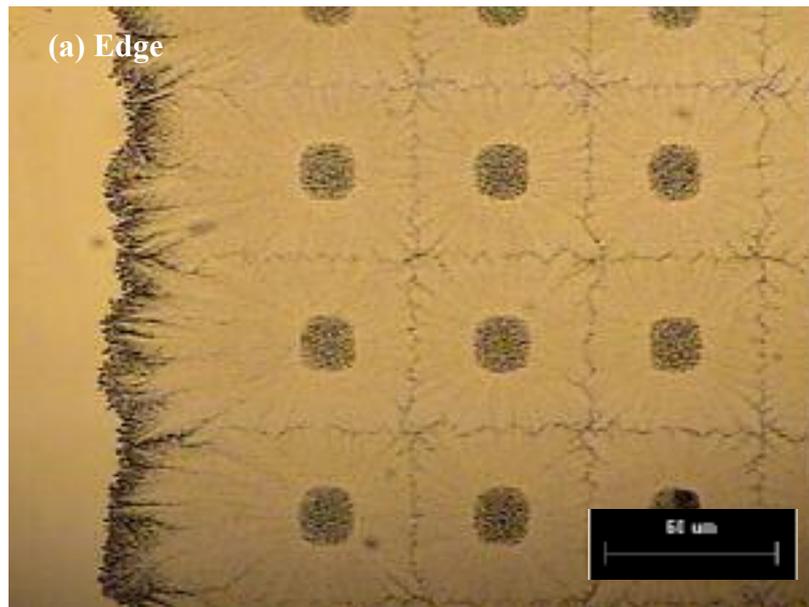


圖 4-6 NILC + Ni-gettering 元件(a)邊緣的位置(b)中心的位置
經過 Secco. Etching 後之 OM 圖

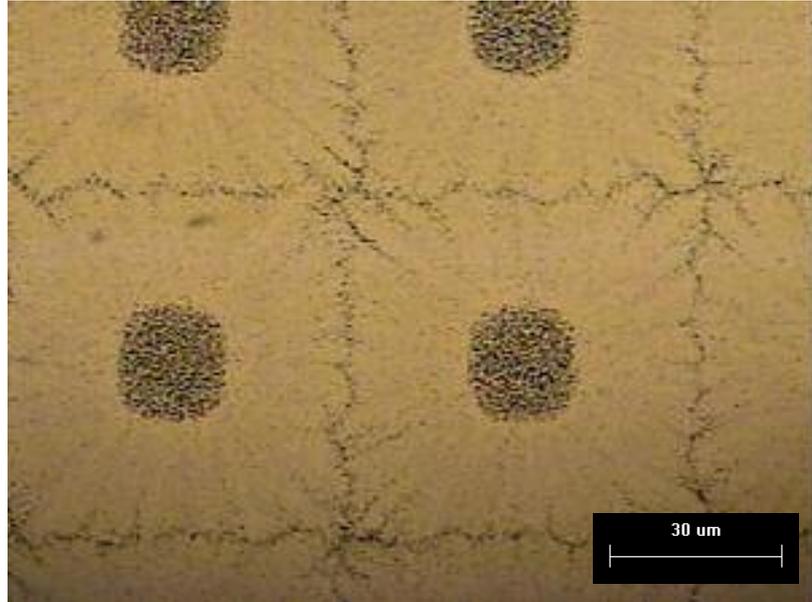


圖 4-7 NILC + Ni-gettering 後經過 Secco. Etching 後之 OM 圖(1000 倍)

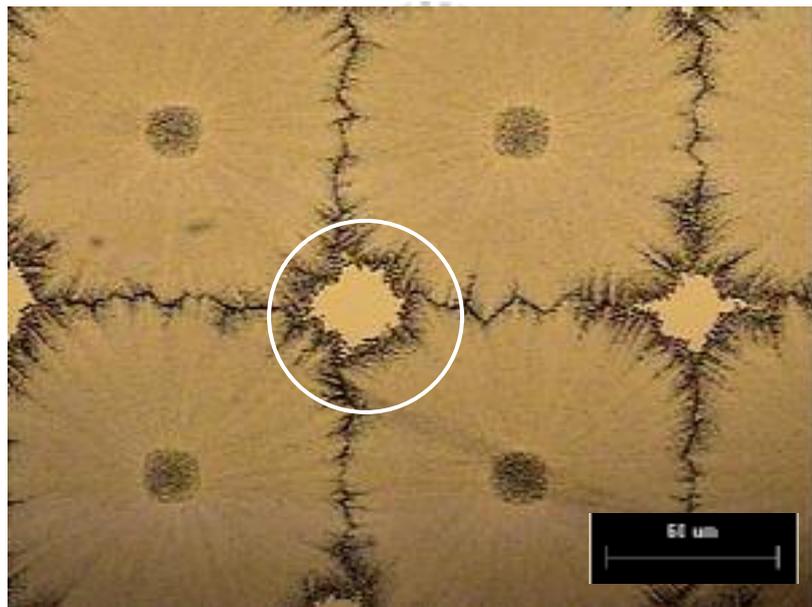


圖 4-8 NILC(間距為 100μm) + Ni-gettering 後經過 Secco. Etching 後之 OM 圖(500 倍)

我們利用拉曼光譜來分析矽薄膜結晶的情形，圖 4-9 為 NIC 與 NIC + Ni-gettering 之拉曼光譜分析圖，其吸收光譜分別為 519.99 與 519.99cm^{-1} ，而 FWHM 則分別為 5.61 與 5.64cm^{-1} ；圖 4-10 為 NLIC 與 NILC + Ni-gettering 之拉曼光譜分析圖，其吸收光譜分別為 519.47 與 519.83cm^{-1} ，而 FWHM 則分別為 5.42 與 4.41cm^{-1} ；從拉曼分析並無法清楚觀察到哪個 sample 的結晶效果比較好，應該是因為我們的薄膜並非長在玻璃

上，因此拉曼光譜分析並無法清楚顯現出差異性。

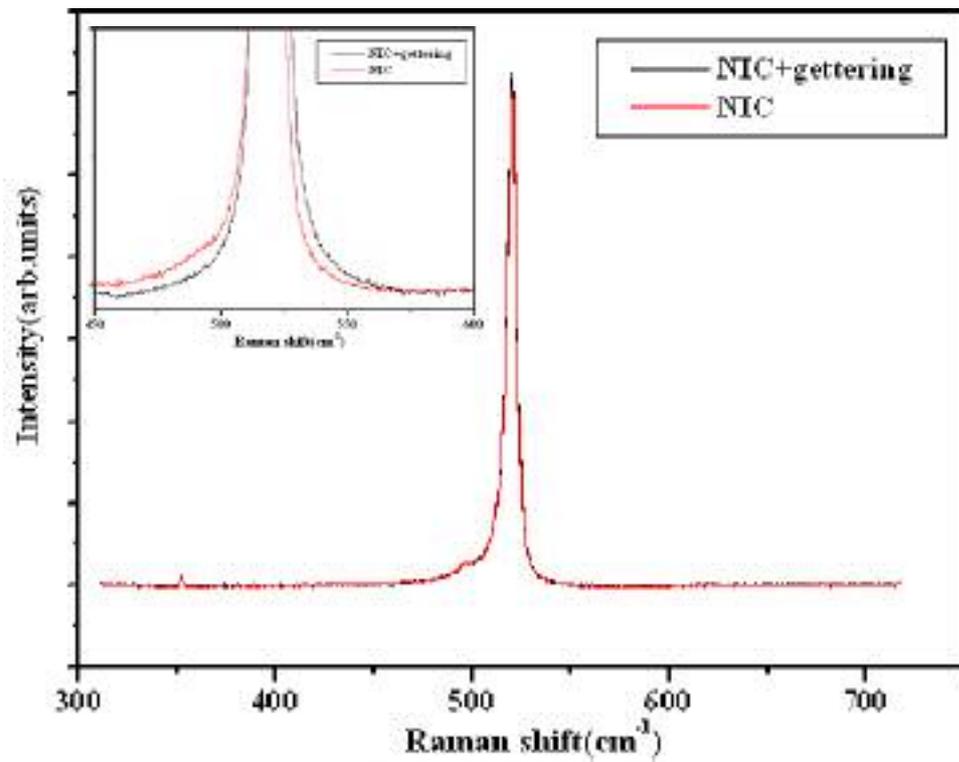


圖 4-9 NIC 與 NIC+ Ni-gettering 之拉曼分析

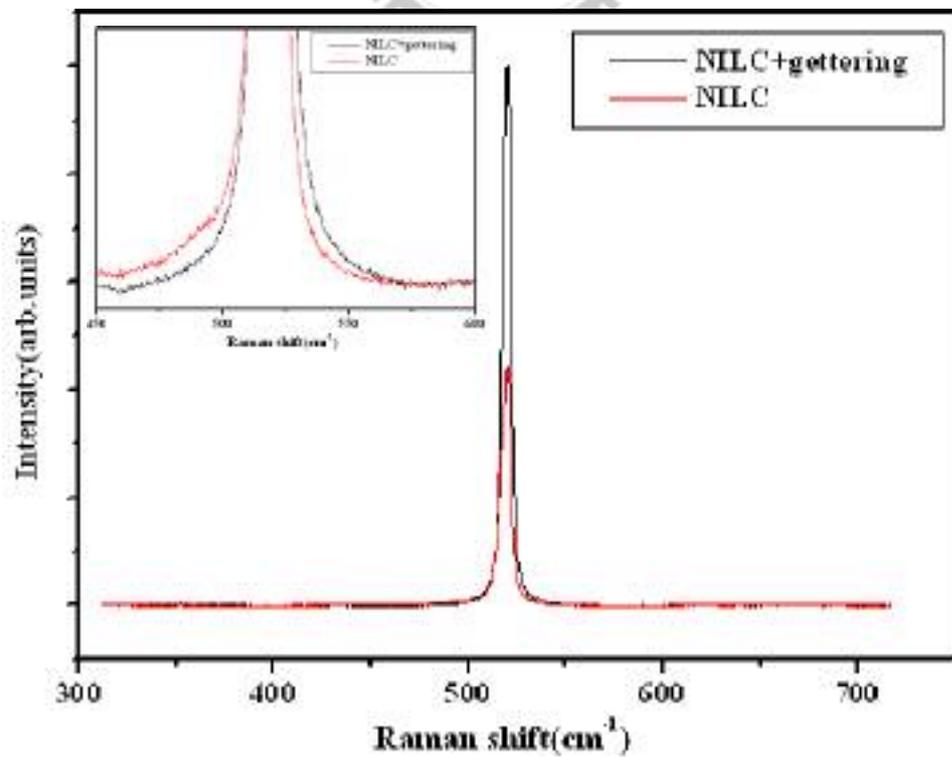


圖 4-10 NILC 與 NILC+ Ni-gettering 之拉曼分析

對於 Ni 金屬含量在經過 NIC 與 MILC 後之矽薄膜與矽晶圓的含量分析，以及在經過 Ni-gettering 之後其 Ni 殘留量的多寡可由 SIMS 來分析，如圖 4-11：圖中分別有四個 sample：NIC、NILC、NIC_G 與 NILC_G(有 Ni-gettering 製程)，可以看見 NIC sample 在表面 50nm 的位置濃度高達 $1E21 \text{ atom/cm}^3$ ，而在 50nm 之後的 Ni 濃度變化則與 NIC_G sample 沒有太大之差異，比較 NIC 與 NILC 的 Ni 濃度分別為 $1E21$ 與 $1E18 \text{ atom/cm}^3$ ，明顯 NILC 的 Ni 含量比較少；而以上兩種 sample 經過 Ni-gettering 之後 Ni 濃度分別降低為 $1E19$ 與 $1E17 \text{ atom/cm}^3$ ，有效改善了 Ni 在 poly-Si 之濃度，由此結果，在下一章節會結合電性表現來探討元件之效能。

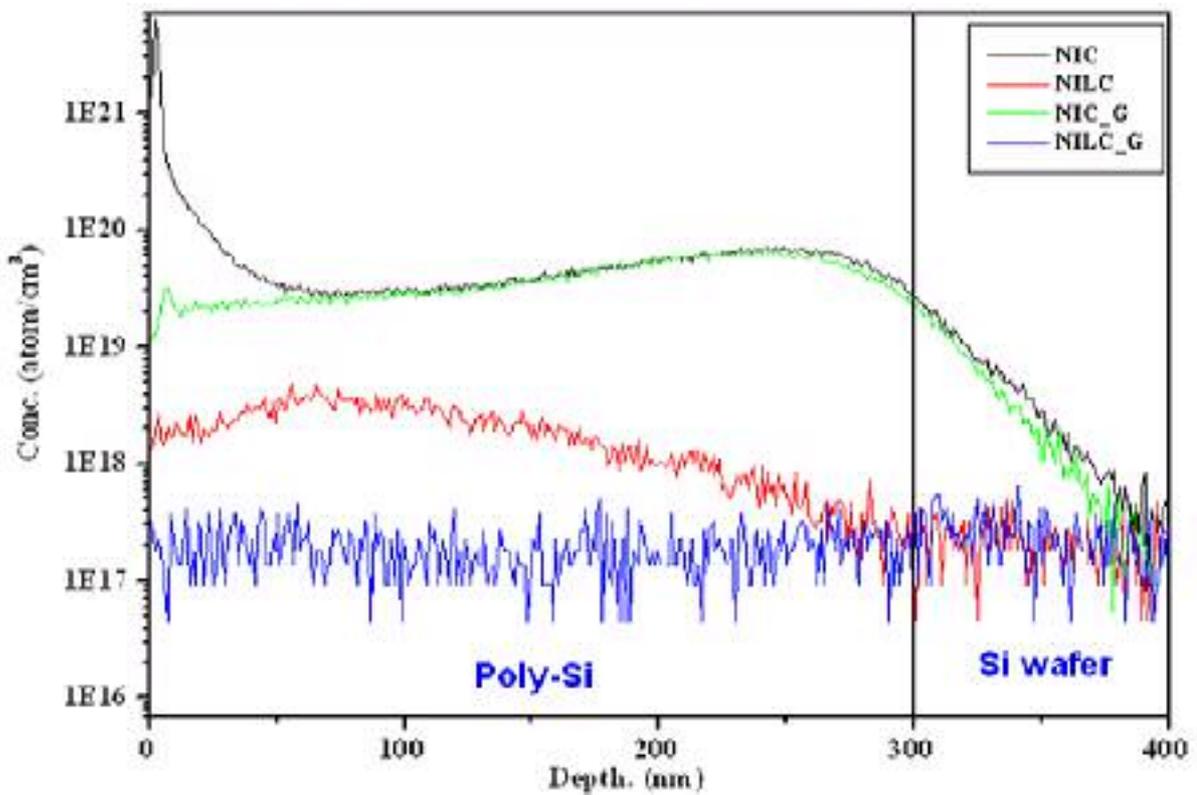


圖 4-11 利用 SIMS 分析 Ni 在元件中的濃度

4.3.2 捉聚步驟對於元件電性之影響

比較(1)NIC；(2)NIC + gettering；(3)NILC；(4)NILC + gettering；這四種不同條件之 I-V 特性曲線，在 sample 上的選擇，由前一個實驗結果顯示當上電極面積比為 5.43% 實效率最高，因此此實驗都是以此上電極面積比作為試片，實驗結果顯示在效率上與前一個實驗有相同之結果，如圖，就是在 NIC 與 NILC 來比較，還是 NIC 的效率較

高，而在此實驗有加上 Ni-gettering 之後其結果也是一樣的，如果以 NIC 與 NIC + gettering 來比較，有加上 Ni-gettering 之後可以得到較高效率值、填充因子與短路電流；而在 NILC 與 NILC + gettering 的比較中，根據前一個實驗 point pattern 之 Ni 圖案設計會比 line pattern 的效率來的高，因此此實驗有都是使用此圖案設計並選用間距為 $100\mu\text{m}$ 的試片；在經過 Ni-gettering 之後一樣可以得到較高效率值，在開路電壓值每個式片都是在 $0.51\sim 0.52\text{ V}$ 之間，也代表不管有沒有經過 Ni-gettering，其能隙都是不會受到改變的。針對短路電流的比較，我們可以得到經過 Ni-gettering 之後的短路電流較高，代表 Ni 金屬殘留是會影響短路電流；比較 NIC 與 NILC 的 Ni 含量，NIC 是比 NILC 高出許多，但是效率表現上卻是 NIC 比較好，這是因為效率的影響除了短路電流還有一個重要之因素就是光電導，以我們所研究的結構來看，影響效率的最大因素是結晶大小與載子移動方向是否與結晶型態匹配。

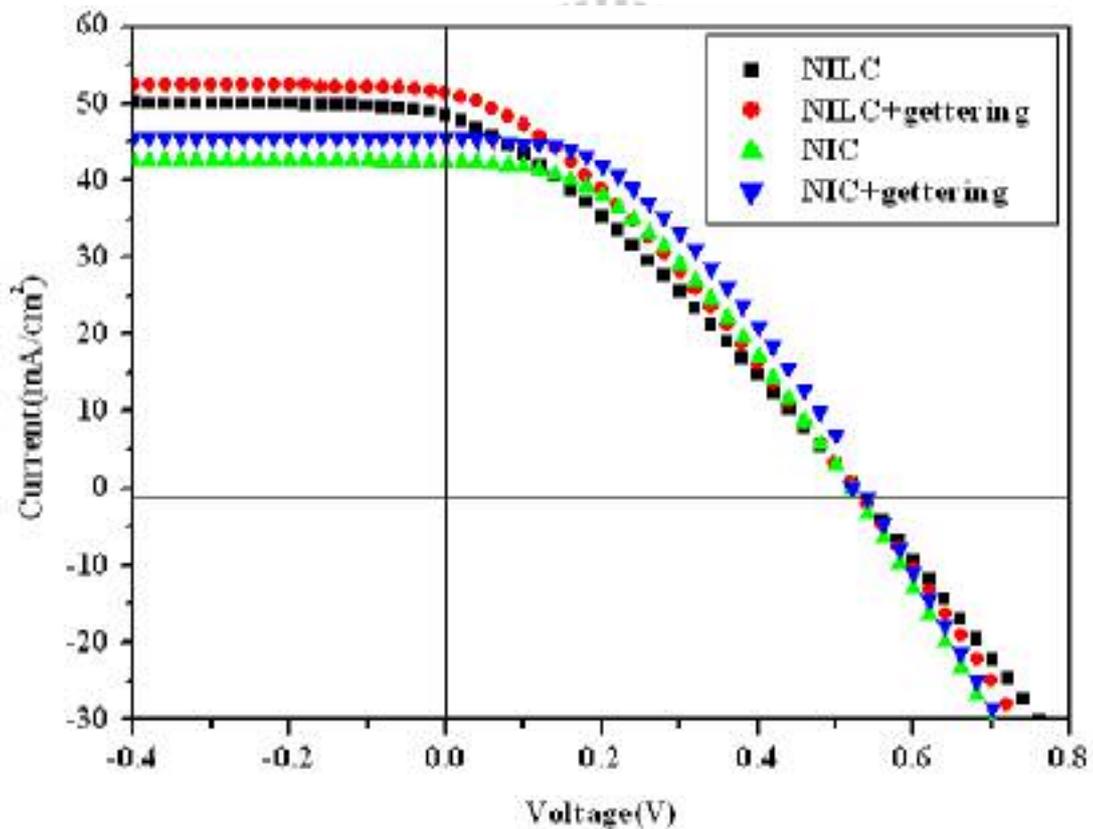


圖 4-12 NIC 與 NILC 分別加上 Ni-gettering 之後的 I-V 特性曲線

表 4-3 NIC 與 NILC 分別加上 Ni-gettering 試片之電性數據比較

| Sample | NIC | NIC+gettering | NILC | NILC+gettering |
|---------------------------|-------------|---------------|-------------|----------------|
| Efficiency (%) | 8.75 | 9.95 | 7.72 | 8.52 |
| FF (%) | 40.491 | 42.605 | 33.641 | 34.411 |
| Voc (V) | 0.518 | 0.521 | 0.528 | 0.525 |
| Isc (mA/cm ²) | 41.732 | 44.832 | 43.452 | 47.134 |

4.4 結論

在本實驗我們探討了 NIC 與 NILC 分別進行鎳捉聚步驟對於在材料上的擴散機制與電性上之差異，在鍍上捉聚層(gettering layer)之前會先利用硫酸加雙氧水在表面形成非常薄約 5nm 的化學氧化層(chem.-SiO₂)^[61]，此層可以當作蝕刻停止層與讓 Ni 擴散之過濾層，有效的來進行捉聚步驟，由 OM 圖可以證明 Ni 金屬原子的確會擴散至矽晶圓裡面再經過 Ni-gettering 與 Secco. Etching 後，可以觀察到旁邊有許多小結晶；因此利用 SIMS 分析的結果顯示，NIC 的 Ni 濃度比 NILC 來的高，兩者在經過 Ni-gettering 後都可以有效降低其 Ni 金屬殘留之濃度。

在電性上，我們利用 Ni-gettering 步驟可以明顯的改善太陽電池元件之效率，得到較高之效率值、填充因子與短路電流，在 NIC 與 NILC 之間，還是與前一個實驗有相同之結果，NIC 的元件效率確實會比 NILC 來的高，而取決元件的效率最大因素是以結晶大小與載子移動方向是否與結晶型態匹配。

第五章 總結與未來工作

5.1 總結

本論文針對鎳金屬誘發結晶與金屬誘發側向結晶的結晶機制、鎳捉聚機制以及如何成功利用此技術來製作矽基太陽電池元件，我們成功的製作出效率達 13% 與之 NIC 太陽電池元件，效率上比先前利用 NILC 來製作的太陽電池之文獻來的高(10.4%)^[62]；本論文也利用鎳捉聚步驟成功改善了 NIC 與 NILC 的太陽電池之效率。

在第三章中利用 NIC、NILC 與 SPC 的結晶方式來製作太陽電池元件，在結晶成長機制中，point 與 line 之 pattern 設計，其在側向結晶速率分別為約 6.02 與 4.86 $\mu\text{m/hr}$ ，相當於 1.672 與 1.35 nm/sec 的成長速率，point pattern 比 line pattern 成長快一點，我們可以利用 Secco. Etching 清楚觀察到金屬誘發側向結晶的過程，再利用 GIXRD 分析 NIC、NILC 與 SPC 的結晶矽薄膜其結晶方向分別為(111)、(111)與(103)並利用 Scherrer formula 計算出結晶晶粒的大小，晶粒的大小分別為 30.67、16.0 與 27.57 nm，發現 NILC 得到最小之晶粒大小是由於因為 Ni 在 550°C 下於單晶矽下的擴散細數為遠遠高於 Ni 在非晶矽，造成側向結晶的速度遠遠低於 Ni 在單晶矽中的擴散，因此在進行側向結晶時，會因為 Ni 從矽晶圓中擴散至 a-Si 中造成矽的結晶而阻礙了側向結晶。因此晶粒最大的 NIC 得到最好之效率，是因為結晶晶粒大，因為晶粒越大所產生之晶界越少使得載子移動率較高以及光電導也相對增加，因此效率較高；而在 SPC 太陽電池元件可得到較好的填充因子是因為 SPC 並無 Ni 金屬殘留之問題，其他兩者均有 Ni 殘留。

在第三章中驗證了利用鎳捉聚步驟是可以提升此技術之太陽電池的效率，不管是在 NIC 或是 NILC 之太陽電池元件，從 OM 圖以及 SIMS 分析都可以證明在經過鎳捉聚步驟之後的鎳金屬原子含量有明顯減少，也因此可以提升效率之原因；此 NIC 與 NILC 技術不但可以製作 LTPS-TFT，也可以成功的製作出矽基太陽電池元件，且效率可達 13% 以上。

5.2 未來工作

1. 未來或許可以利用此技術製作薄膜太陽電池，並且可以結合串聯結構(tandem structure)之薄膜太陽電池。

2. 利用降低製程溫度來改善結晶晶粒大小來提升效率。
3. 製作背表面電場(back-surface field, BSF)與表面粗操化(texture)來提升效率。
4. 本實驗是利用約 525 μm 單晶矽晶圓，可以使用厚度較薄的矽晶圓或是經此技術利用在多晶矽晶圓的太陽電池元件研究。
5. 針對 NIC 或是 NILC 可以將其技術利用在 HIT 之太陽電池結構的研究。



第六章 參考文獻

- [1]D. Kanama and H. Kawamoto, “Research and Development Trends of Solar Cell for Highly Efficiency”, Science & Technology Trends Quarterly Review, **28**, pp.37-74, 2008.
- [2]<http://sharp-world.com/solar-sp/en/>
- [3]S. R. Wenham and M. A. Green “Silicon Solar Cells”, Progress in Photovoltaics, **4**, pp.3-33, 1996.
- [4]D. M. Chapin, C. S. Fuller and G. L. Pearson, “A new silicon p-n junction photocell for converting solar radiation into electrical power”, J. Appl. Phy., **8**, 676 (1954).
- [5]A. W. Blakers, M. A. Green, S. Jiquan, E. M. Keller, S. R. Wenham, R. B. Godfrey, T. Szpitalak and M. R. Willison, ”18% Efficient terrestrial silicon solar cell”, Electron Device Lett., **5**, pp.12-13, 1984.
- [6]A. W. Blakers and M. A. Green, “20% Efficiency silicon solar cells”, Appl. Phys. Lett., **48**, pp.215-217, 1986.
- [7]J. Zhao, A. Wang and A. Green, “High-efficiency PERL and PERT silicon solar cells on FZ and MCZ substrates”, Solar Energy Materials and Solar Cells, **65**, pp.429-435, 2001.
- [8]<http://ess.geology.ufl.edu/ess/Notes/040-Sun/spectrum.GIF>
- [9]http://www1.eere.energy.gov/solar/images/illust_radiation.gif
- [10]林明憲，太陽電池技術入門，初版，全華圖書，民國九十六年。
- [11]Mikio Taguchi, Akira Terakawa, Eiji Maruyama and Makoto Tanaka, “Obtaining a Higher Voc in HIT Cells”, Progress in Photovoltaics, **13**, pp.481-488, 2005.

- [12]T. Matsuyama, K. Wakisaka, M. Kameda, M. Tanaka, T. Matsuoka, S.Tsuda, S. Nakano, Y. Kishi and Y. Kuwano, " Preparation of High-Quality n-Type Poly-Si Films by the Solid Phase Crystallization (SPC) Method", Jpn. J. Appl. Phys., **29**, pp2327-2331, 1990.
- [13]I. Yasuaki, N. Atsushi, U. Yukiharu and F. Takashi, "Polycrystalline Silicon Thin Film for Solar Cells Utilizing Aluminum Induced Crystallization Method", Jpn. J. Appl. Phys., **43**, pp877-881, 2004.
- [14]K.Yamamoto, A. Nakajima, T. Suzuki, M. Yoshimi, H. Nishio and M. Iizumi, "Thin-film polycrystalline Si solar cell on glass substrate fabricated by a novel low temperature process", IEEE Photovoltaic Specialists Conference, **2**, pp.1575-1578, 1994.
- [15]T. Toshihiko and O. Hiroaki, "Structural and electrical studies of plasma-deposited polycrystalline silicon thin-films for photovoltaic application",Solar Energy, **80**, pp658–666, 2006.
- [16]G. R. Hu, T. J. Huang and Y. S. Wu, "Improved Annealing Process for Electroless Pd Plating Induced Crystallization of Amorphous Silicon", Jpn. J. Appl. Phys., **42**, issue.8A, pp.L895-L897, 2003.
- [17]J. H. Cheon, J. H. Bae and J. Jang, "Effect of Oxygen-Plasma Treatment on Formation of LTPS on SOG by Metal-Mediated Crystallization", Electrochem.Solid-State Lett., **10**, issue:12, pp. J155-J157, 2007.
- [18]S. M. Sze, Semiconductor Device Physics and Technology 2nd Edition, JOHN WILEY & SONS, INC., pp.30-33, 2002.
- [19]S. M. Sze, Semiconductor Device Physics and Technology 2nd Edition, JOHN WILEY & SONS, INC., pp.51-59, 2002.
- [20]黃惠良、曾百亨，太陽電池，初版，五南書局，pp.49–52，民國七十九年。

- [21] M. Tom and C. Luis, Solar Cells: Materials, Manufacture and Operation, ELSEVIER (2005), pp.41.
- [22] Poruba A, Fejfar A, Remes Z, Springer J, Vanecek M, Kocka J, Meier J, Torres P and Shah A., “Optical absorption and light scattering in microcrystalline silicon thin films and solar cells”, J. Appl. Phys., **88**, pp148-160, 2000.
- [23] A. Goetzberger and C. Hebling, “Photovoltaic materials, past, present, future”, Solar Energy Materials & Solar Cells, **62**, pp.1-19, 2000.
- [24] Lque A. and Hegedus S, Handbook of Photovoltaic Science and Engineering, John Wiley & Sons, England (2003), pp92-104..
- [25] S. M. Sze, Semiconductor Device Physics and Technology 2nd Edition, JOHN WILEY & SONS, INC., pp.106-110, 2002.
- [26] M. Tom and C. Luis, Solar Cells: Materials, Manufacture and Operation, ELSEVIER (2005), pp.10.
- [27] 趙中興, 謝榮興, 蔡建亨, 徐國勝, “太陽能電池特性基礎研究”, 諧波量測與接地工程技術研討會暨論文發表會, pp.23-26, 2004.
- [28] A. V. Shah, H. Schade, M. Vanecek, J. Meier¹, E. Vallat-Sauvain, N. Wyrsh, U. Kroll, C. Droz and J. Bailat, “Thin-film Silicon Solar Cell Technology”, Prog. Photovolt: Res. Appl., **12**, pp113–142, 2004.
- [29] K. Hiroya, K. Kiyoshi, T. Eiji, K. Shigeaki, O. Kiyoshi, U. Yukiharu and F. Takashi, “Low-Temperature Microcrystalline Silicon Film Deposited by High-Density and Low-Potential Plasma Technique Using Hydrogen Radicals”, Jpn. J. Appl. Phys., **43**, pp.7929–7933, 2004.

- [30]E. Vallat-Sauvain, J. Bailat, J. Meier, X. Niquille, U. Kroll and A. Shah, "Influence of the substrate's surface morphology and chemical nature on the nucleation and growth of microcrystalline silicon", Thin Solid Films, **485**, pp.77 – 81, 2005.
- [31]P. Miller, I. Beckers, E. Conrad, L. Elstner and W. Fuhs, "Application of low-temperature electron cyclotron resonance CVD to silicon thin-film solar cell preparation", IEEE 25th PVSC, pp.673-676, 1996.
- [32]Y. Ide, K. Asakusa, Y.Zhao, A. Yamada and M. Konagai, " Amorphous andmicrocrystalline silicon films deposited by hot wire cell method: Application to silicon based thin film solar cells", IEEE, pp.1162-1165, 2002.
- [33]T. Aoyama, G. Kawachi, N. Konishi, T. Suzuki, Y. Okajima and K. Miyata, " Crystallization of LPCVD Silicon Films by Low Temperature Annealing", J. Electrochem. Soc., **136**, pp.1169-1173, 1989.
- [34]Y. M. Byeong, H. Y. Jae, H. W. Sung and J. Jin, "Polycrystalline silicon film deposited by ICP-CVD", Solar Energy Materials & Solar Cells, **69**, pp.139-145, 2001.
- [35]Dengyuan Song, Daniel Inns, Axel Straub, Mason L. Terry, Patrick Campbell and Armin G. Aberle, "Solid phase crystallized polycrystalline thin-films on glass from evaporated silicon for photovoltaic applications", Thin Solid Films, **513**, pp.356-363, 2006.
- [36]Hyun-Mo KOO, Won-Ju CHO, Dong Uk LEE, Seon Pil KIM, Eun Kyu KIM and Jongwan JUNG, " Fabrication of Low Temperature Polycrystalline Silicon Thin-Film Transistor Nonvolatile Memory Devices for Digital Memory on Glass Applications", Jpn. J. Appl. Phys., **47**, No.4, pp.2728–2732, 2008.
- [37]M. S. Haque, H. A. Naseem and W. D. Brown, "Aluminum-induced crystallization and counter-doping of phosphorous-doped hydrogenated amorphous silicon at low temperature", J. Appl. Phys., **79**, pp.7529-7536,1996.

- [38]J. Schneider, R. Heimbürger, J. Klein, M. Muske, S. Gall and W. Fuhs, “Aluminum induced crystallization of amorphous silicon: Influence of temperature profiles”, Thin Solid Films, 487, pp.107-112, 2005.
- [39]B. Robert, S.Schmidt and B. Rolf, “Effective passivation of highly aluminum-doped *p*-type silicon surfaces using amorphous silicon”, Appl. Phys. Lett., 91, pp.1121-1122, 2007.
- [40]Z. jin, G. A. Bhay, M. Yeung, H. S. Kwok and M. Wong, “Nickel induced crystallization of amorphous silicon thin films”, J. Appl. Phys., **84**, pp.194-200,1998.
- [41]S. W. Lee, B. I. Lee, T. K. Kim and S. K. Joo, “Pd₂Si-assisted crystallization of amorphous silicon thin films at low temperature”, J. Appl. Phys., **85**, pp.7180-7184,1999.
- [42]C. Hayzelden and J. L. Batstone, ” Silicide formation and silicide-mediated crystallization of nickel-implanted amorphous silicon thin films”, J. Appl. Phys.,**73**, pp.8280-8289,1993.
- [43]S. Takenaka, M. Kunii, H. Oka and H. Kurihara, “High Mobility Poly-Si Thin Film Transistors Using Solid Phase Crystallized a-Si Films Deposited by Plasma-Enhanced Chemical Vapor Deposition”, Jpn. J. Appl. Phys., **29**, pp.L2380–L2383, 1990.
- [44]T. Matsuyama, K. Wakisaka, M. Kameda, M. Tanaka, T. Matsuoka, S. Tsuda, S. Nakano, Y. Kishi and Y. Kuwano, “Preparation of High-Quality n-Type Poly-Si Films by the Solid Phase Crystallization (SPC) Method”, Jpn. J. Appl. Phys., **29**, pp.2327–2331, 1990.
- [45]胡國仁，「金屬誘發側向結晶應用於低溫多晶矽薄膜電晶體-結晶成長之熱力學、動力學及電晶體元件效能」，國立交通大學，博士論文，民國94年。
- [46] I. Yasuaki, N. Atsushi, U. Yukiharu and F. Takashi, “Polycrystalline Silicon Thin Film for Solar Cells Utilizing Aluminum Induced Crystallization Method”, Jpn. J. Appl. Phys., **43**, pp.877–881, 2004.

- [47] Oliver Nast, Stephan Brehme, Stephen Pritchard, Armin G. Aberle and Stuart R. Wenham, “Aluminium-induced crystallisation of silicon on glass for thin-film solar cells”, Solar Energy Materials and Solar Cells, **65**, pp.385-392, 2001.
- [48] I. Gordon, K. Van Nieuwenhuysen, L. Carnel, D. Van Gestel, G. Beaucarne and J. Poortmans, “Development of interdigitated solar cell and module processes for polycrystalline-silicon thin films”, Thin Solid Films, **511-512**, pp.609 – 612, 2006.
- [49] S. W. Lee and S. K. Joo, “Low temperature poly-Si thin-film transistor fabrication by metal-induced lateral crystallization”, IEEE Electron Dev. Lett., **17**, pp.160-162, 1996.
- [50] D. Song, D. Inns, A. Straub, M. L. Terry, P. Campbell, and A. G. Aberle, “Solid phase crystallized polycrystalline thin-films on glass from evaporated silicon for photovoltaic applications”, Thin Solid Films, **513**, pp.356 – 363, 2006.
- [51] Y. Minagawa, Y. Yazawa, and S. Muramatsu, “Influence of doping concentration on Ni-induced lateral crystallization of amorphous silicon films”, Solar Energy Materials & Solar Cells, **74**, pp.283-287, 2002.
- [52] B. D. Cullity, Elements of X-RAY DIFFRACTION 2nd EDITION, ADDISON-WESLEY PUBLISHING COMPANY, INC., pp.102.
- [53] 胡晟民，「鎳金屬誘發非晶矽薄膜側向結晶-成長機制、金屬捉聚與低溫複晶矽薄膜電晶體效能之研究」，國立交通大學，博士論文，民國97年。
- [54] A. M. Myasnik, M. C. Poon, P. C. Chan, K. I. Ng, M. S. Chan, W. Y. Chan, S. Singla, and C. Y. Yuen, “On mechanism of nickel diffusion during metal induced lateral crystallization of amorphous silicon”, Mater. Res. Soc. Symp. Proc., **715**, pp.A22.11.1 – A22.11.4, 2002.

- [55] M. Miyasaka, T. Shimoda, K. Makihira, T. Asano, B. Pecz and J. Stoemenos, “Structural Properties of Nickel Metal-Induced Laterally Crystallized Silicon Films and Their Improvement Using Excimer Laser Annealing”, Jpn. J. Appl. Phys., **42**, pp.2592–2599, 2003.
- [56] Ruud E.I. Schropp and Miro Zzeman, Amorphous and Microcrystalline Silicon Solar: Cells Modeling, Materials and Device Technology, KLUWER ACADEMIC PUBLISHERS, pp.421998.
- [57] S. I. Muramatsu, Y. Minagawa, F. Oka, T. Sasaki and Y. Yazawa, “Thin Film c-Si Solar Cell Prepared by Metal-Induced Crystallization “, Solar Energy Materials & Solar Cells, **74**, pp.275-281, 2002.
- [58] C. M. Hu, Y. S. Wu and C. C. Lin, “Improve the Electrical Properties of NILC Poly-Si Films Using a Gettering Substrate”, IEEE Electron Device Lett., **28**, pp.1000-1003, 2007.
- [59] C. M. Hu and Y. S. Wu, “Gettering of Nickel within the Ni-Metal Induced Lateral Crystallization Polycrystalline Silicon Films through the Contact Holes”, Jpn. J. Appl. Phys., **46**, pp.L1188–L1190, 2007.
- [60] S. M. Myers, M. Seibt and W. Schröter, “Mechanisms of transition-metal gettering in silicon”, J. Appl. Phys., **88**, pp.3795-3819, 2000.
- [61] B. M. Wang and Y. S. Wu, “Gettering of Ni from Nickel-Induced Lateral Crystallization Silicon Using Amorphous Silicon and Chemical Oxide”, Electrochemical and Solid-State Lett., **12**, pp.J14-J16, 2009.
- [62] J. D. Hwang, T. Y. Chi, J. C. Liu, C. Y. Kung and I. C. Hsein, “Silicon-Based Solar Cell Fabricated by Metal-Induced Lateral Crystallization of Amorphous Silicon Film”, Jpn. J. Appl. Phys., **45**, pp.7675–7676, 2006.