

# 國立交通大學

顯示科技研究所

## 碩士論文

可撓式有機薄膜電晶體在  
彎曲應力下的電性探討

**Analysis of Flexible Organic Thin-Film  
Transistors under Bending Strains**

研究生：陳宗達

指導教授：陳方中 博士

中華民國九十九年七月

可撓式有機薄膜電晶體在  
彎曲應力下的電性探討


**Analysis of Flexible Organic Thin-Film  
Transistors under Bending Strains**

研究生：陳宗達

Student : Tzung-Da Chen

指導教授：陳方中 博士

Advisor : Dr. Fang-Chung Chen



國立交通大學  
顯示科技研究所  
碩士論文

A Thesis

Submitted to Institute Photonics and Display Engineering

College of Electrical and Computer Engineering

National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of Master

In

Photonics and Display Engineering

July 2009

Hsinchu, Taiwan, Republic of China

中華民國九十九年七月

# 可撓式有機薄膜電晶體在 彎曲應力下的電性探討

學生：陳宗達

指導教授：陳方中 博士

國立交通大學顯示科技研究所

## 中文摘要

在本研究中，我們於不銹鋼基板上製作可撓式有機薄膜電晶體(Organic thin-film transistors)，並量測在不同應力下的元件特性。我們發現當元件受壓應力彎曲時，元件電性變好；反之受張應力彎曲時，電性則變差。我們推測元件受應力的改變主要來自於主動層內分子間作用力的變化：在張應力狀態時，晶粒-晶粒間間隙擴大而導致位能障變大，使得載子遷移率變小；反之，當元件處於壓應力狀態時，晶粒-晶粒間間隙縮小，通道電阻下降，載子遷移率因而提升。

# Analysis of Flexible Organic Thin-Film Transistors under Bending Strains

Student: Tzung-Da Chen

Advisor: Dr. Fang-Chung Chen

Photonics and Display Institute Engineering  
National Chiao Tung University

## Abstract

In this study, we fabricated flexible organic thin-film transistors on stainless steel substrates, and their electrical characteristic were measured under different bending conditions. We found that the electrical characteristic was increased under compressed strain and decreased under tensile strain. From the analysis of the results, we deduced that the variety of intermolecular force change the device characteristic under bending strain states. mechanical strains influence the barrier height between the grains of pentacene thin-films, thereby resulting in the variation of device characteristic.

# 誌謝

時光飛逝，歲月如梭，想當初懵懵懂懂的進來，經過了兩年研究所的生活，如今居然也要離開了這個地方。回顧這兩年多，首先我要感謝的是陳方中老師在實驗的指導及敦促，以及在研究上提供的方向，讓我可以有系統的學到正確研究方法和實驗上有困難時的建議。

感謝炳瑞和威寬學長，在忙於自己的實驗時仍然能夠抽空細心教導我們實驗的步驟方法還有自己的研究心得，使我能快速的掌握狀況，在實驗上有問題有時也可以點出癥結所在，不至於自己鑽牛角尖。感謝上傑、志力、兆峰、佳霖、冠霖、洪毅和文哲學長，雖然研究的組別不一樣，但在長期耳濡目染下，間接也拓展了自己實驗的視野，使在研究切入上有不同的觀點與看法。

同時感謝實驗室當初一起進來並且一同奮鬥打拼的夥伴們，宗翰、浩智、及決定攻讀博士班的名凱，有你們的互相砥礪，在實驗上的配合、努力，使大家實驗能夠順利進行，並在互相討論上能激發各種想法，使自己獲益良多。

實驗室的學弟妹們，亞衛、紹堂、俊希、辰歲，以及實驗助理映品、義傑，有你們處理實驗室的大小雜事以及在實驗上的幫忙，讓我能專心在自己的實驗上，感謝你們的付出。

還有我的室友們，火哥、品佐、君源、叮噹，有你們幫忙一起分擔處理宿舍的雜事、在我實驗煩躁之時還能當我的傾聽對象，使我舒緩不少壓力。以及更多來自不同地方的朋友們，任何的不順遂皆在你們的談笑間，不自覺的漸漸消逝。有你們，真好！

行文到最後，尤其特別要感謝我的父母，在我的求學生涯過程中，謝謝你們在經濟以及精神上的支持。你們從來不干預我的想法和發展方向，讓我能朝自己的意願去邁進，因為你們的信任讓我更有信心專注在研究上。如今將完成碩士學位，過不久將邁入社會，期許自己能規劃好人生。謝謝你們。

# 目 錄

中文摘要.....	i
英文摘要.....	ii
誌 謝.....	iii
目 錄.....	iv
表 目 錄.....	vi
圖 目 錄.....	vii
第一章 序論.....	1
1.1 前言.....	1
1.2 有機薄膜電晶體與相關元件特性.....	3
1.2.1 金氧半場效電晶體之結構與元件特性.....	3
1.2.2 薄膜電晶體之結構與元件特性.....	4
1.2.3 有機薄膜電晶體發展史.....	5
1.2.4 有機薄膜電晶體製程.....	7
1.3 有機半導體材料簡介.....	9
1.3.1 高分子.....	10
1.3.2 小分子.....	10
1.3.3 五環素 (pentacene) 材料簡介.....	11
第二章 動機與原理.....	12
2.1 研究動機.....	12
2.2 文獻探討.....	13
2.3 半導體載子傳輸方式.....	15
2.4 有機材料載子傳輸模型.....	17
2.4.1 Hopping Model.....	17
2.4.2 Multiple Trapping and Release Model (MTR).....	18
2.5 有機薄膜電晶體的操作模式.....	19
2.6 重要名詞解釋.....	21
2.6.1 $I_D$ - $V_G$ 圖與 $I_D$ - $V_D$ 圖.....	21
2.6.2 載子遷移率 (mobility; $\mu$ ).....	22
2.6.3 臨界電壓 (threshold voltage; $V_{th}$ ).....	23
2.6.4 電流開關比 (on-off ratio).....	23
2.6.5 磁滯現象 (hysteresis voltage; $\Delta V_{th}$ ).....	24
2.6.6 元件電阻 (resistance; $R_p$ 、 $R_{total}$ ).....	25

第三章	實驗架構.....	26
3.1	實驗流程.....	26
3.1.1	基板製作.....	26
3.1.2	可光圖型化介電層製作.....	27
3.1.3	主動層製作.....	28
3.1.4	源極及汲極電極製作.....	28
3.1.4	元件完成.....	29
3.2	實驗儀器.....	30
第四章	結果與討論.....	34
4.1	可撓式有機電晶體結構與材料.....	34
4.1.1	可光圖形化介電層材料比較.....	34
4.1.2	可撓式基板製作.....	37
4.2	重複量測下的元件電性表現.....	39
4.2.1	$I_D$ - $V_G$ 圖.....	39
4.2.2	不同通道長度下的元件電阻變化.....	40
4.3	撓曲狀態下的元件電性表現.....	42
4.3.1	量測方式.....	42
4.3.2	元件電阻分析.....	42
4.3.3	撓曲形變與寄生電阻變化.....	44
4.3.4	載子遷移率及臨界電壓分析.....	45
4.4	不同撓曲半徑下的電性分析.....	47
4.4.1	撓曲應力探討.....	47
4.4.2	電性變化分析.....	48
4.5	撓曲分析及模型.....	51
4.5.1	撓曲狀態下電性變化總結與分析.....	51
4.5.2	撓曲模型.....	52
4.6	撓曲次數與電性表現.....	53
第五章	結論.....	55
參考文獻	.....	56

# 表 目 錄

表 1.1 金屬薄片、塑膠、玻璃材料特性比較.....	2
表 3.1 實驗儀器目錄.....	30
表 4.2 可光圖形化介電層參數 .....	34
表 4.3 不同軟板處理下的元件電性比較.....	39
表 4.4 轉換線方法求得之撓曲狀態下元件電阻變化值.....	44
表 4.5 撓曲半徑與電晶體電性變化.....	49





# 圖目錄

## 第一章

圖 1.1	一般的 MOSFET 元件結構圖 (a)p 型半導體 (b)n 型半導體.....	3
圖 1.2	薄膜電晶體結構圖.....	5
圖 1.3	1983 年發表在國際期刊的第一顆 OTFTs 電性圖.....	6
圖 1.4	1988 年 A. Assadi 等人使用 P3HT 製作的 OTFT 元件.....	6
圖 1.5	(a) 頂電極 (Bottom Contact) 與 (b)底電極 (Top Contact).....	7
圖 1.6	p 型有機半導體材料 (a)小分子 (b)高分子.....	9
圖 1.7	n 型有機半導體材料.....	10
圖 1.8	Pentacene 晶相結構圖.....	11

## 第二章

圖 2.1	以 a-Si:H 無機半導體製成之 TFT 在撓曲狀態下電性變化圖.....	13
圖 2.2	以 poly-Si 無機半導體製成之 TFT 在撓曲狀態下電性變化圖.....	14
圖 2.3	晶格散射與雜質散射的載子遷移率與溫度變化圖.....	15
圖 2.4	(a)(b)定域狀態的 $\pi$ 鍵 (c)非定域狀態的 $\pi$ 鍵.....	16
圖 2.5	(a)金屬或無機與 (b)有機 半導體載子傳導(hopping)模式圖.....	17
圖 2.6	p 型 MIS 電晶體界面能階隨閘極電壓變化圖.....	19
圖 2.7	有機場效電晶體操作機制示意圖.....	20
圖 2.8	(a) $I_D-V_G$ 圖 (b) $I_D-V_D$ 圖.....	21
圖 2.9	磁滯現象量測示意圖.....	24
圖 2.10	Transfer line method.....	25

## 第三章

圖 3.1	基板製作流程圖.....	26
圖 3.2	介電層製作流程圖.....	28
圖 3.3	主動層及汲極-源極蒸鍍流程.....	29
圖 3.4	元件結構及材料.....	29
圖 3.5	AFM 探針與樣本掃描示意圖.....	32
圖 3.6	晶體 X 射線散射斷面圖.....	33

## 第四章

圖 4.1	PVA+CrO <sub>3</sub> 在 UV 光下的光交聯反應.....	35
圖 4.2	PVCN 在 UV 光下的光交聯反應 .....	35
圖 4.3	(a)PVCN 與 (b)PVA+CrO <sub>3</sub> 元件穩定度測試 .....	36
圖 4.4	(a)(b)不同軟板處理下的元件電性圖 (c)Polyimide 分子結構圖.....	38
圖 4.5	重複量測下的 I <sub>D</sub> -V <sub>G</sub> 變化圖.....	40
圖 4.6	(a)(b)量測次數與元件電阻變化 .....	41
圖 4.7	撓曲量測實驗圖，撓曲半徑 R=10mm .....	42
圖 4.8	可撓式有機薄膜電晶體在不同撓曲狀態下的電性變化.....	43
圖 4.9	張應力狀態下薄膜電晶體形變剖面示意圖.....	45
圖 4.10	不同撓曲應力下元件電極被便條紙沾黏程度.....	45
圖 4.11	壓應力與張應力狀態下的載子遷移率變化歸一圖 .....	46
圖 4.12	壓應力與張應力狀態下的臨界電壓飄移程度圖.....	46
圖 4.13	撓曲量測示意圖.....	48
圖 4.14	(a)撓曲應力與載子遷移率 (b)撓曲應力與元件電阻 關係圖 .....	50
圖 4.15	(a)pentacene 成長於 PVCN 上的原子力顯微鏡圖 .....	51
圖 4.16	五環素薄膜沉積晶粒結構剖面圖.....	52
圖 4.17	電晶體撓曲次數與載子遷移率變化圖.....	53
圖 4.18	電晶體主動層薄膜五環素 XRD 分析圖 .....	54

# 第一章 序論

## 1.1 前言

一般傳統電子元件乃使用矽晶圓或玻璃作為基板材料，並採用昂貴的微影蝕刻製程方式來製作，而可撓式電子元件則是利用溶液旋轉塗佈 (Spin Coating) 或噴墨印刷 (Ink-jet Printing) 等製程技術，將微電子元件製作於可撓式基板上，大幅降低過去因使用傳統半導體製程所需的昂貴成本，並使得有機材料近年來受到注目。有機材料在電子及光電元件應用的潛力極廣，其低溫製程也使得有機薄膜電晶體 (Organic thin-film Transistor; OTFT)<sup>[1]</sup>、有機發光二極體 (Organic Light Emitting Diode; OLED)<sup>[2]</sup> 以及有機太陽能電池 (Organic Solar Cell) 等相關電子元件更適合應用於可撓式電子產品上。

在軟性基板材料選擇部分，目前主要可分為以下三種：一般硬式玻璃基板材料的厚度約介於 0.7~1.1mm 之間，若將厚度研磨至 0.3mm 以下，則可出現撓曲的特性，惟此技術尚有大面積尺寸製作不易、薄型化後的玻璃易碎不耐撞擊等問題。塑料基板 PES、PET 雖無上述問題，但不耐高溫、無法有效阻絕水氣及氧氣侵入及熱膨脹係數 (CTE) 過大也是極需克服的地方。金屬薄板 (metal foil) 由於具有耐高溫製程、低熱膨脹係數、抗水氧、價格低廉及材料取得容易等優勢，相較於其他軟性基板材料如超薄型化玻璃及塑料基板，更受到許多研究者及廠商的青睞。表 1.1 為此三種軟性基板材料的特性比較。

表 1.1 金屬薄片、塑膠、玻璃材料特性比較[3]

Substrate	Metal Foil				Plastic	Glass	
	Ti	SS304	Al	Fe/Ni		Eagle™	Corning 1737
Tg(°C)	1668	>1300	660	N/A	225	725	666
CTE(ppm/°C)	8.6	17.3	23	1.7-2.0	55	3	3.76
Water Absorption	0	0	0	0	1.4	0	0
Thickness(mm)	0.1	0.05	0.05	0.1	0.2	N/A	0.7
Density(g/cm <sup>3</sup> )	4.5	7.86	2.7	8.0	1.37	2.36	2.54

近年來在相當多團隊研究下，陸續發現導電性更好的有機半導體材料，製程方法也不斷的進步，有機薄膜電晶體也有快速的發展，OTFTs 各方面的電性表現逐漸追上了非晶矽薄膜電晶體 (amorphous silicon thin film transistors, a-Si:H TFT)。其應用例如主動式矩陣液晶顯示器(active-matrix liquid crystal displays ; AMLCDs)<sup>[4]</sup>和主動式矩陣有機發光二極體(active-matrix organic light-emitting diodes, AMOLEDs)<sup>[5]</sup>，使得目前 OTFTs 在低階電子元件方面有機會被廣泛應用。

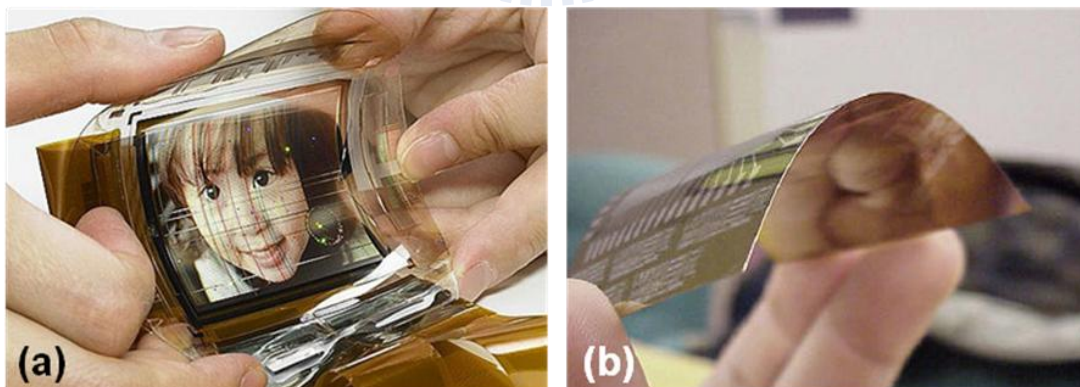


圖 1.1 (a) SONY 於 2007 年在 SID 發表之可撓式主動式全彩顯示器[6]  
 (b)美國賓州裡海大學實驗室在金屬薄板上製作之軟性 IC[3]

比較有機和無機薄膜電晶體，OTFTs 的優點包括成本低廉、低溫製程、溶液製程 (Solution Process)、重量輕、體積小、及材料撓曲性佳，可製作於軟性基

板或大面積基板上。相比較之下，一般無機電晶體製程溫度高、成本高、撓曲性差，但由於它的高載子遷移率及元件穩定度，在應用上仍然較成熟，因此 OTFTs 勢必得繼續提升其載子遷移率及元件穩定度，才能在將來與之匹敵。

## 1.2 有機薄膜電晶體與相關元件特性

### 1.2.1 金氧半場效電晶體之結構與元件特性

一般傳統的場效電晶體是以無機半導體為基底，其結構通常是金屬-絕緣層-半導體，絕緣層的部分若選用氧化層 (Oxide)，就是我們常聽見的金氧半場效電晶體 (Metal-Oxide-Semiconductor Field Effect Transistors, MOSFETs)，我們常簡稱為 MOS。基底是經過摻雜的矽，電極部分則是使用重度摻雜的矽。

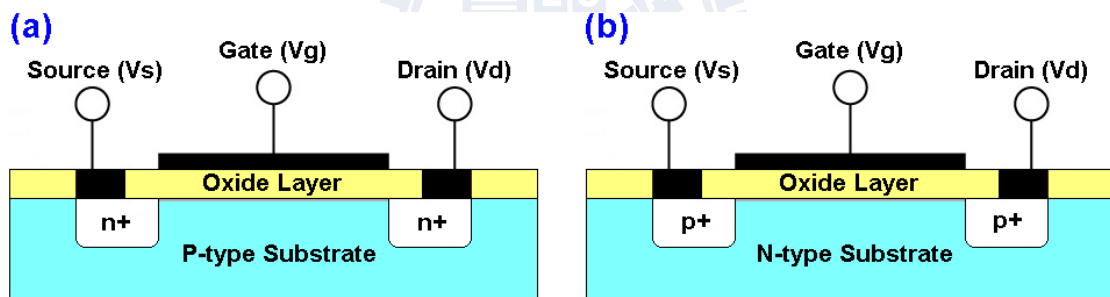


圖 1.2 一般的 MOSFET 元件結構圖 (a)p 型半導體 (b)n 型半導體

半導體因不同摻雜的矽分為 p 型和 n 型，p 型半導體基版一般是矽經由硼(B)或氟化硼(BF<sub>3</sub>)的摻雜後，增加可移動電洞的數目，而 n 型基版則是經由砷(As)和磷(P) 摻雜後，多了可移動的電子，進而提升導電度成為半導體層，除了輕微摻雜使矽成為 p 型和 n 型半導體之外，矽經重度摻雜後變成了 n<sup>+</sup>或 p<sup>+</sup>，使其導電度非常高，也可以當電極使用，也就是 MOS 元件裡面的電極，如圖 1.1 所示。

## 1.2.2 薄膜電晶體之結構與元件特性

薄膜電晶體 (Thin Film Transistors, TFTs) 跟場效電晶體的電流特性和驅動方式非常的類似，比較大的差異在於元件的結構，圖 1.2 是薄膜電晶體結構圖。薄膜電晶體比傳統 MOS 場效電晶體多了基板的部份，其基板的部份可以選擇想要的材料，像是為了透光而選用玻璃、想具有可撓性則可以選擇塑膠材料 PET<sup>[50]</sup> 或是不鏽鋼薄片<sup>[34]</sup>。

通常無機薄膜電晶體使用的材料為低溫製作之 poly-Si 和 a-Si:H，其主要應用於主動式矩陣液晶平面顯示器的開關電路，以現今製程步驟來討論，傳統 MOS 的基底需要摻雜 3A 族或 5A 族材料，以增加其導電性，而其摻雜的方式有兩種方法：

- (1)熱擴散(Thermal Diffusion)：缺點是製程溫度會高達 900°C。
- (2)離子佈值(Ion Implantation)：缺點是製作成本會相對的提高，在製程上需要更多道光罩(Mask)以黃光微影(Photolithography)的方式來定義圖案(Pattern)。

TFTs 在製作上不需要太多道光罩，製程明顯比 MOS 簡單，半導體層通常是選用低溫製作的多晶矽和非晶矽，因為低溫製作所以在基板的選擇就更少限制，可以選塑膠來當可撓性元件的基板。比較 MOS 和 TFTs 兩者，TFTs 有著許多的優點，不過也有其缺點，像是其載子移動率普遍不高，就傳統 MOS 在載子遷移率方面，以本質 Si 當做基板的  $\mu_n$  通常高達 1350cm<sup>2</sup>/Vs，而  $\mu_p$  也有 480cm<sup>2</sup>/Vs，若經過摻雜則遷移率更高；而 TFTs 常使用的主動層有多晶矽與非晶矽兩種，前者載子過摻雜則遷移率更高；而 TFTs 常使用的主動層有多晶矽與非晶矽兩種，前者載子移動率可達 200-300cm<sup>2</sup>/Vs，後者大概只有 1cm<sup>2</sup>/Vs，因為遷移率不高，限制了 TFTs 的應用，目前多應用在平面顯示器的開關電路或是應用於低階的電子產品。



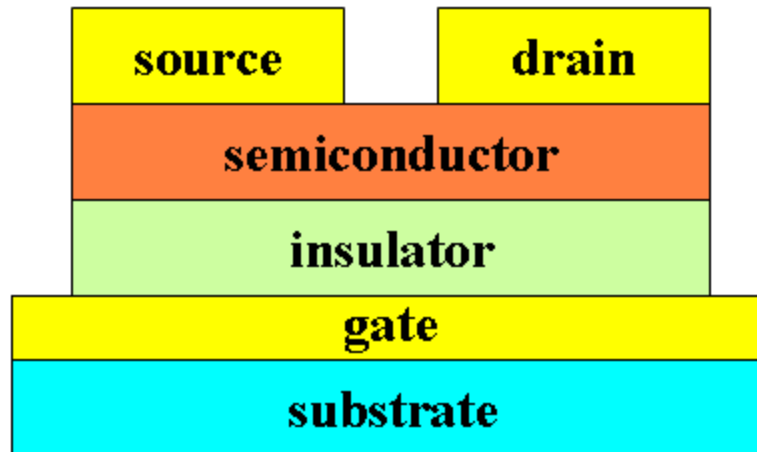


圖 1.3 薄膜電晶體結構圖

### 1.2.3 有機薄膜電晶體發展史

在 1970 年代有學者提出使用有機材料來取代傳統無機半導體材料的概念，如果我們將 TFT 的半導體主動層，以有機材料來取代，我們稱之為有機薄膜電晶體。有機薄膜電晶體發展至今，已有二十多年的歷史，在 1977 年 Macdiarmid 等人發現以碘蒸氣摻雜聚乙炔 (Polyacetylene) 可使其導電度大幅提昇後，開始了有機材料的研究，也因此有了以有機半導體取代無機半導體的想法，以有機材料當作半導體層的元件稱為有機薄膜電晶體 (Organic Thin Film Transistors, OTFTs)。第一顆 OTFTs 在 1983 年由 F. Ebisawa 等人發表在國際期刊 *Journal of Applied Physics* 中，將聚乙炔 (polyacetylene) 半導體高分子層直接成長在聚矽醚 (polysiloxane) 絕緣層上，成功製作出薄膜電晶體結構，其載子遷移率小於  $10^{-5} \text{ cm}^2/\text{Vs}$ ，其電性如圖 1.3 所示，這是首次在文獻上有人以有機材料作為主動層的元件<sup>[7]</sup>。

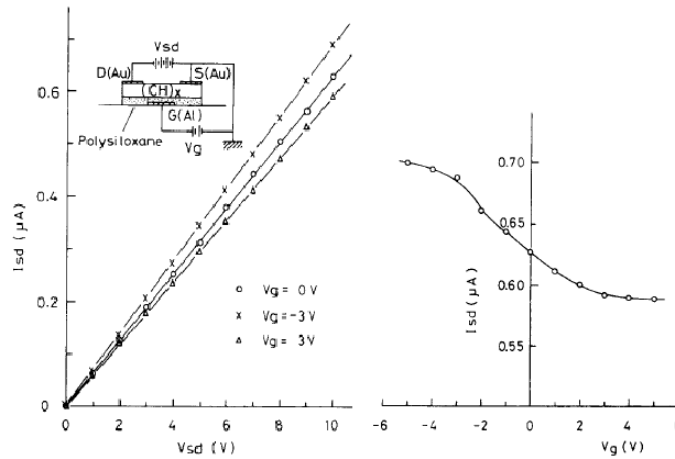


圖 1.4 1983 年發表在國際期刊的第一顆 OTFTs 電性圖<sup>[7]</sup>

1988 年 A. Assadi 等人使用高分子 poly(3-hexylthiophene) 作為 OTFTs 的主動層<sup>[8]</sup>，其元件結構與電性如圖 1.4 所示。

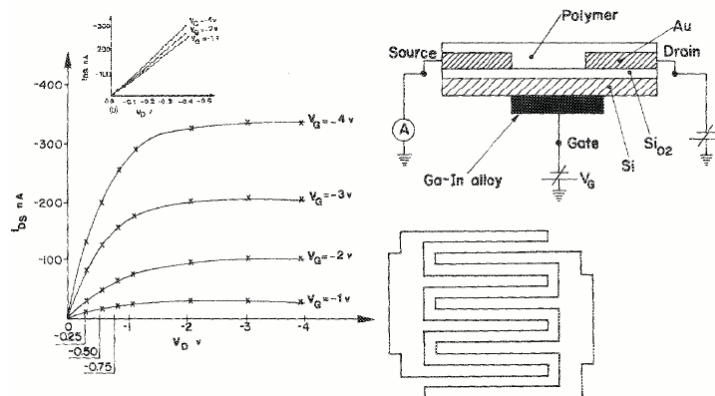


圖 1.5 1988 年 A. Assadi 等人使用 P3HT 製作的 OTFT 元件<sup>[8]</sup>

1990 年 F. Garnier 等人利用 sexithiophene 等共軛寡分子做主動層，其載子遷移率可達  $10^{-1} \text{cm}^2/\text{Vs}$ <sup>[9]</sup>，這已經可以和非晶矽 TFT 相當了。在 1992 年小分子五環素(pentacene)開始被應用於 OTFTs<sup>[10]</sup>，第一顆以 pentacene 作為主動層的元件，其載子遷移率為  $2 \times 10^{-3} \text{cm}^2/\text{Vs}$ 。pentacene 是藉由熱蒸鍍的方式沉積，電流傳輸是靠電洞，是目前眾多有機分子中最受矚目的材料，製作的電晶體特性也是所有有機分子中表現最佳的，其載子遷移率比高分子還要大十倍以上，例如 1997 年 Y.-Y. Lin 等人<sup>[11]</sup>利用兩段式基板溫度的條件蒸鍍 pentacene，並得到  $1.5 \times 10^{-2} \text{cm}^2/\text{Vs}$  的



載子牽移率以及相當高的電流開關比 (on-off ratio) 等優異的元件特性，此文章的發表也意謂著 pentacene TFT 在載子遷移率方面已開始超越了 a-Si:H TFT。到 2005 年 M. P. Hong 等人在 SID 研討會上發表的 top-contact OTFT，利用新合成的絕緣層材料 S4 (polysilicon-acrylate with titanium complex)，以 pentacene 作為主動層材料，電極則是使用 Au，其載子遷移率高達  $7\text{cm}^2/\text{Vs}$ <sup>[12]</sup>。而使用單晶狀態 (single crystal) 的 pentacene 所做出的元件，在室溫下的載子遷移率更已達到  $35\text{cm}^2/\text{Vs}$  之譜<sup>[13]</sup>。

#### 1.2.4 有機薄膜電晶體製程

從一開始介紹的金氧半場效電晶體到無機薄膜電晶體，緊接著有機薄膜電晶體，這趨勢是製程溫度較低、製作步驟簡單、成本更低廉外，有機材料比無機半導體材料更易於製作在大面積可撓式基板上。但其缺點包括載子遷移率較低、操作電壓上升以及電流開關比不高，這都顯示著必須尋找有更高載子遷移率的主動層、絕緣特性更佳的絕緣層以及利用合成的新材料，來提升元件特性。

依照沈積有機材料跟電極的先後順序，可以分為兩個構造：頂電極 (Top Contact) 與底電極 (Bottom Contact)，如圖 1.5 所示。

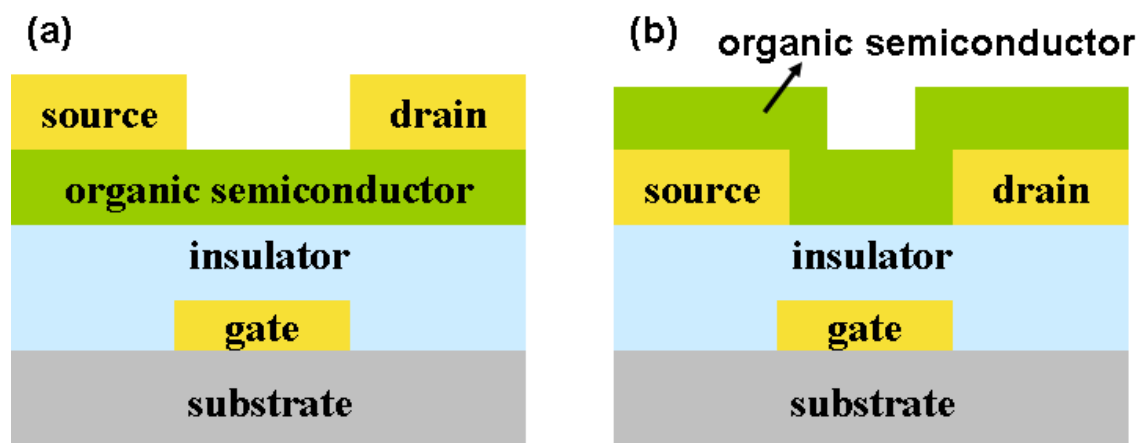


圖 1.6 (a) 頂電極 (Bottom Contact) 與 (b)底電極 (Top Contact)

如果我們在製作元件時先成長電極然後才將有機主動層沈積在電極上，我們稱此種構造為 bottom contact，相反，先蒸鍍有機主動層再成長汲極和源極則稱為 top contact，這兩種結構各有其優缺點。一般來說，top contact 結構的元件特性會比 bottom contact 好，因為有機材料沉積在金屬電極上的介面不佳，bottom contact 先成長電極，靠近電極附近是一個直角，會因沉積的介面不好而影響了 pentacene 的成長，所以接面電阻會較大，進而影響元件特性。但是 top contact 也有其缺點，因為先成長有機材料，若再使用微影蝕刻的方式來定義圖案，會因此破壞有機層，因此 top contact 多是利用 shadow mask 來定義通道長度，但若經由 shadow mask 的方式很難達到小線寬(上限為 40um)，如果希望元件尺寸做更小的話，bottom contact 的結構可以利用微影蝕刻的方式定義我們電極的圖案，之後再將有機層沈積上去，如此就可以達到小線寬又不會破壞有機層。



### 1.3 有機半導體材料簡介

一般薄膜電晶體的有機材料大致分為高分子 (polymer) 與小分子 (small molecular)，以電子或電洞為傳輸載子又可分為 p 型與 n 型有機半導體材料，如圖 1.6 以及圖 1.7 所示。

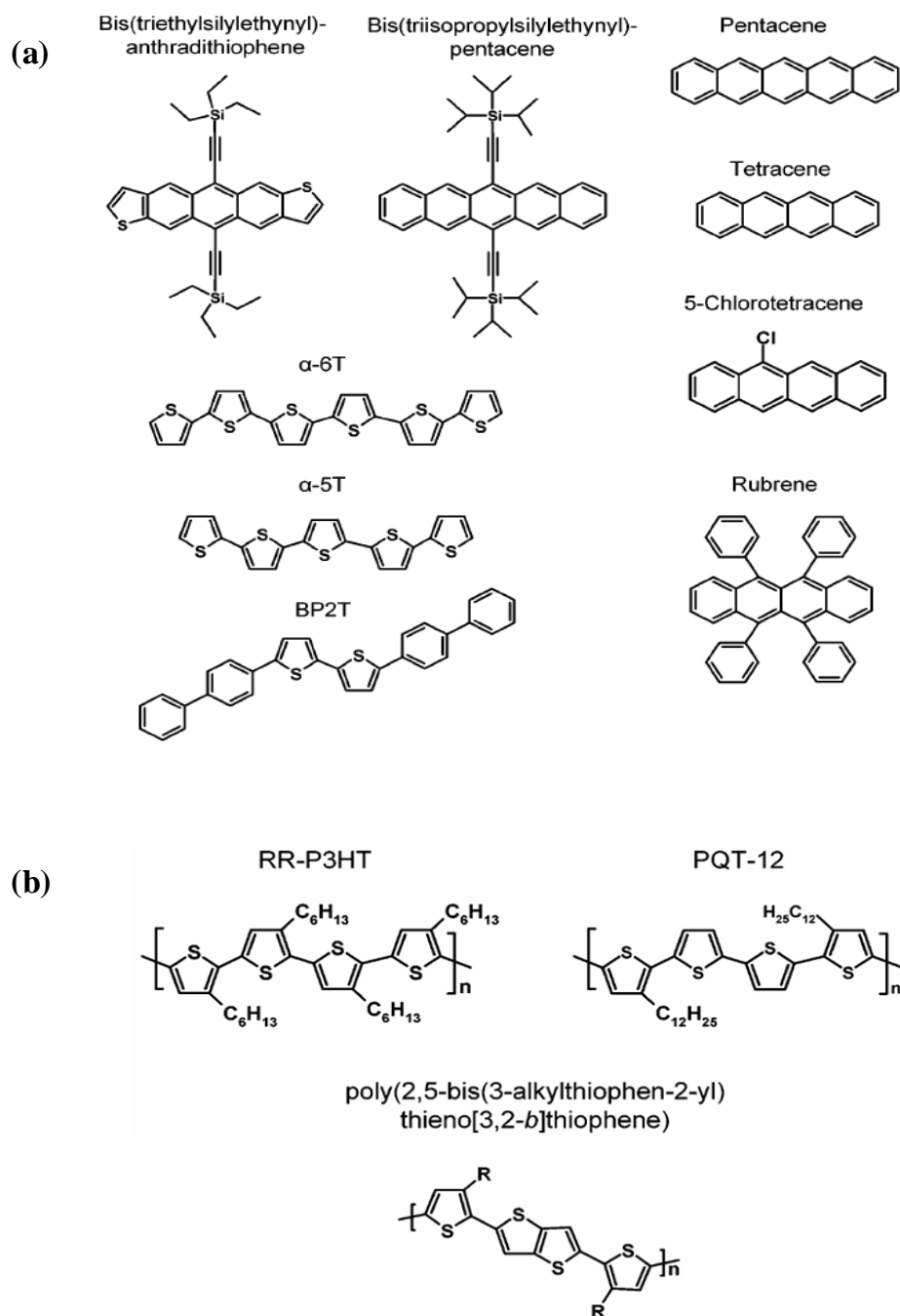


圖 1.7 p 型有機半導體材料 (a)小分子 (b)高分子

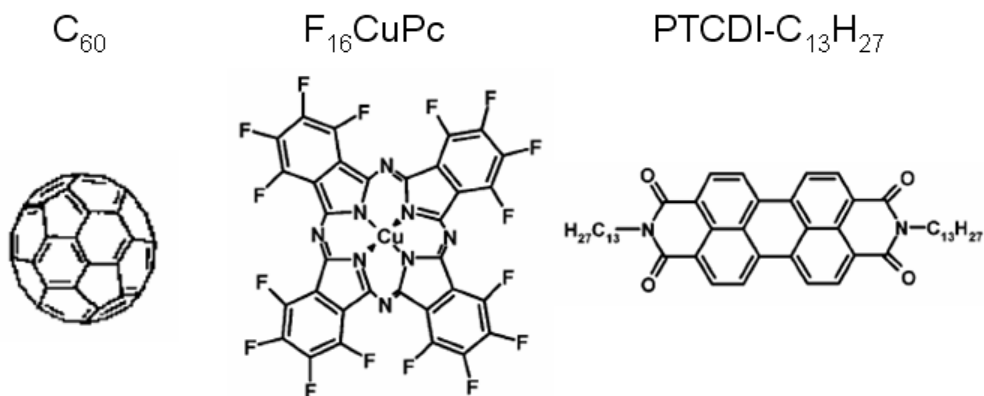


圖 1.8 n 型有機半導體材料

### 1.3.1 高分子

最早用於薄膜電晶體製程的有機材料為共軛高分子，是以旋轉塗佈的方式來製作半導體層，例如 polythiophene<sup>[14-17]</sup>、polyacetylene<sup>[18][19]</sup>等。高分子具有較高的黏度，所以比小分子更適用於旋轉塗佈的方式。而旋轉塗佈的方式必須有較佳的溶解度，為了提升溶解度，在高分子主鏈上加入取代基是可行的方法。例如：poly(3-alkyl thiophene)其烷基側鏈的目的在於使高分子本身具有更好的溶解度。使用高分子當主動層的優點是可使用噴墨列印(ink-jet printing)和旋轉塗佈(spin-coating)的方式，但是材料的純度將會增加捕捉載子的陷阱的數目(charge-trapping sites)，使得元件載子遷移率下降。

### 1.3.2 小分子

高分子利用旋轉塗佈的方式會扭曲結構降低元件特性，而小分子藉由熱蒸鍍的方式使得分子間排列更為整齊。也由於小分子在電性上的表現普遍比高分子佳，所以相關的研究也較多，除了常見的 pentacene<sup>[20-23]</sup>，還有  $C_{60}$ <sup>[10][26]</sup>、PCBM (Phenyl-C61-butyric acid methyl ester)、金屬錯合物( $ScPc_2$ 、 $LuPc_2$ 、 $TmPc_2$ 、 $NiPc$ 、 $ZnPc$  等)<sup>[27][28]</sup>以及 TCNQ(Tetracyanoquinodimethane)<sup>[30][31]</sup>等。

### 1.3.3 五環素 (pentacene) 材料簡介

Pentacene是由五個苯環所構成的棒狀芳香烴分子，為小分子有機材料，其分子結構如圖1.6所示。pentacene基本上是一種p型有機半導體材料，化學式為 $C_{22}H_{14}$ ，密度 $1.2\text{g/cm}^3$ ，分子量為278.35，昇華點約介於 $290\sim 300^\circ\text{C}$ 之間<sup>[32]</sup>，外觀為深藍色的粉末，不溶於水且同樣難溶於一般有機溶劑中，必須保存在封閉乾燥陰暗的空間下。

一個pentacene分子長度為 $16\text{\AA}$ ，在沉積的過程中，因環境或基板材料不同，會形成不同的晶相(phase)結構，一般最常見的晶相結構主要有薄膜相(thin film phase； $\alpha$ -phase)及單晶相(single crystal phase；bulk phase； $\beta$ -phase)。薄膜相為pentacene傾向垂直於基板表面排列，厚度約為 $15.4\text{\AA}$ ，而單晶相相較之下則較為傾斜，厚度約為 $14.5\text{\AA}$ ，如圖1.8所示。

欲觀察pentacene薄膜晶相，我們可藉由XRD觀察薄膜的繞射峰值與角度，並利用布拉格晶體繞射公式推算出來，我們將在2.3節(6)中做介紹。

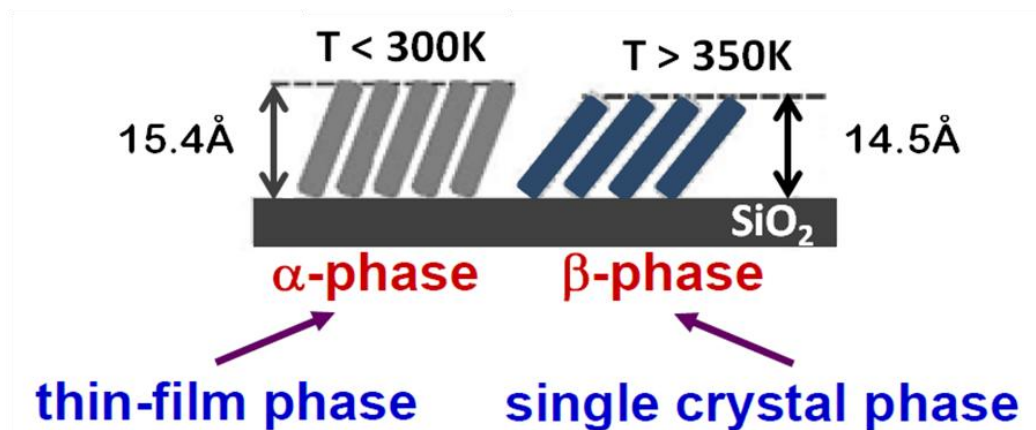


圖 1.8 Pentacene 晶相結構圖<sup>[24]</sup>

## 第二章 動機與原理

### 2.1 研究動機

有機薄膜電晶體 (Organic Thin-Film Transistors) 由於成本低、製程簡易、製程溫度低，可製作於軟板上，因此能應用的範圍既廣且有趣，例如搭配有機發光二極體 (Organic Light Emission Diode ; OLED) 做於軟性基板上，可做成撓曲式的主動式顯示面板<sup>[5]</sup>。而做為 OLED 的驅動器，我們不免好奇在撓曲狀態下，OTFT 的電性是否有受到影響，進而影響到撓曲式面板的影像表現。

翻閱早期文獻，僅有少數幾篇提及使用無機介電層及半導體製成的軟性電晶體元件，在撓曲下的電性探討。由於有機材料與無機材料在分子結構上存在根本性的差異，半導體層傳輸模式也不盡相同<sup>[33][34]</sup>，因此當我們測試可撓性有機薄膜電晶體的彎曲特性時發現，元件處在不同應力條件下也會呈現出不同的電性時，便覺得是個值得深入探討的課題。

最初有機薄膜電晶體的介電層，使用的是矽氧化物，雖然緻密、漏電流小，但可撓性並不佳，故逐漸被有機高分子介電層所取代。而為了配合製程上與其他元件的搭配性，我們使用可光圖形化的高分子介電層材料，並在多種不同材料中嘗試選擇出穩定性高、能隔絕大氣中的水分與氧氣、及抵抗機械量測下結構破壞的材料，以便能在實驗中真實呈現撓曲狀態下電性的變化。

## 2.2 文獻探討

綜觀一些關於可撓式薄膜電晶體在撓曲應力下電性變化的研究，皆以無機半導體材料來做探討，其中一篇以氫化非晶矽 (a-Si:H) 當半導體材料的論文中提到<sup>[33][46]</sup>：在氫化非晶矽材料中，鍵長和鍵角的雜亂度，影響了能帶尾態密度的分布，且不管是結構本身或是機械應力，傳導帶尾態的寬度和間隙皆受到此雜亂度一定程度上的控制，壓應力增加了此種雜亂度；而張應力降低了此種雜亂度，進而影響了撓曲應力下的元件電性表現。該實驗載子遷移率與元件電阻變化結果如圖2.1所示。可發現元件在張應力狀態下的電性表現比壓應力狀態下來得好，藉由線轉換方法 (Transfer line method) 對座標原點取外插可萃取出通道電阻與寄生電阻，此方法將於2.6.6節中做介紹。

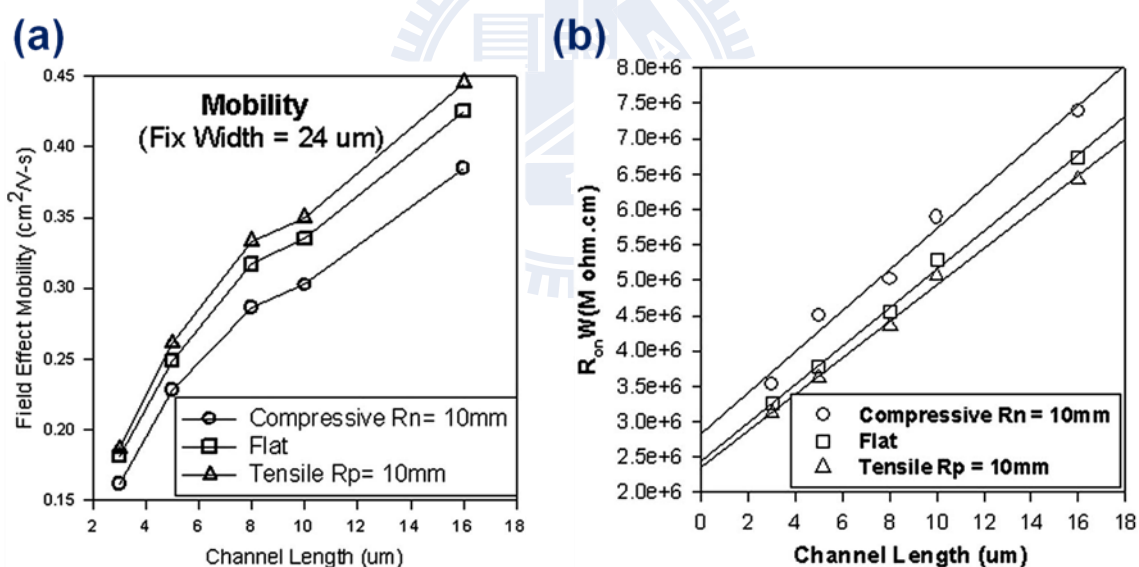


圖 2.1 以 a-Si:H 無機半導體製成之 TFT 在撓曲狀態下電性變化圖  
(a)載子遷移率 (b)以 TLM 萃取出寄生電阻與通道電阻<sup>[33]</sup>

另一篇以多晶矽 (poly-Si) 當半導體材料的論文則提到<sup>[34][46~48]</sup>：在機械撓曲應力作用下，矽與矽共價鍵間微弱的斷裂應力，會導致懸鍵 (dangling bonds) 及缺陷 (defect traps) 的產生，而懸鍵產生的數量取決於基板的撓曲度，故矽與矽間的鍵結強度受到撓曲應力的影響，電性自然產生變化。該實驗載子遷移率和



臨界電壓變化結果如圖2.2所示，其中左縱軸採用的是撓曲狀態與平坦狀態下載子遷移率的比值，橫軸負數代表壓應力、正數代表張應力，圖中前五個方點的撓曲半徑依次為R=10、30、40、50mm及 $\infty$ （原點座標）。

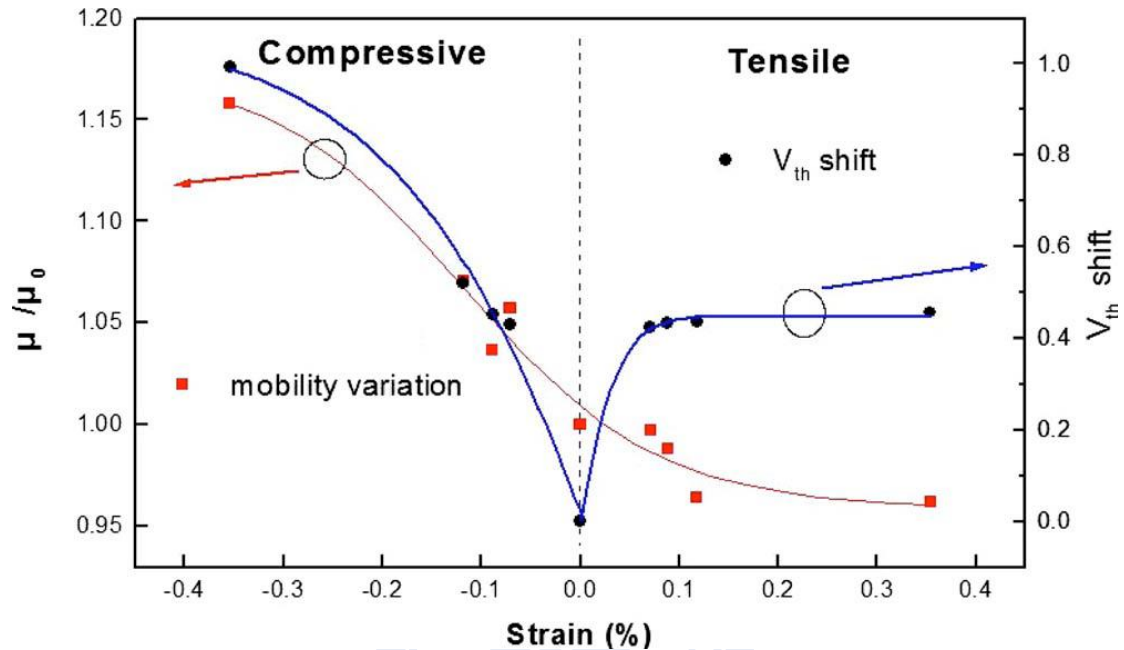


圖 2.2 以 poly-Si 無機半導體製成之 TFT 在撓曲狀態下電性變化圖<sup>[34]</sup>

無論如何，由於有機半導體在結構上與一般無機材料的差異，無機半導體分子鍵結以共價鍵為主，載子在傳導帶上進行傳輸，與有機材料分子靠凡德瓦力互相吸引，載子傳輸以 Hopping 模型與 MTR 模型進行傳輸有很大的差別。共價鍵為一種分子間存在的斥力，作用範圍約在  $10^{-9}$  m 以內，更動分子間的距離皆會使斥力增加；凡德瓦力則為一種吸力，作用範圍約為  $10^{-8} \sim 10^{-9}$  m，適當拉近分子間距離將增加此引力作用，拉遠則減少此作用力，接下來在實驗部分會有更詳細的探討。



## 2.3 半導體載子傳輸方式

在一般無機半導體材料中，分子間的鍵結以共價鍵為主，並參雜Ⅲ族、Ⅴ族雜質產生多餘電子、電洞，在施加電場下使其游離成載子用以傳輸。此傳輸載子處於非定域狀態 (Delocalized States)，也就是電子有足夠的能量不被原子束縛，載子可隨意移動，受限較小，所以載子遷移率 (mobility) 普遍較高。

無機半導體的傳輸還受到另外兩種現象所影響，分別為晶格散射 (Lattice Scattering) 及雜質散射 (Impurity Scattering)：由於晶格的熱振動隨溫度增加而增加，因此高溫下晶格散射會變得顯著，晶格散射的載子遷移率便隨著溫度增加而減少。

$$\mu_L \propto T^{-3/2} \quad (2-1)$$

而雜質散射乃由一個帶電載子行經一個游離參雜雜質時所引起。在高溫時，由於載子移動速率較快，在雜質附近停留的時間較短，也因此減少雜質散射的載子遷移率。

$$\mu_I \propto \frac{T^{3/2}}{N_I} \quad (2-2)$$

綜合以上兩式，我們可繪出晶格散射與雜質散射所造成的載子遷移率與溫度的變化關係。

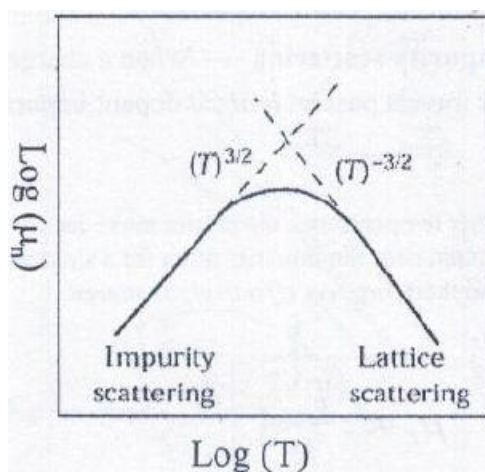


圖 2.3 晶格散射與雜質散射的載子遷移率與溫度變化圖<sup>[29]</sup>

反觀在有機半導體材料中，分子與分子間是以微弱的凡德瓦力（Van Der Walls Forces）將之束縛在一起，所以有機材料的導電機制與一般半導體材料有很大的差別。有機材料的電子電洞是處於定域狀態（Localized States），電子只隸屬於某一特定的原子，載子傳輸所受限制相對的也比較大，所以有機材料的載子遷移率普遍較低。圖 2.4 顯示苯環分子中，定域狀態之  $\pi$  鍵電子及非定域狀態之  $\pi$  鍵電子分佈的情形。

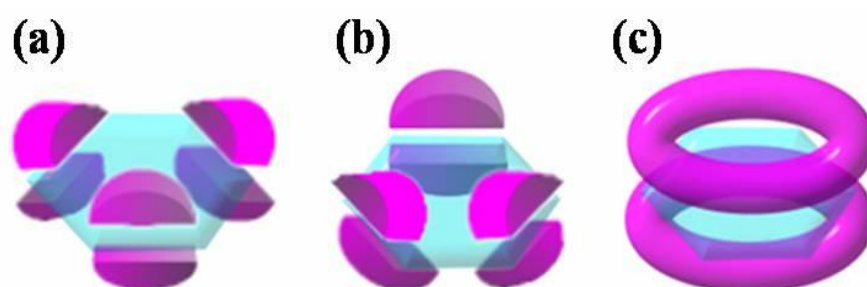


圖 2.4 (a)(b)定域狀態的  $\pi$  鍵 (c)非定域狀態的  $\pi$  鍵<sup>[37]</sup>

此外，分子軌域的能階亦是有機材料導電機制中的重要理論，類似於無機半導體材料的能階，LUMO 最低未佔有分子軌域（Lowest Unoccupied Molecular Orbital），類似於導帶(Conduction Band)，是給電子傳輸的軌域，HOMO 為最高佔有分子軌域（Highest Occupied Molecular Orbital），則是類似於價帶（Valence Band），是給電洞傳輸的軌域。LUMO 跟 HOMO 間的能量差就是所謂的 LUMO-HOMO 間隙，也是分子中激發一個載子的所需最小能量。

## 2.4 有機材料載子傳輸模型

由於有機材料的電子屬於定域狀態，電子本身無法任意移動，而載子在有機材料中的傳導目前沒有一個確實的機制，比較常被提出的傳導模式主要有以下兩種：跳躍式模型（Hopping Model）<sup>[30][36]</sup>及MTR（Multiple Trapping and Release）Model<sup>[37]</sup>。

### 2.4.1 Hopping Model

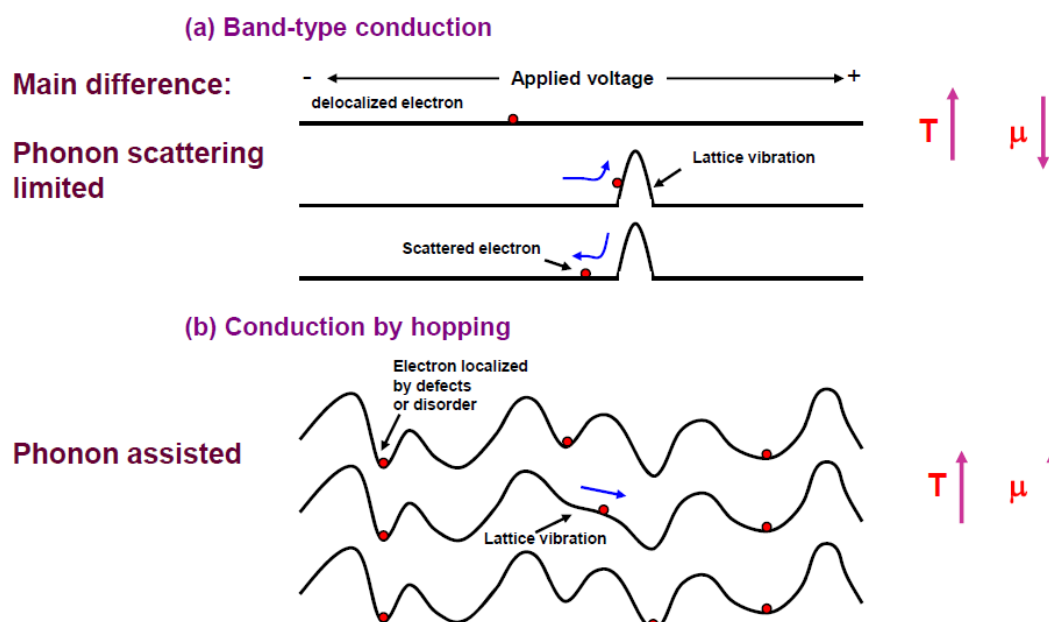


圖 2.5 (a)金屬或無機與 (b)有機 半導體載子傳導(hopping)模式圖

在金屬和一般的半導體中，載子的傳輸是屬於定域狀態，少部分是靠聲子（phonon）的散射，而熱引起晶格變形降低遷移率，如圖 2.5(a)所示。但這樣的理論不適用於低導電度材料。以有機半導體和非晶矽半導體來說，載子的平均自由路徑會比平均分子距離短。在這些材料中載子的傳輸如圖 2.5(b)所示，是藉由在定域和非定域化狀態之間 hopping，。定域和非定域化在傳輸上最大的差異，在於非定域化是有限的聲子散射；反之定域化則是藉由聲子促進。在一般的半導體材料，載子遷移率隨著溫度降低，但相反的狀況卻發生在大部分的有機材料，

在許多的例子裡面，載子遷移率和溫度的關係式如下：

$$\mu = \mu_0 \exp\left[-\left(\frac{T_0}{T}\right)^\alpha\right] \quad (2-3)$$

其中  $\alpha$  是介於 1~4 中間的整數。介於非定域化和定域化狀態的過程，載子遷移率在  $0.1 \sim 1 \text{cm}^2 \text{V}^{-1} \text{s}^{-1}$  之間，排列的很整齊的分子晶格的載子遷移率是很接近這個值。由此得知 Hopping model 的載子遷移率隨著溫度的升高而增加，但相較於分子鏈內部的傳輸，其載子遷移率依然要小得多。

## 2.4.2 Multiple Trapping and Release Model (MTR)

在 MTR 模型中假設有一條窄小的非定域化之能帶，而此能帶的產生是跟高密度的定域能階有相關連，其功用就像是陷阱捕捉(Traps)。當傳輸過程經過非定域化能階時，電荷載子會跟定域化能階互相影響，藉由捕捉和熱釋放的方式傳輸載子。

通常我們會有以下的假設：第一，當載子傳達到一個缺陷時會有機率接近為 1 的機會被捕捉住，第二，捕捉住的載子釋放是由一個熱活化的過程(Thermally Activated Process)所控制。而所造成的漂移率(Drift Mobility,  $\mu_D$ )會跟非定域化能階的載子移動率( $\mu_0$ )有關，可以表示成下式：

$$\mu_D = \mu_0 \alpha \exp\left(-\frac{E_T}{kT}\right) \quad (2-4)$$

$E_T$  為缺陷能階，如果發生在單一個缺陷能階， $E_T$  缺陷能階和非定域化能帶的邊緣距離有關，而  $\alpha$  是在非定域化邊緣有效之狀態密度和缺陷濃度的比率。

MTR 模型目前最常被使用於計算在非晶矽裡面的電荷傳導。

## 2.5 有機薄膜電晶體的操作模式

圖 2.5 為 p 型金氧半電晶體 (metal-insulator-semiconductor, MIS) 的能帶示意圖<sup>[43]</sup>。當一開始閘極施加負偏壓時，半導體層與絕緣層介面會有電洞電荷，此時的狀態稱為累積層 (accumulation layer)，如圖 2.6(a)所示；當閘極不施加電壓或施以略小的正偏壓時，則介面處形成空乏區 (depletion)，元件呈現關閉狀態如圖 2.6(b)；若在閘極外逐漸加大正偏壓，使之超過臨界電壓 (threshold voltage,  $V_{th}$ ) 時，p 型半導體與絕緣層介面處形成反轉層 (inversion layer)，此時的 NMOS 電晶體屬於開啟的狀態，如圖 2.6(c)所示。

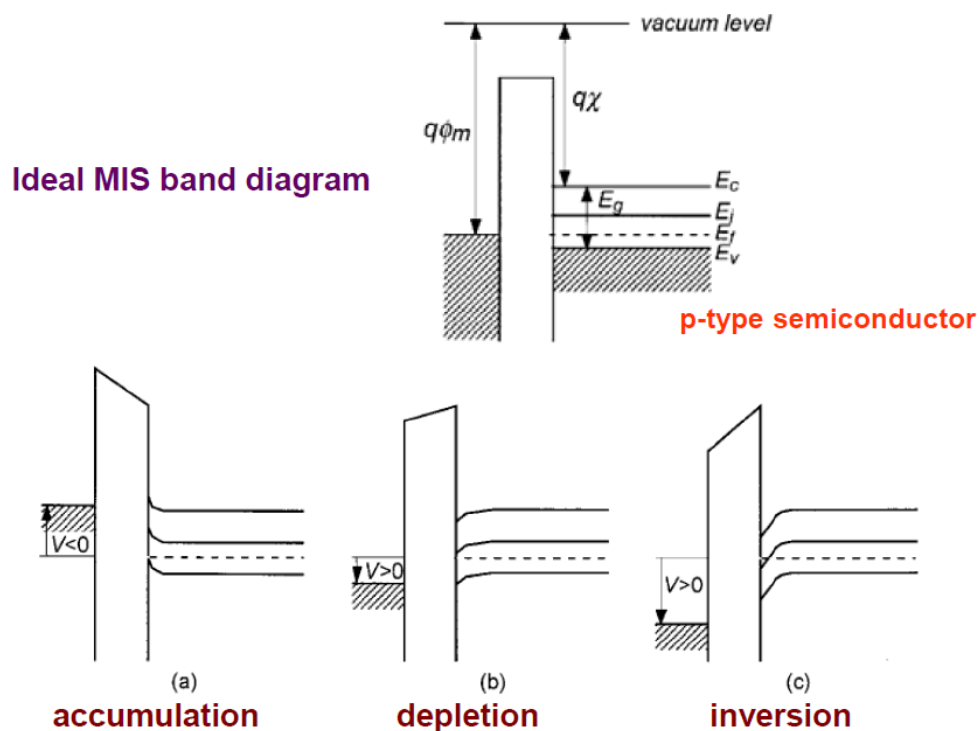


圖 2.6 p 型 MIS 電晶體界面能階隨閘極電壓變化圖<sup>[38]</sup>

不同於傳統電晶體操作在反轉增強模式 (Inversion Enhancement Mode)，有機薄膜電晶體是利用有機半導體中多數載子在絕緣層介面處形成累積層，操作於累積增強模式 (Accumulation Enhancement Mode)，若是以 pentacene 為有機半導體，則介面處則累積一層以正電荷為主的通道。圖 2.7 顯示以電洞為傳輸載子

的有機電晶體元件在各種操作電壓下的電荷分佈，當  $V_D$ 、 $V_G$ 、 $V_S$  均不加偏壓時  
 圖 2.7 (a) 並未有載子累積現象，而 2.7 (b) 中當  $V_G$  施一正偏壓時半導體/介電層介  
 面處形成載子空乏區。

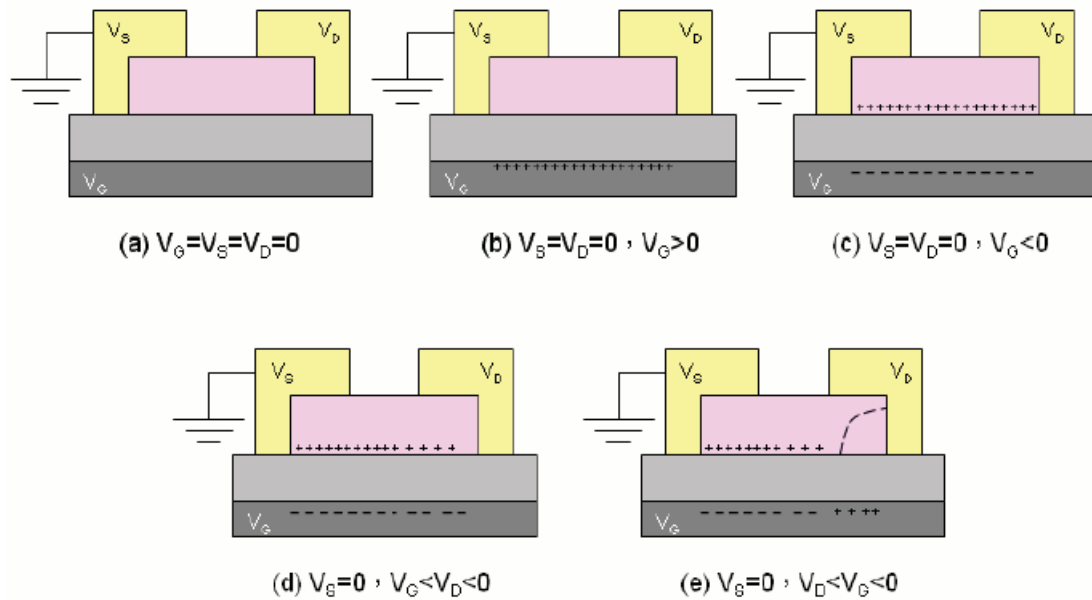


圖 2.7 有機場效電晶體操作機制示意圖<sup>[39]</sup>

圖 2.7(c) 中  $V_G$  施一負偏壓使半導體/介電層之間有電洞累積形成累積層，若  $V_D$  施一負偏壓則載子便由源極注入半導體流至汲極，當  $V_D$  小於  $V_G$  的時候，電晶體操作在線性區，此時由於累積電荷的累積形式好比一方塊形電阻，故元件電流-電壓關係符合歐姆定律。圖 2.7(c) 當中的  $V_D$  負偏壓逐漸增強，汲極端的累積電荷量變少，電壓與電流之間不再是線性關係，直至  $V_D$  的負偏壓加至大於  $V_G$  時，汲極區便形成如圖 2.7(e) 所示的空乏區，電流則不再依  $V_D$  的增加而變大，即進入飽和區。

## 2.6 重要名詞解釋

### 2.6.1 $I_D$ - $V_G$ 圖與 $I_D$ - $V_D$ 圖

兩種在量測上最常用來表示電晶體電性的關係圖，從圖中可透露出該電晶體許多的電性與表現。以 P 型半導體為例，圖 2.8 所示為一般常見有機薄膜電晶體的電性量測圖。

其中圖 2.8(a) 所示為  $I_D$ - $V_G$  圖，為描述在固定  $V_{DS}$  (汲極、源極之間的電壓差) 下，改變  $V_{GS}$  (閘極、源極之間的電壓差) 對  $I_D$  (從汲極端到源極端的電流) 的影響。該圖左邊 Y 軸為絕對值  $I_D$  的對數座標，量測  $V_G=0$  與  $V_G \geq V_D + V_{th}$  兩處  $I_D$  的比值可得到電流開關比；該圖右邊 Y 軸為  $\sqrt{|I_D|}$  的線性座標，將此線直線段延伸，對  $V_G$  軸交的截距可得  $V_{th}$ ，更可經由式 2.10 的運算，間接得到電晶體的載子遷移率。

圖 2.8(b) 所示為  $I_D$ - $V_D$  圖，為描述在一固定  $V_{GS}$  (閘極、源極之間的電壓差) 下，改變  $V_{DS}$  (汲極、源極之間的電壓差) 對  $I_D$  (從汲極端到源極端的電流) 的影響，圖中數條線分別表示在數種不同  $V_{GS}$  偏壓下的量測結果：剛開始對著  $V_D$  施加偏壓時，在  $V_D$  很小的情況下， $I_D$  隨著  $V_D$  的增加而加大，此時電晶體的狀態稱為線性區；隨著  $V_D$  的繼續加壓， $I_D$  增加的幅度漸漸趨緩下來，並在  $V_D = V_G - V_{th}$  處停止，隨後電流將固定不變，此時電晶體進入飽和區。在圖 2.8(b) 的線性區，對著  $V_D \rightarrow 0$  處的圖形取斜率，經由式 2-14 的計算，即可得到元件的電阻。

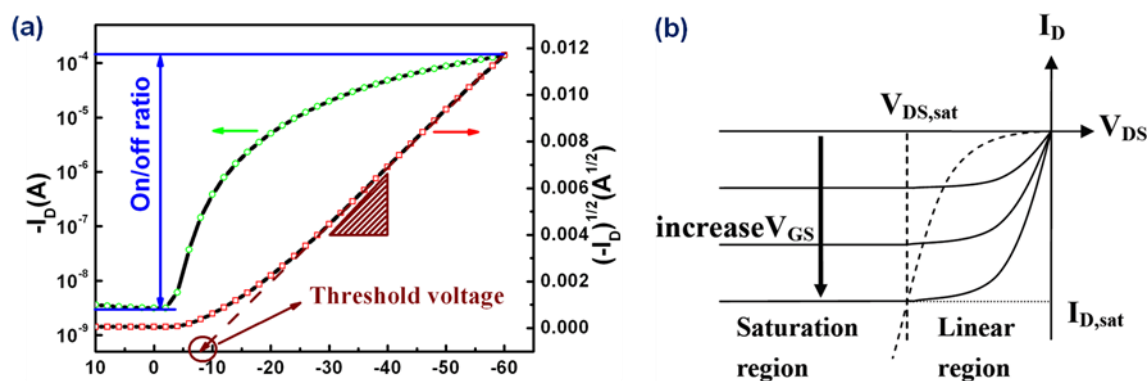


圖 2.8 (a)  $I_D$ - $V_G$  圖 (b)  $I_D$ - $V_D$  圖



## 2.6.2 載子遷移率 (mobility; $\mu$ )

在外加電場的影響下，電子或電洞在導體或半導體中傳輸的速度，稱為載子遷移率。一般有機薄膜電晶體仍是採用標準的 p 型場效電晶體公式來描述，取得 mobility 值的方式分成線性區和飽和區兩種。首先介紹 MIS 元件的電壓-電流公式：

$$I_D = \frac{WC_i}{L} \mu \left( V_G - V_T - \frac{V_D}{2} \right) V_D \quad (2-6)$$

L：通道長度 (channel length)

W：通道寬度 (channel width)

$C_i$ ：介電層單位面積電容值 (capacitance per unit area of the dielectric layer)

$V_T$ ：臨界電壓 (threshold voltage)

$\mu$ ：場效載子遷移率 (field-effect mobility)

### 線性區

線性區就是在汲極電壓  $V_D$  很低時，汲極電流  $I_D$  是隨著  $V_D$  呈線性的增加，電流值可用式 2-6 來表示之。其中  $V_D$  很小，所以  $V_D^2$  可以忽略，得到 2-7 式

$$I_D = \frac{WC_i}{L} \mu (V_G - V_T) V_D \quad (2-7)$$

將  $I_D$  對  $V_D$  微分得到

$$\frac{\partial I_D}{\partial V_D} = \frac{WC_i}{L} \mu (V_G - V_T) \quad (2-8)$$

2-8 式所得到的微分值即為在一固定  $V_G$  下電流線性區的斜率，將此斜率再對  $V_G$  微分，可得

$$\frac{\partial}{\partial V_G} \left( \frac{\partial I_D}{\partial V_D} \right) = \frac{WC_i}{L} \mu \quad (2-9)$$

將斜率對  $V_G$  作關係圖，可由圖中得到另一線性的斜率，將已知的參數帶入，即可求得線性區的載子遷移率。



## 飽和區

當  $V_D$  大於  $V_{GS}-V_{th}$  時，在累積層的汲極端會產生夾止 (pinch-off) 的現象，此時電流趨於飽和，即進入飽和區，將  $V_{GS}-V_{th}=V_{DS}$  帶入式 2-6 可得到在飽和區的電流公式：

$$I_D = \frac{WC_i}{2L} \mu (V_G - V_T)^2 \quad (2-10)$$

所以取  $|I_D|^{1/2}$  對  $V_G$  關係圖的斜率，即是將 2-10 式兩邊取平方根，得到 2-8 式

$$\sqrt{I_D} = \sqrt{\frac{WC_i}{2L} \mu} (V_G - V_T) \quad (2-11)$$

之後將  $|I_D|^{1/2}$  對  $V_G$  微分，得到 2-12 式

$$\frac{\partial \sqrt{I_D}}{\partial V_G} = \sqrt{\frac{WC_i}{2L} \mu} \quad (2-12)$$

2-12 式的值可由圖 2.6(a) 求得，之後將各項參數代入，即可得到飽和區的場效載子遷移率。

### 2.6.3 臨界電壓 (threshold voltage ; $V_{th}$ )

在薄膜電晶體的操作理論中，一般認為，由於主動層與介電層之間存在缺陷，所以載子在傳輸時容易被缺陷所捕捉，如果元件要到可操作的狀態，必須先有一個電壓，此時需要一個較大的電壓 ( $V_G$ ) 來將其釋放(或填滿)，直到開始有自由載子流動時，該電壓即為臨界電壓，此電壓值亦可視為電晶體開啟的最低值，若電晶體中存在愈多的缺陷，則所需的臨界電壓則愈大。臨界電壓的求法也分為線性區與飽和區數值，分別是利用式 2-5 和式 2-9，在斜率處取切線，切線與 x 軸之交點即為兩區的臨界電壓值 (圖 2.6(a))。

### 2.6.4 電流開關比 (on-off ratio)

在累積模式中，有高濃度的載子累積在元件通道，比較小的通道電阻，因而

有最大的電流稱之為”on state”；而在空乏模式中，通道附近的載子被排開形成空乏區，造成較大的通道電阻，因而有最小的電流稱之為”off state”，而最大電流和最小電流比我們稱之為 on / off ratio。由圖 2.6(a)可看出愈大的 on-off ratio 代表其對比愈明顯，表示電晶體具有完全的開和關，且漏電流可視為相當的小，這對於能否應用在電路上相當的重要。

## 2.6.5 磁滯現象 (hysteresis voltage ; $\Delta V_{th}$ )

在薄膜電晶體中，我們量測  $I_D-V_G$ ，如圖 2.6(a)所示，如果電晶體從 10 伏量測到-60 伏完後馬上在逆向從-60 伏量測到 10 伏，若觀察到兩條曲線不重疊，則兩條曲線的起始電壓(threshold voltage)差我們定義為磁滯現象大小( $\Delta V_{th}$  ,  $V_{th}$  shift)，如圖 2.7 所示。當以高分子的介電層作為有機薄膜電晶體，其磁滯現象來源最有可能是來自有機半導高分子介電層中的氫氧根團 (hydroxyl groups) [42]，介電層表面之 hydroxyl groups 會造成電荷捕捉 (charge trapping) 進而導致磁滯現象。

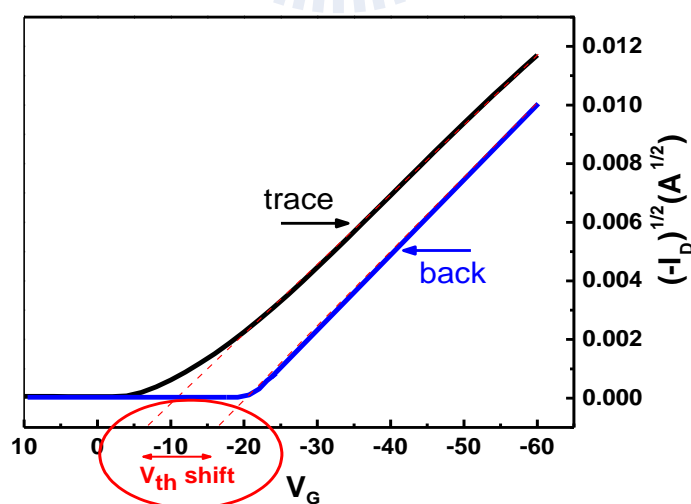


圖 2.9 磁滯現象量測示意圖<sup>[39]</sup>

## 2.6.6 元件電阻 (resistance ; $R_p$ 、 $R_{total}$ )

對整體元件來說，載子於通路中傳導的電阻主要有兩大來源，其一為金屬與半導體間介面因載子注入產生耦合現象而生的寄生電阻 (parasitic resistance)；其二為半導體內部的通道電阻 (channel resistance)。

如何萃取通道電阻的方法有兩種，在理論上，由2.5.2節我們可知，在 $I_D V_D$ 圖的線性區內，當 $V_D \rightarrow 0$ 時，MIS元件的電壓-電流公式2-6可改寫為式2-8，其中 $\partial I_D / \partial V_D$ 即為通道電阻的倒數，我們可改寫式2-9如下：

$$R_{ch} = \frac{L}{W\mu_i C_i (V_G - V_T)} \quad (2-13)$$

至於在實際量測上，我們可藉由轉換線方法 (Transfer line method)：

$$R_{on} = \left( \frac{\partial V_{DS}}{\partial I_D} \right)_{V_{DS} \rightarrow 0}^{V_G = const.} = R_{ch} + R_p = \frac{L}{W\mu_i C_i (V_G - V_T)} + R_p \quad (2-14)$$

$R_p$ ：寄生電阻

$R_{ch}$ ：通道電阻

由式子可以看到，取通道長度為0的時候，利用外插的方式，可萃取出寄生電阻 $R_c$ ， $R_{on} - R_p$ 即可得通道電阻值，如圖2.7所示。

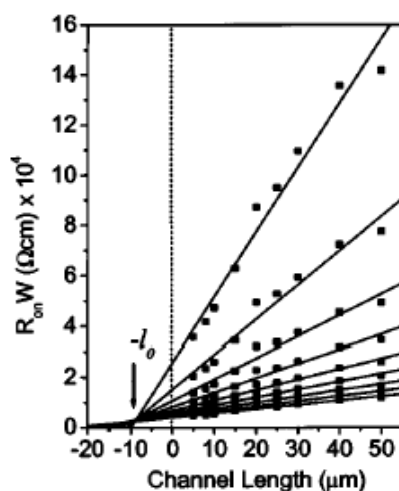


圖 2.10 Transfer line method<sup>[44]</sup>

# 第三章 實驗架構

## 3.1 實驗流程

### 3.1.1 基板製作

本實驗使用 100 $\mu\text{m}$  厚度的不銹鋼做為元件基板，其優點有較佳的機械特性且耐高溫，也可阻斷水氣的通過。但其缺點是表面並不平坦，因此必須經過表面處理。

為了使不銹鋼板表面平坦，先以旋塗方式沉積上一層光阻層(photoresistance EOC-130B)；其後為了增加親水性以利後續介電層的製作，再以旋塗方式鍍上一層高分子液晶配向層 (polyimide)。之後再以熱蒸鍍方式，輔以遮罩 (shadow mask) 定義化圖型製作閘極於基板上，材料為 Al。詳細流程如下：

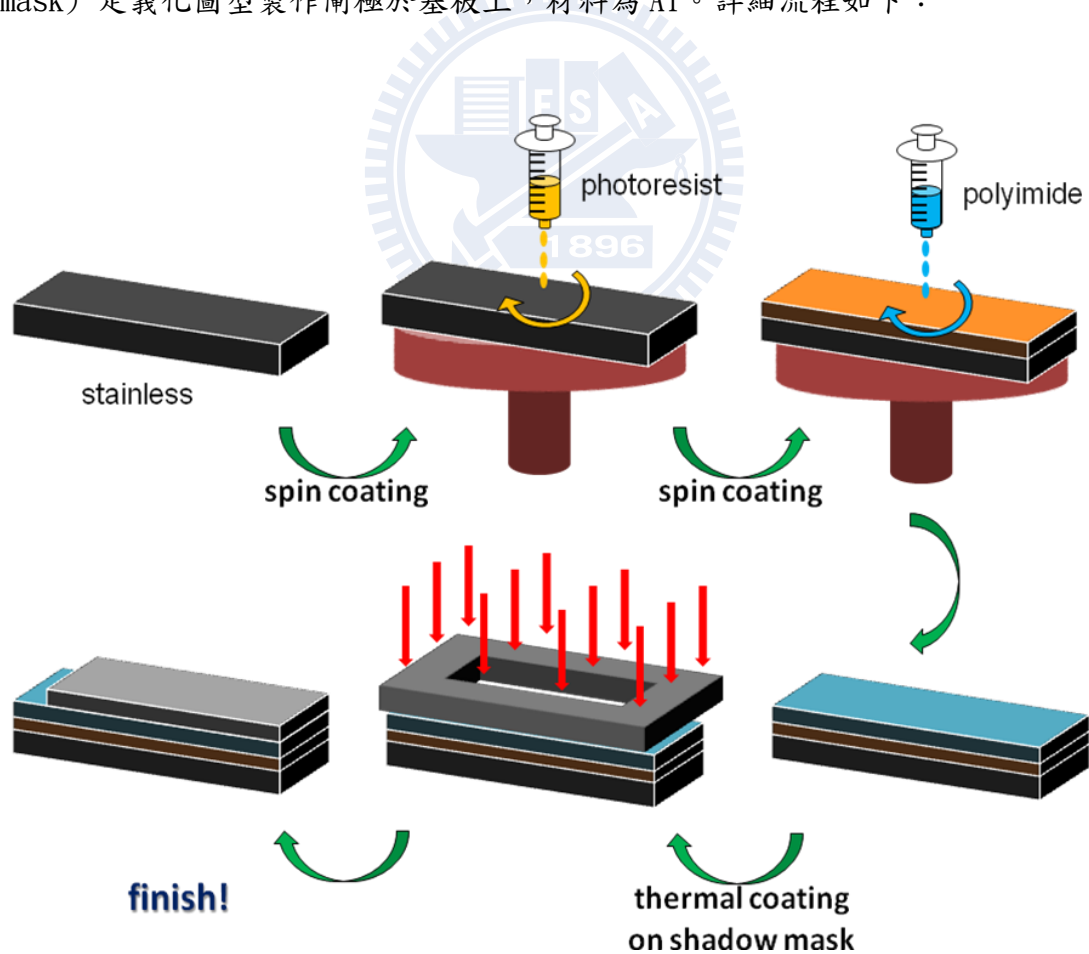


圖 3.1 基板製作流程圖

### 3.1.2 可光圖型化介電層製作

在軟性基板中，為了量測上的便利及配合國科會研究計畫，本實驗採用可光圖形化 (photopatternable) 的高分子介電層材料 poly(vinyl- cinnamate) (PVCN)，使用旋轉塗佈法 (spin-coating) 及前後兩次烘烤使其成膜後，再經過曝光、蝕刻步驟完成光圖形化製程。詳細步驟如下所示：

#### 步驟一，配製介電層溶液：

Polyvinyl cinnamate (PVCN)，濃度為 7wt%，溶劑使用 Dichlorobenzene (DCB) 與 Hydrofluorence (THF) 以體積比 4:1 混合。上述材料皆從 Aldrich 購入。

#### 步驟二，介電層成膜：

將配置好的溶液以旋轉塗佈 (spin-coating) 的方式附著於基板上，轉速為 600rpm。接下來置於 hot plate 上以 80°C 進行軟烤 (soft bake) 10 分鐘，用於蒸散大部分的溶劑以幫助介電層成膜。

#### 步驟三，光圖形化：

將軟烤後的元件蓋上遮罩 (shadow mask)，放入 UV 曝光機，以波長 254nm 的 UV 光進行曝光。待曝光區域的 PVCN 分子充分反應後，浸泡於蝕刻溶液進行顯影，而後置於 hot plate 上以 80°C 硬烤 (hard bake) 100 分鐘，將剩餘溶劑完全揮發，增加介電層強度。

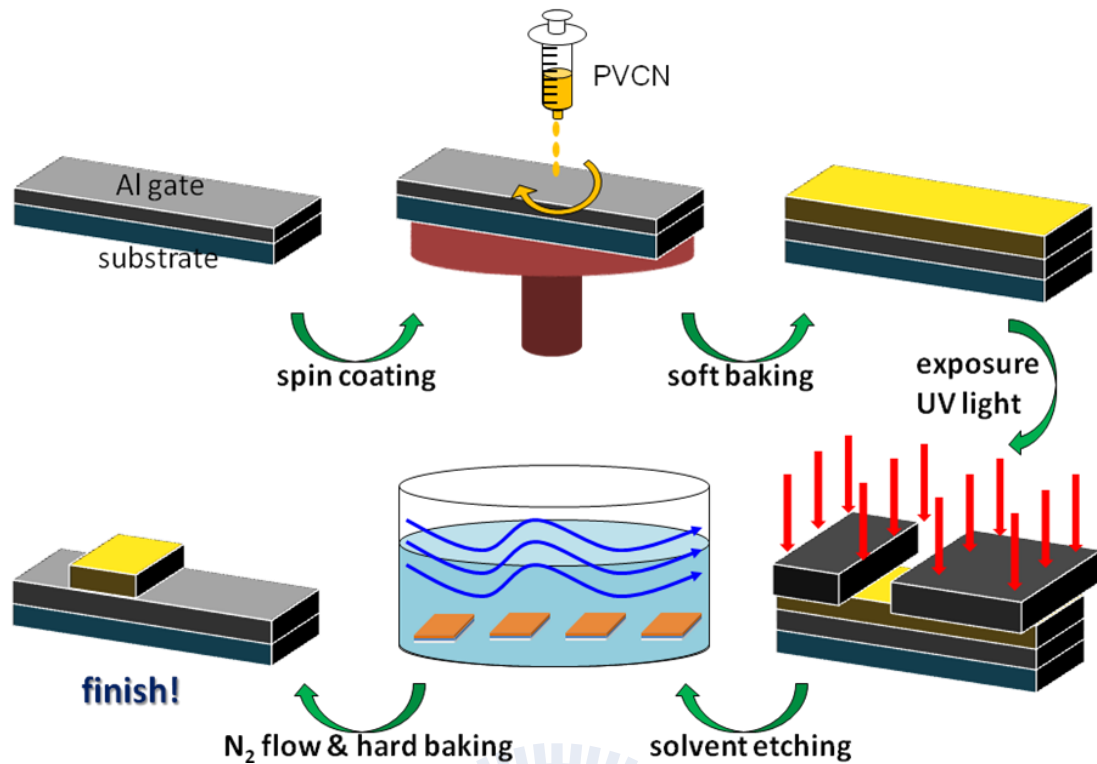


圖 3.2 介電層製作流程圖

### 3.1.3 主動層製作

完成介電層以後，接著進行主動層的製作。主動層我們選擇 p 型材料五環素 (pentacene) (純度 99.99%；由 Fluka 購入)。並以熱蒸鍍機 (vacuum thermal coater) 蒸鍍的方式附著於元件上。首先將材料置於坩鍋內，待機台抽至一定真空度下 ( $3 \times 10^{-6}$  torr)，將包覆坩鍋的鎢絲通以電流加熱以蒸散靶材 (鍍率每秒  $0.5 \text{ \AA}$ ；膜厚 70nm)，並以遮罩定義主動層區域。

### 3.1.4 源極及汲極電極製作

我們使用金屬 Au 做為元件的汲極 (drain) 和源極 (source)，同樣使用熱蒸鍍的方式，真空度低於  $3 \times 10^{-6}$  torr，鍍率為每秒  $1.5 \text{ \AA}$ ，膜厚為 40nm。其中我們使用 Au 的原因是其功函數 (work function) 為 5.1 eV，與 pentacene 的 HOMO 能階 (約 5.2eV) 較匹配，可增加載子注入效率。

在熱蒸鍍時同樣使用金屬遮罩來控制元件的通道規格，使其通道寬度

(channel width ; W)為 0.2cm、通道長度(channel length ; L)從 80 到 200 $\mu$ m 不等。

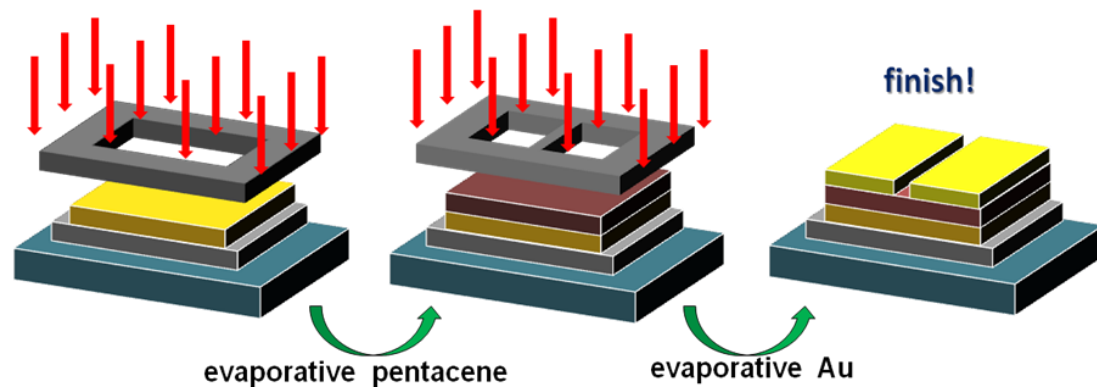


圖 3.3 主動層及汲極-源極蒸鍍流程

### 3.1.4 元件完成

因基板和遮罩貼合過程仍會有些許空隙，造成蒸鍍時產生 shadow effect 而影響實際通道長度，故量測完後在處理及分析實驗數據時，需輔以光學顯微鏡 (Optical Microscope ; OM)量測元件通道，以免數據之真。

完成後的元件結構、材料及鍍膜方式如下圖所示：

symbol	layer	Material	Method
A	S-D electrode	Au	thermal coating
B	Active layer	Pentacene	thermal coating
C	Gate insulator	PVCN	spin coating
D	Gate electrode	Al	thermal coating
E	Flexible substrate	polyimide	spin coating
F		EOC-130B	spin coating
G		stainless	-

圖 3.4 元件結構及材料

## 3.2 實驗儀器

表 3.1 實驗儀器目錄

中文名稱 (英文名稱)	廠牌型號	用途
旋轉塗佈機 (Spin coater)	Chemat Technology, KW-4A	高分子介電層之旋轉 塗佈
紫外光曝光機 (UV light)	USA UVP, UVGL-25	高分子介電層曝光光 源
真空熱蒸鍍機 (Vacuum thermal coater)	ULVAC, CRTM-6000	蒸鍍 pentacene、金和 鋁
電流-電壓量測機台 (I-V measurement analyzer)	Keithley 4200	量測元件基本電性
原子力顯微鏡 (Atomic Force Microscope)	DI3100	量測薄膜表面形貌及 厚度
X 光繞射儀 (X-ray diffraction measurement)	M18XHF, MacScience	分析主動層晶相結構

### (1) Spin coater 旋轉塗佈機：

將基板置於轉台上，並以抽真空方式吸附，將欲成膜於基板上的材料製成溶液，並滴滿基板表面，利用旋轉時產生的離心力，甩去多餘的液體以形成薄膜，可藉由轉速大小控制薄膜厚度。此方法適用於高分子材料附著。

### (2) UV light 紫外光曝光機：

產生紫外光光源，用來對介電層曝光使其反應，光源分為 254 nm 以及 365 nm，功率輸出為 4 watt。



### (3) Vacuum thermal coater 真空熱蒸鍍機：

無法使用旋轉塗佈機成薄膜於基板表面的一般小分子有機材料，或難溶於溶劑中成液態的金屬材料，可使用熱蒸鍍的方式附著。在熱蒸鍍機腔體中置入欲蒸鍍的材料和基板，待內部腔體抽氣至高真空狀態後，通電使坩鍋或鎢舟受熱並蒸發已氣化的靶材，待材料蒸散於基板上冷卻後成膜，此時可透過遮罩定義元件圖樣。

需在高真空狀態下的原因：避免高溫加速氧化、也避免材料與過多氣體分子碰撞而降低蒸鍍品質。

### (4) I-V measurement analyzer 電性量測機台：

常見的半導體元件量測機台，利用探針去接觸元件表面，可通電壓或電流去擷取所想要的元件電性，最基本的功能可用來量測二極體電性、電晶體的  $I_d-V_d$  和  $I_d-V_g$  特性曲線等，此外如購買其他配件卡可量測脈衝電性或者電容等。

### (5) Atomic force microscope (AFM) 原子力顯微鏡：

原子力顯微鏡屬於掃描探針顯微技術 (SPM) 的一種，此類顯微技術都是利用特製的微小探針，來偵測探針與樣品表面之間的交互作用。此類顯微鏡使用一個具有三軸位移的掃描器，使探針在樣品表面做左右前後掃描，掃描垂直高度約在  $1\text{\AA} \sim 1000\text{\AA}$  之間，而只要記錄掃描面上每點的垂直微調距離，我們便能得到探針與樣品表面的交互作用圖像，並進階得到樣品的表面特性。

AFM 的操作模式大略分為接觸式 (Contact mode)、輕拍式 (Tapping mode)、及非接觸式 (Non-contact Mode) 三種。接觸式是靠探針與樣品間，原子間的互斥力，因此種力對距離非常敏感，故接觸式掃描的優點是樣品解析度佳，但容易刮傷樣品表面，探針的使用壽命也較短；為了解決接觸式的缺點，非接觸式 AFM 於是被發展出來，它採用探針與樣品間的凡德瓦力 (Vander Waal Force) 進行掃描，凡德瓦力是一種長距離的吸引力，對距離比較不敏感，故解像度較差，但優

點是探針始終都不接觸表面，可避免樣品表面刮傷；第三種為輕拍式，此乃將非接觸式加以改良，探針以一固定頻率，在接近樣品上方垂直上下震動，樣品表面的高低起伏使振幅改變，再利用類似非接觸式的迴饋控制方式，便能取得高度影像。

綜合以上掃描模式，由於輕拍式比接觸式（Contact mode）擁有不會損害針尖和樣品的優點，解析度又比非接觸式高，故為本實驗所採用的主要方式。

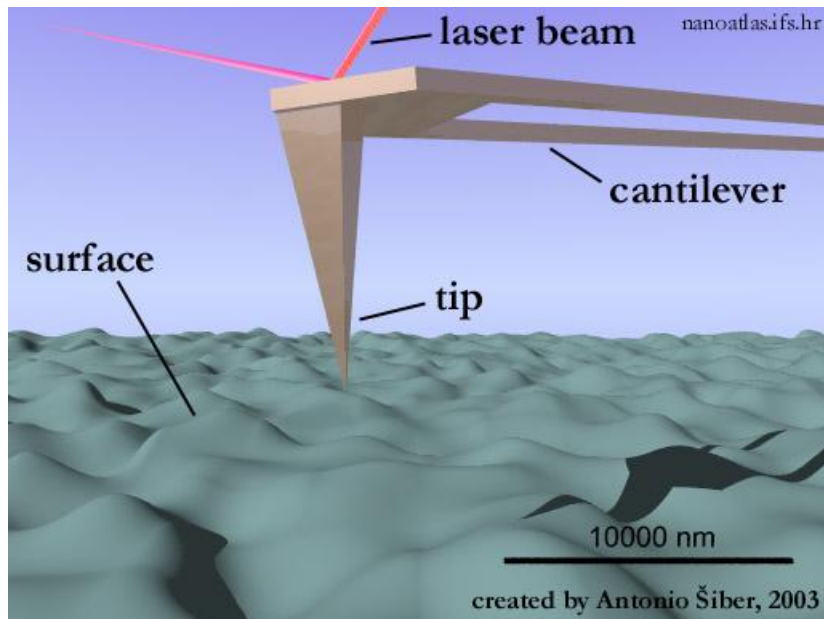


圖 3.5 AFM 探針與樣本掃描示意圖<sup>[40]</sup>

#### (6) X-ray diffraction measurement (XRD) X 光繞射儀：

一種量測並分析薄膜晶體相位的儀器，X 光發射器由不同角度發出 X-ray，經由待測薄膜反射後，將光線傳至偵測器，並記錄反射光強度訊號，X-ray 與薄膜平面所夾  $\theta$  角度稱為布拉格角（Bragg angle），XRD 的入射角控制範圍為  $0^\circ$  到  $180^\circ$  之間。圖 3.6 為晶體 X 射線散射斷面圖。

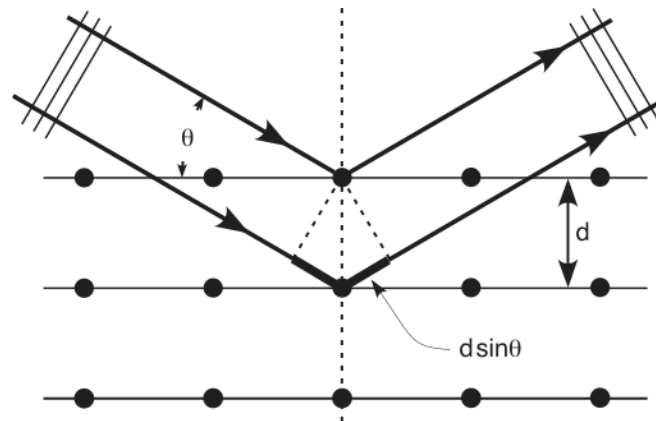


圖 3.6 晶體 X 射線散射斷面圖

入射於晶體上的 X-ray 會往所有方向散射，然而因為分子的規則排列，某一方向的散射波會因建設性干涉而特別強烈，布拉格晶體散射公式如下：

$$2d\sin\theta = n\lambda \quad (3-1)$$

當我們得到最大反射強度對應的布拉格角，藉由式 3-1 即可推算出晶格內分子與分子間的距離  $d$ ，即該薄膜的晶格相位。

# 第四章 結果與討論

## 4.1 可撓式有機電晶體結構與材料

### 4.1.1 可光圖形化介電層材料比較

在研究彎曲應力 (bending strain) 下的有機薄膜電晶體電性變化之前，需先找到一個可靠的介電層材料，在軟性基板上的成膜具均勻性、可撓性佳、以及在使用上的穩定性高、可承受多次量測。

以下就兩種不同的光圖形化 (photopatternable) 介電層材料：聚乙烯醇 (polyvinyl-alcohol; PVA) 滲雜少量三氧化鉻 (chromium oxide;  $\text{CrO}_3$ )、及聚乙烯醇肉桂酸酯 (polyvinyl cinnamate; PVCN) 來討論，並做分析比較。在本實驗中，此兩種介電層的材料配製、製程方式、及完成後的材料特性(介電層膜厚及介電常數)如表 4.1 所述：

表 4.1 可光圖形化介電層參數

高分子介電層	PVA+ $\text{CrO}_3$	PVCN
濃度	10wt% ; 0.25wt%	7wt%
溶劑	DI water	DCB+THF
旋轉塗佈	600 rpm/60 sec	650 rpm/90 sec
軟烤	80°C/10 min	80°C/10 min
曝光波長/時間	365 nm/10 min	254 nm/90 min
功率輸出	4 watt	4 watt
蝕刻溶液	DI water	PGMEA
硬烤	80°C/10 min	80°C/120 min
光阻類型	負光阻	負光阻
厚度	650 nm	415 nm
單位面積電容值	$1.06 \times 10^{-8}$ F/cm <sup>2</sup>	$6.12 \times 10^{-9}$ F/cm <sup>2</sup>

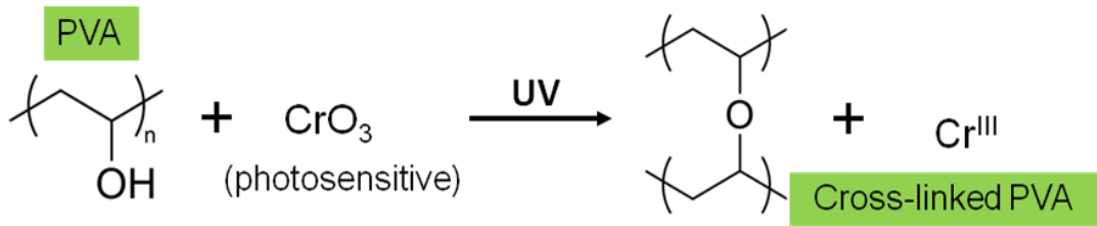


圖 4.1 PVA+CrO<sub>3</sub> 在 UV 光下的光交聯反應<sup>[41]</sup>

圖 4.1 所示為 PVA+CrO<sub>3</sub> 在曝光下的光交聯反應過程。CrO<sub>3</sub> 為一種感光劑，以少量滲雜進高分子材料 PVA，經過曝光後，氣化態 Cr 離子將由正六價轉變為正三價，經過電子轉移反應可使 PVA 產生交聯<sup>[41]</sup>，完成光圖形化。惟交聯後介電層殘留的羥基（OH group）將造成較大的磁滯現象<sup>[42][43]</sup>，且較具親水性，容易與大氣中的水氧產生反應，在量測上的穩定性較差。

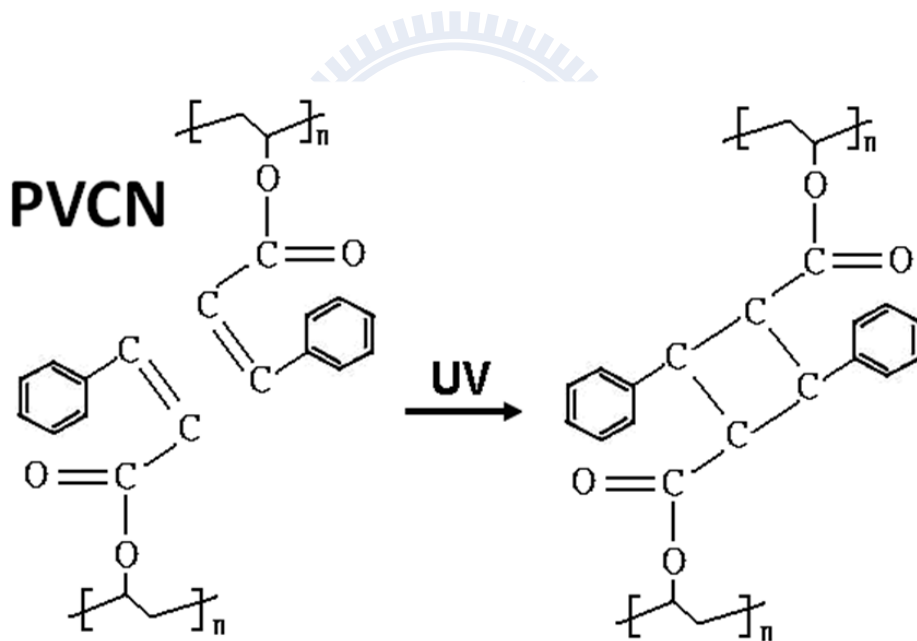
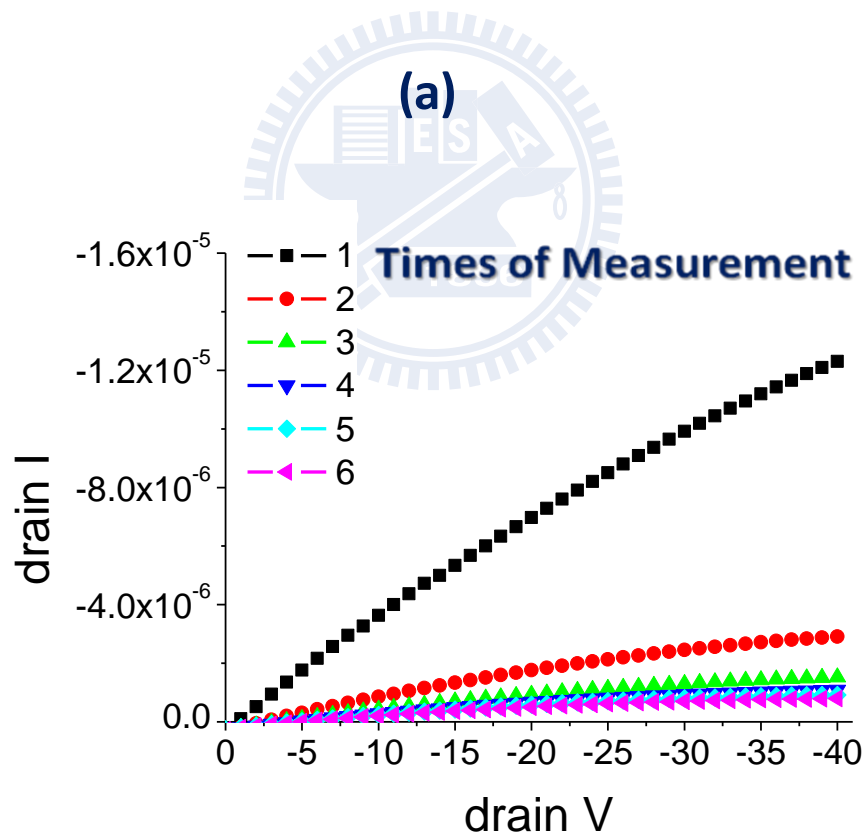
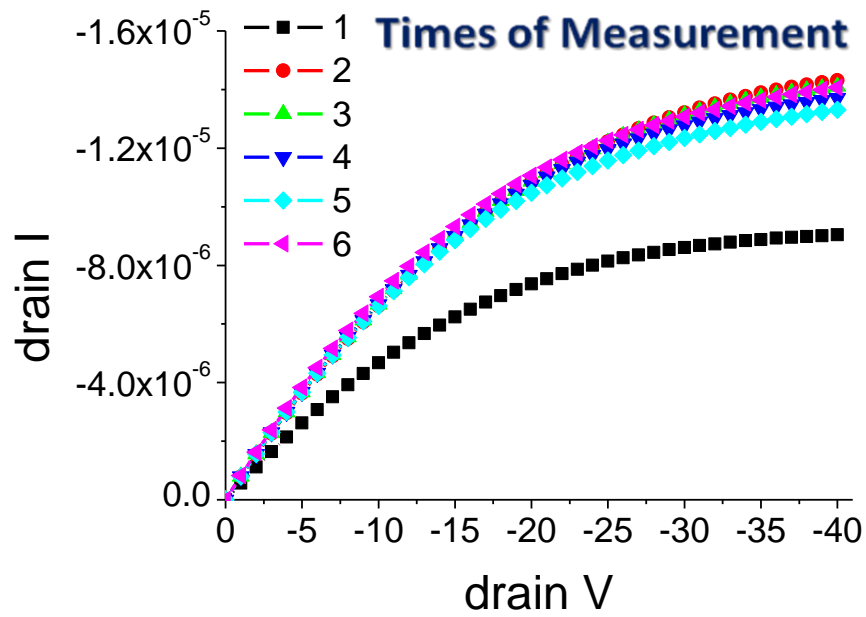


圖 4.2 PVCN 在 UV 光下的光交聯反應<sup>[25]</sup>

圖 4.2 所示為高分子材料 PVCN 的光交聯反應過程，在波長 254nm 的紫外光曝光環境下，兩不同 PVCN 分子各自的烯基鍵結將被打斷，各空出一個自由鏈而互相結合在一起。因材料本身並無羥基，量測上幾乎無磁滯現象，在大氣環境下不易與水氧產生反應，故元件具有較佳的穩定性。



(b)

圖 4.3 (a)PVCN 與 (b)PVA+CrO<sub>3</sub> 元件穩定度測試

在元件穩定度方面，由圖 4.3 的  $I_D$ - $V_D$  圖我們可以很清楚的看到，同一時間內經由數次測量，以 PVCN 作為介電層的元件，於第一次載子傳輸填補主動層內部電洞缺陷後，飽和電流值 (saturated current) 獲得提升，並在接下來的量測趨於一個穩定值；反觀以 PVA 做為介電層的元件，經過一次量測後，電性表現大幅衰退，並不適合應用於多次量測上。

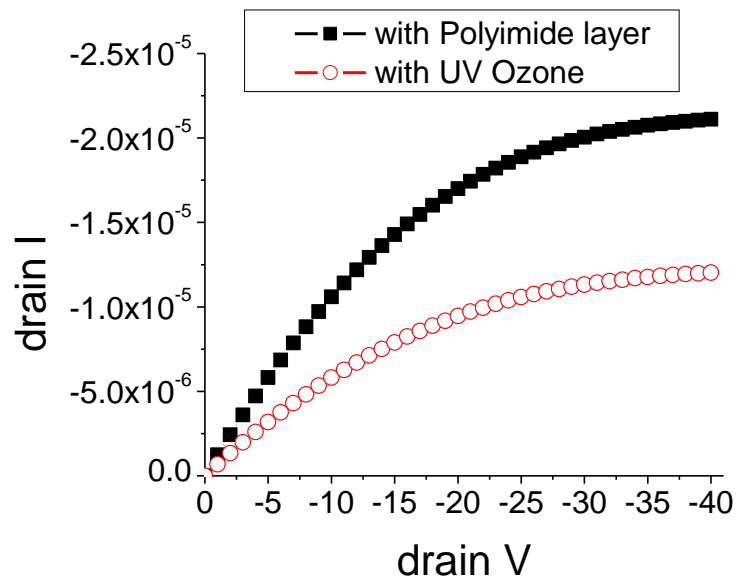
雖然以 PVA+CrO<sub>3</sub> 為介電層，在玻璃基板上製作的電晶體擁有較大的飽和電流與較佳的載子遷移率，但其偏低的電流開關比、較差的元件穩定度，製作於不銹鋼軟性基板上的電性表現也遠遜於玻璃基板，故最終採用 PVCN 做為可撓式有機薄膜電晶體的介電層。

#### 4.1.2 可撓式基板製作

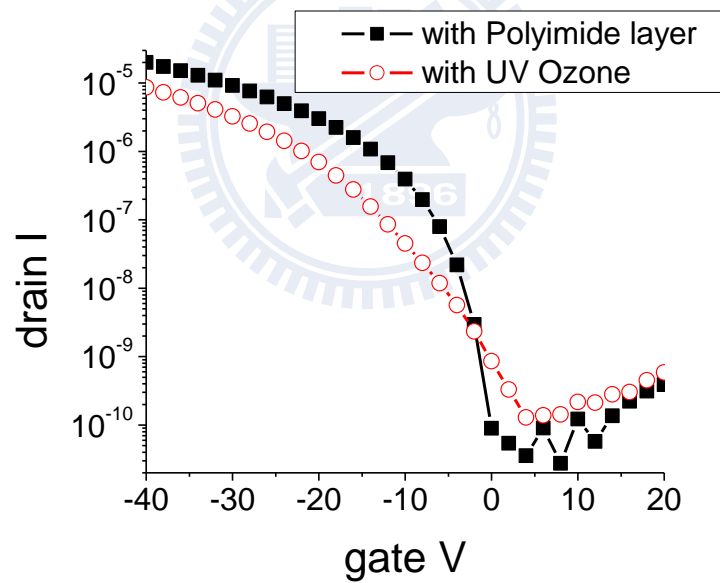
純不鏽鋼板基材由於表面粗糙不利於元件製作，故以旋塗方式鍍上一層光阻層 (photoresistance; EOC-130B) 用以平坦化基板，但光阻層本身斥水，不利於介電層材料旋塗時的溶液附著。第一種改善方式為以紫外臭氧機 (UV-Ozone machine) 做預處理，對著基板照射 20 分鐘以增加表面親水性，但此舉可能造成軟性基板上的 Al 閘極表面產生氧化，進而降低電晶體的電性表現。

另一種方式為在平坦層上製作一層聚醯亞胺 (polyimide) 薄膜，此高分子的親水性優於光阻 EOC-130B，製作出來的元件也有較好的電性。圖 4.4 及表 4.2 比較二種不同做法下的元件電性；圖 4.3(c) 為 Polyimide 的分子結構圖。





(a)



(b)

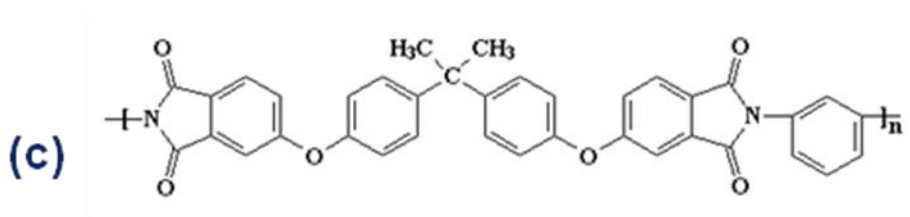


圖 4.4 (a)(b)不同軟板處理下的元件電性圖 (c)Polyimide 分子結構圖

表 4.2 不同軟板處理下的元件電性比較

substrate condition	mobility	Vth	on-off ratio	Ist
Polyimide layer	0.19 cm <sup>2</sup> /Vs	-10.1 v	4 x 10 <sup>5</sup>	21 μA
UV Ozone	0.12 cm <sup>2</sup> /Vs	-14.7 v	4 x 10 <sup>4</sup>	12 μA

## 4.2 重複量測下的元件電性表現

在定義完可撓式有機薄膜電晶體的元件結構後，本節我們首先將元件進行多次量測，並觀察元件的電性變化，包含元件電阻、載子遷移率及臨界電壓等。

### 4.2.1 I<sub>D</sub>-V<sub>G</sub> 圖

圖 4.5 所示為重複量測 I<sub>D</sub>-V<sub>G</sub> 特性曲線下，對元件所造成的影響。我們可發現隨著量測次數增加，臨界電壓值不斷往原點移動，I<sub>D</sub>-V<sub>G</sub> 圖整體曲線也越來越往右偏，顯示元件在相同電壓下越早開通，但反應越遲鈍；載子遷移率經由初次量測的載子填補主動層材料電洞缺陷後，得到不少提升，並在隨後的數十次量測中維持一穩定的值；因元件在關閉狀態下的漏電流隨著量測次數逐漸增加，且增加幅度大於開電流，導致開關電流比在經過數十次量測後逐漸降低，由一開始的十萬倍（10<sup>5</sup>）降低為第 50 次量測的一萬倍（10<sup>4</sup>）。

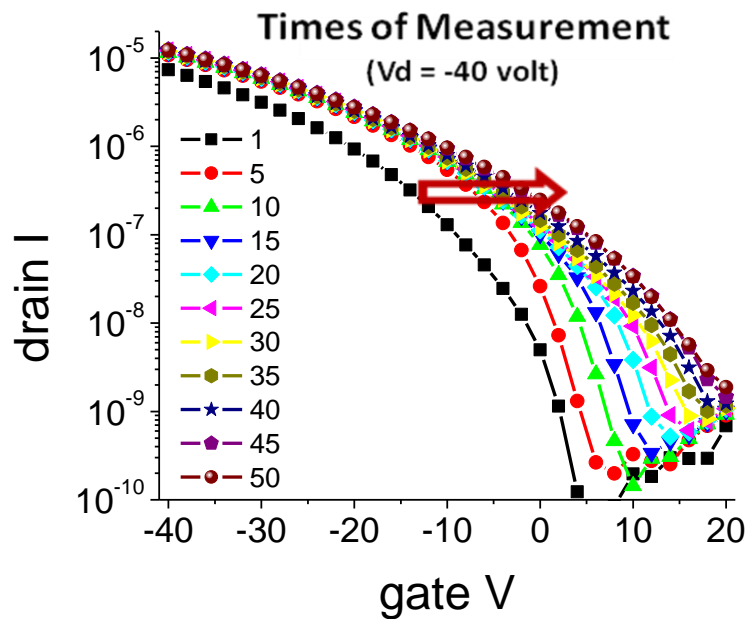


圖 4.5 重複量測下的  $I_D$ - $V_G$  變化圖

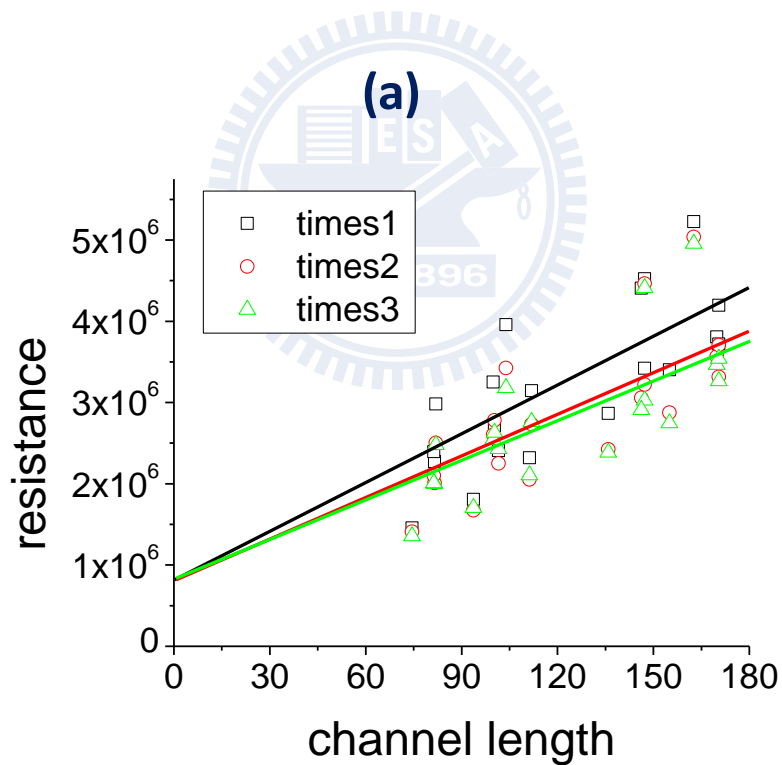
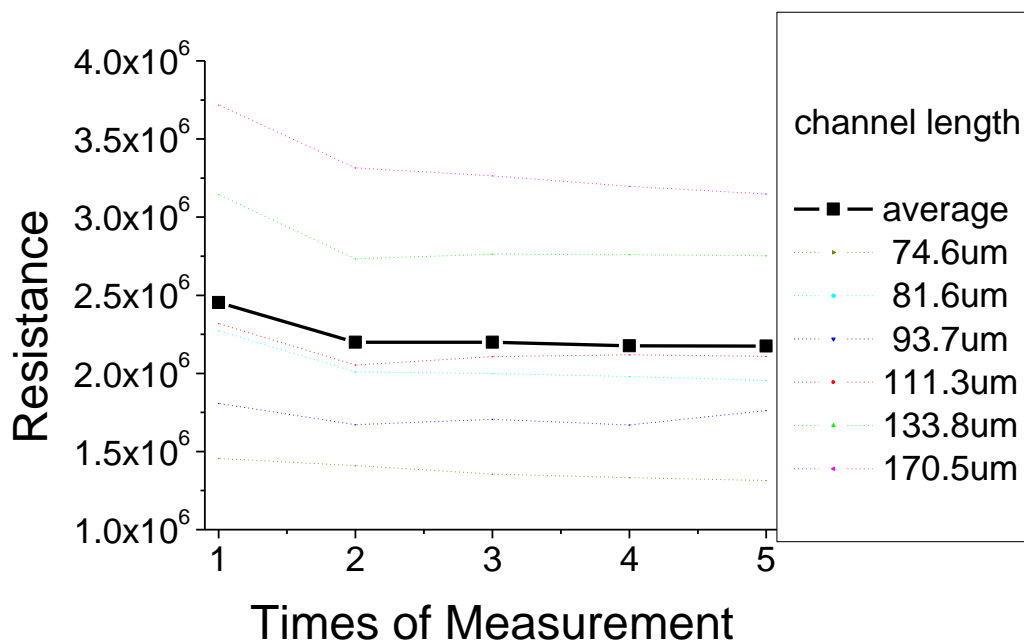
#### 4.2.2 不同通道長度下的元件電阻變化

第 2.5.6 節我們曾經介紹過元件的寄生電阻與通道電阻，圖 4.6 為實際量測結果：其中圖(a)顯示了重複量測下的元件電阻變化，虛線代表不同通道長度的電阻值，其平均值以粗實線表示之；圖 4(b)則顯示了 OTFTs 在前三次測量下，元件電阻與通道長度的關係。

由圖 4.6(a)我們可發現，經過初始量測後元件電阻有明顯下降的趨勢，接下來隨著量測次數增加而緩慢減少，並大致上維持一穩定值。我們藉由轉換線 (transfer-line method) 方法，在圖 4.6(b)中利用外插方式可萃取出寄生電阻<sup>[45]</sup>，其值約為  $0.9\text{M}\Omega$ 。

實驗結果顯示寄生電阻不受量測次數而改變。隨著量測次數增加，通道電阻經由主動層內部載子傳輸，缺陷獲得補償的情況下而減少，並在量測次數增加下而漸趨穩定，其值由初始量測的  $19\text{k}\Omega/\mu\text{m}$  逐漸趨近於  $14\text{k}\Omega/\mu\text{m}$ 。

由於第三次量測之後的電阻值變化已不大，故圖(b)僅繪出前三次量測結果。



(b)

圖 4.6 (a)(b)量測次數與元件電阻變化

## 4.3 撓曲狀態下的元件電性表現

### 4.3.1 量測方式

在撓曲應力量測方面，可分為平面向外展開（outward bending）的張應力量測（tensile strain），其撓曲半徑  $R_p > 0$ ；與平面向內展開（inward bending）的壓應力量測（compressive strain），撓曲半徑  $R_n < 0$ 。為了簡化及方便比較，本節實驗設定曲率半徑同為 10mm。其中元件的撓曲面方向必然垂直於主動層內載子傳輸方向、圓柱軸方向平行於兩片電極間所夾的通道線，如圖 4.7 及圖 4.12 所示。

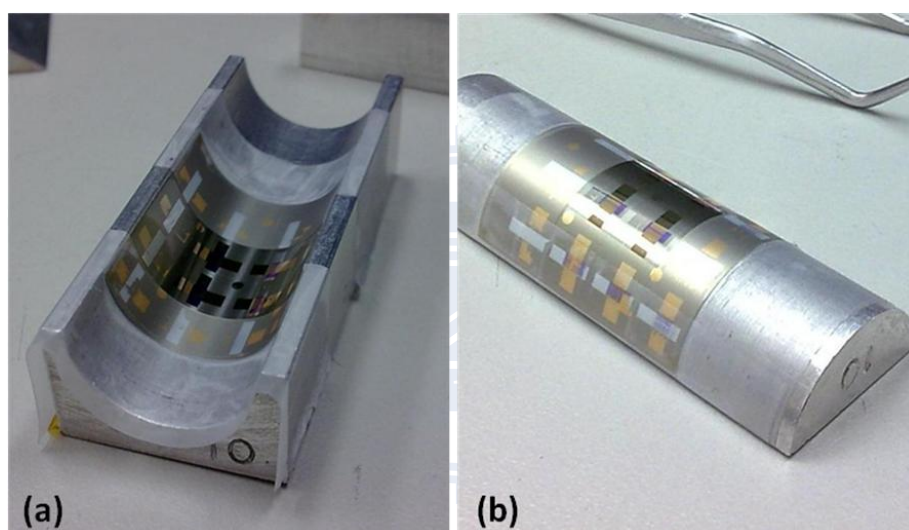
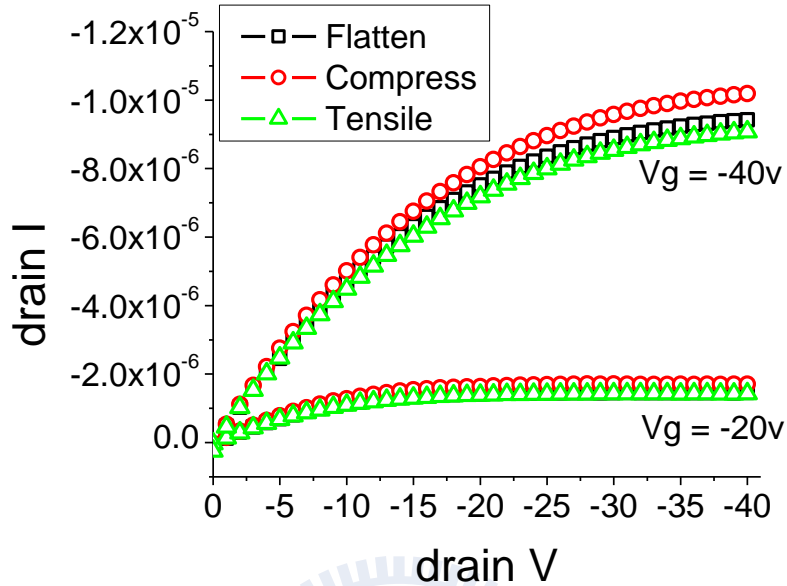


圖 4.7 撓曲量測實驗圖，撓曲半徑  $R=10\text{mm}$   
(a) 壓應力量測(compressive strain) (b)張應力量測(tensile strain)

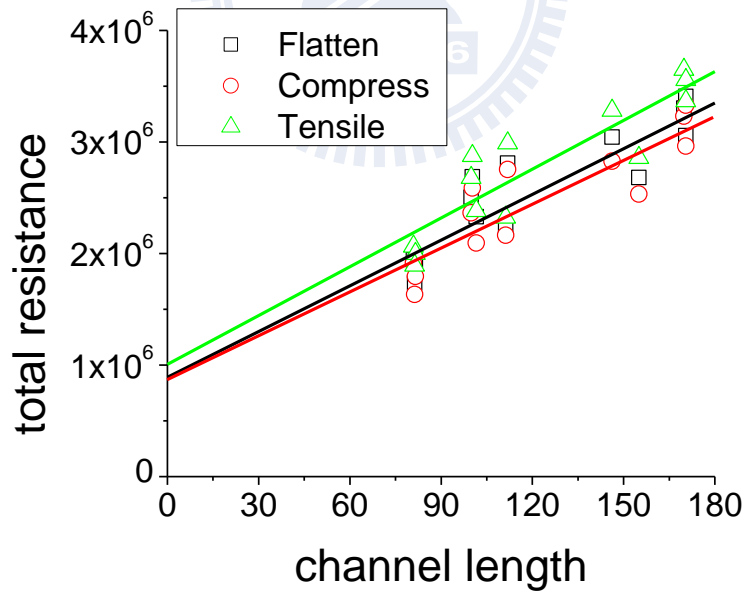
### 4.3.2 元件電阻分析

圖 4.8(a)為撓曲應力量測下的  $I_D-V_D$  圖，其中方點為正常的平面狀態、圓點為壓應力狀態、三角點則為張應力狀態下的結果。此圖初步顯示了飽和電流與不同撓曲狀態的關係：在張應力狀態下，元件的飽和電流略低於正常狀態；反之，在壓應力狀態下元件的飽和電流則略高，且變化幅度隨著閘極偏壓( $V_G$ )的增加而加大。

接著我們進一步萃取出元件電阻，並採集不同通道長度的元件來做測試，將結果繪成圖 4.8(b)。



(a)



(b)

圖 4.8 可撓式有機薄膜電晶體在不同撓曲狀態下的電性變化

(a)  $I_D$ - $V_D$  圖 (b) R-L 圖

圖 4.8(b)顯示了通道長度與元件電阻的關係，我們藉由 2.5.6 節中提到的轉換線方法如下：

$$R_{on} = \left( \frac{\partial V_{DS}}{\partial I_D} \right)_{V_G=const.}^{V_{DS} \rightarrow 0} = R_{ch} + R_p = \frac{L}{W\mu_i C_i (V_G - V_T)} + R_p \quad (2-14)$$

我們利用式 2-14 求得元件電阻，接著由外插方式萃取出寄生電阻與通道電阻值，並將結果記錄於表 4.3，此表顯示了薄膜電晶體在撓曲壓應力狀態下，會導致寄生電阻與通道電阻值的降低：寄生電阻降幅不明顯，僅約 0.03 MΩ；通道電阻由 13.5 kΩ/μm 降低至 12.9kΩ/μm；反之，當元件處於張應力狀態時，寄生電阻由 0.89MΩ 大幅增加為 1.01MΩ，研判可能為金屬電極與主動層介面脫離所致，而通道電阻由原本的 13.5 kΩ/μm 增加為 14.6 kΩ/μm。

表 4.3 轉換線方法求得之撓曲狀態下元件電阻變化值

	$R_P$ (MΩ)	$\Delta R_{CH}$ (kΩ/μm)
<b>Compressive strain</b>	0.86	13.1
<b>Flat plane</b>	0.89	13.7
<b>Tensile strain</b>	1.01	14.6

### 4.3.3 撓曲形變與寄生電阻變化

在張應力狀態下，元件的寄生電阻增加幅度明顯大於元件處於壓應力的狀態，會造成這種現象，主要與材料本身的楊氏模量有關（詳見 4.4.1 節）。相同的彎曲應力作用於不同的材料上，會對材料產生不同的形變，且形變量與楊氏模量值成反比，我們已知 Au 的楊氏模量(~80GPa)大於 pentacene (~15GPa)，故在張應力狀態下將產生圖 4.9 之現象。以 Au 為材料構成之汲極-源極將與主動層產生些微剝離，進而增加寄生電阻。



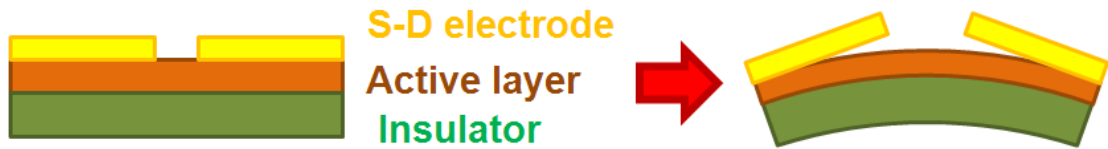


圖 4.9 張應力狀態下薄膜電晶體形變剖面示意圖

若我們將元件固定於曲率半徑為 10mm 的圓柱面，將分別處於張應力及壓應力狀態下的元件經由便條紙按壓一次然後撕貼，實驗結果如圖 4.10 所示。可發現在張應力狀態下，元件表面的汲極-源極金屬材料較壓應力狀態下更容易被沾黏，顯示了在相同撓曲應力下，以 Au 為材料構成之汲極-源極，其形變量小於主動層 pentacene，因而驗證了圖 4.9 所繪的現象。

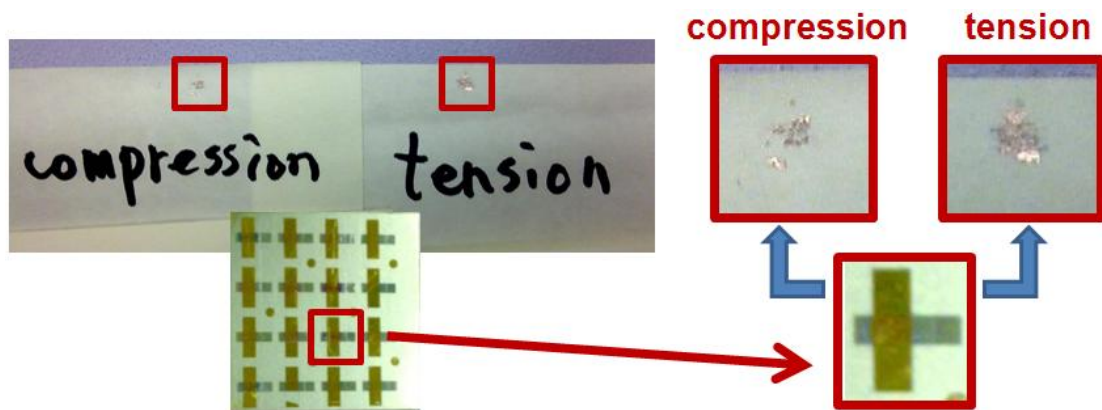


圖 4.10 不同撓曲應力下元件電極被便條紙沾黏程度

#### 4.3.4 載子遷移率及臨界電壓分析

我們進一步測式撓曲狀態下的載子遷移率變化，首先將可撓式 OTFT 分別置於壓應力與張應力狀態下測量，所得之實驗數據再與原先平坦面做比值，並整理許多不同通道長度的元件，將結果繪於圖 4.9。

此圖顯示了兩種資訊：其一為載子遷移率的變化幅度並不隨著元件通道長度增加而變顯著；其二為載子遷移率確隨著不同方向的應力作用而有不同的結果。在壓應力狀態下，載子遷移率可獲得提升，平均增幅約為 6.6%；反之在張應力狀態下，載子遷移率下降，平均降幅約為 4.9%。

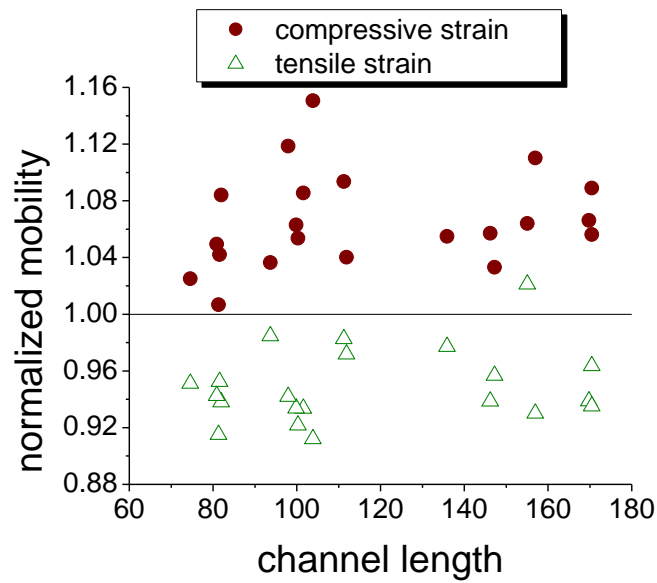


圖 4.11 壓應力與張應力狀態下的載子遷移率變化歸一圖

撓曲應力同樣也影響著臨界電壓值，在壓應力狀態下，其值朝原點偏移，顯示出元件有較小的驅動電壓，平均比正常平面狀態少了 0.3 volt；而在張應力狀態下，其值遠離原點，表示元件需要較大的電壓驅動，比正常平面狀態平均多了 0.45 volt。圖 4.10 所示為可撓式有機薄膜電晶體在不同撓曲狀態下臨界電壓的變化。

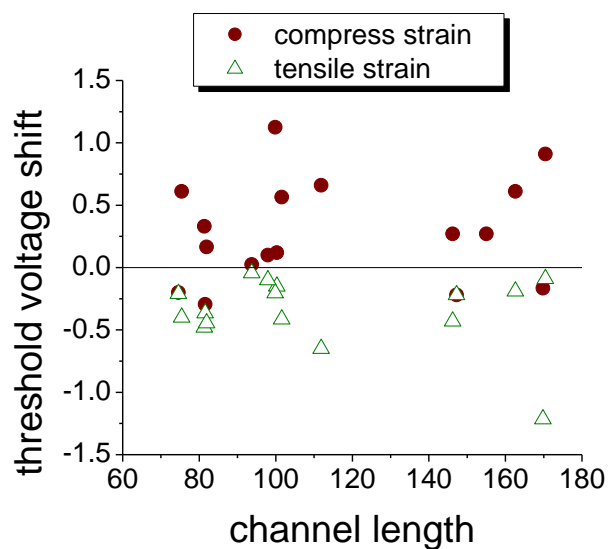


圖 4.12 壓應力與張應力狀態下的臨界電壓飄移程度圖

## 4.4 不同撓曲半徑下的電性分析

### 4.4.1 撓曲應力探討

接著我們來探討撓曲實驗中，不同曲率半徑（curvature radius）下的元件電性變化，撓曲程度的大小會對元件表面產生不同的伸縮應力，至於在圓柱面上的撓曲應力（surface strain）計算方法如下<sup>[34][37][38]</sup>：

$$\epsilon_{\text{surface}} = \left( \frac{d_f + d_s}{2R} \right) \frac{(1 + 2\eta + x\eta^2)}{(1 + \eta)(1 + x\eta)} \quad (4-1)$$

$$\eta = d_f/d_s ; \chi = Y_f/Y_s$$

$d_f$ ：元件膜厚（film thickness）

$d_s$ ：基板厚度（substrate thickness）

$Y_f$ ：元件材料的楊氏模量（Young's modulus of film）

$Y_s$ ：基板楊氏模量（Young's modulus of substrate）

$R$ ：撓曲半徑，張應力為正、壓應力為負

在式中提到的楊氏模量，所指為材料受應力作用下，正向應力與該材料正向應變的比值。本實驗中的材料構成皆為有機高分子，楊氏模量值介於 1.5~3.5GPa 之間、而不鏽鋼材的楊氏模量為 200GPa，其比值  $\chi$  約為 0.15% 以下。而元件薄膜厚度約為 1.5 $\mu\text{m}$ 、基板厚度為 150 $\mu\text{m}$ ，其比值  $\eta$  同樣也在 1% 以內，在計算上皆可將其忽略。故我們可將式 4-1 簡寫如下：

$$\epsilon_{\text{surface}} = \kappa/R \propto 1/R \quad (4-2)$$

其中  $\kappa = 1 / 2(d_f + d_s)$ ，在本論文所探討的實驗當中，OTFT 所選皆為相同材料， $\kappa$  為一定值，約為 76 $\mu\text{m}$ 。且由式 4-2 中，我們可得撓曲應力大小與撓曲半徑恰成反比。

#### 4.4.2 電性變化分析

圖 4.11 為撓曲量測的示意圖：壓應力撓曲半徑  $R_n$  以負值表示、張應力撓曲半徑  $R_p$  以正值表示。

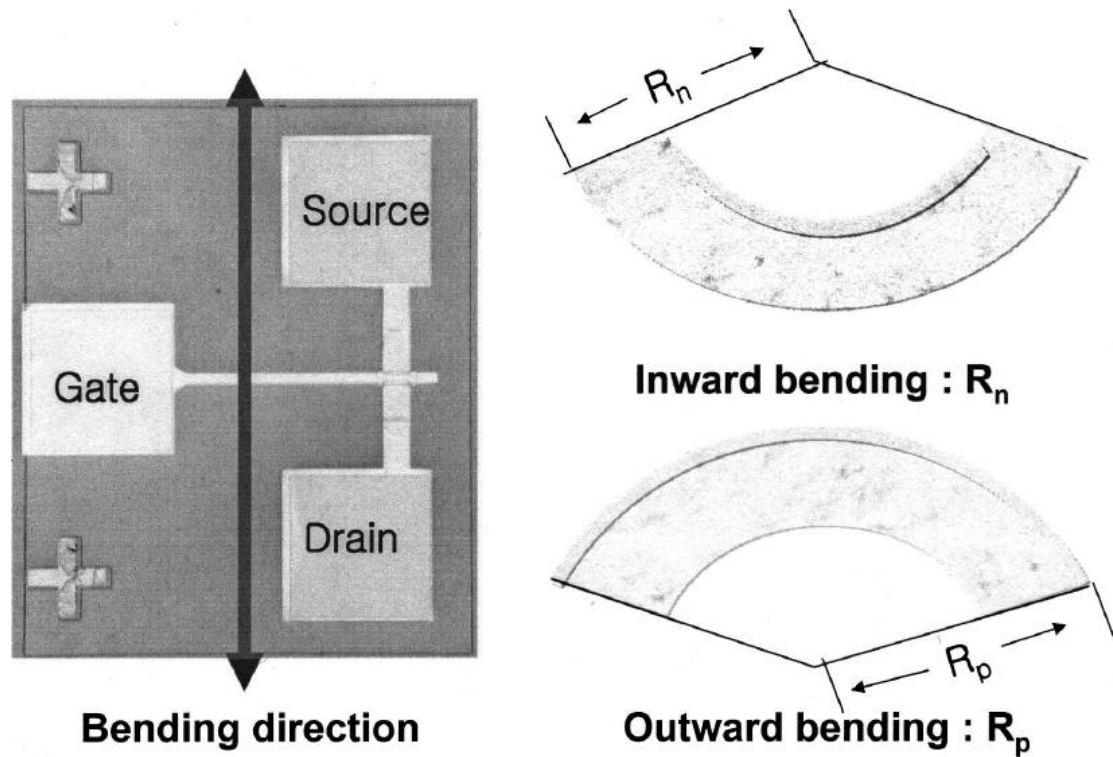


圖 4.13 撓曲量測示意圖<sup>[50]</sup>

接著我們選取  $R_p=50、40、30、20、10、8\text{mm}$  及  $R_n=-50、-40、-30、-20、-10\text{mm}$  九種不同撓曲度的圓柱體來固定並量測元件，將結果記錄於表 4.4 如下：

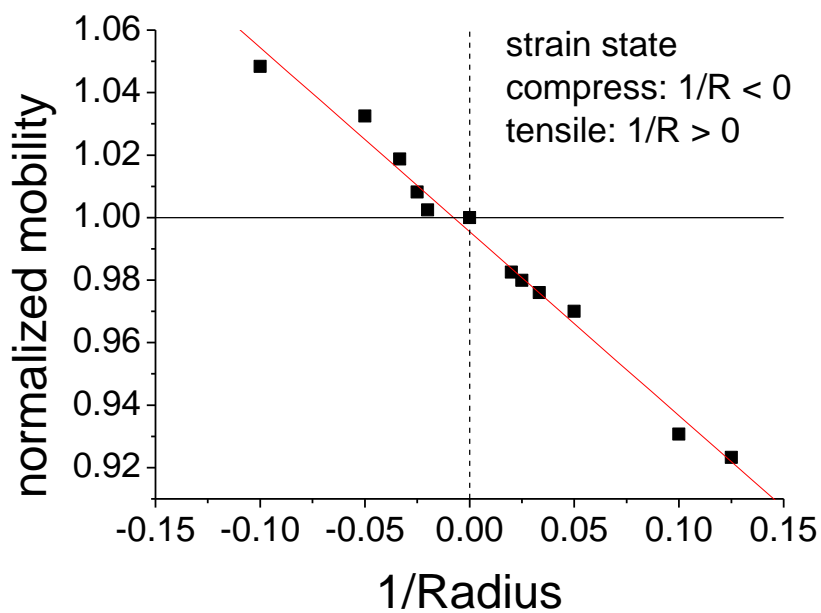
表 4.4 撓曲半徑與電晶體電性變化

Bending	Mobility (cm <sup>2</sup> /Vs)		Vth (volt)		Resistance (MΩ)	
	tensile	compress	tensile	compress	tensile	compress
before	0.178	0.173	-9.29	-9.24	1.723	1.724
R=50mm	0.175	0.174	-9.53	-9.06	1.734	1.697
R=40mm	0.173	0.175	-9.5	-8.86	1.741	1.676
R=30mm	0.172	0.177	-9.45	-8.74	1.748	1.652
R=20mm	0.17	0.18	-9.39	-8.61	1.752	1.627
R=10mm	0.162	0.183	-9.36	-8.47	1.814	1.575
R=8mm	0.16	—	-9.09	—	1.817	—
after	0.173	0.174	-9.24	-8.48	1.724	1.658

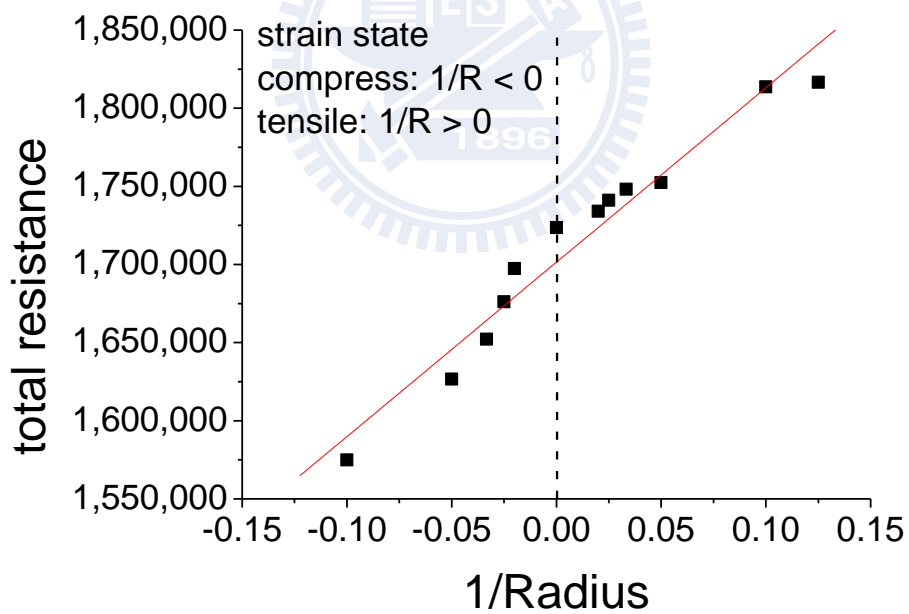
在張應力狀態下，隨著曲率半徑的縮小，載子遷移率降低且元件電阻增加，且恢復成正常平坦狀態後似乎仍有少許應力殘留，而影響了載子遷移率的表現，臨界電壓變化則不甚規律；在壓應力狀態下，隨著曲率半徑的縮小，載子遷移率增加、臨界電壓和元件電阻減小，顯示了元件電性皆得到好的提升。

由 4.2.1 節的討論我們得知，在重複量測情況下，元件的臨界電壓會不斷的朝零點偏移，此種現象可能是造成本節實驗影響的原因。換言之，張應力狀態下對臨界電壓的影響被低估了；而壓應力狀態下則可能高估了其影響力。

我們將以上的結果對撓曲應力大小來做分析，並將結果繪於圖 4.12。由圖中我們可發現撓曲應力的大小，對元件的電性表現約略存在了一個線性的正相關。其中應力小於零的部分處於撓曲壓應力狀態；而應力大於零的部分則為撓曲張應力狀態。



(a)



(b)

圖 4.14 (a)撓曲應力與載子遷移率 (b)撓曲應力與元件電阻 關係圖



## 4.5 撓曲分析及模型

### 4.5.1 撓曲狀態下電性變化總結與分析

我們由以上實驗結果得知一件事，當有機薄膜電晶體處在壓應力狀態下時，元件電阻變小、載子遷移率變大、臨界電壓降低，電晶體的電性普遍獲得提升；反之當有機薄膜電晶體處在張應力狀態下時，元件電阻變大、載子遷移率變小、臨界電壓升高，電晶體的電性普遍衰退。不同於傳統無機半導體的分子結構，我們需自行建構一套模型，以解釋有機半導體在撓曲狀態下的電性變化。

圖 4.13(a)為原子力顯微鏡 (AFM) 下的五環素薄膜表面形貌 (mophology) 圖，由圖中可看到一塊塊的晶粒結構。這是由於有機分子在元件蒸鍍的過程中，以凡德瓦力互相吸引，一層一層堆疊起來，較少層的堆積形成晶粒與晶粒間的空隙，而較多層的堆積形成一塊塊的晶粒，如圖 4.13(b)的 AFM 影像所示。晶粒與晶粒間的空隙，在載子傳輸時形成一種位能障，將造成一種阻礙，故通道電阻的大小，隨著通道長度增加而加大。

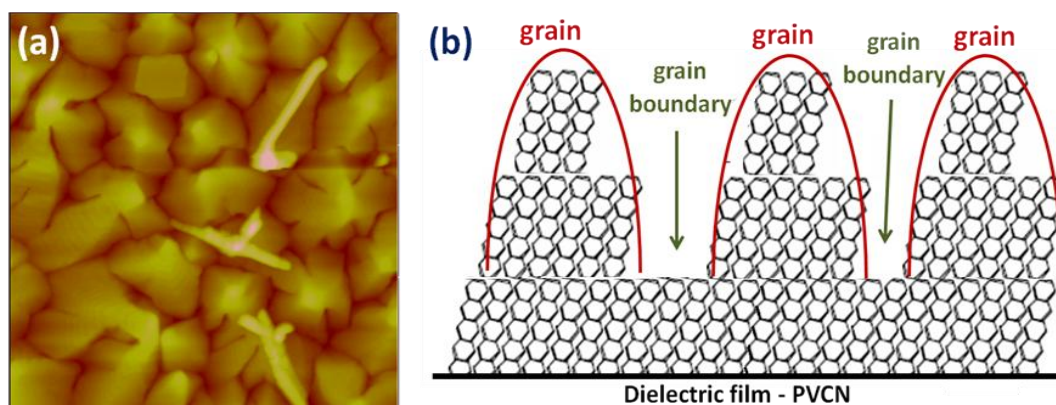


圖 4.15 (a)pentacene 成長於 PVCN 上的原子力顯微鏡圖  
(b)pentacene 分子堆疊剖面示意圖



## 4.5.2 撓曲模型

圖 4.14(a)為微觀下的五環素晶狀結構剖面的示意圖，我們推測當元件處於張應力狀態下時，五環素晶粒與晶粒間的空隙擴大如圖 4.14(b)所示，分子間距離加大造成凡德瓦力下降、晶粒間位能障升高、增加載子跳躍傳輸時的難度，而使得元件電性表現普遍下降；而元件處於壓應力狀態下時，五環素晶粒與晶粒間的空隙縮小如圖 4.14(c)所示，分子間距離變小增加了凡德瓦力、晶粒間位能障降低、也降低了載子跳躍傳輸時的難度，而使得元件電性表現普遍提升。

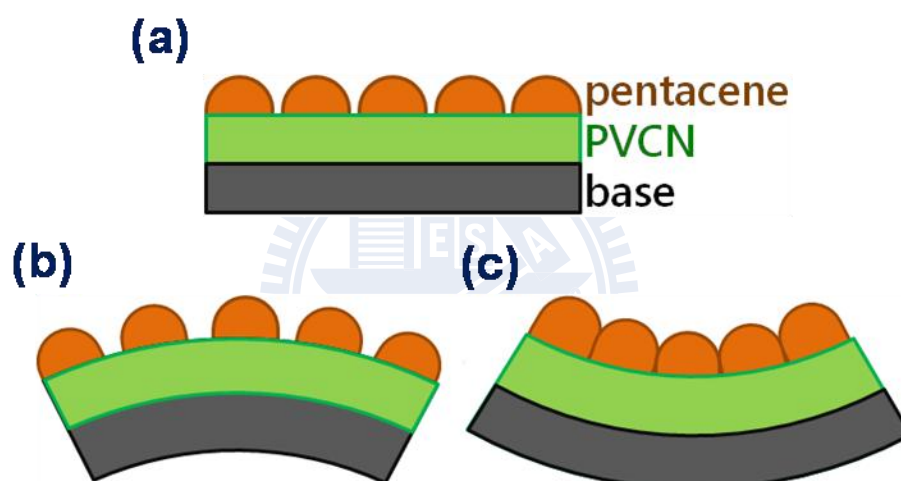


圖 4.16 五環素薄膜沉積晶粒結構剖面圖  
(a)平面狀態 (b)張應力狀態 (c)壓應力狀態

## 4.6 撓曲次數與電性表現

我們已經探討完撓曲狀態下元件的電性變化，接下來我們把元件進行無數次的彎折，觀察撓曲次數（bending stress）與元件電性的衰退關係。

圖 4.15 所示為可撓式薄膜電晶體經過數次彎折後，載子遷移率的變化圖，其中橫軸每一點代表 100 下的撓曲次數，撓曲方式分為平面向外的張應力式與平面向內的壓應力式，每一下的撓曲半徑皆控制在  $R=10\text{mm}$ ；由之前的實驗我們已知此材料製作的 OTFT 元件，其載子遷移率在最初幾次量測得到不少提升，並在之後數十次量測中大致維持一穩定值，我們將圖 4.5 前十次測量值的載子遷移率提出，並與其他兩種彎折方式做歸一化比較（與第一次量測的比值）。

經過實驗後我們發現，撓曲次數對元件本身並沒有造成太大衰退，彎折 400 下之後的變化幅度更是幾乎沒有，表示此種材料製成的 OTFT 元件對於撓曲半徑大於  $10\text{mm}$  的彎折程度，具有非常好的抵抗性。

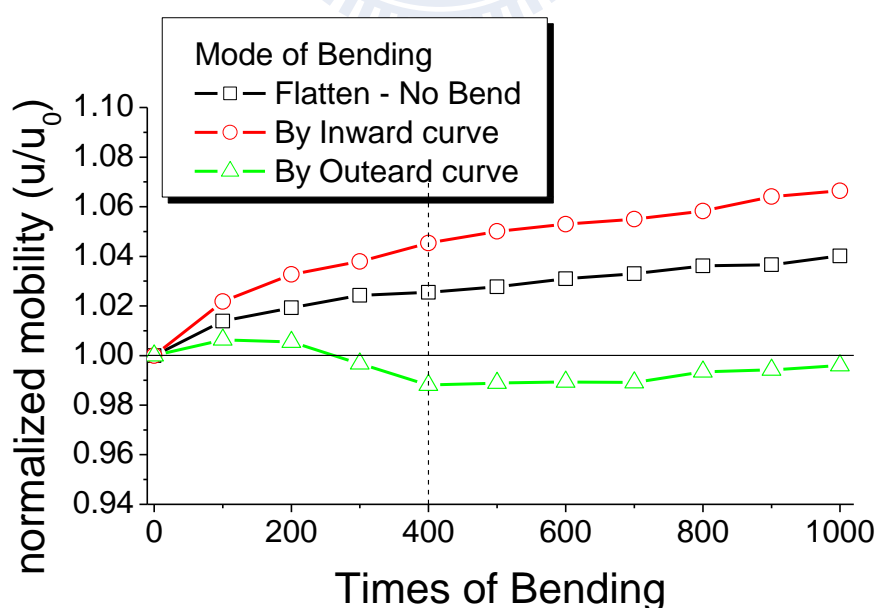


圖 4.17 電晶體撓曲次數與載子遷移率變化圖

我們若將彎折 300 下的電晶體主動層薄膜經由 XRD 機台量測，與未彎折的樣本來做對照，發現晶格繞射強度產生顯著下降，顯示了彎折次數已經對主動層內部五環素的晶格造成一定程度的破壞，此結果由圖 4.16 所示。

其中向內彎折的壓應力，晶格繞射強度由原本的 477 降至 118，低於向外彎折的 241，顯示出向內彎折的壓應力對晶格造成的破壞程度，大於向外彎折的張應力所產生的影響。雖然撓曲次數的確對電晶體的物理結構造成了影響，但其細微的影響力尚不足以對元件的電性產生一定程度的變化。

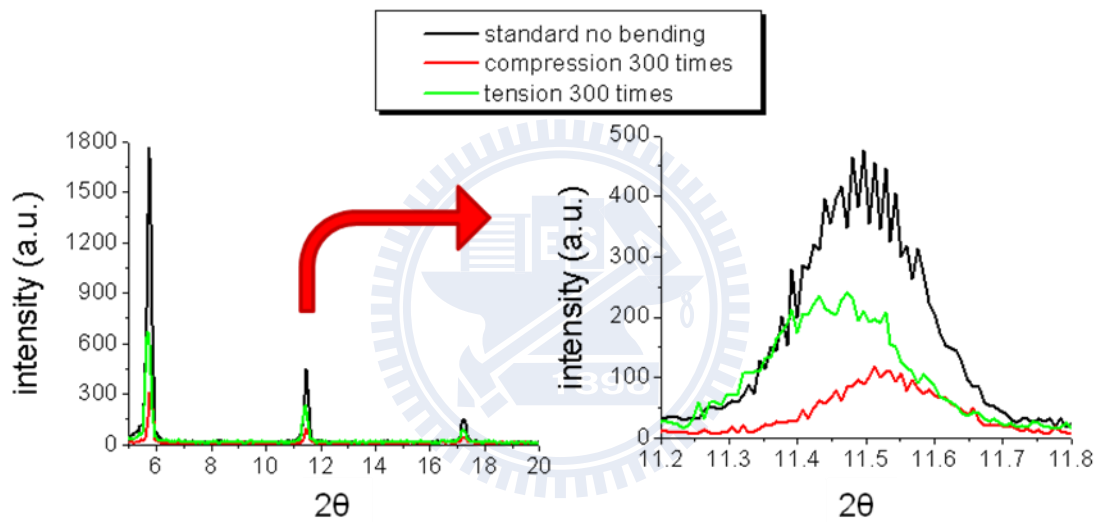


圖 4.18 電晶體主動層薄膜五環素 XRD 分析圖

## 第五章 結論

以可光圖形化材料 PVCN 為介電層做成的可撓式有機薄膜電晶體，在量測上及大氣中耐久度具有穩定性、因此適合做為撓曲應力與電性變化的實驗分析。我們由實驗得知元件總電阻隨通道長度變長而增加，利用轉換線方法分析，我們發現電阻受應力的改變主要來自於通道電阻的變化。

元件電性在不同的撓曲應力狀態下有不同的變化。當元件受張應力彎曲時，元件電阻變大、載子遷移率變小、臨界電壓向負值偏移而擴大；反之受壓應力彎曲時，元件電阻變小、載子遷移率變大、臨界電壓向正值偏移而縮小。研判與主動層薄膜分子間作用力與晶粒間的空隙有關：在張應力狀態時，分子間距離加大使引力變小、晶粒-晶粒間的空隙擴大而導致位能障變大，元件電性因此變差；反之當元件處於壓應力狀態時，分子間距離縮小使引力變大、晶粒-晶粒間的空隙縮小導致位能障變小，元件電性因此得到好的提升。

我們得知了有機薄膜電晶體在不同撓曲應力下，電性會有不同的變化，且變化幅度與施加應力大小成正相關，將來若應用於可撓式電子產品與其他零阻件搭配，此變化將可能影響產品品質。因此在未來工作方面，若能找到一個機制讓元件電性隨撓曲應力變化幅度縮小，甚至不受影響，對於軟性電子產品的穩定性將更有幫助。

## 參考文獻

- [1] G. Horowitz, *J. Mat. Res.* **19**, 1946 (2004).
- [2] T. Dobbertin, M. Kroeger, D. Heithecker, D. Schneider, D. Metzdorf, H. Neuner, E. Becker, H.-H. Johannes, and W. Kowalsky, *Appl. Phys. Lett.* **82**, 284 (2003).
- [3] C. L. Chen, R. F. Chung, C. C. Chung, *機械工業雜誌* **258期**, 110 (2008).
- [4] K. Nomoto, N. Hirai, N. Yoneya, N. Kawashima, M. Noda, M. Wada, and J. Kasahara, *IEEE T. Electron Dev.* **52**, 1519 (2005).
- [5] L. Zhou, S. Park, B. Bai, J. Sun, S. C. Wu, T. N. Jackson, S. Nelson, D. Freeman, and Y. Hong, *IEEE Electron Dev. Lett.* **26**, 640 (2005).
- [6] Photo from Engadget,  
<http://www.engadget.com/2007/05/24/sonys-worlds-first-16-7-million-color-flexible-oled/>
- [7] F. Ebisawa, T. Kurokawa, and S. Nara, *J. Appl. Phys.* **54**, 3255 (1983).
- [8] A. Assadi, C. Svensson, M. Willander, and O. Inganas, *Appl. Phys. Lett.* **53**, 195 (1988).
- [9] F. Garnier, G. Horowitz, X. Z. Peng, D. Fichou, *Adv. Mater.* **2**, 592-594 (1990).
- [10] G. Horowitz, X. Z. Peng, D. Fichou, and F. Garnier, *Syn. Met.* **51**, 419 (1992).
- [11] Y. Y. Lin, D. J. Gundlach, S. F. Nelson, and T. N. Jackson, *IEEE Electron Dev. Lett.* **18**, 606 (1997).
- [12] M. P. Hong, B. S. Kim, Y. U. Lee, K. K. Song, J. H. Oh, J. H. Kim, T. Y. Choi, M. S. Ryu, and K. Chung, S. Y. Lee, B. W. Koo, J. H. Shin, E. J. Jeong, and L. S. Pu, *SID 05 DIGEST*, 23 (2005).
- [13] O. D. Jurchescu, J. Baas, T. T. M. Palstra, *Appl. Phys. Lett.* **84**, 3061(2004).
- [14] P. C. Kuo, A. Jamshidi-Roudbari, and Mitiadis Hatalis, *J. Appl. Phys.* **106**, 114502 (2009)

- [15] J. Paloheimo, E. Punkka, H. Stubb, P. Kuivalainen, in *Lower Dimensional Systems and Molecular Devices*, Proceedings of NATO ASI, Spetses, Greece (Ed: R. M. Mertzger), Plenum, New York (1989).
- [16] Z. Bao, A. Dodabalapur, A. J. Lovinger, *Appl. Phys. Lett.* **69**, 4108 (1996).
- [17] H. Sirringhaus, N. Tessler, R. H. Friend, *Science*, **280**, 1741 (1998).
- [18] F. Ebisawa, T. Kurokawa, S. Nara, *J. Appl. Phys.* **54**, 3255 (1983).
- [19] J. H. Burroughes, C. A. Jones, R. H. Friend, *Nature*, **335**, 137 (1988).
- [20] R. Hajlaoui, G. Horowitz, F. Garnier, A. Arce-Bouchet, L. Laigre, A. Elkasmi, F. Demanze, F. Kouki, *Adv. Mater.* **9**, 389 (1997).
- [21] J. H. Schn, C. Kloc, B. Batlogg, *Org. Electron.* **1**, 57 (2000).
- [22] Tsuyoshi Sekitani, Yusaku Kato, Shingo Iba, Hiroshi Shinaoka, and Takao Someya, *Appl. Phys. Lett.* **86**, 073511 (2005)
- [23] C. D. Dimitrakopoulos, A. R. Brown, A. Pomp, *J. Appl. Phys.* **80**, 2501 (1996).
- [24] G. Horowitz, *Adv. Mater.*, **10**, 365 (1998).
- [25] J. Jang, S. H. Kim, S. Nam, D. S. Chung, C. Yang, W. M. Yun, C. E. Park, and J. B. Koo, *Appl. Phys. Lett.* **90**, 143306 (2008).
- [26] R. C. Haddon, A. S. Perel, R. C. Morris, T. T. M. Palstra, A. F. Hebard, R. M. Fleming, *Appl. Phys. Lett.*, **67**, 121 (1995).
- [27] G. Guillaud, M. Al Sadound, M. Maitrot, *Chem. Phys. Lett.*, **167**, 503 (1990).
- [28] Z. Bao, A. J. Lovinger, J. Brown, *J. Am. Chem. Soc.*, **120**, 207 (1998).
- [29] Streetman Banerjee, "Solid State Electronic Devices", 5th edition, Prentice Hall, (1999)
- [30] H. Fuchigami, A. Tsumura, H. Koezuka, *Appl. Phys. Lett.*, **63**, 1372 (1993).
- [31] A. R. Brown, D. M. de Leeuw, E. J. Lous, E. E. Havinga, *Synth. Met.*, **66**, 257 (1994).
- [32] E. M. Suuberg, *J. Chem. Eng. Data*, **43**, 486–492 (1998).

- [33] M. C. Wang, T. C. Chang, P. T. Liu, S. W. Tsao, and J. R. Chen, *Electrochem. Soc.*, **10(3)**, J49-J51 (2007).
- [34] I. H. Peng, P. T. Liu, and T. B. Wu, *Appl. Phys. Lett.*, **95**, 041909(2009).
- [35] Morrison Body, "Organic Chemistry", 6th edition, 502, (1992).
- [36] P. G. Le Comber and W. E. Spear, *Phys. Rev. Lett.*, **25**, 509-511, (1970).
- [37] S. H. Won, J. K. Cheng, C. B. Lee, and J. Jang, *J. Electrochem. Soc.* **151**, G167 (2004).
- [38] Z. Suo, E. Y. Ma, H. Gleskova, and S. Wagner, *Appl. Phys. Lett.*, **74**, 1177 (1999).
- [39] D. A. Neamen, "Semiconductor Physics and Devices :Basic Principles", 3rd, McGraw-Hill, chapter 11 (2003).
- [40] Photo from Nanotechnology Now,  
[http://www.nanotech-now.com/Art\\_Gallery/antonio-siber.htm](http://www.nanotech-now.com/Art_Gallery/antonio-siber.htm)
- [41] G. Manivannan, R. Chagkakoti, and R. A. Lessard, *J. phys. Chem.*, **97**, 7228, (1993).
- [42] S. Lee, B. Koo, J. Shin, E. Lee, and H. Park, H. Kima, *Appl. Phys. Lett.*, **88**, 162109 (2006).
- [43] S. J. Choi, J.-H. Kim, and H. H. Lee, *IEEE electron Dev. Lett.*, **30**, 5 (2009).
- [44] P. V. Necliudov et al. *Solid-State Electronics*, **47**, 259 (2003).
- [45] H. Gleskova, S. Wagner, W. Soboyejo, and Z. Suo, *J. Appl. Phys.* **92**, 6224(2002).
- [46] S. H. Won, J. K. Chung, C. B. Lee, H. C. Nam, J. H. Hur, and J. Jang, *J. Electrochem. Soc.*, **151**, G167 (2004).
- [47] H. Gleskova, P. I. Hsu, Z. Xi, J. C. Sturm, Z. Suo, and S. Wagner, *J. Non-Cryst. Solids*, **338–340**, 732 (2004).
- [48] G. D. Cody, C. R. Wronski, B. Abeles, R. B. Stephens, and B. Brooks, *Sol. Cells*, **2**, 227 (1980).