國立交通大學

材料科學與工程學系

碩士論文

以 3ω法量測相變化薄膜熱傳導性質與其交流阻抗特 性之研究 The 3ω Method for Analyzing the Thermal Conductivities of Chalcogenide Thin Films and Their AC Impedance Properties

研究生:黃胤諴 (Yin-Hsien Huang)

指導教授:謝宗雍 博士 (Dr. Tsung-Eong Hsieh)

中華民國 99 年 9 月

以 3ω法量測相變化薄膜熱傳導性質與其交流阻抗分

析之研究

The 3ω Method for Analyzing the Thermal Conductivities of Chalcogenide Thin Films and Their AC Impedance Properties

研究生:黃胤諴

Student : Yin-Hsien Huang

指導教授:謝宗雍 博士

Advisor : Dr. Tsung-Eong Hsieh



A Thesis Submitted to Department of Materials Science and Engineering Collage of Engineering National Chiao Tung University in Partial Fulfillment of the Requirements for the Degree of Master of Science in Materials Science and Engineering National Chiao Tung University Hsinchu, Taiwan, Republic of China

中華民國 99 年 9 月

3ω法量測相變化薄膜熱傳導性質與其交流阻抗分析之研究

學生:黃胤諴

指導教授:謝宗雍 博士

國立交通大學 材料科學與工程學系

摘要

本研究以自組之3ω法(3-omega Method)設備進行鍺銻碲(Ge₂Sb₂Te₅,GST) 相變化合金薄膜熱傳導係數之量測。以此設備先對二氧化矽(SiO₂)薄膜進行量 以驗證其可靠性,再對GST與掺雜Ce之GST(GST-Ce)進行熱傳導係數之量測, 同時也利用自組之即時電性系量測統分析GST試片之交流阻抗(AC Impedance) 性質,並搭配等效電路模型模擬分析GST試片中晶粒與晶界對電與熱性質影響之 比重。實驗結果顯示結晶態GST之熱傳導係數(約0.8 W/m·°K)值皆較非晶態高 (約0.35 W/m·°K),Ce掺雜則降低了GST的熱傳導係數。電性質分析顯示GST 試片中之晶界為電阻性質變化之主要貢獻者,此由X光繞射分析顯示Ce掺雜導致 晶粒細化,原子尺寸之差異亦引發應力場而成為晶粒成長之阻礙,從而造成相變 化溫度與活化能之提高而獲得驗證。正切損失(Tangent Loss)特徵峰值對溫度 之變化分析顯示Ce掺雜強化了界面極化(Interfacial Polarization)效應,晶界散 射係數計算亦顯示GST-Ce中之細化晶粒結構造成較大程度的電子散射,從而降 低了熱傳導係數與提高電阻特性。

The 3ω Method for Analyzing the Thermal Conductivities of Chalcogenide Thin Films and Their AC Impedance Properties

Student: Yin-Hsien Huang

Advisor: Dr. Tsung-Eong Hsieh

Department of Materials Science and Engineering National Chaio Tung University

ABSTRACT

This study investigates the thin-film thermal conduction properties of Ge₂Sb₂Te₅ (GST) phase-change alloys by utilizing a self-assembly apparatus based on the 3-omaga (3 ω) method. First, the thermal conduction of silicon dioxide (SiO₂) was measured in order to identify the reliability of experimental tools. The pristine GST and cerium-doped GST (GST-Ce) thin films were then prepared and their thermal conductivities were measured by the 3ω apparatus. The AC impedance properties of these chalcogenide layers were also evaluated by an in-situ electrical measurement system. The data obtained were then implanted in an equivalent circuit model in order to distinguish the characteristics of grain and grain boundary in the electrical and thermal conduction properties of chalcogenide layers. Experimental results indicated that the intrinsic thermal conductivity of amorphous GST (= 0.35 W/m·°K) was lower than that of crystalline GST (= $0.8 \text{ W/m} \cdot ^{\circ}\text{K}$) and the Ce doping causes the decrease of thermal conductivity in comparison with the GST of the same microstructure. Electrical analysis revealed grain boundary is the major contributor to the resistance property of GST. This was further confirmed by the grain refinement in GST-Ce sample as revealed by x-ray diffraction analysis as well as the increase of phase-change temperature and activation energy of doped GST layer caused by the stress-induced barrier due to the incorporation of alien atoms in the sample. Analysis of characteristic tangent loss peak shift as a function of temperature shows that Ce doping amplifies the interfacial polarization in GST. A calculation of grain-boundary scattering coefficient illustrates the fine grain structure in GST-Ce implies a more severe electron scattering, leading to the decrease of thermal conductivity and increase of electrical resistance property.

誌 謝

感謝家人包容、支持與理解。

感謝指導教授謝宗雍博士,您給了我許多自由與耐心,感謝那些可愛的邊界 問題,經驗的發散與收斂,乃至思考方向的指引。

謝謝最佳夥伴玟娟,一路走來,有妳真好。

感謝郁仁學長,組裝儀器的靈魂人物,形外而內蕴,於實驗帶領不遺餘力; 感謝角頭,態度的 Brick Walls;謝謝決儒,識見的反曲;謝謝羅傑,奇想的捷徑; 謝謝賀昌、小A、百樂、欽宏學長姊們,提醒與解惑;感謝洪吉,踏實而遂心; 謝謝皓葦、大頭、阿排、金毛,自在與寬和;謝謝謹聰、旻錞、阿伯,感謝實驗 室的大家。

感謝機會,感謝恩典,感謝植樹的前人,立下典範。感謝所有師長同窗,承 以學識、鑑以良知,感謝一路上幫助我的人。

感謝朋友佳穎、簪華、穎茜、盈臻,心照不宣的頻率; 感謝 P,雲淡風輕。 感謝 Ceres,為我翕動的反響。

行遠必自邇,學生會更潛沉努力。

摘 要	i
Abstract	ii
誌 謝	iii
目 錄	iv
表目錄	vi
圖目錄	vii
第一章 緒 論	1
第二章 文獻回顧	3
2-1、微觀熱傳導現象	4
2-2、薄膜熱傳導係數量測方法	4
2-2-1、熱擴散法 (Thermal Diffusivity Method)	4
2-2-2、熱傳導法(Thermal Conductance Method)	9
2-3、3ω法	11
2-3-1、加熱線上的溫度變化(ΔT _{heater})	11
2-3-2、待測膜與基板間的溫度變化 $(\Delta T_{interface})$	15
2-3-3、薄膜熱傳導係數的推算	16
2-4、界面熱阻抗(Interfacial Thermal Resistance)	18
2-4-1、聲異理論模式	19
2-4-2、散異理論模式	20
2-4-3、散射聲異理論模式	21
2-5、交流阻抗分析(AC Impedance Analysis)	23
2-6、相變化記憶體(Phase-change Memory, PCM) 簡介	
2-7、研究動機	
第三章 實驗方法及步驟	
3-1、實驗流程	32
3-2、試片製備	
3-2-1、電性量測試片	
3-2-2、3ω法熱傳導係數量測試片	
3-3、電性量測與分析	
3-3-1、退火之GST試片電性量測	
3-3-2、即時升溫電性量測	
3-4、薄膜熱傳導係數量測與分析	37
3-5、 X光繞射分析	37
第四章 結果與討論	
4.1、Au/Cr 薄膜之 TCR 測定	

4.2、標準試片建立暨 3ω量測系統驗證	40
4-3、XRD結構分析	44
4.4、電性分析	46
4.4.1、交流阻抗分析量測退火試片	46
4.4.2、即時電性分析	50
4.5、熱傳導係數分析	61
第五章 結 論	70
第六章 未來研究與展望	71
參考文獻	72



表目錄

表 2-1、熱傳導係數量測之演進。	4
表 2-2、界面熱阻抗概念之演進。	18
表 3-1、電性試片製程條件。	33
表 3-2、熱傳導係數試片製程條件。	34
表 4-1、參考文獻所列之 SiO2 薄膜的熱傳導係數與界面熱阻值。	43
表 4-2、XRD 分析所得之 GST 與 GST-Ce 試片的晶格常數和平均晶粒尺寸。	46
表4-3、退火GST試片在各退火溫度下之等效電路模擬值。	50
表 4-4、退火 GST-Ce 試片在各退火溫度下之等效電路模擬值。	50
表4-5、即時加熱GST試片在各溫度下之等效電路模擬值。	54
表 4-6、即時加熱 GST-Ce 試片在各溫度下之等效電路模擬值。	54
表 4-7、阻抗分析數據模擬所得之參數表列。	60
表4-8、GST與GST-Ce之本質熱傳導係數與界面熱阻對應溫度的關係。	68



圖目錄

圖 2-1、一維熱傳遞模式示意圖[10]。	5
圖 2-2、Yao 建立的量測裝置示意圖[3]。	6
圖2-3、入射光頻率ω固定的情況下,Yao實驗所得的斜率變化[3]。	6
圖 2-4、行進波法(a)量測裝置示意圖與(b)量測系統圖[12]。	7
圖 2-5、(a)量測裝置示意圖與(b)量測系統圖[8]。	8
圖 2-6、Jansen 等人量測薄膜熱傳導係數所使用的結構圖[14]。	9
圖 2-7、Käding 等人所設計之量測結構示意圖[15]。	10
圖 2-8、3ω法量測樣品結構示意圖[6]。	11
圖 2-9、3ω 法所使用之金屬加熱線測試結構。	12
圖 2-10、Lee 與 Cahill 以 3ω法量測氧化矽薄膜之實驗值[42]。	16
圖 2-11、利用參考組以及對照組的方式求得待測薄膜熱傳導係數。	17
圖 2-12、界面熱阻示意圖。	18
圖 2-13、交流阻抗之基本等效電路模型。	27
圖 2-14、串聯兩並聯的 RC 電路之阻抗圖譜。	28
圖 2-15、多晶材料結構之簡化模型[29]。	28
圖 2-16、PRAM 操作記憶原理[33]。	29
圖 2-17、不同溫度狀態下之 GST 結構示意圖[34,35]。	30
圖 2-18、GST 之電阻率隨溫度變化圖[36]。	30
圖 2-19、GST 熱傳導係數隨溫度變化圖[38]。	31
圖 3-1、實驗流程圖。	32
圖 3-2、3ω法試片(a)加熱線圖形上試圖與(b)試片剖面圖。	34
圖 3-3、單層薄膜之熱傳導係數量測試片結構。	35
圖 3-4、即時電性量測系統架構。	35
圖 3-5、3ω法薄膜熱傳導係數量測系統架構。	37
圖 4-1、Al與 Au-Cr 之電阻隨溫度之變化圖。	40
圖 4-2、一維模型下 SiO ₂ 薄膜的溫度差 $\Delta T_{f^{\circ}}$	42
圖 4-3、以圖 4-2 之溫度差值換算之 SiO2 薄膜之熱傳導係數。	42
圖 4-4、PECVD SiO2 膜厚對應 R _{th} 之關係圖。	43
圖4-5、(a)GST(b)GST-Ce試片於不同退火溫度下所得之XRD繞射圖譜。	45
圖 4-6、Brick Layer 等效電路模型[26,27]。	47
圖 4-7、GST 試片之(a)晶界與(b)晶粒之交流阻抗特徵圖。	48
圖 4-8、GST-Ce 試片之(a)晶界與(b)晶粒之交流阻抗特徵圖。	49
圖 4-9、(a)GST 與(b)GST-Ce 在各退火溫度下之 tan & 值對應頻率關係圖。	51
圖 4-10、即時升溫對應時間區線(升溫速率 = 5°C/min; 100、150、175、	200、
225°C、250、275、300、325與350°C定溫持溫10分鐘)。	52

圖 4-11	、GST與GST-Ce之電阻對溫度關係圖。	52
圖 4-12	、(a)GST 與(b)GST-Ce 試片之交流阻抗對溫度關係圖,右上	角插圖
	為高溫部分數據之放大圖。	53
圖 4-13	、等效電路模型中 GST 與 GST-Ce 晶界之 (a) R_{gb} 值與 (b) C_{gb} (直隨溫度
	變化趨勢,圖(a)之插圖為160至350°C範圍之數據放大圖。	55
圖 4-14	、等效電路模型中 GST 與 GST-Ce 晶粒之(a) R_g 值與(b) C_g 值	直隨溫度
	變化趨勢,圖(a)之插圖為160至300℃範圍之數據放大圖。	56
圖 4-15	、(a) GST 與(b) GST-Ce 試片即時在各溫度下量得之 $\tan \delta$ 值對	對應頻率
	關係圖,右上角插圖為 100 Hz 至 1.5×10 ⁷ Hz 頻率範圍圖	圖形之放
	大。	58
圖 4-16	、依 Arrhenius 方程式計算所得之 GST 與 GST-Ce 活化能。	59
圖 4-17	、等效電路晶界貢獻之電阻 Rgb 值隨溫度變化之趨勢。	60
圖 4-18	→ZnS-SiO2 之 R _{th} 對應膜厚之關係圖。	61
圖 4-19	、不同退火溫度之GST的R _{th} 對應膜厚之關係圖(下頁續)	63
圖 4-19	、不同退火溫度之GST的R _{th} 對應膜厚之關係圖。(續上頁)	64
圖 4-20	、不同退火溫度之GST-Ce的Rm對應膜厚之關係圖。(下頁續)	65
圖 4-20	、不同退火溫度之GST-Ce的R _{th} 對應膜厚之關係圖。(續上頁)	66
圖 4-21	、GST與GST-Ce之本質熱傳導係數與溫度的關係。	67
圖 4-22	、GST與GST-Ce之RTBR隨溫度變化的關係。	67
圖 4-23	、GST與GST-Ce之薄膜熱傳係數比對應晶粒分率關係。	69



第一章

緒論

傳統巨觀現象的傅立葉熱傳導定律(Fourier Law of Heat Conduction)隨著元 件尺寸縮小與運算速度增加已不再適用於討論微奈米尺寸的熱傳導性質,近年來 微觀熱傳(Microscale Heat Transfer)理論逐漸興起,在微尺度下,熱傳導係數 與薄膜的微結構、成份鍵結、基材以及阻障層種類相關,故薄膜的熱傳導分析為 微觀熱傳理論指標性的實驗項目。

本研究依據 3-omega (3 ω)法之薄膜熱傳導係數量測原理,利用鎖相放大器 (Lock-in Amplifier)、訊號濾波電路、LabVIEW 電腦監控程式及其週邊設備, 建立一套 3 ω 法薄膜熱傳導係數量測系統,並確立一可靠之標準化量測方法。所 完成之系統被應用於量測硫族合金(Chalcogenides)薄膜,即眾所周知的相變化 記錄材料(Phase-change Materials)之熱傳導係數(Thermal Conductivity,k), 同時利用即時交流阻抗分析(*In-situ* AC Impedance Analysis)量測硫族合金薄膜 的電阻與交流阻抗隨溫度之變化、分析其等效電路模型並提出一簡易數值分析以 闡明其相變化之電性特徵,*X*光繞射則被使用以分析相種類與晶粒尺寸。本實驗 以成核型鍺-銻-鍗(Ge₂Sb₂Te₅,GST)合金薄膜為主要探討對象,另製備摻雜 Ce 的 GST (GST-Ce)試片一併討論硫族合金薄膜結構與組成對其電性與熱傳導 係數之影響。

實驗結果顯示GST-Ce試片因Ce原子之固溶及其在晶界可能之偏析使晶粒成 長之活化能障增加,從而衍生較高的電阻值、相變化溫度與活化能;交流阻抗分 析亦證實晶界為電性質變化的主要貢獻者,且GST-Ce之晶界電阻值恆高於GST 之值。Ce的負電性造成空間電荷分布的差異,從而反映在正切損失(Tangent Loss) 特性上,此一結果顯示Ce掺雜強化了GST的界面極化(Interfacial Polarization) 機制。以3ω法量測GST與GST-Ce之熱傳導係數顯示其結晶態之熱傳導係數值皆 較非晶態高,界面熱阻(Grain Boundary Resistance)在相變化後則有降低的趨勢;

1

GST-Ce之熱傳導係數皆較純GST低,晶界電子散射係數之計算顯示其細化之晶 粒結構造成較大程度的電子散射,故導致GST-Ce具有較高的電阻與較低的熱傳 導係數值。



第二章

文獻回顧

2-1、微觀熱傳導現象

微奈米尺寸的材料物理性質,物質與能量的傳輸均發生在有限的微小結構 內,其間相互作用涉及的能量轉換,所衍生的熱性質已無法使用傳統的傳立葉熱 傳導定律(Fourier Law of Heat Conduction)描述。1993年,Majumdar提出聲子 幅射熱傳方程式(Equation of Phonon Radiative Transfer, EPRT)[1],指出物質 在微奈米尺度下,材料的物理性質如熱傳導係數已不再是材料本質上的參數,材 料的尺寸、幾何形狀、熱傳方向均會對其造成影響。當材料尺寸約為聲子的平均 自由徑(Mean Free Path)時、熱傳導係數隨著系統尺寸縮小明顯降低,此即為 尺寸效應(Size Effect)。若一物理系統的特徵長度約與平均自由路徑或鬆弛長度 接近,聲子在薄膜內可能沒有發生碰撞,只在邊界處發生散射,將無法定義局部 熱力平衡(Local Thermodynamic Equilibrium),此時必須運用統計傳輸理論。 相反地,當特徵長度遠大於平均自由路徑與鬆弛時間,且特徵時間遠大於平均自 由時間與鬆弛時間,將可定義局部熱力平衡。故欲使巨觀理論成立,在熱傳的過 程中物理模型的尺寸須有足夠晶格振盪效應的時間與量,在此條件下物理模型才 能達到局部熱力平衡狀態,反之,則須從微觀理論考慮。

薄膜熱傳導係數對於微結構而言,為一獨具指標性意義的熱物理參數。由於 微奈米尺度之薄膜的熱物理性質與塊材(Bulk)不同,除了其緻密性之差異外, 當薄膜厚度小至微奈米尺度時,熱的傳遞載子-聲子(Carrier-Phonon)與自由電 子(Free Electron)之散射效應(Scattering)增強,熱邊界效應(Thermal Boundary Effect)所佔的影響比重,將使薄膜之有效熱傳導係數(Effective Thermal Conductivity)降低。因應不同薄膜材料,適用的熱傳導係數量測法也各有所擅 及其適用性,其原理與機制將在下節詳細討論。

2-2、薄膜熱傳導係數量測方法

薄膜熱傳導係數量測法的機制可分成二類:熱擴散法(Thermal Diffusivity Method)與熱傳導法(Thermal Conductance Method)。

熱擴散法是先量測出熱擴散係數(Diffusivity),再藉由量測材料的密度、比 熱及熱擴散係數,進而計算熱傳導係數,是較間接的計算法;熱傳導法則是直接 量取熱傳導係數數值。依照熱源亦可分為兩類:第一乃以光為熱源,簡稱熱反射 法(Thermal Reflectance),優點為非接觸式,缺點是以雷射加熱容易造成熱損失 (Heat Loss);第二是以交流電產生熱源,優點是交流電源其產生熱度低,對流 及輻射逸散至外界的熱損小,缺點是單層受測材料必須為非導體,若要量測導 體,須另在受測物與電極間鍍一層電性阻絕層。

近年來薄膜熱傳導係數量測法之機制以及熱源演進簡列於表 2-1,以下兩小 節將就熱擴散法與熱傳導法的原理與機制詳細分述。

年代	量測方法	類型	熱源	參考文獻
1961	閃爍方法(Flash Method)	熱擴散法	光	[2]
1985	交流熱量計方法(AC Calorimetric Method)	熱擴散法	똍	[3-4]
1989	調節雷射技術(Modulated Laser Technique)	熱擴散法	光	[5]
1990	3ω Method	熱傳導法	腳	[6]
1994	熱反射法(Thermal Reflectance)	熱傳導法	光	[7]
1995	即時相位影像法(Instantaneous Phase Portrait Method)	熱擴散法	光	[8]
1997	行進波法(The Traveling Wave Method)	熱擴散法	光	[9-10]

表 2-2、熱傳導係數量測之演進。

2-2-1、熱擴散法(Thermal Diffusivity Method)

熱擴散法主要是利用(2-1)式量取熱擴散係數(Thermal Diffusivity, α), 代入薄膜材料之密度 ρ 與比熱值 C_p(Heat Capacity),計算出薄膜的熱傳導係數。 根據熱擴散方程式, α 值與不同待測溫度點之間距離及溫度傳遞的速率有關,所 以只要能精確定義待測溫度點之間距離,並量測出溫度傳遞的速度,便可求出熱 擴散係數值。是一種間接量測熱傳導係數的方法。

$$\alpha = \frac{k}{\rho C_p} \tag{2-1}$$

在薄膜熱傳導行為分析上,熱擴散法通常使用一維(One-dimensional)的熱流模式進行分析。如圖 2-1 所示[11],若一熱源的加熱速率為 $\frac{P}{A}$,而在此 $P = P_0 \cos \omega t$, P_0 為週期性加熱功率之振幅, ω 為加熱頻率, t 為時間。由於溫度變化量遠小於熱源溫度($\Delta T \ll T$),熱擴散方程式可視為線性方程式,因此與時間相關的熱擴散方程式可被轉換成與頻率相關之方程式。



熱擴散法多採光照射在樣品做為熱源,然後利用熱電偶(Thermocouple)在 距離樣品 x 距離的地方量測其溫度,此與加熱頻率有關的溫度變化量ΔT可表示 為

$$\Delta T(x,\omega) = \frac{P}{2A\sqrt{i\omega kC}} \exp(-q|x|),$$

$$q^{2} = \frac{iw}{\alpha}$$
(2-2)

由(2-2)式可知, $\ln\Delta T$ 與距離x的關係為一線性曲線,其斜率為 $\sqrt{\frac{\omega}{2k}}$,所得斜率即可計算出該薄膜材料之熱擴散係數。

Yao建立的實驗裝置如圖2-2[3],將待測試片設計為一懸空10 µm厚之 AlAs/GaAs薄膜,利用鹵素燈(Halogen Lamp)將光源投射到薄膜試片上,利用 可移動式遮罩隔絕部份光源,並移動遮罩移動的距離,來控制溫度量測點的x值, 經由熱電偶量測溫度值,藉以計算熱擴散係數。在入射光頻率ω固定的情況下, 其實驗數據的斜率(Slope)如圖2-3所示,進而推得熱傳導係數。



圖2-3、入射光頻率ω固定的情況下,Yao實驗所得的斜率變化[3]。

然而此法由於必須減少逸散到外界之熱損失(Heat Loss),並且在週期時間 內,侷限熱量只於薄膜中流動,因此懸空之薄膜結構(Free-standing Films)為最 適合的測試結構。不過若是將薄膜沉積在基板上,薄膜與該基板必需符合 d_fk_f>>> d_sk_s的材質與尺寸需求(d_f為膜厚,t_s為基板厚度),藉以忽略基板在週期時間內, 對薄膜所造成的溫度影響。

Chen 等人[9]也利用相同的原理,發展出量測薄膜兩側溫度差,以求取熱擴 散係數的方法,樣品及量測方式如圖 2-4 所示。薄膜一面利用投射光源進行週期 性加熱,另一面則擷取產生的溫度差,其溫度差相對於薄膜厚度及加熱頻率的解 如(2-3)式所示



圖 2-4、Chen 等人所設計之量測結構示意圖[9]。

在 1-D 模式下,加熱面面積必須遠大於膜厚及熱侵入深度 (Thermal Penetration Depth, δ), δ 被定義成:

$$\delta = \sqrt{\frac{\alpha}{\omega}} \tag{2-4}$$

利用相同概念,Wei與Chen 另發展出行進波法(Traveling Wave Method) [10],其量測裝置如圖 2-5 所示。他們採用適當頻率及功率的紅外線雷射加熱樣 品邊緣,並偵側熱行進波在樣品表面的傳遞。當熱行進波經過 d 距離之後,利用 另一組雷射入射樣品表面,反射回來的雷射光經過偵測分析之後可得到熱行進波 的相位,再與紅外線雷射熱源波相位相較,可得知相位差。即可將上述之量測結 果代入下式以求得熱擴散係數[10]。

$$\Delta\theta = 45 + \frac{180}{\pi} \sqrt{\frac{f\pi}{\alpha}} d \tag{2-5}$$

(2-5)式中 $\Delta\theta$ 為相位差, f為熱源波或熱行進波之頻率(Hz), α 為熱擴散係數。



圖 2-5、行進波法(a) 量測裝置示意圖與(b) 量測系統圖[10]。

由於熱擴散係數與溫度傳遞速度有關,因此利用熱擴散去衍生出的量測方法,都屬於暫態量測方法(Transient Methods),因此溫度感測元件的反應時間及訊號擷取時間必須非常靈敏,才能精確推算出所需的熱擴散係數及熱傳導係數。

量取出熱擴散係數之後,還需代入薄膜材料之密度與比熱值,才能計算出薄 膜的熱傳導係數。一般而言,薄膜材料的比熱值較不受尺度大小及厚薄的影響, 但密度則存在誤差,此乃肇因薄膜多以沉積法製成的緣故。

2-2-2、熱傳導法(Thermal Conductance Method)

熱傳導法的主要概念,主要取法自傅立葉定律(Fourier's Law):

$$P = k \cdot A \cdot \frac{\Delta T}{\Delta x} \tag{2-6}$$

式中 P 為加熱功率, A 為熱量流經之截面積, Δx 為點距離, ΔT 則是兩點間 的溫度差。若是在實驗設計中,能夠得知加熱功率、截面積、兩點距離及其溫度 差,便可利用上式直接將熱傳導係數求出。

依此概念,Jansen[12]等人首以電能為熱源,如圖2-7所示,將待測薄膜設計 為橫樑(Beams)結構,近懸空端(Free End)的金屬線做為加熱線(Heater), 其餘金屬線則是溫度的感測線(Thermometer)。如果在懸空端的金屬線通入直 流的電流後,距離加熱金屬線不同位置的其它金屬線到溫度的變化之後,會造成 電阻值的變化,藉由量測加熱線電阻值可以求得感溫金屬線上的溫度值。即可利 用傅立葉定律將薄膜的熱傳導係數求出,惟此量測法在製程及結構上較複雜。



圖2-6、Jansen等人量測薄膜熱傳導係數所使用的結構圖[12]。

Käding 等人[7]則利用熱反射方式(Thermal Reflectance,見圖 2-7),以一雷射光源進行脈衝式加熱,同時利用另一微弱雷射光束照射熱點,量測金屬薄膜溫度衰減曲線,藉以推算出熱傳導係數。由於金屬薄膜厚度很薄,金屬的熱傳導係數較高,金屬薄膜與矽基板之間又有介電材料做為絕熱之用,因此在金屬薄膜局

部結構中,溫度變化為動態均溫,薄膜溫度變化可表示成:

$$\Delta T(t) = \Delta T \cdot \exp(-\frac{\Lambda \cdot t}{d \cdot C}) \tag{2-7}$$

將金屬薄膜在不同時間下之溫度衰減數據,經迴歸分析後,代入熱時間常 數,便可得到金屬薄膜之熱傳導係數。此法因使用脈衝式加熱,量測時須顧慮熱 損。

1990 年, Cahill 等人[6]發展出利用電性加熱及感溫技術的熱傳導法。此量 測法被通稱為 3ω法。此即本論文所採用之量測方法,原理及理論推導詳見下節。



圖 2-7、Käding 等人所設計之量測結構示意圖[7]。

2-3、3ω法

3ω法原理為利用沉積於薄膜之上細長金屬線作為加熱線,提供週期性正弦 波的電流變化,同時該金屬線亦為溫度感測線,待測樣品如圖 2-8 所示[6]。由於 金屬線之電阻值隨著溫度升高而升高,因此當金屬線輸入一個固定頻率(1ω)的正 弦波電流時,其本身的溫度將包含有一倍頻(1ω)及兩倍頻(2ω)的振盪變化,其中 2ω相關的溫度值,又與金屬線兩端所檢測出來的 3ω電壓訊號有關。故檢測出金 屬線的三倍頻(3ω)電壓訊號可推算出金屬線的兩倍頻(2ω)溫度振幅,亦即薄膜外 側之溫度值。再利用 Cahill[13-14]、Carslaw 與 Jaeger[15]推導出薄膜內側的溫度 值,代入傅立葉定律熱傳導方程式,便可求出薄膜之熱傳導係數。以下三個小節 將分述 3ω法的概念、理論細項及相關公式推導。

2-3-1、加熱線上的溫度變化(ΔT_{heater})

為了求得加熱線溫度。考慮在加熱線兩端通入電流,基於能量守恆的概念, 通入的電能將會轉換為焦耳熱(Joule Heating),直接表現出來的就是加熱線溫 度變化。其與加熱線兩端的3ω電壓訊號有關,透過鎖相放大器截取此特徵訊號, 代入加熱線本身材料的電阻溫度係數值(Temperature Coefficient of Resistance, TCR),即可將加熱線上溫度的變化求出。推導過程如下。



圖 2-8、3ω法量測樣品結構示意圖[6]。

圖2-9為3ω法所使用之金屬加熱線測試結構。假設在@以及®兩個電極之間 通入振幅為I₀,角頻率為ω的交流電流源,其數學表示式為:

$$I(t) = I_0 \cos \omega t \tag{2-8}$$



圖 2-9、3ω 法所使用之金屬加熱線測試結構。

考慮加熱線的電阻值為 $R_h(t)$,輸入給金屬加熱線之功率為:

$$P(t) = (I_0 \cos \omega t)^2 R_h(t) = I_0^2 (\frac{1 + \cos 2\omega t}{2}) R_h(t)$$

= $\frac{I_0^2 R}{2} - \frac{I_0^2 R}{2} \cos 2\omega t = P_{DC} + P_{2\omega} \cos 2\omega t$ (2-9)
1896

此輸入之功率可分為兩部份,一為不隨著時間改變之直流部份,另一項為隨 兩倍頻(2ω)震盪交流部份。基於能量守恆之觀念,所輸入之功率會轉換為焦耳 熱,故可將加熱線之溫度變化寫為:

$$\Delta T(t) = \Delta T_{DC} + \Delta T_{heater} \cos(2\omega t + \varphi)$$
(2-10)

其中包括直流部份及隨著頻率震盪之交流部份,而金屬加熱線之溫度變化會 隨兩倍頻震盪而變化。其與材料TCR係數有關,TCR值為材料固有的特性,TCR 值越大,表示單位的溫度變化量之內,材料的電阻值變化就大,反之亦然。。加 熱線的電阻值受溫度*T(t)*影響所產生的變化為:

$$R_h(t) = R_0[1 + \alpha \Delta T(t)]$$
(2-11)

(2-11)式中α即為加熱線的TCR值、R₀表示未通入電流時加熱線本身的電阻值。金屬加熱線之電阻值相對於溫度之變化可用下式表示:

$$R_h(t) = R_0[1 + \alpha T_\omega \cos(2\omega t - \phi)]$$
(2-12)

在金屬加熱線之溫度變化方面,Birge等人[16]提供了一套計算金屬加熱線之 溫度變化的理論方法,當在加熱線之兩端@與®輸入交流電流時,在另外兩端© 與®所量測到之跨壓即為所輸入之電流與加熱線電阻值之乘積,其可用下式表 示:

$$V(t) = I(t)R_{h}(t) = I_{0}\cos\omega t R_{0}[1 + \alpha T_{\omega}\cos(2\omega t - \phi)]$$

展開上式並對其作積化和差:
1896

$$V(t) = \{I_{o}R_{o}\cos\omega t\}_{\text{power source}} + \left\{\frac{1}{2}\alpha I_{o}R_{o}T_{\omega}\cos(\omega t - \phi)\right\}_{1\omega \text{ mode}}$$

$$+ \left\{\frac{1}{2}\alpha I_{o}R_{o}T_{\omega}\cos(3\omega t - \phi)\right\}_{3\omega \text{ mode}}$$
(2-13)

(2-13) 式包含了初始交流訊號(Power Source)以及因溫度變化而隨一倍 頻振盪(1 ω Mode),及隨三倍頻振盪(3 ω Mode)的電壓部份,對應定義(2-9) 式所示初始交流振盪振幅 $I_0R_0 \Rightarrow V_{\omega}$,隨三倍頻振盪的振幅大小 $\frac{1}{2}\alpha I_0R_0T_{\omega} \Rightarrow V_{3\omega}$, 則 $V_{3\omega}$ 可表為:

$$V_{3\omega} = \frac{\alpha I_0 R_0 \Delta T_{heater}}{2} = \frac{\alpha V_\omega \Delta T_\omega}{2}$$
(2-14)

在此溫度震盪的變化 ΔT_{o} 即為金屬加熱線的溫度變化 ΔT_{heater} ,移項後可得:

$$\Delta T_{heater} = \frac{2V_{3\omega}}{\alpha V_{\omega}} \tag{2-15}$$

利用鎖相放大器,並搭配 LabVIEW 儀器監控程式,可擷取 V₀和 V₃₀項,並 傳回電腦記錄;進而求出金屬線之溫度變化,亦即薄膜與金屬線接觸側之溫度。

2-3-2、待測膜與基板間的溫度變化($\Delta T_{interface}$)

以熱波的穿透深度來區分,3ω方法有兩種一維等向性的模型(Isotropic 1D Model),分別是針對厚膜(Thick Film)以及薄膜(Thin Film),在此所謂等向性是指熱在待測膜以及在基板(Substrate)中傳遞是等方向的,亦即假設待測膜以及基板的熱傳導係數都是等方向的。

(1) 厚膜與基板間的溫度變化 $(\Delta T_{interface})^{1896}$

薄膜與基材界面之溫度值求解方面,假設金屬線逸散至外界空氣之熱逸散量 (Heat Loss)被忽略不計,亦即金屬線所產生的熱量傳遞,被視為單方向穿過待 測薄膜而完全傳遞至矽基板上。經由求解暫態二維熱傳導方程式之後,溫度值可 被表示成:

$$\Delta T_{\text{int erface}} = \frac{P}{l\pi k_s} \int_0^\infty \frac{\sin^2(kb)}{(kb)^2 (k^2 + q^2)^{1/2}} dk$$
(2-16)

$$\left|\frac{1}{q}\right| = \sqrt{\frac{k_s}{2\rho C_P \omega}} \tag{2-17}$$

其中 $\frac{P}{l}$ 為單位長度所輸入之功率, k_s 為基板之熱傳導係數,b為金屬加熱線線寬之一半, ω 為所輸入之交流電流頻率, ρ 與 C_p 分別為基板之密度與比熱, $m \left| \frac{1}{q} \right|$ 之定義為熱波之穿透深度(Wave Penetration Depth, WPD)。

(2) 薄膜與基板間的溫度變化($\Delta T_{interface}$)

同樣考慮(2-16)式,由於實驗條件之加熱線金屬長約1000 μ m,線寬為10 與20 μ m,線的長寬比相當大,而待測膜厚在數十至數百奈米左右,晶圓厚度約 為550 μ m,加熱線寬在此遠大於待測之薄膜厚度。因此當金屬線通入週期性電流 之後,就薄膜本身而言,溫度傳遞為直角座標的一維模式,就矽基板而言,由於 加熱之溫度於適當週期時間內,所能侵入晶圓的深度(Penetration Depth, $\frac{1}{q}$) 遠大於加熱線寬2*b*,其能量傳遞可視為一條線熱源對矽基板做週期性加熱,溫度 暫態分佈呈現一維徑向分佈。

故將(2-16)式經由數值計算分析可以表示為

$$\Delta T_{\text{int erface}} = \frac{P}{l\pi k_s} \left[\frac{1}{2} \ln \left(\frac{D_s}{b^2} \right) - \frac{1}{2} \ln(2\omega) + \eta \right]$$
(2-18)

(2-18) 式中η建議值為0.923至1.05。此式可化簡為一與ln(ω)相依之線性方程:

$$\Delta T_{\text{interface}} = \frac{P}{l\pi k_s} f_{linear}(\ln(\omega))$$
(2-19)

以(2-19)式對 $\ln(\omega)$ 作圖,可得一斜率為負的直線,圖形斜率即為(2-19) 式中 $\frac{P}{l\pi k_s}$ 之值;因 $\frac{P}{l\pi k_s}$ 為一常數,其可用以計算基板熱傳導係數 k_s 以驗證實驗之 正確性。

2-3-3、薄膜熱傳導係數的推算

將薄膜上側之溫度差(2-15)式與薄膜矽基板側之溫度差(2-18)式相減, 即為薄膜兩側之溫度差 $\Delta T_f(\Delta T_f = \Delta T_{heater} - \Delta T_{interface})$,根據 Fourier's Law,代入 式(2-6),即可推算薄膜之熱傳導係數 k_f

$$k_f = \frac{Pt}{2bl\Delta T_f} \tag{2-20}$$

(2-20)式顯示熱傳導係數與頻率無相關性,理論上無論輸入何種交流頻率都能得到定值的結果。圖2-10即為Lee與Cahill[17]在78以及300°K的溫度下,分別對45 nm的氧化矽薄膜進行熱傳導係數的量測,結果顯示在頻率100至6000 Hz之間,薄膜的溫度差ΔTf為一定值、此頻率範圍將為往後實驗量測參數之依據。



圖2-10、Lee與Cahill以3ω法量測氧化矽薄膜之實驗值[17]。

倘若是多層膜結構(在此以兩層薄膜為例)的結構,則須準備兩個樣本,如 圖 2-11 所示,其中一個樣本只有參考薄膜,另一個樣本則包含了參考薄膜以及 待測薄膜。先量測出 k,之值,再量測複合薄膜之總體熱傳導係數值,復利用熱 阻的串聯觀念,透過下式[18]換算出待測薄膜之熱傳導係數值 k_f:

$$\frac{t_r + t_f}{k_{total}} = \frac{t_r}{k_r} + \frac{t_f}{k_f}$$
(2-21)

其中t,是參考薄膜的厚度、t,是待測薄膜的厚度。在加熱線寬度與加熱功率相同的前提下,由兩個樣本的溫度差可以得到待測薄膜的垂直熱傳導係數值。此法多用於待測物為良導體的情形,引入參考薄膜做為絕緣層。然而這樣的方法,並不是直接獲得待測薄膜熱傳導係數的方法,因而可能導致實驗誤差。



2-4、界面熱阻抗(Interfacial Thermal Resistance, R_{TBR})

除了尺寸效應使薄膜之有效熱傳導係數降低以外,界面的材料不連續更是阻 礙了聲子的傳輸,薄膜之熱邊界效應(Thermal Boundary Effect)以及聲子、自 由電子之散射效應增強,如圖2-12,聲子穿過界面處,因材料晶格發生變化產生 散射現象,有部分聲子穿透界面,另一部份則會發生反射,因而在界面處產生溫 降(Temperature Drop);定義界面熱阻抗(*R*_{TBR})為:

$$R_{TBR} = \frac{\Delta T}{q} \tag{2-22}$$

其中 ΔT 為界面兩端的溫度差, q 為單位面積的熱通量。



圖2-7、界面熱阻示意圖。

界面熱阻抗概念之演進如表2-2所示,以下將就不同的界面熱阻理論加以說明,其中包括聲異理論模式之彈性與非彈性散射,散異理論模式之彈性與非彈性散射,以及散射聲異理論模式。

	表 2-2、界面熱阻抗概念之演進。
年代	理論模型
1959	聲異理論模型(Acoustic Mismatch Model, AMM)
1989	散異理論模型(Diffuse Mismatch model,DMM)
1992	界面層模型(Interfacial Layer Model, ILM)
2001	散射聲異理論模型(Scattering Mediated Acoustic Mismatch Model, SMAMM)

2-4-1、聲異理論模式[19]

聲異理論模式(Acoustic Mismatch Model、簡稱AMM)是由Little[19]於1959 年提出,他假設界面為一平滑界面,界面熱阻全由吸收所造成,僅考慮穿透與反 射,不考慮散射效應。且入射角與折射角遵循幾何光學中的Snell定律:

$$\frac{\sin\theta_1}{v_1} = \frac{\sin\theta_2}{v_2} \tag{2-23}$$

界面反射率和穿透率表示如下:

$$R_{12}(\mu_1) = \left| \frac{Z_1 \mu_1 - Z_2 \mu_2}{Z_1 \mu_1 + Z_2 \mu_2} \right|^2$$
(2-24)

$$\tau_{12}(\mu_1) = \frac{4Z_1 Z_2 \mu_1 \mu_2}{\left(Z_1 \mu_1 + Z_2 \mu_2\right)^2}$$
(2-25)

其中 μ_i 為方向餘弦, $Z_i = \rho_i v_i$ 為材料的聲阻抗(Acoustic Impedance), ρ_i 為材料密度(Density), v_i 為材料聲子群速。以上(2-24)和(2-25)兩式僅在彈性散射過程(Elastic Scattering Process)中適用,即穿透與反射的聲子頻率和入射聲子頻率相同,不因碰撞發生改變,因此符合下列關係式:

$$R_{21}(\mu_2) = R_{12}(\mu_1)$$
(2-26)

$$\tau_{21}(\mu_2) = \tau_{12}(\mu_1)$$
(2-27)

過去的研究指出AMM模式的預測只有在極低溫度下符合實驗結果,隨著溫度的上升,聲子物質波波長的縮小進而接近界面粗糙度時,使得散射效應不得不加以考慮,故不適合處理高溫系統。

Chen[20]進一步考慮非彈性散射過程(Inelastic Scattering Process),入射角與折射角不再遵守Snell定律,而是遵循以下之關係式:

$$\frac{\sin\theta_1}{\sin\theta_2} = \left(\frac{C_2 v_2}{C_1 v_1}\right)^{1/2}$$
(2-28)

在極低溫系統下,比熱C正比於 $\frac{1}{v^3}$,與彈性散射過程的AMM模式一致。

2-4-2、散異理論模式[21]

散異理論模式(Diffuse Mismatch Model,簡稱DMM)是由Swartz等人[21] 於1989年提出,和AMM模式不同,假設所有聲子在邊界上為無方向性的散射, 且散射後狀態與散射前的狀態無關,其穿透率及反射率符合下述關係式:

$$\tau_{12} = R_{21} = 1 - \tau_{21} \tag{2-29}$$

並假設聲子受到細緻平衡(Detail Balance)的限制,於單位時間、單位體積 下擁有相同能量ħω的聲子,離開介質1的聲子數目必須等於離開介質2的聲子數 目:

$$\sum_{m} v_{1m} N_{1m}(\omega, T) \tau_{12}(\omega) = \sum_{m} v_{2m} N_{2m}(\omega, T) \tau_{21}(\omega)$$
(2-30)

其中*v_{im}*是在介質某模態下聲子的行進速度,模態*m*有橫向(Transverse)和縱向(Longitudinal)兩種,*N_{im}*則是在相同溫度下*i*介質中單位體積聲子的數量。利用(2-29)式,在德拜近似(Debye Approximation)下得到穿透率如下式所示:

$$\tau_{12} = \frac{\sum_{m}^{N} v_{2m}^{-2}}{\sum_{m} v_{1m}^{-2} + \sum_{m} v_{2m}^{-2}}$$
(2-31)

由於德拜近似在溫度升高時不適用, Chen[20]於1998年另外提出(2-15)式 且假設系統中溫度變化不大,故比熱可視為一常數, 他得到強度與比熱之間的關 係如下:

$$I_0 = \frac{\nu C(T - T_{ref})}{4\pi}$$
(2-32)

假設界面兩邊處於相同溫度,遵守能量守恆,可導得穿透率的表示式如下:

$$\tau_{12} = \frac{C_2 v_2}{C_1 v_1 + C_2 v_2} \tag{2-33}$$

此推導過程中,假設所有頻率的聲子均能穿透界面,暗示著界面為非彈性散射,故此為非彈性散射理論模式(Inelastic Diffuse Mismatch Model)。

2-4-3、散射聲異理論模式[22]

散射聲異理論模式 (Scattering-mediated Acoustic Mismatch Model,簡稱 SMAMM)由Prasher和Phelan[22]比較EPRT和ERT的不同處,進一步修正AMM 模式於2001年提出。他們認為除了AMM模式指出吸收造成的界面熱阻外,仍有 散射效應造成的界面熱阻需考慮。ES $\frac{d^2y}{dt^2} + \frac{1}{9}\frac{dy}{dt} = \frac{d^2y}{dx^2}$ 1896 (2-34)

由上述波動方程式(2-33)式求解波函數,其中*9*為阻泥係數,單位為秒, 重新定義一等效速度(Effective Velocity)[°]如下:

$$\widetilde{v} = \frac{v}{\sqrt{1 + \frac{i}{9\omega}}} = \frac{v}{a' + ib'}$$
(2-35)

$$\ddagger \oplus \mathcal{G} = \frac{\tau}{\sqrt{1 + \left(\frac{1}{2\tau\omega}\right)^2}} , \ a' = \sqrt{1 + \left(\frac{1}{2\tau\omega}\right)^2} , \ b' = \frac{1}{2\tau\omega}$$
(2-36)

入射角與折射角依然遵循Snell定律:

$$\tilde{v}_1 \sin \theta_2 = \tilde{v}_2 \sin \theta_1 \tag{2-37}$$

折射角θ2以入射角θ表示:

$$\frac{\cos\theta_2}{\tilde{v}_2} = \sqrt{\left(\frac{1}{\tilde{v}_2}\right)^2 - \left(\frac{1}{\tilde{v}_1}\right)^2 \sin^2\theta_1}$$
(2-38)

SMAMM的穿透率及反射率如下表示:

$$R(\theta_{1}) = \frac{\left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} - \frac{A}{\rho_{2}}\right]^{2} + \left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} + \frac{B}{\rho_{2}}\right]^{2}}{\left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} + \frac{A}{\rho_{2}}\right]^{2} + \left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} - \frac{B}{\rho_{2}}\right]^{2}}$$

$$\tau(\theta_{1}) = 1 - R(\theta_{1})$$
(2-39)
(2-39)
(2-39)

其中A和B分別是(2-38)式的實數和虛數部分。

以(2-40)式的基本概念,合併考量電子與聲子在金屬材料內對於電性與熱傳的貢獻,Beloborodov等人[23]等人根據Wiedemann-Franz 定律[24]的觀念,對於Lorentz Number(L)提出修正:

$$\frac{k}{\sigma} = LT \tag{2-41}$$

其中 k 為熱傳導係數、 σ 為電導率、T 為溫度,其中 $L = \frac{\pi^2}{3} \left(\frac{k_B}{e} \right)^2$, k_B 為波

茲曼常數, e 為電子電荷。Beloborodov 等人的修正式表示 Lorentz Number 為溫

度的函數,對此 Bo Feng 等人[25]一併考量尺寸效應,推導出薄膜熱傳導係數與 塊材之熱傳導係數的關係為:

$$k_f = \frac{\overline{\lambda}_f}{\lambda_b} k_b \tag{2-42}$$

其中 $\bar{\lambda}_f$ 為薄膜熱傳導有效之平均自由徑,考量電子在材料內之平均粒徑與 晶界散射之關係,提出一模型描述對 $\bar{\lambda}_f$ 之貢獻:

$$\bar{\lambda}_{f} = \bar{\lambda}_{p} (1-p)^{\bar{\lambda}_{p}/D}$$
 (2-43)
其中 p 為晶界散射係數 (Grain-boundary Scattering Coefficient), p 值越大
代表散射機率越大,晶界的阻抗程度越顯著, $\bar{\lambda}_{p}$ 為電子散射之平均自由徑, D
為材料的平均粒徑, $\bar{\lambda}_{p}/D$ 可表示為有效碰撞機率。

2-5、交流阻抗分析(AC Impedance Analysis)

交流阻抗分析經常被使用於研究材料傳導性質或其表面電化學反應[26],以 其不同頻率範圍對應不同的電性特性,分析晶界、晶域邊界、晶粒與電極與其它 異質結構的導電行為,進而得知材料的整體極化程度。

對系統施加一小振幅之交流訊號,系統會有一對應之正弦波電流響應,依其 振幅差異、時間延遲可藉由複數平面表示阻抗各分量、大小以及相位角。阻抗(Z) 定義如下:

$$Z = \frac{v(t)}{i(t)} = Z' + jZ''$$
(2-44)

藉由等效電路模擬阻抗圖譜可用以描述材料特性,如電阻只在實數軸有應 答,無虛數軸部份,代表電阻純粹在電路中消耗能量。而電容及電感正好相反, 只有虛數軸而無實數軸部份,且為頻率的函數,可造成電流與電位的落後或超 前。當頻率無限大時電容幾乎不存在,造成短路(Short Circuit),而當頻率小 到近似直流電時,電容之阻抗近乎無限大,造成開路(Open Circuit)。在一般 界面系統中,電阻與電容常被援引以模擬電極界面間的電子傳遞現象。外部電路 的串聯阻抗,以電阻(Series Resistance, *R_s*)表示,界面中電荷轉移所需之活化 能,則以極化電阻(Polarization Resistance, *R_p*)表示。至於兩電極間的電雙層, 可用電容(Capacitance)表示。以下將就簡單的等效電路模型分別描述:

- (1) 若為單一電阻元件,如圖 2-13 (a),其阻抗值為: Z=R,遵守歐姆定律,
 V=IR、θ=0,其阻抗值等於本身之電阻值,與頻率無關。
- (2)若為單一電容元件,如圖 2-13(b),其阻抗值為: $Z = \frac{1}{j\omega C}$,相位角 $\theta = -\frac{\pi}{2}$, 阻抗值與頻率有關,其中 C 即為電容值,當電容較大或頻率較高時會有較 小之阻抗。 1896
- (3) 當電阻與電容串聯,如圖2-13(c),總阻抗值為各元件之加成:

$$Z = Z_1 + Z_2 = R - \frac{1}{j\omega C} = R + \frac{j}{\omega C}$$
(2-45)

(4)當一電阻與一電容並聯,如圖 2-13 (d),總阻抗值之倒數為各元件阻抗值倒數之加成:

$$\frac{1}{Z} = \frac{1}{R} + \frac{1}{\frac{1}{j\omega C}} = \frac{1}{R} + j\omega C \qquad (2-46)$$

$$Z = \frac{1}{\frac{1}{R} + j\omega C} = \frac{R}{1 + (\omega RC)^2} - j\frac{\omega R^2 C}{1 + (\omega RC)^2} = Z' + jZ'' \qquad (2-47)$$

$$\Rightarrow \omega_1 = (RC)^{-1}$$
,可以得到:

$$Z' = \operatorname{Re}(Z) = \frac{R}{1 + (\omega/\omega_1)^2}$$

$$Z'' = \operatorname{Im}(Z) = -\frac{R(\omega/\omega_1)}{1 + (\omega/\omega_1)^2}$$
(2-48)
(2-49)

經代數變換即可得到下式:

$$\left(Z' - \frac{R}{2}\right)^2 + \left(Z'' - 0\right)^2 = \left(\frac{R}{2}\right)^2$$
(2-50)

經計算後等效電路的阻抗值為一帶複數的圓方程式,橫軸為實部,縱軸為虛部,此半圓圓心為(
$$\frac{R}{2}$$
,0),半徑為 $\frac{R}{2}$,而 $\omega = 0$ 的點對應(R ,0),當 ω 趨近無窮大的點則對應原點(0 ,0)。
(5)串聯兩個並聯的RC電路時,其阻抗值如式
令 $\omega_1 = (R_1C_1)^{-1} \cdot \omega_2 = (R_2C_2)^{-1}$,由前面推導可知 $R_1C_1 \cdot R_2C_2$ 之阻抗分別為 Z_1

與 Z_2

$$Z_{1} = \frac{R_{1}(1 - \omega/\omega_{1})}{1 + (\omega/\omega_{1})^{2}}$$
(2-51)

$$Z_{2} = \frac{R_{2}(1 - \omega/\omega_{2})}{1 + (\omega/\omega_{2})^{2}}$$
(2-52)

電路的總阻抗為 $Z = Z_1 + Z_2$,如(2-53)式所示:

$$Z = \frac{R_1(1 - \omega/\omega_1)}{1 + (\omega/\omega_1)^2} + \frac{R_2(1 - \omega/\omega_2)}{1 + (\omega/\omega_2)^2} = Z' + Z''$$
(2-53)

$$Z' = \frac{R_1}{1 + (\omega/\omega_1)^2} + \frac{R_2}{1 + (\omega/\omega_2)^2}$$
(2-54)

$$Z'' = -\frac{R_1(\omega/\omega_1)}{1 + (\omega/\omega_1)^2} - \frac{R_2(\omega/\omega_2)}{1 + (\omega/\omega_2)^2}$$
(2-55)

$$Z' = \frac{R_2}{1 + (\omega/\omega_2)^2} , \quad Z'' = -\frac{R_2(\omega/\omega_2)}{1 + (\omega/\omega_2)^2}$$
(2-56)

經代數變換即可得到下式:

$$\begin{pmatrix} Z' - \frac{R_2}{2} \end{pmatrix}^2 + (Z'' - 0)^2 = \begin{pmatrix} R_2 \\ 2 \end{pmatrix}^2$$
(2-57)

$$\text{ blt I transformation of the set of the set$$

$$Z' = R_2 \cdot Z'' = 0$$

(3) 當 $\omega_2 > \omega 且 \omega \sim \omega_1$ 時, $\omega/\omega_2 \rightarrow \infty$ 故

$$Z' = \frac{R_1}{1 + (\omega/\omega_1)^2} + R_2 , Z'' = -\frac{R_1(\omega/\omega_1)}{1 + (\omega/\omega_1)^2}$$
(2-58)

經過代數變換即可得到下式:
$$\left(\left(Z'-R_2\right)-\frac{R_1}{2}\right)^2 + \left(Z''-0\right)^2 = \left(\frac{R_1}{2}\right)^2$$
(2-59)

由上式可知在 $\omega/\omega_2 \to \infty$ 時其阻抗值表現出來的圖形為一圓心為 $(R_2+\frac{R_1}{2},0)$,半徑為 $\frac{R_1}{2}$ 的半圓。當 $\omega = \omega_1$ 時, $(Z',-Z'') = (R_2+\frac{R_1}{2},\frac{R_1}{2})$ 。

综合此三者可得圖2-14,為兩半圓構成之阻抗特徵圖譜。在多晶材料中,如圖2-15所示,視晶界與晶粒之串聯如多個平行板電容器串聯而成,若以晶界對應的等效電路元件為*R*₁及*C*₁,以晶粒對應的等效電路元件為*R*₂及 *C*₂,即可由其等效電路圖中得到晶界與晶粒的電阻與電容,此即為van Dijk 與Verkerk所提出的Brick Layer模型[27,28],此法普遍用於釐清晶界與晶粒 與其它異質結構之電性。



圖 2-8、交流阻抗之基本等效電路模型。



圖 2-9、串聯兩並聯的 RC 電路之阻抗圖譜。



2-6、相變化記憶體(Phase-change Memory, PCM) 簡介

硫屬合金化合物(Chalcogenides)又被稱為相變化材料(Phase-change Materials),其記錄功能係在 1960 年由 S.R. Ovshinsky 首先發現[29],為利用合金材料於結晶態與非晶態之間的電阻值差異作記。訊號寫入(Write)和擦拭(Erase)的方式乃利用電流加熱或是脈衝的方式,使其由非晶態轉換成結晶態 達到寫入的目的;反之,欲擦拭訊號則施予一更大的能量使合金由結晶態再轉換成為非晶態,達到消除的目的,原理如圖 2-16 所示。



圖 2-11、PCM 操作記憶原理[29]。

在記錄操作時,欲由非晶態轉換成結晶態,即由0轉變為1時,所施予之能 量範圍必須介於硫屬合金化合物之熔點(Melting Point,*T_m*)以下,相變化溫度 (Phase-change Temperature,*T_c*)以上,保持一段時間使其發生結晶,來達到寫 入1之效果;反之,欲由1轉變為0時,所需施予之能量範圍必須大於此硫屬合 金之*T_m*以上,使其由結晶狀態轉換成短程有序之液態,然後快速焠火(Quench) 冷卻,讓原子來不及成為長程週期排列,維持在非晶態而達到記錄消除之目的。

相 變 化 材 料 可 區 分 為 成 核 型 (Nucleation-dominated) 與 成 長 型 (Growth-dominated)兩大類、具有快速成核特性的 Ge₁Sb₄Te₇、Ge₁Sb₂Te₄ 與 Ge₂Sb₂Te₅(GST)等為成核型材料之代表,成核時間比起成長速率大得多的 SbTe 合金為成長型材料之代表,其通常以摻雜(Doping)調整材料特性,如 AgInSbTe、 GeInSbTe 等。GST 具有高的熱穩定性($E_a > 2 \text{ eV}$)、快速結晶(結晶速率 $\leq 50 \text{ nec}$) 以及高覆寫次數 ($\geq 10^5$)的特性而成為 PCM 中最常被拿來研究的材料。GST 具 有兩種結晶結構,一為介穩態的 FCC 結構,另一為高溫穩定相的 HCP 結構[30, 31]。如圖 2-17 所示,在剛鍍製完時,GST 為非晶態,當加熱至約 200°C 時,會 由原本的非晶相轉換成介穩的 FCC 相,進一步加熱至 400°C 時,則會由介穩 FCC 相轉變為穩定 HCP 相。在圖 2-18 電阻率對溫度的變化圖中[32],在 150 及 350°C 會各有一段陡峭的電阻率改變,是由於發生了結構上的變化而導致電阻率會有急 遽下降的情況產生。

相變化材料無論光誘發或者電場誘發均存在不同的物理性的轉變,如光的吸

收率、反射率、電阻率、和熱傳導率等,其中熱傳導率影響材料是否能在高溫退 火的情況下迅速淬冷,迅速淬冷造成非結晶態的降溫速率數量級約為 10⁹ °K/sec[33],倘若無法迅速淬冷則無法擁有良好的可逆性,故材料的熱物理特 性對於 PCM 的研發扮演關鍵角色。以 GST 材料系統而言,在受熱中由非晶態轉 變為 FCC 及較高溫時之 HCP 結構時,其以熱反射法所量測的熱傳傳係數亦隨著 溫度及結構的變化從 0.2 W/m·°K 昇高至 1.8 W/m·°K (見圖 2-19) [34],量測到 的界面阻抗值則約界於 5 到 30 m²·°K/GW[34,35]。



圖 2-12、不同溫度狀態下之 GST 結構示意圖[30,31]。





圖 2-19、GST 熱傳導係數隨溫度變化圖[34]。

2-7、研究動機

綜觀上述薄膜熱傳導特性量測方法,本論文研究採用3ω法建構薄膜熱傳導 係數量測系統,乃考量其熱傳導係數數值取得的直接性,以及熱源衍生熱度與熱 損較低兩種特徵。

系統建構完成後,並將3ω法應用於硫族金屬材料薄膜的熱傳導係數量測。 選用應用於PCM的GST合金系統為討論主題,乃因目前GST薄膜的記錄特性均以 通電加熱產生相變化,然而目前GST材料的熱傳導係數之相關特性仍援引自塊 材,對於薄膜之熱物理特性仍未完備。故本論文研究期望釐清GST薄膜及其相變 化之微觀熱物理特性(如熱傳導係數、界面熱阻等),以期了解PCM元件之熱 穩定性。並利用即時交流阻抗分析(*In-situ* AC Impedance Analysis)量測GST薄 膜其電阻與交流阻抗隨溫度之變化,以探討其等效電路模型並提出一簡易數值分 析模型,討論GST薄膜結構與組成對電性與熱傳導係數之影響。

第三章

實驗方法及步驟

3-1、實驗流程

實驗方法及步驟如圖 3-1 所示。



圖 3-1、實驗流程圖。

3-2、試片製備

3-2-1、電性量測試片

對於(100)、*n*-type 矽晶圓先以溼氧化法(Wet Oxidation)長成一層約 500 nm 的氧化層,以做為 GST 薄膜試片濺鍍之基板,此乃防止後續量測電性之漏電流 產生。GST 薄膜製備乃使用射頻磁控濺鍍法(RF Magnetron Sputtering),濺鍍 製程條件列表於表 3-1,濺鍍背景壓力小於 3×10⁻⁶ torr。

除了濺鍍 GST 之外,本實驗亦製備鈰(Ce)元素掺雜之 GST 薄膜(以下稱為 GST-Ce)做為參數比較。Ce 之掺雜以貼靶法(Target Attachment Method)進行,掺雜量以貼在 GST 靶上的 Ce 片總面積決定之,本實驗選用 Ce 之貼片面積約為 GST 靶面積之 7%。



表 3-1、 電性試片製程條件。

3-2-2、3ω法熱傳導係數量測試片

試片製備與電性試片近似,亦使用射頻磁控濺鍍法完成之。以 n-型、(100) 矽晶做為基板,因受限 3ω法量測原理,若待測薄膜為良導体,則量測金屬加熱 線之阻值時會與薄膜整個導通,故必須先在待測薄膜上沉積一層絕緣層,以隔絕 加熱線金屬與待測薄膜,選用 ZnS-SiO₂ 做為絕緣層。ZnS-SiO₂ 常用於相變化光 碟片之介電層,可以濺鍍製程製完成,且因其具有吸收率小、熱傳導係數小、熱 膨脹率小、結構強度佳等之優點,遂援用於熱傳導係數試片製備,亦為使試片製 程溫度考量之需。

加熱線的部分則使用金(Au),但由於Au的附著能力較差,故先沉積20nm的絡(Cr)作為黏著層,再濺鍍100nm的Au,加熱線圖形(見圖3-2)以微影製程(Photolithography)製於矽晶基板上,本實驗使用1500µm的加熱線線長、搭配10與20µm兩種加熱線線寬,濺鍍製程條件列於表3-2。

	ZnS-SiO ₂	GST	GST-Ce	Cr	Au
工作壓力(mtorr)	5			3	
工作氣體/流量(sccm)	Ar/15	FS	Ar	/10	
RF/DC	RF	RF	RF	DC	DC
濺鍍功率(W)	150	60	50	100	200
薄膜厚度(nm)	80	150	150	20	100
-					•

表 3-2、熱傳導係數試片製程條件。



圖 3-2、3ω法試片(a) 加熱線圖形上試圖與(b) 試片剖面圖。

為了驗證所架設之 3ω法系統之正確性,本實驗同時量測電漿輔助化學氣相 沉積(Plasma Enhanced Chemical Vapor Deposition, PECVD)鍍著二氧化矽 (Silicon Dioxide, SiO₂)薄膜之熱傳導係數,並與既往研究報導比對;在實際 進行 GST 薄膜之熱傳導係數前,亦須先完成單層 ZnS-SiO₂薄膜之熱傳導係數之 量測,單層薄膜之熱傳導係數量測試片結構如圖 3-3 所示。



圖 3-3、單層薄膜之熱傳導係數量測試片結構。

3-3、電性量測與分析

電性量測分為退火電性量測與即時升溫電性量測兩部分,兩者皆於自組之即 時電性量測系統(*in-situ* Electrical Measurement System)完成,架構見圖 3-4。



圖 3-4、即時電性量測系統架構。

在溫度量測方面,需注意儀器實際上取得之數據為熱電動勢,故必須把經過 補償後的熱電動勢值轉換為溫度,本實驗採用 K-type,參照 K-type 熱電偶熱電 動勢-溫度轉換方程式[36]:

$$T = 0.226584602 + 24152.10900x + 67233.4248x^{2} + 2210340.682x^{3}$$

-860963914.9x⁴ + 483506×10¹⁰x⁵ - 1.18452×10¹²x⁶ (3-1)
+1.38690×10¹³x⁷ - 6.33708×10¹³x⁸

式(3-1)中 x 為熱電動勢,可依所得之熱電動勢變化轉換成溫度變化以記錄溫 度與升溫速率。

電性量測方面,量測 GST 薄膜電阻時需注意其在相變化過程中有相當大的 電阻值變化,若直接以「Ω」檔位量測,會超過機台量測極限,故輸入定電流記 錄電壓變化,再計算電阻值。此法須注意選擇電流不可過大、也不可過小。大的 電流適用於低電阻狀態,卻難以量測高電阻狀態;小電流則相反。本實驗設定供 給電流大小在 0.1 mA。

3-3-1、退火之 GST 試片 電性量測 [5]

將濺鍍完成之 GST 試片分別在 160、180、200、225、250、275、300、325 及 350°C 溫度下退火 30 分鐘後在自然冷卻至室溫之後,以 HP 4194A 阻抗-增益 分析儀 (Impedance-Gain Analyzer) 量測其交流阻抗值。HP 4194A 設定之頻率範 圍為 100-15 MHz; NAO: 32; Integration Time: Medium; Osc Level: 0.5 V。

3-3-2、即時電性量測

量測於 Ar 氣氛環境中進行。將試片置於真空腔體中的加熱平台上,設定溫度條件後以 5°C/min 升溫速率加熱,並分別於 100、150、175、200、225、250、275、300、325 及 350°C 等溫度持溫 10 分鐘,並即時以 HP 4194A 量測交流阻抗值,量測之參數設定與 3-3-1 節所述相同,升溫過程中並同時以 Keithley 2400 電流-電壓源量測電阻值。

3-4、3ω法薄膜熱傳導係數量測與分析

本實驗之薄膜熱傳導係數量測係以 3ω 法概念建構,自組之 3ω薄膜熱傳導係 數量測系統架構圖示於圖 3-5。



3ω量測方法乃將製備完成之熱傳導試片串聯於系統中,由鎖相放大器輸出 一頻率為ω振盪的交流電流,使其分別通過外加電阻(Additional Resistor, *R_s*) 以及熱傳導試片上的加熱線,將兩訊號通入訊號濾波電路,藉LabVIEW程控調 變濾波電路內之輸出倍數,使兩訊號回傳至S850相消時僅剩*V*_{3ω}訊號。以此訊號 輸出、加以計算即可得到待測物之熱傳導係數值。

3-5、X 光繞射分析(X-ray Diffraction, XRD)

將已鍍製完之試片利用5°C/min的升溫速率,升溫至不同退火溫度後做之試 片置於X光繞射儀(Bruker Instruments D8 DISCOVER System)進行結構分析, 實驗參數為:電壓/電流 = 40 kV/40 mA; Cu- K_{α} Radiation; λ = 0.154056 nm; Anti Scatter Slit = 0.2 mm; Secondary Optics Soller = 0.35; Beam Size = 0.8 mm; 入射 角度 = 2°; 掃描角度範圍 = 20°~80°; 掃描速度 = 0.04°/sec。



第四章

結果與討論

4.1、Au/Cr 薄膜之 TCR 測定

TCR量測係因3ω法之進行須先了解Au/Cr加熱線之電阻熱性質,以利後續之 數據處理。當材料受到環境溫度之變化時,其電阻值會隨著溫度變化而有所改 變,此一材料特性可以TCR值(α)之大小描述之;電阻與溫度變化之關係可用 下式表示:



(4-2) 式中 $\frac{dR}{dT}$ 代表電阻值隨溫度變化之斜率。

因加熱線為Au-Cr之複合金屬薄膜,未有其TCR值之資訊或報導,故先行援 引鋁(Al)做為校正基準片,確認量測值之正確性後,再以此法量測Au-Cr金屬 薄膜。試片製備的部分Au-Cr薄膜比照熱傳導係數試片的參數,Al薄膜則以Si為 基材,其先以濕式氧化法長出氧化矽層做為絕緣層,再以濺鍍法製備150 nm厚的 Al膜以進行量測。

在此利用四點量測法來求得加熱線之電阻值,援用3-3節提及之即時電性量 測系統,將試片置於於加熱平台,先量測此金屬加熱線在室溫下之電阻值,再以 1°C/min升溫速率加熱至300°C,即時量測不同溫度下加熱線電阻值的變化,圖4-1 所示為量測之平均結果;如圖4-1所示,求取其TCR值如下:

$$\alpha_{\rm Al} = \frac{1}{R_0} \frac{dR}{dT} = \frac{1}{56.2336} \times 0.10155 = 0.001806 \,^{\circ}\text{C}^{-1}$$
$$\alpha_{\rm Au-Cr} = \frac{1}{R_0} \frac{dR}{dT} = \frac{1}{27.51057} \times 0.06295 = 0.002275 \,^{\circ}\text{C}^{-1}$$

Al之TCR值與參考文獻[37]所報導之數值 $\alpha_{Al} = 0.0020 \pm 0.0002 \circ C^{-1}$ 極相近,故確認本實驗量測方法之正確性。



圖 4-1、Al 與 Au-Cr 之電阻隨溫度之變化圖。

4.2、標準試片建立暨3ω量測系統驗證

為驗證建立的量測系統之正確性,本研究以PECVD沉積不同厚度(50、100 與300 nm)之SiO₂薄膜做為參考試片以量測其平均熱傳導係數。由於加熱線的線 寬遠大於薄膜的厚度,在薄膜內之熱量傳遞可視為沿薄膜垂直方向的一維傳遞模 式。以300 nm厚的SiO₂試片為例,將擷取出來的 $V_{3\omega}$ 與頻率,代入(2-15)與(2-18) 式,分別求得加熱線溫度 ΔT_{heater} 與界面間的溫度 $\Delta T_{interface}$,以此二者對 $ln(\omega)$ 做圖, 如圖4-2所示,可發現其為兩斜率為負之平行直線,代表薄膜兩個界面間的溫度 差為一定值,故可藉由給定一變頻範圍以迴歸出溫度差值($\Delta T_f = \Delta T_{heater} - \Delta T_{interface}$),進而代入(2-6)式,將薄膜的熱傳導係數求出,圖4-3即為圖4-2之 溫度差值換算之熱傳導係數之結果。

對於50、100與300 nm厚之SiO₂量測所得之平均熱傳導係數分別為 $k_{50 nm}$ = 1.19 W/m·°K、 $k_{100 nm}$ =1.21 W/m·°K與 $k_{300 nm}$ = 1.35 W/m·°K。已知隨薄膜厚度的下降,尺寸效應(Size Effect)的效應漸趨顯著,會導致實驗量測之熱傳導係數亦隨之降低。為求得薄膜本質熱阻(Intrinsic Thermal Resistance, R_{th})值,考量膜厚與熱傳導係數之變異關係,在此採用熱阻概念進行數據迴歸,視量測之整體熱阻值為為薄膜本身本質熱阻與其邊界熱阻(Thermal Boundary Resistance, R_{TBR})之串聯,以膜厚對應熱阻作圖,如圖4-4所示,其迴歸線可以(4-3)式表示:

$$R_{th} = R_{TBR} + \frac{t}{k_i} \tag{4-3}$$

式中t為薄膜厚度,斜率 $1/k_i$ 即為材料的本質熱傳導係數(Intrinsic Thermal Conductivity, k_i)之倒數,該值不隨著材料尺寸改變而改變。而當膜厚為零時,其趨勢線在y軸上有一截距值,此即 R_{TBR} 值。

對於PECVD SiO₂,以此迴歸得到之k_i值為1.41 W/m·°K,界面熱阻R_{TBR}為 8.72×10⁻⁹ m²·°K/W,與表4-1所列之相關文獻量測之SiO₂薄膜的k_i與R_{TBR}值比對, 本實驗所得之數值與其皆十分近似,表4-1所列之R_{TBR}值雖有差異,但大抵仍落 在10⁻⁸至10⁻⁹ m²·°K/W區間,與本實驗所得之數量級亦相近,此驗證本實驗量測 設備數值有其準確性,後續將應用此系統量測GST薄膜之熱傳導係數。



圖4-3、以圖4-2之溫度差值換算之SiO2薄膜之熱傳導係數。



圖 4-4、PECVD SiO2 膜厚對應 Rth 之關係圖。

務主孝	古法	膜厚	k_i	R_{TBR}	參考	
贸化有	力広	(nm)	$(W/m \cdot {}^{\circ}K)$	$(10^{-8} \mathrm{m}^2 \cdot \mathrm{^\circ K/W})$	資料	
本實驗	PECVD	Intrinsic	1.41	0.87	NA	
	Thermal		1.44	2.4		
	Oxidation	Intrinsic	1.44	3.4		
Yamane, et al.	PECVD	Intrinsic	1.10	2.9	[38]	
	E-beam	Intringia	1.02	1.0		
	Evaporation	Intrinsic	1.03	1.9		
Criffin at al	Thermal	Intrincio	1 47	2.05	[20]	
Ginni, et al.	Oxidation	mumsic	1.47	2.03	[39]	
Coverboy, et al	Thermal	Intrincio	1.065	0.619	[40]	
Govorkov, et al.	Oxidation	mumsic	1.005	0.018	[40]	
Lee and Cabill	PECVD	920	0.9	NA	[17]	
	TECVD	1900	1.15	NA	[1/]	
Yang, et al.	PECVD	20000	1.17	NA	[41]	
Hu, et al.	PECVD	9600	1.26	NA	[42]	
M. von Arx, et al.	PECVD	1148±28	0.76±0.07%	NA	[43]	

表4-1、參考文獻所列之SiO2薄膜的熱傳導係數與界面熱阻值。

4-3、XRD 結構分析

將試片分別以 5°C/min 升溫速率升溫至 200、225、250、275、300、325 及 350℃,持溫 30 分鐘後並以爐冷至室溫,以 XRD 分析純 GST 與 GST-Ce 結構上 變化,並計算晶格常數與平均晶粒尺寸;圖 4-5(a)與 4-5(b)所示為 GST 與 GST-Ce 薄膜於各退火溫度條件下所得之 XRD 繞射圖譜。

由 JCPDS 資料庫比對可知,初鍍之 GST 與 GST-Ce 薄膜均維持非晶態,隨 退火溫度上升,圖 4-5(a)顯示 GST 在 200°C 以上轉為 FCC 相,升溫至 350°C 時轉為 HCP 相,其繞射峰隨退火溫度之升高愈見顯著,此意味著結晶性愈好。 圖 4-5(b)顯示 GST-Ce 在初始相同退火溫度條件下,依舊是處在非晶態的狀態 下,自 250°C 以後始見結晶相,在高溫下亦未見轉變為 HCP 相,此結果顯示掺 雜提升了相變化溫度,有助穩定非晶態 GST,亦可抑制 HCP 相的生成。比對圖 4-5(a)與 4-5(b)可知 GST-Ce 較 GST 的繞射峰有較寬的半高寬、隨退火溫度 的變化程度亦微,顯示摻雜 Ce 具有細化晶粒之效果。

XRD 數據被用以計算晶格常數,並以 Williamson-Hall 分析[44]計算薄膜試 1896 片中之平均晶粒尺寸。由實驗所得之 X 光繞射圖譜求得繞射峰半寬高值 (β), 繪製 β 對倒空間向量 Q_{hkl} 之圖,依數據點作線性迴歸後,由圖之截距可求得晶粒 尺寸 (D),斜率可求得晶格應變 (ε),計算結果如表 4-2 所列。

因 Williamson-Hall 分析為一線性迴歸結果,乃試片整體性質的展現,故訊 號的完整程度十分重要。比較圖 4-5(a)與 4-5(b)可知 GST 之峰值數據皆較 GST-Ce 顯著,故較易進行迴歸分析,GST-Ce 則因相變化溫度提高,峰值數據至 250°C 始顯著,且受限特徵峰值較少,於退火溫度 275°C 之後才有分析的迴歸參 考價值,故僅列 300°C 之後之結果於表 4-2 中。由表 4-2 所列數值可知,此法所 得的平均晶粒尺寸皆偏小,推測乃肇因 XRD 繞射訊號較弱,在分析峰值一併將 許多雜訊納入分析,故有誤差存在。但對於同樣機台、同樣的出光條件與試片厚 度,仍可由其計算之值看出其迴歸趨勢,由表 4-2 可知隨退火溫度升高,GST 的 平均晶粒尺寸隨之升高,而 GST-Ce 平均粒徑皆較 GST 小。



圖 4-5、(a) GST(b) GST-Ce 試片於不同退火溫度下所得之 XRD 繞射圖譜。

晶格常數計算的部分,如表所示 GST 退火 200°C 後晶格常數則保持在 0.602 nm 左右,始自 350°C 時晶格常數躍增為 0.6601 nm,以此計算之值對應參考文 獻[45]中 Friedrich 計算之 FCC 相與 HCP 相之值亦十分近似,由此復以確認。而 相的判定亦可由晶格應變值窺之,雖表列之計算應變之值皆偏大,但可發現整體 趨勢,其值在350°C時稍許降低,以此對應高溫穩定相為HCP之結構之應變能, 相對介穩定相 FCC 結構之值較低。

表4-2、XRD分析所得之GST與GST-Ce試片的晶格常數和平均晶粒尺寸。

GST											
退火溫度(℃)	200	225	250	275	300	325	350				
應變	0.620	0.731	0.628	0.686	0.881	0.790	0.380				
晶粒尺寸 (nm)	1.451	2.222	2.251	2.884	3.025	4.2306	5.141				
晶格常數(nm)	0.6020	0.6018	0.6017	0.6009	0.6026	0.6021	0.6601				

GST-Ce											
退火溫度(℃)	200	225	250	275	300	325	350				
應變	NA	NA	NA	0.792	0.789	0.731	0.628				
晶粒尺寸 (nm)	NA	NA	NA	1.932	2.087	2.222	2.251				
晶格常數 (nm)	NA	NA	NA	0.6134	0.6129	0.6118	0.6117				

4-4、 雷性分析



將 GST 與 GST-Ce 在各預設溫度下退火並以交流阻抗分析系統量測其電性 變化,實驗發現 GST 的晶界半圓發生在 160℃、GST-Ce 則發生在 275℃ 的退火 溫度。復以160、180、200、225、250、275、300、325及350℃等各退火温度 條件,觀察其交流阻抗特徵。

在此援引 Brick Layer 模型[27,28]之觀念, 視晶界與晶粒之幾何結構如多個 平行板電容器串聯而成,其等效電路模型如圖 4-6 所示。圖中 Rg 為起始串聯電 阻, R_{gb} 與 C_{gb} 為晶界貢獻的電阻與電容值, R_{g} 與 C_{g} 為晶粒貢獻的電阻與電容值。 考量交流訊號之頻率響應,低頻處的半圓乃由晶界所貢獻,故可藉由交流阻抗分 析其等效電路取得晶界與晶粒的交流阻抗性質對應關係。依其晶粒與晶界特性區 分, 測得之 GST 與 GST-Ce 之交流阻抗圖譜示於圖 4-7 與圖 4-8。



圖 4-6、Brick Layer 等效電路模型[27, 28]。

圖 4-7 顯示 GST 的晶界半圓發生在 160°C,隨著退火溫度漸升電阻值急遽遞 減,圖 4-8 之 GST-Ce 的晶界半圓發生在 275°C,雖然由 XRD 結果已然確認 250°C 以後始有結晶相產生,惟可能晶界特徵仍不明顯,故晶界與晶粒之阻抗特徵遲至 較高溫度始出現。等效電路模擬數值示於表 4-3 與表 4-4,可發現隨退火溫度變 化,特性主要反應在 *R_{gb}* 值上,其在相變化溫度後急遽遞減,相較電阻的變化, *C_{gb}* 值則趨於一近似值,*R_g* 與 *C_g* 隨溫度變化的程度亦低,以此推論經不同溫度退 火的 GST 試片之電性主要反映在 *R_{gb}* 上。

對 GST-Ce 試片,阻抗性質分析顯示除其 R_{gb} 值比純 GST 大之外,其 R_g與 C_g值亦較純 GST 大;由於 R_g與 C_g值同時增大,晶粒對應的特徵頻率將較純 GST 者為低,此頻率可對應正切損失(Tangent Loss,tanδ),當系統達到共振頻率 時,正切損失和能量損失將達到最大值,而有局部峰值的顯現。圖 4-9 即為純 GST 與 GST-Ce 的 tanδ值對應頻率之圖,可發現隨著退火溫度上升,GST 峰值有 往高頻偏移的趨勢,範圍約在 30 kHz 至 560 kHz 之間,且弛豫效應(Relaxation) 亦使頻率範圍隨退火溫度升高而漸增大。相較之下,GST-Ce 的共振頻率則發生 在 30 kHz 左右,弛豫的頻率範圍亦較 GST 為寬,但隨退火溫度上升峰值無明顯 偏移;共振頻率的發生位置即為晶界與晶粒阻抗光譜特徵曲線之轉換點。

由本實驗之交流阻抗分析之頻率範圍(≤1.5 MHz)可知,空間極化(Space Polarization)應為主要之極化機制,故晶界的阻抗半圓特徵應來自界面極化效應(Interfacial Polarization),當電子在材料內部傳導時,晶界所致的結構不連續造成電子傳遞的障礙,此使部分電子無法穿越而聚集在晶界,在外加電場的作用下,這些聚集的電子就會在界面受到羅倫茲作用力造成極化。另,在相同的退火

溫度下,GST-Ce的tano值亦較GST高,此顯示摻雜改變了界面極化特性,而造成較大的弛豫範圍與較大的正切損失。



圖 4-7、GST 試片之(a) 晶界與(b) 晶粒之交流阻抗特徵圖。



圖 4-8、GST-Ce 試片之(a) 晶界與(b) 晶粒之交流阻抗特徵圖。

溫度(℃)	160	180	200	225	250	275	300	325	350
R_s	46.76	47.01	44.35	41.47	41.96	41.49	47.13	47.7	48.18
R_g	9.52	8.861	10.26	8.983	9.375	8.885	5.421	9.1	10.07
C_g (nF)	3.33×10 ⁻⁵	3.01×10 ⁻⁵	3.76×10 ⁻⁵	3.71×10 ⁻⁵	3.76×10 ⁻⁵	3.54×10 ⁻⁵	3.62×10 ⁻⁵	3.65×10 ⁻⁵	3.74×10 ⁻⁵
R_{gb}	101000	37050	23861	2957	3055	1545	231.9	182	9254
$C_{gb}(\mathbf{nF})$	2.35	2.43	2.33	2.38	2.32	2.29	2.91	2.3	2.36
R_{gb}/R_g	10609.24	4181.24	2325.63	329.1	325.87	173.89	42.78	19.9671	918.97
C_{g}/C_{gb}	1.42×10^{-5}	1.24×10^{-5}	1.61×10^{-5}	1.56×10 ⁻⁵	1.62×10^{-5}	1.55×10^{-5}	1.24×10^{-5}	1.57×10^{-5}	1.58×10 ⁻⁵
Xgb	4.25×10^{-5}	3.72×10^{-5}	4.84×10^{-5}	4.68×10 ⁻⁵	4.86×10 ⁻⁵	4.64×10^{-5}	3.73×10 ⁻⁵	4.70×10^{-5}	4.75×10^{-5}
$tan\delta$	8.12	6.33	5.78	4.32	3.06	2.99	2.99	2.30	0.81646
f(Hz)	37600	37600	47850	77600	137600	147600	150100	232600	560100

表 4-3、退火 GST 試片在各退火溫度下之等效電路模擬值。

表 4-4、退火 GST-Ce 試片在各退火溫度下之等效電路模擬值。

溫度 (℃)	275	300	325	350
R_s	56.74	54.66	51.01	58.6
R_g	13.08	9.173	8 11.76	14.27
C_g (nF)	5.27×10 ⁻⁵	3.06×10 ⁻⁵	5.42×10^{-5}	5.83×10 ⁻⁵
R_{gb}	193030	68028	64990	37794
C_{gb} (nF)	1.96	2.87	2.57	1.637
R_{gb}/R_g	14757.6	7416.11	5526.36	2648.49
C_{g}/C_{gb}	2.69×10 ⁻⁵	1.07×10^{-5}	2.11×10^{-5}	3.56×10 ⁻⁵
Xgb	8.07×10^{-5}	3.20×10^{-5}	6.33×10^{-5}	1.07×10^{-4}
tan∂	9.43	7.16	5.73	2.29
f(Hz)	28600	37600	39200	40100

4-4-2、GST 試片之即時電性分析

前述之交流阻抗分析為經退火後再降溫至室溫的試片之量測結果,因GST之 快速相變化材料,經退火後再降溫至室溫之處理與即時相變化所得之結構與電阻 性質應有所差異,為比較GST 在特徵溫度下的即時電阻與交流阻抗行為,另以 5°C/min 的升溫至 4-4-1 節所列之各退火溫度後並持溫 10 分鐘即時量測GST 與 GST-Ce 之電阻值,並同時擷取交流阻抗之電性質訊號,升溫溫度對應時間曲線 如圖 4-10 所示。即時升溫所量得之電阻對溫度變化如圖 4-11 所示,交流阻抗量 測結果則如圖 4-12 (a)與 4-12 (b)所示。

圖 4-11 顯示 GST-Ce 有較高的電阻值與相變化溫度(以曲線之微分可得 T_c = 176.16°C,高於 GST 的 T_c =153.47°C);以相變化點對應電阻之值,對應圖 4-12 之阻抗分析,顯見晶界貢獻的半圓圖形首見於相變化溫度之後,此代表結晶相生成,比較晶界貢獻的半圓,以 GST-Ce 阻抗值較大,半圓亦首見於較高的溫度。



圖 4-9、不同溫度退火之(a) GST 與(b) GST-Ce 之 $tan \delta$ 值對應頻率關係圖。





圖 4-12、(a) GST 與 (b) GST-Ce 試片之交流阻抗對溫度關係圖,右上角插圖 為高溫部分數據之放大圖。

將圖 4-12 之阻抗數據以圖 4-6 之等效電路模型模擬,對應 GST 與 GST-Ce 試片的電容與電阻數值列於表 4-5 與 4-6,其數值隨溫度變化亦分別繪於圖 4-13 (a)與 4-13 (b)及圖 4-14 (a)與 4-14 (b)。比較晶界貢獻的 *R_{gb}* (圖 4-13 (a)) 在相變化點附近急遽下降後即幾乎不再隨溫度變化,此數值模擬結果與相關之物 理在後段有進一步討論。另,晶粒貢獻的 *R_g* (圖 4-14 (a))亦隨溫度上升而下 降,惟在 300°C 以上有漸增趨勢,推測可能是自 FCC 相轉變為 HCP 相所致;惟 無論是晶界或晶粒,GST-Ce 之阻值皆高於純 GST。

溫度(℃)	25	100	150	175	200	225	250	275	300	325	350
R_s	46.39	57.71	71.9	84.08	88	98.19	92.93	82.8	70.49	100	94.73
R_g	22.7	19.0	14.28	12.75	12.78	11.72	10.43	9.144	8.181	NA	NA
$C_{g}(\mathbf{nF})$	5.38×10 ⁻³	1.12×10 ⁻³	1.21×10 ⁻⁴	7.06×10 ⁻⁵	5.80×10 ⁻⁵	4.31×10 ⁻⁵	3.44×10 ⁻⁵	3.40×10 ⁻⁵	4.17×10^{-5}	NA	NA
R_{gb}	1.29×10 ⁷	3.21×10 ⁶	648490	5254	2520	1512	800.1	399.8	288.8	113.5	78.87
C_{gb} (nF)	2.01	2.01	2.02	2.30	2.26	2.48	8 2.59	3.02	3.09	3.04	3.11
R_{gb}/R_g	5.68×10 ⁵	1.69×10 ⁵	4.54×10 ⁴	412	197	129	76.7	43.7	35.3	NA	NA
C_g/C_{gb}	2.67×10 ⁻³	5.58×10 ⁻⁴	5.99×10 ⁻⁵	3.07×10 ⁻⁵	2.57×10 ⁻⁵	1.74×10 ⁻⁵	1.33×10 ⁻⁵	1.13×10 ⁻⁵	1.35×10 ⁻⁵	NA	NA
X_{gb}	8.01×10 ⁻³	1.67×10 ⁻³	1.80×10 ⁻⁴	9.21×10 ⁻⁵	7.70×10 ⁻⁵	5.21×10 ⁻⁵	3.99×10 ⁻⁵	3.38×10 ⁻⁵	4.05×10 ⁻⁵	NA	NA
tanδ	NA	NA	NA	2.81	1.91	1.46	1.06	0.74	0.65	0.36	0.31
$F(\mathrm{Hz})$	NA	NA	NA	75092	100090	127587	192580	277572	370063	985001	995000

表 4-5、即時加熱 GST 試片在各溫度下之等效電路模擬值。

表 4-6、即時加熱 GST-Ce 試片在各溫度下之等效電路模擬值。

溫度(℃)	25	100	150	175	200	225	250	275	300	325	350
R_s	68.99	82.9	102.1	109.3	117.8	112.6	131.9	125.5	94.56	82.98	91.12
Rg	22.0	20.4	13.76	13.82	12.16	11.8	8.747	6.775	8.79	10.74	1.987
C_g (nF)	2.23×10 ⁻³	9.56×10 ⁻⁴	8.93×10 ⁻⁵	6.58×10 ⁻⁵	3.41×10 ⁻⁵	3.19×10 ⁻⁵	1.65×10 ⁻⁵	1.03×10 ⁻⁵	2.25×10^{-5}	4.06×10^{-5}	7.65×10 ⁻⁵
R_{gb}	1.29×10 ⁷	5.70×10 ⁶	2.48×10 ⁶	283710	6432	2553	1266	570	424	303	171
C_{gb} (nF)	2.01	1.94	2.10	2.10	2.31	2.48	2.67	2.93	2.97	2.97	3.04
R_{gb}/R_g	5.86×10 ⁵	2.80×10 ⁵	1.81×10 ⁵	2.05×10 ⁴	529	216	145	84.1	48.2	28.2	86.1
C_{g}/C_{gb}	1.11×10 ⁻³	4.93×10 ⁻⁴	4.25×10 ⁻⁵	3.13×10 ⁻⁵	1.48×10 ⁻⁵	1.29×10 ⁻⁵	6.19×10 ⁻⁶	3.52×10 ⁻⁶	7.58×10 ⁻⁶	1.37×10 ⁻⁵	2.52×10 ⁻⁵
X_{gb}	3.32×10 ⁻³	1.48×10 ⁻³	1.28×10 ⁻⁴	9.39×10 ⁻⁵	4.43×10 ⁻⁵	3.86×10 ⁻⁵	1.86×10 ⁻⁵	1.06×10 ⁻⁵	2.27×10^{-5}	4.10×10 ⁻⁵	7.55×10 ⁻⁵
$tan\delta$	NA	NA	NA	NA	15.69	2.75	1.76	1.24607	0.78	0.68	0.45
F (Hz)	NA	NA	NA	NA	22597	57594	85091	132586	262573	355065	617538



圖 4-13、等效電路模型中 GST 與 GST-Ce 晶界之(a) R_{gb} 值與(b) C_{gb} 值隨溫
度變化趨勢,圖(a)之插圖為 160 至 350℃ 範圍之數據放大圖。



圖 4-14、等效電路模型中 GST 與 GST-Ce 晶粒之(a) R_g 值與(b) C_g 值隨溫度 變化趨勢,圖(a)之插圖為 160 至 300°C 範圍之數據放大圖。

對於等效電路之電容值 *C*,晶界之 *C_{gb}* (圖 4-13 (b)) 隨溫度上升而上升, 晶粒之 *C_g* (圖 4-14 (b)) 則隨溫度上升而漸減。傳統陶瓷材料多以晶粒與晶界 電容之比值描述晶界所佔的體積分率。對於 GST 而言,相變化前後的晶粒與晶 界電容比值差了兩個數量級,而在相變化後,晶粒與晶界電容比值約固定在 10⁻⁵ 倍,以等效電路觀念模擬所得之電阻值亦有相同趨勢,且其在相變化前後的晶粒 與晶界比值更為顯著。

tand值對頻率之變化如圖 4-15 所示,隨著溫度上升 GST 與 GST-Ce 之正切 損失特徵峰值皆有往高頻偏移的趨勢,GST 的共振頻率發生在 75 kHz 至 1 MHz 之間,GST-Ce 的共振頻率則較 GST 低,發生在 22kHz 至 600KHz 之間,且在相 同的溫度下,GST-Ce 之 tand值皆較 GST 高。無論先經退火或以即時量測,GST-Ce 試片之 tand值皆較高,此顯示摻雜阻滯了電偶極(Electric Dipole)隨交流電場之 運動,在空間極化為主導之機制下,此意味著摻雜增強了相鄰電偶極之相干性 (Coherency),與前述 GST-Ce 中晶界聚集之電荷引發較強的界面極化效應之 結論,其均驗證了摻雜對界面極化效應確實有所影響。

比較圖 4-9 與 4-15 可知,無論試片種類為何,即時量測實驗所得之 $\tan\delta$ 值 皆較低,因 $\tan\delta = \frac{\sigma}{\varepsilon'\omega}$,電阻性質與頻率皆會影響 $\tan\delta$ 值,GST 材料之半導體特 徵與電阻量測實驗顯示即時升溫所量得之電阻值係於高溫量得,故其低於退火再 降至室溫試片之電阻值,故退火量測實驗似有較高的 $\tan\delta$ 值。

圖 4-9(a)與 4-15(a)亦顯示純 GST 試片之 tan *d*值峰值皆往高頻漂移,退 火再降至室溫試片約在 30 至 550 kHz,即時量測則發生於較高的 75 kHz 至 1 MHz 範圍,比較電阻與頻率變化的數量級可知頻率應為主導 tan *d*值之因素,故即時量 測實驗所得之 tan *d*值皆較低;另,即時量測之環境溫度較高,亂度效應降低了對 電偶極運動之阻滯,故即時量測之正切損失發生在較高且較寬的頻率範圍。

但對GST-Ce 試片而言,4-9(b)顯示先經退火之試片的 tan li 值峰值不隨頻 率變化,圖4-15(b)則顯示即時量測之 tan li 值峰值則往高頻漂移,此一現象之 成因除了摻雜引發較強的界面極化效應及相干性之外,因先經退火之試片均在室 溫進行量測,即時量測則在不同溫度下進行量測,故推測另一成因可能為溫度對 電偶極運動之阻滯效應的差異,惟其真正成因仍有待更進一步之探討。

57

以圖 4-15 之結果取 $\tan \delta$ 特徵峰值之頻率, 擷取頻率偏移之值, 根據 Arrhenius 方程式的概念, 依頻率對數對溫度倒數 $(\ln f \propto \frac{1}{T})$ 作圖計算相變化活化能, 結 果示於圖 4-16, GST 之活化能為 4.86 eV, GST-Ce 之活化能為 6.21 eV; 因成核 速率與電阻率及活化能皆有相關性,故以下將以電阻描述相變化特徵之變化。



圖 4-15、(a) GST 與 (b) GST-Ce 試片即時在各溫度下量得之 $\tan \delta$ 值對應頻率 關係圖,右上角插圖為 100 Hz 至 1.5×10^7 Hz 頻率範圍圖形之放大。



圖 4-16、依 Arrhenius 方程式計算所得之 GST 與 GST-Ce 活化能。

由等效電路模型可知 GST 的電阻值隨溫度變化主要反映在晶界上,故以圖 4-13(a)之 R_{gb} 值進行分析, R_{gb} 值隨溫度變化示於圖 4-17,並以(4-4)式模擬 R_{gb} 對應溫度之關係,其乃將交流阻抗之電阻值視為一集合 $R = (R_1, R_n)$,其中 R_1 為最大值, R_n 為最小值, T_c 為相變化溫度, ΔT 為相變化溫度區段。此方程式乃 以依據 Boltzmann 函數分佈,援以 Sigmoidal 曲線的概念,視電阻值之極大極小 值為此曲線之上下限,以求取其反曲點之值及其反折區間。

$$\frac{R_1 - R}{R - R_n} = \exp\left(\frac{T - T_C}{\Delta T}\right)$$
(4-4)

(4-4)式模擬分析 GST 與 GST-Ce 參數值列於表 4-7,其顯示 GST-Ce 有較 高的電阻集合 *R_n*,亦有較高的 *T_C*及較大的Δ*T* 範圍,相變化點對應的阻值即為 *R_I*與 *R_n*之中間值。模擬結果顯示(4-4)式可區分 GST 摻雜前後之晶界物理特 性,與圖 4-11 電阻曲線之微分所得之 *T_C*值比較,(4-4)式所得的 *T_C*值皆較低, 乃因其僅考慮晶界貢獻的阻值之故。另考慮實驗數據之相變化區間斜率,GST-Ce 的斜率稍低於 GST,有較大的 ΔT 區間並已知有較高的 E_a ,而由於阻抗模擬的數 值乃貢獻自晶界,與總體阻值相較,其值雖有差異,仍呈高度相關。由此可知, 整體之電阻值大部分乃貢獻自晶界電阻,而在同一升溫條件下,阻抗分析之晶界 電阻關係可由(4-4)式描述之以判別其 T_C 值與 ΔT 之值,並可由 R_1 與 R_n 的比值 評估 R-ratio 之值。

	R_1	R_n	$T_{\rm C}$ (°C)	ΔT (°C)
GST	3.21×10 ⁶	811.24	147	4.8
GST-Ce	5.74×10^{6}	854.24	161	9.3

表 4-7、阻抗分析數據模擬所得之參數表列。



圖 4-17、等效電路晶界貢獻之電阻 Rgb 值隨溫度變化之趨勢。

综上所述,GST 的掺雜同時影響了晶界與晶粒的微觀性質與電性質,因 XRD 分析顯示在相同的退火條件下,GST-Ce 的晶粒大小比 GST 小,且 XRD 圖譜並 無觀察到介金屬相的繞射峰,故推測本研究掺雜的 Ce 應以原子之型態固溶於 GST 之晶粒或偏析於 GST 之晶界中,因原子尺寸的差異引發的應力場及對晶界 運動造成之釘栓效應(Pinning Effect)形成晶粒成長的障礙,欲克服此一障礙需 要更高的 *T_c* 與較大的Δ*T* 範圍。摻雜已知具有抑制晶粒成長的效果,而隨晶粒之 細化,晶界比率隨之增加,使得電子散射的程度增大,從而提高了 *R_{gb}*,固溶的 摻雜元素因原子尺寸的差異造成晶格扭曲,也會因負電性(Electronegativity)的 差異形成異種鍵結,此皆增加了電子傳導過程之阻礙,而形成較高的晶粒電阻、 較高的界面極化特徵及正切損失,此效應亦一併反映在整體的電阻性質上。

4-5、熱傳導係數分析

3-2節試片製備部份提及因 3ω法的限制,若待測物為良導體,則須在其上先 沉積一層介電薄膜做為電絕緣層以隔絕待測試片與金屬加熱線,但在量測 GST 與 GST-Ce 的本質熱傳導係數之前,ZnS-SiO₂介電層之熱傳導係數(*k_{ZnS-SiO2}*)須 先行量出以供後續之數據計算,在此援用熱傳導試片之製程條件,分別量測 50、 80、100、200 與 300 nm 厚的 ZnS-SiO₂薄膜之熱傳導係數,以熱阻對應膜厚進行 迴歸求其本質熱傳導係數;實驗結果如圖 4-18 所示,ZnS-SiO₂之本質熱傳導係 數為 0.71 W/m.°K,*R_{TBR}*為 6.22×10⁻⁹ m².°K/W。



圖 4-18、ZnS-SiO₂ 之 R_{th} 對應膜厚之關係圖。

之後量測含 GST 與 GST-Ce 薄膜之熱傳導試片(見圖 3-2),實驗所得之原 始數值為試片整體熱傳導係數值 ktotal,應用熱阻概念,將多層薄膜的熱阻視為串 聯,引入(2-21)式得到:

$$\frac{t_{ZnS-SiO_2} + t_{GST} + t_{ZnS-SiO_2}}{k_{total}} = \frac{t_{ZnS-SiO_2}}{k_{ZnS-SiO_2}} + \frac{t_{GST}}{k_{GST}} + \frac{t_{ZnS-SiO_2}}{k_{ZnS-SiO_2}}$$
(4-5)

(4-5) 式中 *t*_{GST} 的厚度分別為 50、100、150 與 200 nm,而試片中 *t*_{ZnS-SiO2} 厚度為 80 nm。對於 80 nm 之 ZnS-SiO₂試片實驗量測之熱傳導係數值 *k*_{ZnS-SiO2} = 0.67 W/m·°K,與圖 4-18 線性迴歸換算得到之值相同,以此數值代入(4-5)式,減去 ZnS-SiO₂的項次後進行數值迴歸,即可求得 GST 與 GST-Ce 的本質熱傳導係數。圖 4-19 與圖 4-20 為不同退火溫度之 GST 與 GST-Ce 的本質熱傳導(係數,面圖 4-19 與圖 4-20 為不同退火溫度之 GST 與 GST-Ce 的本質熱傳導系動,由圖顯見隨著退火溫度升高,迴歸數據的斜率漸次減低,代表其熱傳導係數逐漸上升。圖 4-21 與圖 4-22 分別表示 GST 與 GST-Ce 的本質熱傳導係數與 *R*_{TBR} 對應溫度的關係,詳盡數值則列於表 4-8。

圖 4-21 顯示 GST 的本質熱傳導係數皆高於 GST-Ce,結晶態之熱傳導係數 值皆大於非晶態之熱傳導係數值,熱傳導係數值轉折區間大抵對應相變化溫度區 間,而 GST 在 350°C 時已轉變為 HCP 相,其熱傳導係數值亦較 FCC 相之熱傳 導係數值高。

圖 4-22 為 GST 與 GST-Ce 之 *R_{TBR}* 與溫度的關係,隨著 GST 與 GST 之退火 溫度升高,*R_{TBR}* 有降低的趨勢,在此 *R_{TBR}* 指 GST 或 GST-Ce 與 ZnS-SiO₂ 的界面 所產熱阻。已知 *k_{ZnS-SiO2}* 為 0.67 W/m.°K,以圖 4-22 對應圖 4-21 之數值,推論 *R_{TBR}* 的降低發生於 GST 與 GST-Ce 的本質熱傳導係數值趨近於 *k_{ZnS-SiO2}* 數值之時,因 界面兩邊的熱傳導係數值相近,界面的差異被消弭了,在能量的傳遞上可視為連 續,損耗也較低,此現象反映在 *R_{TBR}* 值之降低。而對於圖中相變化前 GST 之 *R_{TBR}*
較GST-Ce高,相變化後則正好相反,推斷在相變化後,相對GST而言,GST-Ce的熱傳導係數值即使與ZnS-SiO2相近,惟因摻雜衍生的效應在熱傳上的機制較未摻雜者複雜,須要克服的能障較大,反映在整體與ZnS-SiO2的界面上,故有較高的R_{TBR}值。



圖 4-19、不同退火溫度之 GST 的 Rth 對應膜厚之關係圖。(下頁續)



圖 4-19、不同退火溫度之 GST 的 Rth 對應膜厚之關係圖。(續上頁)



圖 4-20、不同退火溫度之 GST-Ce 的 Rth 對應膜厚之關係圖。(下頁續)



圖 4-20、不同退火溫度之 GST-Ce 的 R_{th} 對應膜厚之關係圖。(續上頁)



圖 4-22、GST 與 GST-Ce 之 RTBR 隨溫度變化的關係。

GST											
退火溫度(℃)	25	100	150	175	200	225	250	275	300	325	350
熱傳導係數 k _{GST} (W/m·°K)	0.36	0.41	0.51	0.64	0.69	0.78	0.80	0.82	0.81	0.85	0.93
界面熱阻 (×10 ⁻⁸ m ² /W·°K)	4.53	3.85	4.9	1.00	2.87	1.42	0.19	0.55	0.6.3	0.16	0.29
GST-Ce											
退火溫度(°C)	25	100	150	175	200	225	250	275	300	325	350
熱傳導係數 k _{GST-Ce} (W/m·°K)	0.31	0.32	0.39	0.40	0.49	0.50	0.58	0.60	0.62	0.65	0.64
界面熱阻(×10 ⁻⁸ m ² /W·°K)	3.18	1.71	4.53	2.63	1.54	3.47	3.23	1.45	0.41	0.74	0.56

表 4-8、GST 與 GST-Ce 之本質熱傳導係數與界面熱阻對應溫度的關係。

量測結果顯示 k_{GST-Ce} 皆較 k_{GST} 低,且以圖4-11之電阻數值觀之,相變化後之 GST與GST-Ce可視為導體;以圖4-11結果換算電阻率,合併表4-8之結果代入 (2-41)式計算其Lorentz Number以分析其熱性質與電性質之相關性。計算結果 顯示相變化後的GST之值約在 8.3×10^{-7} 至 8.02×10^{-8} 之間,GST-Ce之值則稍微偏 高。相較一般純金屬之Lorentz Number之值約為2.3至 2.4×10^{-8} ,數值已十分近似, 故可判定相變化後之GST可視為金屬導體;另,考慮前述之GST-Ce之阻值較大 乃晶界主要貢獻之結果,以下遂援用(2-43)式描述之電子於晶界散射模型,合 併一簡易的數值分析以探討晶界對於熱傳導係數的影響。依(2-43)式所述,對 於相同材料在尺寸效應下,其熱傳導係數與其平均自由徑有關,在此假設同樣材 料的晶界散射條件相同,即p與 $\overline{\lambda}$,皆為一定值,散射機率與電子平均自由徑及平 均晶粒的比值相關,因此,對於不同溫度 T_1 、 T_2 之熱傳導係數 k_{T1} 、 k_{T2} 與其在該溫 度下之平均粒徑 D_{T1} 、 D_{T2} 的關係可表示為:

$$\frac{k_{T2}}{k_{T1}} = \frac{\overline{\lambda}_{T2}}{\overline{\lambda}_{T1}} = \frac{\overline{\lambda}_{P} (1-p)^{\overline{\lambda}_{P}/D_{2}}}{\overline{\lambda}_{P} (1-p)^{\overline{\lambda}_{P}/D_{1}}} = (1-p)^{\overline{\lambda}_{P}} (1-p)^{(1/D_{T2}-1/D_{T1})}$$
(4-6)

考慮以(4-6)式與(2-42)式,合併計算表 4-3、4-4 與表 4-8 之值作數值 分析,作其 k/k,對 t/D 之圖,在此 t 為薄膜厚度、D 為平均粒徑,t/D 可視為熱傳 方向上之晶粒分率,其與晶界密度成反比。取不同退火溫度條件對其作數值分析,代回(2-43)式計算晶界散射係數 p值,求得晶界散射係數 pGsT = 0.42, pGsT-ce = 0.70,模擬的數值分佈結果示於圖 4-23。

圖 4-23 顯示晶粒分率較低的 GST-Ce 有較低的熱傳係數比值與較高的晶界 散射係數,此乃肇因 GST-Ce 有較高的晶界密度,而有較大的散射機率,這將增 加電子在傳輸的過程中的散佚,p 的數值亦呼應 4.4.2 節之 GST-Ce 之 R_{gb} 值較大 之結論,於此確認 GST-Ce 晶粒細化衍生較多的晶界比率,與電子散射的程度有 正相關,而此效應同時影響了電與熱性質,而使 GST-Ce 整體有較高的電阻值與 較低的熱傳導係數。



圖 4-23、GST 與 GST-Ce 之薄膜熱傳係數比對應晶粒分率關係。

第五章

結 論

- (1) 本實驗利用3ω法自組之薄膜熱傳導系統經驗證能精確量測微奈米尺度
 薄膜的熱傳導係數,並可藉由迴歸計算得知待測材料之本質熱傳導係數(k_i)
 與界面熱阻(R_{TBR})。
- (2) 以3ω法量測GST與GST-Ce熱傳導係數,顯示結晶態之熱傳導係數(約 0.8 W/m·°K)值皆較非晶態高(約0.35 W/m·°K),顯示GST相變化後有較 好的電導性與較佳的熱傳性質。Ce掺雜則將使GST的熱傳導係數降低(非晶 態約約0.3 W/m·°K;結晶態約約0.55 W/m·°K),藉由計算晶界散射係數, 驗證晶粒細化甚劇的GST-Ce具有較高的晶界密度與較大電子的散射程度, 從而導致較低的熱傳係數與較高的電阻值。
- (3) 在GST與GST-Ce的相確認上,由於XRD圖譜中並無觀察到介金屬相的 線射峰,故推測摻雜的Ce乃以原子型態固溶於GST之晶粒或偏析於晶界中, 因原子尺寸的差異引發的應力場及對晶界運動之釘栓效應形成晶粒成長的 障礙,欲克服此一障礙須要較高的活化能,此性質亦反映在電阻對溫度的變 化上,GST-Ce有較高的Tc與較大的ΔT範圍。
- (4) 利用自組之即時升溫電性系量測統,合併直流與交流阻抗分析,在變溫 條件下同步觀察電阻對溫度的變化,搭配等效電路模型模擬,從而得知GST 與GST-Ce電阻性質主要來自晶界的貢獻,且GST-Ce之晶界電阻值高於GST 之值。利用tand特徵峰值隨溫度之變化計算的活化能的結果顯示Ce掺雜提高 了GST相變化的活化能(由4.86 eV增加至6.21 eV),亦改變了其界面極化 機制,推測乃掺雜元素因原子尺寸的差異造成晶格扭曲,且因Ce的負電性 導致空間電荷分布的差異,增加了電子傳導過程之阻礙,從而導致較高的電 阻、較大的界面極化特徵及正切損失。

第六章

未來研究與展望

本實驗在量測熱傳導係數的過程中,訊號擷取的部分仍有許多雜訊,此使得 可迴歸的頻率範圍較窄,須要反覆調變以確認訊號之良率,且可能受限於量測機 制,當待測物為單層、膜厚較厚(>200 nm)、且非良導體者的V₃₀訊號品質較 好。對此改進的方法,其一將針對量測系統的硬體進行改善,如將組裝訊號濾波 電路元件之麵包板改成電路板配線形式以改善接線品質,並妥善做好訊號屏蔽, 以提高訊號之精準度以獲得更精確的溫度變化;另一就試片製備改進,對於複合 薄膜,則加厚其電絕緣層厚度或大幅更改為空氣橋(Air Bridge)之方式製成懸 空之待測試片以去除邊界對熱傳導影響等,以能獲得更為準確的量測結果。

未來亦希望能結合目前即時電性系統中之升溫設備,合併薄膜熱傳導系統進 行即時升溫量測,觀察在等升溫速率中材料之熱傳導係數值的變化,並確認其理 論計算式之準確性。並將此薄膜熱傳導系統廣泛運用在其它材料的量測上,以期 能對薄膜材料之熱物理性質有更進一步的了解。

參考文獻

- A. Majumdar, "Microscale Heat Conduction in Dielectric Thin Films", ASME J. Heat Transfer, <u>115</u>(1993), p.7.
- [2] W.J. Parker, R.J. Jenkins, C.P. Butler, and G.L. Abbott, "Flash Method of Determining Thermal Diffusivity, Heat Capacity, and Thermal Conductivity", J. *Appl. Phys.*, <u>32</u>(1961), p.1679.
- [3] T. Yao, "Thermal Properties of AlAsr/GaAs Superlattices", Appl. Phys. Lett., <u>51</u>(1987), p.1798.
- [4] I. Hatta, "Thermal Diffusivity Measurement of Thin Films by Means of an AC Calorimetric Method", *Rev. Sci. Instrum.*, <u>56</u>(1985), p.1643.
- [5] S.B. Lang, "Technique for the Measurement of Thermal Diffusivity based on the Laser Intensity Modulation Method (LIMM)," *Ferroelectrics*, <u>93</u>(1989), p.87.
- [6] D.G. Cahill, "Thermal Conductivity Measurements from 30K-750K: The 3 Omega Method", *Rev. Sci. Instrum.*, <u>61(1990)</u>, p.802.
- [7] O.W. Käding, H. Shurk, and K.E. Goodson, "Thermal Conduction in Metallized Silicon-Dioxide Layers on Silicon", *Appl. Phys. Lett.*, <u>65</u>(1994), p.1629.
- [8] B.V. Seleznev, A.A. Blyablin, A.V. Gavrilov, A.M. Popov, N.V. Suetin, A.V. Knadidov, and A.T. Rakhimov, "Thermal Diffusivity Measurements by "Instantaneous Phase Portrai" Method", *Diamond Relat. Mater.*, <u>4</u>(1995), p.1360.
- [9] G. Chen, C.L. Tien, X. Wu, and J.S. Smith, "Thermal Diffusivity Measurement of GaAs/AlGaAs Thin-Film Structures", ASME J. Heat Transfer, <u>116</u>(1994), p.325.
- [10] S.L. Wei and L.C. Chen, "Traveling Wave Method for Measurement of Thermal
- [11] K.E. Goodson and M.I. Flik, "Heat Transport in Dielectric Thin Films and at Solid-solid Interfaces", *Microscale Thermophys. Eng.*, <u>1</u>(1997), p.85.
- [12] E. Jansen and E. Obermeier, "Thermal Conductivity Measurements on Thin Films Based on Micromechanical Devices", J. Micromech. Microeng., <u>6</u>(1)(1996), p. 118.
- [13] D.G. Cahill, "Heat Transport in Dielectric Thin Films and at Solid-solid Interfaces", *Microscale Thermophysical Engineering*, <u>1</u>(1997), p.85.
- [14] D.G. Cahill, "Thermometry and Thermal Transport in Micro/nanoscale Solid-state Devices and Structures", ASME J. Heat Transfer, <u>124</u>(2002), p.223.
- [15] Carslaw, H. S., J. C. Jaeger, *Conduction of Heat in Solids*, 2nd ed., Oxford University Press, London, pp. 261-262 (1959).
- [16] N.O. Birge and S.R. Nagel, "Wide-frequency Specific Heat Spectrometer", *Rev. Sci. Instrum.*, <u>58</u>(1987), p.1464.
- [17] S.-M. Lee and D.G. Cahill, "Heat Transport in Thin Dielectric Films", J. Appl.

Phys., <u>81</u>(1996), p.2590.

- [18] T. Borca-Tasciuc. A.R. Kumar and G. Chen, "Data Reduction in 3ω Method for Thin-film Thermal Conductivity Determination," *Rev. Sci. Instrum.*, <u>72</u>(2001), p.2139.
- [19] P.E. Phelan, "Application of Diffuse Mismatch Theory to the Prediction of Thermal Boundary Resistance in Thin-Film High-T_c Superconductors," ASME J. Heat Transfer, <u>120</u>(1998), p.37.
- [20] G. Chen, "Thermal Conductivity and Ballistic-phonon Transport in the Cross-plane Direction of Superlattices," *Phys. Rev. B*, <u>57</u>(1998), p.14958-14973.
- [21] E.T. Swartz and R.O. Pohl, "Thermal Boundary Resistance," *Rev. Modern Phys.*, <u>61</u>(1989), p.605.
- [22] R.S. Prasher and P.E. Phelan, "A Scattering-Mediated Acoustic Mismatch Model for the Prediction of Thermal Boundary Resistance," ASME J. Heat Transfer, <u>123</u>(2001), p.105.
- [23] I.S. Beloborodov, A.V. Lopatin, F.W. J. Hekking, R. Fazio, and V. M. Vinokur, "Thermal Transport in Granular Metals", *Europhys. Lett.*, <u>69</u>(2005), p.435.
- [24] A.A. Abrikosov, *Fundamentals of the Theory of Metals*, North-Holland, Amsterdam, (1988).
- [25] Bo Feng, Zhixin Li, and Xing Zhang, "Effect of grain-boundary scattering on the thermal conductivity of nanocrystalline metallic films", J. Appl. Phys., <u>42</u>(2009), p.2849.
- [26] E. Barsoukov, Impedance Spectroscopy Theory, Experiment, and Applications, 2nd Ed, John Wiley & Sons, New Jersey, (2005).
- [27] T. van Dijk and A.J. Burggraaf, "Grain Boundary Effects on Ionic Conductivity in Ceramic GdxZr1-xO2-(x/2) Solid Solutions", *Phys. Stat. Sol.* (a), <u>63</u>(1981), 229.
- [28] M.J. Verkerk, B.J. Middlehuis, and A.J. Burggraaf, "Effect of Grain Boundaries on the Conductivity of High-Purity Zirconium Oxide-Yttrium Oxide Ceramics", *Solid State Ionics*, <u>6</u>(1982), 159.
- [29] S.R. Ovshinsky, "Reversible Electrical Switching Phenomena in Disordered Structures", *Phys. Rev. Lett.*, <u>21</u>(1968), p.1450.
- [30] E. Morales-Sa'nchez, E.F. Prokhorov, J. Gonzalez-Hernandez, and A.Mendoza-Galvan, "Structural, Electric and Kinetic Parameters of Ternary Alloys of GeSbTe", *Thin Solid Films*, <u>471</u>(2005), p.243.
- [31] N. Yamada, E. Ohno, K. Nishiuchi and N. Akahira, "Rapid-phase Transitions of GeTe-Sb₂Te₃ Pseudobinary Amorphous Thin Films for an Optical Disk Memory", J. Appl. Phys., <u>69</u>(1991), p.2849.
- [32] I. Friedrich, V. Weidenhof, W. Njoroge, P. Franz, and M. Wuttig, "Structural

Transformations of Ge₂Sb₂Te₅ Films Studied by Electrical Resistance Measurements", *J. Appl. Phys.*, **87**(2000), p.4130.

- [33] T. Ohta, M. Uchida, K. Yoshoka, K. Inoue, T. Akiyama, S. Furukawa, K. Kotera, and S. Nakamura, "Million Cycle Overwritable Phase Change Optical Disk Media", SPIE, <u>1078</u>(1989), p.27.
- [34] H.-K. Lyeo and D.G. Cahill, "Thermal Conductance of Interfaces Between Highly Dissimilar Materials", *Phys. Rev. B*, <u>73</u>(2006), p.144301.
- [35] J. P. Reifenberg, D.L. Kencke, and K.E. Goodson, "The Impact of Thermal Boundary Resistance in Phase-Change Memory Devices", *Appl. Phys. Lett.*, <u>29</u>(2008), p.1112.
- [36] OMEGA[®], *"Thermocouple Introduction and Theory"*, <u>http://www.omega.com/temperature/Z/pdf/z021-032.pdf</u>.
- [37] W.C. Shin and R.S. Besser, "Micromachined Thin-Film Gas Flow Sensor for Microchemical Reactors", J. Micromech. Microeng., <u>16</u>(2006), p.731.
- [38] T. Yamane, N. Nagai, and S. Katayama, "Measurement of thermal conductivity of silicon dioxide thin films using a 3w method", J. Appl. Phys., <u>91</u>(2002), p.9772.
- [39] J.A. J. Griffin, F.R. Brotzen, and P.J. Loos, "Effect of thickness on the transverse thermal conductivity of thin dielectric films", J. Appl. Phys., <u>75</u>(1994), p.3761.
- [40] S. Govorkov, W. Ruerman, and M. W. Horn, "A new method for measuring thermal conductivity of thin films", *Rev. Sci. Instrum.*, <u>68</u>(1997), p.3828.
- [41] B.Y. Tsui, C.C. Yang, and K.L. Fang, Anisotropic thermal conductivity of nanoporous silica film, *IEEE Trans. Electron Devices*, <u>51</u>(1)(2004), p. 20.
- [42] C. Hu, M. Morgen, P.S. Ho, A. Jain, W.N. Gill, J.L. Plawaky, and P.C. Wayner, Jr., "Thermal Conductivity Study of Porous Low-k Dielectric Materials," *Appl. Phys. Lett.*, <u>77</u>(2000), p.145.
- [43] Martin von Arx, "Process-dependent Thin-film Thermal Conductivities for Thermal CMOS MEMS," J. Microelectromech. Sys., <u>9</u>(2000), p.136.
- [44] G.K. Williamson and W.H. Hall, "X-ray Line Broadening from Filed Aluminum and Wolfram", Acta Metall., <u>1</u>(1953), p.22.
- [45] S. Arrhenius, "Ober die reacktionsgeschwindigkeit bei der inversion von rohrzucker durch sauren", Z. Physik. Chem., <u>4</u>(1889), p.226.