

國立交通大學

電機與控制工程學系

碩士論文

光通訊中轉阻放大器之設計

Design on Transimpedance Amplifier for
Optical Communications

研究生：黃鈞哲

指導教授：鄭木火博士

中華民國九十三年七月

光通訊中轉阻放大器之設計

研究生：黃鈞哲

指導教授：鄭木火博士

國立交通大學電機與控制工程學系

摘要

轉阻放大器的功能是將電流訊號轉換成電壓訊號。其中一個重要的應用即是使用在光通訊接收器的前端放大器上。本論文以台積電 $35\mu m$ SiGe BiCMOS 的製程技術設計並實現一個實用的轉阻放大器電路。我們以三級電路來實現此轉阻放大器，分別為前置轉阻放大器，電壓放大器，和輸出放大器。前置轉阻放大器是由一個共射極放大器和一個回授電阻所組成。電壓放大器則使用 Cheery-Hooper 放大器。Cheery-Hooper 放大器的特點是一種高頻寬的電路，而且已被廣泛的使用在寬頻應用上。而輸出放大器是一個緩衝電路以用來實現阻抗匹配。爲了提高可用的輸入電流範圍，我們設計了一個電流偵測電路。此電路可以調節輸入偏壓電流 (bias current) 以預防前置轉阻放大器飽和。如此，我們所設計的轉阻放大器其可正常工作輸入電流的範圍可從 10 微安培至 1 毫安培。最後所設計之轉阻放大器 IC 經佈局後模擬 (post simulation) 結果顯示其工作轉阻放大增益可至 63 dB, 頻寬 4.5 GHz, 輸入參考雜訊電流 $1.1 \mu A$, 適合應用在 5Gbps 的光通訊系統上。

關鍵詞：轉阻放大器，輸入參考雜訊電流。

Design on Transimpedance Amplifier for Optical Communications

Student: Jun-Zhe Huang Advisor: Dr. Mu-Huo Cheng

Institute of Electrical and Control Engineering
National Chiao-Tung University

Abstract

The purpose of the transimpedance amplifier is to convert a current signal into a voltage signal. An important application is to use it as a preamplifier in an optical communication receiver. This thesis designs and implements a practical transimpedance amplifier by using $0.35\ \mu\text{m}$ TSMC SiGe BiCMOS technology. The transimpedance amplifier consists of three stages, the front-end transimpedance amplifier, voltage amplifier, and output amplifier. The front-end transimpedance amplifier is realized by using a common-emitter amplifier with a feedback resistor. The Cherry-Hooper amplifier, a well-known wide-bandwidth amplifier circuit, is adopted to realize the voltage amplifier. The output amplifier is a typical buffer circuit for output impedance match. In order to increase the allowed input current range, a current sensing circuit is designed. This circuit can adjust the input bias current to prevent the front-end transimpedance amplifier from saturation. The allowed input current range, because of this design, is from $10\ \mu\text{A}$ to $1\ \text{mA}$. The designed transimpedance IC, after the post-simulation, attains the transimpedance gain 63 dB, the bandwidth 4.5 GHz, and the input referred noise $1.1\ \mu\text{A}$, and is well suitable for application in 5 Gbps optical communications.

Keywords: transimpedance amplifier, input referred noise.

誌謝

此論文能順利完成，特別感謝我的指導教授鄭木火老師，在這短短的兩年研究生涯中，無論是待人接物的誠懇真摯或治學態度的嚴謹細心，均使我在生活及學識上獲益良多。因此在本論文付梓之際，對於辛勤傳道授業的老師致上最誠摯的謝意。

在口試期間承蒙張隆國教授、邱一教授和莊正教授撥空指正並提供許多寶貴的意見。在此感謝你們的辛勞。同時感謝實驗室的所有成員，在課業上的切磋討論及生活上的歡聲笑語與幫助，為我的研究生生活增添不少色彩。

最後要感謝我的家人，由於他們的鼓勵下，讓我能無後顧之憂的從事研究，順利完成學業。

目錄

中文摘要	i
英文摘要	ii
誌謝	iii
圖目錄	v
表目錄	vi
1 緒論	1
1.1 光通訊系統簡介	1
1.2 研究目的	2
1.3 文獻回顧	3
1.4 論文架構	3
2 前置轉阻放大器架構分析與模擬	4
2.1 前置阻轉放大器架構與特點分析	4
2.2 前置阻轉放大器電路模擬與頻率響應分析	7
3 電壓放大器與輸出放大器的架構與分析	13
3.1 電壓放大器之電路架構與特性分析	13
3.2 輸出放大器之電路架構與特性	17
3.3 電壓放大器與輸出放大器電路之頻率響應模擬	17
4 電流偵測電路的架構與功能	20

5	轉阻放大器電路佈局完成後的模擬	22
	與晶片的低頻測量結果	22
5.1	佈局完成後之模擬圖	22
5.2	實際產出晶片的低頻量測結果	29
6	應用於 5Gbps 頻寬光通訊接受器之轉阻放大器設計	30
6.1	前置轉阻放大器電路的改良設計	30
6.1.1	提昇電晶體的特性表現	30
6.1.2	降低回授電阻值	31
6.1.3	降低回授電晶體寄生電容與改善頻率響應的突波	31
6.2	電壓放大器電路的改良設計	32
6.3	輸出放大器的改良設計	32
6.4	佈局前的電路模擬 (pre-sim)	32
6.5	佈局後的電路模擬 (post-sim)	36
7	結論與未來展望	40
7.1	結論	40
7.2	未來展望	40
	參考文獻	41

圖目錄

圖 1.1 光纖通訊系統方塊圖	1
圖 1.2 轉阻放大器晶片系統架構圖	2
圖 2.1 基本前置轉阻放大器電路	4
圖 2.2 前置轉阻放大器電路架構	6
圖 2.3 前置轉阻放大器頻率響應pre-sim 圖	8
圖 2.4 台積電電阻等效模型	9
圖 2.5 前置轉阻放大器頻率響應pre-sim 圖-Rf 使用理想電阻模型與實際台積電電阻模型比較	9
圖 2.6 BJT小訊號近似等效模型	10
圖 2.7 前置轉阻放大器回授網路之小訊號模型簡化圖	10
圖 2.8 Rf為理想電阻且不考慮回授寄生電容且不考慮 $c_{\mu 3}$ 、 c_{cs4} 與 $c_{\mu 4}$ 之小訊號模擬圖	11
圖 2.9 固定 $c_{\mu 3}$, 變化 c_{cs4} 、 $c_{\mu 4}$ 之小訊號模擬分析圖	12
圖 2.10 固定 c_{cs4} 、 $c_{\mu 4}$, 變化 $c_{\mu 3}$ 之小訊號模擬分析圖	12
圖 3.1 電壓放大器之電路架構圖	13
圖 3.2 電壓放大器小訊號輸入等效電路圖	14
圖 3.3 推導n1節點輸入電阻之小訊號近似等效模型圖	15
圖 3.4 推導n2節點輸入電阻之小訊號近似等效模型圖	15
圖 3.5 輸出放大器之電路架構圖	17
圖 3.6 電壓放大器電壓增益頻率響應圖	18
圖 3.7 輸出放大器之電壓增益頻率響應圖	18
圖 3.8 轉阻放大器完整三級電路之頻率響應圖	19
圖 4.1 電流偵測電路之電路架構圖	20

圖 4.2 流入前置轉阻放大器訊號輸入端的偏壓電流(X) V.S 流經 Re3 電流 (Y) 之模擬圖	21
圖 5.1 輸入電流交流小訊號至前置轉阻放大器之轉阻增益頻率響應圖	23
圖 5.2 前置轉阻放大器輸出至電壓放大器輸出之電壓增益頻率響應圖	23
圖 5.3 電壓放大器輸出至輸出放大器之電壓增益頻率響應圖	24
圖 5.4 輸入電流交流小訊號經過完整三級電路輸出之轉阻增益頻率響應圖	24
圖 5.5 輸入電流10uA(p-p), 頻率1 GHz 之轉阻放大器 Post-sim	26
圖 5.6 輸入電流100uA(p-p), 頻率1 GHz 之轉阻放大器 Post-sim	26
圖 5.7 輸入電流1mA(p-p), 頻率1 GHz 之轉阻放大器 Post-sim	27
圖 5.8 等效輸入雜訊電流與輸出電壓雜訊頻譜圖	27
圖 5.9 電路佈局圖	28
圖 5.10 低頻量測之輸入訊號模型	29
圖 5.11 輸入頻率訊號為2MHz, $R_s=1k$ 之量測圖	29
圖 6.1 改良後之前置轉阻放大器電路圖	31
圖 6.2 5Gbps光通訊轉阻放大器等效訊號輸入模型	33
圖 6.3 5Gbps光通訊轉阻放大器等效負載模型	33
圖 6.4 為未使用電容Cf1 及 Cf2作補償之前置轉阻放大器電路頻率響應模擬圖	33
圖 6.5 為使用電容Cf1 及 Cf2作補償之前置轉阻放大器電路頻率響應模擬圖	34
圖 6.6 電壓放大器電壓增益頻率響應圖	34
圖 6.7 輸出放大器電壓增益頻率響應圖	35
圖 6.8 完整轉阻放大器電路之頻率響應模擬圖(pre-sim)	35
圖 6.9 完整轉阻放大器電路頻率響應模擬圖(post-sim)	36
圖 6.10 輸入電流10uA(p-p), 頻率5 GHz 之轉阻放大器 Postsim 結果	37
圖 6.11 輸入電流100uA(p-p), 頻率5 GHz 之轉阻放大器 Postsim 結果	37
圖 6.12 輸入電流1mA(p-p), 頻率5 GHz 之轉阻放大器 Postsim 結果	38
圖 6.13 輸入參考雜訊電流與輸出雜訊電壓頻譜圖	39
圖 6.14 改良設計後之電路佈局圖	39

表目錄

表 5.1 1Gbps轉阻放大器預定規格表	28
表 6.1 5Gbps 轉阻放大器預定規格列表	38

第 1 章

緒論

1.1 光通訊系統簡介

光通訊技術將是未來有線傳輸的最基本方法之一，也是目前光儲存媒體讀取資料的方法。因此光通訊接收器的設計技術，是一重要關鍵技術，而光纖通訊系統如圖 1.1 所示

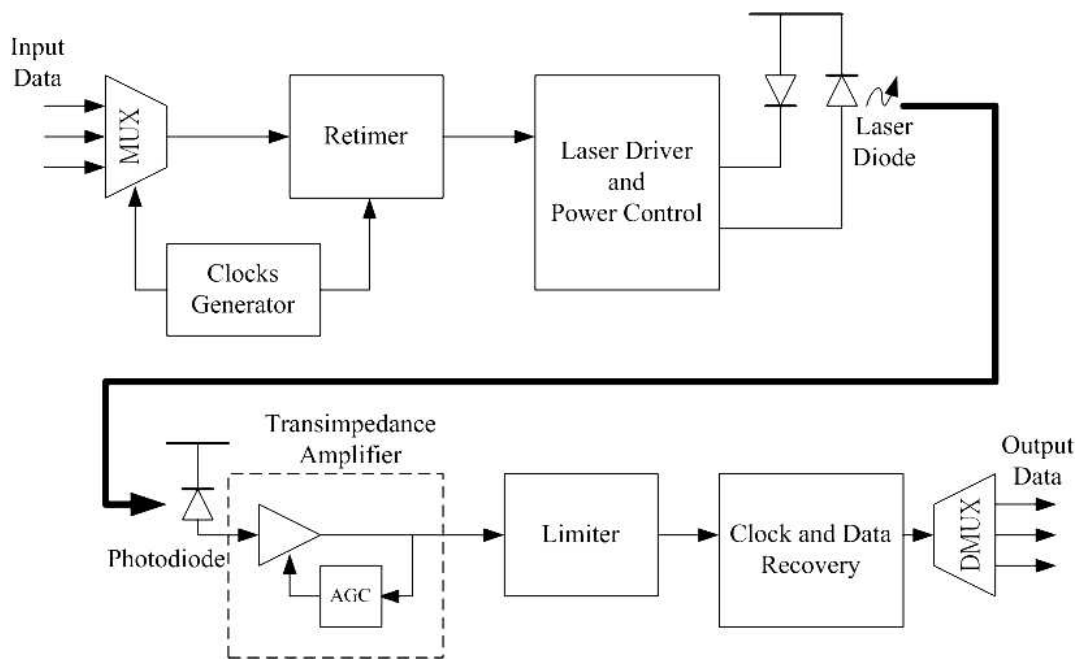


圖 1.1: 光纖通訊系統方塊圖

發送系統將所要發送的資料以雷射二極體所產生之光訊號大小調變送至光纖。在接收端則是以光二極體 (photodiode) 將光訊號轉成電流訊號，再以電路處理來檢測接收。所接收的訊號之電流值大小會隨光纖長度增加而減小。典型值約在幾十微安培之值。所以一典型光通訊接收系統含三功能電路方塊：轉阻放大器 (Transimpedance amplifier)、限制器 (limiter)、及時脈與資料恢復器 (Clock and Data Recovery)。轉阻放大器的功能是小電流訊號轉變放大成電壓訊號，而限制器是將此電壓訊號更加以放大嵌制或成近乎數位訊號。時脈與資料恢復器則用來鎖定相位以正確檢測出

輸入資料。在圖中的多工器 (Multiplexer, MUX) 與解多工器 (Demultiplexer, DMUX) 的功能是將許多 資料來源在發送端聚集及在接收端分開, 其對訊號傳送品質並無影響。由以上系統圖可知 轉阻放大器是處理光通訊接收訊號的第一功能方塊, 其特性的優劣, 將影響整個系統的性能。

1.2 研究目的

轉阻放大器電路的架構可以開迴路或閉迴路的方式加以實現。因為所輸入訊號是電流, 轉阻放大器必須具低輸入阻抗的特性, 故開迴路方式多是以共基組態的放大器實現, 閉迴路方式則多以共射組態放大器與回授網路實現。由於轉阻放大器經常需求高增益, 因此一般大都設計成三級電路, 由前二級負責放大, 而最後一級是輸出放大器以完成輸出阻抗匹配及功率轉移。

本論文研究主要目的為: 以三級電路結構的方式, 設計一轉阻放大器電路, 並使用台積電.35 BiCMOS SiGe 製程實現此轉阻放大器電路。此外, 另有一級電路, 電流偵測電路 (Current Sensing Circuit), 負責作偵測, 調整控制輸入的偏壓電流, 讓第一級的放大器能維持在線性區操作以確保其放大功能, 其功能有類似自動增益控制 (Automatic Gain Control, AGC) 的迴路, 故所能工作的輸入電流可提高, 不至讓負責放大的電晶體進入飽和影響其工作。而所針對的應用是在乙太光纖網路及光纖通訊, 其設計之轉阻放大器的系統方塊圖如圖1.2, 其中輸入訊號與輸出端負載為1Gbps 頻寬之光通訊 的典型取代模型。而 Bandgap Circuit 與 Bias Circuit 因不屬本論文設計之重點, 乃使用傳統設計之電路。

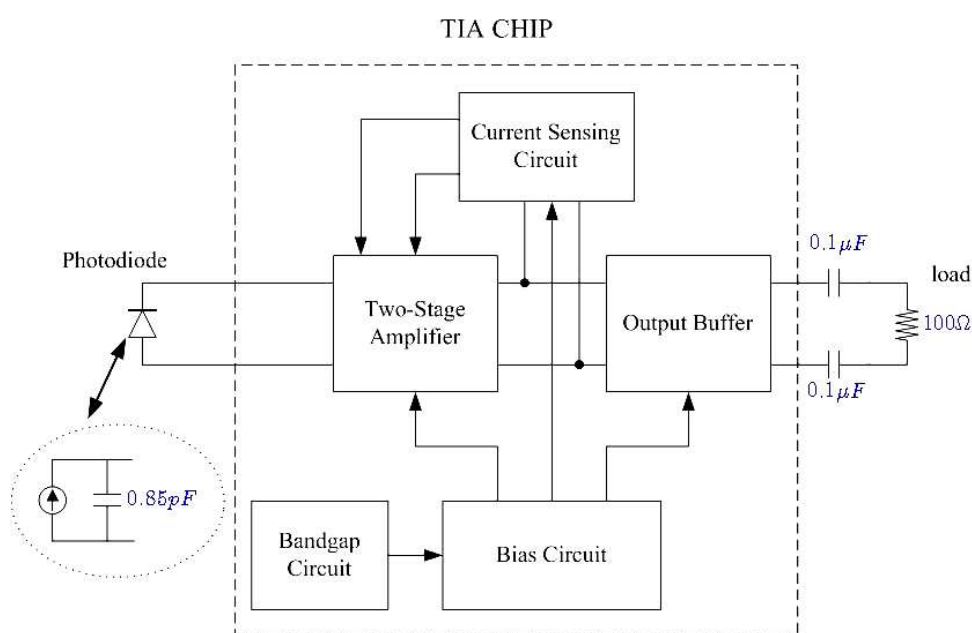


圖 1.2: 轉阻放大器晶片系統架構圖

1.3 文獻回顧

由於光通訊之技術日趨重要, 同樣地, 應用於此技術中的轉阻放大器的相關研究設計的文獻也相當多。一般而言, 轉阻放大器的基本電路架構是使用共基組態 (CB) 和共射組態 (CE) 兩種方式。如 [1]~[3]、[5]~[9]、[12]、[13]等文獻中皆是使用共射組態的放大器作設計。而 [4]、[10]等文獻則是以共基組態放大器作設計。

在 Behzad Razavi 書 [11]中的第4章中有相當完整介紹光通訊用轉阻放大器的架構, 性能參數, 及特性。書中也說明如何提高增益 (gain boosting), 及提高頻寬的突尖 (peaking) 技術。而在國內方面有關轉阻放大器研究有中央大學電機系的教授同學們在 [7]所提出之差動轉導與轉阻寬頻放大器設計及在 1999 年所發表 [3] 使用電容突尖技術設計一 Butterworth 種類之轉阻放大器, 並以 MESFET 來實現驗證。國外亦有使用電感突尖技術作為頻率補償之設計, 如參考文獻中的 [2]和 [5]。而目前已成為趨勢的是以 SiGe 製程技術來實現光通訊系統之元件, 其中當然包括轉阻放大器。在使用 SiGe 製程技術實現轉阻放大器之研究文獻上, 如文獻中的 [12]、[13]為德國 Hans-Martin Rein 帶領的研究群所發表。而其中今年所發表的文章 [13] 即是使用 Infineon SiGe 製程實現一 12 組 10 GHz 轉阻放大器。由於 SiGe 製程技術可以近似 Si 製程容易生產製造, 而且所製造的雙載子電晶體 (BJT) 由於具有 Heterojunction 而使少數載子延遲時間減少, 因此響應速度增快。其工作頻率可與三五族技術之元件相抗衡, 如最近由 Bell 實驗室人員所發表文章 [6] 也使用 SiGe 實現 50 GHz 差動式轉阻放大器, 此更證明使用 SiGe HBT 實現在光通訊系統中積體電路的趨勢。

1.4 論文架構

本論文共分為 7 章, 除第 1 章外, 茲將各章節內容介紹於下: 第 2 章中, 將說明所設計的轉阻放大器第一級前置轉阻放大器的架構與分析。第 3 章中, 將說明所設計的轉阻放大器第二級電壓放大器與第三級輸出放大器的架構與分析。第 4 章中, 將說明所設計之電流偵測電路的架構與功能。第 5 章中, 將說明電路佈局完成後的模擬結果 (post simulation), 與實際製作完成後之晶片的低頻測量結果。第 6 章中, 將說明如何把電路改良之後, 可應用於 5Gbps 光通訊系統之改良方式與重點。第 7 章為把本論文作一完整的結論說明與未來的展望。

第 2 章

前置轉阻放大器架構分析與模擬

2.1 前置阻轉放大器架構與特點分析

對於轉阻放大器的第一級而言，乃是直接與訊號輸入端相接。如同第1章所提到的，此電路必須具有低阻抗輸入的特性。而輸入訊號為一等效電流源，輸出訊號為電壓訊號，在功能上實已為一轉阻放大器。如此，最簡單的方式，可利用共射放大器與電阻形成閉迴路的方式實現之，如圖2.1所示，其中 R_f 為回授電阻。

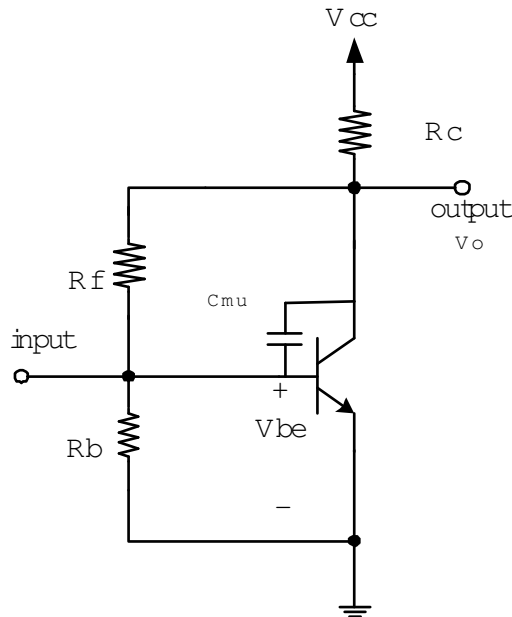


圖 2.1: 基本前置轉阻放大器電路

然而，若是欲以上述電路來實現前置轉阻放大器時，將會面臨兩個主要問題。

第一：操作偏壓點與轉阻放大值設計不易

以回授電路的分析觀點，可將電路分解成開迴路電路與回授網路兩個部分，其轉阻增益值可寫成下式：

$$Z_f = \frac{A}{1 + AB} \quad (2.1)$$

其中

$$A = -gm(Rb \parallel Rf \parallel r_\pi)(Rc \parallel Rf) \quad (2.2)$$

$$B = \frac{-1}{Rf} \quad (2.3)$$

又直流準位 V_o 與 V_{be} 可利用基本電路運算方法得到下列關係式

$$V_o = V_{be} \frac{Rc \parallel \frac{Rf}{1+\beta}}{\frac{Rc}{\beta} \parallel \frac{Rf}{1+\beta}} + V_{cc} \frac{\frac{Rb}{\beta} \parallel \frac{Rf}{1+\beta}}{Rc} \quad (2.4)$$

當 $Rc \gg \frac{Rf}{1+\beta}$, $\beta \gg 1$ 時, (2-4) 式可化簡為

$$V_o \approx V_{be} \left(1 + \frac{Rf}{Rb}\right) \quad (2.5)$$

由 (2-1)~(2-5) 式可觀察出 Rf 值除了與轉阻增益值有關, 亦與操作偏壓點 V_o 有關, 如此一來在設計上就會面臨到取舍的問題。

第二: C_{mu} 造成之米勒效應 (miller effect) 問題

一般而言, 第一級的放大電路希望其具備有高頻寬的特性。而對於上述電路而言, 電晶體的基-集寄生電容 C_{mu} 會因米勒效性在輸入端放大近似為 $C_{mu}(1+gm(Rc))$ 。如此, 在輸入端就容易形成一個大電容的效應, 而使得不易設計成為高頻寬的放大電路。因此, 本論文設計了一個電路, 如下圖2.2所示, 其特點有:

第一、轉阻放大值易於設計

因為此電路使用了 Q3 與 Q4 兩個電晶體, 其主要功能在提供回授路徑所需要的偏壓電流, 因此輸出端 Tia_out1 的電壓值可寫成下式:

$$V(Tia_out) \approx V_{be1} + V_{d1} + V_{be3} \quad (2.6)$$

並利用回授電路的觀點, 可將電路分解成開迴路電路與回授網路兩個部分, 其轉阻增益可寫成下式:

$$Z_f = \frac{A_0}{1 + A_0 B_0} \quad (2.7)$$

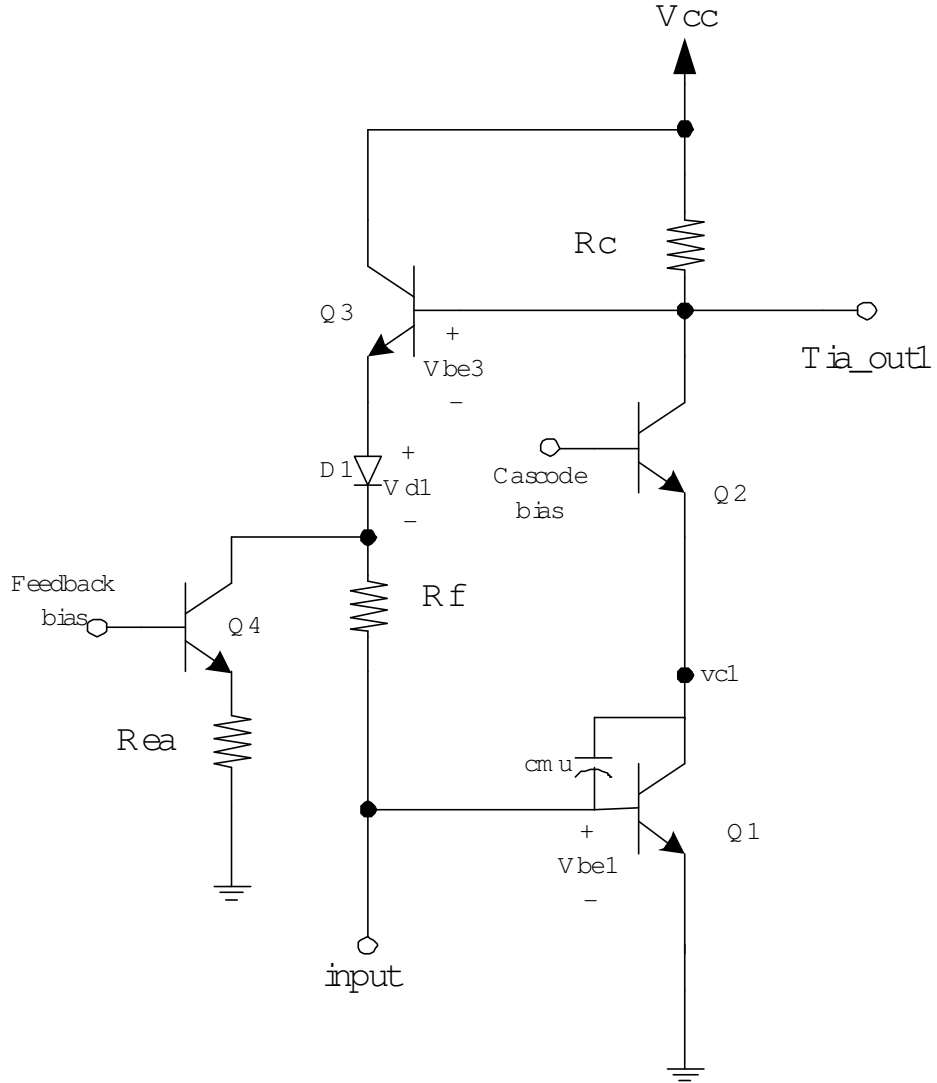


圖 2.2: 前置轉阻放大器電路架構

其中

$$A_0 \approx -(gm_1 re_2)(Rf \parallel r_{\pi 1})(gm_2)(Rc \parallel Rf) \quad (2.8)$$

$$B_0 \approx \frac{-1}{Rf} \quad (2.9)$$

當 $|A_0|$ 值極大時, Z_f 近似於 $(-1/Rf)$, 故此電路之轉阻增益值可近似為 $(-Rf)$, 且當變動 Rf 值為達所需要的轉阻增益時, 並不會造成操作點有明顯的變化。

第二、具有高頻寬的特性

此電路使用了電晶體 Q1 與 Q2, 設計成串疊 (cascode) 的型式, 其主要目的是可降低電晶體 Q1 的 c_{mu} 所形成的米勒效應, 其原因在於由點 $vc1$ 看入之輸入阻抗極近似於 r_{e2} , 因此電壓增益 $\frac{vc1}{V(input)} \approx (-g_{m1} * r_{e2})$, c_{mu} 因米勒效應放大的倍率為 $(1 + g_{m1} * r_{e2})$ 遠小於圖2.1的電路結構。因此, 如圖2.2的電路結構, 十分易於設計成高頻寬的電路。

然而, 無論是圖2.1或是圖2.2任一個電路, 皆會在輸入阻抗與轉阻增益值面臨取舍的問題。其原因在於輸入阻抗的關係式如下:

以圖 2-1 而言,

$$R_{in} = \frac{R_f}{1 + AB} \quad \text{其中 } A \text{ 如 2.2 式所示, } B \text{ 如 2.3 式所示} \quad (2.10)$$

$$\text{當 } R_f, R_b \ll r_{\pi}, \quad R_{in} \approx \frac{R_f}{1 + gm(R_c \parallel R_f) \left(\frac{R_b \parallel R_f}{R_f} \right)} \quad (2.11)$$

以圖 2-2 而言

$$R_{in} = \frac{R_f}{1 + A_0 B_0} \quad \text{其中 } A_0 \text{ 如 2.8 式所示, } B_0 \text{ 如 2.9 式所示} \quad (2.12)$$

$$\text{當 } R_f, R_b \ll r_{\pi 1}, \quad R_{in} \approx \frac{R_f}{1 + gm(R_c \parallel R_f)} \quad (\text{假設 } gm \approx gm_1 \approx gm_2, gm_1 r_{e2} \approx 1) \quad (2.13)$$

由 (2-11) 與 (2-13) 式來看, 因此, 若要轉阻增益大時, 伴隨的是較大的輸入阻抗, 反之亦然。故轉阻增益值與輸入阻抗, 將視設計者本身的需求作取舍。

2.2 前置阻轉放大器電路模擬與頻率響應分析

由前一小節的分析, 基本上已掌握了本論文中第一級電路, 前置轉阻放大器的特性。因此, 即可利用台積電所提供的製程資料與 HSPICE 軟體作電路模擬的部分。以第一級電路, 前置轉阻放大器而言, 假定目標是設定為具有 2k 歐姆的轉阻增益值。因此, 在圖2.2部分, R_f 選擇為 2k 歐姆。輸入訊號則依 1Gbps 的光通訊接受器之等效模型之規格, 以交流小訊號 10uA 與等效寄生並聯電容 0.85pF 作輸入訊號。其頻率響應分析圖如圖2.3所示。模擬之溫度設定為 25 度, 製程 Lib 選擇為 TT。

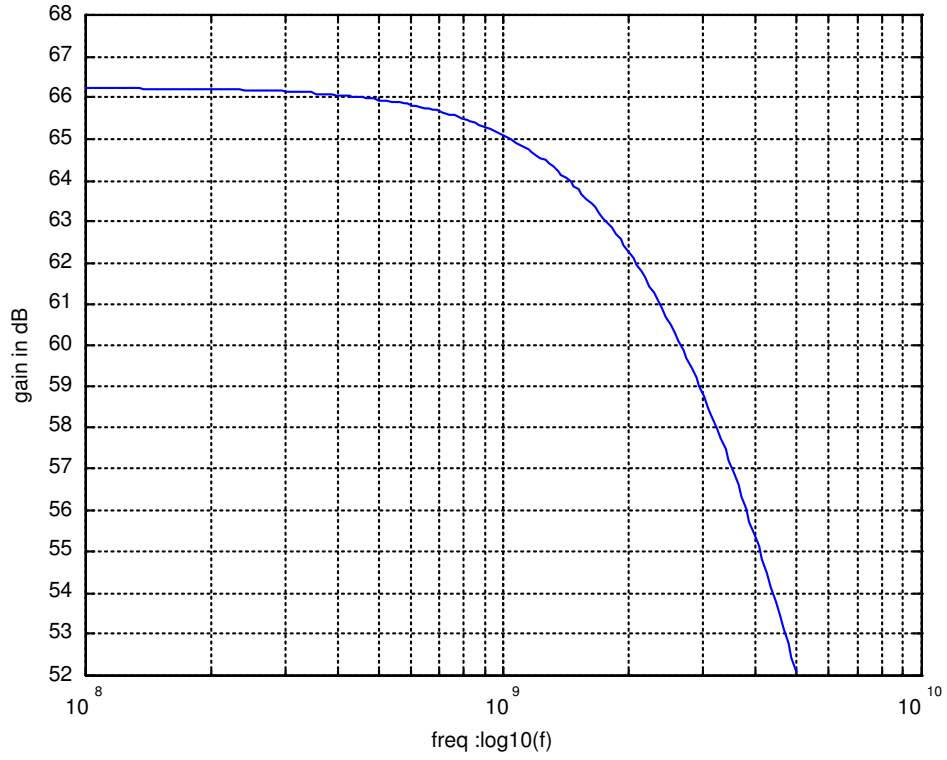


圖 2.3: 前置轉阻放大器頻率響應pre-sim 圖

以應用於 1Gbps 頻寬的光通訊接收端之轉阻放大器而言，一般使用在此規格的輸入訊號源之光二極體如 圖1.2所示，本身典型寄生電容約在 0.85pF 上下，相較於電晶體本身的寄生電容來得大。因此，本電路的頻寬，如在不考慮電晶體 Q3與 Q4的寄生電容效應下，可由此光二極體寄生電容 Cs 與 Q1電晶體 寄生電容 Cpi 與輸入阻抗 Rin 所形成之主級點來作約略的頻寬估計，寫成下式。

$$f_{3db} \approx \frac{1}{1 + 2\pi(C_T R_{in})}, C_T = C_s + C_{pi} \quad (2.14)$$

而本電路之輸入阻抗 Rin 約 100歐姆,Cpi 約 0.4pF, 由 (2-11) 所估計之頻寬約為 1.274GHz。然而此與圖2-3所得之電路頻寬 1.69GHz 有一點差距，其原因主要在於用主極點估算時並無考慮下列兩點因素：

第一、電阻的非理想特性

在於使用台積電的電阻本身非理想電阻，有寄生電感存在，其等效模型如圖2.4所示。當 L1與 L2寄生電感 之特性表現在回授電阻 Rf 上時將會對頻寬有所影響。因此，今將 Rf 用理想電阻作模擬如下圖2.5。其頻寬 為 1.5GHz, 已較圖2.3之頻寬來的小，亦更接近原先的粗略預估值 1.274GHz。

第二、電晶體 Q3與 Q4本身之寄生電容對頻寬的影響

電晶體的小訊號等效近似模型如下圖2.6所示。在不考慮一些極小之寄生電阻與不重要之寄生電容的情況下, 以回授觀點分析此電路時, 可將 Q3、Q4與 R_f 等形成之回授網路簡化如圖2.7所示。回授因子 B₀可寫成下式 (2-15)。

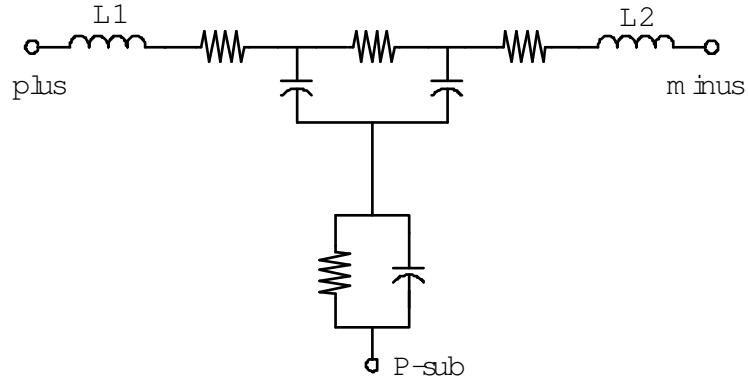


圖 2.4: 台積電電阻等效模型

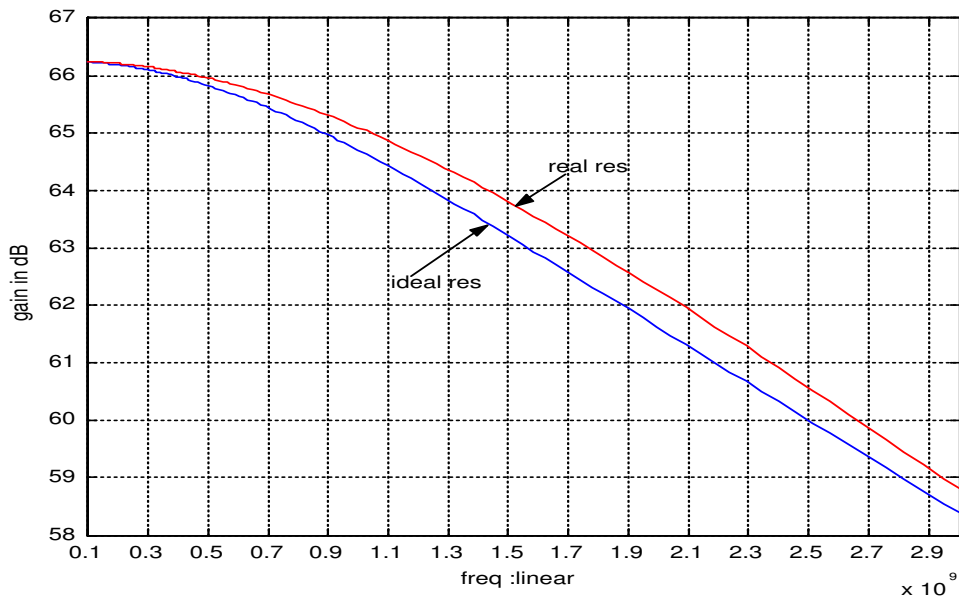


圖 2.5: 前置轉阻放大器頻率響應pre-sim 圖-R_f 使用理想電阻模型與實際台積電電阻模型比較

$$B_0 = \frac{I_f}{V(Tia_out1)} \quad (2.15)$$

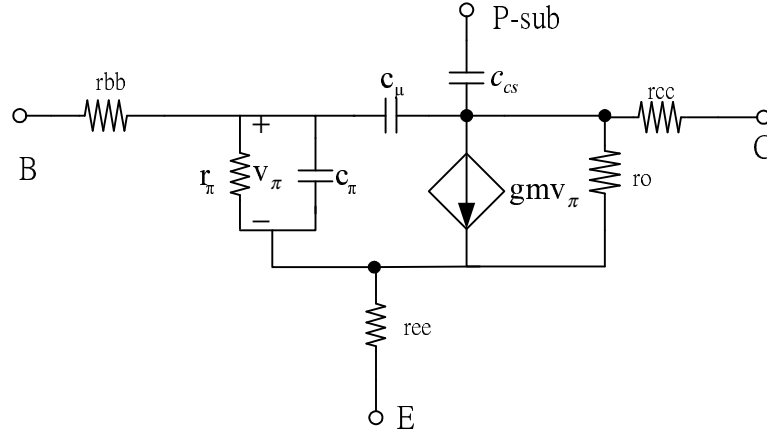


圖 2.6: BJT小訊號近似等效模型

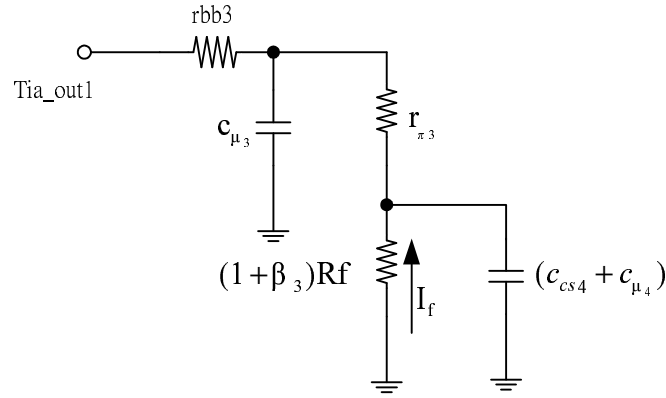


圖 2.7: 前置轉阻放大器回授網路之小訊號模型簡化圖

在低頻時可不考慮電容效應與 r_{bb3} 極小可忽略, 因此 $B_0 \approx \frac{1}{R_f}$, 如 (2-9) 式所示。然而在作頻率響應分析時, $c_{\mu3}$ 與 $(c_{cs4} + c_{\mu4})$ 在回授網路會形成極點效應, 而其特性與原因可以很容易從圖 2-7 理解。因高頻時因 $c_{\mu3}$ 與 $(c_{cs4} + c_{\mu4})$ 的阻抗變小, 這會使得流入回授電阻 R_f 的回授電流 I_f 值變小, 此即會造成極點效應。而因回授因子 B_0 在轉阻增益轉移函數中為分母部分, 其 B_0 中的極點效應在轉阻增益轉移函數中將會變成零點效應。因此, 其引進的零點效應將會對頻率響應造成某種程度的突尖現象。

為驗證此推論, 本人將 Q1、Q2、Q3、Q4 的電晶體操作參數組成小訊號近似模型, 以 HSPICE 軟體作頻率響應模擬分析其對頻率響應造成的變化。而其原始的 $c_{\mu3}$ 、 c_{cs4} 、 $c_{\mu4}$ 值如下:

$c_{\mu3} = 6.207\text{fF}$, $c_{cs4} = 8.705\text{fF}$, $c_{\mu4} = 7.58\text{fF}$ 。

模擬方式如下:

1、 R_f 使用理想電阻，且不考慮 $c_{\mu 3}$ 、 c_{cs4} 與 $c_{\mu 4}$ 的影響，即令它們的值為零。其模擬如下 圖2.8所示，模擬結果的頻寬為 1.45GHz，如此的模擬出來的頻寬已更較接近原先估計值 1.247GHz。

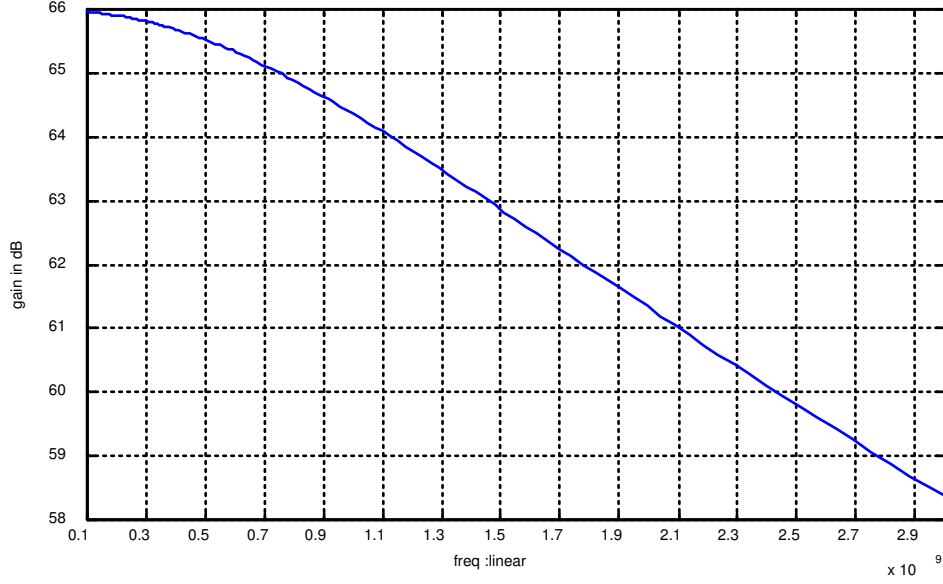


圖 2.8: R_f 為理想電阻且不考慮回授寄生電容且不考慮 $c_{\mu 3}$ 、 c_{cs4} 與 $c_{\mu 4}$ 之小訊號模擬圖

2、因為光二極體本身寄生電容 C_s 的存在，不容易看出寄生電容 $c_{\mu 3}$ 、 c_{cs4} 與 $c_{\mu 4}$ 變化對頻率 響應的影響。在此，為明顯看出這些寄生電容對頻率響應造成的差異變化，以下兩個模擬不包含 C_s ，並使用台積電的實際電阻模型。

a、固定 $c_{\mu 3}$ ，變化 c_{cs4} 、 $c_{\mu 4}$ 。其模擬圖如圖2.9所示。

b、固定 c_{cs4} 、 $c_{\mu 4}$ ，變化 $c_{\mu 3}$ 。其模擬圖如圖2.10所示。

由模擬圖2.9與圖2.10中可以觀察到 Q3 與 Q4 的寄生電容 c_{cs4} 、 $c_{\mu 4}$ 與 $c_{\mu 3}$ 的存在與變化，在頻率響應上皆會形成突尖的現象，極為符合先前所推論的此些寄生電容會造成零點效應的現象。

此外，值得注意的一點是電晶體射級的寄生電阻 r_{ee} ，如圖2.7所示，其值的大小將會對 (2-7) 式之值有影響。因為 r_{ee} 會使得放大增益 $|A_0|$ 衰減，因此在決定電晶體方面必須考慮 r_{ee} 的大小，當 r_{ee} 之值非甚小時無法如 (2-7) 式予以忽略。至此，本論文所設計之轉阻放大器第一級，經由本章的分析與述論已可了解其主要特性。

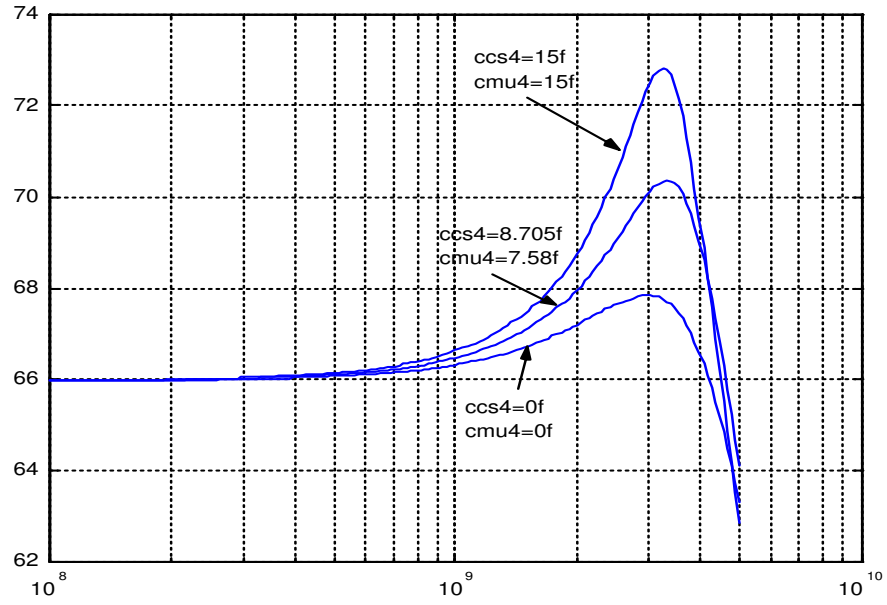


圖 2.9: 固定 $c_{\mu 3}$, 變化 c_{cs4} 、 $c_{\mu 4}$ 之小訊號模擬分析圖

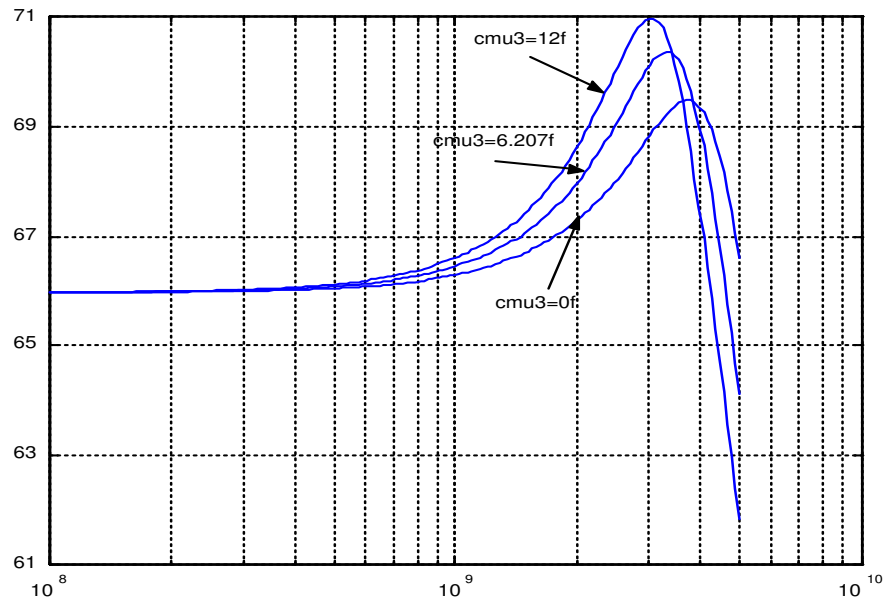


圖 2.10: 固定 c_{cs4} 、 $c_{\mu 4}$, 變化 $c_{\mu 3}$ 之小訊號模擬分析圖

第 3 章

電壓放大器與輸出放大器的架構與分析

3.1 電壓放大器之電路架構與特性分析

第二級的電路的功能是將第一級前置轉阻放大器的輸出電壓再作一級電壓放大。在本論文的設計中，此電壓放大电路是使用 Cheery-Hooper[11]的電路結構，如下圖3.1所示。而由於此電路乃一對稱之差動電路，即 $Q1=Q4$ 、 $Q2=Q3$ 、 $R1=R3$ 、 $R2=R4$ 。因此第一級前置轉阻放大器電路 必須再作一組複製，令其輸出端與此電路的另一輸入端相接，形成參考端，此乃一般單端輸入轉差動輸出的設計方法。

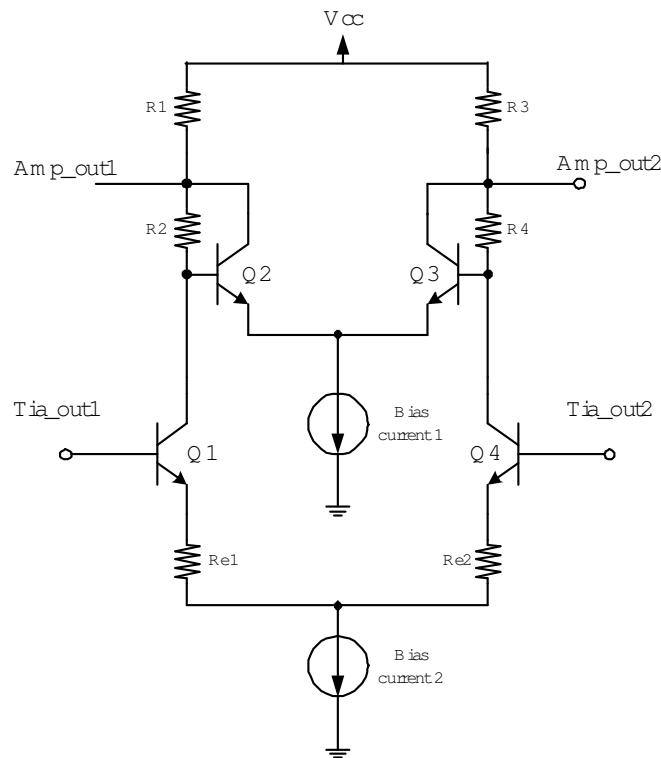


圖 3.1: 電壓放大器之電路架構圖

而為推導小訊號增益, 將圖簡化如下圖3.2以方便推導。

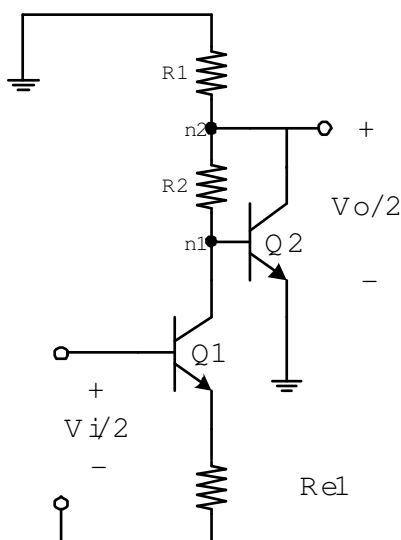


圖 3.2: 電壓放大器小訊號輸入等效電路圖

因電晶體的 β 值極大, 約在 200 左右, 在此不考慮流入電晶體 B 極的微小電流, 而其小訊號增益 $\frac{V_o}{V_i} = \frac{V(Amp_out1) - V(Amp_out2)}{V(Tia_out1) - V(Tia_out2)}$ 則可由下列關係式推導:

$$V(n2) = ic2(R1 + R2) \quad (3.1)$$

$$ic1 = \frac{gm_1(V_i/2)}{1 + gm_1(Re1)} = Gm_1(V_i/2) \quad (3.2)$$

$$ic2 = gm_2 V_{\pi 2} \quad (3.3)$$

$$V_{\pi 2} = V(n2) - Gm_1 R2 (V_i/2) \quad (3.4)$$

又此電路為一對稱差動電路, 因此

$$\frac{V(n2)}{V_i/2} = \frac{V_o/2}{V_i/2} = \frac{gm_2 R2 - 1}{1 + gm_2 R1} \left(\frac{gm_1}{1 + gm_1(Re1)} \right) (R1) \quad (3.5)$$

在本電路的設計中, $gm_2 R2 - 1 > 0$, 因此電路輸入與輸出為同向, 乃同向放大。而此處的推導乃假設電晶體本身的寄生電阻值極小, 故不予以考慮。同樣地, 電晶體射級寄生電阻 ree , 圖2.7所示, 若非甚小時, 則不能忽略之。

而這個電路的主要特色在於由 $n1$ 與 $n2$ 兩節點看入之輸入阻抗很小, 可以有效降低在此兩點產生的寄生電容效應以利於頻寬的提昇, 因此這電路乃寬頻電路中常採用的一種電路結構。爲了推導這兩點輸入阻抗, 將電晶體的小訊號近似模型繪出如圖3.3與圖3.4。在此因電晶體 $Q1$ 與 $Q2$ 的 r_o 極大, 故 $n1$ 點之輸入阻抗可不考慮 $Q1$ 之存在。

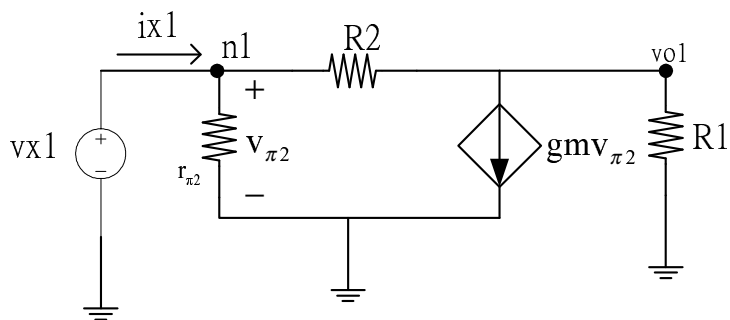


圖 3.3: 推導 $n1$ 節點輸入電阻之小訊號近似等效模型圖

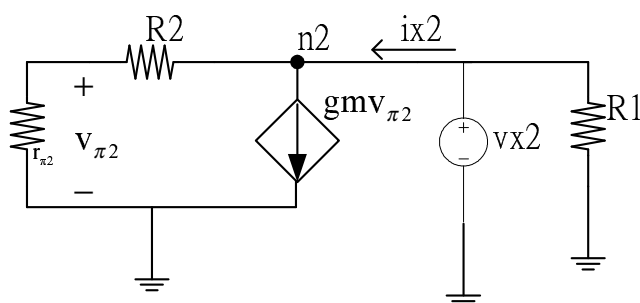


圖 3.4: 推導 $n2$ 節點輸入電阻之小訊號近似等效模型圖

關於 $n1$ 節點的輸入阻抗其推導如下:

$$\frac{vx1 - vo1}{R2} + \frac{-vo1}{R1} = gm_2 vx1 \quad (3.6)$$

$$\frac{vx1}{r_{\pi 2}} + \frac{vx1 - vo1}{R2} = ix1 \quad (3.7)$$

$$R_{in}(n1) = \frac{vx1}{ix1} = \frac{1}{\frac{1}{r_{\pi 2}} + \frac{1+gm_2 R1}{R1+R2}} \approx \frac{R1 + R2}{1 + gm_2 R1} \approx \frac{1}{gm_2} \left(1 + \frac{R2}{R1}\right) \quad (3.8)$$

關於 n_2 節點的輸入阻抗其推導如下：

$$v_{\pi 2} = r_{\pi 2}(ix_2 - gm_2 v_{\pi 2}) \quad (3.9)$$

$$vx_2 = (ix_2 - gm_2)(R_2 + r_{\pi 2}) \quad (3.10)$$

$$Rx_2 = \frac{vx_2}{ix_2} = \frac{R_2 + r_{\pi 2}}{1 + gm_2 r_{\pi 2}} \quad (3.11)$$

$$R_{in}(n_2) = R_1 \parallel Rx_2 = R_1 \parallel \frac{R_2 + r_{\pi 2}}{1 + gm_2 r_{\pi 2}} \approx \frac{R_2}{gm_2 r_{\pi 2}} + \frac{1}{gm_2} \approx \frac{1}{gm_2} \quad (3.12)$$

由上面的推導可發現 n_1 與 n_2 兩節點看入的輸入阻抗甚小。而其實這個特點並不難從電路中發現，由電路可發現 R_2 是並聯於電晶體 Q_2 的基-集兩端，即 Q_2 輸入與輸出兩端，此乃並-並回授結構形式之電路。因此，對於 R_2 與 Q_2 組成之電路而言，會具有輸入與輸出阻抗小的特性，意即 n_1 與 n_2 兩點看入會有小輸入阻抗 的特性。

3.2 輸出放大器之電路架構與特性

第三級輸出放大器電路其主要目的是提供較大的輸出電流與負載作阻抗匹配以達成功率轉移, 其電路結構為一般典型的對稱差動電路, 如下圖3.5所示。因其乃常見之典型結構, 其特性與一般典型差動放大器並無相異之處, 故其特性分析不再贅述。

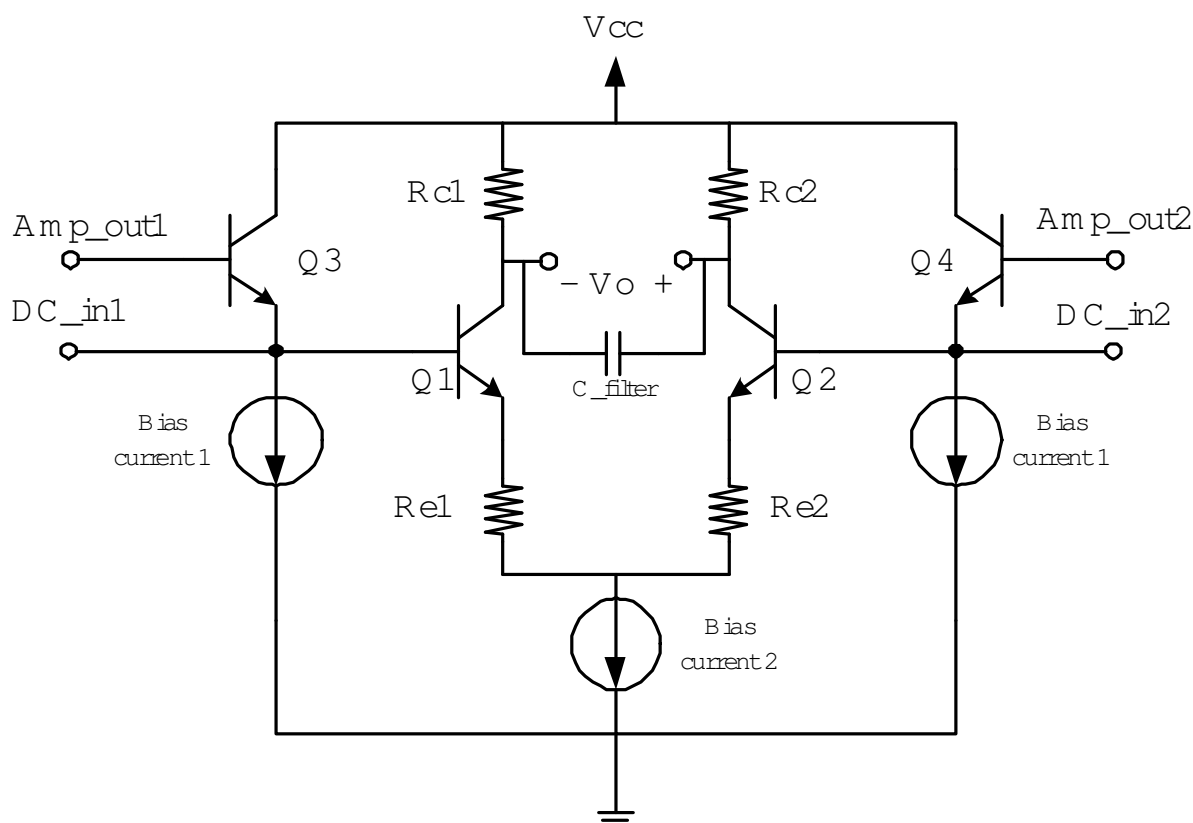


圖 3.5: 輸出放大器之電路架構圖

3.3 電壓放大器與輸出放大器電路之頻率響應模擬

至此, 本論文之主要放大的三級電路架構已論述完畢。今將完整三級電路銜接, 以便作第二級電路與第三級電路的頻率響應分析。作圖如下: 圖3.6為電壓放大器電壓增益頻率響應圖。圖3.7為輸出放大器之電壓增益頻率響應圖。圖3.8為完整三級電路轉阻增益之頻率響應圖。模擬之溫度設定為25度, 製程 Lib 選擇為 TT。

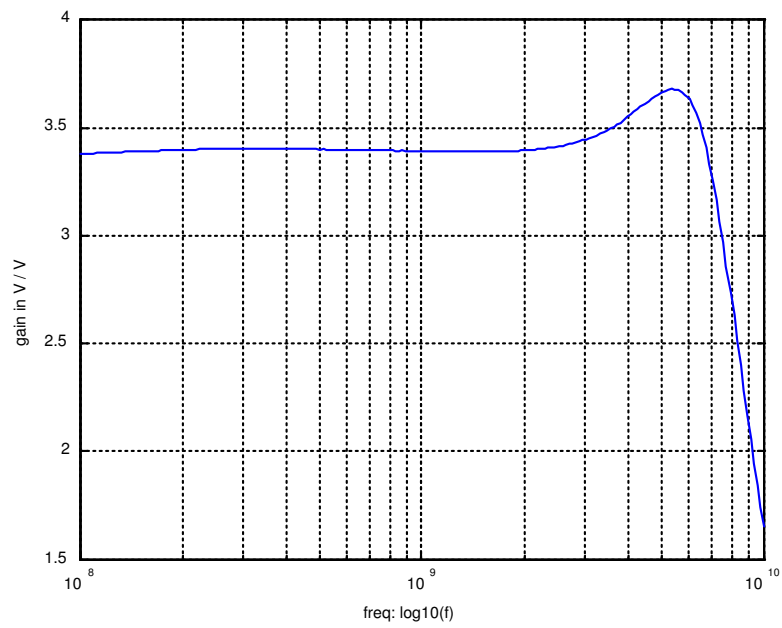


圖 3.6: 電壓放大器電壓增益頻率響應圖

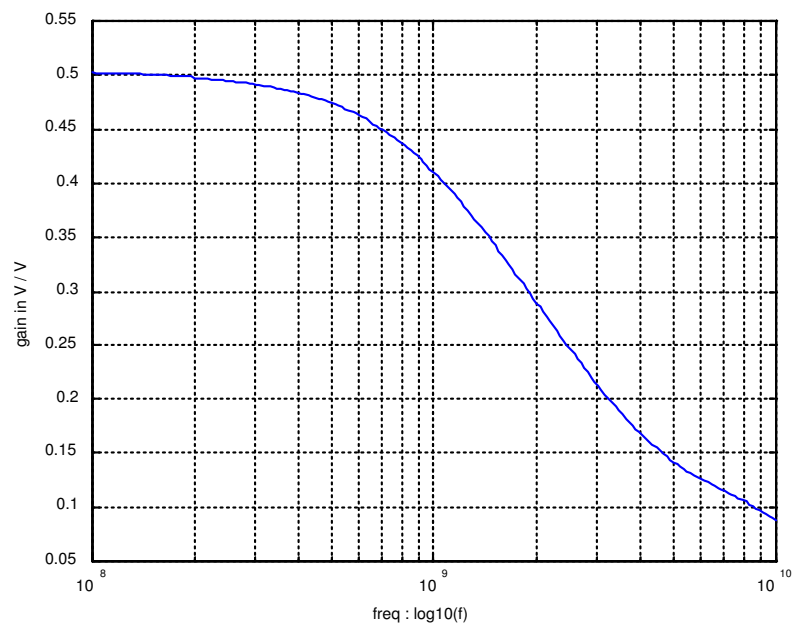


圖 3.7: 輸出放大器之電壓增益頻率響應圖

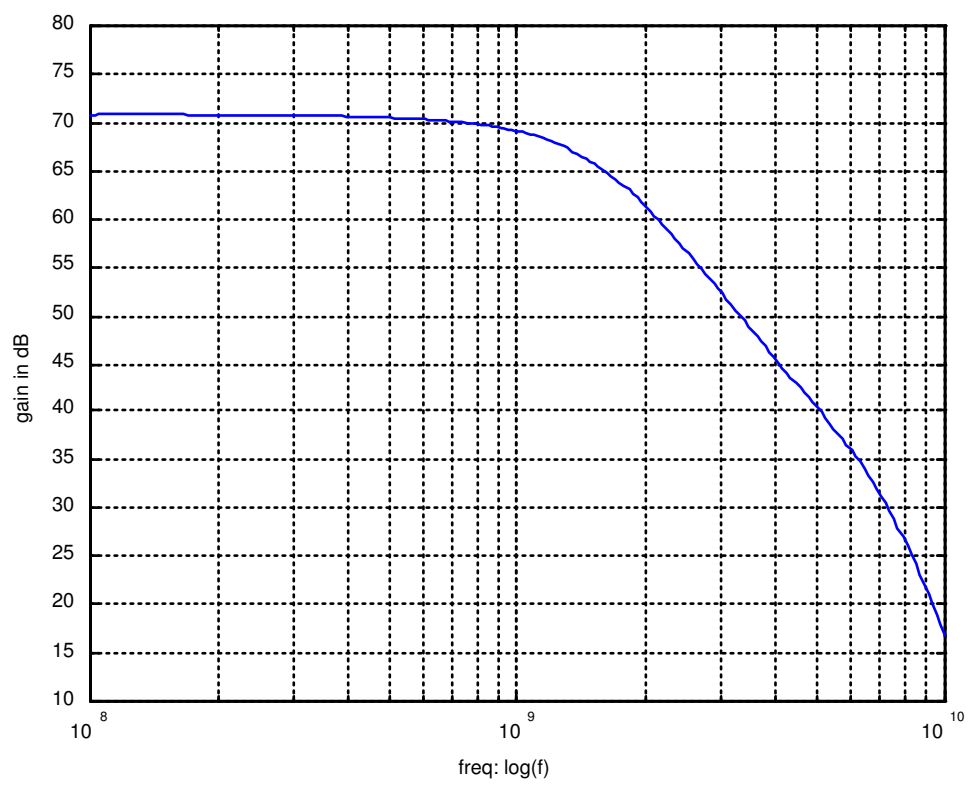


圖 3.8: 轉阻放大器完整三級電路之頻率響應圖

第 4 章

電流偵測電路的架構與功能

電流偵測電路的主要功能在於調節進入第一級電路前置轉阻放大器的輸入直流偏壓電流，使前置轉阻放大器能維持在線性區工作，不至有輸出飽和的現象產生，電路架構圖如下圖4.1所示，其 input 端與前置轉阻放大器之訊號輸入端相接。

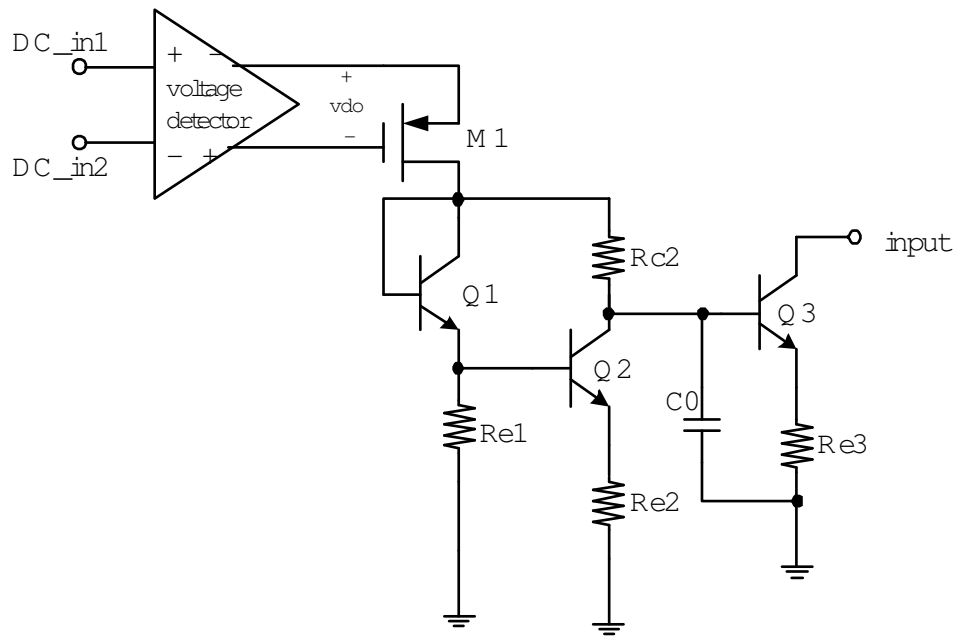


圖 4.1: 電流偵測電路之電路架構圖

而電流偵測電路基本原理為偵測第三級的 DC_in1 與 DC_in2 兩端電壓的差值，經由 M1 電晶體轉成電流，進而控制電晶體 Q3 對輸入電流作調節。其電路動作分以下兩點說明。

第一、當輸入電流極小時，DC_in1 與 DC_in2 的電壓差極小，電壓偵測器 (voltage detector) 會輸出 大電壓差，M1 流過的電流為大電流，因此 Q1 與 Q2 導通，且 Q2 會呈現飽和狀態，故 Q3 不導通，不會對流入 input 端 的輸入電流作調節。

第二、當輸入電流極大時, DC_{-in1} 與 DC_{-in2} 的電壓差變大, 電壓偵測器 (voltage detector) 會輸出 小電壓差, M1 流過的電流為小電流, 因此 Q1 與 Q2 不導通, 而 Q3 導通, 此時則對流入 input 端的輸入電流作調節。

經由上述兩點的簡要說明, 可了解電流偵測電路的動作情形。而此電流偵測電路必須設計成極低頻寬的電路, 否則會把較低頻率的高準位電流輸入訊號當作成直流偏壓電流, 造成誤動作的情況。

而圖4.2為當輸入端偏壓電流由0mA 變化至1mA 時, 流經 Re3的電流變化模擬圖, 借此模擬可觀察電流偵測電路是否如預期般正常動作。基本上流經 Re3的電流應極近似於流入 前置轉阻放大器訊號輸入端的偏壓電流, 而由圖4.2可看到模擬結果合乎預期。

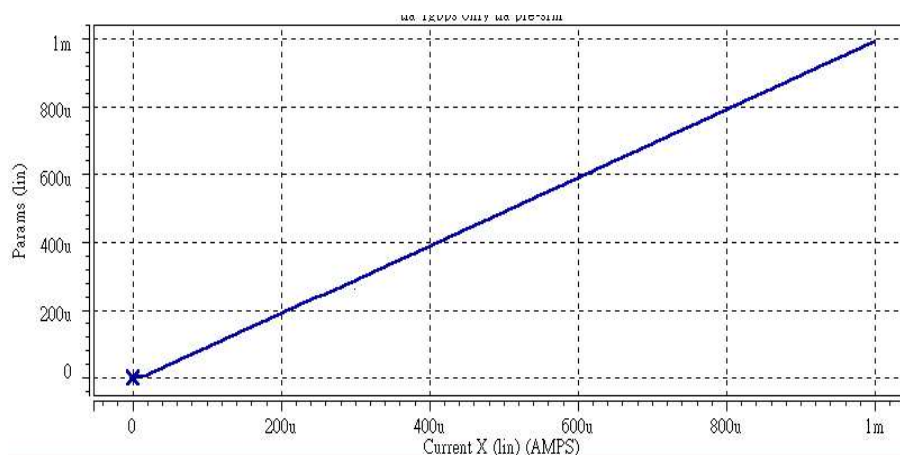


圖 4.2: 流入前置轉阻放大器訊號輸入端的偏壓電流(X) V.S 流經 Re3電流 (Y) 之模擬圖

第 5 章

轉阻放大器電路佈局完成後的模擬 與晶片的低頻測量結果

由第2章至4章的設計與模擬的結果，應可達到應用於1Gbps之光通訊接收端之轉阻放大器上，故以此作為藍本進行實際電路的佈局。由於第2章至第4章的模擬為電路佈局前的預先模擬（pre-simulation），並未包含在佈局時路徑連線與焊墊（bonding pad）所產生寄生電阻與電容效應。而本章為敘述電路佈局完成後，經由軟體粹取出上述寄生效應後所作的模擬（post-simulation）結果，以及實際產出的晶片在低頻測試下的量測結果，圖5-10為電路佈局圖。

5.1 佈局完成後之模擬圖

圖5.1至圖5.4為轉阻放大器各級之放大增益頻率響應圖：圖5.1為輸入電流交流小訊號至前置轉阻放大器之轉阻增益頻率響應圖；圖5.2為前置轉阻放大器輸出至電壓放大器輸出之電壓增益頻率響應圖；圖5.3為電壓放大器輸出至輸出放大器之電壓增益頻率響應圖；圖5.4為輸入電流交流小訊號經過完整三級電路輸出之轉阻增益頻率響應圖。

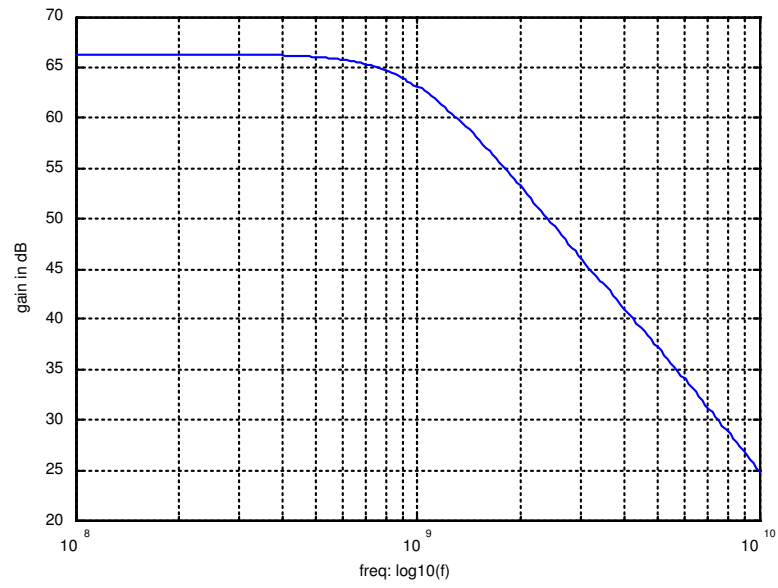


圖 5.1: 輸入電流交流小訊號至前置轉阻放大器之轉阻增益頻率響應圖

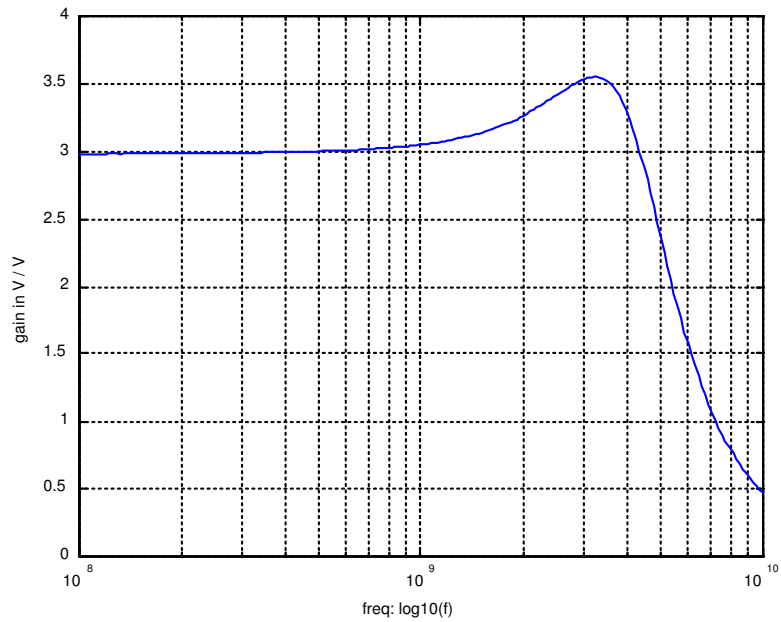


圖 5.2: 前置轉阻放大器輸出至電壓放大器輸出之電壓增益頻率響應圖

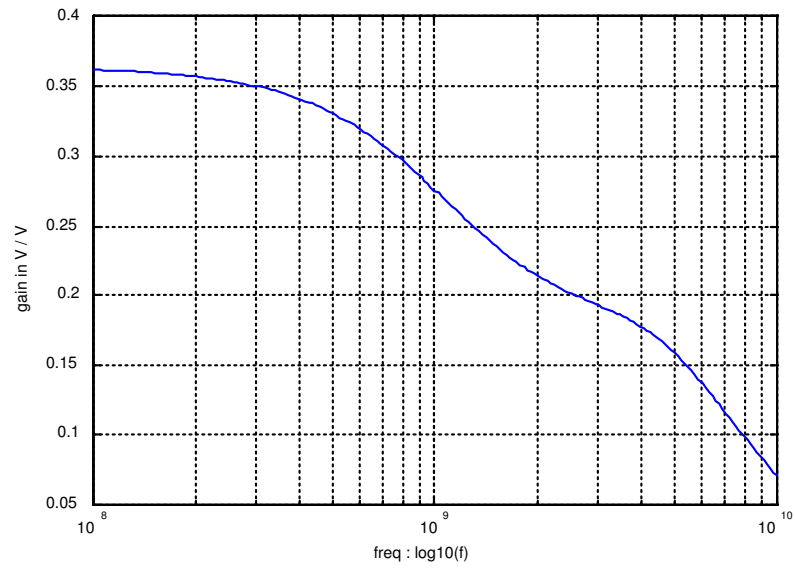


圖 5.3: 電壓放大器輸出至輸出放大器之電壓增益頻率響應圖

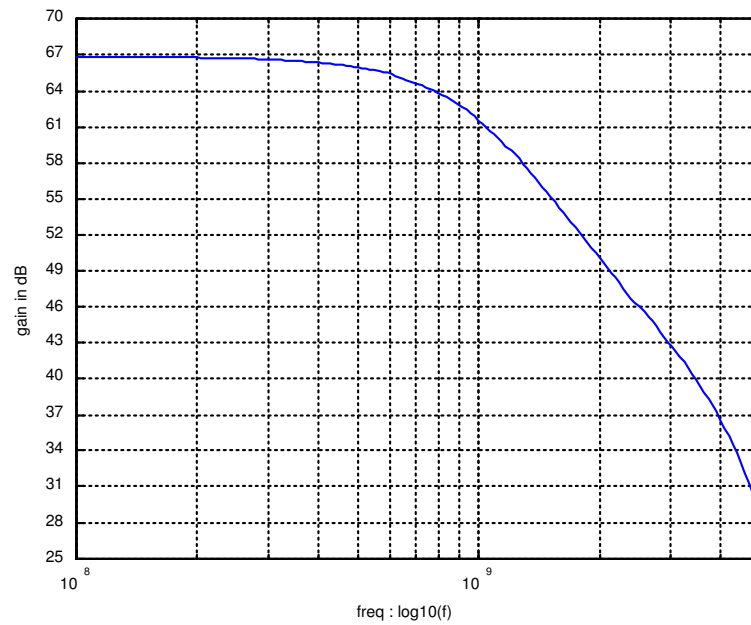


圖 5.4: 輸入電流交流小訊號經過完整三級電路輸出之轉阻增益頻率響應圖

一般而言,對於應用於1Gbps 光通訊接受端之轉阻放大器電路,此轉阻放大器至少需具有輸入訊號頻率的0.75倍的頻寬,即750MHz。而由圖5-4可看到,本電路設計在 post-simulation 時具有800MHz 的頻寬,在頻率1GHz 時仍有60dB 的轉阻增益值,應符合先前所設定的設計目標。

而以下為轉阻放大器的暫態反應模擬。由於所設計之轉阻放大器其可容許光二極體之電流可高至1.1 mA,我們依傳統對轉阻放大器測試暫態方式進行,即分別在輸入電流是在10uA (p-p),100uA (p-p),及1mA (p-p) 之條件下測試此轉阻放大器之暫態工作狀況。模擬均在典型狀況下之工作情況,亦即 $v_{cc}=3.3V$,溫度為25度,製程 Lib 選擇為 TT,而輸入訊號頻率為1GHz。圖5.5表示此轉阻放大器在10 uA(p-p) 之工作結果。其中最上圖是顯示出部份的輸入電流隨時間的變化,而中間則顯示100歐姆之二端電壓部份輸出訊號。最下圖是顯示輸出電壓訊號的眼圖 (Eye diagram)。由中間之圖可知輸出電壓值超過約20mv (p-p),所以轉阻放大器的增益比2000歐姆稍大。此外由眼圖可知此轉阻放大器對1GHz 訊號的工作相當正常。同樣圖5.6與圖5.7是在輸入為100uA(p-p) 及1mA(p-p) 下之輸出訊號與眼圖。圖5.8的上圖為等效輸入雜訊電流 (equivalent input noise current or input refer noise current) 頻譜圖,下圖為輸出電壓雜訊 (output noise voltage) 頻譜圖。而表5.1為此完整轉阻放大器設計之規格表,圖5.9為電路佈局圖。由圖5.7可發現輸出波形未有明顯失真,表示各級放大電路之電晶體未進入飽和區操作,此代表電流偵測迴路在 post-sim 時仍正常動作。

第 5 章 轉阻放大器電路佈局完成後的模擬
與晶片的低頻測量結果

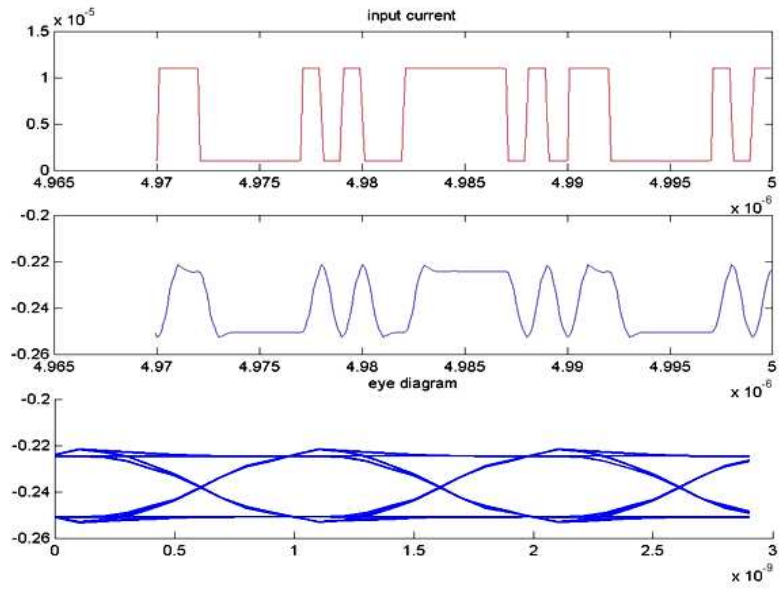


圖 5.5: 輸入電流10uA(p-p), 頻率 1 GHz 之轉阻放大器 Post-sim

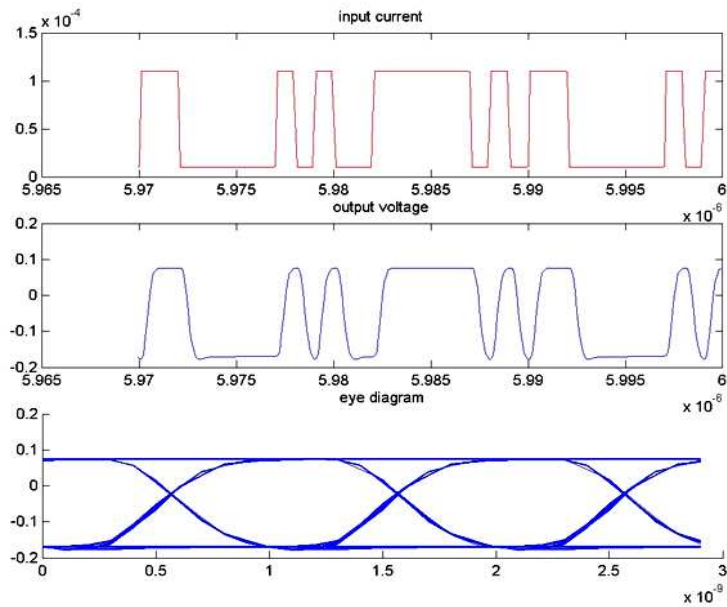


圖 5.6: 輸入電流100uA(p-p), 頻率 1 GHz 之轉阻放大器 Post-sim

第 5 章 轉阻放大器電路佈局完成後的模擬
與晶片的低頻測量結果

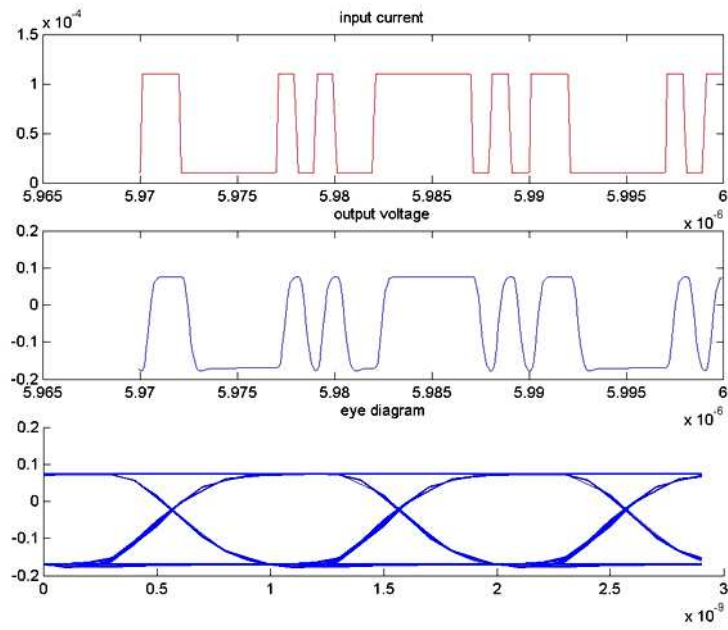


圖 5.7: 輸入電流1mA(p-p), 頻率1 GHz 之轉阻放大器 Post-sim

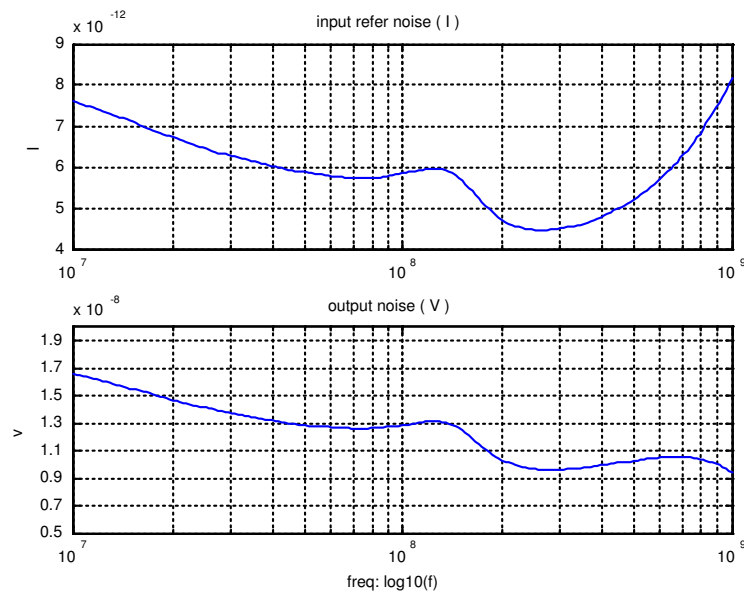


圖 5.8: 等效輸入雜訊電流與輸出電壓雜訊頻譜圖

參數	測試條件	最小值	典型值	最大值	單位
電源電壓		3.0	3.3	3.6	V
供應電流			22		mA
轉阻增益	輸入 10uA (p-p)		2000		Ω
輸出阻抗	單端		50		Ω
最大輸出電壓			275		mA (p-p)
最大輸出電流			1.1		mA (p-p)
輸入參考雜訊 RMS			189.6		nA
輸入參考雜訊密度			6		pA/ $\sqrt{\text{Hz}}$
小訊號頻寬			800		MHz
低頻 cutoff			40		kHz

表 5.1: 1Gbps轉阻放大器預定規格表

其中輸入參考雜訊 RMS 是由 Hspice post-sim 計算至 1GHz 所得; 而輸入參考雜訊密度則是以輸入參考雜訊 RMS $\div$ (頻寬之開平方根) 所計算之結果。

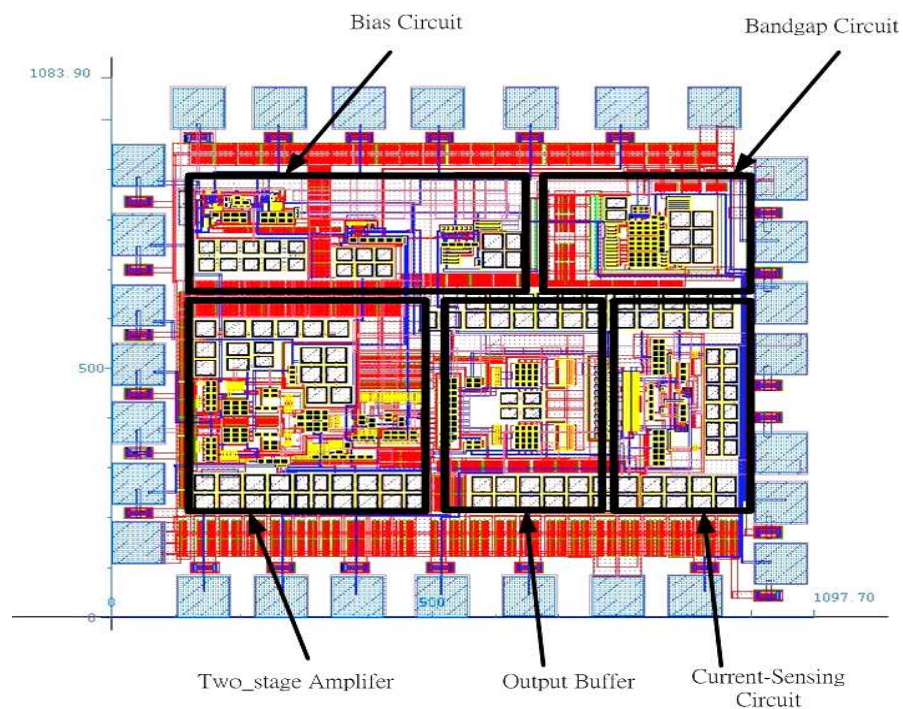


圖 5.9: 電路佈局圖

5.2 實際產出晶片的低頻量測結果

因高頻量測目前委外作業中，截至目前尚未有結果，故此先展現使用實驗室之簡單設備作 低頻量測的結果。在輸入訊號之交流電流源部分，改以等效戴維寧模型作輸入，如圖5.10所示。

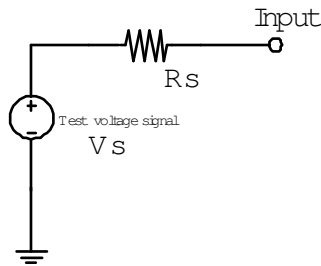


圖 5.10: 低頻量測之輸入訊號模型

而輸入訊號以 2MHz 的方波作測試輸入訊號，針對不同之 R_s 量測單端輸出。圖5.10為 2MHz 的方波輸入， $R_s=1k$ 。量測結果圖5.10上面波形為輸入波形，下面波形為同向之單端輸出波形。由圖5.11可看出，電路在低頻 2MHz 時可正常動作。

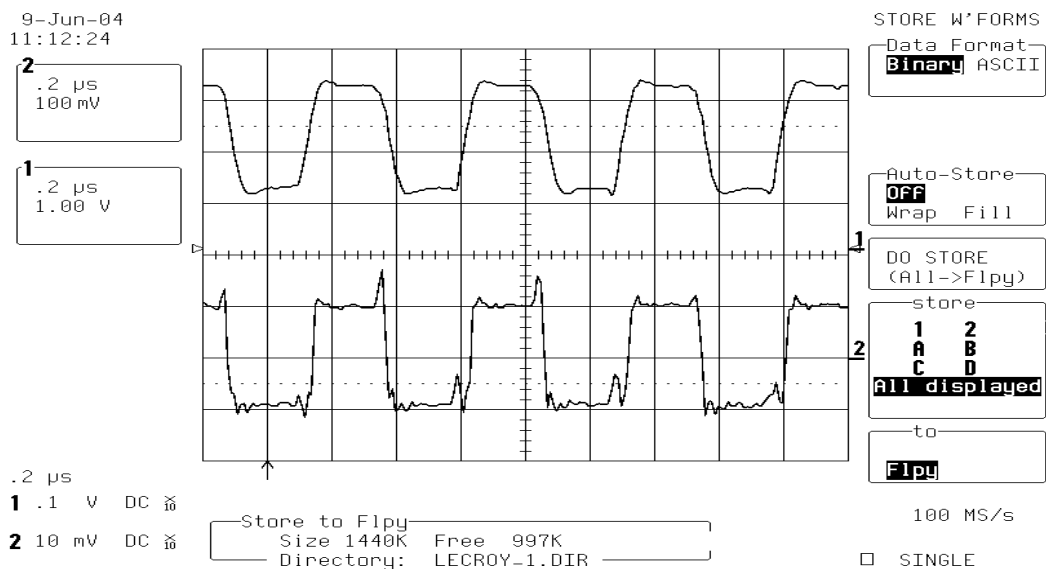


圖 5.11: 輸入頻率訊號為 2MHz, $R_s=1k$ 之量測圖

第 6 章

應用於5Gbps 頻寬光通訊接受器之轉阻放大器設計

由第2章至第5章的內容與模擬結果，其設計規格應可達成1Gbps 光通訊上的應用。而改良後的電路希望能用到更高頻寬的應用上，在此便以5Gbps 作為改良的設計目標。而本章的重點在於如何利用此電路架構，作稍許的改良與調整，以期能達到更高頻率的應用。以本設計之三級電路中，第一級電路與第二級電路為重點所在。因此，在本章中，主要乃針對第一級電路—前置轉阻放大器與第二級電路—電壓放大器作改良設計，而第三級只作稍微的修改。

6.1 前置轉阻放大器電路的改良設計

為了提昇前置轉阻放大器的頻寬，主要有3個改良重點方向。第一點、提昇電晶體的特性表現；第二點、降低回授電阻值讓輸入阻抗降低，減輕輸入阻抗與輸入端電容形成的極點效應；第三點、降低用於回授路徑上之電晶體中影響頻率響應的寄生電容，與利用頻率補償方式改善頻率響應的突波(peaking)。由以上3個改良方向，分下列3小節作改良設計方式闡述之。

6.1.1 提昇電晶體的特性表現

我們希望能藉由提升圖2.2的 Q1 與 Q2 的單位增益頻寬(f_T)，進而提高前置轉阻放大器的頻寬。而由之前的模擬中，發現電晶體 Q1 與 Q2 的單位增益頻寬並未達到台積電製程中的較佳值，其原因在於電晶體的集極電流 I_c 不夠高，以至於電晶體的單位增益頻寬較低。在此，希望能提高 Q1 與 Q2 的集極電流 I_c ，讓電晶體元件有較高的(f_T)。基於這一個重點，本論文的改良方法為降低 Tia_out 的電壓準位，因為 $I_{c1} \approx I_{c2} = \frac{V(Tia_out1)}{R_{c1}}$ ，如此 Q1 與 Q2 的集極電流 I_c 可望增加。而要降低 Tia_out1 的電壓準位，改良方式為以一適當電阻 Rf2 取代二極體 d1，讓 $I_{c4} * R_{f2} < V_{d1}$ ， I_{c4} 為流經電晶體 Q4 之集極電流。如此一來 Tia_out1 的電壓關係式可改寫成下式 (6-1)，而改良後的電路如圖6.1所示。

$$V(Tia_out1) \approx V_{be1} + I_{c4} * R_{f2} + V_{be3} \quad (6.1)$$

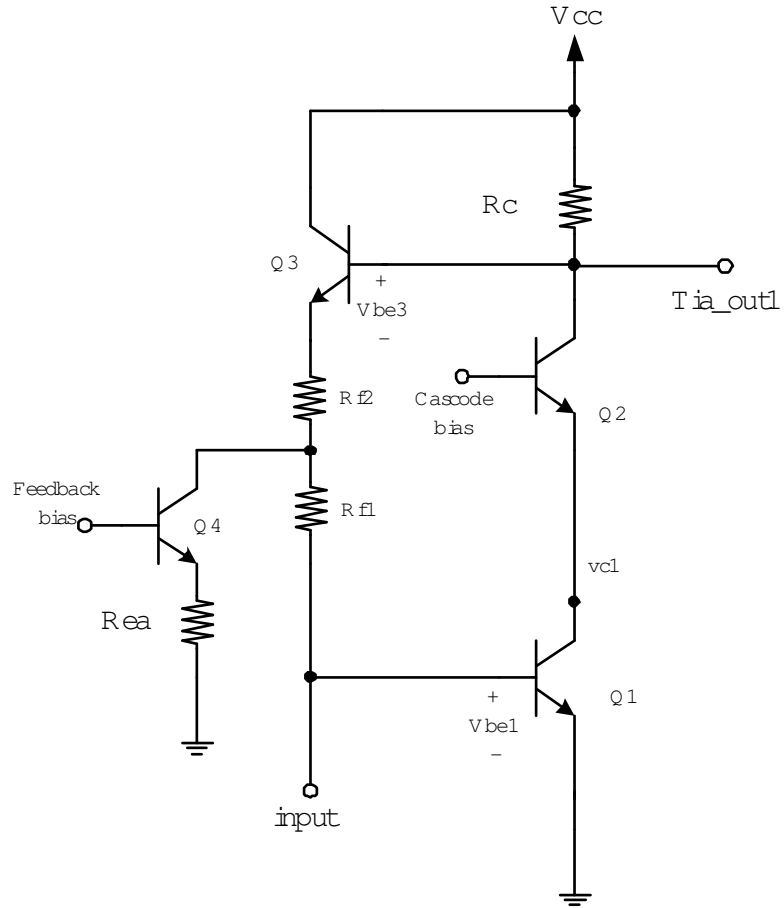


圖 6.1: 改良之前置轉阻放大器電路圖

6.1.2 降低回授電阻值

由式 (2-10) 可了解，輸入阻抗 R_{in} 與回授電阻 $R_f (=R_{f1}+R_{f2})$ 之值有密切的關係，而在實際製作電路上，輸入端的 bonding pad 往往會有不小的寄生電容效應存在，並且再加上輸入訊號源的寄生電容與 Q1 的 C_{π} ，將會對前置放大器的頻寬有很大的支配性。因此，在 R_f 值與頻寬的取捨上，為了獲得更高的頻寬則必須將低 R_f ，以便讓頻寬有所提昇。

6.1.3 降低回授電晶體寄生電容與改善頻率響應的突波

由模擬圖 2.9 與圖 2.10 可發現，電晶體 Q3 的 c_{μ} 與 Q4 的 c_{cs} 與 c_{μ} ，會影響電路的頻率響應特性。由模擬的結果看來，較低的 $c_{\mu3}$ 、 c_{cs4} 與 $c_{\mu4}$ 之值，會有比較佳的頻寬。因此，本人調整 Q3 與 Q4 電晶體的並聯數目，以冀能降低其電容寄生效應。而一般應用於 5Gbps 的光通訊接受器的光二極體，其

寄生電容值不若 1Gbps 上應用的元件來的大, 一般約在 0.25pF 上下, 因此輸入端的寄生電容值已非形成主極點原因所在。當以此規格作 預先模擬 (pre-sim) 時, 即使 Q3 與 Q4 電晶體的並聯數目減少降低了其電容寄生效應, 前置轉阻放大器的頻率響應, 有在高頻時仍有突波現象產生 (peaking)。爲了改善此突波現象, 本人選擇在 R_{f1} 與 R_{f2} 上 並聯電容 C_{f1} 與 C_{f2} 。以回授觀點來看, 轉阻增益值主要決定於回授電阻 R_f 值, 因此, 這個頻率補償的 構想乃在於希望能在高頻時降低回授網路的阻抗值。因爲電容具有在高頻時呈現低阻抗的特性, 以電容 並聯回授電阻 R_f 應可達到此頻率補償的構想。當然, 以此推論並聯電容的結果會降低頻寬, 這個取捨必須作一些模擬上的試驗。

6.2 電壓放大器電路的改良設計

由第 3 章的 (3-8) 與 (3-12) 式中, 可發現到 R_1, R_2 , 與 g_{m2} 爲決定電壓放大器電路 重要節點 n_1 與 n_2 等效輸入阻抗的大小的重要參數。從 (3-8) 式可發現, 要降低 $R_{in}(n_1)$ 之值, 可由降低 R_2 , 增加 R_1 與 g_{m2} 的方向作變化; 而要降低 $R_{in}(n_2)$ 之值, 可由增加 g_{m2} 的方向作變化。因 g_{m2} 與 bias current 2 有極大的關係, 要增加 g_{m2} 則必須增加 bias current 2。當然, R_2 值變小也會使得增益變小, 在此同樣使 bias current 1 增大, 以便使增益能維持一定的大小。

6.3 輸出放大器的改良設計

在電壓放大器方面, 基本上取消了圖 3.5 的 C_L filter 的濾波電容, 以便有更高頻寬的表現。而對於電晶體 $Q_1 \sim Q_4$, 同樣發現有面臨到 6.1.1 的問題, 因此在維持 bias current 1 與 bias current 2 不變的情況下, 選擇降低電晶體的並聯數目, 讓流經每個電晶體的集極電流增加, 以獲得更高的 f_T 。

6.4 佈局前的電路模擬 (pre-sim)

一般典型的 5Gbps 頻寬與 1Gbps 頻寬的光通訊接收端的訊號等效模型不同, 而轉阻放大器輸出的等效負載亦不相同, 如圖 6.2 及 6.3 所示。圖 6.4 爲未使用電容 C_{f1} 及 C_{f2} 作補償之前置轉阻放大器電路頻率響應模擬圖; 圖 6.5 爲使用電容 C_{f1} 及 C_{f2} 作補償之前置轉阻放大器電路頻率響應模擬圖; 圖 6.6 電壓放大器電路電壓增益頻率響應圖; 圖 6.7 輸出放大器電路電壓增益頻率響應圖; 圖 6.8 爲完整轉阻放大器電路之頻率響應模擬圖。

而由圖 6.4 與 6.5 可以發現, 使用電容補償的確可以改善突波現象。而前置轉阻放大器與放大極電路也因改良之後, 具有更高的頻寬。

第 6 章 應用於 5Gbps 頻寬光通訊接受器之轉阻放大器設計

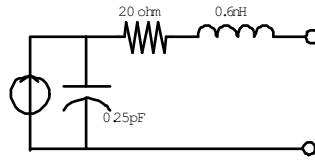


圖 6.2: 5Gbps 光通訊轉阻放大器等效訊號輸入模型

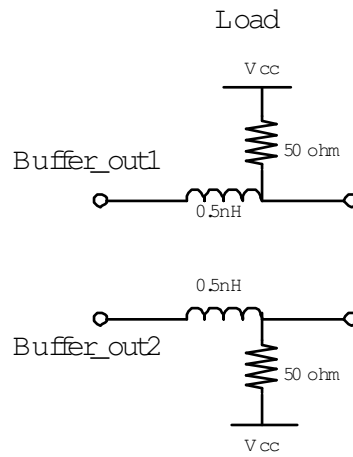


圖 6.3: 5Gbps 光通訊轉阻放大器等效負載模型

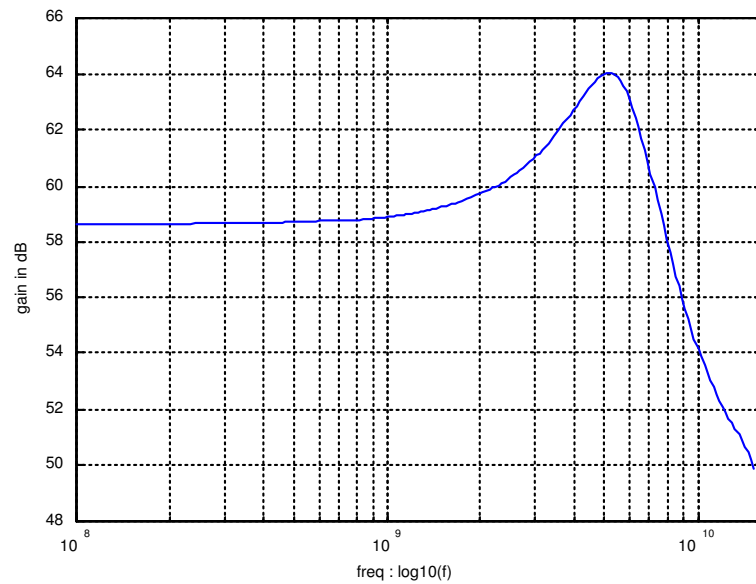


圖 6.4: 為未使用電容 C_{f1} 及 C_{f2} 作補償之前置轉阻放大器電路頻率響應模擬圖

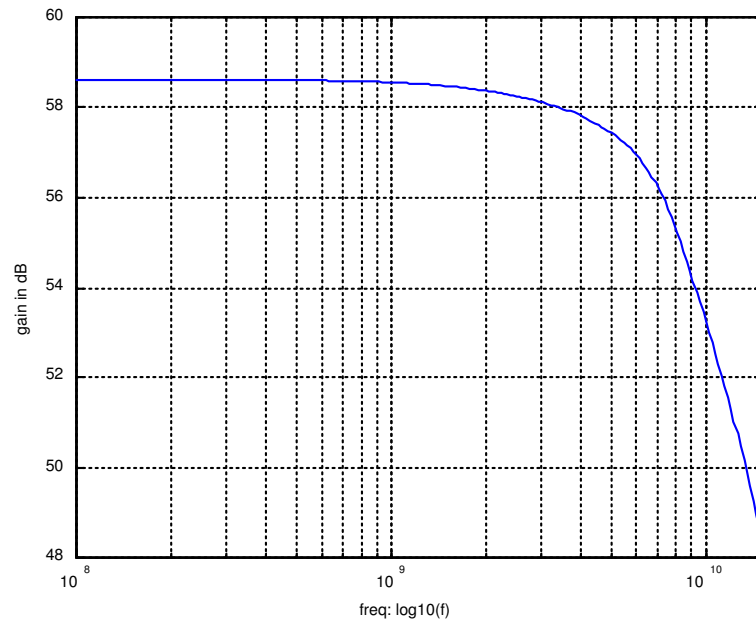


圖 6.5: 為使用電容 Cf1 及 Cf2 作補償之前置轉阻放大器電路頻率響應模擬圖

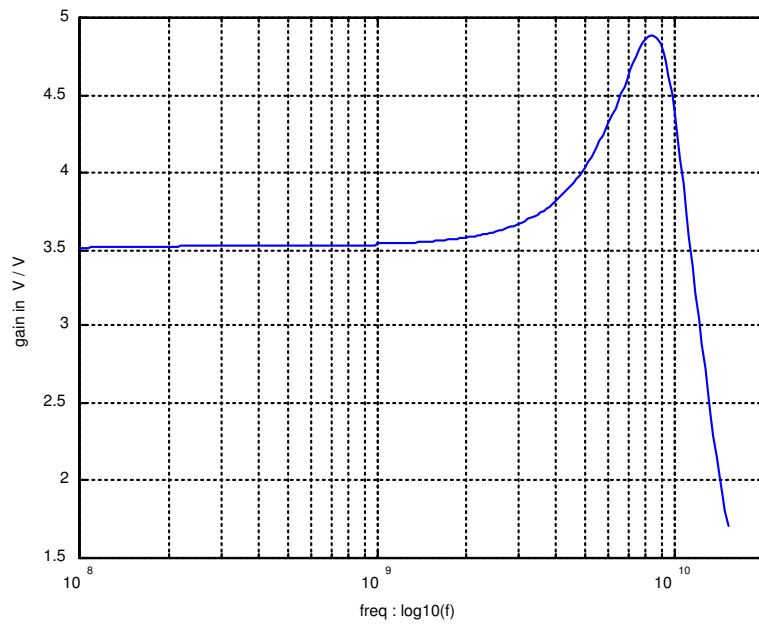


圖 6.6: 電壓放大器電壓增益頻率響應圖

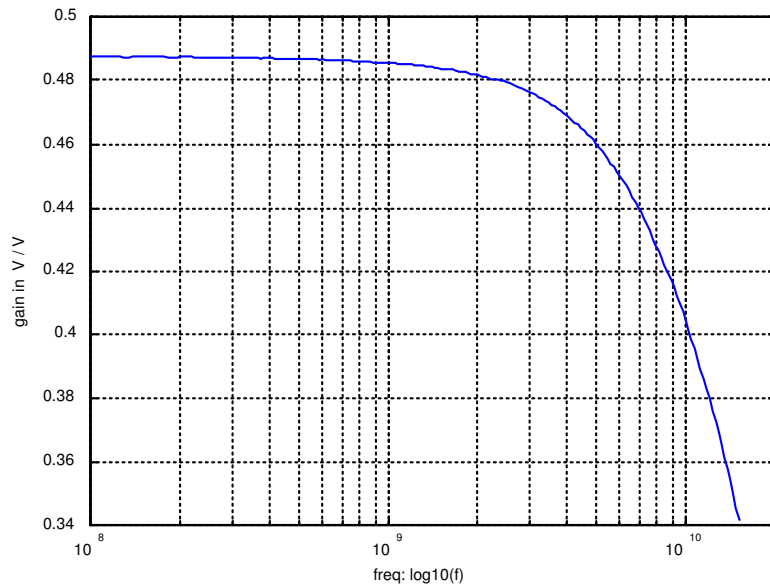


圖 6.7: 輸出放大器電壓增益頻率響應圖

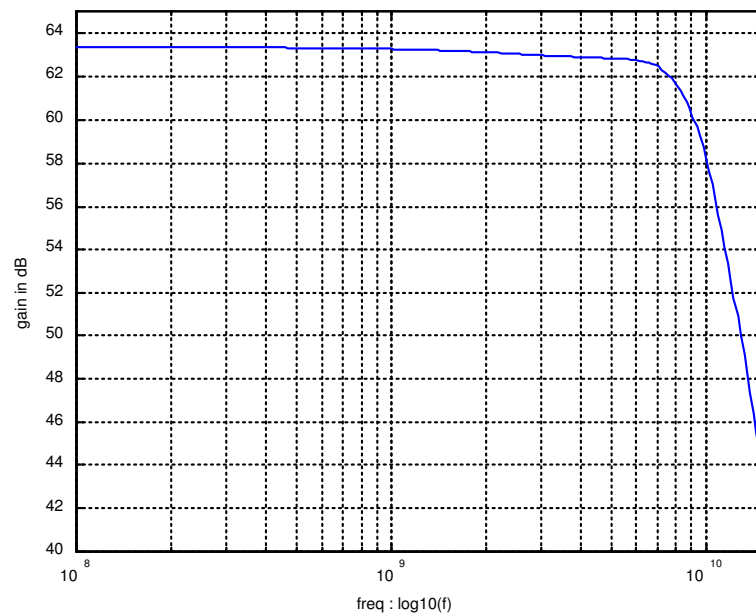


圖 6.8: 完整轉阻放大器電路之頻率響應模擬圖(pre-sim)

由模擬圖6.8可得到改良後的轉阻放大器具有9GHz的頻寬, 然而這是沒有包含 bonding pad效應與實際電路佈局衍生的寄生電阻與電容效應的模擬。而實際佈局後的模擬結果將在下節說明。

6.5 佈局後的電路模擬 (post-sim)

實際佈局後的完整轉阻放大器電路頻率響應模擬如下圖 6.9 所示。由此結果我們獲得此轉阻放大器的頻寬為 4.5GHz, 在頻率為 5GHz 時, 其增益仍可達到 58dB 以上。

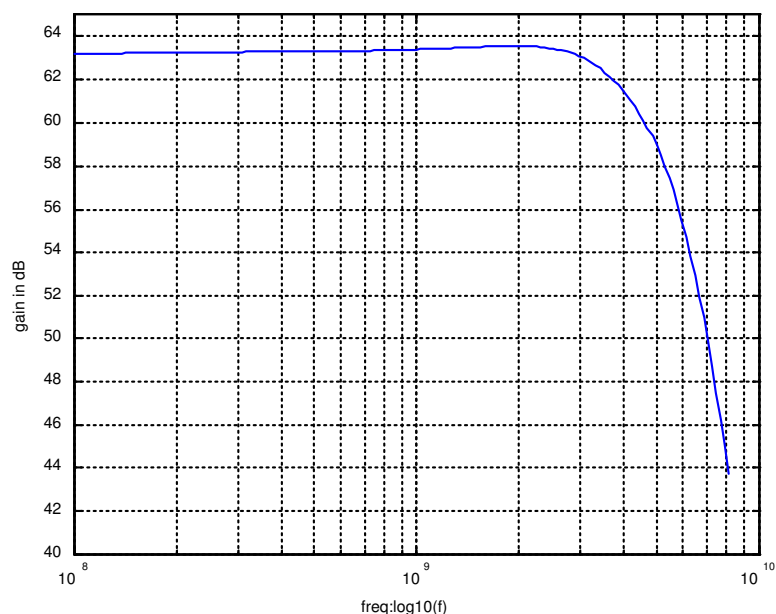


圖 6.9: 完整轉阻放大器電路頻率響應模擬圖(post-sim)

以下為模擬測試轉阻放大器的暫態反應, 即分別在輸入電流是在 10 uA (p-p), 100 uA (p-p) 與 1mA(p-p) 之條件下測試此轉阻放大器之暫態工作狀況。首先均在典型狀況下之工作結果, 亦即 $v_{cc}=3.3V$, 溫度為 25 度, 製程 Lib 選擇為 TT, 而輸入 NRZ 訊號頻率為 5GHz。圖 6.10 表示此轉阻放大器在 10 uA(p-p) 之工作結果。其中最上圖是顯示出部份的輸入電流隨時間的變化, 而中間則顯示 等效輸出端負載之二端電壓部份輸出訊號。最下圖是顯示輸出電壓訊號的眼圖 (Eye diagram)。由中間之圖可知輸出電壓值超過約 14 mV(p-p), 所以轉阻放大器的增益比 1400 歐姆稍大。此外由眼圖可知此轉阻放大器對 5GHz 訊號的工作相當正常。同樣圖 6.11 與圖 6.12 是在輸入為 100uA(p-p) 及 1mA(p-p) 下之輸出訊號與眼圖。

而下列表 6.1 為設計規格列表; 圖 6.13 為輸入參考雜訊電流與輸出雜訊電壓頻譜圖; 圖 6.14 為改良設計後之電路佈局圖。其中輸入參考雜訊 RMS 是由 Hspice post-sim 計算至 5GHz 所得; 而輸入參考雜訊密度則是以輸入參考雜訊 RMS ÷ (頻寬之開平方根) 所計算之結果。

第 6 章 應用於 5Gbps 頻寬光通訊接受器之轉阻放大器設計

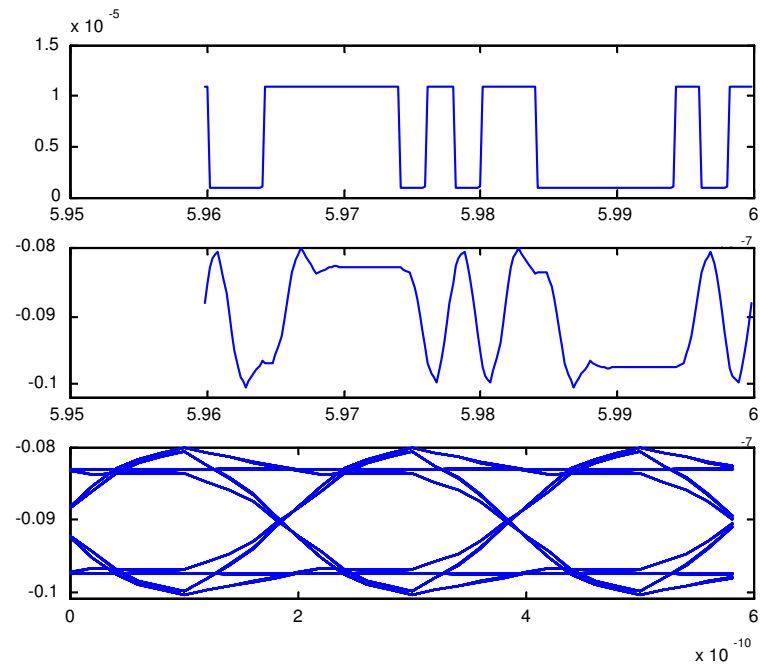


圖 6.10: 輸入電流 $10\mu\text{A}(\text{p-p})$, 頻率 5 GHz 之轉阻放大器 Postsim 結果

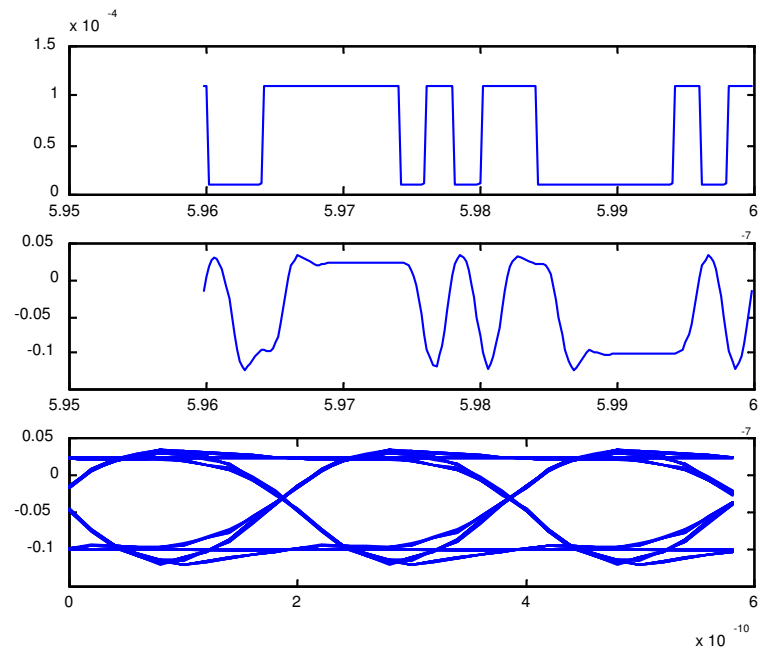


圖 6.11: 輸入電流 $100\mu\text{A}(\text{p-p})$, 頻率 5 GHz 之轉阻放大器 Postsim 結果

第 6 章 應用於 5Gbps 頻寬光通訊接受器之轉阻放大器設計

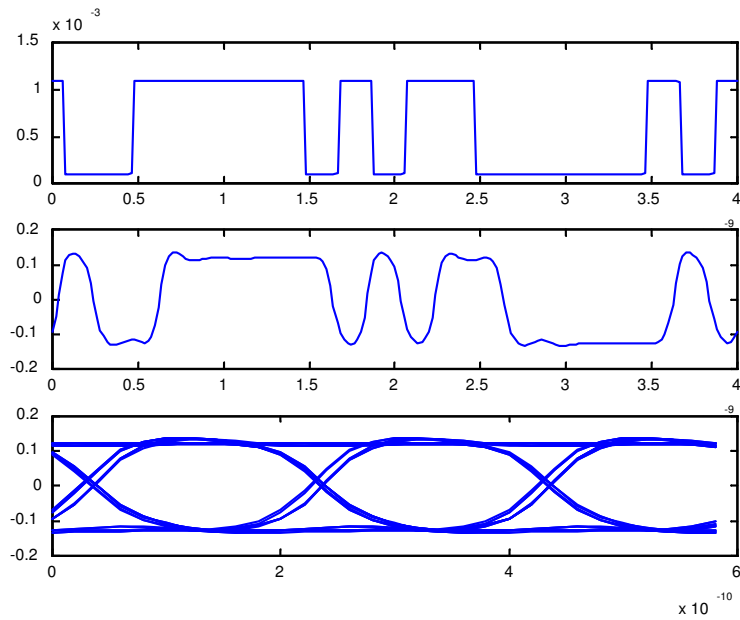


圖 6.12: 輸入電流 1mA(p-p), 頻率 5 GHz 之轉阻放大器 Postsim 結果

參數	測試條件	最小值	典型值	最大值	單位
電源電壓		3.0	3.3	3.6	V
供應電流			23.91		mA
轉阻增益	輸入 10uA (p-p)		1400		Ω
輸出阻抗	單端		50		Ω
最大輸出電壓			240		mA (p-p)
最大輸出電流			1		mA (p-p)
輸入參考雜訊 RMS			1.11		uA
輸入參考雜訊密度			15.7		pA/ $\sqrt{\text{Hz}}$
小訊號頻寬			4.5		GHz
低頻 cutoff			50		kHz

表 6.1: 5Gbps 轉阻放大器預定規格列表

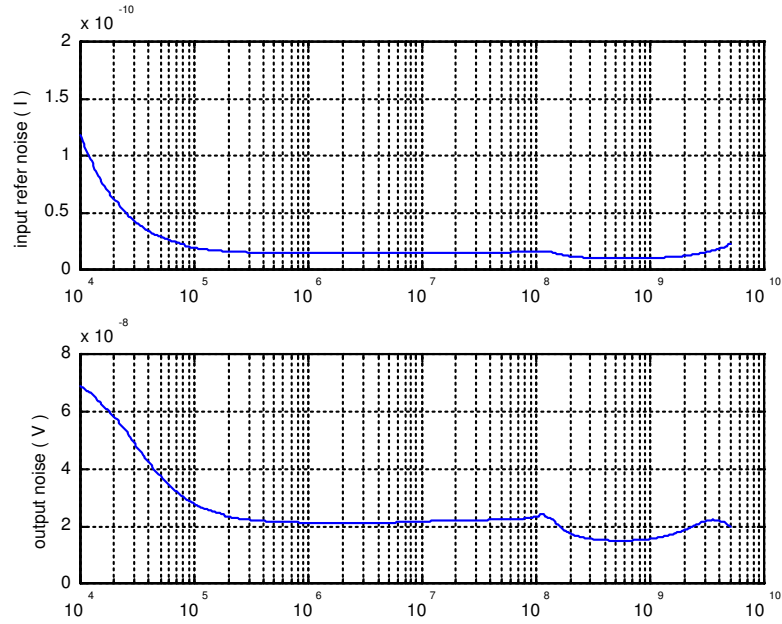


圖 6.13: 輸入參考雜訊電流與輸出雜訊電壓頻譜圖

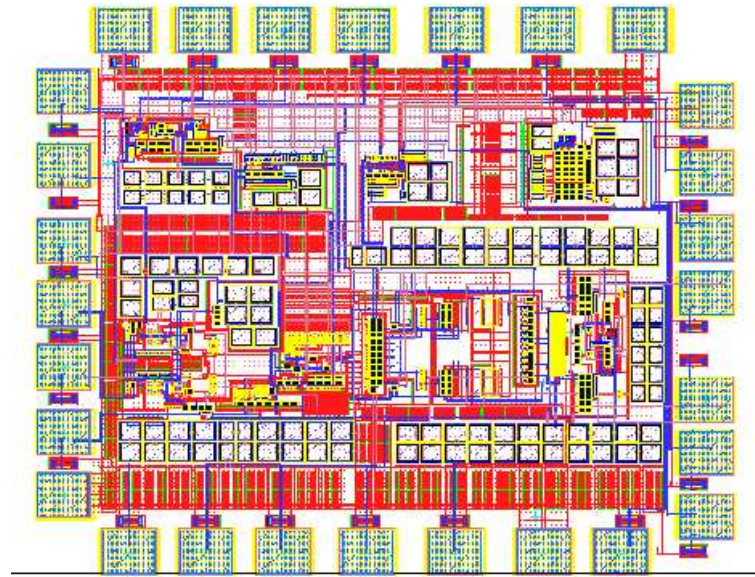


圖 6.14: 改良設計後之電路佈局圖

第 7 章

結論與未來展望

7.1 結論

轉阻放大器在光通訊接收端乃一相當重要的電路, 本論文提供了一個具體可實現的轉阻放大器電路設計, 並且對此電路作重點特性分析, 以便在實際設計電路時能確實掌握電路特性與效能。然後以台積電 .35 SiGe BiCMOS 製程技術實現此轉阻放大器電路, 並利用此電路分析方式對電路再加以改良。而此轉阻放大器電路與改良後的電路, 其佈局後的模擬結果分別可達成 1Gbps 與 5Gbps 光通訊之應用。因此, 相信此轉阻放大器之電路與其特性分析, 十分有價值於應用在光通訊的技術上。

7.2 未來展望

雖然此轉阻放大器電路改良之後其在 pre-sim 時具有 9GHz 的頻寬, 而在 post-sim 只達到 4.5GHz 的頻寬, 這表示在實際電路佈局上的技術還有進步的空間。除了 bonding pad 的寄生電容與電阻效應的必然存在以外, 實際佈局中的連接金屬線的寄生電容與電阻應有機會再予以減輕其效應, 如此才可能讓 pre-sim 與 post-sim 的差距結果縮小。另一方面, 未來亦考慮使用電容突尖補償方式或是 電感突尖補償方式, 來提昇電路的頻寬。希望未來能結合上述兩點之後, 設計出能應用於 10Gbps 光通訊之 轉阻放大器電路。

參考文獻

- [1] R. G. Meyer and R. A. Blauschild, "A Wide-Band Low-Noise Monolithic Transimpedance Amplifier," *IEEE J. Solid-State Circuits*, Vol. 21, No. 4, pp. 530-533, Aug. 1986.
- [2] M. Neuhauser, H. M. Rein, and H. Wernz, "Low-Noise High-Gain Si-Bipolar Preamplifiers for 10Gb/s Optical-Fiber Links—Design and Realization," *IEEE J. Solid-State Circuits*, Vol. 31, No. 1, pp. 24-29, Jan. 1996.
- [3] F. T. Chien and Y. J. Chan, "Bandwidth Enhancement of Transimpedance Amplifier by a Capacitive-Peaking Design," *IEEE J. Solid-State Circuits*, Vol. 34, No. 8, pp. 1167-1170, Aug. 1999.
- [4] Tongtod Vanisri and Chris Toumazou, "Integrated High Frequency Low-Noise Current-Mode Optical Transimpedance Preamplifiers: Theory and Practice," *IEEE J. Solid-State Circuits*, Vol. 30, No. 6, pp. 677-685, June 1995.
- [5] J. J. Morikuni and S. M. Kang, "An Analysis of Inductive Peaking in Photoreceiver Design," *IEEE J. Lightwave Technology*, Vol. 10, No. 10, pp. 1426-1437, Oct. 1992.
- [6] J. S. Weiner, A. Leven, V. Houtsma, Y. Baeyens, Y. K. Chen, P. Paschke, Y. Yang, J. Frackowiak, W. J. Sung, A. Tate, R. Reyes, R. F. Kopf, and N. G. Weimann, "SiGe Differential Transimpedance Amplifier With 50-GHz Bandwidth," *IEEE J. Solid-State Circuits*, Vol. 38, No. 9, pp. 1512-1517, Sept. 2003.
- [7] C. K. Wang, P. C. Huang, and C. Y. Huang, "A Fully Differential CMOS Transconductance-Transimpedance Wideband Amplifier," *IEEE Trans. Circuits and Systems—II: Analog and Digital Signal Processing*, Vol. 42, No. 11, pp. 745-748, Nov. 1995.

- [8] R. S. B. Mohammad, I. K. Aydin, and S. M. Jose, "Design of Transimpedance and Limiting Amplifiers for 10Gb/s Optical Communication Systems," *IEEE Symposium on Circuits and Systems*, Vol. 3, pp 164-167, Aug. 2002.
- [9] C. B. Yahya, "Design of Wideband Low Noise Transimpedance Amplifiers for Optical Communications," *IEEE Symposium on Circuits and Systems*, Vol. 2, pp. 804-807, Aug. 2000.
- [10] M. C. Jaime and S. M. Jose, "Transimpedance Amplifiers for Optical Fiber Systems Based on Common-Base Transistors," *IEEE ISCAS*, Vol. 6, pp. 85-88, May. 1999.
- [11] Behard Razavi, *Design of Integrated Circuits for Optical Communications*, McGraw-Hill, 2003.
- [12] J. Mullrich, T. F. Mester, M. Rest, W. Bogner, A. Schopflin, and H.-M.Rein, "40 Gbit/s transimpedance amplifier in SiGe bipolar technology for the receiver in optical-fiber TDM links," *Electron. Lett.*, Vol. 34, pp. 452-453, Mar. 1998.
- [13] A. Schild, H. -M.Rein, J. Mullrich, L. Altenhain, J. Bland, and K.Schrodinger, "High-Gain SiGe Transimpedance Amplifier Array for a 12 x 10 Gb/s Parallel Optical-Fiber Link," *IEEE J. Solid-State Circuits*, Vol. 38, No. 1, pp. 4-12, Jan. 2003.