

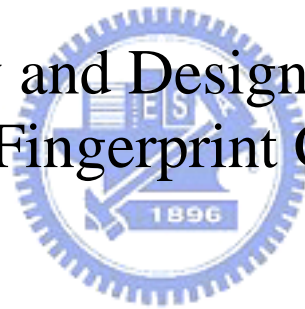
# 國立交通大學

## 電機與控制工程學系

### 碩士論文

#### 電容式指紋晶片之研究與設計

The Study and Design of Capacitive  
Fingerprint Chip



研究生：范聖武

指導教授：邱俊誠 博士

中華民國九十三年七月

# 電容式指紋晶片之研究與設計

The Study and Design of Capacitive Fingerprint Chip

研究生：范聖武

Student: Shan-Wu Fang

指導教授：邱俊誠 博士

Advisor: Dr. Jin-Chern Chiou

國立交通大學

電機與控制工程學系

碩士論文

A Thesis

Submitted to Department of Electrical and Control Engineering

College of Electrical Engineering and Computer Science

National Chiao Tung University

in Partial Fulfillment of the Requirements

for the Degree of Master

in

Electrical and Control Engineering

July 2004

Hsinchu, Taiwan, Republic of China

中華民國九十三年七月

# 電容式指紋晶片之研究與設計

研究生：范聖武      指導教授：邱俊誠 博士

國立交通大學電機與控制工程研究所

## 摘要

本論文提出一種以系統層次(System-Level)的方式來改善電容式指紋晶片的缺點，此缺點是由於外在環境濕度的變化會影響電容感應的靈敏度。研究主要的重點在於設計一顆能夠配合微控制器做參數調整的感測單元，內部是以類似CMOS影像感測器的架構來實現，以等效電流源取代光耦合元件，進而對感應到的指紋電容充放電。在取樣與保持電路中，控制等待取樣的時間  $t_{SH}$  來調整感測陣列電壓輸出範圍的寬廣，可改善指紋影像的對比度。輸出級電路中另外再加上一參考單元，藉以改變輸出電壓的位準，亦即調整影像的明亮度。本文也提到如何使用系統層次的方式達成適應性影像調整的功能，並以 TSMC 0.35  $\mu\text{m}$  2P4M 的製程佈局後模擬，並且下線，由量測晶片結果驗證。

# The Study and Design of Capacitive Fingerprint Chip

Student: Shan-Wu Fang

Advisor: Dr. Jin-Chern Chiou

Department of Electronic and Control Engineering  
National Chiao Tung University

## ABSTRACT

A capacitive fingerprint chip with system-level for improving the sensitivity is presented. The drawback of the capacitive fingerprint chip is caused by the degradation of sensitivity since the surroundings of the chip is unpredictable. The point of this thesis is to design a tunable Sensor Unit, which can operate with microprocessor. The Pixel Cell similar to the CMOS image sensor uses a constant current source to charge and discharge the capacitor formed by finger. In the sample and hold circuit, we control waited-for-sampling time to adjust the output dynamic range, hence the contrast of image will be improved. For improving the brightness, a reference cell is designed in the output stage to change the voltage level. Moreover, we not only propose a flow that adjusts the quality of the fingerprint image adaptively, but also implement the layout with TSMC 0.35 $\mu$ m 2P4M process. We can prove this tunable Sensor Unit by testing the chip.

## 誌謝

謹向我的指導教授邱俊誠博士致上最誠摯的感激，感謝他兩年來對我耐心的指導與鼓勵，並且在我面對研究過程的困難與壓力之時，給予我適時的指導與幫助；更感謝老師對於我研究精神上的啟發，使我可以順利的完成論文。

感謝博士班學長育成，永峻，煒挺，秦甫，振鈞作我們的榜樣，給予我們建議，感謝與我共同奮鬥的同學俊廷，柄逢，志強，志良的相互鼓勵及提攜，以及學弟們在生活上帶來的樂趣，同時感謝學長們之指導。

最後，特別感謝我的父母，由於他們的辛苦栽培，在生活上給予我的支持，使得我才得以順利完成此論文，在此我願以此論文獻給我最感激的父母親。

范聖武 謹誌于交通大學電控所

民國 93 年 7 月

# 目錄

目錄.....	1
圖目錄.....	3
表目錄.....	5
第一章 緒論.....	6
1.1 研究動機.....	6
1.2 相關研究背景.....	7
1.3 論文架構.....	8
第二章 指紋感測器介紹.....	9
2.1 指紋感測器基本規格.....	9
2.2 光學式感測(Optical Sensing).....	9
2.3 超音波感測(Ultra-Sound Sensing).....	10
2.4 矽晶片感測.....	12
2.4.1 壓力式感測.....	13
2.4.2 溫度感測(Thermal).....	14
2.4.3 電容式感測(Capacitance).....	14
2.5 不同指紋感測器之比較.....	16
第三章 電容式指紋晶片之作用原理與分析.....	19
3.1 基本原理.....	19
3.1.1 電容感測陣列.....	19
3.1.2 讀出電路.....	21
3.1.3 介面電路.....	22
3.2 相關設計回顧.....	23
第四章 系統與電路架構.....	30
4.1 電路實現與運作方式.....	30
4.1.1 Pixel Cell.....	30
4.1.2 Pixel Cell 模擬結果.....	32
4.2 取樣與保持電路.....	35
4.3 輸出級電路(Output Stage).....	37
4.3.1 Single Pixel Readout 模擬結果.....	39
4.4 製程選擇.....	42
4.5 佈局與模擬結果.....	44
4.6 佈局後模擬.....	48

第五章 晶片測試報告 .....	50
5.1 FPGA 適應性影像控制.....	50
5.1.1 乾，濕度所擷取指紋的差異.....	51
5.1.2 FPGA 控制訊號 .....	53
5.2 電容感應陣列 .....	54
5.3.4 測試結果.....	56
第六章 結論與未來研究建議 .....	58
6.1 結論 .....	58
6.2 未來研究建議.....	59
參考文獻.....	60



# 圖目錄

圖 2.1 光學感測器[4] .....	10
圖 2.2 光學感測與超音波感測的比較[5] .....	11
圖 2.3 超音波感測器[5].....	12
圖 2.4 三種矽晶片感測技術[4] .....	13
圖 2.5 壓力式感測晶片剖面圖[6] .....	13
圖 2.6 溫度感測示意圖[2] .....	14
圖 2.7 電容式指紋晶片示意圖 .....	15
圖 3.1 電容感測陣列 .....	20
圖 3.2 具源極隨耦器(SOURCE FOLLOWER)的電壓讀出電路 .....	21
圖 3.3(A)切換式電容放大器 (B)取樣模式 (C)轉換模式 .....	22
圖 3.4 類似 DRAM 的讀出電路[8] .....	24
圖 3.5 1-BIT 的輸出範例[11] .....	25
圖 3.6 非傳統類比-數位轉換器的電路架構[10] .....	27
圖 3.7 內嵌式影像處理指紋晶片[1] .....	28
圖 3.8 可調參數的非傳統式類比至數位轉換器示意圖[12] .....	29
圖 4.1 PIXEL CELL 感應原理 .....	30
圖 4.2 PIXEL CELL 架構圖 .....	31
圖 4.3 PIXEL CELL 控制訊號時序圖 .....	32
圖 4.4 PIXEL CELL 電路的模擬點示意圖 .....	33
圖 4.5 不同 C 對於 $V_{out}$ 的模擬結果 .....	33
圖 4.6 不同電容值的 PIXEL CELL 輸出 .....	34
圖 4.7 取樣與保持電路.....	36
圖 4.8 取樣與保持電路操作時序圖.....	36
圖 4.9 輸出級電路 .....	38



圖 4.10 全電路 .....	39
圖 4.11 PIXEL CELL 佈局圖 .....	44
圖 4.12 4x4 的 PIXEL ARRAY 佈局圖 .....	45
圖 4.13 取樣與保持電路與輸出級電路佈局圖 .....	46
圖 4.14 指紋擷取裝置系統方塊圖 .....	47
圖 4.15 佈局全圖 .....	47
圖 4.16 佈局後模擬 .....	48
圖 4.17 佈局後模擬 .....	48
圖 4.18 由最上層金屬(METAL 4)所構成感應極版 .....	49
圖 4.19 晶片全圖 .....	49
圖 5.1 感測單元系統方塊圖 .....	50
圖 5.2 模擬特殊狀態下擷取到的指紋影像及其直方圖 .....	51
圖 5.3 取樣時間與灰階分佈圖 .....	52
圖 5.4 為適應性影像控制流程圖 .....	53
圖 5.5 FPGA 控制訊號 .....	54
圖 5.6 測式感應陣列微探針 .....	55
圖 5.7 將微探針碰觸感應極版 .....	55
圖 5.8 PIXEL 放電圖一 .....	56
圖 5.9 PIXEL 放電圖二 .....	56
圖 5.10 輸出電壓(取樣時間 180NS) .....	57
圖 5.11 輸出電壓(取樣時間 40NS) .....	57

# 表目錄

表 1.1 生物辨識方法比較 .....	7
表 2.1 不同指紋感測器的比較 .....	16
表 2.2 矽晶片式指紋感測器的比較 .....	17
表 4.1 $V_B=0.65V$ ， $V_{CDS}$ 的模擬結果，單位 V .....	40
表 4.2 $V_B=0.7V$ ， $V_{CDS}$ 的模擬結果，單位 V .....	40
表 4.3 $V_B=0.7V$ ， $V_{OUT}$ 的模擬結果，單位 V .....	41
表 4.4 $V_B=0.65V$ ， $V_{OUT}$ 的模擬結果，單位 V .....	41
表 6.1 感測單元設計規格表 .....	58



# 第一章 緒論

## 1.1 研究動機

行動電話，筆記型電腦，PDA，在科技發達的今天，資訊裝置已成為了許多人的基本配備，生活的必需品，從工作到娛樂，在不同的領域均提供了人們極大的幫助。

資訊裝置通常具有體積小、使用方便的特性，通常也儲存了大量的檔案，資料，因此，如何保護資訊裝置中的個人資料，是一個重要的課題，個人資料只限資料擁有者有權存取，因此保護個人資料首重於使用者的身份認證。由傳統的身份認證採用個人識別碼、使用鑰匙或識別證等方式辨別身份，然而這些方法會因為忘記、遺失、遭竊而被冒用。因此，生物辨識技術變得愈來愈重要，因為這些生物辨識具有不變性及獨特性，不易遭到冒用，生物測定學可以定義為「生物特徵分析」，透過分析的結果，進而辨識出使用者的身份。生物特徵則分為兩類：生理上的特徵和行為上的特徵；生理上的特徵有虹膜、聲紋、指紋、掌紋、臉型、掌型、體型及DNA 等，行為上的特徵則有手寫文字及按鍵模式。生物特徵具有獨特性及不變性，以指紋為例，研究中顯示，每 $10^{42}$  的人口中，才有可能兩個人同時擁有相同的指紋；指紋在人的一生中，除非因為重大意外，紋路及特徵均不會改變。獨特性能夠提供辨識使用者身份的依據，不變性則能夠提供不可否認性，因此生物特徵相當適合作為身份認證的依據，表1.1比較了各種生物特徵辨識技術目前的發展以及應用，可以發現，指紋辨識在技術上已經進入成熟應用階段，在便利性和成本上也有一些優勢。

表 1.1 生物辨識方法比較

種類 特性	臉部	虹膜	聲紋	指紋	DNA
特徵點	N 個特徵 點	不詳	一組特徵 點	13 個以上	無
CPU	至少 Pentium 級 電腦	至少 Pentium 級 電腦	一般電腦 即可	一般電腦 即可	專用伺 服器
成本	高	高	低	低	高
辨識率	普通	高	普通	高	最高
應用	門禁、提款 機	需要高度 安全性的機 構	電話訂購 、門禁	門禁、提款 機、PDA 等	刑事案 件、血親相 認
技術成熟 度	發展期	發展期	發展期	成熟期	成熟期
便利性	較差	差	可攜性高	可攜性高	差
影響因素	眼鏡，擷取 角度，頭髮 覆蓋程度	眼鏡	噪音，感冒	髒污，乾濕 度	無

## 1.2 相關研究背景

目前電容式指紋晶片的研究主要分成幾種規格，若以每個像素輸出的大小做區分，可分為輸出單一位元(2 個色階)與八位元(256 個灰階度)。單一位元輸出的好處在於介面電路設計較簡單、資料量少，但相對地後級的指紋辨識正確性就差了許多，對於一些需要高度安全性的應用諸如提款機、政府機構的門禁

系統恐將無法勝任，因此大多數的產品還是以每個像素八位元輸出為主。然而電容式指紋晶片的最大缺點在於易受到外在環境的影響，例如手指太乾或太溼時，擷取到的指紋影像會變模糊，甚至於無法讓指紋辨識系統使用。目前已有研究朝向指紋的感測單元內嵌影像處理的技巧，目的在於改善電容式指紋晶片的缺點，除了充分利用有效的佈局面積，並加快影像處理的速度[1]。另外某些研究則是朝向將整個辨識系統整合在同一顆晶片之上，以平行處理的方式，有效率地感測輸入指紋並進行比對[2]，詳細的相關設計優缺點分析將在第三章說明。

### 1.3 論文架構

本論文一共分為六章，第一章為緒論，主要在於描述本論文之研究動機以及發展現況。第二章則在介紹不同的指紋感測器，並比較其優缺點。第三章說明電容式指紋晶片的基本作用原理，且分析相關設計的優缺點，進而說明本論文所使用的設計方向。第四章是將我們所設計之感測單元佈局實現。第五章則是將晶片做測試報告。第六章則是結論與未來研究方向。

## 第二章 指紋感測器介紹

### 2.1 指紋感測器基本規格

影像擷取的目的即為獲得指紋影像，過去是使用墨水將指紋印在白紙上，然後再由掃瞄器輸入至電腦；時至今日，愈來愈多的擷取設備已經問世，其共通的特點是，使用一個電子裝置，將指紋直接擷取成點陣圖檔。

指紋擷取設備的解析度和擷取下來的結果與之後的辨識率息息相關，指紋的紋線通常為 450 微米寬，理論上 112dpi 的解析度足以將辨識時需要的指紋資訊擷取下來，但是在實際的應用中，有些紋線比平均值細很多，另外，指紋邊緣的紋路通常也會比較細，因此感測器的解析度必須提高到至少 250dpi；有些利用毛細孔辨識指紋的系統，由於毛細孔的寬度大約為 40 微米，甚至必須將擷取裝置的解析度提高到 1000dpi。在美國聯邦調查局的整合自動指紋辨識系統[3]一文中，很清楚的規定該局所採用的指紋感測器，其解析度必須為 500dpi，像素大小為 50 乘以 50 平方微米；此外，該文中還規定了每個像素的色階為 8-bit，意即擷取出來的指紋影像為 256 色灰階的點陣圖，這個規格是由電腦記憶體的架構所制定出來的，讓一個像素使用一個位元組的記憶體空間來儲存，雖然大部份的系統在辨識時所需要的指紋資訊，每個像素只需使用六個位元儲存就已足夠，有些系統甚至每個像素只需一個位元儲存，但大多數的辨識軟體依然遵循了這項規定。

### 2.2 光學式感測(Optical Sensing)

光學感測器利用光源經玻璃透鏡照射指紋後的反射與否擷取指紋，使用者將手指放在稜鏡上，發光二極體(LED, Light Emitting Diode)由稜鏡的一端照

射，稜鏡的另一端則由一透鏡將反射的光線折射成像於感光耦合元件（CCD, Charge Couple Device）或互補式金氧半導體（CMOS, Complementary Metal Oxide Semiconductor）攝影機上，再經由頁框擷取裝置（Frame Grabber）將影像訊號轉換成數位影像，圖 2.1 即為光學感測的整個流程。

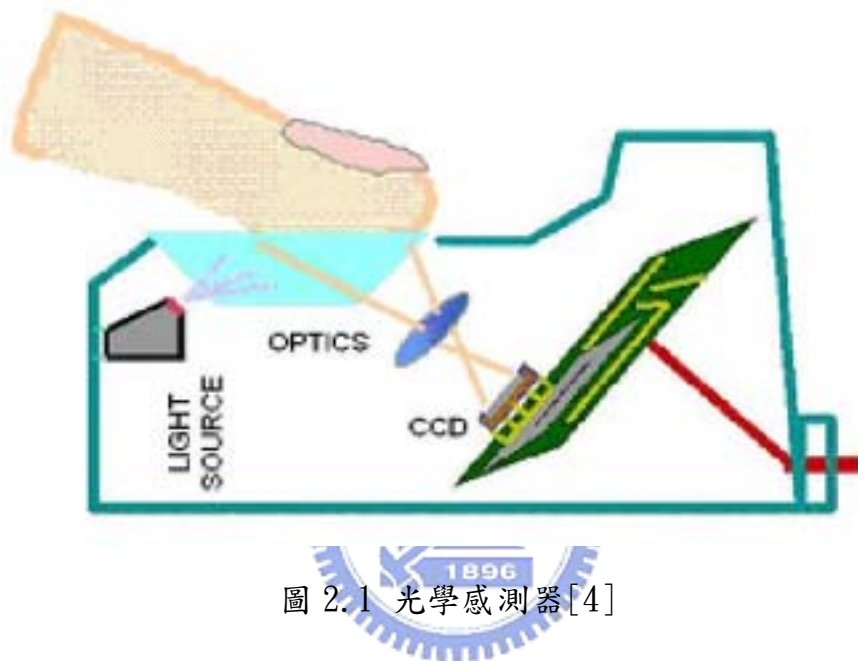


圖 2.1 光學感測器[4]

由於稜鏡、透鏡和攝影機的成本以及精密組裝的費用，光學感測裝置的價格不斐，但仍然是目前最常見的擷取裝置。光學感測在使用上的困難處在於如何讓反射光線經透鏡折射成像於一個極小的面積上，即使是同一個系統的透鏡，其焦距往往也會有微小的差異，因此系統的調校在光學感測系統中是一個相當重要的課題。且經過愈多裝置所得到的資訊失真會愈大，功率上的消耗更是嚴重，尤其在可攜式產品的考量下，光學式的功率消耗往往是使用時間的致命傷。

### 2.3 超音波感測(Ultra-Sound Sensing)

光學感測有一些先天上的缺失，例如手指上如果有磨損、傷痕、或是污漬

等，感測結果常常會有模糊不清或是錯誤的情況發生，如圖 2.2，手指上如果有深色的污漬，則當光學感測時，照射到該區域的光線大部份會被吸收而不會被反射，造成感測結果品質不佳，為了改良這個缺點，超音波感測[5]的方法於是提出。

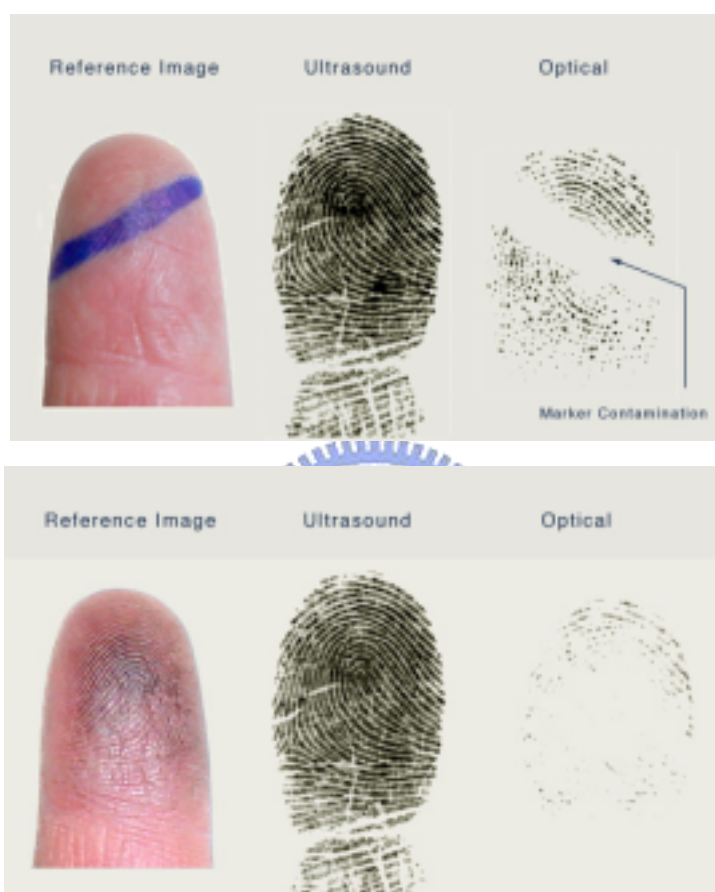


圖 2.2 光學感測與超音波感測的比較[5]

超音波感測使用了回波掃描技術(Echography)來感測指紋，其與光學感測最大的不同之處在於，超音波感測是擷取真皮的指紋影像，真皮在表皮之下，不易受到磨損或沾污，擷取出來的指紋會比光學感測所得的結果來得清晰且完整。由於超音波感測器體積龐大，價格比光學感測裝置更昂貴，且擷取一枚指紋須耗費數秒鐘的時間，許多系統並不能接受這麼長的延遲時間，故目前並不普及。





圖 2.3 超音波感測器[5]

## 2.4 矽晶片感測

矽晶片感測器的應用在光學感測系統的攝影機中早已出現，但由於感測器和手指之間使用了稜鏡利用光學原理成像感測，產生了一些無可避免的缺點，於是現在興起了一股趨勢，將手指和感測器之間的光學設備移除，手指直接碰觸矽晶片的表面來感測指紋，感測器並在表面覆蓋一層適當的外層以保護矽晶片。

目前可取得的矽晶片感測器清一色是陣列式感測器，利用一個轉換器將陣列感應到的生理資訊轉換成電壓或電流。由於 CMOS 技術已經成熟，所以不但成本價格低，與各種系統的整合也相當容易，是矽晶片感測器的最大優勢所在。矽晶片感測技術有以下三種：壓力式感測(Pressure)、電容式感測(Capacitance)和溫度感測(Thermal)。

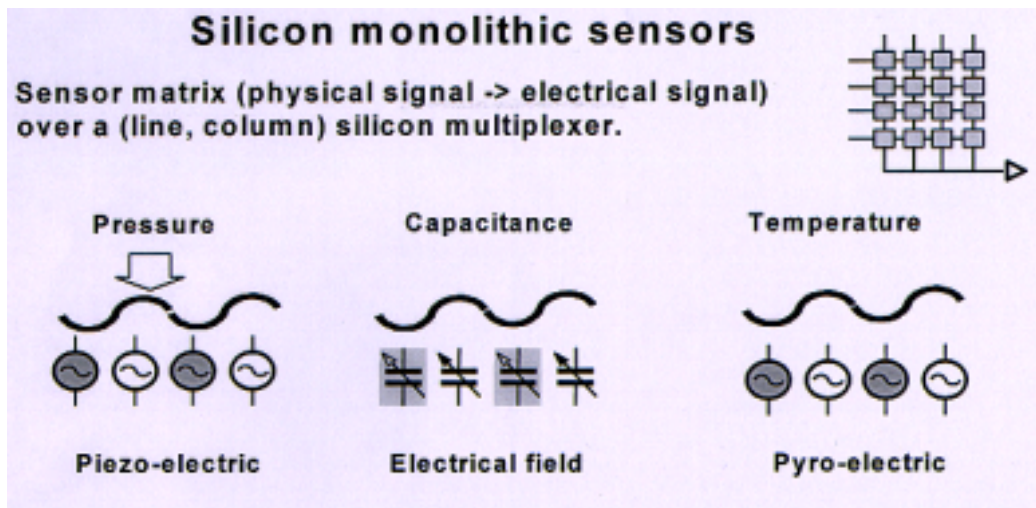


圖 2.4 三種矽晶片感測技術[4]

### 2.4.1 壓力式感測

壓力式感測為較舊的方法之一，當手指放上感測器表面時，手指會給感測器一個壓力，而當手指離開感測器後，壓力便會消失，感測器便利用這個壓差來產生電流或電壓的變化，壓差大的代表紋脊，壓差小的代表紋溝，其結構如下圖所示：

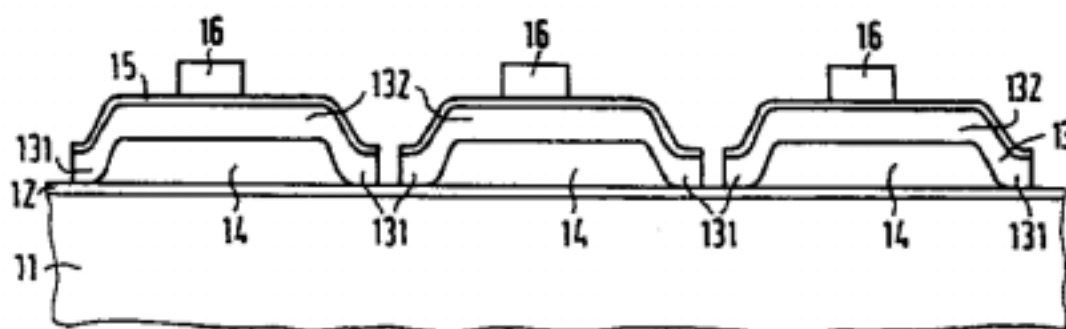


圖 2.5 壓力式感測晶片剖面圖[6]

圖 2.5 中的編號 11 為晶片的基座 (Substrate)，13 為多晶矽 (Polysilicon)，12 為阻隔多晶矽與基座的絕緣層，利用多晶矽與基座形成等

效電容。當手指壓在晶片上時，紋脊會將多晶矽所形成的薄膜向下壓，導致多晶矽與基座間的距離有所改變，藉此達到紋脊與紋溝所感應的等效電容不同，輸出的電壓或電流也會不同。雖然壓電材料已經問世多年，但是敏感度並不佳，若是在晶片外面再加上保護外層，感測出來的指紋影像通常是模糊不清。

## 2.4.2 溫度感測(Thermal)

熱電材料具有可將溫度差轉換成電流的特性，當手指放上感測器時，紋脊處由於與感測器表面接觸，使得表面溫度改變，於是便產生電流，紋溝處因不會與感測器接觸，該處的溫度不會改變，所以不會產生電流，藉由電流的有無，感測器便可將指紋感測出來。這種技術最大的缺點在於手指與晶片達到熱平衡的速度極快，因此感測器的擷取速度不能太慢，要在熱平衡之前就把指紋影像擷取下來。此外，使用環境的溫度變化也會影響感測的結果。

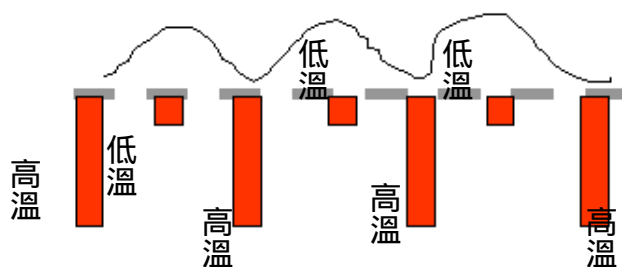


圖 2.6 溫度感測示意圖[2]

## 2.4.3 電容式感測(Capacitance)

電容式感測為目前最普遍的指紋晶片方法之一，將感測器不斷地充電，由於電容量和距離成反比，當手指放到感測器上時，紋脊與感測器接觸的部份會

有較大的電容量，紋溝的部份電容量則較小，感測器由電容量的大小即可感測出指紋影像。然而電容式感測器有個重大的缺失，其缺失乃是由於外在環境濕度的變化會影響電容感應的靈敏度，造成輸出結果的誤差。

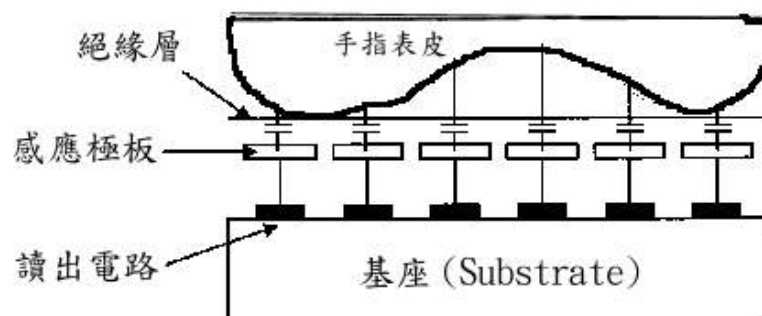


圖 2.7 電容式指紋晶片示意圖



## 2.5 不同指紋感測器之比較

前幾節介紹了幾種指紋感測器所使用的方式及其優缺點，本節將上述的裝置比較列於表 2.1。

表 2.1 不同指紋感測器的比較

形式 比較	光學式	超音波式	矽晶片式
優點	1. 材質較耐用，不易受到人體靜電放電的破壞。	1. 影像品質不會受到外在環境的影響。 2. 解析度佳。	1. 體積小、重量輕。 2. 成本低廉。 3. 功率消耗低。 4. 可將辨識方法與感測器整合成一顆晶片。
缺點	1. 透鏡與稜鏡會有誤差。 2. 在強光下操作時會受干擾。 3. 尺寸縮小不易，且無法做到晶片整合。 4. 功率消耗大。 5. 影像品質會受到油膜、污漬的影響。	1. 設備價格昂貴。 2. 無法應用於可攜式產品。 3. 擷取速度太慢。	1. 靜電放電問題需考量仔細。 2. 外在環境的變化會影響輸出結果。

由表 2.1 可知，矽晶片式與其他裝置最大的不同點，同時也是最大的優勢，就在於與其電路的整合性，最適合可攜式產品的應用。以下再將矽晶片不同方

式的感測器做比較列於表 2.2。

表 2.2 矽晶片式指紋感測器的比較

形式 比較	壓力式	溫度式	電容式
優點	1. 不受手指乾溼情況的影響。	1. 尺寸最小，成本最低。	1. 解析度佳。 2. 速度快。
缺點	1. 解析度低。 2. 靈敏度差。	1. 手指若壓太久會有熱平衡的問題。 2. 環境溫度會影響輸出結果。 3. 速度較慢。	1. 手指乾溼會影響電容感應結果，造成輸出的誤差。

電容式指紋晶片相較於其它矽晶片的感測方式，其解析度與速度上的優勢對於可應用的範圍最廣，因此，只要將手指乾溼的影響利用電路的特性消除，電容式指紋晶片將是未來指紋感測器的主流產品。



## 第三章 電容式指紋晶片之作用原理與分析

矽晶片式的指紋感測器優缺點已於第二章探討過，其中又以電容式的指紋晶片發展潛力最大，基本概念不外乎都是利用手指表皮當作電容板的一極，指紋表皮至晶片內部感應極板的距離變化不同，產生的感應電容也會不同，藉此再將相異的電容轉換成不同的電壓或電流訊號，最後經過類比至數位轉換成電腦或微處理器可用的數位資訊。本章將介紹此一概念的相關原理、發展現況及我們的研究方向。

### 3.1 基本原理

一般電容式指紋晶片主要是由電容感測陣列，讀出電路以及介面電路所組成，同時也是必備的部份，以下將就各個部份進行更詳盡的介紹。



#### 3.1.1 電容感測陣列

電容感測陣列乃是由一個個最基本的像素單元(Pixel Cell)所組成，如圖 3.1 所示，每一單元即代表指紋影像的一個像素，通常包含一大塊感應用的金屬板，此感應極板是由 CMOS 製程最上層的金屬來製作。



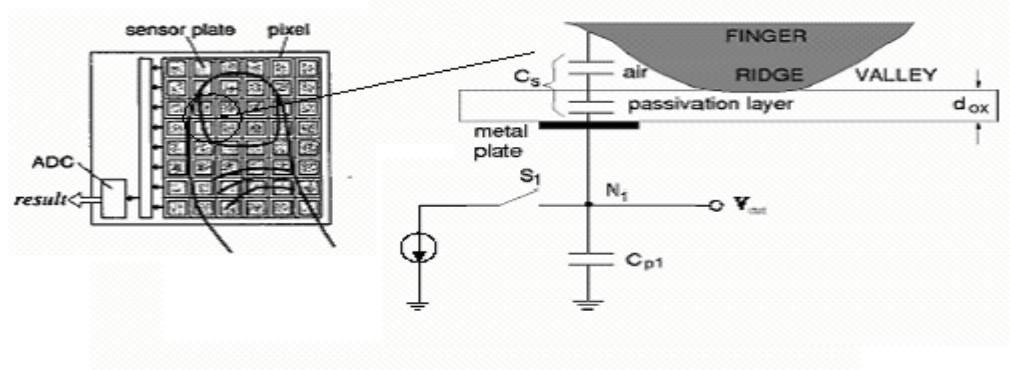


圖 3.1 電容感測陣列

從圖 3.1 中可看出手指被等效成感應電容( $C_f$ )的下極板(近似接地)，晶片內的金屬板為上極板，此等效電容兩片電極板之間是由 CMOS 製程的絕緣層 (passivation layer)與空氣所組成，因此  $C_f$  可看做是  $C_{fi}$  與  $C_{fa}$  串聯的結果，這些電容可以由下式表示：

$$C_{fa} = \frac{\epsilon_a A}{d_a}$$

$$C_{fi} = \frac{\epsilon_i A}{d_i}$$



(3.1)

$\epsilon_a$  和  $\epsilon_i$  分別代表空氣與絕緣層的介電係數， $d_a$  是絕緣層的上端至手指表皮的距離， $d_i$  為絕緣層的厚度(通常是  $1 \mu\text{m}$ )， $A$  則是金屬板的面積。所以  $C_f$  可表示成：

$$C_f = C_{fi} \parallel C_{fa} = \frac{\epsilon_a \epsilon_i A}{d_i \epsilon_a + d_a \epsilon_i} \quad (3.2)$$

最後由金屬板這個節點所看到的總等效電容( $C_{eq}$ )可表示如下：

$$C_{eq} = C_p + C_f \quad (3.3)$$

$C_p$  則為感應極板對基座所造成的寄生電容，利用手指表皮的紋路至晶片表面的距離不同，亦即  $d_a$  的變化， $C_{eq}$  的值會有所改變，經過感測電路轉換成電壓輸出的值也會不同，藉此達到指紋影像的顏色深淺變化。

### 3.1.2 讀出電路

訊號讀出的方式可分為兩大類，一種是同一行的 Pixel Cell 共用一個放大器，另一種則是在每個 Cell 內先將訊號放大後再傳送出去。第一種方式類似 DRAM 的架構，每個 Pixel Cell 就如同 DRAM 中的儲存電容，經由一個開關將電容的變化量輸出至行放大器，但由於手指感應出的電容相當小，若是經過一段距離再放大，線路的寄生電容對感應出的電容變化靈敏度會降低，且受到的雜訊干擾也愈嚴重，因此目前幾乎不再使用這種方式來做讀出電路。第二種方式則類似於 CMOS 影像感測器的主動式像素(Active Pixel)，通常包含了源極隨耦器(Source Follower)及偏壓電晶體(Biasing Transistor)，如圖 3.2，透過源極隨耦器進行電壓位準的平移，以便將電壓讀出，同時亦具有緩衝器(buffer)的作用。

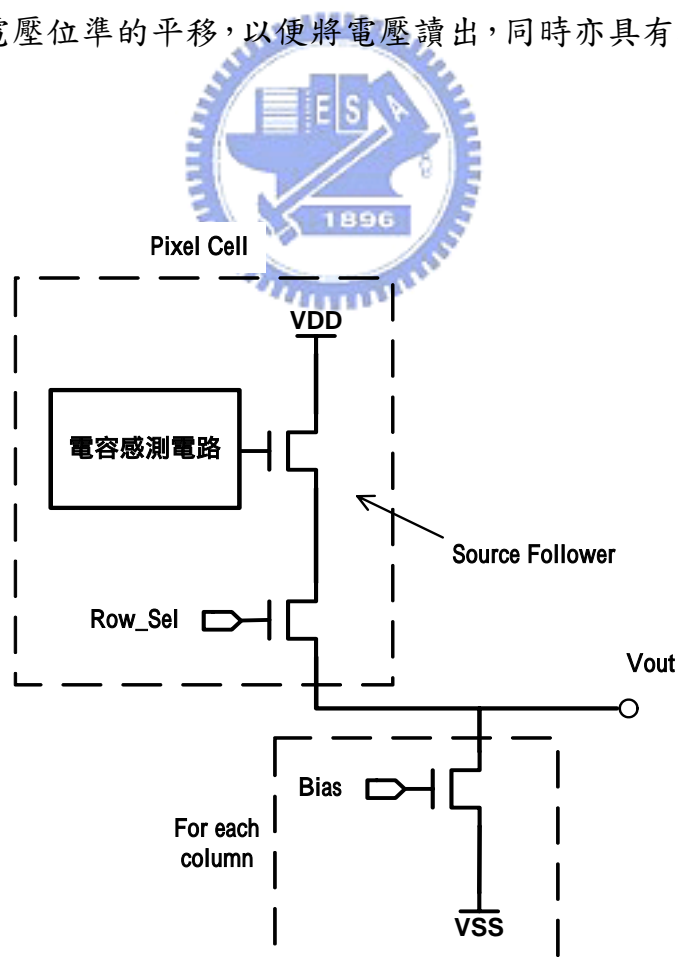


圖 3.2 具源極隨耦器(Source Follower)的電壓讀出電路

除了利用源極隨耦器在 Pixel Cell 內當作輸出級，也有使用切換式電容放大器(Switched-Capacitor)[7]的方式在每個 cell 內做放大，如圖 3.3。首先假設開關與運算放大器都是理想的，在取樣模式時，開關  $S_1$  與  $S_2$  關上(ON)， $S_3$  打開(OFF)，如圖 3.3(b)所示，在點 X 處為一虛接地， $C_1$  兩端的電壓會隨著輸入電壓  $V_{in}$  的值改變，在取樣模式結束時，先將開關  $S_2$  打開，則在 X 處會注入一固定電荷  $\Delta Q_2$ ，接著再將開關  $S_1$  打開， $S_3$  關上，如圖 3.3(c)所示，由於 P 點的電壓從  $V_{in0}$  降至 0， $\Delta Q_2 = C_1 \cdot \Delta V_{in}$  會轉移至  $C_2$ ，因此輸出電壓會變成  $\frac{C_1}{C_2} V_{in0}$ ，電壓增益為  $\frac{C_1}{C_2}$ 。

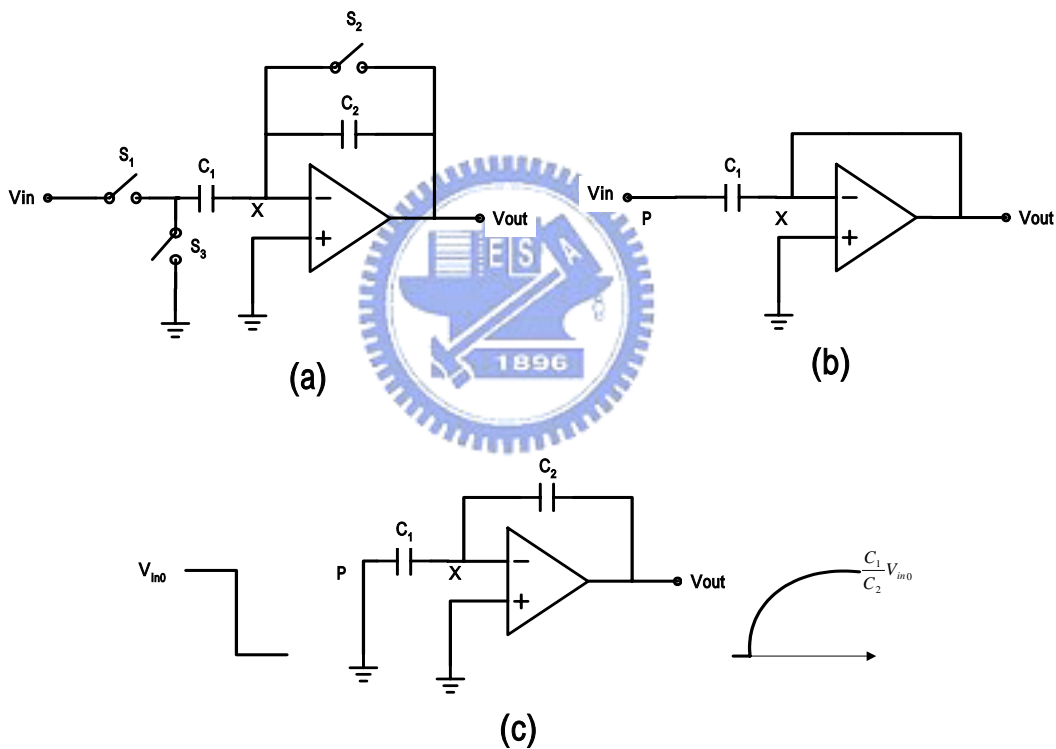


圖 3.3(a) 切換式電容放大器 (b) 取樣模式 (c) 轉換模式

### 3.1.3 介面電路

從手指與晶片感應出的電容到電壓訊號乃至於最後影像的形成，其中仍需經過許多步驟。透過上述之電容感測單元以及電壓讀出電路的感測與轉換，我

們已可以從感應出的電容大小得到相對應的電壓訊號，然而要得到一個完整的指紋影像，還需依照空間中的相對位置將這些電壓訊號傳送出來，並經過類比至數位轉換後進行顯示。其中介面電路即負責將這些電壓訊號依據所要求的順序依序傳送出來，通常可以分為列移位暫存器(row shift register)以及行移位暫存器(column shift register)，主要在於產生所要求的時脈訊號，以控制 Pixel Cell 中的電晶體開關。此部份之設計必須搭配讀出電路時序上的要求，且通常需要多個不同的時脈順序(clock phase)，故多半利用時序產生器(clock generator)來控制移位暫存器以達成所要求的控制電壓訊號；而在設計時序產生器時，除了使用邏輯電路來組合出所需的時脈外，亦可利用鎖相迴路(Phase Lock Loop)來達成，然而使用鎖相迴路所需付出的代價較高。此外，有時介面電路還會包含類比至數位轉換電路以得到數位訊號的輸出，以減輕晶片分離(off-chip)的處理負擔以及面積與成本的提高。



## 3.2 相關設計回顧

首先我們以像素單元(Pixel Cell)的讀出方式做分類，N. D. Young, G. Harkin 等人提出類似 DRAM 架構的讀出方式[8]，同一行的電容感測單元經由 MOS 開關接到同一個放大器，以 charge integrators 的方式把電容的變化轉成電壓的變化，如圖 3.4 所示。

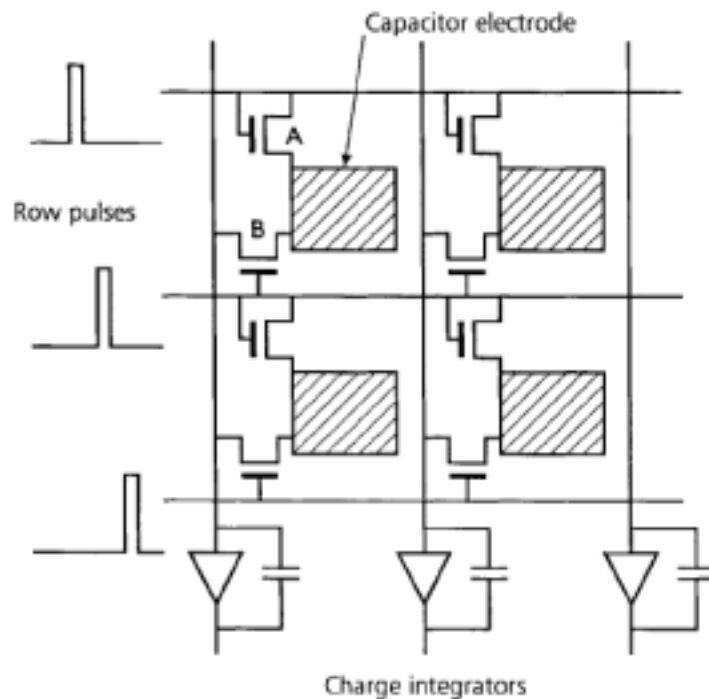


圖 3.4 類似 DRAM 的讀出電路[8]

利用列移位暫存器或列解碼器送一固定寬度脈衝至每一列的 cell，相當於對 cell 內感應到的電容充電，下一週期再經由另一個 MOS 開關將電荷輸出至行放大器。這種結構因為電路簡單，在同樣的解析度比較下，每個 cell 內的感應極板會比其它讀出方式的感應極板來得大，與手指表皮所感應出的電容也就愈大，但由於每行共用一 charge integrator，若陣列愈大，則第一列與最後一列到 charge integrator 的距離也就差異愈大，路徑愈長寄生電容愈大，且受到雜訊干擾的機會也愈大，致使第一列與最後一列的 cell 雖然內部感應出的電容值一樣，最後輸出的電壓值卻不相同，因此後來的研究大多是在 cell 內就先做轉換放大，或是每個 cell 都有各自的輸出電路，如源極隨耦器。

接著是以每個 Pixel Cell 的輸出大小來做分類，分別是 1-bit 與 8-bit 的輸出，Pixel Cell 若是 1-bit，則最後得到的指紋影像只有黑白兩種色階，而 8-bit 則可得到 256 階的灰階指紋影像。1-bit 輸出的好處在於每個 Pixel Cell 的結果可直接經由介面電路傳回給微處理器或電腦，而不用經過類比至數位轉換器，功率消耗更低，資料量更少，可節省記憶體，此類設計如 J. W. Lee 所

提[11]，如圖 3.5 所示，以電荷守恆的原理，先將手指感應出的電容  $C_s$  與寄生電容  $C_{p1}$  預充電(pre-charge)後，再經由開關的切換達到  $C_{p1}$ 、 $C_{p2}$  與  $C_s$  電荷平衡(charge sharing)的狀態， $N_1$  在平衡狀態的電壓可由下式表式：

$$V_{N1} = \frac{C_{p1} \cdot V_{DD} + C_{p2} \cdot 0 + C_s \cdot V_{DD}}{C_{p1} + C_{p2} + C_s} \quad (3.4)$$

$V_{out}$  的電壓為  $V_{N1}$  與  $V_{ref}$  比較的結果，比較器  $U_2$  的精確度必須夠高才可反應出  $N_1$  微小的電壓變化。此外，這個電路架構最特別的地方在於利用金屬屏蔽(metal shielding)的原理來消除感應極板對基座的寄生電容效應，若極板的寄生電容過大，則會使紋脊與紋溝感應出的電容差異量靈敏度變低。J. W. Lee 在感應極板的下方另外做一片金屬極板，並使用單增益緩衝器 (unit gain buffer) 連接以達到兩片極板的電位相同，因此  $N_1$  不會受到極板寄生電容  $C_{p3}$  與  $C_{p4}$  的影響。

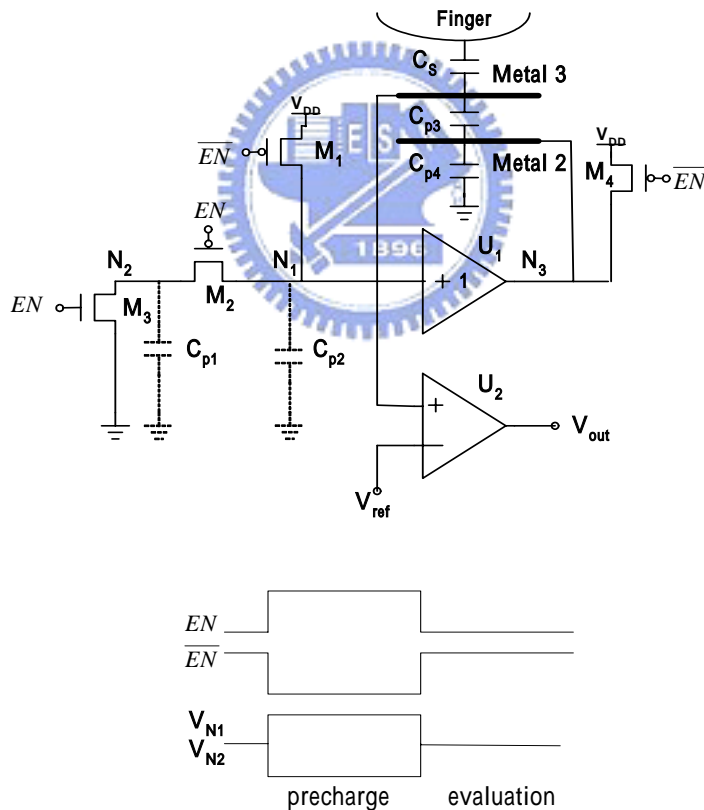


圖 3.5 1-bit 的輸出範例[11]

雖然 1-bit 輸出具有介面處理簡單、功率消耗較低、資料處理量小的優點，但由於輸出的影像只有兩個色階，無法達到 FBI 所提出的標準規格，因此在應用上較沒有那麼廣泛，對於一些需要高度安全性的應用如：自動提款機(ATM)、

門禁系統(Access Control)等將會無法勝任。目前市面上可看到的指紋晶片產品還是以 8-bit(256 灰階)影像為主，以 ST 公司所出的指紋感測器 TCSIAD 為例 [9]，在每個 cell 內以類似 charge integrator 的方式將感應到的電容值轉成類比的電壓訊號，經由列/行選擇器把每個 cell 的電壓依序輸出給類比至數位轉換器。另一種較為特殊的 8-bit 方式是以非傳統的類比至數位轉換器來實現，重點在於將每個 cell 的輸出以時間差的方式來代表感應到的電容值不同，以 Infineon 公司所出的 FingerTIP™ 為例 [10]，如圖 3.6，由於感應到的指紋電容  $C_D$  不同，經由開關  $SW_1$  與  $SW_2$  交互切換，相當於對電容  $C_C$  不斷的充電，當  $C_C$  電位超過  $V_{ref}$ ，比較器的輸出會由 low 變 high。陣列每一行接一個 8-bit 的計數器(counter)，當  $SW_1$  與  $SW_2$  開始動作時，計數器也開始計數，一直到比較器輸入一個邏輯低(logic low)到高(logic high)的訊號時，計數器才會停止計數，此時計數器內的數值即代表影像的灰階值。以紋溝所感應到的  $C_D$  為例，會較紋脊所感應到  $C_D$  小，所以開關每次切換後對  $C_C$  充的電荷會相對的較少，亦即需要更久的時間才會使比較器變邏輯上的高，計數器內儲存的值也會相對的更大，灰階值也愈大，顯示出的像素也愈偏白色。這一類利用時間差的方式來取代傳統的類比至數位轉換器好處在於，調整  $V_{ref}$  可改變輸出的動態範圍(dynamic range)，此動態範圍代表指紋灰階影像中最深與最淺的差距，且不需再額外設計複雜的類比至數位轉換電路，介面電路可以更簡化，面積相對地會更小。但由於每一個 cell 都必須經過開關切換好幾次，開關切換愈多次所造成的誤差會愈大，且每一列至少要等到計數器數完後才可繼續感應下一列，整體擷取的速度會相對較慢。

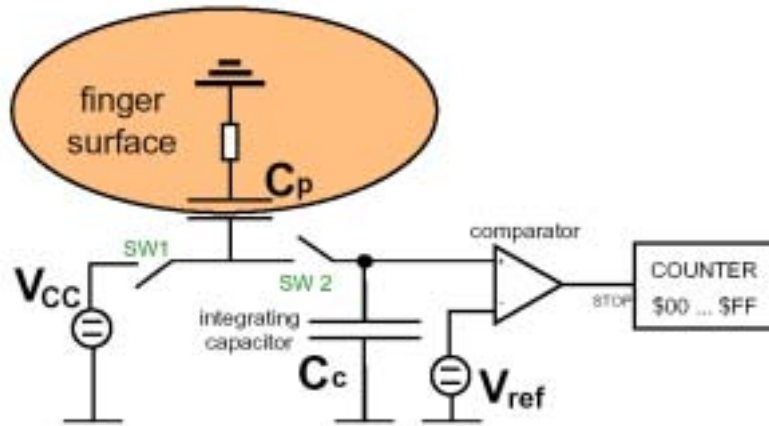


圖 3.6 非傳統類比-數位轉換器的電路架構[10]

上述的幾種指紋晶片的共通點都是直接將感測到的影像資訊做輸出，無任何的影像處理技巧，然而電容式指紋晶片的缺點在前面已介紹過，容易受到外在環境潮濕、乾燥或手汗等影響，因此有些電容式指紋晶片的研究開始著重如何克服這些難題，這些技巧就如同指紋辨識過程中的影像前級處理，也就是所謂的灰階影像增強。相較於一般指紋辨識系統，不同之處在於把影像處理的技巧融合在電路設計之內，而非經由電腦中的指紋辨識軟體。指紋晶片包含影像處理電路可分成兩種，一種是像素層次(Pixel-Level)，把影像處理的過程設計在每個 Pixel Cell 內。另一種則是系統層次(System-Level)，影像處理的方式是利用額外的微控制器或特殊的類比至數位轉換器實現。具有 8-bit 輸出及像素層次影像處理技巧最具代表性的應該是 K. H. Lee 所提出[1]，其電路除了利用屏蔽的金屬(shielded metal)來減少感應極板寄生電容的效應，並且提出一種電容擴散網路(capacitive diffusion network)的技巧來達到灰階影像增強的目的，如圖 3.7(a)所示， $C_f$  為感應到的指紋電容，經由開關的切換將電荷轉移至  $C_s$  與擴散電容(diffusion capacitor) $C_d$ ，如圖 3.7(b)，如此便可達到如圖 3.7(c)的影像處理原理，也就是利用原始得到的電荷減去擴散處理後的電荷得到一平均值固定的圖型，結果示於圖 3.7(d)。



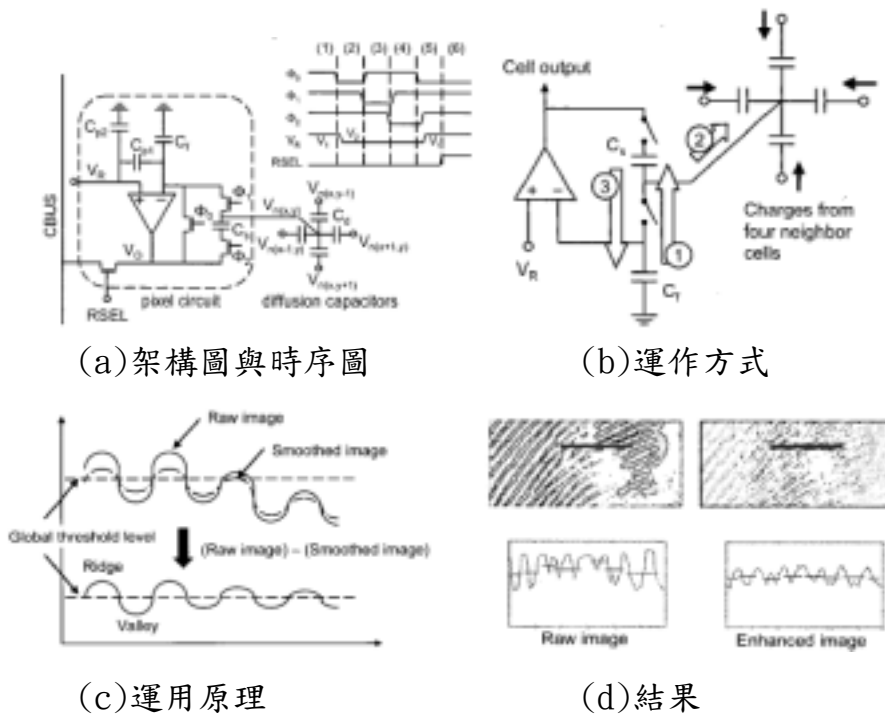


圖 3.7 內嵌式影像處理指紋晶片[1]

像素層次的優點在於充分利用每個 Pixel Cell 的空間，cell 的大小若以標準的 500dpi 來算大約為 50 微米乘以 50 微米，感測電路加上影像處理技巧的電路面積絕對足夠容納的下，且內嵌影像處理電路可以提升影像處理的速度。然而在實際的使用狀況下，並非每次擷取指紋時都會需要做影像處理的動作，因此就整個使用情形來看，像素層次由於每次擷取時的操作時序過多，平均擷取一張指紋影像的速度會相對地較慢。且對於整個系統來進行考量時，像素層次的影像處理電路功能改變較不易，而分開設計的系統層次方式則只須考慮電容感應部份電路的輸出電壓準位，便可以直接將新設計的微控制單元與感測單元進行整合。

利用系統層次來做影像處理的例子則為 H. Morimura 與 S. Shigematsu 提出一種新型的類比至數位轉換器[12]，其特點為經由電容感測陣列送出不同時間的上緣脈波來代表不同的指紋電容大小，將此上緣脈波送至一可調整參數的計數器，其參數為計數的速度  $dT$  與計數前的等待時間  $T_w$ ，如圖 3.8 所示，調整  $dT$  可調整影像的對比度，調  $T_w$  則可改變影像的明亮度。

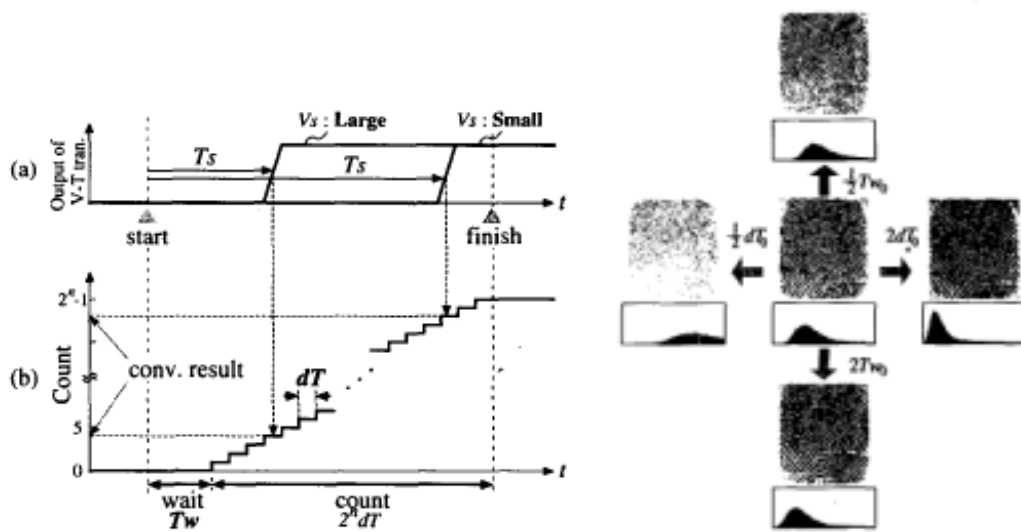


圖 3.8 可調參數的非傳統式類比至數位轉換器示意圖[12]

雖然 H. Morimura 與 S. Shigematsu 所提出的[12]確實可達到系統層次的優點，但是擷取指紋的速度太慢，會拖累整個指紋辨識系統的速度。

經由上述相關設計的優缺點分析之後，我們所採用之設計方向如下：

1. 主動式的 Pixel Cell 讀出方式：

訊號在 Pixel Cell 內先放大，減少寄生電容和雜訊的影響。

2. 8-bit 輸出，256 灰階度：

符合 FBI 所定之指紋影像規格。

3. 搭配傳統的類比至數位轉換器：

雖然電路較複雜，但相關研究頗多，整合較為容易，速度也較快。

使用系統層次的影像處理方式：

功能改量方便，可隨不同外在環境做出最佳調整，提升整體的指紋擷取速度。

# 第四章 系統與電路架構

## 4.1 電路實現與運作方式

我們將感測單元分成三部分來討論，即 Pixel Cell、取樣與保持電路和輸出級電路。

### 4.1.1 Pixel Cell

電容感測陣列是由 Pixel Cell 所組成，圖 4.4 為其架構圖，此架構是以類似 CMOS Active Pixel Image Sensor[13]的方式達成。我們以開關切換的方式對指紋電容  $C_f$  充電，當  $C_f$  充至飽和後開關打開， $C_f$  便經由定電流源  $I$  放電， $V_{out}$  的電位也會隨著下降，不同的  $C_f$  會使得  $V_{out}$  電位下降的速度不同，藉此以分辨紋脊和紋溝所感應不同的電容值，將轉換的電壓由後級輸出，擷取指紋影像。

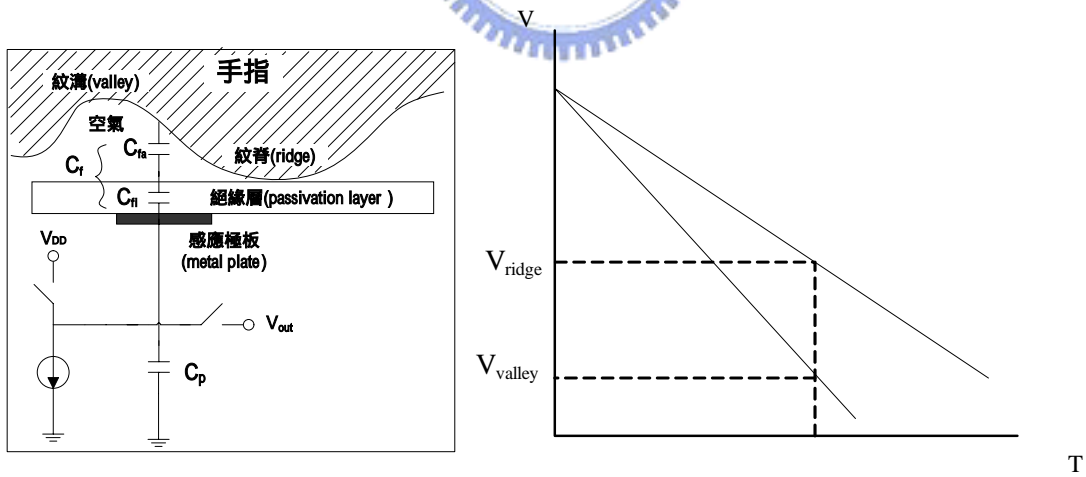


圖 4.1 Pixel Cell 感應原理

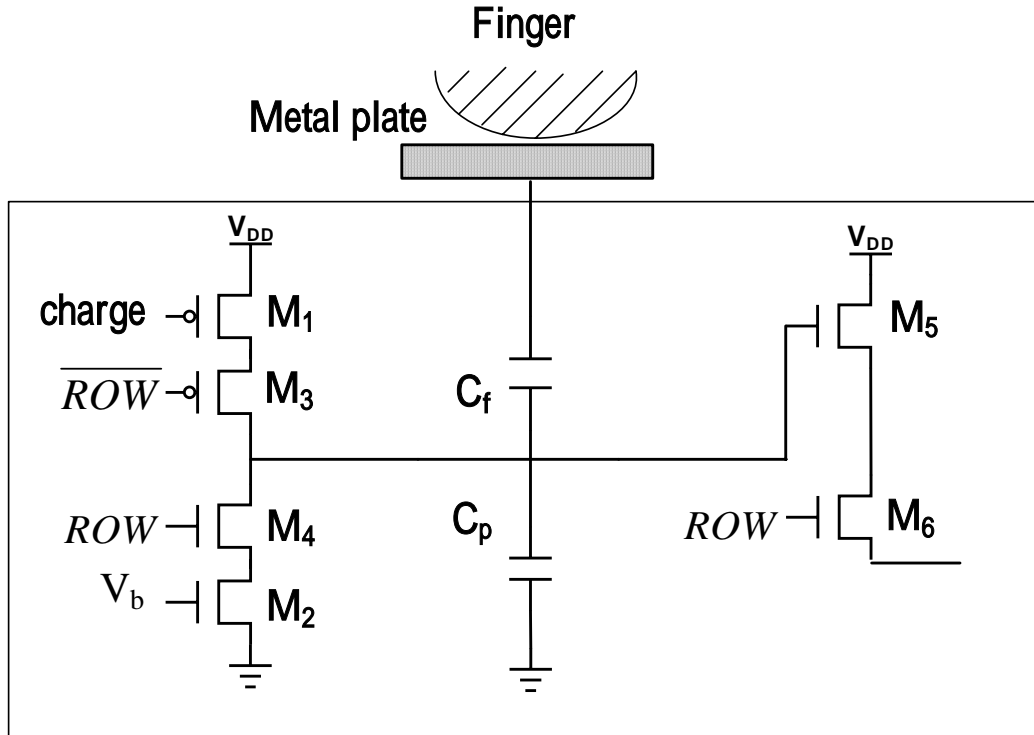


圖 4.2 Pixel Cell 架構圖

圖 4.2 為 Pixel Cell 的電路實現方式與時序圖。電晶體  $M_1$  經用 charge 訊號線來控制感應電容處於充電或放電的狀態，電路運作時，先將 charge 訊號設為 low，使電容充至  $V_{DD}$  的電位，再把 charge 設為 high，停止電容的充電，此時電容的電荷會經由電晶體  $M_2$  這個路徑流失， $M_2$  操作在飽和區可近似為一定電流源，此等效電流的大小決定了電容的放電時間，其關係式如下：

$$I = \frac{1}{2}k(V_b - V_t)^2(1 + \lambda V_{ds}) \quad (4.1)$$

$$C_{eq} = \frac{\Delta q}{\Delta V} = \frac{I \cdot \Delta t}{\Delta V} \quad (4.2)$$

$\Delta q$  代表總等效電容在充電至  $V_{DD}$  時所儲存的總電荷量， $I$  代表  $M_2$  操作在飽和區的等效定電流源，由(4.2)式可理解若  $C_{eq}$  愈大， $\Delta t$ (放電時間)愈大，將(3.2)與(3.3)代入(4.2)可得到  $d_a$ (手指表皮至晶片的距離)與  $\Delta t$  的關係：

$$\frac{I \cdot \Delta t}{\Delta V} = C_p + \frac{\epsilon_i \epsilon_a A}{d_i \epsilon_a + d_a \epsilon_i} \quad (4.3)$$

其它條件不變時， $d_a$  愈大(紋溝)， $\Delta t$  愈小，代表指紋電容的放電速度愈快，在

經過一段固定的時間取樣所擷取到的電壓會相對地較小，因此，若紋脊與紋溝所對應的 $\Delta t$ 之間差異愈大，則輸出電壓的變動範圍也會愈廣，擷取到的指紋影像也就愈清晰。電晶體 M3 與 M4 則是用來節省動態功率消耗，因為感測陣列在運作時只會有一列在動作，charge 訊號與  $V_b$  偏壓是所有 cell 共用的，若沒有加上電晶體 M<sub>3</sub> 與 M<sub>4</sub>，則其它不是正在運作的所有 cell 也會對  $C_f$  與  $C_D$  充放電，浪費不少動態功率消耗。因此加上電晶體 M<sub>3</sub> 與 M<sub>4</sub>，並分別以  $\overline{ROW}$  和 ROW 訊號做控制，只有被選到的那一列 cell 內的電容充放電路徑才會被導通，其它的則形同開路，不會有電容充放電的功率消耗。每個 cell 的輸出都是經由源級隨偶器 M<sub>5</sub> 當作緩衝器，再經由列選擇電晶體 M<sub>6</sub> 接至取樣與保持電路。

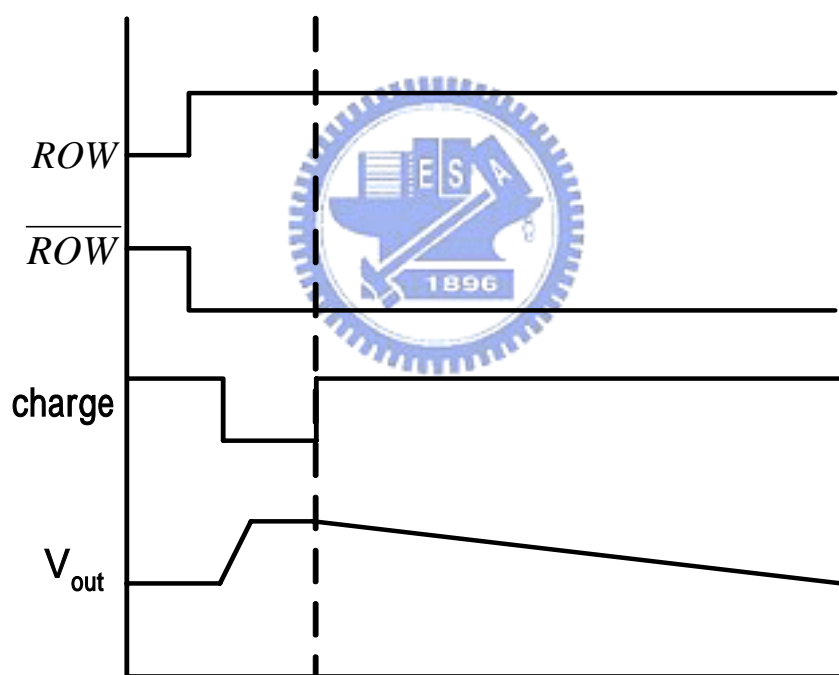


圖 4.3 Pixel Cell 控制訊號時序圖

#### 4.1.2 Pixel Cell 模擬結果

利用 HSPICE 軟體進行模擬而得。以下便就模擬進行的過程進行詳述圖 4.4 為 Pixel Cell 電路的模擬點示意圖，首先我們假設 Metal 感應到不同的指紋紋

路所對應 5 組不同電容值的放電情形，分別是 30fF，60fF，90fF，120fF，150fF，如圖 4.5 所示。

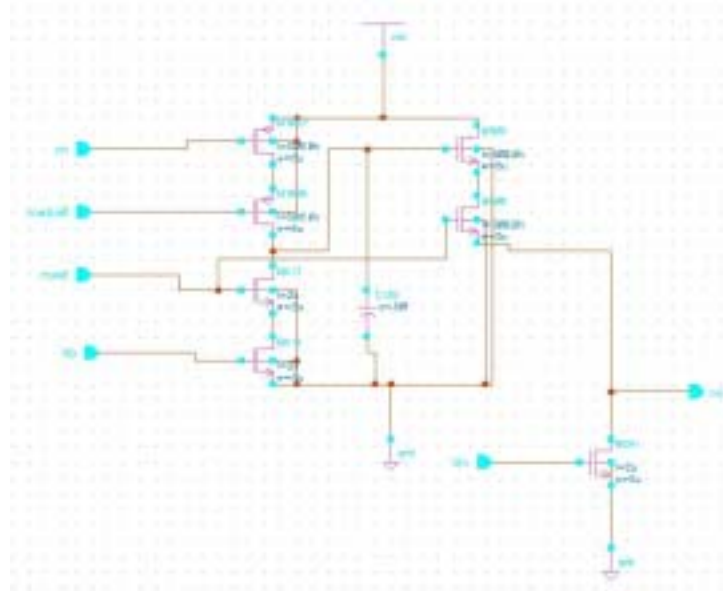


圖 4.4 Pixel Cell 電路的模擬點示意圖

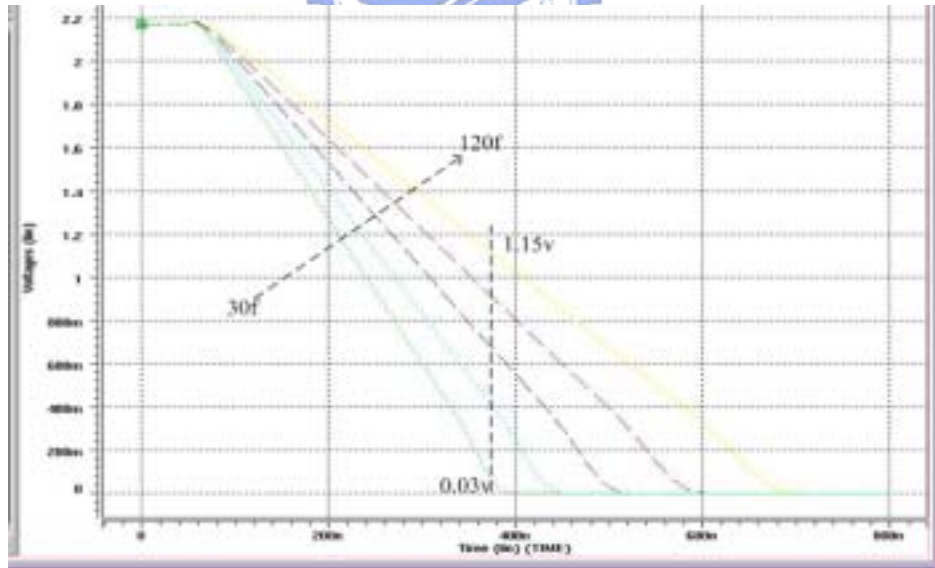
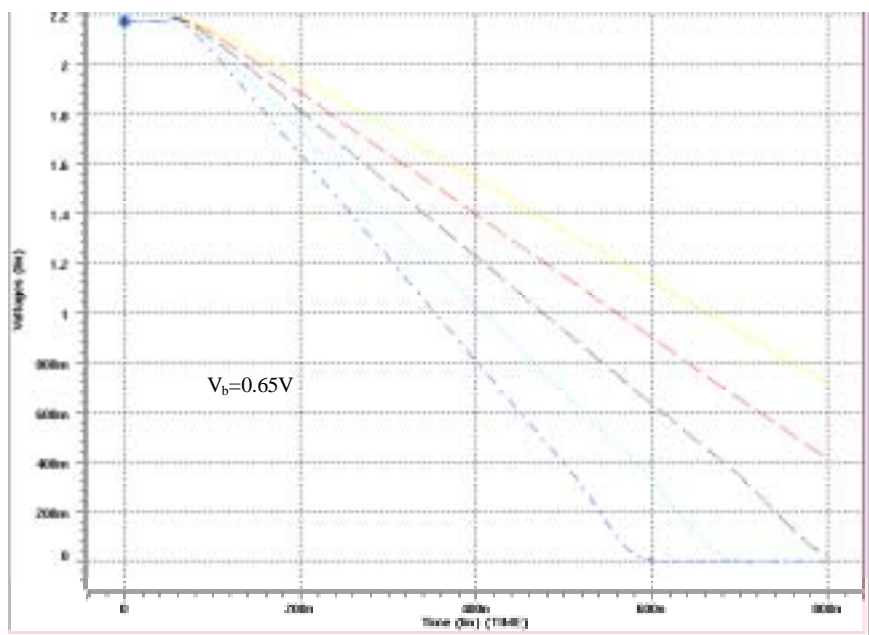


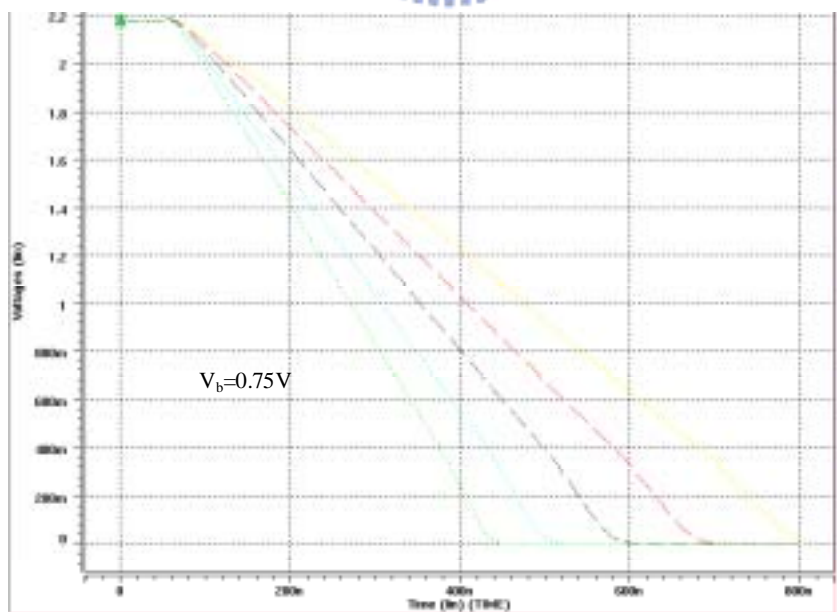
圖 4.5 不同 C 對於 V<sub>out</sub> 的模擬結果

由圖 4.5 很明顯的可以看出，當感應電容值越大的時候，Pixel 的放電速度越慢，如果在 380ns 的時候取樣，可以看出 30f 大約相對應 0.03V 而感應到最大的 150f 大約是 1.15V，動態輸出範圍大約 1.1V。

$V_b$  最小必須大於 MOS 的臨界電壓  $V_{th}$ ，雖然電容放電的時間愈久，對於後面的取樣與保持電路可調整的範圍就愈大，但是相對地整個晶片的存取速度也會跟著變慢。當  $V_b$  偏壓固定後，電容的放電速度就會依照感應出的指紋電容大小不同而定。在某一特定的時間取樣，愈大的指紋電容會因為放電速度較慢，轉換出的電壓會愈大，如圖 4.6。



$V_b = 0.65V$



(b)  $V_b = 0.75V$

圖 4.6 不同電容值的 Pixel Cell 輸出

圖 14.15 是以  $V_b=0.65V$  與  $V_b=0.75V$  分別測試不同的電容值，五條曲線中由下至上所代表的電容值各為 30fF、60fF、90fF、120fF 與 150fF。30fF 所代表的意義為感應極板對地的寄生電容，指紋紋溝最小所感應出的電容可幾乎不計，紋脊所感應出的最大電容約為 120fF，加上寄生電容可得等效電容約為 150fF。圖 14.15(a)顯示，當  $V_b=0.65V$  時，最大可設定的取樣等待時間  $t_{SH}$  約為 160ns(600ns-440ns)，電壓輸出動態範圍約為 1.2V；圖 14.15(b)則顯示當  $V_b=0.75V$ ， $t_{SH}$  最大約為 270ns(970ns-600ns)，動態輸出範圍 1.2V。

## 4.2 取樣與保持電路

一張影像是由一個個像素值依其於空間上感測所得的相對位置排列組成，因而我們在利用 Pixel Cell 取得相對應的電壓訊號後，接下來的工作，就在於如何將其依我們所要求的順序傳送出來，此一部份之工作通常會透過一個取樣與保持電路來達成。由於在時序的設計上，若要一次只將一個 Pixel Cell 的感測所得的電壓值訊號傳送出來，其複雜度較高，亦較不容易達成，故目前多半是先利用列解碼器或列移位暫存器將一整列的像素值同時傳送到下一級暫存著，再透過行解碼器或行移位暫存器將此一系列的每個 Pixel Cell 依序傳出。同時透過此一取樣與保持電路亦可進行相關雙重取樣 (correlated double sampling) 來提升影像的品質。圖 4.7 即為一包含相關雙重取樣功能的取樣與保持電路圖，操作時序則如圖 4.8 所示。



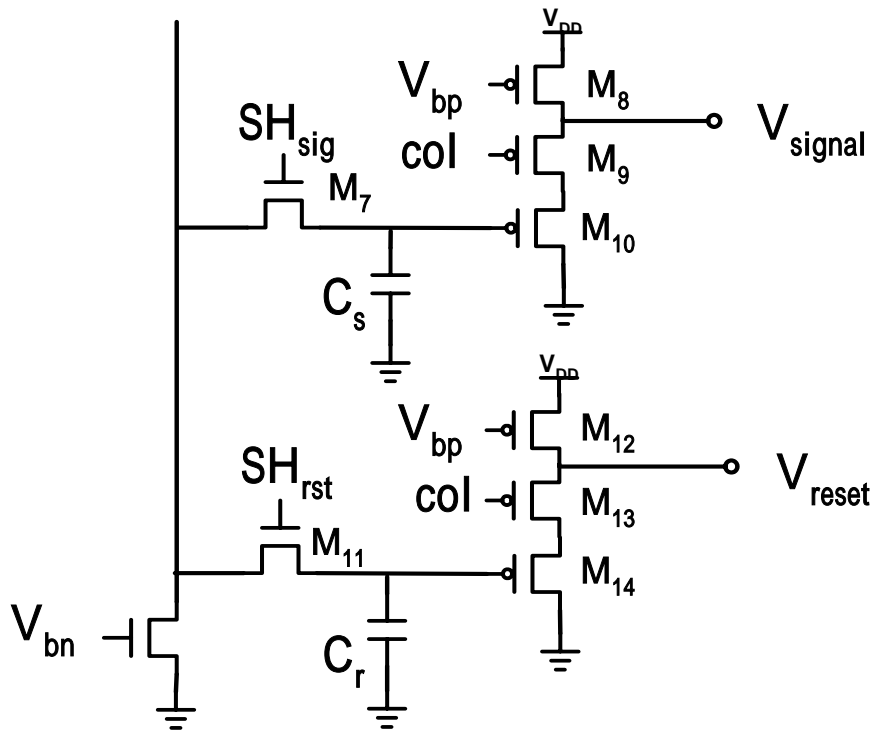


圖 4.7 取樣與保持電路

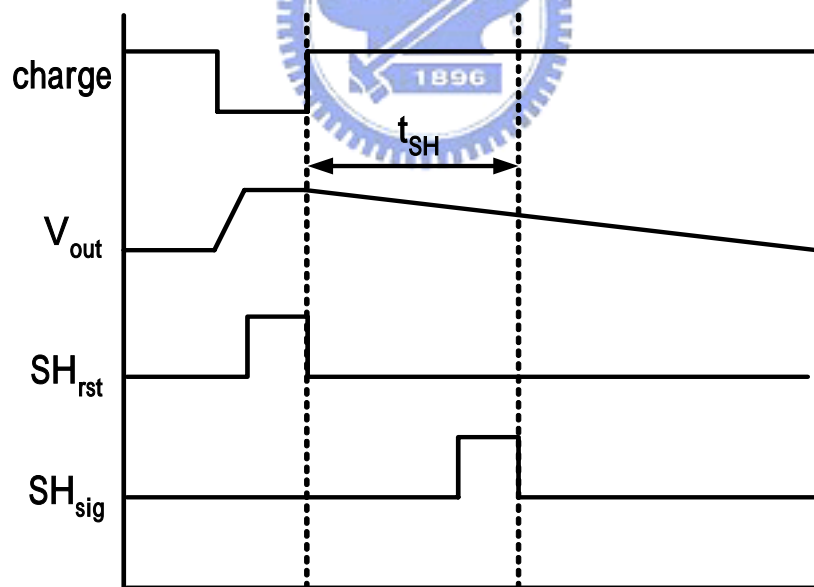


圖 4.8 取樣與保持電路操作時序圖

其操作流程如下:首先當前一級的 Pixel Cell 經由 charge 訊號控制充電至穩態後,各行所對應的取樣與保持電路中的電晶體  $M_{11}$  將 Pixel Cell 的訊號儲存於電容  $C_r$  中。接著等到 Pixel Cell 內的電容開始放電時,經過一段時間  $t_{SH}$ (取

樣等待時間)後，電晶體  $M_7$  將感測出的訊號儲存於  $C_s$  中。輸出的兩個電壓  $V_{\text{signal}}$ 、 $V_{\text{reset}}$  其目的在消除固定樣式雜訊(Fixed-Pattern Noise)[14]，由於每個 Pixel Cell 均以源極隨耦器  $M_5$ (圖 4.5)做為輸出端的推動，在上萬個(例 256x256)Pixel Cell 組成的感測陣列中， $M_5$  的增益以及感應極板的電壓對輸出端的電壓偏移會因為製成不匹配而產生少許變化，導致輸出端接收到不同的電壓結果，此結果差異即固定樣式雜訊(Fixed-Pattern Noise)。為了消除固定樣式雜訊，我們在最後的輸出級電路一開始會將  $V_{\text{signal}}$  與  $V_{\text{reset}}$  相減，此過程即相關雙重取樣的目的。假設固定樣式雜訊所造成的誤差為  $V_{\text{noise}}$ ，取樣與保持電路的兩個輸出相減後可將誤差消去，如式(4.4)所示：

$$(V_{\text{reset}}+V_{\text{noise}})-(V_{\text{signal}}+V_{\text{noise}})=V_{\text{reset}}-V_{\text{signal}} \quad (4.4)$$

### 4.3 輸出級電路(Output Stage)



除了上述的 Pixel Cell 和取樣與保持電路外，指紋晶片的感測單元在電壓訊號輸出之前，通常還需經過一輸出電路。此一電路除了控制輸出外，主要還提供低輸出阻抗、高電流增益，以推動後級負載；尤其當低負載阻抗或高負載電容時，必須透過輸出阻抗的設計以降低輸出電壓位準的漂移(output voltage swing)及頻率的提升(減少時間常數 RC)。

為了完成相關雙重取樣的目的，我們在輸出電路一開始就將  $V_{\text{reset}}$  與  $V_{\text{signal}}$  做相減，且加上一電壓準位  $V_{\text{ref}}$ 。操作過程如下：圖 4.9 的  $S_{\text{cds}}$  訊號先將傳輸閘  $M_{15}$  與  $M_{17}$  導通，電容  $C_{\text{cds}}$  兩端儲存的電壓將為  $V_{\text{signal}}-V_{\text{ref}}$ ，接著  $S_{\text{cds}}$  變 low， $\overline{S_{\text{cds}}}$  會使得  $M_{16}$  導通，此時 p 點的電壓即為  $V_{\text{reset}}-(V_{\text{signal}}-V_{\text{ref}})$ ，最後再經由源極隨耦器  $M_{18}$  推動後級的負載。

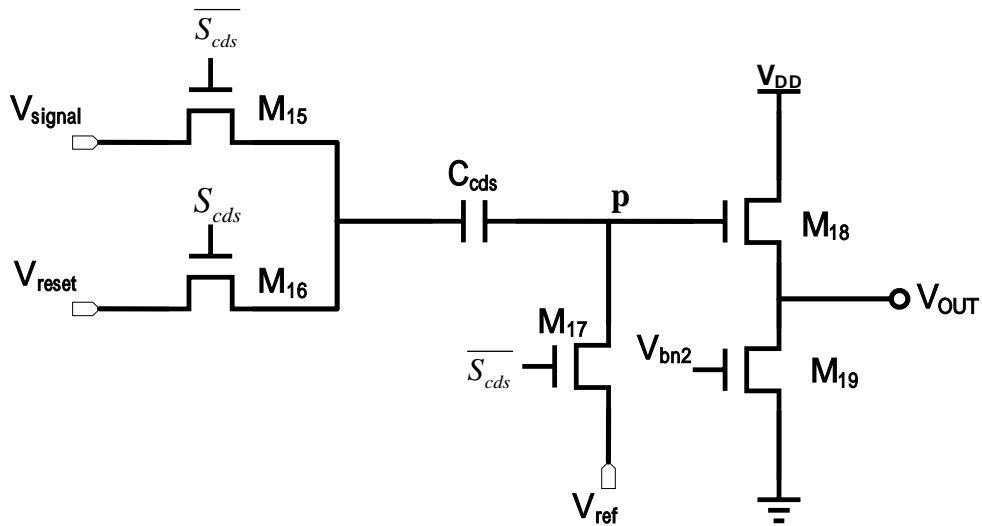


圖 4.9 輸出級電路

此輸出級電路的最後輸出為 p 點電壓( $V_p$ )乘上源極隨耦器 M18 的增益 a，如式(4.5)所示：

$$V_{OUT} = a \cdot (V_{reset} - V_{signal} + V_{ref}) \quad (4.5)$$

由於每個 Pixel Cell 相對應的  $V_{reset}$  皆相同，因此感測單元最終的輸出  $V_{OUT}$  與  $V_{signal}$  和  $V_{ref}$  有關，我們即可利用  $V_{ref}$  來調整輸出電壓的準位，亦即調整影像灰階分佈的位置。 $V_{ref}$  是利用與 Pixel Cell 相同的架構來達成，但其內部的電容固定不變，如圖 4.12 所示，電路原理與上述的取樣與保持電路相同，利用  $SH_{ref}$  訊號控制取樣等待時間的長短，時間愈長，則  $V_{ref}$  會愈小，藉此以達到  $V_{ref}$  的可變性，感測單元的電壓輸出準位即可得到改善，因此，相對應的影像灰階分佈位置(明亮度)便是經由  $SH_{ref}$  做調整。

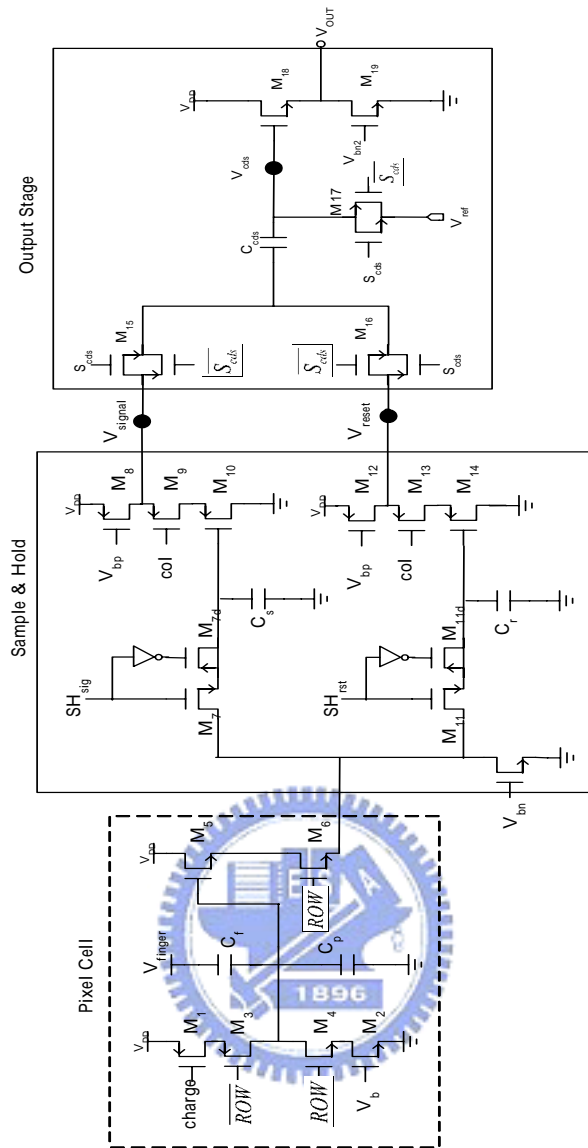


圖 4.10 全電路

### 4.3.1 Single Pixel Readout 模擬結果

從  $V_{signal}$  的變化中可以發現，當  $V_b=0.7V$  時， $t_{SH}$  若等於 120ns，所取樣到的值已超過最小感應電容的放電時間，因此  $t_{SH}$  由 100ns 到 120ns 時，其  $\Delta V$  值不增反減， $t_{SH}$  最大可調的值即為 100ns。同理，當  $V_b=0.65V$  時， $t_{SH}$  最大可調的值為 180ns。

每個 Pixel Cell 的  $V_{reset}$  值皆為 3.03V， $V_{ref}$  則是相當於感應電容為 30fF 時的  $V_{signal}$  輸出值。我們將  $V_{cbs}$  模擬的結果與計算結果 ( $V_{cbs}=V_{reset}-V_{signal}+V_{ref}$ ) 比較於

表 4.3:

表 4.1  $V_b=0.65V$ ,  $V_{c_{ds}}$  的模擬結果，單位 V

$t_{SH}$	$C_f+C_p$	30f	60f	90f	120f	150f	$V_{c_{ds}}$
40ns	模擬值	3.029	2.900	2.825	2.783	2.753	0.276
	計算值	3.030	2.895	2.819	2.775	2.743	0.288
	誤差值	0.001	-0.005	-0.006	-0.008	-0.010	0.012
80ns	模擬值	3.010	2.799	2.633	2.535	2.462	0.548
	計算值	3.030	2.797	2.629	2.525	2.450	0.580
	誤差值	0.020	-0.002	-0.004	-0.010	-0.012	0.032
120ns	模擬值	2.999	2.722	2.545	2.408	2.302	0.696
	計算值	3.030	2.745	2.559	2.413	2.300	0.730
	誤差值	0.032	0.023	0.013	0.005	-0.002	0.034
160ns	模擬值	2.979	2.626	2.399	2.243	2.130	0.850
	計算值	3.030	2.665	2.430	2.265	2.139	0.891
	誤差值	0.051	0.039	0.031	0.022	0.009	0.041
180ns	模擬值	2.971	2.579	2.330	2.157	2.032	0.939
	計算值	3.030	2.625	2.370	2.187	2.051	0.979
	誤差值	0.059	0.046	0.040	0.030	0.019	0.040

表 4.2  $V_b=0.7V$ ,  $V_{c_{ds}}$  的模擬結果，單位 V

$t_{SH}$	$C_f+C_p$	30f	60f	90f	120f	150f	$V_{c_{ds}}$
20ns	模擬值	3.029	2.960	2.905	2.865	2.842	0.187
	計算值	3.030	2.958	2.901	2.860	2.836	0.194
	誤差值	0.001	0.002	-0.004	-0.004	-0.006	0.007
40ns	模擬值	3.008	2.873	2.739	2.647	2.584	0.425
	計算值	3.030	2.887	3.027	2.645	2.579	0.451
	誤差值	0.022	0.014	0.288	-0.002	-0.005	0.026
60ns	模擬值	2.986	2.750	2.577	2.441	2.341	0.646
	計算值	3.030	2.784	2.600	2.455	2.348	0.682
	誤差值	0.044	0.034	0.023	0.014	0.008	0.036
80ns	模擬值	2.980	2.650	2.430	2.278	2.165	0.816
	計算值	3.030	2.689	2.466	2.304	2.176	0.854
	誤差值	0.050	0.039	0.036	0.026	0.011	0.038
100ns	模擬值	2.979	2.633	2.367	2.182	2.048	0.931
	計算值	3.030	2.680	2.409	2.218	2.074	0.956
	誤差值	0.051	0.047	0.041	0.036	0.026	0.025

$V_{cds}$  的計算值是以理想的方式計算得來，所以計算值的  $\Delta V_{cds}$  會與  $V_{signal}$  的  $\Delta V_{signal}$  相同，以下式表示之：

$$\begin{aligned}\Delta V_{cds} &= V_{cds\_150f} - V_{cds\_30f} \\ &= V_{reset} - V_{signal\_150f} + V_{ref} - (V_{reset} - V_{signal\_30f} + V_{ref}) \\ &= V_{signal\_150f} - V_{signal\_30f} \\ &= \Delta V_{signal}\end{aligned}\quad (4.6)$$

●  $V_{OUT}$

表 4.3  $V_b=0.7V$ ， $V_{OUT}$  的模擬結果，單位 V

$C_p+C_f$ $t_{SH}$	30f	60f	90f	120f	150f	$V_{OUT}$
20 ns	1.931	1.902	1.872	1.845	1.792	0.141
40 ns	1.915	1.801	1.692	1.577	1.492	0.413
60 ns	1.891	1.788	1.643	1.515	1.255	0.546
80 ns	1.880	1.605	1.415	1.302	1.192	0.688
100 ns	1.875	1.610	1.395	1.222	1.112	0.763

表 4.4  $V_b=0.65V$ ， $V_{OUT}$  的模擬結果，單位 V

$C_p+C_f$ $t_{SH}$	30f	60f	90f	120f	150f	$V_{OUT}$
40 ns	1.925	1.811	1.755	1.717	1.695	0.230
80 ns	1.907	1.725	1.590	1.508	1.448	0.462
120 ns	1.895	1.675	1.547	1.411	1.297	0.598
160 ns	1.886	1.575	1.355	1.255	1.162	0.724
180 ns	1.874	1.543	1.345	1.185	1.079	0.795

比較以上的模擬結果， $V_b=0.7V$  時， $t_{SH}$  不超過 100ns，整體的擷取速度可以加快，但是需要更快的時脈來控制，相較於  $V_b=0.65V$  時，雖然速度慢了點，不過控制  $t_{SH}$  的時脈可以放慢，或是時脈相同的情況下，可調的步驟較精細。 $V_b$  的選擇可視實際的使用狀況做調整，若需要使用影像增強功能的機會不多時，可選擇  $V_b=0.7V$ ，加快指紋的擷取，反之，則選擇  $V_b=0.65V$ ，增加  $t_{SH}$  的可調性，輸出更適當的指紋影像。

綜合  $V_b=0.7V$  與  $V_b=0.65V$  時的  $V_{OUT}$  輸出結果，電壓的輸出範圍介於

1.07~1.92V 之間，相較於  $V_{\text{cds}}$  的輸入電壓 2.03~3.03V，動態輸出範圍減少了約 %17，這是由於源極隨耦器的非線性所造成的結果。

將  $V_{\text{cds}}$  的模擬結果與  $V_{\text{signal}}$  做比較時，發現動態輸出範圍變得較小，這是因為相關雙重取樣電路即使已使用了 CMOS 開關控制，但還是無法完全消除電荷注入(charge injection)與時脈反饋(clock feedthrough)的效應。總觀整個  $V_{\text{cds}}$  的變化範圍約在 2.03~3.03V 之間，此範圍較不適合一般 3.3V 的類比至數位轉換器輸入，所以最後經由源極隨耦器控制  $V_{\text{out}}$  的輸出電壓在 1~2V 之間。

#### 4.4 製程選擇

目前主要的製程技術有 CMOS、BiCMOS 與 GaAs 等，其中 BiCMOS 製程可提供 bipolar 元件，以增加電路的頻寬與減少 mismatch 的發生，同時可利用其 exponential I-V 特性曲線的關係來得到較佳的電路特性，然而受限於其設計上的複雜性與成本較昂貴的因素下，在一般的設計中較不採用。GaAs 製程之所以會受到重視，主要在於其不論於數位或類比電路中，都可以達成高頻的操作，然而受限於其技術尚未成熟，成本與製程可靠度上也仍有相當努力的空間。除了上述的兩種製程外，近來最受矚目的 IC 設計製程，即是 CMOS 製程，CMOS 製程不但與目前 IC 設計的主流相結合，且發展也趨於完全成熟，同時隨著代工廠商於製程上的不斷研發，使得晶片層次(chip-level)的整合性功能也愈來愈受到重視。

CMOS 製程之所以成為 VLSI 設計領域中主要的技術，主要是導因於 CMOS 製程可提供下列優缺點：

##### 1. 技術成熟：

CMOS 製程由於目前數位記憶體(digital memory)元件以及處理器(processors)設計上的大量採用，而使得其得以不斷的在製程上得到突破，達

到更成熟且 down scaling 的演變。

## 2. 設計資源豐富:

由於目前已有許多的設計技巧以及設計 libraries 可提供，故使得利用 CMOS 製程進行電路及系統的設計上得到更多的支持。

## 3. 取得容易:

透過製程代工的提供，可使得所設計之電路較易實現。

## 4. 價格較低:

相較於其它的製程來說，CMOS 製程為現今製程中價格最為低廉的製程設計。

除上述的優點外，在利用 CMOS 製程進行指紋晶片的設計上也有幾項缺點存在:

### 1. 類比電路設計不易:

主流的 CMOS 製程技術並未對其於類比電路設計中的特性進行調整，使部分類比元件的特性較不理想。

### 2. Mismatch 的產生:

Mismatch 的產生在 CMOS 元件中佔有一定的比例，這對於類比訊路處理而言，是設計上發生問題的主因之一。

在電路的實現上，我們所使用的是 TSMC 0.35  $\mu\text{m}$  2P4M (two poly four metal) 的製程。因為我們是利用最上層的金屬層與手指做感應，每個 Pixel Cell 之間需要至少兩層金屬線會較好佈局，因此總共至少需要三層以上的金屬。以國家晶片中心(CIC)所提供的製程來看，TSMC 0.35  $\mu\text{m}$  2P4M 可完全符合我們的需求，且以第四層金屬來當做感應用的極板，其對地的寄生電容也較小，可以不用另外加上其它電路來消除寄生電容的效應。





## 4.5 佈局與模擬結果

Pixel Cell 的佈局如圖 4.11 所示，我們使用最上層的 Metal 4 繪製感應極板，面積大小為  $45\mu\text{m} \times 45\mu\text{m}$ ，每個 Pixel Cell 感應極板再以接地的 Metal 4 包圍住，目的在防止各 cell 之間的干擾。由於一張指紋影像是透過 Pixel Cells 在空間中的相對位置來形成，所以 Pixel Cell 在空間排列上相當規律，因而在佈局的繪製上，若能將每個部份的佈局考量進來，則可減少排列以及訊號線連接時的困擾，如圖 4.12 所示，水平走向的訊號線為 Metal 1，垂直走向為 Metal 2，Pixel Cell 之間的中心點距離為  $50\mu\text{m}$ ，解析度為 508dpi。

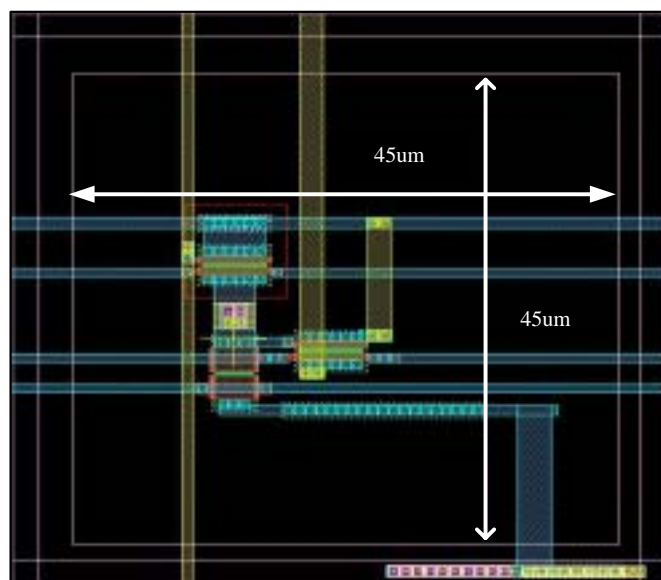


圖 4.11 Pixel Cell 佈局圖

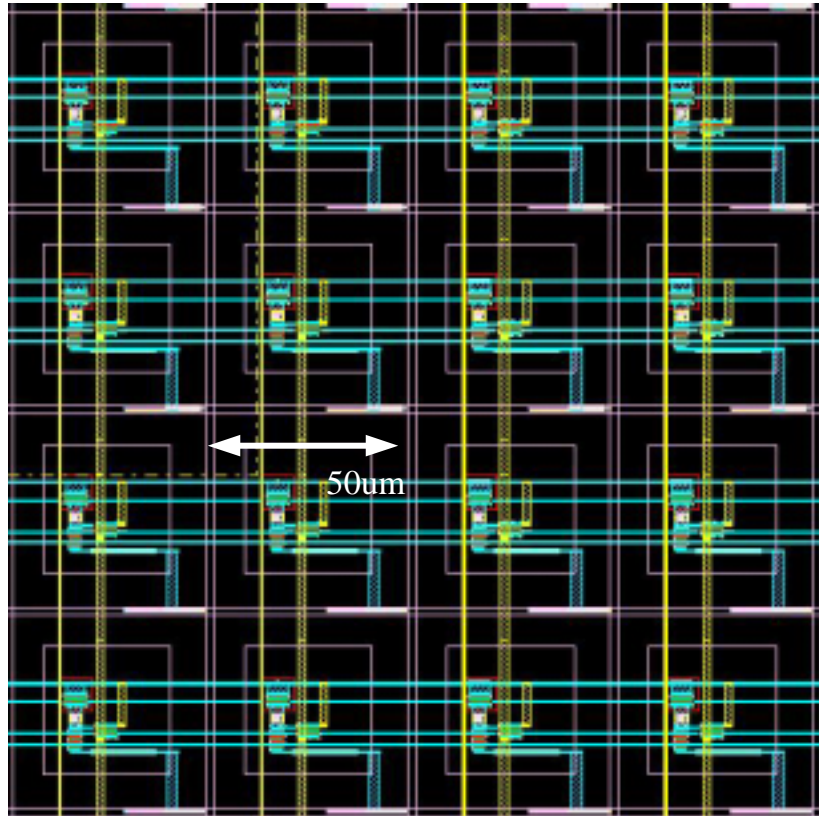


圖 4.12 4x4 的 Pixel Array 佈局圖

感測陣列中的每一行會接到一組取樣與保持電路，為了保持對稱性，我們將取樣與保持電路置於感測陣列的正下方，且其水平間距與 Pixel Cell 的大小相同，如圖 4.13 所示。其中的取樣電容為三明治式電容，若要避免指紋感測時影響電容值，Metal 4 與 Metal 2 必須接至地的那一端，Metal 3 與 Metal 1 則是取樣訊號端。

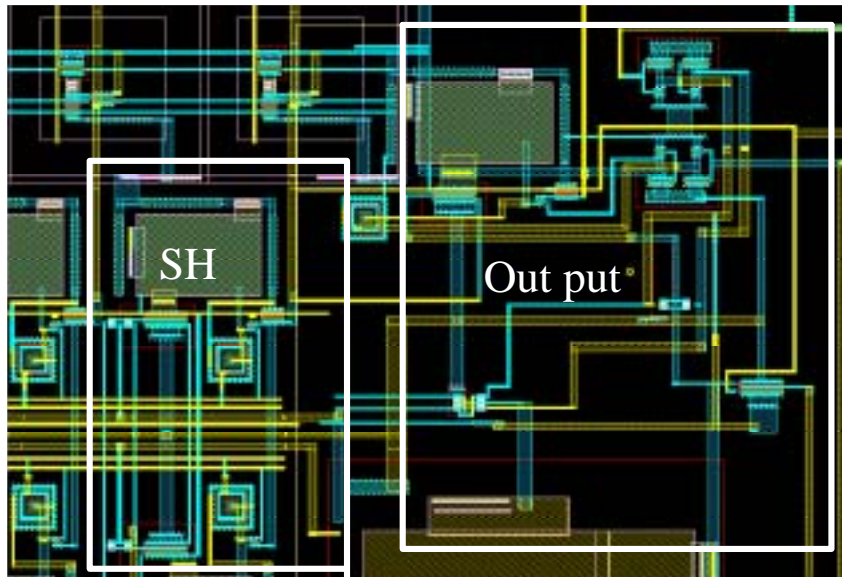


圖 4.13 取樣與保持電路與輸出級電路佈局圖

整個晶片的佈局配置如圖 4.14 所示，感測陣列的大小為 16x16 的 Pixel Cell，感測面積為  $800\ \mu\text{m} \times 800\ \mu\text{m}$ ，雖然此面積遠不足以擷取整個指紋影像，但是已經足夠用來測試指紋紋溝與紋脊間的電壓輸出變化，亦即可測出指紋影像的灰階值動態輸出範圍。取樣與保持電路共有 16 組，列解碼器(row decoder)與行解碼器(column decoder)皆是使用 4 對 16 的解碼器，我們使用解碼器而不使用移位暫存器的目的在於，方便測試感測陣列中任一 Pixel Cell 的輸出結果，待晶片測試成功之後，未來再將其改為移位暫存器(shift register)，可簡化位址訊號(address signal)的線路。

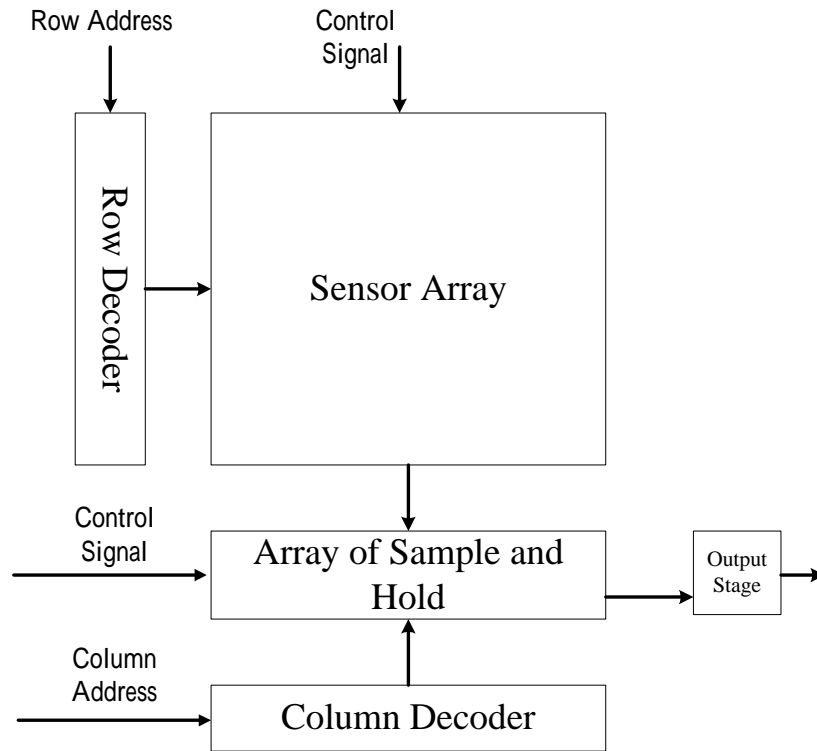


圖 4.14 指紋擷取裝置系統方塊圖

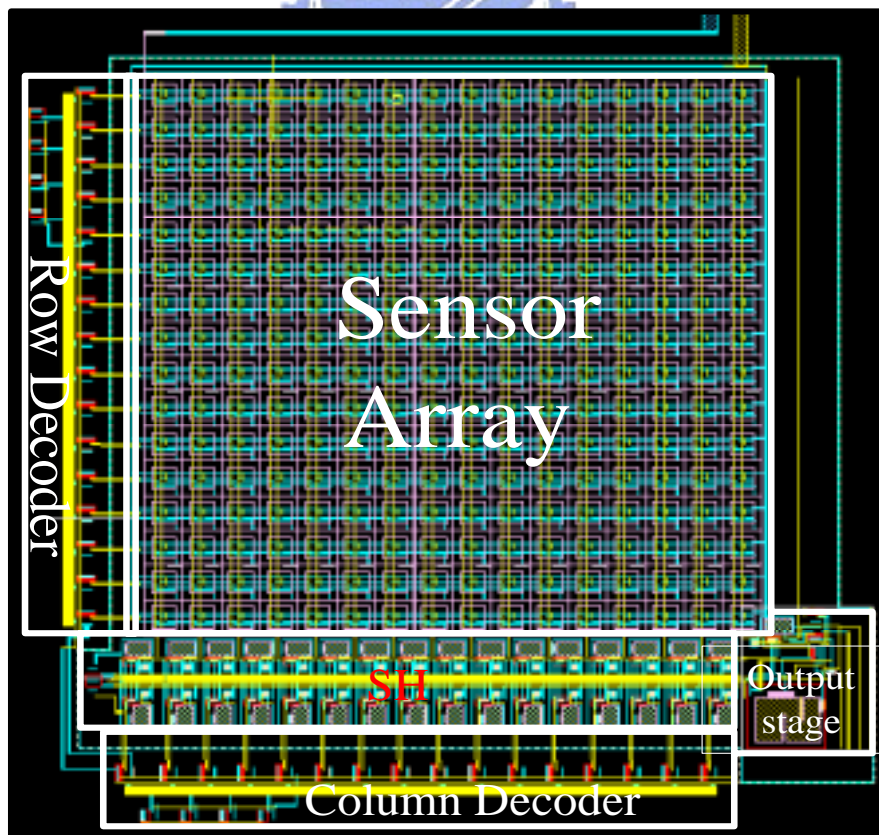


圖 4.15 佈局全圖

## 4.6 佈局後模擬

圖 4.16，4.17 為全電路佈局後模擬，圖 4.16 為預設電容 30fF， $t_{sh}160ns$  輸出峰值電壓為 1.9V，而圖 4.17 為預設電容 150fF， $t_{sh}160ns$ ，輸出峰值約為 1.2V， $\Delta V_{OUT}$  大約為 0.7V 比佈局前縮小一些，這是由於佈局後的電路會有一些寄生電容和電阻的效應，因此無法做到和佈局前的理想模擬結果一樣，但此佈局後的動態輸出範圍結果仍然足夠我們使用。

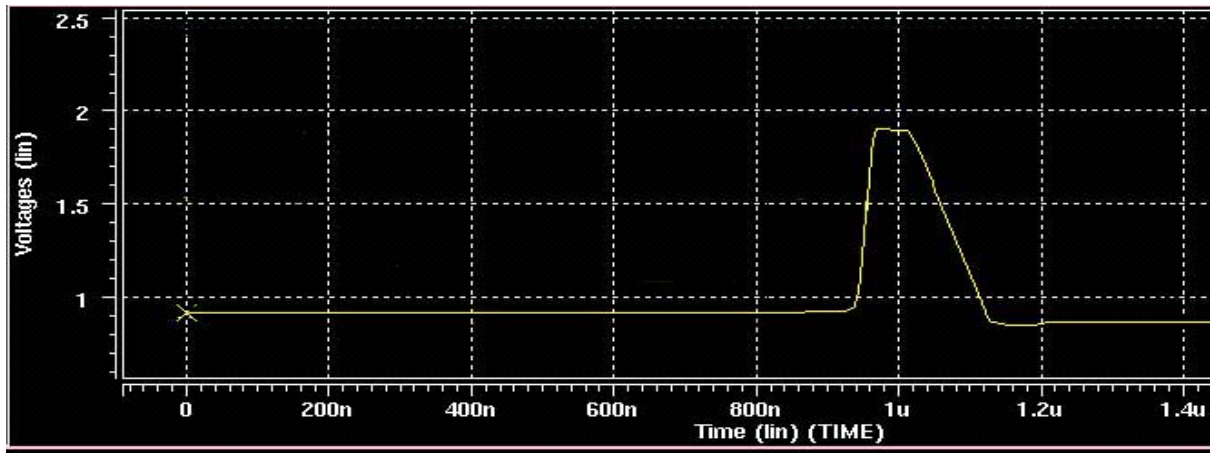


圖 4.16 佈局後模擬

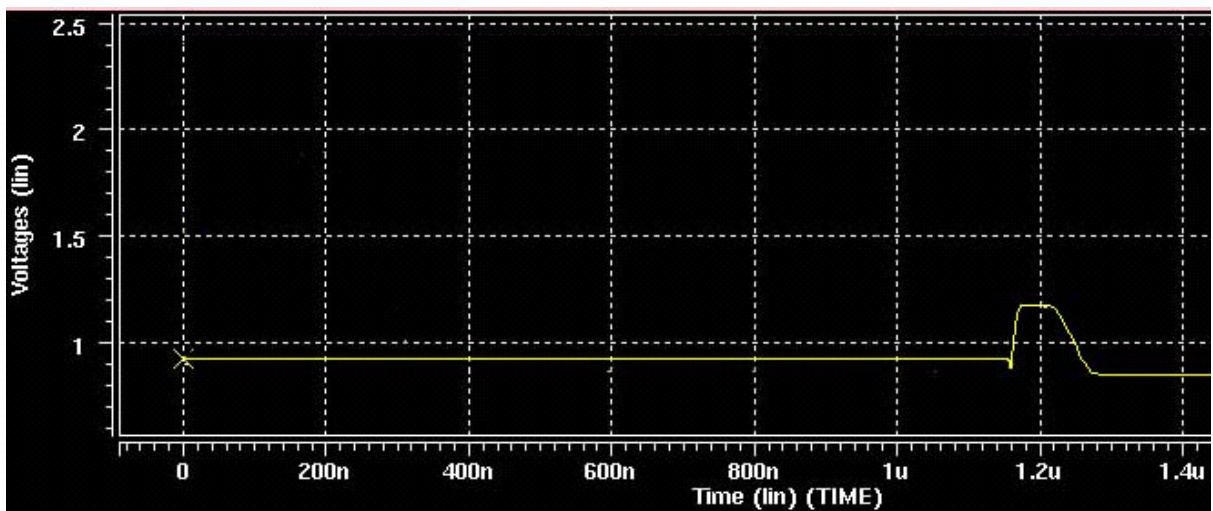


圖 4.17 佈局後模擬

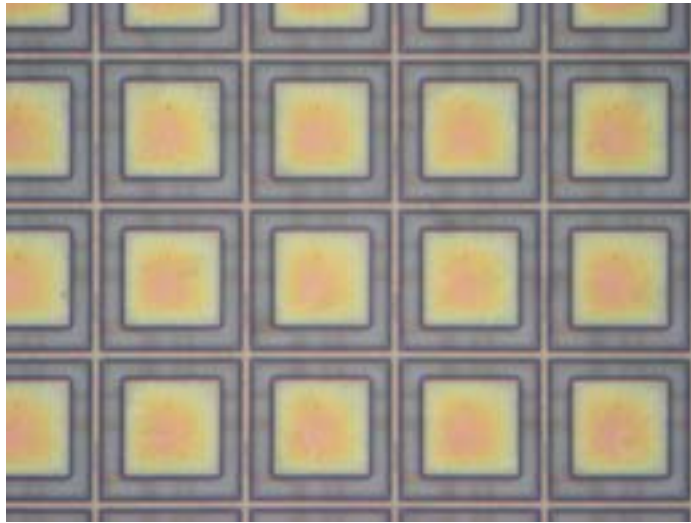


圖 4.18 由最上層金屬(metal 4)所構成感應極版

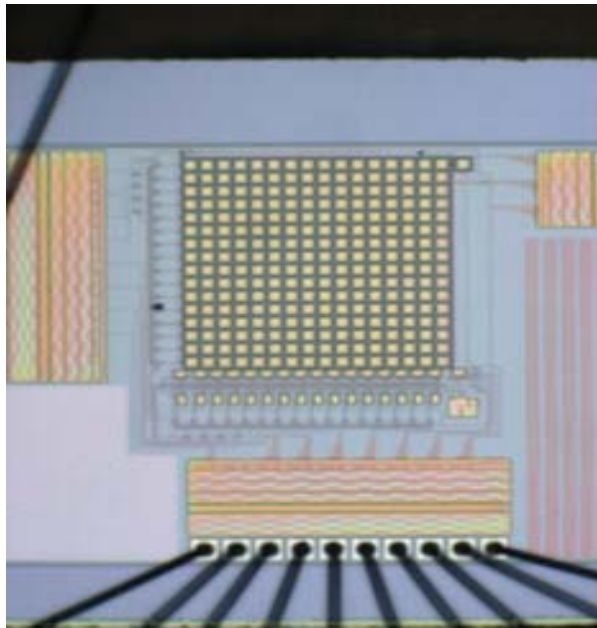


圖 4.19 晶片全圖

## 第五章 晶片測試報告

為了量測下線晶片，利用 FPGA 輸送控制訊號，控制晶片運作，由示波器觀測輸出電壓的變化，驗證晶片是否正常工作。

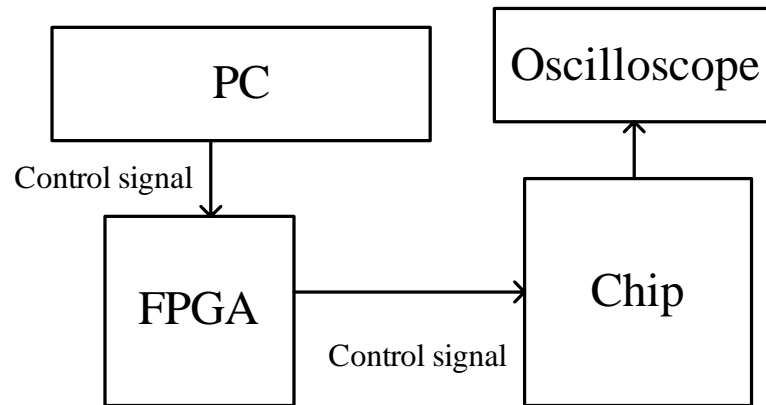


圖 5.1 感測單元系統方塊圖

### 5.1 FPGA 適應性影像控制

當指紋晶片感測時，皮膚表面的潮濕，乾燥會對感應電容產生影響，當潮濕時，會使感應電容增大，乾燥時，則使的整體擷取的感應電容質變小，電容感測單元感應出的電壓動態範圍的大小可代表影像的色階分佈的寬廣，電壓位準即代表色階分佈的位置，因此同樣的指紋在乾濕程度差異很大的時候，所取樣的電壓會有很大的差異，FPGA 適應性影像控制，就是利用 FPGA 調整晶片控制訊號的取樣時間，減少環境對擷取指紋的影響。

### 5.1.1 乾，濕度所擷取指紋的差異

電容式指紋晶片的最大缺點在於手指的乾、溼度會影像輸出的指紋影像，若晶片的設計只是純粹將感應到的指紋電容轉換成數位的灰階影像資訊，則其可能發生的結果可由圖 5.2 來說明。圖 5.2(a)代表的是手指過於乾燥的情況，本章先前所介紹過的指紋電容原理在手指的一端是假設理想接地的電位，當手指過乾則這種假設會與實際的情況誤差更大，如果指紋電容的一端並非地電位的話，相當於整個感測陣列感應出的指紋電容變小，假設感應到的電容與輸出電壓成反比，輸出電壓會偏高，最後會造成整個影像色階分佈範圍過高，圖案會太淡。反之則如同圖 5.2(b)，手指潮濕除了會使得手指的電位更接近地之外，位於紋溝的水更會使紋溝所感應出的指紋電容變大，如此便減少紋脊與紋溝之間的電容差距，影像的色階會普遍偏低，整個圖案會太黑。

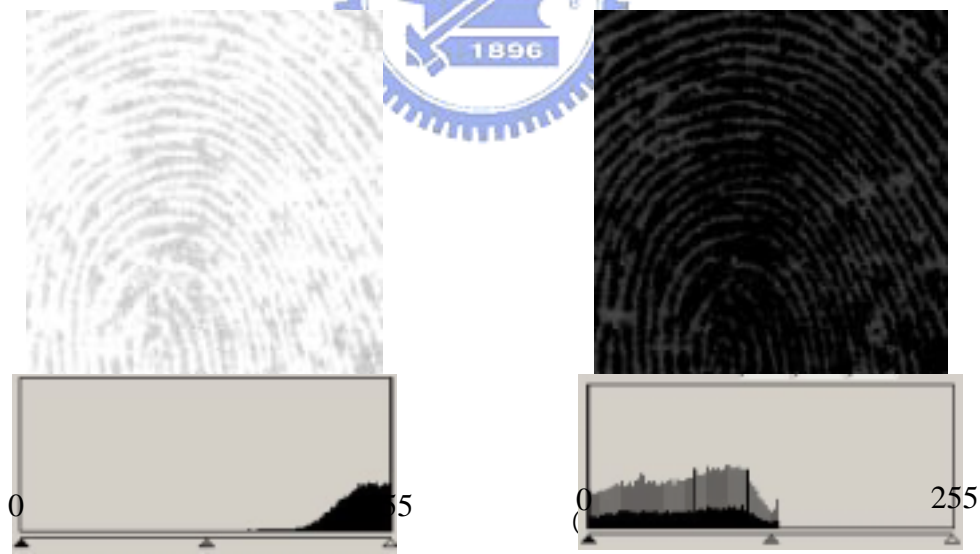


圖 5.2 模擬特殊狀態下擷取到的指紋影像及其直方圖

圖一即為正常情況下，指紋擷取的情形，色階分佈平均，為理想狀帶，圖二就是當環境潮濕時，整體擷取電容變大，使的放電變慢，使的整體色階往深色移動，圖三即是由 FPGA 調整取樣時間，改變晶片取樣速度，將整體灰階調整



回回正常範圍。

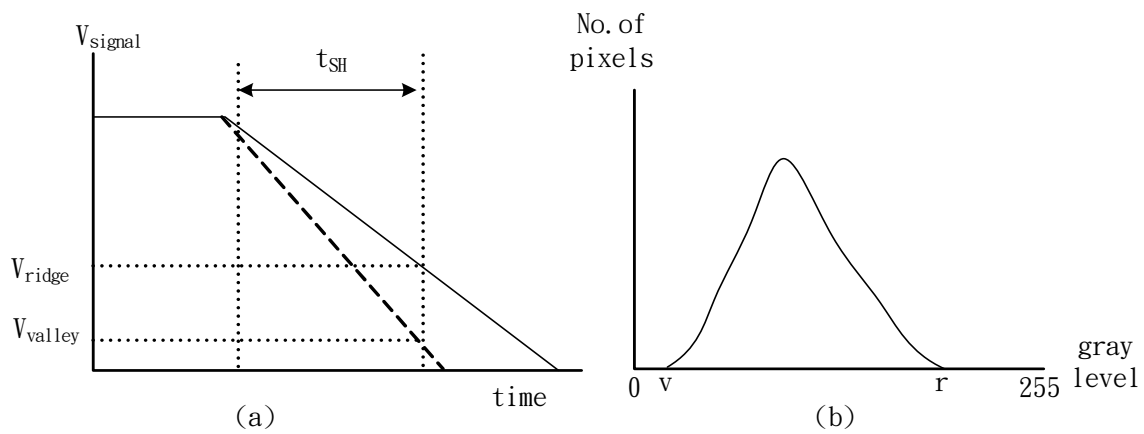
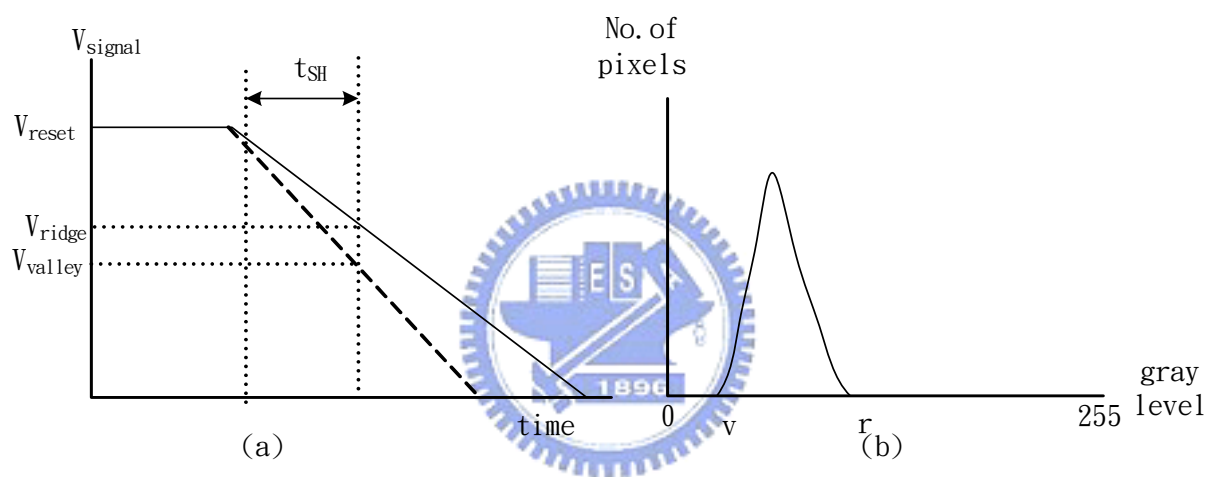
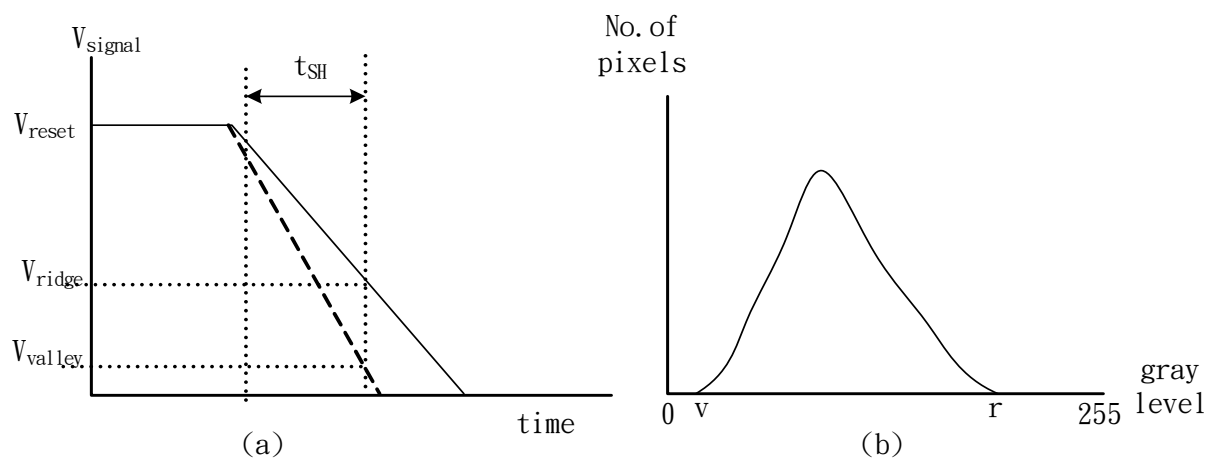


圖 5.3 取樣時間與灰階分佈圖

## 5.1.2 FPGA 控制訊號

由前一節可以知道，藉由調整取樣時間，可以在外在乾濕環境改變的時候，使的指紋晶片所取樣的電壓值不會有過度的偏差，而要調變取樣時間，還是必須先取得一組指紋灰階值，經由 CPU 計算色階分佈，當色階分佈過寬，或過窄的時候，調整  $t_{sh}$ ，當色階分佈範圍偏灰白，或是偏深色時，就調整  $t_{shr}$ ，因此，利用 FPGA 先將多組控制訊號時脈時利用狀態機的方式分成多組，利用兩組 input 接腳作為狀態跳躍的判斷，當一般狀態時，取樣時間控制訊號皆為預設值，當擷取影像灰階值經由計算得知偏白或是偏黑時，調整 input 接腳使的 FPGA 輸出時脈變動，並觀測電壓位準的移動，藉由重複的測式，將 FPGA 的時脈最佳化。

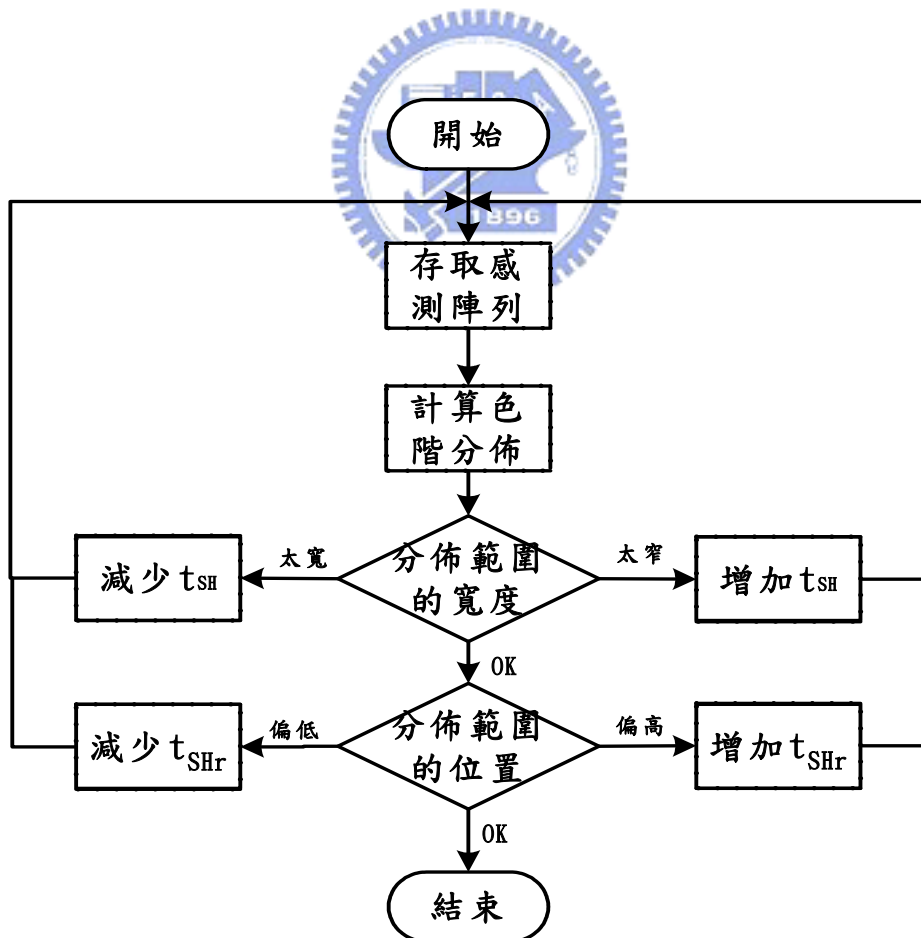


圖 5.4 為適應性影像控制流程圖

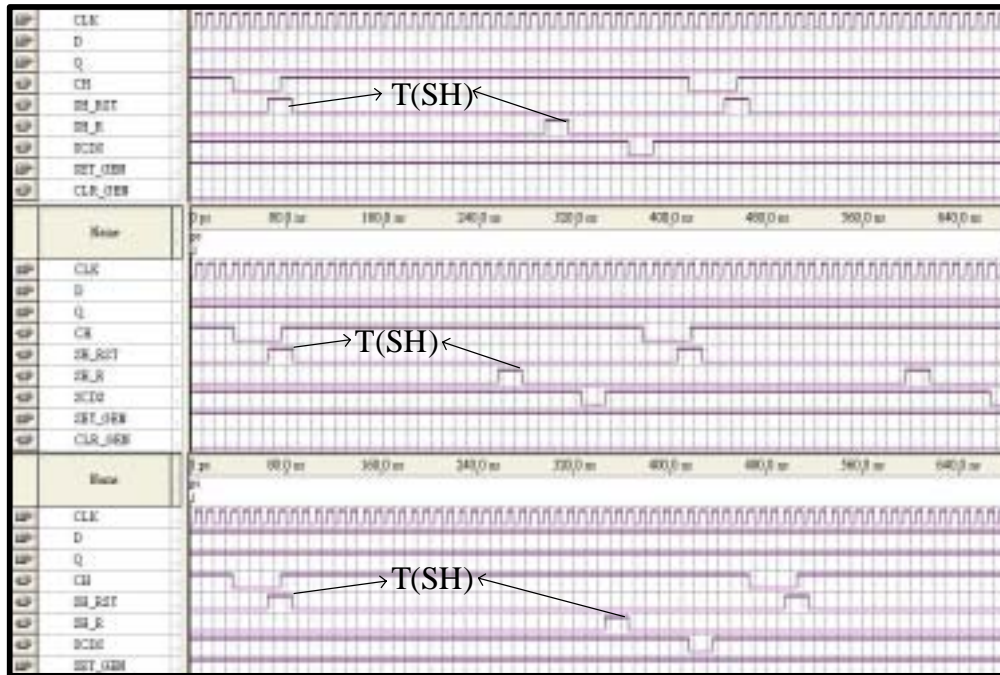


圖 5.5 FPGA 控制訊號

## 5.2 電容感應陣列



由於人體靜電對於晶片電路會造成傷害，因此，在測試晶片時，先使用一用微機電技術製作的微探針陣列，圖 5.6，模擬指紋表面，避免靜電將電路破壞，探針針頭突起部分，類似指紋紋峰，感應較小的指紋電容，其餘部分類似紋谷，將指紋晶片的感應電壓由示波器上量測，將所得的結果與與先前佈局後模擬比對，並且測試不同的取樣時間，和相對應的電壓輸出關係，調整 FPGA 控制訊號的取樣時間，將指紋晶片的動態輸出範圍最佳化。

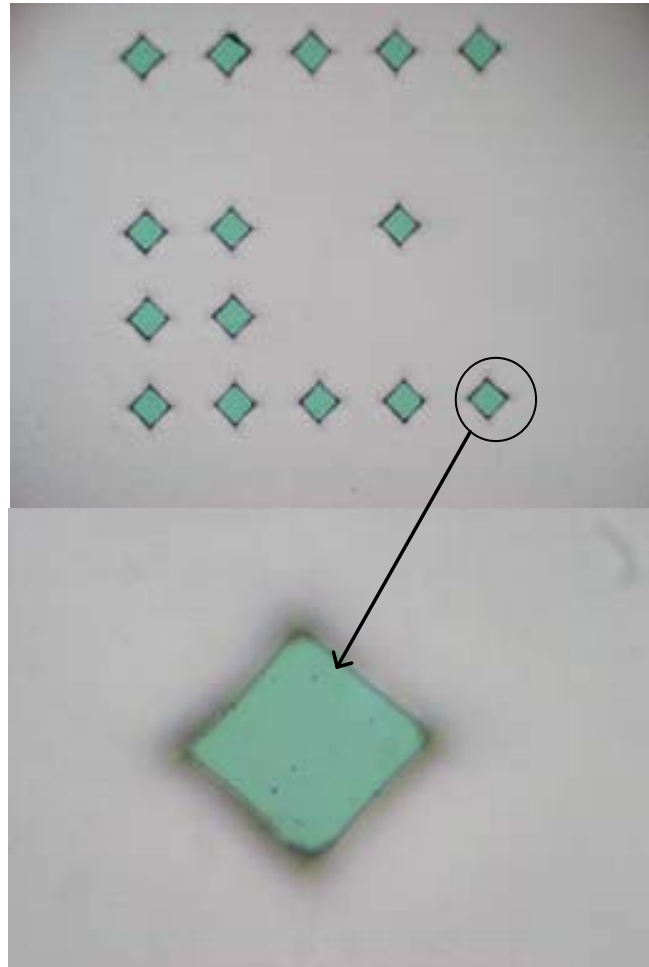


圖 5.6 測式感應陣列微探針

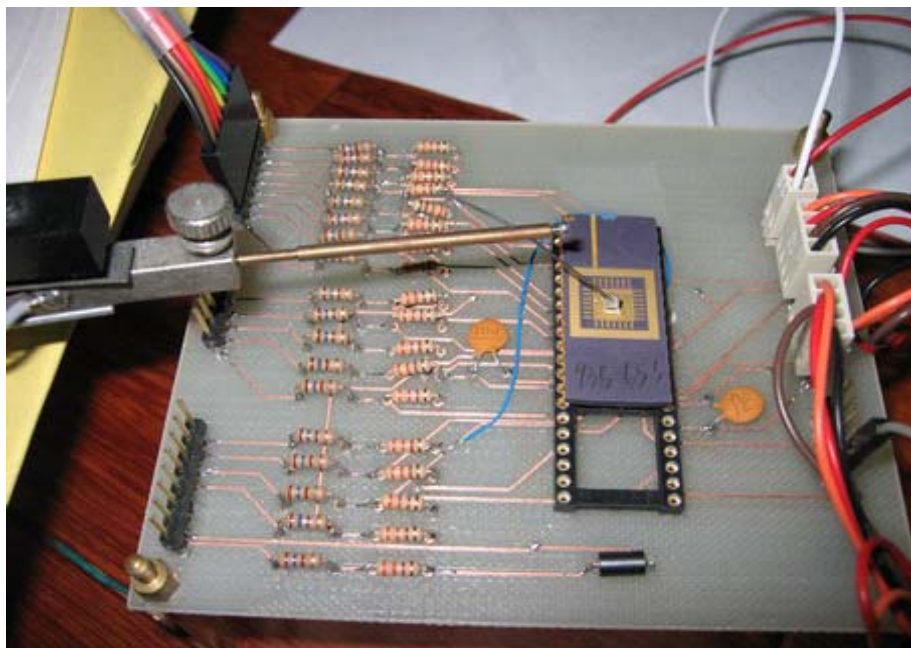


圖 5.7 將微探針碰觸感應極版

### 5.3.4 測試結果

圖 5.8, 5.9 為一 single pixel 放電的結果，電壓峰值大約為 2.6V，電壓值比佈局後模擬來的稍大，而且在量測時，由於 FPGA 控制訊號線較為複雜，使的雜訊一直無法壓低，但是由圖 5.8, 及圖 5.9 依然可以分辨出 pixel 放電時間不同。

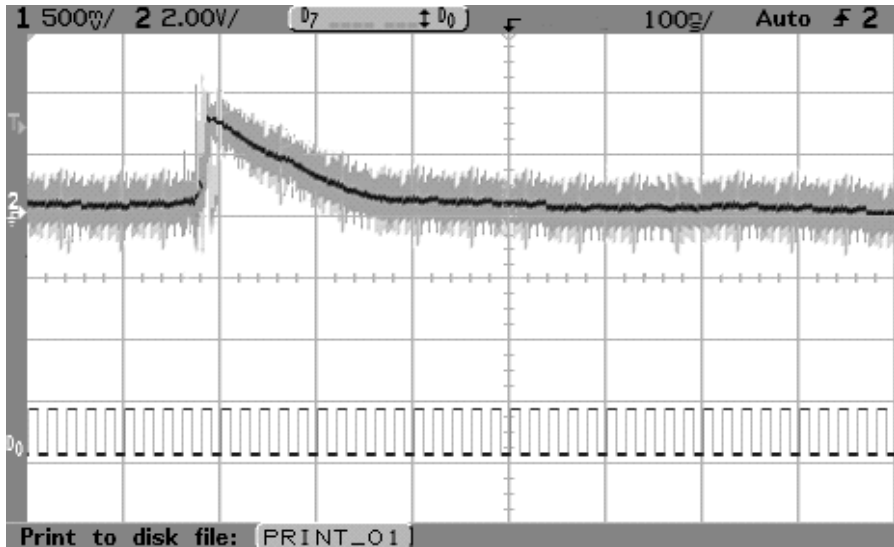


圖 5.8 Pixel 放電圖一

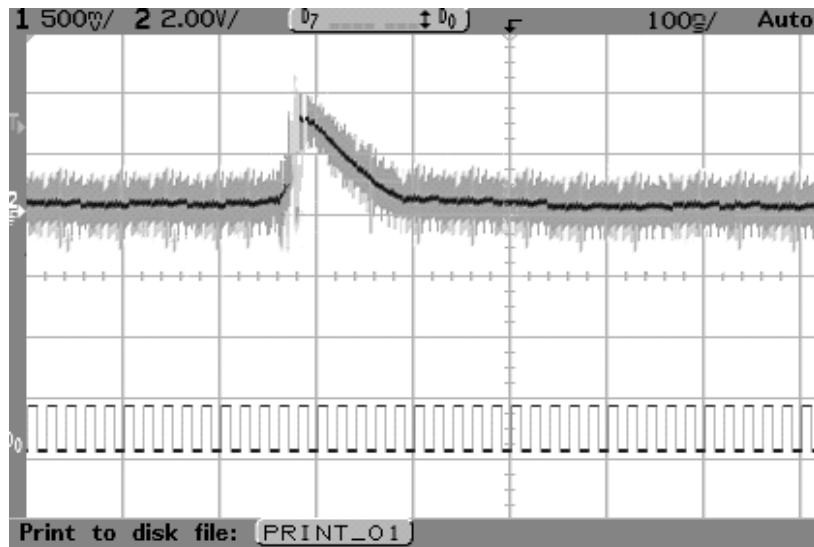


圖 5.9 Pixel 放電圖二

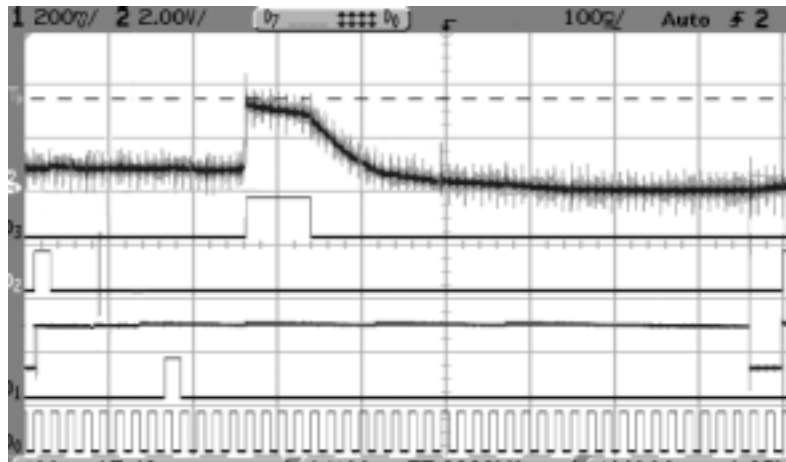


圖 5.10 輸出電壓(取樣時間 180ns)

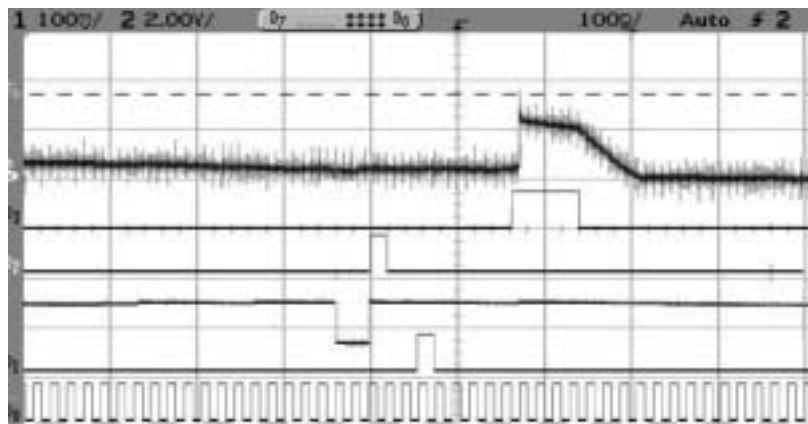


圖 5.11 輸出電壓(取樣時間 40ns)

圖 5.10 由輸出級，當  $V_{Scds}$  變動時，可以量得一輸出峰值電壓約 2.6V，此時的取樣時間為 180ns，而圖 5.11 將取樣時間調整為 40ns 可以發現，由於取樣時間變短，使的電壓相減後比取樣時間 180ns 降低約 0.5V，符合模擬時的假設，藉由控制取樣時間，可以調整電壓的輸出。

由圖 5.8，5.9，5.10，5.11 都可看出電壓走勢約略和佈局後模擬相似，但是電壓峰值都上升了一些，應該是由於量測時，會有固定的雜訊由 FPGA 控制訊號進入晶片中造成取樣電壓受到雜訊的影響，由於現在使用的 FPGA 由標準的實驗版的輸出腳位拉線到晶片輸入，在傳輸路徑上會造成雜訊加大，在驗證過 FPGA 時序之後，將晶片整合數位電路，可以大幅較低雜訊的影響。

## 第六章 結論與未來研究建議

### 6.1 結論

本論文的主要研究方向為實現一電容式指紋晶片並且利用一微機電製作的微探針，當作測量的工具，最後利用 FPGA 做控制取樣時間處理，使其在感測時較不會受到外在環境的變化而影響輸出結果，但是指紋晶片量測時使用的 FPGA 由標準的實驗版的輸出腳位拉線到晶片輸入，在傳輸路徑上會，會有固定的雜訊由 FPGA 控制訊號進入晶片中，造成取樣電壓受到雜訊的影響使得雜訊加大，在驗證過 FPGA 時序之後，必須將晶片整合數位電路，可以大幅較低雜訊的影響。

表 6.1 感測單元設計規格表

製程	TSMC 0.35 $\mu\text{m}$ 2P4M
操作電壓	3.3V
像素單元(Pixel Cell)尺寸	50 $\mu\text{m}$ X 50 $\mu\text{m}$
電壓輸出範圍	2.0~2.5V
最高輸出速率 (for 224x256 Pixel Array)	144 Frame/second
選用之 A/D 轉換規格	8-bit，輸入電壓範圍 2~2.5V

## 6.2 未來研究建議

- 晶片表面感應極版靜電保護

由於指紋晶片由接觸人體皮膚，使的晶片感應時也必須承受靜電，而靜電防護電路將是指紋晶片由實驗進入應用的關鍵。

- 將 FPGA 所驗證的控制時序以數位電路和指紋晶片整合

減少控制訊號的雜訊，影響晶片結果。

- 整合類比至數位轉換器於同一顆晶片

將類比至數位轉換器設計在同一顆晶片的好處除了體積縮小之外，還可以減少傳輸路徑過長所引起的雜訊干擾，訊號輸出的速度可以更快。





## 參考文獻

- [1] K. H. Lee, E. Yoon, "A 500dpi Capacitive-Type CMOS Fingerprint Sensor with Pixel-Level Adaptive Image Enhancement Scheme," *ISSCC Digest of Technical Papers*, 2002.
- [2] S. Shigematsu and H. Morimura, "A Single-Chip Fingerprint Sensor and Identifier," *IEEE J. Solid-State Circuits*, vol. 34, pp. 1852–1859, Dec. 1999.
- [3] IAFIS Image quality specification *CJIS-RS-0010 (V4) Appendix F & G*, August, 1995.
- [4] <http://www.britestone.com.hk>
- [5] <http://www.ultra-scan.com>
- [6] T. Scheiter, M. Biebl and H. Klose, "Sensor for Sensing Fingerprints and Method for Producing the Sensor," *US pat. 5,373,181*, Dec. 1994.
- [7] Behzad Razavi, *Design of Analog CMOS Integrated Circuits*, Mc Graw Hill, 2001.
- [8] N. Young, G. Harkin, R. Bunn, D. McCulloch, R. Wilks, and A. Knapp, "Novel Fingerprint Scanning Arrays Using Polysilicon TFT's on Glass and Polymer Substrates," *IEEE Electron Device Lett.*, vol. 18, pp. 19–20, Jan. 1997.
- [9] <http://us.st.com>
- [10] <http://www.infineon.com>
- [11] Jeong-Woo Lee, et al., "A 600-dpi Capacitive Fingerprint Sensor Chip and Image-Synthesis Technique," *IEEE J. Solid State Circuits*, vol. 34, no.4, pp. 469-475, April 1999.
- [12] S. Shigematsu and H. Morimura, "A New Sensing and Digital-Conversion Scheme with Adaptive Image-Quality Adjustment for A Fingerprint Sensor Chip," *IEEE J. Solid-State Circuits*, vol. 31, pp. 396–400, Jan. 2001.
- [13] B. Ackland and A. Dickinson. "Camera on a chip," IN Dig. Tech. Papers. *IEEE J. Solid-State Circuits Conf.* pp.22-25, TA 1.2, Feb. 1996.
- [14] 葉澤賢, 「用於 CMOS 影像感應器之平行類比數位轉換器」, 國立交通大學, 碩士論文, 民國 87 年。
- [15] Y. Tsidividis, *Operation and Modeling of the MOS Transistor*, Second Ed., New York: McGraw-Hill, 1999.
- [16] 謝晉昇, 「Nyquist-Rate A/D Converter Design」, 國家晶片系統設計中心, 課程講義, 民國 90 年。
- [17] M. Tartagni and R. Guerrieri, "A Fingerprint Sensor Based on The Feedback Capacitive Sensing Scheme," *IEEE J. Solid-State Circuits*, vol. 33, pp. 133–142, Jan. 1998.
- [18] 黃啟輝, 「125MHz 10 位元之 CMOS 全差動取樣並保持電路」, 國立交通大學, 碩士論文, 民國 88 年。
- [19] 王政斌, 「電容式指紋晶片之研究與設計」, 國立交通大學, 碩士論文, 民國 92 年。