國立交通大學

電機學院 電信學程



CBCPW EMI Analysis and Improvement at Resonant Frequency of PCB Structure

研究生:詹賀閔

指導教授: 吳霖堃 教授

中華民國一百零一年二月

背接金屬共平面波導之共振頻率電磁波輻射分析及改善 CBCPW EMI Analysis and Improvement at Resonant Frequency of PCB Structure

研究生: 詹賀閔 Student : Ho-Min Chan 指導教授: 吳霖堃 教授 Advisor : Prof. Lin-Kun Wu

國立交通大學



Submitted to College of Electrical and Computer Engineering National Chiao Tung University In Partial Fulfillment of the Requirements For the Degree of Master of Science In

Communication Engineering February 2012

Hsinchu, Taiwan, Republic of China

中華民國一百零一年二月

背接金屬共平面波導之共振頻率電磁波輻射分析及改善

研究生: 詹賀閔 指導教授: 吳霖堃 教授

國立交通大學 電機學院 電信學程碩士班

摘要

在EMC設計規則之中,有一在訊號線之相鄰的Ground Plane上依照最高頻率的二十 分之一波長打貫穿孔(via),這可以預防訊號線的頻率耦合至共平面的地所產生的EMI 問題。另外,若訊號剛好為PCB結構之共振頻率時,訊號會被這樣共振的機制帶走部分 能量而造成訊號品質下降,而被帶走的能量也因共振機制輻射出更大的能量,造成更嚴 重的EMI問題。

本文將用一背接金屬共平面波導結構來探討此問題,背接金屬共平面波導在上下地 面所形成的平行平板結構激發TEM波,而使得印刷電路板裡產生不必要的耦合及串音。 為了分析此問題,本文利用HFSS來模擬並實際做出一PCB板來量測EMI輻射。由模擬與 實作中可發現當慢慢的增加兩旁地平面的貫穿孔,介電層中的電場與電流密度愈不易擴 散至兩邊板邊開路形成輻射,大部分的電場能量會被鎖在訊號線與貫穿孔之間;而貫穿 孔的增加也改善S21使得共振頻率往更高頻移動、插入損耗亦更低。

另外,由實作中發現在共振頻率上的輻射能量會大於非共振頻率約4-8dB,最大可 達20dB;而當貫穿孔間距小於或等於等效波長之五分之一至十分之一時,即能達到減少 輻射能量約5-10dB,這可避免λ/20 rule造成內層電源區塊破碎並擁有更大的走線空間。

i

CBCPW EMI Analysis and Improvement at Resonant Frequency of PCB Structure

Student: Ho-Min Chan

Advisor: Prof. Lin-Kun Wu

Degree Program of Electrical and Computer Engineering National Chiao Tung University

Abstract

There is one EMC design rule that the ground plane on the same plane as signal traces must be connected to the ground through vias and the distance between adjacent vias should not be longer than 1/20 the wavelength of the highest frequency of concern to prevent EMI problem caused by signal coupling. On the other hand, signal quality will be reduced while a lot of signal energy are taken away when the signal frequency is the same as the resonant frequency of PCB structure, and this lost energy will radiate into the air and cause more serious EMI problem.

The conductor-backed coplanar waveguide (CBCPW) structure was used to discuss this issue, CBCPW could excite TEM wave in the parallel-plate waveguide formed by the upper and lower ground planes and induce coupling noise and cross-talk. To analyze this problem, we do the simulation and use real PCB to measure EMI noise. We find that when the vias were added sequentially, more and more electric field and surface current density in the dielectric layer will be confined between signal trace and via and improve the S21curve and the resonant frequency will be higher, and the insertion loss will be lower.

By the way, we found the emission energy of resonant frequency was larger about 4-8dB than the frequency of non-resonant, the biggest up to 20dB. With via adding, it can improve 5-10dB emission noise at the same frequency. Finally, we found that if the via distance is less than 1/5-1/10 effective wavelength of the highest frequency, it can reduce 5-10dB emission noise, that can save the space for layout and block/area of inner layer.

誌謝

首先,感謝我的指導教授 吳霖堃老師在這幾年來給我的指導,教導我許多天線和 微波的知識,當遇到窒礙難行的問題能給予我不同的思考方向,教導我如何在理論與實 務上結合,讓我能順利的完成本論文研究。再來要感謝逢甲大學曾斌棋教授,在我尋找 論文專題題目時給我很多的很好的建議,在工作上也給我很多幫助與指導。

感謝這兩年修課的同班同學陳世芳和張宏星,回想起那段三人一起討論功課、打屁 聊天、互相 cover 作業的日子,讓我印象深刻、難以忘懷,認識你們兩位上、下學期書 卷獎得主,讓我更有鬥志想向兩位學習與看齊,我會永遠記得這段相處快樂的時光。感 謝游豐霖大哥,在電控模擬實作上給我很大的幫助,也讓我增長許多不同領域的智財知 識。感謝傳俊雄同學、黃新凱同學、翁于正同學在修課時給我的幫助。再來,也要感謝 公司長官讓我能有機會完成交大的學業,感謝同事在這段時間幫忙代理處理課內事務。

感謝我的父母與家人的支持與鼓勵,女兒的每句"拔鼻"都能讓我擁有無比的勇 氣,讓我忘掉所有工作或學業上的辛苦與勞累。感謝我親愛的老婆大人,在妳的威脅利 誘下,持續的推動我、讓我更有動力完成學業,也感謝妳在這段日子裡將家裡大、小事 安頓的很好,讓我無後顧之憂的往前衝刺,辛苦妳了!

296

最後,感謝上天讓我在求學的這段期間平安順利!!由衷地感謝~~

iii

目錄

中文摘要	i
英文摘要	ii
誌謝	iii
目錄	iv
圖目錄	vi
表目錄	ix
第一章 緒論	1
1.1 動機與目的	1
1.2 章節介紹	2
第二章 基本原理及特性	3
2.1 共平面波導介紹	3
2.1.1 共平面波導之結構	3
2.1.2 共平面波導之優點 ES	4
2.1.3 共平面波導之類型	4
2.1.4 共平面波導之特性阻抗設計	5
2.1.5 共振腔與表面波輻射 1896	9
2.2 EMC設計規則介紹	16
2.2.1 接地方式	16
2.2.2 單點接地	17
2.2.3 多點接地	19
2.2.4 混合接地	20
2.2.5 電磁相容地之設計	22
第三章 模擬與分析	25
3.1 模擬概念與流程	25
3.1.1 板材基本結構與詳細尺寸	25
3.1.2電場模擬與分析	28
3.2 共振頻率與S參數	32
3.3 共振頻率與非共振頻率之電場比較	34
3.4 模擬分析與結論	36
第四章 實作實驗分析	37

4.1 設計概念與流程	37
4.2 特性阻抗設計	37
4.3 背接金屬共平面波導之S參數	39
4.3.1 背接金屬共振結構與貫穿孔設計	39
4.3.2 實驗——完整無貫穿孔之CBCPW	41
4.3.3 實驗二一六貫穿孔之CBCPW	43
4.3.4 實驗三一十四貫穿孔之CBCPW	45
4.4 共振頻率上電磁波量測	47
4.4.1 電磁波量測簡介	47
4.4.2 實驗一之電磁波量測	48
4.4.3 實驗二之電磁波量測	52
4.4.4 實驗三之電磁波量測	55
4.5 實作分析與結論	58
第五章 結論	61
參考文獻	62

圖目錄

圖 2.1 共平面波導 3D 結構	3
圖 2.2 共平面波導結構側面圖	3
圖 2.3 CPW 電磁場分布圖	3
圖 2.4 背接金屬式共平面波導圖	4
圖 2.5 有限接地共平面波導圖	6
圖2.6 有限接地平面等效介電常數 \mathcal{E}_{eff} 與WG關係圖 $\mathcal{E}_r = 4.6$ 、H=0.77mm	7
圖2.7 有限接地平面特性阻抗 Z ₀ 與WG關係圖E _r = 4.6、H=0.77mm	8
圖2.8 有限接地平面等效介電常數 \mathcal{E}_{eff} 與WG關係圖 $\mathcal{E}_r = 4.3$ 、H=1.51mm	8
圖2.9 有限接地平面特性阻抗 Z_0 與WG關係圖 \mathcal{E}_r = 4.3、H=1.51mm	9
圖 2.10 共振腔示意圖	10
圖 2.11 背接金屬共平面波導示意圖	14
圖 2.12 SMA 接頭接地正反面圖	14
圖 2.13 CPW Mode 電場分布	15
圖 2.14 PPW Mode 電場分布	15
圖 2.15 信號接地方式分類表	16
圖 2.16 單點串聯接地示意圖	17
圖 2.17 單點串聯接地之等效電路	17
圖 2.18 單點並聯接地示意圖	18
圖 2.19 單點並聯接地之等效電路	18
圖 2.20 多點接地示意圖	19
圖 2.21 多點接地之等效電路	19
圖 2.22 共同型混合式接地	20
圖 2.23 共同型混合式接地之應用	20
圖 2.24 差模型混合式接地	21
圖 2.25 系統螺絲固定點距離示意圖	22
圖 2.26 Guard Trace 俯視圖	23
圖 2.27 Guard Trace 側面圖	23

啚	2. 28 Co-plane EMI issue 1	24
圖	2. 29 Co-plane EMI issue 2	24
圖	3.1 HFSS 之 CBCPW 結構	25
圖	3.2 CBCPW 側面尺寸圖	26
圖	3.3 Case 1 無貫穿孔基板	27
圖	3.4 Case 2 六貫穿孔基板	27
圖	3.5 Case 3 十四貫穿孔基板	28
圖	3.6 Case 1 取樣平面電場分布圖(輸入 2GHz)	29
圖	3.7 Case 2 取樣平面電場分布圖(輸入 2GHz)	29
圖	3.8 Case 3 取樣平面電場分布圖(輸入 2GHz)	30
圖	3.9 Case 1 取樣平面電場分布圖(輸入 5GHz)	30
圖	3.10 Case 2 取樣平面電場分布圖(輸入 5GHz)	31
圖	3.11 Case 3 取樣平面電場分布圖(輸入 5GHz)	31
圖	3.12 Case 1 S21 與 S11 曲線	32
圖	3.13 Case 2 S21 與 S11 曲線	33
圖	3.14 Case 3 S21 與 S11 曲線	33
圖	3.15 Case 1 在共振頻率 2GHz 時電場分布圖	34
圖	3.16 Case 1 在非共振频率 1.55GHz 時電場分布圖	34
圖	3.17 Case 2 在共振频率 4.02GHz 時電場分布圖	35
圖	3.18 Case 2 在非共振频率 3.6GHz 時電場分布圖	35
圖	4.1 PCB 基板側面尺寸圖示意圖	37
圖	4.2 AppCAD 特性阻抗模擬圖-50ohm	38
圖	4.3 AppCAD 特性阻抗模擬圖-調整線長	39
圖	4.4 背接金屬共平面波導示意圖	40
圖	4.5 各實驗之貫穿孔接地距離	40
圖	4.6 實驗一 PCB 正面	41
圖	4.7 實驗一 PCB 背面	41
圖	4.8 終端器設置圖	41
圖	4.9 實驗一 S11 及 S21 曲線圖	42
	vii	

圖	4.10	實驗二 PCB 正面	-43
圖	4.11	實驗二 PCB 反面	-43
圖	4.12	實驗二 S11 及 S21 曲線圖	-44
圖	4.13	實驗三 PCB 正面	-45
圖	4.14	實驗三 PCB 反面	-45
圖	4.15	實驗三 S11 及 S21 曲線圖	-46
圖	4.16	全電波暗室內部圖	-47
置	4.17	EMI 測試之設置示意圖	-48
圖	4.18	Fc=1.4GHz, 輸入能量 3dBm 之垂直極化雜訊圖	-49
圖	4.19	Fc=1.4GHz, 輸入能量 3dBm 之水平極化雜訊圖	-49
圖	4.20	Fn=1.57GHz, 輸入能量 3dBm 之垂直極化雜訊圖	-50
圖	4.21	Fn=1.57GHz, 輸入能量 3dBm 之水平極化雜訊圖	-50
圖	4.22	Fc=1.425GHz, 輸入能量 3dBm 之垂直極化雜訊圖	-53
圖	4.23	Fc=1.425GHz, 輸入能量 3dBm 之水平極化雜訊圖	-53
圖	4.24	Fn=1.55GHz, 輸入能量 3dBm 之垂直極化雜訊圖	-54
圖	4.25	Fn=1.55GHz, 輸入能量 3dBm 之水乎極化雜訊圖	-54
啚	4.26	Fc=2.06GHz, 輸入能量 3dBm 之垂直極化雜訊圖	-56
圖	4.27	Fc=2.06GHz, 輸入能量 3dBm 之水平極化雜訊圖	-56
圖	4.28	Fn=1.9GHz, 輸入能量 3dBm 之垂直極化雜訊圖	-57
圖	4.29	Fn=1.9GHz, 輸入能量 3dBm 之水平極化雜訊圖	-57
置	4.30	實驗一共振頻率與相鄰頻率之 EMI 比較圖(垂直極化)	-58
圖	4.31	實驗一共振頻率與相鄰頻率之 EMI 比較圖(水平極化)	-59
置	4.32	實驗二共振頻率與相鄰頻率之 EMI 比較圖(垂直極化)	-59
圖	4.33	實驗二共振頻率與相鄰頻率之 EMI 比較圖(水平極化)	-60
圖	4.34	實驗三共振頻率與相鄰頻率之 EMI 比較圖(垂直極化)	-60
圖	4.35	實驗三共振頻率與相鄰頻率之 EMI 比較圖(水平極化)	-60

表目錄

表	2.1	不同頻率之系統接地方式	-21
表	3.1	背接金屬共平面波導尺寸表	-26
表	4.1	實驗基板之尺寸參數表	-38
表	4.2	接地距離與頻率波長關係表	-40
表	4.3	實驗一之插入損耗表	-42
表	4.4	實驗二之插入損耗表	-44
表	4.5	實驗三之插入損耗表	-46
表	4.6	實驗一輸入頻率表	-48
表	4.7	實驗一共振頻率上電磁波能量	-51
表	4.8	實驗一相鄰頻率上電磁波能量	-51
表	4.9	實驗二輸入頻率表	-52
表	4.10	實驗二共振頻率上電磁波	-52
表	4.11	實驗二相鄰頻率上電磁波	-52
表	4.12	實驗一共振頻率上電磁波能量	-55
表	4.13	;實驗一共振頻率上電磁波能量	-55
表	4.14	實驗一相鄰頻率上電磁波能量	-55

第一章 緒論

1.1 動機與目的

1992年1月1日,歐洲電磁相容委員會採納電磁相容規範 89/336/EEC, 各國也針對產品之電磁相容制定相關規範,包含我們熟知的 CISPR22/ CISPR24、FCC Part15、BSMI LP002、VCCI 等法規來規範資訊類電子產品 進口至該國須符合 EMC 規範。

在現行的所有 EMC 測項之中,電磁干擾(EMI)可謂是最重要且最麻煩 的燙手山芋,工程師常常因要解決 EMI 問題而傷透腦筋,因此各大電子製 造廠商對於 PCB 板上 EMI 設計都有自己一套檢查的機制及設計原理,這些 不外乎我們常知的 3W rule、20H rule 及走線技巧、via 貫穿孔洞的打法等, 來避免 EMI 串音干擾或是電源輻射干擾。而過去電子產品時脈速度只有幾 Hz~KHz,但隨著電子技術日新與翼的發展,電子產品追求愈薄、愈小,但 資料處理速度卻要求愈來愈快,時脈也由 KHz 上升至 MHz 甚至 GHz,衍 伸而來的散熱問題(thermal issue)和電子產品的電磁相容(EMC)問題也日 趨嚴重。

為了解決散熱問題或是可靠度問題,印刷電路板會盡可能在各層空閒 區域鋪滿銅箔來獲得大片地的面積(ground plane),當高速訊號被地平面所 包覆時,訊號在外部的電場會 fringe 至地平面並耦合至內介質層,造成供平 面的地(co-plane) EMI 問題。而當訊號剛好為印刷電路板結構之共振頻率 時,訊號會因此共振腔而被帶走部分能量,造成訊號品質不良或是產品誤 動作產生,另外,在介質層中震盪的能量因此共振腔而放大,並往兩旁開 路輻射出大量訊號雜訊,使得 EMI 的問題更加難以處理。

1

而這樣的問題可以藉由大量在共平面的地(co-plane)上打上密集的貫穿 孔(via)能有效的改善此問題。我們利用 CBCPW 來簡單化結構與分析此問 題,依序地在共平面的地(co-plane)上的地平面增加貫穿孔數量,以維持高 頻零電位準位,並分階段性的量測 S 參數以及電磁波能量。最後,將結果 與 EMC 多點接地的設計規中(在 Guard Trace 兩旁需打上貫穿孔,其間隔距 離為最高頻率波長的二十分之一)做比較,來探討可否優化此一規則,以避 免因密集貫穿孔而導致內層電源平面破碎及節省出更大的走線面積。

1.2 章節介紹

本論文共計五章,第一章為緒論,第二章把共平面波導結構特性、阻 抗與基本的原理做介紹,以及印刷電路板上共振頻率的計算,第三章利用 HFSS 軟體來模擬幾個不同的 Case,來觀看遠場電場、介電層內電場分布與 S 參數曲線等,並得出一些簡單的分析結論。第四章實際做出印刷電路板, 針對各種不同貫穿孔結構作 S 參數及 EMI 電磁波量測,並略作探討、比較、 歸納成 EMI 的能量比較圖。第五章將總結模擬與實作的結果,進一步討論 共振頻率與非共振頻率之電磁波能量關係,以及針對貫穿孔間距做數據整 理來得到一波長範圍當作未來 EMC 設計取捨根據。

Ш

2

第二章 基本原理及特性

2.1 共平面波導介紹

2.1.1 共平面波導之結構

共平面波導結構為在一介電板材上覆蓋導電金屬,而所覆蓋的金屬結構為中間導體與兩側的半無限接地平面(ground),其中中間導體與兩側的 接地平面存在一間隙,如圖2.1、圖2.2,圖2.3為電磁場的分布。



圖 2.2 共平面波導結構側面圖



圖 2.3 CPW 電磁場分布圖

2.1.2 共平面波導之優點

共平面波導傳輸線與微帶傳輸線比較,具有以下幾項優點:

◆ 製作簡易

- ◆ 表面架設並接主被動元件較容易
- ♦ 去除灌穿孔(via hole)的需要
- ♦ 減少色散(dispersion)效應
- ◆ 降低輻射損失 (radiation loss)
- ◆ 較微弱的串音(cross talk)效應

基於以上優點,共平面波導傳輸線比微帶線更適用於微波積體電路與單 晶微波積體電路。

2.1.3 共平面波導之類型 共平面波導廣泛來說約有以下幾種形式:

1. 傳統式(Conventional) 共平面波導,如圖2.1所示。

2. 背附金屬式(Conductor-backed) 共平面波導

此種結構為傳統式共平面波導在其背面加一層金屬,如圖2.4所示。 此種結構存在的傳輸模態包括微帶線與共平面波導兩種,而在大多數情況 下通常只要求一種傳輸模態存在,所以此結構較為少用。然而當基材的材 料性質較脆弱時,此背附金屬則具有增強基材強度的作用,可避免因外加 壓力過大使基材破裂,造成電路損壞。



圖 2.4 背接金屬式共平面波導圖

2.1.4 共平面波導之特性阻抗設計

要設計一段共平面波導傳輸線所要考慮的參數有:中間導體寬度 W、 中間導體到接地的間隙 G、介電材料厚度 H 與介電係數 \mathcal{E}_r 。特性阻抗 Z₀ 與 等效介電常數 \mathcal{E}_{eff} 經由保角轉換(conformal mapping)得到,是上述四個參 數的函數。以下分別列出半無限接地平面與有限接地平面兩種情況下的 \mathcal{E}_{eff} 與 Z₀的設計公式:

<1> 半無限接地平面

$$E(m) = \int_0^{\frac{\pi}{2}} \frac{1}{\sqrt{1 - m^2 \sin^2 \theta}} d\theta \qquad (2.3)$$

m與m'關係式為

$$m' = \sqrt{1 - m^2}$$
 (2.4)

且

$$E(m') = E'(m)$$
 (2.5)

其中,(2.1)式、(2.2)式中的m₀、m₁分別為:

$$m_0 = \frac{W}{W + 2G} \tag{2.6}$$

$$m_1 = \frac{\sinh(\frac{\pi W}{4H})}{\sinh[\frac{\pi (W+2G)}{4H}]}$$
(2.7)

由以上設計公式可得知:共平面波導傳輸線設計的關鍵在於中間導體 寬度 W 與中間導體與接地間隙 G 的外型比 (aspect ratio),也就是 $\frac{W}{W+2G}$,共面波導的特性阻抗幾乎可以由信號線的寬度與信號線與地位線的間隔 來主導,當信號線越寬,代表特性阻抗越低;間隔越大代表特性阻抗越高。



<2>有限接地平面



圖 2.5 有限接地共平面波導圖

有限接地平面意思就是接地部份的寬度是有限的,如上圖 2.5 所示。 實際上均為此種形式的電路結構居多,接地的寬度不同,傳輸線的特性就 不一樣,所以在設計時就必須把接地平面的寬度 W_G 考慮在內。 \mathcal{E}_{eff} 和 Z_0 的設計公式與(2.1)式與(2.2)式相同,但橢圓積分的模數必須把接地寬度考慮進來,如下式所示:

$$m_0 = \frac{a}{b} \sqrt{\frac{C_G^2 - b^2}{C_G^2 - a^2}}$$
(2.8)

$$m_{1} = \frac{\sinh(\frac{\pi a}{2H})}{\sinh(\frac{\pi b}{2H})} \sqrt{\frac{\sinh^{2}(\frac{\pi C_{G}}{2H}) - \sinh^{2}(\frac{\pi b}{2H})}{\sinh^{2}(\frac{\pi C_{G}}{2H}) - \sinh^{2}(\frac{\pi a}{2H})}}$$
(2.9)

其中2a=W,2b=W+2G,2C_G=W+2G+2W_G。圖2.6至圖2.9分別表示不同FR4 基板厚度的特性阻抗與等效介電常數分別對外型比的ww分布圖,由圖中可 發現,當接地平面寬度W_G大到某個值後,*E*_{eff}或 Z₀就不會因為W_G的增加而 有很大改變,此時的接地可視為與無窮接地平面一般。







2.1.5 共振腔與表面波輻射

如圖 2.10 所示,一個立方體在 $x \cdot y \cdot z$ 三個方向的長度分別為 $a \cdot b$ 、 L,此立方體外表材質為完全導體 PEC 所包覆,六面金屬之內則是完全介 質,這樣的結構我們稱為共振腔(cavity resonators)。從另外一個觀點來看, 將上下為銅箔金屬之雙層 PCB 基板的四端用金屬封起來也可以形成共振 腔。而在這樣共振腔結構裡面可以分別存在 TM 波與 TE 波。

<1> 共振腔 TMmnp 之電場 Ez 與磁場 Hz 模態 針對往 Z 方向傳的 TM 波而言, $Ez \neq 0$; Hz=0, 满足 Ez 之微分方程式為

$$\left(\frac{\partial^2}{\partial x^2} + \frac{\partial^2}{\partial y^2} + \frac{\partial^2}{\partial z^2} + k^2\right) E_z(x, y, z) = 0 \qquad (2.10)$$



圖 2.10 共振腔示意圖

邊界條件為 Ez (x = 0, y, z) = 0 Ez (x = a, y, z) = 0Ez(x, y = 0, z) = 0(2.11)1896 $Ex\left(x, y=b, z\right)=0$ $\frac{\partial}{\partial z} Ez(x, y, z = 0) = 0, \frac{\partial}{\partial z} Ez(x, y, z = L) = 0$

由此解得Ez為

$$Ez(x, y, z) = A_{mnp} \sin\left(\frac{m\pi}{a}x\right) \sin\left(\frac{n\pi}{b}y\right) \cos\left(\frac{p\pi}{L}z\right) \quad (2.12)$$

其中Amnp 為不為零之任意係數, m=1,2,3..., n=1,2,3..., p=0,1,2...

<2>共振腔 TE_{mnp} 之電場 Ez 與磁場 Hz 模態 針對往 Z 方向傳的 TE 波而言, Ez=0; Hz ≠ 0, 滿足 Hz 之微分方程式為

$$\left(\frac{\partial^2}{\partial x^2} + \frac{\partial^2}{\partial y^2} + \frac{\partial^2}{\partial z^2} + k^2\right)H_z(x, y, z) = 0 \qquad (2.13)$$

邊界條件為

$$\frac{\partial Hz}{\partial x} = 0$$

$$\frac{\partial Hz}{\partial y} = 0$$

$$Hz(x, y, z = 0) = 0, Hz(x, y, z = L) = 0$$
(2.14)

由此解得Hz為

$$H_z(x, y, z) = A_{mnp} \cos\left(\frac{m\pi}{a}x\right) \cdot \cos\left(\frac{n\pi}{b}y\right) \cdot \sin\left(\frac{p\pi}{L}z\right) \quad (2.15)$$

<3>共振腔TM_{mnp}之電場Ex、Ey、磁場Hx與Hy之模態 1896 利用電磁學Ez-Hz法則(Ez-HzFormulation),x方向的電場為

$$E_x = \frac{1}{Kc^2} \left(-j\beta \frac{\partial}{\partial x} E_z - j\omega\mu \frac{\partial}{\partial y} H_z\right)$$
(2.16)

將(2.12)式、(2.15)式代入(2.16)式可得

$$E_x(x, y, z) = \frac{-1}{Kc^2} \frac{m\pi}{a} \frac{p\pi}{L} A_{mnp} \cos\left(\frac{m\pi}{a}x\right) \cdot \sin\left(\frac{n\pi}{b}y\right) \cdot \sin\left(\frac{p\pi}{L}z\right)$$
(2.17)

其中,

$$Kc^{2} = \left(\frac{m\pi}{a}\right)^{2} + \left(\frac{n\pi}{b}\right)^{2}$$
(2.18)

同理可得Ey、Hx、Hy

$$E_{Y}(x, y, z) = \frac{-1}{Kc^{2}} \frac{n\pi}{b} \frac{p\pi}{L} A_{mnp} \sin\left(\frac{m\pi}{a}x\right) \cdot \cos\left(\frac{n\pi}{b}y\right) \cdot \sin\left(\frac{p\pi}{L}z\right)$$
$$H_{X}(x, y, z) = \frac{j\omega\varepsilon}{Kc^{2}} \frac{n\pi}{b} A_{mnp} \sin\left(\frac{m\pi}{a}x\right) \cdot \cos\left(\frac{n\pi}{b}y\right) \cdot \cos\left(\frac{p\pi}{L}z\right)$$
$$H_{Y}(x, y, z) = \frac{-j\omega\varepsilon}{Kc^{2}} \frac{m\pi}{a} A_{mnp} \cos\left(\frac{m\pi}{a}x\right) \cdot \sin\left(\frac{n\pi}{b}y\right) \cdot \cos\left(\frac{p\pi}{L}z\right)$$
(2.19)

<4>共振腔 TE_{mnp} 之電場 Ex、Ey、磁場 Hx 與 Hy 之模態 利用Ez-Hz法則(Ez-Hz Formulation), x方向的電場為

$$E_{x} = \frac{1}{Kc^{2}} \left(-j\beta \frac{\partial}{\partial x} E_{z} - j\omega\mu \frac{\partial}{\partial y} H_{z}\right)$$
(2.20)

$$\Re(2.12) \exists \cdot (2.15) \exists \langle \langle X \rangle (2.20) \exists \langle \nabla \rangle \langle \nabla$$

其中,

$$Kc^{2} = \left(\frac{m\pi}{a}\right)^{2} + \left(\frac{n\pi}{b}\right)^{2}$$

同理可得Ey、Hx、Hy

$$E_{y}(x, y, z) = \frac{-j\omega\mu}{Kc^{2}} \frac{m\pi}{a} A_{mnp} \sin(\frac{m\pi}{a}x) \cdot \cos(\frac{n\pi}{b}y) \cdot \sin(\frac{p\pi}{L}z)$$

$$H_x(x, y, z) = \frac{-1}{Kc^2} \frac{m\pi}{a} \frac{p\pi}{L} A_{mnp} \sin(\frac{m\pi}{a}x) \cdot \cos(\frac{n\pi}{b}y) \cdot \cos(\frac{p\pi}{L}z)$$

$$H_{y}(x, y, z) = \frac{-1}{Kc^{2}} \frac{n\pi}{b} \frac{p\pi}{L} A_{mnp} \cos\left(\frac{m\pi}{a}x\right) \cdot \sin\left(\frac{n\pi}{b}y\right) \cdot \cos\left(\frac{p\pi}{L}z\right)$$
(2.22)

<5>共振腔之共振頻率

將 Ez 代入(2.10)式可得共振波數

$$K_{mnp} = \sqrt{\left(\frac{m\,\pi}{a}\right)^2 + \left(\frac{n\,\pi}{b}\right)^2 + \left(\frac{p\,\pi}{L}\right)^2} \tag{2.23}$$

由此可推得共振频率為

$$f_{mnp} = \frac{1}{2\sqrt{\mu\varepsilon}} \sqrt{(\frac{m}{a})^2 + (\frac{n}{b})^2 + (\frac{p}{L})^2}$$
(2.24)

依照本論文之實驗基板大小(長:50mm、寬:55mm、高:1.7mm),因為 高度變化小於長與寬10的數量級,故將p設為0以簡化算式

$$a = 50 mm$$

$$b = 55 mm$$
(2.25)

代入(2.24)式計算,我們可以得到共振頻率 fmn0

$$f_{110} = 2.027 GHz \qquad f_{210} = 3.11 GHz$$

$$f_{120} = 3.29 GHz \qquad f_{220} = 4.05 GHz$$

$$f_{130} = 4.7 GHz \qquad f_{230} = 5.26 GHz \qquad (2.26)$$

<5>表面波輻射

圖2.11為背接金屬共平面波導(CBCPW)示意圖,信號饋入為中間金 屬火線,兩側金屬地線,而背接金屬共平面波導則是連背面的金屬也為地 線,在餽入端使用SMA 接頭將三個地接起來,可以確保三者等電位,如圖 2.12所示。由於電磁波隨著行徑距離增加(朝Z 方向),在低頻時電場不會 有相位差與時變的問題,可視為一定值;當頻率愈來愈高時,時變的電壓 會造成上層金屬地與下層金屬地不等電位的現象,使兩者之間產生垂直電 場,如圖2.14。我們可以將這些垂直電場等效成水平磁流,就如同我們熟 知的貼片天線(patch antenna)是用前後兩端的等效磁流輻射,這些水平磁流 亦會向外側繼續延續,形成向兩側傳遞的洩漏表面波。



圖 2.11 背接金屬共平面波導示意圖



圖 2.12 SMA 接頭接地正反面圖

由於CBCPW的表面波波數 k。在任何頻率下皆大於相位常數β,所以 使得這種洩漏表面波永遠存在,當與基板結構形成共振,輸入訊號又為此 共振頻率時,更易以表面波形式發散至空氣中,並造成EMI問題。此種表面 坡具兩種主模,(1) CPW mode (2) PPW mode (parallel-plate waveguide), 後者在低頻時為TEM wave。兩種電場場形如圖2.13、2.14所示。



圖 2.13 CPW Mode 電場分布 圖 2.14 PPW Mode 電場分布

表面波的生成會有以下缺點:

- 1. 造成電路之間的信號相互干擾。
- 2. 在有限大小的板材,會在板材邊緣產生繞射,造成電磁波雜訊輻射。
- 表面波會帶走部分傳輸線的能量,使火線信號能量及效率降低,影響傳 輸訊號品質及眼圖(eye diagram)大小。

4. 天線陣列個別天線(element)相互耦合,容易造成Cross-Talk問題。

抑制表面波的方式有好幾種,像是選擇介電係數低的板材、加入電磁 能隙結構(EBG)、光子能隙結構(PBG)來抑制表面波頻率或是在兩旁地之金 屬打上規則性之貫穿孔等等,不過EBG和PBG的缺點是需要大面積,不容 易與電路系統做整合,而貫穿孔太多密集造成內層線路走線空間變小,造 成Layout空間上浪費。本論文乃探討貫穿孔間隔與表面波之間的關係及優 化來減低表面波所造成之電磁波輻射問題。 2.2 EMC 設計規則介紹

2.2.1 接地方式

一般來說接地說法分為兩種,一種為安全接地,是屬於系統與大地之間地的關係;另一種為信號接地,是指印刷電路板上相同電位的連接當作電位差的參考平面。在本文中所探討之接地為信號接地。

大體上信號接地方式分為:(1)單點接地,(2)多點接地,(3)混合接地,如圖 2.15 所示。



圖 2.15 信號接地方式分類表

2.2.2 單點接地

如圖 2.16 為單點串聯接地示意圖,圖 2.17 為單點串聯接地之等效電路。



圖 2.17 單點串聯接地之等效電路

Z1、Z2、Z3分別為電路1、電路2與電路3之接地導線的寄生阻抗,i1、 i2、i3分別為通過路1、電路2與電路3之接地導線電流,則三個電路的接 地電位分別為

$$V_{1} = (i_{1} + i_{2} + i_{3})xZ_{1}$$

$$V_{2} = (i_{1} + i_{2} + i_{3})xZ_{1} + (i_{2} + i_{3})xZ_{2}$$

$$V_{3} = (i_{1} + i_{2} + i_{3})xZ_{1} + (i_{2} + i_{3})xZ_{2} + i_{3}xZ_{3}$$
(2.27)

由(2.27)式可知,三者接地電壓相差甚多,此為串聯單點接地主要之 缺點。若各電路之功率相差甚大時,則不適用於單點串聯接地法。 如圖 2.18 為單點並聯接地示意圖,圖 2.19 為單點並聯接地之等效電路。



圖 2.18 單點並聯接地示意圖



Z₁、Z₂、Z₃分別為電路1、電路2與電路3之接地導線的寄生阻抗, i₁、 i₂、i₃分別為通過路1、電路2與電路3之接地導線電流,則分別的接地電 位分別為

$$V_1 = i_1 x Z_1$$

 $V_2 = i_2 x Z_2$
 $V_3 = i_3 x Z_3$ (2.28)

由(2.28)式可知,三者接地電位僅與個別電路之接地電流及阻抗有關,與 串聯單點相比影響較小。 2.2.3 多點接地

如圖 2.20 為單點串聯接地示意圖,圖 2.21 為單點串聯接地之等效電路。





多點接地適用於高頻電路或是數位電路,各電路與最接近之接地面連 接,使接地線長度縮短,且對地之阻抗相對較小。依其等效電路,在高頻 時,其接地線之感抗隨著頻率升高而變大,而接地電位亦會隨感抗而變動, 當頻率進入射頻範圍時,其接地線會被視為輻射天線,將會干擾周邊其他 電器之設備。在設計時為避免上述之問題須將接地線長度盡量縮短,以減 少整體接地線之阻抗。 2.2.4 混合接地

一般大型電路系統是由多種電路組合而成,例如數位電路、類比電路、 電源電路等,若各電路之操作頻率及電位準位不同時,適合使用混合式接 地法,此接地可以分為以下兩種(1)共同型(common type)混合式接地(2) 差模型(different type)混合式接地。

(1)共同型混合式接地



圖 2.22 為共同型混合式接地示意圖,在低頻時,其接地系統為串聯單 點接地;在高頻時,接地系統轉變為多點接地。此系統可應用於電纜線之 屏蔽體之接地系統,如圖 2.23。



(2)差模型混合式接地



圖 2.24 為差模型混合式接地示意圖,在低頻時,其接地系統為多點接 地;在高頻時,接地系統轉變為串聯單點接地。此接地系統可應用於電路 受到高頻地電流干擾時,須將電路與接地之間切斷,而地線電感所承受之 電流量須大於保險絲所承受之電流量,以防止地線電感被燒毀。



表 2.1 不同頻率之系統接地方式

2.2.5 電磁相容地之設計

在眾多 EMC Design Guide 中有許多的規則是與接地與最高波長息息相關,由表 2.1 可知當速度不同的系統所使用的接地方式亦不相同。在高速 訊號或系統上,我們常會將高速訊號線加上護衛地線或是因為高速訊號所 產生的熱能而被要求需要更多舖銅來幫忙帶走熱能,而這些舖銅接地設計 不好會很容易產生迴返路徑變長或是共平面的地之 EMI coupling,因此在設 計上有下面幾個設計要點。

<1>在系統設計上螺絲固定點之距離不得超過最高速率波長之二十分之一,如圖 2.25 所示。



圖 2.25 系統螺絲固定點距離示意圖

例如64MHz 振盪器之λ/20 為23cm,如果任兩個接地螺絲銅柱間之距離大於23cm,則就有RF 環路存在。此環路會是RF 能量傳播之來源,使得EMI 發 生問題。

<2>護衛線設計(guard trace design)

圖 2.26 與圖 2.27 為護衛線之俯視圖與側面圖,我們最會在 Clock 時脈 訊號之上下左右加上由銅箔所組成的地線或地平面(ground trace or ground

plane),以防止訊號的串音(Cross-talk),此上下左右之地線即稱為護衛線 (Guard Trace),亦有人稱上下之護衛線為 Shunt Trace。護衛線是 EMC 設計 中常使用之設計規則之一,當然所謂的 Guard Trace 不單單指 Ground trace 以線的型式也可以面(Plane)將訊號上下左右包覆起來都可稱為護衛線。



圖 2.26 Guard Trace 俯視圖 圖 2.27 Guard Trace 側面圖

護衛線是用來提供一額外路徑給RF電流做迴返並減少迴返路徑,降低 電磁波耦合。若信號線離兩旁 Guard Trace 距離比上下 Shunt Trace 距離近時 (如單層板或雙層板),則護衛線效果取決於 Guard Trace 設計;若上下之 Shunt Trace 距離比 Guard Trace 近時(如多層板),則護衛線效果由 Shunt Trace 決定。

然而不管是 Guard Trace 或是 Shunt Trace, 若設計上僅僅在護衛線之頭 尾兩端接地,當訊號線與 Guard Trace 距離比疊構距離小時,則電場容易 耦合至 Guard Trace 兩旁並向外輻射,如圖 2.28;若信號線至疊構距離小於 兩旁 Guard Trace 距離時,則電場容易耦合至內層疊構,並造成板內以繞射 形式往板邊輻射,如圖 2.29。





圖 2.28 Co-plane EMI issue 1

圖 2.29 Co-plane EMI issue 2

事實上,在頻率高的系統中,若僅在頭尾兩端接地,那僅接地的兩端 為零電位,而沒接地的部分對高頻來說並非零電位,而產生電位差及電場, 所以,在設計上我們會在 Guard Trace 或兩旁上下金屬層打上貫穿孔(via), 來維持高頻電位相等,避免表面波輻射問題。

在一般業界EMC設計或Design Guide中,通常會在訊號線兩旁的Guard trace的地平面上打上密集的貫穿孔,而貫穿孔之間的距離為二十分之一波 長間距。然而這密集的貫穿孔破洞,會造成基板內層的平面不完整,而容 易使內層訊號線沒有良好的參考平面,因而產生cross over plane (cross over cut plane)的問題,並且相對的基板內層因密集的貫穿孔而使得內層電源區 塊破碎及走線空間變小,這些現象都會愈容易衍生出其他電磁波干擾問 題。本論文是探討表面波輻射問題及貫穿孔間距與輻射關係。

第三章 模擬與分析

3.1 模擬概念與流程

因為 CBCPW 結構與我們想探討之共振輻射問題相似,所以我們將以 HFSS 來設計一 CBCPW 結構,並依次增加貫穿孔數量,來模擬 3D 電場與 電流分布情形,並由 S 參數來觀看增加貫穿孔及縮小貫穿孔間距是否能改 善表面波輻射。

3.1.1 板材基本結構與詳細尺寸

圖 3.1 為基本 CBCPW 結構,我們將設計 Two-port CBCPW,信號線為 紫色部分,信號線兩旁為舖滿銅箔的 Ground Plane,波由 Port1 沿著 Y 軸方 向往 Port2 移動,信號線之特性阻抗設計為 50 歐姆,其尺寸及線寬、線距 等如圖 3.2 所示,各參數設計請參照第四章阻抗設計中所得到,而參數之 詳細數據歸類於表 3.1,

896



圖 3.1 HFSS 之 CBCPW 結構


表 3.1 背接金屬共平面波導尺寸表

我們將分以下三個 case 來模擬分析:

<1> Case I: 無鑽孔基板, 頭尾兩端僅四個方型之導體來模擬由 SMA Connector GND 相接狀況, 如圖 3.3, 用來模擬僅在兩端 Guard Trace 上加 Ground via。



<2> Case II:信號線兩旁前中後各增加三個貫穿孔(via), via 大小為直徑 2mm 的圓形孔洞,各貫穿孔距離如圖 3.4。



<3> Case III: 信號線兩旁各增加七個貫穿孔(via), via 大小為直徑 2mm 的圓形孔洞,各貫穿孔距離為7mm,如圖3.5。



3.1.2 電場模擬與分析

在 HFSS 操作上,我們將共平面的地等導體設定為 PEC,並設定一空 間為輻射邊界(radiation boundary)一般為板子長寬高的 3~5 倍,取樣平面為 基板介質層的內平面,我們將觀察此平面在不同頻率時的電場變化。圖 3.6 為 Case 1 輸入訊號為 2GHz 時取樣平面的電場表現,我們可以發現電場在 長邊板邊的地方電場強度呈現深黃色及橘色。圖 3.7 為 Case 2 輸入訊號為 2GHz 之取樣平面電場表現,我們可以發現板邊的電場大部分呈綠色及黃 色, 強度相對於 Case 1 小了許多。圖 3.8 為 Case 3 輸入訊號為 2GHz 的取 樣平面電場表現,我們可以發現 Case 3 電場顏色與 Case 2 相近,但 Case 3 在長板邊大部分為綠色相對於 Case 2 部分板邊電場為黃色還小。



圖 3.7 Case 2 取樣平面電場分布圖(輸入 2GHz)



圖 3.8 Case 3 取樣平面電場分布圖(輸入 2GHz)

當輸入訊號為5GHz,因5GHz波長比2GHz短,場的空間變化較快, 可以看到電場強度相對2GHz大了許多,大部分區域呈現紅色,如圖3.9。 當頻率升高時,可以非常明顯的看出Case2與Case3電場強度差異,如圖 3.10、圖3.11,Case2橘色與紅色的區域佈滿了整個取樣平面,而Case3 的電場能量卻被鎖在訊號線與貫穿孔中間,板邊電場強度呈現較低的綠色。



圖 3.9 Case 1 取樣平面電場分布圖(輸入 5GHz)



圖 3.10 Case 2 取樣平面電場分布圖(輸入 5GHz)



圖 3.11 Case 3 取樣平面電場分布圖(輸入 5GHz)

3.2 共振頻率與S參數

圖 3.12、圖 3.13、圖 3.14 分別為 Case 1、Case 2 與 Case 3 之 S 參數 曲線。在 Case 1 的 S21 中,可以發現在共振頻率 2.05GHz、2.9GHz、3.85GHz 與 5GHz 分別有插入損耗 0.9dB、1.89dB、5.65dB 與 8.56dB;而 Case 2 在 共振頻率 4.02GHz 及 4.9GHz 分別有插入損耗 5.35dB 及 4.23dB;在貫穿孔 最多的 Case 3 上,我們可以發現 S21 曲線非常的平坦,且無較明顯因共振 而產生的插入損耗,僅剩下介質本身損耗。

由S參數曲線我們可以知道,若Guard Trace 或信號線兩旁的共平面之 地(co-plane)上僅頭尾兩端有貫穿孔連結 ground,基板的共振頻率會較多且 相對的損耗也較大,當隨著貫穿孔增加,使得訊號線中間地的電位能保持 平穩,而減少垂直電場的產生,共振頻率會愈往高頻移動且相對的插入損 耗會因貫穿孔的增加而愈來愈小,有效改善表面波輻射能量。



圖 3.12 Case 1 S21 與 S11 曲線



圖 3.14 Case 3 S21 與 S11 曲線

3.3 共振頻率與非共振頻率之電場比較

本節我們將觀察在共振頻率與非共振頻率上的電場分布情形,由圖 3.12 S21 參數可知 Case 1 的共振頻率為 2.05GHz、2.9GHz、3.85GHz 與 5GHz,我們選取共振頻率 2GHz 與非共振頻率 1.55GHz 來做電場比較。 如圖 3.15 與圖 3.16,我們可以清楚看到在共振頻率 2GHz 時取樣平面的電 場比非共振頻率 1.55GHz 大,這說明在共振頻率上因結構上的共振使得電 場強度變強。



圖 3.15 Case 1 在共振頻率 2GHz 時電場分布圖



圖 3.16 Case 1 在非共振頻率 1.55GHz 時電場分布

我們再取 Case 2 的共振頻率 4.02GHz 與非共振頻率 3.6GHz 做比較, 如圖 3.17 與圖 3.18,與 Case 1 的結果一樣, Case 2 在共振頻率點的電場強 度也比非共振之相鄰頻率大很多。



圖 3.18 Case 2 在非共振頻率 3.6GHz 時電場分布圖

3.4 模擬分析與結論

由以上的模擬數據分析,我們可以發現:

- 1. 取樣平面的電場、電流密度分布呈現左右對稱。
- 影響輻射大小的場為基板邊緣的場,板邊邊緣的場強大小將決定輻射的強度,顏色愈深則輻射量亦愈大。
- 取樣平面的電場、電流密度會隨著貫穿孔數的增加而強度變小,且 能將電場、電流能量集中於貫穿孔與訊號線之間,不易擴散至板邊 開路共振形成表面波輻射。
- 在相同的結構下,頻率愈高所產生之電場與電流亦愈大;當頻率愈 高時所需要的貫穿孔數目則要愈多,才能達到相同效益。
- 在基板的共振頻率上會有額外的插入損耗,而這些損耗之能量並非 材質本身損耗,且頻率愈高時損耗亦愈大。
- 貫穿孔的增加能有效改善S21插入損耗,且共振頻率會因貫穿孔增 加而漸漸往更高頻率移動。
- 在相同結構下,共振頻率上的電場強度會大於非共振之相鄰頻率的 電場強度。
 1896
- 頻率較低時,僅需較少的貫穿孔數即可達到較多貫穿孔數之相同效
 果,如圖 3.7 與圖 3.8。
- 當貫穿孔密集度到達一定距離之後,所改善的插入損耗效益不大, 所以 EMC Design Rule λ/20 距離打貫穿孔,並非為最佳對策,太密 集之貫穿孔會增加成本亦會造成走線空間狹窄,應可以用最高頻率 來做空間與輻射之間的優化,達到兩者皆贏的情況。

第四章 實作實驗分析

4.1 設計概念與流程

我們以前面章節之概念來設計 CBCPW 的特性阻抗,並將設計好之 PCB 板的信號線(火線)兩端接上 SMA 接頭,經過逐漸增加貫穿孔 via 的數量及 減少貫穿孔間距,再以網路分析儀來探討在各種不同貫穿孔間距下結構共 振頻率上的電磁干擾問題與多點接地後是否能改善高頻雜訊。

4.2 特性阻抗設計

由第二章可以發現特性阻抗與線的長度無關,與基板的疊構和線距有 關。我們將設計之印刷電路板是以FR-4為基材,介電係數約為4.4-4.6, 當線寬 S=3mm(120mil),線與共平面地之距離為 G=2mm(約80mil),兩邊 的地約246.5mm,可得到特性阻抗為50 ohm。實驗之 PCB 基板詳細規格 參數為圖4.1 及表4.1 所示。



FR4 PCB

圖 4.1 PCB 基板側面尺寸圖示意圖

表 4.1 背接金屬共平面波導參數表					
PCB 長度 L	55mm				
PCB 寬度 ₩	50mm				
PCB 厚度 H	1.7mm				
信號線寬 w	3mm				
信號線間距G	2mm				
信號線銅箔厚度	0.1mm				
介電係數 Er	4.4				
貫穿孔直徑	2mm				

表 4.1 實驗基板之尺寸參數表

我們運用 Agilent 軟體 AppCAD 帶入我們所設計的參數來求取 PCB 之 特性阻抗,可以看到所得到之特性阻抗 Z₀=50ohm。

E

Ξ	1896	
AppCAD - [CPW]		- 0 X
File Calculate Select Parameters Options Help	lp	
Coplanar Waveguide	With Groundplane O No Groundplane	Main Menu (F8
	Calculate 20 [F4]	
1.7 Er ₩ 3	↑ Z0 = 50.0 Ω	
$H \rightarrow \leftarrow G \boxed{2}$	Elect Length = 5.932). Elect Length = 2135.5 degrees	•
Dielectric: ɛr = 4.6	1.0 Wavelength = 168.580 mm	
FR-4	Vp = 0.562 fraction of c	
	ε eff = 3.16	
Frequency: 1 GHz	Shape factor = 0.429	
Length Units: mm		
Normal Click for Web: APPLICATION NO	IUTES - MUDELS - DESIGN TIPS - DATA SHEETS - S-PARAMETERS	

圖 4.2 AppCAD 特性阻抗模擬圖-50ohm

AppCAD - [CPW]	271+5 AD	
File Calculate Select Parameters Options He	lp	
Coplanar Waveguide	⊙ With Groundplane O No Groundplane	Main Menu (F8
L ->	Calculate Z0 [4
$\begin{array}{c c} & & \\ \hline 1.7 & & \\ \hline 1.7 & & \\ \hline \\ H & \rightarrow & \\ H & \end{array}$	T T D.14 Z0 = 50.0 Elect Length = 148.297	Ω λ
→ ←G [2	Elect Length = 53387.1	degrees
Dielectric: [©] r = 4.6	1.0 Wavelength = 33.716	mm fraction of a
FR-4	¢β = 0.352 ε eff = 3.16	
Frequency: 5 GHz	Shape factor = 0.429	
Length Units: mm 💌		
Normal Click for Web: APPLICATION N	IOTES - MODELS - DESIGN TIPS - DATA SHEETS - S-P.	ARAMETERS

圖 4.3 AppCAD 特性阻抗模擬圖-調整線長

89

如圖 4.3 變更線長度 L 與頻率並不改變特性阻抗。

4.3 背接金屬共平面波導之 S 參

4.3.1 背接金屬共振結構與貫穿孔設計

圖 4.4 為背接金屬共平面波導(CBCPW)示意圖,我們將根據第三章的 模擬 Case 一樣分成三個實作實驗,依序地將貫穿孔數量增加,並使用網路 分析儀量測各實驗之 S 參數,最後將實驗基板放置到全電波無響暗室(fully anechoic chamber)來量測電磁波。圖 4.5 與表 4.2 為此次我們設計板子來 驗證的詳細尺寸及頻率關係,我們實際上製作了一個介電質為 FR4 的電 路,並以人工的鑽孔及焊接技術將分為三個不同貫穿孔距離的 case 來探討 貫穿孔距離與基板本身共振頻率 EMI 的關係。



圖 4.4 背接金屬共平面波導示意圖



	接地點之間距離	相對 2GHz 波長比	相對 5GHz 波長比
實驗一	50mm	1/3	5/6
實驗二	21mm	約 2/15	約 1/3
實驗三	7mm	約 1/25	約 1/10

表 4.2 接地距離與頻率波長關係表

4.3.2 實驗一一完整無貫穿孔之 CBCPW

圖 4.6、圖 4.7 分別為電路的正面與反面。兩端使用 SMA 接頭當輸入、輸出端。





圖 4.6 實驗一 PCB 正面 圖 4.7 實驗一 PCB 背面

我們以安捷倫 Agilent N5230A 網路分析儀連結 SMA Port 1 及 Port 2 來 得到各個實驗之 S 參數,分析從 1GHz 至 6GHz 的 S11 與 S21 結果。在 S11 參數量測上,我們將 Port 1 連接至網路分析儀而 Port 2 接上為 50 歐姆的終 端器,以防止信號反射,如圖 4.8。



圖 4.8 終端器設置圖

圖 4.9 為實驗一之 S11 與 S21 結果,我們可以由 S21 曲線清楚發現在 頻率 1.4GHz、2.71GHz、3.46GHz、4.26GHz 與 5.21GHz 有比較明顯的 能量損耗,詳細如表 4.3,而這些能量損耗並非為板材介質上正常損耗,我 們可以視為基材共振頻率時所損耗之能量,而這些能量以表面波方式向外 耦合至共平面的地(co-plane) 及在基板內部形成電場震盪,並從兩側末端之 開路共振腔將能量輻射能量出去。



圖 4.9 實驗一 S11 及 S21 曲線圖

頻率(Freq)	Insertion Loss
1.4GHz	1.74 dB
2.71GHz	2.77 dB
3.48GHz	8.01 dB
4.26GHz	9.4 dB
5.21GHz	9.1 dB

表 4.3 實驗一之插入損耗表

從表4.3我們可以發現當共振頻率愈高時,插入損耗亦愈高,在5.2GHz 時,插入損耗高達9dB,當我們輸入訊號若是剛好在5.2GHz時,訊號將會 有9dB因共振而損失的能量,這不僅僅會造成EMI問題也對訊號品質及眼 圖(eye diagram)有極大的影響。



4.3.3 實驗二一六貫穿孔之 CBCPW

圖 4.10、圖 4.11 為實驗二 PCB 板正反面圖,分別在訊號線兩旁 前中後的 Ground-plane 上加上貫穿孔。我們和 4.1.1 節一樣運用 N5230A 網路分析儀圖所量測之 S21 與 S11。

圖 4.12 為實驗二之 S 參數 S11 與 S21,我們可發現共振頻率為 1.425GHz、3.855GHz、4.49GHz 與 5.425GHz,插入損耗分別為-0.49dB、 -2.68dB、-2.37dB 與-5.12dB,詳細列於表 4.4。由於基材在前中後各增 加一個貫穿孔,整個基材共振頻率往高頻移動,且插入損耗相對實驗一小 很多,貫穿孔的加入有效改善共振頻率的 S21 插入損耗,這個結果與我們 模擬的結果是相同。



頻率(Freq)	Insertion Loss
1.425GHz	0.49 dB
3.855GHz	2.68 dB
4.49GHz	2.37 dB
5.43GHz	5.12 dB

表 4.4 實驗二之插入損耗表

4.3.4 實驗三一十四貫穿孔之 CBCPW



圖 4.13 實驗三 PCB 正面

圖 4.14 實驗三 PCB 反面

圖 4.13、圖 4.14 為實驗三 PCB 板正反面圖,我們將實驗二各邊貫穿 孔之間在各插入兩個貫穿孔,每個貫穿孔的間距為 7mm。圖 4.15 為實驗三 所量測之 S21 與 S11,我們可發現共振頻率為 2.06GHz、2.31GHz 與 4.98GHz,插入損耗分別為-1.33dB、2.18dB 與-2.05dB,詳細列於表 4.5。 由於基材在前中後各增加一個貫穿孔,整個基材共振頻率往高頻移動,且 插入損耗相對實驗一小很多,貫穿孔的加入有效改善共振頻率的 S21 插入 損耗,這個結果與我們模擬的結果是相同。



表 4.5 實驗三之插入損耗表

4.4 共振頻率上電磁波量測

4.4.1 電磁波量測簡介

在業界量測 EMI 會使用所謂電波暗室(anechoic chamber),根據各國訂 定之法規不同所使用的電波暗室也不盡相同,有半電波暗室(semi-anechoic chamber)、全電波暗室(full-anechoic chamber)、OTA 等。半電波暗室和全 電波暗室的差別在地板是否有吸波海棉與測試天線的高度。半電波暗室地 面無吸波海棉,因此接收天線會有接收到待測物地面反射波,接收天線高 度可從1公尺升高至4公尺,適用於資訊類產品電磁波量測;全電波暗室 則是四面八方皆有吸波海棉,接收天線僅會接收到待測物之直射波,乃模 擬 Free Space 狀況,接收天線緊固定在一定的高度,適用於高頻電磁波或 是天線場型量測。

因半電波暗室會有反射波效應影響,故我們將使用全電波暗室來量測 共振頻率電磁波場量,圖 4.16 為全電波暗室的內部圖片。

1896



圖 4.16 全電波暗室內部圖

4.4.2 實驗一之電磁波量測

我們將實驗一的基板拿到全無響暗室做 EMI 電磁干擾量測,圖 4.17 為測試設置的示意圖。我們將挑選實驗一之 S21 共振頻率與相鄰之非共振 頻率,將待測物放置在測試桌上,使用安捷倫 E8257C 信號產生器於基板 SMA port 1 打入信號,從全電波暗室之接收天線獲取電場能量,我們選擇 一共振頻率 fc 與一鄰近共振頻率 fn 來做比較,輸入頻率詳細如表 4.6。



圖 4.17 EMI 測試之設置示意圖

SG 輸入能量	山上四本子。	共振頻率	きた下す。	鄰近頻率
(dBm)	→ 振 頻 平 1 C	S21(dB)	₩近預平 III	S21(dB)
3dBm	1.4GHz	-1.74	1.57GHz	-1.2
6dBm	3.48GHz	-8.01	3.65GHz	-3.1
6dBm	4.26GHz	-9.4	4.6GHz	-3.2
10dBm	5.21GHz	-9.1	5.42GHz	-3.8

表 4.6 實驗一輸入頻率表



								·			•
1	lo.	Freq.	Emission	Limit	Margin	No) .	Freq.	Emission	Limit	Margin
		MHz	dBm	dBm	dB			MHz	dBm	dBm	dB
*F	1	1403.33	-9.58	-47.00	37.42						
	2	2796.67	-58.89	-47.00	-11.89						

圖 4.19 Fc=1.4GHz, 輸入能量 3dBm 之水平極化雜訊圖



1	lo.	Freq.	Emission	Limit	Margin	N	0.	Freq.	Emission	Limit	Margin
		MHz	dBm	dBm	dB			MHz	dBm	dBm	dB
۰F	1	1568.33	-30.09	-47.00	16.91						
	2	3135.83	-67.12	-47.00	-20.12						

圖 4.21 Fn=1.57GHz, 輸入能量 3dBm 之水平極化雜訊圖

圖 4.18、圖 4.19 是將信號產生器輸入頻率設為共振頻率 1.4GHz,所 得到之垂直、水平極化的電磁波能量分別為-11.27dBm、-9.58dBm,另外 由信號產生器打入相同能量(3dBm),輸入頻率設為鄰近頻率 1.57GHz,我 們得到垂直、水平極化電磁波能量為-31.57dBm、-30.09dBm,如圖 4.20、 圖 4.21。我們發現在共振頻率上與非共振頻率的鄰近頻率上,不管在接收 天線垂直極化或是水平極化,共振頻率所輻射之能量遠大於非共振頻率, 且在共振頻率 1.4GHz 上很明顯的產生了二次諧波,而鄰近頻率上二次諧波 量幾乎很小,這代表表面波在共振頻率上的能量非常大。以相同手法驗證 表 4.6 其他共振頻率,整理詳細數據如表 4.7 與表 4.8,在共振頻率上的電 磁波能量皆大於其相鄰頻率之能量。

SG 輸入能量(dBm)	共振頻率 fc	垂直能量 dBm	水平能量 dBm
3dBm	E 1.4GHz	8-11.27	-9.58
6dBm	3. 48GHz 189	6 -13.05	-13.52
6dBm	4.26GHz	-20.44	-21.53
10dBm	5.21GHz	-18.54	-19.11

Julie Land

表 4.7 實驗一共振頻率上電磁波能量

SG 輸入能量(dBm)	相鄰頻率 fn	垂直能量 dBm	水平能量dBm
3dBm	1.57GHz	-31.57	-30.09
6dBm	3.65GHz	-17.36	-18.45
6dBm	4.6GHz	-27.02	-27.66
10dBm	5.42GHz	-23.57	-24.85

表 4.8 實驗一相鄰頻率上電磁波能量

4.4.3 實驗二之電磁波量測

依據表 4.4 之 S21 參數來選擇實驗二之共振頻率與相鄰頻率,實驗二 之輸入頻率如表 4.9 所示。圖 4.22、圖 4.23 與圖 4.24、圖 4.25 比較,我 們依舊可以發現在共振頻率上的電磁波能量較相鄰頻率大,以相同手法驗 證其他頻率,並整理詳細數據,如表 4.10 與表 4.11。

SG 輸入能量 (dBm)	共振頻率 fc	共振頻率 S21(dB)	鄰近頻率 fn	鄰近頻率 S21(dB)
3dBm	1.425GHz	-0.49	1.55GHz	-0.16
6dBm	3.86GHz	-2.68	3.78GHz	-0.8
6dBm	4.49GHz	-2.37	4.31GHz	-1.1
10dBm	5.425GHz	-5.12	5.115GHz	-1.8
	表 4.9 實	驗三輸入頻	率表	
SG 輸入能量((dBm) 共振频	李 fc 1896	垂直能量 dBm	水平能量 dBm
3dBm	1, 425	GHz	-21.78	-19.31
6dBm	3.86	GHz	-18.59	-19. 71
6dBm	6dBm 4.490		-19.06	-19.81
10dBm	5. 425	GHz	-20.33	-20.85

表 4.10 實驗二共振頻率上電磁波

SG 輸入能量(dBm)	相鄰頻率 fn	垂直能量 dBm	水平能量 dBm
3dBm	1.55GHz	-28.18	-25.68
6dBm	3.78GHz	-22.31	-26.65
6dBm	4.31GHz	-24.06	-25.25
10dBm	5.115GHz	-22.23	-21.35

表 4.11 實驗二相鄰頻率上電磁波



圖 4.23 Fc=1.425GHz, 輸入能量 3dBm 之水平極化雜訊圖



圖 4.25 Fn=1.55GHz, 輸入能量 3dB 之水平極化雜訊圖

4.4.4 實驗三之電磁波量測

我們依據表 4.5 之 S21 參數來選擇實驗三之共振頻率與相鄰頻率,實驗三之輸入頻率如表 4.12 所示。圖 4.26、圖 4.27 與圖 4.28、圖 4.29 比較,我們依舊可以發現在共振頻率上的電磁波能量較相鄰頻率大,以相同手法驗證其他頻率,並整理詳細數據如表 4.13 與表 4.14。

SG 輸入能量 (dBm)	共振頻率 fc	共振頻率 S21(dB)	鄰近頻率 fn	鄰近頻率 S21(dB)		
3dBm	2.06GHz	-1.33	1.9GHz	-0.32		
3dBm	2.31GHz	-2.18	2.53GHz	-0.45		
	4.98GHz	-2.05				
表 4.12 實驗三共振頻率上電磁波能量						
SG 輸入能量	(dBm) 共振步	領率 fc	垂直能量 dBm	水平能量 dBm		
3dBm	2.00	1896 3GHz	-33. 41	-31. 78		
3dBm	2. 3	IGHz	-30.44	-29.89		

表 4.13 實驗三共振頻率上電磁波能量

SG 輸入能量(dBm)	相鄰頻率 fn	垂直能量 dBm	水平能量 dBm
3dBm	1.9GHz	-33.13	-32.6
3dBm	2.53GHz	-30.91	-28.92

表 4.14 實驗三相鄰頻率上電磁波能量



圖 4.27 Fc=2.06GHz, 輸入能量 3dBm 之水平極化雜訊圖



圖 4.29 Fn=1.9GHz, 輸入能量 3dBm 之水平極化雜訊圖

4.5 實作分析與結論

依照實驗之數據結果,在S參數分析與模擬的結果非常的相似,貫穿 孔增加可以改善S21在共振頻率上的插入損耗,隨著貫穿孔的增加,共振 頻率會往更高的頻率移動,且損耗會愈來愈低。

另外,我們藉由實作基板在共振頻率及相鄰頻率上打入訊號來來觀測 表面波之 EMI 的關係,如圖 4.30、圖 4.31 為實驗一之相鄰頻率與共振頻 率之能量比較折線圖,我們可以清楚看到不管是在垂直極性或是水平極 性,在共振頻率所量測出的電磁波能量比相鄰頻率大了至少 4-20dB,在 1GHz 左右相差最大可高達約 20dB,這說明當訊號剛好在共振頻率會有相 當大的輻射效益,且會將能量加乘的輻射至空氣中。



圖 4.30 實驗一共振頻率與相鄰頻率之 EMI 比較圖(垂直極化)



圖 4.31 實驗一共振頻率與相鄰頻率之 EMI 比較圖(水平極化)

圖 4.32、圖 4.33 為實驗二共振頻率與相鄰頻率之電磁波能量比較突, 我們可以看到兩者之間共振頻率的能量也都比相鄰頻率的能量大了約 2-7dB,在1.4GHz 左右差異最大,我們可以發現頻率愈高時兩者的曲線會 愈靠近、能量差異也愈小。圖 4.34、圖 4.35 為實驗三的比較圖,可以清楚 的看到共振頻率與相鄰頻率的能量已經僅差別約 0.5-1dB,隨著貫穿孔的 增加,能量的差異也愈小。



圖 4.32 實驗二共振頻率與相鄰頻率之 EMI 比較圖(垂直極化)





圖 4.33 實驗二共振頻率與相鄰頻率之 EMI 比較圖(水平極化)

圖 4.34 實驗三共振頻率與相鄰頻率之 EMI 比較圖(垂直極化)



圖 4.35 實驗三共振頻率與相鄰頻率之 EMI 比較圖(水平極化)

第五章 結論

在現在科技電子產品追求快速、又要輕薄短小的同時,我們常會遇到 PCB 散熱的問題(Thermal issue)或是可靠度的問題而被迫得把地的面積增大 而鋪滿銅箔,當這些地的區塊與高頻訊號相鄰時,表面波輻射的問題就因 此產生。當高頻訊號又剛好是基板結構共振頻率時,訊號的能量會有一部 分經由介質層共振而往兩旁擴散,若介質層內有其他訊號線或是電源平 面,就極有可能將高頻訊號雜訊耦合到這些線或是電源,而造成無法收拾 的電磁波問題;另一方面,將由這樣機制所帶走的訊號能量,也會大大的 影響其訊號品質而造成產品不良或是誤動作。

我們經由鋪滿銅箔的 CBCPW 結構來探討這樣的問題,也從以上的實 驗與模擬知道共振頻率與表面波輻射的關係,增加地平面上貫穿孔(via)的 數量以維持零電位平衡能有效的改善表面波輻射問題,而間隔愈密集的貫 穿孔效果則愈好,就如同 EMC Design rule 所訂定之二十分之一波長一樣, 但以業界規格我們無法做到如此密集的貫穿孔,且過多的貫穿孔會造成內 層平面破碎以及走線空間狹小等問題,是否能在距離與效果之間做一個好 的選擇是一個很好的問題。

由圖 4.29 與圖 4.31 做進一步的分析,在共振頻率點上,實驗二(via 間隔 21mm)在 1.5GHz 與 3.5GHz 兩個點能量比實驗一少 10dB 與 5.5dB, 也就是說 21mm 約為 1.5GHz(等效波長約 10cm) 的波長的 1/5 與 3.5GHz (等效波長約 4.3cm)的波長 1/2 能改善 10dB、5.5dB,所以我們依數據來 看 via 的距離若是 1/5 等效波長就能大幅減少共振頻率上的輻射,所以吾人 認為貫穿孔間距在 1/5-1/10 等效波長就能避免表面波共振的問題產生,也 希望未來能有人能針對此間隔距離做更深入的探討。

61
參考文獻

[1] Mark I. Montrose, *Printed Circuit Board Design Techniques For EMC Compliance*,
Second Edition, IEEE Press, 2000.
[2] R. N. Simons, *Coplanar Waveguide circuits*, *Components*, *and Systems*, John
Wiley & Sons Inc., 2001.

[3] Tim Williams, EMC for Product Designers, Third Edition, Newnes, 2001.

[4]Matthew N.O.Sadiku, *Elements of Electromagnetics*, Second Edition, Oxford University Press, 1995.

[5] Leland H. Hemming, *Electromagnetic Anechoic Chambers*, IEEE Press, 2002.

[6] 李長綱,電磁學與電磁波的理論及應用,鼎茂圖書出版股份有限公司,2009。
[7]程奕翔,背接金屬共平面波導饋入槽孔天線,碩士論文,國立交通大學電信工程學系,2008。

[8] 葉宇展,雜訊分析與防治對策之研究與驗證,碩士論文,國立成功大學工程科學系,2007。

[9]高銘鴻,共平面波導集總元件設計,碩士論文,國立中央大學電機工程研究所,2003。