第二章 薄膜濾波器

2.1 簡介:

個人無線通訊近年發展得極為快速,因應個人使用必須小型化的需求,在電 路製作方面必須先將各種元件縮小。這在主動元件方面便是將電路 IC 化,但是 時至今日仍有不少的射頻被動元件無法 IC 化,例如:濾波器(雖亦不斷有主動 濾波器的論文發表,但其成果離商業運用尚遠)、耦合器、功率合成或分配器、 巴倫變壓器(balun transformer)等。這使得無線通訊中射頻被動元件佔有很重 要的地位,若以一個行動電話接收機為例,往往射頻被動元件總價並不會低於射 頻主動元件的總價值。

現今用在低於 2.5GHz 的小型化濾波器上,成熟的技術方面大概可以分為三 大類,第一類是高介電材料構成的同軸諧振腔相互耦合而形成濾波器,第二類是 表面聲波濾波器 (SAW),最後一類是使用低溫共燒陶瓷的厚膜技術 (Low Temperature Co-firing Ceramics 簡稱 LTCC),將帶線 (strip line)或微帶線 (microstrip line)摺疊成多層立體狀,藉以縮小體積。

同軸諧振腔相互耦合型濾波器主要是利用高介電材料,使得四分之一波長諧 振腔大大縮小。適用頻段大約在 500MHz 到 3GHz 之間。

表面聲波濾波器主要是利用指叉式導體傳遞聲波[1]。但若頻率高於 1GHz 時,指叉式導體將變得非常細而增加製程技術的困難度及致使生產成本過高。

低溫共燒陶瓷的厚膜技術在最近幾年快速發展,其使用的頻率大約介於 900MHz 到 5GHz 之間。其原理僅是將不同層次的傳輸線接在一起,但是設計卻 十分複雜,必需仰賴三度空間電磁模擬做準確的計算,才能保證設計的成功[2-4]。

最近一種利用薄膜技術的多層射頻電路又稱做 MCM-D 技術 (Multi-Chip Module by thin film Deposition),也開始慢慢受到各界的重視[5-8],且目前各界 使用的主要著眼點仍是在縮小電路的連線。其結構是在一塊微波電路基板上,以 薄膜技術長一層或多層的介電質薄膜,如此便可以有多層的導體,甚至電阻層,

而微波電路中如傳輸線、電阻、電感(使用螺旋電感)、電容(使用 MIM 電容, 其絕緣層就用薄膜介電層即可)都可以在這塊基板上以 MCM-D 的技術製作。

我們將利用薄膜介電層非常薄的特性來構成特性阻抗極低的傳輸線,並與原 先的傳輸線相結合組成一諧振腔來縮小尺寸,而且只使用兩層導體(不包含微帶 線地導體),使得電路的複雜度大大降低,製程的困難度也大幅降低,充分達到 輕薄短小的功能。

2.2 原理:

利用薄膜介電層非常薄的特性來構成特性阻抗極低的傳輸線,並與原先的傳輸線相結合組成一諧振腔來縮小尺寸,如圖 2.2-1 所示:



圖 2.2-1 微小化濾波器單一諧振腔



圖 2.2-2 單一諧振腔等效電路圖形

經由圖 2.2-2 等效電路之分析,若 Z_{stb} 很低,則 Θ_0 及 Θ_{stb} 均可大幅縮小甚至可以 縮小至十度以下,也就是說薄膜介電層的厚度如果越薄,則頂層金屬和底層金屬 的電容值越大,使 Z_{stb} 越低,則 Θ_0 及 Θ_{stb} 可以縮小更多長度。

由圖 2.2-1 來分析底層金屬可以縮短的電長度,假設底層金屬特性阻抗為 50Ω,改變底層金屬和頂層金屬的平板電容值,看相對的底層金屬長度變化,如 圖 2.2-3,可以符合我們先前所預期。



2.3 耦合係數法簡介:

耦合係數法的優點,是能將現有的濾波器標準原型,如廣泛使用的柴氏響應,透過電磁模擬軟體分析與諧振腔耦合量和濾波器尺寸間的對應,簡單快速的 完成濾波器設計。在此介紹耦合係數法的理論,作為之後實際設計範例的依據。 濾波器的標準原型,通常是從集總式元件所設計出如圖 2.3-1(a)(b)的低通濾波器 原型開始。



圖 2.3-1(a) n 為奇數的低通濾波器原型



圖 2.3-1(b) n 為偶數的低通濾波器原型

利用J型倒轉器將串聯電感轉換成並聯電容,或利用K型倒轉器將並聯電容轉換成串聯電感,如圖2.3-2。



將圖 2.3-2 中的等效電路代換掉圖 2.3-1(b) 電路中的電感,則圖 2.3-2(b)可變換成圖 2.3-3。(通常,第一個 J 型倒轉器的值為 1,所以在圖形的表示上都會被省略掉)。



圖 2.3-3 轉換後的低通濾波器原型





 b_{jr} 為 j'th 共振腔的電納斜率參數,再利用電納斜率參數來表示圖 2.3-4 帶通濾波器中的共振腔, Rs 與 R_L 分別為源級和負載端的阻抗,表示成圖 2.3-5。



圖 2.3-5 電納斜率參數所表示的帶通濾波器原型

$$J_{01} = \sqrt{\frac{G_S b_{1r} W}{g_0 g_1}} \qquad J_{nn+1} = \sqrt{\frac{G_L b_{nr} W}{g_n g_{n+1}}} \qquad G_S = 1/R_S \qquad G_L = 1/R_L \qquad J_{jj+1} = \sqrt{\frac{G_{jr} b_{j+1r} W}{g_j g_{j+1}}}$$

最後,建構出由外部品質因數和內部耦合係數所表示的帶通濾波器等效電路,如圖 2.3-6。



圖 2.3-6 外部品質因數和內部耦合係數所表示的帶通濾波器等效電路

Qexts 和 QextL 分別表示第一和最後一個共振腔的外部品質因數之值

$$K_{jj+1} = \frac{J_{jj+1}}{\sqrt{b_{jr}b_{j+1r}}} = \frac{W}{\sqrt{g_{j}g_{j+1}}}$$
 K_{jj+1} 則表示第 j 和第 j+1 個共振腔間的耦合係數

耦合係數法提出的外部品質因數和內部耦合係數,使複雜的濾波器設計變成了一 個清楚又簡單的設計概念。

最後,利用電磁模擬軟體模擬頻率響應圖形,設計出與耦合係數法中外部品 質因數和內部耦合係數相對應的共振腔尺寸,再將一個個的共振腔接連在一起, 即完成了帶通濾波器的設計。將共振腔尺寸變化量分別對外部品質因數和內部耦 合係數的關係做成圖表,建立參數資料庫,如此就可以選擇不同的外部品質因數 和內部耦合係數值,如組裝般,簡單又快速設計出不同規格的帶通濾波器。

圖 2.3-7(a)(b)分別是如何利用電磁模擬軟體所得到的頻率響應求出外部品質 因數和內部耦合係數的方法:







圖 2.3-7 (a) 由模擬的頻率響應 求得之外部品質因數

Loss (dB)



$$K_{jj+1} = \frac{f_2 - f_1}{f_0}$$

圖 2.3-7 (b) 由模擬的頻率響應 求得之內部耦合係數

- 2.4 設計流程:
- (1). 決定所需設計的濾波器型式,如:頻寬、階數、漣波大小。
- (2). 利用耦合係數法計算外部品質因數和內部耦合係數。
- (3). 決定單一諧振腔諧振頻率。
- (4).利用電磁模擬軟體(在此是利用 Sonnet)模擬電路頻率響應,求出與耦合係 數法相同的外部品質因數和內部耦合係數,並建立內部耦合係數與外部品 質因數的設計曲線。
- (5).利用電磁模擬軟體做整體模擬並微調。
- 2.5 設計實例與量測結果:

將利用圖 2.5-1 製程參數來設計兩組帶通濾波器,並且量測實做結果。



圖 2.5-1 製程參數

(a) 二階帶通濾波器

中心頻率: 900 MHz

- 型式:柴式響應
- 漣波大小: 0.1 dB
- 頻寬 :10%

計算外部品質因數和內部耦合係數:

$$Q_{extS} = \frac{b_{j1}}{J_{01}^{2}/G_{S}} = \frac{g_{0}g_{1}}{W} = \frac{1 \times 0.843}{0.1} = 8.43$$

$$Q_{extL} = \frac{b_{n+1}}{J_{nn+1}^{2}/G_{L}} = \frac{g_{n}g_{n+1}}{W} = \frac{0.622 \times 1.3554}{0.1} = 8.43$$

$$K_{12} = \frac{J_{12}}{\sqrt{b_{1}b_{2}}} = \frac{W}{\sqrt{g_{1}g_{2}}} = \frac{0.1}{\sqrt{0.843 \times 0.622}} = 0.138$$
(1) 首先決定諧振腔共振頻率, 如圖2.5-2(a)(b), 找出諧振頻率在900MHz。

圖 2.5-2(a) 單一諧振腔



Frequency(GHz)

圖 2.5-2(b) 單一諧振腔諧振頻率

(2)設計外部品質因數(Q_{ext5}/Q_{ext} = 8.43) 利用圖 2.5-3(a)(b)設計出外部品質因數的設計曲線,如圖 2.5-4。

圖 2.5-3(a) 具有雙邊負載的諧振腔







圖 2.5-4 外部品質因數的設計曲線

(3)設計內部耦合係數($K_{12} = 0.138$)

利用圖 2.5-5(a)(b)設計出內部耦合係數的設計曲線,如圖 2.5-6。



圖 2.5-5(b) 2.5-5(a)之頻率響應



圖 2.5-7 二階濾波器模擬



Frequency(GHz)



(5)實做與量測結果 圖 2.5-9 為二階濾波器光罩圖型,圖 2.5-10 為實做圖型,圖 2.5-11 為量測結果。



圖 2.5-9 二階濾波器光罩圖型



圖 2.5-10 二階濾波器實做圖



Frequency(GHz)



(b) 三階帶通濾波器

中心頻率: 900 MHz

型式:柴式響應

漣波大小: 0.01 dB

頻寬 :10%

$$Q_{extS} = \frac{b_{j1}}{J_{01}^2/G_S} = \frac{g_0g_1}{W} = \frac{1 \times 0.6291}{0.1} = 6.291$$

$$Q_{extL} = \frac{b_{n+1}}{J_{nn+1}^2/G_L} = \frac{g_ng_{n+1}}{W} = \frac{0.6291 \times 1}{0.1} = 6.291$$

$$K_{12} = \frac{J_{12}}{\sqrt{b_1b_2}} = \frac{W}{\sqrt{g_1g_2}} = \frac{0.1}{\sqrt{0.6291 \times 0.9702}} = 0.128$$

$$K_{23} = \frac{J_{12}}{\sqrt{b_1b_2}} = \frac{W}{\sqrt{g_1g_2}} = \frac{0.1}{\sqrt{0.6291 \times 0.9702}} = 0.128 = K_{12}$$

利用圖 2.5-4 與 2.5-6 的設計曲線圖得到所需的外部品質因數與內部偶合係 數的設計尺寸,最後我們可以得到如圖 2.5-12 與 2.5-13 的最後模擬結果。



198mil

圖 2.5-12 三階濾波器模擬





圖 2.5-14 三階濾波器光罩圖型



圖 2.5-15 三階濾波器實做圖



Frequency(GHz)

圖 2.5-16 三階濾波器量測結果

2.6 結果討論:

圖 2.5-11 與圖 2.5-16 的量測結果可看出中心頻率下移至約 850MHz,與圖 2.5-8 與圖 2.5-13 的模擬結果有 50MHz 的頻率偏移現象。推測應是薄膜製作過程 中, 膜厚比原設計所要求的 lum 薄(因實際鍍的薄膜是採用旋轉方式鍍上,厚 度不易精確控制)。

所以重新經由電磁模擬軟體將二階濾波器的薄膜厚度縮小至 0.8um, 作電磁 模擬, 如圖 2.6-1,由圖 2.6-1 可以發現,當薄膜厚度比原來設計的 1um 還要薄 時,頻率會向低頻漂移,而且可以發現雖然僅僅縮小 0.2um 的厚度,但是卻向低 頻偏移了 80MHz,將近漂移了 8.89%,所以頻率的漂移對薄膜的厚度相當敏感, 也是難以避免的誤差因素,圖 2.6-2 是二階薄膜濾波器薄膜厚度變化對頻率漂移 的相對變化圖形,一號表示與原本的模擬值來的差值。



Frequency(GHz)

圖 2.6-1 薄膜厚度 0.8um 的二階濾波器模擬

