

國立交通大學電信工程系碩士班

碩士論文

耦合電感壓控振盪器與空隙濾波放大器

之設計

Design and Implementation of Coupled Inductor Voltage

Control Oscillator and Gap Coupled Filter Amplifier

研究生：陳慶鴻

指導教授：孟慶宗

中華民國九十三年六月

耦合電感壓控振盪器與空隙濾波放大器
之設計

Design and Implementation of Coupled Inductor Voltage
Control Oscillator and Gap Coupled Filter Amplifier

研究生：陳慶鴻 Student: Chen Ching Hung

指導教授：孟慶宗 博士 Advisor: Dr. Meng Chin Chun

國立交通大學

電信工程系碩士班



Submitted to Institute of Communication Engineering
College of Electric Engineering and Computer Science
National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

June 2004

Hsinchu, Taiwan, Republic of China

中華民國九十三年六月

中文摘要

本論文實作部分包含壓控振盪器與功率放大器的設計。我們利用 GCT 2.0 um InGap/GaAs HBT 之製程，實現了頻率6.2GHz 的耦合電感差動相位壓控振盪器電路以及頻率5.5GHz 的耦合電感正交相位壓控振盪器電路。壓振控盪器採用 Board level 的方式量測，以避免電源供應器影響電路特性。6.2GHz 的耦合電感差動相位壓控振盪器電路在6V 的操作電壓之下，擁有-110.22dBc/Hz@1MHz 的相位雜訊、-8.2 dBm 的輸出功率、200MHz 的可調範圍。而5.5GHz 的耦合電感正交相位壓控振盪器電路在4V 的操作電壓之下，擁有-108.92dBc/Hz@1MHz 的相位雜訊、-3.5 dBm 的輸出功率、120MHz 的可調範圍。而空隙濾波放大器方面，我們完成阻抗轉換濾波器的設計流程，並利用 WIN 0.15 um pHEMT 之製程，模擬以及實現60GHz 的微帶線式與平面波導式空隙濾波放大器電路，預計將利用 NDL 高頻量測實驗室提供的 On-wafer 量測完成實作之量測。

Abstract

This thesis presents the design of Voltage Control Voltage and Power Amplifier. First, we use GCT 2.0 um InGap/GaAs HBT process to implement 6.2GHz Coupled Inductor Differential Phase Voltage Control Oscillator and 5.5GHz Coupled Inductor Quadrature Phase Voltage Control Oscillator. The supply voltage of 6.2GHz DVCO is 6V and the phase noise is $-110.22\text{dBc/Hz}@1\text{MHz}$, the output power is -8.2 dBm and the tuning range is 200MHz. The supply voltage of 5.5GHz QVCO is 4V and the phase noise is $-108.92\text{dBc/Hz}@1\text{MHz}$, the output power is -3.5 dBm and the tuning range is 120MHz. We measure VCO circuit on board level to avoid the noise of power supply.

We complete the design flow of impedance transform filter and use WIN 0.15 um pHemt process to simulate and implement 60GHz microstrip type Gap Coupled Filter Amplifier and 60GHz coplanar waveguide type Gap Coupled Filter Amplifier. We will measure it at NDL.

誌謝

時光飛逝，轉眼間，兩年研究所的時光就此告一段落了，內心除了喜悅之外還帶點不捨。在這兩年的求學期間，最先要感謝孟慶宗教授在研究與課業上對我不厭其煩的指導，帶領我進入射頻積體電路的領域，使學生得以順利完成此論文。感謝詹益仁、呂學士、郭仁財教授能在百忙之中抽空參加學生的口試，並且不吝惜的給予學生指導。



感謝918的夥伴們，宗翰、大為、伯均、志發學長；珍儀學姊；明奇、為昱、仰涵、智琦、紹宇夥伴；澤宏、聖哲、宇文、智凱學弟，謝謝你們在研究及學業上的指導，更謝謝你們帶給我的所有歡樂。也感謝NDL實驗室的學長們，不辭辛勞的替我量測電路。

感謝我的家人，爸爸、媽媽、大姊、姐夫、二姐，雖然大部分的時間我人在新竹，你們卻無時無刻的鼓勵我，給我關懷，讓我倍感溫暖。感謝我的女友舜雯，在這兩年之中，我無法常常在你身邊，但一路上，你仍繼續陪伴著我、支持我、鼓勵我，真的很謝謝你！

最後！給我所有的好友們：有你們，真好！

目錄

摘要 (中文)	i
摘要 (英文)	ii
致謝.....	iii
目錄	iv
圖目錄	vi
表目錄.....	x
第一章 緒論.....	1
1.1 前言.....	2
1.2 論文簡介.....	2
第二章 射頻收發機架構.....	3
2.1 前言.....	4
2.2 接收機架構.....	5
2.2.1 外差式接收機.....	5
2.2.2 零中頻接收機.....	7
2.2.3 低中頻接收機.....	11
2.2.4 寬中頻接收機.....	12
2.3 發射機架構.....	13
2.3.1 直接轉換發射機.....	13
2.3.2 雙重轉換發射機.....	13
第三章 耦合電感壓控振盪器.....	15
3.1 前言.....	16
3.2 基本原理及電路架構.....	16
3.2.1 基本原理.....	16
3.2.2 環型振盪器.....	23
3.2.3 LC 振盪器.....	26
3.3 重要參數.....	29
3.3.1 相位雜訊.....	29
3.3.2 電壓增益.....	33
3.3.3 輸出功率.....	33
3.4 LC 共振腔電感設計.....	34
3.4.1 平面電感.....	34

3.4.2 耦合電感.....	35
3.4.3 堆疊電感.....	37
3.5 耦合電感差動相位壓控振盪器.....	41
3.5.1 電路原理及架構.....	41
3.5.2 量測結果.....	45
3.6 耦合電感正交相位壓控振盪器.....	49
3.6.1 電路原理及架構.....	49
3.6.2 量測結果.....	52
第四章 空隙濾波放大器.....	57
4.1 前言.....	58
4.2 阻抗轉換濾波器.....	58
4.2.1 二階 Chebyshev 濾波器.....	58
4.2.2 二階空隙耦合濾波器.....	60
4.3 微帶線式空隙濾波放大器.....	63
4.3.1 電濾原理及架構.....	63
4.3.2 模擬結果.....	65
4.4 共平面波導式空隙濾波放大器.....	68
4.4.1 電濾原理及架構.....	68
4.4.2 模擬結果.....	70
第五章 結論.....	74
附錄 A 阻抗轉換濾波器之 Matlab 程式.....	76
參考文獻.....	79

圖目錄

圖 2.1 基本射頻收發機架構	4
圖 2.2 (a) 單級外差式接收機 (b) 單級外差式頻譜轉換	5
圖 2.3 外差式的鏡像訊號抑制 (a) 高中頻 (b) 低中頻	6
圖 2.4 二級外差式接收機	7
圖 2.5 (a) 零中頻接收機 (b) 零中頻接收機頻譜轉換	8
圖 2.6 非對稱式頻譜直接轉換降頻	8
圖 2.7 正交相位零中頻式接收器	9
圖 2.8 直接降頻架構直流偏移原因	9
圖 2.9 直接降頻增益/相位不匹配	10
圖 2.10 不理想效應：(a) 振幅 (b) 相位	10
圖 2.11 偶次諧波失真	11
圖 2.12 低中頻接收機	12
圖 2.13 寬中頻接收機	12
圖 2.14 正交相位直接轉換發射機	13
圖 2.15 雙重轉換發射機	14
圖 3.1 回授電路	17
圖 3.2 Regenerate 過程	17
圖 3.3 以不同觀點分析振盪條件	19
圖 3.4 置入一個頻率選擇電路於回授電路中	19
圖 3.5 (a) 非理想共振腔 (b) 非理想共振腔並聯一負電阻	20
圖 3.6 單埠負電阻振盪器	20

圖 3.7 單埠負電阻振盪器之小訊號模型	21
圖 3.8 單極點回授系統	23
圖 3.9 雙極點回授系統	24
圖 3.10 置入一個理想反相放大器於雙極點回授	24
圖 3.11 三極點回授系統	25
圖 3.12 大信號振盪波型	25
圖 3.13 多級環型振盪器 (a) 單端 (b) 差動	26
圖 3.14 交錯耦合振盪器	27
圖 3.15 (a) 源極隨耦器 (b) 等效電路	28
圖 3.16 交錯耦合震盪器負電阻示意圖	28
圖 3.17 訊號相量偏移量	29
圖 3.18 (a) 理想振盪器 (b) 非理想振盪器	30
圖 3.19 定義相位雜訊	30
圖 3.20 Lesson's Model	31
圖 3.21 相位雜訊對接收機的影響 (a) 理想振盪器 (b) 實際振盪器	32
圖 3.22 相位雜訊對發射機的影響 (a) 理想振盪器 (b) 實際振盪器	32
圖 3.23 壓控振盪器的增益	33
圖 3.24 平面電感	34
圖 3.25 GaAs 電感等效模型	34
圖 3.26 耦合電感	35
圖 3.27 耦合電感	36
圖 3.28 堆疊電感	38
圖 3.29 兩個線圈電感串接	38
圖 3.30 Crossed-Coupled Pair 壓控振盪器 (a) 直接回授 (b) 電容回授	41
圖 3.31 耦合電感回授壓控振盪器	42
圖 3.32 耦合電感之電路佈局 (a) 金屬層一 (b) 金屬層二	43

圖 3.33 利用 IE3D 模擬耦合電感 (a) 模擬圖 (b) 模擬結果	44
圖 3.34 耦合電感差動相位壓控振盪器電路	44
圖 3.35 耦合電感差動相位壓控振盪器 Die Photo	45
圖 3.36 Board Level 量測	45
圖 3.37 頻率與功率量測結果	46
圖 3.38 相位雜訊量測結果	46
圖 3.39 可調範圍量測結果	47
圖 3.40 Vtune 對 Power 的量測結果	47
圖 3.41 (a) 注入訊號於振盪器 (b) 小訊號模型	49
圖 3.42 (a) 振盪器耦合相接 (b) 振盪器耦合相接電路圖	50
圖 3.43 振盪器耦合相接小訊號模型	50
圖 3.44 耦合電感正交相位壓控振盪器電路	51
圖 3.45 耦合電感正交相位壓控振盪器電路 Die Photo	52
圖 3.46 Board Level 量測	52
圖 3.47 頻率與功率量測結果	53
圖 3.48 相位雜訊量測結果	53
圖 3.49 可調範圍量測結果	54
圖 3.50 Vtune 對 Power 的量測結果	54
圖 4.1 二階低通濾波器	59
圖 4.2 空隙濾波推導	62
圖 4.3 帶通放大器示意圖	63
圖 4.4 微帶線式空隙濾波放大器	64
圖 4.5 微帶線式空隙濾波放大器之電路佈局	64
圖 4.6 K 值模擬	65
圖 4.7 B 值模擬	65
圖 4.8 S 參數模擬	66

圖 4.9	S 參數模擬	66
圖 4.10	IIP3 模擬	67
圖 4.11	P1dB	67
圖 4.12	帶通放大器示意圖	69
圖 4.13	共平面波導式空隙濾波放大器	69
圖 4.14	共平面波導式空隙濾波放大器之電路佈局	69
圖 4.15	K 值模擬	70
圖 4.16	B 值模擬	70
圖 4.17	S 參數模擬	71
圖 4.18	S 參數模擬	71
圖 4.19	IIP3 模擬	72
圖 4.20	P1dB 模擬	72



表目錄

表 3.1 環型振盪器與 LC 振盪器之比較	29
表 3.2 耦合電感差動相位壓控振盪器規格	48
表 3.3 耦合電感正交相位壓控振盪器規格	55
表 3.4 期刊論文之比較	56
表 3.5 期刊論文之比較 (FOM)	56
表 4.1 微帶線式空隙濾波放大器規格	68
表 4.2 共平面波導式空隙濾波放大器規格	73



第一章

緒論



1.1 前言

從古至今，人類對於訊息溝通的渴望從未遞減過，鳴金擊鼓、飛鴿傳書、裊裊狼煙、孔明燈等，雖然溝通的方式不同，但最終的目的就是傳達訊息給對方。隨著時代的演進，人類對於資訊及溝通的渴望已經從獲得的需求性轉為獲得的即時性，因此，為了在任何地方、任何時間都能獲取即時資訊，大量的無線通訊產品也因此孕育而生，如手機、GPS、WLAN 等產品，以滿足大眾對於資訊的需求。在通訊晶片中，就屬射頻晶片的門檻最高，原因是：第一，因射頻電路設計需考量雜訊、線性度、功率消耗、阻抗匹配、操作頻率、直流電壓供應、信號振幅及系統規格之間的衡量，使得設計困難。第二，相較於類比電路，射頻電路還需具備微波工程、電磁理論、通訊理論與半導體物理等知識，才能設計出完善的電路。第三，精準的主動與被動模型難以獲得，造成設計的偏差。因此，一位射頻工程師是需要經驗的累積與長時間培養的。隨著資訊量需求的提高，為了獲得較寬的傳輸頻寬，而發展出各種無線通訊之協定，並且工作頻率也越來越高，這對於射頻電路而言將會是一大挑戰。

1.2 論文簡介

本論文共分五個章節，第一章節為序論，說明了無線通訊的概論與論文結構。第二章將介紹無線收發機的架構。第三章介紹振盪器的基本理論，最後利用 GCT 2.0 um InGap/GaAs HBT 的製程實現耦合電感壓控振盪器電路。第四章介紹阻抗轉換濾波器的設計方法，並利用 WIN 0.15 um pHEMT 製程實現 60GHz 的空隙濾波放大器電路。第五章則為本論文之結論。

第二章

射頻收發機架構



2.1 前言

如圖2.1所示，為一個基本射頻收發機架構，包含了切換器 (Switch)、低雜訊放大器 (Low Noise Amplifier)、功率放大器 (Power Amplifier)、混頻器 (Mixer)、濾波器 (Filter) 及頻率合成器 (Synthesizer) 等。在發射端，調變的基頻 (Baseband) 訊號藉由混頻器升頻至中頻 (IF) 與射頻 (RF)，再經由功率放大器推動天線將訊號傳送出去。在接收端，射頻訊號先經由低雜訊放大器放大，再經由混頻器降頻至中頻與基頻以利訊號解調工作。

一個射頻前端電路的設計需考慮複雜度、價格、功率消耗、外接元件數目以及系統規格等需求來選擇適當的收發機架構，本章將簡略的介紹各種收發機架構。

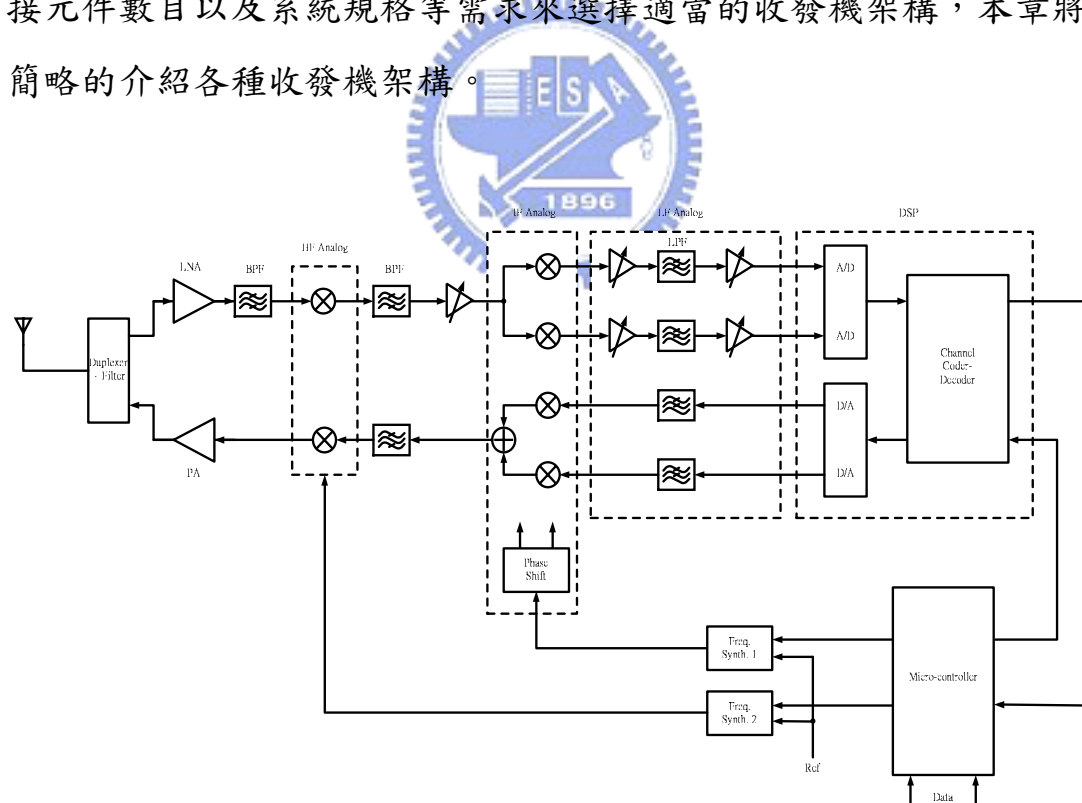


圖2.1 基本射頻收發機架構

2.2 接收機架構

2.2.1 外差式接收機 (Heterodyne Receiver)

單級外差式接收機

圖2.2為一單級外差式接收機，天線接收射頻訊號之後，先經由頻帶選擇濾波器 (Band Select Filter) 濾掉頻帶外之訊號，再由低雜訊放大器放大訊號，然後藉由混頻器與本地端振盪器混頻降至中頻。外差式接收器中有一個鏡像頻率干擾的問題，所謂鏡像頻率，就是其經由混頻器降頻之後與射頻訊號降至相同之頻率，如射頻訊號為 $\omega_{LO} + \omega_{IF}$ ，則鏡像訊號之頻率即為 $\omega_{LO} - \omega_{IF}$ ，這將會使得訊號頻譜重疊無法分辨。因此，外差式接收器必需在混頻器之前加上一鏡像去除濾波器 (Image Rejection Filter)，以濾掉鏡像頻率。由於此濾波器需要高的 Q 值，通常在晶片外實現，因此會增加面積而不利系統整合。訊號經由混頻器降至中頻頻段之後，再經由頻道選擇濾波器 (Channel Select Filter) 取出所要的頻道。最後，訊號再經由可調增益放大器 (Variable Gain Amplifier) 調整訊號振幅準位，以利下一級的類比/數位轉換器 (A/D Converter) 有適當的動態範圍來完成訊號轉換。

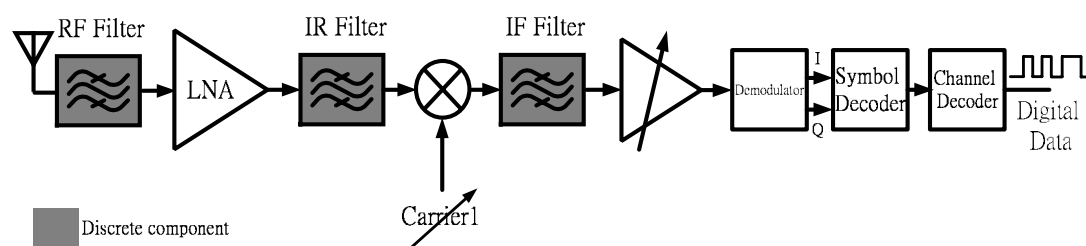


圖2.2 (a) 單級外差式接收機

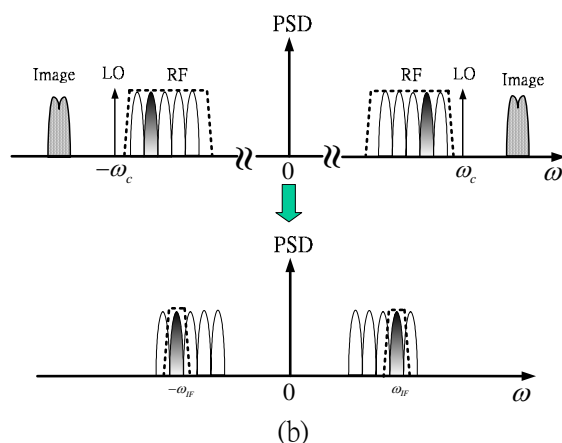


圖2.2 (b) 單級外差式頻譜轉換

由圖2.3所示，我們可發現，中頻的選擇將對系統的靈敏度和選擇度有重大的影響。如圖2.3 (a)，選擇較高的中頻，鏡像訊號與需要的訊號距離較遠，則可選擇容易實現的濾波器（低 Q 值）去除鏡像訊號，但由於中頻的頻率較高，頻道選擇濾波器必須使用較難實現的濾波器（高 Q 值）。相反地，如圖2.3 (b) 所示，選擇低的中頻，鏡像訊號將難以濾除，不過頻道選擇濾波器較容易達成。

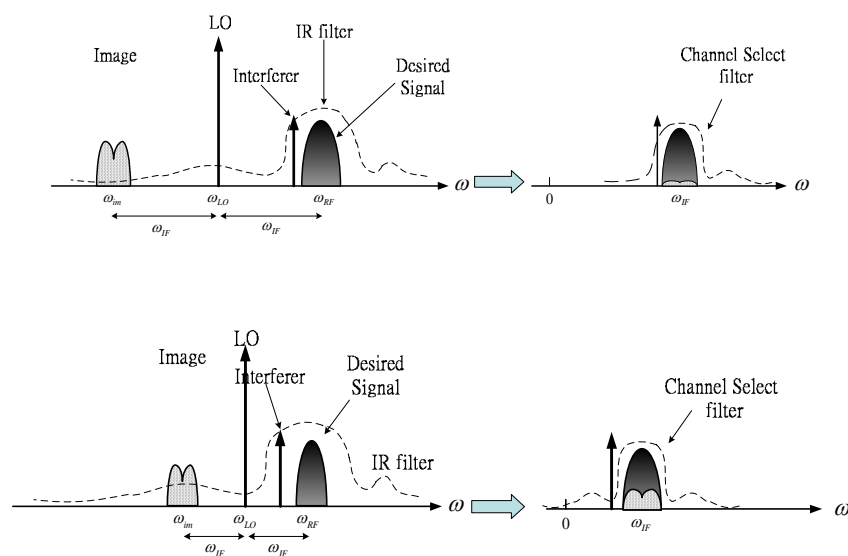


圖2.3 外差式的鏡像訊號抑制：(a) 高中頻。(b) 低中頻。

綜合以上所述，中頻的選擇，需考慮鏡像訊號和所需訊號間的距離，作為鏡像去除濾波器的設計考量，此為單級外差式接收器最大的特色，如何選擇中頻，意味者系統靈敏度、選擇度之間的考量。

多級外差式接收器

如前一節所述，單級外差式的中頻選擇造成靈敏度、選擇度之間的取舍。若使用多級外差式接收器，則鏡像去除和頻道選擇濾波器分散在多級混頻器之間完成，即是將訊號分次降頻，則可減輕濾波器對 Q 值的要求。如下圖2.4為一雙中頻二級外差式的接收機，由於每一級的混頻器皆有鏡像訊號的存在，因此必須在各級混頻器之前置入濾波器來去除鏡像訊號，所以必須付出外接濾波器的數目。

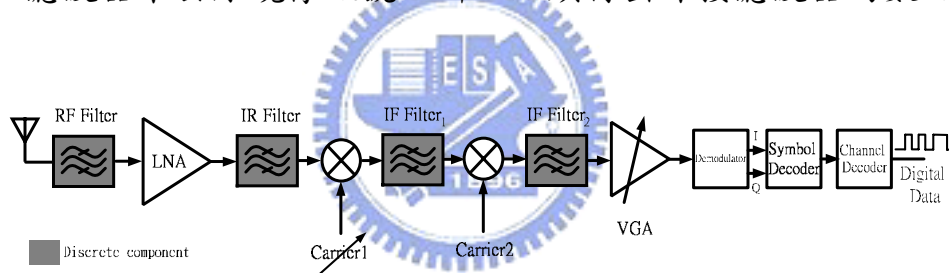


圖2.4 二級外差式接收機

2.2.2 零中頻接收機(Zero-IF Receiver)

如前一節所述，外差式接收機雖然具有設計及功能上的優勢，但由於製作上所需的模組必須仰賴外接元件來達成，所以無法整合系統。而零中頻架構可以解決上述外差式收接收機的問題，如圖2.5所示，射頻訊號先經過低雜訊放大器放大之後，直接由本地振盪訊號降至基頻頻率。由於本地振盪訊號頻率與射頻訊號相同，所以沒有鏡像訊號的問題，而無須置入鏡像去除濾波器。此外，訊號降至

基頻訊號之後，頻道選擇濾波器以基頻濾波器取代，這將有助於晶片整合。

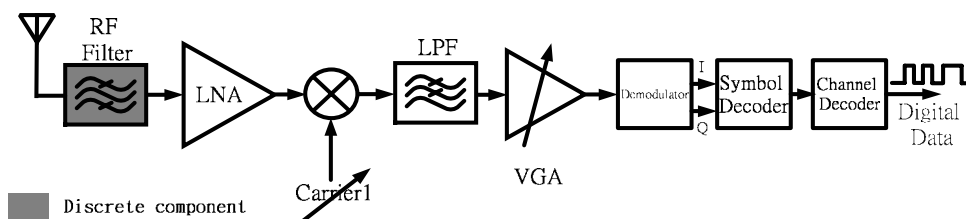


圖2.5 (a) 零中頻接收機

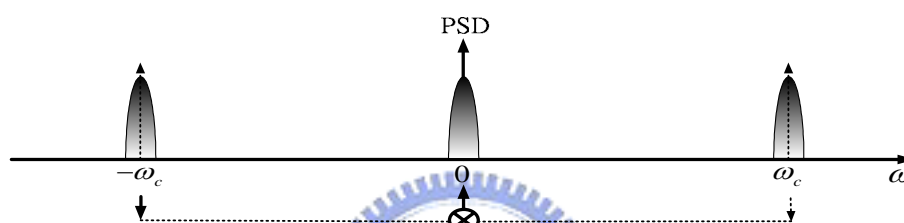


圖2.5 (b) 零中頻接收機頻譜轉換

然而，如圖2.6所示，在大部份的情況下，射頻訊號的頻譜可能不對稱，為了避免降頻訊號的重疊，我們可以利用正交相位的複頻域降頻方法來去除重疊的訊號。如圖2.7所示，為一個較常見的直接降頻架構。

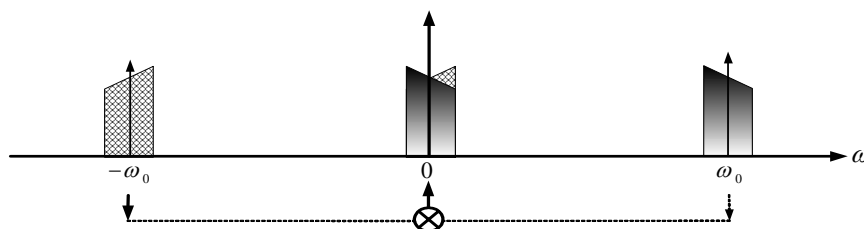


圖2.6 非對稱式頻譜直接轉換降頻

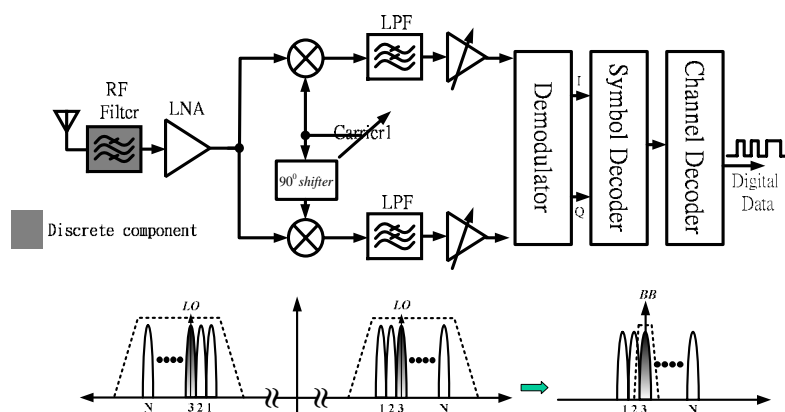


圖2.7 正交相位零中頻式接收器

而直接降頻接收機仍需解決以下問題：

直流偏移

如圖2.8 (a)，因為本地振盪器訊號及射頻訊號頻率相同，且混頻器的隔離度為非理想，LO訊號將會耦合至RF端，被低雜訊放大器反射回來後與LO自我混頻，產生直流訊號。另一種情況為圖2.8(b)所示，接收訊號耦合至LO端之後再與同頻率的干擾訊號自我混頻，而產生直流訊號，直流偏移將會造成下級的類比/數位轉換器飽和而操作錯誤。

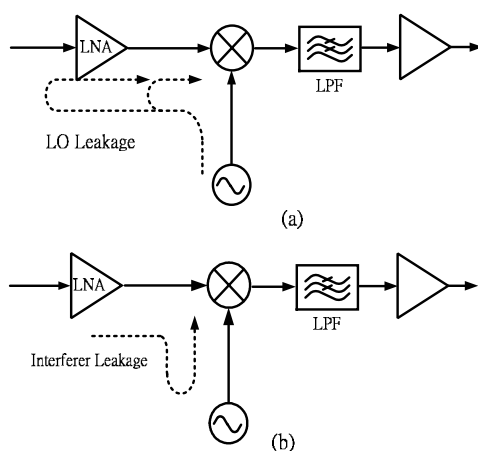


圖2.8 直接降頻架構直流偏移原因

直流偏移問題，可提高類比數位轉換器的動態範圍來解決，但這將會增加設計的困難度。另一種解決方式，則是利用耦合電容去除直流偏移成份。其缺點是需使用大電容且同時犧牲了基頻訊號的低頻成份，使訊號產生失真，對於某些的調變並不適用。

增益/相位不匹配

由於直接降頻式在 RF 頻帶產生 I/Q 訊號，其訊號可能產生不匹配的清況，如圖2.9所示，此 I/Q 訊號在振幅及相位上造成的誤差將造成降頻訊號的星狀圖(Constellation)，飄移而提高傳輸位元錯誤率(Bit Error Rate)，圖2.10所示。

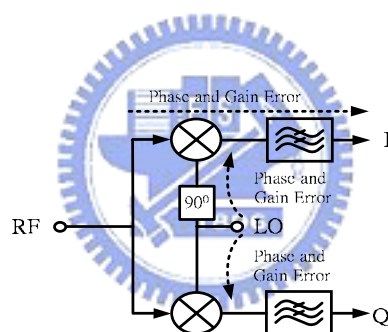


圖2.9 直接降頻增益/相位不匹配

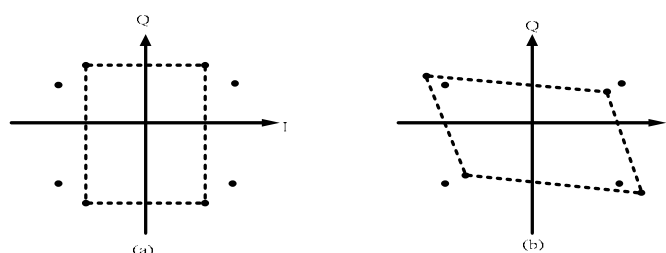


圖2.10 不理想效應：(a) 振幅。(b) 相位。

偶次諧波失真(Even-Order Distortion)

由於直接降頻將訊號降到基頻附近，若在通道附近的射頻干擾訊號會由於放大器電路產生的偶次諧波失真而將干擾置於基頻頻帶，圖 2.11，表示有兩個鄰近的干擾訊號，經過主動電路產生的二次與三次諧波訊號干擾的示意圖。在超外差架構中，射頻訊號降至中頻因而不與二次諧波重疊，且干擾訊號已被中頻濾波器抑制，故其二次諧波可被忽略。

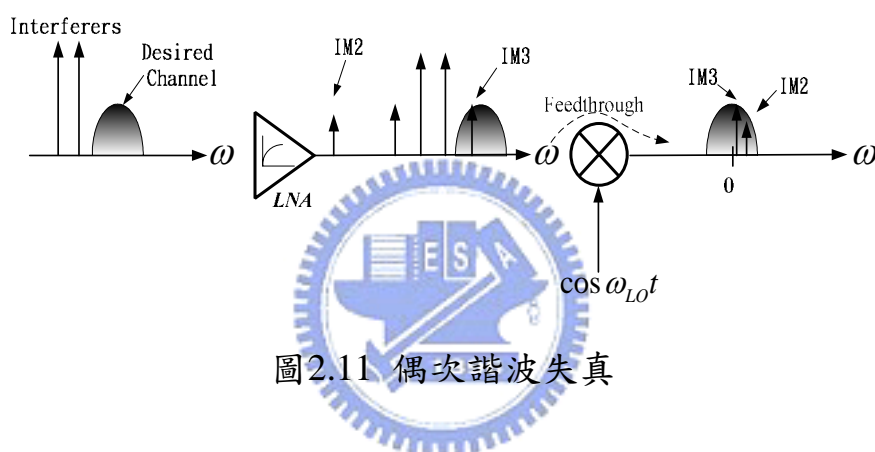


圖2.11 偶次諧波失真

顫動雜訊(Flicker Noise)

除了直流偏移之外，低頻的顫動雜訊也是零中頻式接收機所必須面對的問題。由於電晶體的顫動雜訊其功率頻譜密度為 $1/f$ 的曲線，將會影響直接降頻至基頻的訊號。

2.2.3 低中頻接收機 (Low-IF Receiver)

如圖 2.12 所示為一低中頻接收器架構，將射頻訊號降頻至中頻，雖然也有鏡像訊號的問題，但可利用正交相位的架構，使得所需訊號與鏡像訊號產生不同的相位響應，再用多相位濾波器來分辨鏡像訊號

和所需訊號而省去鏡像濾波器。由於需要I/Q兩個路徑，一樣會有增益與相位的不匹配而對鏡像抑制造成影響。

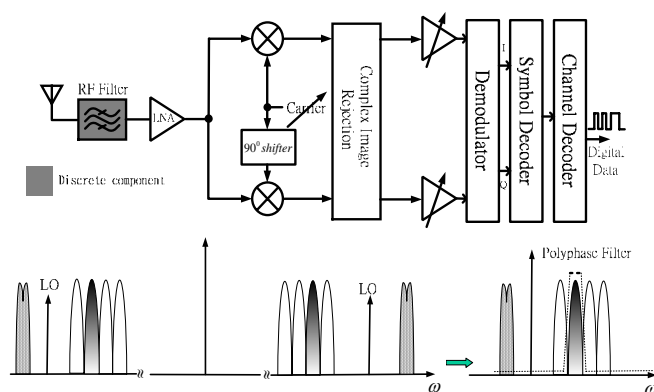


圖 2.12 低中頻接收機

2.2.4 寬中頻接收機 (Wideband-IF Receiver)

寬中頻接收機結合中頻與零頻接收機的架構，如圖2.13所示。射頻訊號經過二級的混頻器降到基頻，第一級經過一個低通濾波器將高頻的部份濾除，而保留所有的頻道，最後再由第二級的混頻器將訊號降至基頻，而頻道的選擇是經由第二級的頻率合成器調整頻率來完成。在此種架構中，中頻頻帶不再受限於中頻濾波器，因此較能符合一個多模式的系統不同規格的要求。

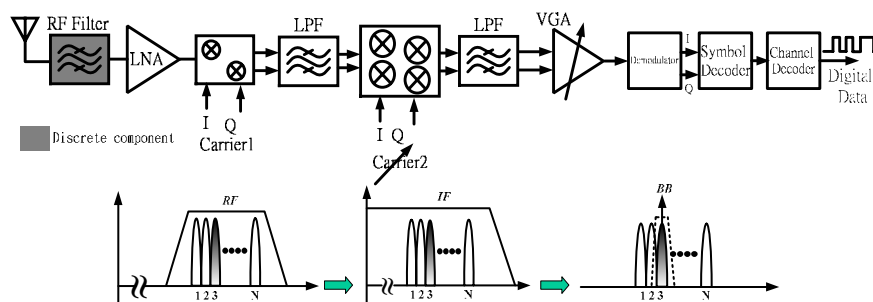


圖 2.13 寬中頻接收機

2.3 發射機架構

2.3.1 直接轉換發射機

圖2.14為直接轉換模式發射器架構，此類型的發射器將 I/Q 相位之基頻訊號，經過數位類比轉換器及濾波器處理後，再經由混頻器調變並且同時升頻至射頻頻率，最後經由功率放大器放大藉由天線傳送出去。此發射機可省去中頻的電壓控制振盪器與鎖頻迴路，且可避免使用外接的中頻濾波器，可大幅降低晶片面積及製作成本。上述為直接轉變模式發射器的優點，但是在實際的電路製作上，仍存在許多挑戰。例如，I/Q 訊號途徑的相位與增益誤差造成效能的降低、振盪器拉扯效應（VCO Pulling）等仍需克服。

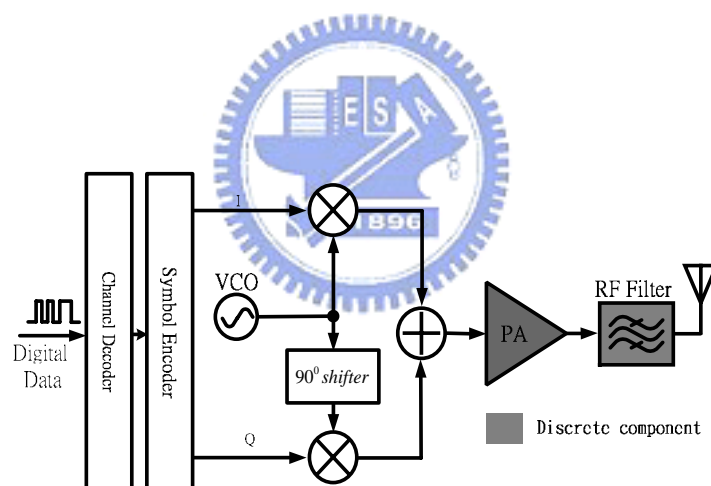


圖2.14 正交相位直接轉換發射機

2.3.2 雙重轉換發射機 (Two-Step Transmitter)

為避免振盪器拉扯效應，可以將基頻訊號由 I/Q 通道先升至中頻處，最後再升至射頻頻段，如下圖2.15所示，其中 BPF1濾掉不必要的 IF 諧波項，BPF2則濾掉去除不要的邊頻帶(Sideband)。很明顯地，由於 I/Q 調變在較低的頻率工作其匹配的特性比較好。但在第

二次的升頻中，混頻器會產生兩個一樣的邊頻(Up Sideband Low Sideband :USB&LSB)，一般而言需要高達50~60dB 的抑制功能來去除不必要的邊頻。而在此射頻頻帶，通常需要在功率放大器及混頻器之間加一上一個外接的高 Q 值濾波器，造成成本的增加。

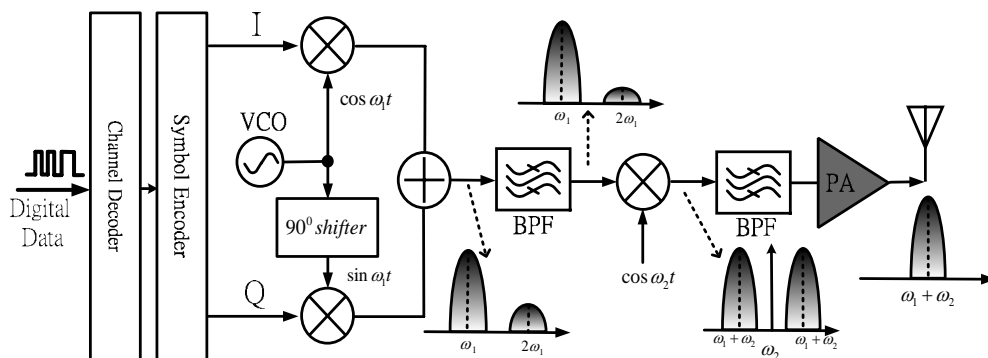


圖2.15 雙重轉換發射機



第三章

耦合電感壓控振盪器



3.1 前言

在無線通訊系統的收發機 (Transceiver) 中，無論是接收機 (Receiver) 或是發射機 (Transmitter) 端，皆會置入一個混頻器 (Mixer) 作為降頻 (Down Conversion) 與升頻 (Up Conversion) 的動作，而混頻器升頻與降頻的參考頻率是由本地振盪器 (Local Oscillator) 所提供，為避免射頻 (Radio Frequency) 訊號在降頻的過程中造成訊號失真，或是在升頻過程中干擾其他鄰近頻帶 (Adjacent Channel) 之訊號，因而如何設計一個穩定且乾淨的振盪器電路，對於整個無線通訊系統而言，是相當重要的。本章首先將會介紹振盪器的基本原理、電路架構、重要參數、電感設計，並利用 GCT 2.0 μm InGaP/GaAs HBT 的製程實現壓控振盪器電路：耦合電感差動相位壓控振盪器 (Coupled Inductor Differential Phase Voltage Controlled Oscillator)、耦合電感正交相位壓控振盪器 (Coupled Inductor Quadrature Phase Voltage Controlled Oscillator)。

3.2 基本原理及電路架構

3.2.1 基本原理

類比回授觀點

就傳統類比電路的理論觀點而言，振盪器可視為一個具有回授路徑的放大器電路，如圖 3.1 所示，相較於一般回授放大器設計的最大差異點，振盪器是設計在回授電路不穩定的狀態下，來產生一個週期性的訊號。

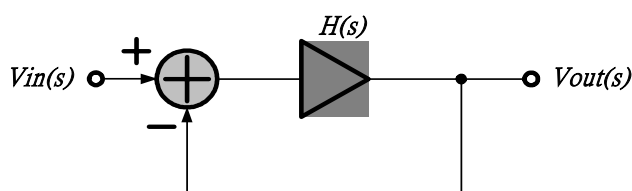


圖 3.1 回授電路

圖 3.1 所示的回授電路經過計算整理之後，我們可以得到其轉換函式 (transfer function) 為 (3.1) 式：

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{H(s)}{1+H(s)} \quad (3.1)$$

我們可以發現，若角頻率為 ω_0 ， $s = j\omega_0$ 、 $H(j\omega_0) = -1$ 時，則回授放大器的閉迴路增益將會趨近於無限大。因此，在此條件下，電路將對頻率為 ω_0 之雜訊無限期的放大 (regenerate)，直到訊號達到飽和狀態，產生一個穩定的週期性訊號，此放大過程可由圖 3.2 所示。

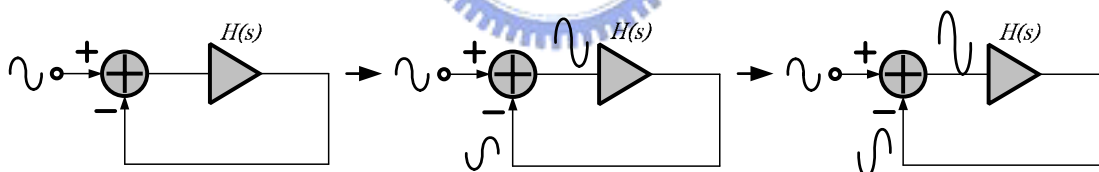


圖 3.2 Regenerate 過程

而我們可以用幾何級數序列的方式表示圖3.2之放大過程，假設迴路相位偏移 $\angle H(j\omega_0) = 180^\circ$ ，則 V_{out} 可表為：

$$V_{out} = V_{in} + |H(j\omega_0)| \cdot V_{in} + |H(j\omega_0)|^2 \cdot V_{in} + \dots \quad (3.2)$$

若 $|H(j\omega_0)| > 1$ 時，則 (3.2) 式之和 V_{out} 將會發散。

若 $|H(j\omega_0)| < 1$ 時，則 (3.2) 式之和 $V_{out} = \frac{V_{in}}{1 - |H(j\omega_0)|} < \infty$ 。

由上述討論可知，若一個負回授電路同時符合下列兩個條件：(1) 放大器增益， $|H(j\omega_0)| \geq 1$ 。(2) 放大器的相位偏移， $\angle H(j\omega_0) = 180^\circ$ 時，則電路將會放大 ω_0 之雜訊而產生振盪訊號，我們稱此條件為巴克豪森條件(Barkhausen criteria)。

$$|H(j\omega_0)| \geq 1 \quad (3.3)$$

$$\angle H(j\omega_0) = 180^\circ \quad (3.4)$$

上述巴克豪森條件為必須但並非是絕對的，我們仍必須考慮到製程上的誤差以及溫度變化對電路的影響，所以為了確保電路能滿足振盪條件，我們通常選擇放大器增益至少為所需值的二或是三倍以上。

上述的討論是針對負回授電路而言，所以巴克豪森的第二條件相位偏移為 $\angle H(j\omega_0) = 180^\circ$ ，若是正回授系統呢？我們將利用圖3.3來作討論。圖3.3 (a) 為負回授系統，直流部分提供了 180° 相位偏移，頻率相關的相位偏移為 180° ，滿足相位偏移條件；圖3.3 (b) 為正回授系統，直流相位偏移為 0° ，頻率相關的相位偏移為 360° ，此條件仍可產生振盪；圖3.3 (c) 為正回授系統，直流相位偏移為 0° ，頻率相關相位偏移為 0° ，此電路仍符合振盪條件。總而言之，無論是正回授系統或是負回授系統，直流相位偏移與頻率相關相位偏移之和為 0° 或是 360° 之倍數時，依舊是滿足巴克豪森的相位偏移條件。

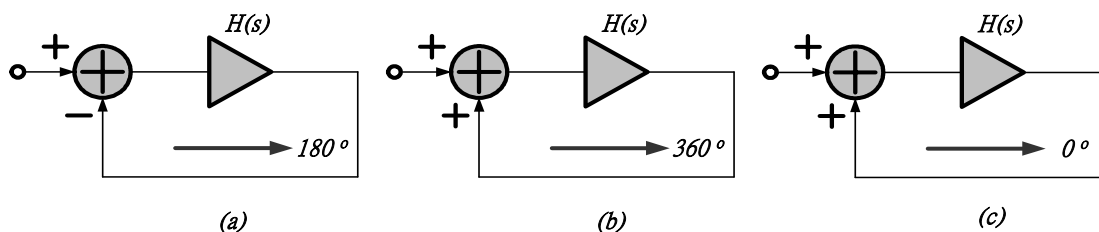


圖 3.3 以不同觀點分析振盪條件：(a) 負回授，相位 180° 。
 (b) 正回授，相位 360° 。(c) 正回授，相位 0° 。

通常在射頻積體電路的設計當中，常會置入一個頻率選擇電路，如 LC 共振腔，以粹取所需的振盪頻率，而此頻率選擇電路視為回授電路的一部份，必須滿足巴克豪森準則。

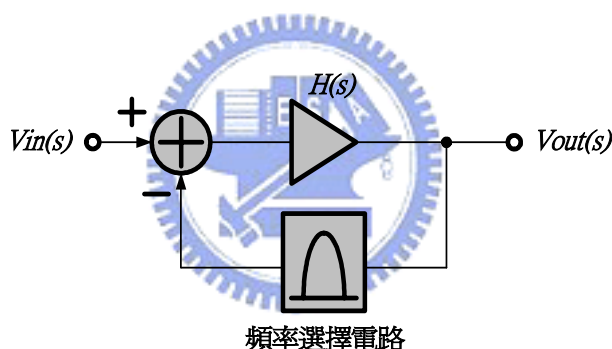


圖 3.4 置入一個頻率選擇電路於回授電路中

高頻負電阻觀點

除了類比電路的回授觀點之外，高頻電路通常以負電阻的觀點來設計振盪器電路。直觀的如圖 3.5 (a) 所示，為一個具有電阻 R_p 損耗的非理想共振腔，若此共振腔輸入一個脈衝電流，則輸出訊號會因為電阻 R_p 消耗能量而造成衰減，使得訊號消失。若非理想共振腔並聯一個 $-R_p$ 的負電阻，如圖 3.5 (b) 所示，則整體電阻值 $R_p \parallel -R_p$ 將會

趨近無限大，使得電路成為無損耗的理想共振腔，因此輸出波型將不會衰減。而通常負電阻，可藉由主動電路來產生。

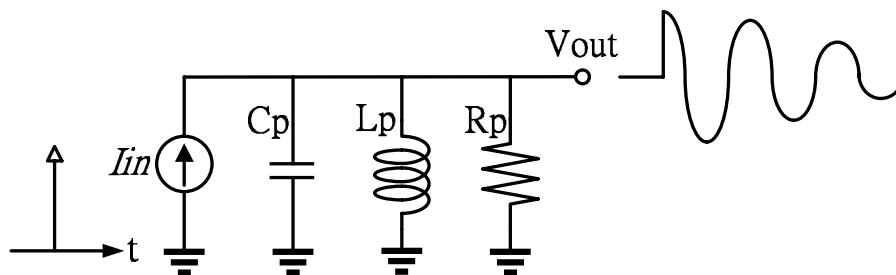


圖 3.5 (a) 非理想共振腔

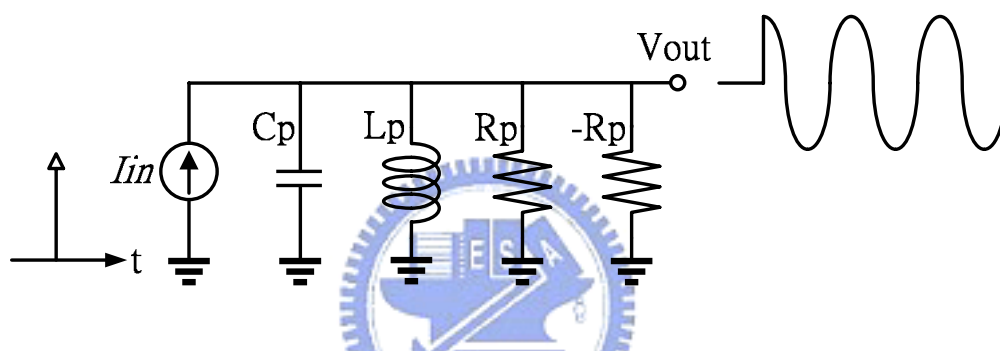


圖 3.5 (b) 非理想共振腔並聯一負電阻

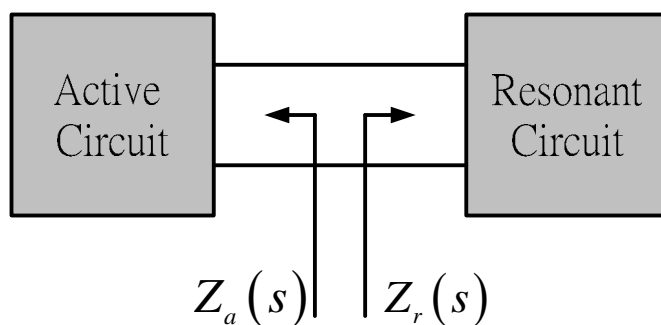


圖 3.6 單埠負電阻振盪器

上述是以直觀的方式來解釋利用負電阻來設計振盪器的原理，以下我們將用詳細的推導來證明。圖 3.6 為一個單埠負電阻振盪器之示意圖，電路可分為兩個部份，分別為主動電路與共振電路，主動電路提供負電阻與 R_p 並聯產生無限大阻抗；共振電路則是用來當做頻率選擇。假設主動電路輸入阻抗為 $Z_a(s)$ 和共振腔電路的輸入阻抗為 $Z_r(s)$ 。

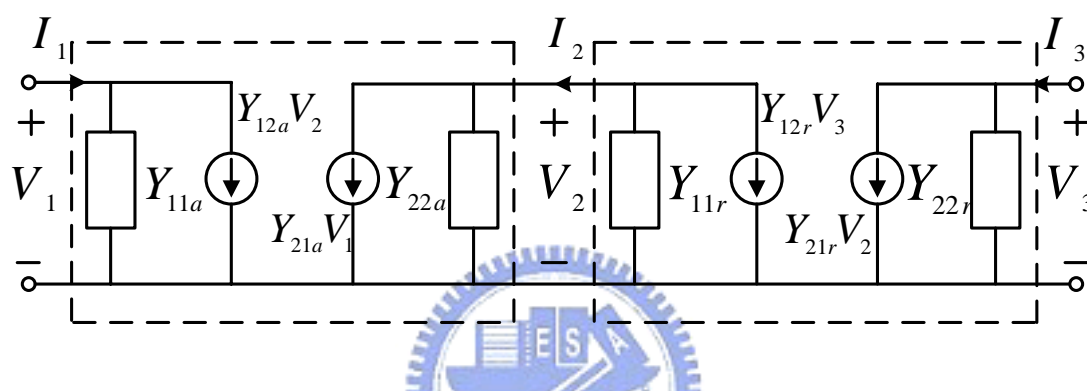


圖 3.7 單埠負電阻振盪器之小訊號模型

我們可用圖 3.7 來表示單埠負電阻振盪器的小訊號模型，利用克希赫夫電流定律 (KCL)，可以寫出電路的方程式如下：

$$\begin{pmatrix} I_1 \\ 0 \\ I_3 \end{pmatrix} = \begin{pmatrix} Y_{11a} & Y_{12a} & 0 \\ Y_{21a} & (Y_{22a} - Y_{11r}) & Y_{12r} \\ 0 & Y_{21r} & Y_{22r} \end{pmatrix} \begin{pmatrix} V_1 \\ V_2 \\ V_3 \end{pmatrix} \quad (3.5)$$

其中下標a為主動電路部份，下標r代表共振電路部份。振盪的條件是，當外部無訊號輸入時 ($I_1=I_3=0$)，電路仍會有輸出信號 (V_1, V_2, V_3 皆不等於0)。

因此，

$$\det \begin{vmatrix} Y_{11a} & Y_{12a} & 0 \\ Y_{21a} & (Y_{22a} - Y_{11r}) & Y_{12r} \\ 0 & Y_{21r} & Y_{22r} \end{vmatrix} = 0 \quad (3.6)$$

即，

$$Y_{11a}(Y_{11r}Y_{22r} - Y_{21r}Y_{12r}) + Y_{22r}(Y_{11a}Y_{22a} + Y_{21a}Y_{12a}) = 0 \quad (3.7)$$

又主動電路和共振腔的等效電導分別為：

$$Y_a(s) = Y_{22a} - \frac{Y_{21a}Y_{12a}}{Y_{11a}} \quad (3.8)$$

$$Y_r(s) = Y_{11r} - \frac{Y_{21r}Y_{12r}}{Y_{22r}} \quad (3.9)$$

其合為：

$$Y_a(s) + Y_r(s) = \frac{Y_{11a}(Y_{11r}Y_{22r} - Y_{21r}Y_{12r}) + Y_{22r}(Y_{11a}Y_{22a} + Y_{21a}Y_{12a})}{Y_{11a} \cdot Y_{22r}} \quad (3.10)$$

由 (3.7) 式可知 (3.10) 式之和為零，因此我們可以得到單埠共振電路的振盪條件為：

$$Y_a(s) + Y_r(s) = 0 \quad (3.11)$$

因此我們可以利用主動電路設計一個負電阻，並利用共振腔作頻率選擇，來設計一個振盪器電路。

3.2.2 環型振盪器

首先我們考慮如圖3.8的單極點回授系統，電晶體M1構成一共源級放大器電路，提供了 180° 的直流相位偏移，而電阻R與電容C只有在頻率趨近於無限大時，才可提供 90° 的相位偏移，因此，此單極點回授系統最大只可提供 270° 的相位偏移，電路無法滿足巴克豪森的起振相位條件。

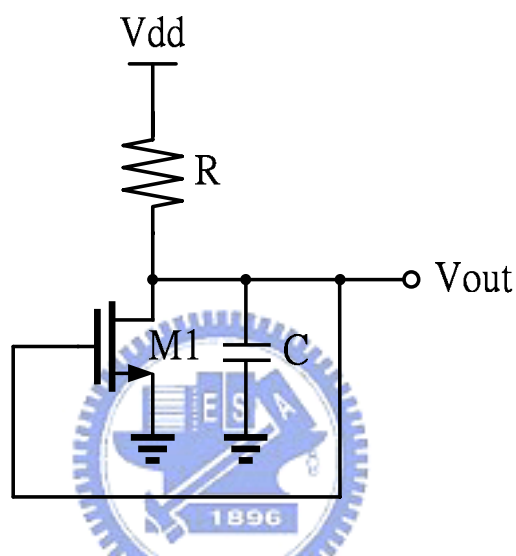


圖 3.8 單極點回授系統

若我們多加入一個共源級放大器，使得電路成為雙極點的回授系統，如圖3.9所示，則此電路最大可提供 540° 相位偏移（ $360^\circ + 180^\circ$ ： 360° 為直流相位， 180° 為RC電路所提供的對大相位偏移），雖然在頻率接近零時，可滿足巴克豪森起振的相位條件，然而此電路將會發生箝制的現象而非振盪，因為當 V_a 電壓一直上升時，會使得 V_b 電壓下降，造成電晶體M1關閉，因而發生了箝制的現象而非振盪。

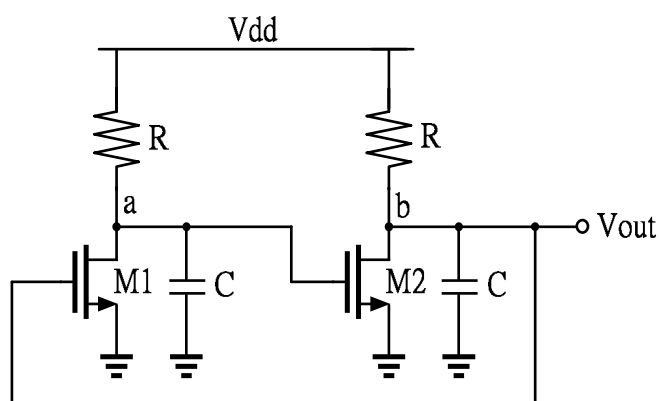


圖 3.9 雙極點回授系統

在回授路徑中加入一個理想的反相放大器，如圖3.10所示，則此回授電路最大可以產生 720° ($540^\circ + 180^\circ$) 的相位偏移，然而兩個RC極點產生的 180° 相位偏移量必須在頻率為無限大時才會產生，因此，此電路仍然無法滿足巴克豪森起振的相位條件。

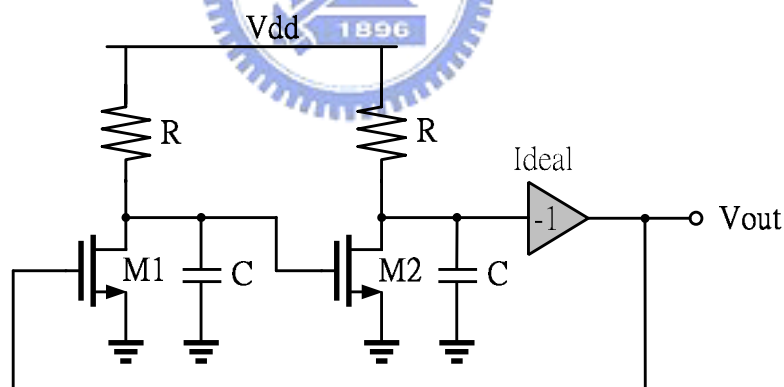


圖 3.10 置入一個理想反相放大器於雙極點回授

圖3.11為三極點回授系統電路，此回授電路最大可以提供 810° ($540^\circ + 270^\circ$) 的相位偏移，若三個RC極點在 ω_0 產生 180° 的相位偏移量，電路將可滿足巴克豪森起振的相位條件，同時若每個單級放大器的增益 $A_o = 2$ 時，則滿足了巴克豪森起振的增益條件，則此將會發

生振盪，而小信號的振盪頻率為 $\omega_{osc} = \sqrt{3}\omega_0$ ，其中 ω_0 為每級電路的 3dB 頻寬。

$$A_o = 2 \tag{3.12}$$

$$\omega_{osc} = \sqrt{3}\omega_0 \tag{3.13}$$

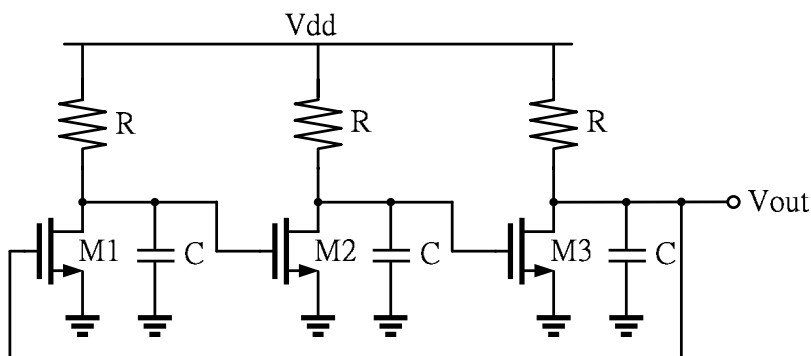


圖 3.11 三極點回授系統

實際振盪器的輸出訊號將會被電路的非線性特性所限制住，因此在估算振盪頻率時，最後的振盪頻率必須以大信號為主，如圖3.12所示，每個反轉電路會延遲 T_d 時間被觸發，因此可以得到大信號週期為 $6T_d$ 。

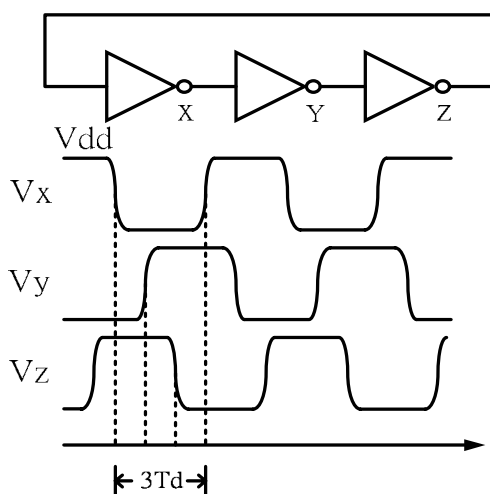


圖 3.12 大信號振盪波型

同理可以獲得多級環型振盪器，如圖3.13所示，分別為單端輸出與差動輸出的電路架構示意圖，振盪頻率可推得如 (3.14) 式：

$$f_{osc} = \frac{1}{2 \cdot N \cdot Td} \quad (3.14)$$

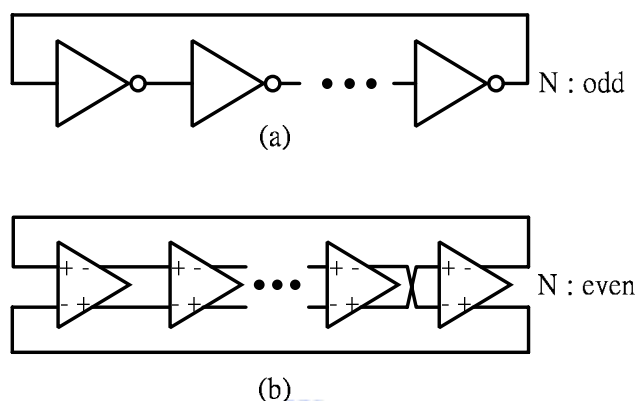


圖 3.13 多級環型振盪器：(a) 單端。(b) 差動。

3.2.3 LC 振盪器

交錯耦合振盪器

由 3.2.1 節可知，一個非理想的 LC 共振腔會因為本身電阻消耗儲存的能量而無法振盪，若並聯一個負電阻於共振腔時，則整體等效電阻值將會趨近於無限大，使得電路成為一個無損耗的理想共振腔，因此訊號將不會因能量消耗而衰減。如圖 3.14 所示，交錯耦合振盪器即是利用上述原理所設計的振盪器，我們可由以下推導得知，電晶體 M1 與 M2 交錯相接將等效成一負電阻。

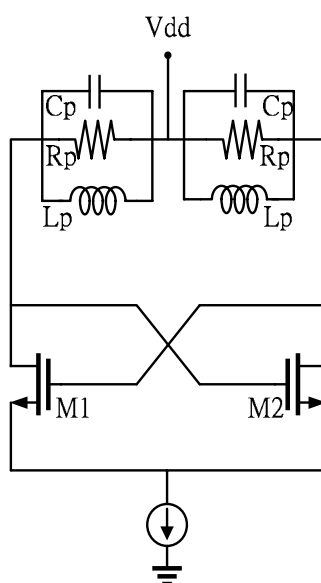


圖 3.14 交錯耦合振盪器。

圖3.15 (b) 為圖3.15 (a) 之等效電路，我可以得到：

$$I_X = g_{m2} \cdot V_2 = -g_{m1} \cdot V_1 \quad (3.15)$$

且

$$V_X = V_1 - V_2 = -\frac{I_X}{g_{m1}} - \frac{I_X}{g_{m2}} \quad (3.16)$$

所以

$$\frac{V_X}{I_X} = -\left(\frac{1}{g_{m1}} + \frac{1}{g_{m2}} \right) \quad (3.17)$$

若 $g_{m1} = g_{m2}$ ，則

$$\frac{V_X}{I_X} = -\frac{2}{g_m} \quad (3.18)$$

而獲得一個等效的負電阻。

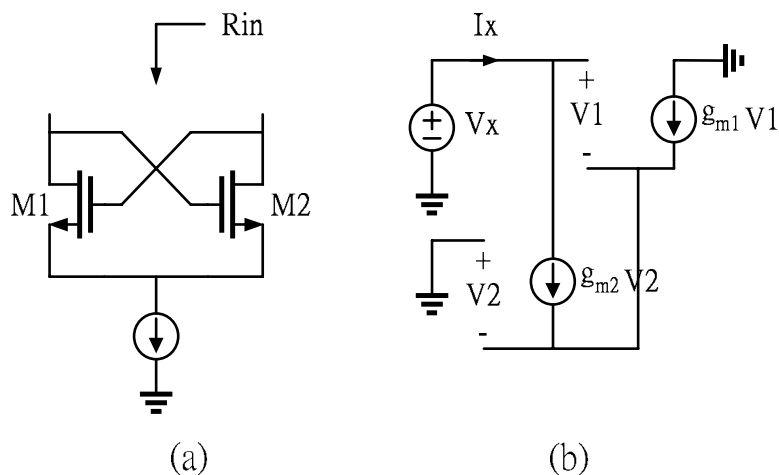


圖 3.15 (a) 源極隨耦器。(b) 等效電路。

因此，在增益足夠之下，並且設計電晶體的偏壓使得：

$$R_p \geq \frac{1}{g_m} \tag{3.19}$$

則此電路將可產生振盪，而其振盪頻率將由LC共振腔決定，其頻率為：

$$f_{osc} = 1/2 \cdot \pi \cdot \sqrt{L_p C_p} \tag{3.20}$$

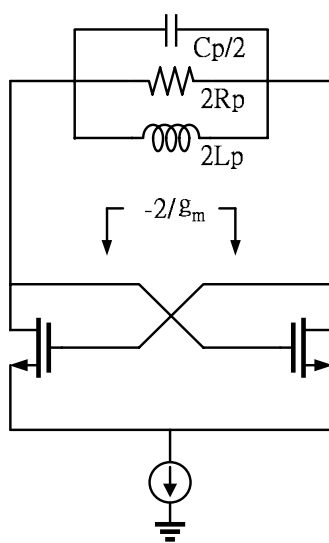


圖 3.16 交錯耦合震盪器負電阻示意圖。

表 3.1 環型振盪器與 LC 振盪器之比較

Items	環型振盪器	LC 振盪器
輸出功率	較小	較大
相位雜訊	較差	較好
可調範圍	較大	較小
晶片面積	較小	較大

3.3 重要參數

3.3.1 相位雜訊

相位雜訊是振盪器最重要的一個指標，其影響了整個無線通訊系統的品質。振盪器最常見的雜訊來源分別為被動電路的電阻、電容、電感與主動電路的電晶體雜訊，雜訊可分為閃爍雜訊（Flicker Noise）、熱雜訊（Thermal Noise）與射雜訊（Shot Noise）。由於振盪器對於溫度及雜訊相當敏感，當溫度變化或雜訊存在時，將會影響振盪訊號在振幅、相位及頻率的穩定度，也就是所謂的AM、PM及FM雜訊。如圖3.17所示，振盪器因溫度或雜訊使得訊號的振幅、相位與頻率產生改變，使得訊號由 $A_c \cos(\omega_c \cdot t + \theta)$ 改變至 $A'_c \cos(\omega_c \cdot t + \theta')$ 。

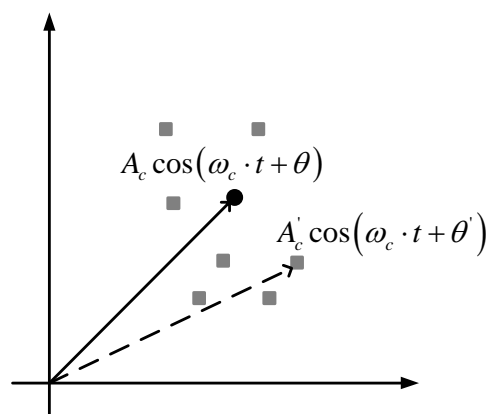


圖 3.17 訊號相量偏移量。

通常溫度及雜訊對於振盪器的輸出振幅改變量不大，且最後會趨於穩定，因此可以假設訊號振幅為一常數。假設振盪器的輸出為

(3.21) 式，其中 $\theta_n(t)$ 為相位雜訊 (PM及FM雜訊)。

$$S(t) = A_c \cos[\omega_c \cdot t + \theta_n(t)] \quad (3.21)$$

若 $|\theta_n(t)| \ll 1$ ，則：

$$S(t) \approx A_c \cdot \cos(\omega_c \cdot t) - A_c \cdot \theta_n(t) \cdot \sin(\omega_c \cdot t) \quad (3.22)$$

其中 $A_c \cdot \cos(\omega_c \cdot t)$ 為振盪器輸出的訊號， $A_c \cdot \theta_n(t) \cdot \sin(\omega_c \cdot t)$ 為雜訊，若以頻譜觀察振盪器的訊號，將可看到訊號頻譜會形成裙帶現象。

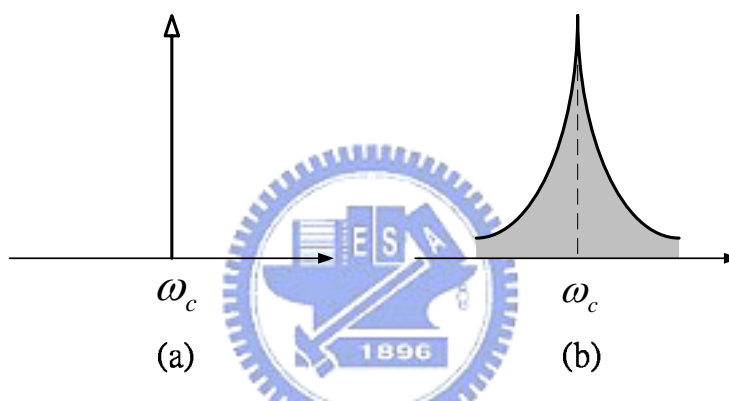


圖 3.18 (a) 理想振盪器。(b) 非理想振盪器。

如圖3.19所示，相位雜訊的定義為 (3.23) 式：

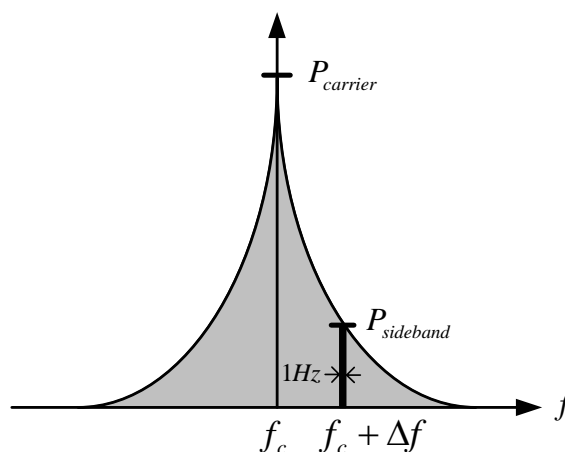


圖 3.19 定義相位雜訊

$$L(\Delta f) = 10 \log \left[\frac{P_{sideband}(f_c + \Delta f, 1Hz)}{P_{carrier}} \right] \quad (dBc/Hz) \quad (3.23)$$

由Lesson's Model (3.24) 式可知，若提昇輸出振盪器的輸出功率與電路Q值，將會改善振盪器輸出的相位雜訊。

$$L(\Delta\omega) = 10 \cdot \log \left[\frac{2FkT}{P_{carrier}} \left\{ 1 + \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \right\} \left(1 + \frac{\Delta\omega}{|f^3|} \right) \right] \quad (3.24)$$

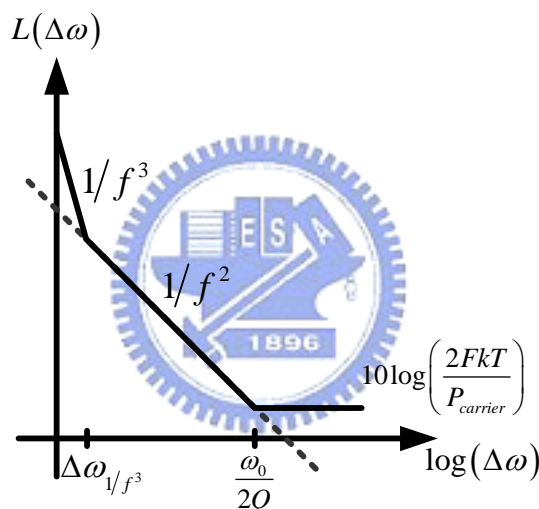


圖 3.20 Lesson's Model

考慮相位雜訊對無線通訊系統的影響。圖3.21 (a) 為一個理想振盪器的接收機系統，主訊號經混頻器降頻之後，並不會被鄰近的訊號給干擾；圖3.21 (b) 為一非理想振盪器的接收機系統，若相位雜訊的品質不好，主訊號會被鄰近的訊號給覆蓋。圖3.22 (a) 為一個理想振盪器的發射機系統，主訊號經混頻器升頻之後，並不會干擾鄰近的訊號；圖3.22 (b) 為一非理想振盪器的接收機系統，若相位雜

訊的品質不好，則主訊號將會干擾鄰近通道的訊號。由上述可知，一個品質不佳的壓控振盪器，將會大大的影響整個通訊系統的品質，所以相位雜訊是壓控振盪器最重要的一個指標。

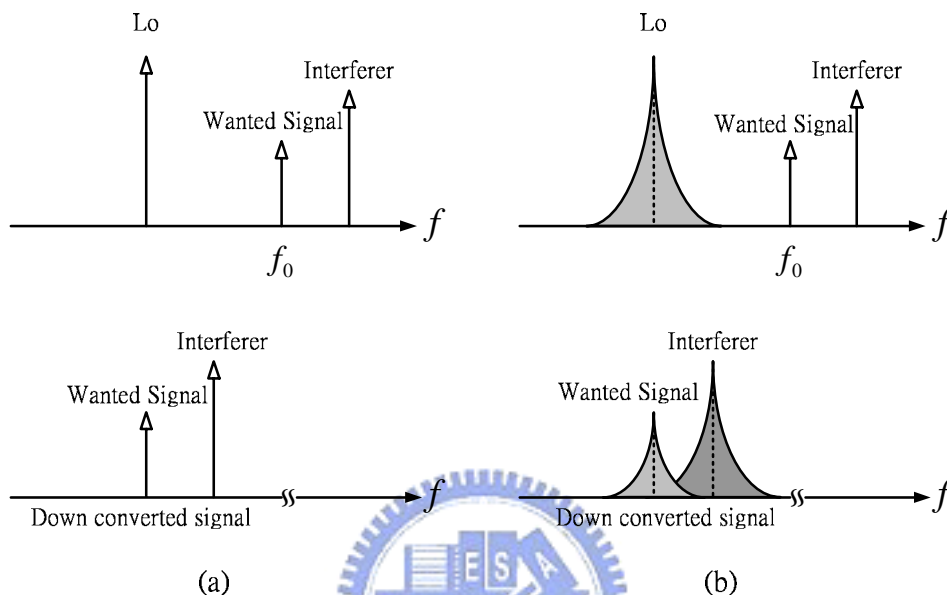


圖 3.21 相位雜訊對接收機的影響：(a) 理想振盪器。(b) 實際振盪器。

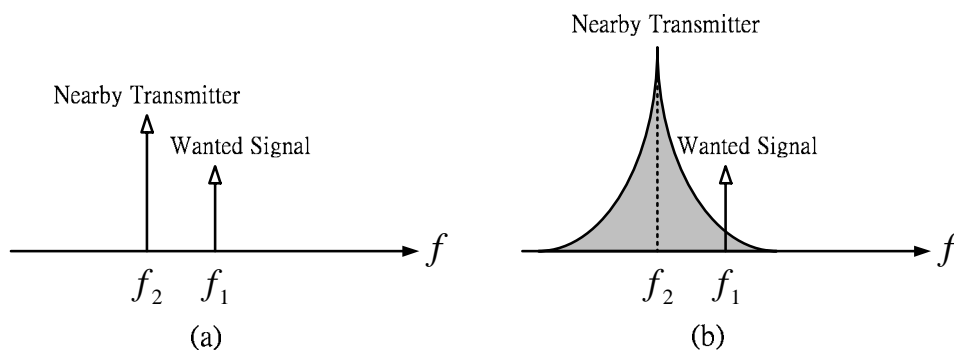


圖 3.22 相位雜訊對發射機的影響：(a) 理想振盪器。(b) 實際振盪器。

3.3.2 電路增益（可調範圍）

現今無線通訊系統大多使用分頻多工的方式來傳送訊號，因此在設計振盪器時，必須設計一個可變的頻率並且滿足通訊規範對頻寬的要求，使得訊號在跳頻時，混頻器能獲得正確的參考頻率。振盪器輸出頻率為一控制輸入之函數，此函數一般為電壓。一個理想之電壓控制振盪器的輸出頻率對於電壓變化必須為線性的，如圖3.23所示，而頻率則為電壓之線性函數（3.25）式，其中 K_{VCO} 可稱為電路增益，對一個良好的壓控振盪器而言， K_{VCO} 必須為定值。而 $f_1 \sim f_2$ 稱為可調頻率範圍，必須符合通訊規格所定頻寬範圍。

$$f_{osc} = f_0 + K_{VCO} \cdot V_{Tune} \quad (3.25)$$

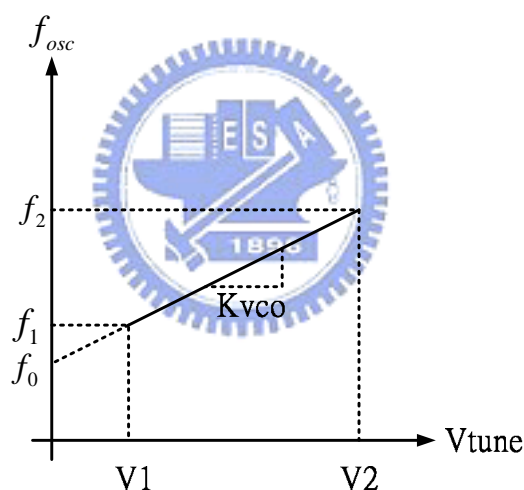


圖 3.23 壓控振盪器的增益

3.3.3 輸出功率

振盪器的輸出功率對於整體的通訊系統也是相當重要，若產生的輸出功率太大，將會使得混波器進入飽和區，影響電路的線性度；若產生的功率太小，則有可能會超過除頻器的靈敏度，將會使得除頻器無法正常進行除頻的動作，而一個理想的壓控振盪器的輸出功率對於控制電壓而言，必須維持一個定值，以維持整個通訊系統的品質。

3.4 LC 共振腔電感設計

3.4.1 平面電感

電感、電容為LC振盪器時是不可缺少的元件，而由Lesson's Model (3.24) 式可知，共振腔的Q值將會影響電路的相位雜訊，因此必須設計一個高Q的共振腔以獲得良好的相位雜訊。電容的Q值通常很高，相反低，高Q值的電感不易獲得，因此電感大大影響振盪器相位雜訊的表現。圖3.24為一般常見的平面電感，其中 W 為線寬、 S 為線距、 a 為內徑， D 為外徑。圖3.25為GaAs基板的電感等效模型，其中 C_o 為金屬層一與金屬層二重疊的電容、 R 金屬的損耗電阻、 C_{sub} 為基板的電容。

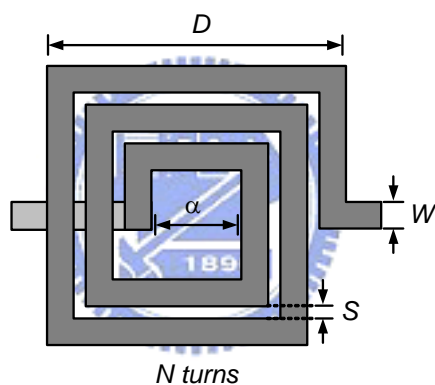


圖 3.24 平面電感

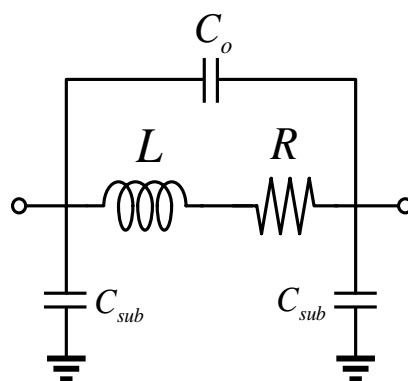


圖 3.25 GaAs 電感等效模型

設計平面電感時必須考慮的問題如下：

- (1) 可以增加金屬厚度與寬度以減少金屬損耗 R ，增加電感 Q 值。
因此在作電感佈局時，通常使用最上層厚度較厚的金屬層。
- (2) 線距小的電感其傳輸線間的互感較強，具有較大的電感值，因此獲得相同電感值的總長縮短，而減少金屬損耗 R ，增加電感 Q 值。
- (3) 根據電磁模擬的結果，最內圈電流會極端的分佈於內圈傳輸線的邊緣，增加金屬損耗，使得消耗功率增加，降低 Q 值。通常內徑須為傳輸線寬的5倍，可避免上述的缺點。
- (4) 頻率必須設計在共振頻率之前與 Q_{max} 的附近。

3.4.2 耦合電感

若使用大感值的電感時，必須使用大的電感佈局，這將會使得電感佔據IC的大部分面積，由於IC面積寸土寸金，所以電感的電路佈局也是必須考量的。我們可以利用IC的製程方式，如圖3.26所示，將兩個電感互相堆疊（耦合電感）以增加電感的感值與 Q 值。

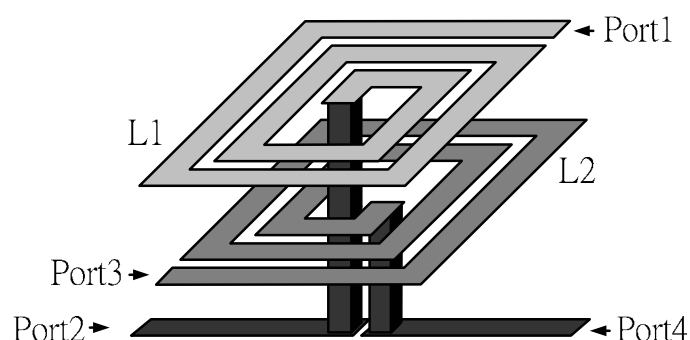


圖 3.26 耦合電感

圖 3.27 為耦合電感示意圖，其中假設 Coil 1 的線圈開數為 N_1 ，Coil 2 的線圈開數為 N_2 ，Coil 1 因電流 I_1 所產生的磁通量為 ϕ_{11} ，Coil 2 因電流 I_2 所產生的磁通量為 ϕ_{22} ，線圈 Coil 1 產生的磁通量經過線圈 Coil 2 為 ϕ_{21} ，線圈 Coil 2 產生的磁通量經過線圈 Coil 1 為 ϕ_{12} 。

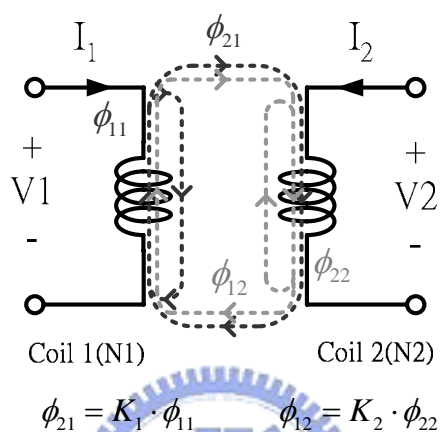


圖 3.27 耦合電感

線圈 Coil 1 與 Coil 2 的磁通匝連數為：

$$\phi_{T1} = N_1 \cdot \phi_{11} + N_1 \cdot \phi_{12} \tag{3.26}$$

$$\phi_{T2} = N_2 \cdot \phi_{22} + N_2 \cdot \phi_{21} \tag{3.27}$$

其中，

$$N_1 \cdot \phi_{11} = L_1 \cdot I_1 \tag{3.28}$$

$$N_2 \cdot \phi_{22} = L_2 \cdot I_2 \tag{3.29}$$

且，

$$N_1 \cdot \phi_{12} = M \cdot I_2 \tag{3.30}$$

$$N_2 \cdot \phi_{21} = M \cdot I_1 \tag{3.31}$$

所以，可以得到 v_1 與 v_2 分別為：

$$v_1 = \frac{d\phi_{T1}}{dt} = L_1 \cdot \frac{dI_1}{dt} + M \cdot \frac{dI_2}{dt} = \left(L_1 + M \frac{dI_2}{dI_1} \right) \cdot \frac{dI_1}{dt} \quad (3.32)$$

$$v_2 = \frac{d\phi_{T2}}{dt} = L_2 \cdot \frac{dI_2}{dt} + M \cdot \frac{dI_1}{dt} = \left(L_2 + M \frac{dI_1}{dI_2} \right) \cdot \frac{dI_2}{dt} \quad (3.33)$$

因此，

$$L_{T1} = L_1 + M \frac{dI_2}{dI_1} \quad (3.34)$$

$$L_{T2} = L_2 + M \frac{dI_1}{dI_2} \quad (3.35)$$

若 $\frac{dI_2}{dI_1} = 1$ 且在理想狀況之下， $L_1 = L_2$ ，耦合係數 $K = 1$ 時，可得

電感的感值與 Q 值為：

$$L_{T1} = 2L_1 \quad (3.36)$$

$$Q_{T1} = 2Q_1 \quad (3.37)$$

3.4.3 堆疊電感

圖 3.28 為兩個電感之串聯堆疊，此堆疊串聯電感之感值最大將會比單一個電感之感值大四倍，詳細的推導如下：

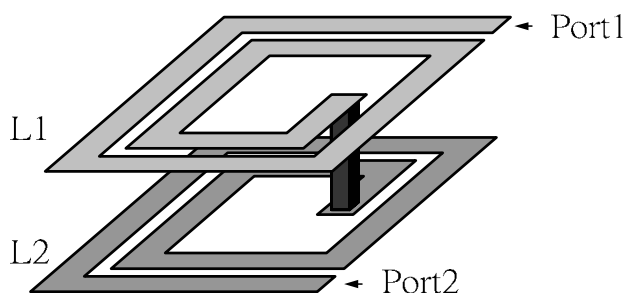


圖 3.28 堆疊電感

圖 3.29 為兩個線圈電感串接的示意圖，其中假設 Coil 1 的線圈匝數為 N_1 ，Coil 2 的線圈匝數為 N_2 ，Coil 1 因電流 I 所產生的電通密度為 B_{11} ，Coil 2 因電流 I 所產生的電通密度為 B_{22} ，線圈 Coil 1 產生的磁通密度經過線圈 Coil 2 為 B_{21} ，線圈 Coil 2 產生的磁通密度經過線圈 Coil 1 為 B_{12} 。

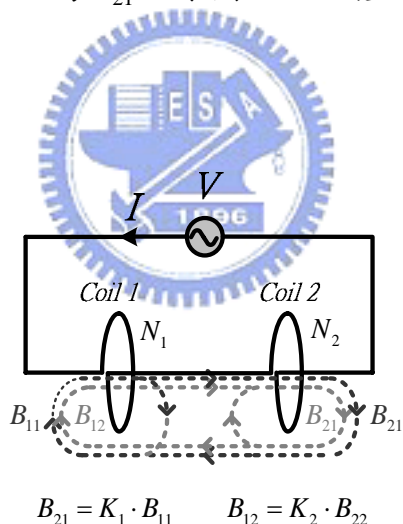


圖 3.29 兩個線圈電感串接

根據電磁學的基本定理可知，線圈的磁通密度與線圈匝數成正比，且兩個線圈的相對耦合係數相等，則可得：

$$\frac{B_{11}}{B_{22}} = \frac{N_1}{N_2} \tag{3.38}$$

$$K_1 = K_2 = K \tag{3.39}$$

假設線圈 Coil 1 與 Coil 2 的磁通量分別為 ϕ_{T1} 與 ϕ_{T2} ，則：

$$\phi_{T1} = \int_s (B_{11} + B_{12}) \cdot N_1 \cdot ds_1 \quad (3.40)$$

$$\phi_{T2} = \int_s (B_{22} + B_{21}) \cdot N_2 \cdot ds_2 \quad (3.41)$$

則可得線圈 Coil 1 與 Coil 2 的總電感分別為：

$$L_{T1} = \frac{\phi_{T1}}{I} = \frac{\int_s \left(1 + K \cdot \frac{N_2}{N_1}\right) \cdot B_{11} \cdot N_1 \cdot ds_1}{I} = \left(1 + K \cdot \frac{N_2}{N_1}\right) \cdot L_1 \quad (3.42)$$

$$L_{T2} = \frac{\phi_{T2}}{I} = \frac{\int_s \left(1 + K \cdot \frac{N_1}{N_2}\right) \cdot B_{22} \cdot N_2 \cdot ds_2}{I} = \left(1 + K \cdot \frac{N_1}{N_2}\right) \cdot L_2 \quad (3.43)$$

其中 L_1 與 L_2 分別為線圈 Coil 1 與 Coil 2 的自感：

$$L_1 = \frac{\int_s B_{11} \cdot N_1 \cdot ds_1}{I} \quad (3.44)$$

$$L_2 = \frac{\int_s B_{22} \cdot N_2 \cdot ds_2}{I} \quad (3.45)$$

並且可得 L_1 與 L_2 之感值比為：

$$\frac{L_1}{L_2} = \frac{N_1^2}{N_2^2} \quad (3.46)$$

則可得線圈 Coil 1 與 Coil 2 串聯的總電感為：

$$\begin{aligned}
L_T &= \left(1 + K \cdot \frac{N_2}{N_1}\right) \cdot L_1 + \left(1 + K \cdot \frac{N_1}{N_2}\right) \cdot L_2 \\
&= L_1 + L_2 + K \cdot \left(\frac{N_2}{N_1} \cdot L_1 + \frac{N_1}{N_2} \cdot L_2\right) \\
&= L_1 + L_2 + K \left(\sqrt{L_2 \cdot L_1} + \sqrt{L_1 \cdot L_2}\right)
\end{aligned} \tag{3.47}$$

又根據電磁學的基本定理可得互感為：

$$M = K \sqrt{L_1 \cdot L_2} \tag{3.48}$$

可求得總電感為：

$$L_T = L_1 + L_2 + 2M \tag{3.49}$$

因此在理想狀況之下， $L_1 = L_2$ ，耦合係數 $K = 1$ 時，可得電感與 Q

值為：



$$L_T = 4L_1 \tag{3.50}$$

$$Q_T = 2Q_1 \tag{3.51}$$

若有 N 個堆疊電感，則同理可證：

$$L_T = L_1 + \cdots + L_N + \sum_{i=1}^n \sum_{j=1}^n M_{ij} \tag{3.52}$$

$$M_{ij} = K_{ij} \sqrt{L_i L_j}; M_{ij} = 0, i = j$$

3.5 耦合電感差動相位壓控振盪器

3.5.1 電路原理及架構

我們此次使用GCT 2.0 um InGap/GaAs HBT的製程來實現耦合電感差動相位壓控振盪器電路 (Coupled Inductor Differential Phase Voltage Controlled Oscillator)。HBT的製程相較於CMOS製程技術而言有較好的絕緣基板、以及較高的截止頻率與振盪頻率。

傳統利用 Crossed-Coupled Pair 的架構來設計振盪器電路時，若以回授方式來分類，可分為

1. 直接回授，圖 3.30 (a) 所示。
2. 利用電容作回授，圖 3.30 (b) 所示。

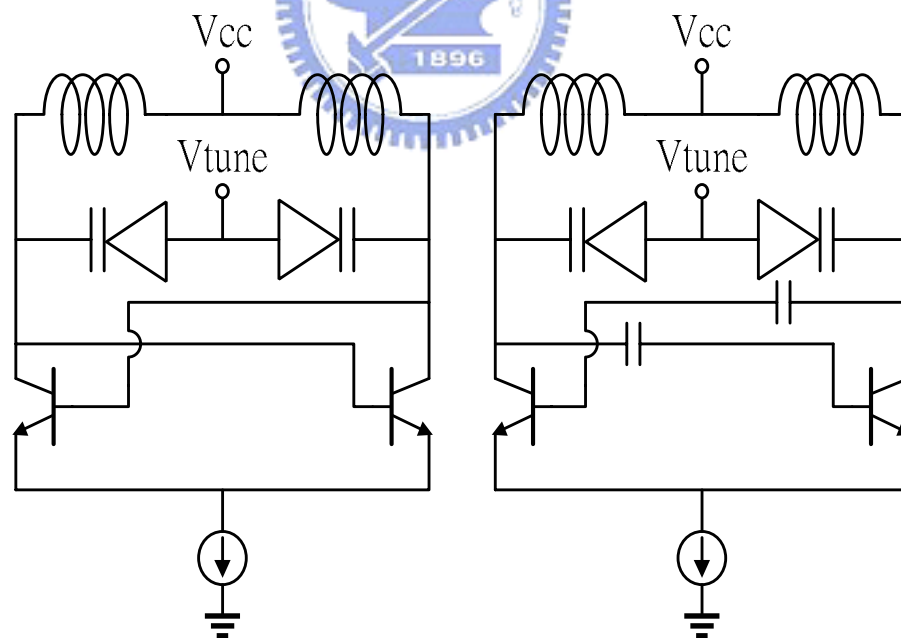


圖 3.30 Crossed-Coupled Pair 壓控振盪器：
(a) 直接回授。(b) 電容回授。

採用「直接回授」架構時，若振盪器的輸出振幅過大時，會造成基極-集極接面順偏，進入飽和區，而非我們想要逆偏狀態的主動區，所以其輸出電壓振幅將會被此基極-集極的接面所限制住。而若採用第二種「電容回授」之電路時，此時雖可以將基極的電壓偏壓在電晶體的主動區，而改善因基極-集極接面順偏所造成的振幅限制。但為了防止射頻訊號短路至地，此電路架構必須在基極加入一個高阻抗的元件來提供偏壓，而此元件通常為電阻或是電感，當使用電阻作偏壓時，電阻所造成雜訊將會使得相位雜訊變差；若使用電感，則會大大的增加電路的面積。因此，為了改善上述兩種架構的缺點，我們此次設計的回授架構，是利用「耦合電感耦合回授」來設計這次的壓控振盪器。

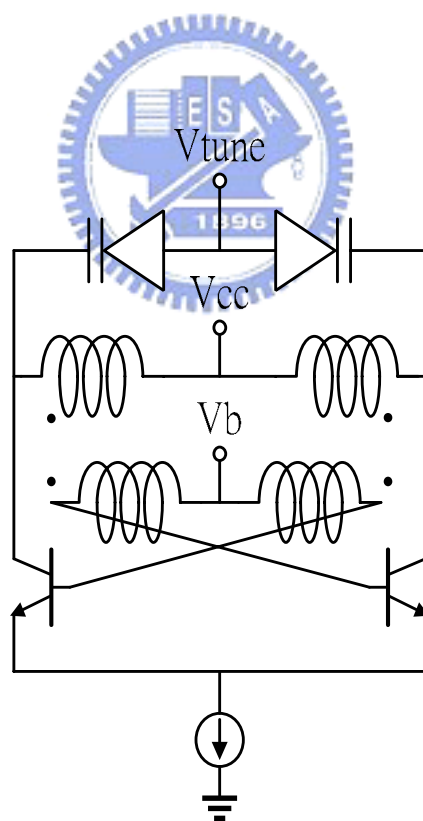


圖 3.31 耦合電感回授壓控振盪器

我們此次設計的「耦合電感壓控式振盪器」如圖 3.31 所示，此設計同樣也採用 Crossed-Coupled Pair 的振盪器架構，相較以往不同的地方是，我們將利用耦合電感作為回授的路徑。而原理是將我們所要的回授訊號，透過電感的耦合回到輸入端。此架構相較「直接回授」的好處是：輸出電壓的振幅不會因基極-集極接面所限制，可獲得較大輸出振幅；無需使用偏壓電阻或是電感，可改善相位雜訊或是電路面積；由 3.4.2 節可知，使用耦合電感架構也可以增加電感 Q 值。

但由於 HBT 製程只能利用兩層金屬來繞線，所以要設計成堆疊式的耦合電感相當不易，因此我們利用特殊的繞線方法，來達成只利用兩層金屬，就可設計一堆疊耦合電感之電路，如圖 3.32 所示。而圖 3.33 為利用 IE3D 的模擬結果。

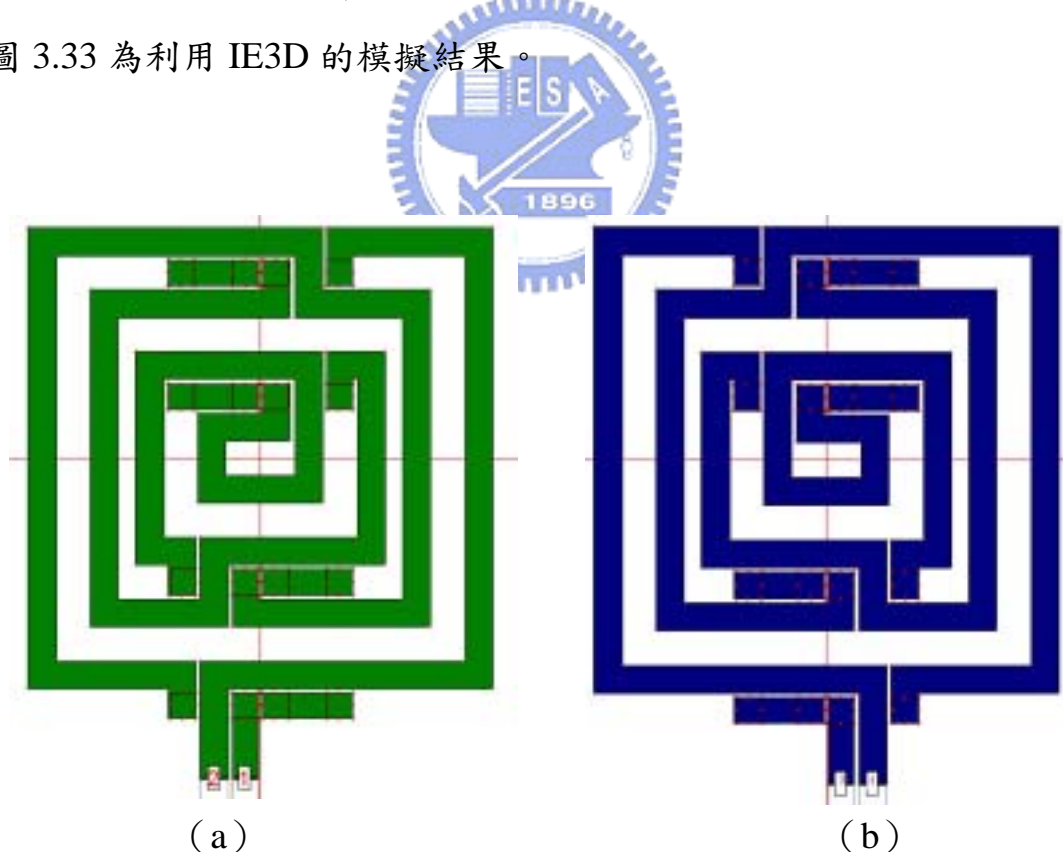


圖 3.32 耦合電感之電路佈局：(a) 金屬層一。(b) 金屬層二。

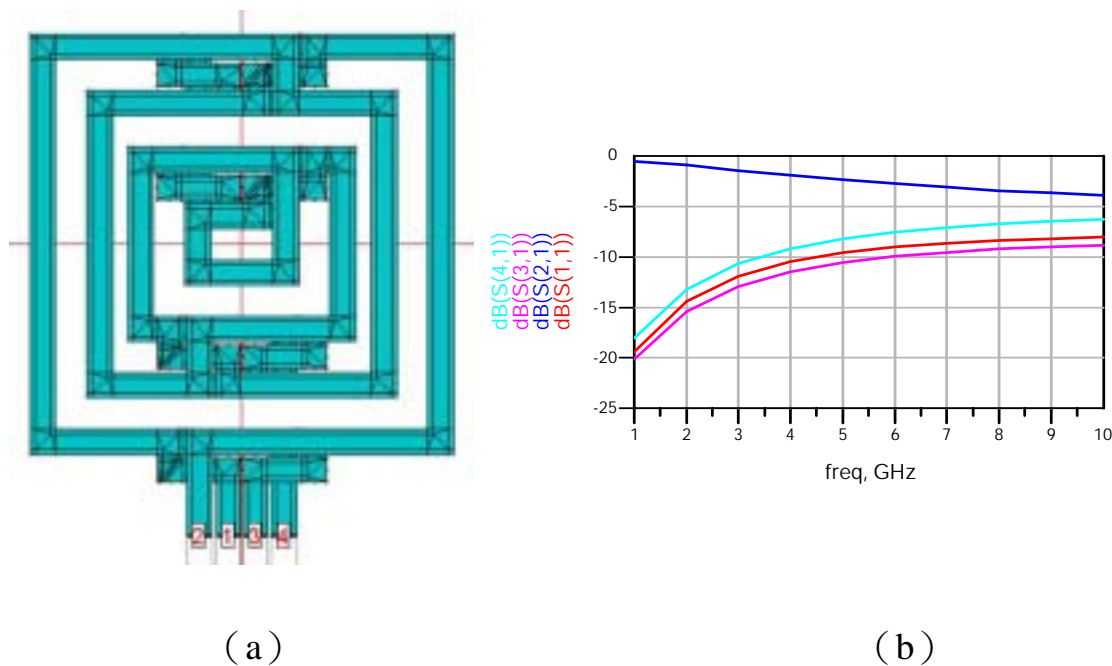


圖 3.33 利用 IE3D 模擬耦合電感：(a) 模擬圖。
(b) 模擬結果。

圖 3.34 為差動相位壓控振盪器的電路圖，包含了壓控振盪器主體電路、緩衝級電路與電流鏡電路。

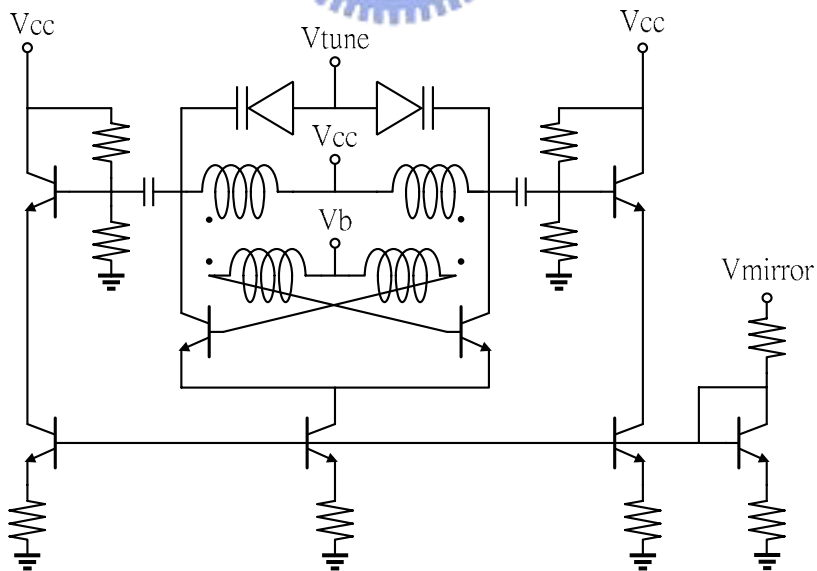


圖 3.34 耦合電感差動相位壓控振盪器電路

3.5.2 量測結果

此次使用 Board Level 的方式量測耦合電感差動相位壓控振盪器，偏壓使用一般市售的鹼性電池。

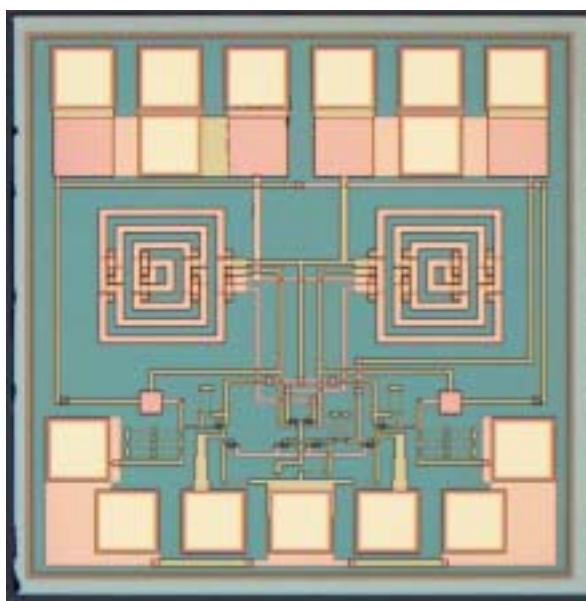


圖 3.35 耦合電感差動相位壓控振盪器 Die Photo

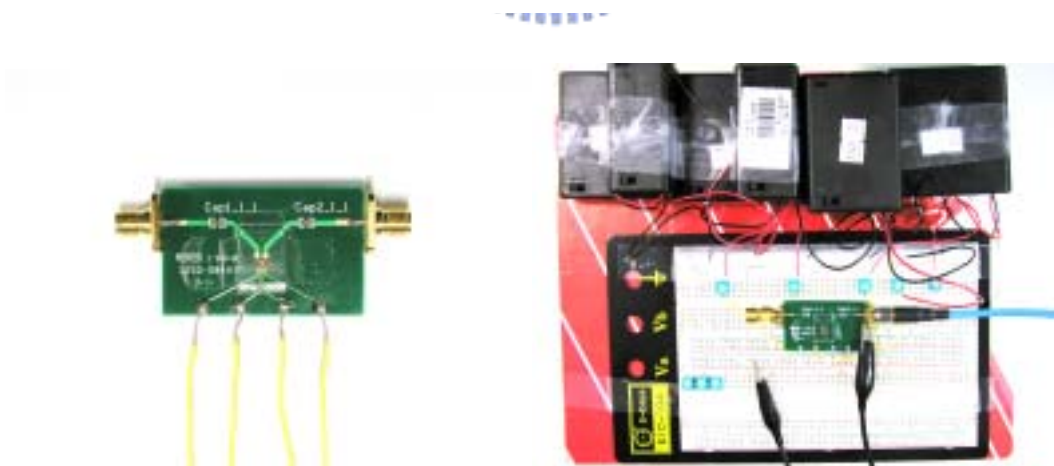


圖 3.36 Board Level 量測

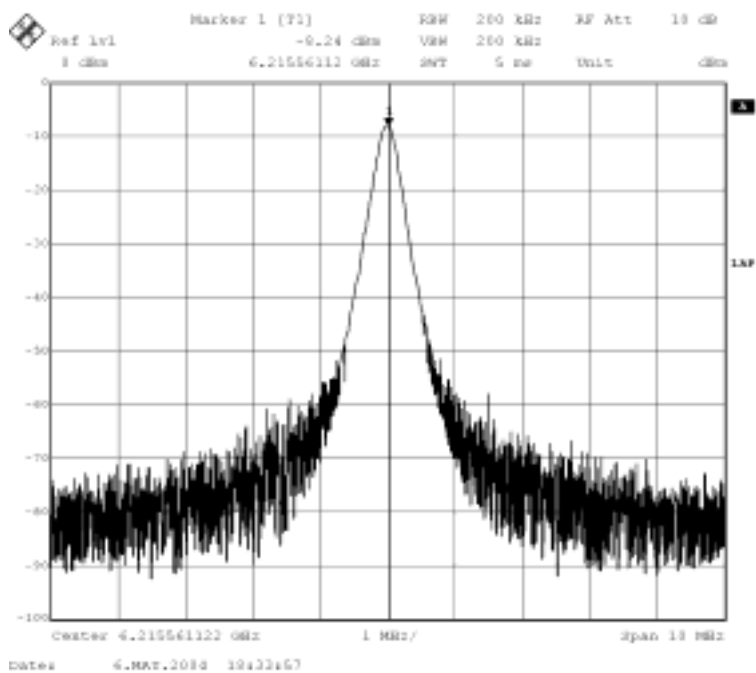


圖 3.37 頻率與功率量測結果

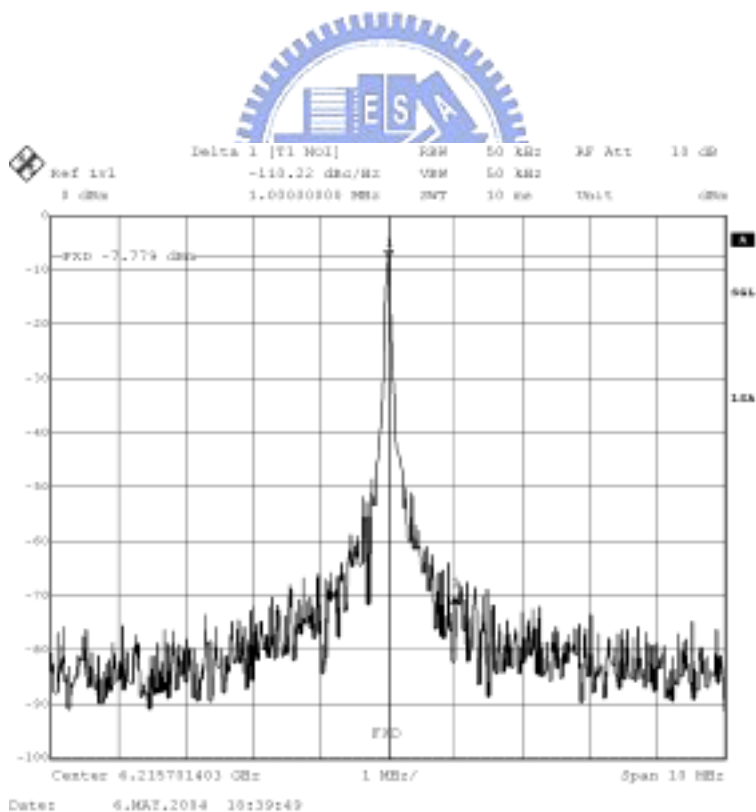


圖 3.38 相位雜訊量測結果

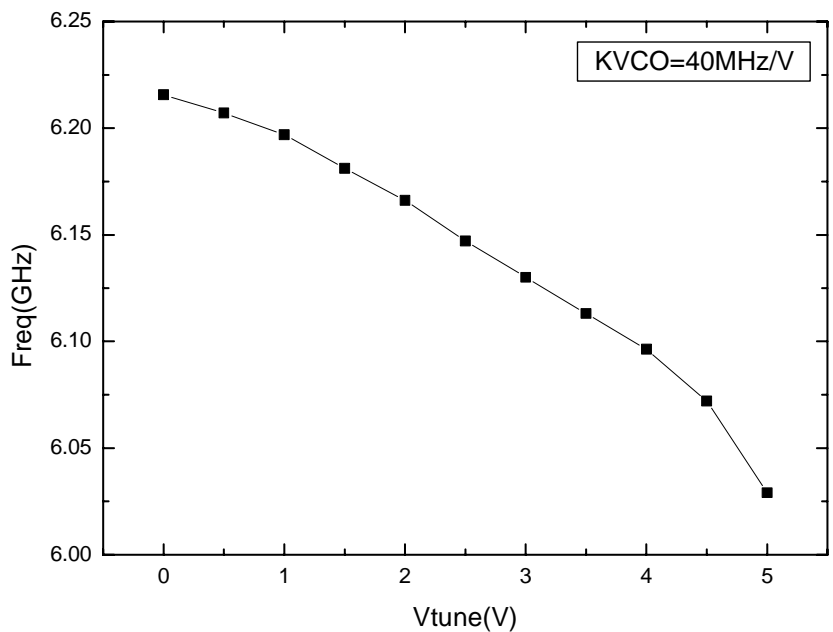


圖 3.39 可調範圍量測結果

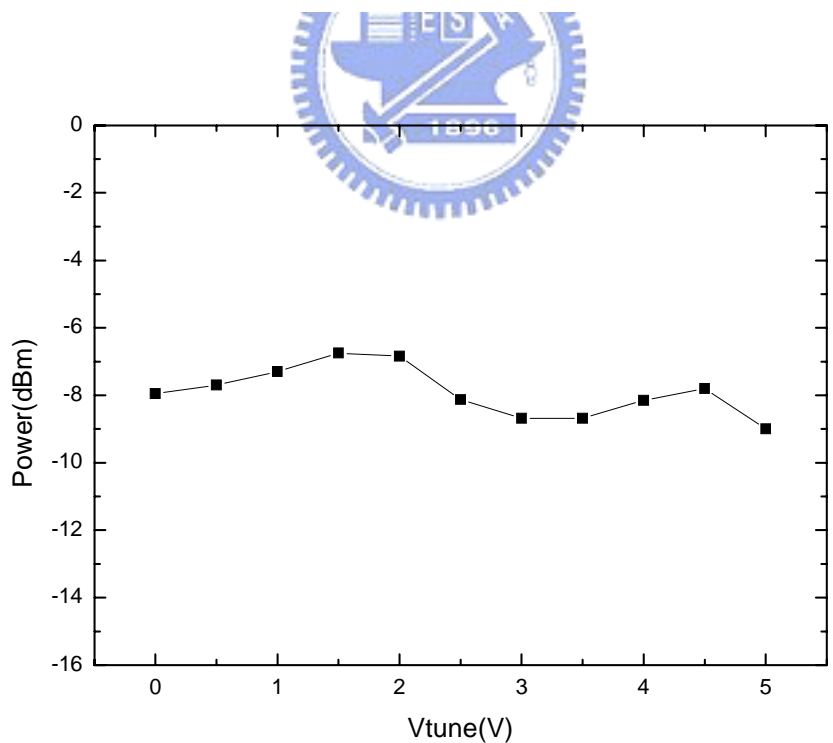


圖 3.40 Vtune 對 Power 的量測結果

表 3.2 耦合電感差動相位壓控振盪器規格

Items	Measurement Result
Frequency	6.02GHz ~ 6.22GHz
Bias Voltage	Vcc=6V , Vmirror=6.27V , Vb=2.45
Current(core+buffer)	8.1 mA
Vtune Voltage	0V ~ 5V
Tuning Range	200 MHz
KVCO	40 MHz/V
Output Power	-8.2 dBm
Phase Noise	-110.22dBc/Hz@1MHz
Die Size	1000um X 1000um

表 3.2 為耦合電感差動相位壓控振盪器之規格，振盪頻率為 6.02GHz ~ 6.22GHz、輸出功率-8.2 dBm、可調範圍有 200 MHz，相位雜訊在 1MHz offset 為-110.22dBc/Hz。因此我們成功實現了耦合電感差動相位壓控振盪器的電路設計。

3.6 耦合電感正交相位壓控振盪器

3.6.1 電路原理及架構

我們此次使用GCT 2.0 μm InGaP/GaAs HBT的製程來實現耦合電感正交相位壓控振盪器 (Coupled Inductor Quadrature Phase Voltage Controlled Oscillator)。HBT的製程相較於CMOS製程技術而言有較好的絕緣基板、以及較高的截止頻率與振盪頻率。

假設振盪器如圖 3.41 (a) 所示，Q1 及 Q2 為耦合用的元件，Q3 及 Q4 為振盪器核心電路。圖 3.41 (b) 為圖 3.41 (a) 之小訊號等效模型，其中 G_m 是由 Q1 和 Q2 差動對所造成； $-R$ 為 Q3、Q4 產生的負電阻， Z_t 則為 LC tank 之阻抗。

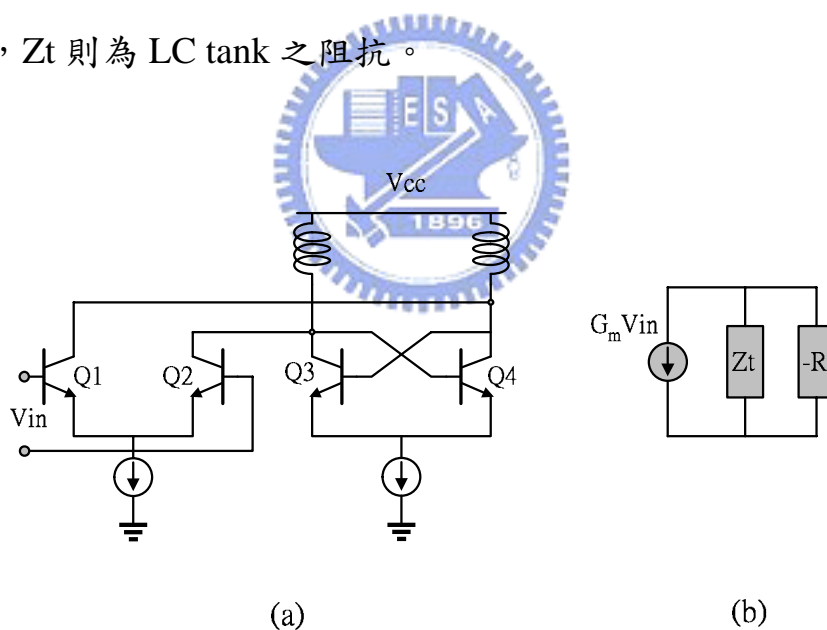


圖 3.41 (a) 注入訊號於振盪器。
(b) 小訊號模型

若將兩個相同的振盪器耦合相接，如圖 3.42 所示，圖 3.43 為其小訊號模型。

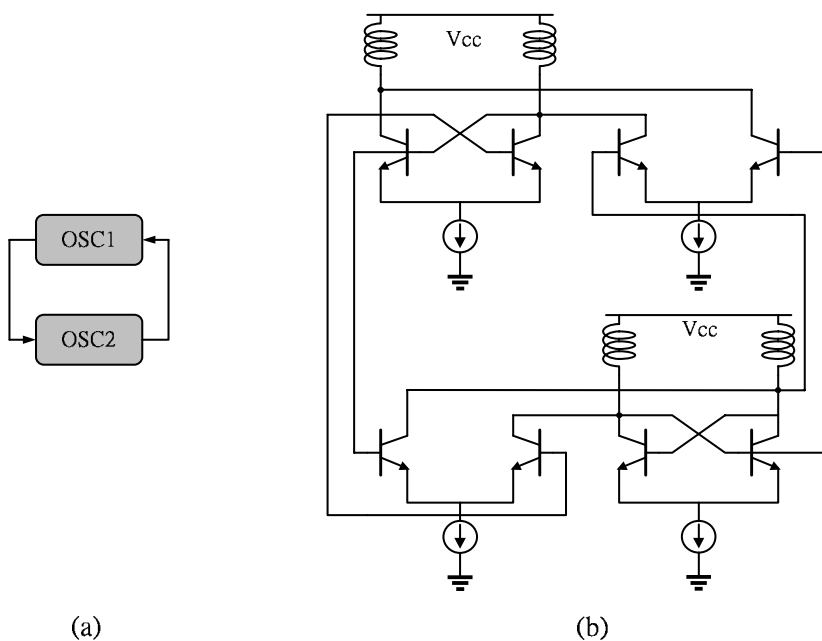


圖 3.42 (a) 振盪器耦合相接
(b) 振盪器耦合相接電路圖

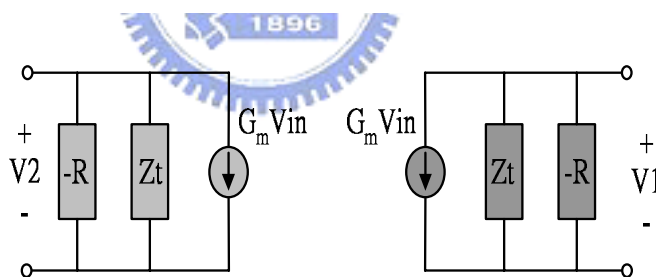


圖 3.43 振盪器耦合相接小訊號模型

由圖 3.43 小訊號模型可以得到：

$$G_{m1}V_1 \frac{-RZ_T}{Z_T - R} = V_2 \tag{3.53}$$

$$G_{m2}V_2 \frac{-RZ_T}{Z_T - R} = V_1 \tag{3.54}$$

假設 V_1 與 V_2 不等於零，並將 (3.53) 與 (3.54) 二式相除，可得：

$$G_{m1}V_1^2 - G_{m2}V_2^2 = 0 \quad (3.55)$$

當 $G_{m1} = G_{m2}$ 時，則 $V_1 = \pm V_2$

當 $G_{m1} = -G_{m2}$ 時，則 $V_1 = \pm jV_2$

由上述討論的結果可知，若將兩振盪器反相耦合，則可以得到四個相位的輸出，即可得四個相位各差 90 度的信號。耦合電感正交相位壓控振盪器的核心電路與 3.6 節之耦合電感差動相位壓控振盪器相同，如圖 3.31 所示。

圖 3.44 為正交相位壓控振盪器的電路圖，包含了壓控振盪器主體電路、緩衝級電路與電流鏡電路。

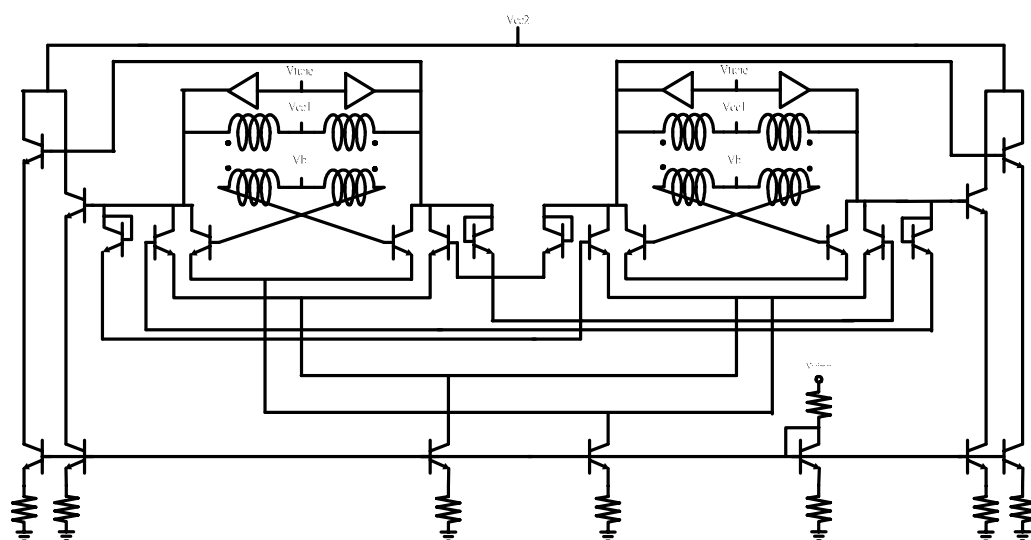


圖 3.44 耦合電感正交相位壓控振盪器電路

3.6.2 量測結果

此次使用 Board Level 的方式量測耦合電感正交相位壓控振盪器，偏壓使用一般市售的鹼性電池。

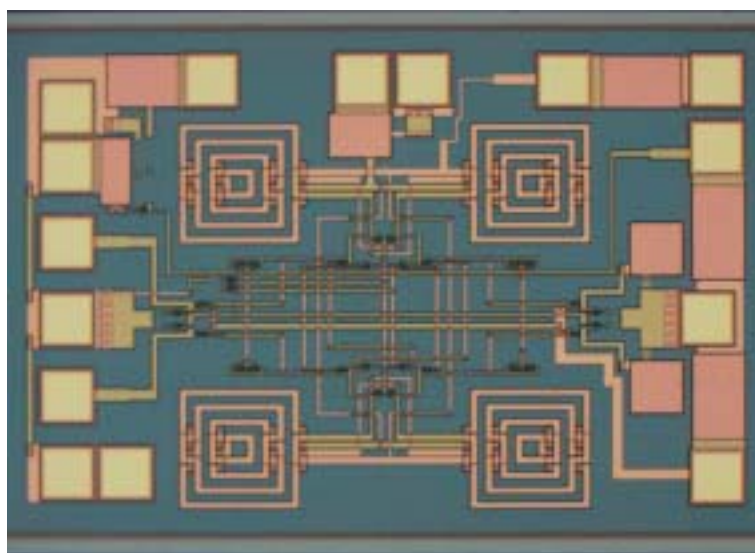


圖 3.45 耦合電感正交相位壓控振盪器電路 Die Photo

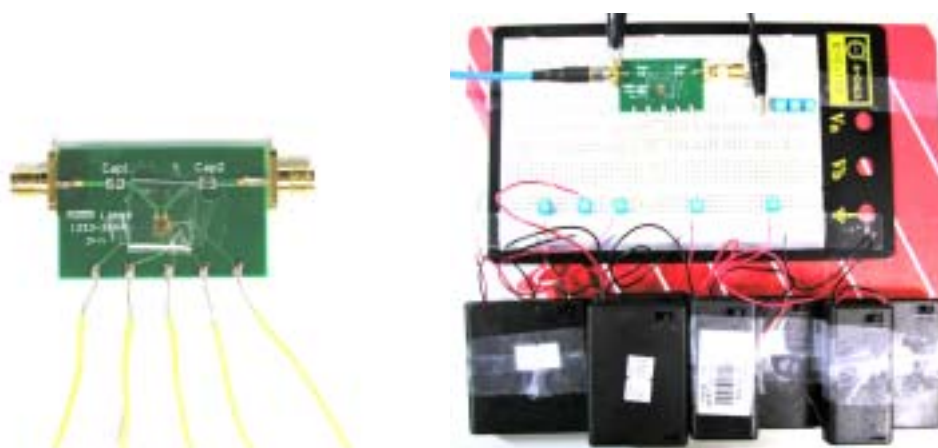


圖 3.46 Board Level 量測

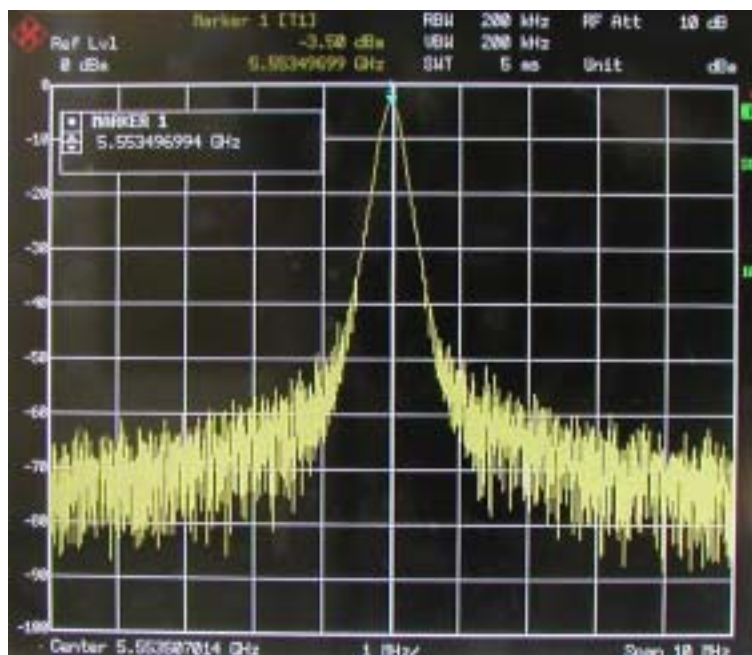


圖 3.47 頻率與功率量測結果

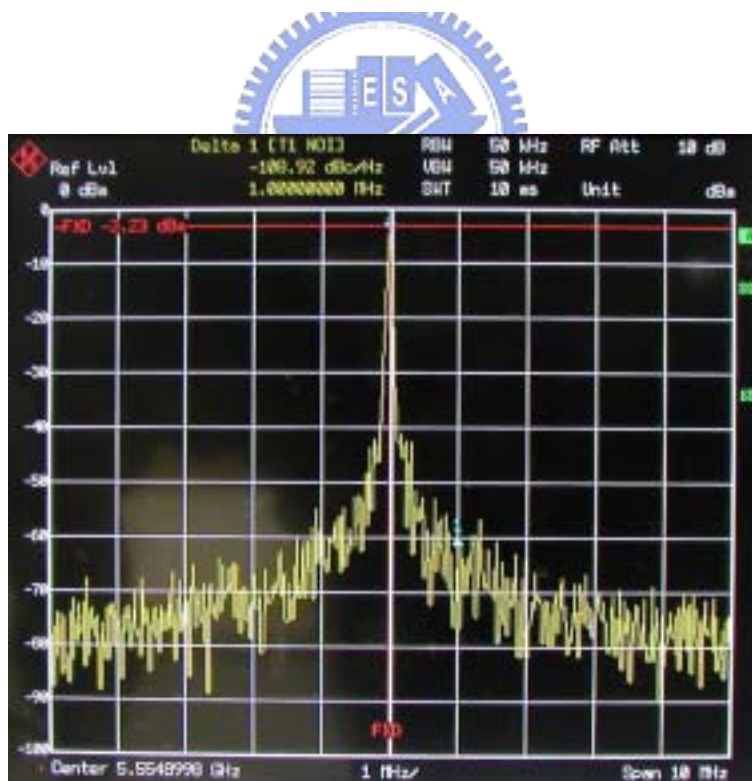


圖 3.48 相位雜訊量測結果

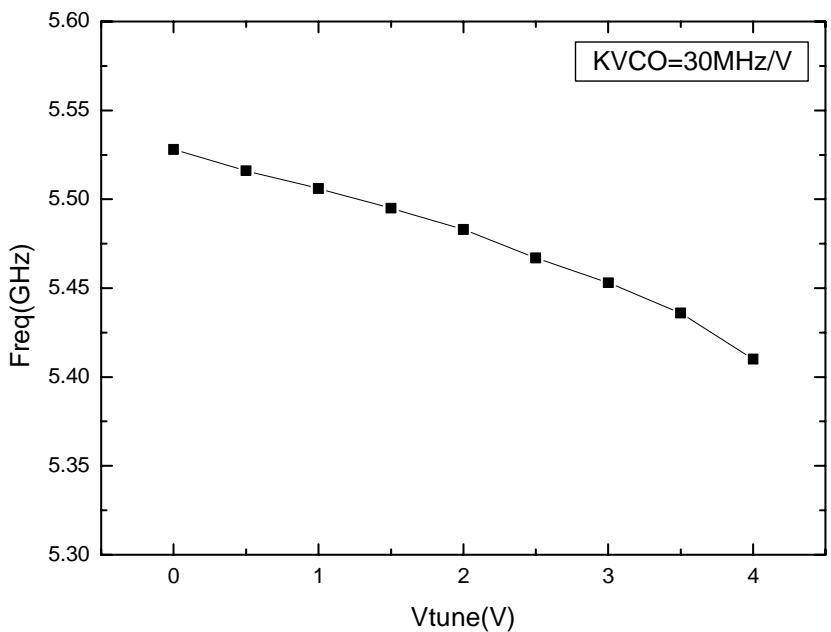


圖 3.49 可調範圍量測結果

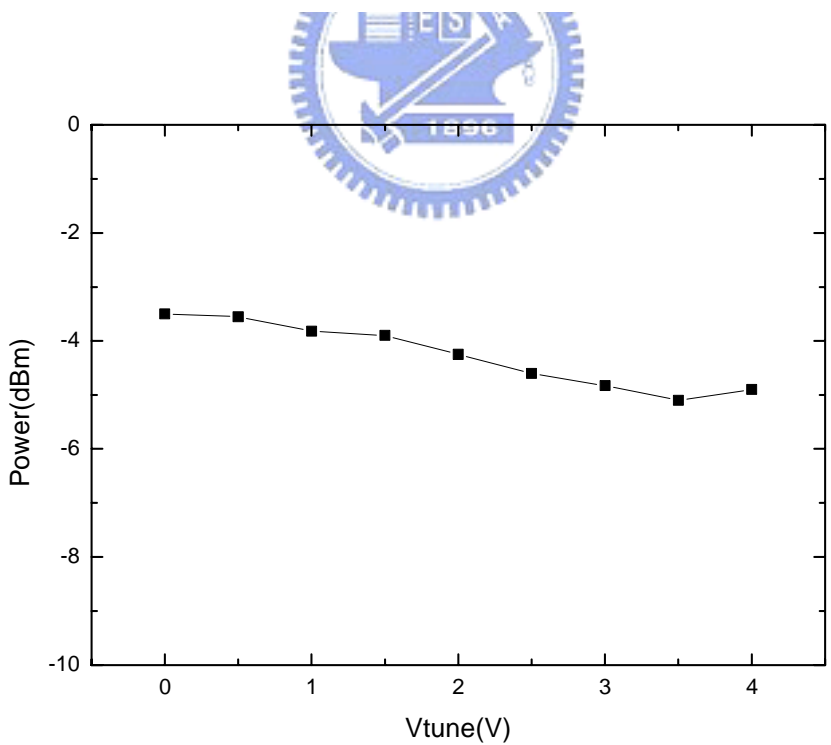


圖 3.50 Vtune 對 Power 的量測結果

表 3.3 耦合電感正交相位壓控振盪器規格

Items	Measurement Result
Frequency	5.41GHz ~ 5.53GHz
Bias Voltage	Vcc(core)=4V , Vcc(buffer)=4.2V , Vmirror=4.9V , Vb=2.5
Current(core)	3.2 mA
Current(buffer)	16.7 mA
Vtune Voltage	0V ~ 4V
Tuning Range	120 MHz
KVCO	30 MHz/V
Output Power	-3.5 dBm
Phase Noise	-108.92dBc/Hz@1MHz
Die Size	1500um X 1000um

表 3.3 為耦合電感正交相位壓控振盪器之規格，振盪頻率為 5.41GHz ~ 5.53GHz、輸出功率-3.5 dBm、可調範圍有 120 MHz，相位雜訊在 1MHz offset 為-108.92dBc/Hz、壓控振盪器的核心電路功率損耗為 12.8mW。因此我們成功實現了耦合電感差動相位壓控振盪器的電路設計，而輸出功率較差動相位來的大，這是因為我們加大了緩衝級的電流，而讓輸出阻抗變小，而使得功率能傳遞到 50 歐姆的量測系統。

表 3.4 為各振盪器的論文比較，文獻[1]、[2]與本次所採用的製程相同，可知本次壓控振盪器擁有不錯表現。表 3.5 定義一參數 FOM，作為各振盪器之振盪頻率與相位雜訊量測偏移頻率不同時之比較。

$$FOM = \text{Phase Noise}_{\text{offset}} - 20\log\left(F_{\text{osc}} / F_{\text{offset}}\right) + 10\log\left(P_{\text{diss}} / 1\text{mW}\right) \quad (3.56)$$

表 3.4 期刊論文之比較

Items	Freq	Power	Phase Noise
[1] InGaP/GaAs	5.51GHz	-13dBm	-89.72dBc/Hz@100KHz
[2] InGaP/GaAs	4.39GHz	-2dBm	-117.8 dBc/Hz@1MHz
[3] SiGe	4.975GHz	-3.5dBm	-103 dBc/Hz@1MHz
[4] SiGe	5GHz	-13dBm	-98 dBc/Hz@100KHz
[5] 0.18um CMOS	5.5GHz	-11.8 dBm	-115 dBc/Hz@1MHz
[6] Si BJT	5.8GHz	-11dBm	-105 dBc/Hz@3MHz
[7] Si BJT	1.96GHz	-8dBm	-102 dBc/Hz@100KHz
This Work (1)	6.2GHz	-8.2dBm	-110 dBc/Hz@1MHz
This Work (2)	5.5GHz	-3.5dBm	-109 dBc/Hz@1MHz

表 3.5 期刊論文之比較 (FOM)

Items	FOM
[1] InGaP/GaAs	-165.3dBc/Hz
[2] InGaP/GaAs	-179.6 dBc/Hz
[3] SiGe	-160 dBc/Hz
[4] SiGe	-180.2 dBc/Hz
[5] 0.18um CMOS	-185.2 dBc/Hz
[6] Si BJT	-156.1 dBc/Hz
[7] Si BJT	-172.8 dBc/Hz
This Work (1)	-170.8 dBc/Hz
This Work (2)	-172.1 dBc/Hz

第四章

空隙濾波放大器



4.1 前言

在發射機的架構中，無論通訊協定為何，訊號必須經由功率放大器放大之後，透過天線發射出去。而功率放大器有三個重要的參數，分別是輸出功率、線性度、效率。輸出功率決定訊號傳送距離的遠近，也就是所謂的電波涵蓋範圍；線性度決定通訊系統品質，功率放大器的非線性效應，常會帶來頻譜的增長，進而影響鄰近頻譜的訊號。效率決定移動設備的電池使用時間，功率放大器必須盡量在有限的功率消耗之下，提供大功率輸出，增加電池的使用時間。

本章將利用 WIN 0.15 um pHemt 的製程實現功率放大器電路：微帶線式空隙濾波放大器（Microstrip Line Type Gap Coupled Filter Amplifier）、共平面波導式空隙濾波放大器（Coplanar Waveguide Type Gap Coupled Filter Amplifier）。



4.2 阻抗轉換濾波器

4.2.1 二階 Chebyshev 濾波器

圖 4.1 為二階低通濾波器之標準的雛形，經推導可得到其輸入阻抗與反射係數為：

$$Z_{in} = j\omega g_1 + \frac{g_3(1 - j\omega g_2 g_3)}{1 + \omega^2 g_2^2 g_3^2} \quad (4.1)$$

$$\Gamma = \frac{Z_{in} - 1}{Z_{in} + 1} \quad (4.2)$$

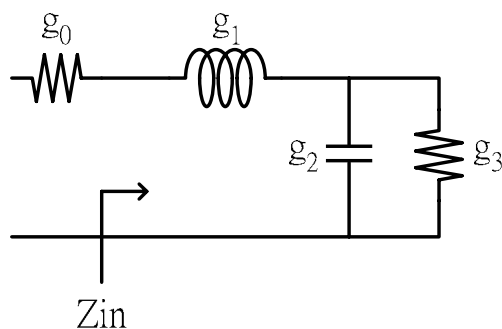


圖 4.1 二階低通濾波器

而我們使用微波領域常用的 Insertion loss 方法來推導濾波器的設計，而定義 P_{LR} 為：

$$P_{LR} = \frac{\text{Power available from source}}{\text{Power delivered from load}} = \frac{1}{1 - |\Gamma(\omega)|^2} \quad (4.3)$$

我們將 (4.1) 式與 (4.2) 式代入 (4.3) 式可以得到，

$$P_{LR} = \frac{1}{1 - |\Gamma|^2} = \frac{|Z_{in} + 1|^2}{2(Z_{in} + Z_{in}^*)} \quad (4.4)$$

其中，

$$Z_{in} + Z_{in}^* = \frac{2g_3}{1 - \omega^2 g_2^2 g_3^2} \quad (4.5)$$

$$|Z_{in} + 1|^2 = \left(\frac{g_3}{1 + \omega^2 g_2^2 g_3^2} + 1 \right)^2 + \left(\omega g_1 - \frac{\omega g_2 g_3^2}{1 + \omega^2 g_2^2 g_3^2} \right)^2 \quad (4.6)$$

經整理之後，我們可以得到：

$$P_{LR} = 1 + \frac{1}{4g_3} \left[(1 - g_3)^2 + (g_2^2 g_3^2 + g_1^2 - 2g_1 g_2 g_3^2) \omega^2 + g_1^2 g_2^2 g_3^2 \omega^4 \right] \quad (4.7)$$

又二階 Chebyshev 的 Insertion loss 多項式為：

$$P_{LR} = 1 + k^2 T_2^2(\omega) = 1 + k^2 (4\omega^4 - 4\omega^2 + 1) \quad (4.8)$$

因此，在比較 (4.7) 式與 (4.8) 式之後可得到：

$$k^2 = \frac{(1 - g_3)^2}{4g_3} \quad (4.9)$$

$$4k^2 = \frac{g_1^2 g_2^2 g_3^2}{4g_3} \quad (4.10)$$

$$-4k^2 = \frac{1}{4g_3} (g_2^2 g_3^2 + g_1^2 - 2g_1 g_2 g_3^2) \quad (4.11)$$

因此，我們定義負載阻抗值 R 或漣波值 k 之後，則可以得到二階 Chebyshev 低通濾波器所需的 L 與 C 值。

4.2.2 二階空隙耦合濾波器

圖 4.2 (a) 為一個空隙耦合帶通濾波器，經過等效之後，可以得到圖 4.2 (d) 之等效示意圖，其中：

$$L_n = \frac{2 \cdot Z_0}{\pi \cdot \omega_0} \quad (4.12)$$

$$C_n = \frac{\pi}{2 \cdot Z_0 \cdot \omega_0} \quad (4.13)$$

且輸入導納為：

$$Y_a = \frac{1}{J_1^2 \cdot Z_0^2} \left[j \sqrt{\frac{C_1}{L_1}} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) + \frac{J_2^2}{j \sqrt{\frac{C_2}{L_2}} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) + \frac{J_3^2 \cdot Z_0^2}{Z_1}} \right] \quad (4.14)$$

圖 4.2 (f) 為二階低通濾波器之標準的雛形，經過 scaling 之後，可得到圖 4.2 (e) 之二階帶通濾波器，其中：

$$L_1' = \frac{\Delta \cdot Z_0}{\omega_0 \cdot g_1} \quad (4.15)$$

$$C_1' = \frac{g_1}{\Delta \cdot \omega_0 \cdot Z_0} \quad (4.16)$$

$$L_2' = \frac{g_2 \cdot Z_0}{\Delta \cdot \omega_0} \quad (4.17)$$

$$C_2' = \frac{\Delta}{g_2 \cdot \omega_0 \cdot Z_0} \quad (4.18)$$

$$Z_1 = \frac{Z_0}{g_3} \quad (4.20)$$

且輸入導納為：

$$Yb = j \sqrt{\frac{C_1'}{L_1'}} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) + \frac{1}{j \sqrt{\frac{L_2'}{C_2'}} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) + Z_1} \quad (4.21)$$

若假設圖 4.2 (a) 與圖 4.2 (e) 電路等效相等，則可得到 J-Inverter 與二階低通濾波器標準雛形之 g_n 的關係式：

$$J_1 \cdot Z_0 = \sqrt{\frac{\pi \cdot \Delta}{2 \cdot g_1}} \quad (4.22)$$

$$J_2 \cdot Z_0 = \frac{\pi \cdot \Delta}{2 \sqrt{g_1 \cdot g_2}} \quad (4.23)$$

$$J_3 \cdot Z_0 = \frac{1}{g_3} \sqrt{\frac{\pi \cdot \Delta}{2 \cdot g_2}} \quad (4.24)$$

因此可求得空氣耦合濾波器所需的電容值與傳輸線長度：

$$b_n = \frac{J_n}{1 - (Z_0 \cdot J_n)^2} \quad (4.25)$$

$$C_n = \frac{b_n}{\omega} \quad (4.26)$$

$$\theta_1 = 90^\circ - 0.5 \left[\tan^{-1}(2 \cdot Z_0 \cdot b_1) \right] / 180 \cdot \pi \quad (4.27)$$

$$\theta_2 = 180^\circ - 0.5 \left[\tan^{-1}(2 \cdot Z_0 \cdot b_1) + \tan^{-1}(2 \cdot Z_0 \cdot b_2) \right] / 180 \cdot \pi \quad (4.28)$$

$$\theta_3 = 180^\circ - 0.5 \left[\tan^{-1}(2 \cdot Z_0 \cdot b_2) + \tan^{-1}(2 \cdot Z_0 \cdot b_3) \right] / 180 \cdot \pi \quad (4.29)$$

$$\theta_4 = 90^\circ - 0.5 \left[\tan^{-1}(2 \cdot Z_0 \cdot b_3) \right] / 180 \cdot \pi \quad (4.30)$$

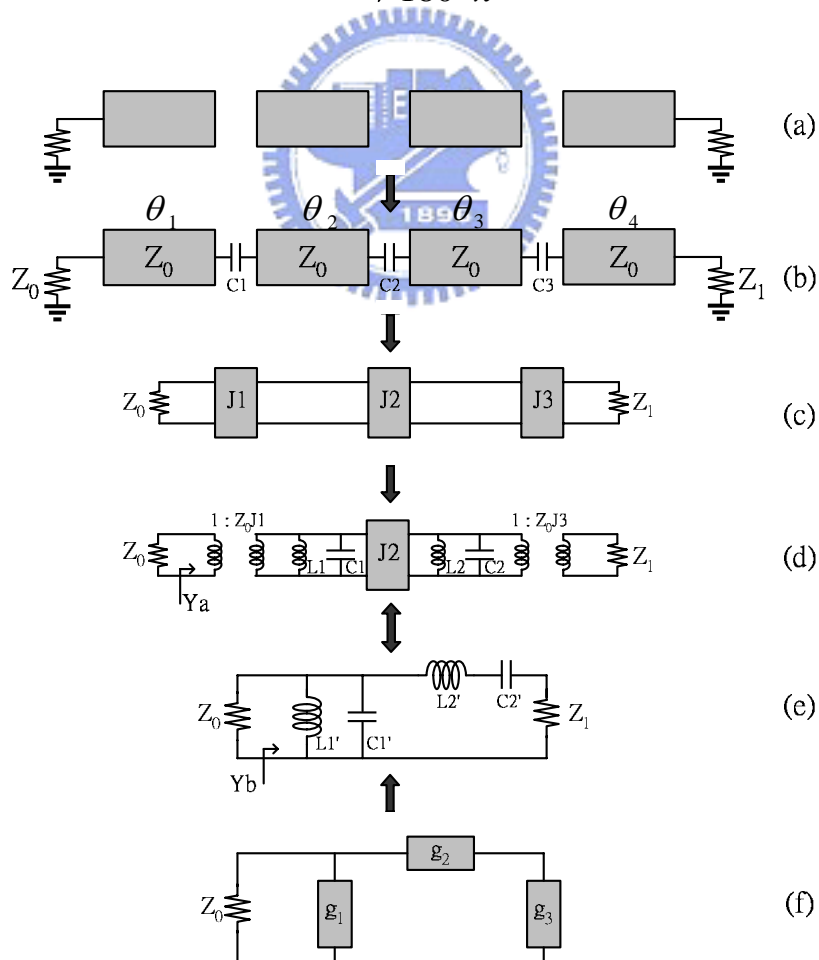


圖 4.2 空隙濾波推導

因此，利用 (4.9) ~ (4.11) 式可獲得二階低通濾波器標準雛形之 g_n ，在利用 (4.22) ~ (4.24) 式求得 J-Inverter 之值，最後利用 (4.25) ~ (4.30) 可得到空氣耦合濾波器所需的電容值與傳輸線長度，我們便可以設計一個阻抗轉換的濾波器。

4.3 微帶線式空隙濾波放大器

4.3.1 電路原理及架構

傳統的功率放大器電路中，會在輸出端與輸入端外接一個帶通濾波器，以過濾掉頻帶之外的雜訊訊號。但通常此外接濾波器並非單晶片化，而是製作在板子上，這將會使得整體電路相當龐大，因此若將濾波器電路置入於晶片中，則可大大減少射頻電路的面積。因而，我們設計了一個以微帶線為主的功率放大器，並將帶通濾波器整合於積體電路中，以縮小整體電路的面積。圖 4.3 為整體電路示意圖。

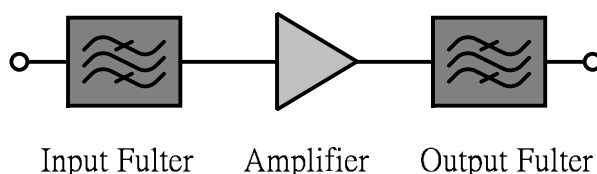


圖 4.3 帶通放大器示意圖

放大器的電路部分，使用兩級的電路架構，其中第一級為驅動級，採用四根閘極的電晶體，而閘極寬度為 75um。第二級的功率放大級，採用八根閘極的電晶體，其閘極寬度為 75um。

帶通濾波器的部分，我們使用 Gap Coupled Filter 的濾波器設計架構。此外，為了減少阻抗匹配的面積，我們將把濾波器視為阻抗匹配電路的一部份，設計一個具有阻抗轉換功能的帶通濾波器。由於現今傳統濾波器的設計理論，都是以 50 歐姆通訊系統作為考量，所以一般濾波器設計理論無法達到阻抗轉換的功能，因此我們利用 4.2 節推導出的結果，設計一個阻抗轉換濾波器作為匹配電路的一部份。圖 4.4 為空隙濾波放大器的電路圖。

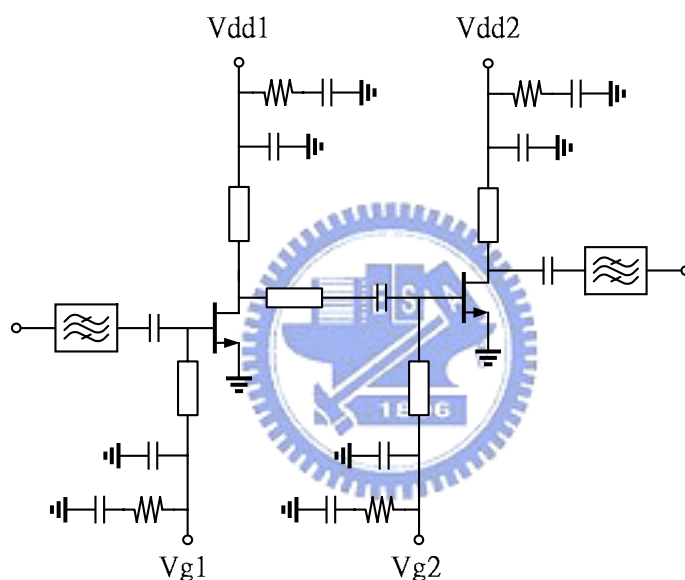


圖 4.4 微帶線式空隙濾波放大器

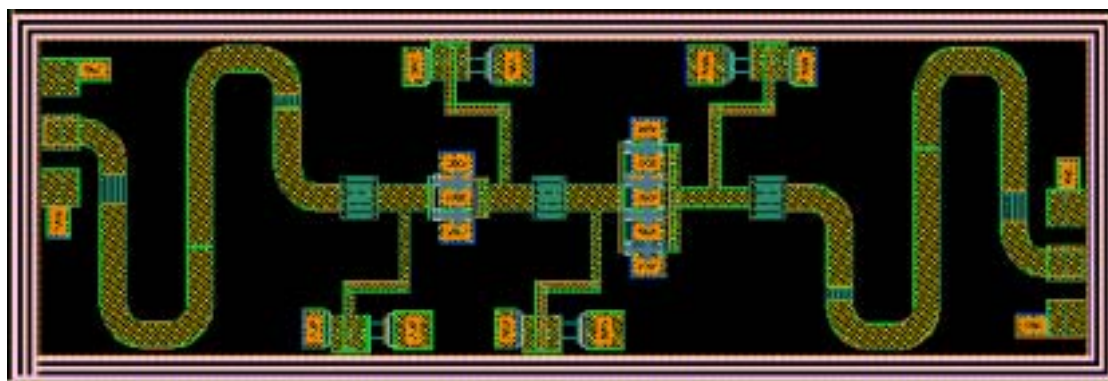


圖 4.5 微帶線式空隙濾波放大器之電路佈局

4.3.2 模擬結果

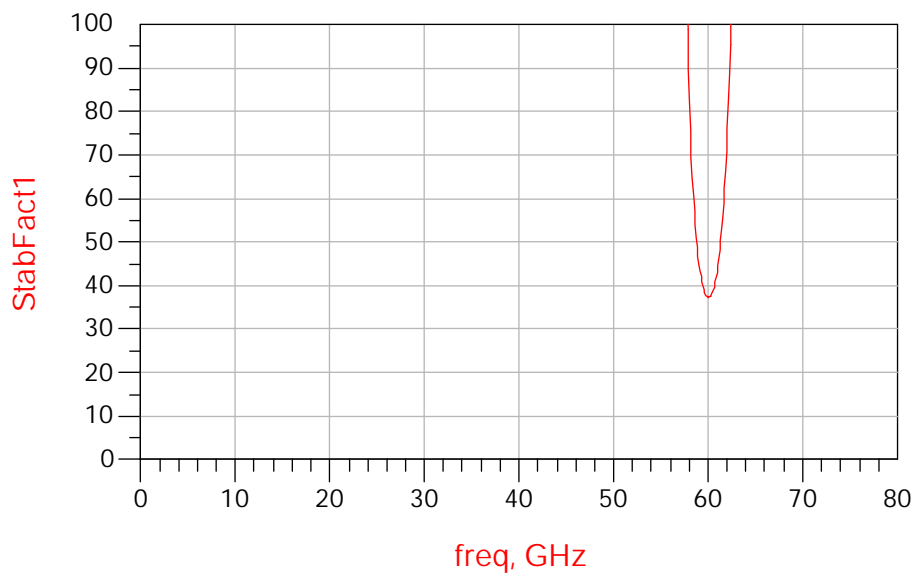


圖 4.6 K 值模擬

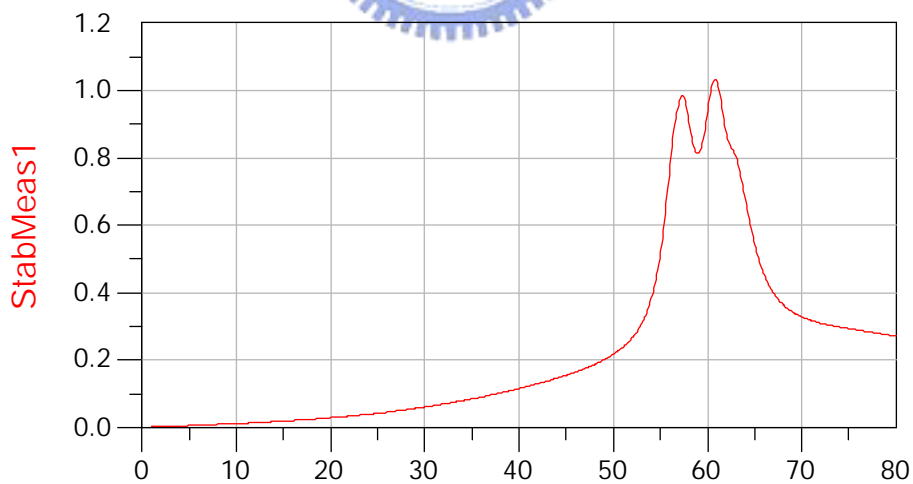


圖 4.7 B 值模擬

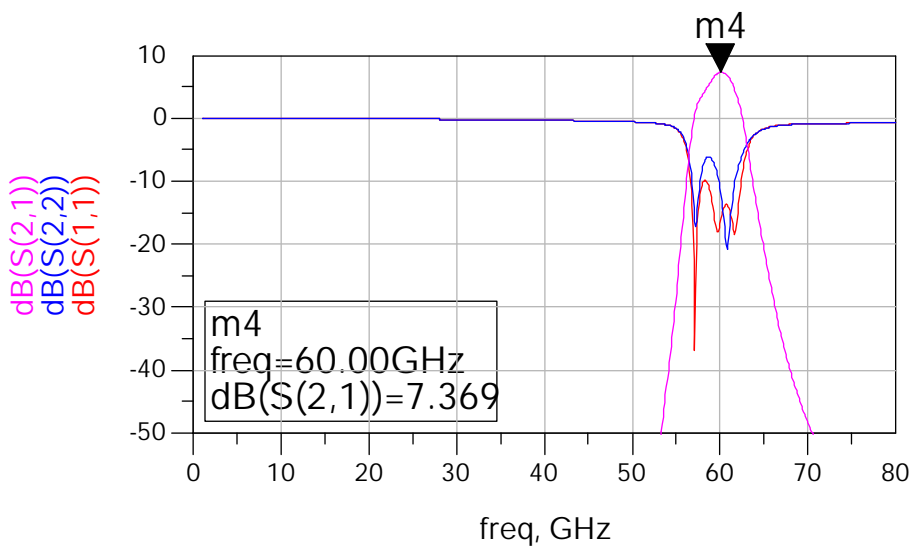


圖 4.8 S 參數模擬

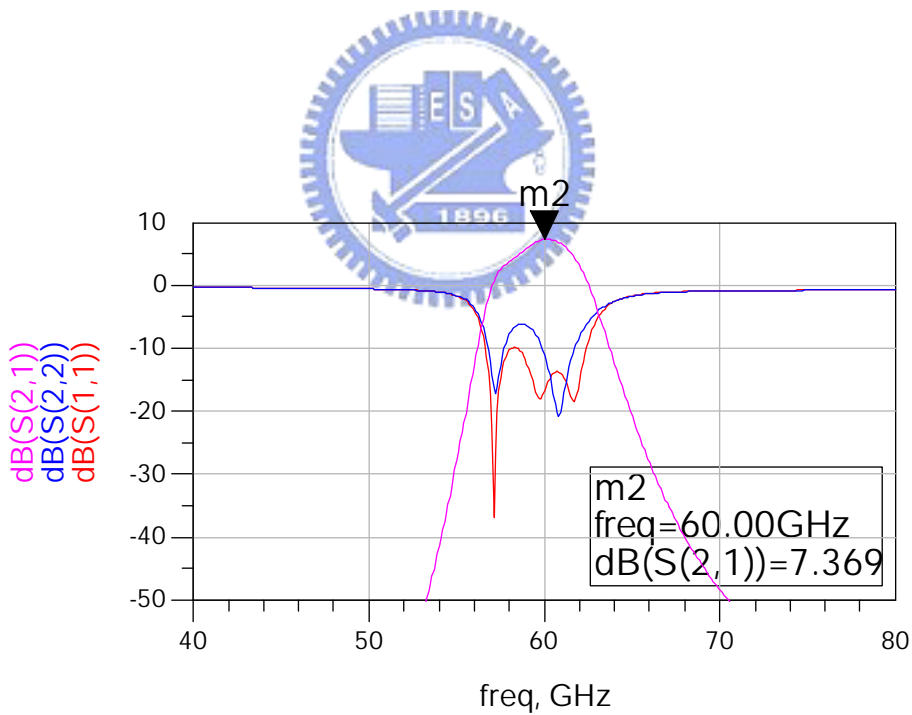


圖 4.9 S 參數模擬

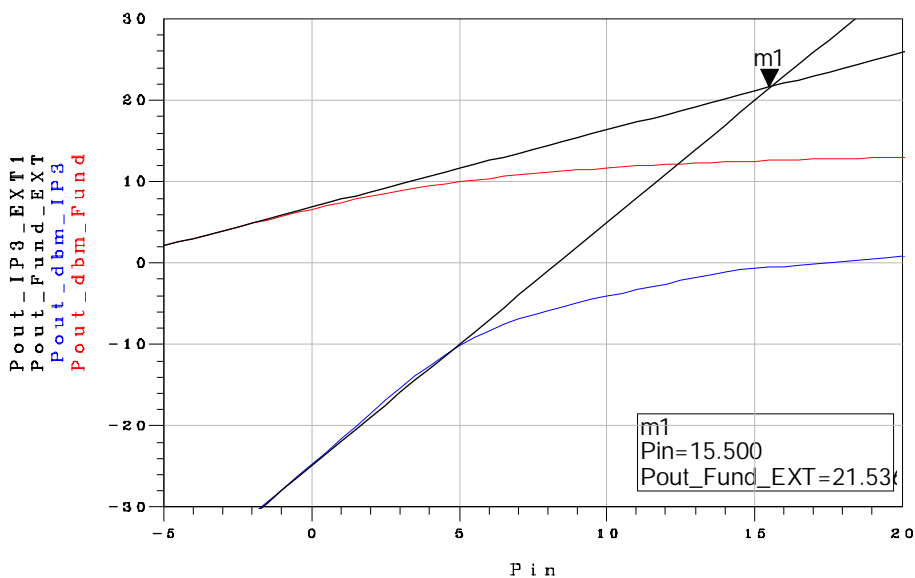


圖 4.10 IIP3 模擬

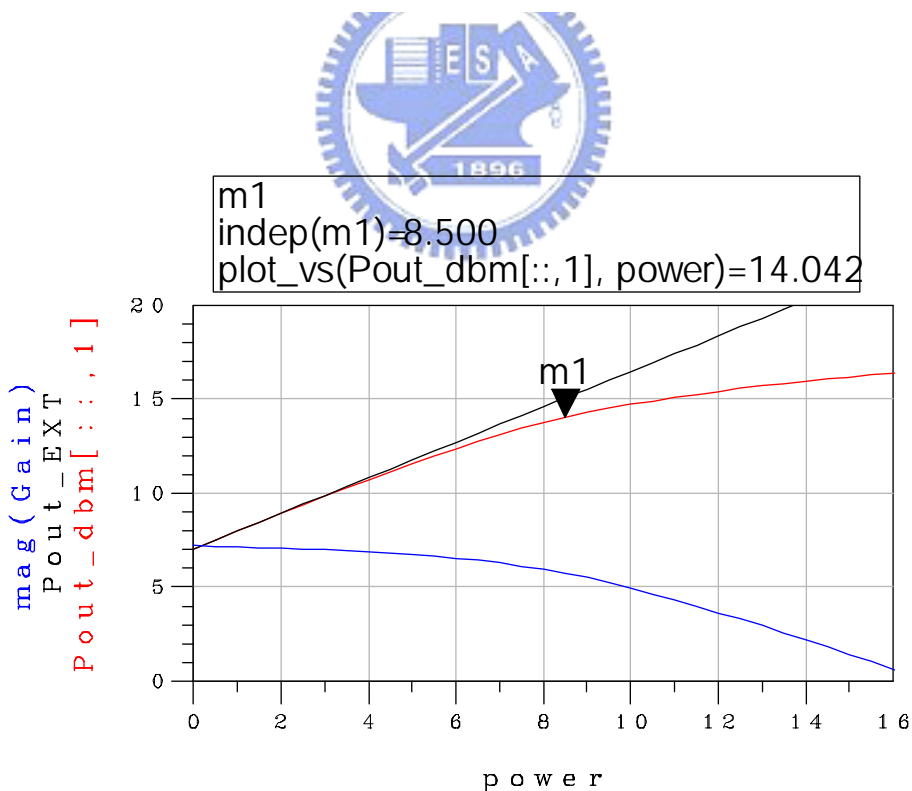


圖 4.11 P1dB

表 4.1 微帶線式空隙濾波放大器規格

Item	Spec
Supply Voltage	$V_{ds1}=3\text{ V}, V_{ds2}=3\text{V}, V_{gs1}=-0.5\text{ V}, V_{gs2}=-0.5$
Current	$72\text{ mA} + 150\text{mA} = 222\text{mA}$
frequency	60GHz
Linear Power Gain	7.4dB
P1dB	14dBm
OIP3	21.5dBm
Die size	$3000\text{ um} \times 1000\text{ um}$

表 4.1 為微帶線式空隙濾波放大器規格，線性增益為 7.4dB、P1dB 點為 14dBm、OIP3 點為 21.5dBm。



4.4 共平面波導式空隙濾波放大器

4.4.1 電路原理及架構

同樣的，我們利用 4.2 節推導的結果，設計一個在輸出端與輸入端具有一個帶通濾波器的功率放大器電路，如圖 4.12 所示，而與 4.3 節不同的地方是，為了使用覆晶封裝，我們使用共平面波導的傳輸線完成電路的設計。放大器的電路部分，使用兩級的電路架構，其中第一級為驅動級，採用四根閘極的電晶體，而閘極寬度為 75um。第二級的功率放大級，採用八根閘極的電晶體，其閘極寬度為 75um。我們同樣利用 4.2 節推導出的結果，設計一個阻抗轉換濾波器作為匹配電路的一部份。圖 4.13 為空隙濾波放大器的電路圖。

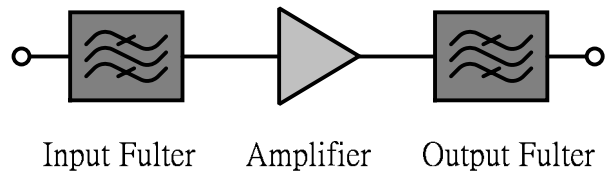


圖 4.12 帶通放大器示意圖

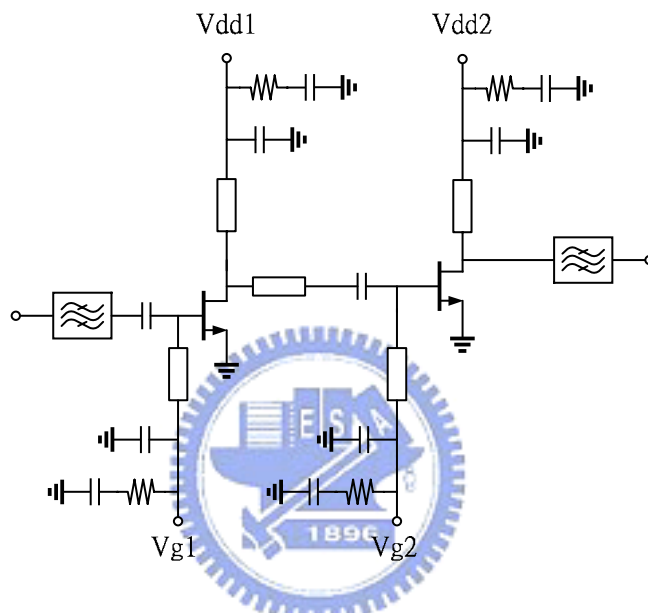


圖 4.13 共平面波導式空隙濾波放大器

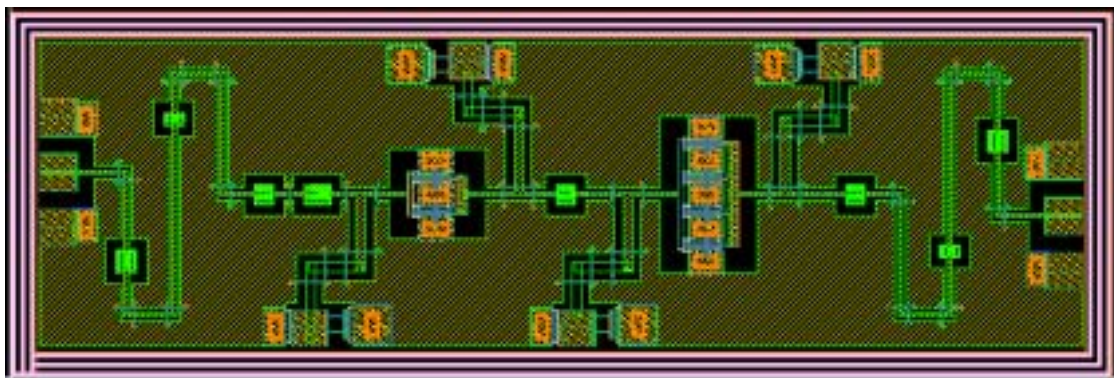


圖 4.14 共平面波導式空隙濾波放大器之電路佈局

4.4.2 模擬結果

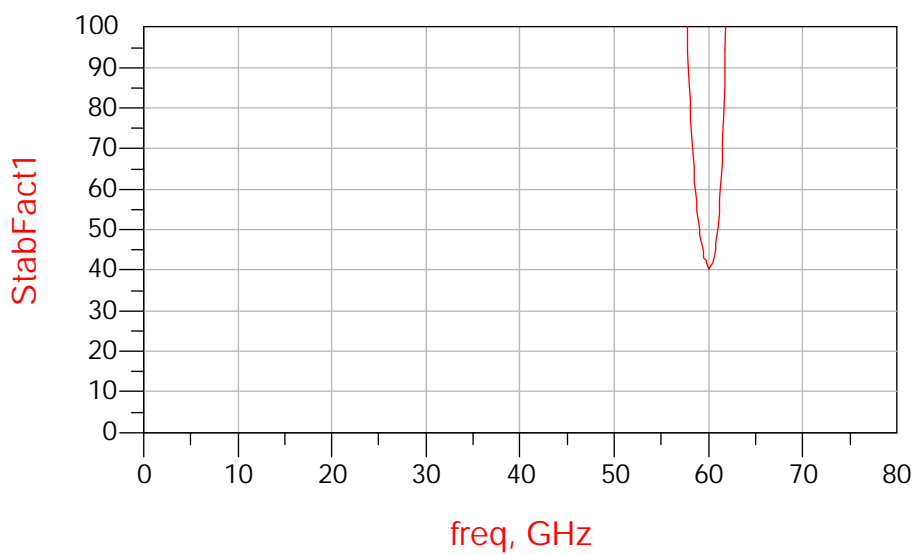


圖 4.15 K 值模擬

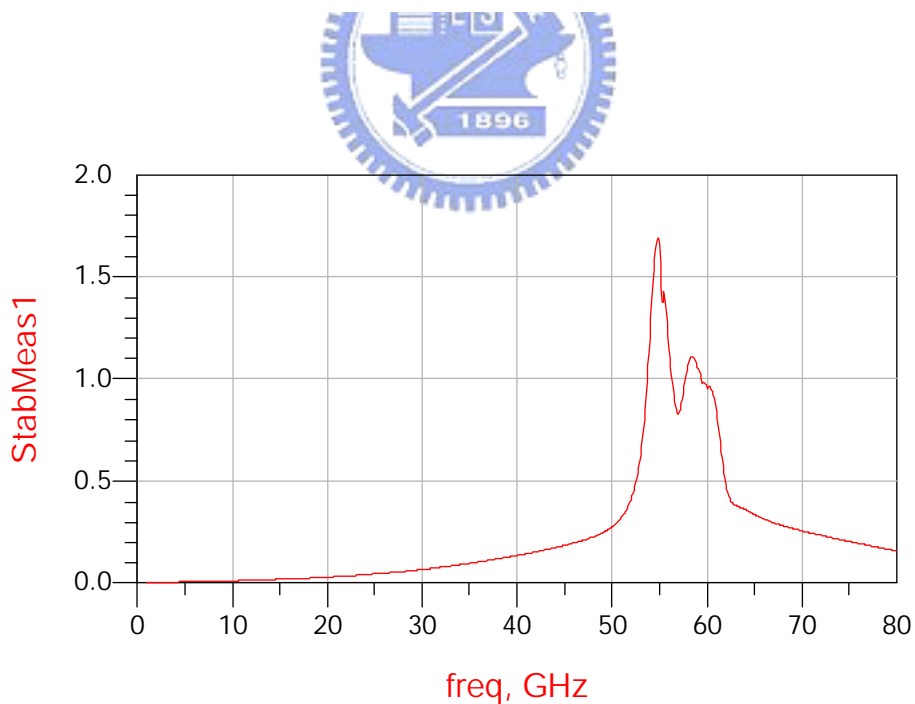


圖 4.16 B 值模擬

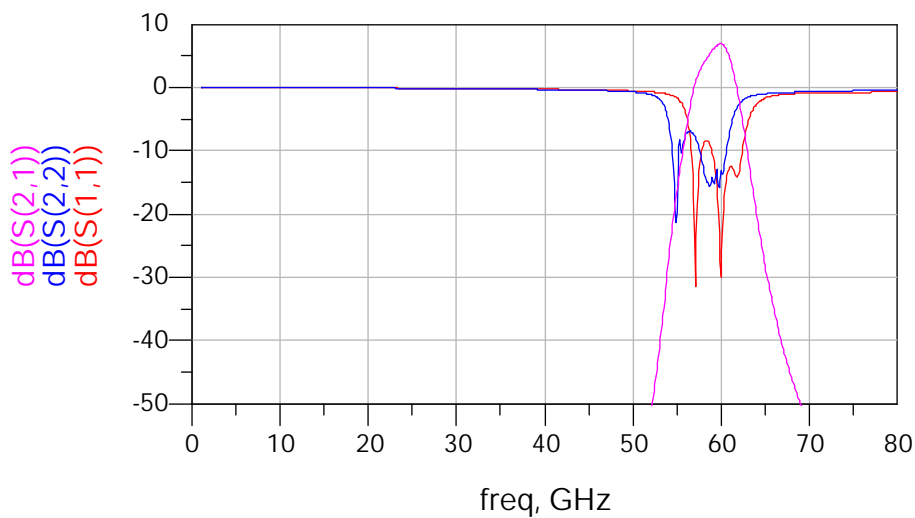


圖 4.17 S 參數模擬

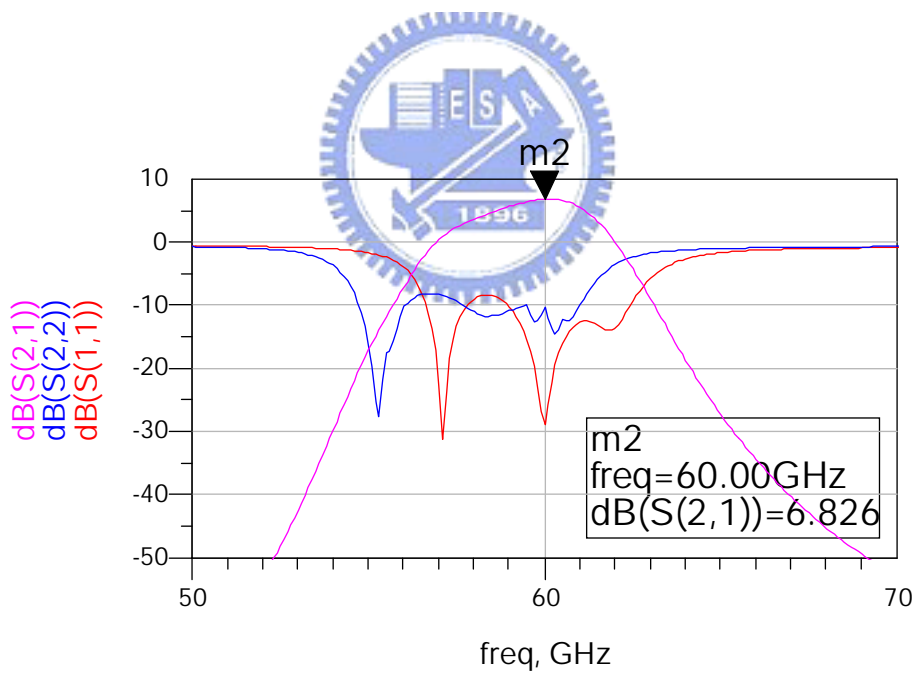


圖 4.18 S 參數模擬

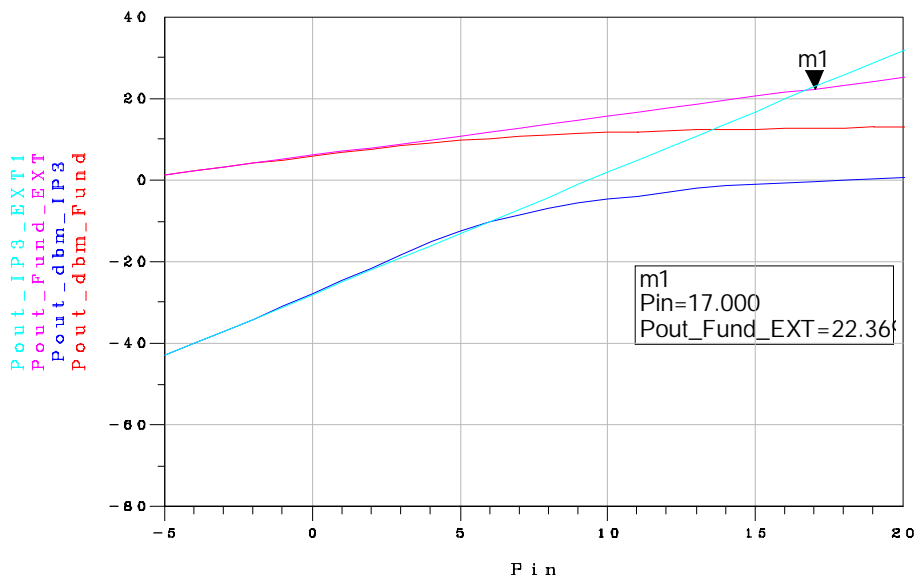


圖 4.19 IIP3 模擬

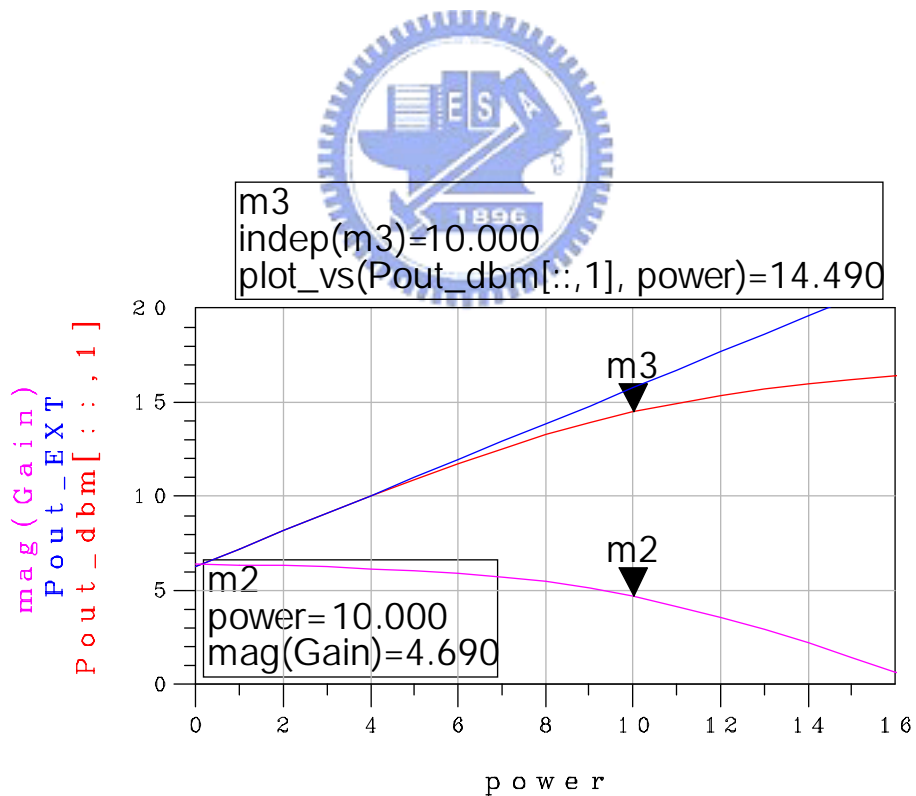


圖 4.20 P1dB 模擬

表 4.2 共平面波導式空際濾波放大器規格

Item	Spec
Supply Voltage	$V_{ds1}=3\text{ V}, V_{ds2}=3\text{ V}, V_{gs1}=-0.5\text{ V}, V_{gs2}=-0.5\text{ V}$
Current	$72\text{ mA} + 150\text{ mA} = 222\text{ mA}$
frequency	60GHz
Linear Power Gain	6.8dB
P1dB	14.5dBm
OIP3	22.6dBm
Die size	$3000\text{ um} \times 1000\text{ um}$

表 4.2 為共平面波導式空際濾波放大器規格，線性增益為 6.8dB、P1dB 點為 14.5dBm、OIP3 點為 22.6dBm。



第五章

結論



本論文利用 GCT 2.0 um InGap/GaAs HBT 之製程，實現了耦合電感差動相位壓控振盪器與耦合電感正交相位壓控振盪器，雖然振盪器的相位雜訊、輸出功率與現今發表的期刊論文相比，並非是最好的，但就 InGap/GaAs HBT 之製程來說，卻是不錯的表現。而正交相位的功率輸出較差動相位之高，是因為後來設計的正交相位振盪器之緩衝級與之前設計的不同，我們加大了緩衝級的電流，使得輸出阻抗變小，因此訊號能夠順利輸出至量測端，獲得較大的功率，實際上，混頻器的本地振盪器之輸入端，就是一個高阻抗的輸入端，使得振盪器訊號能夠傳送至混頻器。而我們也成功驗證利用電感耦合作為回授路徑的可行性，成功實現了耦合電感振盪器，可作為日後設計振盪器架構的參考。而空隙濾波放大器方面，雖然還未獲得最後的量測結果，不過本論文提供了阻抗轉換濾波器的設計方法與設計流程，可作為日後設計濾波器之參考。



附錄 A

阻抗轉換濾波器之 Matlab 程式




```
fprintf (** STEP1 "輸入 Z1" **)
fprintf (** STEP2 "改 L*C 的值" "改 R 值" "改等號右邊值" **)
fprintf (** STEP3 "輸入 gn" **)
Z=50;
Z1=9.05; % STEP1
R=Z/Z1
K=((1-R)^2/(4*R))^0.5;
LC=4*K/(R^0.5)
A=2*LC*R^2-16*K^2*R
[L,C] = solve('L*C=1.6380','(5.5249*C)^2+L^2=18.0994'); % STEP2
G0=1
G1=C
G2=L
G3=R
g0=1; % STEP3
g1=3.008279;
g2=0.5444948;
g3=5.5249;
```

```

f=60*10^9;
w=2*pi*f;
Y=0.02;
b=0.1;                                     % 頻寬 10%,

J1=(pi*b/2/g1)^0.5/Z;
J2=(pi*b)/2/(g1*g2)^(0.5)/Z;
J1=(pi*b/2/g2)^(0.5)/g3/Z;
B1=J1/(1-(Z*J1)^2);
B2=J2/(1-(Z*J2)^2);
B3=J3/(1-(Z*J3)^2);

% ** Gap Coupled Filter **
fprintf('***** Gap *****')

C1=B1/w*10^15
C2=B2/w*10^15
C3=B3/w*10^15

o1=90-0.5*(atan(2*Z*B1))/pi*180
o2=180-0.5*(atan(2*Z*B1)+atan(2*Z*B2))/pi*180
o3=180-0.5*(atan(2*Z*B2)+atan(2*Z*B3))/pi*180
o4=90-0.5*(atan(2*Z*B3))/pi*180

R3_BP=1/(g3*Y)

```

參考文獻

- [1] *Shih-An Yu; Chin-Chun Meng; Shey-Shi Lu*, “**A 5.7 GHz interpolative VCO using InGaP/GaAs HBT technology,**” *Microwave and Wireless Components Letters, IEEE* [see also *IEEE Microwave and Guided Wave Letters*] , Volume: 12 , Issue: 2 , Feb. 2002
- [2] *Yunseong Eo; Keechul Kim; Byungdu Oh*, “**Low noise 5 GHz differential VCO using InGaP/GaAs HBT technology,**” *Microwave and Wireless Components Letters, IEEE* [see also *IEEE Microwave and Guided Wave Letters*] , Volume: 13 , Issue: 7 , July 2003
- [3] *Grau, G.; Langmann, U.; Winkler, W.; Knoll, D.; Osten, J.; Pressel, K.*, “**A current-folded up-conversion mixer and VCO with center-tapped inductor in a SiGe-HBT technology for 5-GHz wireless LAN applications,**” *Solid-State Circuits, IEEE Journal of* , Volume: 35 , Issue: 9 , Sept. 2000
- [4] *Plouchart, J.-O.; Ainspan, H.; Soyuer, M.; Ruehli, A.*, “**A fully-monolithic SiGe differential voltage-controlled oscillator for 5 GHz wireless applications,**” *Radio Frequency Integrated Circuits (RFIC) Symposium, 2000. Digest of Papers. 2000 IEEE* , 11-13 June 2000
- [5] *Jae-Hong Chang; Yong-Sik Youn; Mun-Yang Park; Choong-Ki Kim*, “**A new 6 GHz fully integrated low power low phase noise CMOS LC quadrature VCO,**” *Radio Frequency Integrated Circuits (RFIC) Symposium, 2003 IEEE* , 8-10 June 2003
- [6] *Sek-Yuen Loo; Colpitts, B.G.; Luke, D.McG.*, “**Fully-integrated bipolar differential VCOs at 2.95 and 5.7 GHz,**” *Electrical and Computer Engineering,*

2000 Canadian Conference on , Volume: 2 , 7-10 March 2000

[7] *Zannoth, M.; Kolb, B.; Fenk, J.; Weigel, R.*, “**A fully integrated VCO at 2 GHz,**” Solid-State Circuits Conference, 1998. Digest of Technical Papers. 45th ISSCC 1998 IEEE International, 5-7 Feb. 1998

[8] *Samori, C.; Levantino, S.; Boccuzzi, V.*, “**A -94 dBc/Hz@100 kHz, fully-integrated, 5-GHz, CMOS VCO with 18% tuning range for Bluetooth applications,**” Custom Integrated Circuits, 2001, IEEE Conference on. , 6-9 May 2001

[9] *D. B. Leeson*, “**A Simplified Model of Feedback Oscillator Noise Spectrum,**” Proceedings of the IEEE, vol. 42, February 1965

[10] *A. Hajimiri and T.H. Lee*, “**Oscillator phase noise: a tutorial,**” IEEE J. of Solid-State Circuits, vol.32, No. 3, March 2000.

[11] *Lei Zhu; Ke Wu*, “**A general-purpose circuit model of interdigital capacitor for accurate design of low-loss microstrip circuit,**” Microwave Symposium Digest, 1998 IEEE MTT-S International , Volume: 3 , 7-12 June 1998

[12] *Donghyun Baek; Taeksang Song; Euisik Yoon; Songcheol Hong*, “**8-GHz CMOS quadrature VCO using transformer-based LC tank,**” Microwave and Wireless Components Letters, IEEE [see also IEEE Microwave and Guided Wave Letters] , Volume: 13 , Issue: 10 , Oct. 2003

[13] *Straayer, M.; Cabanillas, J.; Rebeiz, G.M.*, “**A low-noise transformer-based 1.7 GHz CMOS VCO,**” Solid-State Circuits Conference, 2002. Digest of Technical Papers. ISSCC. 2002 IEEE International, Volume: 1, 3-7 Feb. 2002

[14] *David K. Cheng*, “**Field and Wave Electromagnetics,**”

[15] *B. Razavi*, “**RF Microelectronics,**”2003

[16] *B. Razavi*, “**Design of Integrated Circuits for Optical Communications,**”2002

[17] *B. Razavi*, “**Design of Analog CMOS Integrated Circuit,**”1996.

[18] *G. Gonzalez*, “**Microwave Transistor Amplifier: Analysis and Design,**” 1997.

[19] *David M. Pozar*, “**Microwave Engineering**,”1998

[20] *Jia-Shen G. Hong;M. J. Lancaster*, “**Microstrip Filters for RF/Microwave Application**,”

