

## 第四章

### 結論

在現今電腦的處理速度越來越快的情況下，蜿蜒型延遲線對於電路設計者在設計時會變得越來越嚴格。基於縮短設計所需時程和提升設計準確度的考量，效率較高且有效的分析方法的開發也越來越重要。

本論文發展一套等效電路法來設計和分析蜿蜒型延遲線的傳輸特性。此一方法利用等效電路來表示一個蜿蜒型延遲線單位晶格的特性，再以此單位晶格等效電路串接出想要分析的蜿蜒型延遲線整體架構；此一方法比全波(full-wave)分析來的省時，也排除波追蹤(wave tracking)法在使用時的諸多限制。

文中也對此方法加以驗證，結果顯示利用等效電路的分析結果和實際結果相差大約 5ps，證明其準確性。此外，文中也探討耦合間距和長度以及基板介質常數對輸出信號的影響，我們將其整理如下：

- (1) 蜿蜒結構的電感和電容耦合效應可造成輸出波形超前的現象。
- (2) 由於蜿蜒型延遲線中耦合線間距的不同也會使耦合量有所不同，如此也使輸出波的超前量有所不同。由文中的介紹

可以知道，當耦合間距越小，耦合程度越大，輸出波形超  
前量也就越大。

(3) 對於不同的介質，其信號在電路板中的傳播速度也有所不  
同。基板的介質常數  $\epsilon_r$  越小其傳輸速度越快，分析例子顯  
示  $\epsilon_r$  為 3.9 時的傳輸時間大約比  $\epsilon_r$  為 4.4 時快了約  
57.9ps。

(4) 階梯波失真現象是由於信號在耦合線中傳輸時間和輸入信  
號的上升時間相比相對夠長時（前一章的第四小節中介紹  
的  $2t_d$  大於  $t_r$ ），近端和遠端的耦合效應會陸續抵達輸出端  
而產生。耦合線在同一耦合間距之下，耦合長度越長，階  
梯波也越明顯，但階梯波準位比較短的耦合線長度小。

(5) 相同耦合長度但不同的耦合間距的耦合量大小也不同，階  
梯波失真現象的明顯度也有不同。透過文中介紹知道耦合  
線間距越小，階梯波失真現象越明顯。

考慮階梯波的發生，若在設計時信號的傳輸時間和板子空間固定  
的情形下，我們針對設計者所選擇的蜿蜒型延遲線的架構伴隨的優缺  
點的有以下兩點總結：

(1) 若設計者選擇僅採用一個蜿蜒型延遲線的單位晶格時，雖然整  
體結構簡單，但階梯波失真現象較明顯，尤其是採用較小的耦

合間距時。

- (2) 若選擇將單位晶格數增加，而耦合線長度縮短，此時由於晶格數增加而使彎角數增加，其效應也會變大，但卻可換得階梯波失真效應較小的優點，尤其是耦合間距較大時。

電路設計者在設計蜿蜒型延遲線時必須對上述的各種現象加以考慮，才能使所設計的蜿蜒型延遲線在傳輸特性與品質的控制上能更準確。

另外本次的論文均將蜿蜒型延遲線的損耗和帶線的厚度均忽略不計，但事實上材料損耗是存在的，其輸出之超前現象將會被影響，此議題將作為對於蜿蜒形延遲線的後續研究重點。

