圖目錄

啚	1-1 蜿蜒延遲線 (meander delay line) 結構示意圖。	5
圖	1-2 蜿蜒延遲線的單位晶格 (unit cell)。	5
圖	1-3 單位晶格分析法示意圖。	6
圖	1-4 蜿蜒單位晶格中單元結構分割示意圖。	6
圖	2-1 蜿蜒延遲線在電路板中立體結構圖,為清楚顯示,上面接地	
	面被刻意拿掉。	17
圖	2-2 蜿蜒延遲線在電路板中結構剖面圖。	18
圖	2-3(a) 均勻帶線的 IIFSS 模擬環境設定剖面圖。	18
圖	2-3 (b) 均勻帶線的 IIFSS port 設定示意圖。	18
圖	2-4 T型等效電路和 Z 參數對應示意圖。	19
圖	2-5 對稱的 T 型等效電路元件配置。	19
圖	2-6 彎角結構的模擬空間及 de-embeding 過程示意圖。	20
圖	2-7 彎角結構中的等效電路。	20
圖	2-8 HFSS 模擬平行耦合線的奇(偶) 模環境設定圖。	21
圖	2-9 平行耦合線偶模操作時的場形分佈圖。	21
圖	2-10 平行耦合線奇模操作時的場形分佈圖。	22
圖	2-11 耦合線偶模 T 型等效電路和電路元件值對應關係圖。	22
圖	2-12 耦合線奇模 T 型等效電路和電路元件值對應關係圖。	23
圖	2-13 蜿蜒型延遲線單位晶格等效電路。	24
圖	2-14 HFSS 電路板大小取決規範。	24
圖	3-1 欲分析的蜿蜒型延遲線尺寸圖。	35
圖	3-2 四種耦合間距情況 meander line 俯視圖。	35
圖	3-3 帶線的 S11 和 S21 等效電路和 full-wave 分析所得結果比較。	36
圖	3-4 (a)所分析彎角尺寸示意圖。	37
		37

圖 3-4 (b) 等效電路和 full-wave 分析彎角的 S11 和 S21 的結果比

圖 3-5 (a) 等效電路和 full-wave 模擬所得的 10-mil 間隔耦合線

圖 3-5 (b) full-wave 和等效電路模擬所得的 10-mil 間隔耦合線奇

啚	3-6 完整蜿蜒型延遲線的等效電路圖。	40
圖	3-7(a)一個實際的蜿蜒型延遲線輸出波形圖。	41
圖	3-7(b)等效電路所分析所得之輸出波形圖。	41
圖	3-8(a)一個實際的蜿蜒型延遲線輸出上升時間波形。	42
圖	3-8(b)等效電路分析所得之輸出上升時間波形圖。	42
圖	3-9 蜿蜒型延遲線的輸出和輸入波形。	43
圖	3-10 蜿蜒型延遲線的上升緣波形和耦合間距的關係。	44
圖	3-11 10mil 耦合間距的蜿蜒型延遲線對不同介質的輸出上升時間。	45
圖	3-12 (a) near end and far end coupling 效應示意圖。	46
圖	3-12 (b) near end and far end coupling 輸出波形圖。	46
圖	3-13 階梯波形失真示意圖。	47
圖	3-14 不同耦合線長度對階梯波失真的影響。	48
圖	3-15 不同耦合線間距對階梯波失真的影響。	49