

國立交通大學

物理研究所

碩士論文

刮刀製程搭配高載子遷移率之高分子於垂直
式空間電荷限制電晶體

Blade coating method for vertical space-charge-limited
transistor using high carrier mobility polymer



研究 生：邱詠翔 (Yung-Hsiang Chiu)

指導教授：孟心飛 教授 (Prof. Hsin-Fei Meng)

冉曉雯 教授 (Prof. Hsiao-Wen Zan)

洪勝富 教授 (Prof. Sheng-Fu Horng)

中華民國一百年七月

刮刀製程搭配高載子遷移率之高分子於垂直式空間電荷限制電晶體
Blade coating method of vertical space-charge-limited transistor using high
carrier mobility polymer

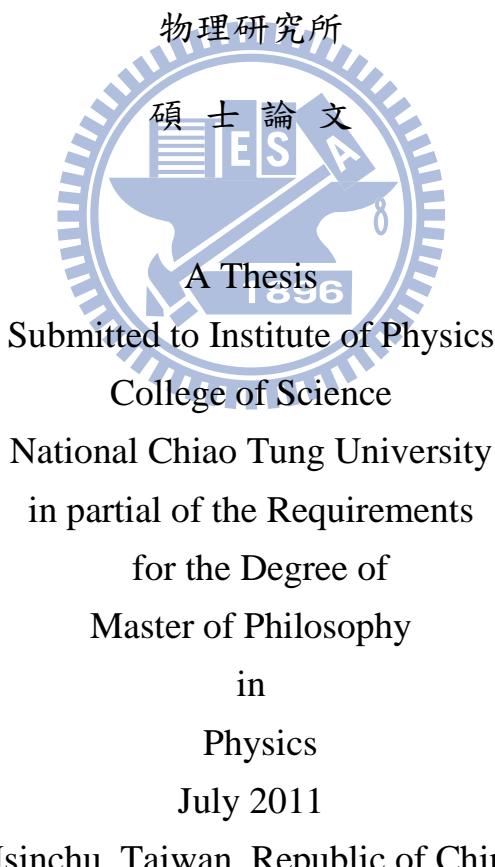
學 生：邱詠翔

Student : Yung-Hsiang Chiu

指導教授：孟心飛 教授
冉曉雯 教授
洪勝富 教授

Advisor : Prof. Hsin-Fei Meng
Prof. Hsiao-Wen Zan
Prof. Sheng-Fu Horng

國立交通大學



中華民國一百年七月

刮刀製程搭配高載子遷移率之高分子於垂直式空間電荷限制電晶體

學生：邱詠翔

指導教授：孟心飛 教授

冉曉雯 教授

洪勝富 教授

國立交通大學物理研究所

摘要

相較於小分子有機半導體的製程高成本及製程複雜，可液態製程、可製做在軟性可繞基板等優勢使共軛高分子在有機半導體領域近年來受到相當的注目。現今多數採液態製程的高分子有機半導體是採以旋轉塗佈法來成膜，但其材料使用率不高。本文引入刮刀塗佈技術成膜，此技術已被證實可做為提升材料使用率的方法。Poly(2,5-bis(3-alkylthiophen-2-yl)thieno[3,2-b]thiophene) (PBTBT-C14)是一種液晶分子，藉由高溫退火進入液晶相及快速冷卻維持退火後的晶相，可使得其載子遷移率提升，而PBTBT二極體的電流密度表現也比poly(3-hexylthiophene-2,5-diyl) (P3HT)來的高。最後，我們嘗試對poly(9,9-di-noctylfluorene-alt-(1,4-phenylene-((4-sec-butylphenyl)-imino)-1,4-phenylene) (TFB)進行tetrafluoro-tetracyanoquinodimethane (F4TCNQ) 摻雜，在不同濃度的摻雜下，尋求最佳的摻雜濃度。

關鍵字：刮刀塗佈法，液晶分子，摻雜

Blade coating method of vertical space-charge-limited transistor using high mobility polymer

Student : Yung-Hsiang Chiu

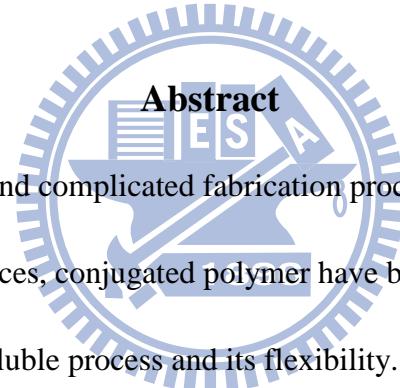
Advisor : Prof. Hsin-Fei Meng

Prof. Hsiao-Wen Zan

Prof. Sheng-Fu Horng

Institute of Physics

National Chiao Tung University



Comparing to high cost and complicated fabrication process of small molecule organic semiconductor devices, conjugated polymer have been widely explored because of its advantages such as soluble process and its flexibility. Although spin coating is the most common technique for casting polymer films in solution process, its material usage is low. In this work, we use the blade coating method which has been demonstrated to have a high material usage. We demonstrate that even the solubility of a polymer is low, by using the blade coating method, the polymer film can still be fabricated easily. Poly(2,5-bis(3-alkylthiophen-2-yl)thieno[3,2-b]thiophene) (PBTTT-C14) is a kind of liquid crystal molecule. By annealing at high temperature and transient cooling, its liquid crystal phase and high carrier mobility can be obtained. PBTTT diode shows higher current density compared to poly(3-hexylthiophene

-2,5-diyl) (P3HT) diode. Finally, we demonstrated the influence of different concentration tetrafluoro -tetracyanoquinodimethane (F₄TCNQ) doping on the poly(9,9-di-noctylfluorene-alt -(1,4-phenylene-((4-sec-butylphenyl)-imino)-1,4-phenylene) (TFB) diode.



Key words : Blade coating method, liquid crystal molecule, doping

誌 謝

此篇論文，謹獻給我的爺爺和奶奶，在背後不斷支持、鼓勵我的爸媽，以及實驗室相互扶持的夥伴們。

記得我大四時，人在圖書館準備研究所考試，接到家裡的電話，爺爺往生了。老人家還來不及驕傲地看到身為長孫的我從大學畢業。從此，奶奶的身體也一日不如一日，健康狀況越來越差。直到今年的二月份，人正在實驗室忙得焦頭爛額，還擔心無法如往常趕回家中探望奶奶的我，接到家裡的來電，當時在電話另一頭的我焦急萬分又無助，趕緊收拾後就立刻返回家中。但一切來不及了，我仍然見不到奶奶最後一面。由於爸媽忙於事業，爺爺奶奶一直是我從小到大的精神依靠。至今，我仍懷念奶奶在我念國中時為我準備的便當，那種幸福的味道永難忘懷；我也忘不了每次陪老人家說笑逗他們開心的場景，彷彿一切歷歷在目。雖然他們無法看著我畢業，無法看到我穿上碩士服從師長手中領過畢業證書，但我相信他們在天堂一定會替我感到很驕傲。我愛你們，我最親愛的爺爺奶奶。

再來，我也要感謝我的爸媽，感謝你們不辭辛勞為這個家付出。沒有你們的辛苦栽培，弟弟和我也不會有今日學業上的成就。時光飛逝，兩年前弟弟大學聯考考上了台大國企，同時我也考上了交大物理所，記得你們開心了好久。這或許是我和弟弟現階段所能給予的回報，做好我們自己的本分，在學業上有所表現讓你們感到驕傲。如今，我順利畢業了，不久的將來，我也能夠為這個家盡一份心力，幫你們分擔辛勞。

最後，還要感謝實驗室的所有夥伴們。感謝孟心飛老師以及冉曉雯老師在實驗上的指導；謝謝宇強學長，同出自高師的大學長，感謝你在實驗上的提點以及

建議，讓我們學會如何有邏輯的安排和分析實驗；謝謝俊宇，在我還在PLED組時的關照以及電晶體實驗後期對我的協助；謝謝恩禎學長，在學弟妹遇到瓶頸時的加油打氣和關心，很窩心；謝謝銘志學長，實驗室的超級設備工程師，因為有你，我們實驗設備才能使用的順順利利。謝謝同樣來自高師的夥伴—聲合和薪評，我們從大學到研究所的緣分，希望可以持續。這兩年來我們不管在課業還是實驗上的互相扶持和鼓勵，更顯得我們友誼的可貴。特別是薪評，同樣是桃園人，大學又是室友一直到研究所，之後還要一起到中科TSMC打拼，真是孽緣呀；謝謝其他實驗小組的同學以及學弟妹們，因為人實在太多了，無法一一例舉，在此只想跟你們說：能認識你們真棒！謝謝你們，我永遠不會忘記大家曾經幫助過、鼓勵過我，更不會忘記最後這三個月一起渡過瘋狂的Lab人生！我們這屆真的是酷到爆炸，希望留下的張博（浩文哥）可以一樣這麼酷的繼續帶領學弟妹們！



目 錄

中文摘要	1
英文摘要	II
致謝	IV
目錄	VI
圖目錄	VII
表目錄	XI
第一章 緒論	1
1-1 研究背景	1
1-2 研究動機	3
1-3 論文架構	4
第二章 有機材料簡介與元件操作原理	5
2-1 有機高分子材料之特性與簡介	5
2-2 金屬與半導體接面	12
2-3 有機共軛高分子載子傳輸理論	15
2-4 真空管原理	19
2-5 場效電晶體	20
2-6 空間電荷限制電晶體之結構與操作原理	21
第三章 實驗製程與設計	23
3-1 ITO基板圖形定義與流程	23
3-2 刮刀製程相關設備及成膜方式	24
3-3 材料(PBTTT-C14)成膜與測試分析製程	27
3-4 有機二極體製程	28

3-5 垂直式空間電荷電晶體之製程-----	32
第四章 實驗結果與討論-----	38
4-1 PBTET 成膜與測試分析-----	38
4-2 PBTET 二極體-----	47
4-3 P3HT與PBTET之空間電荷限制電晶體 -----	52
4-4 F4TCNQ-doped TFB二極體-----	71
第五章 結論與未來展望-----	75
參考文獻-----	77



圖 2-1、(a) sp^2 混成軌域示意圖 (b)聚噻吩(polythiophene, PT)結構-----	6
(c)聚乙炔(polyacetylene, PA)-----	6
圖 2-2、(a)P3HT單體 (b)P3HT之頭對頸(HH)、頭對尾(HT)以及尾對尾(TT)三種排列形式-----	7
圖 2-3、(a)排列方向定義 (b)plane-on堆疊 (c)edge-on堆疊-----	8
圖 2-4、(a)PBTET-Cn結構式 (b)PBTET相變溫度範圍-----	9
圖 2-5、PEDOT:PSS結構式-----	10
圖 2-6、TFB結構式-----	10
圖 2-7、F4TCNQ 結構式-----	11
圖 2-8、(a)PVP (b)PMF 結構式-----	11
圖 2-9、歐姆接面與蕭基接面之電流電壓關係圖-----	12
圖2-10、蕭基接面能帶示意圖-----	12

圖 2-11、歐姆接面能帶示意圖-----13

圖 2-12、有機半導體能帶圖畫法(a)各材料能帶位置(b)開路(c)短路

(d)正向偏壓-----14

圖 2-13、熱離子發射理論示意圖-----17

圖 2-14、穿隧效應示意圖-----18

圖 2-15、(a)真空管結構示意 (2)直熱式 (3)旁熱式-----19

圖 2-16、場效電晶體結構-----20

圖 2-17、場效應電晶體(FET)與空間電荷限制電晶體(SCLT)-----21

圖 2-18、(a)下注入式 (b)下注入式-----22

圖 2-19、SCLT元件操作模式示意圖-----22

圖 3-1、二極體基版ITO圖樣(左圖為俯視圖,右圖為剖面圖)-----24

圖 3-2、電晶體基版ITO圖樣(左圖為俯視圖,右圖為剖面圖)-----24

圖 3-3、圓棒刮刀圖樣-----24

圖 3-4、圓棒刮刀實圖-----25

圖 3-5、刮刀載板-----25

圖 3-6、熱風烘罩-----26

圖 3-7、刮膜流程示意圖(由左至右)-----27

圖 3-8、PBT二極體俯瞰及剖面結構圖-----28

圖 3-9、PBT二極體俯瞰及剖面結構圖-----29

圖 3-10、doping TFB二極體俯瞰及剖面結構圖-----31

圖 3-11、P3HT 電晶體俯瞰及剖面結構圖-----34

圖 3-12、PBT二極體俯瞰及剖面結構圖-----37

圖 4-1、OTS 分子式 ----- 39

圖 4-2、ITO 表面未經處理，在不同退火溫度後的表面形貌圖

(scale bar:50nm) ----- 41

圖 4-3、ITO 表面經 OTS 處理，在不同退火溫度後的表面形貌圖

(scale bar:50nm) ----- 42

圖 4-4、(a)ITO 經過 OTS 處理，退火後快速降溫 (b)ITO 未經 OTS 處理

，退火後快速降溫。以上吸收強度皆經過歸一化處理。----- 43

圖 4-5、PBT TT 在不同條件下於 ITO 表面成膜之表面形貌與粗糙度

(scale bar:50nm) ----- 44

圖 4-6、180°C 與 250°C，退火 15 分鐘與 7 小時之吸收光譜 ----- 45

圖 4-7、(a)樣本之 GIXRD 頻譜 (b)為(a)的範圍放大圖 ----- 46

圖 4-8、PBT TT 旋塗於 ITO (a)左邊為 OTS 上成膜，右邊為 ITO 上成膜

(b)顆粒析出情形 ----- 48

圖 4-9、(a)三種條件之正偏壓線性圖 (b)as-cast diode (c)退火 180°C，

15 分鐘 diode (d)退火 180°C, 7 小時 diode (e)同樣厚度條件的

刮刀製程 P3HT diode 半對數圖與對數圖 ----- 50

圖 4-10、PBT TT 與 ITO, MoO3 之能帶圖 ----- 51

圖 4-11、舊電漿系統旋塗製程之 P3HT (a)電晶體 $\log J_C - V_{CE}$ 圖與開關比

示意圖 (b)EC diode 圖 (E:emitter, C:Collector) ----- 53

圖 4-12、新電漿系統旋塗製程之 P3HT (a)電晶體 $\log J_C - V_{CE}$ 圖與開關比

示意圖 (b)EC diode 圖 ----- 54

圖 4-13、新電漿系統刮刀製程之 P3HT (a)電晶體 $\log J_c-V_{CE}$ 圖與開關比

示意圖 (b)EC diode 圖-----55

圖 4-14、新電漿系統刮刀製程之 PBT TT (a)電晶體 $\log J_c-V_{CE}$ 圖與開關比

示意圖 (b)EC diode 圖-----56

圖 4-15、新電漿系統製程元件剖面 SEM (a)尚未填主動層材料的孔

洞化結構 (b)旋塗法 P3HT (c)刮刀塗佈 P3HT (d)刮刀塗

佈 PBT TT -----58

圖 4-16、PBT TT 溶於 DCB (0.8wt%) 之刮刀製程 (a)電晶體 $\log J_c-V_{CE}$ 圖

與開關比示意圖 (b)EC diode 圖 (c)元件剖面 SEM-----60

圖 4-17、PBT TT 溶於 CB (1wt%) 之刮刀製程 (a)電晶體 $\log J_c-V_{CE}$ 圖與

開關比示意圖 (b)EC diode 圖 (c)元件剖面 SEM-----62

圖 4-18、PBT TT 溶於 DCB (0.8wt%) 之刮刀製程孔徑 100nm 之電晶體

(a) $\log J_c-V_{CE}$ 圖與開關比示意圖 (b)EC diode 圖 (c)元件

剖面 SEM-----65

圖 4-19、PBT TT 溶於 DCB (0.8wt%) 之刮刀製程孔徑 200nm 之電晶體

(a) $\log J_c-V_{CE}$ 圖與開關比示意圖 (b)EC diode 圖 (c)元件

剖面 SEM-----67

圖 4-20、孔徑 100nm 電晶體 (a) J_B-V_{CE} 圖 (b)EB diode (c)BC diode

-----68

圖 4-21、孔徑 200nm 電晶體 (a) J_B-V_{CE} 圖 (b)EB diode (c)BC diode

-----69

圖 4-22、次臨界擺幅 S.S. (a)孔徑 100nm 電晶體 (b)孔徑 200nm 電晶體

70

圖 4-23、無機半導體 p-type 摻雜示意圖

71

圖 4-24、doping 能階示意圖

72

圖 4-25、第一次摻雜結果半對數圖

73

圖 4-26、第二次摻雜結果半對數圖

75

圖 5-1、doped TFB 電晶體理想結構圖

76

表目錄

表 4-1、PBT TT 成膜條件

40

表 4-2、各偏壓操作下的 mobility

74



第一章 緒論

1-1 研究背景

瑞典皇家科學院把 2000 年的諾貝爾化獎頒給三位在導電高分子的發現與發展上有卓越貢獻的科學家，分別是美國加州大學聖塔巴巴拉分校的希格 (Alan J. Heeger)，美國賓州大學的麥迪亞米德 (Alan G. MacDiarmid)，以及日本筑波大學的白川英樹 (Hideki Shirakawa)。這三人在 1970 年代發現導電高分子(塑膠)，而且使其發展成一個化學家和物理學家都認為很重要的研究領域。通常情況下，塑膠由許多排列無序的大分子組成，通電後，當電流增大時，塑膠內部會形成凌亂的網狀物，並馬上停止導電。然而，科學家卻發現，某些結構的塑膠卻具有半導體特性，也能傳輸電流。後來，科學家們又進一步發現，通過在塑膠內滲入某些物質，可以改變其物理化學特性，使其具有較好的導電性能，這些發現為導電塑膠日後取代矽晶體成為新一代半導體材料奠定了基礎。(1976 年，日本化學家白川英樹與美國化學家麥迪亞米德和物理學家希格三位學者共同發現，碘蒸汽可以使聚乙炔薄膜產生氧化的現象，使其的導電功能增加一百萬倍^[1]。)

此種具有傳導性的聚合物，結合了塑膠與金屬的部分特性，也就是重量輕、具有彈性的塑膠特性，與可以傳導的金屬特性，開啟了有機導電高分子的研究風潮。這幾年無論是在學界或是科技業方面，對於導電高分子的研究除了有更進一步的了解，也將其應用在各種元件上，例如有機薄膜電晶體、有機發光二極體、有機太陽能電池等等。以往這些元件都是以矽做為主動材料，如今改以有機導電

材料。當然，兩種材料各有其優缺點：矽這種材料易取得，壽命高且穩定，但製程費時且複雜；相較之下，有機元件製程條件更多元，且相較簡易，如適用低溫製程、液態製程、較低的驅動電壓，甚至可至做在可繞性的軟板上。

這幾年來發展迅速的面板業，被列為我國之兩兆雙星產業其中之一。TFT-LCD 即是由薄膜電晶體來驅動與控制液晶分子的晶向，由此改變背光源的透光量與色彩。這些年顯示器發展的關鍵，即是背光源以及薄膜電晶體。背光源由最初的冷陰極管進展為 LED，這也讓顯示器的厚度和重量大大降低。但在 2011 年初時，南韓電子巨擘三星電子(Samsung)發表了一款採用 AMOLED 面板的高階智慧型手機(smart phone)，這是種具有自發光特性的面板，完全不需要現有的背光模組，色彩飽和度也高出許多，無視角的限制，雖然目前僅應用在小尺寸面板上，但未來若使用在 TV 生產上，更可以大幅減低現有的 TV 重量與厚度，但這方面的問題並不是本論文的主軸。所以，讓我們回到另一個關鍵元件上：電晶體。現今多數用在已商品化的 TFT，大部分是以氫化非晶矽(a-Si:H)當主要材料，相關研究也趨成熟。自從 1980 年代中期有機電晶體(organic transistor)被成功發明後，由於具有成本低、重量輕、能變形的優點，不少研究單位開始嘗試以有機電晶體為材料製造塑膠平面顯示器。但也因為較低的電子遷移率、高工作電壓一直是阻礙有機電晶體發展的主要難題。因此，許多科學家陸陸續續合成各種有機材料，特別是共軛高分子的領域，亦是促成本文的研究背景的重要原因之一。

1-2 研究動機

有機材料又分為小分子(small molecule)與共軛高分子(conjugated polymer)。這兩種材料在性質上差異很大，故其製程的方式也大為不同。有機高分子材料可溶於一般有機溶劑中，故其成膜大多使用旋轉塗佈法(spin coating)。有機小分子材料其溶解度低，因此常用熱蒸鍍法(thermal deposition)來沉積於機板表面。熱蒸鍍法和旋轉塗佈法各有其高低優劣，像是以熱蒸鍍法沉積材料時，不會有互溶問題，可以輕鬆製作多層結構。但是高真空設備的使用卻會拉高製程成本。至於旋轉塗佈法則是能以低成本沉積大面積的有機薄膜，可是在製作多層結構時，卻必須擔心有機溶劑會對下層的薄膜結構造成影響、破壞。當然目前也有一些解決互溶的方法，像是先以緩衝層作保護，再塗佈第二層有機薄膜，是可以有效解決互溶問題的方法之一^[2]。



基於前人(實驗室學長們)的研究基礎，在垂直式電晶體上有很大的進展^{[3][4][5]}，相關過程也可在實驗室網頁找到論文論述，但前人們在製程上仍是以先前提到的旋轉塗佈法成膜。藉由旋轉塗佈法可進行液態製程，雖然比起蒸鍍製程快且簡易，但在材料的使用率上卻不高，因為 spin coating 的過程中多數的液體仍會被甩出、白白浪費掉。有鑑於此，我們引入了刮刀製程(blade coating method)，相關的製程在本實驗室的 PLED 組近幾年來的印證和應用已頗具成果^[6]，特別是藉由這樣的純液態製程即可製作大面積(5cm*5cm)的 PLED。但因為是首次應用在電晶體製程上，雖然還不用做到大面積的電晶體，但仍會有許多關鍵須要克服。

除了製程的改良促成了本篇研究之外，共軛高分子應用在垂直式電晶體遷移率不高的問題也是在此篇的範疇(有機高分子材料載子遷移率大致上比無機材料

小 3 至 5 個數量級)，因而有了新型 P-type 材料—液晶分子 PBTTT (poly(2,5-bis(3-alkylthiophene-2-yl)thieno[3,2-*b*]thiophenes)) 以及 p-type doping 材料 F4-TCNQ 的測試。相關的特性以及製程將後面章節做敘述。

1-3 論文架構

本文架構如下：第一章為緒論，介紹研究背景以及研究動機；第二章為介紹有機空間電荷限制電晶體(space-charge-limited transistor)原理，包括常用之主動層材料，以及本文研究之材料；第三章為實驗的相關製程；第四章為元件的量測數據與分析討論；第五章為本論文的總結與未來展望。



第二章 有機材料簡介及元件操作原理

2-1 有機高分子材料之特性與簡介

有機材料主要是由碳、氫、氧等原子透過鍵結組成，最簡單的化學結構分子稱為單體(monomer)。一般高分子(polymer)約由 $10^5\sim10^6$ 個單體聚合而成，亦稱其為聚合物。而我們俗稱的「導電聚合物」意即共軛高分子(conjugated polymer)。共軛高分子之所以可導電，主要就是利用未定域化(delocalized)的混成軌域，可以讓電子不被束縛在單一原子中，而是可以在混成軌域中移動。換句話說，因共軛高分子的主鏈上的碳具有未飽和鍵，使得主鏈呈現單鍵和雙鍵交錯排列的鍵結形式，而此種單、雙鍵共軛出現的情況即稱為共軛鍵結，一般常見的共軛高分子有聚乙炔(polyacetylene, PA)、聚噻吩(polythiophene, PT)等。以聚乙炔為例，其中的碳原子有四個價電子，而混成平面 sp^2 軌域的三個價電子中，兩個分別和兩端相鄰的碳原子鍵結形成 σ 鍵，第三個則是和氫原子鍵結。而最後一個價電子則形成垂直 sp^2 平面的 P_z 軌域，並且和鄰近碳原子的 P_z 軌域電子雲重疊而形成未定域化的 π 鍵。 σ 鍵因較低能階已填滿，故游離能大，位於主鏈上主宰著高分子的機械性質。而未定域化的 π 鍵使電子容易在高分子的長鏈上移動，此時我們稱為分子內(itrachain)的移動；若是有多個分子堆疊時，亦可由相鄰分子間的混成軌域來移動，由鄰近分子間電子雲的重疊做分子間的電荷移動，此時稱做分子間(interchain)的移動。以上兩種傳導方式，即是使高分子具有導電性的原因。

以下將介紹幾種我們常用到的電洞傳導材料，以及做為垂直式電晶體的絕緣層材料。電洞傳導材料的部分，也多數是由聚噻吩組成。

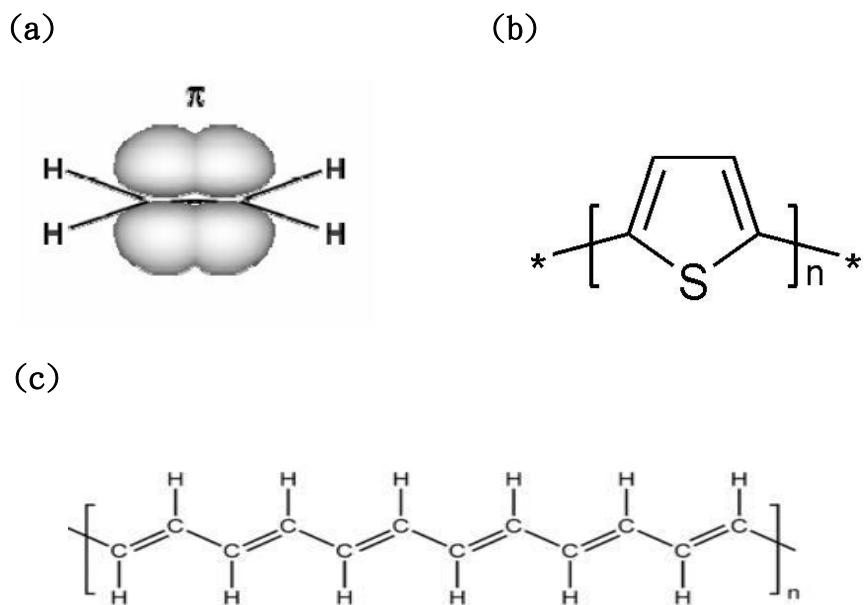


圖 2-1、(a) sp^2 混成軌域示意圖 (b) 聚噻吩(polythiophene, PT)結構 (c)

聚乙炔(polyacetylene, PA)

2-1-1 電洞傳輸材料

(1) P3HT (poly(3-hexylthiophene-2, 5-diyl))

由於無機材料的載子遷移率(mobility)目前還是遠高於有機導電高分子，且在有機材料中電洞的遷移率(hole mobility, μ_h)又較電子遷移率(electron mobility, μ_e)來得高，因此我們在製作有機半導體元件時，大都會選擇高電洞遷移率的材料為主動層。

Poly(3-hexylthiophene-2, 5-diyl) (P3HT)便是一種電洞傳導的有機半導體材料，其主幹為一硫環戊二烯(thiophene)，側鏈為己基(hexyl)。因側鏈與主幹的連接有不同的空間排列，可分為頭對頭(HH)、頭對尾(HT)以及尾對尾(TT)三種形式^[7]，如圖 2-2 所示。

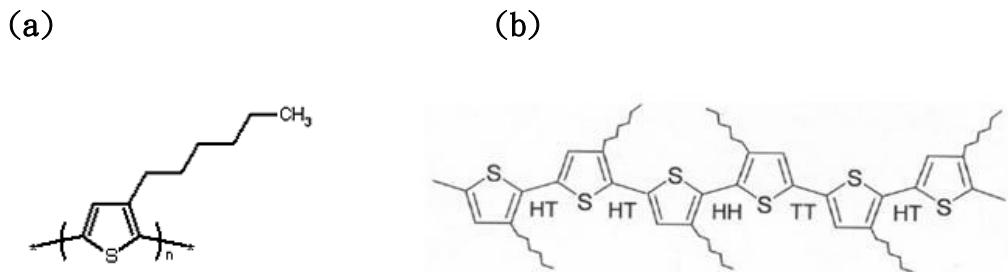


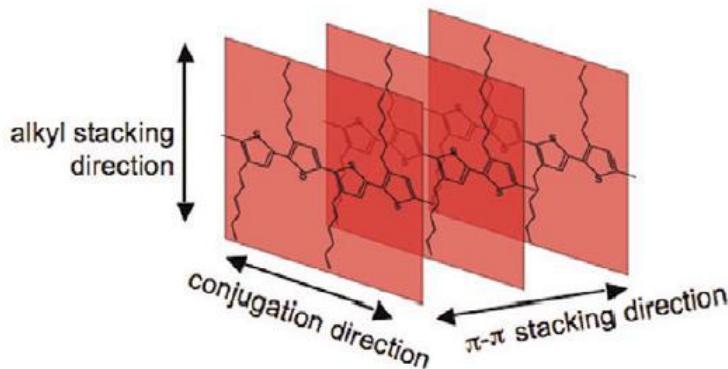
圖 2-2、(a)P3HT 單體 (b)P3HT 之頭對頭(HH)、頭對尾(HT)以及尾對尾(TT)三種
排列形式

常見的 P3HT 有兩種：一種 HT 和 HH 比例約 66:1，稱 rr-P3HT (regionregular-P3HT)。另一種是主鏈和側鏈的連結中 HT 和 HH 的比例為 1:1，

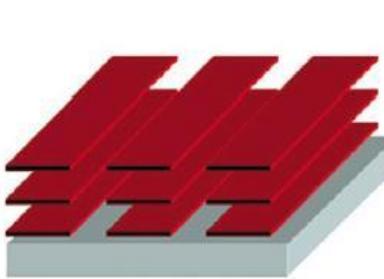
稱為 rd-P3HT(regionrandom-P3HT)。可由文獻中得知 P3HT 中包含越多 HT 連結時，所做出之場效電晶體的載子遷移率越高^[8]，故前者是我們最常使用的作為主動的材料。(含 HT 比例大於 98.5%，熔點約為 238°C，平均分子量 87000，
LUMO/HOMO : 3.0/5.2)

P3HT 成膜時會有自組裝(self-assemble)的傾向，且會形成二維的共軛片狀結構，而堆疊方式會跟基板表面以及退火條件等因素影響，但大致上可分為兩種：垂直堆疊(plane-on)與水平堆疊(edge-on)，如圖 2-3 所示。現今多數的研究是以 silicon wafer 為元件基板的有機場效電晶體(OFET)，成膜排列方向會希望以圖 2-3(c)為主，而我們的垂直式電晶體則是希望在通道中的排列如圖 2-3(b)所示：

(a)



(b)



(c)

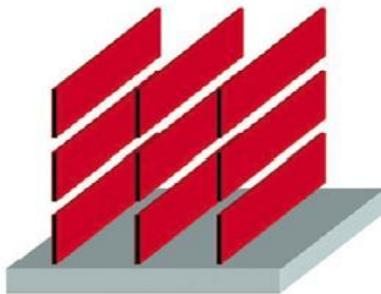


圖 2-3、(a)排列方向定義 (b)plane-on 堆疊 (c)edge-on 堆疊

(圖片來源:Materials Today, march 2007, vol. 10, no. 3)

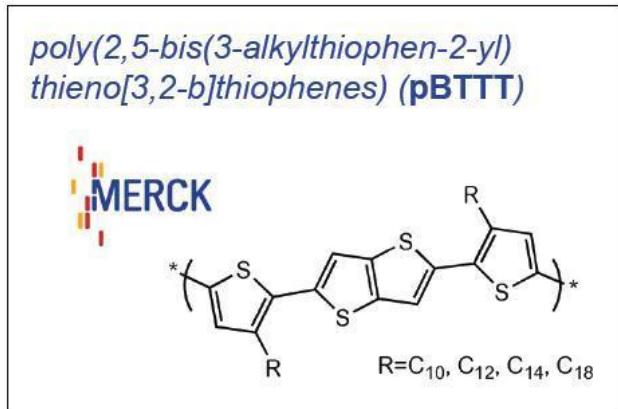
(2) PBTBT (Poly(2, 5-bis(3-alkylthiophen-2-yl)thieno[3, 2-b]thiophene))

PBTBT 是這幾年來除了 P3HT 以外受到矚目的電洞傳導材料之一，也是本文最主要的主動層材料研究對象。此材料是由英國知名化學合成商 Merck Chemical 的化學家、同時為倫敦帝國理工學院化學系教授的 Prof. Iaian McCulloch 所合成，此材料的特殊性在於它是一種液晶分子，超過熔點之後，液晶存在於某溫度區間內，如圖 2-4 所示。其支鏈可有不同碳數，我們所用的是有 14 個碳的 PBTBT，故稱為 PBTBT-C14，而採用的原因在於文獻上^[9]證實這一系列不同碳數的 PBTBT 以

C₁₄ 的載子遷移率最高，在 OFET 上可達 0.2~0.6 cm²/vs，甚至可達個位數的水準。

而 PBT_n-C₁₄ 熔點約為 233°C，平均分子量 61000，LUMO/HOMO : 3.0/5.1

(a)



(b)

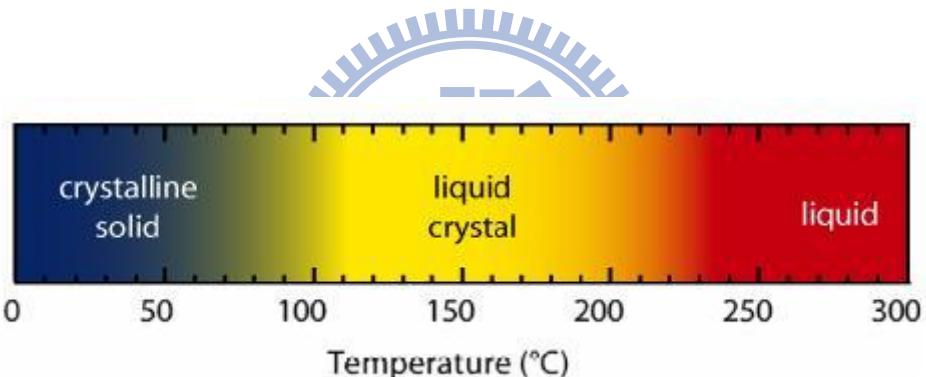


圖 2-4、(a)PBT_n-C_n 結構式 (Nature materials, 328, vol. 5 April, 2006. Iain McCulloch) (b)PBT_n 相變溫度範圍(APL, 90, 012112, 2007, Leah A. Lucas)

(3) PEDOT:PSS (Poly(3,4 ethylenedioxythiophene): polystyrene sulfonic acid)

PEDOT:PSS 是一種水溶性之高分子材料，在高分子發光二極體(PLED)領域中廣泛被當做電洞注入層^[10]。依照摻雜不同PSS比例而有不同的導電度，我們使用的型號為AI 4083，導電度為0.002~0.00002 S/cm，Homo約為5.2eV。使用此高分子電洞傳輸材料之目的是填平ITO表面之不平整，有助於主動層旋轉塗佈成膜以及電

洞傳輸與注入。此外，此材料尚具高透光性，在有機光電元件領域OLED/PLED及Solar cell 中被廣泛使用。

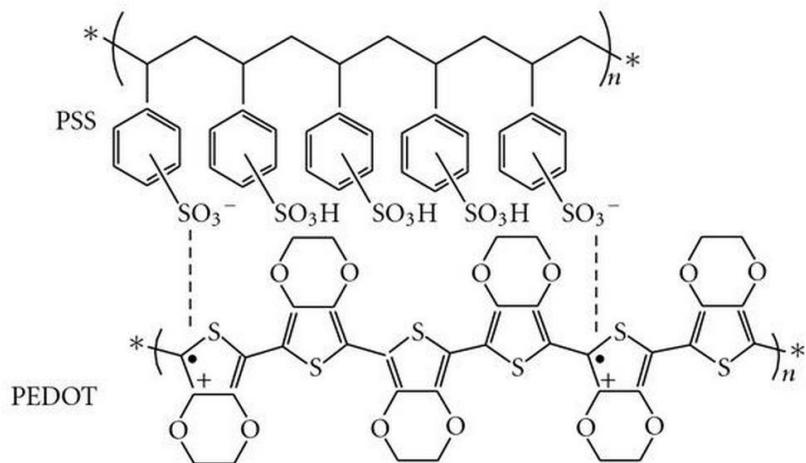


圖 2-5、PEDOT:PSS結構式

(4) TFB (poly(9,9-di-n-octylfluorene-alt-(1,4-phenylene-((4-sec-butylphenyl)-imino)-1,4-phenylene)))

TFB, 是三芳香基胺類的高分子半導體，其能隙約等於3 eV且具有低游離能和高電洞遷移率的特性，再加上其LUMO/HOMO : 2.3/5.3，與MoO₃的HOMO 5.4 eV幾乎沒有能障，未來可用作上注入式的電晶體，期望在很低的偏壓下即可turn on。此材料也常做為OLED和PLED的電洞傳輸層。

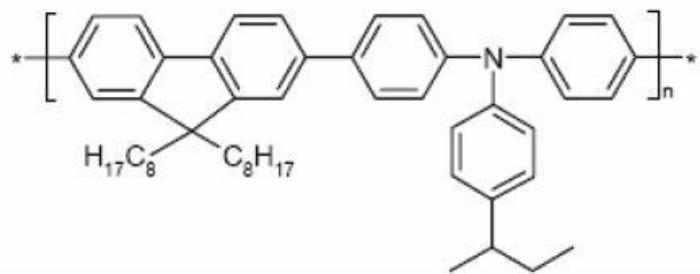


圖 2-6、TFB 結構式

(5) F4TCNQ

Tetrafluoro-tetracyanoquinodimethane, F4TCNQ, 是目前常被用來研究做為有機半導體 p-type 摻雜的材料, LUMO/HOMO : 5.2/8.3, 分子量 276.1488, 結構如圖 2-7。

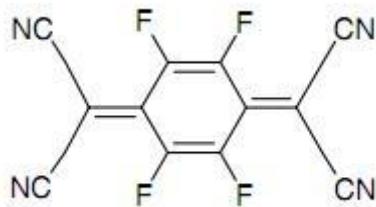
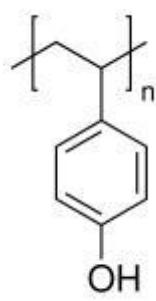


圖 2-7、F4TCNQ 結構式

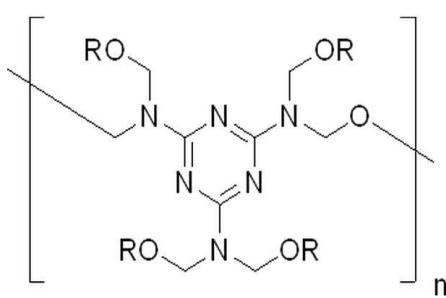
2-1-2 絶緣層材料 PVP:PMF

poly(4-vinylphenol) (PVP), 其熔點約 360°C, 平均分子量 25000。而為了避免製程中破壞 PVP 的絕緣特性, 故將 PVP 與 poly(melamine-co-formaldehyde) methylated (PMF, 平均分子量 511)混和加熱, 使之 cross link, 退火後固化成形, 也可避免之後主動層的溶劑向下互溶而影響絕緣特性。

(a)



(b)



$R = H$ or CH_3

圖 2-8、(a)PVP (b)PMF 結構式

2-2 金屬與半導體接面

當金屬和半導體的界面接觸時，因兩者功函數(work function)之間的差異，會產生兩種不同的接面。分別為蕭基接面(Schottky contact)與歐姆接面(Ohmic contact)。其兩種接面之電流與電壓關係圖，如圖 2-9。

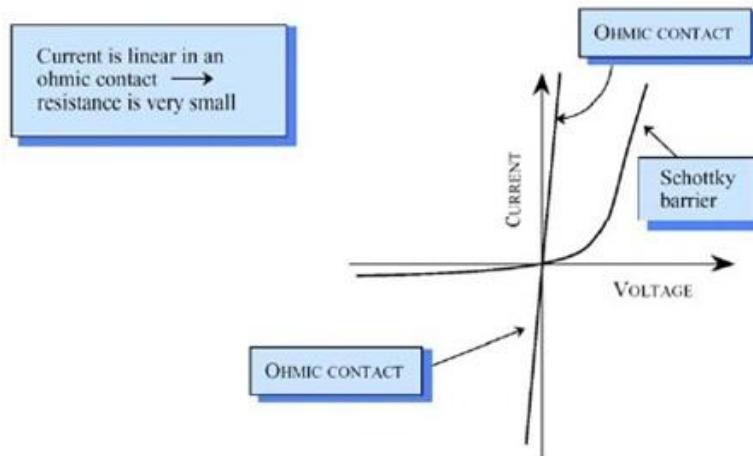


圖 2-9、歐姆接面與蕭基接面之電流電壓關係圖

以P-type半導體為例，當金屬的費米能階(E_f)較P-type半導體高，即金屬的功函數較P-type半導體小($\Phi_m < \Phi_s$)。在熱平衡時，兩者費米能階相同，為了滿足真空能級(E_0)的連續，P-type半導體的接面能階會向下彎曲，形成能障(energy barrier)。當施以順向偏壓時(半導體為正，金屬為負)，會造成能障下降，當外加偏壓超過能障後，半導體內的電洞便可順利的流向金屬，造成電流上升。反之施以逆向偏壓(半導體為負，金屬為正)，其能障將隨著電壓增加而變大，因此只有微量的穿遂電流通過，此種接面稱之為蕭基接面，如圖2-10所示。若金屬的費米能階(E_f)較P-type半導體低，即金屬的功函數較P-type半導體大($\Phi_m > \Phi_s$)。在理想的情況下，對此P-type半導體而言，其界面將不存在任何的能障，因此不論

外加電壓是順偏或逆偏，其電壓和電流之間都是成正比的關係，符合歐姆定律，故稱此接面為歐姆接面，如圖2-11所示。

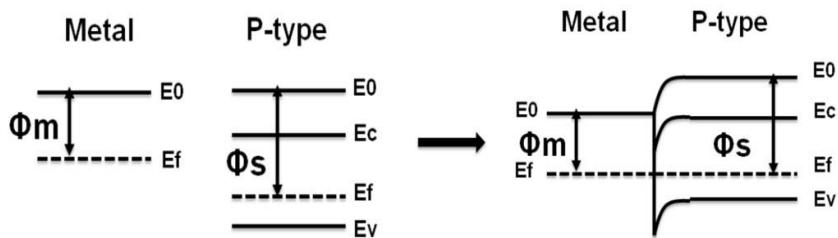


圖2-10、蕭基接面能帶示意圖

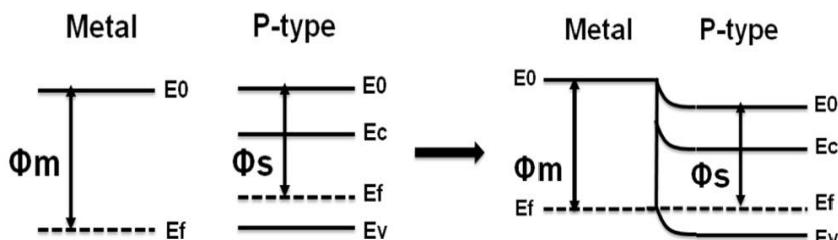


圖2-11、歐姆接面能帶示意圖

關於有機材料間及有機材料與金屬間的界面問題，至今已有十多年的研究，研究指出有機半導體材料與金屬間的界面，會產生極性分子(dipole)，導致能帶的彎曲，不過隨著材料的改變，能帶的彎曲情形也會有所差異。目前還沒有一個整體性的理論，可用來解釋所有的有機小分子、共軛高分子及不同金屬間的能帶問題。有機材料中，多餘載子可儲存於能隙中之能階，而無機材料之剛性能帶(rigid band)，使得電子必須存在於導帶之上，兩者間的差異仍待學術界的釐清。而目前有機半導體材料的能帶理論大多是沿用無機半導體的能帶觀念。例如電子親和力 (electron affinity, EA) 與游離能 (ionic potential, IP) 的位置，在無機半導體中分別以導帶 (conducting band, CB) 及價帶 (valence band,

VB)來表示。而在有機半導體中則分別以 LUMO (Lowest Unoccupied Molecular Orbital) 及 HOMO (Highest Occupied Molecular Orbital) 來表示。LUMO 與 HOMO 的位置可用來判斷材料在整體能帶結構中，是 electron donor 或 acceptor 的特性。而無機材料能帶中的費米能階，對於有機材料則不特別去處理。圖 2-12 為簡易的有機半導體能帶圖畫法。

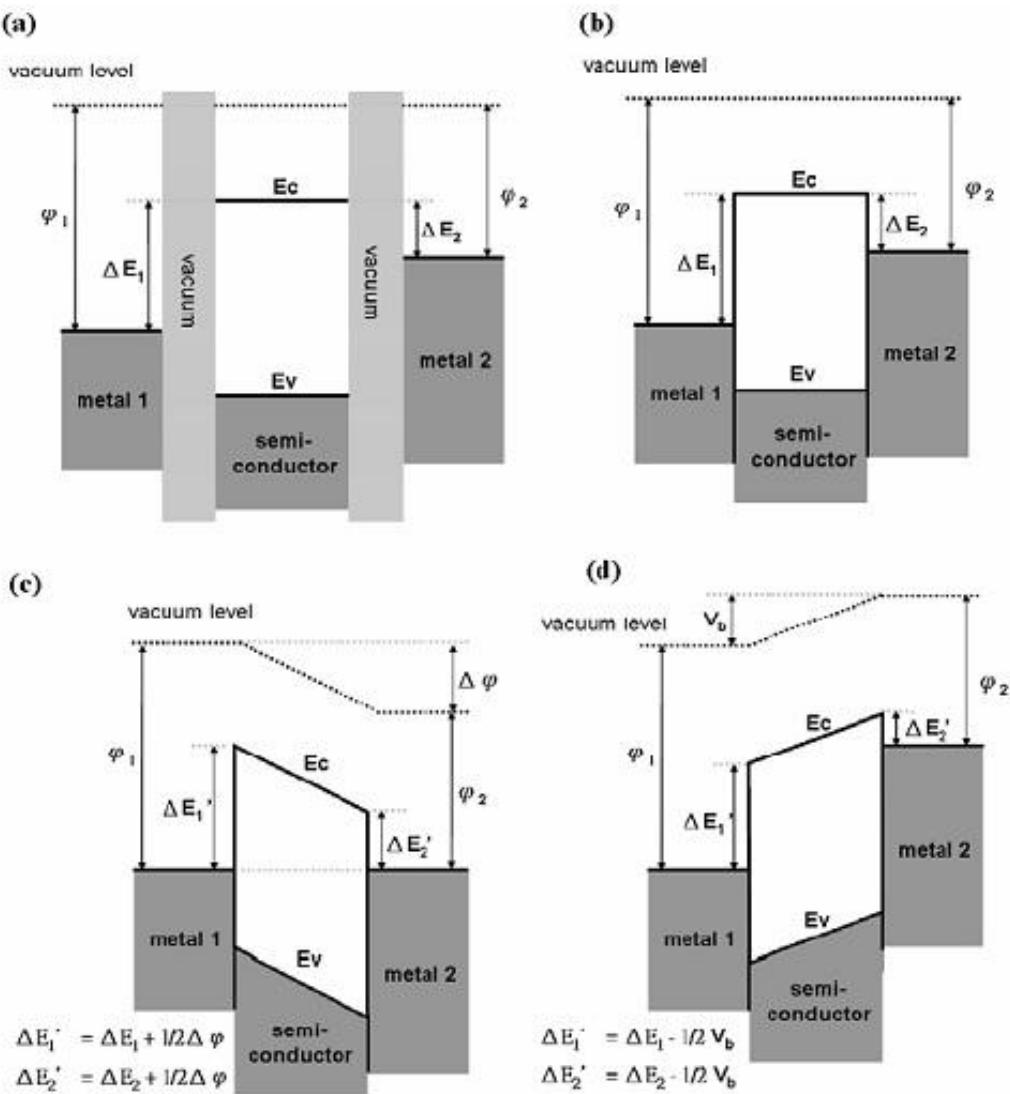


圖 2-12、有機半導體能帶圖畫法(a)各材料能帶位置(b)開路(c)短路(d)正向偏壓

2-3 有機共軛高分子載子傳輸理論

載子在有機共軛高分子元件中的傳輸機制，目前尚無一個統整性的理論可完全解釋。一般來說，在電性方面的理論有「塊材限制」（bulk limited）與「界面限制」（contact limited）這兩種。以下將會做一些簡單的描述：

2-3-1 塊材限制與空間電荷限制電流理論

當金屬與半導體界面為歐姆接觸，或因偏壓持續增加，使界面能障小於0.2eV，此時界面限制將不影響元件的載子注入量，這時元件的電流就是由半導體材料本身的導電性所控制，空間電荷限制電流（Space Charge Limited Current，SCLC）理論就是用來解釋此種現象。



空間電荷限制電流的行為最早是在絕緣體中被Rose與Lampert發現，同時也在實驗中證明了Power-Law，即電流與電壓的平方成正比($I \sim V^2$)。所謂的空間電荷限制電流是指在元件中，載子注入的速率大於載子傳輸的速率，注入的載子會堆積在半導體材料中，形成空間電荷，這些堆積的載子會產生內建反向電場阻止載子注入，最後達到動態平衡，所以空間電荷限制電流意指電流最後被有機層內堆積之空間電荷所主宰。此現象通常出現在載子遷移率較低的材料，所以有機材料多使用空間電荷限制電流理論來解釋。載子堆積的情況在常見的發光元件或是太陽能電池中其實是不好的現象。在發光元件中，載子經由電極注入至發光層，如果載子注入的速度比載子在發光層傳輸的速度快，載子就會在電極和發光層之間的界面堆積，造成發光效率降低。在太陽能電池元件中，若載子分離的速度較載子傳輸的速度快，則載子會在激子分離區域形成堆積，同樣會降低元件的效率。

一般而言，有機材料層的傳輸長度遠大於空間電荷區的寬度，故濃度差異所造成的擴散電流是可被忽略的，只需考慮因電場造成的漂移電流。單一載子的傳輸，如果在材料中沒有發生捕捉中心（trap）的情況下，則元件的電流密度與厚度（L）的關係將遵循 Mott-Gurney square law^[11]。在下列式子中， ϵ 為材料的介電常數， μ_{eff} 為載子的有效遷移率（ μ_{eff} 為電場及溫度的函數），在低電場及定溫下， μ_{eff} 可視為一常數。同時也可以視情況做些修正。

$$J = \frac{9}{8} \epsilon \mu_{eff} \frac{V^2}{L^3}$$

2-3-2 離子發射理論以及穿隧效應

元件的載子注入量，在能障大於 0.3eV 時會受到界面限制。解釋這種現象的理論有兩種，第一種元件的外加偏壓小於平帶（flat band）電壓這通常稱為 Richardson-Schottky 熱離子發射理論，另一種的外加偏壓大於導通電壓（turn on voltage）的情形，則使用穿隧效應來解釋：

(1) 热離子發射理論 (Thermionic emission theory)

熱離子發射是部分載子因為金屬與有機半導體之間的界面能障夠小，或是元件的外加電壓低於平帶電壓的極低電場，而令其具有較高能量來克服金屬和有機材料間的能障以進入半導體材料，此現象即為熱離子發射，如圖 2-13 所示，

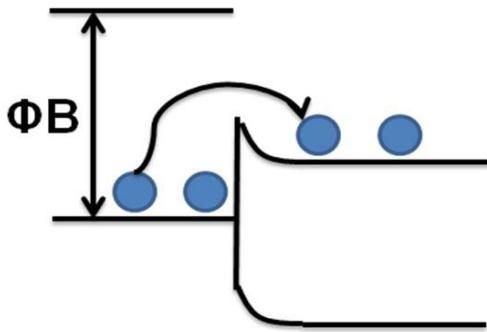


圖 2-13、熱離子發射理論示意圖

熱離子發射機制的公式如下：

$$J = J_{ST} \left[\exp\left(\frac{eV}{kT}\right) - 1 \right]$$

其中



$$J_{ST} = A^* T^2 \exp\left(\frac{-e\phi_B}{kT}\right), \quad A^* \equiv \frac{4\pi e m^* k^2}{h^3}$$

(A^* : Richardson 常數； Φ_B ：界面能障高度； k ：波茲曼常數； T ：絕對溫度)

從上式中我們可得知 $J_{ST} \sim T^2$ ，這告訴我們溫度對熱離子發射的影響很大，因為此過程與載子的能量分布狀態密切相關。而 Riess 研究團隊經由實驗發現，ITO/PPV/Metal 元件在某一偏壓範圍下，其 $\log J \sim V^2$ ，此結果亦符合熱離子發射理論。

(2) 穿隧理論(Tunneling effect)

假如金屬與半導體之界面的能障很高，載子便很難跨越這個能障。然而當元件的外加電壓大於平帶電壓而達到導通電壓時，半導體層的能帶會因此而彎曲。

我們知道能障寬正比於能障高度且反比於外界施加的電場，使得界面能障寬度變小，此時便會產生穿隧效應，載子穿隧能障後進入半導體層，如圖 2-14 所示：

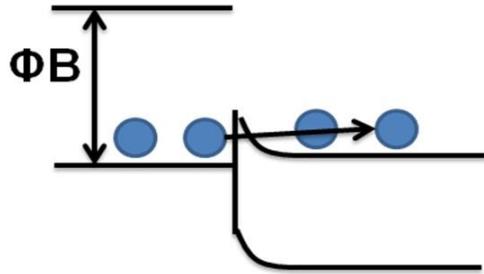
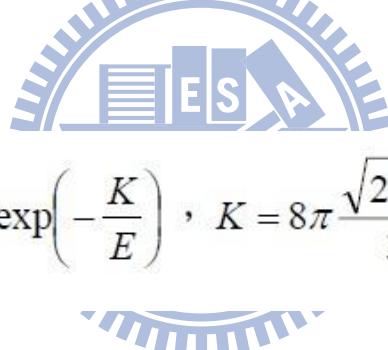


圖 2-14、穿隧效應示意圖

此效應中電流與溫度之間無特別的關係。另外，兩者都是與電場有關。利用 Fowler-Nordheim 穿隧理論可用來描述。如下所示：



$$J \propto E^2 \exp\left(-\frac{K}{E}\right), \quad K = 8\pi \frac{\sqrt{2m^* \phi^3_B}}{3qh}$$

(E：電場強度； m^* ：載子有效質量(effectice mass)； Φ_B ：界面能障高度；q：電子電荷；h：普朗克常數)

2-4 真空管原理 (Vacuum Tube)

在此處提及真空管，很主要的原因是因為我們的垂直式電晶體與真空三極管的概念非常相似。真空管 (Vacuum Tube) 是一種電子元件，在電路中控制電子的流動。參與工作的電極被封裝在一個真空的容器內 (管壁大多為玻璃)，因而得名

圖 2-15(a)為真空管結構示意圖。真空管從陰極(旁熱式是由燈絲加熱，直熱式則燈絲就是陰極)發射電子，陽極則是加上高壓吸引電子導出。其燈絲是一種極細的金屬絲，當電流流過燈絲產生光和熱，以激發陰極放射電子。給予柵極(Grid)偏壓是為了抑制電子通過柵極，使其能夠對陰極和陽極之間的電流有控制能力。

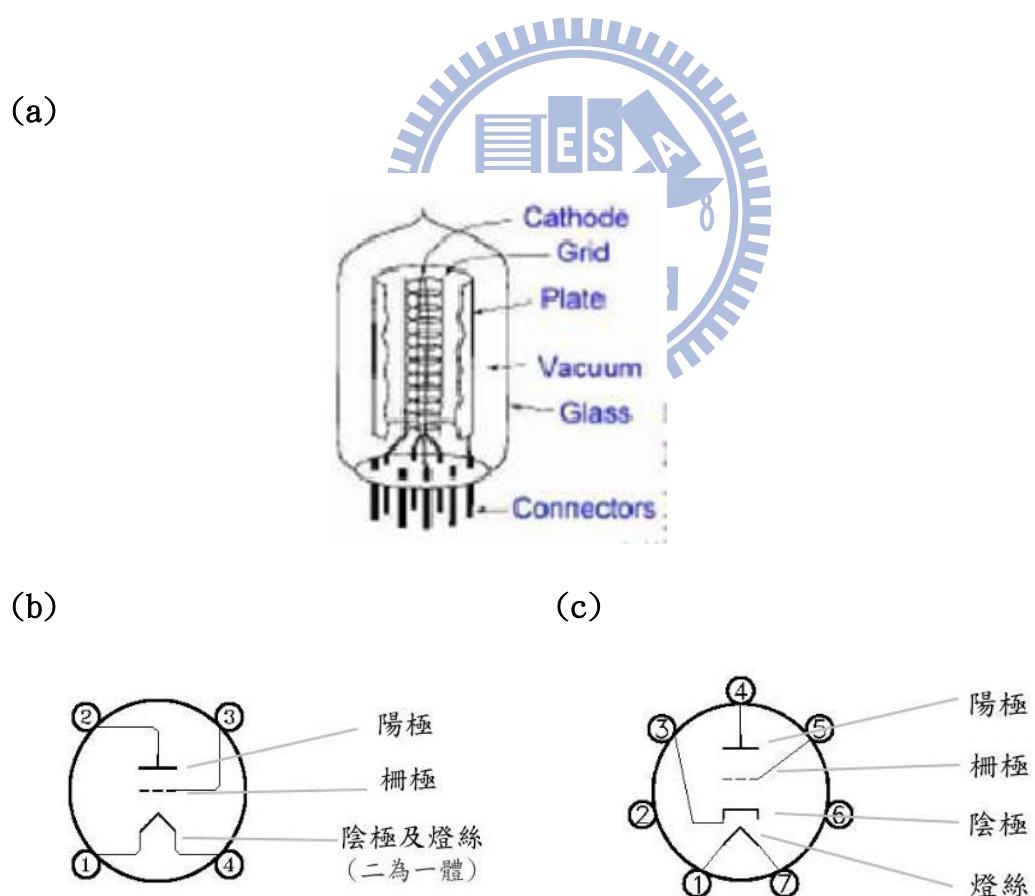
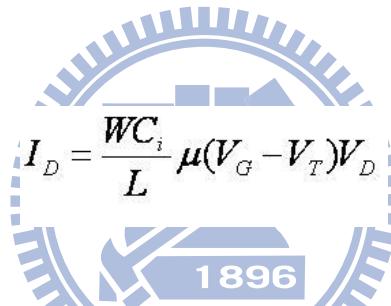


圖 2-15、(a)真空管結構示意 (2)直熱式 (3)旁熱式

2-5 場效電晶體 (Field effect transistor)

圖 2-16是一個簡單的場效應電晶體(FET)元件結構示意圖。一個場效應電晶體大略可分成四個部分：閘極(Gate)、絕緣層(Insulator)、兩側的源極 (Source) 和汲極 (Drain) 最後是半導體層 (Semiconductor)。其中閘極、源極和汲極代表不同的三。其中閘極、源極和汲極代表不同的三個電極，在場效應電晶體(FET)中，此三電極常使用金、銀或是合金等金屬製造。電晶體之操作主要由閘極與汲極來主導。其中閘極電壓將在半導體層中感應出載子通道，而載子通道的存在與否即決定電晶體的開關狀態；而汲極的電壓則決定當電晶體處於開的狀態時流經汲極和源極之間輸出電流之大小，由於這樣的運用閘極電場操作方式，我們才稱它為“場效電晶體” (field effect transistor)。而電流與電壓的關係可由下列兩式表示：

Linear regime :



Saturation regime :

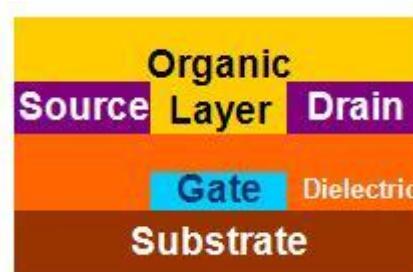


圖 2-16、場效電晶體結構

2-6 空間電荷限制電晶體之結構與操作原理

接下來要講的空間電荷限制電晶體 (space-charge-limited transistor, SCLT) 與前兩節的介紹有些關聯。空間電荷限制電晶體是由場效電晶體演變而來的一種電晶體，概念如下圖2-17所示：

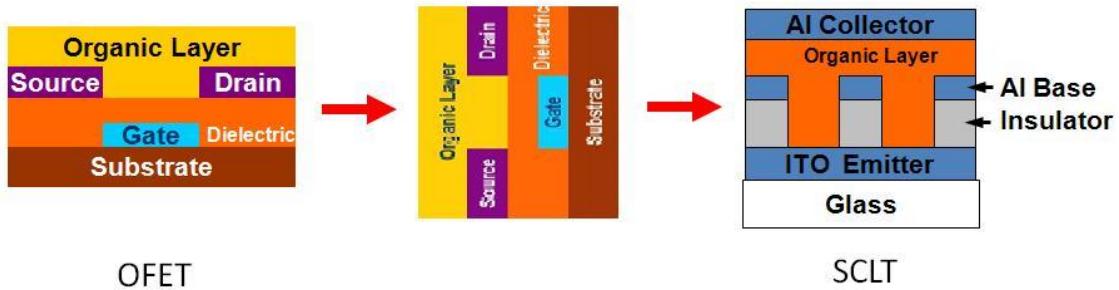


圖2-17、場效應電晶體(FET)與空間電荷限制電晶體(SCLT)

由於一般有機半導體主動層材料的載子遷移率不高，若要提升適當的輸出電流則要靠所短載子通道長度或是提高操作偏壓，前者需要昂貴的微影技術與設備，而後者則有可能造成元件崩潰，也不符合我們期望再低電壓操作的需求。

然而，空間電荷限制電晶體之半導體層通道長度由其垂直方向的膜厚所決定，因此我們可以輕易的由溶液的濃度，或是旋轉塗佈時的轉速，或是本文的新製程—刮刀塗佈技術來控制元件通道的長度。此結構之電晶體為一種三端元件，其三個金屬電極分別稱為射極(Emitter)、基極(Base)與集極(Collector)。射極為載子之注入端，集極是收集從通道通過之載子的電極，基極則是扮演著用來控制通道中電流開關的重要角色。此元件是在ITO玻璃基板上製作，其有機層是以旋轉塗佈法成膜或是刮刀塗佈成膜，金屬電極則是在高真空間度的腔體中進行沉積。另外，如何製作通道這樣的孔洞化結構將在第三章製程提及。

我們以載子注入端來定義我們的元件，分為下注入式電晶體以及上注入式電晶體。以ITO為射極(emitter)，Al電極為collector者，稱為下注入；以MoO₃/Al為射極(emitter)，ITO電極為collector者，為上注入式，見下圖2-18，

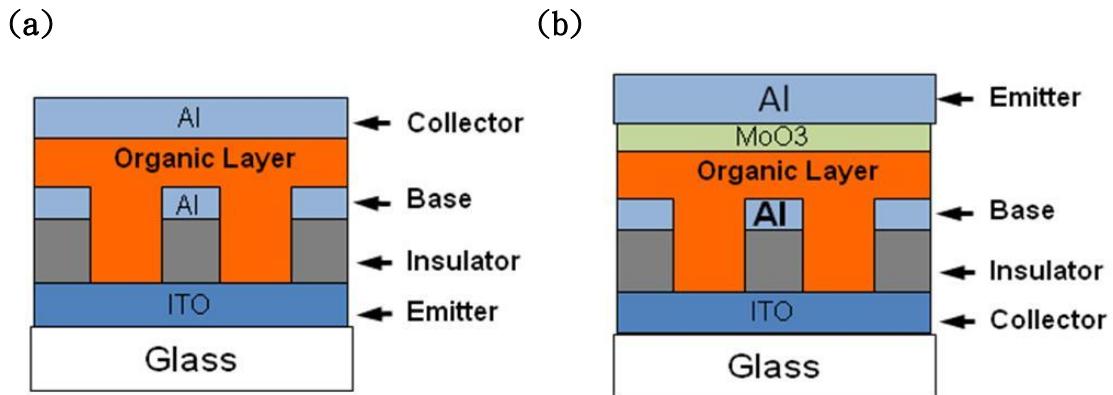


圖2-18、(a)下注入式 (b)下注入式

此電晶體操作方式和原理與真空管原理類似，其對電流的控制是藉由基極之外加偏壓，在孔洞狀結構的通道中間形成不同大小的能障。電晶體在關的狀態時，孔洞中間具有較高的能障，從射擊出發的載子便無法通過孔洞到達集極，導致輸出電流變小。當電晶體在開的狀態時，孔洞中間具的能障較低甚至沒有能障，此時載子便可通過孔洞到達集極，元件的輸出電流變大。如圖2-18所示。

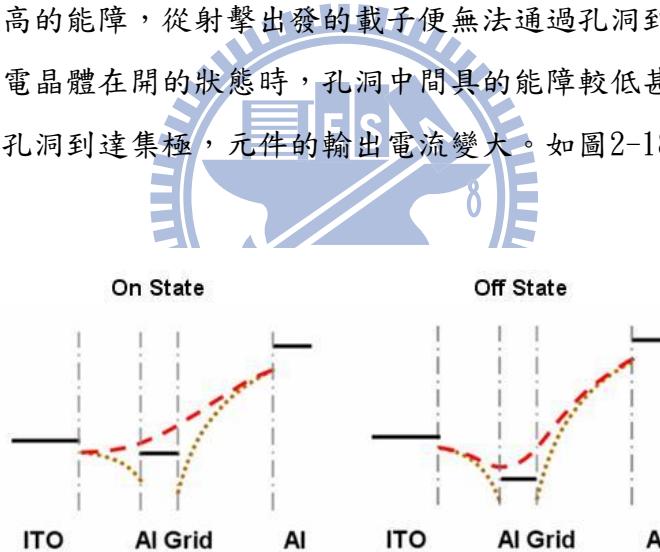


圖2-19、SCLT元件操作模式與能帶變化示意圖

第三章 實驗製程與設計

3-1 ITO 基板圖形定義與流程

本實驗室所採用 ITO 玻璃基版購自安可光電, 厚度為 7mm, 其阻值為

Resistance<7Ω, 圖形定義流程如下(蝕刻步驟):

(1) 玻璃切割與清潔: 將原廠 ITO 玻璃切割為 3cm² 的大小, 再置於結晶皿中先以去離子水(DI water)沖洗, 接著以倒入異丙醇(IPA)並置於超音波震盪器震 10 分鐘。再來改以丙酮(Acetone)震盪清洗 10 分鐘。結束後再以去離子水沖洗一次。

(2) 光阻與微影: 基板潔淨後, 以氮氣槍將鏡面多餘水分吹除, 至於加熱器(hotplate)上以 170°C 加熱烤乾約五分鐘, 目地在於烤乾殘餘水分以及方便貼合乾式光阻。在基板熱度未散時貼上負光阻, 貼上本實驗室設計的微影光罩定義元件的電極, 最後以紫外光曝光 32 秒, 即完成曝光之動作。

(3) 顯影: 配置濃度為 50mg K₂CO₃ : 1000ml water 的碳酸鉀水溶液為顯影液。顯影時間約為 50~80 秒, 顯影結束以去離子水沖洗乾淨, 再用無塵紙將基板表面擦拭乾淨, 以去除殘留的光阻和顯影液。

(4) 蝕刻: 將顯影完的基板置入預熱 60°C 的鹽酸中, 以鹽酸蝕刻未受顯影的 ITO, 浸泡約 1 分鐘, 再以大量去離子水沖洗, 最後再以 5 wt% 的氫氧化鈉水溶液去除剩餘的光阻。最後以去離子水沖洗並吹乾表面, 即完成 ITO 基板圖樣化。

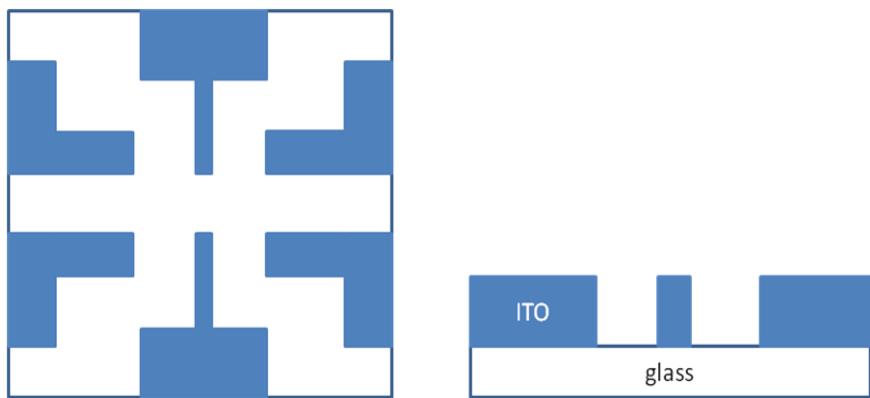


圖 3-1、二極體基版 ITO 圖樣(左圖為俯視圖,右圖為剖面圖)

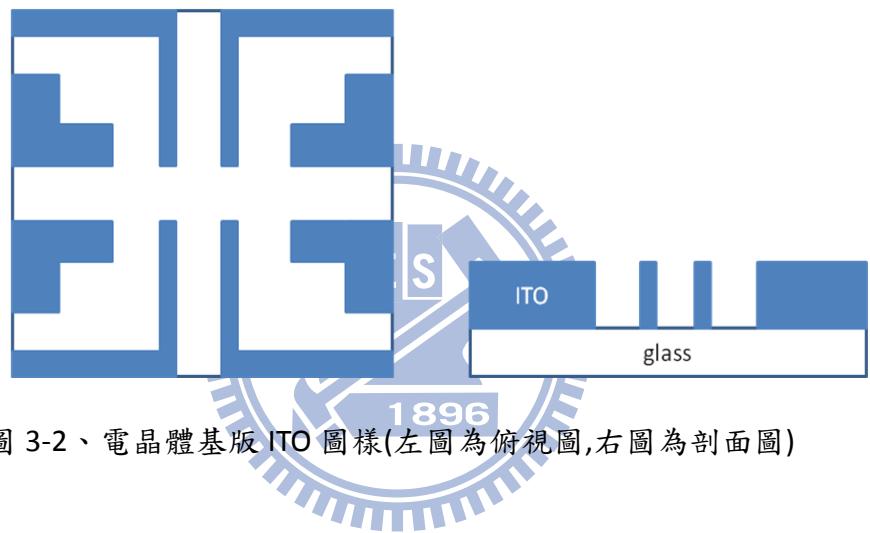


圖 3-2、電晶體基版 ITO 圖樣(左圖為俯視圖,右圖為剖面圖)

3-2 刮刀製程相關設備及成膜方式

(1) 刮刀塗佈器：

Elcometer3520，為一種圓棒塗佈器，如下示意圖：

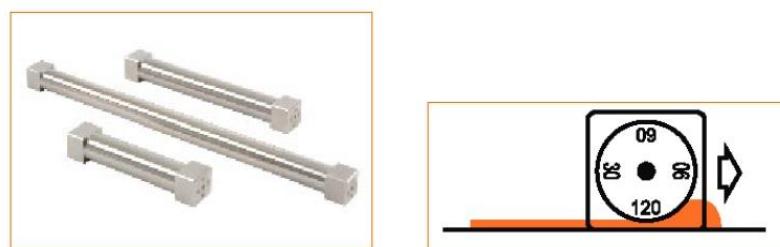


圖 3-3、圓棒刮刀圖樣



圖 3-4、圓棒刮刀實圖

由於元件尺寸大小為 3cm^2 ，我們僅需要範圍恰可覆蓋主動區即可的 3520/1(刮刀型號)，有四種 gap 可選擇(30,60,90,120 μm)，刮刀中間的圓棒長度為 2.5cm，亦為可成膜最寬的範圍。

(2) 刮刀載板:

(長 \times 寬 \times 高)為(10cm \times 10cm \times 1cm)的鋁板，並裁切與元件基板同樣厚度的 ITO (7mm)玻璃做為固定框架，如圖所示

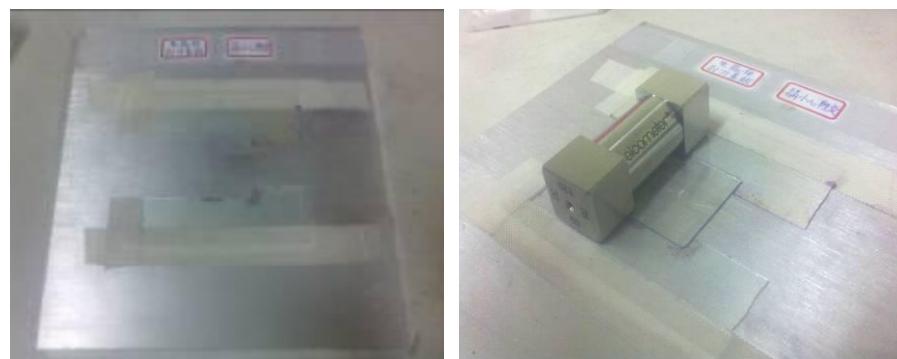


圖 3-5、刮刀載板

(3) 吹風機與烘罩：

吹風機廠牌為達欣，功率 1200W；烘罩即為一般女性髮型造型產品(廠牌:薇比)，僅將烘罩蓋上原本的柱狀拔除，烘罩目的在於使吹風機吹出來的風更為均勻，藉以提升純刮刀製程膜厚均勻問題，如下圖：



圖 3-6、熱風烘罩

(4) 刮刀塗佈流程：

- (a) 將載板至於預設好溫度的 hotplate 上預熱，使之溫度相等。
- (b) 放置原件基板預熱
- (c) 選好刮刀縫隙跨放於元件基板上前端
- (d) 以定量滴管吸取溶液，滴於刮刀前端，隨後將刮刀順勢刮膜
- (e) 取吹風機由上往下以熱風幫助濕膜乾的更均勻



圖 3-7、刮膜流程示意圖(由左至右)

3-3 材料(PBTTT-C14)成膜與測試分析製程

此節乃是為了 PBTTT 在成膜上的性質研究而有的一系列分析方法。

將未圖案化的整面 ITO 玻璃基板依序以丙酮、異丙醇於超音波震盪器內各震盪約十分鐘。再以去離子水沖洗乾淨並用氮氣槍吹乾基板表面即完成基板的清潔。接著以 UV-Ozone 將 ITO 表面處理 10 分鐘。PBTTT-C14 本身為難溶材料，為確保其完全溶於鄰-二氯苯(1,2-Dichlorobenzene,DCB)中 (0.8wt%)，於實驗前 12 小時配置溶液，並置於鋁座中以 80°C 的 hotplate 加熱，幫助其溶解。確定容易溶解並完成前面機板清潔步驟即可開始程膜。此步驟採液態刮刀塗佈製程，刮刀載板置於 80°C hotplate 上，刮刀選擇 120μm 的 gap，並以定量微量滴管吸取(150μl)主動層溶液。刮完以吹風機加上烘罩，於元件正上方吹以熱風約 10 秒由溼膜轉乾膜。程膜厚的退火溫度

第一階段成膜實驗的退火溫度分別為 60°C、120°C、150°C、180°C 以及 250°C，並退火 15 分鐘；第二階段成膜實驗退火溫度分別為 180°C 及 250°C，時間分為 15 分鐘與 7 小時兩種。由於這些樣品是用來分析主動層材料的各項性質，所以我們

以整面的 ITO 玻璃做為基板，並且不蒸鍍做為陰極或是集極的鋁金屬。我們選擇的材料分析的手法有原子力顯微鏡(Atomic force microscope , AFM)、吸收光譜(UV-vis absorption)、低銳角入射 X 光繞射(Grazing incident X-ray diffraction , GIXRD) 四種。

3-4 有機二極體製程

有別於一般主動區以旋轉塗佈製程(spin coating)，本實驗採取刮刀塗佈製程(blade coating)

3-4-1 PBTTC-C14 二極體：

前置作業一溶液配置：



此材料本身為難溶材料，為確保 PBTTC-C14 完全溶於鄰-二氯苯(1,2-Dichlorobenzene,DCB)中 (0.8wt%)，須於實驗前 12 小時配置溶液，並置於鋁座中以 80°C 的 hotplate 加熱，幫助其溶解。

- (1) 將圖樣化的 ITO 基板依序以丙酮、異丙醇於超音波震盪器內各震盪約十分鐘，再以去離子水沖洗乾淨，並用氮氣槍吹乾基板表面並加熱烤乾剩餘水氣即完成基板的清潔。
- (2) 以 UV-Ozone 將 ITO 表面處理 10 分鐘。
- (3) 此步驟採液態刮刀塗佈製程，刮刀載板置於 80°C hotplate 上，刮刀選擇 120μm 的 gap，並以定量微量滴管吸取(150μl)主動層溶液。刮完以吹風機加上烘罩，於元件正上方吹以熱風約 10 秒，此條件膜厚約為 140±10nm。成膜後，以不同溫度(as-cast, 180°C, 250°C)退火 15 分鐘與 7 小時。
- (4) 蒸鍍：

以鍍率0.02nm/s蒸鍍10nm的MoO₃，以鍍率0.2nm/s蒸鍍Al 40nm。

(5) 封裝：

在手套箱中將封裝玻璃貼上吸濕片後，接著將UV膠塗抹於封裝玻璃四周，然後蓋上元件，最後以紫外光線照射UV膠60秒，使其產生聚合反應，如此可隔絕大氣的水氣進入元件，延長元件的壽命。

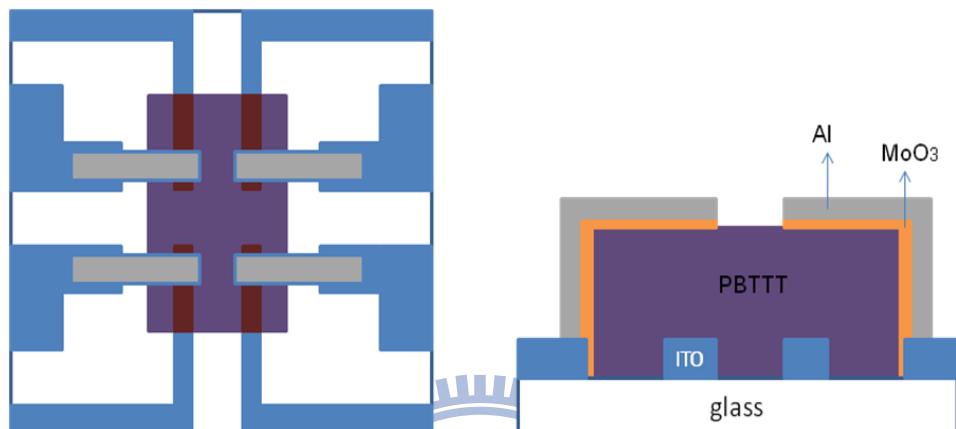


圖 3-8、PBTTT 二極體俯瞰及剖面結構圖

3-4-2 P3HT 二極體：

前置作業一溶液配置：

以氯苯(Chlorobenzene, CB)為溶劑，配置 1.2wt% 的 P3HT 的溶液，並以 60°C 加熱幫助溶解。

- (1) 將圖樣化的 ITO 基板依序以丙酮、異丙醇於超音波震盪器內各震盪約十分鐘，再以去離子水沖洗乾淨，並用氮氣槍吹乾基板表面並加熱烤乾剩餘水氣即完成基板的清潔。
- (2) 以 UV-Ozone 將 ITO 表面處理 10 分鐘。
- (3) 此步驟採液態刮刀塗佈製程，刮刀載板置於 60°C hotplate 上，刮刀選擇 120μm 的 gap，並以定量微量滴管吸取(150μl)主動層溶液。刮完以吹風機加上烘罩，於元件正上方吹以熱風約 10 秒，此條件膜厚約為 140±10nm。成膜

後，以200°C退火10分鐘。

(4) 蒸鍍：

以鍍率0.02nm/s蒸鍍10nm的MoO₃，以鍍率0.2nm/s蒸鍍Al 40nm。

(5) 封裝：

在手套箱中將封裝玻璃貼上吸濕片後，接著將UV膠塗抹於封裝玻璃四周，然後蓋上元件，最後以紫外光線照射UV膠60秒，使其產生聚合反應，如此可隔絕大氣的水氣進入元件，延長元件的壽命。

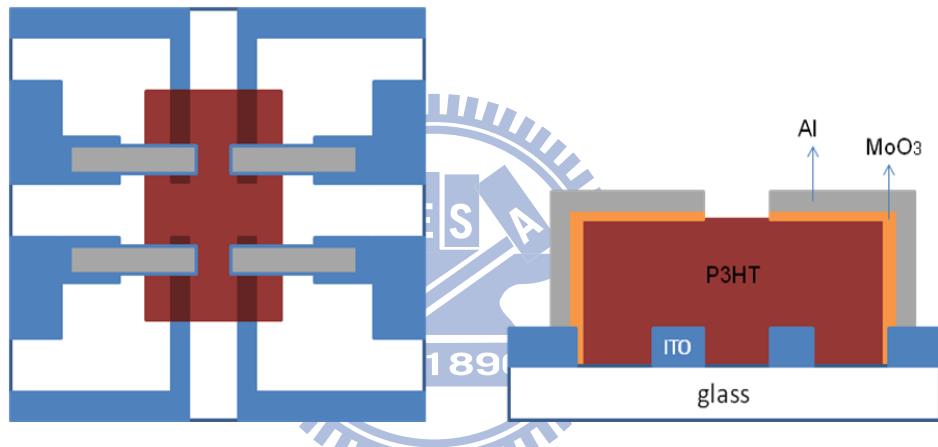


圖 3-9、P3HT 二極體俯瞰及剖面結構圖

3-4-3 F4TCNQ-doped TFB 二極體：

前置作業—溶液配置：

為確保p-type的F4TCNQ參雜完全溶於TFB溶液中，本人於實驗前12小時配置溶液^[12]，參雜物與TFB採重量百分比配置，先計算好預計參雜量，再另行配好1wt%的TFB溶液(以對二甲苯，p-Xylene為溶劑)加入欲參雜的瓶中，並於鋁座中以70°C的hotplate加熱。

(1) 將圖樣化的ITO基板依序以丙酮、異丙醇於超音波震盪器內各震盪約十分

鐘，再以去離子水沖洗乾淨，並用氮氣槍吹乾基板表面並加熱烤乾剩餘水氣即完成基板的清潔。

- (2) 先以 UV-Ozone 將 ITO 表面處理 10 分鐘，增加表面親水極性，有利於水溶性之 PEDOT:PSS 成膜於其上。本實驗所用之 PEDOT:PSS 之型號為 Al4083，以 $0.2\mu\text{m}$ 之過濾器過濾後，以旋轉塗佈法成膜於 UV-Ozone 處理過之 ITO 表面上，以 2000rpm 之轉速旋轉 40 秒，再以去離子水拭去周圍電極部分，只留下主動區周邊，最後加熱 200°C 持續 15 分鐘，成膜厚度約 40nm 。
- (3) 此步驟採液態刮刀塗佈製程，刮刀載板置於 70°C hotplate 上，刮刀選擇 $60\mu\text{m}$ 的 gap，並以定量微量滴管吸取 ($150\mu\text{l}$) 主動層溶液。刮完以吹風機加上烘罩，於元件正上方吹以熱風約 10 秒。完成第一層的成膜後，以 180°C 退火 40 分鐘。(主動區膜厚控制在 $150\pm 15\text{nm}$)
- (4) 重複上步驟，進行第二層含有 F4TCNQ 參雜的 TFB 成膜。
- (5) 蒸鍍：
以鍍率 0.02nm/s 蒸鍍 10nm 的 MoO_3 ，以鍍率 0.2nm/s 蒸鍍 $\text{Al } 40\text{nm}$ 。
- (6) 封裝：
在手套箱中將封裝玻璃貼上吸濕片後，接著將 UV 膠塗抹於封裝玻璃四周，然後蓋上元件，最後以紫外光線照射 UV 膠 60 秒，使其產生聚合反應，如此可隔絕大氣的水氣進入元件，延長元件的壽命。

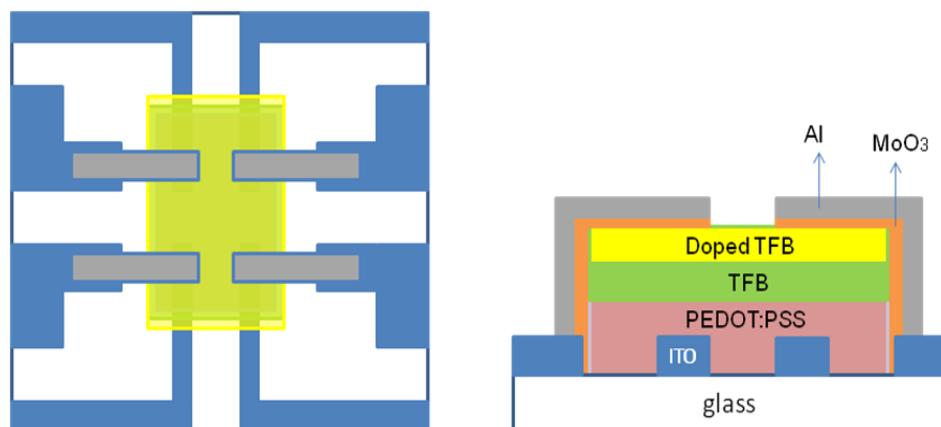


圖 3-10、doping TFB 二極體俯瞰及剖面結構圖

3-5 垂直式空間電荷電晶體之製程

3-5-1 標準旋塗製程電晶體-P3HT:

(1) 將圖樣化的 ITO 基板依序以丙酮、異丙醇於超音波震盪器內各震盪約十分鐘，再以去離子水沖洗乾淨，並用氮氣槍吹乾基板表面並加熱烤乾剩餘水氣即完成基板的清潔。

(2) 集極(collector)之處理：

以 100W 的氧電漿持續理處基板表面 10 分鐘，使 ITO 粗糙的表面平坦化。其目的是為了後續元件製程整體的平整度。

(3) 絝緣層之成膜：

以丙二醇甲醚醋酸酯(Propylene glycol monomethyl ether acetate , PGMEA)為溶劑，PVP(poly(4-vinyl phenol))為溶質，配置出 8wt% 的 PVP 溶液，再將 poly(melamine-co-formaldehyde) methylated (PMF) 以 2.9wt% 溶於配好的 PVP 溶液中，使 PVP : PMF = 11 : 4。以旋轉塗佈法成膜於基板上，其轉速為 6000 rpm，40 秒，其膜厚約為 200nm，接著以 PGMEA 將電極上的膜擦拭乾淨，再以 200°C 的高溫持續退火 60 min，即完成絝緣層 PVP 的成膜。

(4) 牺牲層：

以氯苯(chlorobenzene , CB)為溶劑，poly(3-hexylthiophene-2,5-diyl)(P3HT)為溶質配置 1.5wt% 的 P3HT 溶液。以旋轉塗佈法成膜於絝緣層 PVP 上，其轉速為 5000 rpm，30 秒，其膜厚約為 20~30nm，再以 200°C 退火 10 min。

(5) 旋轉浸潤法(spin-rinse)：

將元件固定在 spin coater 上並以 7000rpm，旋塗 60 秒，以對-二甲苯

(p-Xylene)為溶劑低 4~5 滴溶出多餘的犧牲層 P3HT，完成後犧牲層約為 10nm。

(6) 安置 p s 球：

將基板浸入以乙醇為溶劑，0.4wt%的聚苯乙烯(polystyrene，PS)帶負電小球(Fluka-90517，直徑 100nm)溶液中 1 分鐘 30 秒，從溶液移出後以乙醇沖洗主動區，再浸入沸騰的異丙醇中 10 秒，然後迅速以氮氣槍吹乾表面，PS 小球便成功的安置於基板上，用來做為基極的蒸鍍光罩。

(7) 基極(Base)電極蒸鍍：

以 0.2nm/s 的鍍率蒸鍍鋁(Al)做為基極，厚度為 40nm。蒸鍍結束後，將表面的 PS 小球以 3M scotch 隱形膠帶小心的撕下，即形成孔洞狀的結構。

(8) 氧電漿處理：

此步驟的氧電漿處理目的在於將上步驟的孔洞挖通至下電極(ITO)。以 150W 的氧電漿處理 8 分鐘，可挖通絕緣層，以及對 ITO 做表面處理降低功函數。

(9) 主動層之成膜：

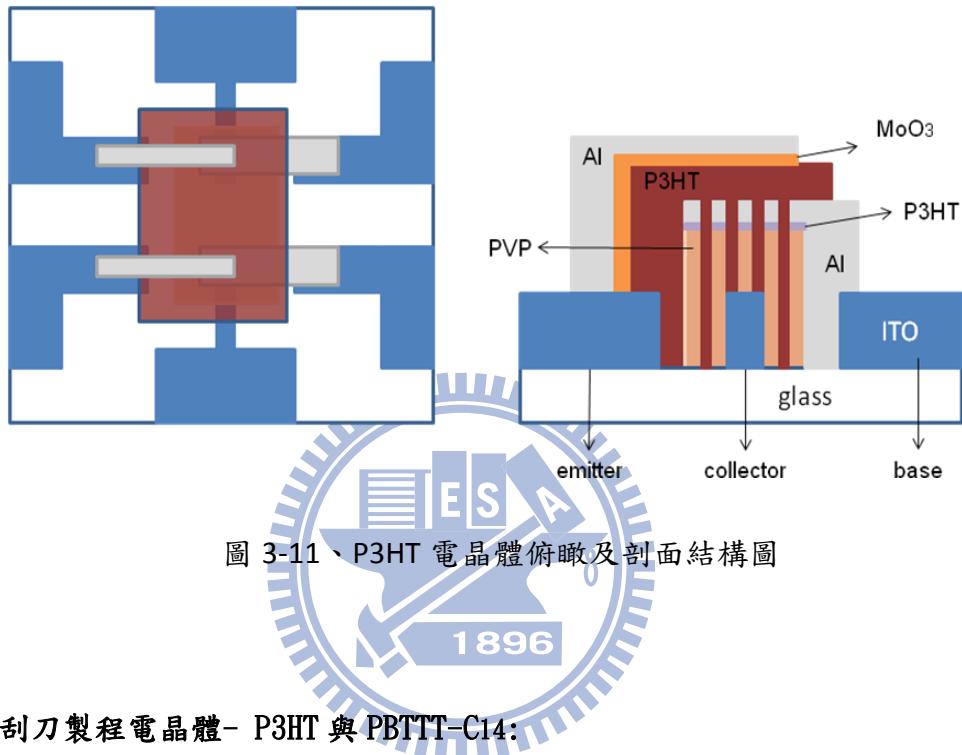
以氯苯(Chlorobenzene,CB)為溶劑，配置 4.5wt% 的 P3HT 的溶液，並以 60°C 加熱幫助溶解。將元件固定在 spin coater 上並以 1500rpm，旋塗 40 秒，可達 350nm 的厚度。成膜後以 200°C 退火 10 分鐘。

(10) 射極(Emitter)蒸鍍：

以鍍率 0.02nm/s 蒸鍍 10nm 的 MoO₃，以鍍率 0.2nm/s 蒸鍍 Al 40nm。

(11) 封裝：

在手套箱中將封裝玻璃貼上吸濕片後，接著將 UV 膠塗抹於封裝玻璃四周，然後蓋上元件，最後以紫外光線照射 UV 膠 60 秒，使其產生聚合反應，如此可隔絕大氣的水氣進入元件，延長元件的壽命。



3-5-2 刮刀製程電晶體- P3HT 與 PBTTT-C14:

前置作業—主動層溶液配置：

此材料本身為難溶材料，為確保 PBTTT-C14 完全溶於鄰-二氯苯 (1,2-Dichlorobenzene, DCB) 中 (0.8wt%)，須於實驗前 12 小時配置溶液，並置於鋁座中以 80°C 的 hotplate 加熱，幫助其溶解。

(1) 將圖樣化的 ITO 基板依序以丙酮、異丙醇於超音波震盪器內各震盪約十分鐘，再以去離子水沖洗乾淨，並用氮氣槍吹乾基板表面並加熱烤乾剩餘水氣即完成基板的清潔。

(2) 集極(collector)之處理：

以 100W 的氧電漿持續理處基板表面 10 分鐘，使 ITO 粗糙的表面平坦化。

其目的是為了元件整體的平整度。

(3) 絶緣層之成膜：

以丙二醇甲醚醋酸酯(Propylene glycol monomethyl ether acetate , PGMEA)

為溶劑，PVP(poly(4-vinyl phenol))為溶質，配置出8wt%的PVP溶液，再將

poly(melamine-co-formaldehyde) methylated (PMF)以2.9wt%溶於配好的PVP

溶液中，使PVP：PMF = 11：4。以旋轉塗佈法成膜於基板上，其轉速為6000

rpm，40秒，其膜厚約為200nm，接著以PGMEA將電極上的膜擦拭乾淨，再

以200°C的高溫持續退火60 min，即完成絕緣層PVP的成膜。

(4) 犧牲層：

以氯苯(chlorobenzene , CB)為溶劑，poly(3-hexylthiophene-2,5-diyl)(P3HT)

為溶質配置1.5wt%的P3HT溶液。以旋轉塗佈法成膜於絕緣層PVP上，其轉速

為5000 rpm，30秒，其膜厚約為20~30nm，再以200°C退火10 min。

(5) 旋轉浸潤法(spin-rinse)：

將元件固定在 spin coater 上並以 7000rpm，旋塗 60 秒，以對-二甲苯

(p-Xylene)為溶劑低 4~5 滴溶出多餘的犧牲層 P3HT，完成後犧牲層約為

10nm。

(6) 安置 p s 球：

將基板浸入以乙醇為溶劑，0.4wt%的聚苯乙烯(polystyrene , PS)帶負電小

球(Fluka-90517，直徑 100nm;Fluka-95581，直徑 200nm)溶液中 1 分鐘 30

秒，從溶液移出後以乙醇沖洗主動區，再浸入沸騰的異丙醇中 10 秒，然後

迅速以氮氣槍吹乾表面，PS 小球便成功的安置於基板上，用來做為基極的蒸鍍光罩。

(7) 基極(Base)電極蒸鍍：

以 0.2nm/s 的鍍率蒸鍍鋁(Al)做為基極，厚度為 40nm 。蒸鍍結束後，將表面的 PS 小球以 3M scotch 隱形膠帶小心的撕下，即形成孔洞狀的結構。

(8) 氧電漿處理：

此步驟的氧電漿處理目的在於將上步驟的孔洞挖通至下電極(ITO)。以 150W 的氧電漿處理 8 分鐘，可挖通絕緣層，以及對 ITO 做表面處理降低功函數。

(9) 主動層之成膜：



此步驟採液態刮刀塗佈製程，刮刀載板置於 80°C hotplate 上，刮刀選擇 $120\mu\text{m}$ 的 gap，並以定量微量滴管吸取($150\mu\text{l}$)主動層溶液。刮完以吹風機加上烘罩，於元件正上方吹以熱風約 10 秒，成膜厚連同底部 PVP 之總厚度約 $360\pm10\text{nm}$ 。成膜後，以 180°C 退火 15 分鐘。

(10) 射極(Emitter)蒸鍍：

以鍍率 0.02nm/s 蒸鍍 10nm 的 MoO_3 ，以鍍率 0.2nm/s 蒸鍍 Al 40nm 。

(11) 封裝：

在手套箱中將封裝玻璃貼上吸濕片後，接著將 UV 膠塗抹於封裝玻璃四周，然後蓋上元件，最後以紫外光線照射 UV 膠 60 秒，使其產生聚合反應，如此可隔絕大氣的水氣進入元件，延長元件的壽命。

[註] P3HT 電晶體刮刀製程與 PBTTT 同，僅差在步驟(9)主動層的成膜，以氯苯 (Chlorobenzene, CB) 為溶劑，配置 1wt% 的 P3HT 的溶液，並以 60°C 加熱幫助溶解。刮刀載板溫度更改為 60°C，blade gap 與定量低管條件不變，元件總厚度控制在 $350 \pm 10\text{nm}$ 左右。

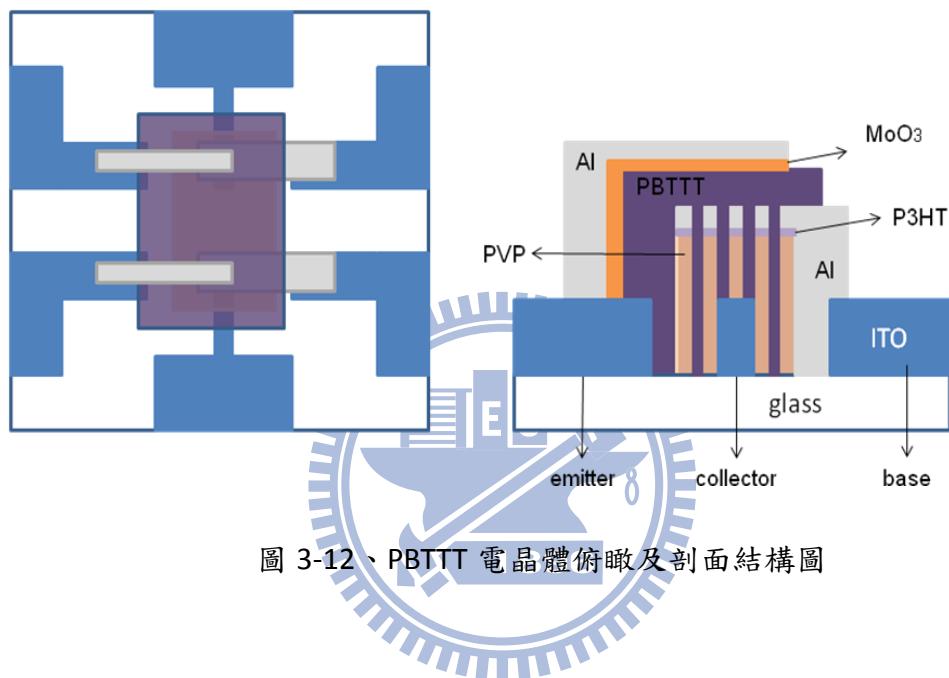


圖 3-12、PBTTT 電晶體俯瞰及剖面結構圖

第四章 實驗結果與討論

本章為 PBTM-C14 一系列之成膜分析以及元件特性的表現。一開始從成膜的性質及方式，透過原子力顯微鏡(Atomic force microscope , AFM)、吸收光譜(UV-vis absorption)、低銳角入射 X 光繞射(Grazing incident X-ray diffraction , GIXRD)來觀察此材料。其次再以其中可行的條件進行元件的製作與量測。另外，也針對另一種電動傳導材料 TFB 裡進行參雜做了些初步測試，但考量到前面 PBTM 的敘述順序，此部分將排在最後面才做討論。

另外，實驗期間經歷儀器(電漿系統)的搬遷更換，新來的儀器與原有儀器屬不同公司設計，也歷經暴露在大氣和後來才與手套箱銜接的刻苦歷程，故實驗與儀器參數均是從新調整過的，所以在此也不便與自家實驗室舊有的資料做比較，僅能參考。當然，我們也是另外有將以往的製程再做一個重複的驗證，此部分才能用做現階段的比較。

4-1 PBTM 成膜與分析

欲了解一種新的材料，就必須藉由探究材料的各項特性來幫助我們快速認識新材料，而常用到的不外乎是光譜分析、X-ray 晶格繞射或是由原子力顯微鏡來掃描分析材料表面。

PBTM 這個材料從 2006 年被發明至今，由於它應用在場效電晶體(Field Effect Transistor, FET)上可以達到將近個位數的載子遷移率^[13]，因此而受到很大的關注，甚至也有研究團隊嘗試拿來做成發光電晶體(light emitting

transistor)^[14]。目前有機材料用在 FET 上多數仍是以 Silicon Oxide 為基板，而在某些文獻^[15]中可以發現，有些研究團隊會對 silicon oxide 做表面處理，大多數都是以 OTS(Octyltrichlorosilane)這種自組裝分子來做表面處理。由於基板的表面不同會與分子的排列有關，而我們有別於多數的研究團隊，採用 ITO 導電玻璃做為元件基板，所以在以 OTS 處理過之 ITO 表面進行 PBT TT 成膜這方面，也進行了接下來的實驗觀察。

首先必須確定 PBT TT 在 OTS 上的成膜性質是否能滿足我們往後在實驗製程的需求，我們採用的 OTS 分子式為 $C_{18}H_{37}Cl_3Si$ ，中文名稱為十八烷基三氯矽烷，分子量為 387.93，並以甲苯(Toluene)為溶劑配置濃度為 0.01M 的溶液 OTS 溶液。

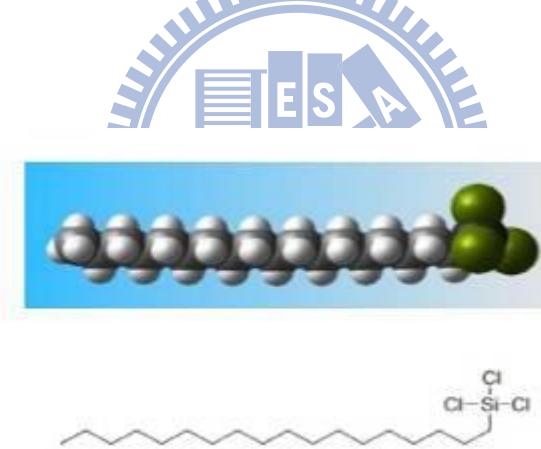
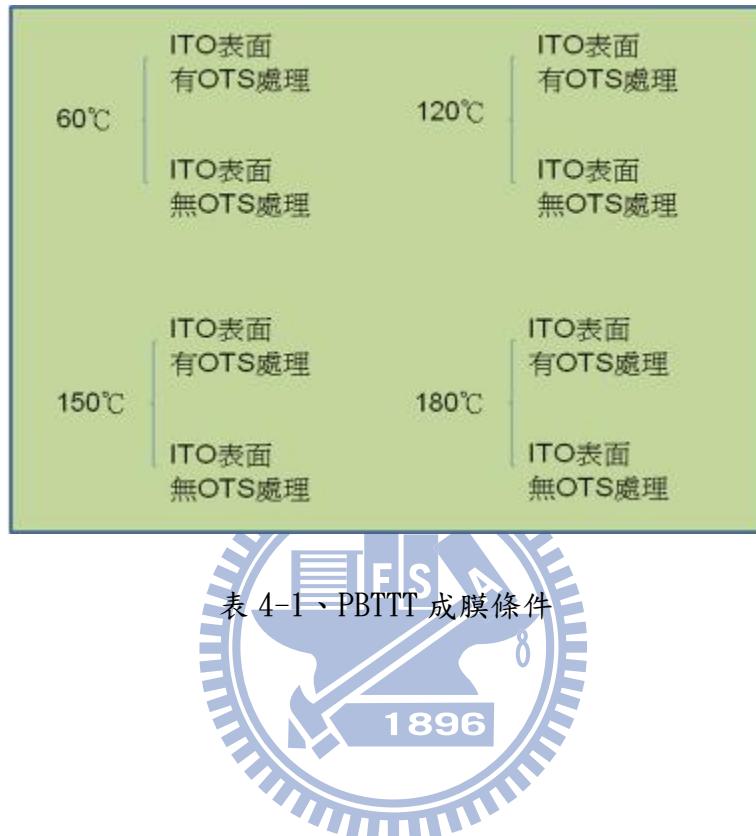


圖 4-1、OTS 分子式

實驗方式是將清潔過的 ITO 片(清潔方式以在第三章的製程提過，在此不多作敘述)浸泡在 OTS 溶液中，以 60°C 加熱 15 分鐘，然後再取出並以甲苯沖淋表面，最後再放置在 60°C 烤盤上烤 10 分鐘至乾。烤乾後將事先配好的 PBT TT 進行成膜，並分為 ITO 表面有/無經過 OTS 處理，以及在不同溫度退火後的快速降溫來觀察。(在

此的快速降溫指的是退火後隨即將烤盤自 hotplate 移下，放在另一冷鐵盤上快速退溫)：



透過 AFM 我們可以獲得 PBT TT 這種分子在不同溫度下的表面形貌，見下圖 4-2 與圖 4-3。一般而言，表面粗糙度(roughness)越高者，代表高分子的自我排列情形越好。

由第二章材料介紹時提到過，PBT TT 是一種液晶分子，超過某個溫度即會開始進入相變。從文獻得(同第二章介紹 PBT TT 所提之文獻)知，PBT TT 在 120°C~160°C 即會開始轉變晶相(見圖 2-4(b))，所以猜測這是使的 120°C 和 150°C 的表面粗糙度介於 60°C 和 180°C 之間而不是隨著退火溫度越高而越粗糙的原因。但與未經過退火的情況相比，仍然是退火過的表面粗糙度會較高，也意味著退火是必須的。

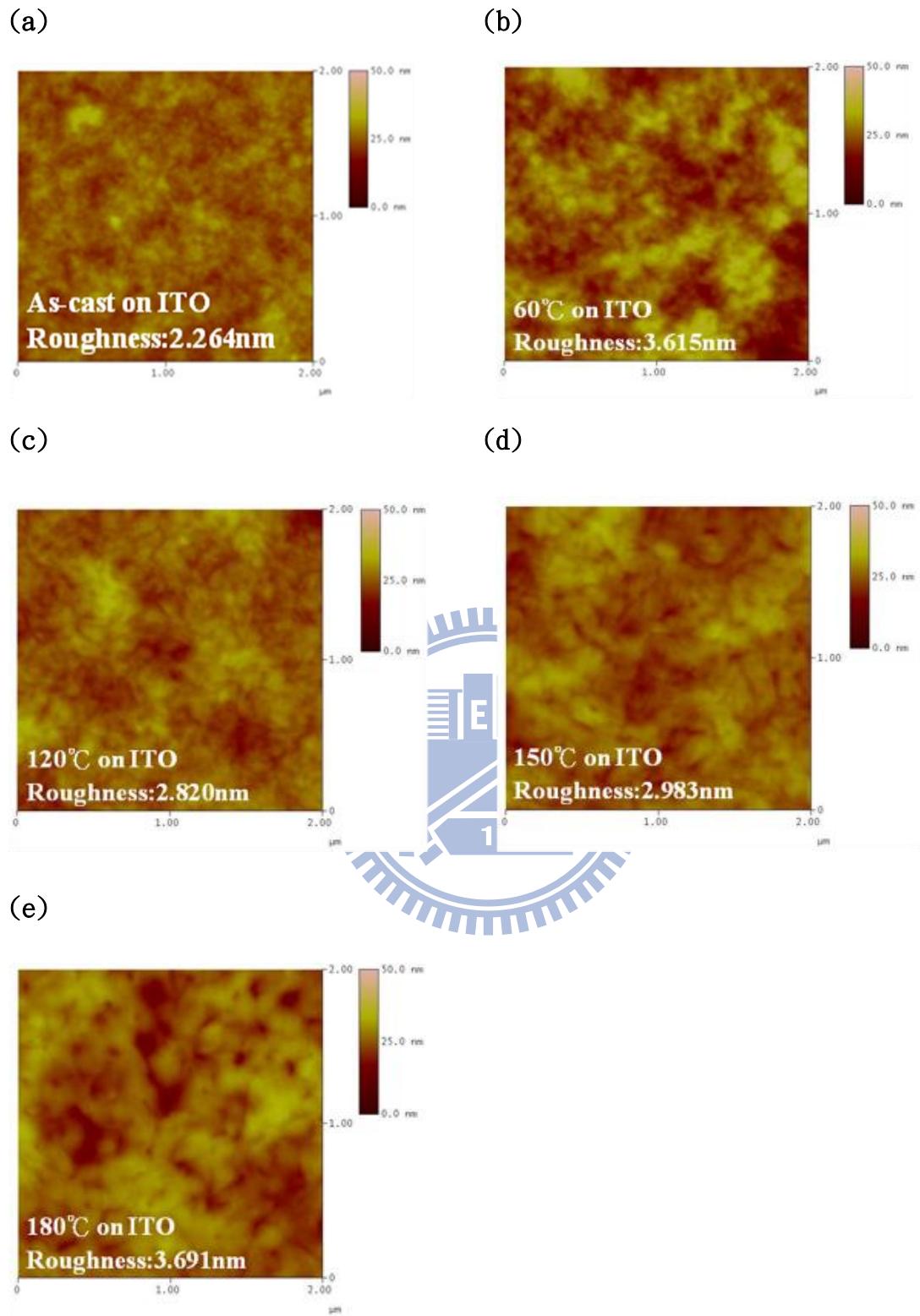


圖 4-2、ITO 表面未經處理，在不同退火溫度後的表面形貌圖 (scale bar: 50nm)

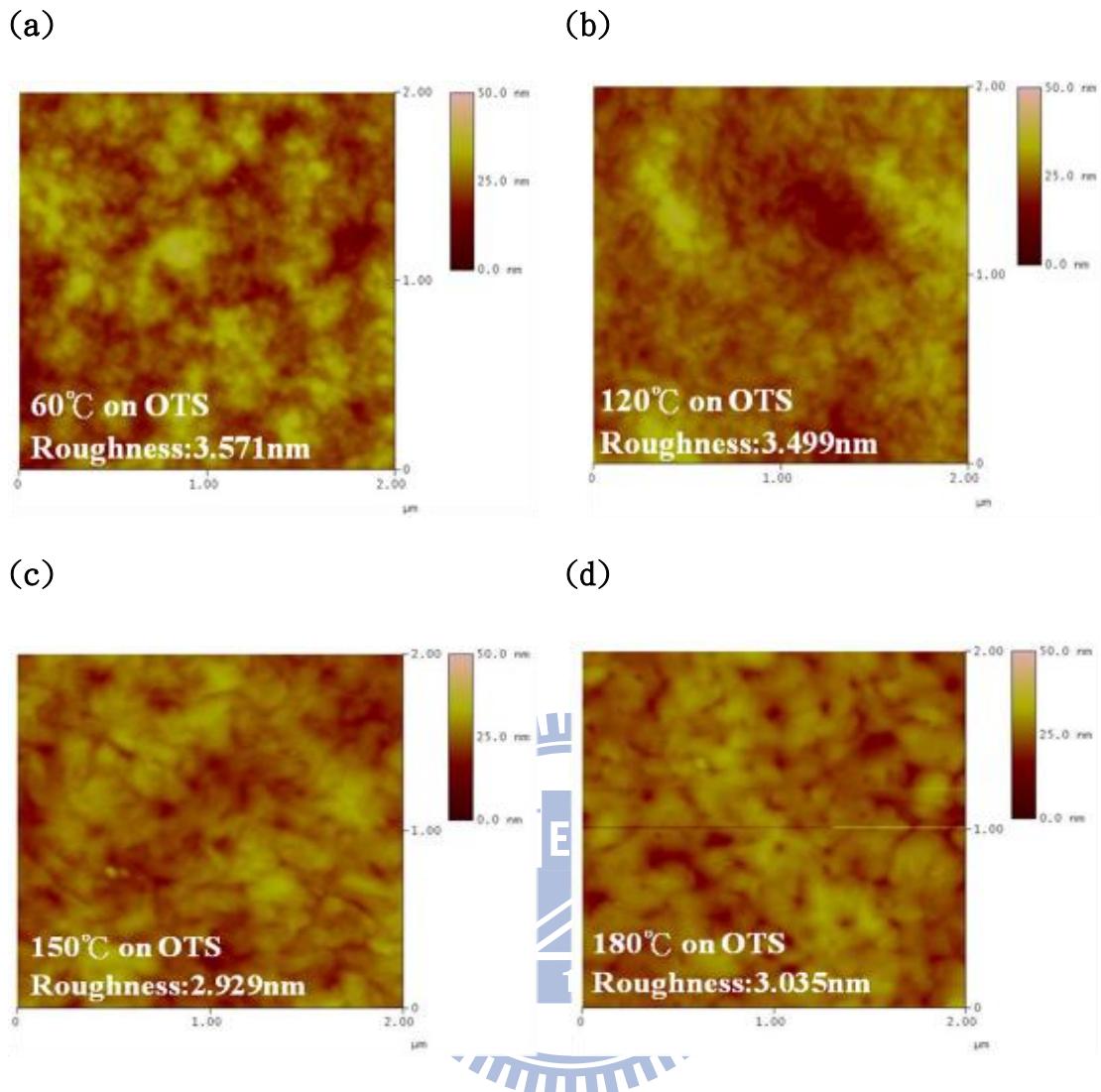


圖 4-3、ITO 表面經 OTS 處理，在不同退火溫度後的表面形貌圖 (scale bar: 50nm)

在吸收光譜 (UV-vis absorption) 方面，如圖 4-4 所示，在以下條件 (a) ITO 經過 OTS 處理，退火後快速降溫 (b) ITO 未經 OTS 處理，退火後快速降溫，可看出 ITO 不論有無經過 OTS 處理，在吸收光譜看起來差異並不大，但隨著退火溫度的增加，最大吸收峰值有往長波長方向偏移的趨勢 (從 535nm 偏移至 545nm，而 PBTTT 本身 $\lambda_{\max}=547$)，且退火溫度越高時，可發現在約 600nm 處也有一個吸收峰會越明顯，代表著鄰近分子的排列越趨明顯、良好，此現象也與 P3HT 以及 PBTTT

過去的相關文獻發表相符^[16]。

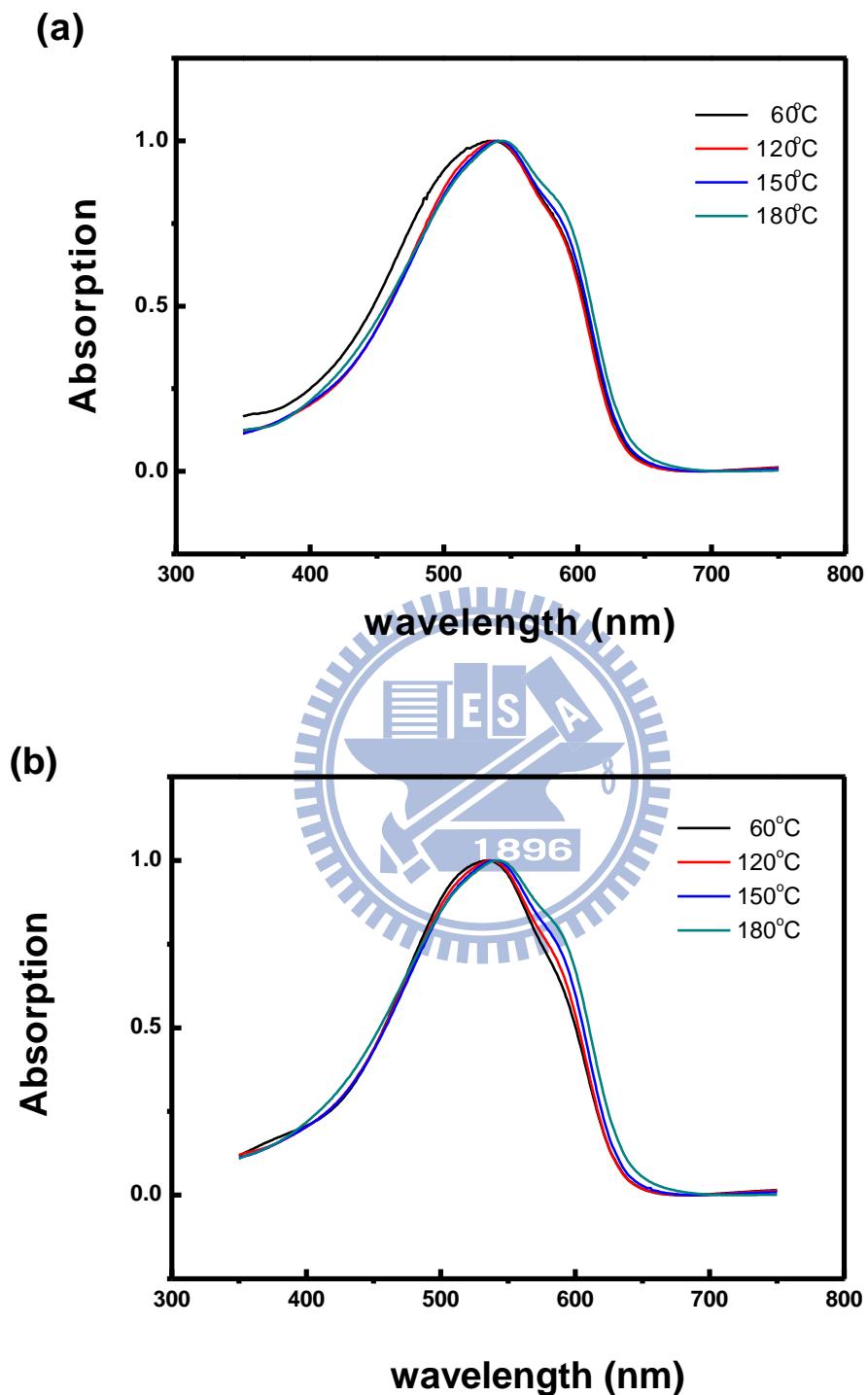


圖 4-4、(a)ITO 經過 OTS 處理, 退火後快速降溫 (b)ITO 未經 OTS 處理, 退火後

快速降溫。以上吸收強度皆經過歸一化處理。

經過上面幾種分析，以及透過相關文獻的參考， 180°C 為多數製作二極體以及電晶體元件，但在此之前，我們仍針對 180°C 這個條件做了點小測試，甚至是更高溫的 250°C ，因為由文獻中得知在達到 230°C 時^[17]，PBT TT 的 backbone 會受熱融解(backbone melting)，所以本人又測試了這兩種溫度的樣品，第一種條件仍是 15 分鐘，其次是 7 小時，藉以兩種退火時間長度來觀察這兩種溫度下的情況，而此情況下，退火結束後皆採以快速降溫，為這次使用的方式略有不同，為了保有退火時的晶相，退火時間一到便取樣品片浸泡在無水乙醇中約 3 秒，藉此達冷效果

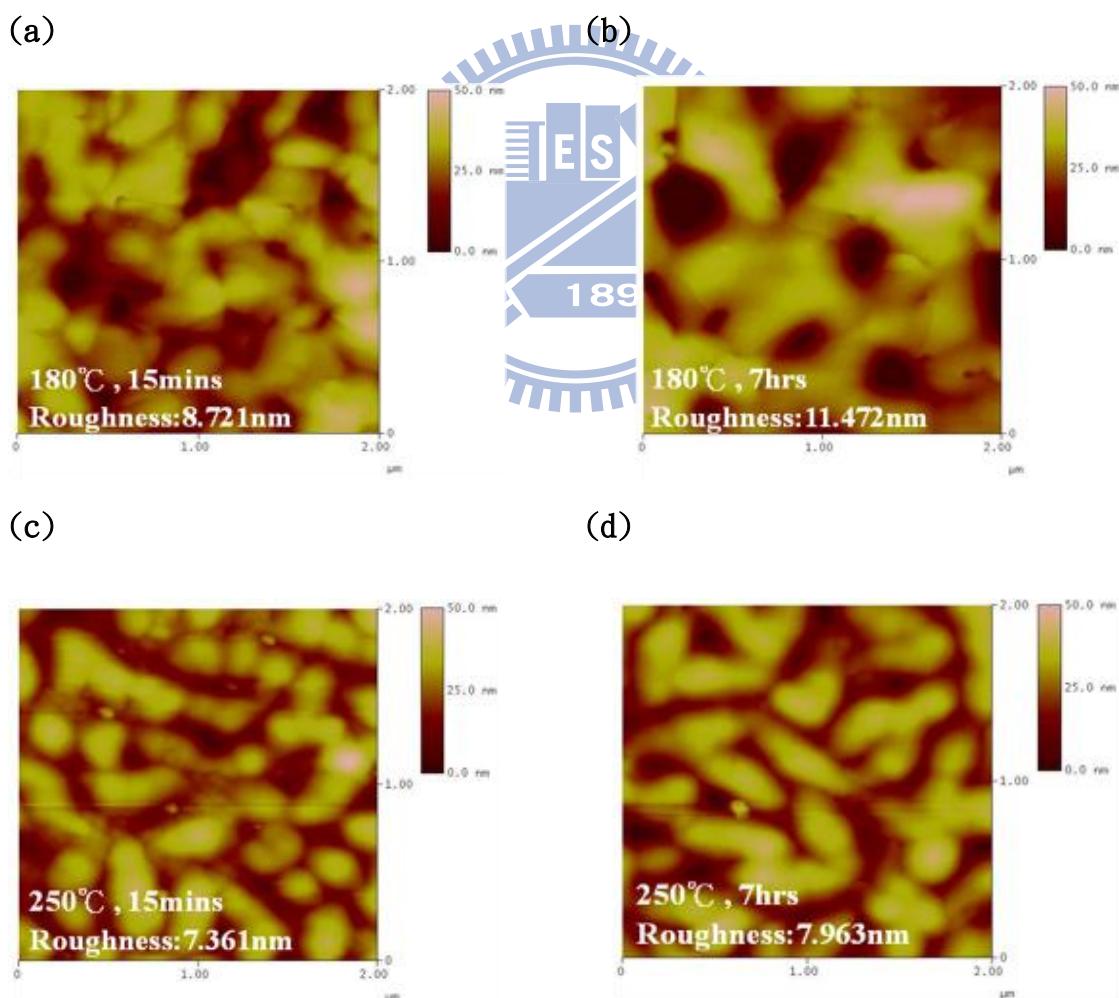


圖 4-5、PBT TT 在不同條件下於 ITO 表面成膜之表面形貌與粗糙度 (scale

bar:50nm)

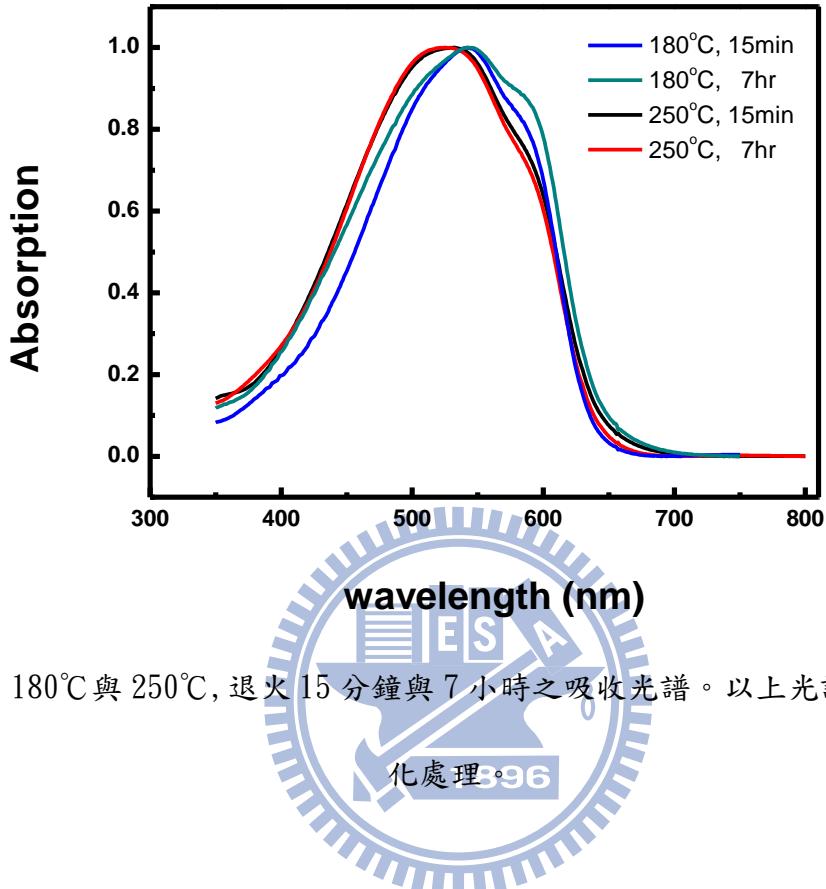


圖 4-6、180°C 與 250°C，退火 15 分鐘與 7 小時之吸收光譜。以上光譜皆經過歸一化處理。

由圖 4-5 與圖 4-6 知，藉由乙醇快速冷卻可達到維持高溫退火時原有的表面的形貌。而 250°C 如預期中，雖然退火溫度比 180°C 高，但過高的溫度已破壞高分子的主鏈而無法在保持如 180°C 時的明顯晶相。

為此，本人也送樣本至奈米科技中心進行委託 GIXRD 的量測做確認，該儀器波長為 1.54056\AA ，入射角為 0.5° ， 2θ 範圍為 $3^\circ\sim30^\circ$ 。

如下頁圖 4-7 所示，從文獻^[18]與(a)對照可知，在 2θ 為 4° 和 8° 附近皆有一個峰值，與文獻中的(100)和(200)出現的位置大致上符合，但將(a)的 $3^\circ\sim10^\circ$ 這段區間放大如(b)圖，發現約 4.8° 的位置也出現了一組峰值，推測應該是(010)這

個方向造成的，溫度過高也造成其他方向的晶像排列較為明顯的顯示出來。由此觀察，180°C將可用來作為元件測試的最佳退火條件。

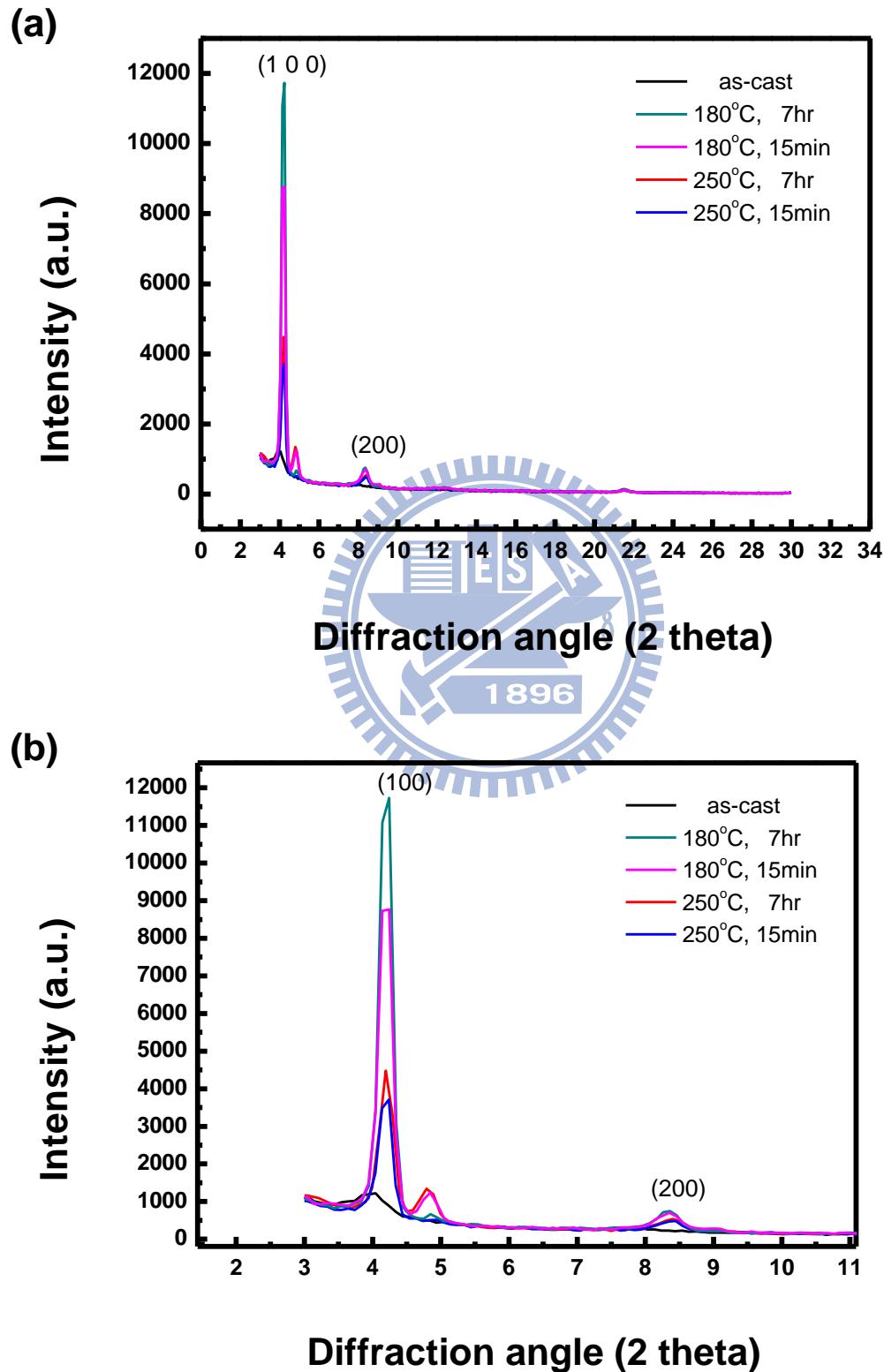


圖 4-7、(a)樣本之 GIXRD 頻譜 (b)為(a)的範圍放大圖

另外，由 $2d\sin\theta = n\lambda$ 來看，以繞射的第一極大值 $n=1$ ，波長已知 1.54056\AA ，入射角為 0.5° ，可以推算出 d -spacing 約為 88.2687\AA 。

4-2 PBT二極體

由 4-1 的材料分析結果， 180°C 是一個合理的退火的條件，因此我們以此溫度做為接下來 diode 和 transistor 的製作。

此處製程是以第 3 章所提之液態刮刀製程⁶，引入刮刀製程的目的除了先前所提到為了有效使用材料避免浪費、簡化製程條件以及未來可長是大面積元件的製作等等，另一個主要的原因在於 PBT二極體本身的溶解性不好。因為雖然可藉由旋轉塗佈輕易達到均勻且理想的厚度，但我們要的厚度通常在 100nm 以上，為了達到這樣的厚度，除了轉速調慢(1000rpm 以下)，另外就是濃度調濃。實驗最初配置濃度 1wt\% ， 1.5wt\% ， 2wt\% ， 2.5wt\% 的溶液，目的在先藉由旋轉塗佈來達成我們需要的膜厚，再來作成膜性的觀察，但發現以上濃度除了 1wt\% 之外，其他濃度成膜時會有肉眼可見的明顯顆粒析出，析出的嚴重程度當然也隨著濃度的越高而變高，見下圖 4-8。

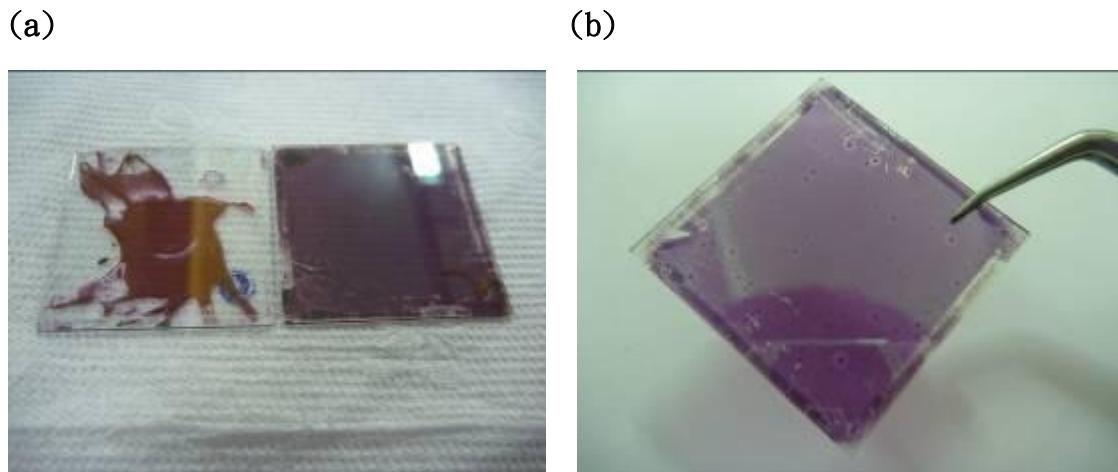


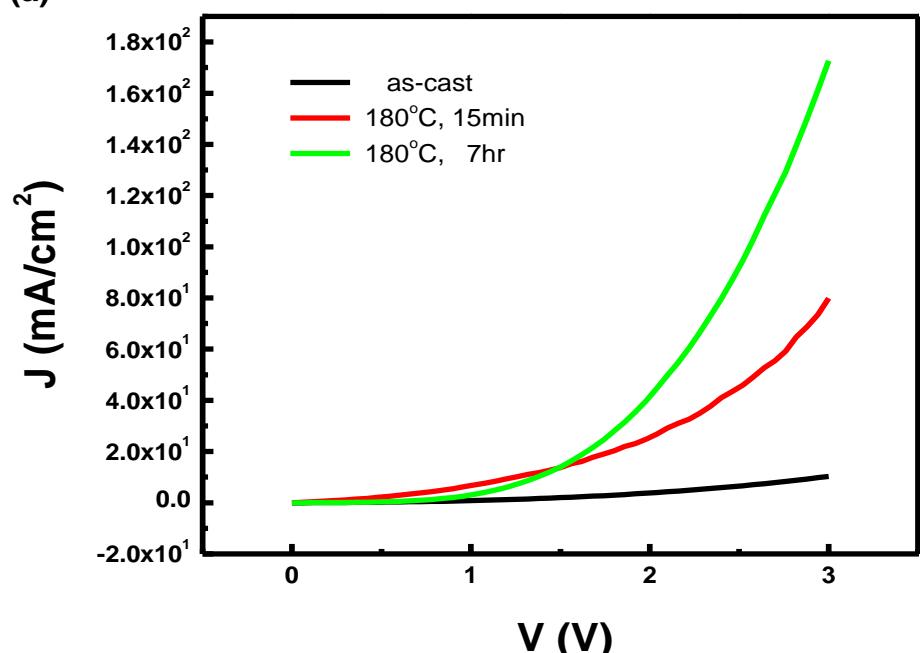
圖 4-8、PBT TT 旋塗於 ITO (a)左邊為 OTS 上成膜, 右邊為 ITO 上成膜 (b)顆粒析

出情形

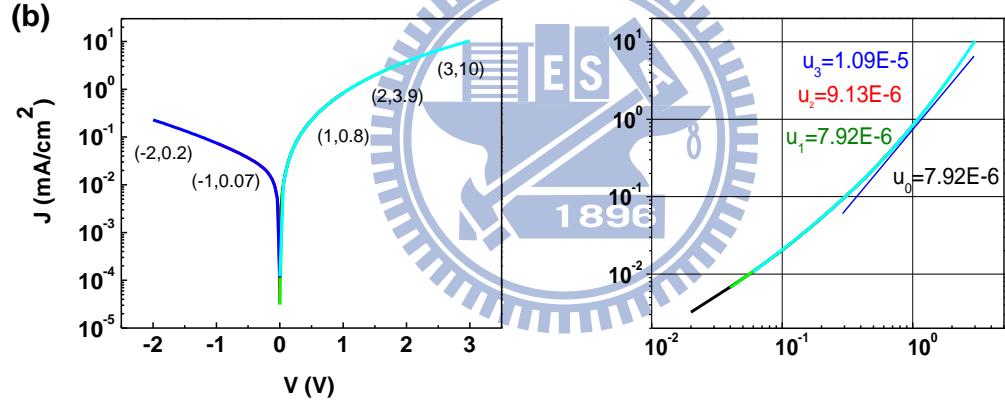


基於上述緣由，後來採以降低濃度的方式，採以 0.8wt%，搭配刮刀塗佈以及其製作多層結構的便利性藉以達成我們希望的厚度。製程同第三章所述，在此不多做說明，而單層成膜厚度為 $140\text{nm} \pm 10\text{nm}$ ，並以此厚度首度測試一批二極體元件，電性如下頁圖所示：

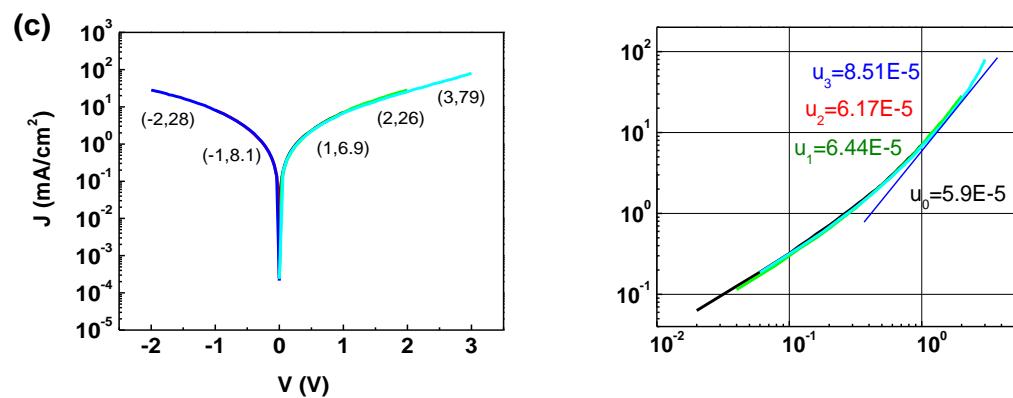
(a)



(b)



(c)



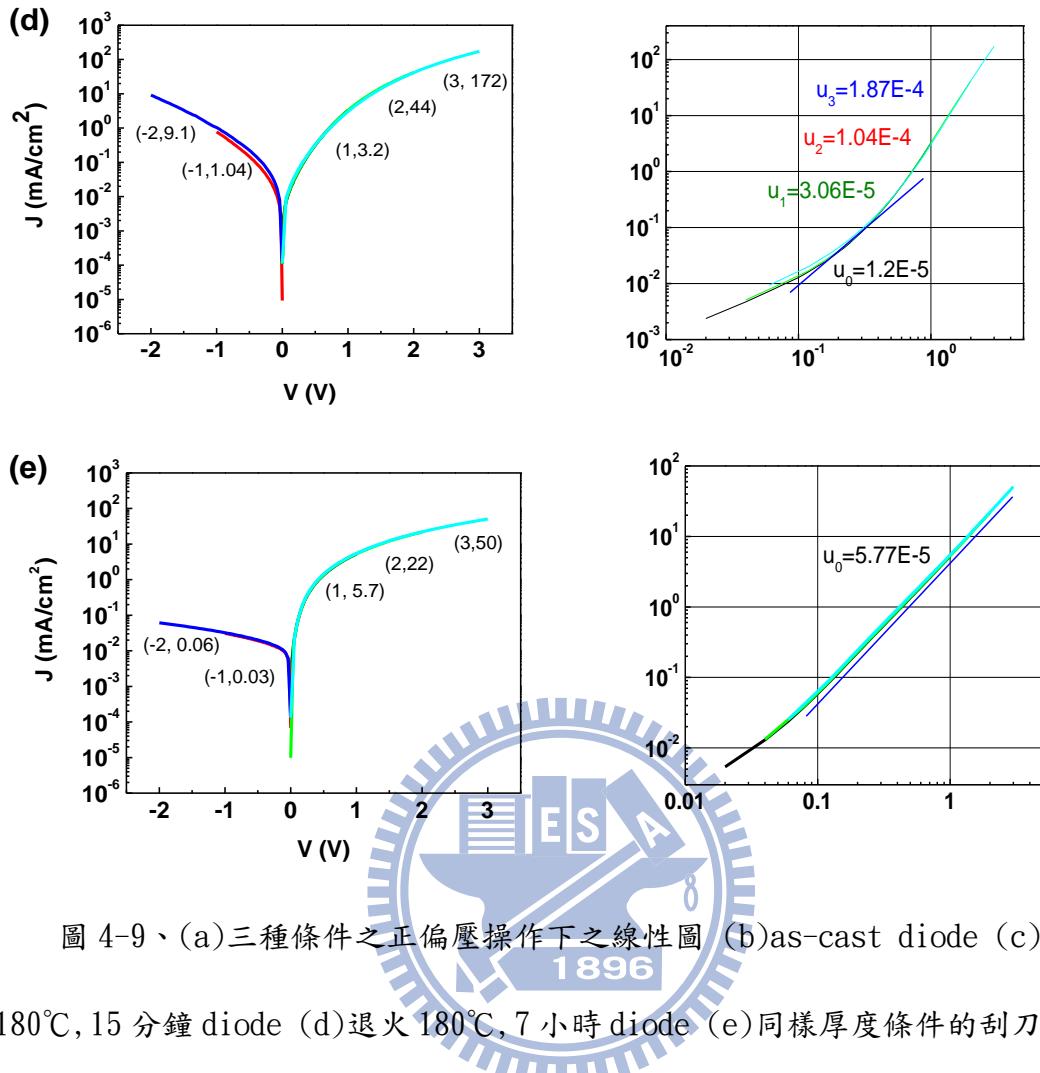


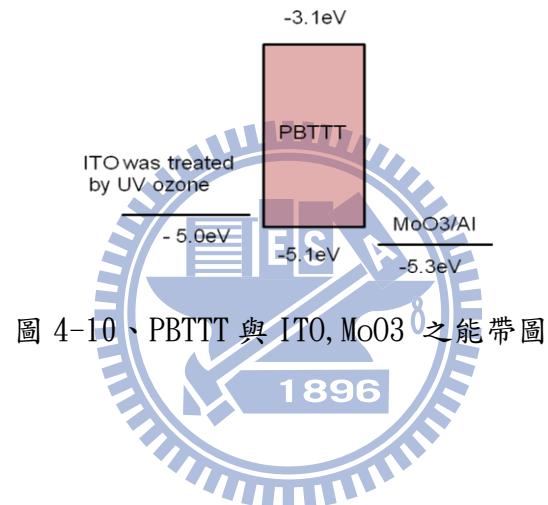
圖 4-9、(a)三種條件之正偏壓操作下之線性圖 (b)as-cast diode (c)退火

180°C, 15 分鐘 diode (d)退火 180°C, 7 小時 diode (e)同樣厚度條件的刮刀製程

P3HT diode 半對數圖與對數圖 (示意二次區與載子遷移率, u_x 代表電壓為 x 時的 mobility, u_0 為符合二次區切線切點的 mobility)

在此一系列量測下，可以發現在經過退火的元件不管在正偏壓(Al 電極端注入)或是逆偏壓(ITO 端注入)電流密度的爬升都比未經過退火的元件量好很多，退火 7 小時也比 15 分鐘的大許多，載子遷移率也高了將近 2 倍，有可能因為退火時間越久而能維持分子的晶相，且 180°C 離 230°C 主鍊斷裂的溫度還相差甚遠。另外，兩端注入都很好的現象也猜測與 PBTBT 本身的 HOMO 能階為 -5.1 eV 有關，ITO

經過 UV ozone 或是 O_2 plasma 處理過後 HOMO 可提高將近至 -5.0eV ，而陰極端的 Al 為 -4.1eV ，但在此前鍍上一層 MoO_3 可將此端 HOMO 提升到 -5.3eV ，因此 Al 電極端電洞注入會比 ITO 端更好。若與 P3HT diode 相比，雖然在 2V 之前電流上升幅度差不多，但在 3V 就會有明顯差別，且載子遷移率也還有提升的空間（P3HT 的 mobility 幾乎維持在同樣的值）。所以，我認為 PBT TT 是一個可以期待的材料，做在電晶體上電性有機會比 P3HT 好。



4-3 P3HT 與 PBT TT 之空間電荷限制電晶體

經過二極體的測試後，接著就是進入電晶體的測試階段。由於在 2010 年底歷經舊有電漿系統搬遷，直到 2011 年 4 月中才購入新系統，相關參數如 ITO 平坦化、PVP 的 O₂ plasma etching 條件、PVP etching 後漏電表現等均重新調整過。另外，初期階段的電晶體試做由於手套箱與電漿系統尚未接起，包括 P3HT 標準電晶體元件的測試以及 PBT TT 電晶體，在 O₂ plasma etching 挖通 PVP 的步驟後，必須暴露在大氣中再傳進手套箱內，與以往的全製程在充滿氮氣的手套箱中多了許多不確定的疑慮與風險，有沒有可能影響電性表現，我們將在接下來作說明。

首先，在新電漿系統參數大抵確認後，試做了一批採旋塗製程的標準上注入 P3HT 電晶體元件，刮刀製程 P3HT 及 PBT TT 電晶體，並與實驗室前人使用舊系統所做的 P3HT 電晶體做對照參考。量測時我們將射極端(MoO₃/Al)接地，集極端(ITO)給負偏壓，而基極端(Al)加偏壓控制電流的開關(越往正偏壓表示能障越大，越往負偏壓表示能障越小)：

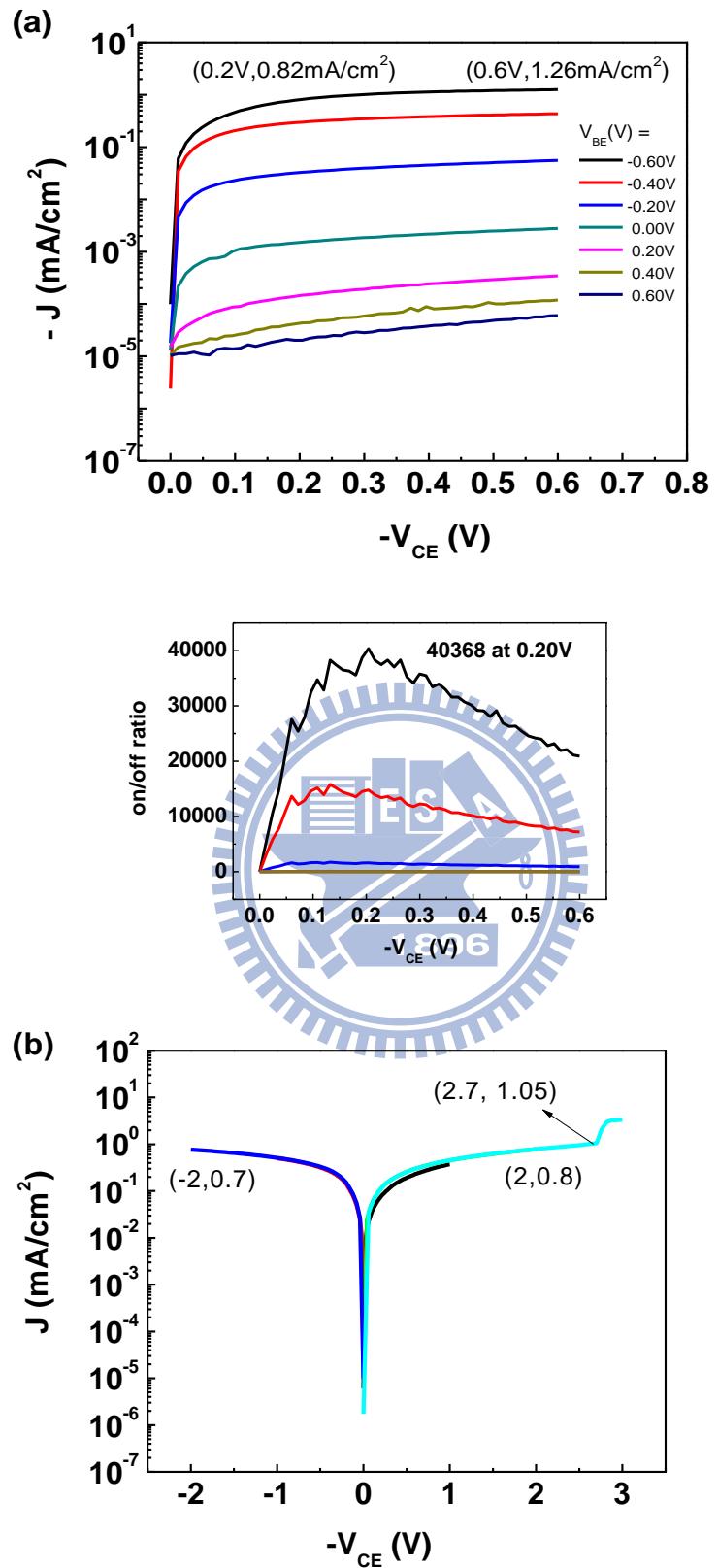


圖 4-11、舊電漿系統旋塗製程之 P3HT (a)電晶體 $\log J_C-V_{CE}$ 圖與開關比示意圖

(b)EC diode 圖 (E:emitter , C:Collector)

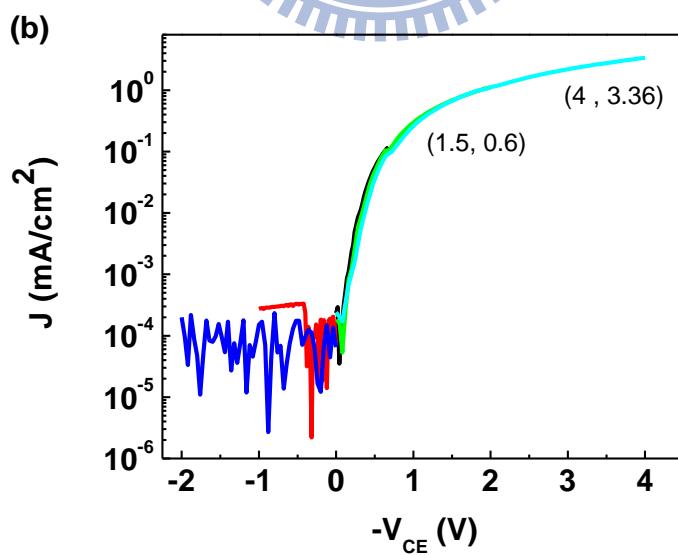
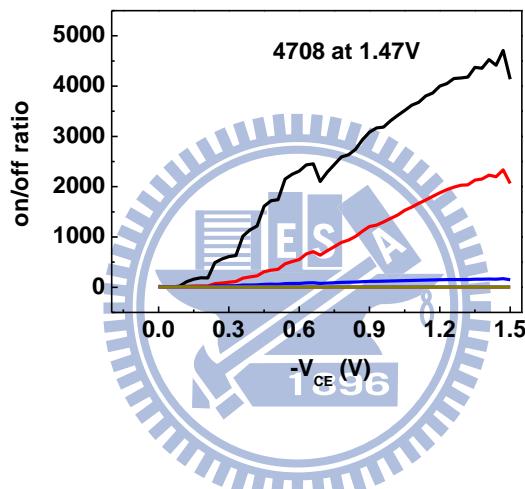
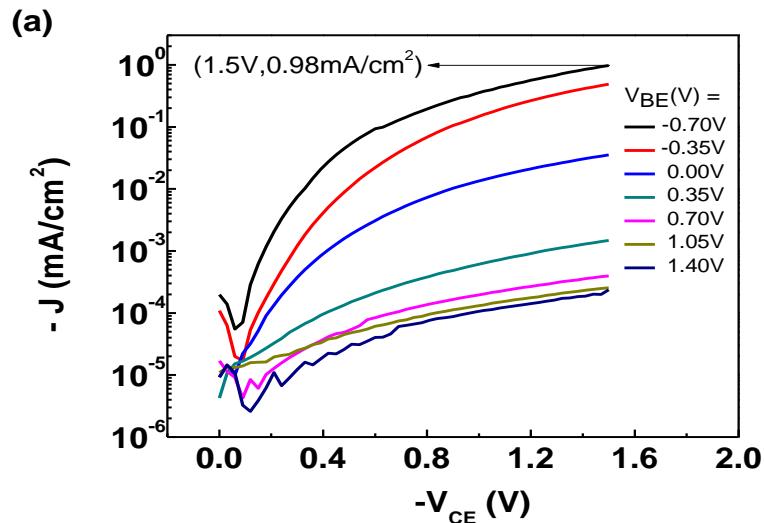


圖 4-12、新電漿系統旋塗製程之 P3HT (a)電晶體 $\log J_c$ - V_{CE} 圖與開關比示意圖

(b)EC diode 圖 (E:emitter , C:Collector)

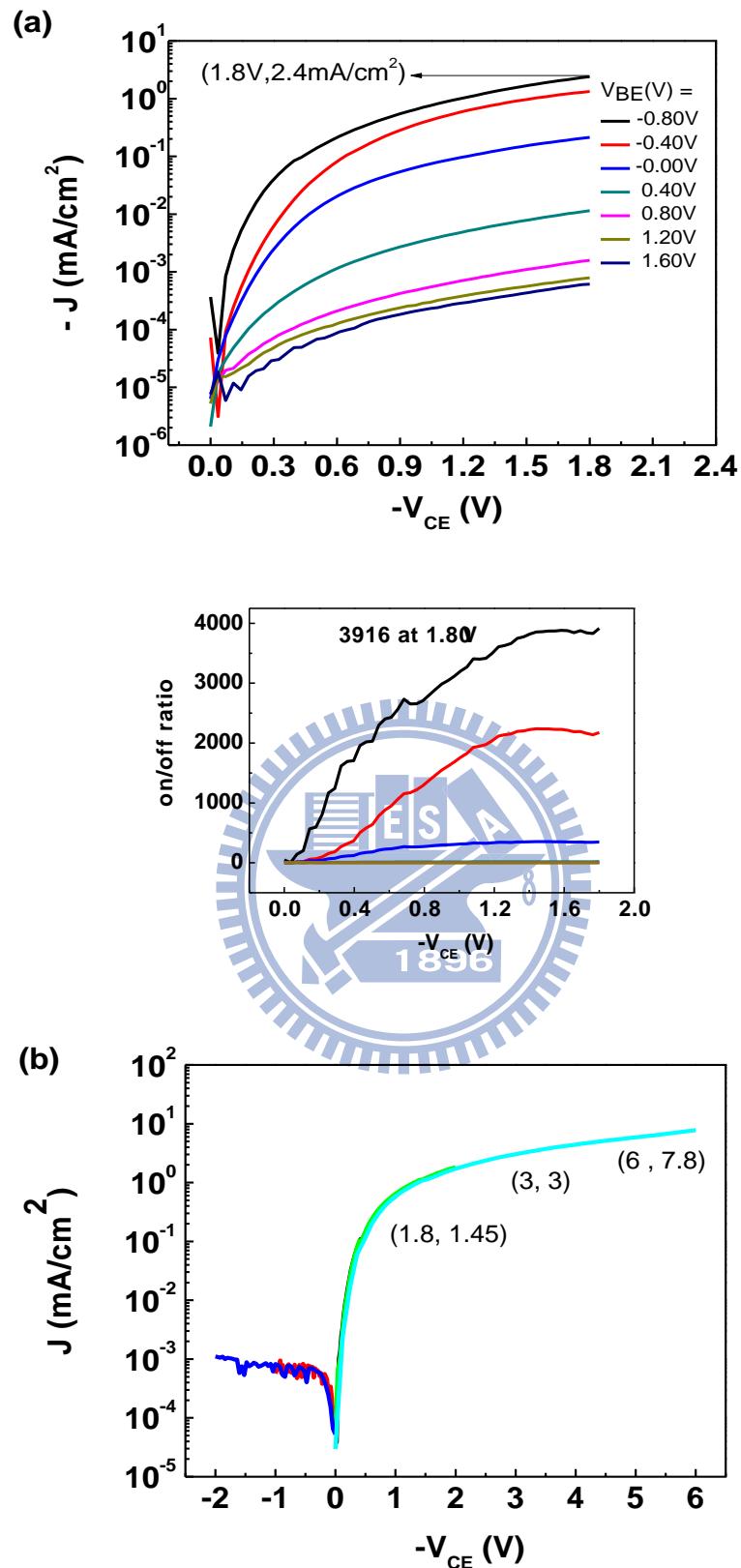


圖 4-13、新電漿系統刮刀製程之 P3HT (a)電晶體 $\log J_{\text{C}}-V_{\text{CE}}$ 圖與開關比示意圖

(b)EC diode 圖 (E:emitter , C:Collector)

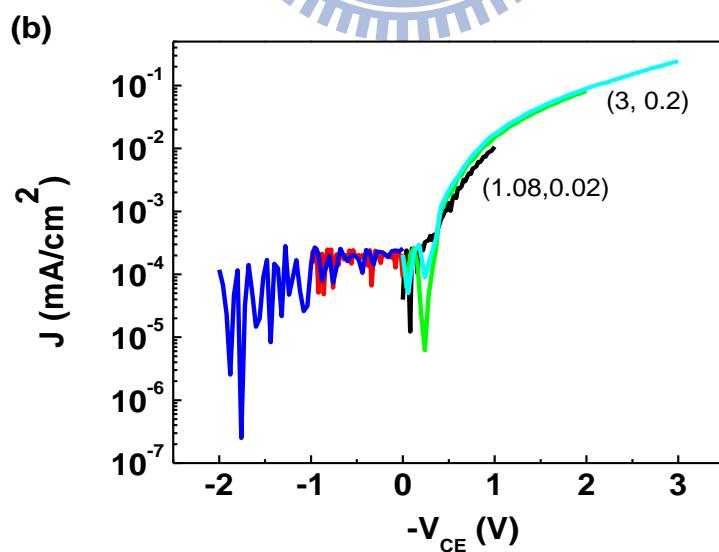
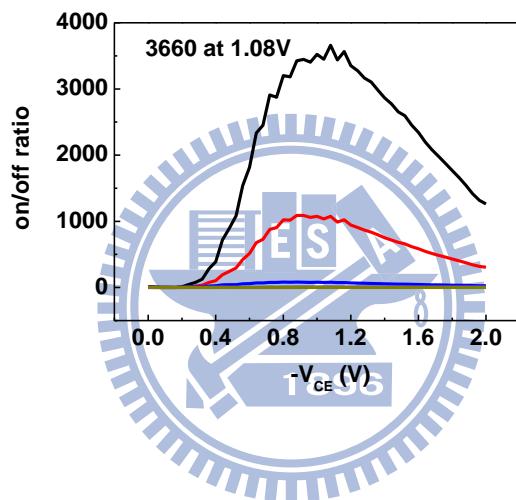
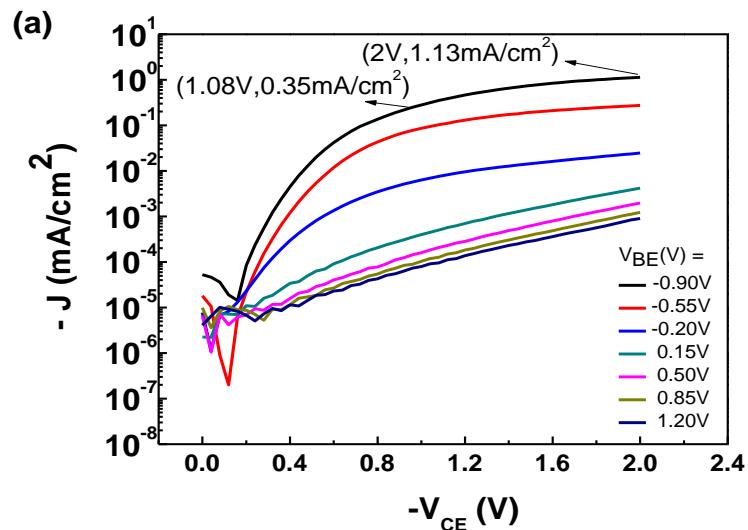


圖 4-14、新電漿系統刮刀製程之 PBT TT (a)電晶體 $\log J_C$ - V_{CE} 圖與開關比示意圖

(b) EC diode 圖 (E:emitter , C:Collector)

由圖 4-11 和圖 4-12，在新系統所做的上注入式電晶體的 turn on 幅度上升較為緩慢，開關比也延遲到 1.4V 才漸達高峰，且比舊系統製程的電晶體小 1 個 order。另外可從兩者的 EC diode 發現逆偏(ITO 端)的注入很差。同樣地圖 4-13 和圖 4-14，新電漿系統的刮刀製程，P3HT 和 PBT TT 電晶體與舊系統的比較也是同樣的結果，P3HT 的電晶體 turn on 電流密度需加偏壓至 0.5V 以上才能有明顯提升至 10^{-1} mA/cm^2 的 order，而 PBT TT 需要到 0.8V 以上才能達到。

總而言之，利用新電漿系統製作的電晶體尚未能達舊式系統破萬的開關比，且 EC diode 逆偏注入效果都很差。相關原因，推斷為此階段系統未銜接手套箱，造成 PVP 挖通後的 ITO 處理和 PVP 孔洞壁與水氧接觸，改變表面親疏水性質，以至主動層材料無法完整填入孔洞化結構中。
為此，我們也將元件拆解去做 SEM 的掃描，如下頁圖 4-15，由(b)、(c)、(d)紅圈內的孔洞可看出，材料並未全部填滿，幾乎都只有流到側壁上而成了中空的情況。

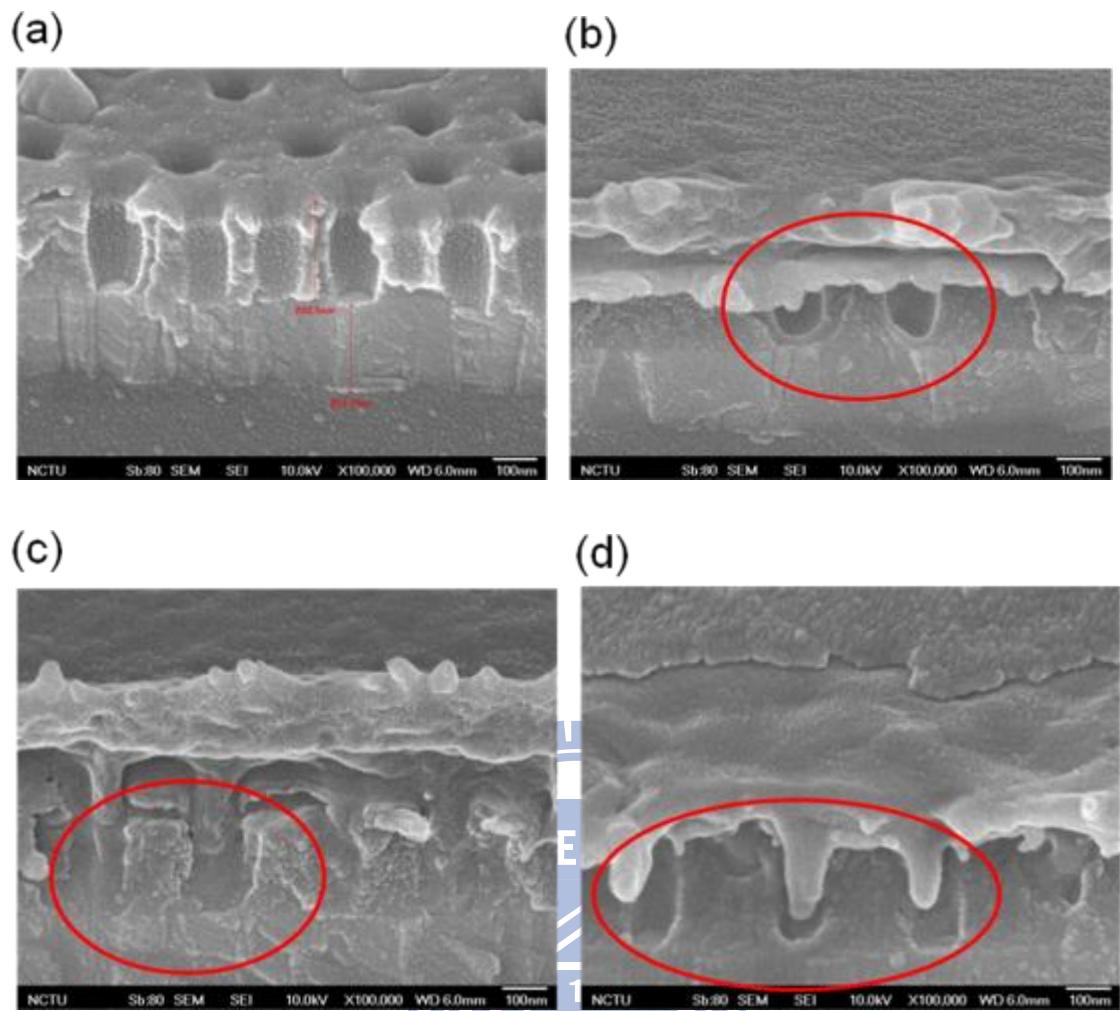
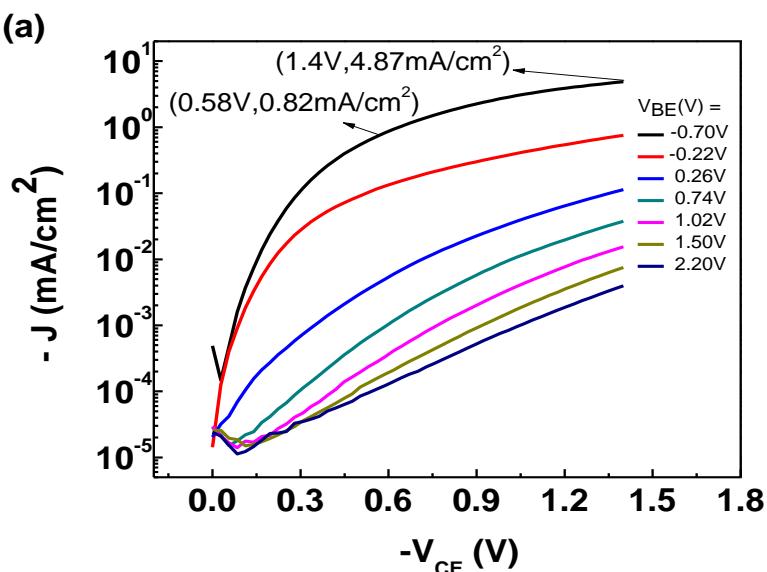


圖 4-15、新電漿系統製程元件剖面 SEM (a)尚未填主動層材料的孔洞化結構 (b)
 旋塗法 P3HT (c)刮刀塗佈 P3HT (d)刮刀塗佈 PBT

在經過實驗室內部排除萬難克服廠商系統銜接工程的延宕(在此要再次感謝博士班的戴銘志學長對機台組裝的貢獻與付出，讓我在最後一個月內做出一定的成果出來)，首度於新電漿系統銜接上手套箱後，進行第二階段的元件製作，以期待能改善第一階段的孔洞未填滿情況。

此階段也採取兩種做法，主要是考量到孔洞未填滿的原因除了暴露在高水氧環境之外，是否也有可能是因為溶劑本身的特性，因此多增加了以氯苯(CB，Chlorobenzene)為溶劑的條件。

由下圖 4-16 和圖 4-17，此次實驗的結果有些為改善，從電流密度來看，turn on 效果也有小幅提升，SEM 也顯示雖然孔洞化結構仍未完全填滿，但至少不像先前的元件般的明顯的中間有大空穴，而大部份的孔洞還是有填入。未填滿的情形也可從 EC diode 的 ITO 注入端來看，電流仍未有明顯的改善提升。所以，就此結果而言還是原本以 DCB 的溶劑效果較好。⁹⁶



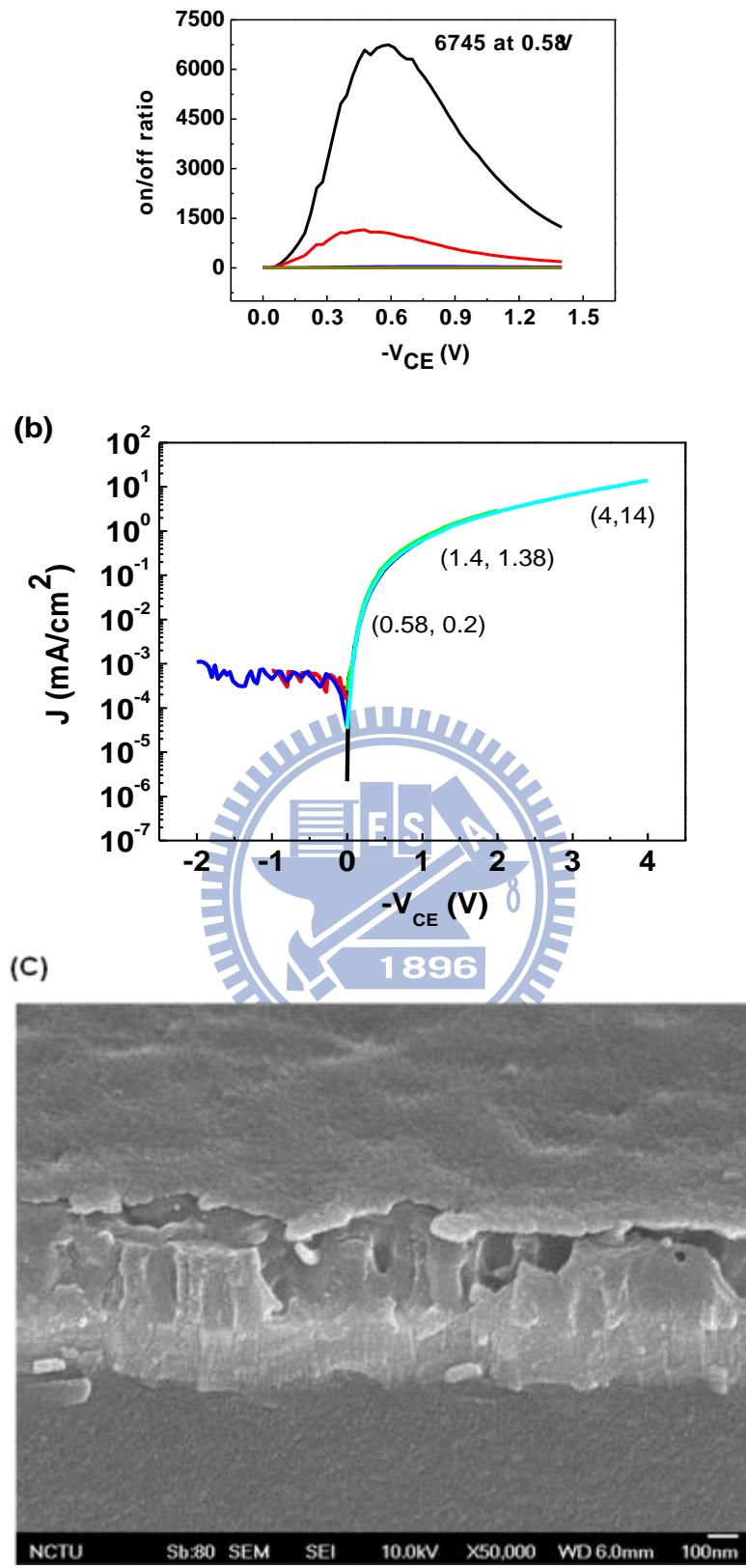
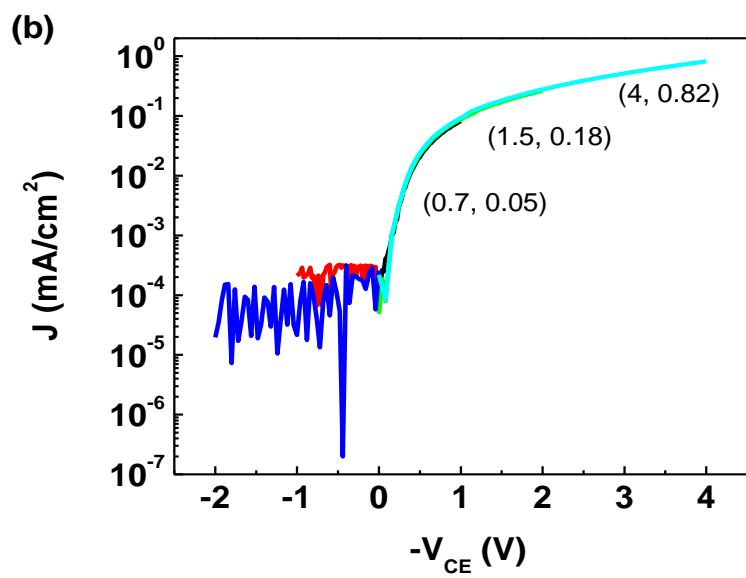
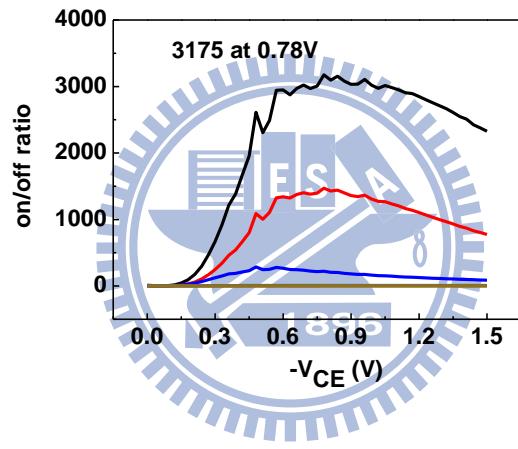
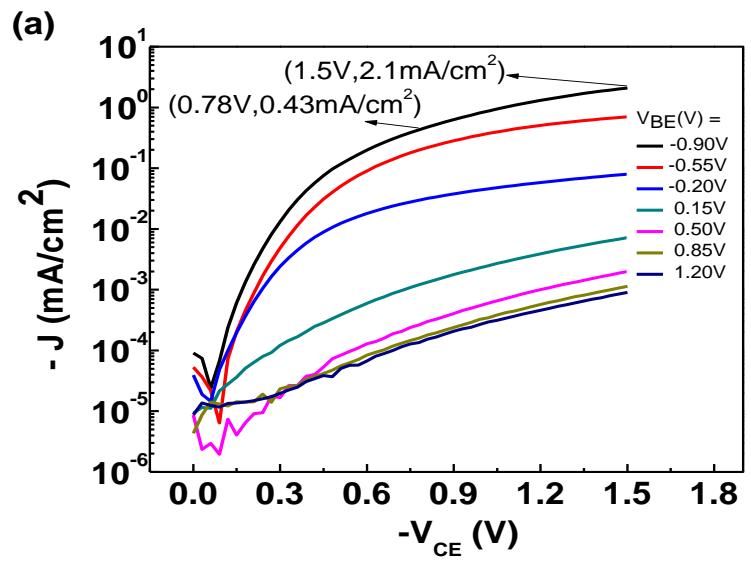


圖 4-16、PBTTT 溶於 DCB (0.8wt%) 之刮刀製程 (a)電晶體 $\log J_c-V_{CE}$ 圖與開關比示意圖 (b)EC diode 圖 (c)元件剖面 SEM



(C)

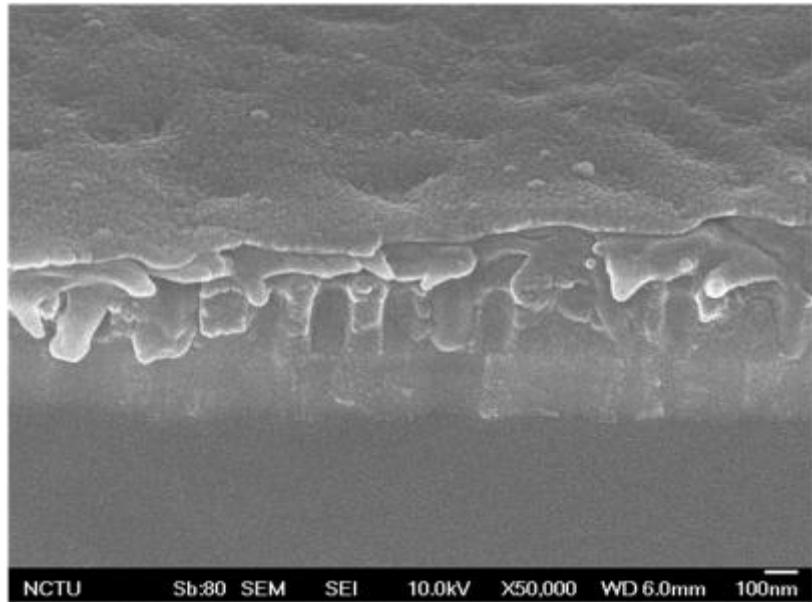


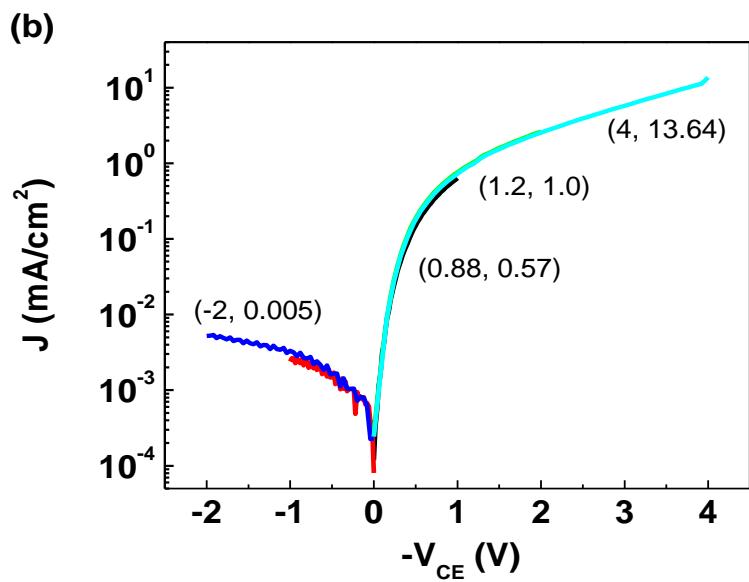
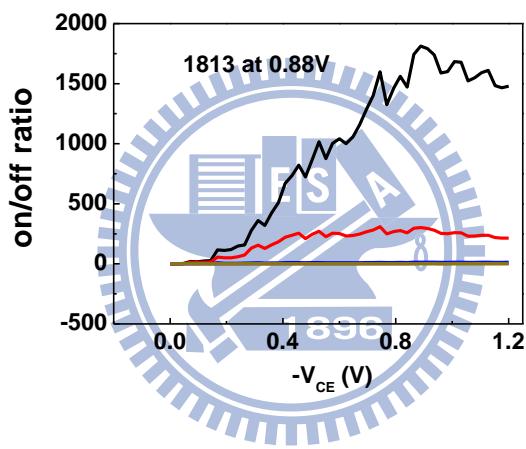
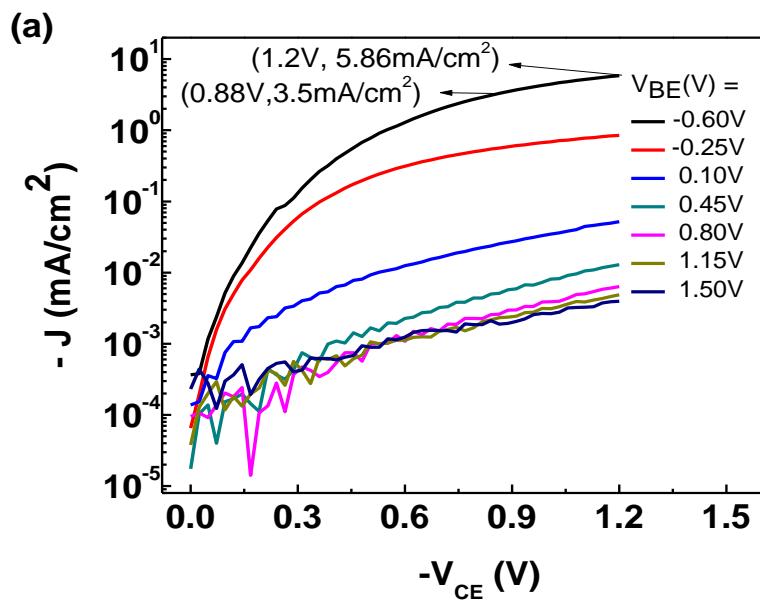
圖 4-17、PBT/TTT 溶於 CB (1wt%) 之刮刀製程 (a)電晶體 $\log J_C - V_{CE}$ 圖與開關比示

意圖 (b)EC diode 圖 (c)元件剖面 SEM



為此，再採取另外一種實驗方式幫助材料注入孔洞結構。在第三章製程有提到，刮膜時刮刀基板會置於 80°C 的基板上，此時我們把溫度調降為 60°C ，目的是希望膜不會瞬間乾的太快，在刮刀刮過元件表面成膜後透過抽真空方式，希望將孔洞中的氣體抽出（抽真空一分鐘），並期望在回氣時膜因為壓差而回流，讓膜從溼轉乾之前可以填入孔洞中。最後再置回 60°C 基板上再加上熱風吹乾。此階段我們也加入用直徑 200nm 的 PS 做一個對照，期望孔徑變大後有助於注入。

實驗結果如下圖 4-18(a)和圖 4-19(a)，從兩種孔徑的電晶體電性圖和 EC diode 來看，在電晶體的 turn on 電流方面，和前次的實驗結果相差無幾，在不繼續加 EC 端偏壓造成 off current 上升至 $10^{-2}\text{mA}/\text{cm}^2$ 的 order 之前提下，可確保至 $10^1\text{mA}/\text{cm}^2$ 的 order。但在 off current 方面，卻在 $-V_{CE}$ 加到 $0.5\text{~}0.6\text{V}$ 就上升到 $10^{-3}\text{mA}/\text{cm}^2$ 的 order，分析漏電來源可從圖 4-20 與圖 4-21 的 J_B-V_{CE} 圖，可以發現 V_{CE} 偏壓越大時， V_{BE} 由逆偏調變到正偏壓造成 J_B 變動幅度大概維持在 $10^{-3}\text{~}10^{-2}\text{ mA}/\text{cm}^2$ order 內，而從 EB diode 圖來看，此時基極 (Base) 為接地端，當施加正偏壓時表示電流從射極 (Emitter) 流向基極，電流密度也從 $10^{-2}\text{ mA}/\text{cm}^2$ 爬升到 $10^{-3}\text{ mA}/\text{cm}^2$ ，顯示漏電來自射極和基極之間，再由圖 4-18(c)和圖 4-19(c)可以發現在孔洞上方的成膜有些微凹陷的情形，可能是因為抽真空的關係雖然可幫助材料的注入，卻也再成膜的表層過度凹陷，如此一來在蒸鍍基極時，Al 會鍍到凹洞中，換句話說，即射極和基極之間的距離相對縮短，造成在同偏壓時 off current 却比未抽真空的製程元件高了一些。此外，由 SEM 雖然看出 200nm 孔徑填入效果也很不錯，但卻在控制開關的特性上比起 100nm 孔徑差很多，此特點可由圖 4-22(a)和圖 4-22(b)的次臨界擺幅 S. S. 看出。(一般 S. S. 定義為 $\log I_C-V_{BE}$ 曲線的斜率倒數，其代表意義為，當 SS 值越大，表示 base 對通道的控制能力越差，即 I_C 隨 base 偏壓的變化越小，開關電流比越不明顯。反之，當 SS 值越小，表示 base 對通道的控制能力越強， I_C 隨 base 偏壓的變化越大，開關電流比越明顯)



(C)

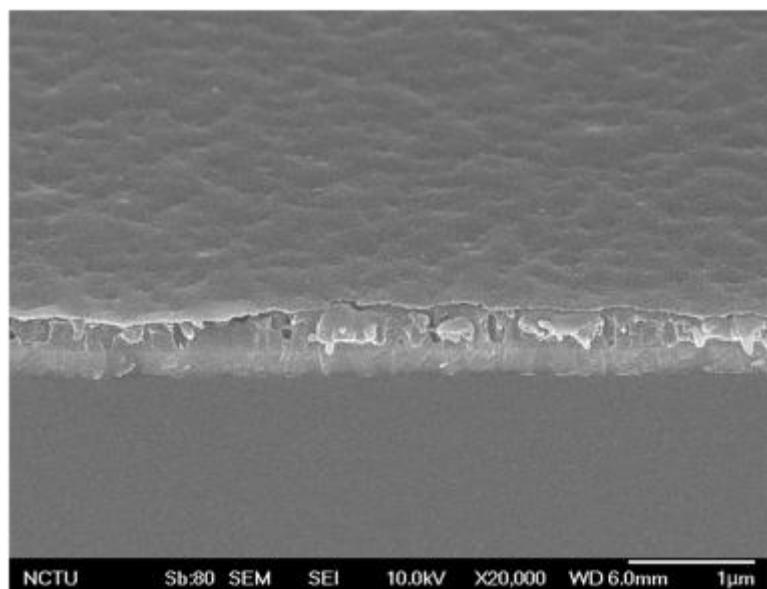
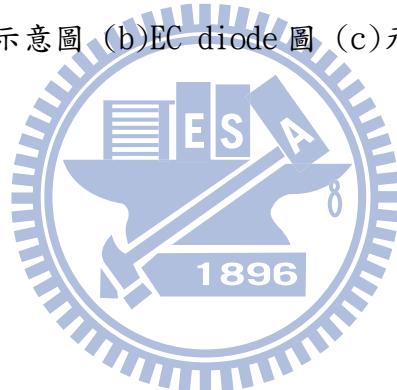
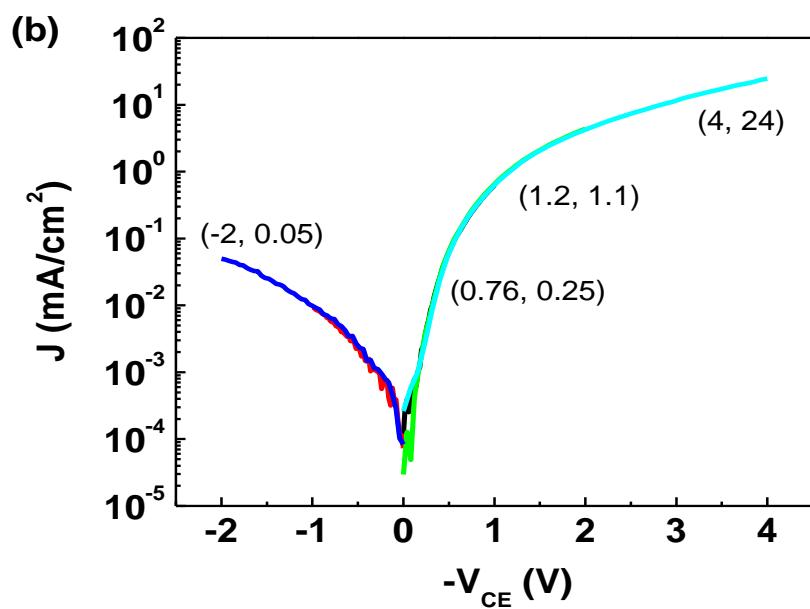
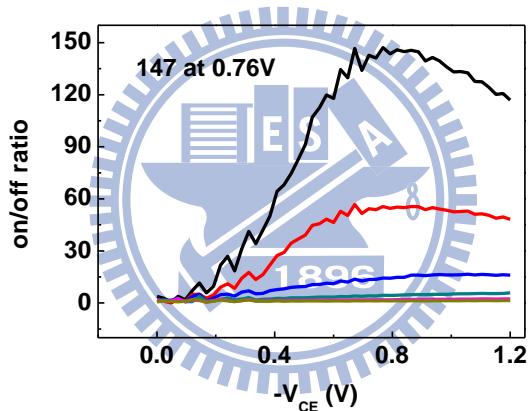
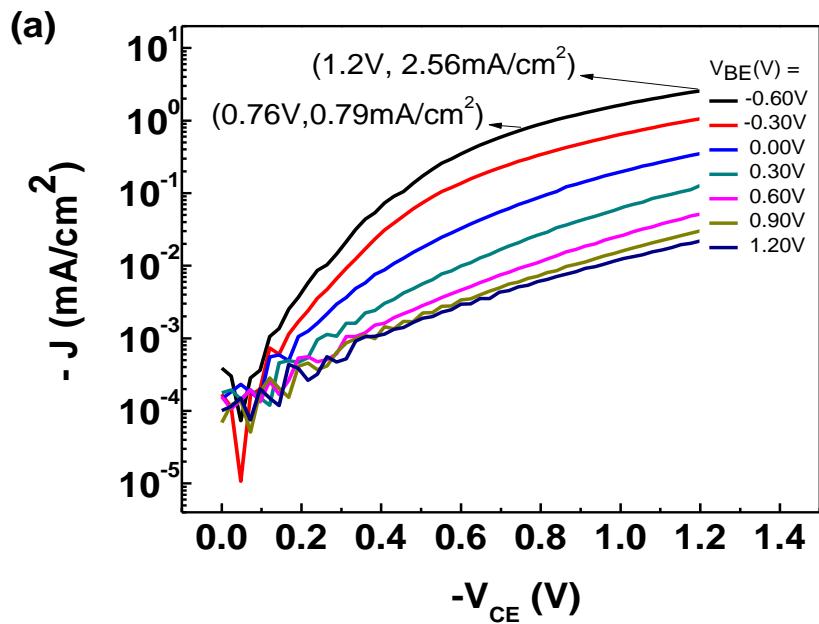


圖 4-18、PBT/TTT 溶於 DCB(0.8wt%)之刮刀製程孔徑 100nm 之電晶體 (a)log J_C-V_{CE}

圖與開關比示意圖 (b)EC diode 圖 (c)元件剖面 SEM





(C)

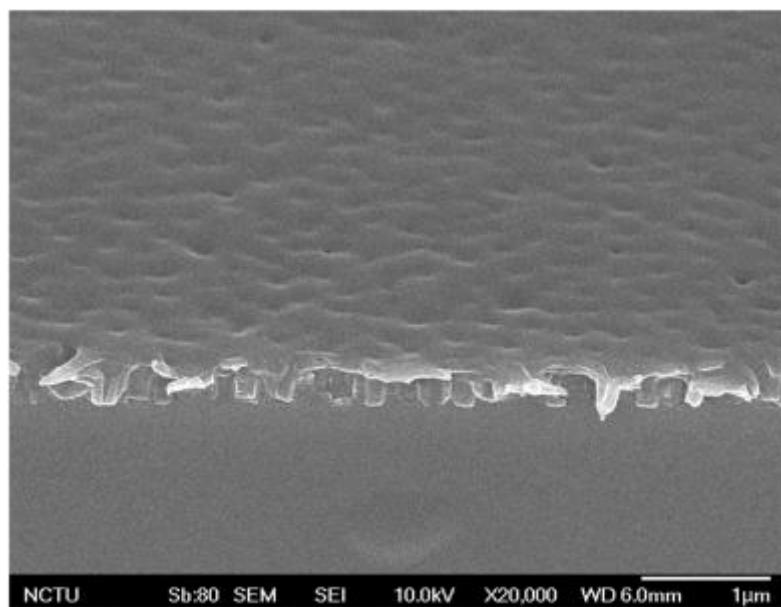


圖 4-19、PBT/TTT 溶於 DCB(0.8wt%)之刮刀製程孔徑 200nm 之電晶體 (a)log J_C-V_{CE}

圖與開關比示意圖 (b)EC diode 圖 (c)元件剖面 SEM



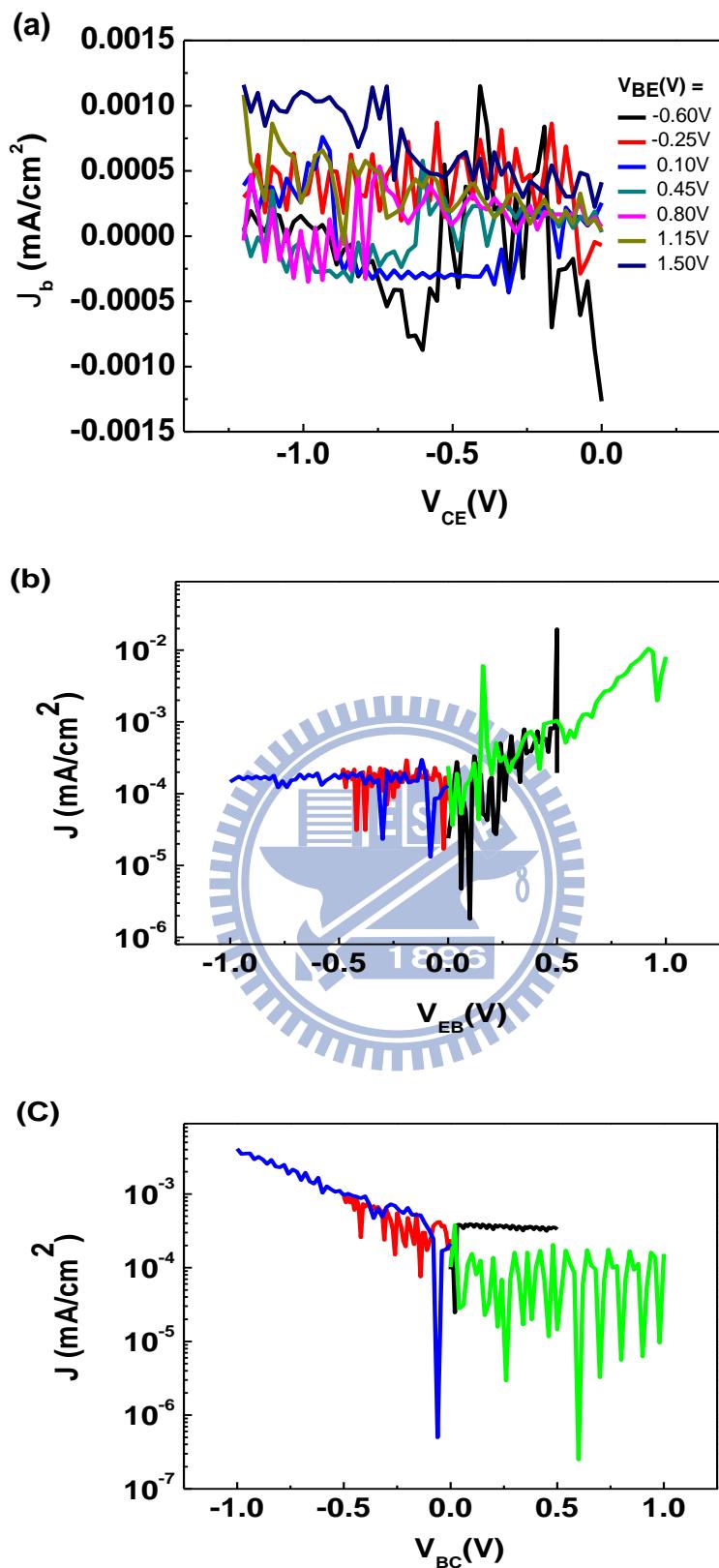


圖 4-20、孔徑 100nm 電晶體 (a) J_b - V_{CE} 圖 (b)EB diode (c)BC diode

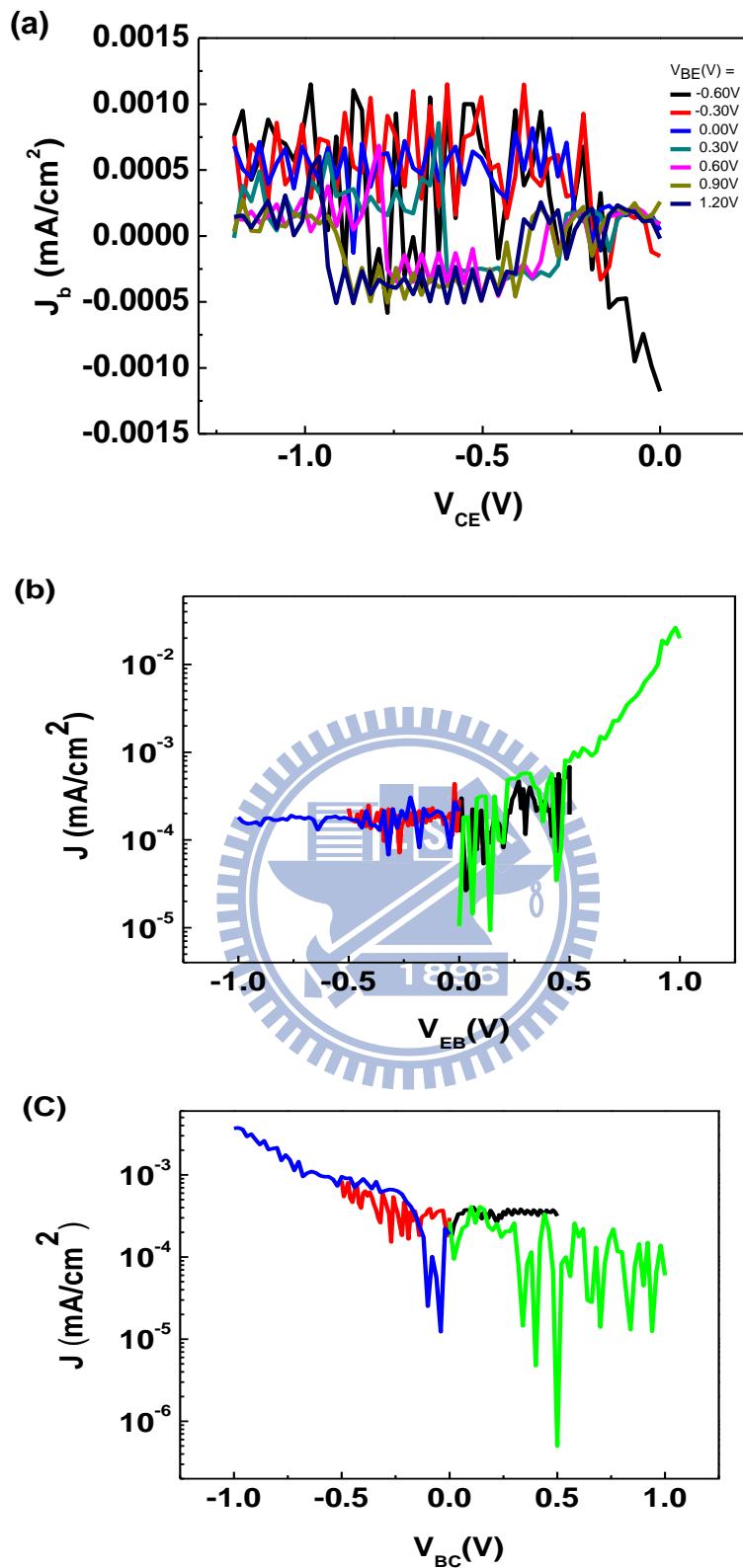


圖 4-21、孔徑 200nm 電晶體 (a) J_B - V_{CE} 圖 (b)EB diode (c)BC diode

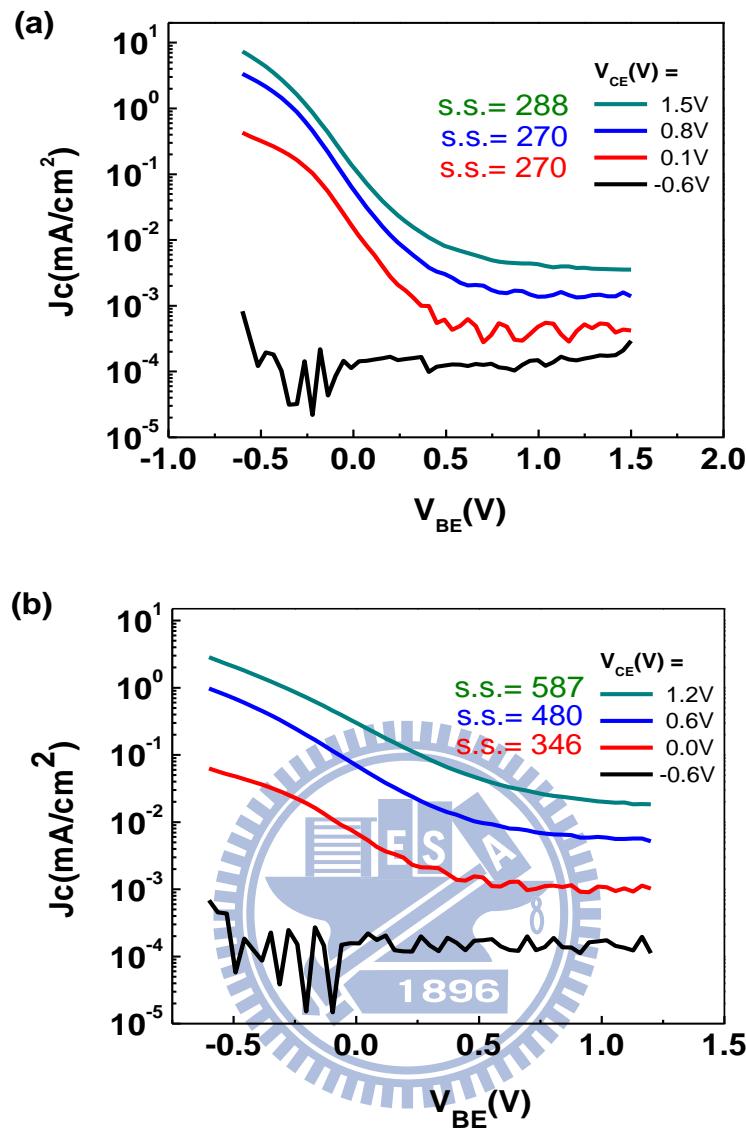


圖 4-22、次臨界擺幅 S. S. (a)孔徑 100nm 電晶體 (b)孔徑 200nm 電晶體

就目前來講，以 DCB 為溶劑的刮刀製程所製 PBTBT 電晶體，有無抽氣的製程都可在低偏壓下 0.6V~1.2V 達到 10^1mA/cm^2 的等級，若是與舊系統的 P3HT 電晶體相比，PBTBT 電晶體電流密度會比 P3HT 電晶體飽和電流密度來的高一些，且 PBTBT 電晶體電流密度輸出還有上升的空間。以圖 4-18(a)和(b)的電性圖，取全對數圖並以電晶體 on 電流和二極體正偏壓端取符合二次區 ($J = \mu \epsilon_r \epsilon_0 9V^2 / 8L^3$) 的切線線段做 mobility 計算，可分別得到 $6.35E-4 \text{cm}^2/\text{Vs}$ 和 $1.25E-4 \text{cm}^2/\text{Vs}$ ，會比 P3HT(約

$7E-5 \sim 1E-4 \text{ cm}^2/\text{Vs}$)來的高，也說明在未來系統更為完備之後，PBTET 電晶體電性表現將有機會勝過 P3HT。

4-4 F4TCNQ-doped TFB 二極體

此節我們討論的是有機半導體的摻雜，對電洞傳輸材料進行不同比例的摻雜來觀察電流的注入的提升，製程同第三章所提，採以刮刀塗佈進行雙層元件的製作。

無機半導體的摻雜是在純半導體晶體內摻入微量的 IIIA 族或是 VA 足的元素來形成所謂 p 型半導體或是 n 型半導體。以 p 型摻雜半導體為例，在矽晶體內加入 IIIA 族的元素，如硼、鋁、鎵等。所加入的原子因尚差一個電子，才和鄰近的四個矽原子形成穩定的網狀共價鍵。欠缺的電子在共價鍵上所佔的位置便形成電洞，故加入微量的雜質即可使電洞的濃度大增。

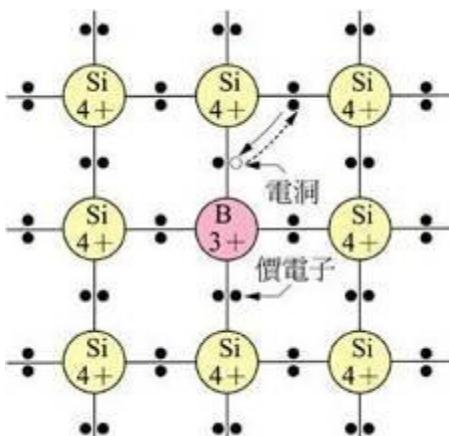


圖 4-23、無機半導體 p-type 參雜示意圖

有機半導體的摻雜概念有些類似無基半導體的摻雜，卻又有些不同，在此我們一樣利用 HOMO、LUMO 能帶的觀點來說明。首先，目前最常使用的摻雜材料為 p-type 的 F4TCNQ (LUMO/HOMO : 5.2/8.3)，將其摻雜在 LUMO/HOMO : 2.3/5.3 的 TFB 中，由於 TFB 的 HOMO 與 F4TCNQ 的 LUMO 能階接近，因此在 HOMO 能階的電子可以眺躍至 F4TCNQ 的 LUMO 能階，在電洞傳輸層形成自由電洞，因而增加電洞傳輸層的導電度^[19]。

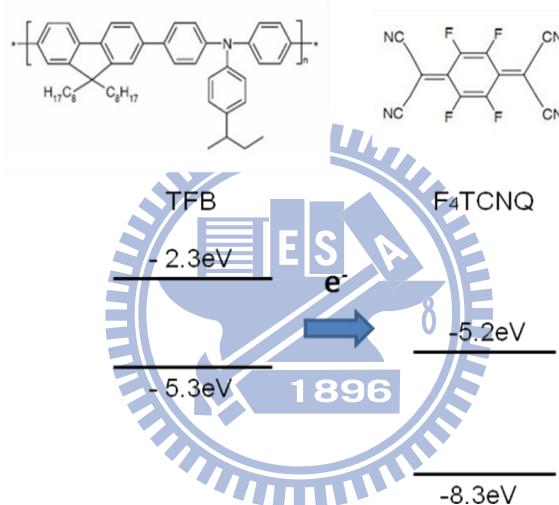


圖 4-24、doping 能階示意圖

有機半導體摻雜的目的除了提升傳輸層的導電度之外，另一個目的即在於幫助載子注入。此節的目的是希望以雙層 TFB 的形式，在純 TFB 層的上方再進行一次參雜過的 TFB 成膜，藉觀察電流的提升以達成最佳的摻雜濃度的選擇。(結構如第三章製程部分，請見圖 3-10)

摻雜方面我們開始測試了 0% (即第二層無 doping), 4%, 6% 的 doping 濃度。(主動區膜厚控制在 $150 \pm 15\text{nm}$)，首度測試的結果如下頁圖 4-26，以 6% 為最佳條件。

在第一次嘗試得到 6% 為最佳濃度，接著再進行增加濃度的測試。第二次增加到 8% 和 10% 的濃度，原本預期是 doping 濃度越高效果越好，但實驗結果卻不盡然，濃度過高反而沒有更顯著的效果，如下頁圖 4-27。載子遷移率方面，當偏壓為 1V 時，6% 的 mobility 為 $1.18\text{E-}5\text{ cm}^2/\text{Vs}$ ，比起其他濃度的摻雜高 1 個 order，在 3V 時 6% mobility 更可提升來到 $4.02\text{E-}4\text{ cm}^2/\text{Vs}$ ，摻雜的確可以有效提升傳輸層的導電度。

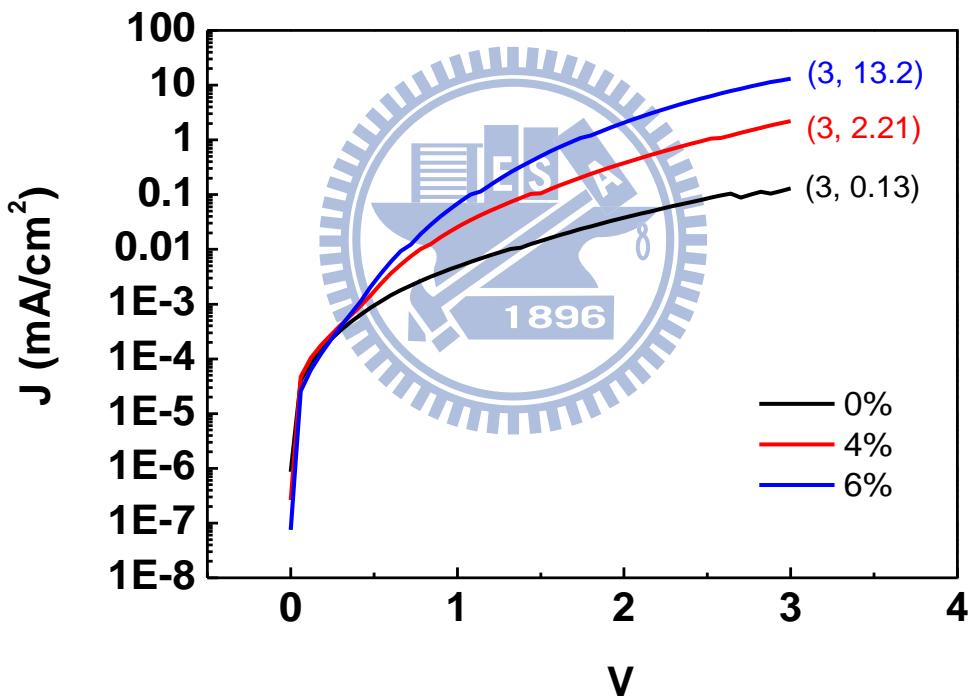


圖 4-25、第一次摻雜結果半對數圖

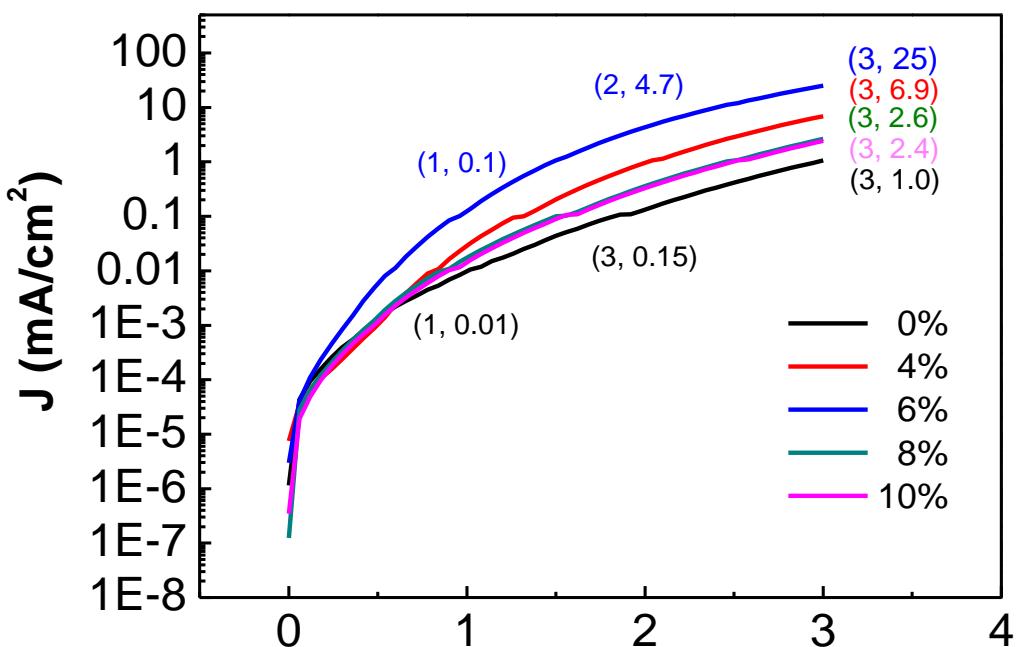
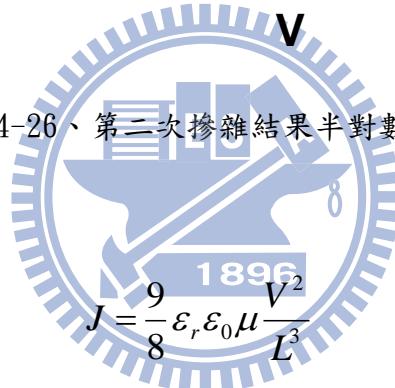


圖 4-26、第二次摻雜結果半對數圖



Doping concentration	Mobility (cm²/Vs) at 1V	Mobility (cm²/Vs) at 2V	Mobility (cm²/Vs) at 3V
0 %	1.46E-6	5.07E-6	1.69E-5
6 %	1.88E-5	1.64E-4	4.02E-4

表 4-2、各偏壓操作下的 mobility

第五章 結論與未來展望

對於 PBTBT-C14 我們做了許多的測試，在成膜性方面，相較於其他多數的研究，我們的製程以及所採用的基板有很大的不同，光是從 OTS 表面處理就有差別，且在成膜方式上受限於溶解度的影響，旋塗法無法滿足我們所需厚度。因此，我們引進了同實驗室 PLED 小組的刮刀製程，這項技術是首次應用在 SCLT 製程上，為我們解決了成膜方面的困擾。

在實驗室購入新電漿系統後，對元件的一系列測試也證明了刮刀製程的可行性。在 P3HT 和 PBTBT 元件比較，從二極體的測試到電晶體，二極體的電流上升情形比 P3HT 快且載子遷移率也較高，在電晶體的表現也在 0.88V 低電壓操作下可以達到 $3.5\text{ma}/\text{cm}^2$ 的電流密度(圖 4-18)，在材料注入的情況尚未回到舊系統的水準的情況即可達到以往的水準(圖 4-12)甚至更高的表現，在未來硬體系統問題改善後更可以期待。

雖然元件目前有初步成果，但在製程上並非完美，如第四章所提，在刮刀成膜之後，會在孔洞位置看見下凹的情況，這就可能導致漏電的偏大，所以未來如有要繼續次方面的製程研究，可能必須採多層方式以填補凹陷處。

以 F4TCNQ 摻雜 TFB 藉以提升電性已被證明可行，但在垂直式的結構上未來仍有许多要克服的地方。我們在 4-4 的實驗原始用意是在於模擬通道 TFB 未經過參雜，但在通道上方和 MoO_3/Al 電極之間再加一層摻雜過的 TFB 藉以提升注入電流(見圖 5-1)，期望在低電壓操作下得到高電流密度輸出，並因此而獲得高的開關比。此用意是在於避免通道內有摻雜而影響元件的開關特性，而文獻中^[20]已有類

似的實驗，也證實通道中若有摻雜會造成 screening effect，造成 base 失去控制力。

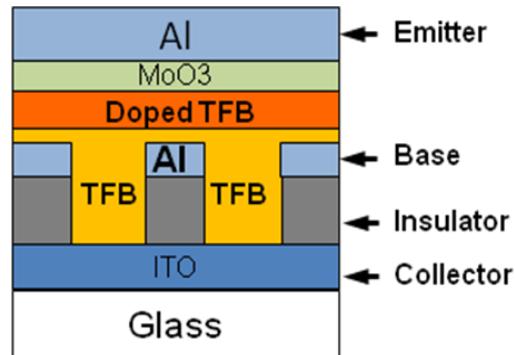
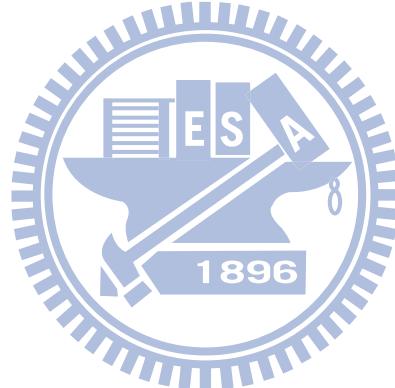


圖 5-1、doped TFB 電晶體理想結構圖



參考文獻

- [1] H. Shirakawa, E. J. Louis, A. G. MacDiarmid, C. K. Chiang, and A J. Heeger, *J. Chem. Soc. , Chem. Commun.* 578 (1977)
- [2] S.R.Tseng, S.C.Lin, H.F. Meng, H.H. Liao, C.H.Ye, H.C. Lai, S.F. Horng, *Appl. Phys. Lett. ,* 88, 163501 (2006).
- [3] Y.C. Chao, H.F. Meng, S.F. Horng, *Appl. Phys. Lett.* 88, 223510 (2006)
- [4] Y.C. Chao, H.F. Meng, S.F. Horng, C.S. Hsu, *Organic Electronics,* 9 (2008) 310-316.
- [5] Y.C. Chao, C.Y. Chen, H.F. Meng, H.W. Zan, *J. Phys D: Appl. Phys.* 43(2010) 20501(6pp)
- [6] S.R. Tseng, H.F. Meng, K.C. Chen, S.F. Horng, *Appl. Phys. Lett.* 93, 153308 (2008)
- [7] Susmita Pal, Arun K. Nandi *J. Appl. Polymer Sci.* 2006, 6 , 101
- [8] H. Sirringhaus, P. J. Brown, R. H. Friend, M. M. Nielsen, K. Bechgaard, B. M. W. Langeveld-Voss, A. J. H. Spiering, R. A. J. Janssen, E. W. Meijer, *Synth. Met.* 2000, 111–112, 129
- [9] I. McCulloch, M. Heeney, C. Bailey, K. Genevicius, I. Macdonald, *Nature Materials,* vol.5 April 2006
- [10] J. Ouyang, C.W. Chu, F.C. Chen, Q. Xu, and Y. Yang, *Adv. Funct. Mater.* 2005, 15, No. 2.
- [11] N. F. Mott and D. Gurney. *Electronic Processes in Ionic Crystals.* Oxford
- [12] Yuan Zhang, Bert de Bert, and Paul W. M. Bolm, *Adv. Funct. Mater.* 19, 1901-1905, 2009

- [13] B.H. Hamadani, D.J. Gundlach, I.McCulloch and M. Heeney, *Appl. Phys. Lett.* , , 91, 243512 (2007)
- [14] E.B. Namdas, Peter Ledochowitsch, J.D. Yuen, Daniel Moses, and A.J. Heeger, *Appl. Phys. Lett.* 92, 183304 (2008)
- [15] R.J. Kline, D.M. DeLongchamp, D.A. Fischert, and E.K. Lin, M.H. Heeney, I.McCulloch and M.F. Tony, *Appl. Phys. Lett.*, 90, 062117 (2007)
- [16] S. Wang, J.C. Tang, L.H. Zhao, R.Q. Png, L.Y. Wong, *Appl. Phys. Lett.* 93, 162103 (2008)
- [17] M. Baklar, S. Barard, D. Sparrowe, R.M. Wilson, I. McCulloch, M. Heeney, T. Kreouzis and N. Stingelin, *Polym. Chem.* , 2010, 1, 1448-1452
- [18] M. Baklar, S. Barard, D. Sparrowe, R.M. Wilson, I. McCulloch, M. Heeney, T. Kreouzis and N. Stingelin, *Polym. Chem.* , 2010, 1, 1448-1452
- [19] K.H. Yim, G.L. Whiting, C.E. Murphy, J.J.M. Halls, J.H. Burroughes, R.H. Friend, J.S. Kim
- [20] Y.U. Chao, C.Y. Chen, H.W. Zan and H.F. Meng, *J. Phys. D: Appl. Phys.* 43 (2010) 205101