

國立交通大學

電子工程學系 電子研究所

碩士論文

應用多重區域條件式成組縮放法於快速傅利葉
轉換處理器之面積最小化技術

**Area Minimization for FFT Processor Using Multi-Region
Conditional Block Scaling**

研究生：陳柏霖

指導教授：周景揚 教授

中華民國一〇一年九月