

國立交通大學

電子工程學系電子研究所碩士班

碩 士 論 文

單光子崩潰二極體之光子偵測特性

Photon Detection Characteristics of Single Photon
Avalanche Diode

研 究 生：李書誠

指 導 教 授：林聖迪 教授

中 華 民 國 一 〇 二 年 四 月

單光子崩潰二極體之光子偵測特性

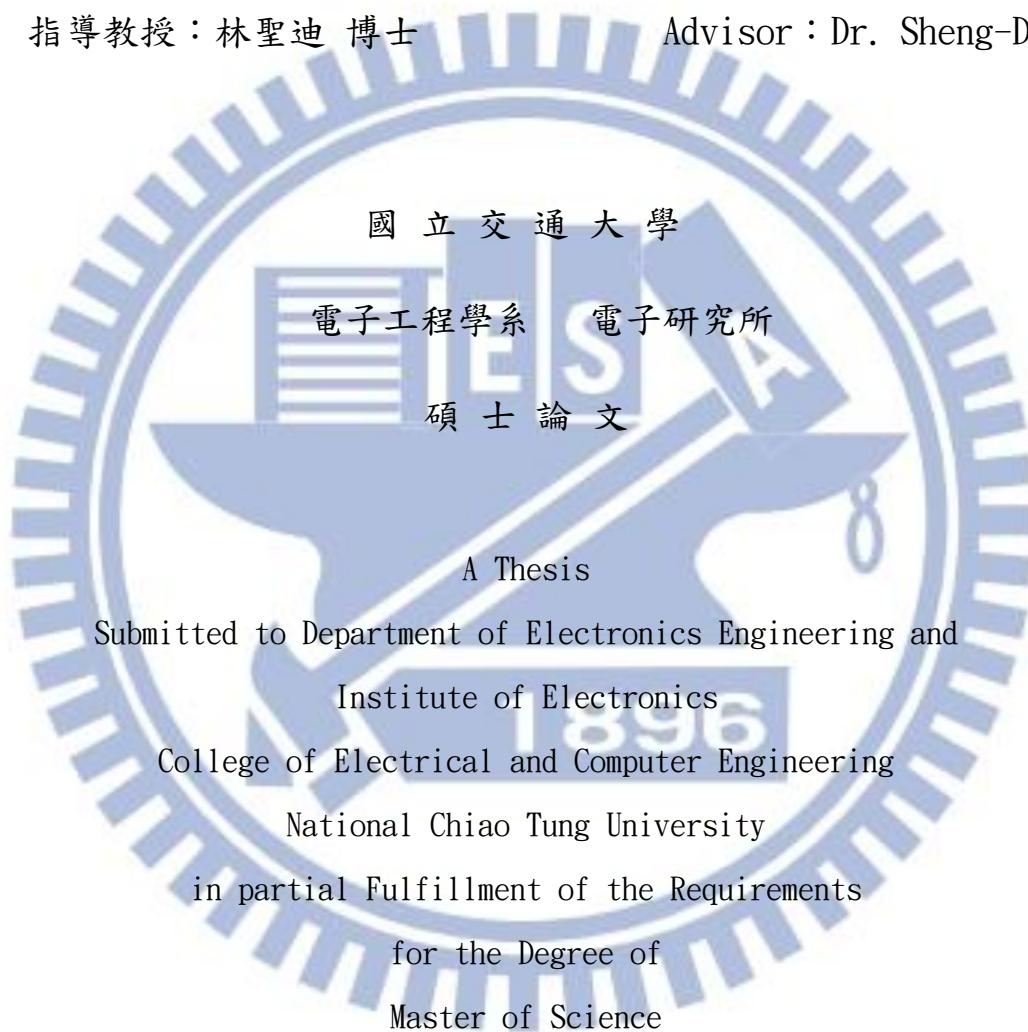
Photon Detection Characteristics of Single Photon Avalanche Diode

研究生：李書誠

Student : Shu-Cheng Li

指導教授：林聖迪 博士

Advisor : Dr. Sheng-Di Lin



國立交通大學

電子工程學系 電子研究所

碩 士 論 文

A Thesis

Submitted to Department of Electronics Engineering and

Institute of Electronics

College of Electrical and Computer Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master of Science

In

Electronics Engineering

April 2013

Hsinchu, Taiwan, Republic of China

中華民國一〇二年 四月

單光子崩潰二極體之光子偵測特性

研究生：李書誠

指導教授：林聖迪 博士

國立交通大學

電子工程學系 電子研究所碩士班

摘要

在此論文中，我們使用台積電 $0.25\text{-}\mu\text{m}$ 高壓標準 CMOS 製程製作的單光子崩潰二極體進行量測，詳細探討其光子偵測效率與 jitter 等光子偵測特性。在此工作中，和舊有的文獻相比，我們所量測的元件擁有較低的暗計數，此外，我們透過精準校正光量的方式，量測各元件在不同超額偏壓與入射光波長下的光偵測率，其最高偵測率在波長 510 nm 時可達 14.2% 。藉由自動量測系統的建立，我們將光點縮小至約略 $1\text{-}\mu\text{m}$ ，對元件主動區的光計數進行二維空間分佈量測，量測結果顯示，光計數在主動區內的二維分佈呈現環狀的不均勻現象，且在短波長及高偏壓下更為明顯，我們發現此現象和元件電極及其連接金屬的佈局有關，透過 TCAD 模擬，其結果顯示主動區電場呈現相同的環狀不均勻分佈，連帶使得光計數有相同的現象。另外，藉由脈衝雷射 (405 nm 與 782 nm) 與 TCSPC 卡的架設，我們可以在不同偏壓下對元件進行 jitter 量測與分析。最後，在相同的製程下，我們設計出兩個摻雜濃度類型相反的結構，並透過 TCAD 模擬來探討兩者的暫態響應，其結果有助於未來設計出低 jitter 的單光子崩潰二極體。

Photon Detection Characteristics of Single Photon Avalanche Diode

Student : Shu-Cheng Li

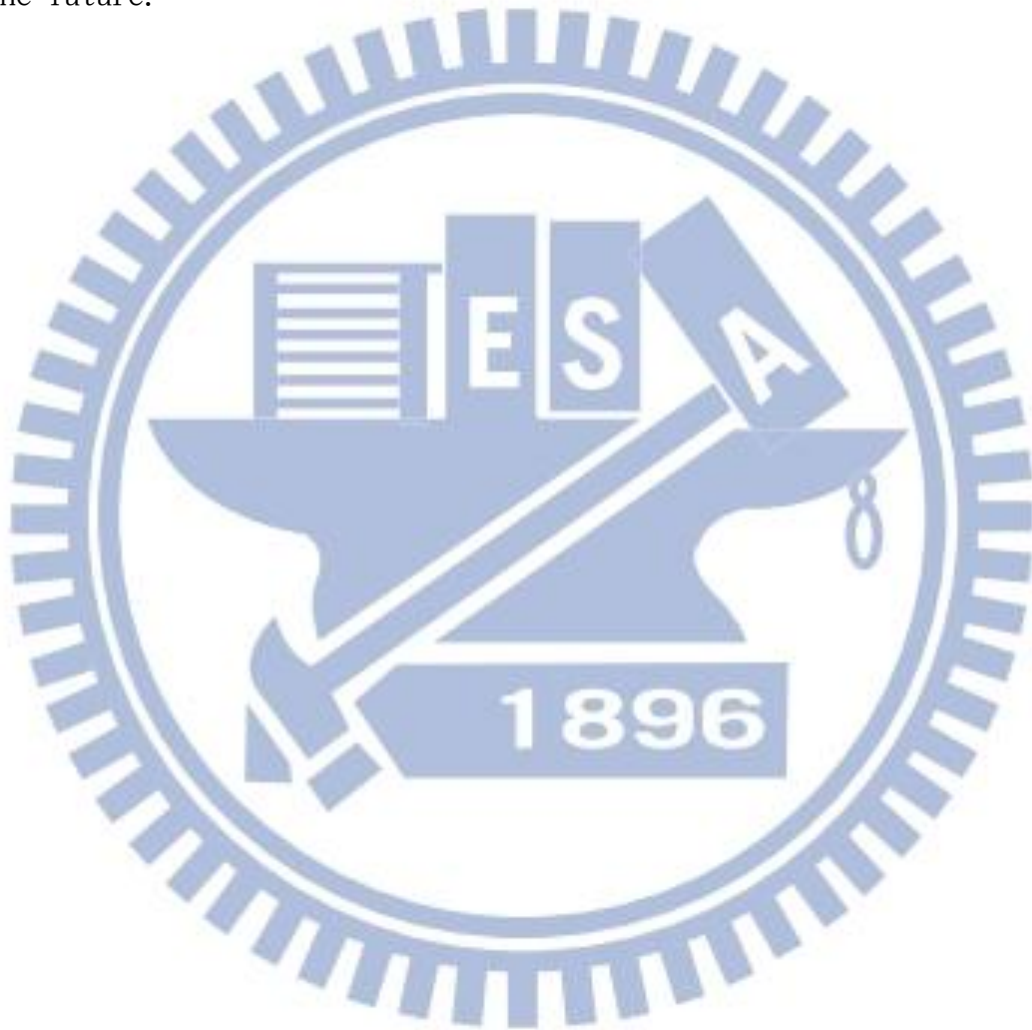
Advisors : Dr. Sheng-Di Lin

Department of Electronics Engineering and Institute of Electronics
National Chiao Tung University

Abstract

In this work, the photon detection performance of single-photon avalanche diodes (SPADs) fabricated in the high-voltage (HV) $0.25\text{-}\mu\text{m}$ CMOS technology is studied and discussed in details, including photon detection probability (PDE) and jitter. The devices measured in this work exhibited a very low dark count rate in a previous study. The wavelength-dependent PDEs are measured under various excess voltages. The maximum PDE of about 14.2% at 510 nm is obtained. By squeezing the incident light spot into about $1\text{-}\mu\text{m}$, the 2-D spatial distribution of photo-counts in the circular active area are mapped automatically. The 2-D mappings of photo-counts reveal a clear ring-like non-uniformity. The non-uniform distribution becomes more significant with a shorter wavelength and a higher bias voltage. Simulations with TCAD are performed to understand the spatial distributions of electric field inside the active region. It is found that the arrangement of contact pad and connection metal line affects the electric field underneath, which results the non-uniformity of photo-counts. In addition, by using pulsed laser diodes at 405 and 782

nm and a time-correlated photon-counting card, the jitter distributions of the devices under various bias voltages are measured and analyzed. At last, by using the same technology, two new structures of SPADs with opposite doping types are designed and simulated to study their transient photo response, which would be helpful for achieving low jitter SPADs in the future.



致謝

碩士生涯即將進入尾聲，回想這一路走來跌跌撞撞，如果沒有許多人的幫助與鼓勵，也許我走不到這一步。其中最感謝的莫過於我的指導教授林聖迪老師，謝謝您總在我迷惘的時候，不厭其煩地開導我並給予我接下來的方向，讓學生少走了許多岔路，也感謝口試委員蔡嘉明老師、林時彥老師、郭明清博士，您們在口試時給學生的真知灼見，使我的論文更加完善。

接著要感謝巫俠學長，從您身上我不僅學到做研究的方法，在做人處事的態度上也是獲益良多。當然還要感謝在之前披荊斬棘的學長們，沒有您們的努力，我絕對沒辦法走到最後。

謝謝小傅學長、胤傑、牛奶、小羽以及常在三樓一起奮鬥的各位，在苦悶的量測之餘，即使身心俱疲，但你們的陪伴與打氣總能讓我跨過重重難關。伯威、市長以及厚德，謝謝你們常聽我發牢騷，雖然在研究上無法給予你們太多的幫助，但我相信你們一定可以找到自己的方向，在此就先預祝你們都能順利走過這一道人生關卡。

最後我要感謝我的家人，謝謝你們的包容，讓我在低潮之餘總能重新出發，過了這道關卡後，希望我也能成為你們的後盾，永遠地守護你們。

目錄

| | |
|--|-----------|
| 中文摘要 | i |
| 英文摘要 | ii |
| 致謝 | vi |
| 目錄 | v |
| 圖目錄 | vii |
| 表目錄 | x |
| 第 1 章 簡介 | 1 |
| 1.1 研究背景 | 1 |
| 1.2 論文架構 | 2 |
| 第 2 章 單光子崩潰二極體 | 3 |
| 2.1 崩潰二極體操作範圍 | 3 |
| 2.2 Geiger mode | 5 |
| 2.3 SPAD 操作原理 | 6 |
| 2.4 被動式截止電路 (passive quenching circuit, PQC) | 7 |
| 2.5 暗計數 (dark count) | 8 |
| 2.6 光偵測參數 | 11 |
| 2.7 Jitter | 13 |
| 第 3 章 元件架構與量測環境簡介 | 16 |
| 3.1 元件架構 | 16 |
| 3.2 模擬方法說明 | 18 |
| 3.3 崩潰電壓定義 | 20 |
| 3.4 量測環境簡介 | 21 |
| 3.5 校正 | 22 |
| 3.5.1 顯微鏡透鏡群校正 | 23 |

| | |
|---|-----------|
| 3.5.2 衰減片 (FBR-ND-series) 校正 | 24 |
| 第 4 章 量測結果與討論 | 26 |
| 4.1 DCR | 26 |
| 4.2 響應率..... | 32 |
| 4.3 光子偵測效率 | 35 |
| 4.4 2D mapping photo-count | 39 |
| 4.4.1 2D mapping photo-count 實際量測 | 39 |
| 4.4.2 TCAD 模擬：主動區電場分佈..... | 42 |
| 4.5 Jitter | 45 |
| 4.5.1 Jitter 實際量測..... | 45 |
| 4.5.2 TCAD 模擬：PD6 在不同波長及偏壓下的暫態響應..... | 49 |
| 第 5 章 元件暫態模擬與晶片設計..... | 51 |
| 5.1 架構與設計概念 | 51 |
| 5.2 TCAD 電性模擬 | 55 |
| 5.3 EMW 光學模擬..... | 56 |
| 5.4 暫態響應模擬 | 57 |
| 5.4.1 光垂直入射在整個元件上之模擬結果..... | 57 |
| 5.4.2 光入射在主動區上方不同位置之模擬結果..... | 58 |
| 第 6 章 總結與未來展望..... | 61 |
| 參考文獻..... | 62 |
| 附錄一..... | 65 |
| 附錄二..... | 66 |
| 簡歷 (VITA)..... | 67 |

圖目錄

| | |
|--|----|
| 圖 2.1、一般崩潰二極體 IV 曲線圖及其對應的操作模式[3]..... | 3 |
| 圖 2.2、崩潰二極體在逆偏偏壓下的：(a)電壓與電流關係圖(b)電壓與增益關係圖[4] | 4 |
| 圖 2.3、(a) avalanche mode (b) Geiger mode 下，載子在空乏區內引發累增離子化效應後的時間與空間關係圖[5] | 5 |
| 圖 2.4、二極體暫態 I-V 特性曲線圖[3] | 6 |
| 圖 2.5、SPAD 結構及電場分佈圖[6] | 6 |
| 圖 2.6、被動式截止電路與 SPAD 等效電路模型..... | 7 |
| 圖 2.7、熱產生載子示意圖[3] | 8 |
| 圖 2.8、缺陷釋放載子示意圖[3] | 9 |
| 圖 2.9、偵測面積與暗計數關係圖 (excess bias = 4 V、25 °C)[10]..... | 10 |
| 圖 2.10、能帶間穿隧產生載子示意圖[11] | 10 |
| 圖 2.11、游離係數與電場關係圖[13] | 12 |
| 圖 2.12、Jitter：元件崩潰次數對時間的分佈[14] | 13 |
| 圖 2.13、光載子在 SPAD 內不同位置引發累增崩潰的過程[14] | 14 |
| 圖 2.14、累增崩潰的大量載子經由擴取散佈到整個主動區的示意圖[14]..... | 14 |
| 圖 2.15、雷射聚焦在元件不同位置下，jitter 與讀取電路觸發值關係圖[15]. | 15 |
| 圖 3.1、結構一示意圖[16] | 17 |
| 圖 3.2、結構二示意圖[16] | 17 |
| 圖 3.3、結構三示意圖[16] | 18 |
| 圖 3.4、電場模擬流程圖..... | 19 |
| 圖 3.5、暫態模擬流程圖..... | 19 |
| 圖 3.6、Chip8-PD6 的 DCR 量測結果..... | 20 |

| | |
|---|----|
| 圖 3.7、(a)晶片於 LCC 板上的打線圖 (b)LCC 板透過 socket 轉接到 PCB 板上 (c)量測用 PCB 板背面及自行焊接的被動式截止電路 [16]..... | 21 |
| 圖 3.8、黑箱量測系統示意圖..... | 22 |
| 圖 3.9、顯微鏡透鏡群校正示意圖..... | 23 |
| 圖 3.10、顯微鏡透鏡群校正結果..... | 23 |
| 圖 3.11、衰減片校正方法:(a)方法一 (b)方法二 (c)方法三..... | 24 |
| 圖 3.12、衰減片校正結果:(a)ND-10 (b)ND-20 (c)ND-25 (d)ND-30..... | 25 |
| 圖 4.1、DCR 量測系統..... | 27 |
| 圖 4.2、PD1 在不同晶片時之 DCR 與超額偏壓關係..... | 28 |
| 圖 4.3、PD2 在不同晶片時之 DCR 與超額偏壓關係..... | 28 |
| 圖 4.4、PD3 在不同晶片時之 DCR 與超額偏壓關係..... | 30 |
| 圖 4.5、PD4 在不同晶片時之 DCR 與超額偏壓關係..... | 30 |
| 圖 4.6、PD5 在不同晶片時之 DCR 與超額偏壓關係..... | 31 |
| 圖 4.7、PD6 在不同晶片時之 DCR 與超額偏壓關係..... | 31 |
| 圖 4.8、結構二的保護環及主動區直徑長度..... | 32 |
| 圖 4.9、響應率量測系統..... | 33 |
| 圖 4.10、Chip6-PD4 及 Chip7-PD4 之電流與電壓關係圖..... | 33 |
| 圖 4.11、不同元件在靠近線性區時，響應率與波長的關係圖：(a) Chip6-PD4 (b) Chip6-PD6 (c) Chip7-PD4 (d) Chip7-PD6..... | 34 |
| 圖 4.12、PDE 量測系統..... | 35 |
| 圖 4.13、Chip6-PD4 在不同逆偏壓下之偵測率與波長關係圖..... | 36 |
| 圖 4.14、Chip7-PD4 在不同逆偏壓下之偵測率與波長關係圖..... | 36 |
| 圖 4.15、Chip6-PD6 在不同逆偏壓下之偵測率與波長關係圖..... | 37 |
| 圖 4.16、Chip7-PD6 在不同逆偏壓下之偵測率與波長關係圖..... | 37 |
| 圖 4.17、PD4 與 PD6 之偵測率峰值與偏壓關係圖：(a)Chip6 (b)Chip7..... | 38 |
| 圖 4.18、PD4 與 PD6 的偵測率對偏壓關係圖：(a) Chip6 (b) Chip7..... | 39 |

| | |
|--|----|
| 圖 4.19、PD6 在顯微鏡下的影像..... | 40 |
| 圖 4.20、Chip10-PD6 在不同波長及超額偏壓時的 2D mapping photo-count 分佈圖..... | 41 |
| 圖 4.21、(a)平行電極方向的結構圖 (b)垂直電極方向的結構圖..... | 42 |
| 圖 4.22、超額偏壓 9 V 時的電場圖：(a)平行電極方向 (b)垂直電極方向.... | 43 |
| 圖 4.23、平行電極方向的結構中，在主動區不同深度對電場作切線的分析圖. | 44 |
| 圖 4.24、平行電極方向的結構在不同的超額偏壓下：(a)左側電場最強處和中間電場最低處的比例 (b)左側電場最強處和右側電場最高處的比例... | 44 |
| 圖 4.25、Jitter 量測系統..... | 46 |
| 圖 4.26、(a)待擷取 FWHM 的 jitter 分佈 (b)經 Gauss 擬合後的左半部 jitter 分佈 (c)經 Lorentz 擬合後的右半部 jitter..... | 47 |
| 圖 4.27、PD6 在入射光波長 405 nm 下之 FWHM 與超額偏壓的關係圖..... | 48 |
| 圖 4.28、PD6 在入射光波長 782 nm 下之 FWHM 與超額偏壓的關係圖..... | 48 |
| 圖 4.29、PD6 操作在 75 %崩潰電壓時，不同波長下的暫態模擬..... | 49 |
| 圖 4.30、PD6 操作在 99 %崩潰電壓時，不同波長下的暫態模擬..... | 50 |
| 圖 5.1、矽光偵測器入射光波長與吸收係數關係圖[17] | 52 |
| 圖 5.2、結構 N 與結構 P 的示意圖..... | 52 |
| 圖 5.3、短波長入射光下，載子移動示意圖：(a)結構 N (b)結構 P..... | 53 |
| 圖 5.4、長波長入射光下，載子移動示意圖：(a)結構 N (b)結構 P..... | 54 |
| 圖 5.5、結構 N 及結構 P 於逆偏 25 V 時的電場及 ionization rate 分佈.... | 55 |
| 圖 5.6、結構 N 在不同波長下的 optical generation rate..... | 56 |
| 圖 5.7、結構 P 在不同波長下的 optical generation rate..... | 56 |
| 圖 5.8、兩種結構分別在脈衝雷射波長 400 nm 及 450 nm 時的暫態響應..... | 57 |
| 圖 5.9、使用點光源模擬光載子在主動區上方不同位置生成時的暫態響應.... | 59 |

表目錄

| | |
|----------------------------------|----|
| 表 3-1、元件規格與編號[16]. | 17 |
| 表 4-1、PD6 在不同波長及偏壓下的 FWHM. | 50 |
| 表 5-1、光垂直入射在整個元件上之半高寬及百分之一高寬值. | 58 |
| 表 5-2、光入射在主動區上方不同位置之半高寬及百分之一高寬值. | 60 |



第 1 章 簡介

1.1 研究背景

在傳統的單光子偵測器中，主要是以光電倍增管 (photomultiplier tube, PMT) 為主流，但隨著量子密碼 (quantum cryptography)，3D 影像處理，生物及天文探測等應用的發展，對於單光子偵測器的特性變得極為要求高偵測率、高時間解析度及高空間密度，所以體積龐大、脆弱及需要在高電壓下操作的 PMT 便變得不敷使用。

近年來，多種單光子偵測器紛紛問世，較常見的有電荷耦合元件 (charge coupled device, CCD)、量子點偵測器以及單光子崩潰二極體 (single photon avalanche diode, SPAD)。其中 CCD 因為電荷釋放時間過慢 (~ 2 ms)，導致重覆偵測的時間太長，目前雖有研究發表速率 220 MHz (22 MHz x 10 ch) 的 CCD[1]，但由於非 CMOS 標準製程且設計繁複，使其難以和後續電路做整合，導致造價昂貴難以普及。至於量子點偵測器則因本身的面積太小，不僅造成偵測率相對低落 ($\sim 1\%$)，也使得訊號讀取相當困難。相較之下，SPAD 結構簡單且相容於 CMOS 標準製程，可直接和電路整合成單一晶片，有效地降低寄生電阻電容，此外，還可自行設計元件大小以及截止電路 (quenching circuit)，進而提升偵測率以及重覆偵測之間隔時間 (dead time)。

由於 SPAD 易於和電路整合成晶片的便利性，目前已有團隊發表 128x128 SPAD 陣列結合 TDC (time-to-digital converter) 的晶片[2]，未來可望在影像偵測器及 3D 影像上有長足的進步。

目前本實驗室已設計出 dead time 低於 4 ns 的截止電路，以及在台積電 0.25- μ m 高壓製程下製作出低暗計數 (dark count) 的元件，而本論文的主要工作則是設法降低元件的 jitter，希望能藉此和上述成果做結合，實現一高速且兼具準確性的 SPAD。同時，我們也開始著手陣列的設計，期待在不久的將來，

可以看到其在影像感測上有所應用。

1.2 論文架構

在此論文中，我們先對單光子崩潰二極體的應用及操作原理做簡單的介紹（第一、二章），接著將內容分兩部份討論，第一部份為使用新建立的自動化量測系統，來對之前下線的晶片做量測與分析（第三、四章），第二部份為我們為了探討 jitter 所做的新設計以及模擬（第五章），最後則為結論（第六章）。

而各章的內容簡單說明如下：第一章藉由各種單光子偵測器的介紹導入我們研究 SPAD 的目的與近年研究發展。第二章則以偵測器原理為主軸，同時介紹其截止電路及參數。第三章簡介元件架構以及量測環境。第四章則是介紹量測系統與結果分析，同時使用 TCAD 模擬軟體輔助，以便和元件實際情況做比較。第五章中我們設計出兩個對比結構，同時透過模擬來探討不同載子引發崩潰對 jitter 的影響。第六章則為總結。

第 2 章 單光子崩潰二極體

單光子崩潰二極體特性的差異，會直接影響到後續電路的設計，所以在設計元件之前，必須先了解其特性，如此才能對接下來的應用做出取捨，本章將簡單介紹二極體的特性，以便後續章節的探討及比較。

2.1 崩潰二極體操作範圍

一般光電二極體因為應用的不同而有不同的操作區，如圖 2.1 所示，依操作電壓不同可分為 (a) solar cell mode、(b) photodiode mode、(c) avalanche mode 以及 (d) Geiger mode (詳見 2.2 節) [3]。

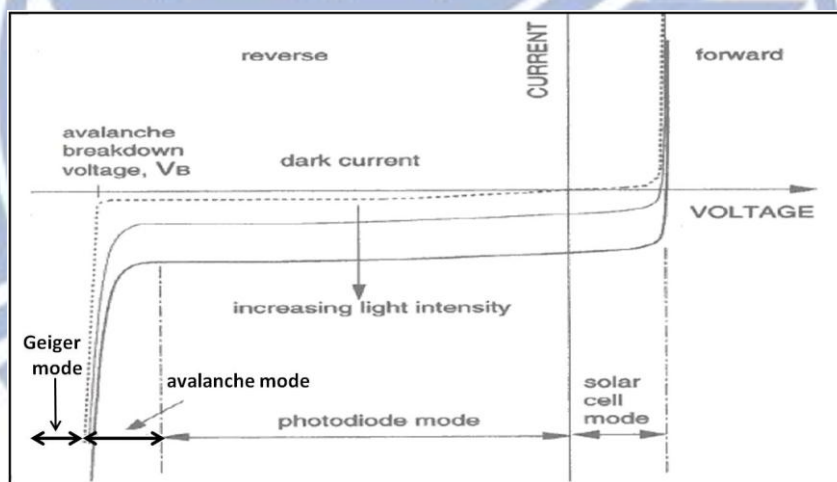


圖 2.1、一般崩潰二極體的 IV 曲線圖及其對應的操作模式[3]

傳統光偵測器使用 (b)、(c) 做為操作區，而兩區的差別可用其增益係數來區分，如圖 2.2 所示，photodiode mode 的增益係數為 1，而 avalanche mode 因為開始發生累增離子化效應 (impact ionization effect)，所以有數十至數百的增益係數。當操作電壓操作於崩潰電壓之上時，二極體便進入了 Geiger mode，此時增益係數理論上變為無限大，所以可用來偵測單光子的存在。

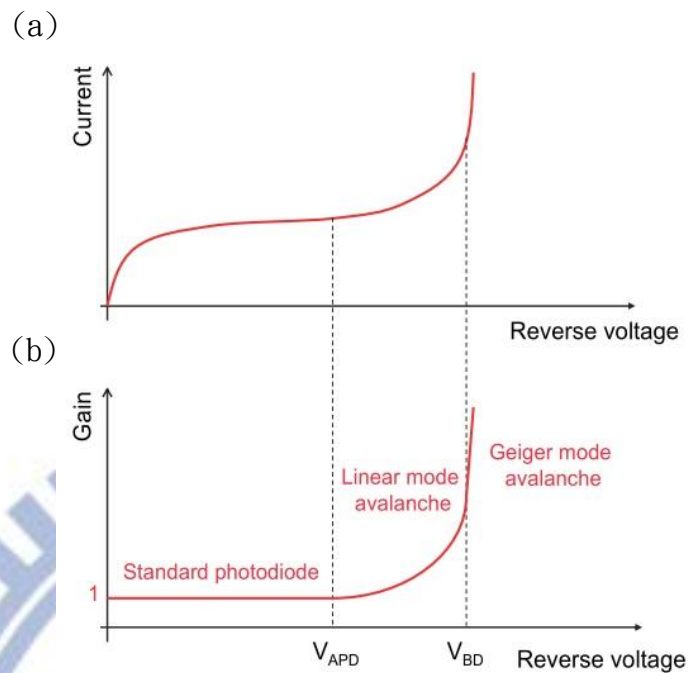


圖 2.2、崩潰二極體在逆偏偏壓下的：(a)電壓與電流關係圖
(b)電壓與增益關係圖[4]

雖然 avalanche mode 和 Geiger mode 產生內部增益的機制都是來自累增離子化效應，但兩者的增益值並不相同，這是因為當操作電壓位於崩潰電壓之下時，累增離子化效應產生載子的速率會和載子被電場掃出空乏區的速率達到平衡，所以其增益係數為有限值，此外，因為此時光電流會和光入射量成正比，所以此操作模式下的崩潰二極體又可稱為 linear-mode APDs；而當操作電壓位於崩潰電壓之上時，累增離子化效應產生載子的速率會大於載子被電場掃出空乏區的速率，所以此時會有多出的載子持續發生累增離子化效應，使得光電流隨著時間呈指數增加，理論上其增益係數會趨近於無限大，利用此特性我們可用來偵測單光子的存在，所以此操作模式下的崩潰二極體又可稱為 Geiger-mode APDs 或單光子崩潰二極體[4]。圖 2.3 為在 avalanche mode 及 Geiger mode 下，載子在空乏區內引發累增離子化效應後的時間與空間關係圖，其中實線為電子移動路徑，虛線則為電洞移動路徑，由圖可看出在 Geiger mode 下，載子引發累增離子化效

應的速率遠大於 avalanche mode 下的情況[5]。

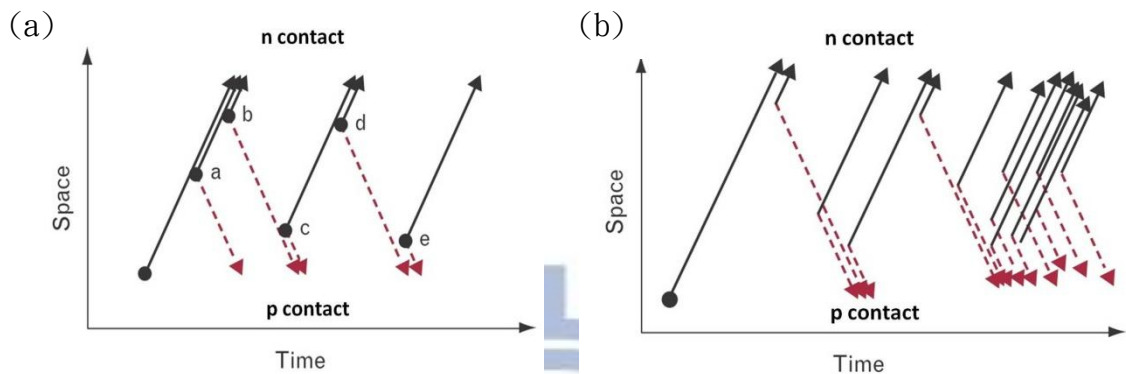


圖 2.3、(a) avalanche mode (b) Geiger mode 下，載子在空乏區內引發累增離子化效應後的時間與空間關係圖[5]

2.2 Geiger mode

不同於傳統光偵測器，單光子偵測器是利用高於崩潰電壓時的暫態特性來偵測單光子，其說明如下：當一個二極體操作在崩潰電壓之上時，必須經過一段時間才會產生崩潰電流，在這段時間內若有載子提早進入元件中，經由電場加速獲得足夠的能量後，便會藉由碰撞產生新的電子電洞對，此行為持續發生便會形成所謂的累增離子化效應，使崩潰電流提早發生，所以可知當二極體操作在高於崩潰電壓時，會具有兩種暫態 I-V 特性，如圖 2.4 所示，ON 曲線代表操作在崩潰電壓之上，有載子提早進入引發崩潰電流的情況，而 OFF 曲線則代表操作在崩潰電壓之上沒有載子進入的情況，此操作模式即為所謂的 Geiger mode[3]，藉由此暫態特性我們可用來偵測單光子的存在。

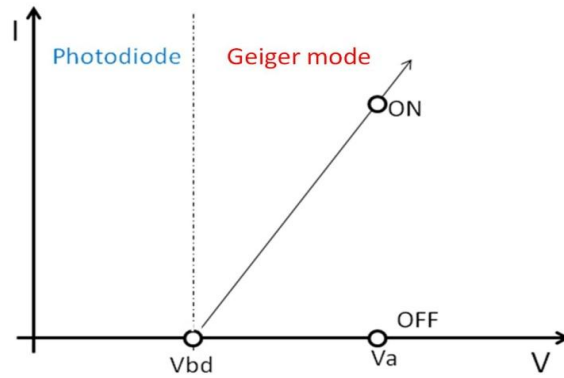


圖 2.4、二極體暫態 I-V 特性曲線圖[3]

2.3 SPAD 操作原理

圖 2.5 為一般的 SPAD 結構圖，將其操作在 Geiger mode 時， P^+ 層和 deep n-well 接面便形成具高電場的累增層 (avalanche region)，亦可稱為主動區 (active region)，當光打進 SPAD 後，會被吸收並產生光載子，經由漂移 (drift) 或擴散 (diffuse) 的方式到達累增層後，會被大電場加速並獲得能量，此時便有一定的機率發生累增離子化效應而產生大量的崩潰電流，藉此判斷已偵測到光子[6]。

由以上機制可知，SPAD 偵測過程可分為光吸收及累增崩潰兩個過程，和傳統光偵測器相比，光吸收產生載子的過程並無不同，但 SPAD 累增崩潰的過程，使得其內部增益遠大於傳統光偵測器，所以可將微弱的光訊號轉變成一個可以統計的數位訊號，造就了 SPAD 可偵測單光子的能力。

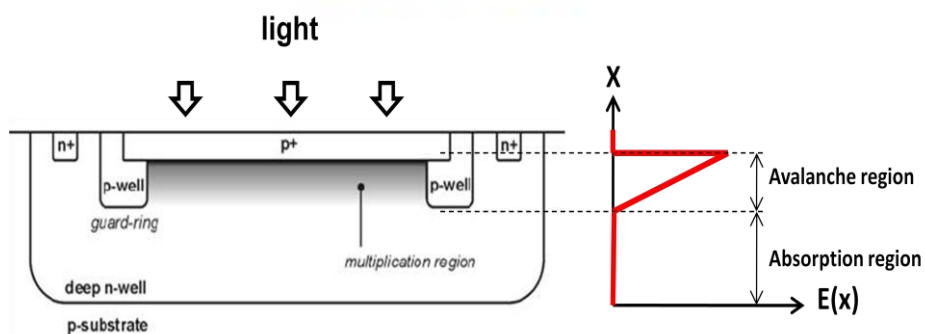


圖 2.5、SPAD 結構及電場分佈圖[6]

2.4 被動式截止電路 (passive quenching circuit, PQC)

SPAD 崩潰之後無法自行中斷崩潰機制，所以崩潰電流會持續增加，造成元件損壞，為了避免這種情況，SPAD 必須再搭配截止電路，使得其能回復到崩潰之前的狀態，以便再進行下一次的偵測。

目前最簡單的方式是在 SPAD 一端串聯一個大電阻 R_L ，稱為被動式截止電路，如圖 2.6 所示，其原理說明如下： V_A 為加在整個電路上的偏壓， V_{BD} 為 SPAD 的崩潰電壓， R_{SPAD} 及 C_{SPAD} 則分別為 SPAD 的等效電阻及電容，當 V_A 高於 V_{BD} 時，如果此時 SPAD 內沒有載子引發崩潰，則整個電路的電流很小，使得 R_L 上的跨壓不大，加入的偏壓幾乎都落在 SPAD 上；可是當有載子引發崩潰時，SPAD 電流竄升，連帶地 R_L 上的跨壓也隨之劇增，使得 SPAD 上的跨壓越來越小，此時便會產生一負回饋機制，使得 SPAD 電流變小，當降到 $20 \mu A$ 以下時，便有相當程度的機率使 SPAD 自行關閉[7]。此時整個電路可等效成 R_L 與元件陽極電容的總和，透過這個迴路，SPAD 會再充電到崩潰電壓之上，並重新啟動等待下一次的偵測。

此外，在圖 2.6 中加入 R_S 的目的是為了在有電流時，量測陰極的電壓變化，而值設為 50Ω 則是為了和同軸電線阻抗匹配；加入 C_S 的目的是用來阻擋崩潰電流流經儀器，並可用來讀取暫態訊號。

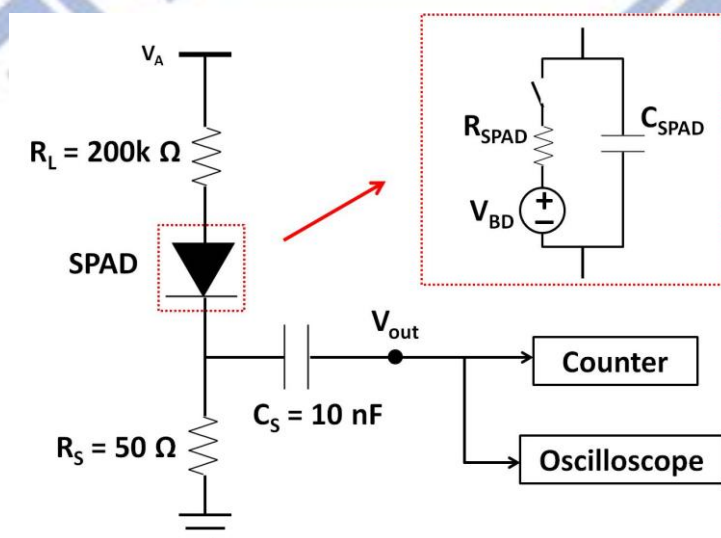


圖 2.6、被動式截止電路與 SPAD 等效電路模型

2.5 暗計數 (dark count)

使用單光子崩潰二極體偵測單光子時，理想上崩潰皆由光載子所引發，但實際上在無照光的情況下，崩潰仍會由其它機制引發，這些機制產生的載子統稱為暗載子，其所造成的錯誤記數即為所謂的暗計數 (dark count)，而暗載子的來源主要有以下三項：1. 熱產生載子、2. 缺陷釋放載子以及 3. 能帶間穿隧產生載子[8]。

1. 熱產生載子

非直接能隙半導體如矽和鍺，其最主要的躍遷方式是經由塊材缺陷 (bulk trap) 的非直接復合與產生，如圖 2.7 所示，因為塊材缺陷的關係，使得能帶間存在載子產生及與復合中心 (generation and recombination center)，在有熱能的情況下，載子便會透過這個能階的協助從價帶躍升到導帶，使得元件產生暗電流的機率大增，這就是一般所謂的 Shockley-Read-Hall effect[9]。

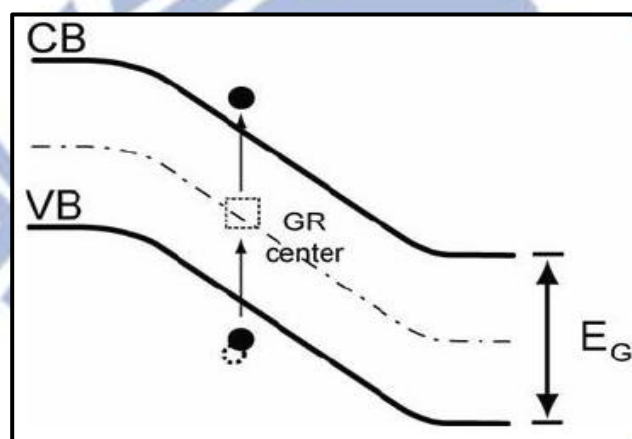


圖 2.7、熱產生載子示意圖[3]

2. 缺陷釋放載子 (trap release)

當元件發生崩潰時，產生的大量載子流經元件內部會被缺陷 (trap) 補捉，經過一段時間 (trap lifetime) 後，被補捉的載子會從缺陷中釋放出來並再次引發崩潰，造成錯誤的記數，此現象又可稱為 afterpulsing effect，如圖 2.8 所示。

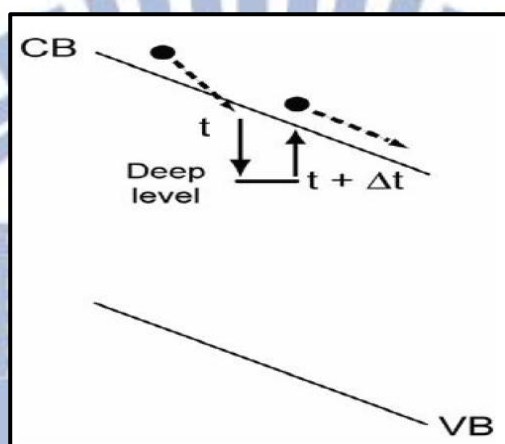


圖 2.8、缺陷釋放載子示意圖[3]

元件偵測面積越大代表其缺陷越多，所以暗計數也會隨著變大，從圖 2.9 可看出暗計數隨著主動區面積變大呈等比例增加[10]，藉由延長 holding time (元件崩潰後停留在崩潰電壓之下的時間)，可使缺陷中的載子在下次偵測前就釋放掉，避免錯誤記數發生，但 holding time 太長會造成偵測速度下降，如何取捨必須以應用端來做為考量。

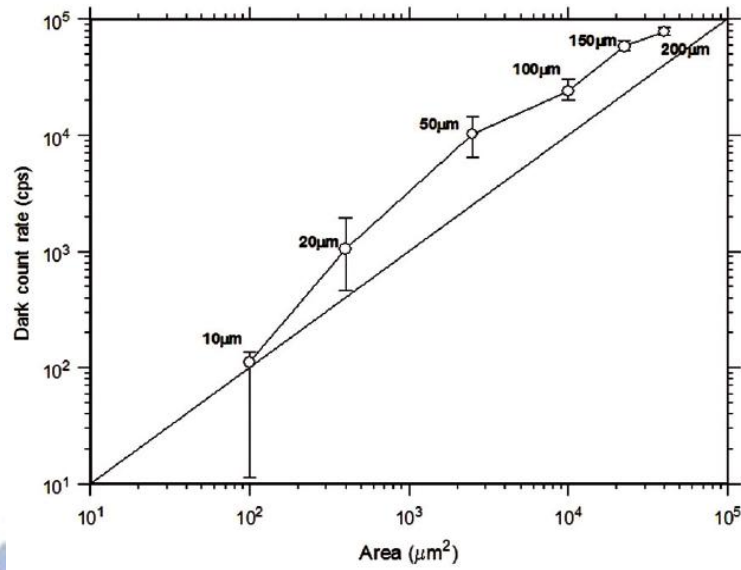


圖 2.9、偵測面積與暗計數關係圖 (excess bias = 4 V、25 °C) [10]

3. 能帶間穿隧產生載子 (band to band tunneling generation)

當元件操作在崩潰電壓之上時，界面處會有大電場存在，造成能帶彎曲以及位能障礙變薄，使得電子（電洞）不需透過能帶躍遷，即可直接由價電帶（導電帶）穿隧至導電帶（價電帶），形成導通電流，如圖 2.10 所示。此外，隨著製程的演進，高摻雜濃度的界面使得穿隧效應更為嚴重，目前可透過大能隙材料來製作元件，或是設計低摻雜濃度的界面來改善。

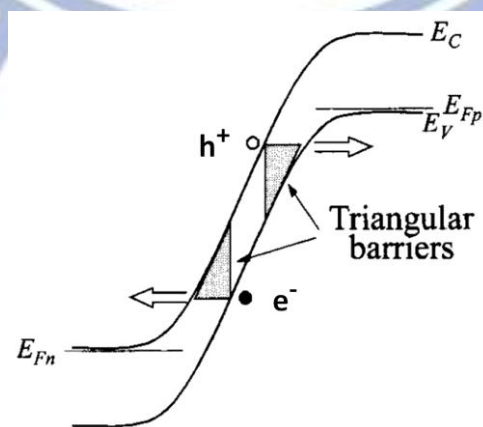


圖 2.10、能帶間穿隧產生載子示意圖[11]

2.6 光偵測參數

對於光偵測器來說，光電訊號轉換的效率是用來判斷元件能力的重要指標之一，所以下面我們定義了幾個參數，用來比較元件間的光偵測能力。

量子效率 (quantum efficiency)

量子效率代表平均每入射一顆光子，經過可能的損失與消耗後，最後產生載子並被偵測到的機率，其表示式如下所示：

$$\eta_{\text{ph}}(\text{quantum efficiency}) = \frac{I_{\text{ph}}/q}{P_{\text{inc}}/h\nu} = \frac{\text{Number of induced electrons}}{\text{Number of photons}} \quad (2-1)$$

響應率 (responsivity)

響應率代表每單位入射光能量所能產生的電流比例，如式(2-2)所示，在傳統光偵測器中，常被用來表示線性操作 (linear mode) 下的光電轉換效率。

$$R(\text{responsivity}) = \frac{I_{\text{ph}}}{P_{\text{inc}}} = \frac{\eta_{\text{ph}}e}{h\nu} = \frac{\text{Photocurrent}}{\text{Incident power}} \quad (2-2)$$

光子偵測效率 (photon detection efficiency, PDE)

單光子崩潰二極體操作在崩潰電壓之上時，其光偵測能力為量子效率與觸發機率 (trigger probability) 的乘積。觸發機率代表光子所產生的電子電洞對 (量子效率) 在進入主動區後，可以產生自我維持累增崩潰機制的機率[12]，而影響觸發機率最主要的因子便是材料游離係數 (ionization coefficient)，如圖 2.11 所示， α 、 β 分別代表電子及電洞在每單位距離下可產生多少新的電子

電洞對，當接面電場上升時，其值也會隨之上升，所以觸發機率會提高[13]。

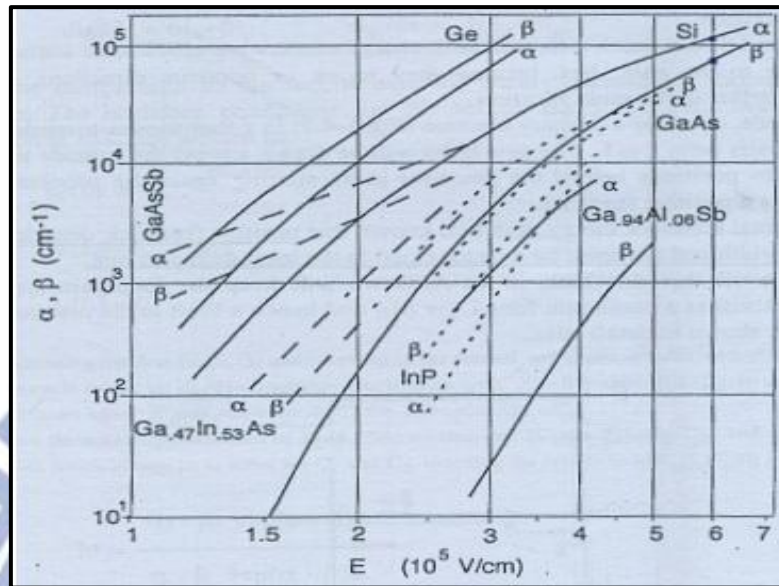


圖 2.11、游離係數與電場關係圖[13]

最後我們定義光子偵測效率為每入射一顆光子，其可產生累增崩潰電流並被計數器量測到的機率，如式 (2-3) 所示，其中 η_{ph} 為量子效率， η_{trig} 為觸發機率。

$$PDE = \eta_{ph} \cdot \eta_{trig} = \frac{\text{Light counts} - \text{Dark counts}}{\text{Incident photon number}} \quad (2-3)$$

2.7 Jitter

當使用 SPAD 來偵測單光子時，其後續電路每次偵測到崩潰電流的時間點都不盡相同，將多次結果統計後，我們可得到元件崩潰次數對時間的分佈，此分佈即為所謂的 jitter (圖 2.12)，而在比較元件的優劣時，我們通常以此分佈的半高寬 (full width at half maximum, FWHM) 及百分之一高寬 (full width at hundredth maximum, FW (1/100) M) 來做為依據，此外，由圖也可看出，jitter 可分為 main peak 及 diffusion tail 兩個部分，其差異主要是因為載子產生深度及移動方式不同所造成，在下個段落中我們將會對此做詳細的說明。

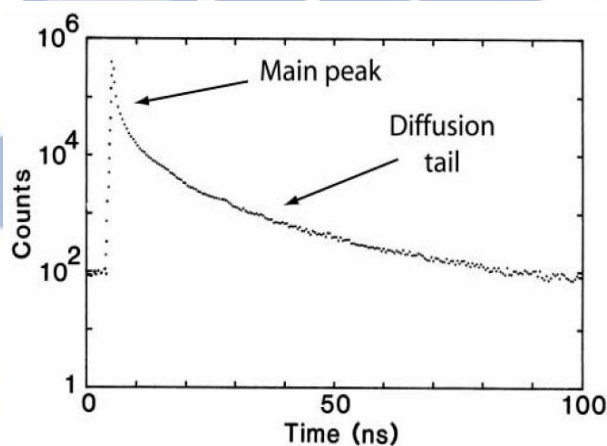


圖 2.12、Jitter：元件崩潰次數對時間的分佈[14]

Jitter 的生成原因主要可分成兩部分，第一部分是指 SPAD 吸光後產生光載子並到達主動區的時間，這段時間因為載子產生深度不同而有極大的差異，如圖 2.13 所示，若是光落在高電場區並產生光載子的話，載子瞬間便能引發累增崩潰；如果落在低電場區的話，則光載子必須先經由漂移的方式移動到高電場區才能引發累增崩潰；而最嚴重的莫過於落在中性區的情況，因為此時光載子必須先經由擴散的方式到達電場區後，才能漂移到主動區引發累增崩潰，此現象也是造成 jitter 會產生 diffusion tail (圖 2.12) 的原因[14]。

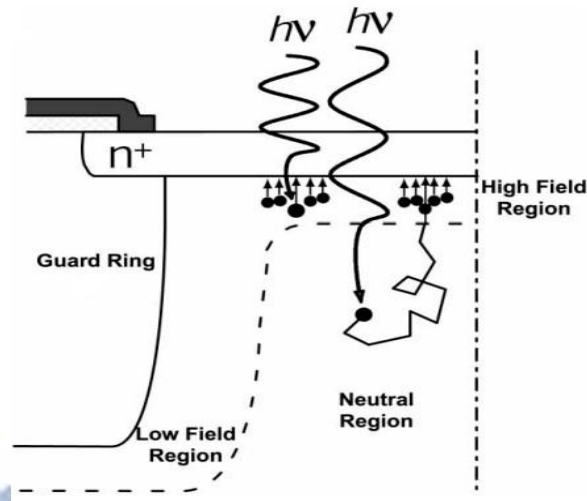


圖 2.13、光載子在 SPAD 內不同位置引發累增崩潰的過程[14]

光載子引發累增崩潰後，產生的大量載子會先被侷限在單一個區域（圖 2.14），當其數量大到一定程度時，載子便會開始向側面擴散，直到整個主動區都有載子引發累增崩潰，且崩潰電流的值足以觸發讀取電路才算偵測到光子[14]。上述過程即為影響 jitter 生成原因的第二部分，因為若是光載子進入主動區的位置不同，載子側向充滿整個主動區的時間就會有所差異。

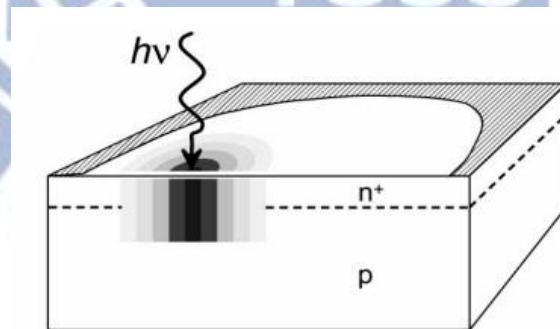


圖 2.14、累增崩潰的大量載子經由擴散散佈到整個主動區的示意圖[14]

圖 2.15 為在一主動區直徑 $50\ \mu\text{m}$ 的 SPAD 下，分別以雷射聚焦在元件主動區不同位置的情況，由圖可知當聚焦位置離 SPAD 中心愈遠，jitter 的半高寬就愈大，且會隨著讀取電路觸發值增加而上升[15]。雖然我們可以設計一個低觸發值的讀取電路來改善 jitter，但過低的觸發值常常會有 crosstalk 的問題存在，使得元件很容易被誤觸而產生雜訊，當然我們也可以透過縮小元件主動區來降低 jitter，但此時偵測率也會隨之變小，所以如何做取捨是未來的主要課題。

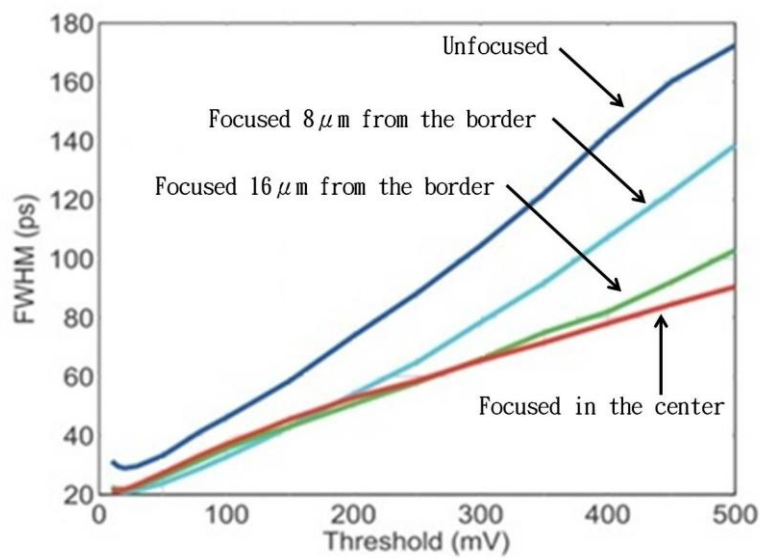


圖 2.15、雷射聚焦在元件不同位置下，jitter 與讀取電路觸發值關係圖[15]

第 3 章 元件架構與量測環境簡介

在本論文中，量測使用的 SPAD 皆為實驗室之前下線的成品，其架構與模擬在先前的量測中已驗證其可行性[16]，所以在此不再贅述，僅簡單地介紹元件架構以及額外所做的模擬。此外，為了量測上的準確性，我們重新定義了崩潰電壓的量測方法，並簡單介紹量測環境以及前置作業。

3.1 元件架構

此次量測所使用的晶片包含了六種結構，總共有十顆 SPAD，我們從中挑了六顆來做進一步的分析，其規格列於表 3-1 中（表中括弧代表 Ref. [16]中的分類），圖 3.1 至圖 3.3 則分別為三種結構的示意圖，其中結構一為 P+_HVNW (high voltage n-well) 接面，並使用 LVPW (low voltage p-well) 做為保護環，其目的為避免邊緣崩潰以及阻隔 STI (shallow trench isolation) 的影響；結構二的接面為 LVPW_HVNW，保護環為 HVPW，因為其接面較深，所以可以避開表面 STI 的影響，但此時 HVPW (high voltage p-well) 受 design rule 限制，寬度遠大於一般的保護環 (LV-well)，使得元件面積太大，不利於陣列的製作；結構三的接面為 HVPW_NBL (N^+ buried layer)，其比結構二具有更深的接面，所以表面 STI 的影響微乎其微，此外，由於 NBL 的濃度高於 HVNW，理論上崩潰只發生於 HVPW 與 NBL 間，並不會在邊緣產生，因此不需要保護環的存在，使得此結構擁有較小的面積[16]。

| 編號 | 結構種類 | 接面組合 | 保護環 | 直徑(μm) |
|------------|--------|-----------|------|---------------------|
| PD1(原 PD1) | 結構一 | P+_HVNW | LVPW | 10 |
| PD2(原 PD2) | (原結構一) | | | 20 |
| PD3(原 PD6) | 結構二 | LVPW_HVNW | HVPW | 10 |
| PD4(原 PD7) | (原結構四) | | | 20 |
| PD5(原 PD8) | 結構三 | HVPW_NBL | 無 | 10 |
| PD6(原 PD9) | (原結構五) | | | 20 |

表 3-1、元件規格與編號[16]

結構一 (原結構一)

接面組合：P+_HVNW 保護環：LVPW

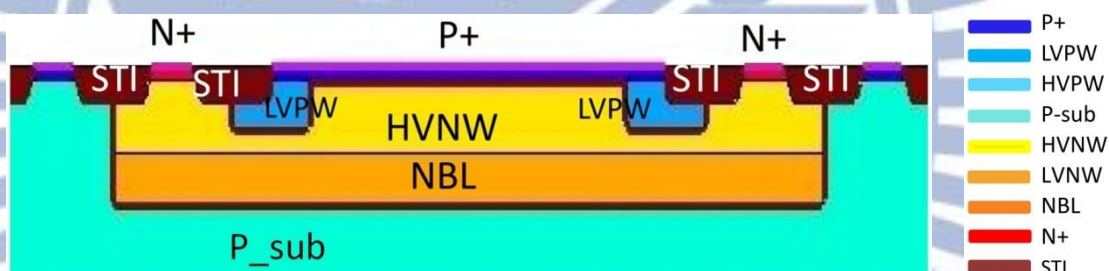


圖 3.1、結構一示意圖[16]

結構二 (原結構四)

接面組合：LVPW_HVNW 保護環：HVPW

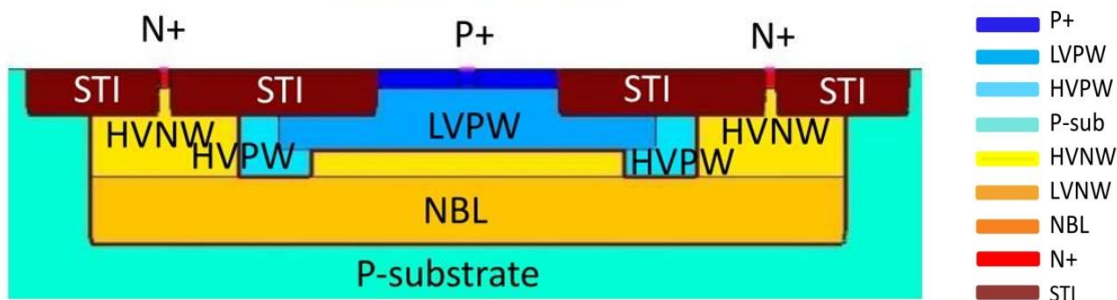


圖 3.2、結構二示意圖[16]

結構三 (原結構五)

界面組合：HVPW_NBL 保護環：無

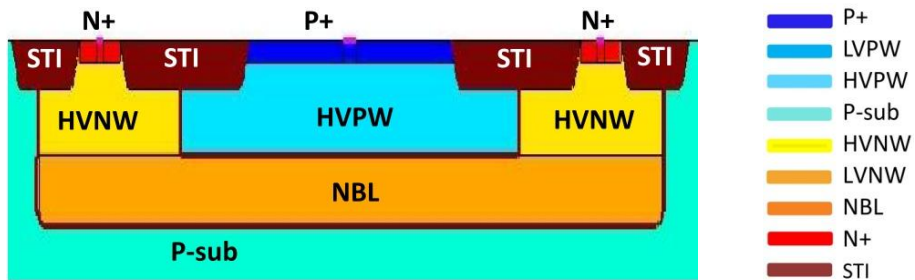


圖 3.3、結構三示意圖[16]

3.2 模擬方法說明

上節所提到的各種結構在在先前的量測中已驗證其可行性[16]，所以在此不再贅述，僅對本論文中我們額外所做的兩種模擬做討論，其分別為：

1. 鈍化層 (passivation layer)、電極及 metal 2 對主動區電場的影響

由於量測系統的改進，目前我們已經可以對主動區做 2D mapping photo-count 量測 (詳見 4.4 節)，而光計數 (photo-count) 的值又和電場息息相關，所以透過 TCAD 模擬主動區的電場，我們可以驗證此量測結果是否正確。為了得到較精準的電場模擬，我們考慮了鈍化層、電極及 metal 2 等影響因素，其結果彙整於 4.4.2 節中，而模擬流程則如圖 3.4 所示。

2. 元件在不同波長時的暫態響應

為了驗證 jitter 的量測結果，在此我們同樣使用 TCAD 模擬來做為輔助，但因其無法模擬多次統計的結果，所以只能藉由模擬暫態響應來猜測 jitter 大概的趨勢，其結果彙整於 4.5.2 節中，而模擬流程則如圖 3.5 所示。此外，在第五章中我們同樣以此流程模擬新的架構，藉此了解其是否其可行性。

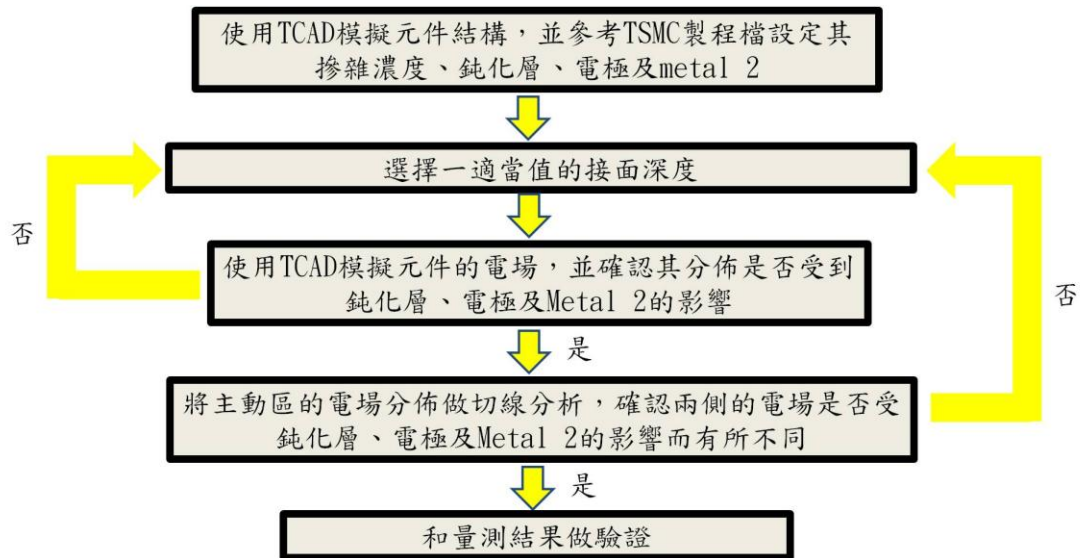


圖 3.4、電場模擬流程圖

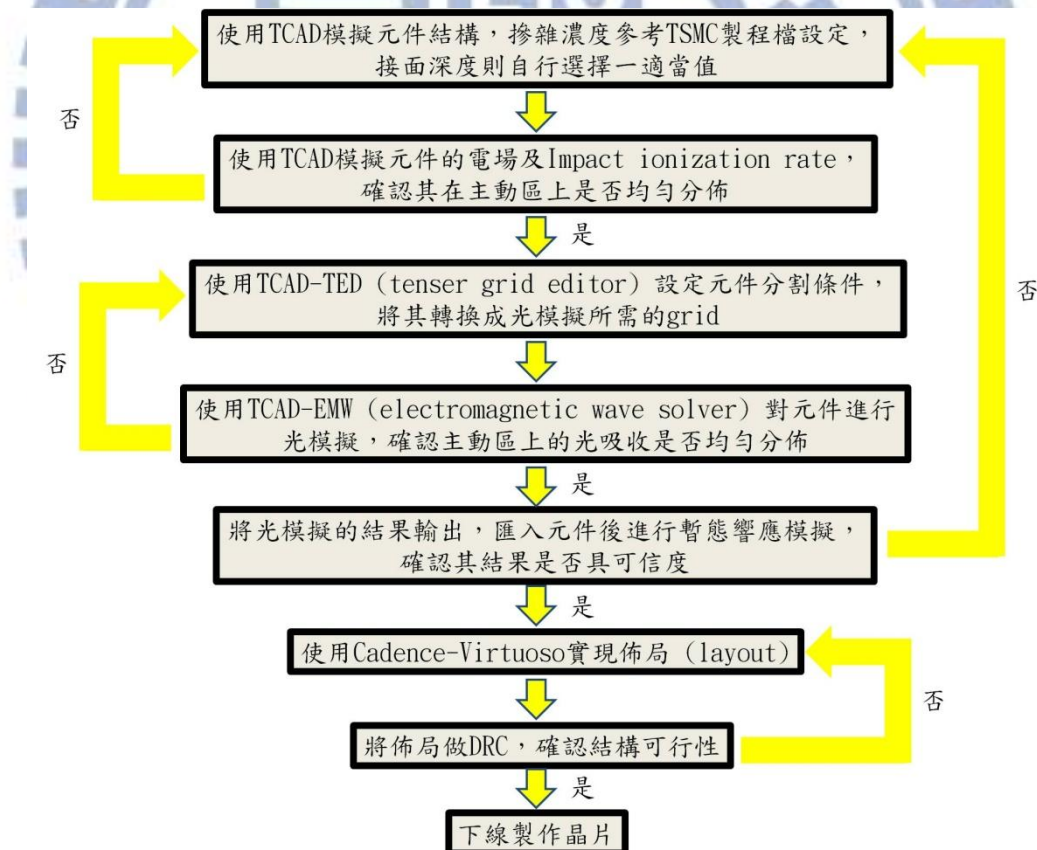


圖 3.5、暫態模擬流程圖

而元件的摻雜濃度則參考 TSMC 製程檔做設定，其值如下所示：P⁺ (N⁺) 摻雜濃度為 1e19 cm⁻³。LV-well 摻雜濃度為 1e17 cm⁻³。HV-well 摻雜濃度為 1.1e16 cm⁻³。NBL (DPW (deep p-well)) 摻雜濃度為 1.5e16 cm⁻³。P-substrate 摻雜濃度為 1e15 cm⁻³。

3.3 崩潰電壓定義

在 Ref. [16] 中，對於崩潰電壓的定義，是以 Agilent B1500 半導體特性分析儀對元件進行直流量測，再取崩潰電流為 100 μ A 時的電壓值為崩潰電壓，但在後續的量測中，我們發現崩潰電壓的實際值略低於上述定義的值，所以在自動化量測之前，我們重新定義崩潰電壓如下：將元件置於 DCR (dark count rate) 量測系統中 (詳見 4.1 節)，並漸漸加大逆偏偏壓，當 DCR 突然由零跳到一個非零的值時，代表此時的電壓已在崩潰電壓之上，所以我們定義前一點的電壓為元件的崩潰電壓，以圖 3.6 為例，當 Chip8-PD6 的逆偏壓加到 74.5 V 時，可看到此時的 DCR 剛好由零跳到一非零的值，所以我們取前一點的電壓 74.4 V 做為此元件的崩潰電壓。而各元件的崩潰電壓整理於附錄一中，在此不再討論。

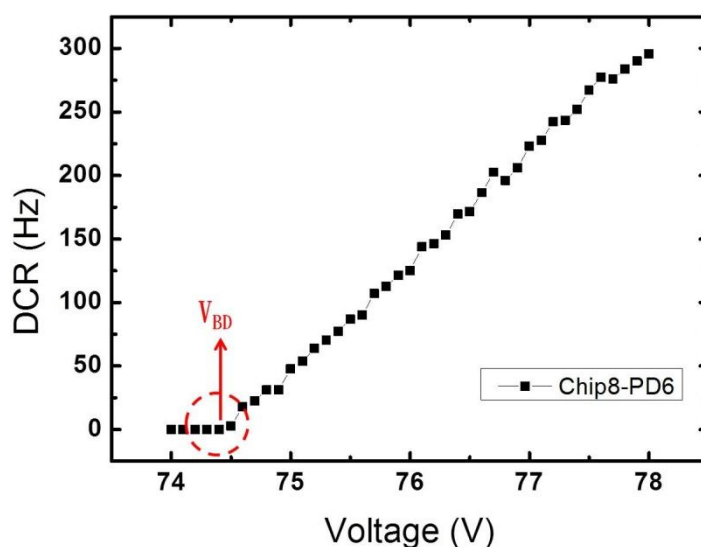


圖 3.6、Chip8-PD6 的 DCR 量測結果

3.4 量測環境簡介

在量測開始前，不同於以往直接將晶片固定在 PCB 板的作法，在此我們使用博士班巫朝陽學長的设计，將晶片先放置在 LCC (leadless chip carrier) 板上打線，接著再經由 socket 轉接到背面焊有被動式截止電路的 PCB 板上，如圖 3.7 所示，由於 LCC 板及 socket 可以重覆拆卸，所以我們只需一片 PCB 板即可完成不同晶片的量測[16]。

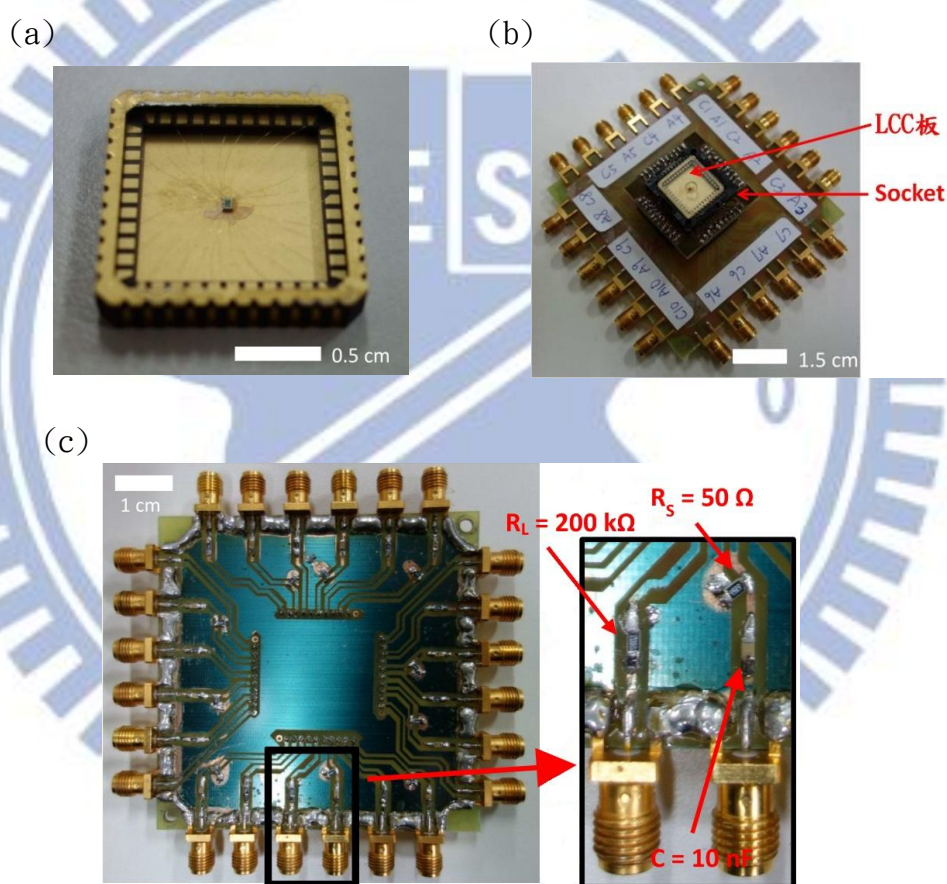


圖 3.7、(a)晶片於 LCC 板上的打線圖 (b)LCC 板透過 socket 轉接到 PCB 板上
(c)量測用 PCB 板背面及自行焊接的被動式截止電路 [16]

為了避免量測時元件被其他光源影響，所以整個量測系統都放在實驗室學長所架設的隔絕光源黑箱內（圖 3.8 為示意圖），而量測所需的訊號線及光纖則由黑箱背面開孔連接到外部機台，以期達到完全隔絕光源的目的。此外，透過黑箱內的顯微鏡聚焦系統，我們可將輸入的光源聚成很小的光點，再調整三軸基底使其落在要量測的元件上，同時經由上方的 CCD 將影像傳送到電腦，使得我們可以精準地調控光在元件上的落點。

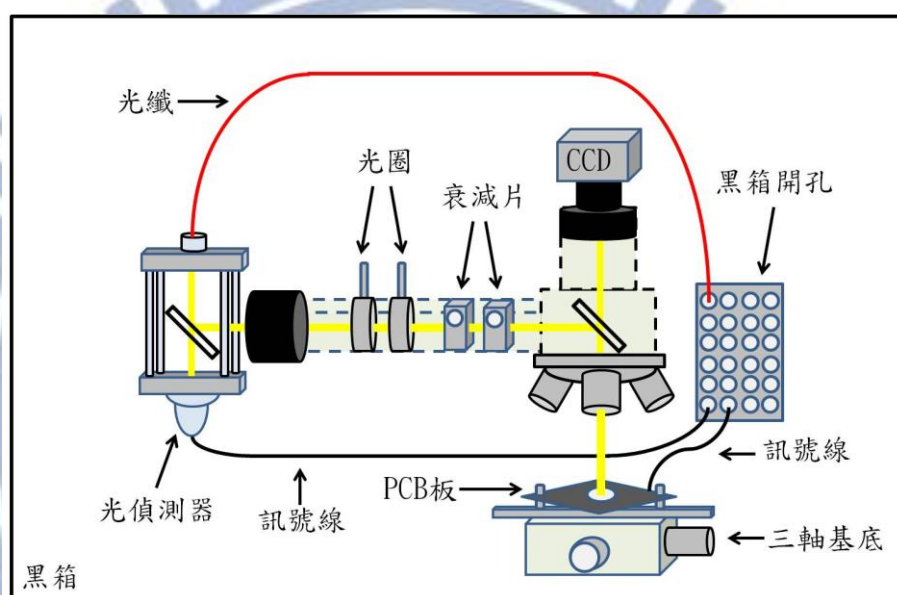


圖 3.8、黑箱量測系統示意圖

3.5 校正

在響應率以及 PDE 的量測中（詳見 4.2 及 4.3 節），我們使用 1000 W 鹵素燈 (Oriel-66188) 做為光源，再藉由單光儀 (TRIAx 550) 分光後導入黑箱內，當光經過顯微鏡透鏡群及衰減片 (FBR-ND-series) 時，不同波長的光會有不同的穿透率，所以我們必須先對顯微鏡透鏡群及衰減片做校正，才能在後續的分析中得到比較正確的結果，其校正方法及結果如下所述。

3.5.1 顯微鏡透鏡群校正

顯微鏡透鏡群校正方法如圖 3.9 的示意圖所示，首先將光導入黑箱後，經由分光鏡分成兩道，一道直接進入下方的光偵測器 1，另一道則經過物鏡後再進入光偵測器 2，接著透過 labview 程式控制單光儀輸入不同波長的光，計算兩個光偵測器的光電流比例後，即可得到不同波長的光在經過顯微鏡透鏡群後的穿透率，其結果如圖 3.10 所示。

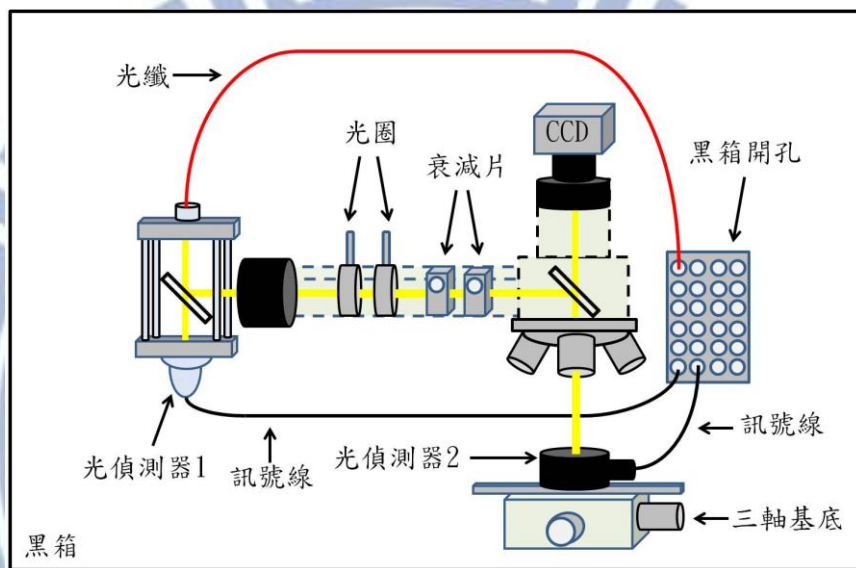


圖 3.9、顯微鏡透鏡群校正示意圖

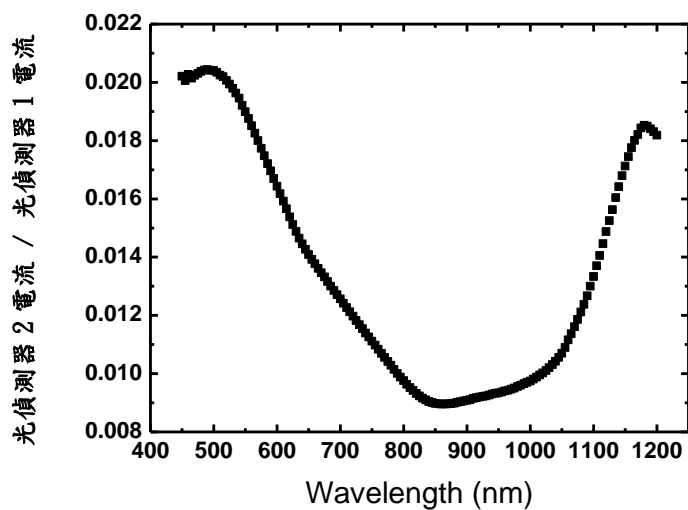


圖 3.10、顯微鏡透鏡群校正結果

3.5.2 衰減片 (FBR-ND-series) 校正

衰減片校正方法如圖 3.11 所示，我們總共設計了三種方法來確認校正的準確性，在方法一（圖 3.11(a)）中，我們先拿掉衰減片，透過分光鏡將光導到兩個光偵測器後，即可得到此時的光電流 A1 及 A2，並可推得光到兩個偵測器上的比例，接著放回衰減片開始校正，經由剛剛的準備工作以及此時光偵測器 1 的光電流 A3，我們可推得未經衰減片作用時的光偵測器 2 電流應該為 $A4' = (A3 * (A2 / A1))$ ，將此值和實際量測到的光偵測器 2 電流 A4 相除，即可得知衰減片在不同波長下的穿透率。方法二（圖 3.11(b)）和方法一類似，但將衰減片移到分光鏡前，最後再確認兩個光偵測器的電流變化趨勢是否和方法一相同。方法三（圖 3.11(c)）則是將分光鏡拿掉，讓光直接穿過衰減片後進入光偵測器，接著再確認其電流變化趨勢是否和方法一相同。

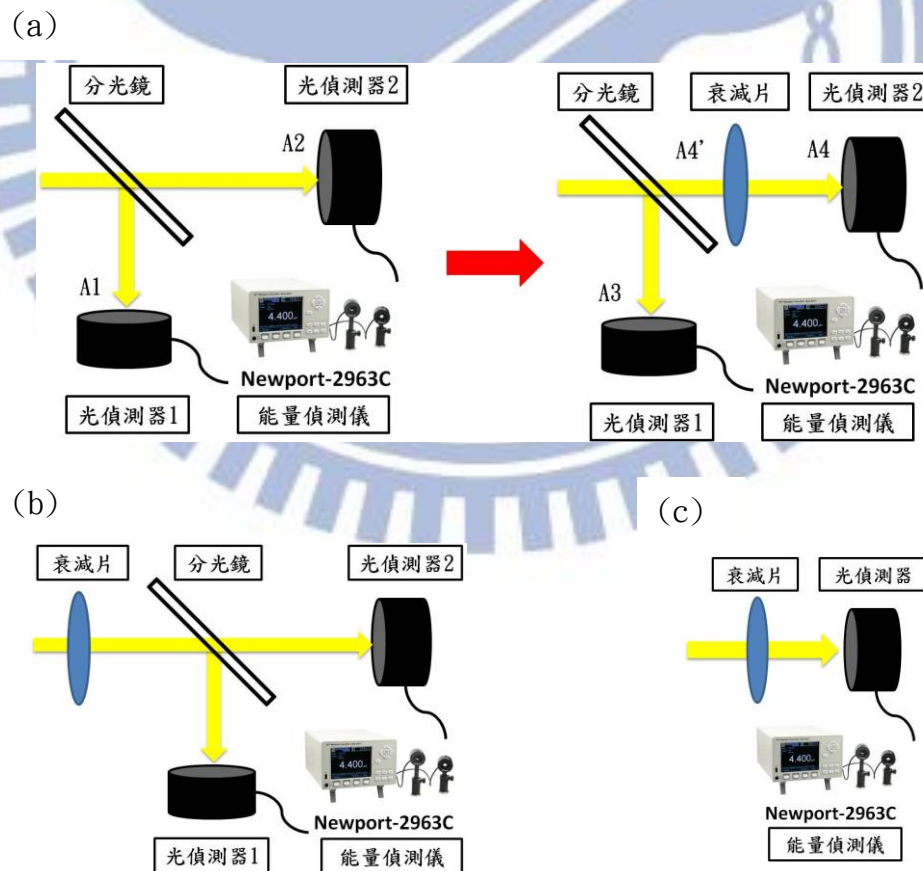


圖 3.11、衰減片校正方法：(a)方法一 (b)方法二 (c)方法三

利用以上三種方法校正後，得到的結果都和圖 3.12 一致，所以在接下來的量測中，我們便以此結果處理數據，其中 ND-10、ND-20、ND-25 及 ND-30 分別為不同穿透倍率的衰減片。

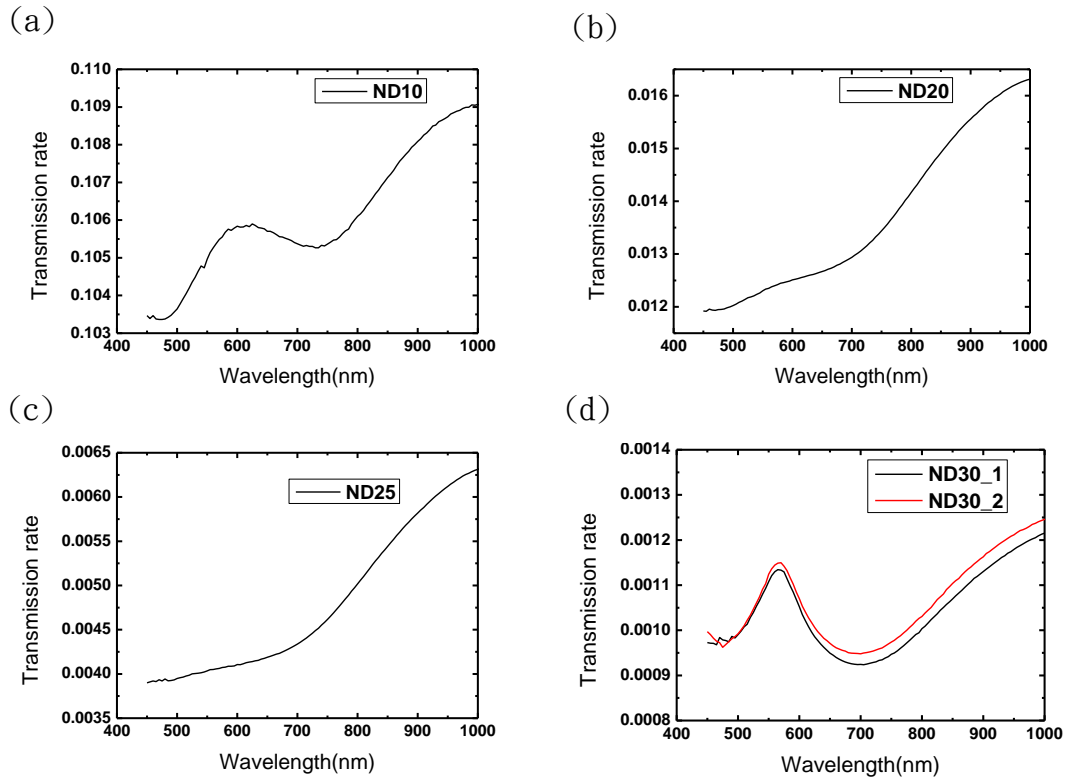


圖 3.12、衰減片校正結果：(a)ND-10 (b)ND-20 (c)ND-25 (d)ND-30

第 4 章 量測結果與討論

在本章中，我們使用新架設的先進自動化量測系統對先前下線的晶片重新量測，如此不僅可有效避免人為誤差，對於結果討論也更具準確性。此外，由於電控顯微鏡聚焦系統的建立，使得我們可以進行 2D mapping 量測，藉此可以對元件有更進一步的了解。

4.1 DCR

受限於我們所設計的被動式截止電路，SPAD 重複偵測的時間長達 $20 \mu\text{s}$ ，所以在後續的量測中，必須將 count 數限制在 5 萬次以下，如此才能避免元件未充電完成就提前崩潰。因此，在所有量測開始前，我們必須先進行 DCR 量測，如此才能確定不同元件的操作偏壓範圍，避免造成實驗誤差。

圖 4.1 為 DCR 量測系統示意圖，首先將晶片放入黑箱內，確保光源能有效地被隔絕，接著透過黑箱開孔將電源線與訊號線接出，電源線和 DC supply (Agilent-6614C) 做連接，訊號線則先經由放大器 (Hamamatsu-C9744) 放大後，再接到計數器 (SRS SR400) 計數。開始量測前，可以先手動給予元件偏壓，再將訊號線接到示波器 (Tektronix 7404) 上觀察崩潰訊號的波形，確認訊號的峰值後，我們藉此調整放大器的輸入閾值，區分出訊號與雜訊，避免實驗上的誤差。確認完波形後，再將訊號線接回放大器，接著使用 labview 程式控制電壓輸出，最後再將崩潰次數傳回電腦做分析。

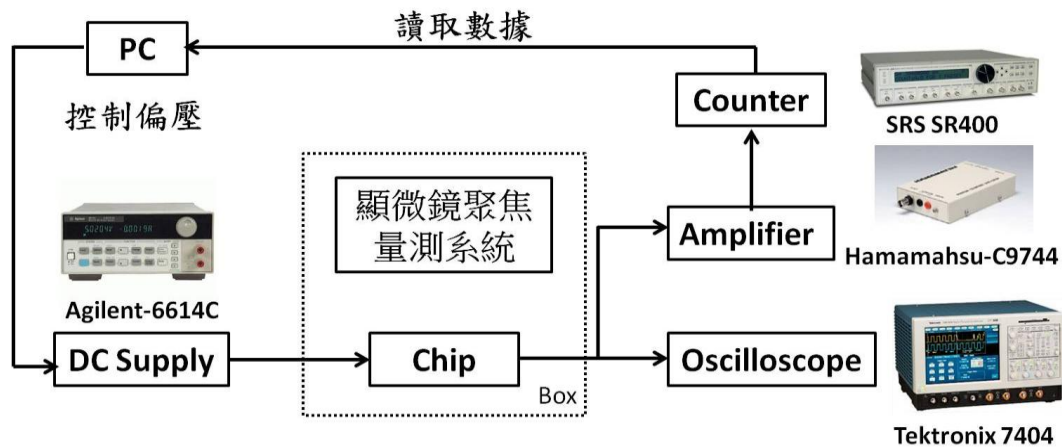


圖 4.1、DCR 量測系統

圖 4.2 及圖 4.3 分別為 PD1 及 PD2 在不同晶片時之 DCR 與超額偏壓關係，兩顆元件為同一結構，但 PD1 主動區直徑為 $10 \mu\text{m}$ ，PD2 則為 $20 \mu\text{m}$ ，由兩圖可看出元件的 DCR 會隨著主動區直徑變大而上升，這是因為在相同的缺陷密度下，面積越大代表缺陷數越多，所以缺陷釋放造成的崩潰也就越多。

值得注意的是，這兩顆元件在不同晶片時的 DCR 變化波動很大，我們推測是因為在結構一中，HVNW 的摻雜濃度遠低於 P^+ 以及做為保護環的 LVPW，所以 P^+ _HVNW 及 LVPW_HVNW 兩個接面的崩潰電壓差異不大，再加上同一元件在不同晶片時，保護環會因為製程環境差異而存在不同強度的尖端效應，使得光載子在原本的主動區界面以及保護環邊緣皆有可能發生崩潰，造成 DCR 會隨著晶片不同而產生極大的波動。

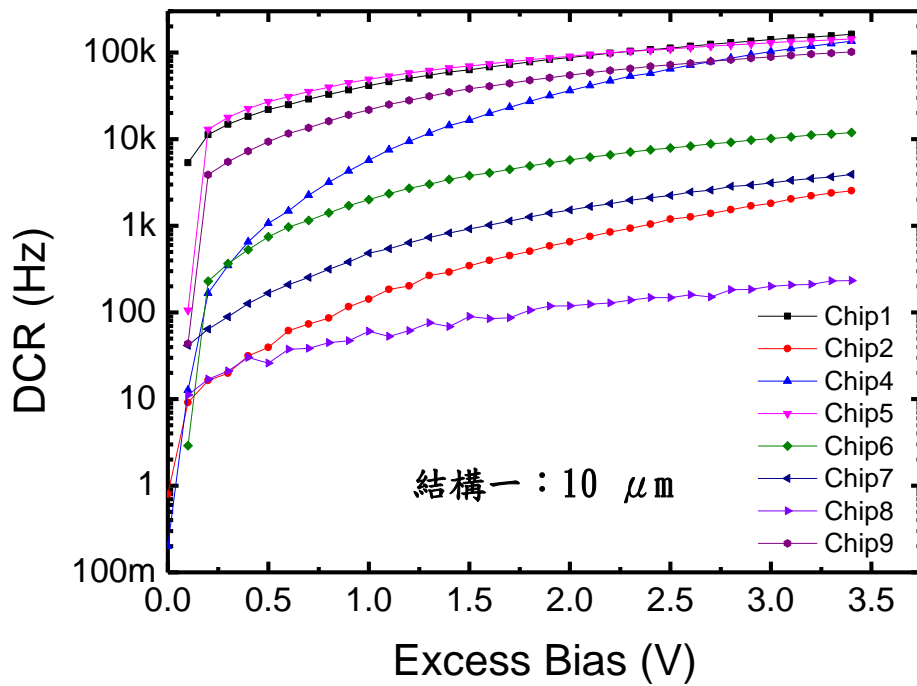


圖 4.2、PD1 在不同晶片時之 DCR 與超額偏壓關係

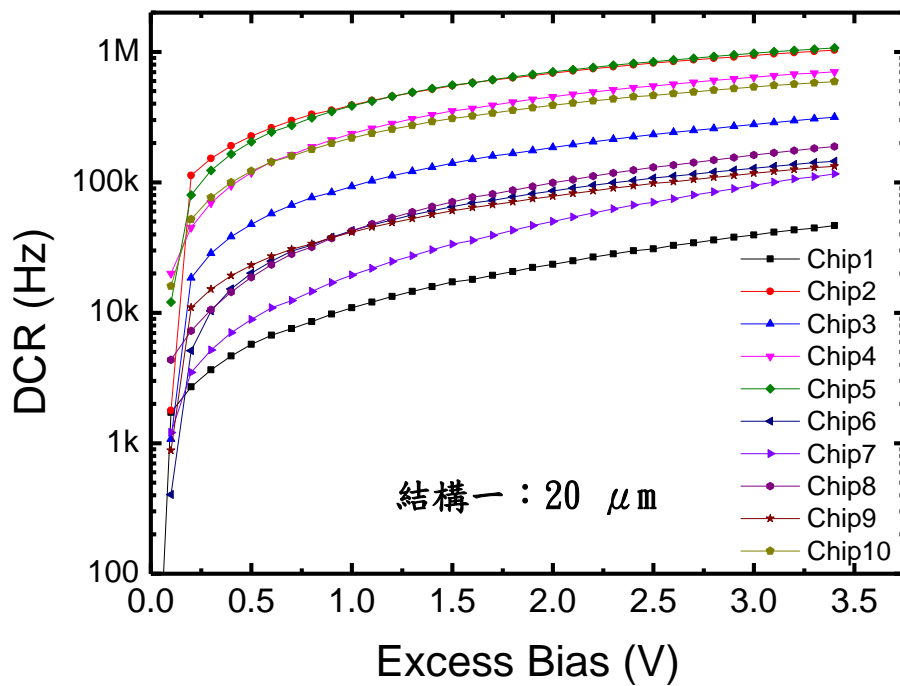


圖 4.3、PD2 在不同晶片時之 DCR 與超額偏壓關係

圖 4.4 至圖 4.7 分別為 PD3 至 PD6 在不同晶片時，DCR 與超額偏壓的關係，由圖可看出，其結果和上述一樣，在相同結構下，元件的 DCR 會隨著主動區直徑變大而增加。此外，由於 PD3 (PD4) 的 DCR 略小於 PD5 (PD6)，且四顆元件的崩潰電壓都極為相近（詳見附錄一），所以在 Ref. [16] 中，猜測 PD3 至 PD6 的主動區接面應該都為 HVPW_NBL，差別在於 PD3 和 PD4 的接面面積只分佈在保護環下方，為了驗證此猜測是否正確，我們利用 DCR 和接面面積成正比的特性來做確認（詳見 2.5 節），其結果如下所示。

在結構二中，保護環的寬度約為 $5\mu\text{m}$ (圖 4.8)，所以我們可得到 PD3 至 PD6 中，HVPW_NBL 接面面積的比例約為：

$$\begin{aligned} A_{PD3} : A_{PD4} : A_{PD5} : A_{PD6} &= \pi * (10^2 - 5^2) : \pi * (15^2 - 10^2) : \pi * 5^2 : \pi * 10^2 \\ &= 3 : 5 : 1 : 4 \end{aligned}$$

此計算明顯不符合量測結果，所以 Ref. [16] 中對 PD3 和 PD4 的猜測並不成立。我們重新檢查製程檔後發現，結構二違反了一項 design rule¹，所以 PD3 (PD4) 的實際結構應該和原本的設計有所差異，因此，我們重新猜測其結構應該和結構三相同，且因為 PD3 (PD4) 的 DCR 都略小於 PD5 (PD6)，所以主動區應該較小，其詳細的驗證則有待後續章節再做討論。

¹ LV-well 不能跨越 HV-well

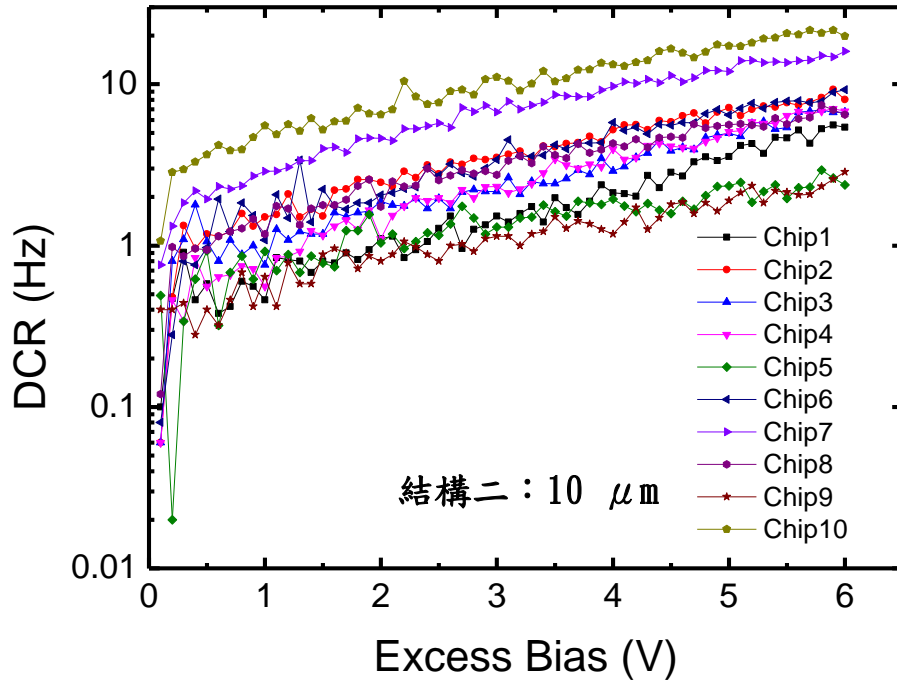


圖 4.4、PD3 在不同晶片時之 DCR 與超額偏壓關係

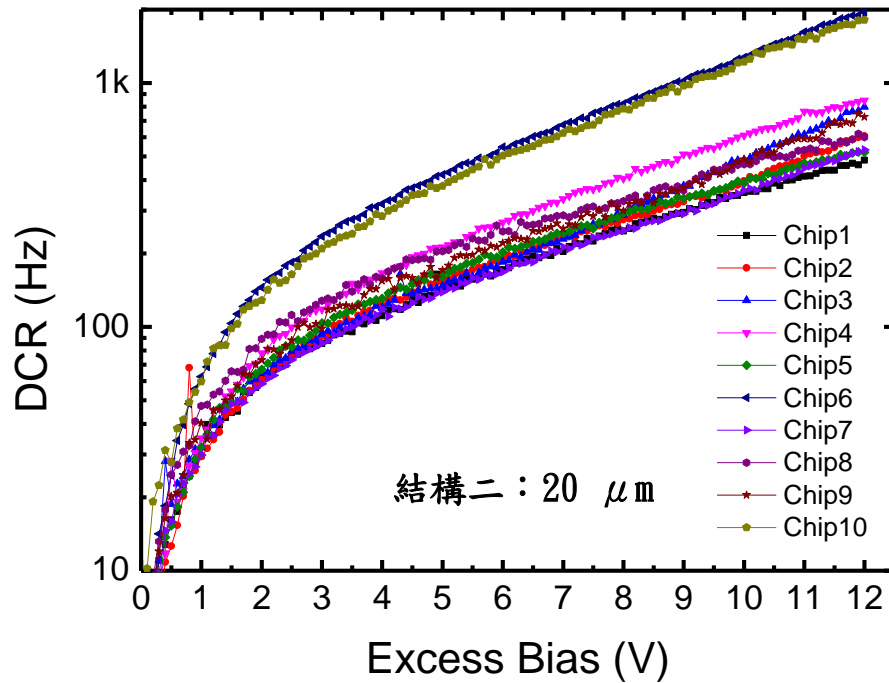


圖 4.5、PD4 在不同晶片時之 DCR 與超額偏壓關係

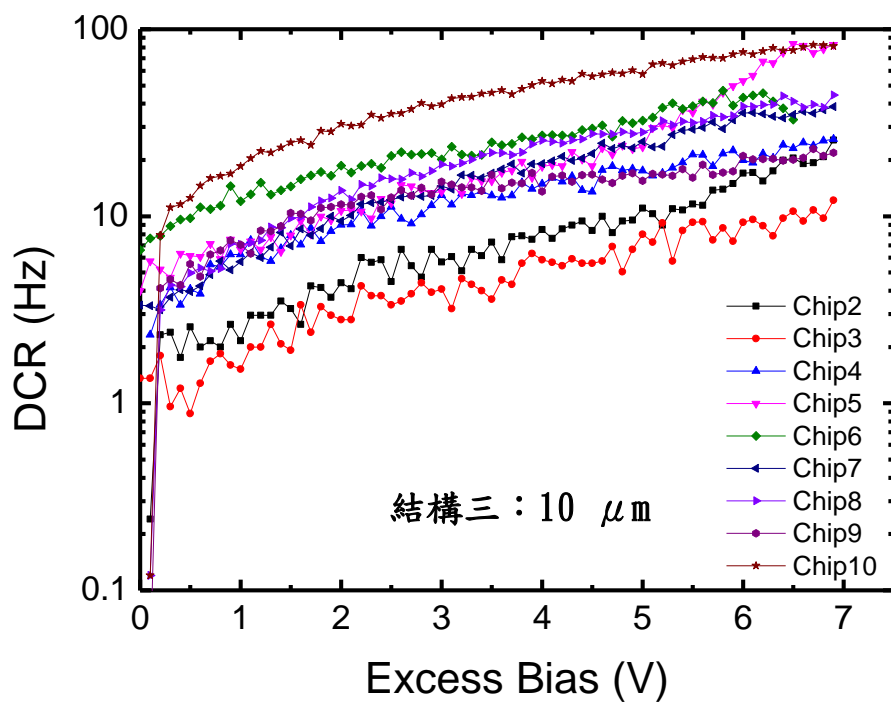


圖 4.6、PD5 在不同晶片時之 DCR 與超額偏壓關係

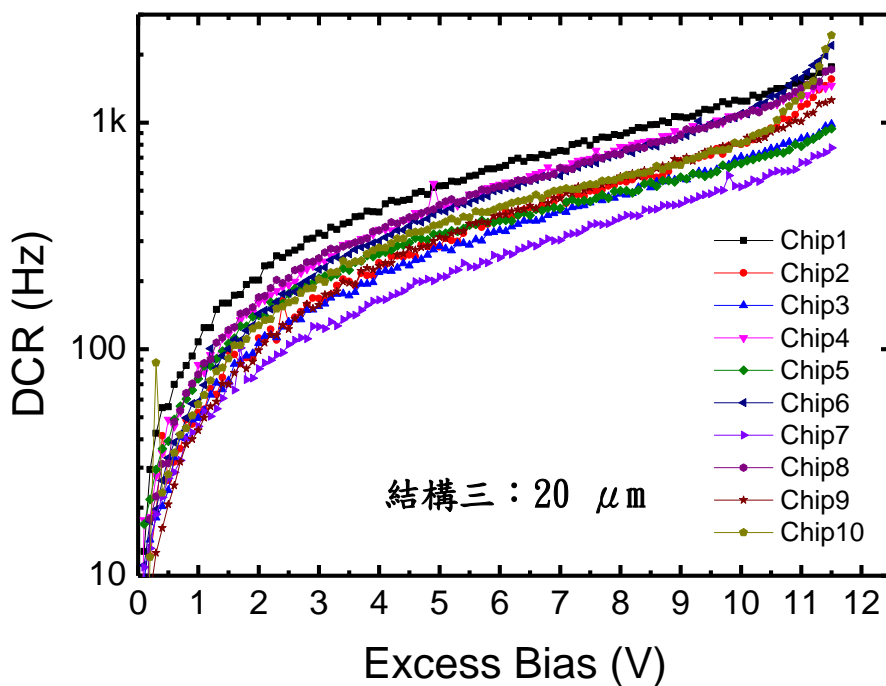


圖 4.7、PD6 在不同晶片時之 DCR 與超額偏壓關係

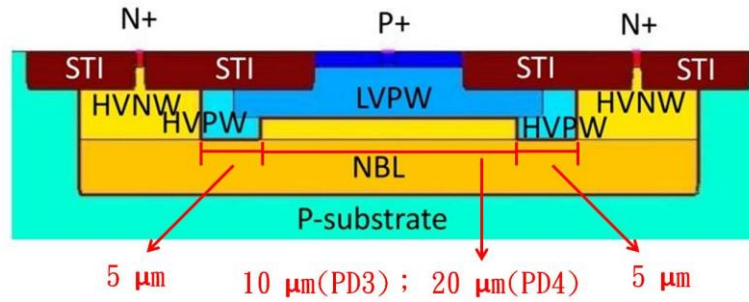


圖 4.8、結構二的保護環及主動區直徑長度

4.2 響應率

在響應率量測系統中（圖 4.9），我們使用 Agilent 4145B 做為電壓源，藉此可在給予元件偏壓的同時得到其電流值，此外，為了得到不同波長時的入射光能量，所以多加了一顆光偵測器來監控光源。

在量測開始前，我們先將待測元件及光偵測器連接 Agilent 4145B，接著調整光路，做法和物鏡校正時類似，使用鹵素燈（Oriol-66188）做為光源，透過單光儀分光後導入黑箱，再經由分光鏡分成兩道光，一道直接進入下方的光偵測器，另一道則經過顯微鏡聚成光點後落在晶片上，此時透過上方的 CCD 影像調整三軸基座，讓光點剛好落在待測元件上，接著再微調光圈（IRIS），使得光點略大於元件主動區。

完成上述工作後，使用 labview 程式控制光偵測器及 SPAD 的操作偏壓，接著控制單光儀打進不同波長的光，在每次變波長前，同時使用程式控制單光儀上的快門（shutter），所以我們可以得到同波長下照光與無照光時的電流值，經由相減後即可得到 SPAD 的光電流，最後再透過 4145B 把兩個元件的光電流傳到電腦上，將光偵測器的光電流轉換為入射光能量後，即可和 SPAD 光電流計算得到不同波長下的響應率（ $R = A/W$ ）。

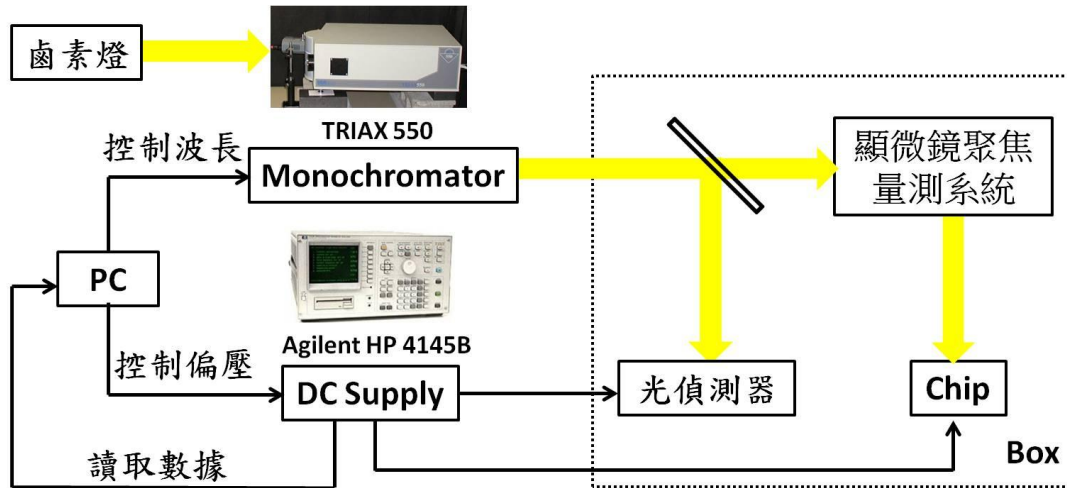


圖 4.9、響應率量測系統

在討論量測結果之前，我們先定義線性操作區如下：當元件操作在逆偏壓時，其電流一開始變化不大，直到接近崩潰電壓時，因為元件開始發生累增崩潰，使得電流明顯增加，其開始變化點到崩潰電壓間的區域，即為線性操作區。以 PD4 為例（圖 4.10），Chip6-PD4 的線性操作區約在 -72.5 V 至 -73.3 V 間，而 Chip7-PD4 的線性操作區則約在 -73.8 V 至 -74.5 V 間。

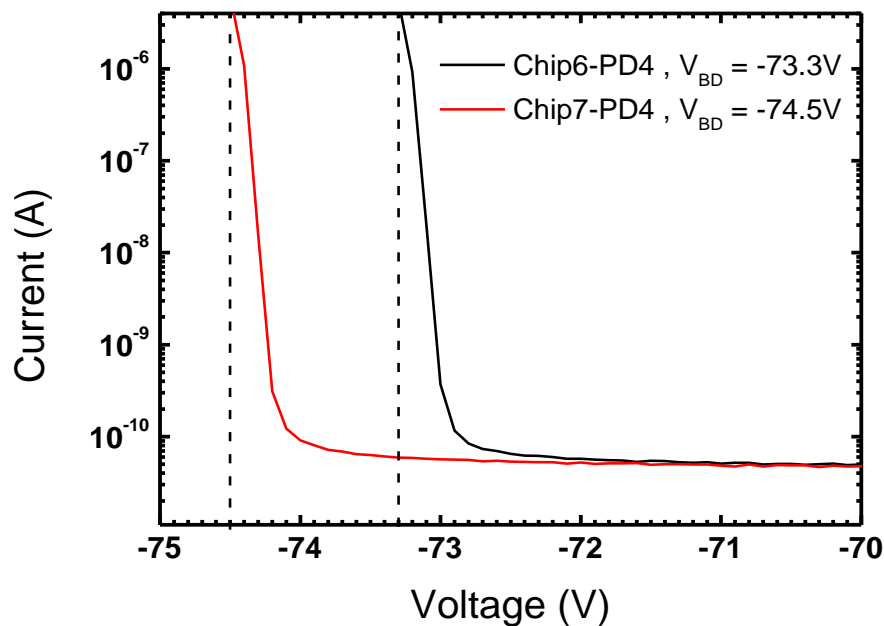


圖 4.10、Chip6-PD4 及 Chip7-PD4 之電流與電壓關係圖

圖 4.11 為不同元件在靠近線性操作區時，響應率與波長的關係圖，由圖可看出，PD4 與 PD6 的吸收峰值明顯不同，PD4 的峰值只出現在波長 500 nm 附近，而 PD6 的峰值則分佈較廣，範圍約在波長 500 nm 至 700 nm 之間，此結果明顯和我們在上節所做的猜測相矛盾，所以在下節中會將會再和 PDE 量測結果做驗證。

此外，藉由式 (2-2) 我們可以從響應率推得個別元件的量子效率 (η_{ph})，假設 PD4 與 PD6 的觸發機率 (η_{trig}) 差異不大，則我們猜測兩顆元件在響應率上的差別應該也會反映到彼此的 PDE 關係上 ($PDE = \eta_{ph} * \eta_{trig}$)，其結果同樣會在下個小節中做驗證。

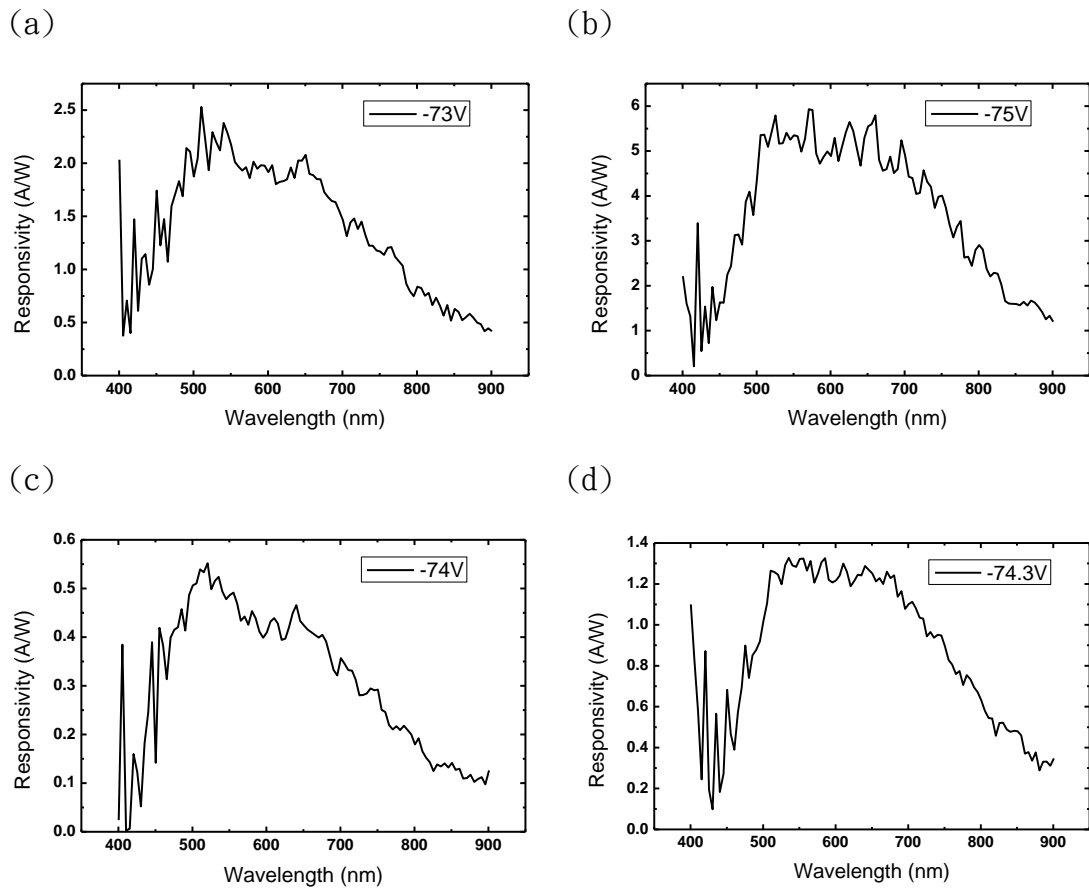


圖 4.11、不同元件在靠近線性區時，響應率與波長的關係圖：(a) Chip6-PD4
(b) Chip6-PD6 (c) Chip7-PD4 (d) Chip7-PD6

4.3 光子偵測效率

PDE 量測系統和響應率量測系統相似，如圖 4.12 所示，其光路及光偵測器的設置皆與響應率量測系統相同，但待測元件改由 Agilent-6614C 提供偏壓，訊號則經由放大器（Hamamatsu-C9744）放大後再接到計數器（SRS SR400）。

開始量測時，使用 labview 程式控制元件操作偏壓以及入射光，在每次變波長前，同時使用程式控制單光儀上的快門，所以我們可以得到 SPAD 在同波長下的光計數與暗計數（積分時間皆為 1 秒），將此結果以及光偵測器的電流值傳到電腦，再把光偵測器的電流轉換成入射光子數後，即可透過式 (2-3) 得到元件在不同波長時的 PDE 值。

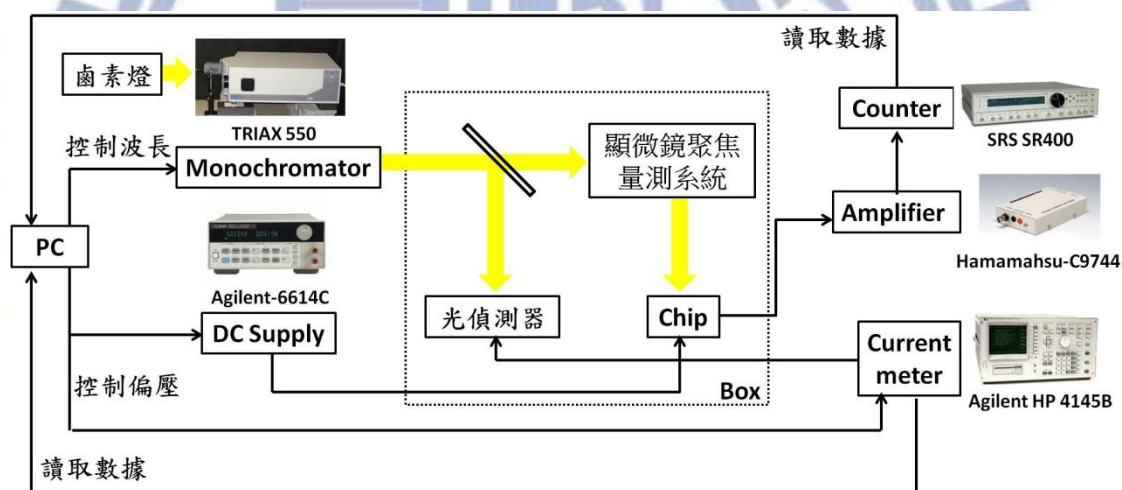


圖 4.12、PDE 量測系統

由於結構一的暗計數太大，只要有些許的光便會使光計數超過 5 萬，造成元件未充電完成就發生崩潰，所以其量測結果並不可信，在此便不呈現，僅討論結構二及結構三的量測結果，圖 4.13 至圖 4.16 分別為不同晶片時，PD4 與 PD6 之偵測率與波長的關係。

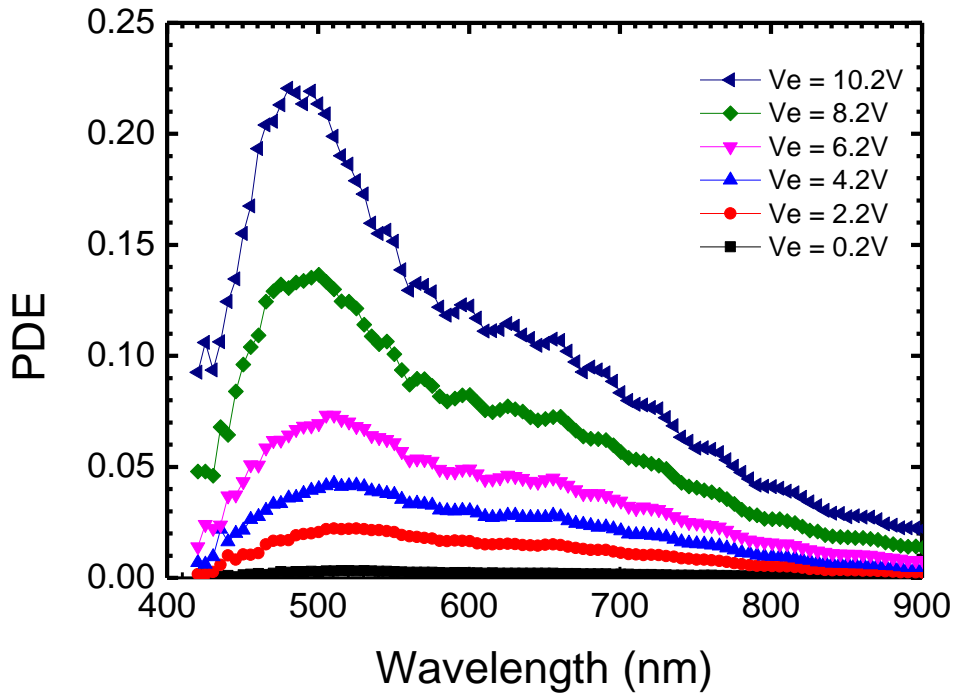


圖 4.13、Chip6-PD4 在不同逆偏壓下之偵測率與波長關係圖

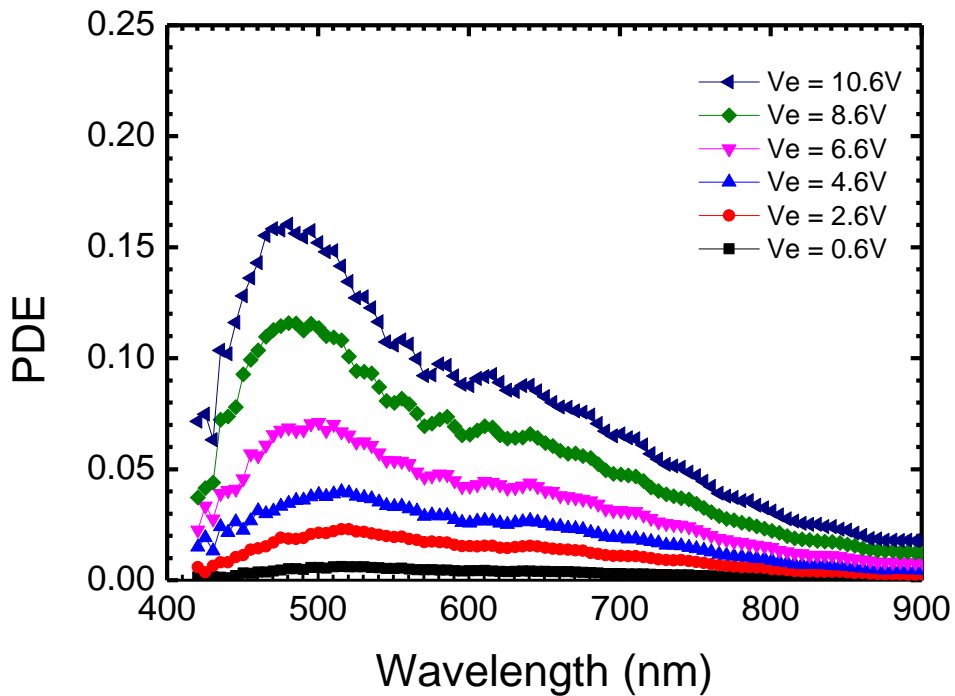


圖 4.14、Chip7-PD4 在不同逆偏壓下之偵測率與波長關係圖

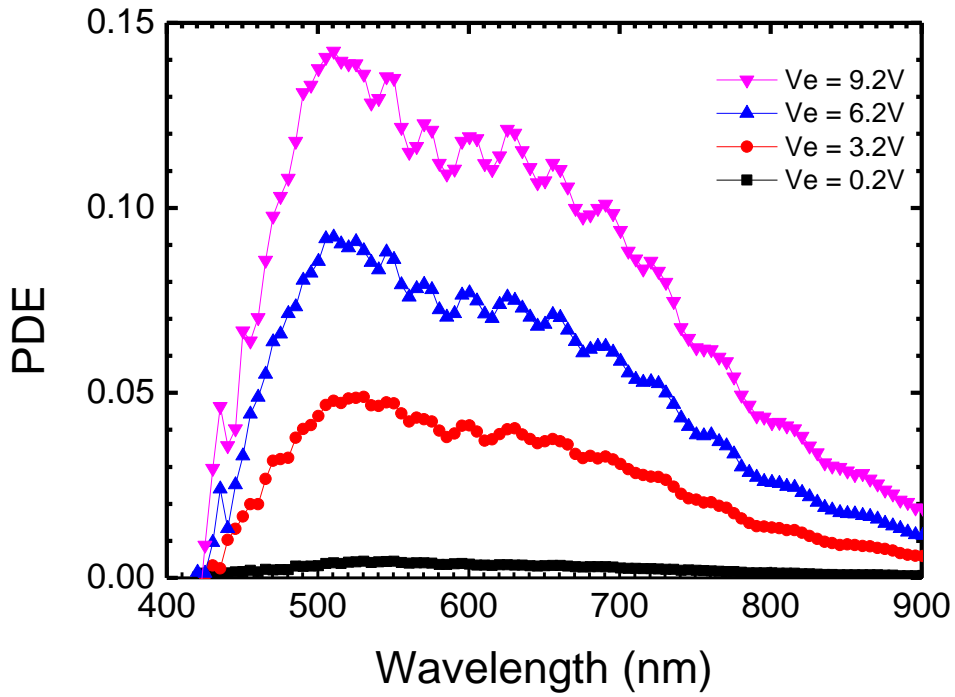


圖 4.15、Chip6-PD6 在不同逆偏壓下之偵測率與波長關係圖

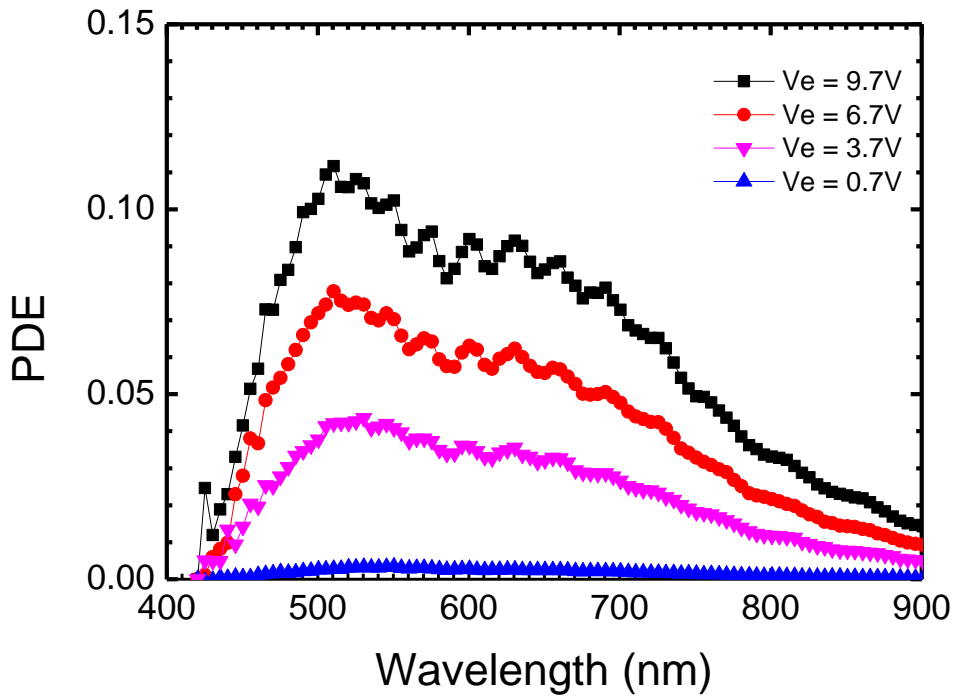


圖 4.16、Chip7-PD6 在不同逆偏壓下之偵測率與波長關係圖

由上面四張圖可看出，PD4 的偵測率趨勢明顯和 PD6 不同，但和兩者的響應率差別大致符合，尤其是在波長 500 nm 與 700 nm 之間更為明顯，因此當結構差異不大時，我們可先從不同元件的響應率差別來預測彼此的偵測率關係。

接著我們開始討論 PD4 的結構是否和 PD6 相同，為了方便分析，所以我們將圖 4.13 至圖 4.16 的結果重新整理作圖，圖 4.17 為 PD4 與 PD6 在不同晶片時之偵測率峰值與偏壓關係，由圖可看出，PD6 的偵測率峰值大概在 510 nm 左右，但 PD4 的峰值卻會隨著超額偏壓增加而變小。圖 4.18 則為 PD4 與 PD6 在不同晶片時之偵測率與偏壓關係，為了公平比較兩顆元件的偵測率，所以我們將各元件所加的偏壓除以其崩潰電壓後，再對偵測率做圖，由圖可看出，PD4 的偵測率一開始小於 PD6，但當偏壓超過某個值後，其趨勢反而顛倒，綜合以上結果，我們判斷 PD4 的結構與上節所做的猜測不符，其實際結構有待進一步研究。

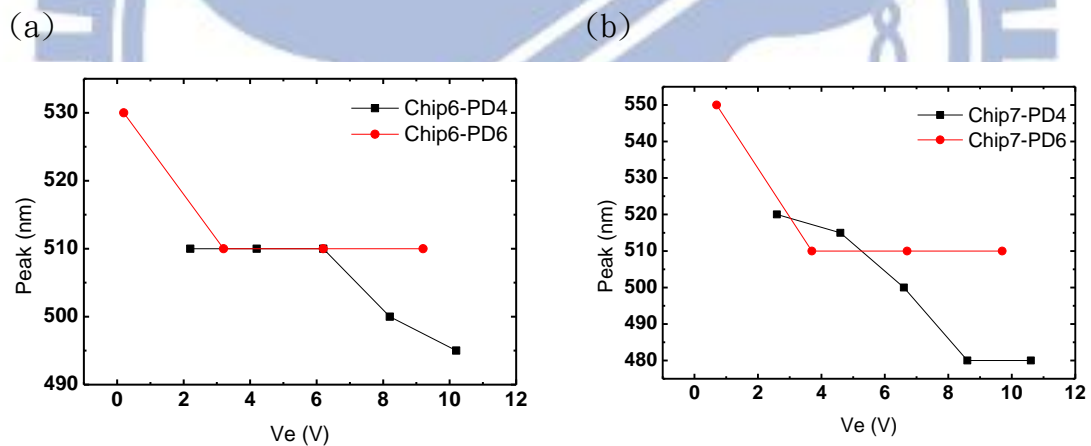


圖 4.17、PD4 與 PD6 之偵測率峰值與偏壓關係圖：(a)Chip6 (b)Chip7

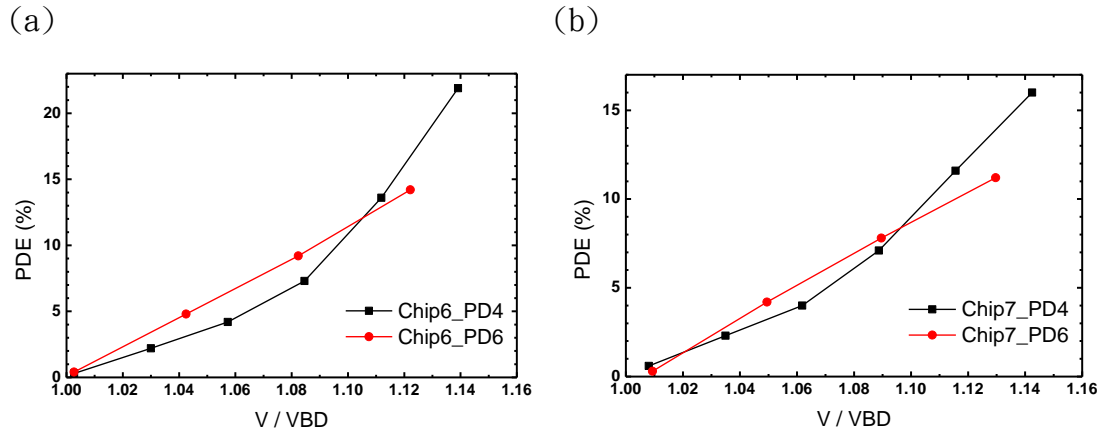


圖 4.18、PD4 與 PD6 之偵測率與偏壓關係圖：(a)Chip6 (b)Chip7

4.4 2D mapping photo-count

在此節中，我們將 PDE 量測系統內的三軸基座手動軸替換成電動轉軸，並縮小光點來對元件做 2D mapping 量測，希望藉此得到主動區內各區域的觸發機率分佈。此外，由於光點縮小的因素，使得我們不易對光量監控，所以在此量測中，我們無法得知元件的 PDE，只能透過其光計數來探討觸發機率的分布。另外，由於觸發機率和電場成正比，所以我們同時使用 TCAD 模擬元件的電場，透過兩者的分布情況來驗證量測結果是否正確。

4.4.1 2D mapping photo-count 實際量測

2D mapping photo-count 量測系統和 PDE 量測系統幾乎相同，唯一不同點在於我們使用了電動轉軸取代三軸基座上 x、y 方向的手動軸，此外，光點也透過微調光圈縮小至約略等於主動區電極大小，此時直徑大約在 1 μm 左右。

開始量測時，先使用 labview 程式控制電動轉軸，使得光點落在元件主動區邊緣，接著給予元件操作偏壓以及入射光，依照 4-3 節中的操作即可得到此點的光計數，接著再控制電動轉軸移動元件，使光點落到下個量測位置，逐一掃過整個主動區後，將各點的光計數彙整好即可得到元件的 2D mapping photo-count 分佈。

由於我們對 PD4 的實際結構仍舊不清楚，所以在此僅對 PD6 做討論，圖 4.19 為 PD6 在顯微鏡下的影像，由圖可看出，PD6 的電極並沒有採用以往圍繞整個主動區邊緣的設計方式，而是讓其只佔中心一部份，接著再由 metal 2 連接到 PAD 上，藉此減少邊緣電場的影響

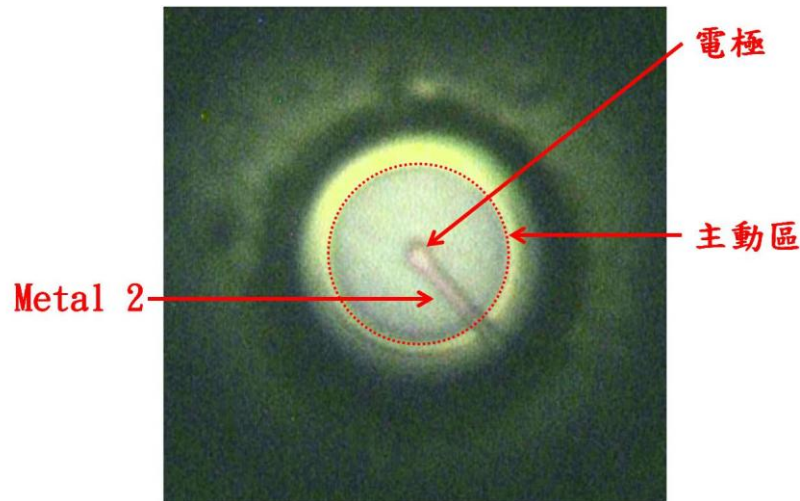


圖 4.19、PD6 在顯微鏡下的影像

圖 4.20 為 Chip10-PD6 分別在不同波長及超額偏壓時的 2D mapping photo-count 量測結果，由圖可看出，當入射光波長為 500 nm 時，主動區中心的光計數明顯小於元件周遭，且隨著超額偏壓增加，其差距更為明顯，相較之下，當入射光波長為 625 nm 或 750 nm 時，其變化卻微乎其微，我們推測是因為在短波長時，載子的最大吸收處較淺，使得中心電場明顯受到電極影響，造成其光計數較低；而在長波長時，載子的最大吸收處較深，所以電極對中心電場影響不大，使得元件中心處的光計數變化較小。

另外，當入射光波長為 500 nm 時，可看出元件中心偏右下角的光計數和左上角相比略為不同，我們推測是因為右下角剛好為連接電極的 metal 2 所在，所以對電場也會產生影響，但因其距離元件表面較遠，所以影響較不明顯。為了確認上述推測是否正確，我們在下個小節中使用 TCAD 做模擬，同時考慮鈍化層、

電極及 metal 2 的影響，藉此驗證量測結果是否正確。

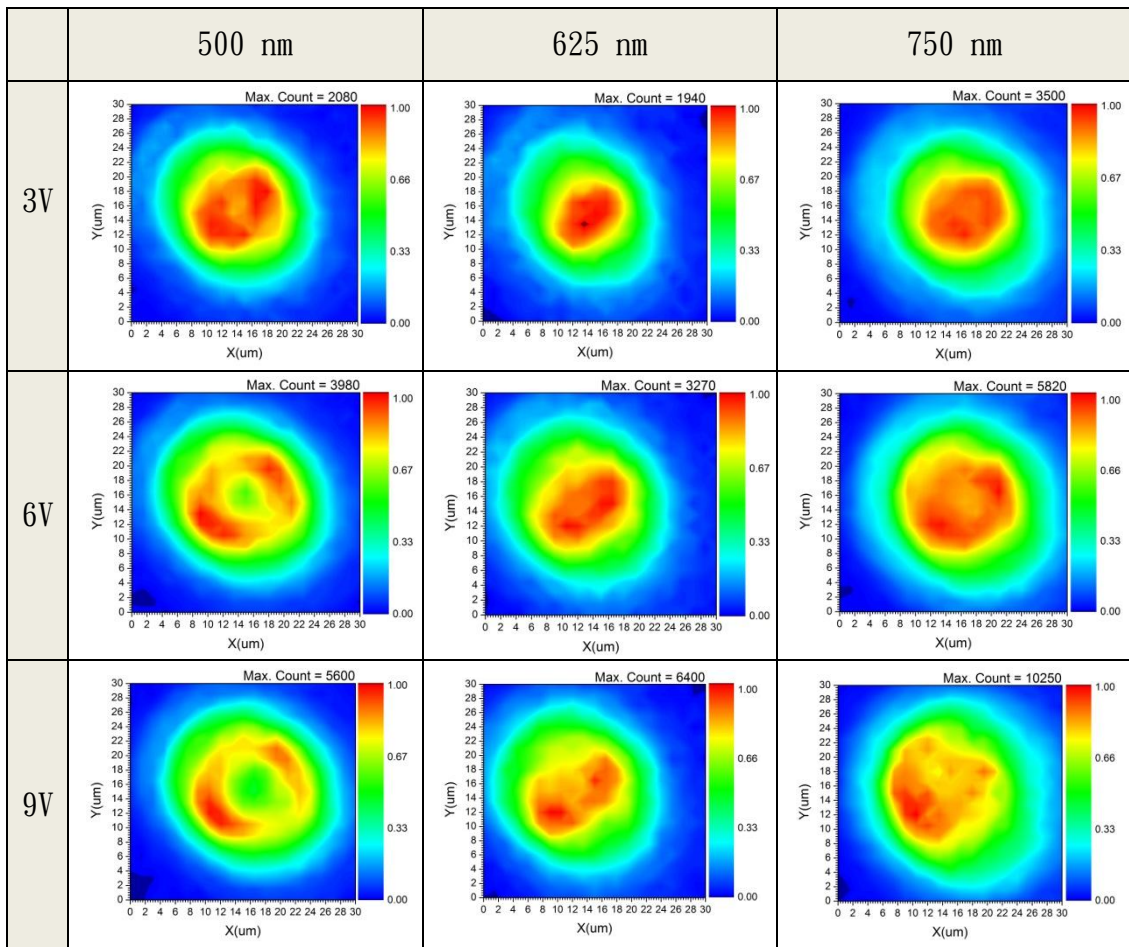


圖 4.20、Chip10-PD6 在不同波長及超額偏壓時的 2D mapping photo-count 分佈圖

4.4.2 TCAD 模擬：主動區電場分佈

為了了解鈍化層、電極及 metal 2 對主動區電場的影響，所以我們設計了兩個結構來模擬，圖 4.21 (a)、(b) 分別為平行及垂直電極方向之二維剖面結構，其中鈍化層的參數依照 TSMC 所提供的 T25HV 製程檔設定²，主動區直徑及深度分別為 $14\mu\text{m}$ 及 $1.2\mu\text{m}$ ，其餘設定則與 3.2 節中相同。

圖 4.22 (a)、(b) 分別為平行及垂直電極方向結構在超額偏壓 9 V 時的電場圖，比較兩圖後可看出，延伸出來的 metal 2 會影響下方的電場，造成左右兩邊電場不對稱。



圖 4.21、(a)平行電極方向的結構圖 (b)垂直電極方向的結構圖

² T25HV 表面介電質層總計厚度為 $7.76\mu\text{m}$ ，分別由介電常數 4.1、4.2 與 7.9 三種介電層組成

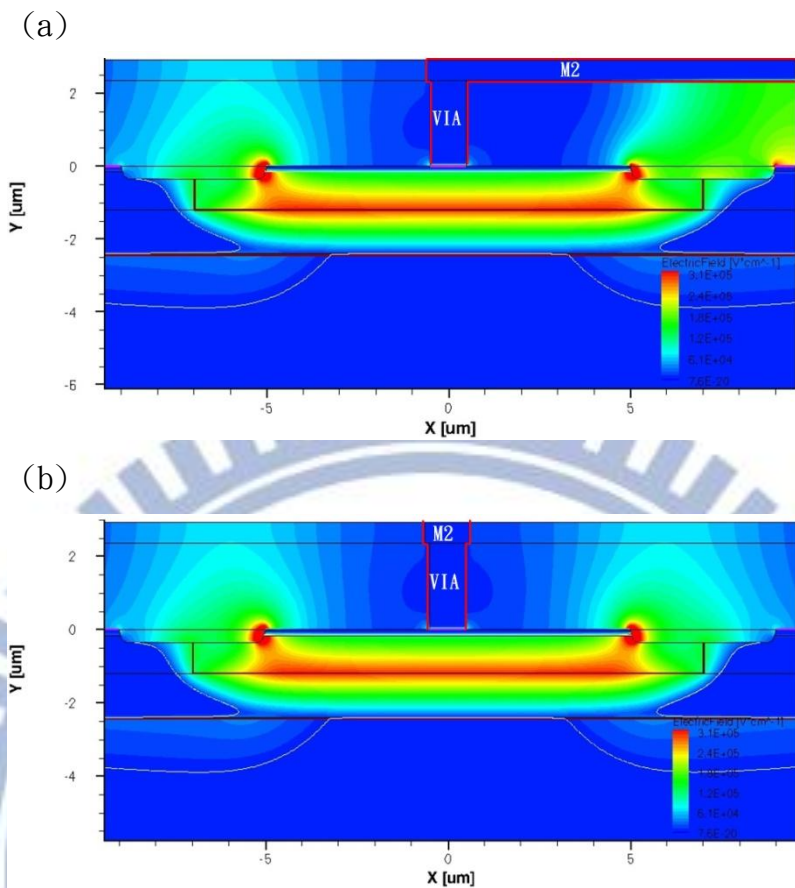


圖 4.22、超額偏壓 9 V 時的電場圖：(a)平行電極方向 (b)垂直電極方向

為了更清楚地看出主動區電場的分佈，我們以主動區界面 ($y = -1.2 \mu\text{m}$) 為中心，對平行電極結構的電場取五個深度做切線，如圖 4.23 所示，由圖可看出，電極的存在使得中心電場和兩側電場差異頗大，且距離表面越近，其影響就越明顯。此外，由圖也可看出，右側電場受到 metal 2 影響，所以略低於左側，但因為鈍化層的存在，所以影響較不明顯，不過仍和上述有一樣的趨勢，距離表面越近，其影響就越明顯。綜合以上模擬結果，我們可以相信量測結果正確，且和我們的推測相符合。

圖 4.24 為平行電極方向的結構在不同的超額偏壓下，左側電場最強處分別和中間電場最低處 (圖 4.24(a)) 及右側電場最高處的比例 (圖 4.24(b))，由圖可看出，當超額偏壓增加時，電場不均勻度越明顯，此外，當離表面越遠時，因

為離鈍化層、電極及 metal 2 較遠，所以受到的影響較少，和我們的量測結果相符合。

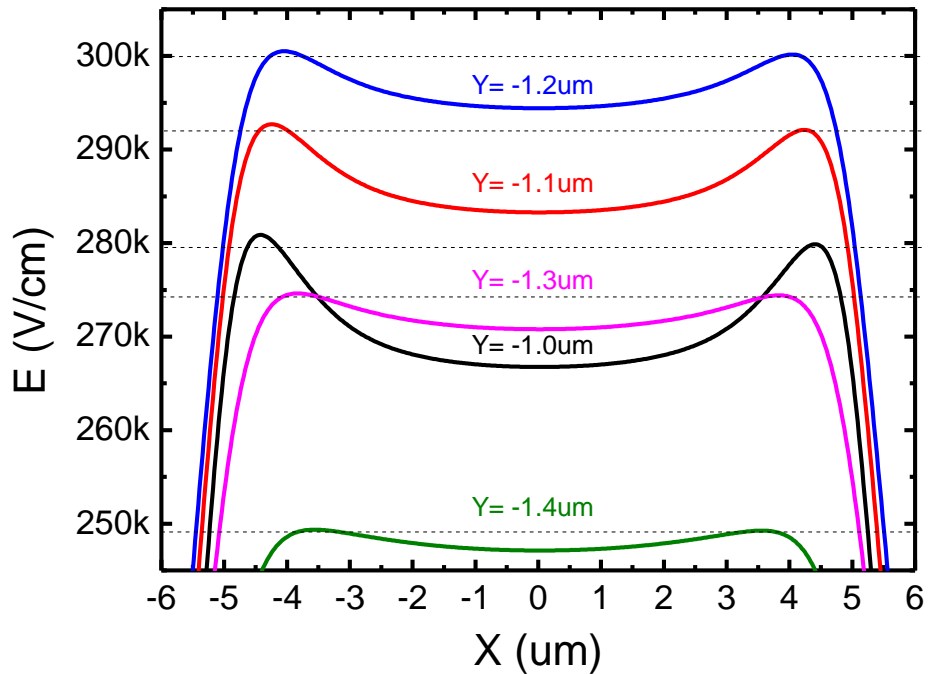


圖 4.23、平行電極方向的結構中，在主動區不同深度對電場作切線的分析圖

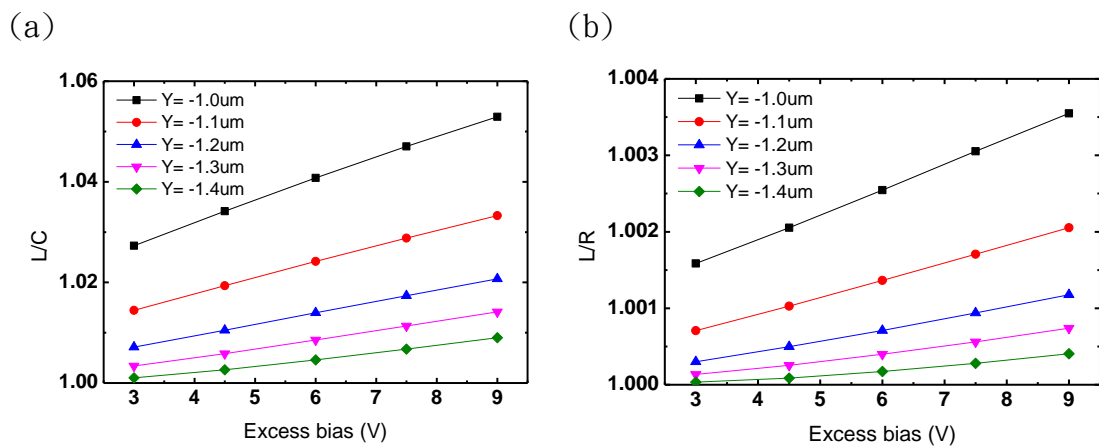


圖 4.24、平行電極方向的結構在不同的超額偏壓下：(a)左側電場最強處和中間電場最低處的比例 (b)左側電場最強處和右側電場最高處的比例

4.5 Jitter

在本論文中，我們使用被動式截止電路來達到重複偵測的功能，其 dead time 約為 $20\ \mu\text{s}$ ，所以 jitter (約數百 ps) 的影響微乎其微，但隨著主動式截止電路 (active quenching circuit, AQC) 的發展，SPAD 的 dead time 已可低到數個 ns 等級，此時 jitter 的存在便會影響到偵測的準確性及重複速度，所以在此我們先對 jitter 做量測分析，以利未來將元件結合主動式截止電路，同時我們也使用 TCAD 模擬來輔助分析，但因其無法模擬多次統計的結果，所以只能藉由模擬元件的暫態響應來猜測 jitter 大概的趨勢。

4.5.1 Jitter 實際量測

在 jitter 量測系統中，我們將光源換成了脈衝雷射，並透過顯微鏡直接聚焦在待測元件上，如圖 4.25 所示，而光點則調整至約略大於主動區。

開始量測時，先使用電腦控制 Agilent-6614C 輸出元件所需偏壓，接著控制脈衝雷射發射一雷射光進入黑箱內，於此同時，脈衝雷射會再輸出一觸發訊號給 TCSPC (time correlated single photon counting) card (TimeHarp 200)，使其開始計時，當元件照光發生崩潰後，會再產生一崩潰訊號到 TCSPC card 上，使其停止計時，接著透過電腦記錄兩個訊號的時間差，經由多次的統計後，我們可以得到一次數對時間的分佈，此分佈即為所謂的 jitter。

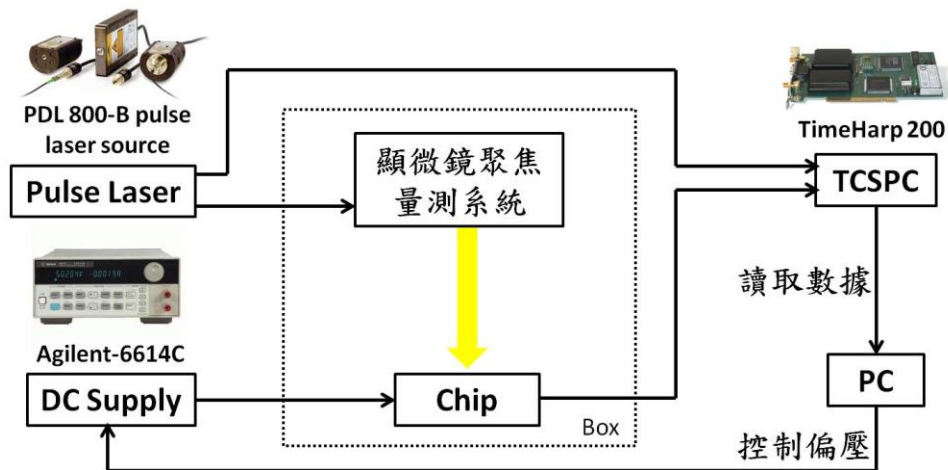


圖 4.25、Jitter 量測系統

由於儀器的限制，所以此次量測的解析度最低只到 33 ps，為了使數據更具可信度，所以我們使用學長所寫的程式來做擬合，同時擷取元件的 FWHM，其方法如下所示：

1. 將待擷取 FWHM 的 jitter 分佈從其峰值分成左右兩部分 (圖 4.21 (a))。
2. 將左半部透過鏡射畫成一完整的分佈，接著對其做擬合。由於此半部所統計到的載子幾乎都是在入射時便落到電場區，所以移動時只有漂移的機制存在，並沒有受到其它機制影響，因此載子呈現常態分佈，使用 Gauss 曲線擬合可得到較好的結果³ (圖 4.21 (b))。
3. 將右半部透過鏡射畫成一完整的分佈，接著對其做擬合。由於此半部所統計到的載子在入射時的位置不一，所以載子移動時除了漂移外，還存在擴散的機制，造成載子呈亂數分佈，此時使用非常態分佈為基準的 Lorentz 曲線來擬合會得到較好的結果⁴ (圖 4.21 (c))。
4. 分別對步驟 2 及 3 的擬合結果取 FWHM，再將兩個值平均即為所求

³ Gauss eq. : $y = y_0 + (A/(w*\sqrt{\pi/2})) * \exp(-2*((x-x_c)/w)^2)$

⁴ Lorentz eq. : $y = y_0 + (2*A/\pi) * (w/4 * ((x-x_c)^2 + w^2))$

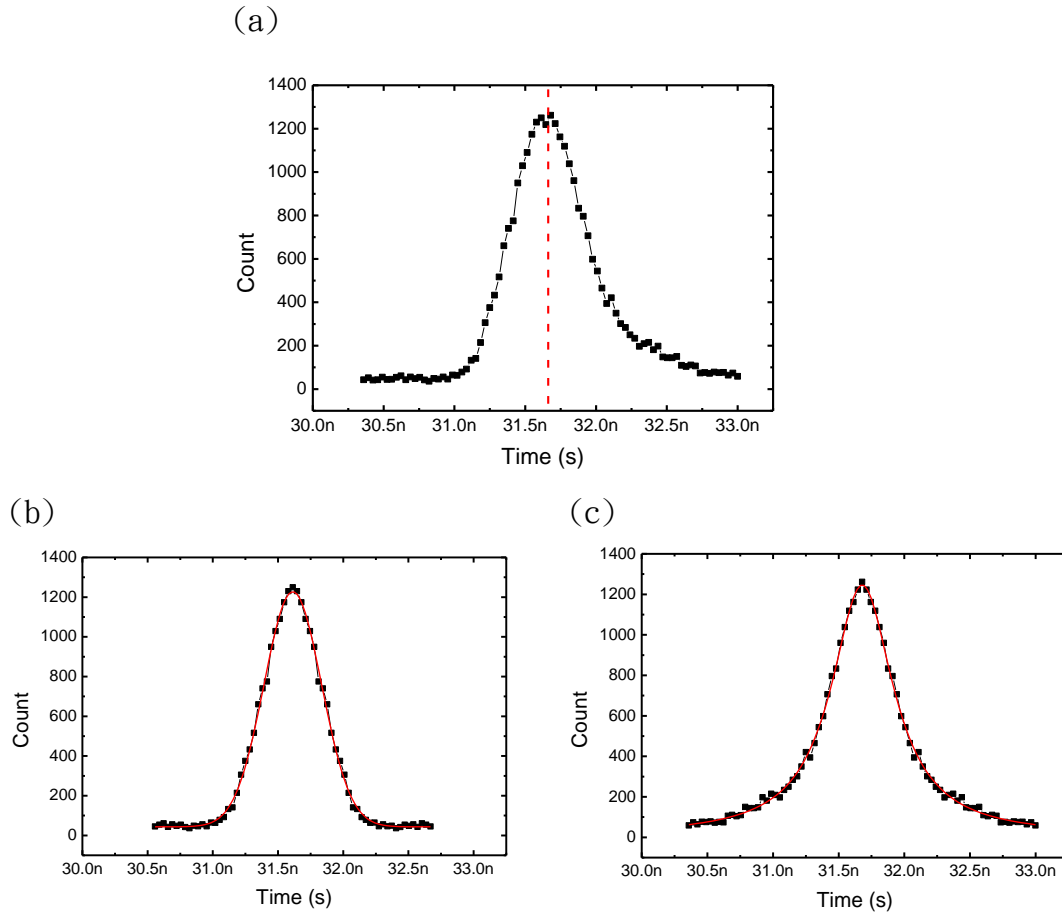


圖 4.26、(a) 待擷取 FWHM 的 jitter 分佈 (b) 經 Gauss 擬合後的左半部 jitter 分佈 (c) 經 Lorentz 擬合後的右半部 jitter

圖 4.27 及圖 4.28 分別為 PD6 在不同晶片及波長下之 FWHM 對偏壓的關係圖，由圖可看出，元件在波長 405 nm 時的 FWHM 皆大於波長 782 nm 的情況，我們推測這是因為 PD6 的主動區較深，所以在長波長時會有較低的 FWHM，此外，當偏壓變大時，所有元件的 FWHM 都有隨電場增加而減少的趨勢，為了確認以上結果是否正確，我們將在下個小節中使用 TCAD 模擬做驗證。

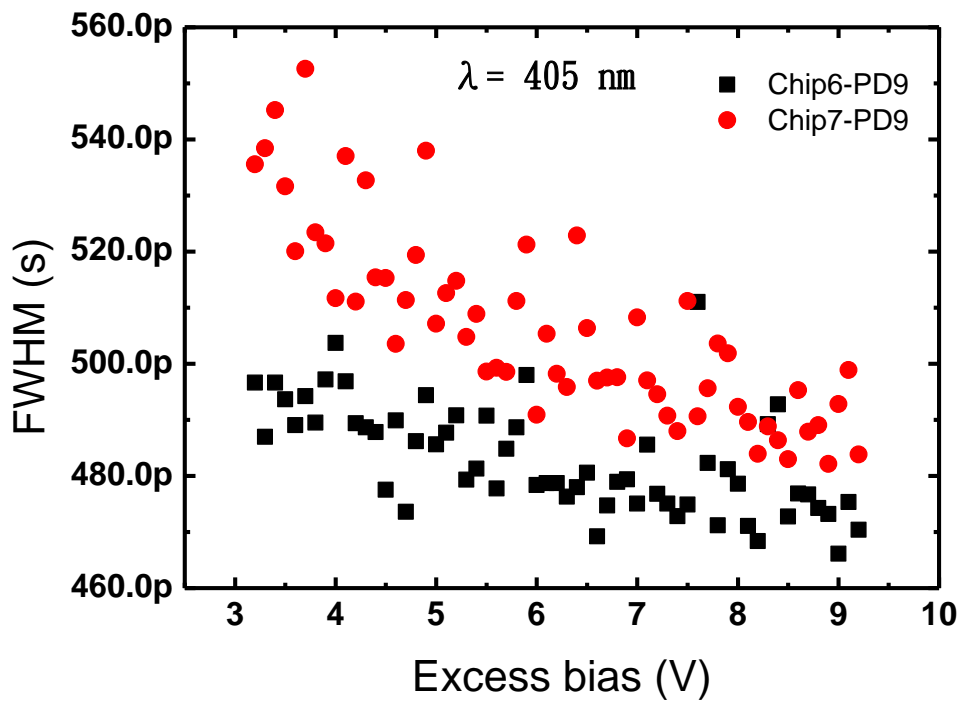


圖 4.27、PD6 在入射光波長 405 nm 下之 FWHM 與超額偏壓的關係圖

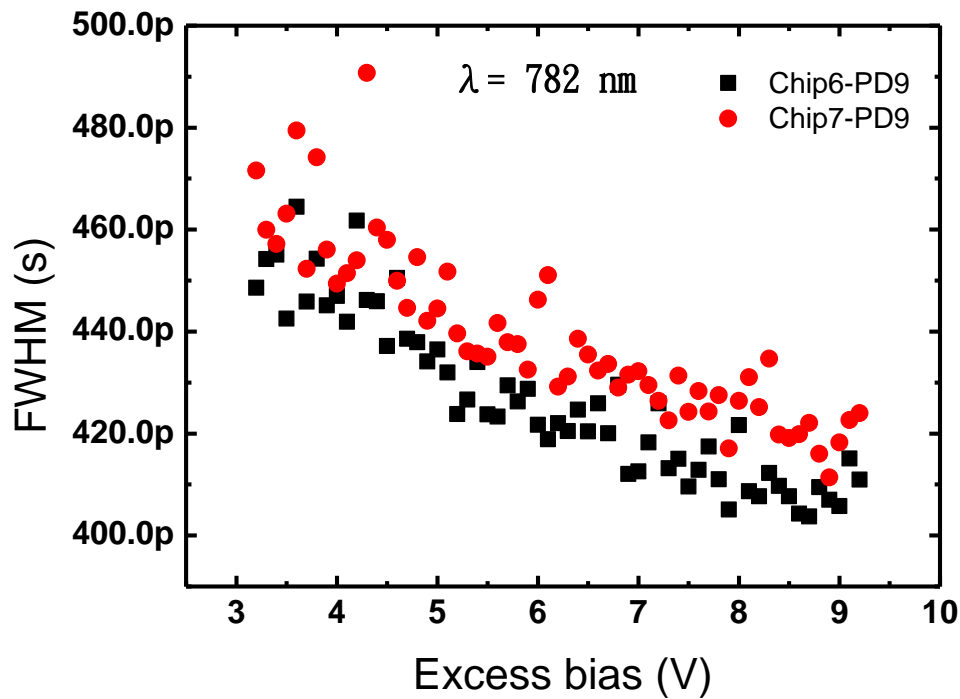


圖 4.28、PD6 在入射光波長 782 nm 下之 FWHM 與超額偏壓的關係圖

4.5.2 TCAD 模擬：PD6 在不同波長及偏壓下的暫態響應

我們使用了 TCAD 模擬來做為輔助，但因其無法模擬多次統計的結果，所以只能藉由模擬元件的暫態響應來猜測 jitter 大概的趨勢。

在此模擬中，參數設定皆與 4.4.2 節中相同，但因加入鈍化層及電極時會使模擬變得極為耗時，所以在此不考慮其影響。圖 4.29 及圖 4.30 為 PD6 分別操作在 75 %及 99 %崩潰電壓時，不同波長下的暫態模擬，為了比較上的方便，所以我們將曲線歸一化處理後再做圖，並將結果整理於表 4-1 中，由表可知，長波長脈衝雷射入射時有較低的 FWHM，此結果和我們在上節中的猜測相符合，此外，當所加偏壓愈大時，FWHM 也會因電場變強而略為減少，綜合以上結果，皆與實際量測的趨勢相同，所以我們可確認量測結果具一定的可信度。

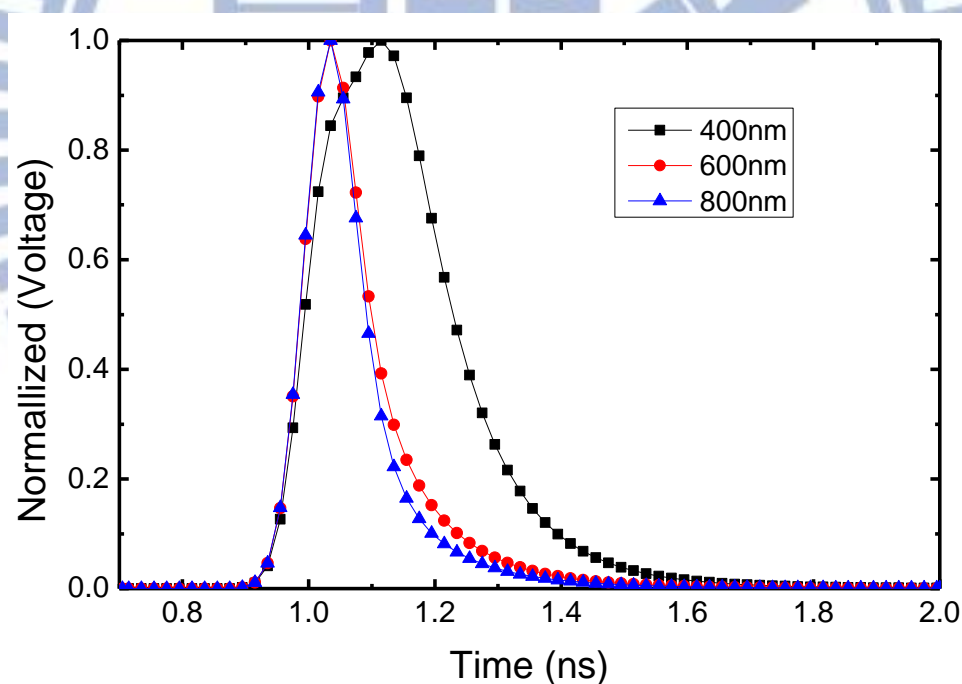


圖 4.29、PD6 操作在 75 %崩潰電壓時，不同波長下的暫態模擬

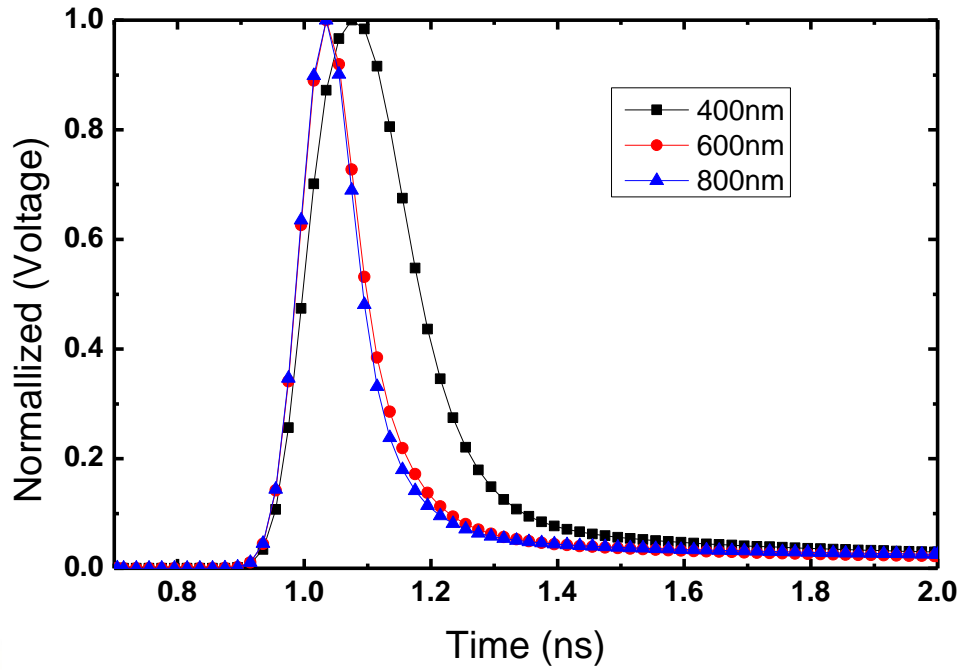


圖 4.30、PD6 操作在 99 % 崩潰電壓時，不同波長下的暫態模擬

| | 400 nm | | 600 nm | | 800 nm | |
|-----------|---------------|---------------|---------------|---------------|---------------|---------------|
| Bias (V) | 75 % V_{BD} | 99 % V_{BD} | 75 % V_{BD} | 99 % V_{BD} | 75 % V_{BD} | 99 % V_{BD} |
| FWHM (ps) | 236.9 | 186.2 | 114.3 | 113.2 | 107.6 | 106.6 |

表 4-1、PD6 在不同波長及偏壓下的 FWHM

第 5 章 元件暫態模擬與晶片設計

在此章中，我們以前一章中對 jitter 的探討為基礎，設計兩個對比結構，藉此研究元件在不同波長時，由不同載子引發崩潰後對 jitter 的影響，目前此設計已通過 CIC 審查，並於晶片製作階段，所以本章僅介紹元件架構與設計概念，實際量測則必須等晶片製作完成後才能進行。

5.1 架構與設計概念

因為矽的吸收係數會隨波長減少而呈指數增加（圖 5.1）[17]，所以我們可以改變入射光的波長來調控光入射元件的深度，藉此了解元件內光載子產生位置不同對 jitter 的影響，此外，由於電子的移動速度較快，所以推測由電子引發崩潰產生的 jitter 分佈會比較窄，為了得到驗證，我們設計出兩個摻雜類型相反的結構，如圖 5.2 所示，上圖為結構 N，主動區由 P+_HVNW 組成，下圖則為結構 P，主動區由 N+_HVPW 組成，希望藉此可以比較不同載子引發崩潰後對 jitter 的影響，其設計概念將於下面兩個段落中做說明。另外，雖然已知 jitter 會隨主動區直徑增加而變大，但兩者之間的關係式仍舊還是不明朗，所以此次下線我們分別對兩個結構的主動區直徑做調整，設計出 $6\ \mu\text{m}$ 、 $9\ \mu\text{m}$ 、 $12\ \mu\text{m}$ 、 $18\ \mu\text{m}$ 以及 $24\ \mu\text{m}$ 五種尺寸，以期能夠從中得到解答。

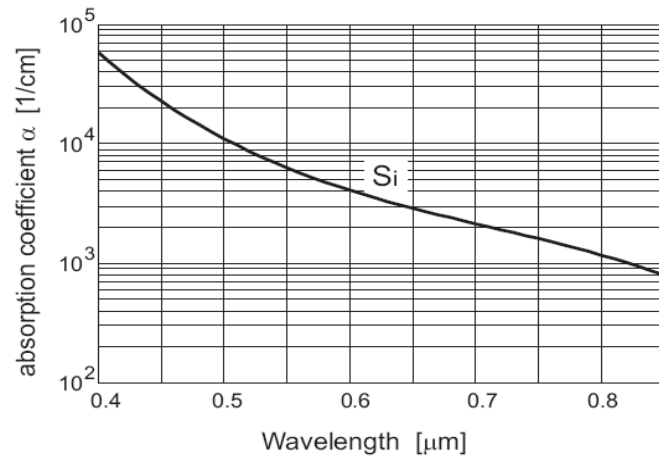
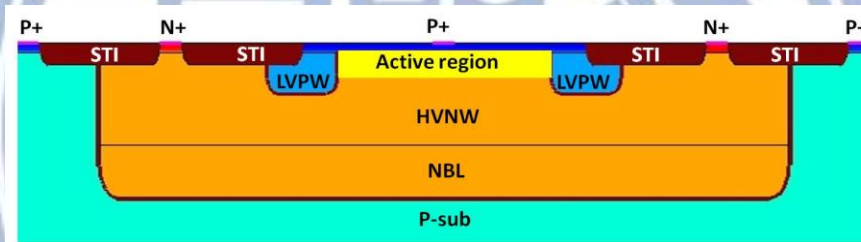


圖 5.1、矽光偵測器入射光波長與吸收係數關係圖[17]

結構 N : P+_HVNW



結構 P : N+_HVPW

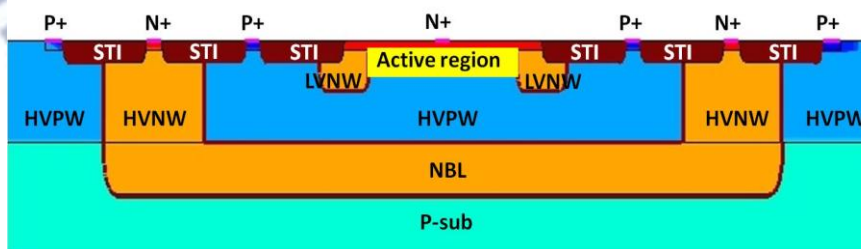


圖 5.2、結構 N 與結構 P 的示意圖

接著說明兩種對比結構在不同波長入射光下，光載子在元件內移動的情況，圖 5.3 為短波長入射光下的示意圖，此時光載子在 P^+ (N^+) 區生成，在結構 N 中 (圖 5.3 (a))，由於 P^+ 接負電的關係，所以產生的電洞會由 P^+ 電極跑掉，電子則被電場掃入主動區，在獲得足夠能量後便引發累增崩潰；同理可知結構 P (圖 5.3 (b)) 在同樣的情況下，電子會由接正電的 N^+ 電極跑掉，並由電洞引發累增崩潰，由於電子電洞引發累增崩潰所需的能量不同 (在矽中，電子為 3.6 eV，電洞為 5 eV) [9]，所以可藉此觀察電子與電洞引發累增崩潰的差異性。

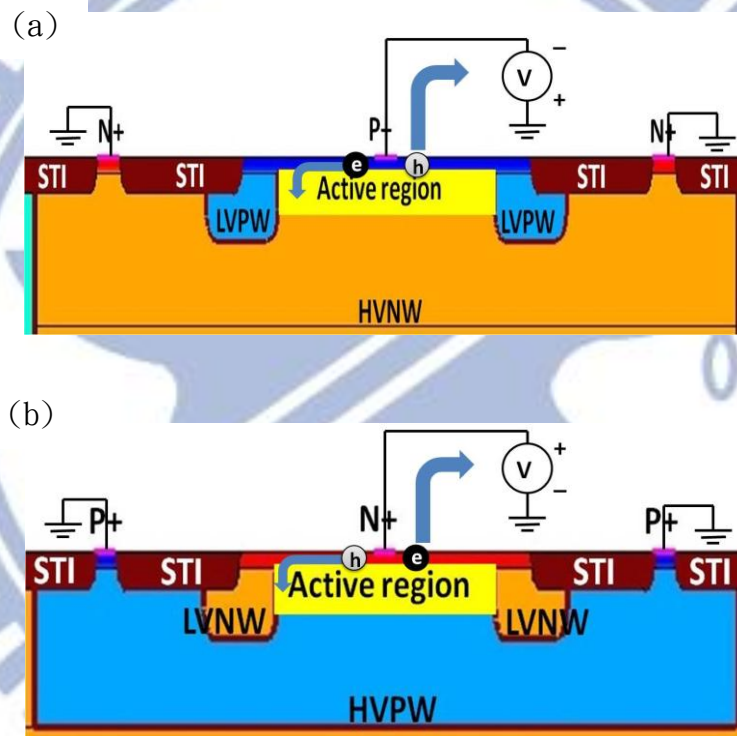


圖 5.3、短波長入射光下，載子移動示意圖：(a)結構 N (b)結構 P

圖 5.4 則為長波長入射光下的示意圖，此時光載子在主動區下方生成，所以產生的電子電洞對可能落在低電場區或是中性區，必須經由漂移或是擴散的方式到達主動區才能引發累增崩潰，在結構 N 中（圖 5.4 (a)），電子會由接地的 N^+ 電極端跑掉，而電洞則會朝接負電的 P^+ 電極端移動，最後進入主動區引發累增崩潰；同理在結構 P 中（圖 5.4 (b)），電洞會由接地的 P^+ 電極端跑掉，並由電子引發累增崩潰，因為電子電洞的遷移率及擴散係數不同，所以可藉此了解不同載子在移動方面對 jitter 的影響。

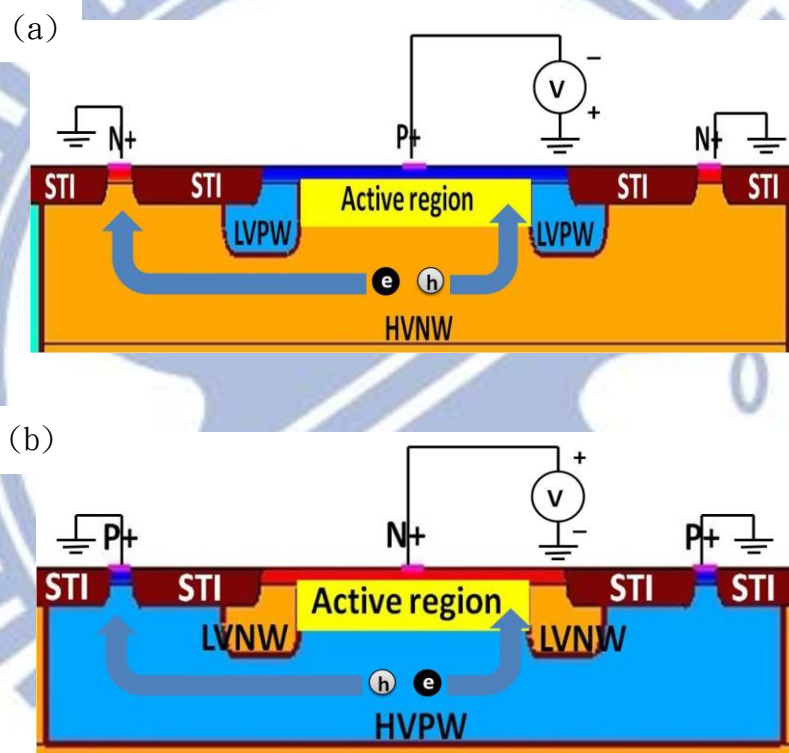


圖 5.4、長波長入射光下，載子移動示意圖：(a)結構 N (b)結構 P

5.2 TCAD 電性模擬

為了確保結構 N 與結構 P 的可行性，所以我們先使用 TCAD 做電性模擬，其模擬參數如下所示：

主動區直徑：6 μm P^+ (N^+) 摻雜濃度： $1\text{e}19 \text{ cm}^{-3}$

LV-well 摻雜濃度： $1\text{e}17 \text{ cm}^{-3}$ HV-well 摻雜濃度： $3\text{e}16 \text{ cm}^{-3}$

NBL 摻雜濃度： $4\text{e}16 \text{ cm}^{-3}$ P-substrate 摻雜濃度： $1\text{e}15 \text{ cm}^{-3}$

模擬結果兩個結構的崩潰電壓約為逆偏 26.5 V，圖 5.5 分別為其在逆偏 25 V 時的電場及 ionization rate 分佈，雖然保護環仍有邊緣電場產生，但由 ionization rate 分佈可判斷載子主要還是集中在主動區引發累增崩潰。

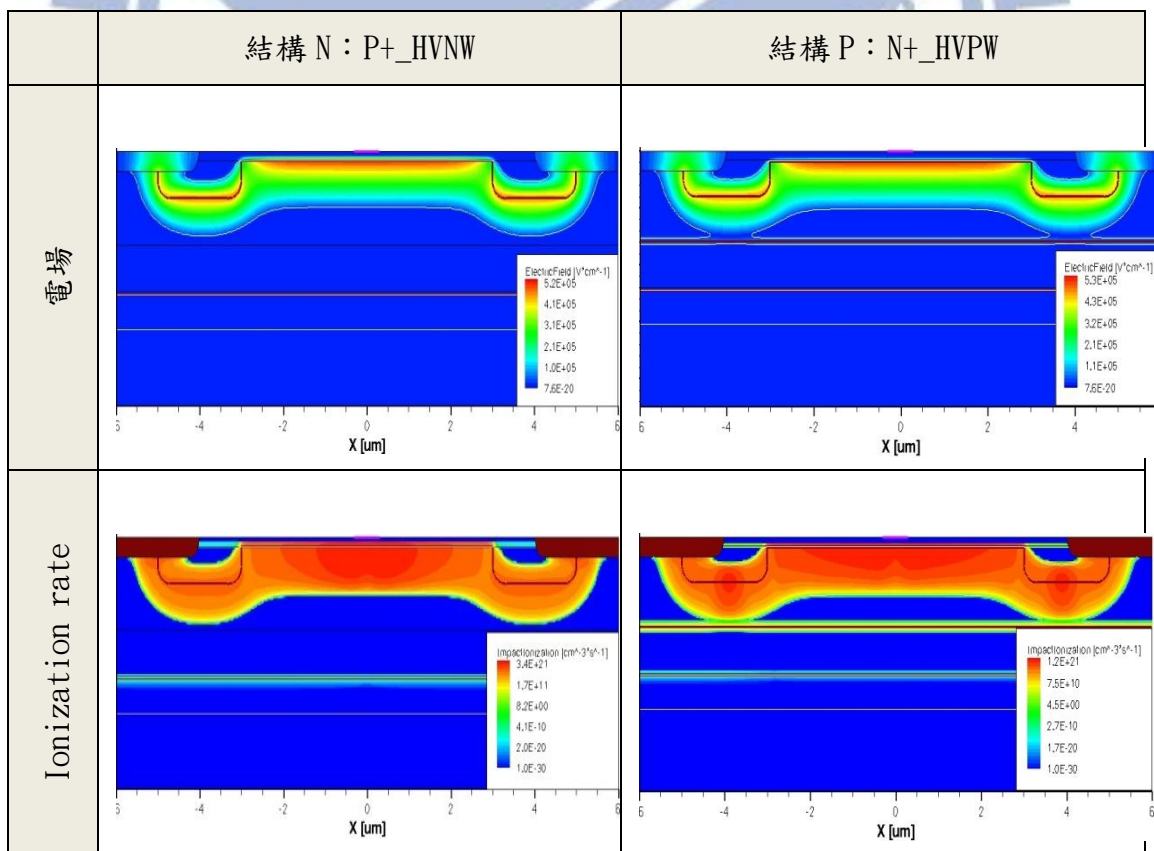


圖 5.5、結構 N 及結構 P 於逆偏 25 V 時的電場及 ionization rate 分佈

5.3 EMW 光學模擬

光入射到元件時，其強度會隨入射深度增加而呈指數衰減，如下所示：

$I \propto e^{-\alpha x}$ (x 為入射深度， α 為吸收係數)，其中 α 會隨波長增加而變小，所以入射光波長越短，光越容易被吸收，使得穿透路徑變短，利用 TCAD-EMW 模擬軟體，可得到兩種結構在不同波長下的 optical generation rate (圖 5.6 與圖 5.7)。

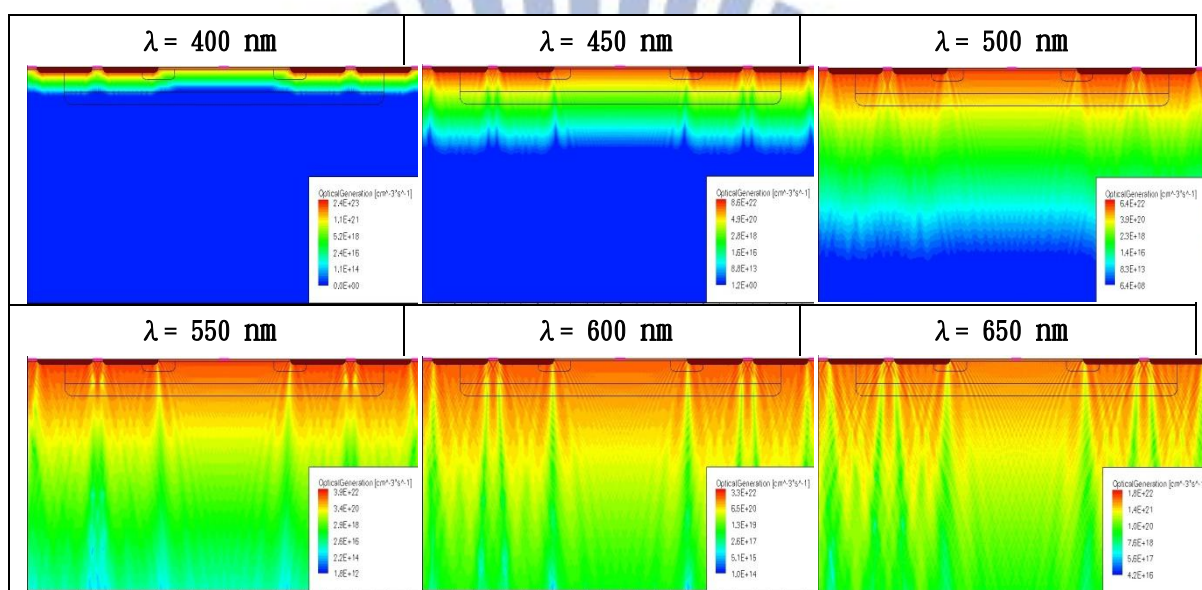


圖 5.6、結構 N 在不同波長下的 optical generation rate

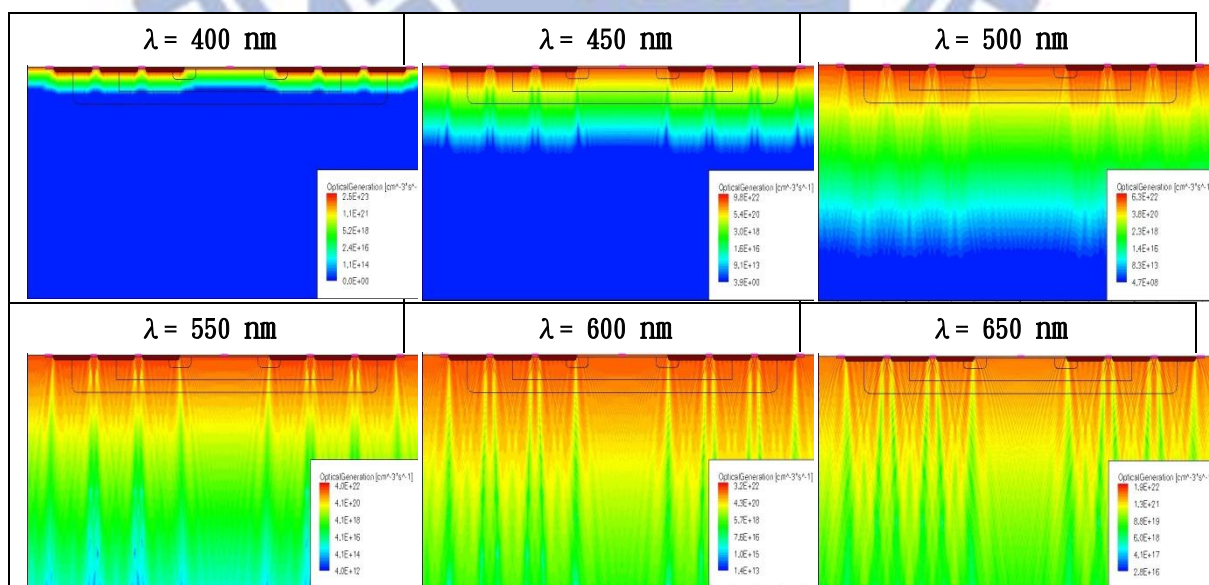


圖 5.7、結構 P 在不同波長下的 optical generation rate

5.4 暫態響應模擬

由於使用 Sentaurus-TCAD 無法模擬多次統計的結果，所以我們只能藉由模擬暫態響應來猜測 jitter 大概的趨勢，以下我們將分二部份討論，其中使用的脈衝雷射半高寬皆為 50 ps。

5.4.1 光垂直入射在整個元件上之模擬結果

在逆偏壓 20 V 下，分別將波長 400 nm 及 450 nm 的脈衝雷射垂直入射（無聚焦）到整個元件上，我們可得到圖 5.8 的模擬曲線，並將其結果整理於表 5-1 中，由表可知，因為入射光在波長 400 nm 的穿透深度較 450 nm 時淺，所以載子必須多漂移一小段距離才能到達主動區，造成其 FWHM 及 FW (1/100) M 都較 450 nm 時高。此外，由圖也可看出不同載子引發崩潰時，jitter 的分佈會有所差異。

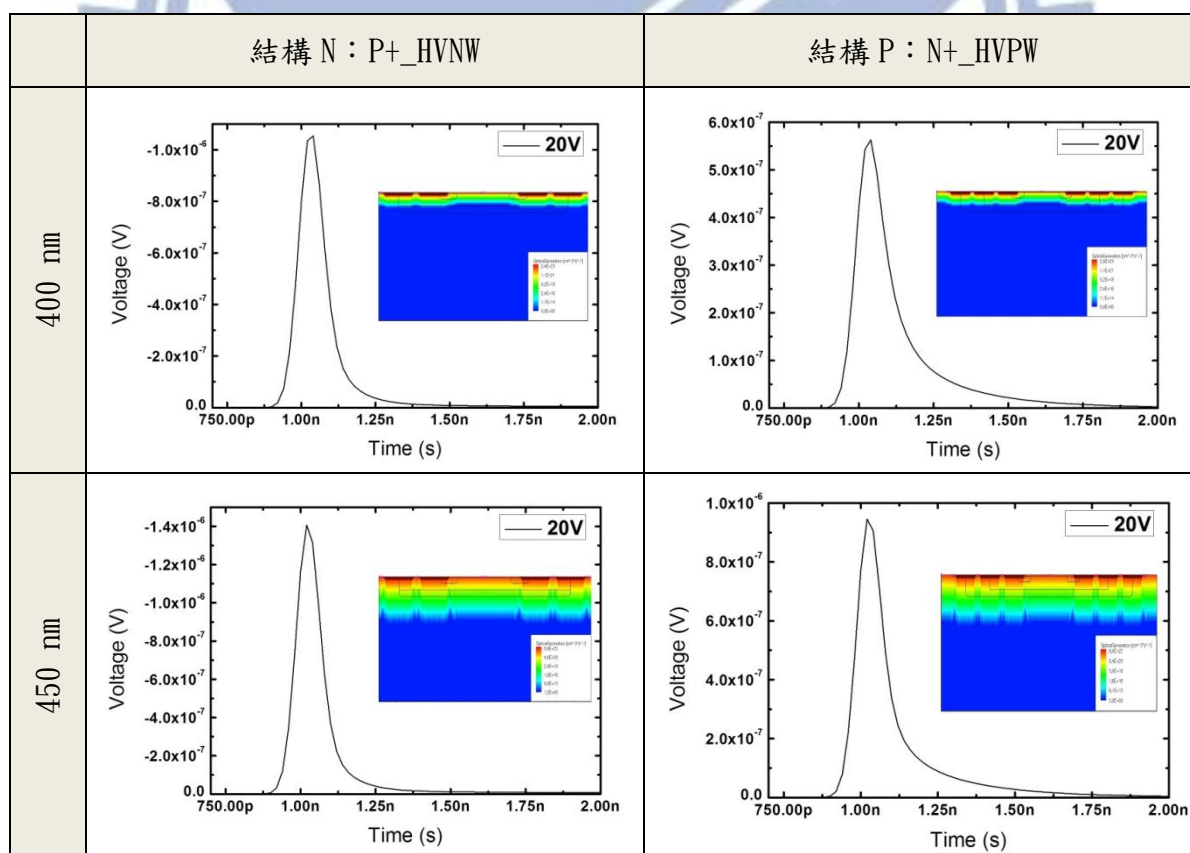


圖 5.8、兩種結構分別在脈衝雷射波長 400 nm 及 450 nm 時的暫態響應

| | FWHM (ps) | FW (1/100) M (ps) |
|---------------|-----------|-------------------|
| 結構 N : 400 nm | 102 | 519 |
| 結構 N : 450 nm | 97 | 515 |
| 結構 P : 400 nm | 123 | 1584 |
| 結構 P : 450 nm | 103 | 1559 |

表 5-1、光垂直入射在整個元件上之半高寬及百分之一高寬值

5.4.2 光入射在主動區上方不同位置之模擬結果

在此節中，我們使用點光源來模擬光聚焦在主動區上不同位置時的差異，如圖 5.9 所示，以元件中心為原點，我們分別在距離原點 $0 \mu\text{m}$ 、 $1 \mu\text{m}$ 、 $2 \mu\text{m}$ 及 $3 \mu\text{m}$ （主動區邊緣）處設定點光源，對結構 N 及結構 P 做暫態模擬，其中入射光波長為 400 nm ，操作偏壓為逆偏 20 V ，為了方便做探討，我們將其模擬結果整理於表 5-2 中，由表可看出離主動區中心愈近，FWHM 及 FW (1/100) M 的值便愈小，但 $1 \mu\text{m}$ 與 $2 \mu\text{m}$ 的差異卻不大，其原因有待經由量測來釐清。

最後，我們將上述模擬結果與目前的文獻做比較，並將內容整理於附錄二中。

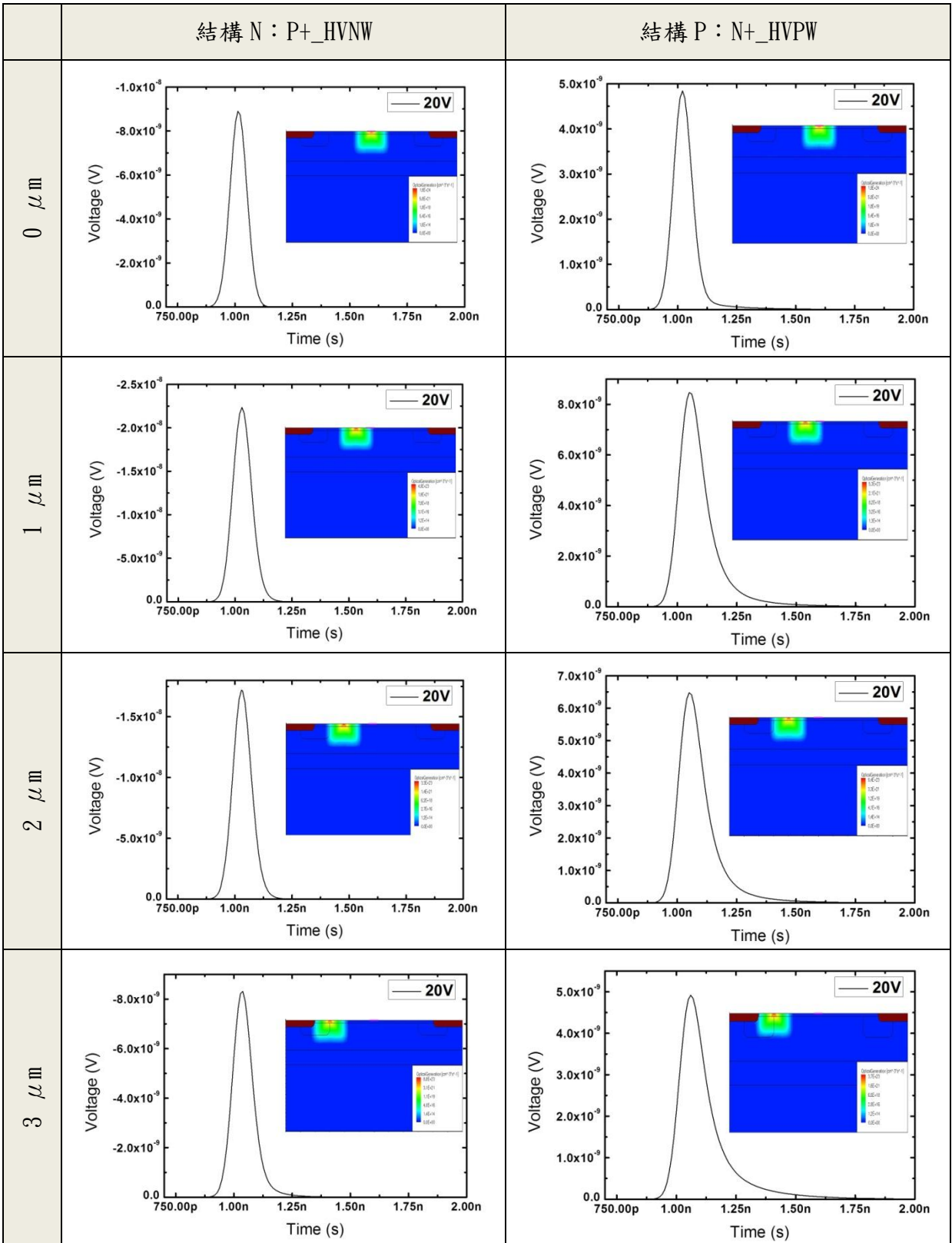


圖 5.9、使用點光源模擬光載子在主動區上方不同位置生成時的暫態響應

| | FWHM (ps) | FW (1/100) M (ps) |
|------------------------|-----------|-------------------|
| 結構 N : 0 μm | 85 | 222 |
| 結構 N : 1 μm | 95 | 260 |
| 結構 N : 2 μm | 94 | 261 |
| 結構 N : 3 μm | 98 | 333 |
| 結構 P : 0 μm | 94 | 483 |
| 結構 P : 1 μm | 125 | 572 |
| 結構 P : 2 μm | 124 | 566 |
| 結構 P : 3 μm | 132 | 702 |

表 5-2、光入射在主動區上方不同位置之半高寬及百分之一高寬值



第 6 章 總結與未來展望

在此論文中，歸功於自動化量測系統的建立，使得我們所得到的數據不僅可有效避免人為誤差，同時還具有一定程度的重現性。此外，新量測系統的建立，也讓我們對元件有更進一步的了解，在 2D mapping photocount 量測中，透過其量測結果的分析，我們可推得整個主動區的電場分佈，藉此了解元件架構改變後造成的影響。而在 jitter 量測中，透過對比結構的設計，我們可以探討不同載子在元件內移動及引發崩潰的機制，藉此設計出一低 jitter 的架構。

經由上述的過程，我們期待未來能有效地改善元件的 jitter 及 DCR，並且能結合主動式截止電路，製作出低雜訊且高速的單光子偵測器，當此工作完成後，陣列的製作便成為我們的下一個目標，為了量測上的便利性，我們預計使用 FPGA (field programmable gate array) 來搭配元件⁵，藉此先對陣列的特性做探討，當對其有一定的了解後，我們期許最終能自行製作出影像感測元件，並可廣泛應用在各個領域中。

⁵ FPGA 是一種可以重複改變組態的電路，可依設計者的需要加以改變，並提供各種基本功能

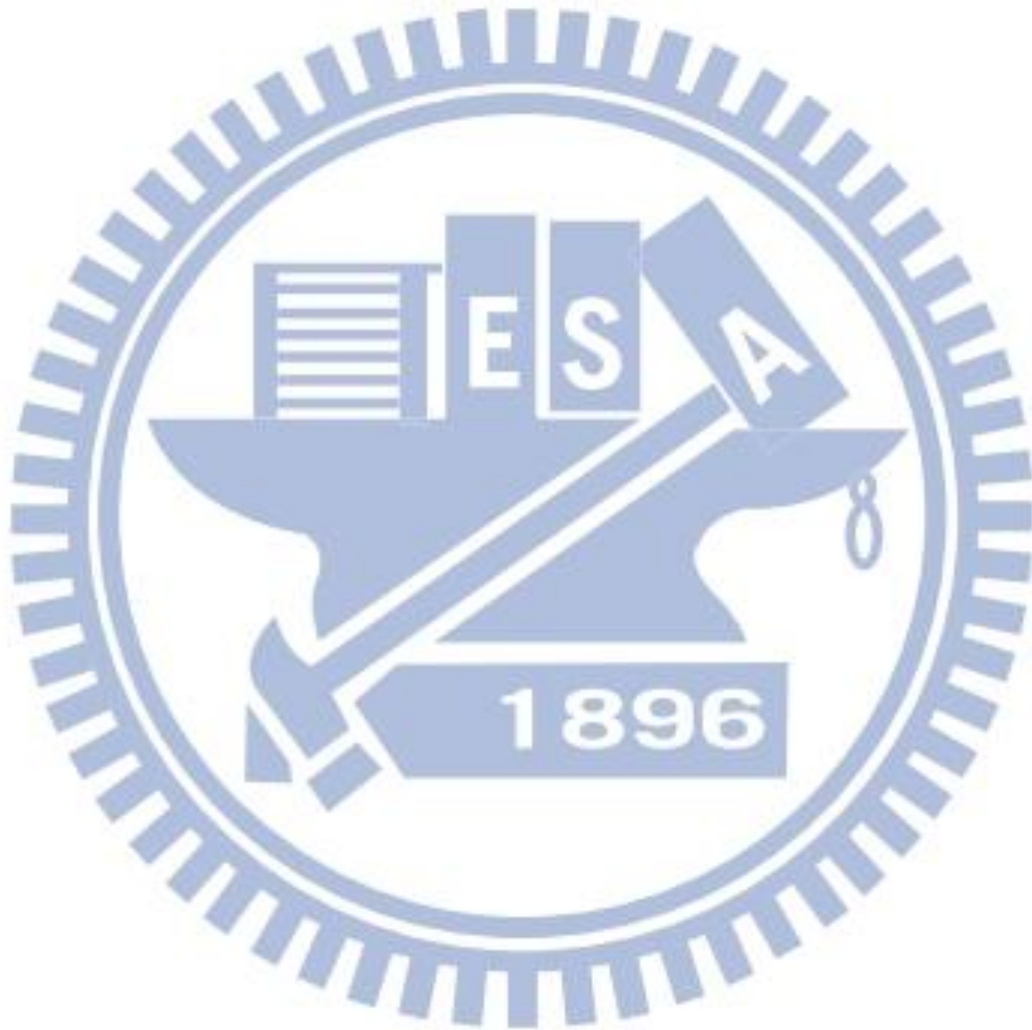
參考文獻

- [1] Y. Yamashita, H. Takahashi, S. Kikuchi, K. Ota, M. Fujita, S. Hirayama, T. Kanou, S. Hashimoto, G. Momma, S. Inoue, A 300mm wafer-size CMOS image sensor with in-pixel voltage-gain amplifier and column-level differential readout circuitry, IEEE Int. Solid State Circuit Conf., pp. 408-410, (2011).
- [2] S. Burri, E. Charbon, SPAD image sensors : from Architectures to Applications, Imaging Systems and Applications(ISA), (2012) .
- [3] H.T.Yen, InGaAs avalanche photodiode for single-photon-detector application, *Master thesis*, National Chaio Tung University, Taiwan, (2007).
- [4] G. F. Dalla Betta, Avalanche photodiodes in submicron CMOS technologies for high-sensitivity imaging, Rijeka, InTech, (2011).
- [5] B. F. Aull, A. H. Loomis, D. J. Young, R. M. Heinrichs, B. J. Felton, P. J. Daniels, and D. J. Landers, Geiger-mode avalanche photodiodes for three-dimensional imaging, Lincoln Lab. Journal, Vol13, No 2, pp. 335-350, (2002).
- [6] C. Niclass, M. Sergio, E. Charbon, A single photon avalanche diode array fabricated in deep-submicron CMOS technology, in Proceedings, Design, Automation and Test in Europe, 2006, vol. 1, pp. 1-6, (2006).
- [7] S. Cova, M. Ghioni, A. Lacaita, C. Samori, and F. Zappa, Avalanche photodiodes and quenching circuits for single-photon detection, Applied Optics, 35(1996), 1956.
- [8] C. Niclass, M. Gersbach, R. Henderson, L. Grant, E. Charbon, A single photon avalanche diode implemented in 130-nm CMOS technology, IEEE

- Journal Of Selected Topics In Quantum Electronics, vol. 13, no. 4, July/August, (2007).
- [9] S.-M. Sze, Physics of Semiconductor Devices, 3rd , pp.42-46, Wiley, (2006).
- [10] A. G. Stewart, L. Wall, J. C. Jackson, Properties of silicon photon counting detectors and silicon photomultipliers, International Journal of Optics. 56, 2, (2009).
- [11] S.-M. Sze, Physics of Semiconductor Devices, 3rd , p.104, Wiley, (2006).
- [12] W. G. Oldham, R. R. Samuelson, P. Antognetti, Triggering phenomena in avalanche diodes, IEEE Trans. on Electron Devices. 19, 9, (1972).
- [13] S. Donati, Photodetectors Devices Circuit and Application, (2000).
- [14] S. Cova, M. Ghioni, A. Lotitio, I. Rech, F. Zappa, Evolution and prospects for single-photon avalanche diodes and quenching circuits, Journal of Modern Optics, vol. 51, Issue 9., pp.1267-1288, (2004).
- [15] A. Ingargiola, M. Assanelli, A. Gallivanoni, I. Rech, M. Ghioni, S. Cova, Avalanche buildup and propagation effects on photon-timing jitter in Si-SPAD with non-uniform electric field, Proceedings of the SPIE, Volume 7320 (2009)., pp. 73200K-73200K-12, (2009).
- [16] F.Z.Hsu, Single photon avalanche diode with low dark count rate in standard CMOS technology, *Master thesis*, National Chaio Tung University, Taiwan, (2012).
- [17] S. Radovanovic, A. J. Annema, B. Nauta, High-speed photodiodes in standard CMOS technology, Print Partners Ipskamp, (2004).
- [18] J. A. Richardson, E. A. G. Webster, L. A. Grant, R. K. Henderson, Scaleable single-photon avalanche diode Structures in nanometer CMOS

technology, IEEE Electron Devices Society, Volume : 58, Issue : 7, pp. 2028-2035, (2011).

- [19] S. Tisa, F. Guerrieri, F. Zappa, Variable-load quenching circuit for single-photon avalanche diodes, Optics Express, Vol. 16, Issue 3, pp. 2232-2244, (2008).



附錄一 元件在不同晶片時的崩潰電壓

| 編號 | PD1 | PD2 | PD3 | PD4 | PD5 | PD6 |
|--------|----------------|-------|-------|-------|-------|-------|
| Chip1 | -22.8 | -22.7 | -74.5 | -73.8 | X | -73.8 |
| Chip2 | -22.6 | -22.5 | -75.6 | -75.1 | -80.6 | -75.5 |
| Chip3 | X ⁶ | -22.5 | -74.9 | -74.5 | -79.4 | -74.3 |
| Chip4 | -22.8 | -22.7 | -74.7 | -74.3 | -79.8 | -75.0 |
| Chip5 | -22.8 | -22.7 | -74.6 | -74.4 | -80.7 | -75.7 |
| Chip6 | -22.7 | -22.6 | -73.4 | -73.2 | -80.0 | -75.3 |
| Chip7 | -22.8 | -22.7 | -75.0 | -74.4 | -80.0 | -74.8 |
| Chip8 | -22.7 | -22.6 | -74.7 | -74.1 | -79.0 | -74.4 |
| Chip9 | -22.7 | -22.6 | -75.7 | -75.0 | -80.3 | -74.9 |
| Chip10 | X | -22.7 | -73.9 | -73.6 | -79.7 | -75.2 |

⁶ X 為打線脫落之元件

附錄二 Jitter 比較表

| | This work (Simulation) | | J. A. Richardson 2011[18] | | S. Tisa 2008[19] |
|----------------------------|----------------------------|-------------------|------------------------------|-----------------|----------------------------|
| Diameter | 6 μm | | 4 μm | 8 μm | 20 μm |
| Breakdown Voltage | -26.5V | | -14.36V | | -24V |
| Process | 0.25 μm HV CMOS | | 0.13 μm CMOS | | 0.35 μm HV CMOS |
| Pulsed Laser Wavelength | 450nm | | 470nm | | 820nm |
| Pulse Width | 50ps | 10ps ⁷ | N/A | | <10ps |
| FWHM | 91ps | 32ps | 160ps | 184ps | 39ps |
| FW(1/100)M | 251ps | 127ps | 780ps | 950ps | 387ps (617ps) ⁹ |
| DCR | 180 ⁸ | | N/A | 25 | 2000 |
| PDE | 22% | | N/A | 25% | 31% |

⁷ 為了和文獻[19]做比較，所以我們將波長 450nm 的雷射聚焦在結構 N 的主動區上，並改變 pulse width 來做暫態模擬。

⁸ 此次下線結構 P+_HVNW 與文獻[19]相似，假設兩者的 Dark Count 比值和面積比值一樣，可藉此推估此次下線結構的 Dark Count 約為： $2000 \times \left(\frac{6}{20}\right)^2 = 180$

⁹ 文獻[19]使用了 820nm pulse laser 當光源，所以光的穿透深度較深，造成 Jitter 會另外受到 Neutral Region 的影響，而內文有自行估算其影響值約為 230ps，所以表中以扣除後的值(387ps)來比較。

簡歷 (VITA)

姓名：李書誠

性別：男

出生年月日：民國75年5月31日

籍貫：台灣省彰化縣

學歷：

國立彰化高級中學 (2001.9 - 2004.6)

國立交通大學電子工程系學士 (2004.9 - 2008.6)

國立交通大學電子工程系碩士 (2010.9 - 2013.4)

碩士論文題目：

單光子崩潰二極體之光子偵測特性

Photon Detection Characteristics of Single Photon Avalanche Diode

