

國立交通大學

管理學院(工業工程與管理學程)碩士班

碩士論文

利用實驗設計法改善晶圓測試誤宰問題
-以 A 晶圓測試廠為例

Using Design of Experiment to Improve Wafer
Testing Overkill Problem-Case Study of A
Wafer Testing Company

1896

研究生：廖國欣

指導教授：張永佳博士

中華民國一百零一年七月

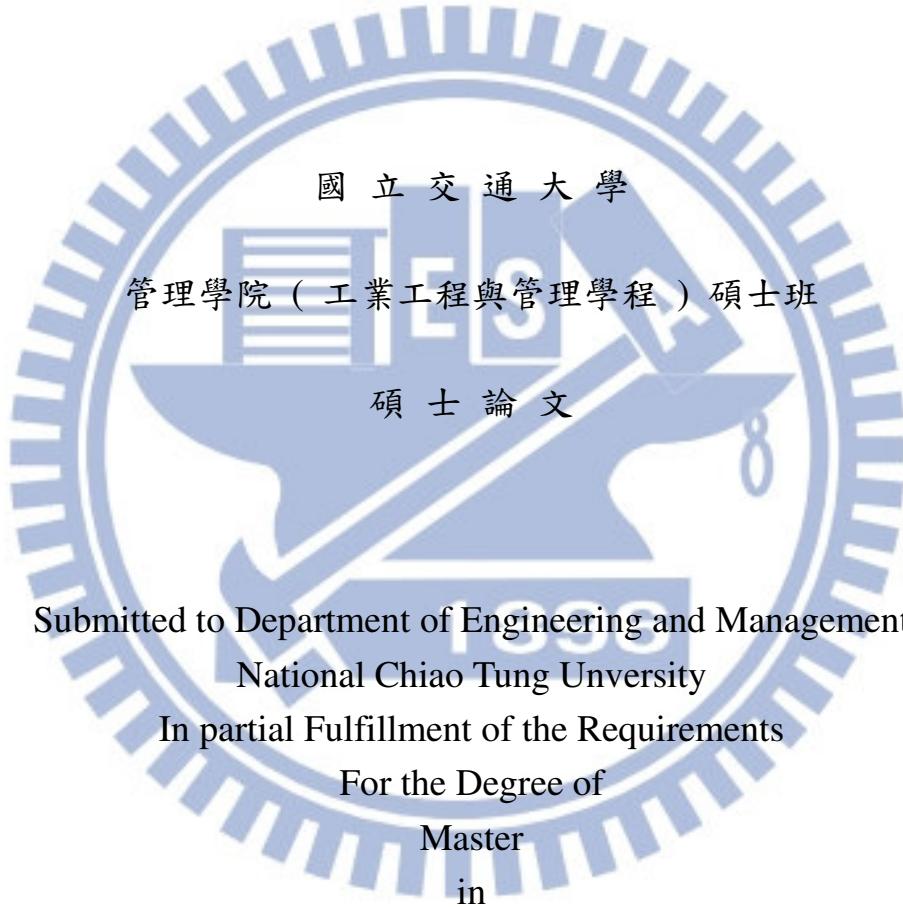
利用實驗設計法改善晶圓測試誤宰問題-以 A 晶圓測試廠為例
Using Design of Experiment to Improve Wafer Testing Overkill
Problem-Case Study of A Wafer Testing Company

學生：廖國欣

Student : Kuo-Hsing Liao

指導教授：張永佳

Advisor : Dr. Yung-Chia Chang



Jul. 2012
Hsinchu, Taiwan, Republic of China

中華民國一百零一年七月

利用實驗設計法改善晶圓測試誤宰問題 -以 A 晶圓測試廠為例

研究生：廖國欣

指導教授：張永佳 博士

管理學院(工業工程與管理學程)碩士班

摘要

近年來由於半導體製程技術不斷的提升，積體電路朝向體積小、密度高，迫使半導體產業中的晶圓測試變的格外重要，在晶圓測試中，測試程式、測試機台、探針卡、測試溫度以及各種測試相關參數都可能直接影響測試的品質。當發生晶圓測試誤宰(Overkill)時，必須優先解決誤宰原因，然後進行晶圓重測，然而重測對於晶圓測試廠而言，將造成時間的浪費、生產週期及成本的增加，影響交期與產能利用率。為協助 A 公司改善晶圓測試誤宰問題，本研究透過實驗設計(Design of experiment,DOE)，於晶圓測試參數中找出造成測試誤宰的顯著因子，藉由實驗結果，透過變異數分析(Analysis of variance,ANOVA)了解各顯著因子的影響後發現藉由製程參數中的針測行程與清針次數的設定，能有效降低測試誤宰問題的發生。此研究成果除了改善晶圓測試誤宰問題以及降低龐大的重測成本外，也提供給晶圓測試廠及業界在追求提升品質與降低成本的改善策略作為參考。

關鍵詞：晶圓測試誤宰、實驗設計、變異數分析

Using Design of Experiment to Improve Wafer Testing Overkill Problem-Case Study of A Wafer Testing Company

Student : Kuo-Hsing Liao

Advisor : Dr. Yung-Chia Chang

Degree Program of Industrial Engineering and Management
National Chiao Tung University

Abstract

The development of IC (Integrated Circuits) faces small volume and high density as a result of semiconductor process technology continuously improves in recent years, wafer testing process has become especially importment in the semiconductor industry. In wafer test process, test program, tester, probe card, temperature and various test conditions may directly influence test quality. We have to solve the root cause directly and then re-testing wafer when overkill occurrence. However, wafer re-testing will bring about time consumption、long cycle time、cost enhancement、delivery and capacity utilization in wafer testing factory. This research tries to use Design of Experiment(DOE) to explore the major root cause of overkill problems in wafer testing process for A company. Analysis of variance(ANOVA) was applied to analyze factors effect via factor experiment. This study found that the overdrive of probing and clean wafer setting are the key factors to improve the overkill issue of wafer testing. The achievements improved overkill issues and reduced mass re-testing cost of wafer testing process for A company. This study may also provide as a practical reference to improve the wafer testing quality and cost reduction decision-making reference for wafer testing factory and semiconductor industry.

Key word : Wafer testing overkill, Design of Experiment, Analysis of Variance

謝 誌

承蒙指導教授 張永佳博士於兩年來給予課業上多方教導與鼓勵，同時感謝口試委員 李榮貴博士與 唐麗英博士對本文的指正與建議，提供諸多寶貴意見，使得學生受益良多，也讓本論文得以更臻完備與嚴謹，在此致上最高之謝意與敬意。

更感謝交大工管所系上所有老師們的教學與指導，以及同學們於課業上的切磋與鼓勵，讓我再次感受到當學生以及重拾書本的快樂，豐富了我的視野；此外，也感謝在欣銓科技曾經共事過的長官和同事們各方面的協助，讓我在工作之餘能無後顧之憂的完成學業，追尋我的夢想。

感激之情非筆墨能形容，謹將本論文之貢獻與成果獻給我最敬愛的父母、家人，感謝你們默默的支持、包容和體諒以及生活上的關心與照顧，還有許多曾經幫助過我的朋友們，因為有你們的鼓勵才是我學習成長的動力來源，也才能讓我順利的完成碩士學業。

論文的完成，代表完成人生的一個里程，經歷了兩年的學習生涯時光，我很幸運的吸收到不同領域的知識與經驗，讓我視野更寬廣無限，也是我在交大不枉此生的歲月體驗，永生難忘的回憶。

廖國欣 謹致於
國立交通大學 工業工程與管理學系碩士班
中華民國一百零一年七月

目 錄

中文摘要	i
英文摘要	ii
謝誌	iii
目錄	iv
圖目錄	v
表目錄	vi
第一章	緒論.....	1
1.1	研究背景與動機.....	1
1.2	研究目的.....	3
1.3	研究範圍.....	3
1.4	論文架構.....	4
第二章	文獻探討.....	5
2.1	半導體製程简介.....	5
2.2	晶圓測試流程.....	6
2.3	晶圓測試系統架構.....	7
2.4	晶圓測試設備.....	9
2.5	晶圓測試內容.....	12
2.6	晶圓測試重測指標.....	13
2.7	晶圓測試誤宰問題探討.....	14
2.8	實驗設計.....	16
2.8.1	單因子實驗設計法.....	16
2.8.2	多因子實驗設計法.....	17
2.8.3	部份因子實驗設計法.....	18
第三章	研究方法.....	20
3.1	研究架構與流程.....	20
3.2	晶圓測試製程描述.....	21
3.3	晶圓測試誤宰主要因子.....	25
3.4	部份因子實驗設計.....	26
第四章	案例分析.....	29
4.1	實驗流程.....	29
4.2	實驗分析.....	30
4.2.1	變異數分析.....	30
4.2.2	模式適當性分析.....	32
4.2.3	主效應圖分析.....	33
4.3	實驗結果驗證.....	34
第五章	結論與建議.....	37
5.1	研究結論.....	37
5.2	未來研究方向與建議.....	37
參考文獻	39

圖目錄

圖 1-1 研究架構圖	4
圖 2-1 半導體積體電路製造流程	6
圖 2-2 記憶體 IC 晶圓測試流程圖	6
圖 2-3 晶粒(Die)	8
圖 2-4 探針卡(Probe card)	8
圖 2-5 晶圓測試系統架構圖	9
圖 2-6 測試機架構圖	10
圖 2-7 針測機構造示意圖	10
圖 2-8 探針卡構造示意圖	11
圖 2-9 探針卡側視示意圖	11
圖 2-10 探針卡規格圖	12
圖 2-11 晶圓測試項目流程圖	13
圖 3-1 研究架構流程圖	19
圖 3-2 測試操作流程圖	20
圖 3-3 不良的針痕	21
圖 3-4 良好的針痕	21
圖 3-5 針壓過輕的針痕	21
圖 3-6 OD1 探針與鋸墊接觸示意圖	22
圖 3-7 OD2 探針與鋸墊接觸示意圖	22
圖 3-8 Correlation 結果之處置及比對流程圖	23
圖 4-1 因子實驗設計常態機率圖	31
圖 4-2 殘差之常態機率圖	32
圖 4-3 殘差散佈圖	33
圖 4-4 主效應圖	33
圖 4-5 實斷新測試條件之 Open/Short 不良數變化	35
圖 4-6 實斷新測試條件之 Gross Function 不良數變化	35
圖 4-7 實斷新測試條件之 Site_Low_Yield 不良數變化	35
圖 4-8 實斷新測試條件之 RT rate 變化	36

表目錄

表 3-1 因子水準表.....	25
表 3-2 無誤宰之晶圓測試良率表.....	26
表 3-3 因子矩陣表.....	27
表 4-1 本實驗使用之晶圓及測試良率表.....	29
表 4-2 實驗結果數據表.....	30
表 4-3 因子變異數分析表.....	31
表 4-4 實驗前後因子差異表.....	34
表 4-5 導入新測試條件前後差異比較.....	36



第一章 緒論

1.1 研究背景與動機

台灣從1980年代末期跨入半導體產業，在半導體產業垂直分工發展模式之下，不但每年營收呈現高度成長，在短短30年內已建立起與美、日兩國平起平坐的實力，成全球半導體產業的重鎮之一。除此之外，我國半導體產業擁有全世界最完整的產業鏈，無論是中國、韓國或是印度，在短期內都不易超過台灣目前的成就。在2008年世界金融風暴的襲擊下，台灣依然是全球半導體設備採購金額最高的國家，占全球銷售比重達30%左右，遠超過韓國及日本(林裕洋，2010)。2010年台灣半導體產業產值達17,686億元，較2009年大幅成長41.5%，優於全球半導體成長率31.8%。其中設計業產值為4,548億新台幣，較2009年成長17.9%；製造業為8,841億新台幣，較2009年成長50.3%；封裝業為2,970億新台幣，較2009年成長48.8%；測試業為1,327億新台幣，較2009年成長51.5%(半導體科技，2011)。顯示台灣半導體產業中以測試業的成長最為強勁，並扮演著舉足輕重的角色地位。

從IC設計開始，到晶圓量產、晶圓測試、封裝、成品測試等步驟，是晶圓生產的流程，也是半導體科技長久以來的生產模式。其中晶圓測試需投入大筆資金添購設備，更需優秀的技術人才，而半導體製造技術在奈米級尺度、低耗電、混合製程、低成本等的要求下，晶圓測試技術受到強大的挑戰與瓶頸。除了技術性問題之外，全球化的影響所及，企業經營往客戶所在地與成本低的地區移動，國內因為法令與環境的問題受到不少限制，對廠商的競爭力造成影響，有時為了填補產能空缺，甚至會選擇降價接單的行銷手法。國內晶圓測試公司主要客戶來源是本國的晶圓廠，且客戶集中度相當高。由於IC之價格變化相當快速，交貨期之長短直接影響到獲利，因此晶圓測試廠具有地域性特色，也因交貨速度重要性高，測試廠在測試時間、測試良率、測試產能、出貨方式與出貨速度等各個環節上就顯得非常重要。

晶圓測試是半導體晶圓製造完成後的一道產品驗證程序，其目的在於對產品的各種電性功能參數進行測試，以確定產品能正常運作，也使IC在進入封裝前先行過濾出電性功能不良的晶片，達到節省晶圓封裝材料成本的支出。近年來隨著半導體製程快速的進展，積體電路漸朝向體積小、積集密度

高的方向，迫使半導體設計尺寸縮小化，使得晶粒(chip)上增加多功能與更多輸出入的釩墊(pad)，而連接點的排列方式亦轉為高密度陣列的型態來排列，釩墊面積(pad sizes)縮小以及連接點數目增加，使得半導體產業中的晶圓測試變的非常困難，晶圓測試所搭配的測試程式、測試機台、晶圓探針卡(Probe Card)、測試溫度、各種測試相關操作步驟等等都影響著測試的結果，當晶圓測試過程中有異常狀況時，或是測試結果發生低良率，測試工程師必須進行分析及驗證，驗證結果若是屬於測試誤宰(Overkill)，則必須進行重測(Re-testing)，將誤宰的晶粒重新做電性功能測試，期望重測後的良率能明顯的提高。然而重測對於晶圓測試廠而言，將造成時間的浪費、生產週期及成本的增加，嚴重時也影響交期與產能利用率。面對半導體產業競爭激烈，晶圓測試廠不僅面臨著技術創新與製程能力提升的嚴酷挑戰之外，對於降低成本、減少生產過程中所衍生的浪費及損失，是所有晶圓測試業者努力的目標。

本文以晶圓測試廠 A 公司之記憶體測試廠為例，2011 年記憶體晶圓測試重測率(Re-testing Rate)為 1.6% ，一共重測 2,900 片晶圓，花費 300 小時重測時間，耗費測試費用約 NT\$ 9,500,000，這費用是無法向客戶索取的，因為這是測試的誤宰所造成的重測。然而，若是沒有浪費重測的時間，將機台用來生產，則可增加約 3% 的產能利用率。為了確保測試的品質，維護公司的信譽以及降低不必要的測試費用，改善晶圓測試誤宰問題是當務之急的任務。

論其改善方法，實驗設計(Design of Experiment, DOE)法在工業研究與發展及製程改善上廣泛地被應用，實驗設計是一套以檢驗科學假設的活動所組成，包括統計假設的建立、實驗的情境與條件的設定、測量及實驗控制方式的決定、以及統計分析方式的決定等步驟，利用較少的實驗次數及成本，在一個或連串的試驗中改變製程輸入參數值，觀察並找出影響製程輸出變數之因素，藉由實驗來尋找最佳製程參數值。實驗設計的應用可以帶來製程良率的提升、目標需求的變異降低、以及整體成本的降低 (Montgomery, 2001)。現有文獻對於晶圓測試製程的誤宰問題，較多針對於探針卡的探討與研究，或是利用測試產生的wafer map、良率、Bin值來判斷誤宰的原因，然而影響晶圓測試誤宰的原因很多，非單獨調整一種測試參數就能徹底改善誤宰問題。為協助A公司改善晶圓測試誤宰問題，本研究以實驗設計法，針對主要影響晶圓測試誤宰的原因進行有系統的分析，研究如何調整其測試參數，以提升晶圓測試的品質。

1.2 研究目的

在競爭激烈的微利時代，品質是企業在市場佔一席之地的根本要素，晶圓測試廠重視測試品質，如何在最短的時間內，測試所有的規格，不因時間、地點的不同，測出不同的測試結果，並提供給客戶最正確的測試資料，是考驗晶圓測試廠的工程技術與生產運作能力。測試品質最關鍵的因素來自測試的誤宰，本研究藉由A公司晶圓測試誤宰問題為例，運用實驗設計方法以及統計製程管制工具，分析造成晶圓測試誤宰之關鍵因素，進而找出最佳參數值改善晶圓測試品質，以提供給晶圓測試廠在追求提升測試品質與降低成本的改善策略作為參考。

本研究目的包括：

- 一、 找出影響產品品質變異的關鍵因子：以A公司之記憶體晶圓測試誤宰為例，第一階段找出影響晶圓測試誤宰的關鍵因子。
- 二、 找出生產製程最佳化參數值：運用第一階段的顯著因子，以實驗設計方法找出於晶圓測試之最佳化生產參數值。
- 三、 效益驗證及分析：經由「最佳化生產參數值」導入晶圓測試生產，以數據比較改善晶圓測試誤宰問題前後狀況之變化，來驗證本研究之分析模式可以有效建立最佳化晶圓測試生產條件，同時改善晶圓測試誤宰之問題。

1.3 研究範圍

本研究是針對晶圓測試廠A公司之記憶體IC (DRAM、SRAM、FLASH) 晶圓測試為對象，包含所使用的機台、治具等相關設備及測試參數。而邏輯電路IC或混合訊號IC的晶圓測試，則因測試機台類型及相關設備不同，可能造成誤宰原因會有所不同，因此不在本研究範圍，而其研究方法則可參照本論文手法進行探討及研究。

1.4 研究架構

本研究共分為五章，其安排如下所述：

第一章：緒論，說明本論文研究背景、動機、研究目的、範圍及研究架構。

第二章：文獻探討，本章主要介紹晶圓測試相關文獻，探討晶圓測試製程與其影響晶圓測試之重要因素，以及實驗設計相關文獻探討。

第三章：研究方法，針對問題進行探討與研究，藉由部份因子實驗設計，擬出實驗排程。

第四章：案例分析，藉由本研究所提出的方法進行實驗，尋找出最佳參數組合，並導入生產製程，然後進行改善前後比較，檢視改善後效益。

第五章：結論與建議，針對本研究個案結果提出結論與建議，並說明未來研究方向。



圖 1-1 研究架構圖

資料來源：本研究整理

第二章 文獻探討

2.1 半導體製程簡介

英特爾創始人之一高登莫爾(Gordon Moore)提出對半導體預測製程能力演進之著名的摩爾定律(Moore's Law)至今雖稍有修正，但仍然能可成功的預測半導體產業技術發展之趨勢，亦即約每兩年的製程能力便可提升到新一世代，也就是說每單位面積可容納電晶體數量將複雜三倍、電路運算速度可提升1.7倍、最小線幅寬度可縮小70%、製造成本亦可隨之下降70% (莊達人，2000)。使得IC晶片體積必然趨於輕薄短小、生產成本低廉，同時兼具低耗電與高速運作的特性。因此，在半導體產業不斷的追求技術與創新下，不僅帶動電子科技產品市場消費的提升，並與全球經濟發展有著密不可分的關係，半導體產業發展趨勢，儼然成為全球經濟復甦的一個重要先行指標(董紀緯，2010)。

半導體產業一直是製造業的一環，我國半導體產業以上中下游供應鏈垂直分工、相互支援、產業群聚效果等優勢，已經打造台灣 IC 設計、晶圓代工與封裝測試在全球的領導地位(馬金溝，2010)。半導體積體電路(Integrated Circuit, IC)生產製造流程大致可分為幾個階段，如圖 2-1 所示。由 IC 設計開始，依據所需功能將 IC 的電路圖樣規劃，經由光罩製作完成後，運用微影成像的技術，以光阻劑等化學品為材料，將光罩上極細的線路圖一層層複製在矽晶圓上，接著利用蝕刻 (Etching) 技術，將部份未被光阻保護的氮化矽層加以除去，留下的就是所需要的線路圖部份。再以磷為離子源 (Ion Source)，對整片晶圓進行磷原子的植入 (Ion Implantation)，然後再把光阻劑去除 (Photoresist Strip)。由於 IC 上的電路設計是層狀結構，因此還要經過多次的光罩投入、圖形製作、形成線路與元件等重複程序，才能做出一個完整的積體電路，接著進行金屬化製程 (Metallization)，製作金屬導線，以便將各個電晶體與元件加以連接。晶圓自晶圓廠製造產出後，交由晶圓測試廠進行測試，以篩選出良品與不良品的檢測程序，晶圓測試完後再送至封裝廠，進行晶片切割，將前製程加工完成的晶圓上一顆顆之晶粒 (Die) 切割分離，依晶圓圖(Wafer Map)內容進行不同等級之封裝，封裝完後進行最後成品測試 (半導體製程概論，2004)。



圖 2-1 半導體積體電路製造流程

資料來源：半導體製程概論(施敏、梅凱瑞)

2.2 晶圓測試流程

專業晶圓測試為資本密集技術先進的高科技產業，近年來由於 IC 製程不斷演進，功能日趨複雜，晶圓測試愈形重要，但又因為其資本支出日趨加重，遂有愈來愈多的國際整合元件(IDM)大廠、晶圓代工廠放棄此後段產能的擴充，將晶圓測試委外，進而使得專業測試業蓬勃發展。晶圓測試(Circuit Probe, CP)主要在於針對晶片作電性功能上的測試，其目的是為確保晶圓的品質，降低不必要的無效晶片封裝成本(半導體製程概論，2004)。記憶體 IC 晶圓測試流程如圖 2-2 所示。

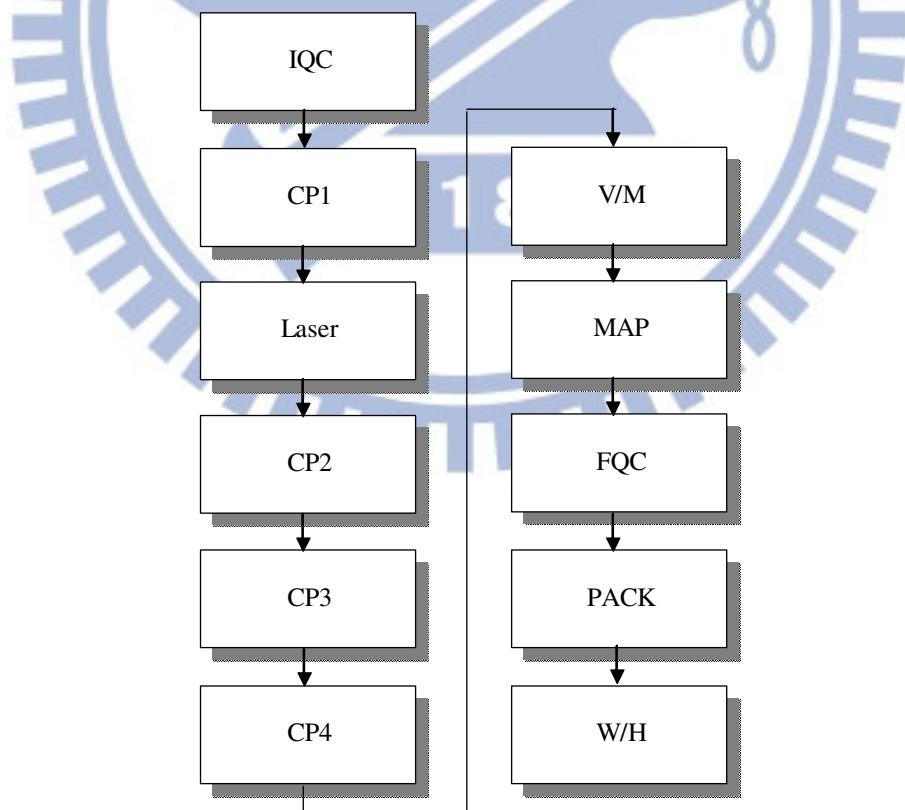
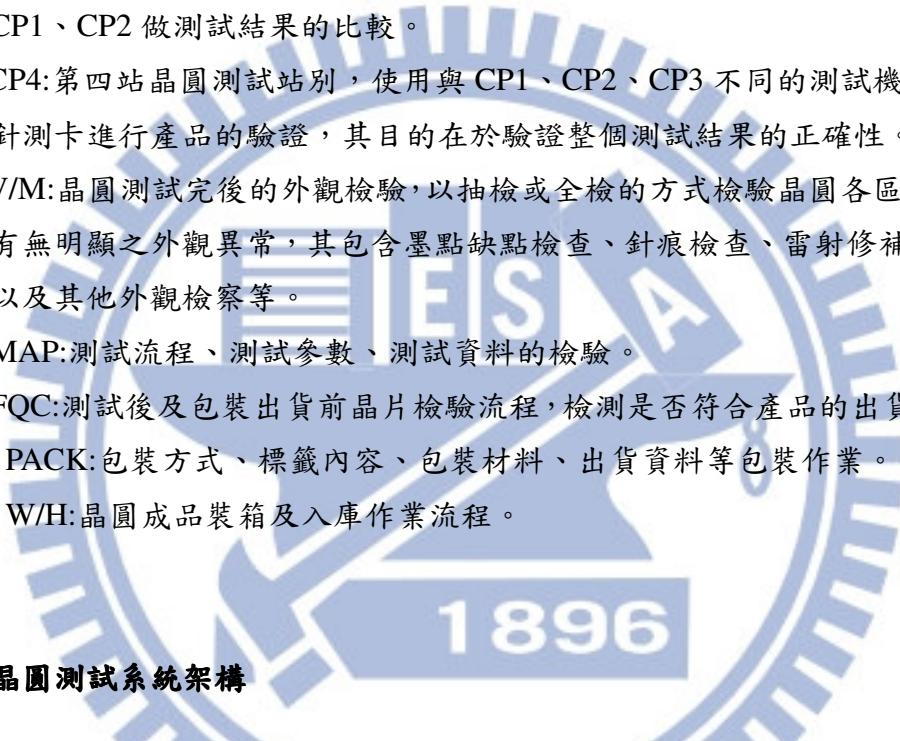


圖 2-2 記憶體 IC 晶圓測試流程圖

資料來源：A 晶圓測試廠提供

- 
- (1) IQC: 進料檢驗，對晶圓進貨時做外觀檢驗，為控制來料的品質管控。
 - (2) CP1: 第一站晶圓測試站別，主要目的是測試晶圓中每一顆晶粒的電氣特性。
 - (3) Laser: 晶圓鐳射修補，其目的是依據 CP1 的測試結果，將尚可被修復的不良品進行修補作業，以提高產品的良率。
 - (4) CP2: 第二站晶圓測試站別，主要目的是驗證經過 Laser 之後是否真正能將不良品修補成功，並比較 CP1 與 CP2 測試結果的差異。
 - (5) CP3: 第三站晶圓測試站別，利用不同測試溫度驗證產品電性特性，並與 CP1、CP2 做測試結果的比較。
 - (6) CP4: 第四站晶圓測試站別，使用與 CP1、CP2、CP3 不同的測試機機型與針測卡進行產品的驗證，其目的在於驗證整個測試結果的正確性。
 - (7) V/M: 晶圓測試完後的外觀檢驗，以抽檢或全檢的方式檢驗晶圓各區域是否有無明顯之外觀異常，其包含墨點缺點檢查、針痕檢查、雷射修補檢查、以及其他外觀檢察等。
 - (8) MAP: 測試流程、測試參數、測試資料的檢驗。
 - (9) FQC: 測試後及包裝出貨前晶片檢驗流程，檢測是否符合產品的出貨要求。
 - (10) PACK: 包裝方式、標籤內容、包裝材料、出貨資料等包裝作業。
 - (11) W/H: 晶圓成品裝箱及入庫作業流程。

2.3 晶圓測試系統架構

經過晶圓製造完成後，晶圓上形成一格格的小格，稱之為晶方或是晶粒(Die，圖 2-3)。晶圓測試即是對晶圓上的晶粒作電性功能上的測試，利用探針卡(Probe card，圖 2-4)放置於針測機(Prober)上，針測機內運載著晶圓，以探針卡之探針(Probe pin)與晶圓晶粒上鋸墊(pad)接觸，且之間有正確位置關係及適當針測行程，藉由測試機(Tester)，根據 IC 規格、功能與使用環境，以特定測試程式(Test Program)，輸入電壓與電流，量測 IC 內容回饋之信號，進行電性測試，由測試機判斷是否符合規格，通過晶圓測試之良品(Good Die)便可進行下一階段的封裝程序，而不合格的晶粒會標上記號(Ink Dot)，並於晶片切割製程予以丟棄(鄭豐聰，2006)。最後需要一個強大的製造執行系統(Manufacturing Executing System, MES)來幫助及監控製造過程中所產生的生產資料。進行晶圓測試時，不同產品有各自不同的測試項目及測試程式，

晶粒規格不同會使用不同的探針卡來測試，而測試機之種類亦可能因測試產品需求不同而有所差異。整個晶圓測試的組成是由機台、探針卡、針測機、晶圓以及製造執行系統所構成，測試系統架構如圖 2-5 所示。

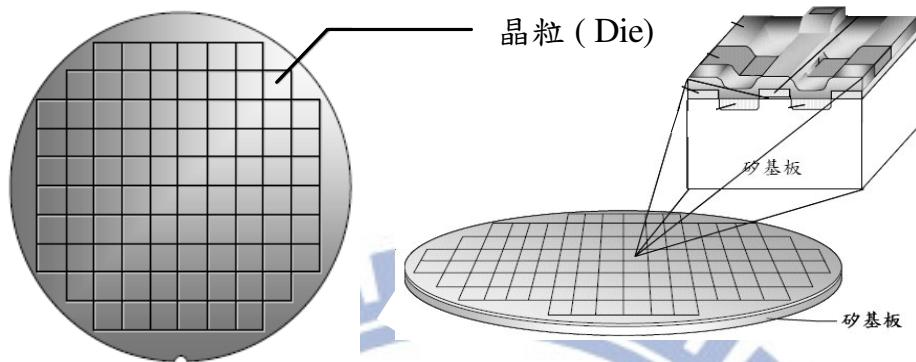


圖 2-3 晶粒(Die)

資料來源:半導體製造技術與管理(簡禎富等人)



圖 2-4 探針卡(Probe card)

資料來源: A 晶圓測試廠提供



圖 2-5 晶圓測試系統架構圖

資料來源: A 晶圓測試廠提供

2.4 晶圓測試設備

晶圓測試的主要生產設備為：測試機(Tester)、針測機(Prober)以及探針卡(Probe Card)。測試機(Tester)的主要功能在於傳送出對待測晶圓所需的電性訊號，並接受所回應的電性訊號作出測試結果的判斷。測試機的組成有：工作站、測試主機、測試頭。工作站的作用為執行測試機控制製作業程序、系統及使用者檔案管理裝置、使用者應用程式原始碼之編輯及編譯、周邊裝置管理、網路連結、測試機模擬程式之執行以及其他多工程序。測試主機內有多組電源供應器、量測儀器以及其他功能測試電路裝置，在測試頭上有精密量測電路裝置，用以連接針測機與探針卡，進而量測待測晶圓之訊號。

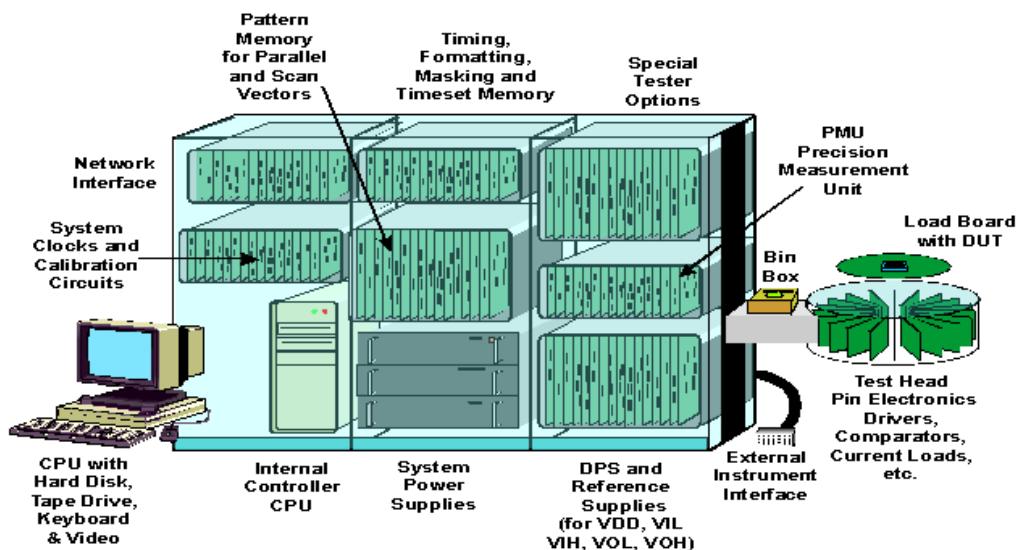


圖 2-6 測試機架構圖

資料來源: The Fundamentals of Digital Semiconductor Testing (Perry Guy)

晶圓測試時，測試機與針測機準確且緊密的結合，針測機主要功能為運載晶圓、抓取、搬運、放置、定位，接受測試機分類訊號，並製成 Wafer Map 及將 Bad Die 打 Ink。在進行晶圓測試時，晶舟盒放置針測機之 Loder 後，由針測機內機械手臂從晶舟盒抓取晶圓，將晶圓送至針測機的承載盤(chuck)中，利用光學影像處理做晶圓定位及量測晶圓厚度，再以針點相機(Needle Camra)量測探針卡的探針位置與高度，使探針卡之探針準確對準晶粒上鋸墊(pad)，接著必須由操作人員給予適當的針壓 override(override)大小之針測行程，使探針接觸鋸墊後由測試機發出訊號至針測機進行電性測試。該晶粒測試完畢後，承載盤會自動移至下個測試晶粒繼續測試，直到該晶圓所有晶粒皆測試完畢後，由機械手臂將該晶圓送回晶舟盒，完成單片晶圓測試動作，接著再繼續下一片晶圓的測試(呂國璋，2003)。

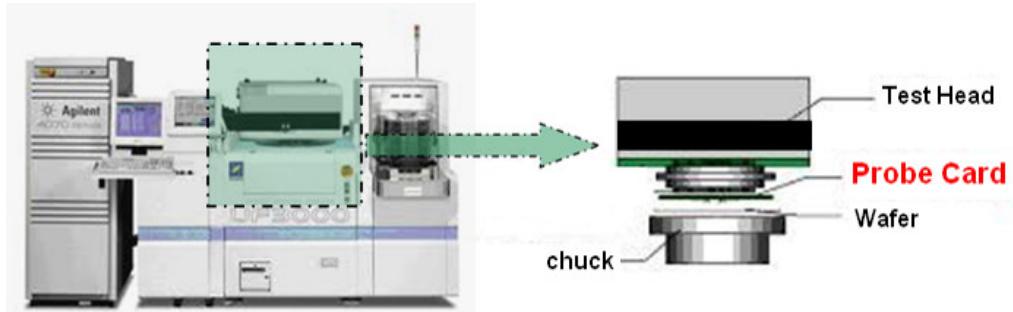


圖 2-7 針測機構造示意圖

資料來源: A 晶圓測試廠提供

探針卡(Probe Card)為測試機與晶圓之間的重要介面，探針卡裝置於針測機card holder上，藉由探針卡上金屬製成的探針與晶圓上的特定鋸墊接觸，對接觸的晶粒進行電性測試，將電性信號傳至測試機，配合周邊測試儀器分析其功能與特性，以確保晶粒是符合當初設計的規格，進而篩選出良品與不良品，使良品進入後續的封裝製程，避免不良品增加測試及封裝成本(鮑俊名，2008)。在進行晶圓測試前，IC設計的測試工程師必須依據IC設計時的晶粒大小、鋸墊位置與其他詳細規格告訴探針卡製造商，以訂製出符合該晶圓測試需求的探針卡，由於需求不同，每種探針卡待測品數(DUT)亦不同，目前已超過500 DUT的技術，探針卡製作完成後須配合著製造出來的晶圓進行一連串的探針卡測試驗證，當驗證無誤後才可允收，交由晶圓測試廠進行生產。

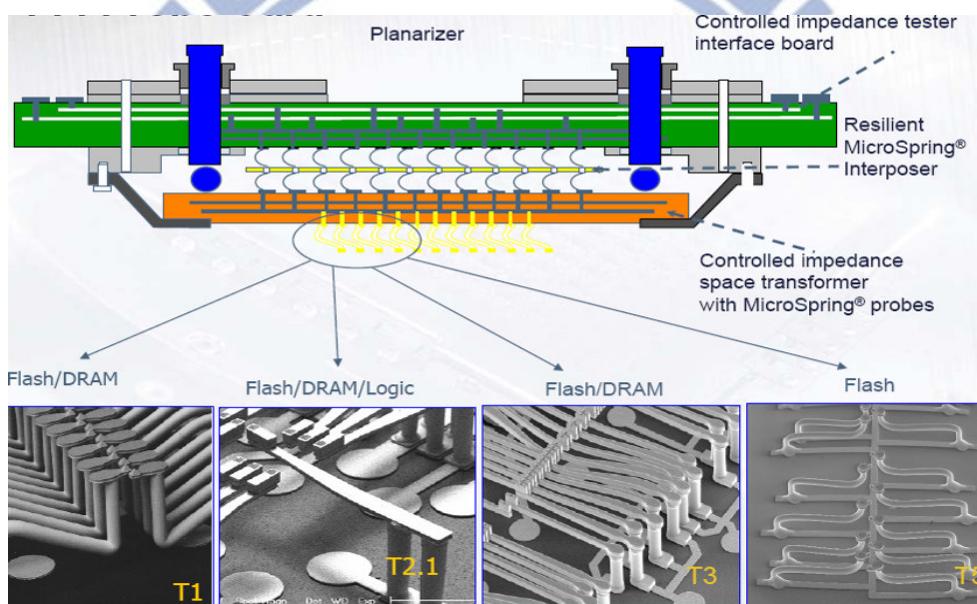


圖 2-8 探針卡構造示意圖

資料來源:FormFactor FFI Probe Card Introduction

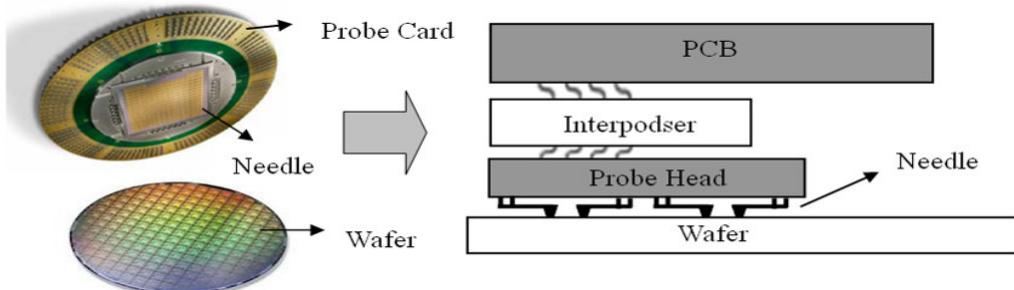


圖 2-9 探針卡側視示意圖

資料來源: A 晶圓測試廠提供

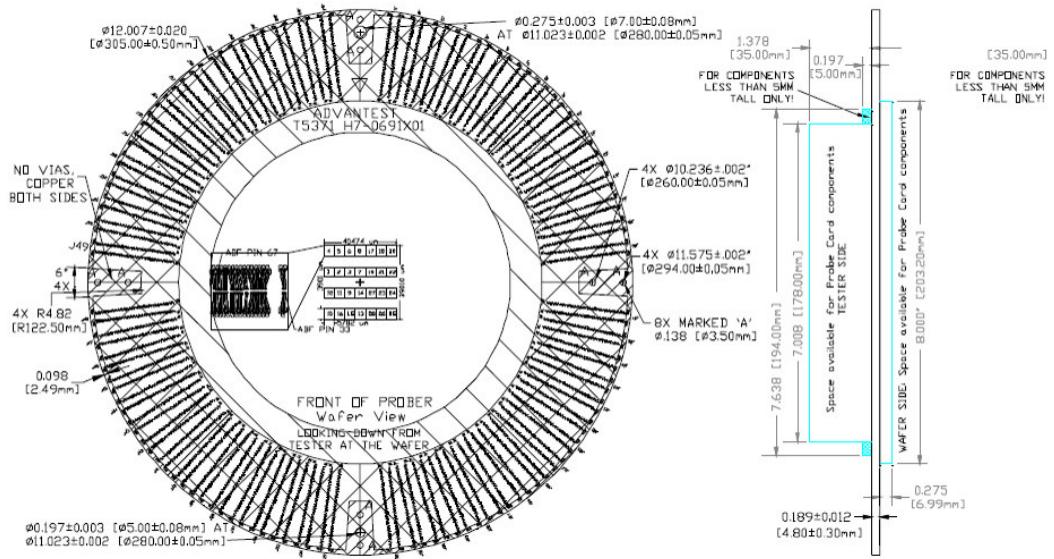


圖 2-10 探針卡規格圖

資料來源:A 晶圓測試廠提供

2.5 晶圓測試內容

在晶圓測試中，由測試程式依據產品規格及特性來控制機台對晶圓的輸入與輸出量測，測試內容大致可分為三類(Johnson,2001)，分別說明如下：

1. 直流參數測試(DC Parametric Test)：主要量測積體電路的直流電壓或電流參數。
 - (1) OPEN/SHORT TEST (CONTACT TEST)
 - (2) STANDBY ICC CURRENT TEST
 - (3) OPERATING ICC CURRENT TEST
 - (4) CURRENT LEAKAGE TEST
2. 交流參數測試(AC Parametric Test)：交流參數測試目的在保證積體電路能夠符合時序 (Timing)的規格。
3. 功能測試(Function Test)：功能測試目的在於驗證積體電路的邏輯運作是否正確，如記憶體積體電路的寫入與讀取或是邏輯積體電路 AND 或 OR 閘的功能是否正確。

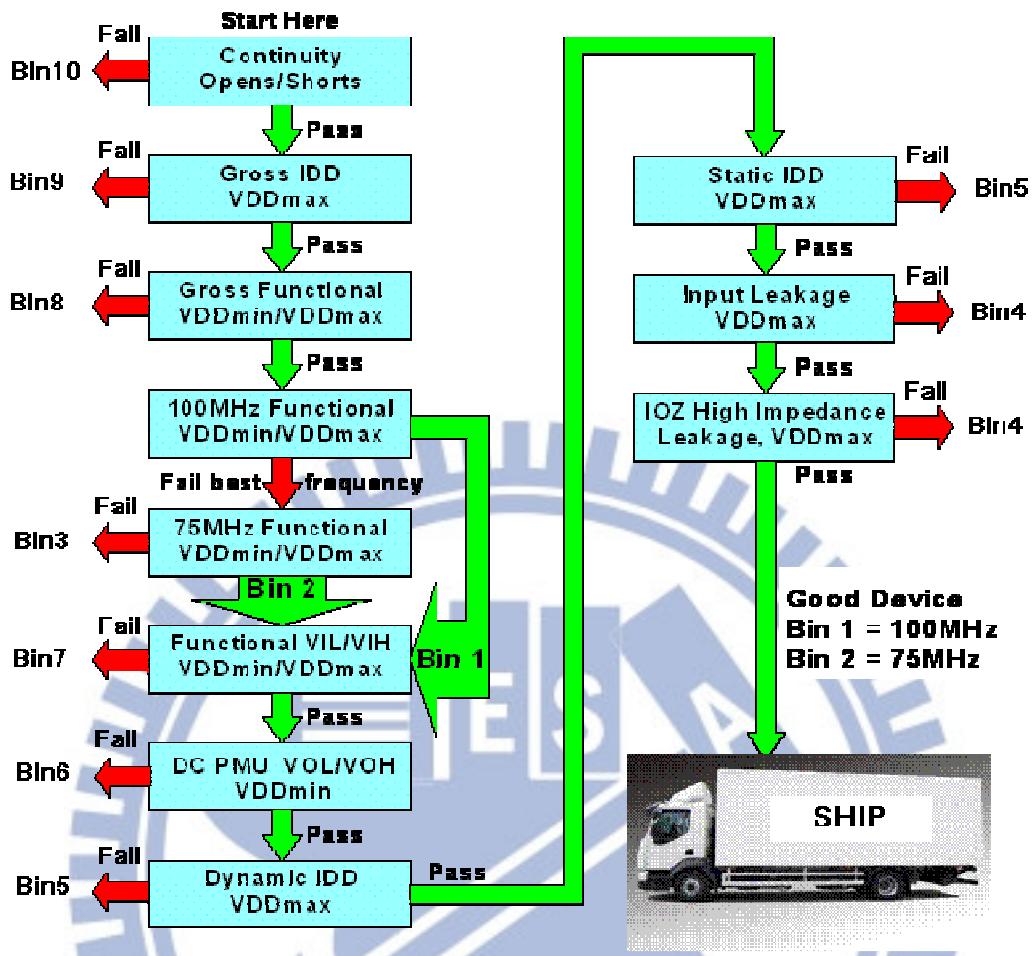


圖 2-11 晶圓測試項目流程圖

資料來源: A 晶圓測試廠提供

2.6 晶圓測試重測指標

晶圓測試目的在於確定是否可達成客戶的規格，並可評估晶圓品質好壞的指標，以提升晶圓廠製程品質的穩定性，同時為了提升測試良率，往往會重測特定不良問題之晶圓，不良晶圓的分類方法，是透過 Bin 數字分類來檢測晶圓上各種不同不良的指標，在分析測試資料時，首先必須分析良率是否符合制定的目標值，如果良率低於目標值，可考慮針對特定不良晶圓執行重測作業。由於不良率的原因可能來自晶圓製程異常、測試設備異常，或是因測試作業不當所造成，然而測試廠所關心的，除了必須分析造成良率異常的原因外，更期望在重測後的良率比未重測前能明顯提高。本研究以 A 公司之記憶體晶圓測試為例，判定測試誤宰發生而決定重測與否的指標依據以下幾

點原則：

1. Open/Short Bin 不良數過多。(Bin8 > 5%)
2. Function Bin 不良數過多。(Bin J > 5%)
3. 連續發生固定 DUT 不良數過多。

(Site_Low_Yield : Avg_Site_Yield - Single_Site_Yield > 20%)

在判斷是否重測的同時，也可從不良品的數量來預估重測後能提升多少良率來作為判斷重測的標準，A 公司制定一個判斷規則，若預估重測後的良率能提升 2%以上(包含 2%)視為有效重測，符合重測成本效益，而預估重測後的良率小於 2%則視為無效重測，表示無需重測。

2.7 晶圓測試誤宰問題探討

隨著製程技術的進步與市場趨勢的需求，IC 設計朝向整合型晶片的開發，晶片功能變得更強大及複雜，相對的測試需求就越顯得重要。洪士程(2006)提到晶圓測試常遇到晶粒誤宰問題而導致成本增加，然而大部分的誤宰發生並無法立即發現，即時採取測試條件的調整，只憑藉著工程師的經驗往往無法有效達到降低誤宰情況的發生。王魯湘(2005)在研究晶圓測試生產效率時，發現很多的無效生產原因都指向了探針卡的狀況不佳造成，例如：生產中探針卡的探針發生髒污，使生產時探針接觸不良，發生產品誤宰、低良率及重測率高。如果以重測率來分析探針狀況，則會發現除探針髒污外，還有可能為探針的針位不佳、針點過大或過小，水平度不佳等因素。

測試設備利用探針卡與晶圓做訊號的傳遞，探針卡的探針直接接觸在晶圓上，因此待測晶圓測試良率的好壞關鍵在於探針，探針最重要的就是與待測晶圓建立最佳的電性接觸，一旦發生電性接觸不良將影響測試結果。依黃榮堂（2003）指出探針的選用，必須考量晶片上的鋅墊或凸塊材質來決定，常見的探針金屬採用鎢(W)、鍍銅(BeCu)與鈀(Pd)合金(Palladium alloy)等。而探針材質與針測溫度變化的影響，鄭芳茂(2006)探討探針頭對鋅墊之接觸力、鋅墊之刮痕大小與刮痕深度，根據探針針測實驗結果發現鋁鋅墊刮痕長度與深度皆隨著溫度升高而增大，也隨溫度降低而減小，由實驗結果可推論當環境溫度增加時，探針針尖與針身所受到的力量較小，可增加探針使用壽

命，但卻造成封裝可靠度的降低，而低溫環境下對於構裝體之可靠度較佳，但是對於探針的使用壽命則較低。

施孟鎧(2006)針對現今常用之探針材質鎢、鍊鎢與鉑銅探針，探討其材質與針測行程對其鋸墊刮痕、針壓與接觸電阻之關係，以及瞭解針測次數對其接觸電阻之影響，由實驗中得到相同探針材質下，其針壓與鋸墊刮痕隨著針測行程增加而上升，鎢與鍊鎢探針施在鋁鋸墊上之針壓結果相似，而鉑銅探針則相對較小，在相同針測行程下，鎢探針之鋸墊刮痕長度相對於鍊鎢與鉑銅探針較大，當進行探針與鋁鋸墊之接觸電阻量測實驗時，其接觸電阻會隨著針測行程增加而下降，且會較為穩定，由實驗結果發現鋁鋸墊和鉑銅探針的接觸電阻皆比鎢與鍊鎢探針的接觸電阻要低，也從多次針測實驗中發現，經過13,000次針測後之探針，在針尖上有明顯沾黏雜質的現象，且接觸電阻會隨著針測次數增加而上升，當接觸電阻超過 1Ω 時，為需進行清針以免影響測試電訊。

探針在晶圓測試過程中會隨環境溫度變化而影響測試品質，測試前的溫針(soaking)動作是為穩定探針的熱脹冷縮情形，而不致造成測試誤宰的生。影響探針穩定度的主要因素是溫針時間長短與溫針方式，溫針可分為隔空溫針(Pre-heat soaking)與接觸溫針(contact soaking)。王行健(2008)利用實驗設計的方法，以二因子的實驗設計求得當隔空溫針10分鐘後，再以全部針接觸的方式進行接觸溫針32分鐘，能夠使溫針動作有明顯的效果。實驗中經歷10次的試行(trial run)，並無因探針持續形變而造成測試誤宰的發生，證明此溫針時間加上溫針方式的設定可讓探針於溫針後達至穩定的效果。

彭國浩(2010)提出晶圓測試量產中誤宰發生的因素為：探針卡的異常、清針片的設定、針偏、晶圓括傷、機台問題、人為因素、前段晶圓製程問題。其中在探針卡方面，因針壓不足導致針痕過小而形成測試誤宰，針壓過重則造成該產品報廢，探針的遇熱時間不足會因熱脹冷縮的變化而造成誤宰，而探針在晶粒鋸墊上測試越久就沾黏越多鋁屑，形成針鱗，增加接觸阻抗，配合的清針片參數設定若無法有效達到清針效果，則整個測試迴路的電流或電壓受阻就造成誤宰，而測試機的硬體異常問題是導致測試誤宰常見的因素，在測試過程中硬體系統異常或損壞時，工作站會顯示系統錯誤訊息，此時生產線人員若沒有即時發現錯誤訊息，則可能當整片晶圓測試結束後才發現誤

宰，甚至是在測試過程中發生當機，無法繼續往下測，機台必須維修然後再進行晶圓的重測。測試機的硬體問題何時會發生是無法預測的，唯有定期保養及校正是預防硬體問題發生的關鍵方法。

2.8 實驗設計

實驗設計(design of experiment,DOE)由英國學者Fisher於19世紀初期應用於農作物栽培的實驗，並利用變異數分析法(analysis of variance,ANOVA)作為實驗設計中主要的統計分析工具，其目的就是要控制或設定各種影響產出之因子對系統輸出反應(output response)的影響。現今實驗設計廣泛應用於各領域上，包含積體電路產業，而國內半導體產業界也運用此方法在品質管制上。

李友錚、賀力行(2004)提到實驗設計是探討實驗該如何進行與分析的學問，強調在最短的時間內利用最少的資源將產品或製程的最佳參數條件找出來。實驗設計對於工程界的製程績效改善是一項非常重要的工具，對於新製程開發也有著大量的應用，可以使得產品較容易生產，有更強的實際表現及可靠度，也有較低的成本及較短的產品設計與開發時間(Montgomery ,2006)。實驗設計的運用不僅可同時處理數個獨立變數，以數學函數方法表示，經由圖形描繪能更瞭解變數對產出之影響，以及變數之間交互作用的影響。由最少的實驗次數獲得較多資料，再配合運用統計電腦軟體，以得到最適配的條件。

2.8.1 單因子實驗設計法

單因子設計依實驗材料之性質、實驗空間、實驗時間而異，單因子實驗設計包含：完全隨機設計(Completely Randomized Design,CRD)、隨機化完全區集設計(Randomized Complete Block Design,RCBD)、平衡不完全區集(Balanced Incomplete Block Design,BIBD)、拉丁方格設計(Latin Square Design)、希臘拉丁方格設計(Graeco-Latin Square Design)等。

隨機化完全區集設計(RCBD)是使用最廣泛的一種實驗設計，許家維(2004)利用隨機化完全區集設計(RCBD)進行積體電路閘極缺陷的改善，研究中採取三因子(HPM 混酸、氧化層蝕刻以及多矽晶沉積)兩水準來設計實驗，每因子水準組合重覆四次，共進行 64 次實驗，依實驗得到閘極缺陷點數據資料，經由 Minitab 變異數分析及模式適當性分析後，找出最佳配方來進行氧化層的蝕刻製程，以徹底解決閘極缺陷問題，讓個案公司每月減少損失一千五百多萬的晶圓報廢問題，使晶圓良率維持在 82%~84% 的高良率水準。

2.8.2 多因子實驗設計法

當實驗不只關心一種實驗操作對於依變項的影響，而是同時處理多種實驗的操作時，稱之為多因子實驗設計 (factorial design)，也就是研究中包含多個獨立變項，不僅實驗程序增添了複雜性，在計量與分析的層次上也必須使用不同的方法來處理。常用的多因子實驗設計法為 2^k 因子實驗設計， k 表示因子的數量，每個因子皆為兩個水準，分別為高水準與低水準，每種處理進行n次實驗。一個實驗設計中如果包含了三個因子A、B 與C因子，此時除了三個因子各自分別對於依變項具有的影響力(主效應)之外，交互作用效果可以再區分為二因子的交互作用效果(包括A與B因子、A與C因子、B與C因子的交互作用效果)以及 $A \times B \times C$ 三因子對於依變項的交互作用效果，因此當獨立因子以及實驗處理越多，則可在依變項看到更多元的變化。

吳秋好(2010)應用故障解析法找出TFT-LCD的品質特性及影響品質的因素為加熱桿溫度、壓力、加壓時間及UV曝光時間，再運用 2^4 因子實驗設計法規劃實驗，並利用變異數分析檢定主效應與因子間交互作用，刪除不顯著之交互作用後進行適配模式與模型妥當性檢驗，最後得知製程最佳化品質參數組合，建構最佳彩色濾光片修補缺陷方法，提升彩色濾光片修補成功率。

2.8.3 部份因子實驗設計法

隨著因子數目增加，在時間及成本的考量下會有實驗次數較多、實驗時間過長以及實驗成本太高等問題。Box 和Hunter 等人在1961年利用定義關係的方式，只需要執行特定部分的實驗，仍可得到主效應與低階交互作用對產品品質有無影響的方式，這種設計稱為「部分因子設計」（fractional factorial design），目前廣泛應用於各種產品以及製程改善領域（Montgomery,2001）。部分因子實驗設計運用於篩選因子、最佳化和穩健測試三個主要方向，它取全因子實驗設計的一部分來進行實驗與統計分析，目的在於以較少的實驗得到與全因子設計相似的分析結果。以2水準4因子系統為例，若以全因子設計，則必須進行 $2^4 = 16$ 次實驗。若以部分因子設計，取一半因子實驗（Half-Fraction），稱為 2^{4-1} 部分因子實驗設計，則只需要8個實驗，所以 2^{k-p} 因子設計在篩選重要因子以及節省成本上，有著極大的幫助。

Gu et al.(2003)對特殊材質晶圓製程容易失鋁及線路開路之研究，利用實驗設計來找出鋅線製程的關鍵因素，規劃部份因子實驗，以失鋁的數量為反應變數，製程的因子有：power、壓力、時間、氣球尺寸及金線材質，經分析結果顯示主要影響失鋁的控制因子為能量、時間及金線材質，再以這三個控制因子做全因子實驗，使鋅線製程得到最佳化，讓製程更穩定性。

呂政冀(2009)應用部分因子實驗設計進行LED磊晶之MOCVD製程最佳參數研究，以 2^{5-1} 部分因子實驗設計法規劃實驗，將實驗結果數據收集，搭配電腦統計軟體，並以反應曲面法來評估其主因子、水準範圍內所呈現的品質特性，求出LED磊晶之MOCVD製程最佳參數組合，以改善產品之品質。劉宇濤(2011)針對個案公司FAU製程及酒精滲透不良之問題，利用 2^{6-1} 部份因子實驗設計法來規劃實驗，找出Plasma氮氣清潔、Primer小於4小時使用時間以及環境濕度控制在40RH等為最佳配方，有效提升FAU酒精滲透良率，使產品更具有競爭優勢。

在晶圓測試流程中，如果發生測試異常，大部份都只能在測試完成後，依據測試結果來判斷問題發生的原因，但通常都已經測試了許多片晶圓，不只造成了時間的浪費，重測的時間更增加了生產的成本，而且如果都沒有發現測試異常，更是無形的損失。由以上文獻回顧得知，影響晶圓測試誤率的

因素很多，其主要在於探針卡與晶圓上銸墊接觸的良好與否，以及在測試過程中如何有效運用適當的方法控制其測試品質，來防止測試誤宰問題的發生。使用實驗設計法，其目的就是要在問題中找出根本原因，並給予適當的配方組合，以改善製程或達到最佳效益，本研究目的所面對的問題正是如此，如何在晶圓測試製程中，找出主要影響的因子，經由實驗設計法求出最適值，進而得到最佳參數條件，以期降低晶圓測試誤宰問題發生的機會。



第三章 研究方法

3.1 研究架構與流程

本研究以晶圓測試誤宰問題作為研究對象，先對晶圓測試製程進行描述，並找出影響測試品質的因素，利用 2^{k-1} 部份因子實驗設計法進行實驗，並使用Minitab軟體以ANOVA分析其結果，待所有規劃實驗執行完畢，透過反應曲面法進行最佳化分析，所得到的極值，即為最佳適配組合參數值。再將此參數進行一次實驗，驗證此參數組合是否可得到最佳的測試品質，以確認此模式架構是否可行。研究架構圖如圖3-1所示。

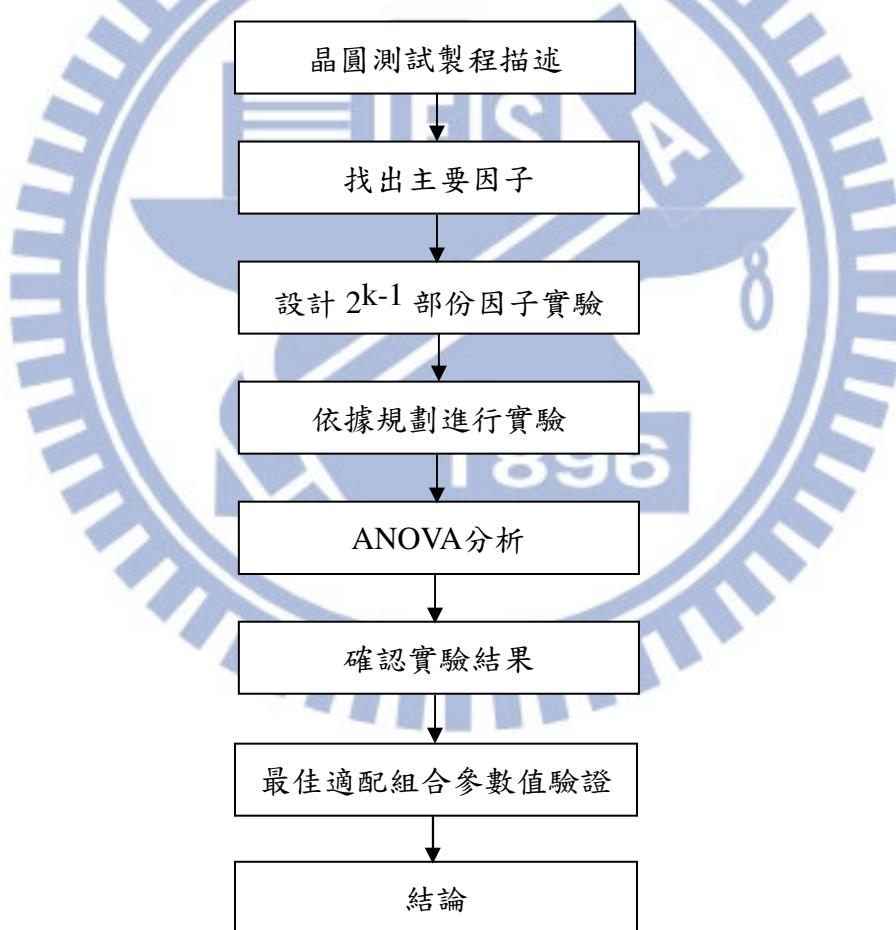


圖3-1 研究架構流程圖

資料來源：本研究整理

3.2 晶圓測試製程描述

晶圓測試的組成包含測試機、針測機、探針卡以及晶圓，對晶圓測試廠而言，每一個環結出了問題都會影響測試的結果，在測試前的每個步驟都是重要的一環，也是可能造成晶圓測試誤宰問題的可能因子，其測試流程如圖3-2 所示。



晶圓測試前的首要步驟就是建立 Set-up File，其內容包括有：晶圓的基本規格參數(Wafer Size、Index Size、Notch Direction、Temperature Control、Wafer Thickness、Wafer reference、Wafer Alignment、Needle Alignment)、測試中的清針參數設定、預溫參數設定以及其他細部參數設定。透過 Set-up File 的各項參數設定，探針就可精準無誤的與鋸墊接觸，進行電性測試。

當探針卡與晶圓於針測機安裝就緒後，接著必須進行探針的預熱/預冷動作，晶圓測試一般有高溫、低溫及常溫三種溫度，各溫度所面臨的針痕狀況各不相同，主要在高溫及低溫時差異甚大。當高溫時，針測機的 chuck 對承載的晶圓加熱，晶圓上的鋸墊表面呈現高溫狀態，加上探針有熱脹冷縮溫度效應的影響，此時若以正常針壓接觸鋸墊，則容易發生針壓過重，重的針壓會造成鋸墊受損或底層裸露，嚴重時造成該產品報廢，過重的針壓也會導致針痕打超過鋸墊範圍之外，影響後段封裝製程，甚至探針也會損壞。



圖 3-3 不良的針痕



圖 3-4 良好的針痕

資料來源：本研究整理

低溫測試時，承載的晶圓降至零度以下，探針也因熱脹冷縮溫度效應的影響，此時若以正常針壓接觸鋸墊，則呈現針痕較淺，針壓過輕的現象，往往造成測試的誤宰。因此，測試前對探針做預熱或預冷的動作是必要的，而預熱及預冷時間的長短須視探針材質而定，為了讓探針穩定於測試溫度環境中，找出適當的預熱及預冷時間是晶圓測試前相當重要的一道作業流程。

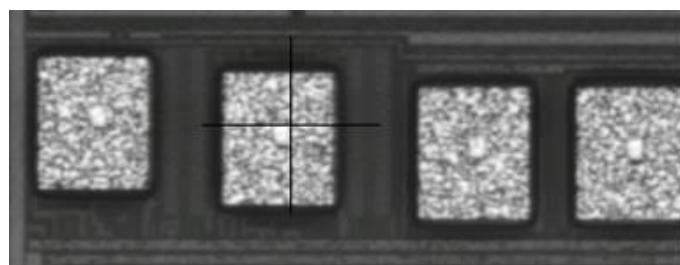


圖 3-5 針壓過輕的針痕

資料來源：本研究整理

當預熱或預冷作業完成後，接著要決定針壓的大小，生產線人員會由小至大的針測行程以探針接觸鋸墊，並依據針痕大小所佔鋸墊面積比例來決定測試時所需之針測行程，通常晶圓測試廠會導入針測行程標準化系統來取代以人員判斷針痕大小之針測行程，利用其 Open/Short 測試項目判斷接觸連結是否正常，以找出最佳針測行程。針測行程標準化系統分為 OD1、OD2、OD3 三步驟進行。

(1) OD1(First Contact)

每個探針針長有些許的差異，同一針測行程的探針在接觸鋸墊的情況有所不同，因此每個探針要通過 Open/Short 測試項目的針測行程也往往有所不同，在 OD1 就是要找出第一個探針與鋸墊的 Open/Short 測試合格的針測行程，如圖 3-6 所示。

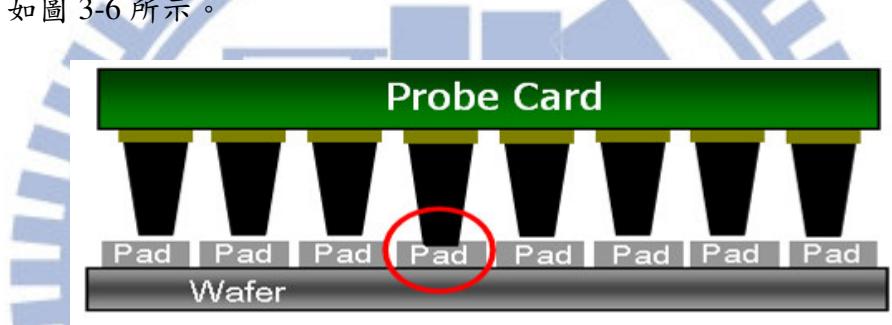


圖 3-6 OD1 探針與鋸墊接觸示意圖

資料來源：本研究整理

(2) OD2(Last Contact)

由於每個探針通過 Open/Short 測試項目的針測行程不同，OD2 的步驟就是要找出所有探針均通過 Open/Short 測試合格的針測行程，其目的是在確認探針卡水平狀況，若 OD1 到 OD2 的針測行程差距過大時，表示水平不佳，針痕差異大，則探針卡必須重新安裝或調整探針水平，若無法找出 OD2 時，則代表某幾個鋸墊與測試機連結異常，須進一步作異常分析處理。

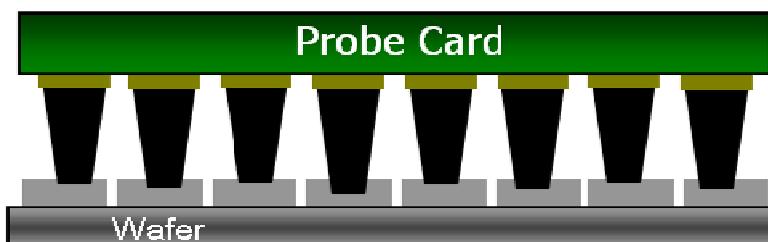


圖 3-7 OD2 探針與鋸墊接觸示意圖

資料來源：本研究整理

(3) OD3(Production Overdrive)

找出 OD2 的針測行程後，只能確認當下的針測行程能通過 Open/Short 測試，而對於後續的產品功能測試，必須再加針壓讓探針與鋸墊連結更佳良好，為確保測試時不會因針測行程的不足而導致連接異常，或針測行程過重而導致晶圓的損壞，工程師會依產品及探針卡特性去設定 OD3，一般而言，OD3 設定為 OD2 再加 30um 至 60um 不等的針測行程之後方可進行測試。

確認針測行程後，利用 correlation wafer(比對晶片)進行測試前的驗證，當產品 release 生產線量產前，自客戶取得 correlation wafer 及其測試資料，以作測試前驗證結果的 wafer map 的比對，此作業能釐清產品本身問題或機台問題，其流程如圖 3-8 所示。

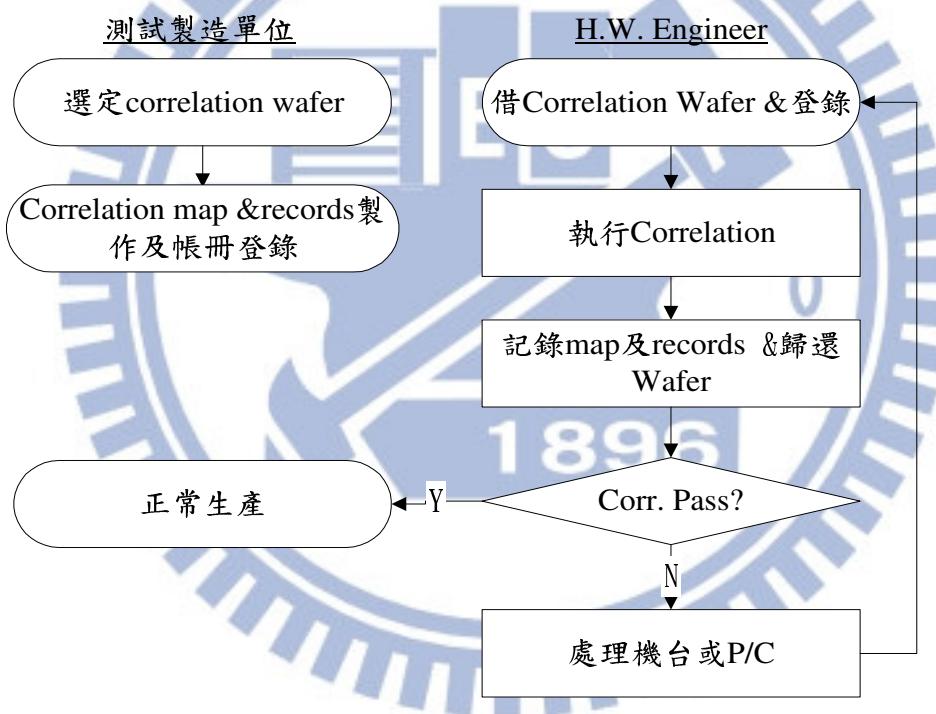


圖 3-8 Correlation 結果之處置及比對流程圖

資料來源：本研究整理

待 Correlation 合格之後就可進行晶圓測試，測試前必須依據該產品的測試參數規範來進行，也就是要確認測試程式、測試溫度、測試規格，並執行相關確認作業，測試過程中若發生任何異常或不符合規範時，則工程師需要立即進行驗證及處理，而測試完成後 MES 系統若警示測試資料有誤宰現象時，則需找出誤宰原因，並於解決問題後進行重測。

3.3 晶圓測試誤宰主要因子

經由文獻探討結果與 A 公司相關人員討論後，在晶圓測試流程中發現最有可能造成測試誤宰的原因在於測試前的 Set-up 步驟與測試過程中針測機的參數設定有關，因此本研究找出以下五個造成測試誤宰的主要因子：

- A. 測試針測行程的設定：在找出 OD1 與 DO2 後，OD3 的針測行程一直都只能用概略的針壓值去設定，但往往都是在發生誤宰後再去調整，因此在測試前就必須有正確的針測行程才能確保測試的品質，本研究將 OD3 的針測行程分為兩個水準來實驗，分別為: OD2+40um 與 OD2+50um。
- B. 清針片材質：使用清針片主要用於清潔探針尖上的微粒，在測試過程中，探針接觸鋸墊時會將鋸墊上的細微鋁削吸附住，使用清針片能將探針尖上的微粒清除，以防止影響探針和鋸墊的連結不良而造成測試的誤宰。清針片有兩種材質，依金鋼砂含量分為正常金鋼砂含量的 PP-99 與金鋼砂含量較多的 PP-150。
- C. 清針次數：清針片用來清除探針尖上的微粒，而如何決定何時去執行清針動作是清針參數中一個重要的設定值，設定方式是以每測試幾個 Touchdown 數後去執行一次清針動作，清針頻率高會花費太多清針時間以及探針的耗損，清針頻率不夠則無法將探針上的髒污清除，造成測試誤宰的發生，本研究以 150 次 Touchdown 及 300 次 Touchdown 當為因子兩水準進行實驗。
- D. 針測方式：在針測方式方面，選定兩種設定，一種為 Double Probing，也就是以連續兩次接觸鋸墊後再進行測試，另一為 Under Shoot Probing，此方法為僅有一次接觸鋸墊，在接觸鋸墊後再增加 10um 的針壓值進行測試。
- E. 晶圓測試前的預溫設定：當晶圓尚未送至針測機的 chuck 承載時，晶圓的溫度是常溫的狀態，而晶圓測試溫度經常是高溫及低溫，由於晶圓上的鋸墊表面溫度會直接影響探針熱脹冷縮的效應，若晶圓在測試前沒有預溫的動作而立即測試，則容易在開始測試時發生誤宰，因此本研究使用兩種預溫時間設定，分別為 60 sec 及 180 sec。

根據上述因子分析，本研究將因子水準列表如表 3-1 所示：

表 3-1 因子水準表

因子	水準一	水準二
A.OD3 針測行程設定	OD2 + 40 um	OD2 + 50um
B.清針片材質	PP-99	PP-150
C.清針次數	150 T/D	300T/D
D.針測方式	Double Probing	Under Shoot Probing
E.晶圓測試前的預溫時間設定	60 sec	180 sec

資料來源：本研究整理

3.4.部份因子實驗設計

對於降低晶圓測試誤宰問題之研究，本研究選擇二水準部分因子實驗設計(2^{k-1})，來分析探討製程因子及反應變數間的交互作用關係，運用部份因子實驗設計法是採取全因子實驗設計中的一部份來進行實驗分析及統計，其目的在於使用較少的實驗次數，搭配電腦統計軟體的運用，以得到與全因子實驗設計相似的分析結果而得到最適條件，若採用完全因子設計來配置實驗，會造成龐大的實驗成本，以本研究而言，全因子設計是 2^5 ，等於有32個實驗組合要執行，為了減少實驗組合次數，運用「部份實驗因子」轉換成 2^{5-1} 因子，就只有16個實驗組合要執行，即可代表全因子設計之最佳化矩陣。

要解決晶圓測試誤宰問題，其實也就是維持良好的測試品質，本實驗先收集A晶圓測試廠已測試完成CP2站，且無測試誤宰的晶圓當作本實驗的標準值，其該產品晶圓測試流程為 CP0 → CP1 → Laser → CP2 → CP3 → CP4，挑選晶圓測完CP2的理由是晶圓經由CP1的測試結果進行Laser的修補，將尚可被修復的不良品進行修補作業，然後再經過CP2的測試，驗證其經過Laser之後是否真正能將不良品修補成功，並比較CP1與CP2測試結果的差異，因此由CP2的結果可看出該晶圓是否有誤宰及其他異常現象的發生，無誤宰之測試結果以Bin_unchange與LR rate的值來判斷，Bin_unchange等於100%，指的

是CP1無法修補的不良die數量與CP2不良die的數量相同，表示經過CP2測試後沒有再增加不良的die，而LR rate指的是那些尚可修補的不良die經過Laser修補後的良率，LR rate>99%為客戶可接受的Laser修補良率，因此本實驗以Bin_unchange=100%與LR rate>99%的原則挑選晶圓，並記錄其CP2測試良率當為實驗標準值，如表3-2所示。

表3-2 無誤宰之晶圓測試良率表

符合本實驗的晶圓	Wafer ID	Yield	Bin_unchange	LRrate	CP2 Yield
✓	BHA527-01	97.34	100	99.75	97.34
✓	BHA527-02	94.45	100	99.79	94.45
	BHA527-03	96.49	99.99	99.72	96.49
✓	BHA527-04	95.57	100	99.76	95.57
✓	BHA527-05	96.15	100	99.66	96.15
	BHA527-06	97.9	99.99	99.85	97.9
	BHA527-07	95.92	99.99	99.63	95.92
	BHA527-08	97.53	99.96	99.65	97.53
	BHA527-09	96.7	99.97	99.75	96.7
✓	BHA527-10	96.48	100	99.72	96.48
✓	BHA527-11	97.01	100	99.67	97.01
✓	BHA527-12	96.93	100	99.75	96.93
	BHA527-14	97.21	99.97	99.81	97.21
✓	BHA527-16	96.85	100	99.78	96.85
✓	BHA527-17	96.75	100	99.73	96.75
✓	BHA527-18	96.94	100	99.75	96.94
	BHA527-20	96.81	99.99	99.79	96.81
✓	BHA527-21	95.76	100	99.66	95.76
✓	BHA527-23	96.75	100	99.72	96.75
✓	BHA527-24	96.48	100	99.73	96.48

資料來源：本研究整理

經挑選出無誤宰之晶圓後，接著依實驗配置及組合進行重測CP2，經由重測過後的良率結果來比對重測前後的相似率，相似率越高代表測試品質越好，越沒有測試誤宰的情況發生，以Wafer ID：BHA527-01為例，原先CP2良率為97.34，經過因子配置重測後的CP2良率若為96.50，則代表相似率為99.13%。因此，以重測過後的良率來比較相似率為本實驗結果的反應變數。

利用 Minitab 所排列出來的因子矩陣表如表 3-3 所示：

表 3-3 因子矩陣表

實驗組合	因子配適表					實驗結果 (相似率%)
	A	B	C	D	E	
1	2	2	2	2	2	
2	2	2	2	1	1	
3	2	2	1	2	1	
4	2	2	1	1	2	
5	2	1	2	2	1	
6	2	1	1	2	2	
7	2	1	2	1	2	
8	2	1	1	1	1	
9	1	1	1	1	2	
10	1	1	1	2	1	
11	1	1	2	1	1	
12	1	2	1	1	1	
13	1	2	2	2	1	
14	1	1	2	2	2	
15	1	2	2	1	2	
16	1	2	1	2	2	

資料來源：本研究整理

1896

第四章 案例分析

本研究已將影響晶圓測試誤宰的可能原因排列出部份因子實驗組合，由A公司生產單位主管安排設備人員備齊所有實驗的測試參數，並由生管人員將此實驗開立工程特殊需求單排入排程中，藉由製造執行系統監控並記錄實驗過程中所產生的資料，作為後續數據統計分析使用。

4.1 實驗流程

本研究實驗流程進行步驟如下：

1. 由A公司取得客戶同意後，收集已測試完成CP2站，且無測試誤宰的16片晶圓及測試資料當作本實驗的標準值。

表4-1 本實驗使用之晶圓及測試良率表

No	Wafer ID	Bin_unchange	LRrate	CP2 Yield
1	BHA527-01	100	99.75	97.34
2	BHA527-02	100	99.79	94.45
3	BHA527-04	100	99.76	95.57
4	BHA527-05	100	99.66	96.15
5	BHA528-06	100	99.72	96.48
6	BHA528-07	100	99.67	97.01
7	BHA528-08	100	99.75	96.93
8	BHA528-09	100	99.78	96.85
9	BHA529-11	100	99.73	96.75
10	BHA529-12	100	99.75	96.94
11	BHA529-14	100	99.66	95.76
12	BHA529-16	100	99.72	96.75
13	BHA530-20	100	99.73	96.8
14	BHA530-22	100	99.75	95.03
15	BHA530-24	100	99.78	96.2
16	BHA530-25	100	99.73	94.55

資料來源：本研究整理

2. 生管人員以此實驗開立工程特殊需求單，依實驗配置組合進行重測CP2，並列入生產排程中進行實驗。

3. 請生產單主管召集生產線組長及設備人員說明此實驗目的及執行的相關細項，並由設備人員依每次的實驗組合進行測試參數的調整。
4. 在實驗過程中記錄每次的測試結果，如有生產異常發生時，生產線組長必須確認異常原因並作詳細記錄，確保無其他干擾因子的加入，而影響本實驗的結果。經由每次實驗組合重測 CP2 的良率來計算重測前後的相似率，並記錄於表中，如表 4-2 所示。

表4-2 實驗結果數據表

實驗組合	因子配適表					實驗結果 (相似率%)
	A	B	C	D	E	
1	1	1	1	1	1	98.35
2	1	1	2	2	1	97.98
3	1	2	1	1	2	98.55
4	2	2	1	1	1	96.64
5	2	1	1	1	2	96.84
6	1	2	2	2	2	98.18
7	2	2	1	2	2	98.05
8	2	2	2	1	2	97.15
9	1	1	2	1	2	97.6
10	1	2	2	1	1	97.95
11	2	1	2	1	1	96.48
12	2	1	1	2	1	97.62
13	1	2	1	2	1	98.23
14	1	1	1	2	2	98.45
15	2	2	2	2	1	96.58
16	2	1	2	2	2	96.86

資料來源：本研究整理

4.2 實驗分析

本研究使用 Minitab 軟體進行實驗結果的分析。

4.2.1 變異數分析

將收集實驗結果之資料進行變異數分析，依據生產單主管的經驗及專業判斷，只考慮 A、C 與 B、D 因子間的交互作用，其結果如表 4-3 所示。

表4-3 因子變異數分析表

General Linear Model: Similarity Rate versus A, B, C, D, E

Factor	Type	Levels	Values
A	fixed	2	50um, 40um
B	fixed	2	PP-99, PP-150
C	fixed	2	150T/D, 300T/D
D	fixed	2	Double Probing, Under Shoot Probing
E	fixed	2	60sec, 180sec

Analysis of Variance for Similarity Rate, using Adjusted SS for Tests

Source	DF	Seq SS	Adj SS	Adj MS	F	P
A	1	5.1416	5.1416	5.1416	37.00	0.000
B	1	0.0827	0.0827	0.0827	0.59	0.463
C	1	0.9752	99.752	99.752	7.02	0.029
D	1	0.357	0.357	0.357	2.57	0.148
E	1	0.2139	0.2139	0.2139	1.54	0.250
A*C	1	0.0028	0.0028	0.0028	0.02	0.891
B*D	1	0.0495	0.0495	0.0495	0.36	0.567
Error	8	1.1116	1.1116	0.1390		
Total	15	7.9342				

$$S = 0.372768 \quad R-Sq = 85.99\% \quad R-Sq(adj) = 73.73\%$$

資料來源：本研究整理

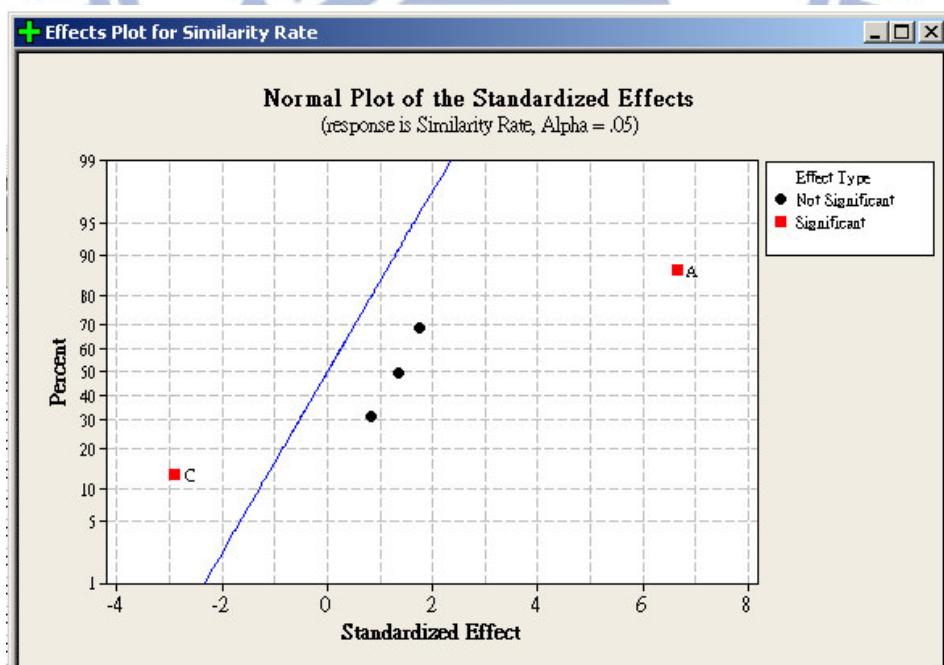


圖 4-1 因子實驗設計常態機率圖

資料來源：本研究整理

由表4-3因子變異數分析表可發現A(OD3針測行程設定)與C(清針次數)因子是顯著的(P值小於0.05)，而因子B(清針片材質)、D(針測方式)、E(晶圓測試前的預溫時間設定)以及A、C與B、D因子間的交互作用為不顯著(P值大於0.05)，而由因子實驗設計常態機率圖，如圖4-1，也可看出因子A、C偏離於直線，表示因子A、C對於本實驗結果有顯著差異。

4.2.2 模式適當性分析

依據4.2.1節實驗結果進行模式適當性分析，由圖4-2所示之常態機率圖(Normal Probability Plot of the Residuals)顯示其殘差資料無顯著偏離直線，故不違反常態分配之假設，圖4-3的殘差散佈圖(Residuals Versus the Fitted Values)可看出殘差無特殊形狀，表示數值資料間各自獨立，殘差也沒有成喇叭形狀，表示資料間變異數相同。由以上分析可知，此模式的殘差未違反基本假設，此模式的分析結果是據有參考價值的。

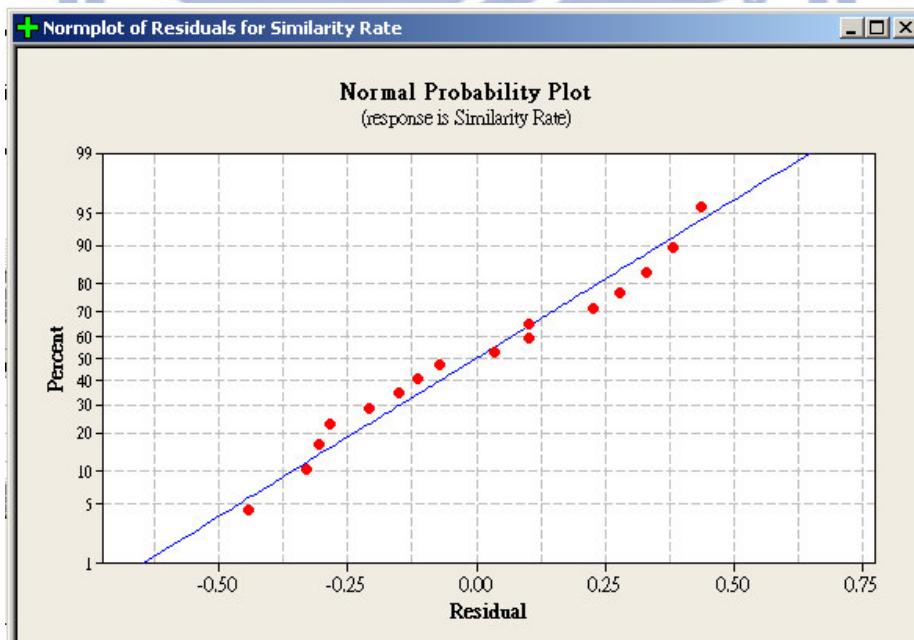


圖 4-2 殘差之常態機率圖

資料來源：本研究整理

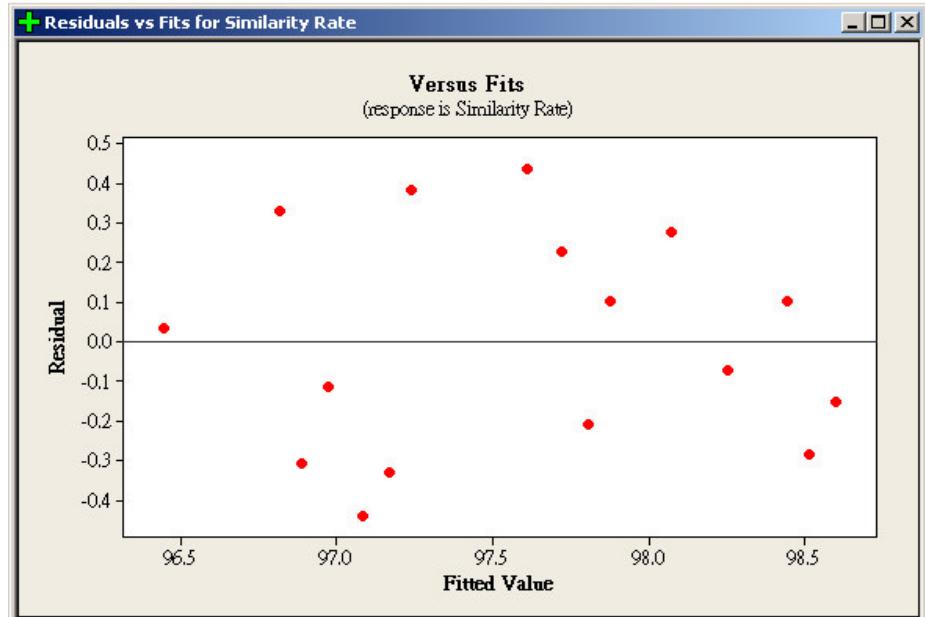


圖 4-3 殘差散佈圖

資料來源：本研究整理

4.2.3 主效應圖分析

針對有顯著差異的主要影響因子A(OD3針測行程設定)與因子C(清針次數)，利用主效應圖分析比較其因子水準間差異，如圖4-4所示。

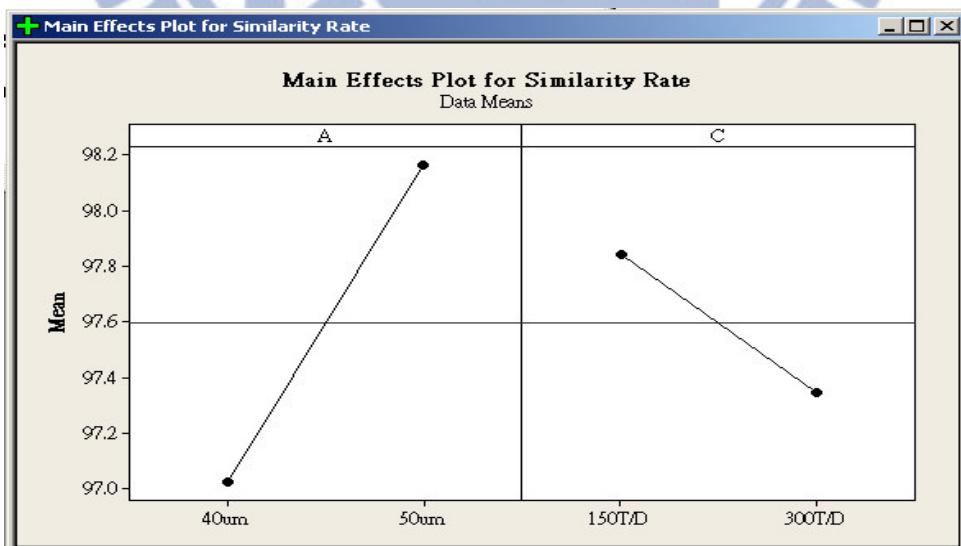


圖 4-4 主效應圖

資料來源：本研究整理

本研究目的在於找出影響晶圓測試誤宰的主要因素，並期望藉由實驗找出提升測試品質的最佳配方，所以求其本實驗之相似度結果為望大，由圖4-4比較結果看來，選擇因子A(OD3針測行程設定=OD2+50um)與因子C(清針次數=150T/D)可讓實驗結果的相似度為持較好的狀態，也可說明在此條件下的測試品質可降低晶圓測試誤宰的發生。因此，因子A(OD3針測行程設定=OD2+50um)與因子C(清針次數=150T/D)為本實驗的最佳配方。

4.3 實驗結果驗證

以此實驗結果(OD3針測行程設定為50um，清針次數設定為150T/D清針一次)導入A公司進行晶圓測試生產，其實驗前後因子差異如表4-4所示。實施三個月後，以判斷誤宰發生的指標來比較前後差異，由圖4-5顯示，在未實施新的測試條件前，Open/Short不良數超過規格值，平均每週發生9.9次，而使用新測試條件之後，Open/Short不良數超過規格值發生次數平均降至每週2.4次，圖4-6顯示Groces Function不良數超過規格值由過去平均每週發生14.1次降至10.1次，圖4-7顯示Site_Low_Yield不良數超過規格值由過去平均每週發生8.9次降至3.4次。因此，由Open/Short、Groces Function、Site_Low_Yield的三個測試誤宰指標可發現，使用新測試條件之後有顯著的改善。

表4-4 實驗前後因子差異表

因子	2011/Jan. ~ 2012/Feb. (Before DOE)	2012/Mar. ~ 2012/May. (After DOE)
A.OD3 針測行程設定	30um ~ 60um (視生產狀況調整)	50um
B.清針片材質	PP-99	PP-99
C.清針次數	300 T/D	150T/D
D.針測方式	Under Shoot Probing	Under Shoot Probing
E.晶圓測試前的 預溫時間設定	60 sec	60 sec

資料來源：本研究整理

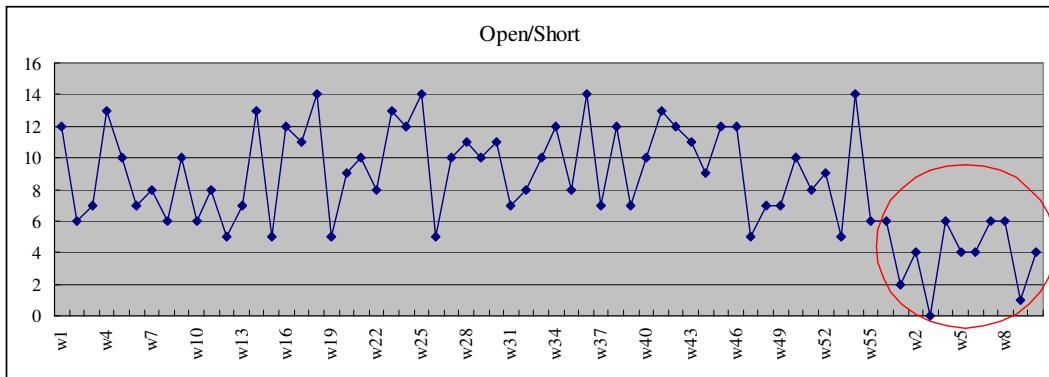


圖 4-5 實施新測試條件之 Open/Short 不良數變化

資料來源：本研究整理

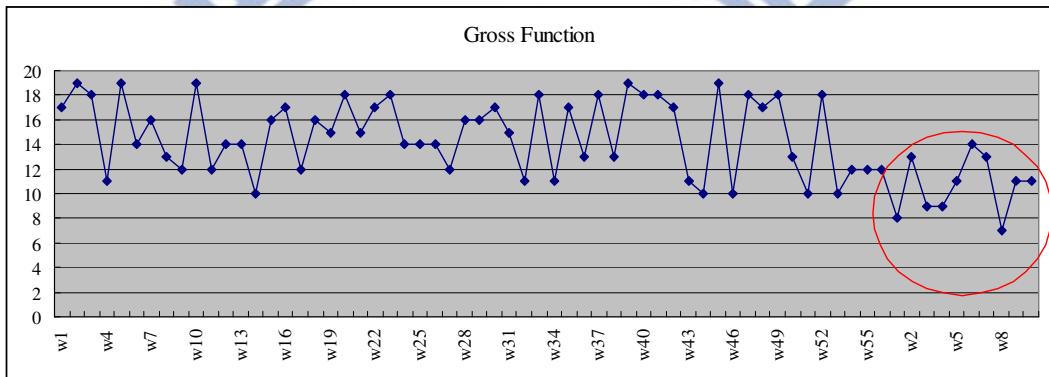


圖 4-6 實施新測試條件之 Gross Function 不良數變化

資料來源：本研究整理

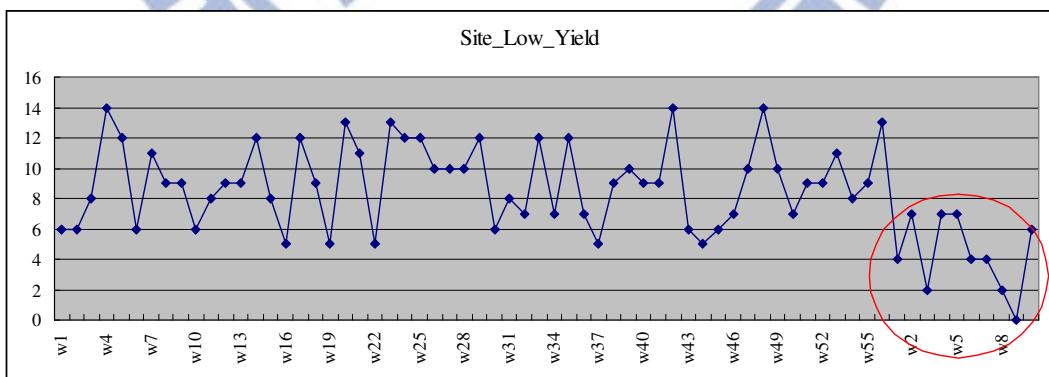


圖 4-7 實施新測試條件之 Site_Low_Yield 不良數變化

資料來源：本研究整理

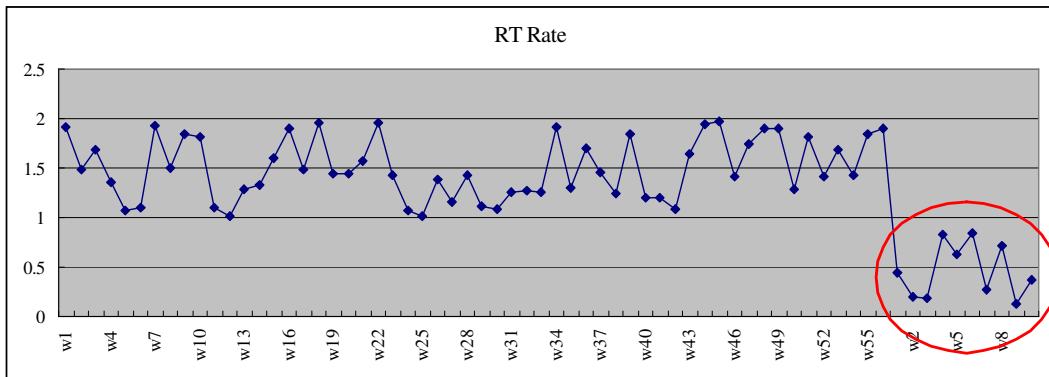


圖 4-8 實施新測試條件之 RT rate 變化

資料來源：本研究整理

在重測率部份，在未實施新的測試條件前，RT rate每週平均為1.6%，而導入新測試條件之後，RT rate每週平均降至0.3%，如圖4-8所示。由實驗結果驗證可知，利用此實驗設計改善後的結果是有效的。整理如表4-5。

表4-5 導入新測試條件前後差異比較

	2011/Jan. ~ 2012/Feb. (Before DOE)	2012/Mar. ~ 2012/May. (After DOE)
Total Test	181200 (片/晶圓)	23200 (片/晶圓)
RT (Re-Test)	2900 (片/晶圓)	72 (片/晶圓)
RT Rate	1.60%	0.30%
Open/Short	9.9 (每週平均發生次數)	2.4 (每週平均發生次數)
Gross Function	14.1 (每週平均發生次數)	10.1 (每週平均發生次數)
Site_Low_Yield	8.9 (每週平均發生次數)	3.4 (每週平均發生次數)

資料來源：本研究整理

導入新測試條件後，RT rate由改善前的1.6%降至改善後0.3%，依據2011年A公司記憶體測試廠一共重測2,900片晶圓，耗損測試費用NT\$ 9,500,000，若依此實驗的改善比率計算，改善81.25% ((1.6-0.3)/1.6)，A公司之記憶體測試廠整年約可以省下NT\$ 7,718,750 (9500000*0.8125)的重測費用。

第五章 結論與建議

本研究針對晶圓測試廠A公司之記憶體測試誤宰問題，運用實驗設計法找出影響晶圓測試誤宰的主要原因，以五因子兩水準的部份因子實驗設計來規劃整個實驗，經實驗結果找出晶圓測試之針測行程(DO3)設定為OD2+50um與清針次數設定為150T/D清針一次的測試條件為最佳生產測試配方，能有效降低測試誤宰問題的發生，大幅度降低測試的重測率，並提升晶圓測試品質，使A公司之記憶體晶圓測試在業界更具有競爭優勢。

5.1 研究結論

本研究成果及貢獻彙整如下：

1. 利用實驗設計法找出影響晶圓測試誤宰的關鍵因子，並求出最佳化的參數值，以其穩定晶圓測試良率並提升晶圓測試的品質。
2. 以本研究結果的「最佳化生產參數值」導入晶圓測試生產，有效改善晶圓測試誤宰問題，改善A公司之記憶體晶圓測試81.25%的重測率，降低龐大重測費用。
3. 本研究所提出規劃實驗之方法可降低實驗次數及實驗時間，其實用性甚高，能提供給晶圓測試廠或業界在追求提升品質與降低成本的改善策略作為參考。

5.2 未來研究方向與建議

根據本研究所驗證晶圓測試誤宰問題及實驗結果，給予以下可做未來研究方向及建議：

1. 本研究探討影響晶圓測試誤宰問題，其為造成晶圓測試良率不佳和晶圓重測問題的一部份，而其它可提升晶圓測試良率的方法仍可作進一步的研究及分析探討。

2. 本研究所探討的為單一個案A公司之記憶體晶圓測試，而其它非記憶體產品晶圓測試仍佔半導體產業相當重要的角色，因測試方法及設備有所不同，產生的問題亦有不同，後續可對非記憶體產品晶圓測試進行相關的研究分析。



參考文獻

- 王行健(2008)。應用六標準差 DMAIC 手法提昇晶圓針測之生產績效。未出版之碩士論文，國立交通大學工業工程管理研究所，新竹市。
- 王魯湘(2005)。以類神經網路建立消耗性零件之壽命預測模式-以晶圓測試探針卡為例。未出版之碩士論文，私立中原大學工業工程研究所，中壢市。
- 半導體科技(2011)。2010 第四季我國半導體產業回顧與展望，頁 28~30。
- 李有錚、賀力行(2004)。品質管理：整合性思維。前程文化。台北。
- 呂國璋(2003)。半導體集束型設備之遠端監控/診斷系統的設計開發。未出版之碩士論文，私立中原大學機械工程研究所，中壢市。
- 呂政冀(2009)。應用部分因子實驗設計進行 LED 磚晶之 MOCVD 製程最佳參數之研究。未出版之碩士論文，國立成功通大學工業與資訊管理管理研究所，臺南市。
- 吳秋妤(2010)。應用故障分析與實驗設計發展 TFT-LCD 彩色濾光片缺陷修補方法。未出版之碩士論文，國立交通大學工業工程管理研究所，新竹市。
- 林裕洋(2010)。快速測試 幫客戶解決問題。半導體產業推手 N.40。頁 16。
- 洪士程(2006)。兩個關於晶圓製造及測試程序的產能與良率之問題及解決方法。未出版之博士論文，國立交通大學電機與控制工程所，新竹市。
- 施敏、梅凱瑞(2004)。半導體製程概論。國立交通大學出版社。
- 施孟鎧(2006)。評估晶圓針測參數的實驗方法與數值分析模型之研究。未出版之博士論文。國立中正大學機械工程研究所，嘉義縣。
- 馬金溝(2010)。2.5 級產業帶領台灣 IC 產業爬上新巔峰。半導體產業推手 N.40。頁 2。
- 莊達人(2000)。VLSI 製造技術。高立圖書有限公司。臺北。
- 許家維(2004)。利用實驗設計改善積體電路閘極缺陷。未出版之碩士論文，國立交通大學工業工程管理研究所，新竹市。
- 董紀緯(2010)。從社會網絡觀點探討全球半導體產業的創新網絡與創新能力關係之研究。未出版之碩士論文，私立東海大學企業管理研究所，台中市。
- 簡禎富、施義成、林振銘、陳瑞坤(2005)。半導體製造技術與管理。國立清華大學出版社。
- 彭國浩(2010)。由測試良率及圖形來判斷邏輯晶圓在測試階段造成誤宰的原因探討分析。未出版之碩士論文，私立明新科技大學系統晶片與嵌入式系統產業研發研究所，新竹縣。
- 楊千足(2009)。運用關聯規則於晶圓探針卡管理系統之應用。未出版之碩士論文，國立交通大學資訊管理研究所，新竹市。
- 黃榮堂(2003)。晶圓級探針卡簡介。機械工業雜誌第 257 期。
- 鄭芳茂(2006)。溫控環境下之晶圓針測實驗方法與不同探針材質對鋸墊刮痕之分析。未出版之碩士論文，國立中正大學機械工程研究所，嘉義縣。

鄭豐聰(2006)。IC封裝業覆晶技術晶圓切割製程參數設計之研究。未出版之碩士論文，私立逢甲大學工業工程與系統管理研究所，台中市。

鮑俊名(2008)。晶圓測試的懸臂樑式針測卡接觸穩定度之研究。未出版之碩士論文，私立義守大學電子工程研究所，高雄縣。

劉宇濤(2011)。利用實驗設計法改善陣列光纖酒精滲透不良之問題---以 A 公司為例。未出版之碩士論文，國立交通大學工業工程管理研究所，新竹市。

Perry, Guy.(1999).The Fundamentals of Digital Semiconductor Testing. Soft Test Inc,Version 2.02.

Johnson, C.H.(2001).Memory Test System Programming Standard Elementary Course. Advantest Taiwan Inc.

Moore, Lee(2007). FFI Probe Card Introduction. FormFactor Inc.

Montgomery, D.C. (2001).Design and Analysis of Experiments, 5th ed.

