

E 類功率放大器的理論與設計

研究 生：鄒善強

指導教授：謝太烟 博士

國立交通大學

電子物理學系 電子物理研究所碩士班

摘要

射頻功率放大器位於發射裝置的最末端，其效能的好壞將決定了整個系統的能源供給的情況。為了滿足 CMOS 製程的規範，我們選擇了適合藍芽系統的 E 類功率放大器作為電路架構。本論文將以單端輸出的基本架構理論為出發點，輔以微波電路板的實作進行驗證，最後採用共閘差動式 E 類功率放大器，來作為 IC 設計的架構。

本論文在第三章中提供了一設計 E 類功率放大器的基本設計公式，利用這個公式，我們在 R04003 微波電路板上實現了一 PAE 可達 58% 的單端 E 類功率放大器，並在第四章中藉由設計單端 E 類功率放大器的經驗，使用台積電 TSMC 0.18 μm CMOS 標準製程模擬出一 PAE 可達 47.55%，且符合藍芽系統規格的共閘差動式 E 類功率放大器。

The Theory and Design of Class-E Power Amplifier

Student : Shan-Ciang Zou

Advisors : Dr. Tai-Chiung Hsieh

Institute and Department of Electrophysics
National Chiao Tung University

Abstract

RF power amplifier is at the end of transmitter, and its efficiency will decide the power supply consumption of all systems. In order to satisfy the condition of the CMOS process, we choose in this design the Class E power amplifier for Blue-tooth system. First, in this work, we derive the theory of single-ended power amplifier. Second, we use the fabrication of microwave circuit board to verify the result of theory, and finally adopt the common-gate differential mode Class E power amplifier to be the structure of IC design.

In Chapter 3 of this thesis a formula is provided for designing Class E power amplifier. Using this formula, we realize the single-ended Class E power amplifier, where PAE (power added efficiency) can reach 58% on RO4003 microwave circuit board. Based on the knowledge of Chapter 3, in Chapter 4, we use the models of TSMC CMOS 0.18 μ m process to simulate a common-gate differential mode Class E Power amplifier for Blue-tooth system in which PAE can reach 47.55%.

誌謝

經過了兩年的努力，研究所終於畢業了，在這兩年的時間中，首先要感謝謝太烟教授的指導和支持，讓我研究的過程中在課業和生活上都幫助良多。接下來要感謝的則是實驗室的同學和學弟，在遇上困難或低潮時，有大家的幫忙和支持，才能持續的努力下去。而郭立民和趙靜軒學長在研究的過程中給我的建議和指教，使我研究的方向可以更明確。在研究的後期，則是要感謝陳茂信學長在 R04003 微波電路板的設計及量測方面所給予的方便和協助。

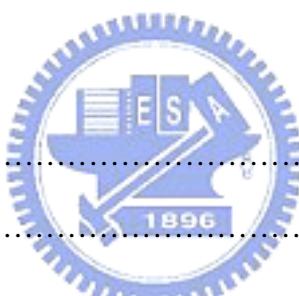
最後要感謝父母和家人的支持，在我服完兵役之後，願意繼續讓
我攻讀研究所，並在這兩年間不斷的給我鼓勵和關懷，使我可以更無
後顧之憂的將心神投入研究之中。

鄒 善 強

2004 夏 於新竹

目錄

中文摘要	I
英文摘要	II
誌謝	III
目錄	IV
表目錄	VII
圖目錄	VIII



第一章 緒論.....	1
1.1 研究背景.....	1
1.2 研究動機.....	2
1.3 章節介紹.....	4
第二章 CMOS 功率放大器的分類和原理.....	6
2.1 功率放大器的分類.....	6
2.2 線性功率放大器.....	7
2.2.1 A 類功率放大器.....	8
2.2.2 B 類功率放大器.....	9
2.2.3 C 類功率放大器.....	10
2.2.4 AB 類功率放大器.....	12
2.3 非線性功率放大器.....	13

2.3.1 D 類功率放大器.....	14
2.3.2 E 類功率放大器.....	16
2.3.3 F 類功率放大器.....	17
2.4 功率放大器的重要規格和定義.....	18
2.4.1 輸出功率.....	19
2.4.2 效率.....	19
2.4.3 線性度和 1dB 增益壓縮點.....	20
2.4.4 失真.....	21
第三章 E 類功率放大器的基礎設計理論與驗證.....	24
3.1 E 類功率放大器的原理.....	24
3.2 E 類功率放大器的設計公式.....	26
3.2.1 E 類功率放大器的等效電路和重要假設條件.....	26
3.2.2 E 類功率放大器的公式推導.....	29
3.2.3 E 類功率放大器的公式整理和結果分析.....	35
3.3 單端 E 類功率放大器的設計流程.....	40
3.3.1 單端 E 類功率放大器的規格決定和元件的選取.....	40
3.3.2 單端 E 類功率放大器的設計流程.....	41
3.4 單端 E 類功率放大器的電路驗證.....	43
3.4.1 單端 E 類功率放大器的實際電路架構.....	43
3.4.2 單端 E 類功率放大器實際電路的模擬結果.....	47
3.4.3 單端 E 類功率放大器的電路製作和量測裝置.....	49
3.4.4 單端 E 類功率放大器的量測結果和討論.....	53
3.4.5 結論.....	59
第四章 共開差動式 E 類功率放大器設計、模擬和佈局.....	60

4.1 CMOS 製程的高頻元件模型和限制.....	60
4.1.1 電晶體高頻元件.....	60
4.1.2 電感的高頻模型.....	62
4.1.3 電容的高頻模型.....	63
4.2 共閘差動式E類功率放大器的規格和電路架構.....	63
4.2.1 共閘差動式E類功率放大器的規格.....	64
4.2.2 共閘差動式E類功率放大器的電路架構.....	65
4.3 共閘差動式E類功率放大器的設計和模擬.....	73
4.3.1 第二級E類功率放大器的設計和模擬.....	73
4.3.2 第一級E類功率放大器的設計.....	75
4.3.3 整體電路架構和模擬結果.....	76
4.3.4 比較和討論.....	77
4.4 共閘差動式E類功率放大器的佈局.....	78
4.4.1 佈局的考量.....	79
4.4.2 佈局圖.....	80
第五章 結論與未來工作.....	81
5.1 結論.....	81
5.2 未來的工作.....	82
參考文獻.....	83

表 目 錄

表 1.1 無線通訊系統規格比較表.....	2
表 3.1 E 類功率放大器參數公式整理表(一).....	36
表 3.2 E 類功率放大器參數公式整理表(二).....	37
表 3.3 E 類功率放大器輸出網路各元件選取公式表.....	40
表 3.4 E 類功率放大器規格表.....	41
表 4.1 共閘差動式 E 類功率放大器的基本規格表.....	65
表 4.2 模擬結果和比較表.....	78



圖目錄

圖 1.1 通訊系統發射端的基本架構圖.....	3
圖 2.1 線性功率放大器的基本架構圖.....	7
圖 2.2 線性功率放大器的操作區間.....	7
圖 2.3 A 類功率放大器波形圖.....	8
圖 2.4 B 類功率放大器波形圖.....	9
圖 2.5 B 類功率放大器架構簡圖.....	10
圖 2.6 C 類功率放大器的基本架構圖.....	11
圖 2.7 C 類功率放大器波形圖.....	11
圖 2.8 各類線性功率放大器輸出功率和效率的關係圖.....	12
圖 2.9 AB 類功率放大器波形圖.....	13
圖 2.10 D 類功率放大器電路架構圖.....	14
圖 2.11 D 類功率放大器的電壓電流波形圖.....	15
圖 2.12 實際電路操作時的電壓波形圖.....	15
圖 2.13 E 類功率放大器的電路架構圖.....	16
圖 2.14 沖極端的電壓波形圖.....	17
圖 2.15 F 類功率放大器的原始架構圖.....	17
圖 2.16 新型的 F 類功率放大器架構圖.....	18
圖 2.17 F 類功率放大器波形圖.....	18
圖 2.18 P _{1dB}	21
圖 2.19 Two-tone 輸入和輸出訊號頻譜分佈圖.....	22
圖 2.20 IP3、OIP3 和 IIP3.....	23
圖 3.1 E 類功率放大器電晶體切換時沖極端電壓電流波形圖.....	24
圖 3.2 E 類功率放大器示意圖	25

圖 3.3 E 類功率放大器汲極端電壓電流波形示意圖.....	25
圖 3.4 E 類功率放大器的等效電路圖.....	27
圖 3.5 E 類功率放大器各端點電壓電流波形圖.....	30
圖 3.6 不同變數下的 P_{out} 和 P_c 做圖.....	37
圖 3.7 E 類功率放大器電路架構圖.....	38
圖 3.8 高頻阻流電感 (radio frequency choke) 設計示意圖.....	42
圖 3.9 輸出端匹配網路示意圖.....	42
圖 3.10 輸入匹配網路設計示意圖.....	43
圖 3.11 實際 E 類功率放大器架構圖.....	44
圖 3.12 各被動元件的等效模型圖.....	45
圖 3.13 輸出端網路示意圖.....	46
圖 3.14 接地點考量示意圖.....	47
圖 3.15 R04003 微波電路板的相關參數表示圖.....	48
圖 3.16 單端 E 類功率放大器的模擬結果圖.....	49
圖 3.17 單端 E 類功率放大器驗證電路圖.....	50
圖 3.18 量測儀器圖.....	52
圖 3.19 量測裝置示意圖.....	52
圖 3.20 單端 E 類功率放大器量測結果圖.....	54
圖 3.21 單端 E 類功率放大器的模擬結果圖(二).....	56
圖 3.22 單端 E 類功率放大器驗證電路圖(二).....	56
圖 3.23 單端 E 類功率放大器量測結果圖(二).....	57
圖 4.1 多指叉狀佈局示意圖.....	61
圖 4.2 電晶體高頻等效模型圖.....	61
圖 4.3 單層螺旋電感.....	62
圖 4.4 連接導線電感等效模型圖.....	63
圖 4.5 台積電 $0.18\mu m$ CMOS 製程下電晶體的 I-V 曲線模擬圖.....	65

圖 4.6	共閘差動式 E 類功率放大器的電路架構圖.....	66
圖 4.7	差動模態交錯耦合電路架構圖.....	69
圖 4.8	共閘 E 類功率放大器的基本架構圖.....	72
圖 4.9	電壓電流波形圖.....	72
圖 4.10	汲極端電壓電流波形圖.....	75
圖 4.11	整體電路架構圖.....	76
圖 4.12	S_{11} 模擬結果圖.....	76
圖 4.13	輸出功率模擬結果.....	77
圖 4.14	PAE 模擬結果.....	77
圖 4.15	佈局圖.....	80

