

國立交通大學

電信工程學系

碩士論文

同步化單對線數位用戶迴路接收端之  
初始化時脈



The Start-up Timing Recovery on Single-Pair  
High-Speed Digital Subscriber Line (SHDSL) Receiver

研究生：賴俊傑

指導教授：紀翔峰 博士

中華民國九十四年七月

# 國立交通大學

電信工程學系

碩士論文

同步化單對線數位用戶迴路接收端之  
初始化時脈

The Start-up Timing Recovery on Single-Pair High-Speed  
Digital Subscriber Line (SHDSL) Receiver

研究生：賴俊傑

Student: Jun-Jie Lai

指導教授：紀翔峰 博士

Advisor: Dr. Hsiang-Feng Chi

中華民國九十四年七月

同步化單對線數位用戶迴路接收端之初始化時脈

The Start-up Timing Recovery on Single-Pair High-Speed  
Digital Subscriber Line (SHDSL) Receiver

研 究 生：賴俊傑

Student: Jun-Jie Lai

指 導 教 授：紀翔峰 博士

Advisor: Dr. Hsiang-Feng Chi



Submitted to Institute of Communication  
College of Engineering  
National Chiao Tung University  
in partial Fulfillment of the Requirements  
for the Degree of  
Master  
in  
Communication Engineering

June 2005

Hsinchu, Taiwan, Republic of China

中華民國九十四年七月

# 同步化單對線數位用戶迴路接收端之初始化時脈

學生：賴俊傑

指導教授：紀翔峰 博士

國立交通大學電信工程學系碩士班

## 摘要

本文主要藉由G994.1所規範的握持程序探討SHDSL時脈恢復工作，G994.1主要彈性地對各個不同xDSL的傳接器在初始化的程序統一規範。由於SHDSL使用單對銅線傳輸其載波頻率為單一頻率，為了實現此一傳輸協定之時脈恢復工作，我們提出以非線性產生光譜線無資料輔助的方式來作為同步化設計依據，設計的方式以純數位化的方式不需額外的控制電路調整真實時脈的取樣速度，我們所提出時脈復原的架構其中包含交織插補濾波器來做數位化重新取樣運算、前置濾波器過濾雜訊及降低取樣輸出速度、時脈誤差偵測器計算時脈誤差資訊、鎖相迴路抑制收斂時脈誤差的偏移。當完成時脈復原工作後，最後便是將G994.1傳輸資訊的內容解碼譯出成原始資料。

接收端於初始啟動階段要做時脈復原、等化器、迴響消除、相聲穿越等工作，主要分成前置啟動部份與啟動部份兩段，前置啟動部份主要藉由G994.1握持程序將系統的時脈粗調與相關的補償工作，此期間除需完成補償工作外時脈誤差必須在 $\pm 50ppm$ 以內，到啟動部份進入資料模式必須將時脈鎖住到更小誤差範圍，此誤差範圍與補償工作影響重大，本文實際以C語言模擬定點實現方式，在完全不做任何補償工作的情況下，成功在前置啟動階段即完成時脈恢復工作達 $\pm 50ppm$ 誤差要求範圍內，若是要進一步改善時

脈同步化的精確度可增加各端輸出位元，而時脈偏移率將可達到約 $\pm 10\text{ppm}$ ，此一結果將有助於接收器分配更多的時間專注於調整補償工作。



# **The Start-up Timing Recovery on Single-Pair High-Speed Digital Subscriber Line (SHDSL) Receivers**


Student: Jun-Jie Lai

Advisor: Dr. Hsiang-Feng Chi

Institute of Communication Engineering

National Chiao Tung University

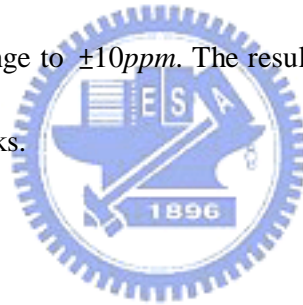
## Abstract



We will confer the timing recovery of the SHDSL by the Recommendation G994.1 handshake procedure. This Recommendation provides a flexible mechanism for various Digital Subscriber Line (DSL) transceivers at the start-up procedure. SHDSL technology was available over a single pair copper line with single tone carrier frequency, for the implement of the timing recovery by the Recommendation, we provide architecture that base on the Non-linear Spectral Line method and non-data aided with all-digital way without additional control circuit adjusting the real clock timing. Including of Digital Interpolator for digitally resampling, Prefilter for filtering noise and downing the throughput, Timing Error Detector for computing the timing error information, Phase Lock Loop for the convergence of timing error offset. After achieving timing recovery, we will decode and recover G994.1 transmitting data.

Timing recovery, equalizer, echo canceller, crosstalk...etc are needed at the start-up

procedure of the receiver. There are two major parts that are pre-activation and activation part. In the pre-activation part, the system of the timing clock should have coarse adjustment by the G994.1 procedure and fine compensations. During the period, not only the compensations will be well operated but the clock offset shall be within  $\pm 50ppm$ . After entering activation procedure and data mode, the clock offset should be locked in a small error range more. The compensation works will be deeply impact on the error range. In this thesis, the fixed-point implement was simulated on C language. Without doing any compensation, we successfully recover the timing error with the demand for  $\pm 50ppm$  clock offset range at the pre-activation process. With using more bits on each stage of the output, we can promote the accuracy of the clock and reduce its offset range to  $\pm 10ppm$ . The result will help receiver to have more time to do other compensation works.



## 誌 謝

此篇論文的完成首先要感謝我的指導教授-紀翔峰老師，謝謝老師這二年來不怨其煩指導笨拙學生的我，曾經一度失望的我因為老師的鼓勵與執著，使的我重拾信心繼續邁進，可以說老師比我還要認真！沒有老師的輔助指導便沒有這篇論文誕生。再來是感謝父母的殷切盼望，他們對我的期望從不曾失落過，一路走來始終如一，我唯一所能做的事就是抱持最大的感激，最後是謝謝所有實驗的同學們，你們歡樂的氣氛時常在無形中給了我很大的幫助，謝謝各位、謝謝大家。





# 目 錄

中文摘要.....	i
英文摘要(English Abstract).....	iii
誌謝 .....	v
目錄 .....	vi
表目錄.....	ix
圖目錄.....	x
第一章 序論 .....	1
1.1 DSL 簡介.....	1
1.2 論文動機 .....	6
1.3 論文組織 .....	7
第二章 G994.1 握持程序與規範(Handshake Procedure and specification) .....	8
2.1 系統簡介 .....	8
2.2 信號與調變 .....	10
2.2.1 信號種類 .....	11
2.2.2 調變方式 .....	12
2.3 接收端握持程序.....	13
2.4 SHDSL 接收器所提出之握持程序架構 .....	15
第三章 SHDSL 接收器時脈復原之設計與 G994.1 之資料解碼(Data Decoder).....	17
3.1 時脈復原之分類.....	17
3.2 產生光譜線之時脈同步器(Spectral Line Generating Clock Synchronizer) .....	20

3.3	時脈復原之系統架構.....	24
3.3.1	前置濾波器(Prefilter) .....	24
3.3.2	時脈誤差偵測器(Timing Error Detector).....	25
3.3.3	鎖相迴路(Phase Lock Loop).....	27
3.3.4	數位化重新取樣器之設計.....	28
3.3.4.1	重新取樣器之時脈迴路(Timing Loop).....	28
3.3.4.2	交織插補方式(Interpolation Method).....	29
3.4	G994.1 調變之資料解譯 (Datum Decoding) .....	31
第四章	定點運算之實現.....	36
4.1	各參數定點表示式.....	36
4.1.1	插補端之實現(Interpolation Output Implementation) .....	36
4.1.2	平方器之實現(Squarer Output Implementation) .....	37
4.1.3	弦波乘法端之實現(Sinusoidal Multiplier Output Implementation).....	38
4.1.4	帶通濾波器端之實現 .....	39
4.1.5	平均動差(Moving Average)濾波端之實現 .....	40
4.1.6	取虛部信號端之實現 .....	41
4.1.7	迴路濾波器(Loop Filter)端之實現 .....	42
4.1.8	各輸出端之模擬比較圖 .....	43
第五章	模擬結果與檢討 .....	52
5.1	通道模型與模擬參數 (Channel Model and Simulation Parameter).....	52
5.1.1	通道模型 .....	52

5.1.2 帶通濾波器.....	53
5.1.3 平均動差濾波器(Moving Average Filter) .....	53
5.1.4 迴路濾波器(Loop Filter) .....	54
5.2 結果與檢討 .....	54
第六章 未來展望 .....	63
參考文獻.....	65



## 表 目 錄

表 1.1	16 階 PAM 對應表 .....	5
表 2.1	攪拌器多項式(Scrambler Polynomials) .....	9
表 2.2	G994.1 輸出對映表 .....	9
表 2.3	4.3125kHz 信號群組的載波集合 .....	11
表 2.4	4kHz 信號群組的載波集合.....	11



## 圖目錄

圖 1.1	xDSL 系統發展圖 .....	1
圖 1.2	SHDSL Transceiver Unit (STU)功能區塊圖 .....	3
圖 2.1	PMD 前置啟動參考模型(PMD Preactivation Reference Model) .....	8
圖 2.2	G994.1 信號產生圖 .....	10
圖 2.3	接收端初使化啟動程序 .....	14
圖 2.4	SHDSL 接收器架構圖 .....	15
圖 3.1	類比式時脈復原圖 .....	17
圖 3.2	混合式時脈復原圖 .....	18
圖 3.3	數位式時脈復原圖 .....	18
圖 3.4	無資訊輔助方式 .....	19
圖 3.5	資訊輔助方式 .....	20
圖 3.6(a)	產生光譜線( $a = 0.2$ ) .....	23
圖 3.6(b)	產生光譜線( $a = 1$ ) .....	23
圖 3.7	SHDSL 時脈復原方塊圖 .....	24
圖 3.8(a)	前置濾波器 .....	24
圖 3.8(a-1)	前置濾波器頻率響應( $L=8$ ) .....	25
圖 3.8(b)	時脈誤差偵測器 .....	25
圖 3.8(c)	數位化重新取樣器 .....	28
圖 3.8(c-1)	Lagrange Interpolation filter 架構圖 .....	30
圖 3.8(c-2)	重新取樣時域圖 .....	30

圖 3.9	G994.1 資料解碼功能圖	32
圖 3.10(a)	Cosine 表與平方器輸出比較圖	33
圖 3.10(b)	$f[c(n),w(n)] = \sum_{l=1}^{26} w(l) \cdot c[\text{mod}(l-n,26)+1]$	34
圖 3.10(c)	Cosine 表、平方器輸出與取樣輸出三者曲線圖	35
圖 4.1	各點輸出之定點表示圖	36
圖 4.2	簡易低通濾波器(L=8)	37
圖 4.3	平方器輸出端	37
圖 4.4	弦波輸出端	39
圖 4.5	帶通濾波器架構圖	40
圖 4.6	平均動差濾波器架構圖	41
圖 4.7	虛部信號端	41
圖 4.8	迴路濾波器架構圖	43
圖 4.9a-1	$I[n], Q[n], y_i[n], y_q[n], K_1/10, 0.0078K_2, 0.2K_3$	44
圖 4.9a-2	$m_i[n], m_q[n], K_1/10, 0.0078K_2, 0.2K_3$	44
圖 4.9a-3	$m_e[n], e[n], K_1/10, 0.0078K_2, 0.2K_3$	45
圖 4.9b-1	$I[n], Q[n], y_i[n], y_q[n], K_1/10, 0.0078K_2, 0.2K_3$	45
圖 4.9b-2	$m_i[n], m_q[n], K_1/10, 0.0078K_2, 0.2K_3$	46
圖 4.9b-3	$m_e[n], e[n], K_1/10, 0.0078K_2, 0.2K_3$	46
圖 4.9c-1	$I[n], Q[n], y_i[n], y_q[n], K_1/100, 0.0078K_2, 0.2K_3$	47
圖 4.9c-2	$m_i[n], m_q[n], K_1/100, 0.0078K_2, 0.2K_3$	47
圖 4.9c-3	$m_e[n], e[n], K_1/100, 0.0078K_2, 0.2K_3$	48

圖 4.9d-1	$I[n], Q[n], y_i[n], y_q[n]$ , $K_1/100$ 、 $0.0078K_2/4$ 、 $0.2K_3/10$ .....	48
圖 4.9d-2	$m_i[n], m_q[n]$ , $K_1/100$ 、 $0.0078K_2/4$ 、 $0.2K_3/10$ .....	49
圖 4.9d-3	$m_e[n], e[n]$ , $K_1/100$ 、 $0.0078K_2/4$ 、 $0.2K_3/10$ .....	49
圖 4.9e-1	$I[n], Q[n], y_i[n], y_q[n]$ , $K_1/100$ 、 $0.0078K_2/3$ 、 $0.2K_3/10$ .....	50
圖 4.9e-2	$m_i[n], m_q[n]$ , $K_1/100$ 、 $0.0078K_2/3$ 、 $0.2K_3/10$ .....	50
圖 4.9e-3	$m_e[n], e[n]$ , $K_1/100$ 、 $0.0078K_2/3$ 、 $0.2K_3/10$ .....	51
圖 5.1	通道頻率響應圖 .....	52
圖 5.2	平均移動濾波器作用圖 .....	53
圖 5.3	迴路濾波器作用圖 .....	54
圖 5.4	時脈誤差修正圖 .....	55
圖 5.5a	時脈誤差修正圖 .....	56
圖 5.5b	時脈誤差修正圖 .....	57
圖 5.5c	時脈誤差修正圖 .....	58
圖 5.5d	時脈誤差修正圖 .....	59
圖 5.5e	時脈誤差修正圖 .....	60
圖 5.6a	傳送端與接收端解碼資料部份比較圖 .....	61
圖 5.6b	傳送端與接收端解碼資料整個比較圖 .....	62



# 第一章 序論

## 1.1 DSL 簡介

DSL 即是 Digital Subscriber Line 或者稱作數位用戶線路，它屬於一種長途電信有線傳輸技術，此技術發展乃藉由大眾交換電話網路(Public Switched Telephone Network(PSTN))所使用的銅軸線來傳遞資訊。PSTN 或者稱作普通老式的電話服務(Plain Old Telephone Service(POTS))至今以來仍是目前分布最廣的網絡，能充分且有效的利用便可大大的提升網絡的普遍性，隨處皆可享受網絡所帶來龐大的應用與服務，而 xDSL 傳輸技術便因此目的而產生，底下是目前各個 DSL 發展衍生的種類：

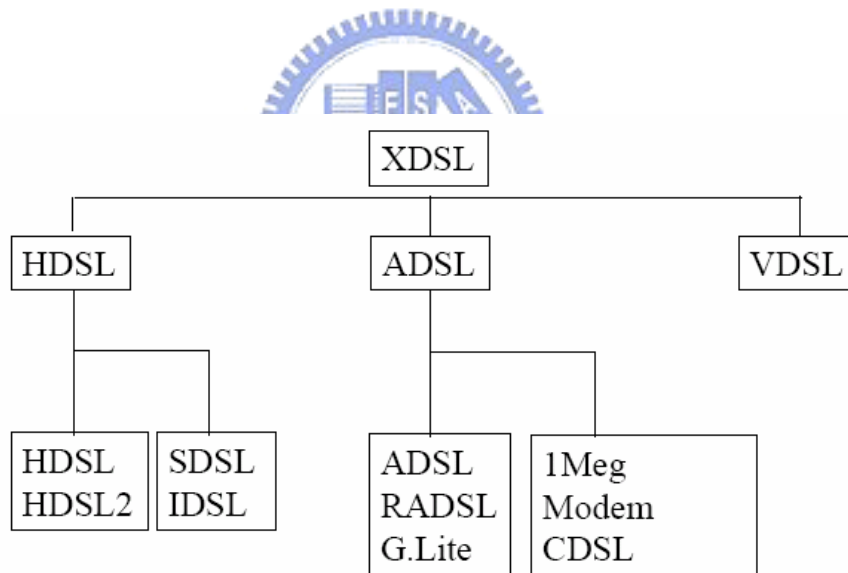


圖 1.1 xDSL 系統發展圖

DSL 主要是為了因應各種不同傳輸速度與距離的需求而發展出各種不同的傳輸協定，以下概要介紹 DSL 的種類及應用方向：



- VDSL(Very high-bitrate DSL)：其下行速度有 6.5、13、26、52Mbps，下行速度為 1.6、3.3、6.5、13Mbps，距離由 1 至 4.5Kft.，主要應用在多媒體方面，使用 ATM 傳輸協定。
- ADSL(Symmetric High-Bitrate Digital Subscriber Line)：傳輸速度下載 0.5 至 8Mbps 上傳 64 至 64Kbps，傳輸距離為 12 至 18kft.，支援 1 到 4 MPEG 單一影像通道、BRA-ISDN 電路、對稱性 ISDN H0 通道(384Kbps)、64Kbps 雙向控制通道和一個 POTS 電路。
- ADSL Lite：其最高下載速度 1Mbps 上傳速度 128Kbps，唯一的優點是不需分離器(Splitter)，由於較低的數位傳輸率可以用在公共網路建設上包含 POTS，是目前最普遍使用的一種。
- RADSL(Rate Adaptive DSL)：其速度可變化調整，下行速度為 12Mbps，上行速度為 1Mbps，而距離為 12 至 18Kft.，由中央處理端調整適當的速度，從 ADSL 進化成另一種技術，同樣包含 POTS。
- CDSL(Consumer DSL)：下行速度可到 1Mbps，上行速度達 16 至 128Kbps，與 ADSL 和 RDSL 相像，使用單對線而且用戶端不需分離器，可以直接架線(wire)。
- HDSL(High-Bitrate Digital Subscriber Line)：用 2 對線或是 3 對線做傳輸，其上、下行傳輸率最高皆為 1.544Mbps 和 2.048Mbps 兩種方式，傳輸距離 12Kft.，全雙工模式，用在 T1 或者 E1 高速網路上。
- HDSL2：用單對線做傳輸，其上、下行傳輸率最高皆為 1.544Mbps 一種，最大距離同樣為 12Kft.，僅用單對線達 T1 對稱性傳輸速度。
- IDSL(ISDN DSL)：其上、下行傳輸率為 128Kbps 距離為 18Kft.，提供兩個 BRA-ISDN B 通道，無資料通道，包含 POTS。

- n SDSL(Symmetric DSL)：其上、下行速度為 12Kbps 至 1.024Mbps，一般來說其設定在 768Kbps，根據傳輸速度不同其距離為 11.5 到 22Kft.，對稱性傳輸方式本質上提供 DSL 速率的一半，包含 POTS。

目前對於數位用戶迴路的傳接器，國際電信聯盟（International Telecommunication Union（ITU））就其中的交換能力和共用模式操作方式建議了相關的規範——G994.1。隨科技的進步各式各樣的傳輸技術因應而生，伺服器與用戶端彼此要能分辨對方所使用傳輸種類與方式，因此必須要有統一的規範區分清楚。

本文主要在探討 SDSL 傳輸協定裡初始化時脈的復原，SDSL 或者也稱作 SHDSL 對稱性高速數位用戶迴路(Symmetric High-Bitrate Digital Subscriber Line)，而 G994.1 的目的便是在整合了目前 G.991.2(SDSL), G.992.1(ADSL), G.992.2(ADSL Lite), G.992.3(ADSL2), G.992.4 和 G.992.5(ADSL2+)傳輸協定中牽涉到系統啟動階段的部份，可以預期未來發展的數位用戶迴路也將採納使用此規範，成為全球共通遵循的依據。底下就 SHDSL 系統簡單介紹：

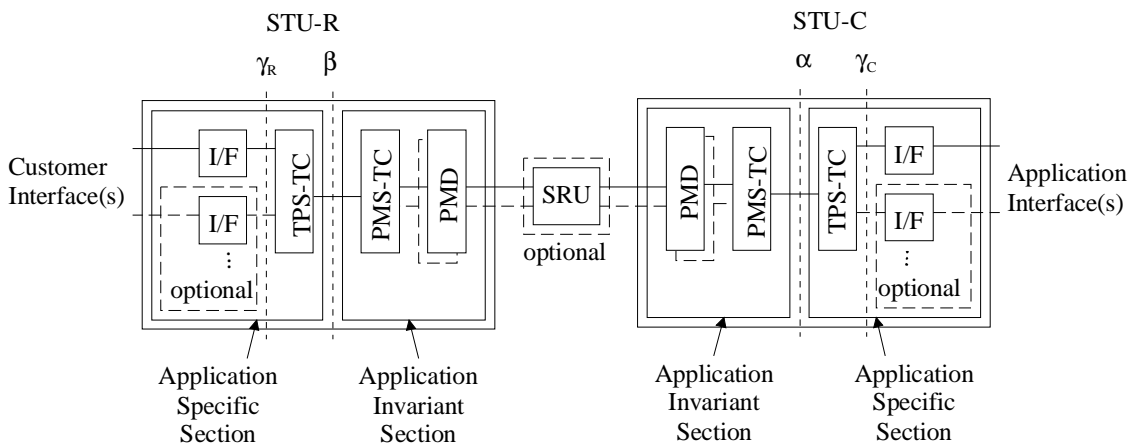
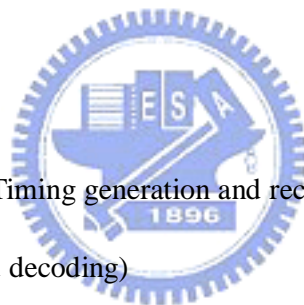


圖 1.2 SHDSL Transceiver Unit (STU)功能區塊圖

圖 1.2 所示的是 SHDSL 傳接器(SHDSL Transceiver Unit (STU))在伺服端(STU-Remote)與用戶端(STU-Client)各區塊其運作的功能與介面，兩端皆包含常規應用部分(Application Invariant Section)和特殊應用部分(Application Specific Section)。常規應用部分包含搭載實體媒介(Physical Media Dependent (PMD))和在傳輸聚合層內特定實體媒介 (Physical Media-Specific Transmission Convergence Layer (PMS-TC Layer))，而特殊應用部分則使用在傳輸聚合層的特殊傳輸協定(Transmission Protocol-Specific Transmission Convergence Layer (TPS-TC Layer))和周邊介面，如圖所示此部份也可相容其他的傳輸信號，即理論上可適用不同的傳輸協定。SHDSL 中繼器(SHDSL Regenerator Unit (SRU))為減少信號衰減。

PMD 主要的功能：

1. 產生信號時脈及復原(Timing generation and recovery)
2. 編碼及解碼(coding and decoding)
3. 調變與解調(modulation and demodulation)
4. 消除回響(echo cancellation)
5. 等化器(equalizer)
6. 起始連結(link startup)



PMS-TC Layer 主要是做框架與框架同步(framing and frame synchronization)和譯碼與解譯(Scrambler and descrambler)，先將資料依據 SHDSL 框架的結構產生實際要傳輸的數據，再將此數據編譯輸出。

SHDSL 其資料編碼輸出方式為 16 階 PAM(Pulse Amplitude Modulation)，其對映

方式為：

0000	-15/16
0001	-13/16
0010	-11/16
0011	-9/16
0100	-7/16
0101	-5/16
0110	-3/16
0111	-1/16
1100	1/16
1101	3/16
1110	5/16
1111	7/16
1000	9/16
1001	11/16
1010	13/16
1011	15/16

表 1.1 16 階 PAM 對應表

TPS-TC Layer 將每筆 SHDSL 的框架以大量封包傳送出去，此部份包含多工器及解多工器，若是多重通道使用者則還需做劃時多工分配。

通常在伺服端只負責資料傳遞工作，而用戶端為了能接收正確資料必須要知道伺服端的取樣速率，所以同步化便是傳接器啟動時最先要完成的事，兩端系統在做連結時，PMD 區塊為彼此最先啟動的部份，其中產生信號時脈及復原為首要任務。

## 1.2 論文動機

在[1]中提出作同步化初始時脈時必須減少其他外來的操作避免時脈會有漂移現象，他提出將時脈復原機制分成前後兩段進行，前半端部分時脈復原機制與通道等化器分開運行，恢復時脈是為了要能正確取樣出數據以便得出邏輯'1'或是邏輯'0'，而通道等化器為了補償通道效應會調整信號的訊雜比恢復其原本邏輯'1'或是邏輯'0'，同時運行將造成不可預測的相互影響，因此前半段主要是在讓通道等化器完成整個調整工作，而時脈做略微的粗調，後半段才算真正開始整個時脈復原機制，將通道等化器納入整個時脈迴路。若是我們在前半段就能完成整個時脈復原的程序達到理想的精確度，系統便能有更多的時間拿去做 channel equalization、echo cancellation、crosstalk cancellation、data decoding 等工作，將可提升改善整個傳輸系統的使用環境降低錯誤率。

本文將就 G994.1 於單對線數位用戶迴路規格作一研究設計，設計方式採全數位化方式，接收端的時脈保持固定不變並使之與傳送端有一偏移誤差存在，以數位化重新取樣器調整接收端之取樣頻率來與傳送端同步化並達一定的精確度並且能解出傳送端發送的資料。

### 1.3 論文組織

G994.1 規範中主要對數位用戶迴路的傳接器有關握持程序做出建議，而其中時脈復原部分即本文所要探討的重點，藉由 G994.1 的傳輸方式及調變模式來獲得時脈資訊。第二章介紹 G994.1 所建議的系統架構及規範，藉此一架構出本次實驗的系統方塊圖，SHDSL 為單頻調變方式，用 G994.1 的調變信號來作為要恢復時脈的信號以期能達到誤差要求。第三章為如何做時脈同步的演算法設計，因為在一開始尚未能作通道等化器及消除回響等等，作握持程序時無法使用資料培訓(data training)，本文將用直接產生線光譜方法來做時脈誤差偵測，並且為非資料輔助(Non-Data Aided)方式，因此不會有誤差蔓延(Error Propagation)的問題產生。接著為數位化重新取樣器，計算由時脈誤差偵測器所得之誤差值，將接收端的信號經過交織插補方式(Interpolation Method)計算出正確的取樣值。第四章將以定點(fixed-point)方式實際模擬整個時脈偵測迴路，盡量在符合 G994.1 時脈精確度( $\pm 50\text{ppm}$ )的要求下減低各輸出端所使用的位元以符合經濟效益，於最後一章則是比較接收端與傳送端之時脈的誤差範圍，最後檢討未來可能改進的空間。

## 第二章 G994.1 握持程序與規範(Handshake Procedure and specification)

### 2.1 系統簡介

本節主要在探討 G994.1 對 PMD 初始啟動(Preactivation)階段時脈回復的部份，期能在一定收斂時間內達到 50ppm 誤差標準規範以內。

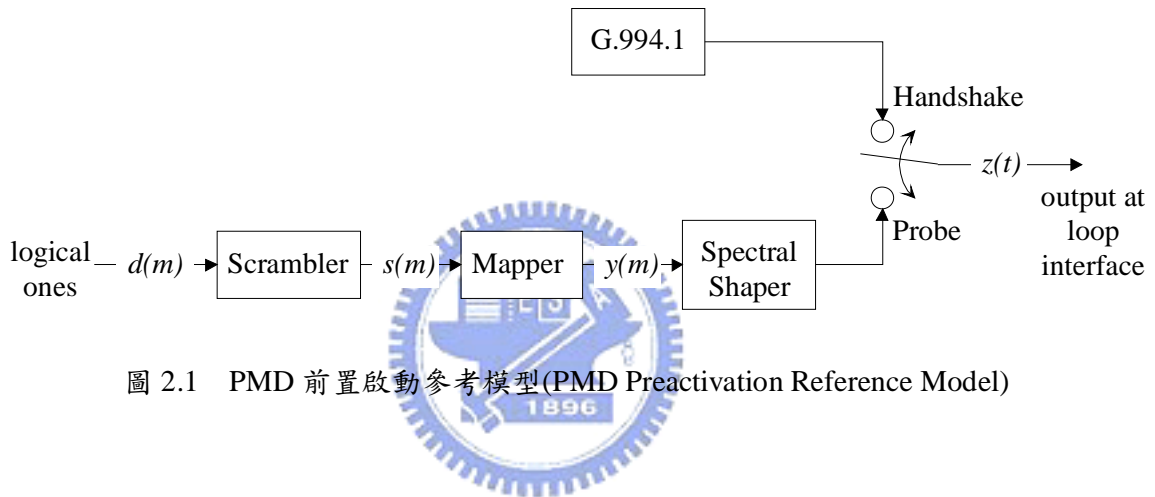


圖 2.1 PMD 前置啟動參考模型(PMD Preactivation Reference Model)

時間指標  $m$  表示符號率(symbol rate)， $t$  是類比時間，探測訊號(probe signal)為 2-PAM 調變，所以位元率等於符號率， $d(m)$  信號為連續邏輯一(logical ones)即輸入高阻抗給 Scrambler，Scrambler 輸出信號為  $s(m)$ ，G994.1 對其 Scrambler Polynomials 的建議如表 2.1 內所表示，傳送端要能支援表 2.1 所有的 polynomials，選用何組 polynomial 由接收端在 G994.1 程序內決定，一旦完成 G994.1 握持程序，傳送端與接收端將依照所選擇的 polynomial 進入資料傳輸模式不會再更改。對映圖(Mapper)的輸出  $y(m)$  如 Table()內所表示，最後輸出  $z(t)$  的頻譜塑型(spectral shaper)、符號率、間隔時間(duration)及後端功率(power backoff)也是經由 G994.1 程序內所決定。

Polynomial Index ( $i_2, i_1, i_0$ )	STU-C polynomial	STU-R polynomial
0 0 0	$s(m) = s(m-5) \oplus s(m-23) \oplus d(m)$	$s(m) = s(m-18) \oplus s(m-23) \oplus d(m)$
0 0 1	$s(m) = s(m-1) \oplus d(m)$	$s(m) = s(m-1) \oplus d(m)$
0 1 0	$s(m) = s(m-2) \oplus s(m-5) \oplus d(m)$	$s(m) = s(m-3) \oplus s(m-5) \oplus d(m)$
0 1 1	$s(m) = s(m-1) \oplus s(m-6) \oplus d(m)$	$s(m) = s(m-5) \oplus s(m-6) \oplus d(m)$
1 0 0	$s(m) = s(m-3) \oplus s(m-7) \oplus d(m)$	$s(m) = s(m-4) \oplus s(m-7) \oplus d(m)$
1 0 1	$s(m) = s(m-2) \oplus s(m-3) \oplus s(m-4) \oplus s(m-8) \oplus d(m)$	$s(m) = s(m-4) \oplus s(m-5) \oplus s(m-6) \oplus s(m-8) \oplus d(m)$
1 1 0	Reserved	Reserved
1 1 1	Not Allowed	Not Allowed

表 2.1 攪拌器多項式(Scrambler Polynomials)

在 G994.1 中的前置啟動模式(reactivation mode)內的 scrambler 架構要與資料模式(data mode)內的相同，由接收端決定何組 polynomial 來作握持程序，以期往後的資料傳輸達到精確時脈同步，scrambler 內暫存器初使值皆設為零。

Scrambler Output $s(m)$	Mapper Output Level, $y(m)$	Data Mode Index
0	-9/16	0011
1	+9/16	1000

表 2.2 G994.1 輸出對映表

SHDSL 的編碼方式為 16-Trellis Code-PAM，所以  $y(m)$  輸出 0 與 1 對映方式必須與原本 16 個指標相對應。

總括來說 G994.1 程序於伺服端所要做的事與在資料傳輸模式類似，先將資料經由框架的定義編碼產生，再將其編碼過後的數據經過 Scrambler 輸出，對照對映圖轉成



類比形式，最後將信號調變傳送出去。

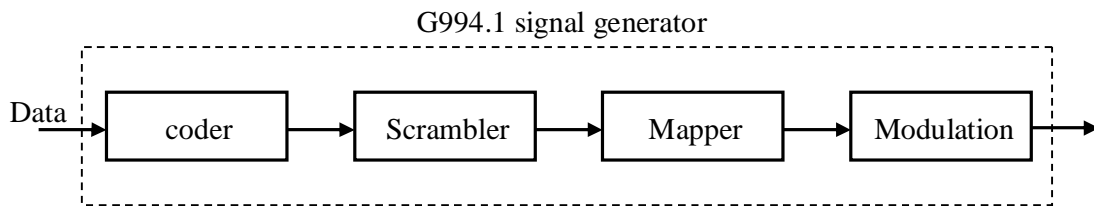


圖 2.2 G994.1 信號產生圖

在 G994.1 規範中初始啟動階段是在做時脈的粗調以及編解碼，主要目標為接收端之時脈誤差在  $\pm 200\text{ppm}$  內以及經由解碼辨識對方所使用調變方式與操作模式，接著切換至 SHDSL 的資料傳輸模式繼續將時脈鎖住到  $\pm 50\text{ppm}$  以下。

## 2.2 信號與調變

每種 xDSL 的操作模式皆有制式化的載波方式，於各種操作模式下 G994.1 在作初始傳遞程序時必須考慮各相關載波方式，即對某信號群組(signaling family)檢測所有可能的載波方式來決定操作模式。

G994.1 雙工與半雙工載波信號傳遞模式相關定義於表 2.3 與表 2.4，不在此定義的其他信號則不允許同時使用。

符號率(symbol rate)和載波頻率(carrier frequency)可容許的誤差範圍，在伺服器端為  $\pm 50\text{ppm}$ ，而在用戶端於握持程序初使化時為  $\pm 200\text{ppm}$ ，於資料傳輸模式獲得時脈後必需在  $\pm 50\text{ppm}$  以內。

## 2.2.1 信號種類

• 4.3125kHz 信號群組(signaling family):

在此信號群的載波頻率為  $N \times 4.3125 \text{ kHz}$ ， $N$  為整數，符號率則為  $4312.5/8 = 539.0625 \text{ sym/sec}$ 。

Upstream carrier sets		Downstream carrier sets		Transmission mode
Frequency indices (N)	Maximum power level/carrier (dBm)	Frequency indices (N)	Maximum power level/carrier (dBm)	
9 17 25	-1.65	40 56 64	-3.65	duplex only
37 45 53	-1.65	72 88 96	-3.65	duplex only
7 9	-1.65	12 14 64	-3.65	duplex only
9 17 25	-1.65	72 88 96	-3.65	duplex only

表 2.3 4.3125kHz 信號群組的載波集合

• 4kHz 信號群組(signaling family):

在此信號群的載波頻率為  $N \times 4 \text{ kHz}$ ， $N$  為整數，符號率則為  $4000/5 = 800 \text{ sym/sec}$ 。

此信號群組只有一種載波方式。

Upstream carrier sets		Downstream carrier sets		Transmission mode
Frequency indices (N)	Maximum power level/carrier (dBm)	Frequency indices (N)	Maximum power level/carrier (dBm)	
3	+5	5	+5	half-duplex only

表 2.4 4kHz 信號群組的載波集合

## 2.2.2 調變方式

各組載波集合其載波頻率的調變方式皆用同樣的調變方式—Differentially encoded binary Phase Shift Keying (DPSK)，若傳輸位元 1 則相位與前一位元旋轉  $180^\circ$ ，若傳輸位元 0 則相位與前一位元旋轉  $0^\circ$ 。傳輸信號定義如下：

$$s(t) = \left[ \left( \sum_i \cos(2\pi f_i t + j_{i_i}) \right) \times \left( \sum_n A_n \cdot \text{rect}(t - nT) \right) \right] * g(t) \quad (1)$$

×表示乘法

\*信號迴旋(signal convolution)

$f_i$ 所選擇載波頻率

$\phi_i$ 載波相位為一任意定值

$T$  符號率

$T = (8/4312.5)$ 秒為 4.3125 kHz 信號群組而  $(5/4000)$ 秒為 4 kHz 信號群組

$A_n = +1$  or  $-1$  為 differentially encoded :

$$A_n = A_{n-1} \text{ 若是 } b_n = 0$$

$$A_n = -A_{n-1} \text{ 若是 } b_n = 1, b_n \text{ 表示每個 symbol 的位元}$$

$\text{rect}(t)$  方波形式(rectangular pulse shape):

$$\text{rect}(t) = 1 \quad |t| < T/2;$$

$$= 0 \quad \text{其他}$$

$g(t)$  傳輸濾波器的脈衝響應



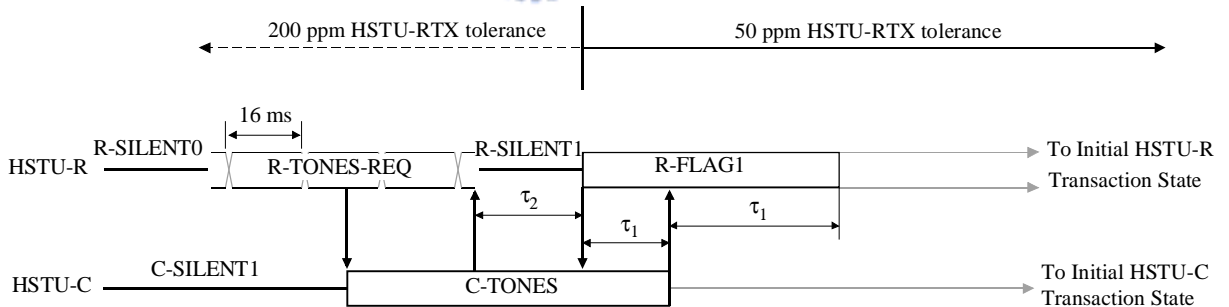
SHDSL 所使用調變的訊號為 4 kHz 信號群組，對於 4 kHz 信號群組為單一載波，由於頻譜已被方波濾波調變整型，不須額外用傳輸濾波器來調整信號的頻譜。而在頻率小於 $\pm 4$  kHz 的頻寬內要注意其振幅響應的變化量(ripple)要小於 $\pm 0.5$  dB 以及群延遲(group delay)變化量應不超過載波頻率等等。



### 2.3 接收器握持程序

下圖 2.3 所展示的是 HSTU-R(Handshake STU-R)與 HSTU-C(Handshake STU-C)初始化時脈的啟動部份，當開始做握持程序之前 HSTU-R 保持 R-SILENT0 傳輸靜止狀態 HSTU-C 保持 R-SILENT1 傳輸靜止狀態，接著 HSTU-R 根據上述調變的種類與方式發出一單頻的訊號(R-TONE-REQ)每 16ms 相位反轉一次，當 HSTU-C 偵測到此要求訊號時則根據調變的種類與模式發出 C-TONES 信號，當 HSTU-R 接到後則保持 R-SILENT1 狀態不做任何動作大約 50ms 至 500ms，在此期間便是時脈復原的運作最後發送 R-FLAG1 信號，而偵測到 C-TONES 最短時間為 50ms，當 HSTU-C 偵測到 R-FLAG1 時則回應靜止訊號，當 HSTU-R 偵測到靜止訊號後則繼續維持 R-FLAG1 訊號大約  $t_1$  時間，然後可開始進行傳輸。

一般來說， $t_1$  時間表示偵測訊號所花的時間， $t_2$  時間即 HSTU-R 在 R-SILENT1 的狀態代表握持程序所花的時間。



$$\tau_1 < 500 \text{ ms}$$

$$50 \text{ ms} < \tau_2 < 500 \text{ ms}$$

T1531800-99

圖 2.3 接收端初使化啟動程序

## 2.4 SHDSL 接收器所提出握持程序之架構

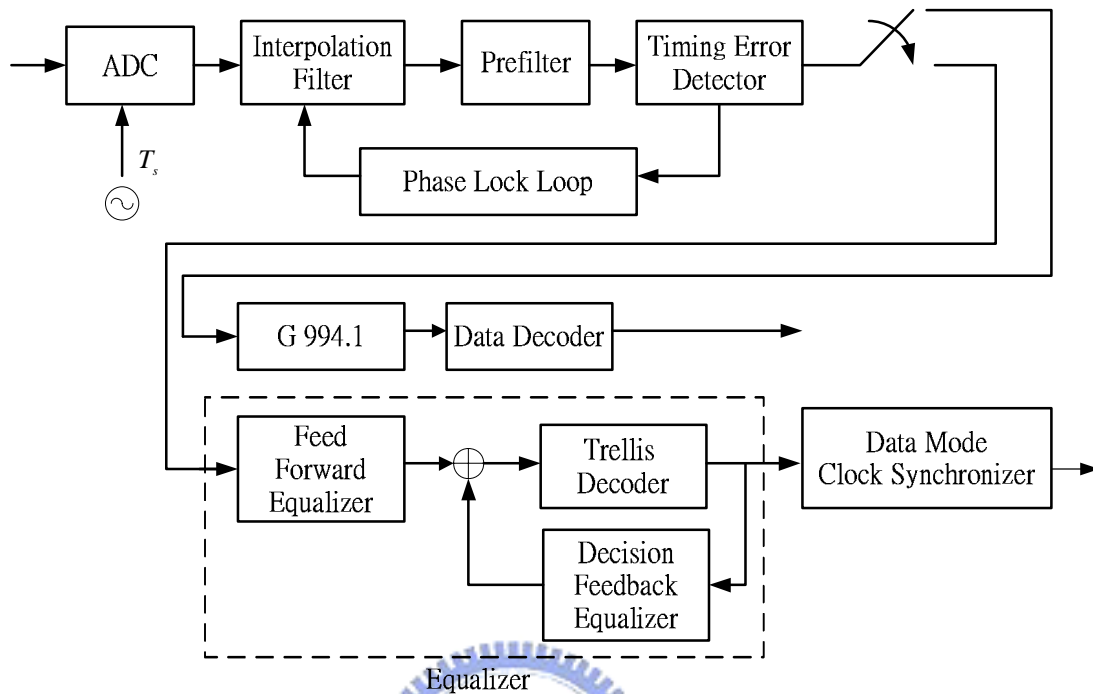


圖 2.4 SHDSL 接收器架構圖

### ADC :

純數位方式所以將輸入訊號以固定的時脈  $T_s$  對信號取樣，此取樣速率與傳送端的時脈  $T$  在本次模擬保持在  $\pm 400$  ppm 的誤差內。由於模擬信號的輸出為數位離散時間的形式並非實際的連續性信號，所以必須在接收端取樣後需作插補 (Interpolation) 計算，以便模擬實際值，此即 ADC 區塊所需做的事。

### Timing Error Detector :

此區塊於 G994.1 時脈復原程序下經由本次設計的演算法，計算出誤差取樣速率給 Interpolation 區塊，每經過一次取樣間隔時間即再運算一次誤差值，最後達到  $\pm 50$  ppm 之內，於第三章將提出一架構設計此區塊。

### Phase Lock Loop :

將得到的時脈誤差資訊經由鎖相迴路濾波器設計，主要在使時脈的誤差範圍能

保持在一定的收斂區間並達一定的精確度。

• Interpolation Filter :

Interpolation 區塊則再做一次插補計算以得到實際正確的資料，不同先前 ADC 區塊的地方，此區塊是根據偏移時脈取樣所得的值換算成實際修正過後時脈取樣值，當在作定點運算時需判斷取樣時間差是否有溢位，若有則要考慮前一次取樣值取捨的問題，其詳細部分將於下一章探討。

• Equalizer :

當完成 G994.1 握持程序且時脈達一定精確度時，此後便進入資料模式作通道等化器並隨之持續時脈復原工作，雖然已在 G994.1 初始階段已完成時脈復原工作，但隨著時間流逝此時脈誤差將漸漸地偏移，最終有可能超過同步所要求範圍，因此當完成通道等化器工作時，將來我們仍必須持續做時脈復原工作以避免錯誤發生，而通道等化器的好與壞將大大地影響時脈的精確度，未來如何調整好通道等化器以便得到最佳的訊雜比為我們努力的方向之一。

• Data Mode Synchronizer :

當握持程序完成後，便是進入純粹資料模式實際傳送資料，其同步化方式例如：MMSE(Minimum Mean Square Error)時脈誤差偵測、M&M(Mueller and Muller)時脈誤差偵測等演算法。此時可將時脈微調維持在更高的精準度。

## 第三章 時脈復原之設計

### 3.1 時脈復原之分類

在設計之前先來了解接收器如何做時脈復原，其通常由兩個部份組成，一是調整時脈取樣時間部分，另一是偵測時脈誤差資訊部分，根據調整時脈取樣時間的修正方式可分為三種：

#### 1 類比方式

類比式接收器的方式是直接控制輸入訊號的取樣時間，其時脈將實際與傳送端達成同步化，每當間隔一取樣時間便調整修正一次，因此接收器的處理速度要與輸入訊號的符號率(Symbol rate)同步運行，由於是在連續性時間處理輸入的訊號，當在高速傳輸時相對其接收器便須做更快的運算。

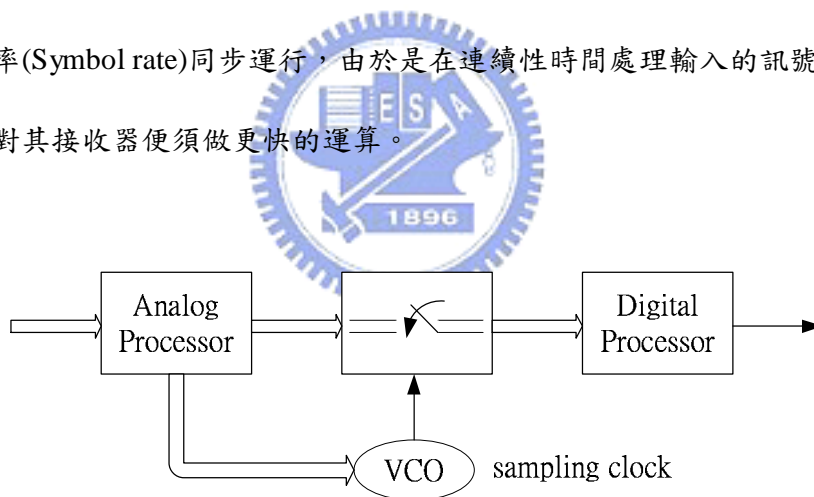


圖 3.1 類比式時脈復原圖

#### 2 混合(類比/數位)方式

此種方式為上面的改良，相異之處在於接收器不在連續性時間處理輸入的訊號，而是以數位的方法在連續性信號中將所需要的資訊取樣出來並只針對取樣點做運算，藉由獲得時脈資訊實際去修正接收器的時脈，由於前端部分仍保有以類比信號去控制



時脈震盪頻率，因此稱為混合方式。

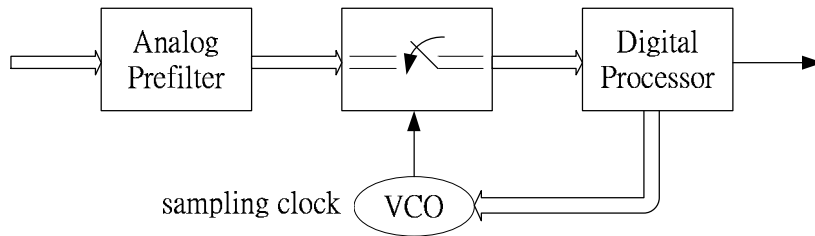


圖 3.2 混合式時脈復原圖

### 3 數位方式

不做時脈取樣時間的調整，接收器只依照一顆石英震盪器其震盪頻率保持固定值，並且不一定與傳送端的時脈相同，其同步的方式憑著非同步的取樣點作處理計算出時脈資訊，因為接收器的時脈始終保持在偏移的狀態下，實際上並沒有在做時脈調整動作，而是間接由演算法的設計計算出正確的取樣值，而雖然是全數位化但此種方式所產生的另一個問題是在此偏移時脈作取樣時，由於整個傳輸通道的頻率響應，頻寬不足將影響時脈資訊的獲得，此部分我們將於如何產生光譜線作說明。

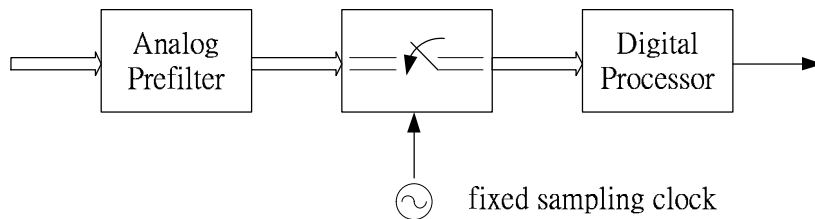
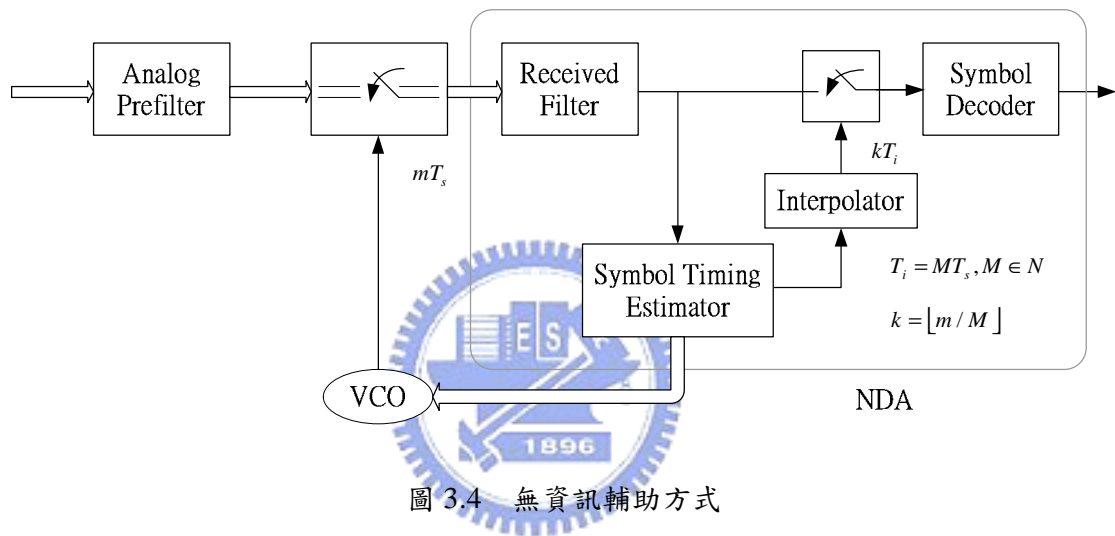


圖 3.3 數位式時脈復原圖

而依照取樣時脈誤差值的估算方式可分為兩類：

### 1. 無資訊輔助 NDA(Non-Data Aided)

在做時脈誤差偵測時刪去信號中有關資料相依的部份直接去估算時脈誤差，誤差值的估算將與信號的組成方式無關，因此不需考慮相位誤差的問題，此法適用在 M-QAM 和 M-PSK 調變信號。



### 2. 資訊輔助 DA(Data Aided)

或稱做直接決策 DD(Decision Directed)接收端將取樣過後所得值經過決策判斷傳輸的符號為何，用此判斷出來的結果去測試估算下一次取樣誤差，此法應用在當通道等化器已補償相位誤差後，可增加決策判斷的正確率，此時再去估算取樣誤差。

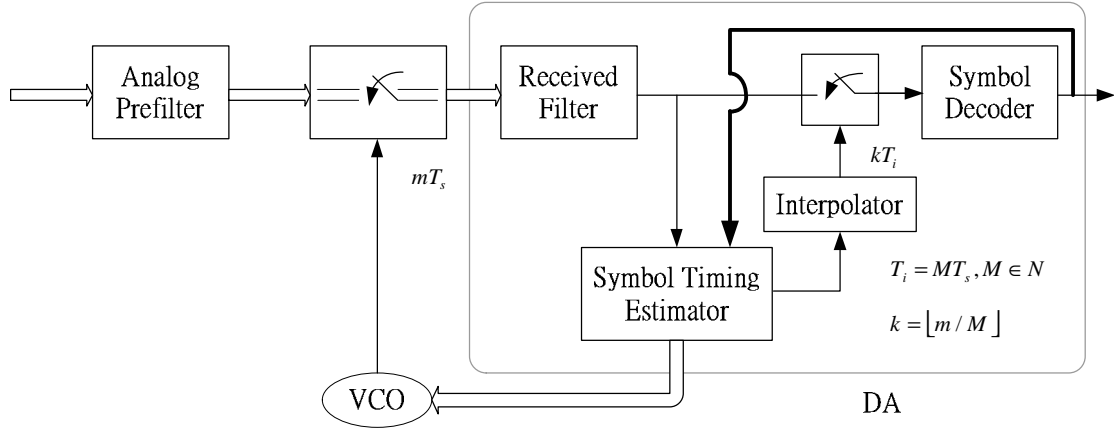


圖 3.5 資訊輔助方式

### 3.2 產生光譜線之時脈同步器(Spectral Line Generating Clock

#### Synchronizer)

SHDSL 在做握持程序時使用 4kHz 訊號群組為單頻調變方式，所以  $f_i$  是固定頻率，便於分析假設載波相位  $j_i = 0$ ，接收端的信號：

$$r(t) = \left[ \cos(2\pi f_i t) \times \sum_m A_m \cdot \text{rect}(t - mT) \right] * g(t) \quad (2)$$

再加上  $A_n$  是 1、-1 數值的編碼方式，可重新寫成

$$r(t) = \cos(2\pi f_i t) \sum_m A_m g_x(t - mT) \quad (3)$$

其中  $g_x(t)$  代表  $\text{rect}(t)$  與  $g(t)$  去做迴旋所得出之信號，考慮其隨機處理程序

$$Z(t) = f(r(t)) \quad (4)$$

$f(\cdot)$  為非線性運算子，通常  $Z(t)$  的平均值(mean-value)， $E[Z(t)]$  為一個非零且隨週期  $T$  而有週期性的值。在頻譜的表現上我們可把  $E[Z(t)]$  想成是以  $1/T$  為鮑率(baud rate)所產生的諧波所組成，藉由這種信號特性在此頻率以帶通濾波器取出此值，此稱作光譜線時脈回復法(Spectral-Line Timing Recovery)。

若是期望值  $r(t)$  在鮑率產生一光譜線，我們可直接通過帶通濾波器把信號取出得到時脈波形，此即是線性光譜線方式，但通常  $r(t)$  的期望值為零而高階次期望值(high moments)為週期性訊號。當  $f(\cdot)$  為非線性運算子時，此法稱為非線性光譜線方式。

以  $f(\cdot) = (\cdot)^2$  為例，不考慮雜訊影響，將接收端的信號經過平方器

$$r^2(t) = \cos^2(2pf_i t) \sum_{m,n} A_m A_{m+n} g_x(t-mT) g_x(t-mT-nT) \quad (5)$$

若  $g_x(t)$  是 raised-cosine 波形滿足 Nyquist criterion 如下式所示：

$$g_x(t) = \left( \frac{\sin(\pi t/T)}{\pi t/T} \right) \left( \frac{\cos(\pi a t/T)}{1 - (2a\pi t/T)^2} \right), \quad (6)$$

$0 \leq a \leq 1$ : 頻寬超越(excess bandwidth)

而其傅立葉轉換式

$$G_x(w) = \begin{cases} T; & 0 \leq |w| \leq (1-a)p/T \\ \frac{T}{2} \left( 1 - \sin \left[ \frac{T}{2a} \left( |w| - \frac{p}{T} \right) \right] \right); & (1-a)p/T \leq |w| \leq (1+a)p/T \\ 0; & |w| > (1+a)p/T \end{cases}$$

則當接收端以取樣時間  $T$  對信號取樣，則  $r^2(t)$  將簡化成

$$r^2(nT) = \cos^2(2pf_i nT) \sum_{m,n} A_m A_{m+n} = \pm \cos^2(2pf_i nT) \quad (7)$$

由上式(7)可知其頻譜表現上將在頻率為 0 以及  $2f_i$  的地方產生光譜線，藉由光譜線的產生獲得時脈資訊調整誤差。

通常由於傳輸通道的影響  $g_x(t)$  並不一定是 Nyquist 波形，因此要能產生光譜線便有條件上限制，接著說明當  $g_x(t)$  不是 Nyquist 波形時的情況，對光譜線產生方式有何影響。

首先假設在  $|w| \geq pW$  時  $G_x(w) = 0$ ，因此  $g_x(t-mT)g_x(t-mT-nT)$  項為有限頻寬在  $|w| < 2pW$ ，若是要在  $w = 2pk/T, k < WT$  產生光譜線，則  $g_x(t)$  的頻寬至少要超過  $1/2T$

頻率，否則我們只能得到在頻率為 0 光譜線，無法偵測出時脈資訊，當在  $T$  取樣時間對  $r^2(t)$  取樣。一般為了避免信號產生 ISI(Inter Symbol Interference)其傳輸頻寬都會大於  $1/2T$ ，對於窄頻通訊會將  $g_x(t)$  頻寬落在  $1/2T$  與  $1/T$  頻率之間，因此在平方器的輸出端將會看到頻率 0 和  $1/T$  的光譜線。其分析式

$$E[r^2(t)] = 1/2 \cdot \left[ [E(A_2) - E(A_1^2)] \cdot \sum_m g_x^2(t - mT) + A_1^2 \left[ \sum_m g_x(t - mT) \right]^2 \right] \quad (8)$$

其中第二項

$$E \left[ \sum_m g_x(t - mT) \right] = \frac{1}{T} \cdot \sum_m G_x \left( \frac{m}{T} \right) \exp \left[ j \frac{2\pi m}{T} t \right] \quad (9)$$

當  $m \neq 0$ ， $G_x(m/T) = 0$ ，只有當  $m = 0$ ， $E \left[ \sum_m g_x(t - mT) \right] = G(0)/T$  為一個定值與

時間無關，所以只有第一項與時間有關能在  $1/T$  頻率產生光譜線，為了增加該項偵測值的大小， $A_m$  應避免長時間連續為一連串相同的符號，例如藉由攪拌碼(Scrambler)增加  $E(A_2) - E(A_1^2)$  的統計特性。平方器輸出端將產生以  $1/T$  整數倍頻率的弦波信號，如下是所示：

$$2 \operatorname{Re} \left\{ \frac{1}{T} \left[ (A_2 - A_1^2) \int_{-\infty}^{\infty} G_x \left( \frac{2p}{T} - w \right) G_x(w) \frac{dw}{2p} \cdot \exp \left( j \frac{2p}{T} t \right) \cdot \exp(j2p(2f_i)t) \right] \right\} \quad (10)$$

此偵測值的大小與  $G_x(2p/T - w)G_x(w)$  頻譜重疊的大小有關，當  $G_x(w)$  的頻寬超越  $1/2T$  頻率越小，則產生的光譜線越不明顯。

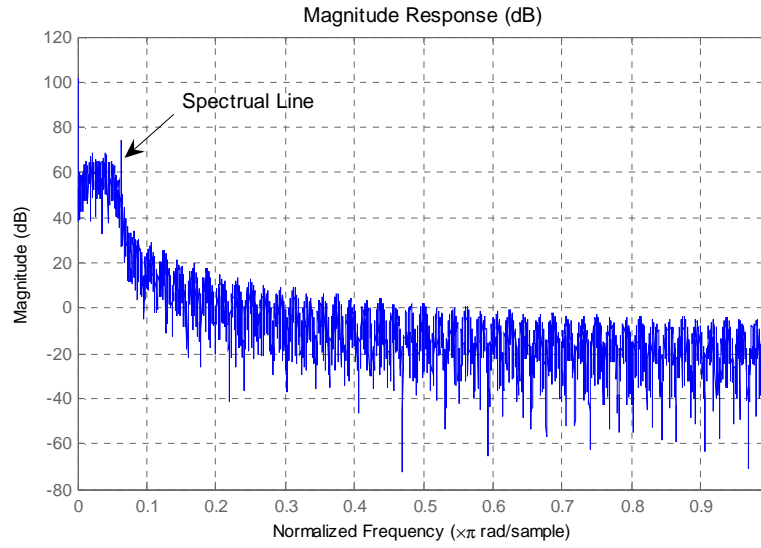


圖 3.6(a) 產生光譜線( $a = 0.2$ )

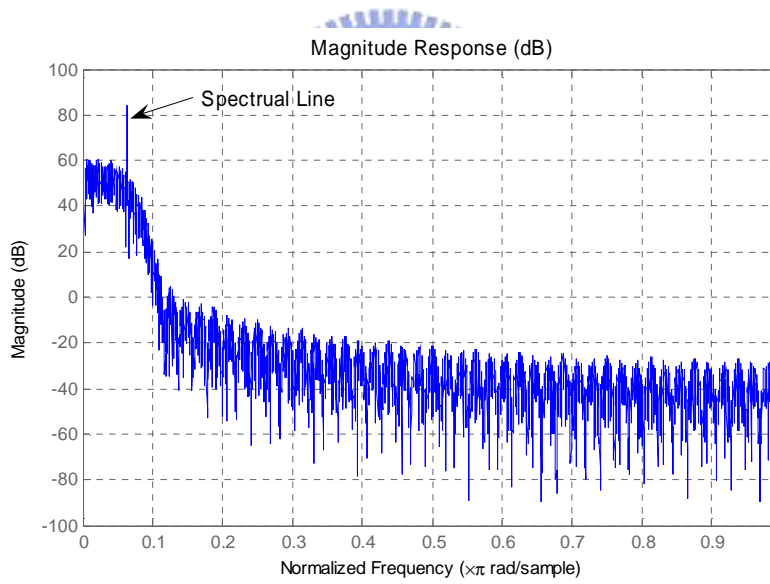


圖 3.6(b) 產生光譜線( $a = 1$ )

### 3.3 SHDSL 時脈復原所提之架構

底下為針對 SHDSL 初始化時脈復原所提之架構圖，包含前置濾波器、時脈誤差偵測器、鎖相迴路、G994.1 資料解譯和數位化重新取樣器，其各個區塊的功能將於各小節提出說明。

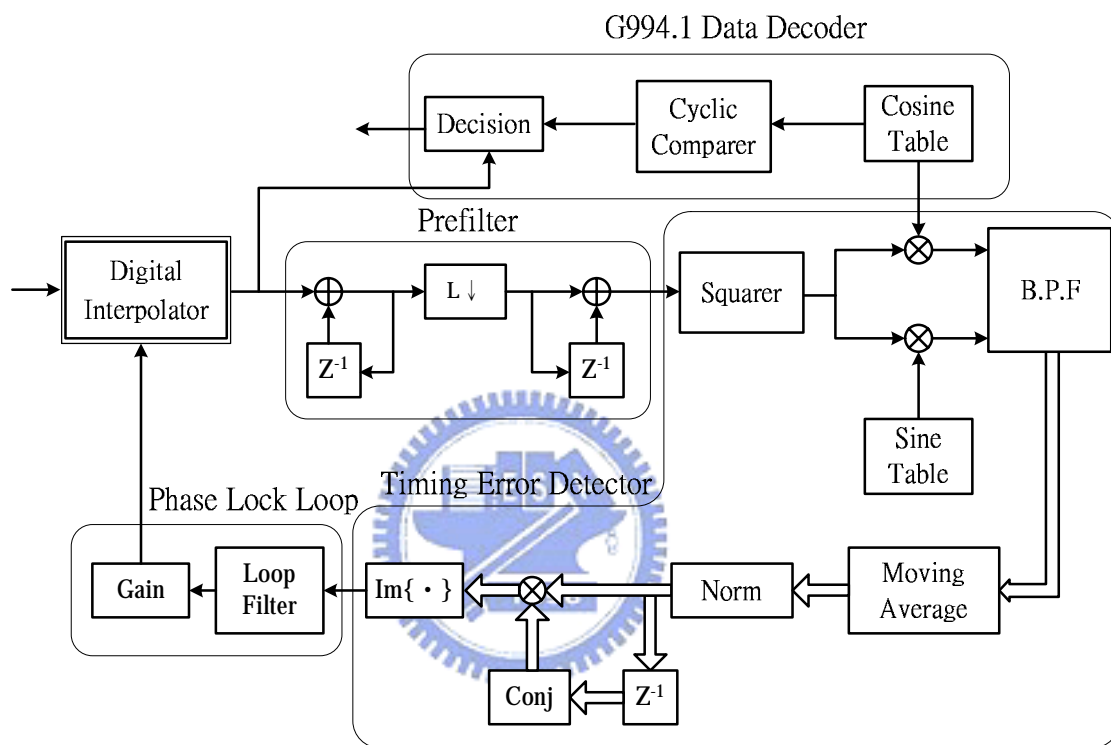


圖 3.7 SHDSL 時脈復原方塊圖

#### 3.3.1 前置濾波器(Prefilter)

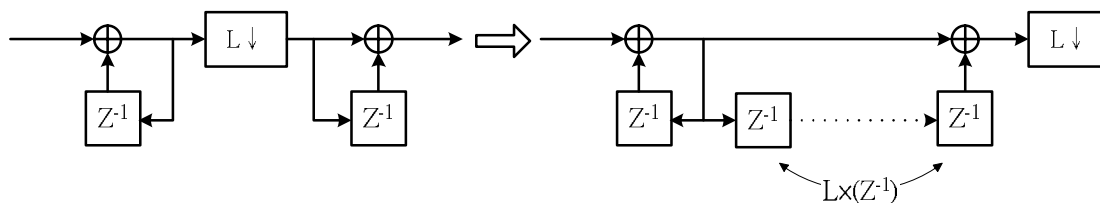


圖 3.8(a) 前置濾波器

左圖可以等效成右圖，其傳輸方程式：

$$\frac{1 - z^{-L}}{1 - z^{-1}} = 1 + z^{-1} + \mathbf{K} + z^{-L+1} \quad (11)$$

以此來當作一簡易的低通濾波器，除了用來濾掉部分雜訊外還能將取樣訊號頻率降低

L 倍。以 L=8 為例，此低通濾波器的頻率響應圖為下

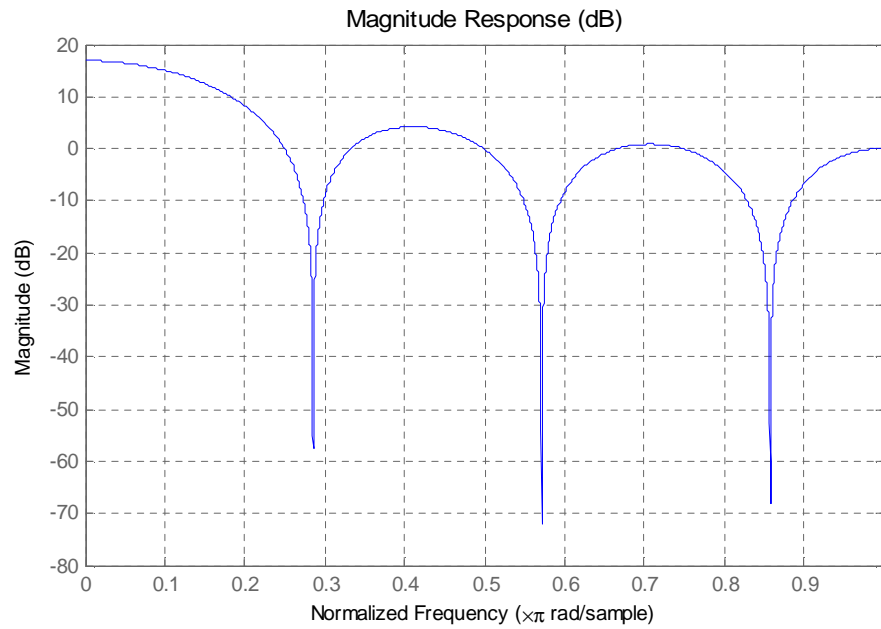


圖 3.8(a-1) 前置濾波器頻率響應(L=8)

### 3.3.2 時脈誤差偵測器(Timing Error Detector)

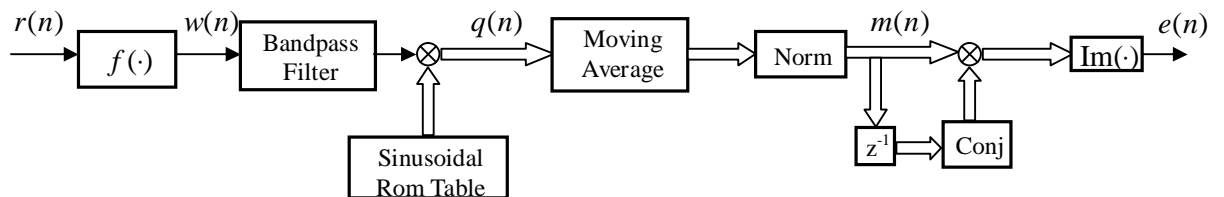


圖 3.8(b) 時脈誤差偵測器



上頁圖為接收端估算時脈誤差之架構圖， $r(n)$  為調變信號  $s(t)$  經由固定的取樣時間誤差  $T'$  取出。

•  $f(\cdot)$  平方器：

$f(\cdot)$  為平方器運算子，不考慮通道響應及其他雜訊

$$f(r(n)) = w(nT_s) = \sum_i \cos^2(2pf_i nT_s + j_i) \quad (12)$$

而傳送端的時脈  $T$  與接收端時脈  $T_s$  之間彼此相差  $\Delta T$ ，即  $T_s = T + \Delta T$ 。假設有一  $\Delta f$  使得  $f_i \cdot \Delta T = \Delta f \cdot T$ ，上式便可改寫成

$$f(r(n)) = w(n(T + \Delta T)) = \sum_i \cos^2(2pf_i n(T + \Delta T) + j_i) \\ = \sum_i \cos^2(2p(f_i + \Delta f)nT + j_i) \quad (13)$$

• 帶通濾波器：

帶通濾波器的作用即相當於以  $f_i + \Delta f$  為中心頻率來做濾波的動作，其目的在取出此時脈資訊。

• Sinusoidal Rom table：

Sinusoidal Rom table 所存的是正確的取樣時間  $T$  時  $w(n)$  所應得到的值，包括同調值與正交值 (coherent value and quadrant value) 兩個部份。

$$Rom\ table \begin{cases} \cos(4pf_n T) \\ j \cdot \sin(4pf_n T) \end{cases} \quad (14)$$

由於 SHDSL 為 single tone 傳輸模式， $f_i$  為一個固定頻率值  $f$ 。所以改寫成

$$w(nT_s) = w(n) = 1/2 \cdot [1 + \cos(4pf_n T_s + j)] \quad (15)$$

$w(n)$  經過 Bandpass Filter 後與 sinusoidal rom table 輸出做運算，

$$q(n) = K \cdot (e^{j(4pf n(T_s+T)+j)} + e^{j(4pf n(T_s-T)+j)}) \quad (16)$$

n 平均動差 (Moving average) 濾波器：

從上式  $q(n)$  可以看出，此時信號會有一接近低頻的訊號與近似二倍頻的訊號產生，為了改善此一部分除了我們將原本帶通濾波器移至Rom Table再作，此時為窄頻帶通濾波器，另外再加上設計一濾波器來消除抑制二倍頻的部份，當  $q(n)$  經過Moving average濾波器，才不會造成高頻部份產生震盪的現象。此濾波器之設計為一單一極點方式實現，其參數設定將於第五章提出。然後再經過正規化(normalize)使得  $m(n) = 1 \cdot e^{\angle m(n)}$  單位長度為一單位，

$$m(n) = e^{j(4pf n(T_s-T)+j)} \quad (17)$$

這裡我們將假設當取樣頻率誤差很小時  $\angle m(n)$  為極小值，此時取  $\text{Im}[m(n)m^*(n-1)] \approx \angle m(n) = e(n)$ ，

$$e(n) \approx 4pf \cdot \Delta T, \quad \Delta T = T_s - T \quad (18)$$

以此來調整取樣時間誤差。

### 3.3.3 鎖相迴路(Phase Lock Loop)

此區塊的作用在減緩時脈誤差值的收斂速度及到達穩態時其收斂區間的大小，迴路濾波器的參數設計將於第五章介紹，不同迴路濾波器參數設定將影響整個收斂的趨勢。增益(Gain)主要是調整還原整個時脈誤差偵測迴路所造成的總增益。

### 3.3.4 數位化重新取樣器之設計

#### 3.3.4.1 重新取樣器之控制迴路(Timing Loop)

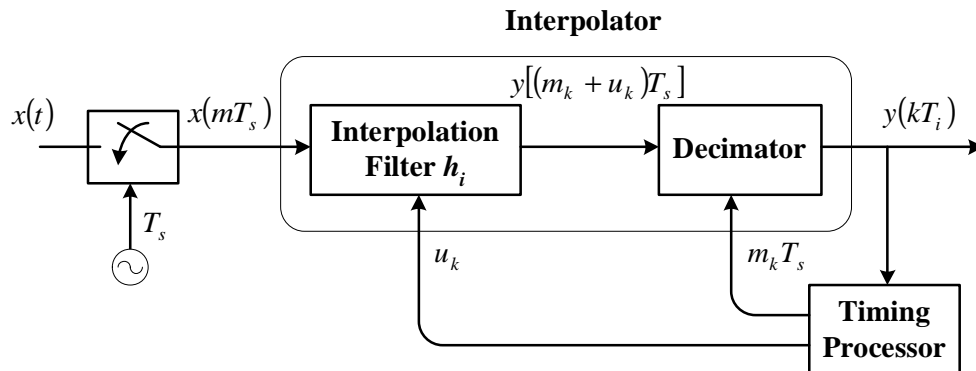


圖 3.8(c)：數位化重新取樣器

假設經過 channel 後輸出信號為  $x(t)$ ， $T_s$  為接收端固定時脈， $x(mT_s)$  是在固定的取樣頻率  $1/T_s$  對  $x(t)$  取樣， $y(kT_i)$  是將  $x(mT_s)$  經過數位化重新取樣器轉變成為新的取樣信號，將原本取樣頻率  $1/T_s$  轉變成  $1/T_i$  以期達到時脈恢復作用。

假設  $T$  是傳送端真實的時脈，即接收端所要與之同步化的時脈，通常  $T_s$  不完全是  $T$  值的整數倍， $T/T_s$  為不可整除之無理數。同理  $T_i$  是根據取樣信號經時脈誤差偵測裝置演算而來，其目的在與時脈  $T$  同步化， $\{kT_i\}$  必須要對映至接收端  $\{mT_s\}$ ，所以  $T_s$  與  $T_i$  之間的關係式

$$y(kT_i) = \text{Interp}[x(mT_s)] = y[(m_k + u_k)T_s] \quad (19)$$

$$m_k = \text{int}[kT_i / T_s] \dots \text{整數部份}$$

$$u_k = kT_i / T_s - m_k \dots \text{小數部份}$$

### 3.3.4.2 交織插補方式(Interpolation Method)

假設 interpolation filter 脈衝響應為  $h_i(t)$ ，則 interpolator 輸出

$$y(t) = \sum_m x(mT_s)h_i(t - mT_s) \quad (20)$$

由於經過 interpolation filter 的  $y(t)$  並不需要等於  $x(t)$ ，只在取樣點  $x(mT_s)$  附近的值達到近似值，理論上越精確則使用 interpolation filter 的階數就要越高。

當重新取樣時， $t = kT_i$ ， $T_i$  將與傳送端以時脈  $T$  的輸出信號同步化，如前述所提  $T_i/T_s$  為不能整除之無理數，所以新的取樣點輸出。

$$y(kT_i) = \sum_m x(mT_s)h_i(kT_i - mT_s)$$

$$= \sum_m x(mT_s)h_i(m_k T_s + u_k T_s - mT_s) \Rightarrow \sum_{i=I_1}^{I_2} x[(m_k - i)T_s]h_i[(i + u_k)T_s] \quad (21)$$

Interpolation filter 若是有限脈衝響應  $I_1$ 、 $I_2$  為固定的整數值，將 Interpolation filter 以多項式的方式在數位離散時間表示在計算第  $k$  個取樣值時，

$$h_i[(i + u_k)T_s] = h_i[u] = \sum_{m=0}^N d_m(i)u^m \quad (22)$$

$N$  代表 Interpolation filter 的階數， $d_m(i)$  表示 Interpolation filter 裡的係數，以 Lagrange interpolator 為例，各多項式之係數：

$$h_{-1}[u] = -\frac{1}{6}u^3 + \frac{1}{2}u^2 - \frac{1}{3}u \quad (23-1)$$

$$h_0[u] = \frac{1}{2}u^3 - u^2 - \frac{1}{2}u + 1 \quad (23-2)$$

$$h_1[u] = -\frac{1}{2}u^3 + \frac{1}{2}u^2 + u \quad (23-3)$$

$$h_2[u] = \frac{1}{6}u^3 - \frac{1}{6}u \quad (23-4)$$

下圖為 3-階 Lagrange Interpolation filter 架構，用 Farrow Structure 的方式實現。

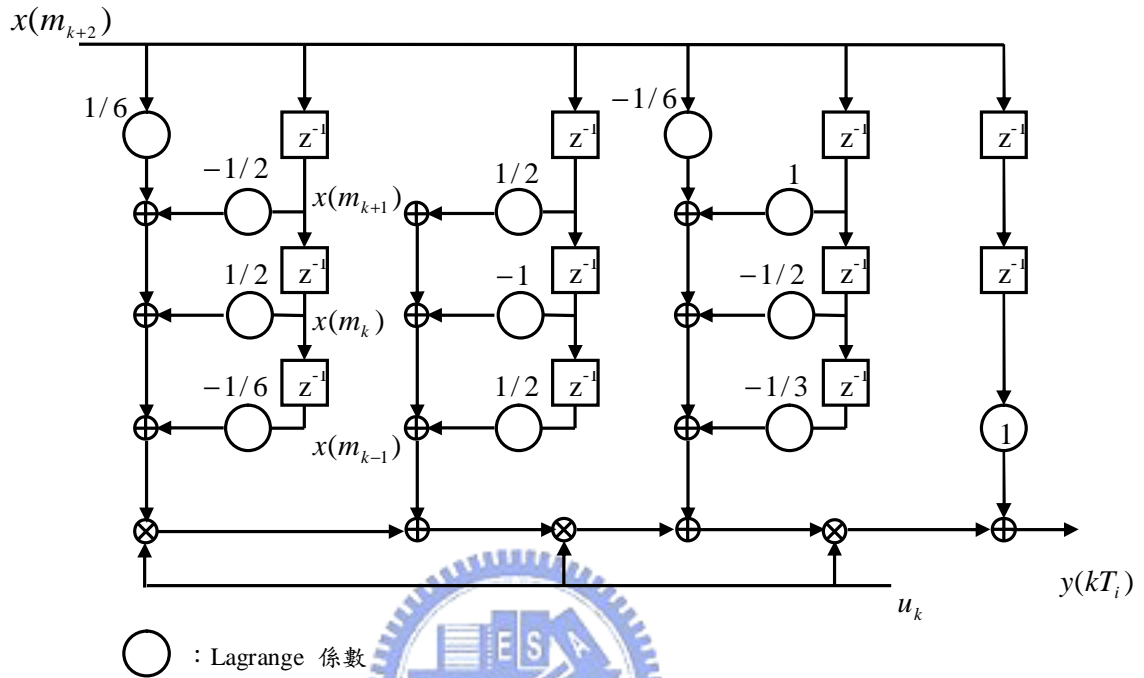


圖 3.8(c-1) Lagrange Interpolation filter 架構圖

接著說明在做重新取樣時，如何計算決定  $m_k$ 、 $u_k$  值，

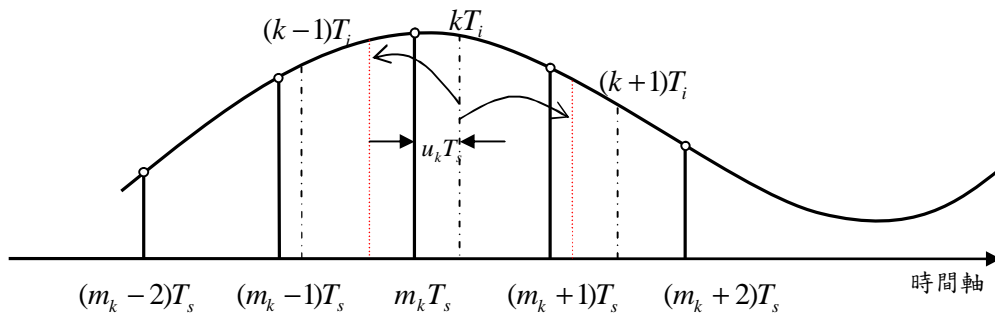


圖 3.8(c-2) 重新取樣時域圖

理論上當  $T_i$  固定時，即是時間間隔相同，我們所要重新選取的取樣點  $[..., (k-1)T_i, kT_i, (k+1)T_i, ...]$  會與原來的取樣點  $[..., (m_k-1)T_s, m_kT_s, (m_k+1)T_s, ...]$  交織插補在一起。但實際上在作時脈恢復機制時， $T_i$  會隨時脈誤差值改變大小，如上圖所示， $kT_i$  取樣點並不一定落在  $[m_kT_s, (m_k+1)T_s]$  區間， $T_i$  變小則可能在  $[(m_k-1)T_s, m_kT_s]$ ，反之  $T_i$  變大則可能落在  $(m_k+1)T_s$  之後的區間。

當在作定點運算模擬時，取樣時間的表示值無法隨時間軸的遞增而完全表示，因此判斷  $kT_i$  是否有橫跨  $m_kT_s$ ，乃是藉由前一次時脈誤差的調整值  $T_{i-1}$  加上現在的值  $T_i$  與  $T_s$  作比較。

$$T_{i-1} + T_i \geq T_s, \quad ? m_k T_s : (m_k - 1) T_s \quad (24)$$

判斷出  $kT_i$  是在哪個區間後便可容易計算出  $u_k$  值。最後所得的演算結果：

$$\begin{cases} m_k = 1, u_k = T_i - 1 \cdot T_s \\ m_k = 2, u_k = T_i - 2 \cdot T_s \end{cases} \quad (25)$$

值得注意的是，上式並沒有包括  $kT_i$  落在  $[(m_k+1)T_s, (m_k+2)T_s]$ ，因為當我們在計算第  $k$  個  $T_i$  重新取樣點時，此時輸入信號並沒有第  $(m_k+1)T_s$  的值可供計算。因此  $T_i$  通常至少大於或等於  $2 \cdot T_s$ ，以避免此種無法計算情況產生。

### 3.4 G994.1 調變之資料解譯(Datum Decoding)

要能解譯出調變的資料  $A_n$ ，通常必須要了解取樣相位差以期能解出正確的資訊，但在 timing recovery 的實作裡僅為了迴復取樣頻率誤差，取樣相位差資訊已經被移除，而在實際狀況中 timing recovery 並不需要作回復相位差，而是由通道等化器自然補償此相位差。因此我們從取樣值與 rom table 做比對估算出相關相位差以解譯出  $A_n$ ，而前提是當復原取樣時間至少已達一定準確度時便可開始解譯工作。

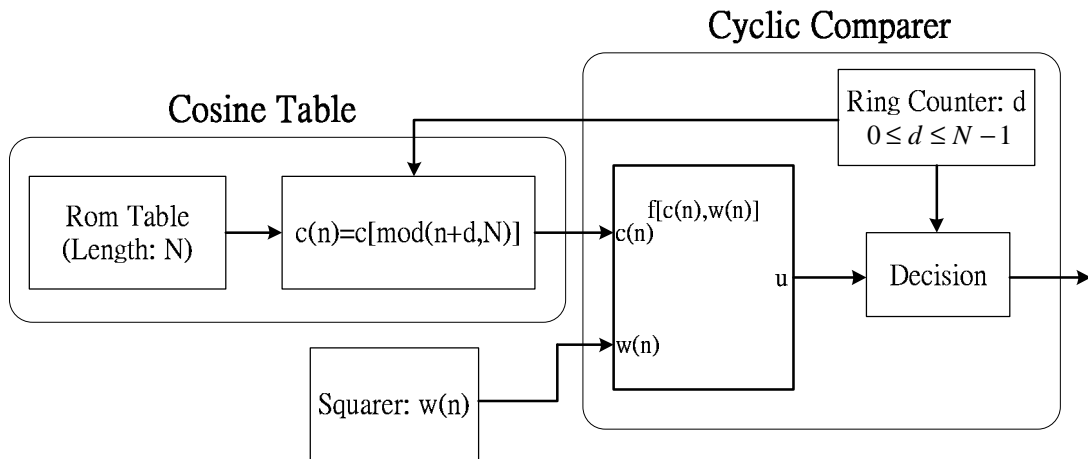


圖 3.9 G994.1 資料解碼功能圖

由於  $A_n$  是以速率  $1/T$  經過 cosine 以頻率  $f$  調變傳送出去，為了簡化起見假設取樣所得的信號：

$$r(n) = A_n \cdot \cos(2\pi f n T_i + j_i) \quad (26)$$

$$\Rightarrow w(n) = [\cos(2\pi f n T_i + j_i)]^2 = 1/2 \cdot [1 + \cos(4\pi f n T_i + j_i)] \quad (27)$$

由上式我們只要比對 rom table 中 cosine table 或 sine table 其中一組即可，在此以 cosine table 說明：

$$\text{cosine} : c(n) = \cos(4\pi f n T) \quad (28)$$

以圖形舉例說明之

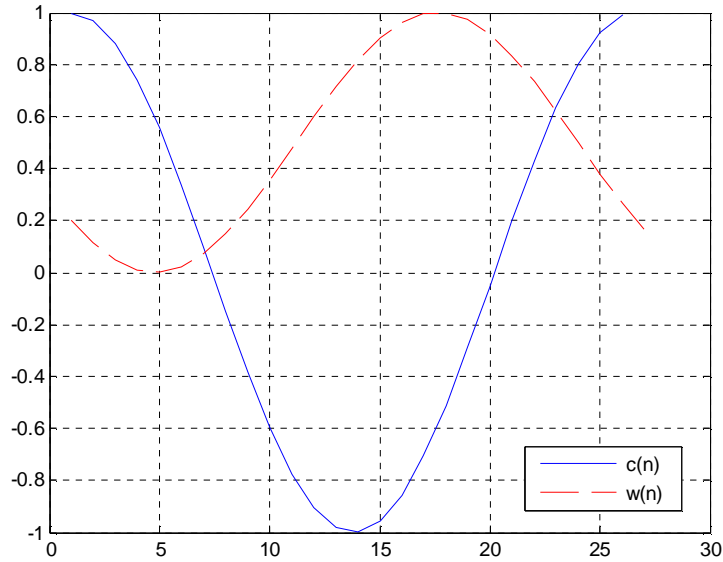


圖 3.10(a) Cosine 表與平方器輸出比較圖

上圖 3.10(a)弦波的週期為 26，很清楚可見此信號彼此相位大約相差 17 個或者 9 個取樣點誤差，因為我們只需解出是相對極大值('1')或者相對極小值('0')便可，因此只要解譯此取樣誤差點附近所在的值，判斷  $A_n$  為 '1' 或 '0'。

如何找出取樣點誤差為多少？我們可藉由一週期內迴旋積分的方式來比較  $c(n)$  與  $w(n)$  之間的相關性看出。

$$u = f[c(n), w(n)] = \sum_{l=1}^N w(l) \cdot c[\text{mod}(l - n, N) + 1], \quad n \in N \quad (29)$$



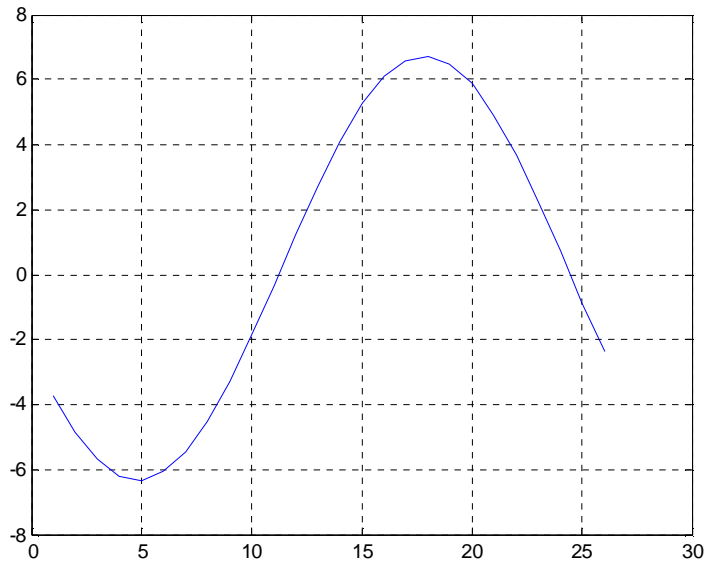


圖 3.10(b)  $f[c(n),w(n)] = \sum_{l=1}^{26} w(l) \cdot c[\text{mod}(l-n,26)+1]$



藉由相對極大值或相對極小值出現在第幾個取樣點來判斷(decision)實際取樣點的誤差，舉例來說我們以相對極小值出現在第 5 個取樣點來說，表示  $c(n)$  必須位移 4 個取樣點  $w(n)$  才是 '1' 或是 '0'。因為我們已事先知道 rom table 中  $c(n)$  第 14 個值為 -1，所以要取樣的點即第 18 個點為極值，但  $w(n)$  是經過平方器所產生的信號， $r(n)$  才是接收端真正要解譯的資料，所以要將整個週期放大成兩倍來計算。

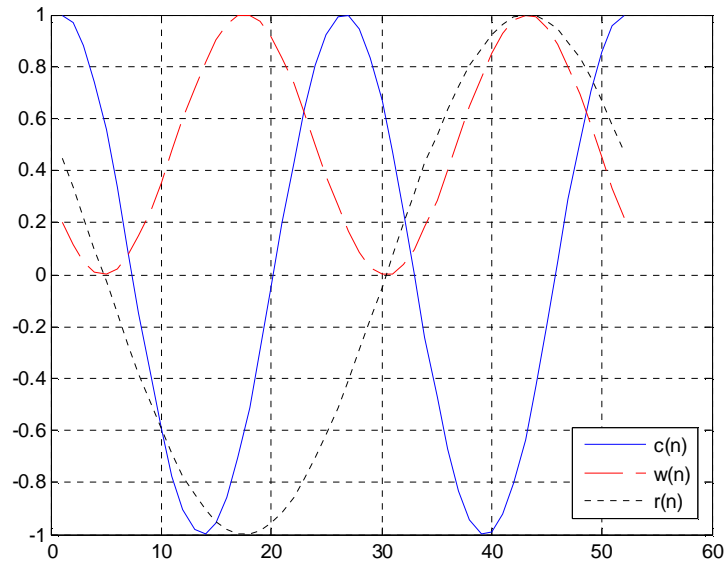


圖 3.10(c) Cosine 表、平方器輸出與取樣輸出三者曲線圖

最後  $18+25=43$  即是我們所該取樣的相位誤差點。

實際在模擬時並不需要每取樣一次便計算所有的值，那將會增加運算量，只須每次取樣時將 rom table 做 cyclic sift 一位做運算，或是每間隔一段取樣時間總結平均，視使用者的需求而定。

## 第四章 定點運算之實現

### 4.1 各輸出端定點表示式

各個輸出端之定點表示式我們以  $QT(X,Y)$  數字表示， $X$  代表位元總數部份以  $X$  位 bits 表示， $Y$  代表小數部份以  $Y$  位 bits 表示。在本此模擬實驗中訊號經過 channel 傳輸後再經過接收端取樣，其取樣值的大小介於  $-1 < y[n] < 1$ ，初始用  $QT(14,13)$  表示式，即以 1-bit 表示正負數及 13-bits 量化小數部份代表接收端的取樣值。下圖 4.1 為最後經過各個增益的調整以及減少使用位元輸出的定點表示式。

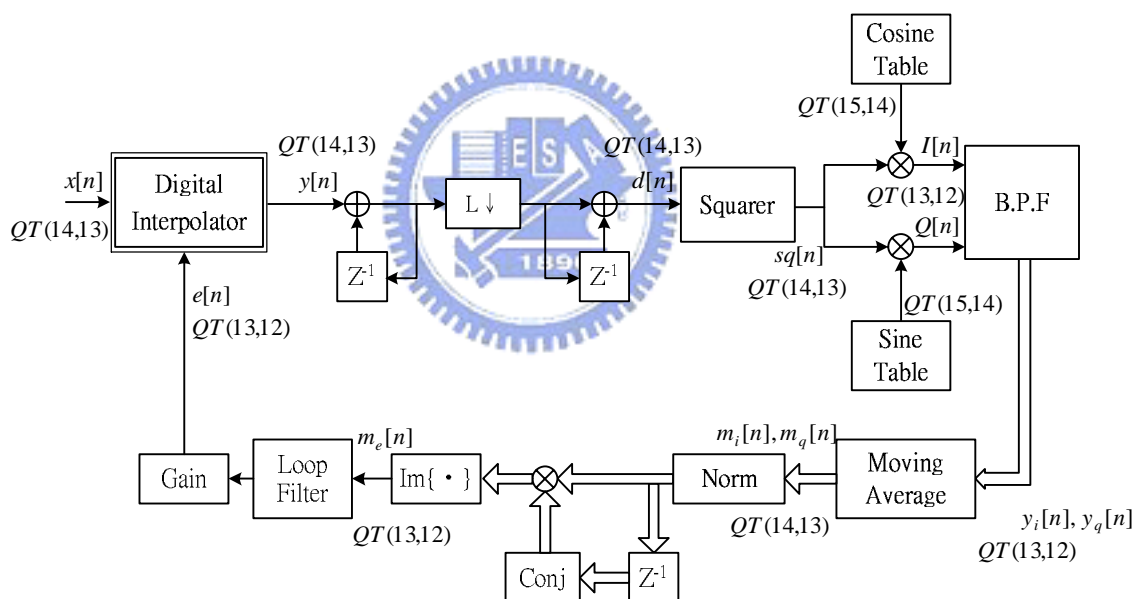


圖 4.1 各點輸出之定點表示圖

#### 4.1.1 插補端之實現(Interpolation Output Implementation)

$y[n]$  是由  $x[n]$  經過數位化方式重新取樣得來，本次模擬方式  $x[n]$  量化成 14-bits 來表示輸入信號，所以經過運算後  $y[n]$  保持以 14-bits 來實現。 $d[n]$  由一簡易的低通濾波器過濾輸出， $L=8$  是每間隔 8 個取樣點輸出的 down sampler。

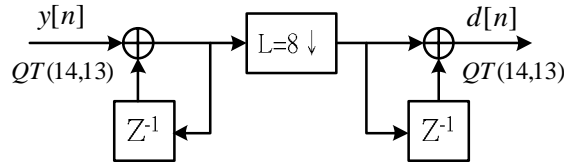


圖 4.2 簡易低通濾波器(L=8)

上圖等效 z-transform 傳輸方程式的結果

$$\frac{1 - z^{-8}}{1 - z^{-1}} = 1 + z^{-1} + z^{-2} + z^{-3} + z^{-4} + z^{-5} + z^{-6} + z^{-7}$$

由上式可以看出隨時間的遞增，無論輸出的 bits 用多少來實現，最後的結果都會溢位 (overflow)，但實際由於輸入的信號為 DPSK 調變為弦波輸入，我們將會有一收斂區間。所以  $y[n]$  以 QT(14,13)  $\xrightarrow{\text{Prefilter}}$   $d[n]$  以 QT(14,13)。

例如一簡單的週期性為 '1' 方波訊號即在離散時域其為 1、-1、1、-1...，若是取樣頻率是其 2 倍，則可以知道會有絕對最大值為 2 產生，若是 4 倍取樣頻率則絕對最大值為 4，以此類推。所以在半週期內取樣的速率愈高，相對付出的量化區間就愈大，則要更多的 bits 來實現。

接下來我們藉由調整各濾波器的增益，探討各級輸出端之定點實現方式，以期時脈能維持較少位元實現達到 G994.1 所要求的精確度於  $\pm 50\text{ppm}$ 。

#### 4.1.2 平方器之實現(Squarer Output Implementation)

因為輸入信號  $d[n]$  為小於 1 的小數，經過平方器後為了維持原 14-bits 的量化，所以數值變小， $d[n] : \text{QT}(14,13) \xrightarrow{\text{Squarer}} \text{QT}(28,26) \rightarrow sq[n] : \text{QT}(14,13)$

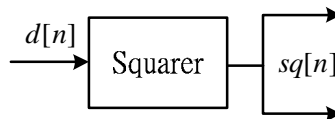


圖 4.3 平方器輸出端

舉例來說，假設十進制  $1500_{10}$  等於二進制  $00010111011100_2$  換算成十進制數字等於  $2^{-4} + 2^{-6} + 2^{-7} + 2^{-8} + 2^{-10} + 2^{-11} + 2^{-12} = 0.091552734375_{10}$ ，經過平方器原本  $(0.091552734375_{10})^2 = 0.00838190317539_{10}$  變成  $2250000_{10} = 1000100101010100010000_2$ ，因為了保持 14-bits 位準以及小數點的位置往左位移 14 個，所以結果變成  $137_{10} = 00000010001001_2$ ，此數實際換算成十進制小數數字等於  $2^{-7} + 2^{-11} + 2^{-14} = 0.00836181640625_{10}$ ，最後結果變如下圖所示。由於最大值不超過  $200_{10}$ ，雖然在作演算時以 14-bits 表示之以方便說明，但其理論上只需用到 8-bits 以上輸出在作運算，一般 Truncate 是低階位元，但此時 Truncate 並不是低階位元而是除去高階的位元組。

由上述所舉的例子，值域在  $\pm 2000$  的數值經過平方器後其最大值不超過 200，由於量化區間減少將會造成後來時脈迴路難有精確的解析度可供偵測，所以藉由前一級輸出的放大，增加可偵測時脈迴路之誤差值。

以同樣的量化區間來表示  $sq[n]$  信號，輸入值變大 2 倍經過平方器後輸出值自然就變大成為 4 倍數。

接下來將以  $sq[n]$  為我們的輸入信號提供給下一級作時脈迴路測試，為了能看出調整時脈迴路增益所影響的趨勢，首先要做的模擬是保持各個信號的完整性，用最多的位元表示各輸出信號模擬整個時脈迴路。接著以此為對照組接續調整各端的增益，亦即降低量化區間以期能用較少的位元來實現，探討最後收斂所得出時脈誤差值  $e[n]$  的範圍。

#### 4.1.3 弦波乘法端之實現(Sinusoidal Multiplier Output Implementation)

同理如前一小節所用的推演方式實現，要注意的是 Rom Table 用的是 15-bits 與  $sq[n]$  信號去做正交化投影運算。

$$sq[n] : QT(14,13) \xrightarrow{Rom\ Table} QT(29,27) \rightarrow I[n]、Q[n] : QT(13,12)$$

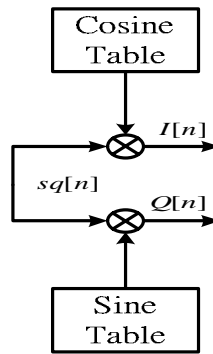


圖 4.4 弦波輸出端

由於區間值落在  $\pm 2000$ ，理論上只需要用  $12\text{-bits} = 2^{12} = 4096$  即可，一般為避免雜訊干擾而造成錯誤決定，一般都會用多一點 bits 來實現。

接著相對於以上的信號做改變去做時脈迴路測試得出新的  $I[n]$ 、 $Q[n]$ 、 $y_i[n]$ 、 $y_q[n]$ ... 等的信號，其相對的比較如以下圖 4.9a 至圖 4.9e 所示：圖組 a 為一組時脈迴路測試，在沒有 truncate 任何 bit 即保持最完整信號時，其各輸出端之定點實現。圖組 b 為一組以 a 為依據作改善，降低濾波器的增益即減低輸出的解析度，換得較少位元的輸出，圖組 c 以 b 為依據作改善等等以此類推，最後圖組 e 為最佳模擬結果。

#### 4.1.4 帶通濾波器端之實現

從 3.3 節可以了解我們需要一帶通濾波器取出時脈資訊，底下為一個二階 IIR 帶通濾波參數式，其中心頻率與頻譜上產生光譜線有關，其係數設定將於第五章提出，

$$H_{BPF}(z) = K_1 \cdot \frac{b_1 + b_2 z^{-1} + b_3 z^{-2}}{1 + a_2 z^{-1} + a_3 z^{-2}}, \quad K_1 \in \text{常數} \quad (30)$$

各係數用 16-bits 來表示，由於一開始預設時脈的取樣誤差  $\pm 400\text{ppm}$  較大，所以在剛開始做時脈迴路時會有大誤差值產生便是下圖 4.5 所示。

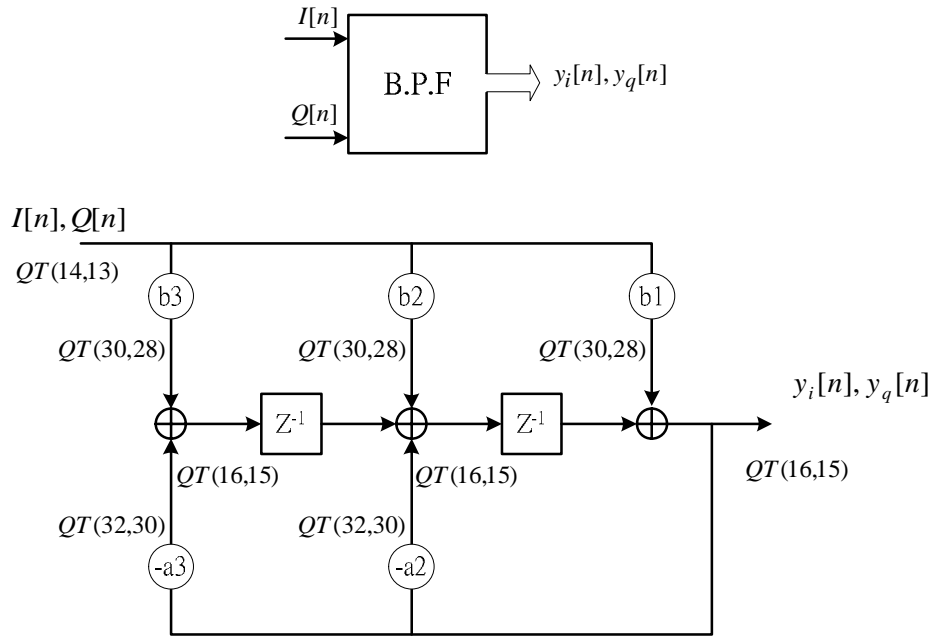


圖 4.5 帶通濾波器架構圖

隨著輸出增益  $K_1$  的不同去做時脈迴路測試將影響此端輸出的大小，當  $K_1$  越大自然輸出值就越大，我們就必須要用更多的位元來表示更大的輸出範圍，反之亦然。根據 G994.1 時脈迴路的運作其誤差要求範圍為  $\pm 50 \text{ ppm}$ ，我們將會在此限制範圍下盡量減少整個迴路所需要的位元，降低硬體使用成本。

$$I[n]、Q[n] : \text{QT}(13,12) \xrightarrow{\text{B.P.F.}} \text{QT}(16,15) \rightarrow y_i[n]、y_q[n] : \text{QT}(13,12)$$

#### 4.1.5 平均動差(Moving Average)濾波器端之實現

將訊號經過單一極點的濾波器如下式所示，減低訊號高頻的部份所帶來的影響，

$$H_{M.V.}(z) = K_2 \cdot \frac{b_1 + b_2 z^{-1}}{1 + a_2 z^{-1}}, K_2 \in \text{常數} \quad (31)$$

本節同樣與前一小節相同，各系數以 16-bits 表示做定點運算，隨著輸出增益  $K_2$  的不同去做時脈迴路測試，將影響完整表示定點輸出所需要的位元。我們將盡量用較少的位元去實現，藉由調整輸出增益去做時脈迴路測試，總共模擬了四種結果來做一對照

比較。

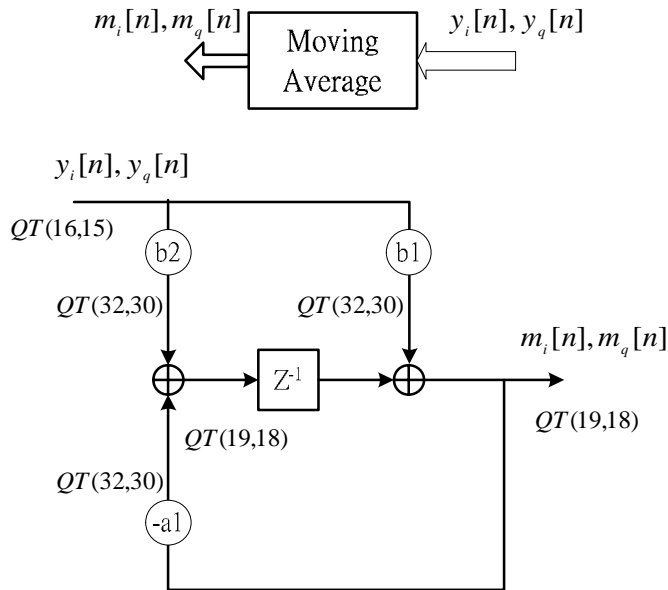


圖 4.6 平均動差濾波器架構圖

初始模擬結果如圖 4.9a-2， $m_i[n]$ 、 $m_q[n]$  值域落在  $\pm 2 \times 10^5$  大約要用 19 個位元才能涵蓋所有範圍，因此必須調整增益來改善其量化區間，藉由比較結果得出一合適的迴路增益。

$$y_i[n]、y_q[n] : QT(13,12) \xrightarrow{\text{Moving Average}} QT(19,18) \rightarrow m_i[n]、m_q[n] : QT(14,13)。$$

#### 4.1.6 取虛部信號端之實現

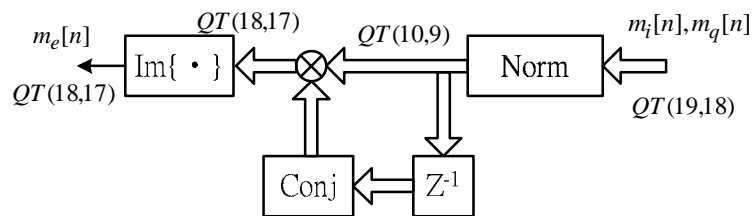


圖 4.7 虛部信號端

在作虛部端輸出前先有一正規化的運算，其目的原本是要將信號的向量長度變為



一單位，使信號值整個還原成原始的比例，將最大值為'1'最小值為'-1'，在此時我們並不把信號向量長度變為一因那將會放大整個量化區間，而是盡可能壓縮整個信號值的區間，以期能用較少位元去實現。

當再作正交化運算時，假設前一級複數信號  $m_i[n] + jm_q[n]$ ，經過正交化後

$$\frac{m_i[n]}{\sqrt{m_i^2[n] + m_q^2[n]}} + j \cdot \frac{m_q[n]}{\sqrt{m_i^2[n] + m_q^2[n]}}$$

與前一次即第  $n-1$  個去做共軛複數運算取出虛部部分

$$\text{Im} \left\{ \left( \frac{m_i[n-1]}{\sqrt{m_i^2[n-1] + m_q^2[n-1]}} + j \cdot \frac{m_q[n-1]}{\sqrt{m_i^2[n-1] + m_q^2[n-1]}} \right) \cdot \left( \frac{m_i[n]}{\sqrt{m_i^2[n] + m_q^2[n]}} - j \cdot \frac{m_q[n]}{\sqrt{m_i^2[n] + m_q^2[n]}} \right) \right\}$$

由於經過平均動差濾波器信號值的向量大小變化很小所以我們假設

$$\begin{aligned} \sqrt{m_i^2[n-1] + m_q^2[n-1]} &\approx \sqrt{m_i^2[n] + m_q^2[n]} \\ \Rightarrow m_e[n] &= \frac{m_q[n-1] \cdot m_i[n] - m_i[n-1] \cdot m_q[n]}{m_i^2[n] + m_q^2[n]} \end{aligned}$$

所以當降低  $m_i[n]$  及  $m_q[n]$  信號值時  $m_i^2[n] + m_q^2[n]$  也會相對變得更小，由上式便可很清楚明白  $m_e[n]$  的量化區間就會變得非常大，因此  $m_i^2[n] + m_q^2[n]$  不得太過小。

$$m_i[n]、m_q[n] : \text{QT}(14,13) \xrightarrow{\text{Normalize, Im}\{\cdot\}} \text{QT}(18,17) \rightarrow m_e[n] : \text{QT}(13,12)。$$

#### 4.1.7 迴路濾波器 Loop Filter 端之實現

此端輸出值是我們最後所得之時脈誤差值，各個濾波器增益的調整其最主要的依據就是要能偵測出時脈誤差值，藉此才能給數位化重新取樣器去作新的取樣輸出。

$$H_{L.P.}(z) = K_3 \cdot \frac{b_1 + b_2 z^{-1}}{1 + a_2 z^{-1}}, K_3 \in \text{常數} \quad (32)$$

其實現方式如同之前所推演的方法同，以一組迴路為一組接連調整增益以期用較

少的位元實現，雖然我們是將各端分開來實現，但實際必須考慮整個時脈迴路傳輸方程式，因此迴路濾波器端的輸出訊號才是最後判斷的依據，最後我們將於第五章探討依此解出的時脈訊息去作時脈同步化後的精確度所能達的範圍。

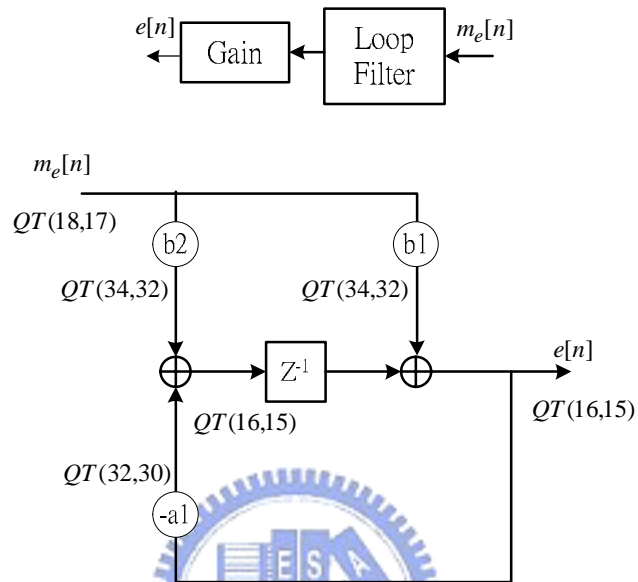


圖 4.8 迴路濾波器架構圖

$$m_e[n] : QT(13,12) \xrightarrow{\text{LoopFilter}} QT(16,15) \rightarrow e[n] : QT(13,12)$$

#### 4.1.8 各輸出端之模擬比較圖

此節主要描述各輸出端的輸出值域的比較圖，共有五組(圖 4.9a~圖 4.9e)每組輸出端各繪出三張，圖 4.9a-1~圖 4.9a-3 為一組對照圖，在不做任何調整即保持信號的完整時所做的時脈迴路測試，接著試著去減少量化區間以降低使用位元，最後各時脈誤差的結果將於第五章提出。

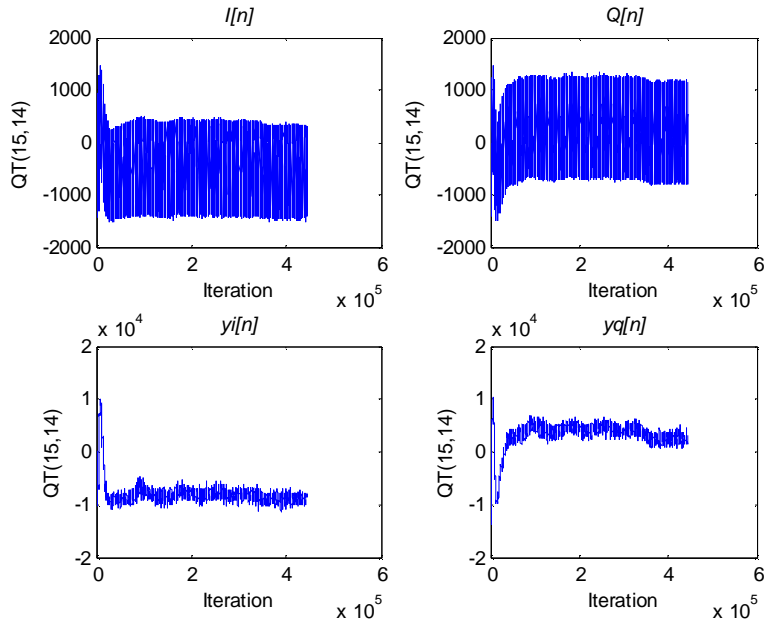


圖 4.9a-1  $I[n], Q[n], y_i[n], y_q[n]$ ,  $K_1/10$ 、 $0.0078K_2$ 、 $0.2K_3$

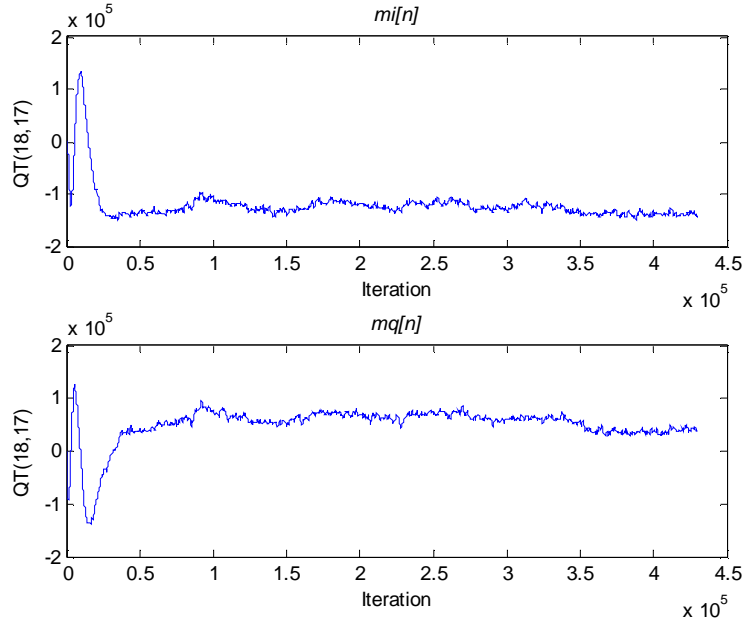


圖 4.9a-2  $m_i[n], m_q[n]$ ,  $K_1/10$ 、 $0.0078K_2$ 、 $0.2K_3$

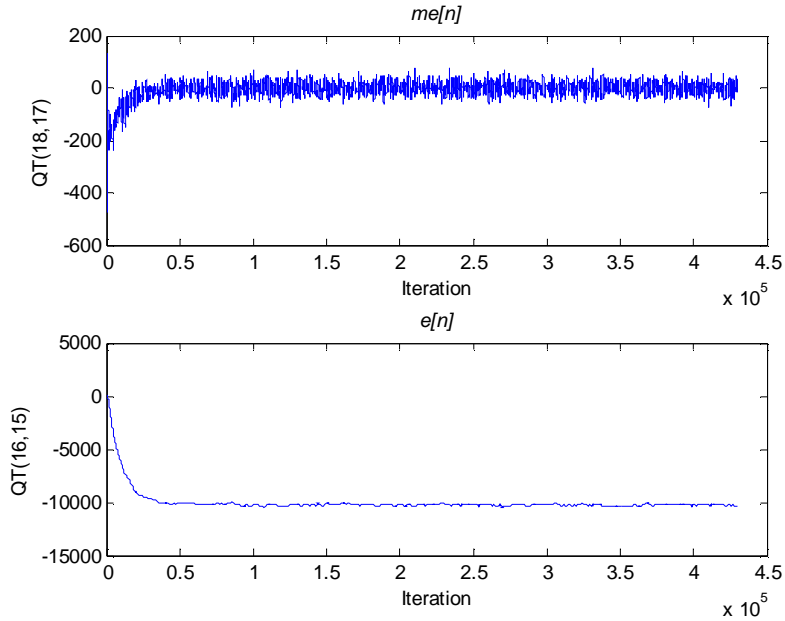


圖 4.9a-3  $m_e[n], e[n]$ ,  $K_1/10$ 、 $0.0078K_2$ 、 $0.2K_3$



圖 4.9b-1 至 4.9b-3 為各個增益保持不變，但是將  $I[n], Q[n]$  砍去 1-bits，最後得出各個模擬圖。

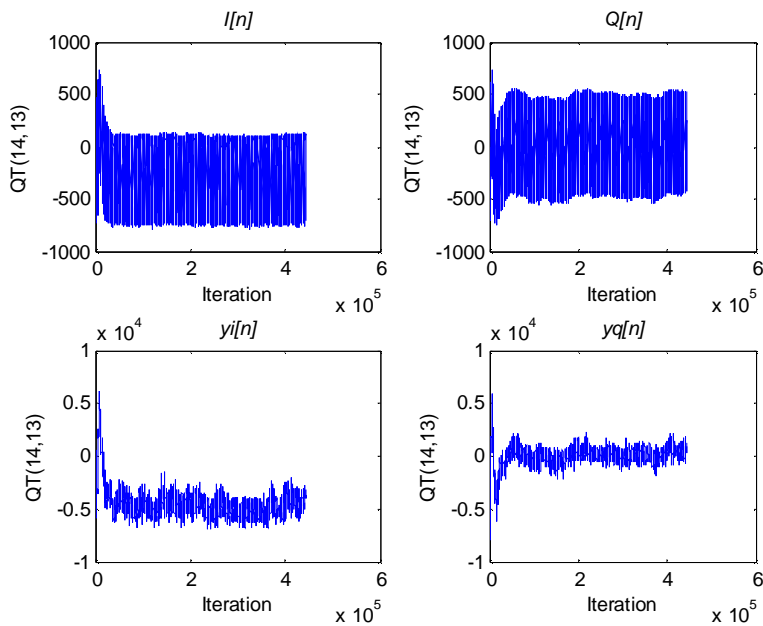


圖 4.9b-1  $I[n], Q[n], y_i[n], y_q[n]$ ,  $K_1/10$ 、 $0.0078K_2$ 、 $0.2K_3$

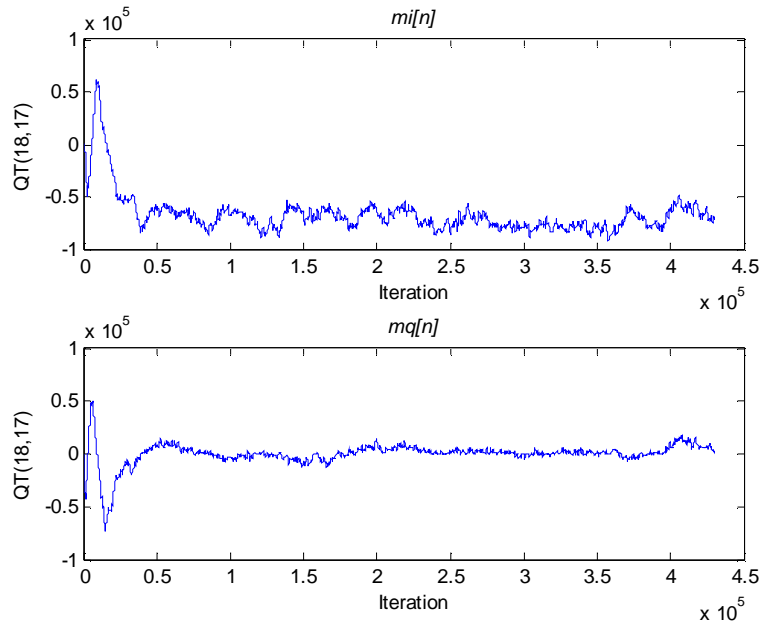


圖 4.9b-2  $m_i[n], m_q[n]$ ,  $K_1/10$ 、 $0.0078K_2$ 、 $0.2K_3$

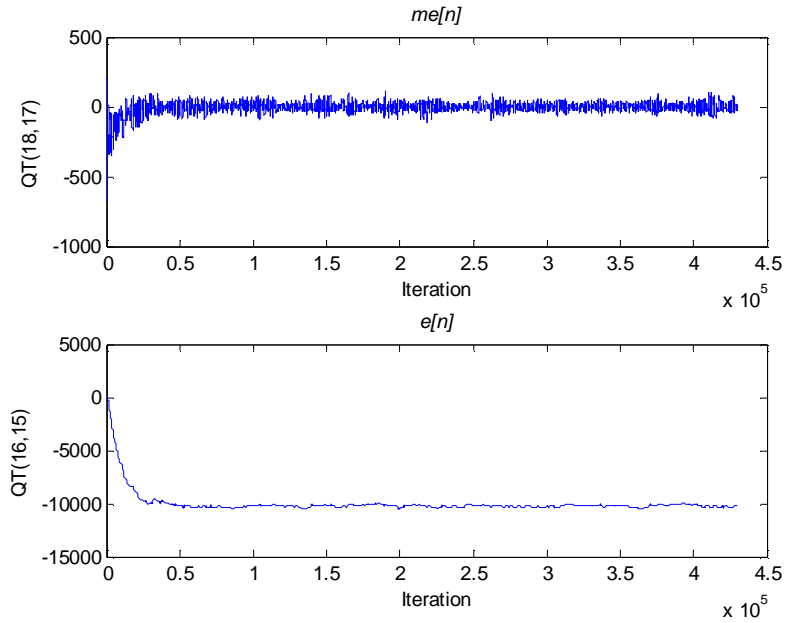


圖 4.9b-3  $m_e[n], e[n]$ ,  $K_1/10$ 、 $0.0078K_2$ 、 $0.2K_3$

圖 4.9c-1 至 4.9c-3 同樣保持  $I[n], Q[n]$  砍去 1-bits，將  $K_1$  降低 10 倍所得之結果，  
 從圖形可以看出  $y_i[n]$ 、 $y_q[n]$  輸出值域大幅減少，但是  $e[n]$  的擺動範圍即收斂區間略  
 為變大。

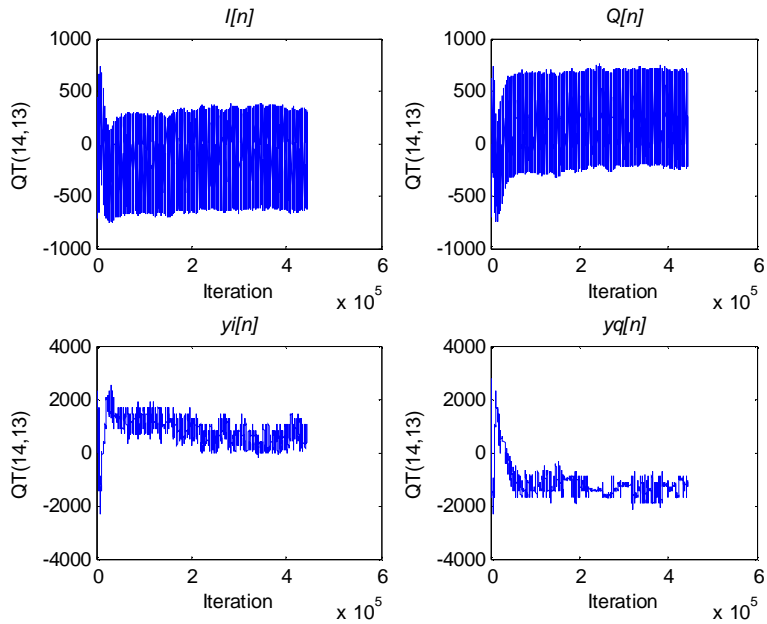


圖 4.9c-1  $I[n], Q[n], y_i[n], y_q[n]$ ， $K_1/100$ 、 $0.0078K_2$ 、 $0.2K_3$

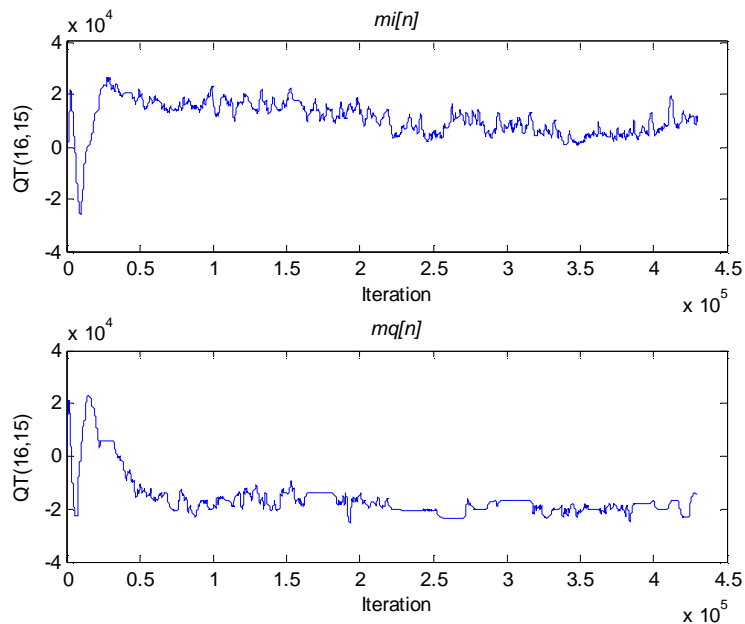


圖 4.9c-2  $m_i[n], m_q[n]$ ， $K_1/100$ 、 $0.0078K_2$ 、 $0.2K_3$

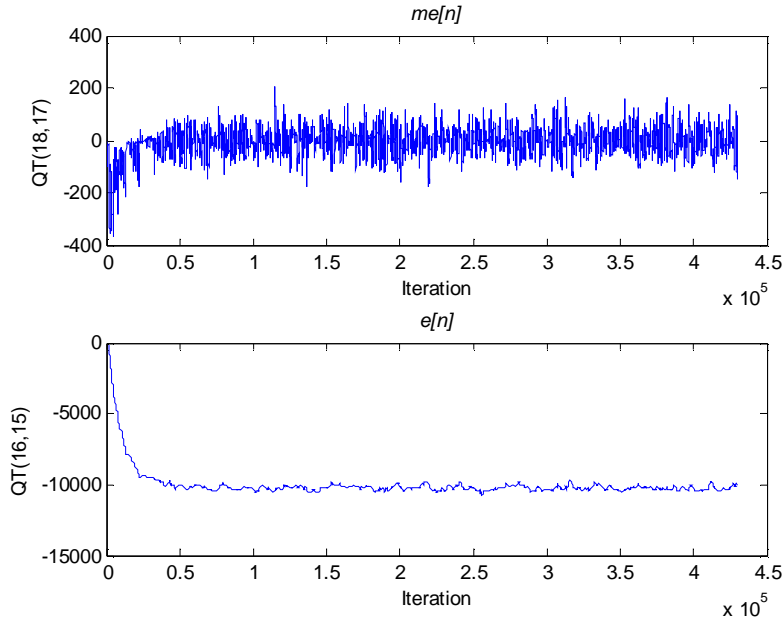


圖 4.9c-3  $m_e[n], e[n]$ ,  $K_1/100$ 、 $0.0078K_2$ 、 $0.2K_3$

圖 4.9d-1 至 4.9d-3 為增加  $I[n], Q[n]$  1-bits，將原本  $K_2$  降低四倍、 $K_3$  降低十倍所得之結果，減少 1-bit 給正交化做運算，增加 1-bit 迴路濾波器輸出，最後整個時脈迴路增益減少二倍， $e[n]$  的擺動範圍即收斂區間略為變大。

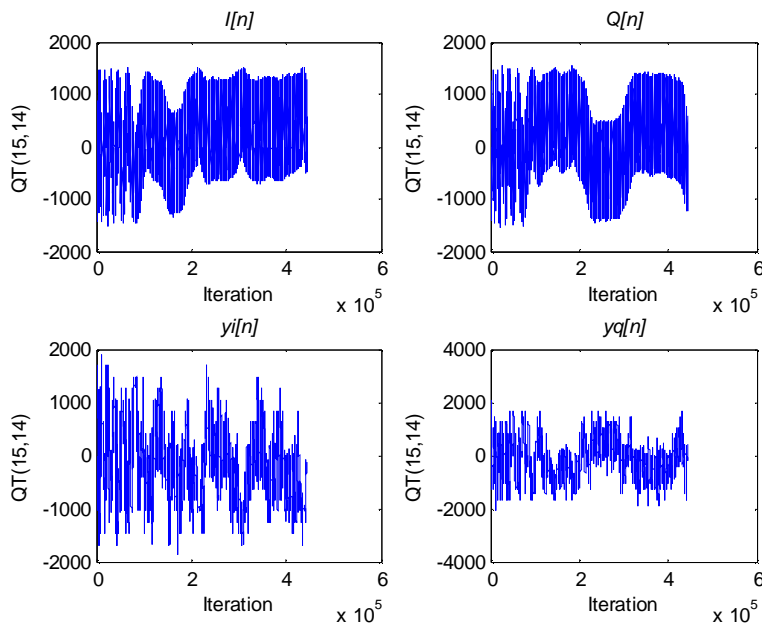


圖 4.9d-1  $I[n], Q[n], y_i[n], y_q[n]$ ,  $K_1/100$ 、 $0.0078K_2/4$ 、 $0.2K_3/10$

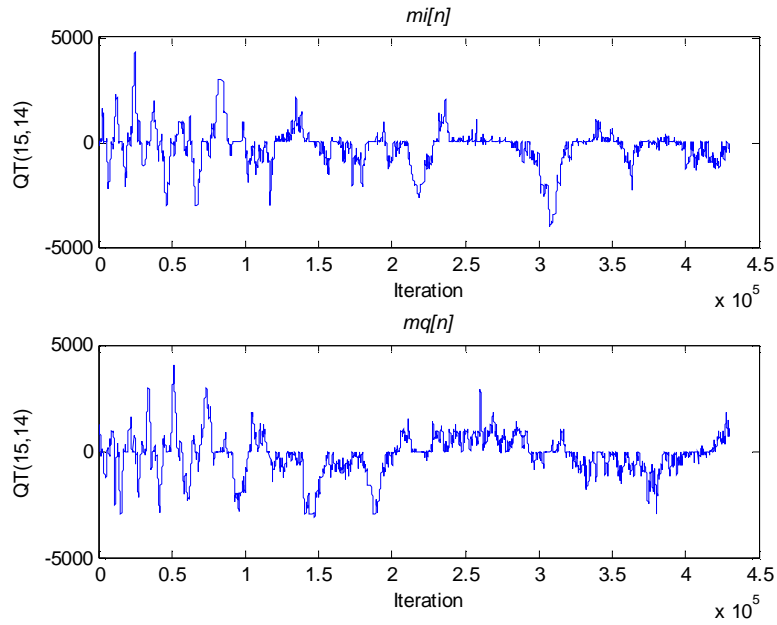


圖 4.9d-2  $m_i[n], m_q[n]$ ,  $K_1/100$ 、 $0.0078K_2/4$ 、 $0.2K_3/10$

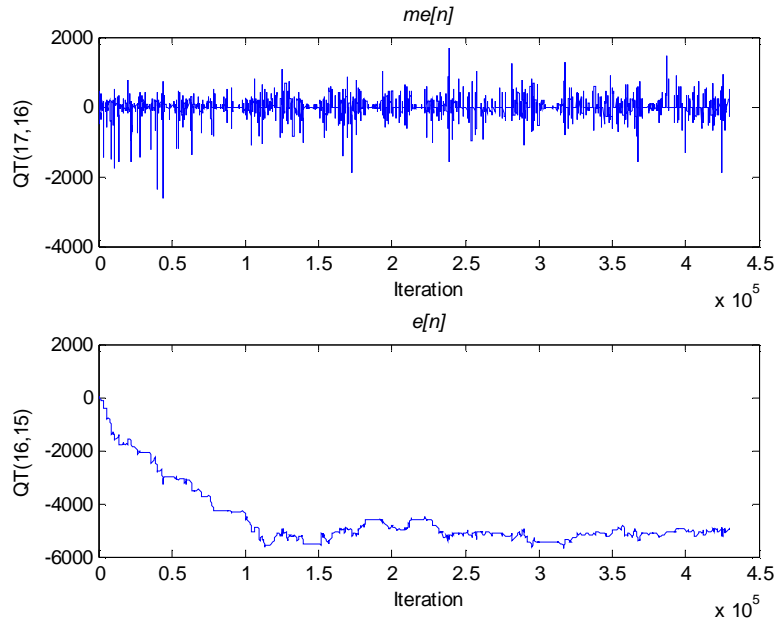


圖 4.9d-3  $m_e[n], e[n]$ ,  $K_1/100$ 、 $0.0078K_2/4$ 、 $0.2K_3/10$



圖 4.9e-1 至 4.9e-3 為  $I[n], Q[n]$  增加 1-bit，將  $K_2$  降為三倍、 $K_3$  降低十倍，減少 1-bit 給正交化做運算，增加 1-bit 迴路濾波器輸出，最後整個時脈迴路增益減少四倍，便得出以下理想結果。

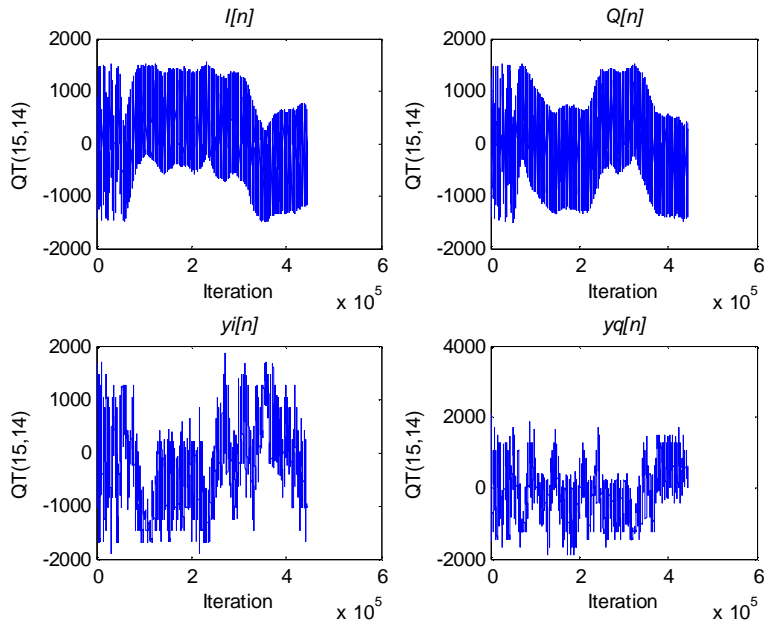


圖 4.9e-1  $I[n], Q[n], y_i[n], y_q[n]$ ， $K_1/100$ 、 $0.0078K_2/3$ 、 $0.2K_3/10$

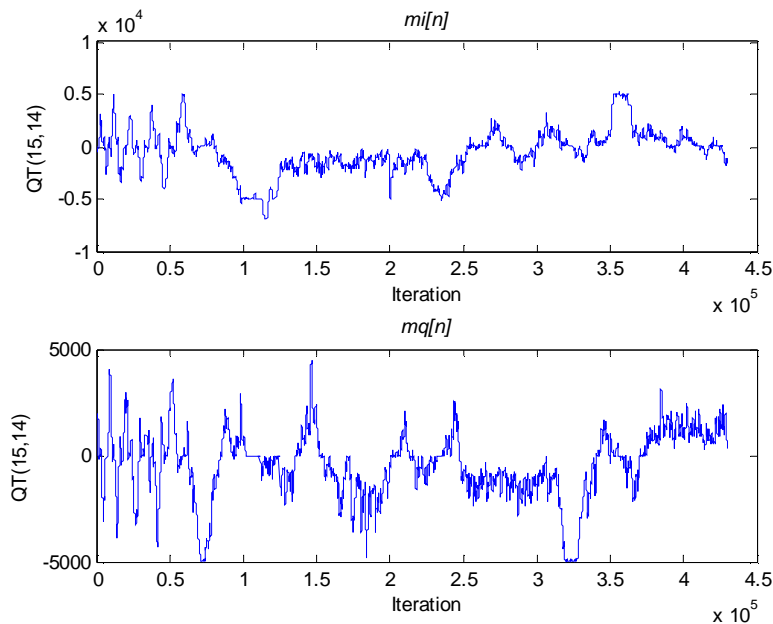


圖 4.9e-2  $m_i[n], m_q[n]$ ， $K_1/100$ 、 $0.0078K_2/3$ 、 $0.2K_3/10$

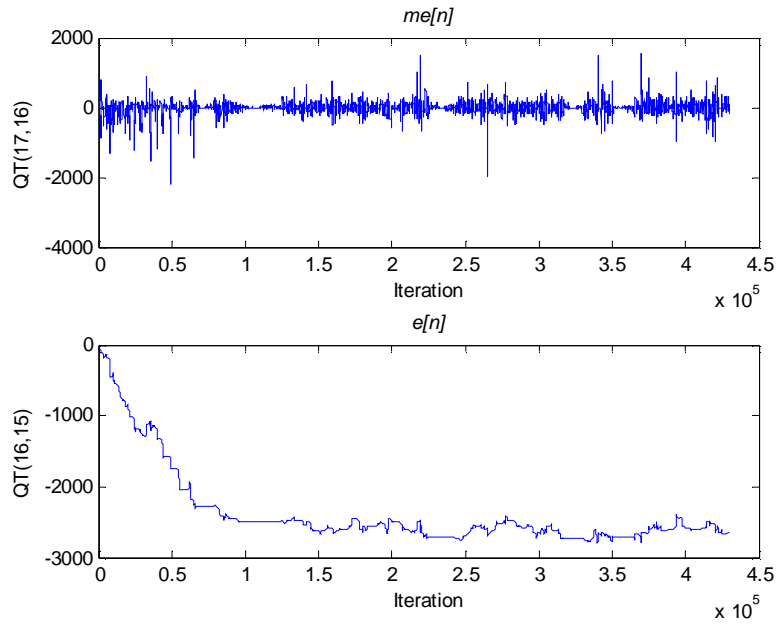


圖 4.9e-3  $m_e[n], e[n]$ ,  $K_1/100$ 、 $0.0078K_2/3$ 、 $0.2K_3/10$



## 第五章 模擬結果與檢討

此章在說明同步化初始時脈於接收端補償相消的結果，在沒有做通道等化器和消除回響的情況下，以及模擬環境在較差的通道和較低訊雜比，將前一章定點實現方式來做時脈復原測試模擬，最後能在可允許的誤差範圍內鎖住傳輸端的震盪頻率且將調變的資料解譯出來。

### 5.1 通道模型與模擬參數(Channel Model and Simulation Parameter)

#### 5.1.1 通道模型

下圖是用來模擬測試 SHDSL 信號傳輸的通道，不同的通道模型會影響時脈恢復的時間以及收斂震盪區間，從頻率響應可知由於橋接式(bridge tap)的效應所造成的衰減幅度大，藉此通道當最壞的情況下來做時脈恢復模擬測試，以期能達到一定的精確度。

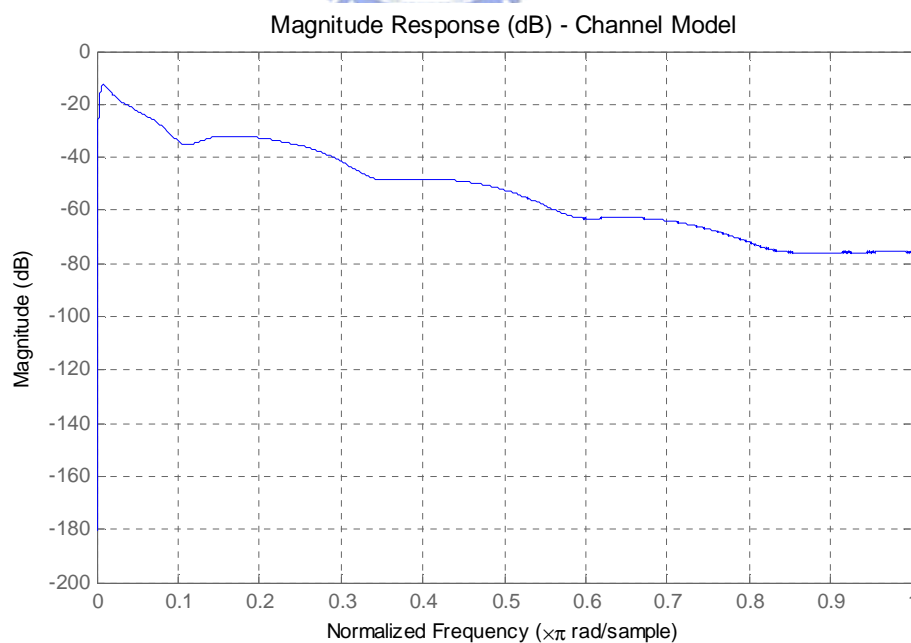


圖 5.1 通道頻率響應圖

### 5.1.2 帶通濾波器(Moving Average Filter)

由第三章演算法說明可知經過平方器運算後產生光譜線訊號，而後與 Rom table 做正交投影運算，此時需要一帶通濾波器將兩倍頻率的訊號給過濾出去，得出我們所要的時脈訊息。此帶通濾波器的功率頻譜密度函數圖如下：

$$H(z) = K_1 \cdot \frac{0.1064 - 0.1856z^{-1} + 0.1064z^{-2}}{1 - 1.9952z^{-1} + 0.9953z^{-2}}, K_1 \in \text{常數}$$

### 5.1.3 平均動差濾波器(Moving Average Filter)

在作時脈迴路時會突然有大誤差值產生，此是因為傳送端和接收端兩端時脈有一定的誤差值存在，經過長時間的累積誤差值會漸漸累積增加，此時在開始做時脈調整觸發邊緣，則會因大誤差產生一大的偵測值，若用此偵測值來調整時脈，容易造成收斂區間發散失去恢復時脈機制，即時脈偵測值到最後無法鎖住在一收斂區間。所以我們將此信號經過單一極點的濾波器來實現

$$H(z) = K_2 \cdot \frac{1 + z^{-1}}{1 - 0.999z^{-1}}, K_2 \in \text{常數}$$

當輸入信號有一大誤差時，經過此濾波的動作輸出值會隨誤差的趨勢漸漸改變。

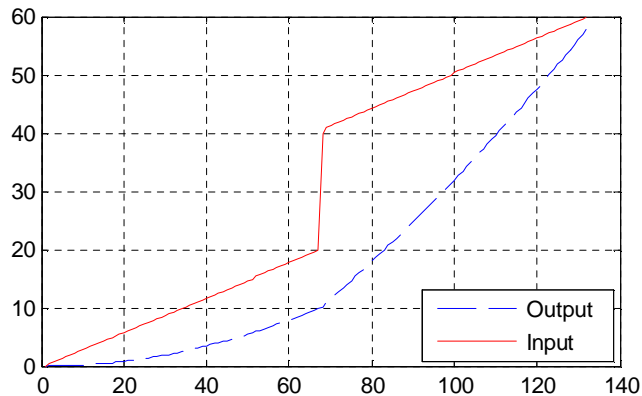


圖 5.2 平均移動濾波器作用圖

### 5.1.4 迴路濾波器(Loop Filter)

從頻率響應圖可看出此濾波器與之前平均動差濾波器的有類似相同的作用，所不同的是此濾波器主要在減少信號的跳動(jitter)，會造成跳動的原因有訊號雜訊的干擾或是定點運算的量化誤差，由於這樣的跳動不斷的在迴路裡發生，所以需要一個迴路濾波器降低系統本身產生的雜訊。此濾波器的傳輸方程式如下

$$H(z) = K_3 \cdot \frac{1 - 0.9z^{-1}}{1 - z^{-1}}, \quad K_3 \in \text{常數}$$

當輸入信號有跳動時，經過此濾波的動作輸出值較不易隨跳動的產生而起伏擺動。

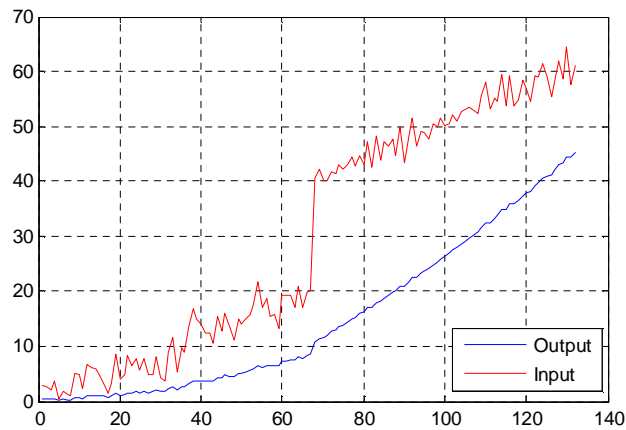


圖 5.3 迴路濾波器作用圖

## 5.2 結果與檢討

本節的結果主要在探討其收斂的速度和區間，由第三章演算法得知  $e(n) \approx 4pf \cdot \Delta T$ ，要得到  $\Delta T$  首先要乘以  $1/4pf$  的常數，再者因整個系統傳輸的增益表現，所以  $e(n)$  最後要乘上  $1/K$ ，藉由調整  $K$  值以得出我們所要的時脈誤差值。

在同樣的情況下當  $K$  值越小， $\Delta T$  的調整值越大收斂的速度快，但是當到了穩態時，相對於之前的調整值  $\Delta T$  已經變小，而  $K$  值仍保持不變所以收斂區間較大，容易產生波動無法鎖到一定的精準範圍，圖 5.4 則是一個例子其時脈誤差值永遠在來回擺

盪始終無法收斂。

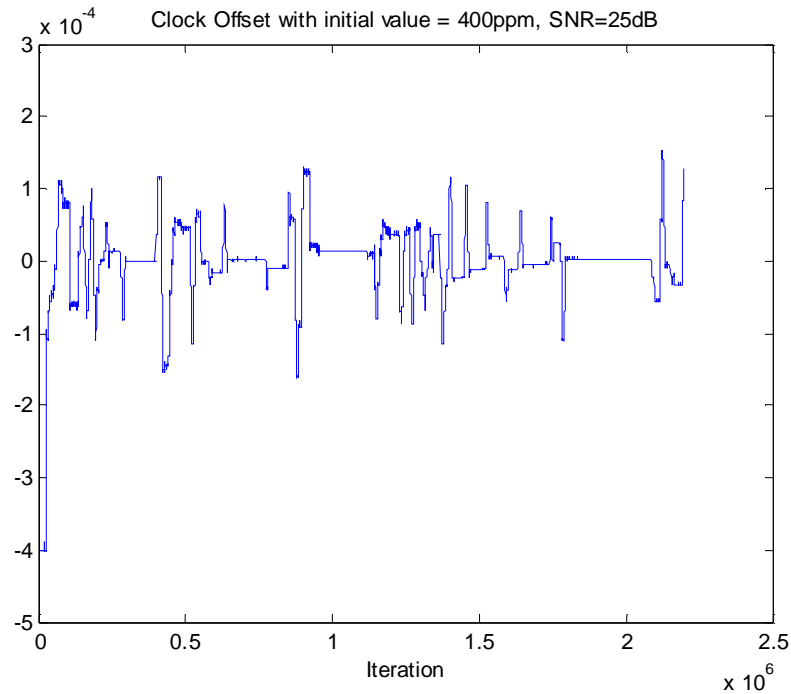


圖 5.4 時脈誤差修正圖

當從傳送端與接收端的時脈初始值彼此有 400ppm 的偏移誤差，經過數次的時脈復原機制達到穩態後，雖然收斂時間很短但會發現有震盪的情況產生，其偏移量大約在  $\pm 100\text{ppm}$ 。因此收斂的速度要快則收斂區間會變大，反之收斂範圍要小則要犧牲收斂速度以換取我們所期望的要求，藉由適當調整  $K$  值以取得平衡點。

在同樣的情況下當  $K$  值越大， $\Delta T$  的調整值較小收斂的速度較為和緩，但是當到了穩態時，相對於之前的調整值  $\Delta T$  已經變小，而  $K$  值仍保持不變所以收斂區間會有較小的擺動，此種情況便如下圖 5.5a 的結果。我們可看出最後收斂區間時脈的精確度已能達到  $\pm 10\text{ppm}$  左右。

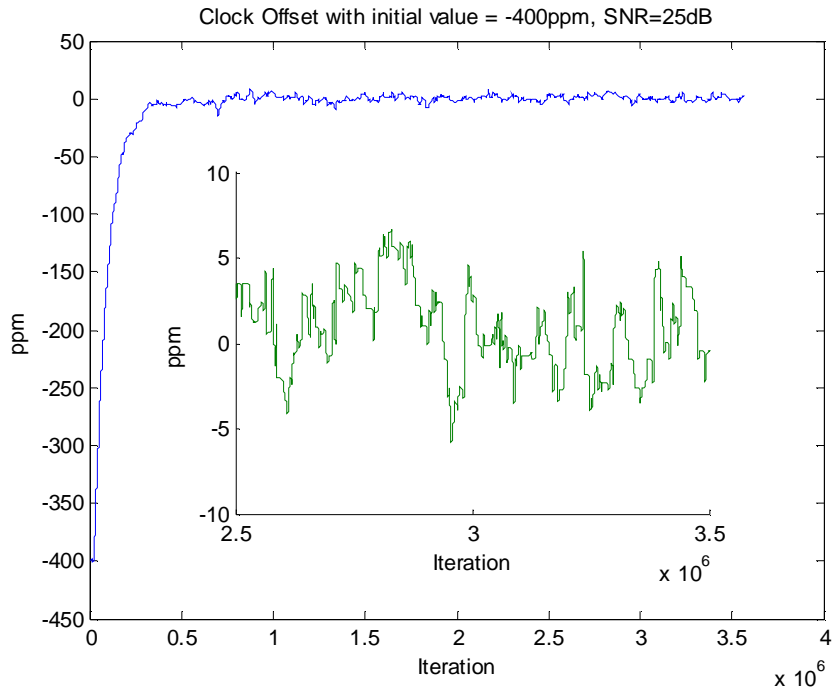


圖 5.5a 時脈誤差修正圖

隨著定點實現方式的不同，當用越少的位元來表示各信號輸出值，則會降低時脈的準確度。在 G994.1 握持程序裡精確度的要求為  $\pm 50\text{ppm}$ ，因此我們可以拉大收斂範圍以期能換取較少位元輸出。

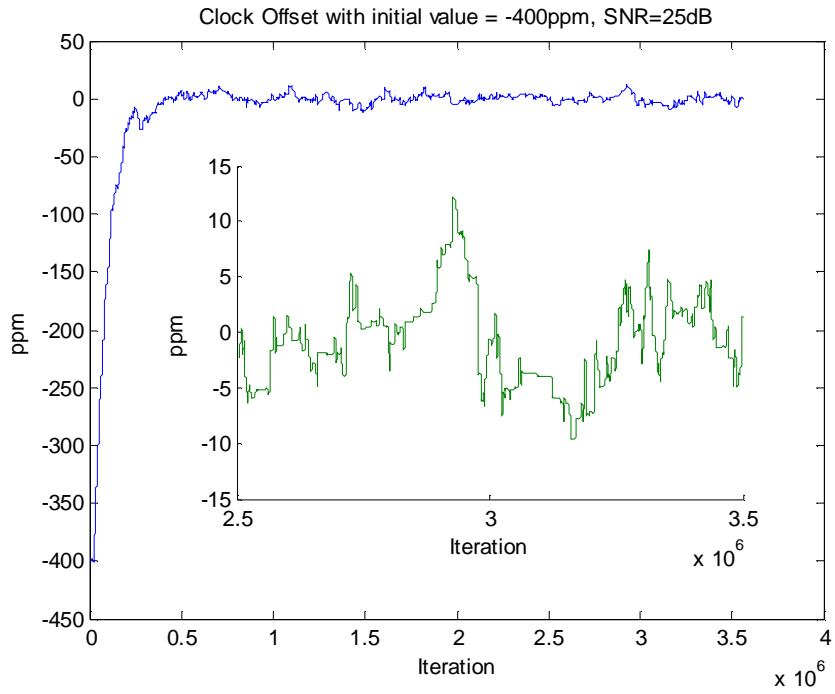


圖 5.5b 時脈誤差修正圖

由於圖 4.9b-3 相對比較的結果，藉由降低  $K_1$  十倍其後各端的解析度也會慢慢以少， $e[n]$  的漂移範圍開始變大，此時時脈維持在  $\pm 15 \text{ ppm}$ 。



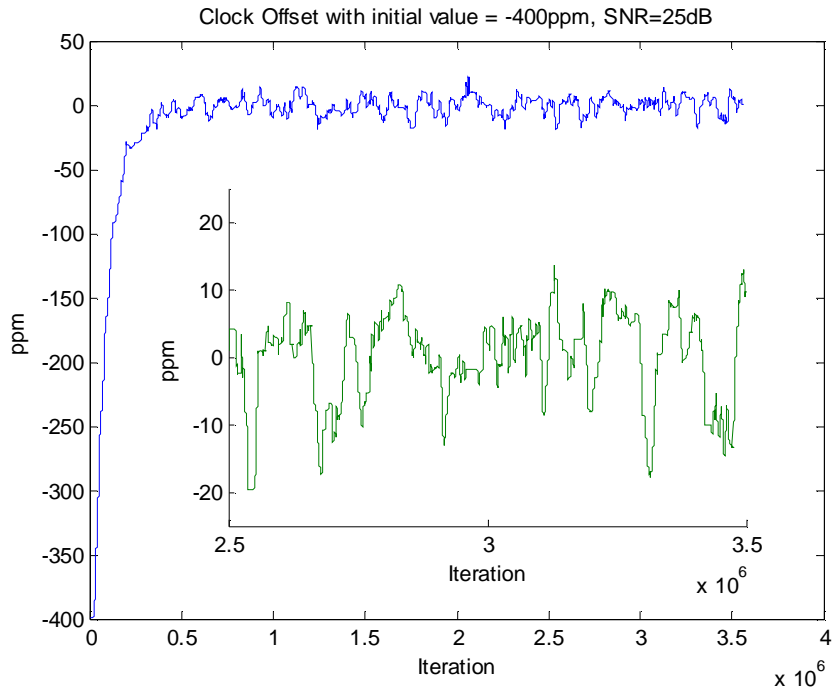


圖 5.5c 時脈誤差修正圖

同樣道理去作各個增益調整，當用越少的位元去實現，我們可看出信號抖動的趨勢越明顯時脈誤差的偏移量越大，最後收斂範圍在 $\pm 20\text{ppm}$ 。

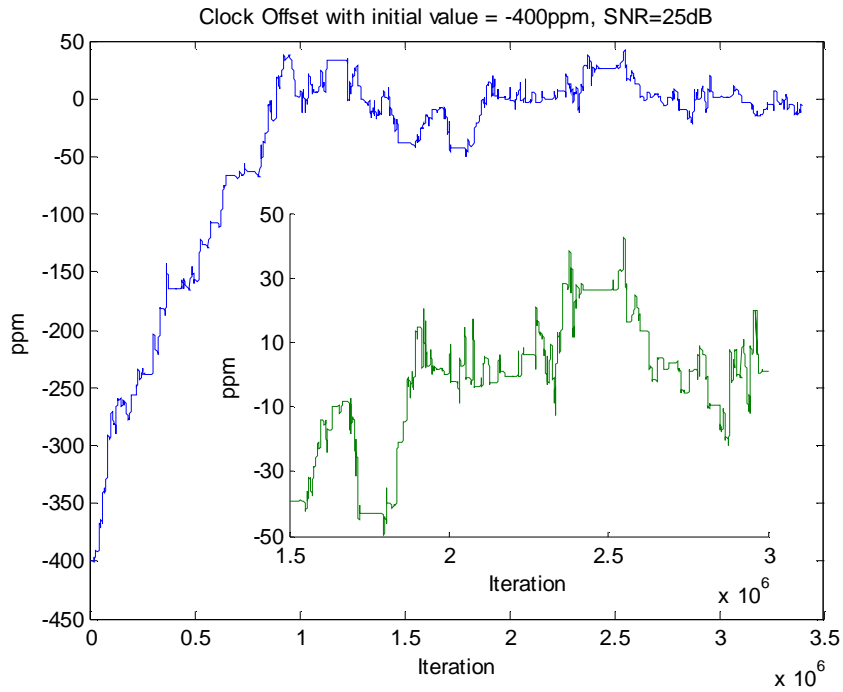


圖 5.5d 時脈誤差修正圖

此圖 5.5d 為之前所述增加  $I[n], Q[n]$  1-bits，將原本  $K_2$  再降低四倍、 $K_3$  降低十倍所得之結果。最後模擬所得之理想的結果，由初始偏移為  $-400\text{ppm}$  開始我們的時脈復原機制，最後時脈偏移率穩定維持在  $\pm 50\text{ppm}$ 。

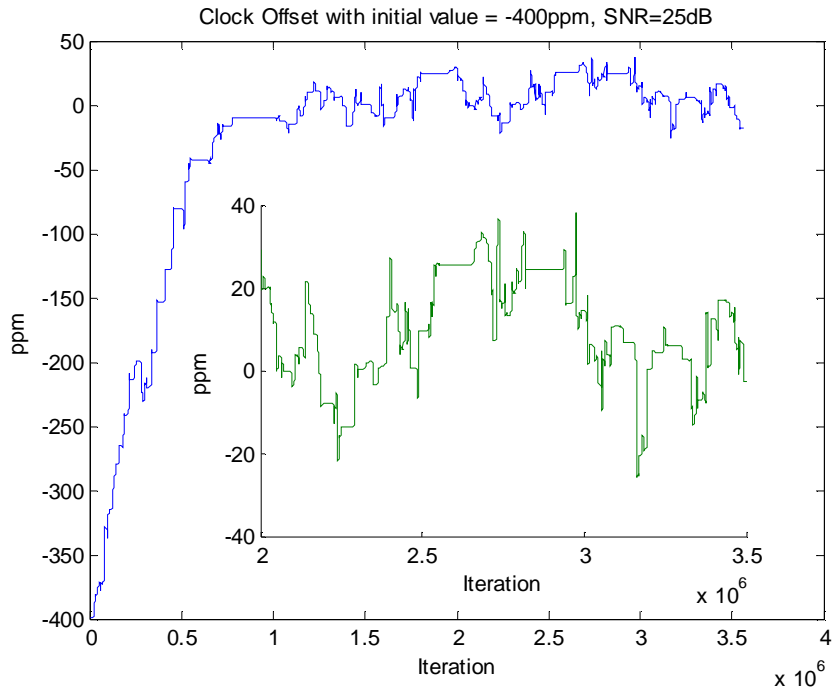


圖 5.5e 時脈誤差修正圖

經由實驗最後找出一適當值來作為本次時脈恢復的運作方式，由上圖 5.5e 裡的子圖可看到最後時脈的偏移量大約能維持在  $\pm 40\text{ppm}$  左右，這是犧牲收斂速度及減少位元使用率換取而來的。本次模擬實驗  $K$  值皆是保持定值去做時脈恢復機制，將來若是進一步要改善產生最佳的表現效果， $K$  值還必須去偵測  $\Delta T$  的變化量，即另外要有一個迴路機制去動態的調整  $K$  值，以達到最短時間內的同步化及更精確的同步化時脈。

由最後的穩態所偵測出的時脈對信號取樣，用第三章所提之演算法將傳送端調變的訊號解譯還原回來便如下圖所示，底下的圖 5.6a 為擷取某一段解譯出的信號所繪，要注意的是通常信號經過通道傳輸到達接收端會有一小相位差，所以我們可以看到解譯所得的資料與原始資料會有一偏移，但是從數位時間的觀點來看其實兩者信號是相等的。因此我們可以不必等到通道等化器完成以補償相位差，便可先行得出傳送資料。

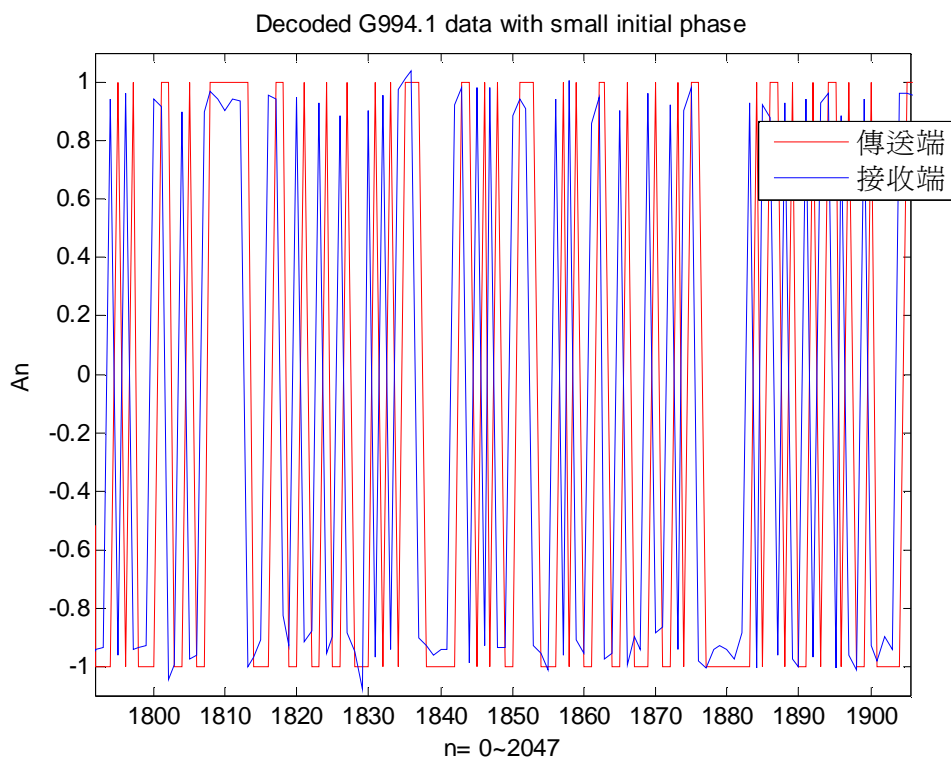


圖 5.6a 傳送端與接收端解碼資料部份比較圖

下圖 5.6b 為傳輸端(HSTU-R)調變前資料與接收端(HSTU-C)解譯還原的資料，整個比較圖。隨著時脈復原機制不斷的運作，最後判斷取樣出我們所要的資料，從此圖可發現在 800 至 1600 的範圍我們所解譯的資料其輸出高、低準位略低，但仍可判斷出此位元為高或低準位，此偵測輸出的準位與時脈的精準度和相位差有關。

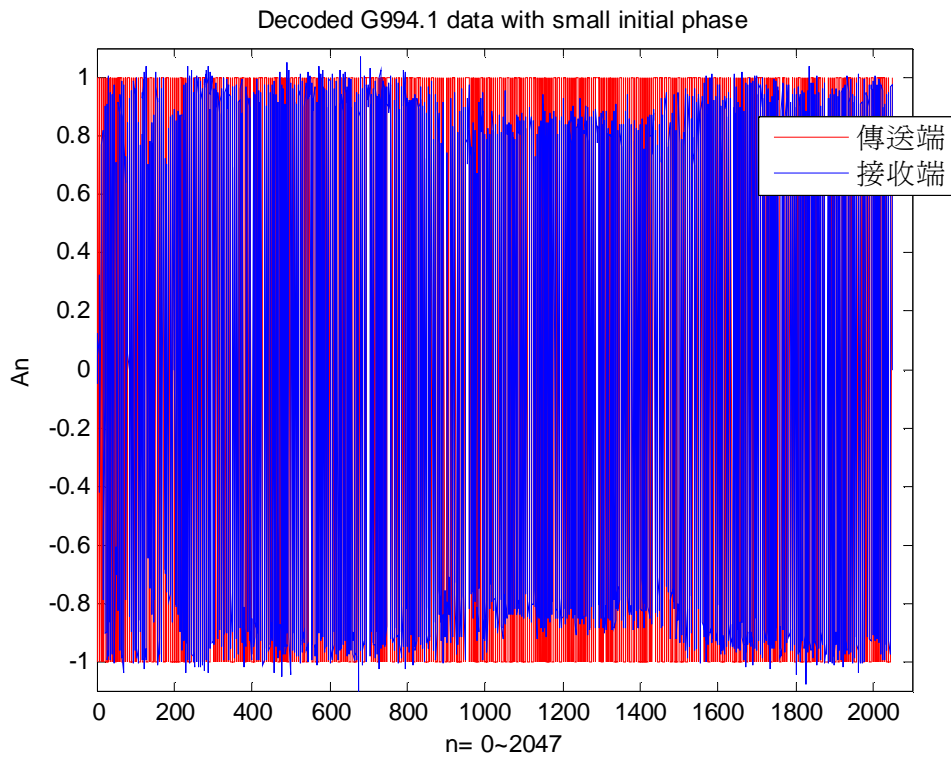


圖 5.6b 傳送端與接收端解碼資料整個比較圖

## 第六章 未來展望

SHDSL 為使用銅軸線作高速傳輸之數位用戶迴路，其發展技術乃根據 HDSL 而來，時至今日在單對線模式(2-wired mode)下 SHDSL 傳輸速度可達 192Kbps 至 2.312Mbps，在四線模式(4-wired mode)傳輸速度可達 384Kbps 至 4.624Mbps，隨著科技的發展將來可達到更快的速度，而且 SHDSL 的頻譜分配及使用 TC-PAM 編碼方式，將可與其他 xDSL 傳輸技術相容在一起。展望未來 SHDSL 結合許多網路服務應用上的需求於一身，如 E1/T1 專線上、數位化主要線路輔助(多個語音通道)、視訊會議等多種應用，其僅使用單對線網路達成。

本論文中提出SHDSL接收器於初始化時脈復原的系統架構，針對G994.1所規範的握持程序於接收端坐時脈復原機制，以純數位化的方式不用額外的控制電路來修正取樣時脈，時脈復原工作中建立了交織插補濾波器(Interpolation Filter)來做數位化重新取樣運算、前置濾波器(Prefilter)過濾雜訊及降低取樣輸出速度、時脈誤差偵測器(Timing Error Detector)計算時脈誤差資訊、鎖相迴路(Phase Lock Loop)抑制收斂時脈誤差的偏移，最後將傳輸資訊的內容解碼譯出成原始資料。藉由C語言來模擬定點實現對時脈的誤差進行比較，最後的結果可看出在完全不做任何補償工作之前提下，我們已於系統啟動前率先完成整個同步化的工作。

在本文上尚未考慮信號進入資料模式中所該運行時脈復原工作，由於已先完成同步化工作，多餘的時間便可拿去做其他補償工作已調配出較佳的傳輸環境，但在未來時脈的復原機制仍需持續進行，因為隨時間的遞增即使時脈在很小可容忍的誤差內，很有可能隨著偏移量的持續累積增加，將造成失去時脈精準度發生。

而SHDSL為單一頻調變方式，於xDSL各種不同的傳輸技術下，其信號組成方式為

多重調變方式，各個調變方式按照G994.1規範皆有其基本頻率存在，將來必須根據各個不同的基頻來快速找出正確的時脈加以修正，此為我們未來努力的方向。



## 參考文獻

- [1] Peter Gysel and Dietrich Gilg “Timing Recovery in High Bit-Rate Transmission Systems Over Copper Pairs” IEEE TRANSACTIONS ON COMMUNICATIONS, VOL. 46, NO. 12, DECEMBER 1998.
- [2] Floyd M. Gardner, “Interpolation in Digital Modems – PART I: Fundamentals” IEEE TRANSACTIONS ON COMMUN., VOL. 41, NO. 3, pp. 501-507, March 1993.
- [3] Floyd M. Gardner and Robert A. Harris, “Interpolation in Digital Modems – PART II: Implementation and Performance” IEEE TRANSACTIONS ON COMMUN., VOL. 41, NO. 6, pp. 998-1008, JUNE 1993.
- [4] L. E. Franks, "Carrier and bit synchronization in data communication-A tutorial review," IEEE Trans. Communications, vol. COM-28, 11-7-1121, Aug. 1980.
- [5] C.-P. JEREMY TZENG, DAVID A. HODGES AND DAVID G. MESSERSCHMIT, “Timing Recovery in Digital Subscriber Loops Using Baud-Rate Sampling” IEEE JOURNAL SELECTED AREAS IN COMMUN. VOL. SAC-4, NO. 8, pp. 1583-1586 NOVEMBER 1986.
- [6] OSCAR AGAZZI, CHIN-PYNG JEREMY TZENG, DAVID G. MESSERSCHMIT AND DAVID A. HODGES, “Timing Recovery in Digital Subscriber Loops” IEEE TRANSACTIONS ON COMMUN. VOL. COM-33, NO. 6, pp.558-569 JUNE 1985.
- [7] ITU-T G.991.2 (ex G.shdsl): Draft Recommendation
- [8] ITU-T G.994.1 Handshake procedures for Digital Subscriber Line (DSL) transceivers
- [9] Heinrich Meyr, Marc Moeneclaey, Stefan A. Fechtel “Digital Communication Receivers - Synchronization, Channel Estimation and Signal Processing”