

一、緒論

1.1 簡述晶圓接合之歷史

1.1.1. 歷史上的材料接合技術

接合技術早在西元前就已經有跡可尋，古老的祖先就懂得利用冷焊(Cold welding)來結合不同的金屬。這種技術主要是利用衝擊壓力或摩擦力來完成接合因此又稱為塑性接合 (Plasticity bonding)。這種接合的技術在常常被用來製作藝術品和裝飾品，是一項非常古老的技術。之後，熔接(Fused bonding) 亦被用來做結合藝術品，利用熔膏熔容態的材料來結合另外兩種不同的材料，如：利用熔態的玻璃來結合玻璃和金屬。〔1〕在 1725 年時 J. D. Desaguliers 將兩個鉛球利用這種冷鋸技術結合在一起，結果這兩鉛球竟然有著意想不到的結合力並且將其簡單的量化。〔2〕

1.1.2. 近代材料接合於光學元件上的應用

在十七世紀時 Sir Isaac Newton (1642-1727) 將具有相同折射率的一個平透鏡與一個凸透鏡固定在一起時，除了中間接觸點，其餘的接觸區域會有干涉現象。〔1〕十九世紀初期人們為瞭解光學干涉 (Optical interferometry) 一直致力於將光學透鏡的直接接合。但是，直到 1936 年 Lord Rayleigh 才真正針對兩光學拋光的玻璃板接合做研究並將其強度有系統的量化〔4〕。到了二十世紀初，人們漸漸的將注意力放在材料直接接合的接合介面上，為了就是的到一個完美並且無光學反射的接合介面。

1.1.3. 二十世紀以來半導體接合技術的發展

二次大戰之後矽積體電路 (Integrated Circuits) 蓬勃發展，當然矽晶圓接合就慢慢的嶄露頭角，大約從 1961 年起日本的 NEC 公司、美國的貝爾實驗室(Bell Labs)、RCA 以及荷蘭菲利浦 (Philips) 等公司都為了電子元件上的需求投入了晶圓接合的研究。到了 1970 年代以後美國奇異 (GE)、德國西門子 (Siemens) 以及現在在矽製程上的先驅美國 IBM 公司也投入了許多心力研究晶圓接合。當時，研究晶圓接合最主要的驅動力是為了製造 SOI 絝緣層晶片，以製作特性更好的金屬氧化物半導體電晶體 (MOSFETs)。特別是美國的 IBM 公司最為前瞻，當然，研究單位對此技術的貢獻也是不惶多讓。大約 1995 年左右德國的 Max-Planck-Institute-Halle 研究團隊對於晶圓接合在理論及應用上都有相當的貢獻。〔1〕漸漸的不單只有矽晶圓的晶圓接合，化合物導體晶圓接合的應用上目前

也發展得相當完整，特別是異質材料的接合，因為這項技術翻越了異質磊晶技術的藩籬，使得光電元件的未來道路更佳寬廣。

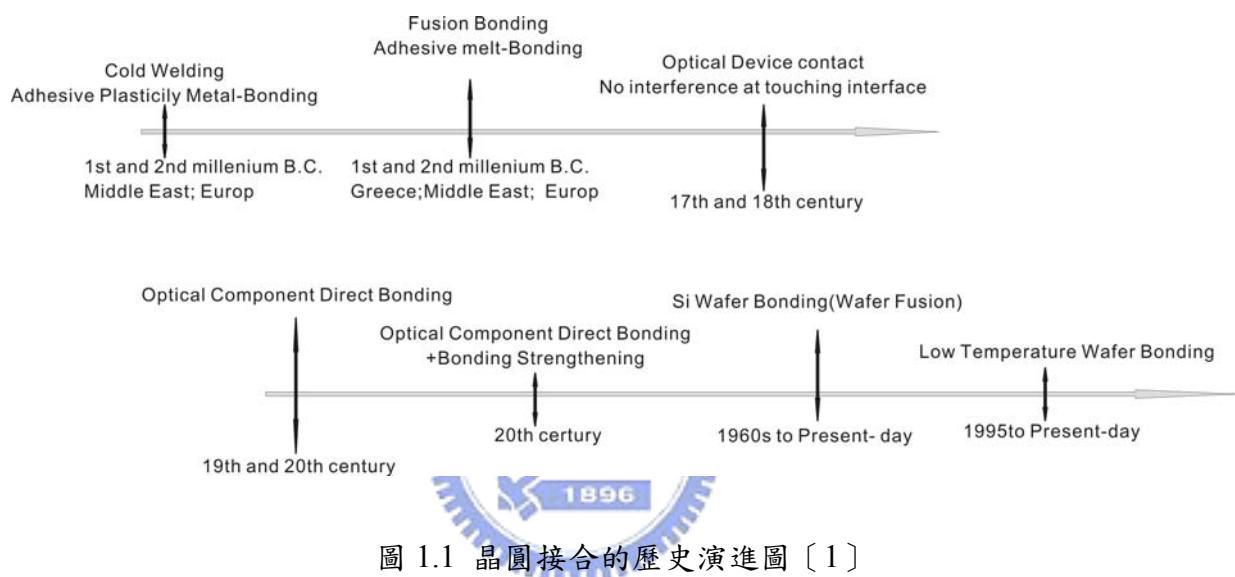


圖 1.1 晶圓接合的歷史演進圖〔1〕

1.2 晶圓接合的機制

所謂晶圓接合就是將兩鏡面拋光的晶圓接觸在一起，屆時兩晶片會產生初期的微弱引力使兩試片相互吸引，接觸後續施以適當的同軸應力 (Uni-axis stress) 以及溫度使其產生更強的化學鍵結。若是兩晶圓之間不藉由任何膠 (Glue) 或是中間介質層 (Intermediate layer)接合者稱為直接晶圓接合 (Wafer-direct-bonding) 或是融合接合 (Fusion bonding)；另一種藉由膠或是任何介質層將兩片晶圓接合者稱為中間介質層晶圓接合 (Intermediate layer wafer bonding)。然而，在直接晶圓接合方面通常可被分成兩階段，第一個階段是初期的晶圓接觸 (Wafer contacting)，另一階段是晶圓鍵合(Wafer binding) 階段，以下將分別做介紹。

1.2.1. 晶圓初步接觸的作用力(凡得瓦力、靜電力、毛細作用力)

事實上，當晶圓相互接觸初期就已經具有一定的相互吸引力，這些吸引力通常可比被解釋為幾種形式：(1)凡得瓦爾作用力；(2) 毛細作用力；(3) 靜電力。圖 1.2 顯示出了三種作用力在介面的狀況，然而，這三種力顯現在不同樣的晶圓接觸狀況。

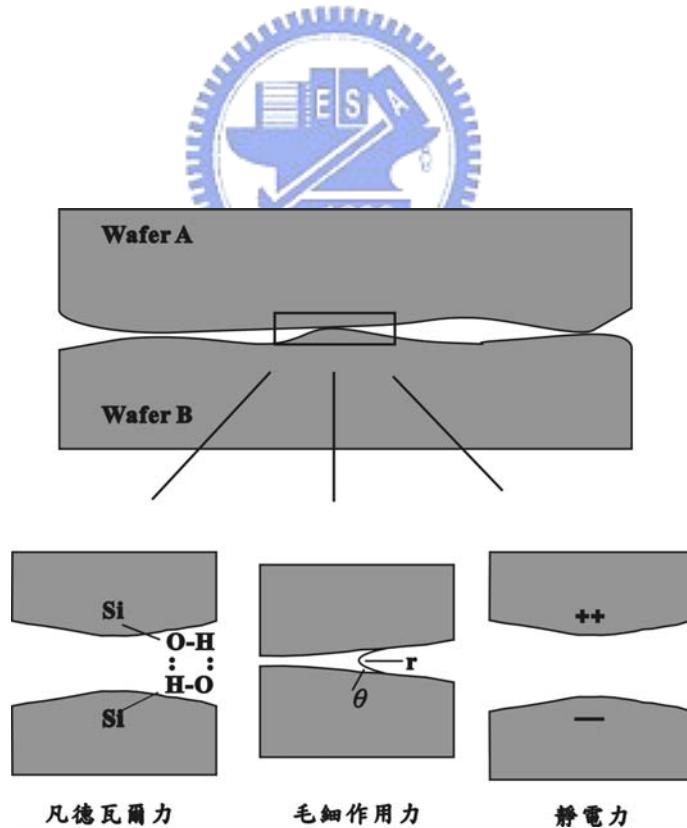


圖 1.2 晶圓接觸時所產生的三種狀況 [3]

1. 凡德瓦爾力

單純藉由非偶極分子誘發的凡德瓦爾力，比較不可能存在於完全無氧化層的矽晶圓接觸中。因為無論是矽或者砷化鎵 (GaAs) 等半導體皆是對稱結構，因此，凡德瓦爾力大多表現在兩接合介面處。舉例來說，矽晶圓在去除氧化層後經常會有氫氟酸 (HF) 的殘留，這些 H-F, H-O 和 H-N 皆是屬於有強極性的氫鍵 (Hydrogen bond)，兩片晶圓即是藉由這些產生在接合介面的極性分子吸引。圖 1.3 (a) 顯示矽晶圓藉由 H-F 極性分子吸引的狀況，又稱為疏水性接觸 (Hydrophobic contact)，此外，一般的矽晶圓都有具極性的氧化層 (SiO_2)，有極性的二氧化矽會使亦是強極性的水分子 (H_2O) 附在二氧化矽上，因此，如圖 1.3 (b) 所示藉由水分子及二氧化矽分子之間的吸引力可將兩片晶圓吸引住，又稱為親水性接觸 (Hydrophilic contact)，以上描述的現象在矽半導體晶圓接合是比較常見的，而且凡德瓦爾力在晶圓初期接觸的階段扮演很大的角色。[5]

2. 毛細作用

當液體存在接觸介面毛細作用力就容易出現此現象，雖然一般的晶片都具有鏡片拋光的表面，但事實上，晶片表面微觀卻不是完全平整的。所以當出現圖 1.4 這種狀況時，毛細作用力將會產生，然而這作用力大小跟以下幾個因素有關：兩個晶片之間的距離、液體的表面張力、液體在兩介面之間所擁有的曲率半徑 r 以及液體和晶片之間的夾角 θ 等等。在矽晶圓接合時，這種作用力和前一節中水分子與晶片間的吸引力有差別，但這效應亦能將試片利用剪切力拉住。[6] 晶片接觸到液體後就會有股一力量將兩試片拉在一起，這種吸引力無論是化合物半導體晶圓接合或者是矽晶圓接合都能見到，只要晶片中間有液體存在就會有毛細作用力出現。其真正的作用力可以用下式來表示：[6]

$$F_c = 2\pi R\alpha(\cos\theta_1 + \cos\theta_2) \quad (1.1)$$

R: 液體曲率半徑

α : 液體黏滯性

θ : 液體與晶片夾角

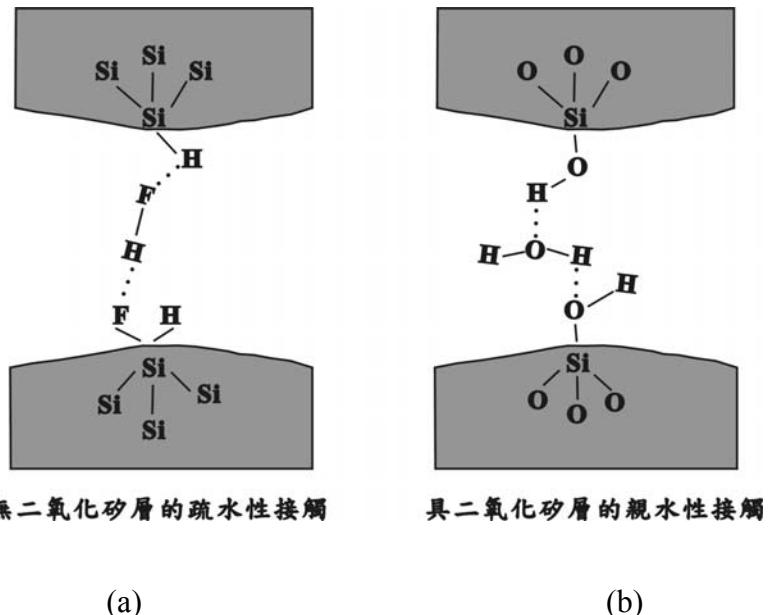


圖 1.3 矽晶圓的親水與疏水接觸 [3]

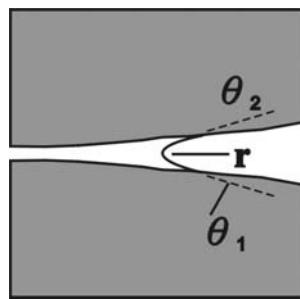


圖 1.4 表面張力作用下的兩晶片接觸情形 [3]

3. 靜電吸引力

靜電吸引力也可稱為庫倫 (Coulombic) 吸引力，通常較容易存在沒有其他介在物的接合介面以及離子晶體。當兩個不一樣的晶圓表面接觸時因為要達到化學平衡會產生所謂的費米能階效應 (Fermi level effect)，為達到這平衡狀態電荷會相互流動最後在介面形成不可動的離子，最後會介面就是靠這正負離子的吸引力接合。^[7] 圖 1.5 就是一個形成離子吸引介面的流程圖。平衡之後兩邊晶片會留下微觀的相同濃度的帶電離子，通常這種庫倫引力大小會與兩晶片的距離平方成反比，亦即，當兩晶片靠的越近這種庫倫引力將會越強，下式可以表示其引力和距離的關係：^[8]

$$F_i = \frac{32\sigma^2}{\pi^2 \epsilon \epsilon_0} \exp\left(-\frac{\sqrt{2}\pi d}{l}\right) \quad (1.2)$$

ϵ ：介在兩個物體中之物質介電常數
 ϵ_0 ：真空中的電容值
 l ：兩物質的間距
 σ ：電荷密度
 d ：由物體的幾何學來決定的距離

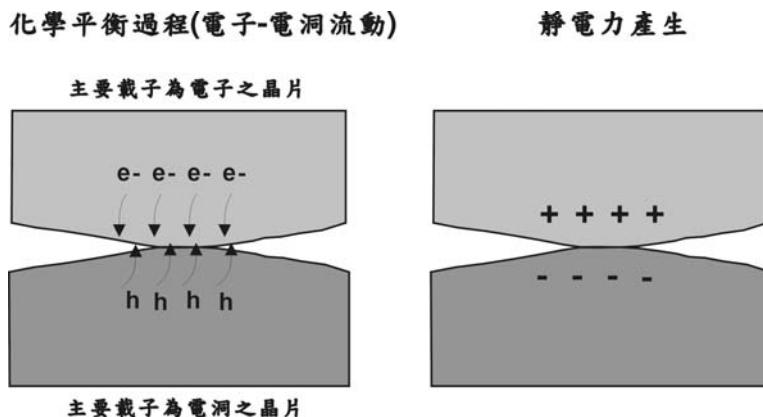


圖 1.5 兩晶片相接觸後靜電吸引力作用過程

1.2.2. 晶圓產生鍵合的驅動力與機制

一般在室溫接觸在一起的晶圓雖然有上述的幾種吸引力將試片初步接合，但是真正要使其產生鍵合尚須施以高溫與同軸壓力，經過這處理之後接合強度才能達到一般應用的需求，不然就是必須在接合前將晶片表面做一些特殊的處理，才可能在低溫下接合晶片。這些處理會使原本晶圓與晶圓之間的凡得瓦爾鍵結或者氫鍵變成強度很強的共價鍵 (Covalent bond)。

所有的固態材料都具有不是平衡狀態的外部層(Exterior layer)，這外部層是以重構狀態存在(Reconstructed state)，並且作為表面和材料內部的連結。誠如我們所知的，一般來說這層非平衡態的外部結構性質常常與材料內部的性質截然不同，並且具有比較高的能量。因此，以熱力學的角度來看，外部層的能量(表面能)為正的而體積自由能為負的，當兩晶片接觸在一起時給予乾淨的環境與適當的製程條件下(溫度和壓力)，為了降低總能量兩晶片的外部層將會往側向進行類似磊晶成長的行為，因而，將介面消除變成一個完美融合的介面。事實上晶圓接合的整個過程類似傳統的陶瓷燒結的機制，一樣以熱力學的觀點來討論，燒結期間整體的驅動力常被解釋成為了降低表面能而產生，因此，燒結過程兩個表面(two surface)將漸漸被一個晶界(one grain boundary)代替，如圖 1.6 所示。驅動力在燒結過程中扮演極為重要的角色，事實上，驅動力大概是等於陶瓷粉末的表面能/陶瓷粉末顆粒的體積，可以用下式來表示：[9]



$$E/V \approx \gamma(4\pi r)^2/(4\pi r/3)^3 = 3\gamma/r \quad (1.3)$$

E: 粉末顆粒自由能

V: 陶瓷粉末體積

γ : 粉末顆粒表面能

r: 陶瓷粉末半徑

一般來說，陶瓷粉末的表面能約為 1Jm^{-2} ，因此，以一個直徑為 $1\mu\text{m}$ 的陶瓷顆粒來說，其驅動力大約為 3MJm^{-3} 。雖然，晶圓接合製程所使用的晶片多是具有鏡面拋光的表面，但事實上晶片表面的微觀型態卻不是如想像中的平坦，取而代之的反而是有曲率不平整表面，因此，晶圓接合產生的驅動力或許可以利用陶瓷燒結的驅動力來說明。

另外，表面曲率也是提供驅動力的一項因素，對一個圓球狀的氣泡而言，彎曲表面通常具有表面張力，這種表面張力包含一個內部壓力，像是不同曲率半徑的肥皂泡泡會具有不同的內部氣壓，而當表面曲率改變時當然就代表著內部氣壓的改變。圖 1.7 說明了氣泡半徑、表面能和內壓的關係，下式指出了一般氣泡內壓與表面能的關係。[9]

$$P \pi r^2 = \gamma 2 \pi r$$

$$P = \frac{2\gamma}{r} \quad (1.4)$$

P: 氣泡內壓

r: 氣泡半徑

γ : 氣泡表面能

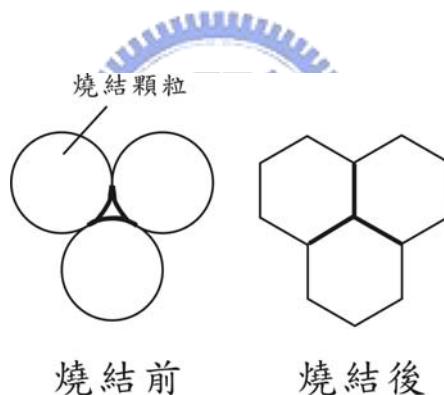


圖 1.6 顆粒之間的表面燒結後被一個晶界取代

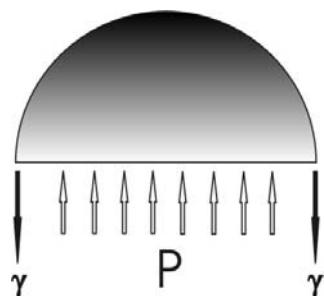


圖 1.7 氣泡半徑、表面能和內壓的關係 [9]

然而，在一般的固態中表面曲率的改變則是意味體積自由能的改變(也就是驅動力)，以下列的式子表示：〔9〕

$$\frac{dG}{dV} = \frac{dG}{dr} \frac{dr}{dV} = \frac{dG}{dA} \frac{dA}{dr} \frac{dr}{dV} = \gamma \frac{8\pi r}{4\pi r^2} = \frac{2\gamma}{r} \quad (1.5)$$

由上兩式可以看出驅動力與內壓力成正比關係，並且與半徑成反比，換句話說顆粒越小驅動力越是大。接著，將這模式套用到晶圓接合中，假設兩晶片接觸在一起後其型態如下圖 1.8 (a)，圖中指出了晶片曲率的不同會造成擴散現象，曲率大於零處 ($r>0$) 之原子其體積自由能較大，因此，原子會經由擴散傳遞到曲率小於零處 ($r<0$)，圖 1.8 (a) 顯示出原子經由表面擴散 (Surface diffusion)、以及晶體擴散 (Lattice diffusion) 來進行晶圓鍵合，圖 1.8 (b) 顯示藉由原子擴散來完成的晶圓鍵合狀況，完成這種鍵結之後接合面就會形成比起晶圓當初在接觸時強的共價鍵結。

一般而言經過退火後的完全接合的晶圓，其強度通常是沒有經過高溫退火的 2000 倍左右 [10]，在三五族合物半導體的應用中除了高溫外常常還施以同軸應力，為的也是獲得足夠強的接合力，通常，接合時溫度的高低及施加壓力的多寡會直接影響到接合介面的物理性質的好壞。

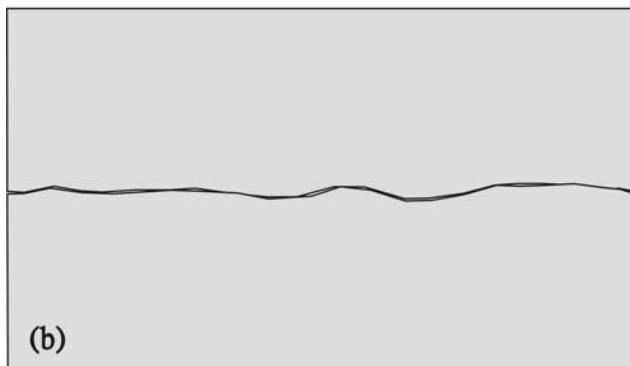
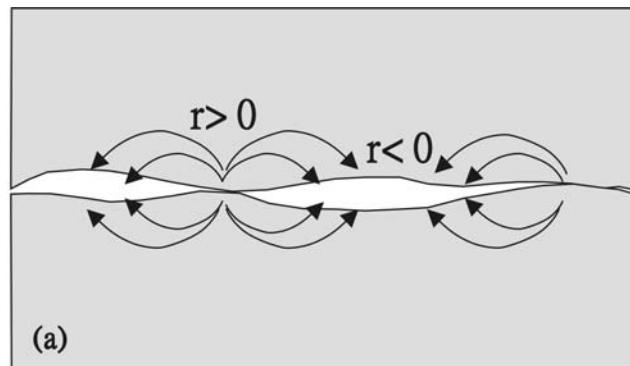


圖 1.8 (a)晶片曲率的不同所造成擴散現象; (b)晶圓退火後經由擴散所產生的鍵
結

1.3 晶圓接合之分類

一般晶圓接合的製程中有許多種類，以中間介質層 (Intermediate layer) 的有無來區分，晶圓接合可被分為兩大類：直接晶圓接合 (Direct wafer bonding) 與間接晶圓接合 (Indirect wafer bonding)。

1.3.1 直接晶圓接合

所謂直接晶圓接合即是在晶圓接合時不靠任何的中間介質層，例如：膠或者金屬層，直接由晶圓相互接觸後，經由高溫及同軸壓力使兩片晶圓產生接合，其主要有以下幾類接合法：

1. 融合接合 (Fusing bonding) :

一般的泛指的晶圓接合就是所謂的融合接合，將欲接合的試片經清洗、旋乾後在微潔淨室內直接面對面接觸。利用二晶圓間的凡得瓦力或氫鍵使其自然接觸在一起，再放置氣氛爐中作高溫退火處理，一般來說 Si/Si 接合的溫度約為 1000°C，GaAs/GaAs 接合溫度大多為 700~900°C，使二試片間產生共價鍵結而成為一體，使界面強度能達到如塊材般的水準。

2. 陽極接合法 (Anodic bonding) :

當欲接合的晶片中其一為導體或半導體，另一晶片為具有可移動離子 (如：鈉或鋰)之絕緣體時即可使用陽極接合法來執行晶片接合，簡單的操作原理是將正極接在導體或(半導體)上，負極接於含離子的絕緣體上，如圖 1.9 所示，因界面不導通，而在界面附近形成電荷聚集，造成空間電場，也就是所謂的靜電吸引力，當然，亦可以在施加電壓同時將此晶片加熱，但因具有靜電力加成作用加熱溫度就不用如一般融合接合時的高溫，可大幅降低製程溫度，以避免兩材料在製程時熱膨脹係數不同所造成的試片破裂。

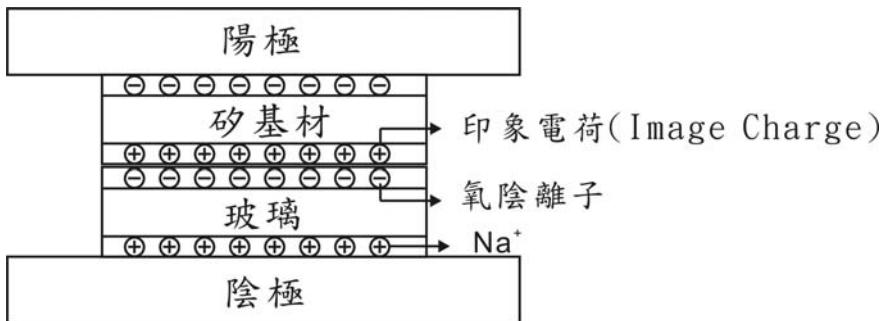


圖 1.9 陽極接合法的實驗配置圖

3. 低溫接合

一般的接合過程中的高溫製程，雖可增加接合強度，但高溫往往對材料性質產生很大影響，尤其近年來異質材料接合時熱應力常導致接合試片破裂或是無法接合大尺寸的試片。此外現今三度空間微電子元件及微機電元件製作對溫度非常敏感，低溫接合是不可避免的趨勢，低溫接合的方法主要有下列幾種：

- (1) 長時間的低溫退火：通常低溫下進行晶圓接合，勢必是要將時間大幅加長才有辦法達到一般融合接合法的強度，主要是為了有足夠的能量越過接合所需的活化能。圖 1.10 指出延長時間低溫退火的確有助於提升接合強度。
- (2) 超高真空中進行接合退火：因為晶圓不是完全平整的所以當晶圓接觸初期經常會存在空氣間隙 (Air gap)，這些空氣間隙往往造成了退火後在介面處所產生的一些氣泡，進而降低了晶圓接合的強度。為了排除這些氣泡，時常在退火時將溫度提高。然而，若在超高真空中進行接合退火工作就大幅降低空氣間隙的問題，圖 1.11 即是在真空中以及在空氣中接合做比較，很明顯的能夠看出在真空中接合退火的強度約為在空氣環境中接合的兩倍。

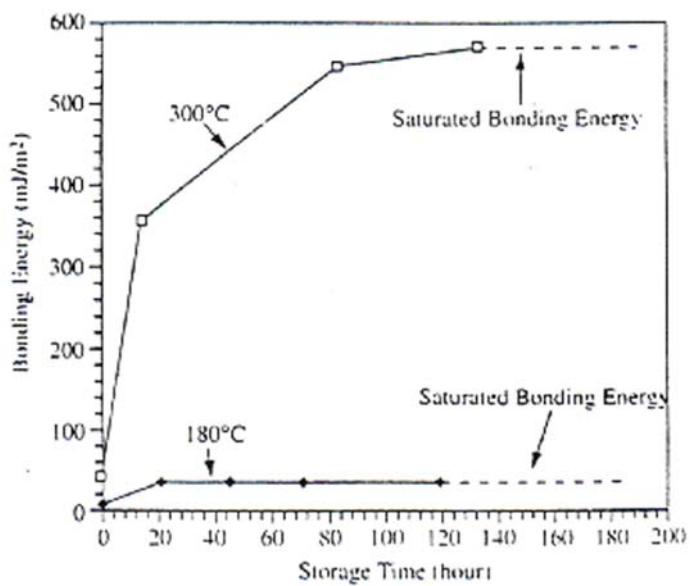


圖 1.10 砂/矽晶圓接合退火隨時間增加強度變化 [11]

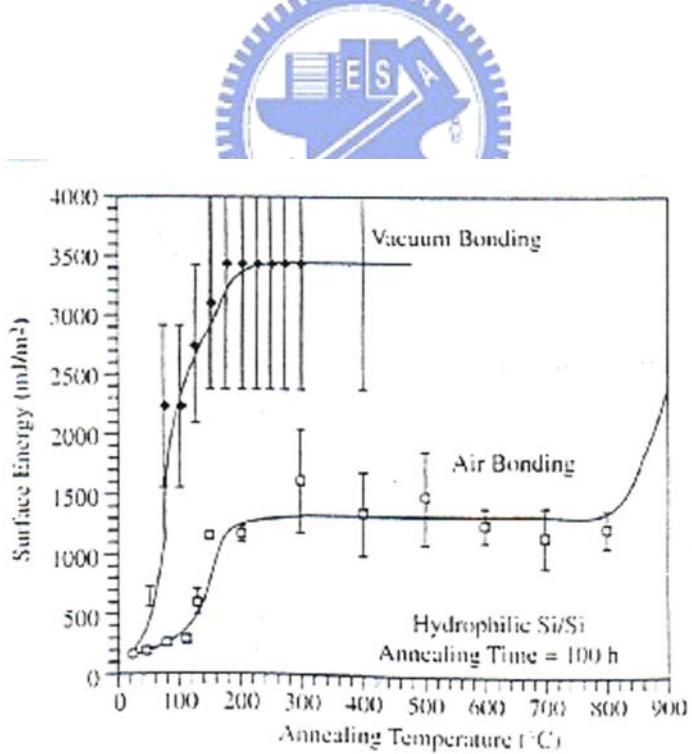


圖 1.11 砂/矽晶圓接合在真空和空氣中退火之強度比較 [11]

(3) 表面活化晶圓接合：這是將欲接合的晶片表面利用離子撞擊，撞擊的效應會使得晶片表面的懸浮鍵 (Dangling bond) 密度增加，晶片表面懸浮鍵是屬於高能量的重構結構，因此，只要兩片經過電漿處理的晶片進行接觸時，為了降低能量晶片，兩晶片會藉由驅動力使晶片表面接合在一起。以反應式離子蝕刻機 (RIE) 進行氧電漿處理過的矽晶片而言，無論是利用氬氣、氮氣或是氧氣進行活化。以相同的低溫退火條件下 ($100\text{--}400^\circ\text{C}; 2\text{h}$)，被表面活化的晶片接合強度為未處理晶片的兩倍，[12] 圖 1.12 明顯的可以看出其增加的情形。另一方面，還有利用氬的快速離子束來進行表面活化，皆可以在低溫或是溫下將晶片成功接合。[13]

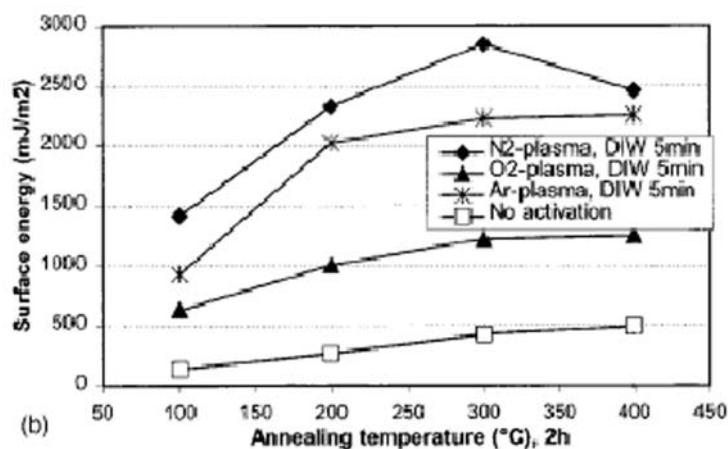


圖1.12 晶片表面經電漿處理後進行接合退火之強度變化 [12]

1.3.2 間接晶圓接合

間接接合顧名思義是利用中間質層來進行晶圓接合，而非靠兩晶片本身來接合，目的是為了要降低接合的溫度或者是比較特別的用途例如合金化之用，接合方式有下列幾種：

1. 金屬共晶接合法(Eutectic bonding)：

這方法是事先將兩具有共晶相的金屬分別鍍在兩不同的晶片上，經過清洗再將兩晶片接觸，接著於共晶溫度執行退火，此時這兩層金屬就會產生共晶相，利用此方式材料就能在較相對低溫下接合。例如：利用銦錫(In-Sn)金屬層將兩砷化鎵相互接合的研究中，可以將接合溫度由原本的600°C以上降到200~300°C。〔14〕另一方面，利用錫金(Au-20wt%Sn)兩金屬可以在300°C的溫度下將矽和氮化鎵成功接合(參考相圖1.13)，並且成功的製作完成高功率發光二極體。〔15〕

2. 塗佈化學介質層的方式來接合：

這些化學物質均有一種特性，亦即在室溫下為黏稠狀的液體，但再行升溫退火後會變為硬化的材料。製程大概如下：首先將化學物質塗佈在晶圓表面，接著退火之後這些化學物質會變的較為穩定並且具有強度，可以將兩晶片黏貼固定，如圖 1.14。目前使用多的大多是旋塗式玻璃 (Spin on glass; SOG) 〔16,17〕和 BCB (Bzocyclobutene)膠，〔18,19〕這些膠大多使用於異質材料之低溫接合。

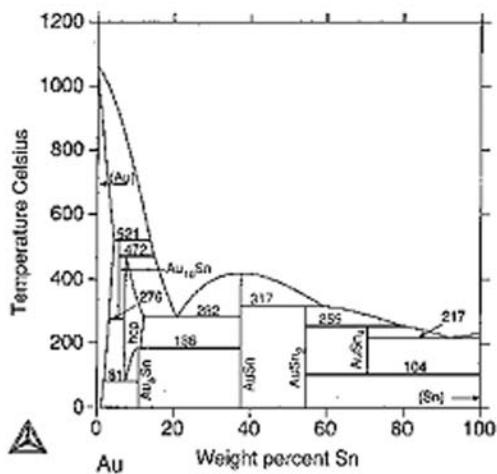
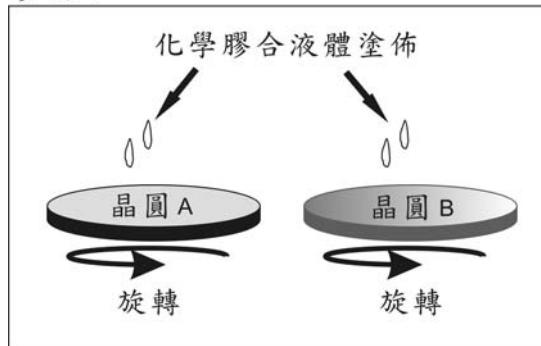
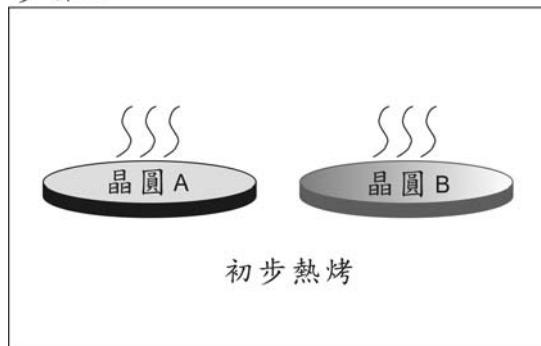


圖 1.13 Au-Sn 合金相平衡圖 [20]

步驟 1



步驟 2



步驟 3

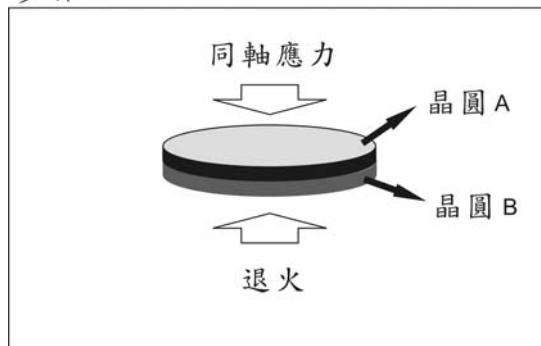


圖 1.14 一般化學旋塗接合之流程圖

1.4 影響晶圓接合品質的要素

1.4.1 晶圓的品質

晶圓接合的最主要要求就是平坦度 (Flatness)、平行度 (Parallelism) 和晶圓表面的平滑度 (Smoothness)，這是晶圓接合的基本要求，特別是晶圓直接接合之應用。平坦度就是整片晶片的較為巨觀厚度變化，而平行度就是兩晶片的相對翹曲程度，另外平滑度就是一般泛指的晶片表面較為微觀的粗糙度。直覺的可以瞭解當這些值都很大時晶圓接合成功的比例將大大降低，儘管接合住了，接合成功的區域比例也是相對的低很多。以下是晶圓接合晶片的一個初略性的需求：〔1〕

-平坦度 $\sim 0.05 \mu\text{m}$ (晶片總厚度變化; Total thickness variation; TTV)

-平行度 $< 0.2 \mu\text{m}$

-粗糙度 $< 100 \text{ nm}$ (晶片表面微觀粗糙度)

1.4.2 晶圓表面不潔物的影響



除此之外，晶圓的潔淨程度也影響著接合的狀況，晶圓接合對於潔淨度的要求不外乎是無污染和無不潔粒子，而一般的污染物多為一些有機物和一些金屬離子殘留，這些污染物經常造成接合區域變少，金屬離子殘留影響接合面電性，為了去除這些粒子及污然物，勢必要在晶圓接合前做清潔的工作。清潔的方式有很多種，包括了：一些有機化學溶劑、酸鹼溶液甚至是臭氧或電漿清洗。清潔工作是為了確保晶圓接合的品質，這些殘留物無論是有機或無機都會明顯的影響接合介面物理性質，因此，晶圓接合的清潔工作幾乎是這項技術的主角。一般而言，一個極小的不潔粒子，就有可能造成比起粒子尺寸大許多的無接合區域。

接著討論不潔粒子的影響，首先假設不潔粒子是不可壓縮的，粒子半徑為 h ，直徑為 $H=2h$ ，並且遠小於晶圓的厚度 tw (i.e., $h \ll tw$)，並造成大於 tw 的未接合面積 R (i.e., $2tw < R$)，可以利用下列關係式來表達 R ：〔21,22〕

$$R = \left[\frac{2}{3} E' \frac{t_w^3}{\gamma} \right]^{\frac{1}{4}} h^{\frac{1}{2}} \quad (1.6)$$

$$E' = E / (1 - \nu^2)$$

R : 未接合區域面積

Tw : 晶圓厚度

E : 揚氏模數

γ : 晶圓表面能

ν : 浦菴比

h: 不潔粒子半徑

以(100)的矽而言 $\nu = 0.29$ ，利用 4 吋厚度大約為 $525 \mu\text{m}$ 的晶圓，利用上面的式子做運算，一個直徑大約 $1\mu\text{m}$ 大小的粒子大約會造成約 0.5 cm 的未接合區域（圖 1.15）。因此，不潔粒子對於晶圓接合良率的影響可見一斑。另一方面，殘留金屬離子影響的範圍則多在電性，但是這裡不做討論。

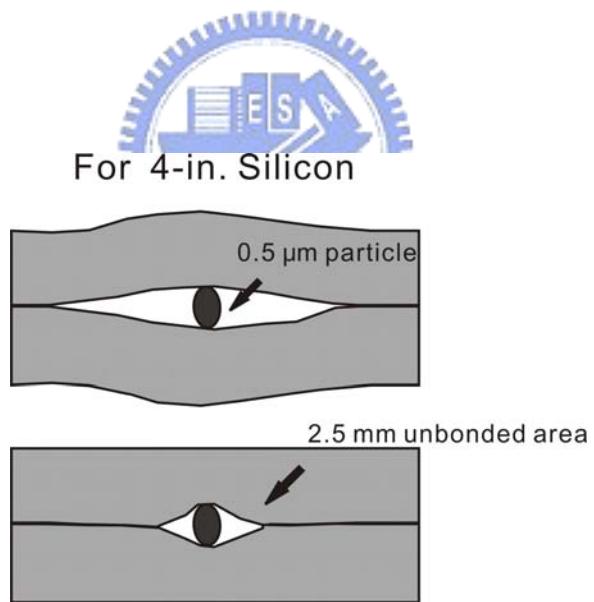


圖 1.15 晶片微小不潔粒子對接合介面的影響

1.4.3. 热膨胀系数差异

不同的材料本身就具有不同的热膨胀系数，而且，热膨胀系数随温度会有不同的变化速率，如图 1.16。当在高温执行异质材料接合时，两材料的热膨胀系数差的影響就很大，特别是材料在高温键合完成之后由高温冷却下来的過程中，因两材料的具有不同的冷缩量，冷却過程會讓兩在高温键合完成的材料相互拉扯，結果造成了材料的破裂，因此，异质接合时必须選擇热膨胀系数相近的材料，或者盡量将温度降低减少温度所造成的影响，因此，低温接合在现今的接合技术中日趨重要。

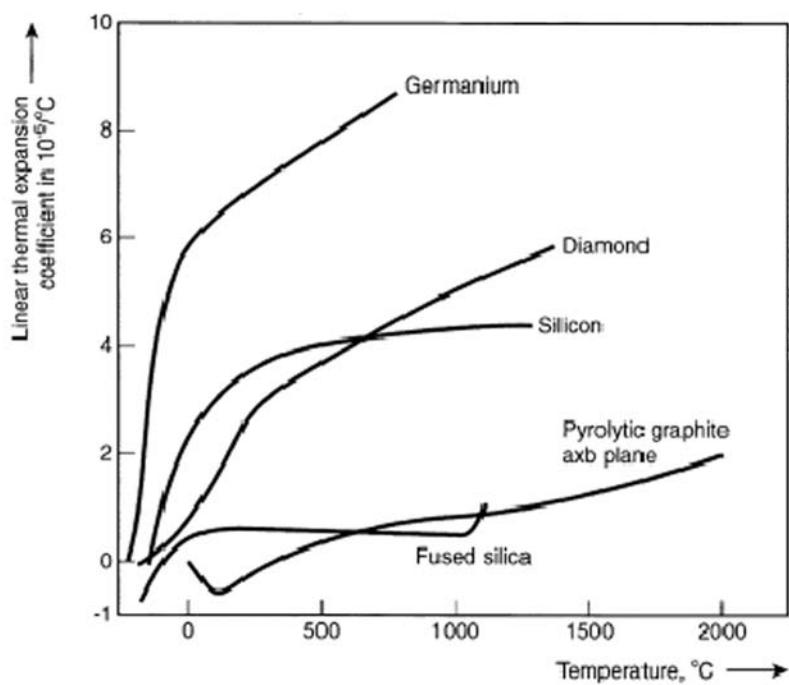


圖 1.16 不同材料在不同溫度下熱膨脹係數的變化 [1]

1.5 砂晶圓接合及其應用

砂晶圓接合主要可分成兩大類：親水性接合、疏水性接合，在上一章節已經有概略介紹，這兩種接合介面最大的不同就是在清洗晶片的差異，上一節已經說明過親水性與疏水性介面接觸後的差別，當然，這兩種接觸在退火之後接面情況及強度也不同。

1.5.1 親水性接合

砂晶片表面上常存在一層薄薄的氧化矽，而當在這階段有可移動水薄膜結構存在時就可能會有一種表面反應發生〔23〕，低溫接觸時會使具極性水分子被吸引在氧化矽上，兩砂晶片也會因此獲得吸引力相互吸引在一起〔24〕，以下是其簡單的反應式：



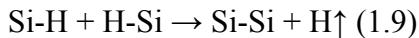
隨溫度慢慢升高到 150°C 以上時，在接合介面 Silanol 群的聚合將會產生〔25〕會使氫鍵 (O-H) 轉變為強的 Siloxane 鍵結，並且水分子將在這過程中被移除掉，以下反應式子將可以表示這現象：



1.17 圖將更加清楚的顯示出反應的一個流程，這圖形親水性接合由室溫接觸到高溫鍵合完成，圖 1.17(a)中的 Si-OH 鍵結就是上述的 Silanol 鍵結，而圖 1.17(c)中的 Si-O 鍵結就是所謂的 Siloxane 鍵結。

1.5.2 疏水性接合

一般來說在經過氫氟酸 (HF)的矽晶片經常會有氫氟酸的殘留，在晶片接觸後升溫的過程中大部分的氫氟酸會變成氣體蒸發，再繼續升溫到高溫 (1000°C)，Si-F 鍵結是相對穩定的 [26]，因此反應可力用下式來表達：



在鍵結過程中，矽與矽之間傾向做鍵結並將氫氣釋出，但是，這些氫氣往往會造成接合介面的一些氣泡，因此在接合過程必須小心處理。圖 1.18 更能說明疏水性接觸的過程，由初期的接觸到最後矽與矽的鍵結。

1.5.3 矽晶圓接合的應用



這項技術被大量的使用在一般的矽基 (Silicon base) 製程中，例如：絕緣層晶片 (Silicon-on-insulator，簡稱 SOI) [27,28] 和應變矽 (Strained Silicon) 轉移 [29,30] 等製程技術，這些結構皆是用於提升電晶體的特性，目前電晶體線寬日益縮小的時代這項技術更加被重視，另一項重要應用是微機電系統 (MicroElectromechanical Systems) 之整合。

絕緣層晶片的基本製程有三個基本的步驟：[31] (1) 在室溫下將兩晶片接觸在一起；(2) 在高溫 ($\sim 1000^{\circ}\text{C}$) 進行晶圓接合以及 (3) 將其中一片晶片薄化 (Thinning) 到要求的厚度並且進行拋光及蝕刻，其流程如圖 1.19 所示。

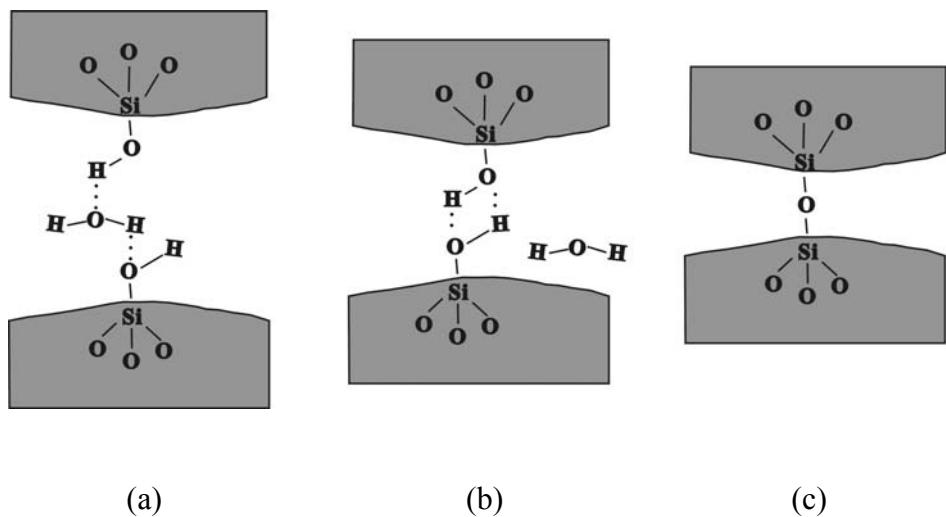


圖 1.17 親水性係晶圓接合之介面反應變化

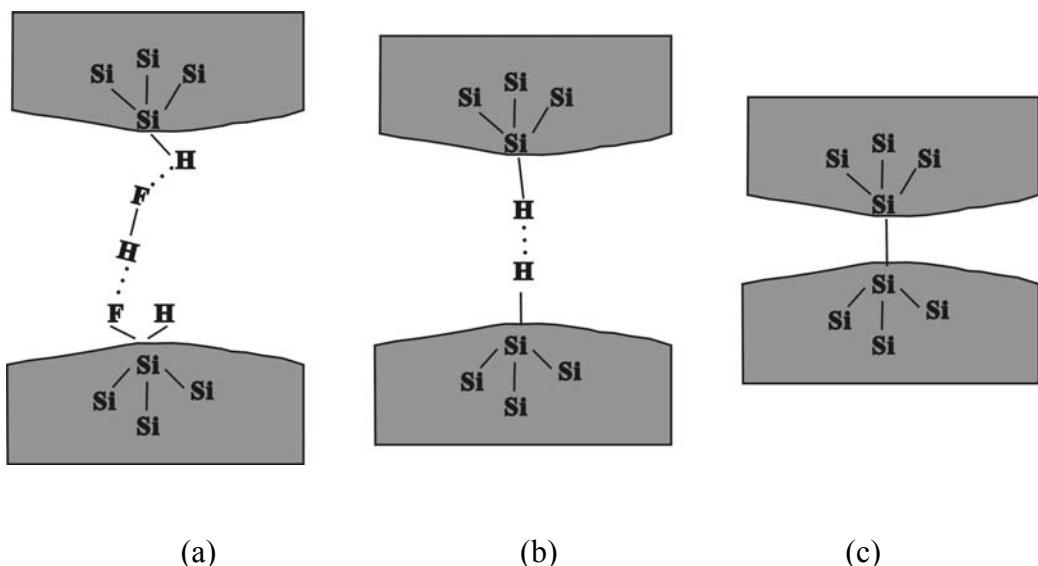


圖 1.18 疏水性矽晶圓接合之介面反應變化

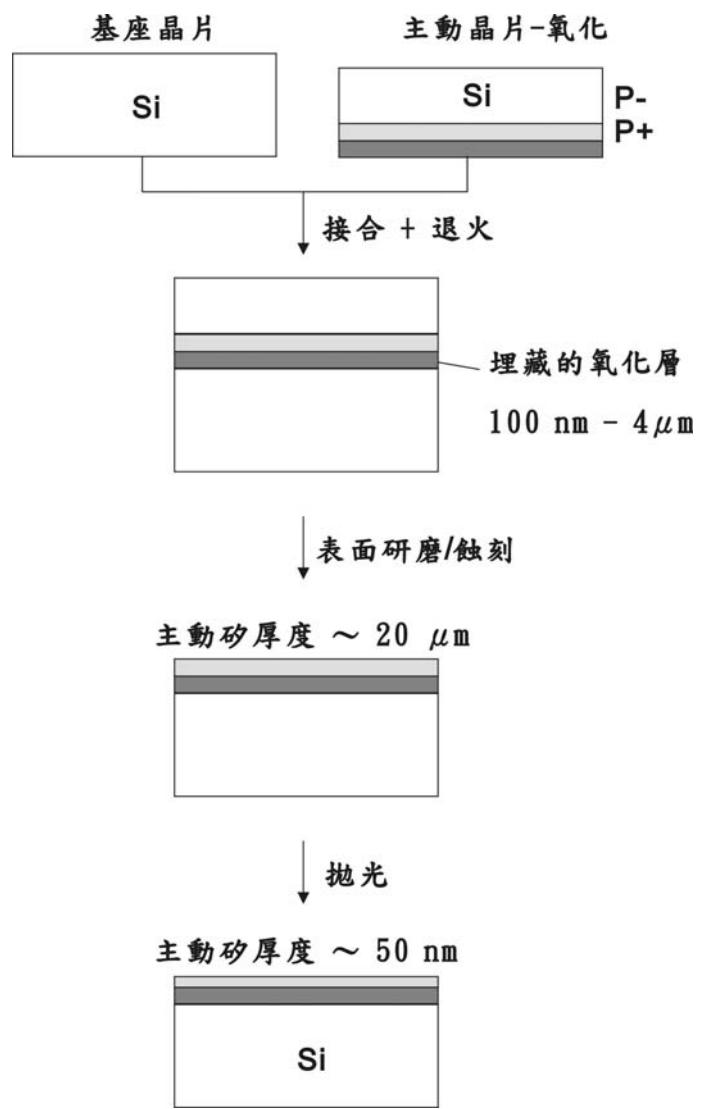


圖 1.19 一般絕緣層晶片的製作流程

1.6 三五族化合物半導體晶圓接合

1.6.1 光電元件的應用

光電半導體元件 (Optoelectronic semiconductor devices) 在近幾年來有著蓬勃的發展，然而，不同的光電半導體元件需要不同的半導體材料。目前，商用上的光電元件可由單一種或兩種以上的化合物半導體材料整合而成，單一種材料整合的元件可應用於非線性的光學相整合元件 [32]、光子晶體 [33,34] 等被動光學元件。另一方面，兩種以上材料整合的元件應用最為廣泛，包括了：高速/高頻元件 [35]、發光二極體 [36] 以及雷射二極體 [37] 等光電主動元件，所以化合物半導體材料的結合 (Integration) 就變得很重要。單一材料之整合稱為同質接合(Homojunction)或者同質結構(Homostructure)，不同化合物半導體之整合被稱為異質接合 (Heterojunction)或者異質結構 (Heterostructure)。

1. 非線性光學元件

這是利用於 $5.3\mu\text{m}$ 高功率的二氧化碳雷射之準相匹配二次調和產生 (Quasi-phase-matched second harmonic generation)，這元件利用了 39 層的 (110) 砷化鎗晶片在 850°C 時接合起來，製作完成的元件在 $5.3\mu\text{m}$ 與 $10.6\mu\text{m}$ 波長下光學損失小於 7%，如圖 1.20，成功的完成了非線性光學元件。[32]

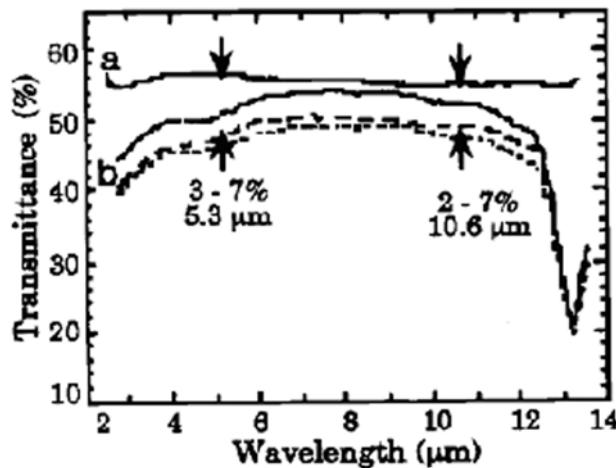


圖 1.20 晶圓接合製作之非線性光學元件之穿透率 [32]

2. 發光二極體元件

晶圓接合在光電元件的整合上日趨重要，特別是近年來很熱門的高亮度高功率發光二極體，這是為提升磷化鋁銦鎵(AlGaN)紅光發光二極體以及氮化鎵(GaN)藍光發光二極體亮度及功率。雖然，異質磊晶技術已經可以大大提升發光二極體的效能，但晶格不匹配的問題是無法徹底被克服的，為克服現今異質磊晶技術不能達成的工作，晶圓接合技術必須被導入。

(1) 磷化鋁銦鎵發光二極體：

甲、透明基板發光二極體：磷化鋁銦鎵紅光發光二極體多是使用異質磊晶技術成長在砷化鎵基材上，但是在紅光的波長範圍砷化鎵基材是屬於吸光基材，因此，大大降低了發光效率。為了解決此問題，可以將吸光的砷化鎵基材去除並與透明基板磷化鎵接合，其製程如下圖1.21，此透明基板發光二極體結構可以將大幅提昇發光亮度以及發光功率。這明顯提升的主要因為原本影響外部量子效率的砷化鎵吸光基板被透明的磷化鎵所取代，因此，光被吸收的問題也被解決了。[38]

乙、鏡面基板發光二極體：這種發光二極體結構是利用晶圓接合法將發光二極體與具有金屬鏡面層的矽基板接合，並且去除砷化鎵吸光基板，使的原本欲被砷化鎵基板吸收的光線被反射，以提升發光效率和功率，其製程如圖1.22。[39]

(2) 氮化鎵發光二極體：

氮化鎵發光二極體是被使用在藍光的波長範圍，現今這種發光二極體已經被廣泛的利用和研究，因為缺乏氮化鎵的基材，其多是成長在單晶藍寶石基板上，然而，藍寶石基板的散熱性極差，往往會影響發光二極體的特性，進而降低發光二極體的飽和電流，為了解決此問題經常使用一些金屬或散熱基板來取代藍寶石基板，一般的製程大致可分為兩大部分：晶圓接合與雷射剝離(Laser-lift-off; LLO)技術，[40,41]其製程如圖1.23所示。

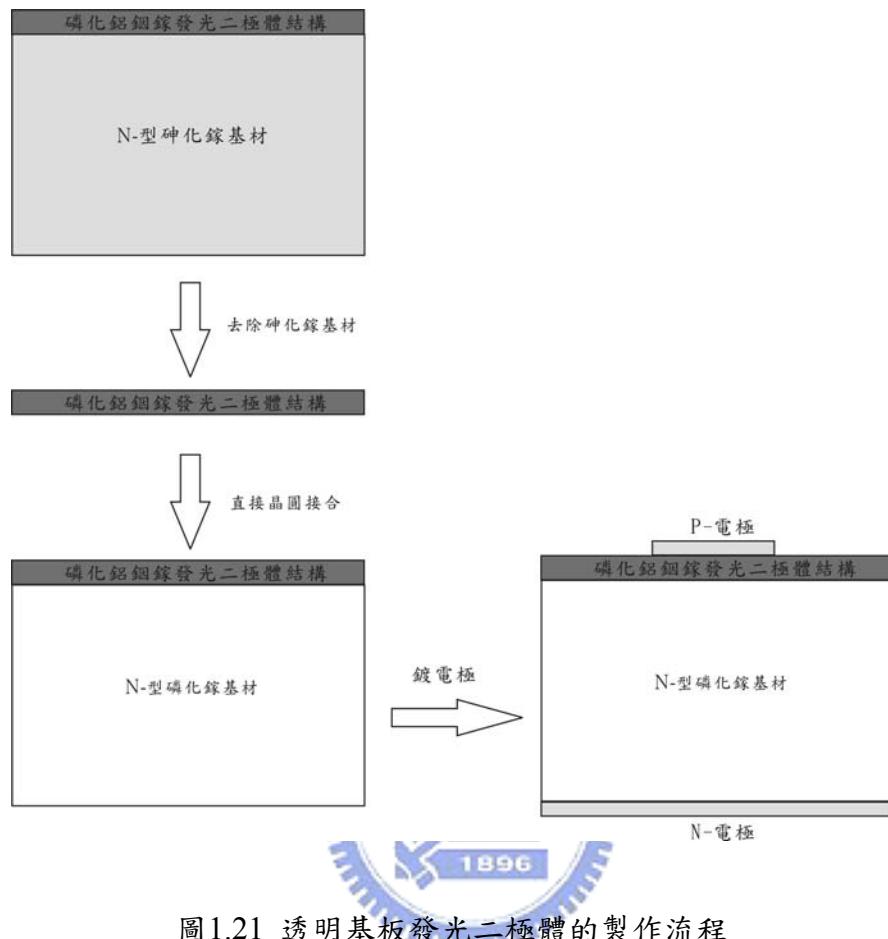


圖1.21 透明基板發光二極體的製作流程

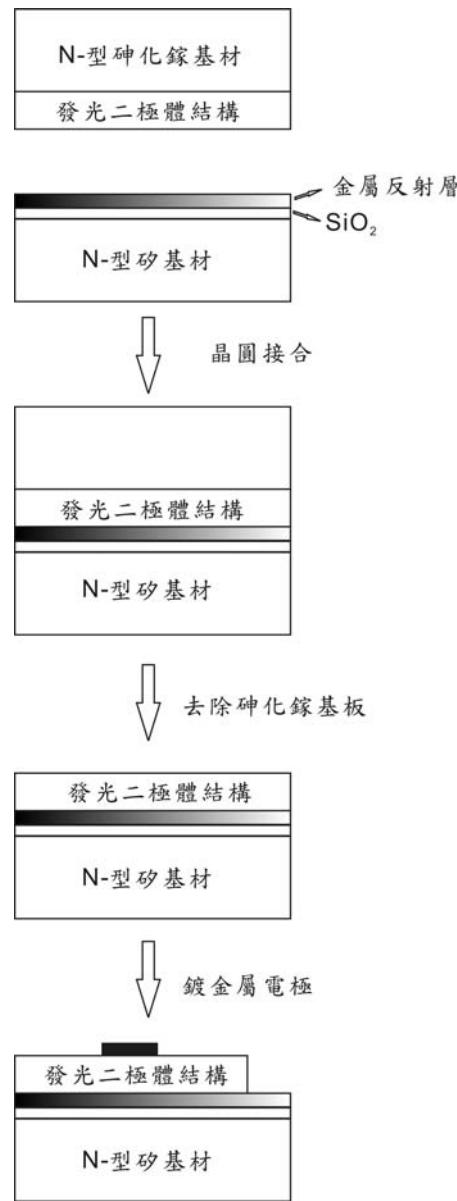
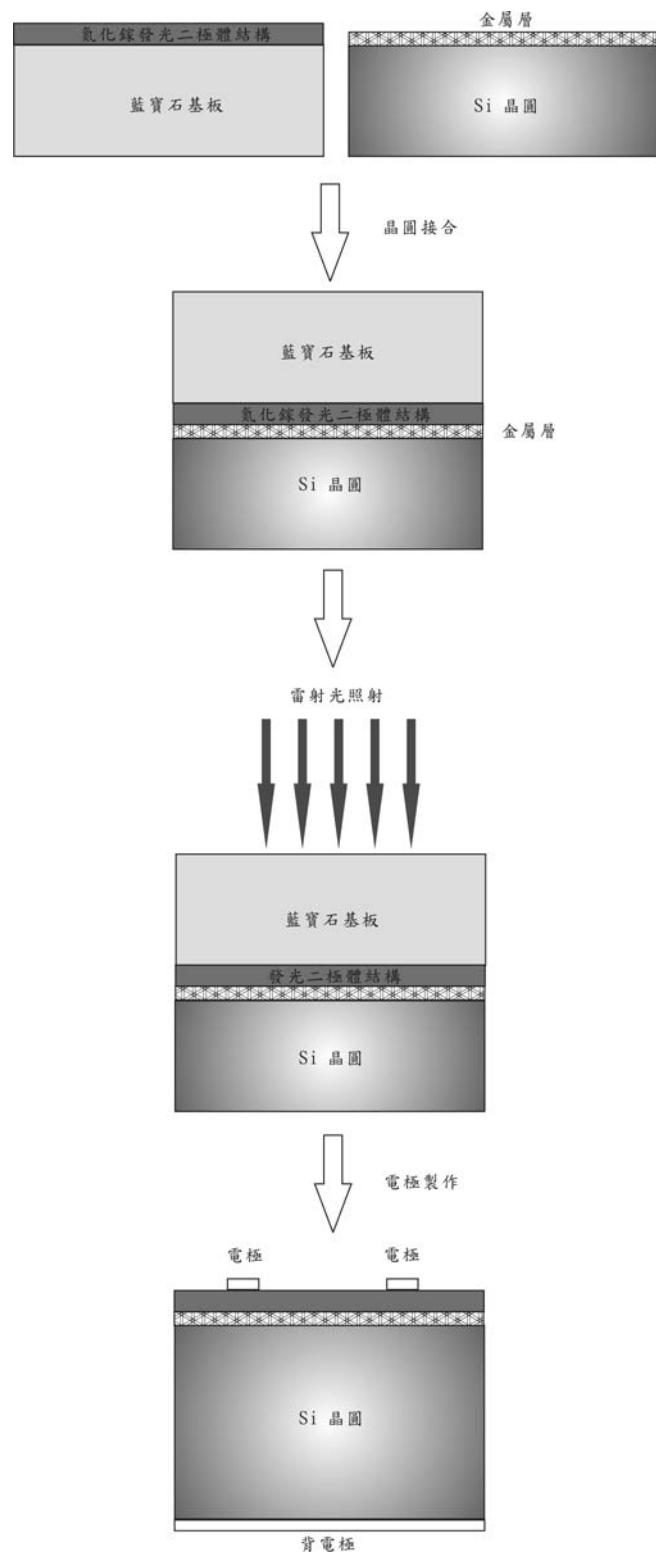


圖 1.22 鏡面基板發光二極體的製作流程



1.6.2. 應用於光電半導體晶圓接合之基礎研究

晶圓接合的光電元件主要多是由直接晶圓接合的技術來完成，因此，晶圓接合介面的品質就顯的特別重要，特別是接合介面的介在物與晶片的相對旋轉角度，所以，這兩類基礎研究是化合物半導體晶圓接合的焦點。

1. 砷化鎵接合介面介在物之研究

晶圓接合介在物常常影響著一些物理性質，以砷化鎵和砷化鎵半導體晶圓接合來說，接合介面常夾著一層氧化物〔42〕，這些氧化物會隨著晶圓接合時退火的溫度及時間而改變，如圖1.24。而圖可知退火時間的延長將會使得氧化層由整片分佈變為局部分佈。值得注意的是，介面的氧化層會影響電性，而這影響多半是表現在介面電阻上，在Frank Shi的研究中說明了介面電阻會因為退火時間的延長而降低，〔42〕並且說明介面電阻與氧化層分佈有強烈的關係。

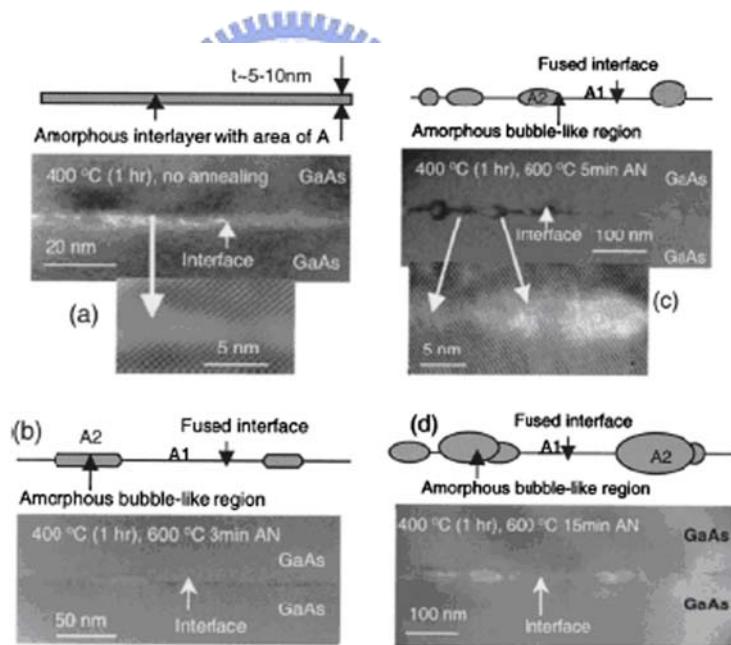


圖 1.24 砷化鎵晶圓接合介面氧化層隨退火時間變化〔41〕

2. 晶圓接合相對角度與電性之研究

(1) 晶圓接合旋轉角度造成的電係差異

執行晶圓接合時兩晶片或多或少會存在相對旋轉角度，F. A. Kish的論文中提出晶圓的相互旋轉角度與介面電阻的關係，當磷化銦鎵與磷化鎵(以大平邊為基準)具有相同表面方向 (Surface orientation) 以各種旋轉角度接合並比較其接合後的介面電阻，圖1.25指出了當兩晶片未旋轉角度時(0°)的電阻最小，而由 0° 到 90° 電阻會漸漸的增加一直到其旋轉 90° 時為電阻最大，過 90° 後電阻又漸漸變小，到了 180° 其電阻又回復到與 0° 相同。[43] 上述的一些電性結果被歸類是旋轉角度接合後，在接合介面會有數量較多的懸空鍵結(Dangling bond)，因而，介面電阻會增加，圖1.26說明了未旋轉角度和有相對旋轉角接合後的介面鍵結狀況，明顯的看出旋轉角20度後的接合介面有較多的懸空鍵結。

(2) 順向與反相接合 (Anti- and In-phase wafer bonding)

另一個類似的研究，是將不同的晶圓接合旋轉角度以順相與反相接合來區分，圖1.26說明了順相與反相，1.27 (a)中兩晶片接合後在介面上下變為類似雙晶 (twin boundary)的形式，稱為反相，另一方面，1.27 (b)的接合後介面上下有如一般完美晶格被稱為順相，這兩種接合的形式角度相差為 90° ，但是，其電性被討論出來卻是沒有很明顯的影響，換言之，即是介面電阻無明顯的差異性，與上一節中敘述到的 Kish.et al 之結果有差異。
[44]

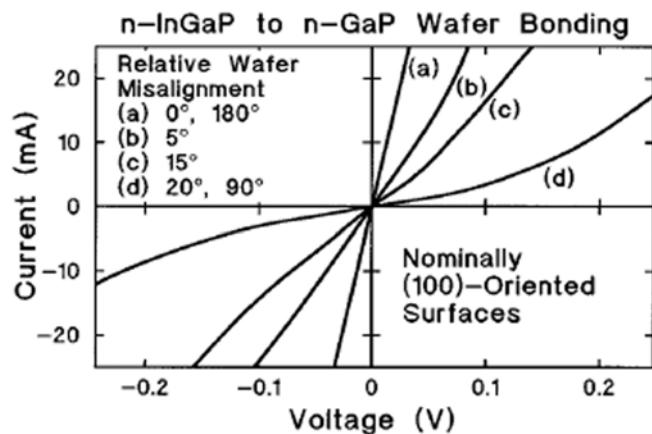


圖1.25 晶圓接合之旋轉角度與電壓電流特性之關係 [43]

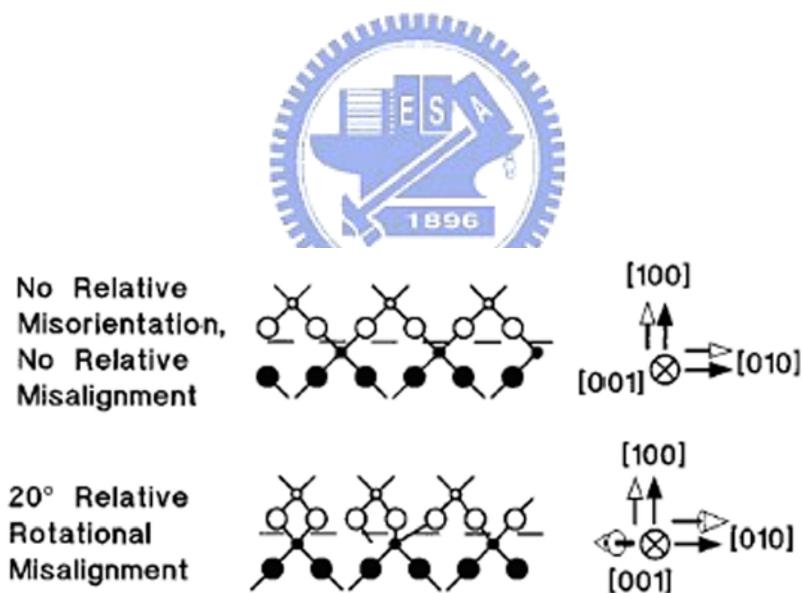


圖 1.26 旋轉角度與未旋轉角度造成的介面差異 [43]

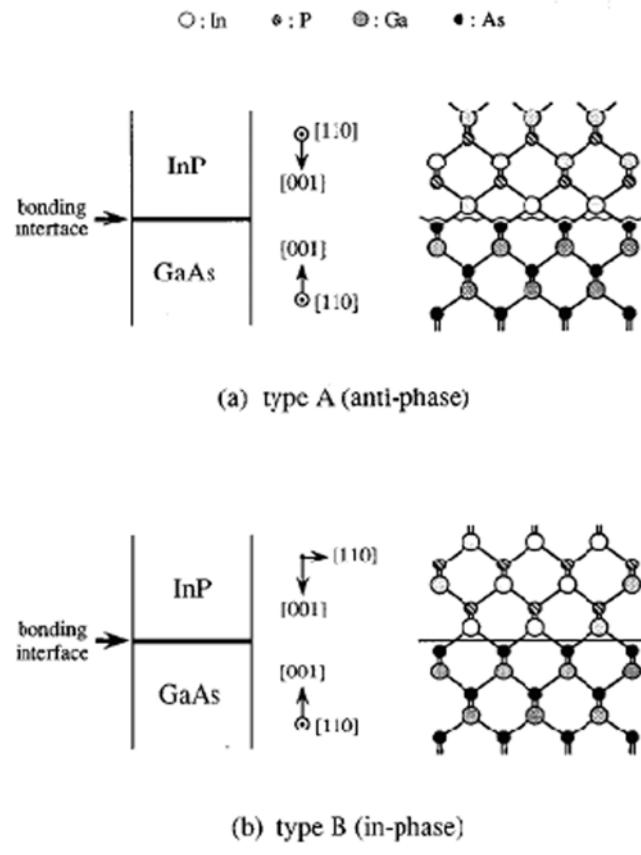


圖 1.27 順相與反相接合的差異 [45]

1.7. 論文的研究目標以及架構分段

1.7.1. 論文研究的動機

本研究的動機主要有：(1) 瞭解化合物半導體介在物隨溫度的變化及其對電性的影響；(2)不同旋轉角度對於晶圓接合介面電阻的影響；(3)利用晶圓接合的方式來解決異質磊晶之大晶格不匹配的問題；(4)探討利用中間介質層執行晶圓接合的可能性。

1.7.2. 論文架構與分段

此論文主要分為五個章節，第一章是導論，內容是介紹晶圓接合的歷史、原理、基本機制以及主要應用；第二章主軸是砷化鎵晶圓接合介面觀察與接合介面隨溫度變化和電性的關係；第三章探討的是化合物半導體晶圓接合的相對旋轉角度與電性的關係；第四章提出了新的晶圓接合一種子層來克服大晶格不匹配之異質磊晶；第五章是利用中間介質層執行化合物晶圓接合與其元件應用。

1.7.3. 本論文完成的結果



這論文完成了：(1)n-型砷化鎵在不同退火溫度下接合介面型態變化與電性之關係；(2)不同旋轉角度執行晶圓接合之電性之變化 (順向與反相接合)；(3)磊晶層轉移與利用晶圓接合之種子層解決大晶格不匹配之異質磊晶；(4)利用氧化銦錫 (Indium Tin Oxide；ITO) 做為媒介層執行三五族化合物半導體晶圓接合。

1.7.4. 晶圓接合技術之展望

晶圓接合的發展事實上是有目標性的，換句話說，這技術是為實現某些目的而產生的，就如是古老的焊接技術一般，這技術可說是將兩種不同的材料硬生生的結合在一起，當然這技術不同的只是結合的主角變成兩片晶圓，而目的也只有一個就是結合不同的晶圓。在光電元件的發展上經常需要將兩不同的材料結合在一起，不同的材料具有不同的晶格常數、熱膨脹係數、和其他的光電磁等不同的物理性質，因此，在進行接合之前必須要了解材料接合的可行性以及接合後介面的物理性質變化，因此晶圓接合基礎研究是必要的。

在過去的十年中晶圓接合技術在化合物半導體結合技術上深具吸引力，這技術目前正被廣泛的使用著，並且已經能有效解決異質磊晶晶格失配的問題，目前已經有許多關於化合物半導體晶圓接合的論文及技術報告已經被發表出來 [41]，這些論文對於化合物半導體晶圓接合的機制、理論以及應用都有詳盡的解釋。在電子及光電元件應用越來越廣泛的今天，這技術在已經扮演相當重要的角色，而晶圓接合的介面性質往往影響到光學及電學特性，因此，晶圓接合的理論基礎研究勢必要更佳完備，進而延伸至未來光電和電子元件相互整合之光電整合電路 (OEIC) 之應用。



1.8. 參考文獻

[1] J. Haisma, G. A. C. M. Spierings, “Contact bonding, including direct-bonding in a historical and recent context of material science and technology, physics and chemistry Historical review in a broader scope and comparative outlook” , Materials science and engineering, R 37, pp.1-60, April 2002 .

[2] J. T. Desaguliers, Philos. Trans. R. Soc. Lond. 33, pp. 345, 1725.

[3] Q.-Y. Tong, and U. Gösele, Semiconductor wafer bonding: science and technology, Chap. 2, John Wiley & Sons, Inc., 1998.

[4] L. Rayleigh, “A study of glass surfaces in optical contact”, Proc. Phys. Soc., A156, pp.326, 1936.

[5] T. A. Michalske and E. R. Fuller, “Closure and repropagation of healed cracks in silicate glass”, J. Am. Ceram. Soc., 68, pp. 586-590, November 1985.

[6] L. R. Fisher and J. N. Israelachvili, “Direct measurement of effect of meniscus forces on adhesion: A study of the applicability of macroscopic thermodynamics to microscopic liquid interface”, Colloids Surf., 3, pp. 303-319, December 1981.

[7] J.N. Israelachvili, P. McGuigan, and R. Horn, “Basic physics of interactions between surfaces in dry, humid and aqueous environments”, Proceedings of 1st International Symposium on Semiconductor Wafer bonding: Science, Technology and Applications, 92-7, The electrochemical society, Pennington, NJ, pp. 33-47, 1992.

[8] K.-T. Wan, D. T. Amith, and B. R. Lawn, “Fracture and contact adhesion energies of mica-mica, and silica-silica, and mica-silica interface in dry and moist atmospheres”, J. Am. Ceram. Soc., 75, pp. 667-76, March 1992.

[9] W. D. Kingery, H. K. Bowen, D. R. Uhlmann, Introduction to ceramics, John Wiley & Sons. Inc., 1976.

[10] Q. Y. Tong, E. Schmidt, and U. Gösele, “Hydrophobic silicon wafer bonding”, Appl. Phys. Lett., 64, pp. 625-627, January 1994.

[11] 李天錫，林澤勝，彭成鑑，呂冠良，潘信宏，「晶圓鍵合技術及其應用」，工業

材料雜誌，170期，146-157頁，民國90年2月。

[12] T. Suni, K. Henttinen, I. Suni, and J. Mäkinen, “Effects of Plasma Activation on Hydrophilic Bonding of Si and SiO₂”, J. Electrochem. Soc., 149 , pp. G348-G351, June 2002.

[13] M. M. R. Howlader, T. Watanabe, and T. Suga, “Investigation of the bonding strength and interface current of p-Si/n-GaAs wafers bonded by surface activated bonding at room temperature”, J.Vac.Sci. Technol. B, 19, pp. 2114-2118, November 2001.

[14] Frank Shi, Hao Chen, and Scott MacLaren, “Wafer-bonded semiconductors using In/Sn and Cu/Ti metallic interlayers”, Appl. Phys. Lett., 84, pp. 3504-3506, May 2004.

[15] R. H. Horng, C. E. Lee, S. C. Hsu, S. H. Huang, C. C. Wu, C. Y. Kung, and D. S. Wuu , “Vertical-conducting p-side-up GaN/mirror/Si light-emitting diodes by laser lift-off and wafer-transfer techniques”, Phys. stat. sol. (a), 201, pp.2699-2703, September 2004.

[16] H. C. Lin, K. L. Chang, G. W. Pickrell, K. C. Hsieh, and K. Y. Cheng, “Low temperature wafer bonding by spin on glass”, J. Vac. Sci. Technol. B, 20, pp. 752-754, March 2002.

[17] D. Cengher, Z. Hatzopoulos, S. Gallis, G. Deligeorgis, E. Aperathitis, M. Androulidaki, M. Alexe, V. Dragoi, E. D. Kyriakis-Bitzaros, G. Halkias, A. Georgakilas, “Fabrication of GaAs laser diodes on Si using low-temperature bonding of MBE-grown GaAs wafers with Si wafers”, Journal of Crystal Growth, 251, pp. 754-759, April 2003.

[18] K. Hjort, “Transfer of InP epilayers by wafer bonding”, Journal of Crystal Growth, 268 pp. 346-358, August 2004.

[19] Niklaus F. Andersson H. Enoksson P. Stemme G., “Low temperature full wafer adhesive bonding of structured wafers”, Sensors & Actuators A-Physical, A92, pp. 235-241, August 2001.

[20] P. Y. Chevalier, Thermochimica Acta, 130, pp. 1-13, 1988.

[21] K.T. Wan, R. G. Horn, S. Courmont, and B. R. Lawn, “Pressurized internal lenticular cracks at healed mica interface,” J. Mater. Res., 8, pp. 1128-1136, May 1993.

[22] Q. T. Tong and U. Gösele, “Semiconductor wafer bonding: recent developments”, Mater. Chem. and phys., 37, pp. 101-127, March 1994.

[23] J. W. Whalen, “Nonlinear resonance and stochasticity in intramolecular energy exchange”, J. Phys. Chem., 65, pp.1676 -1683, September 1961.

[24] T. A. Michalske, and B. C. Bunker, “Slow fracture model based on strained silicate structures”, J. Appl. Phys., 56, pp. 2686-2693, November 1984.

[25] M. K. Weldon, V. E. Marsico, Y. J. Chabal, A. Agarwal, D. J. Eaglesham, J. Sapjeta, W. L. Brown, D. C. Jacobson, Y. Caudano, S. B. Christman, and E. E. Chaban, “Mechanistic studies of silicon wafer bonding and layer exfoliation”, Proceedings of 4th International Symposium on Semiconductor Wafer bonding: Science and Technology and Applications, 97-36, The Electrochemical Society, Pennington, NJ, pp. 229-248, 1998.

[26] E. M. Rabinovich, D. M. Krol, N. A. Kopylov, and K. Gallagher, “Retention of fluorine in silica gel and glass”, J. Am. Ceram. Soc., 72, pp. 1229, 1989.

[27] S. Cristoloveanu and S. S. Li, Electrical Characterization of Silicon-On-Insulator Materials and Devices, p.2, Kluwer Academic, Boston ,1995.

[28] K. Mitani and U. M. Gösele, “Wafer bonding technology for silicon-on-insulator applications: a review”, J. Electron. Mater., 21, pp. 669-676, July 1992.

[29] T. A. Langdo, M. T. Currie, A. Lochtefeld, R. Hammond, J. A. Carlin, M. Erdtmann, G. Braithwaite, V. K. Yang, C. J. Vineis, H. Badawi, and M. T. Bulsara, “SiGe-free strained Si on insulator by wafer bonding and layer transfer”, Appl. Phys. Lett., 82 , pp.4256-4258, June 2003.

[30] T.A.Langdo, M.T.Currie, A.Lochtefeld, R.Hammond, V.K.Yang, J.A.Carlin, C.J.Vineis, G.Braithwaite, H.Badawi, M.T.Bulsara, and E.A.Fitzgerald, “Preparation of novel SiGe-free strained Si on insulator substrates”, IEEE International SOI Conference Proceedings, pp. 211-212, October 2002.

[31] T. Abe, A. Uchiyama, K. Yoshizawa, Y. Nakazato, M. Miyawaki, T. Ohmi, “Surface Impurities Encapsulated by Silicon Wafer Bonding”, Jpn. J. Appl. Phys., 29, pp. L2315-L2318, December 1990.

[32] Y. S. Wu, R. S. Feigelson, R. K. Route, D. Zheng, L. A. Gordon, M. M. Fejer, and R. L. Byer, “Improved GaAs Bonding Process for Quasi-Phase-Matched Second Harmonic Generation”, J. Electrochem. Soc., 145, pp. 366-371, January 1998.

[33] S. Ogawa, M. Imada, S. Noda, “Analysis of thermal stress in wafer bonding of dissimilar materials for the introduction of an InP-based light emitter into a GaAs-based three-dimensional photonic crystal”, Appl. Phys. Lett., 82, pp. 3406-3408, May 2003.

[34] N. Yamamoto, S. Noda, and A. Sasaki, “New realization method for three-Dimensional Photonic Crystal in the Optical Wavelength Region: Experimental Consideration”, Jpn. J. Appl. Phys. Part 1-Regular Papers Short Notes & Review Papers, 36, pp.1907-1911, March 1997.

[35] S. Estrada, A. Huntington, A. Stonas, Xing. Huili, U. Mishra, S. DenBaars, L. Coldren, E. Hu, “*n*-AlGaAs/*p*-GaAs/*n*-GaN heterojunction bipolar transistor wafer-fused at 550–750 °C”, Appl. Phys. Lett., 83, pp.560-562, July 2003.

[36] F. A. Kish, F. M. Steranka, D. C. DeFevere, D. A. Vanderwater, K. G. Park, C. P. Kuo, T. D. Osentowski, M. J. Peanasky, J. G. Yu, R. M. Fletcher, D. A. Steigerwald, and M. G. Crawford, “Very high-efficiency semiconductor wafer-bonded transparent-substrate (Al_xGa_{1-x})_{0.5}In_{0.5}P/GaP light-emitting diodes”, Appl. Phys. Lett., 64, pp.2839-2841, May 1994.

[37] Y. Okuno, M. Aoki, T. Tsuchiya, and K. Uomi, “Fabrication of (001) InP-based 1.55-μm wavelength lasers on a (110) GaAs substrate by direct bonding (A prospect for free-orientation integration)”, Appl. Phys. Lett. , 67, pp. 810-812 , August 1995.

[38] G. E. Höfler, D. A. Vanderwater, D. C. DeFevere, F. A. Kish, M. D. Camras, F. M. Steranka, and I.-H. Tan, “Wafer bonding of 50-mm diameter GaP to AlGaInP-GaP light-emitting diode wafers”, Appl. Phys. Lett., 69, pp. 803-805, August 1996.

[39] R. H. Horng, D. S. Wuu, S. C. Wei, C. Y. Tseng M. F. Huang, K. H. Chang, P. H. Liu, and K. C. Lin, “AlGaInP light-emitting diodes with mirror substrates fabricated by wafer bonding”, Appl. Phys. Lett., 75, pp.3054-3056, November 1999.

[40] W. S. Wong, T. Sands, N. W. Cheung, “Damage-free separation of GaN thin films from sapphire substrates”, Appl. Phys. Lett., 72, pp.599-601, February 1998.

[41] W. S. Wong, M. Kneissl, P. Mei, D. W. Treat, M. Teepe, and N. M. Johnson, “Continuous-wave InGaN multiple-quantum-well laser diodes on copper substrates”, Appl. Phys. Lett., 78, pp.1198-1200, February 2001.

[42] Frank Shi, Kuo-Lih Chang, John Epple, Chao-Feng Xu, K. Y. Cheng, and K. C. Hsieh, “Characterization of GaAs-based *n-n* and *p-n* interface junctions prepared by direct wafer bonding”, J. Appl. Phys., 92, pp.7544-7549, December 2002.

[43] F. A. Kish, D. A. Vanderwater, M. J. Peanasky, M. J. Ludowise, S. G. Hummel, and S. J. Rosner, “Low-resistance Ohmic conduction across compound semiconductor wafer-bonded interfaces”, Appl. Phys. Lett., 67, pp.2060-2062, October 1995.

[44] Y. Okuno, “Investigation on direct bonding of III-V semiconductor wafers with lattice mismatch and orientation mismatch”, Appl. Phys. Lett., 68, pp.2855-2857, May 1996.

[45] Y. Okuno, K. Uomi, M. Aoki, T. Taniwatari, M. Suzuki, and M. Kondow, “Anti-phase direct bonding and its application to the fabrication of InP-based 1.55 μ m wavelength lasers on GaAs substrates”, Appl. Phys. Lett., 66, pp.451-453, January 1995.

