

## 二、砷化鎵晶圓接合介面觀察以及接合介面隨溫度變化和電性的關係

### 2.1. 研究背景回顧以及溫度對於砷化鎵半導體電性之影響

以砷化鎵為主的化合物半導體光電元件是被應用廣泛的一種半導體，包括了高速/高頻元件、發光元件以及光學通訊發光源等等重要的應用。為了發展更前瞻且複雜的光電元件，兩層 (2-layer) 的三五族化合物半導體的晶圓接合已經被研究一段時間了 [1-3]，當然砷化鎵材料被是應用最廣泛的，多層砷化鎵晶圓接合已被應用在一些非線性光學的元件上 [4]。然而，這些高溫接合製程衍生出的缺陷經常會影響其元件應用，所以，瞭解這些高溫製程所生成的缺陷是必要的。

#### 2.1.1. 砷化鎵化合物半導體基本特性

##### 1. 晶體結構

砷化鎵化合物半導體是屬於閃鋅礦結構(Zincblende structure)如 2.1 圖所示 [5]，其晶格常數 (Lattice constant) 為 0.565 nm，圖中指出是砷原子佔據面心立方 (FCC) 的位置，而鎵原子相對這位置平移了  $(1/4 a + 1/4 b + 1/4 c)$ ；a, b, c 代表三軸)，而這位置其實就是面心立方體 (Face Center Cubic; FCC) 四面體間隙的位置。事實上，這結構與矽半導體幾乎一樣，只不過這結構中所有的位置都被矽原子佔據，一般稱為鑽石結構 (Diamond structure)，另外，這兩種結構同屬為立方晶系。

##### 2. 光電性質

砷化鎵與矽兩半導體最大的不同就屬光電特性的差異，而與材料光電特性息息相關的就屬電子能隙 (Energy band gap)。圖 2.2 就是電子能量-波向量 (E-k) 的關係圖，圖 2.2(a) 導電帶能量最低處與價電帶能量最高處為同一個波向量，這種能隙稱為直接能隙 (Direct energy band gap)，電子-電洞可以在同一向量作再結合(Recombination)，所以直接能隙的材料會因此行為發光，砷化鎵就屬這類材料。然而，圖 2.2(b) 稱為間接能隙 (indirect energy band gap)，矽是屬於間接能隙材料，此種間接能隙材料無法直接作電子-電洞再結合，要作再結合必須再利用聲子 (Phonon)作協助，因此矽是屬於不會發光的材料。

### 3. 電子特性

電子特性也是與能帶結構 (Band structure) 有關係，一般來說砷化鎵的電子遷移率(Electron mobility)約是矽的六倍，電子飄移速率(Drift velocity) 也比矽來的高，另外砷化鎵的能隙 (Band gap) 亦比矽來的高，這些特性常使砷化鎵被應用來製作低雜訊的功率放大器、高頻微波元件以及人造衛星上的電子元件。並且，砷化鎵半導體可以製作高阻值的半絕緣晶片( $10^9 \Omega\text{-cm}$ )，若是砷化鎵不摻雜，就是所謂的半絕緣 (Semi-insulator) 的半導體，因此電子高頻元件可以得到很好的絕緣。然而，砷化鎵缺乏一個穩定的氧化層，但矽具有一個非常穩定的氧化層-二氧化矽，這氧化層可以被用來製作金屬-氧化物-半導體電晶體，並且，矽半導體可製作積集度非常高的電子元件-積體電路 (Integrated circuit)，這也是為什麼矽半導體會在現今電子工業使用得如此頻繁的原因。

#### 2.1.2. 砷化鎵在高溫製程下的缺陷

晶圓接合的製程一般都是在高溫執行的，其目的不外乎是為了增加接合的強度和面積，〔4,7〕在這接合的過程中遇到最大的問題就是接合時介面缺陷、體缺陷和表面缺陷產生的額外電阻〔4〕，其中，介面電阻發現是由晶片表面的自然不規則、表面的殘留物 (包括了原生氧化層)、清洗試片時化學溶劑的殘留和被侷限在兩晶片中的氣體所造成。在圖 2.3 清楚的說明了這一些缺陷存在方式。

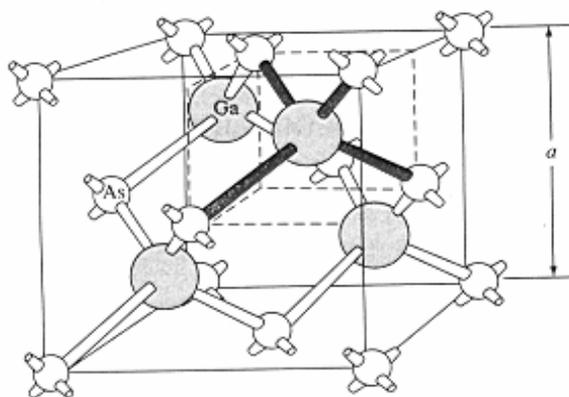


圖 2.1 砷化鎵半導體的閃鋅礦結構〔5〕

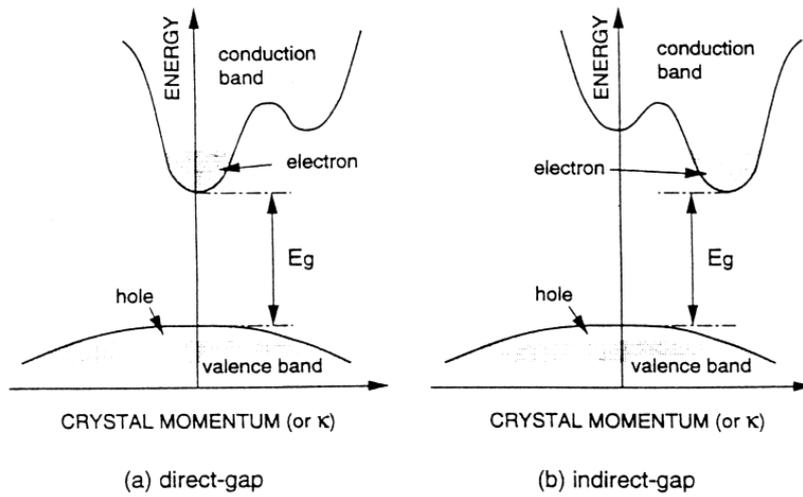


圖 2.2 直接與間接能隙圖 [ 6 ]

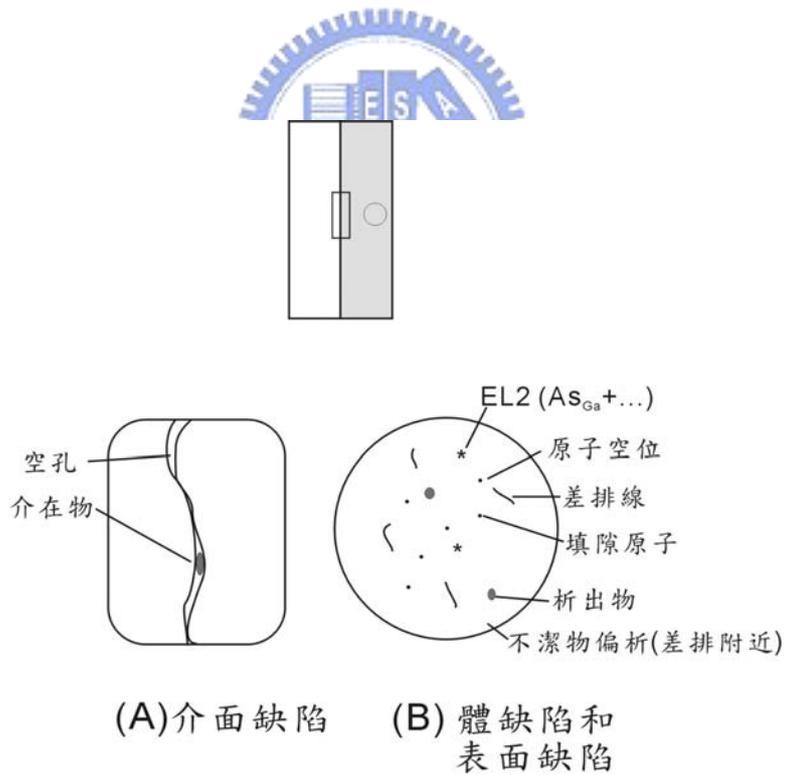


圖 2.3 高溫晶圓接合後所產生的缺陷

上圖中也指出了體缺陷以及表面缺陷，事實上，這兩種缺陷的成因比起介面缺陷是複雜許多的，一些文獻針這些缺陷深入研究後，表示這些缺陷可能包含下列幾項：差排 (Dislocation)、不純物 (Impurity)、原子空孔 (Vacancy)、填隙原子 (Interstitials)、析出物 (Precipitates) 和錯位缺陷 (Antisite defects)，砷的錯位缺陷一般標示為  $As_{Ga}$  (砷原子錯置在鎵位置)，鎵的錯位缺陷一般標示為  $Ga_{As}$  (鎵原子錯置在砷位置)， $As_{Ga}$  錯位缺陷常被解釋為深位施體能階 (deep-level donor center, EL2) [8]，以下式可以表示之：[9]



上式中的  $As_{As}$  表示砷位於正常位置， $V_{Ga}$  表示鎵原子之空缺， $V_{As}$  即是砷原子位置之空缺，另一方面，當砷原子增加時這種缺陷的濃度跟著增加，[10]  $Ga_{As}$  錯位缺陷則會形成一個雙重受體 (Acceptor)，換句話說就是可以抓住兩個電洞。當砷化鎵晶片在進行高溫製程時砷的蒸發速率大約是鎵的 2.5 倍 (於 827 °C)，[11] 因此，經過高溫製程過後砷原子的濃度將會大大降低，這也意味著 EL2 的濃度將會下降。因此，當砷化鎵晶片是半絕緣 (Semi-Insulator)，砷原子的蒸發將會使晶片表面產生電性轉化 (Conversion)，原本為半絕緣的晶片其表面將變成為 p 型的，而若原本是 n 型的砷化鎵半導體經由溫度影響後，就應該會轉變為半絕緣狀態，所以，EL2 濃度降低 (砷原子的蒸發) 即單片砷化鎵電阻改變的主要因素。

## 2.2. 研究動機

為瞭解砷化鎵晶圓接合退火溫度對於接合介面以及電性的影響，這個研究將有系統的對於砷化鎵晶圓接合的機制及電特性 (Electrical characteristics) 做討論，以了解 n-型砷化鎵在高溫退火後電性變異的原因。

## 2.3. 研究方法

### 2.3.1. 砷化鎵晶圓接合實驗方法

#### 1. 試片切割及清洗

此實驗中使用的晶片是摻雜矽的直徑 3 英吋 n 型 (100) 砷化鎵晶片，摻雜濃度大約為  $2 \times 10^{18} \text{ cm}^{-3}$ ，首先，砷化鎵晶圓以鑽石切割機將晶片切成  $1 \times 1 \text{ cm}^2$ ，而切割時的基準是以晶片  $[0\bar{1}\bar{1}]$  的大平邊為準，切割線是垂直及平行此大平邊，所以每個小試片的表面方向(surface orientation) 是  $[100]$ ，而晶片的垂直和水平方向就是  $[0\bar{1}\bar{1}]$ ，接著將切割完成後的試片經過丙酮 (Acetone) 超音波震盪清洗，再用純水將試片沖洗乾淨，最後將試片放置在異丙醇 (Isopropanol) 中進行接觸，晶片接觸時小心利用其切邊對準接觸。另外，為刻意保留原生氧化層此實驗不用酸鹼來腐蝕其氧化層。主要目的是討論氧化層在接合介面的效應，最後，迅速將清洗完成接觸好的試片放置到接合固定夾具中再進行升溫動作，圖 2.4 及 2.5 說明了切割、清洗及最後試片接觸之流程。

#### 2. 晶圓接合退火設備

試片清洗過後將放置到管狀爐子中進行退火，並在氫氣氛中進行高溫退火，圖 2.6 是管狀爐的示意圖，論文中所有的實驗都是利用這不銹鋼管狀爐執行。退火升溫前將進行一些動作，將試片置入時先抽真空，接著通入氫氣，再抽真空，再抽氫氣，最後將管狀爐保持在氫氣氛中大約略大於一大氣壓，其氫氣體壓力可由氣壓計讀得，熱電耦直接接觸夾具以監控溫度。

晶片接合固定夾具 (Fixture) 是由不鏽鋼、石墨墊片、鉬螺絲及螺帽來組成，同軸壓力是源自於加熱時不銹鋼及鉬金屬的熱膨脹係數差，這兩種金屬在每個溫度下之熱膨脹係數差皆不同，如圖 2.7 所示。而熱膨脹係數的差異造成的壓力是非常大的，應用在接合試片的壓力大約為  $100 \text{ kg/cm}^2$ ，這個值是利用材料的熱膨脹係數差配合楊氏係數 (Young's Module) 評估出來的。事實上，真實的值無法精確的算出，因為材料在高溫狀態下都會具有一定程度的塑性變形 (Plastic deformation)，然而這些塑性變形的量沒有辦法精確估計。所以，若要將熱膨脹係數差造成的壓力精確量化是不容易達到的。這種接合加壓的方式原理在其他的論文中亦可見到，[12,13] 這些作者的接合工具之材料與本實驗不同，但是一樣是靠著熱膨脹係數差產生之同軸應力來進行接合。

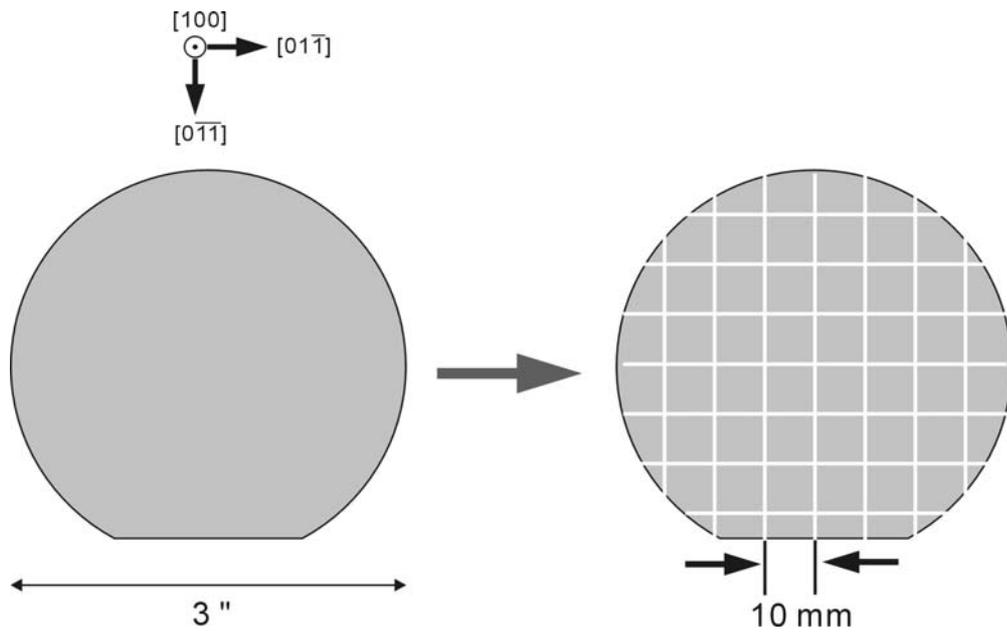


圖 2.4 砷化鎵(100)晶片切割方式之圖示

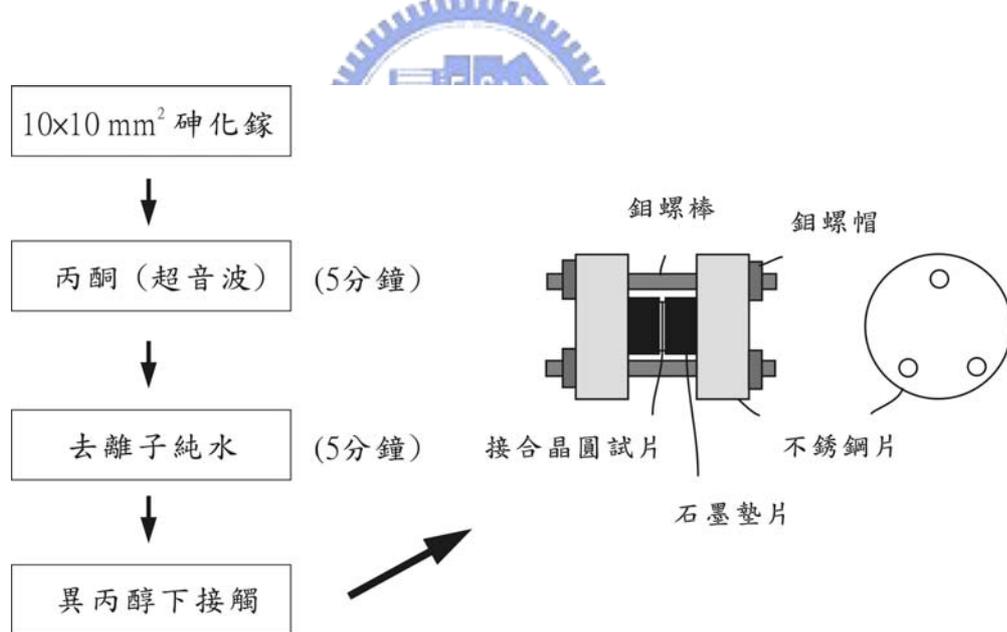


圖 2.5 (a) 砷化鎵晶片清潔及接合流程; (b) 接合固定夾具結構

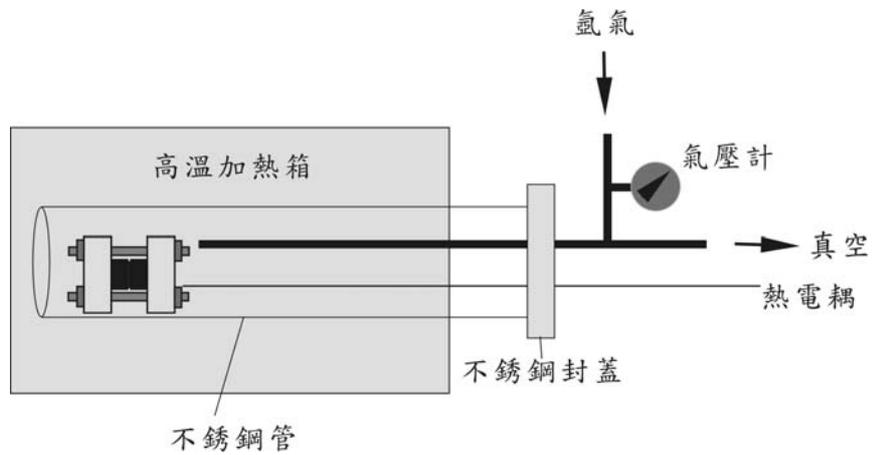


圖2.6 晶圓接合爐管示意圖



### 3. 高溫退火程序

在本實驗中被執行退火的試片可分為兩類- (1)單片砷化鎵晶片退火；(2)兩層砷化鎵晶片晶圓接合，單片砷化鎵是為了分辨體缺陷、表面缺陷和介面缺陷的效應。而雙片接合試片當然是要觀察接合後介面及電性變化。這兩類試片退火都是在相同的參數下執行，試片退火溫度為400到850°C，退火溫度間隔為100°C，升溫後之持溫時間為皆為2小時，另外持溫時的保護氣氛為氬氣 (Argon) 下圖2.8是晶片退火之流程圖。

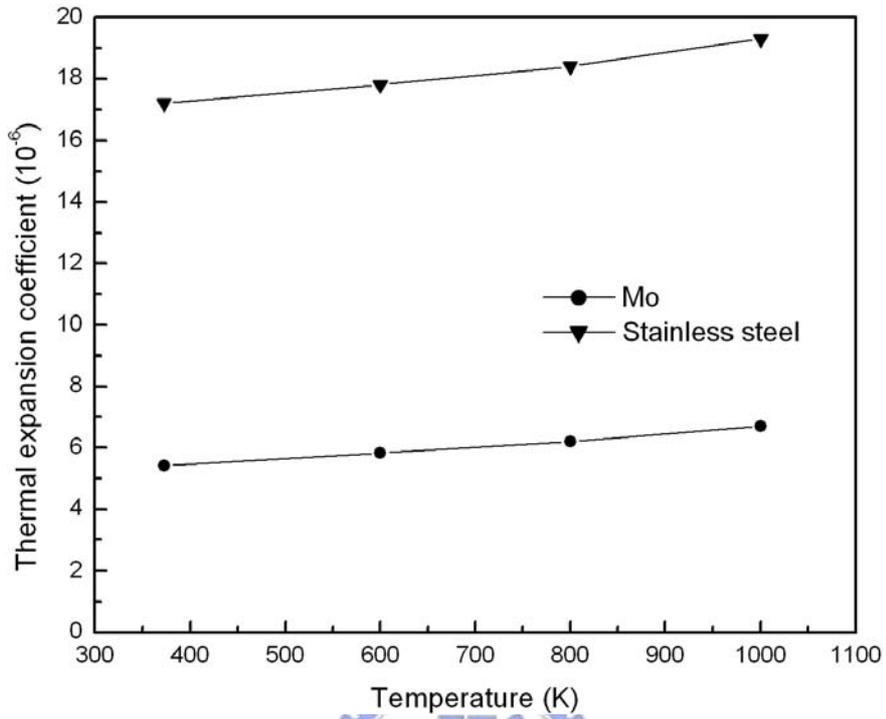


圖2.7 鉬金屬與不鏽鋼之熱膨脹係數差異

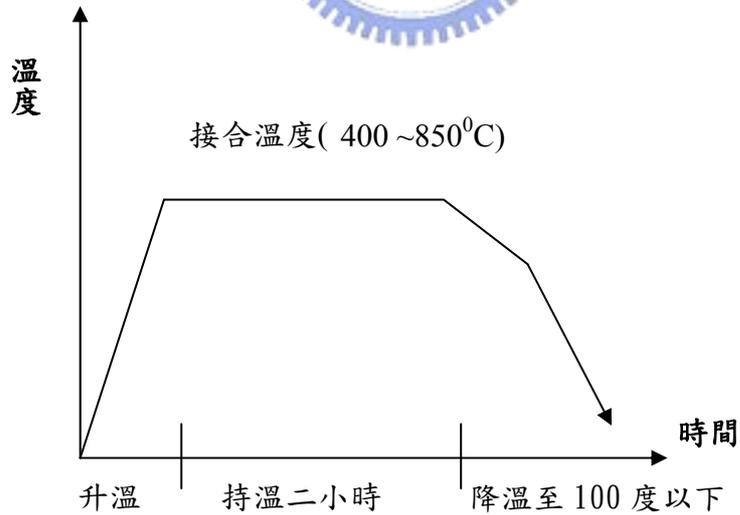


圖 2.8 碲化鎵晶片接合退火之流程圖

### 2.3.2. 接合試片之電性及介面分析

為瞭解接合試片之接合機制及性質，電性分析及介面現象觀察是必需的，以下幾種分析在這實驗中被應用：

- I. 載子濃度量測 - 霍爾量測 (Hall measurement)
- II. 接合介面電阻量測 - 電壓-電流 (Voltage-Current) 曲線量測
- III. 電阻縱深分佈 - 展電阻量測 (Spreading Resistance Profiling; SRP)
- IV. 介面型態觀察 - 穿透式電子顯微鏡 (Transmission electron microscopy; TEM)

以下內容將對這些實驗做詳盡的介紹。

#### 1. 載子濃度量測 - 霍爾量測 (Hall measurement)

霍爾量測是取得載子濃度的好工具，量測的基本原理為：當一個帶電粒子（電子或電洞）在行進時受到兩方向互相垂直的電場 (Electrical field) 及磁場 (Magnetic field) 兩物理場影響，即會產生正負電荷分離而形成霍爾電場，此電場會形成霍爾電壓( $V_H$ )，多數載子的種類不同霍爾電壓的正負值也不同。霍爾理論(Hall theory)預測霍爾係數(Hall coefficient)  $R_H$  為：  
〔 14 〕

$$R_H = \frac{r(p - b^2 n)}{q(p + bn)^2} \quad (2.2)$$

出其中霍爾係數( $R_H$ )可以由實驗來獲得  $R_H = tV_H / BI$ ，另外，以 n 型半導體 ( $n \gg p$ ) 來說利用公式(2.2)可以推出  $R_H = -r/qn$  (其中  $r = R_H(B) / R_H(B = \infty)$ )  
〔 14 〕，因此可以推出 2.3 式並求出多數載子濃度：〔 15 〕

$$n = -IB / e d V_H \quad (2.3)$$

I: 電流

B: 磁場大小

e: 電子電荷

d: 試片厚度

藉由霍爾量測可知試片表面的載子濃度的值，可以觀察砷化鎵試片表面經過高溫退火後產生的效應。

## 2. 接合介面電阻量測 - 電壓-電流 (Voltage-Current) 曲線量測

單片、及兩層接合試片在量測電壓-電流特性前必須先鍍歐姆金屬層，這些金屬是由電子束蒸鍍法 (Electron beam evaporator) 將三層金屬 Ni/Ge/Au (30/70/200 nm) 逐層鍍上，金屬薄膜厚度是經由石英震盪儀監控，鍍完金屬之後再進行快速退火 (Rapid Thermal Annealing) 使其合金化並在同時形成歐姆接觸 (Ohmic contact)，最後使用鑽石切割機將原本  $1 \times 1 \text{ cm}^2$  的試片切成  $2 \times 2 \text{ mm}^2$ ，量測工作是使用 Keithley 4200 來完成，圖 2.9 即是此工作流程。

## 3. 電阻縱深分佈-展電阻量測 (Spreading Resistance Profiling; SRP)

這量測儀器可以將半導體晶片電阻的縱深分佈量測出，將試片黏貼在有傾斜角度之研磨座上進行研磨，如圖 2.10 所示，試片在研磨後將會顯露出由表面到接合介面的縱深，再用此儀器連續量測此剖面電阻，量測點間距大約在  $1 \text{ }\mu\text{m}$  以下，因此，可以精確的量出電阻的細部分佈，電阻的算法為：假設探針是圓柱接觸在一個平的面上電阻可以被表示為  $R_{sp} = \rho/4r$  ( $\rho$ : 電阻率;  $r$ : 探針圓柱半徑)。[ 16 ]

## 4. 介面型態觀察 - 穿透式電子顯微鏡

一般來說接合介面的範圍大約只有幾十到幾百個原子層 (100 nm 以下)，因此若要觀察接合介面型態就必須使用具有短波長的 TEM 來觀察，配合高解析度 TEM 影像觀察介面型態。而其最大的優點就是可以鑑別材料的缺陷 (差排、疊差等等)。另外，TEM 亦可做電子束繞射，藉由電子束繞射點 (Diffraction patterns) 可以得知材料結構並將材料定性，電子能量散佈 X 光分析 (Energy Dispersive X-ray analysis; EDX) 可分辨材料成分。此實驗使用的 TEM 設備廠牌有 JEOL 以及 Philip 兩種，其電子束加速電壓皆為 200 kV，而試片製備是使用一般的研磨拋光方式，最後在用氫離子束將試片剪薄，以達到電子束可穿透的標準。

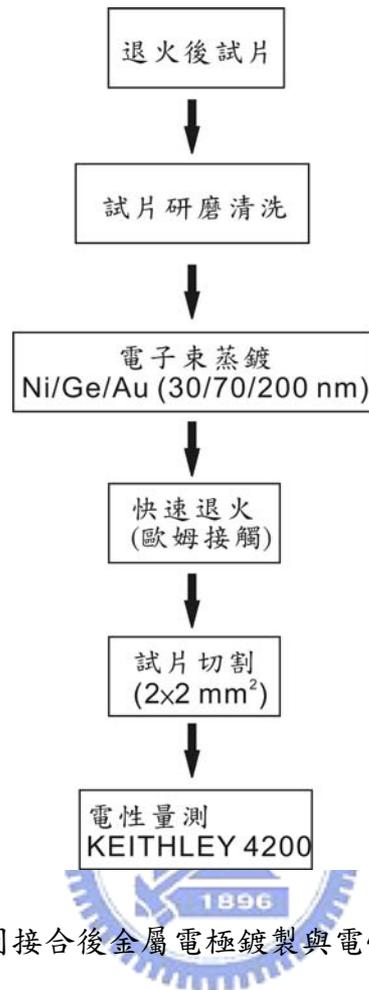


圖2.9 晶圓接合後金屬電極鍍製與電性量測流程

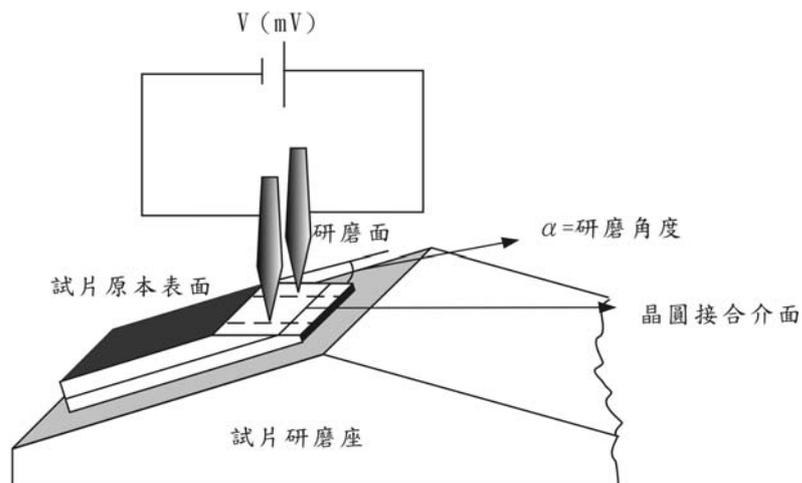


圖2.10 展電阻量測示意圖

## 2.4. 實驗結果與討論

### 2.4.1. 電性量測結果

圖 2.11 的電壓-電流曲線是單片砷化鎵晶片在管爐中 400-850°C 退火後的電特性，當退火溫度超過 700°C 之後，其電阻比起無退火的試片會有慢慢增加的趨勢。因為是單片退火，所以無任何介面包含在其中，當然電阻的增加理應該是由體缺陷或是表面缺陷造成，所以，為了瞭解到底是何效應所造成載子濃度變化，霍爾量測就被應用來量測載子濃度變化。如圖 2.12 所示，原始的 n 型砷化鎵晶片經過 850°C 兩小時退火之後，單片砷化鎵的表片載子濃度從  $4.32 \times 10^{18}$  減少到  $3.02 \times 10^{16}$   $\text{cm}^{-3}$ ，但是，將其這退火過的試片由表面磨除 20  $\mu\text{m}$ ，其表面的載子濃度又增加到  $5.95 \times 10^{17}$   $\text{cm}^{-3}$ ，這結果指出了前面已經描述過的砷缺乏效應，也就是因為高溫造成砷的缺乏導致了施體載子的減少，所以才會有高溫反轉的效應。除了上述的原因，還有一些以下其他的因素：

1. 砷由 EL2 中心擴散出去生成大的析出物(導致 p-型反轉);
2. 不純物由晶片表面擴散到晶片內部 (會隨製程溫度及時間增加)
3. 砷化鎵晶片因為夾具壓力所產生的塑性變形 (會隨製程溫度及時間增加 [17-19])，造成高密度的差排。

這些因素可以解釋為什麼電阻會有這樣的變化，即使，已經將表面的反轉層研磨拋光還會有砷空乏區存在。砷化鎵晶圓接合後 (400-850°C) 的電特性在圖 2.13 顯示出來，其中，在 400°C 以下因為晶圓接合的溫度太低接合是不可能發生的，當接合溫度在 400°C 時電阻相當的大，而當溫度慢慢升高時電阻或多或少會有減少的現象，這是因為在高溫時的反應較快而物質傳遞 (擴散、氣體傳遞) 速度也較快，但是，在接合溫度超過 850°C 時，電阻因為上述的砷蒸發作用所導致的載子濃度減少而增加，雖然，利用表面拋光可以降低一部份的電阻，但是要回復到原始的值已經不可能。針對上述的電阻進行更進一步的分析，事實上這量測出來的電阻值是可以被細分的，下圖 2.14 說明了這電阻的細分結構圖。

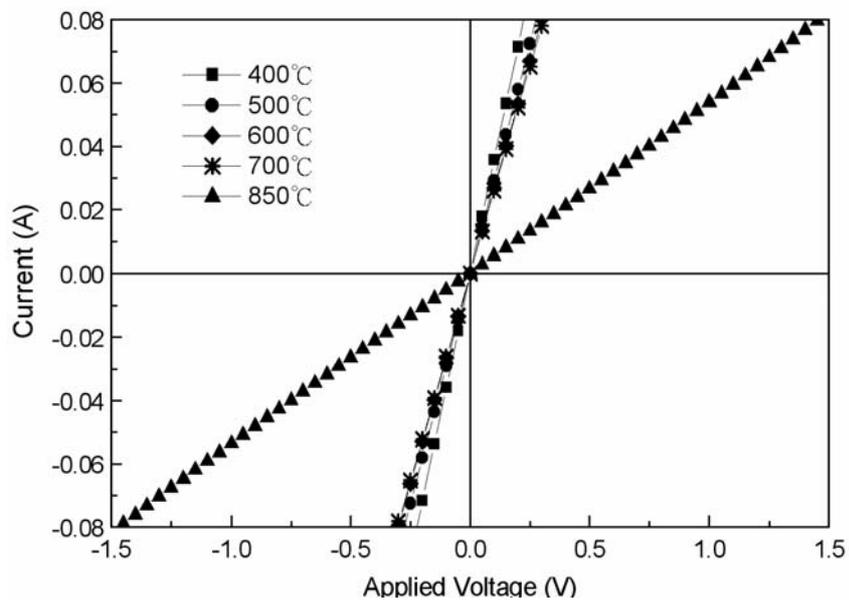


圖 2.11 單片 n 型砷化鎵晶片在管爐中 400-850°C 退火後的電壓電流特性

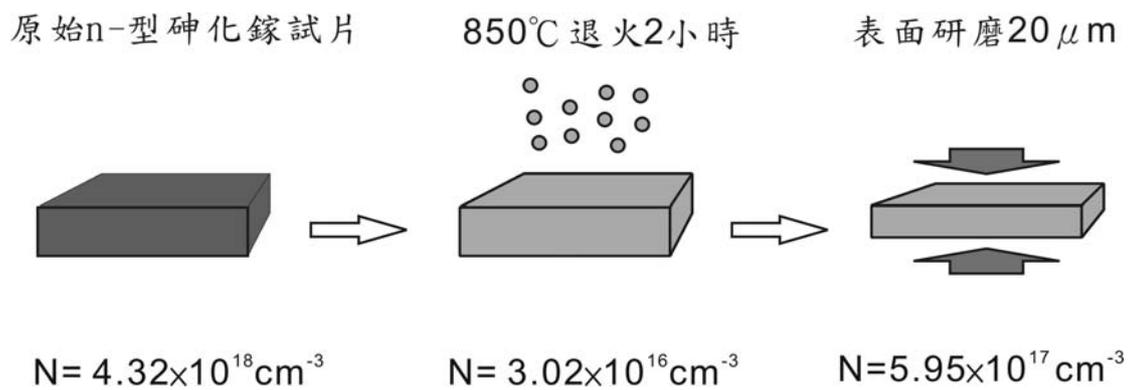


圖 2.12 單片 n-型砷化鎵試片退火前後與研磨後的霍爾量測之載子濃度

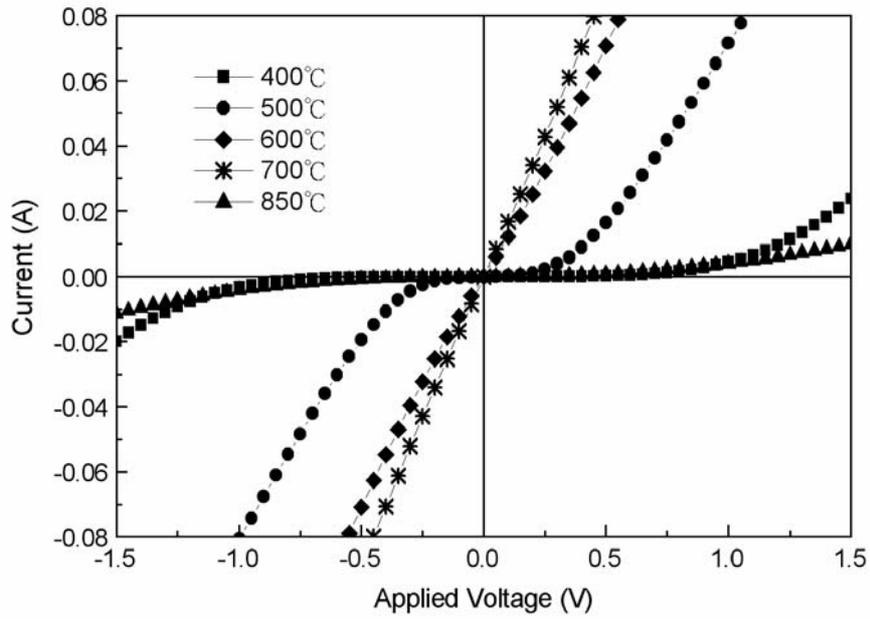


圖 2.13 兩片 n-型砷化鎵晶片在管爐中 400-850°C 接合 2 小時後電壓電流特

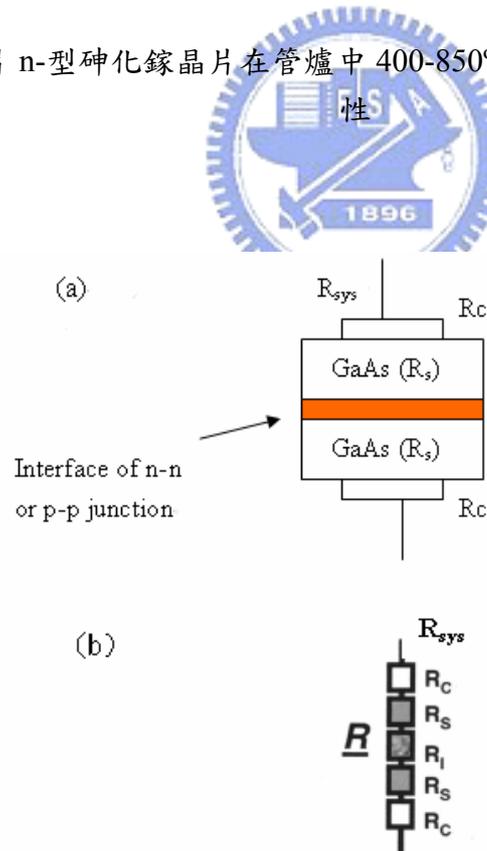


圖 2.14 n-型砷化鎵接合介面電阻的細分結構圖 [20]

總電阻  $R$  包含了以下幾項： $R_{sys}$  為量測系統電阻、 $R_c$  為金屬和半導體間的電阻、 $R_s$  為砷化鎵試片本身的電阻， $R_I$  為界面(附近)電阻。因此總電阻可以一下式表示：〔20〕

$$R = R_{sys} + 2R_c + 2R_s + R_I \quad (2.4)$$

對單片的試片量測值而言，其無接合介面，溫度影響半導體本身的電性( $R_s$ )應該為：

$$R_s = R - R_{sys} - R_{2c} \quad (2.5)$$

由圖 2-11 的電流-電壓曲線可得知詳細數據  $R_{sys} = 100/40.1175 = 2.4 \Omega$ ， $R_c$  是  $10^{-6} \Omega$  的大小故可忽略  $R$  為電流與電壓的比值 ( $V = 0.1$  伏特，電流為量測值) 利用式 (2.5) 依序算出各不同溫度下的  $R_s$  並列表於下：

表 2-1 n-type 單片基材電阻

退火溫度(°C)	基板電阻( $R_s$ )
400	0.394 $\Omega$
500	1.055 $\Omega$
600	1.386 $\Omega$
700	1.447 $\Omega$
850	16.51 $\Omega$

對接合的試片而言，溫度影響接合界面電性 ( $R_I$ ) 應該為

$$\begin{aligned} R_I &= R - R_{\text{sys}} - R_{2c} - 2R_s \\ &= R - R_{\text{sys}} - 2R_s \quad (2.6) \end{aligned}$$

利用式(4)及圖 2.13 的詳細資料可算出不同溫度下的  $R_I$  並列表於 2-2

表 2-2 n-type 接合界面電阻

退火溫度(°C)	界面電阻 ( $R_I$ )
400	294.82
500	13.41 $\Omega$
600	1.982 $\Omega$
700	0.711 $\Omega$
850	200 $\Omega$

低溫 400°C 退火的試片數據不是非常精確，因為其接合強度太弱了，所以這計算中過程未採用，當然這些數據不能說是完全精確，但是，可以相互比較電阻的變化趨勢。

#### 2.4.2. 接合介面之型態隨溫度變化

穿透式電子顯微鏡分析在本實驗中被用來觀察每個製程溫度下的介面狀況，藉以瞭解電性和介面的關係。當接合溫度在 400°C 時可以觀察到圖 2.15 中砷化鎵晶圓雙方無法自身進行直接接合，接合必須靠的是中間的非晶質層，然而，隨接合溫度上升(500°C)，非晶質層會漸漸地變成局部連續或不連續的聚集，如圖 2.16 所示，其不連續聚集非晶質層，間隔區是完整接合(well-bonded)的區域。接著溫度將繼續升高到 600°C，發現到非晶質層會加劇聚集，且厚度變大(圖 2.17)。但是，將溫度持續升高到達 850°C，這時可以發現砷化鎵晶片是直接由自身接合，如圖 2.18 所示，已無非晶質層出現於接合介面，即使在放進爐子之前已經有原生氧化層存在於砷化鎵晶片表面，但最後這非晶質層還是消失了，取而代之的是完整的接合介面。穿透式電子顯微鏡影像中變化的情形與介面電阻變化的情形似乎有一些不一致，低溫接合(400°C)的介面存在非晶質層，理所當然的介面電阻會很大，隨著溫度慢慢升高非晶質層聚集，直接接合區域變多了，因此接合介面電阻漸漸的下降。但是，有趣的是在 850°C 時又突然增加，這是後續值得討論的一個現象。

上面內容所敘述的在接合介面的非晶質層是由以下方法來鑑定的：電子能量散佈儀線掃描 (EDS line-scan) 及高角度環狀暗視野 (High-angle annular-dark field ; HAADF) 技術，這項技術電子槍具有極高的亮度，在微小的電子束(1nm)條件下擁有極高的電流密度，最適合於奈米級材料內部微結構及微區域成分分析，提供更精確的EDS以及EELS奈米級微區成分分析，可獲得掃描穿透式電子顯微鏡高解析度影像，試片分析後發現氧含量會隨著靠近接合介面漸漸增加。〔21〕並且在其他的文獻中，砷化鎵/磷化銦接合介面中發現這非晶質層主要是由於晶圓接合製程中原生氧化層造成，另一些可能性可能是表面表面缺陷吸附的水氣和氧在接合介面造成。〔22〕然而，在Shi *et al.* 文獻中〔20〕他們的製程是在400°C 將砷化鎵試片接合1小時，接著在600°C將試片在不同時間退火。他們發現砷化鎵在400°C可以藉由連續的氧化層成功的接合，而在600°C後續退火之後介面型態就會產生很大的變化，這變化是因為原子重新排列所造成。這效應導致砷化鎵接合區域亦會有泡泡狀的不連續非晶質氧化層存在。作者在這研究中相信這是為降低氧化層/砷化鎵之間的介面能所產生的原子重新排列造成，但是他們沒有在溫度600°C以上做接合，因此這實驗將針對600°C以上的接合介面做研究。

圖2.19是接合介面非晶質層由低溫到高溫變化情形的示意圖，在400°C低溫條件下執行接合，可觀察到整片連續的非晶質氧化層，其厚度大約為5 nm，提高接合溫度至500°C後，介面的整片非晶質氧化層將發生變化，整片的氧化層因為具有無限大的曲率，因此有很大的表面能，而為降低表面能非晶質的氧化層會逐漸地變為島狀局部分佈，並且厚度漸漸增加到5~7 nm，將接合溫度持續高至600°C

和700°C，為了繼續降低表面能，島狀分佈會漸漸變化成為不規則分部的非晶質氧化層飛碟形狀(厚度~10 nm)和完美接合區域。這現象事實上是複雜的，但是一般相信這是由於非晶質層在接合介面擴散造成。〔23〕片狀的非晶質區域藉由介面擴散導致形成了局部不規則分佈飛碟狀區域。然而，當溫度升高至850°C以上，介面的局部非晶質氧化物區域將發生體擴散的效應，使的氧擴散進入砷化鎵基材中，這體擴散效應將在下一段中討論。低溫時擴散行為是由表面擴散為主，所以，非晶質氧化層會在介面擴散，並藉由所謂的“內部磊晶 (Internal-epitaxy)”〔23〕過程再組織聚集，最後，在850°C接合退火，透過氣體擴散效應和自我結構完整化(Self-structure-perfecting)使結構重新原子排列而非晶質氧化消失。

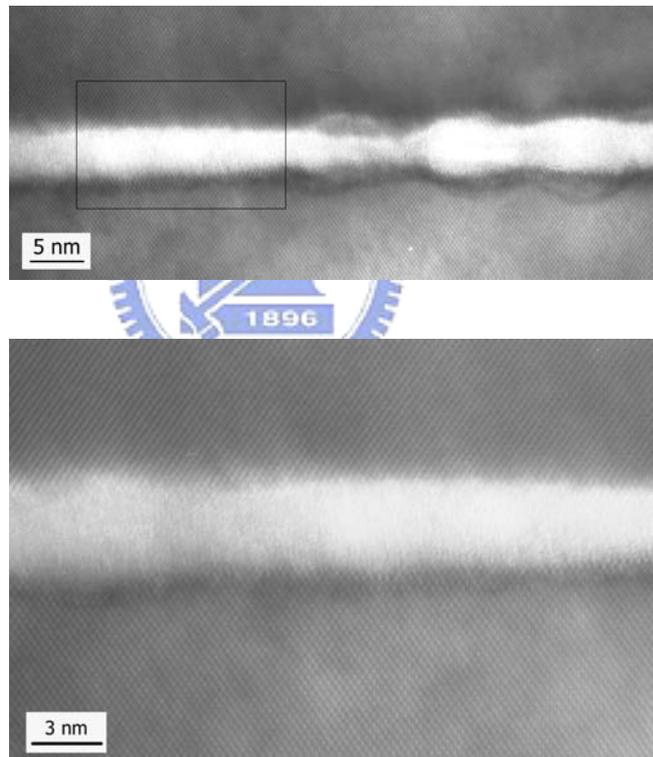


圖 2.15 n-型砷化鎵接合介面於 400°C 2 小時條件下的穿透式顯微鏡影像

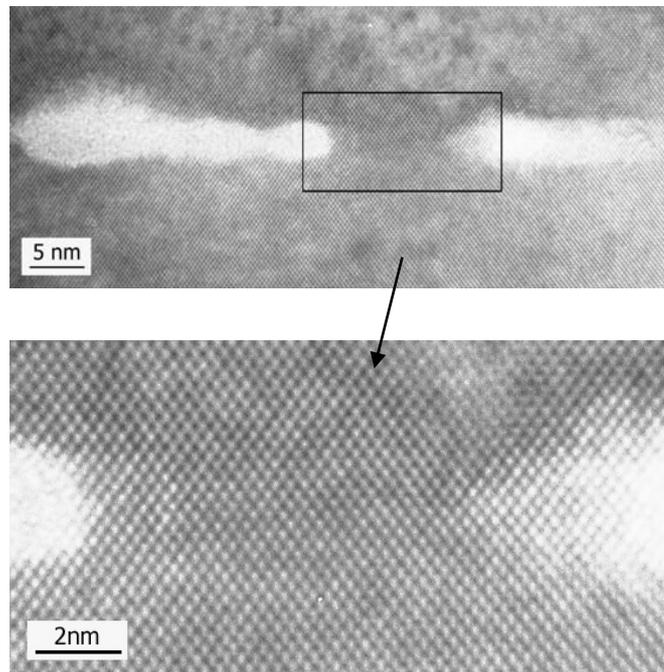


圖 2.16 n-型砷化鎵接合介面於 500°C 2 小時條件下的穿透式顯微鏡影像

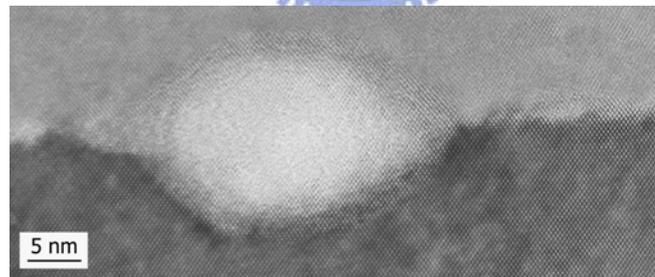


圖 2.17 n-型砷化鎵接合介面於 600°C 2 小時條件下的穿透式顯微鏡影像

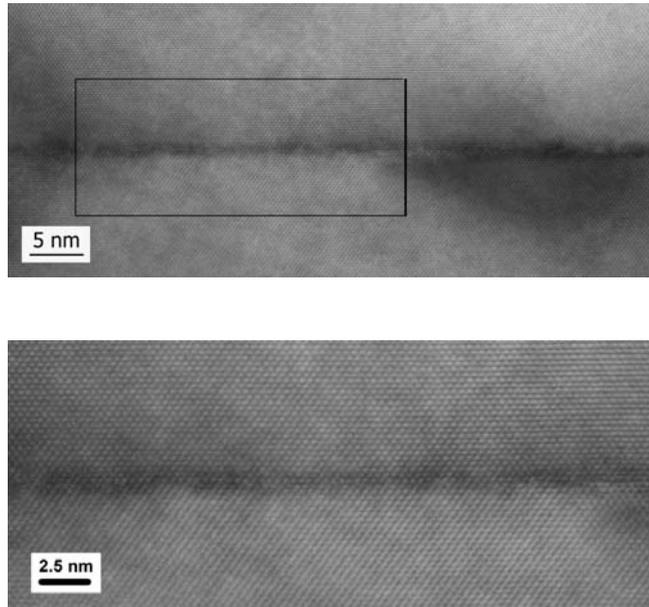


圖 2.18 n-型砷化鎵接合介面於 850°C 退火 2 小時的穿透式顯微鏡影像



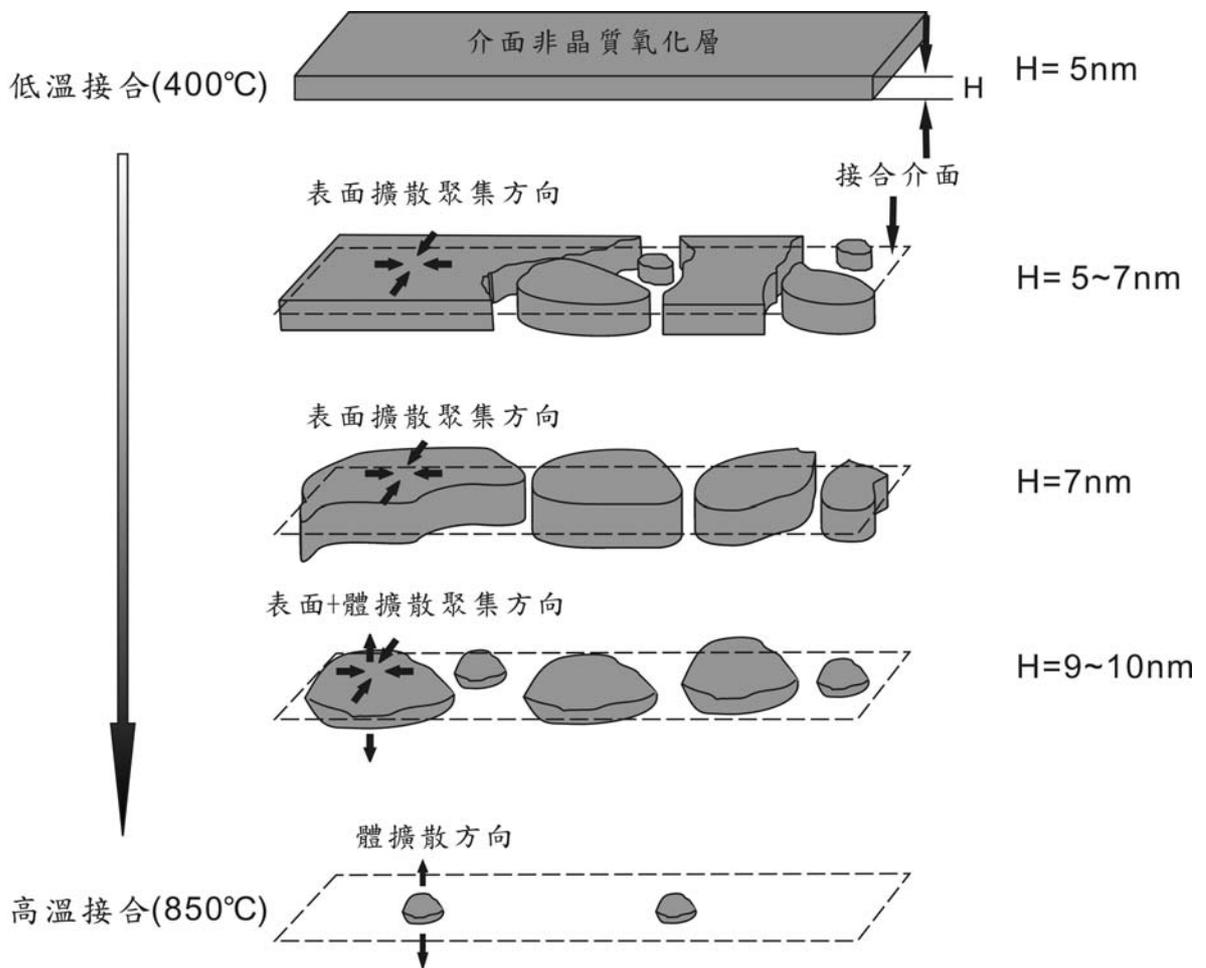


圖 2.19 非晶質氧化層隨退火溫度增加之變化

### 2.4.3. 展電阻量測結果

前一小節中敘述在接合介面電阻隨溫度升高而減少，但是在 850°C 時的電阻突然變大。接合過程中，假設接合試片外部的砷化鎵的砷原子會由外表面擴散出，因此電阻會升高，但是將其外表面移除後電阻還是非很高(如圖 2.20(b))。接著假設砷化鎵的砷原子沿著接合介面擴散出〔24〕，造成介面的砷缺乏區域，提升了接合介面電阻，即可以解釋為什麼將接合過的晶片表面砷缺乏區域去除之後電阻還那麼高，如圖 2.20(c)。

另一個重點是介面氧化物的去向，在本實驗中，當溫度升高大於 400°C 時，氧化物接合的區域逐漸的變小到 850°C 最後消失，我們將其規類為氧擴散入砷化鎵晶片內，這擴散可以利用以參考點在接合介面中心一維的擴散方程式解釋，氧在砷化鎵內的擴散係數為

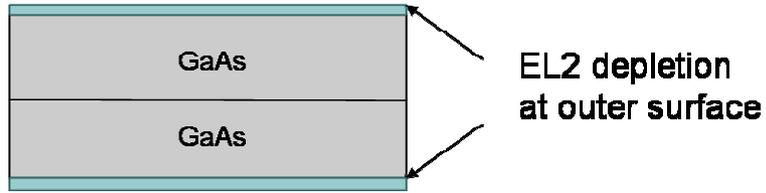
$$D = 2 \times 10^{-3} \exp(-1.1eV/kT) \text{ cm}^2 \text{ sec}^{-1} \quad (2.7)$$



T 是晶圓接合溫度而 k 是氣體常數.〔25〕當 T = 850°C，氧在砷化鎵中的擴散係數 D 等於  $2.55 \times 10^{-8} \text{ cm}^2 \text{ sec}^{-1}$ 。在大約 2 小時的製程中，擴散的過程可以影響接合介面在  $\approx \sqrt{Dt} \approx 135 \mu\text{m}$  的範圍中的氧濃度，使氧濃度提高。

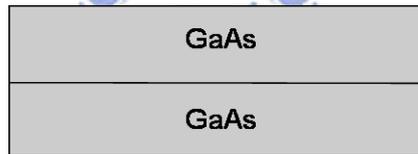
氧在 n 型砷化鎵中主要的影響即是會減少施體載子 (Si) 的濃度，儘管氧和施體載子間的作用複雜，但是這作用還是會降低施體載子濃度，在早期的文獻中已經有這種研究，〔26-28〕研究中是使用氧氣氛來減少 Horizontal Bridgman 成長砷化鎵單晶中的矽殘留量，用以降低載子濃度達到砷化鎵基板的半絕緣性。電載子濃度在接合介面降低的現象可以使用展阻量測來確定，主要原理為利用一個傾斜的平台，將鍍好絕緣層(Si<sub>3</sub>N<sub>4</sub>)的試片用熱融膠固定在斜面上，利用平台本身的重力研磨出一個斜角，以利探針作縱深的分析，利用電壓電流關係測出不同位置的電阻值。本實驗將試片單面研磨至離接合界面 40 微米以下，量測結果如圖 2.21 所示，此圖指出在接合介面的電阻是在砷化鎵晶片內部的兩倍。

**850°C, 2 hr R ↑↑ very high**

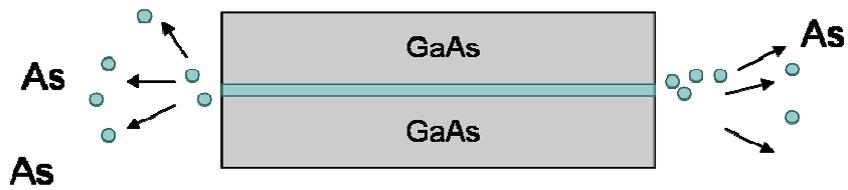


(a)

**Outer layer polished away  
R ↑↑ ↓ still high**



(b)



(c)

圖2.20 高溫(850°C)砷化鎵接合砷原子外擴散造成介面與試片外部砷缺乏區域

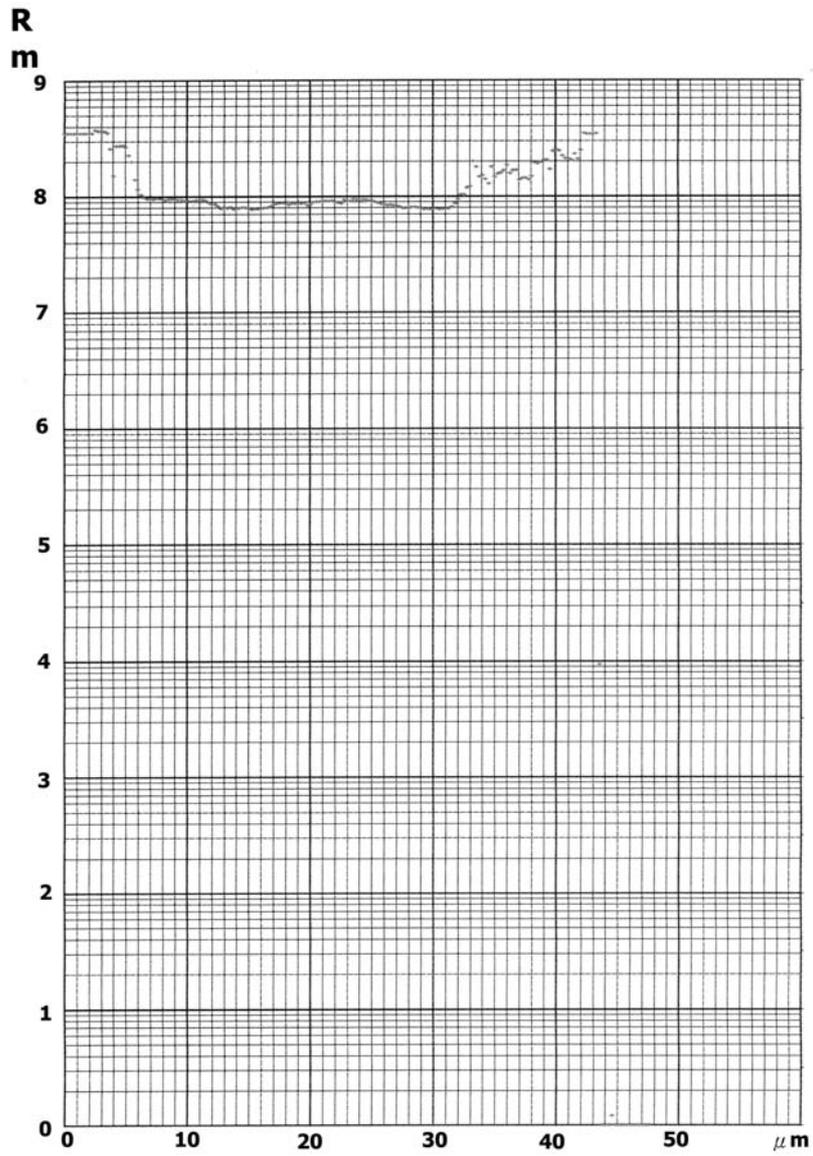


圖2.21 n-型(100)砷化鎵 850°C 2小時接合試片介面展電阻量測結果

#### 2.4.4. P-型砷化鎵電性比較組

為了做比較之用，本實驗亦將 p 型的砷化鎵在相同的條件退火，圖 2.22 是單片的 p 型在 400°C 到 850°C 做退火，其電阻沒有很大的改變，即使是退火溫度已經到達 850°C，圖 2.23 是 p 型的砷化鎵一樣在相同的溫度下進行接合的電阻變化，圖中可以發現隨著溫度的升高電阻會越來越低，這與之前的 n 型砷化鎵晶圓接合的結果截然不同，換句話說，氧的擴散與砷缺乏層在 n 砷化鎵接合介面中才有影響，然而，n 與 p 型砷化鎵半導體的差別最主要是摻雜的元素不同，p 型的砷化鎵大多是鋅(Zn) 摻雜，原因是氧對於鋅的摻雜無影響之故。

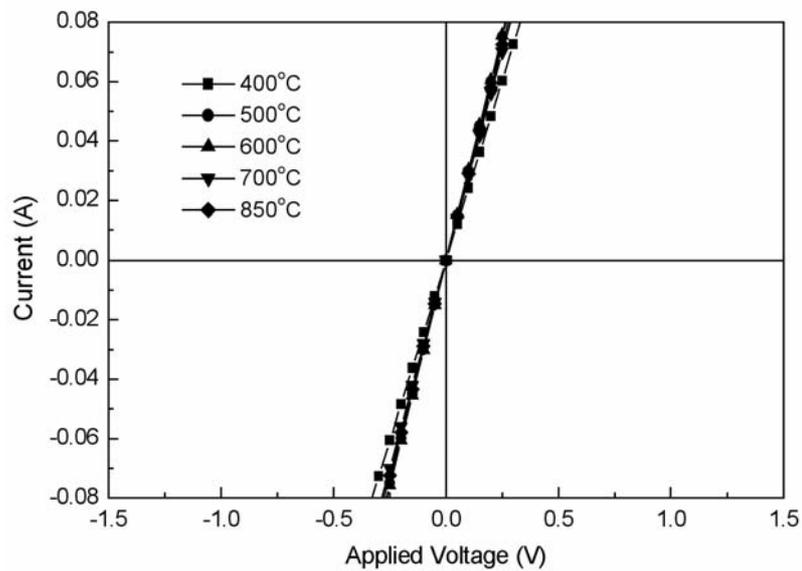


圖 2.22 單片 p 型砷化鎵晶片在管爐中 400-850°C 退火後的電壓電流特性

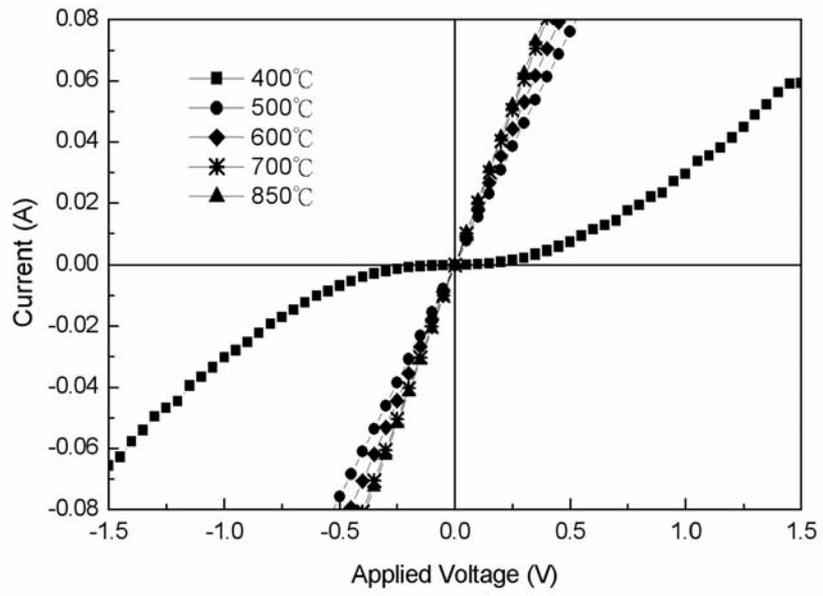


圖 2.23 兩片 p 型砷化鎵晶片在管爐中 400-850°C 接合後的電壓電流特性



## 2.5. 結論

這個實驗研究了 n 型 (100) 砷化鎵晶圓其接合溫度和電性的關係，實驗結果指出砷化鎵可以在 400°C 低溫利用其連續的非晶質氧化層成功接合，而砷化鎵接合區域會隨著製程溫度升高慢慢擴大。最後，當製程溫度到達 850°C, 大部分的砷化鎵都會直接自行接合，而砷化鎵的接合區域隨著溫度升高慢慢變大，所以電阻應該會隨接合溫度慢慢變小，即使如此，這電阻竟然在溫度大於 850°C 變大，這是由於表面載子濃度變少以及原生氧化層的氧擴散到砷化鎵晶片內部所造成，這現象將 n 型砷化鎵半導體中的矽摻雜破壞了，導致靠近介面的區域電阻升高。並且，在 p 型 (100) 的砷化鎵晶圓接合中，其介面電阻是隨著溫度的增加而電阻減少，甚至是溫度到達了 850°C 也不見如 n 型砷化鎵反轉現象，這更可以證明了上面的論點。



## 2.6. 參考文獻

- [ 1 ] F. A. Kish, D.A. Vanderwater, M. J. Peanasky, M. L. Ludowise, S. G. Hummel, and S. J. Rosner, “Low-resistance Ohmic conduction across compound semiconductor wafer-bonded interfaces”, Appl. Phys. Lett., 67, pp. 2060-2062, October 1995.
- [ 2 ] Z. L. Liao and D. E. Mull, “Wafer fusion: A novel technique for optoelectronic device fabrication and monolithic integration”, Appl. Phys. Lett., 56, pp.737-739, February 1990.
- [ 3 ] T. Akatsu, A. Plöbs, H. Stenzel, and U. Gösele, “GaAs wafer bonding by atomic hydrogen surface cleaning”, J. Appl. Phys., 86, pp.7146-7150, December 1999.
- [ 4 ] Y. S. Wu, R. S. Feigelson, R. K. Route, D. Zheng, L. A. Gordon, M. M. Fejer, and R. L. Byer, “Improved GaAs Bonding Process for Quasi-Phase-Matched Second Harmonic Generation”, J. Electrochem. Soc., 145, pp. 366-371, January 1998.
- [ 5 ] Donald A. Neamen, Semiconductor Physics & Devices, McGraw-Hill, New York, pp.11, 1998.
- [ 6 ] Mitsuo Fukuda, Optical Semiconductor Devices, John Wiley & Sons, Inc., p7, 1999.
- [ 7 ] Y. S. Wu, P. C. Liu, R. S. Feigelson, and R. K. Route, “High-temperature healing of interfacial voids in GaAs wafer bonding”, J. Appl. Phys., 91, pp.1973-1977, February 2002.
- [ 8 ] O. Oda, Holmes, H. Yamamoto, M. Seiwa, G. Kano, T. Inoue, M. Mori, H. Shinakura, and M. Oyake, “Defects in and device properties of semi-insulating GaAs”, Semicond. Sci. Technol., 7, pp.A215-A223, January 1992.
- [ 9 ] J. Lagowski, H.C. Gatos, J.M. Psrsey, K. Wada, “Origin of the 0.82-eV electron trap in GaAs and its annihilation by shallow donors”, Appl. Phys. Lett., 40, pp.342-344, February 1982.
- [ 10 ] D. E. Holems, R. T. Chen, K. R. Elliot, C. G. Kirkparick, and P. H. Wu, IEEE Trans. Electron Devices, ED-29, pp. 1045, 1982.
- [ 11 ] C. T. Foxton, J. A. Harvey, and B. A. Joyce, J. Phys. Chem. Solids, 34, pp.1693, 1973.
- [ 12 ] Z. L. Liao and D. E. Mull, “Wafer fusion: A novel technique for optoelectronic device fabrication and monolithic integration”, Appl. Phys. Lett., 56, pp.737-739, February 1990.

- [ 13 ] F. A. Kish, F. M. Steranka, D. C. DeFever, D. A. Vanderwater, K. G. Park, C. P. Kuo, T. D. Osentowski, M. J. Peanasky, R. M. Fletcher, D. A. Steigerwald, M. G. Craford, and V. M. Robbins, “Very high-efficiency semiconductor wafer-bonded transparent-substrate  $(\text{Al}_x\text{Ga}_{1-x})_{0.5}\text{In}_{0.5}\text{P}/\text{GaP}$  light-emitting diodes”, Appl. Phys. Lett., 64, pp.2839-2841, May 1994.
- [ 14 ] R. A. Smith, Semiconductor, Cambridge University Press, Cambridge, Ch.5, 1959.
- [ 15 ] Dieter K. Schroder, Semiconductor Material and Device Characterization, John Wiley & Sons, Inc., 2nd. Edition, p.100, 1998.
- [ 16 ] R. Holm, Electric Contacts Theory and Application, Springer-Verlag, New York ,NY, 1967.
- [ 17 ] R. Behrensmeier, H. G. Brion, H. Siethoff, P. Veysiere, and P. Haasen, “High temperature creep and transmission electron microscopy of GaAs”, Mater. Sci. Eng. A-Structural Materials Properties Microstructure & Processing, A137, pp.173-176, May 1991.
- [ 18 ] S. Guruswamy, R. S. Rai, K. T. Faber, and J. P. Hirth, “Deformation behavior of undoped and In-doped GaAs in the temperature range 700–1100 °C”, J. Appl. Phys., 62, pp.4130-4134, November 1987.
- [ 19 ] S. Guruswamy, R. S. Rai, K. T. Faber, J. P. Hirth, J. E. Clemans, S. McGuigan, R. N. Thomas, and W. Mitchel, “Influence of solute doping on the high-temperature deformation behavior of GaAs”, J. Appl. Phys., 65, pp.2508-2512, March 1989.
- [ 20 ] F. Shi, K. L. Chang, J. Epple, C. F. Xu, K. Y. Cheng, and K. C. Hsieh, “Characterization of GaAs-based *n-n* and *p-n* interface junctions prepared by direct wafer bonding”, J. Appl. Phys., 92, pp.7544-7549, December 2002.
- [ 21 ] H. Ouyang, J. H. Cheng, C. L. Lu and Y. S. Wu, Nano Lett., Submitted
- [ 22 ] A. Black, A. R. Hawkins, N. M. Margalit, D. I. Babić, A. L. Holmes, Jr., Y.-L. Chang, P. Abraham, J. E. Bowers, and E. L. Hu, “Wafer fusion: materials issues and device results”, IEEE J. Sel. Top. Quantum Electron., 3, pp.943-951, Jun. 1997.
- [ 23 ] Frank Shi, Scott MacLaren, Chaofeng Xu, K. Y. Cheng, and K. C. Hsieh, “Hybrid-integrated GaAs/GaAs and InP/GaAs semiconductors through wafer bonding

technology: Interface adhesion and mechanical strength”, J. Appl. Phys., 93, pp.5750-5756, May 2003.

[ 24 ] R. R. Vanfleet, M. Shverdin, J. Silcox, Z. H. Zhu, and Y. H. Lo, “Interface structures in GaAs wafer bonding: Application to compliant substrates”, Appl. Phys. Lett., 76, pp.2674-2676, May 2000.

[ 25 ] J. Rachmann and R. Biermann, “Concentration and diffusion of oxygen in GaAs”, Solid State Commun., 7, pp.1771-1774, December 1969.

[ 26 ] D. S. Ruby, K. Arai, and G. E. Stillman, “Deep-level electron traps in vapor phase epitaxial GaAs grown with oxygen injection”, J. Appl. Phys., 58, pp.825-830, July 1985.

[ 27 ] J. F. Woods, and N. G. Ainslie, “Role of Oxygen in Reducing Silicon Contamination of GaAs during Crystal Growth”, J. Appl. Phys., 34, pp.1469-1475, May 1963.

[ 28 ] R. H. Wallis, M. -A. di Forte Poission, M. Bonnet, G. Beuchet and J. -P. Duchemin, “Effect of oxygen injection during VPE growth of GaAs and  $Al^xGa_{1-x}As$ ”, Eighth Inst. Phys. Conf. Ser., 56, pp. 73-82, 1981.

