

# 國立交通大學

電機學院 電子與光電學程

碩士論文

可自動溫度補償 Self Refresh 對低功率動態隨機存取

記憶體影響之特性分析與量測方法

Auto Temperature Compensated Self Refresh

Characteristic Analysis and Testing Methodology for

Low Power DRAM

研究生：吳家仁

指導教授：郭浩中 博士

中華民國九十六年四月

可自動溫度補償 Self Refresh 對低功率動態隨機存取

記憶體影響之特性分析與量測方法

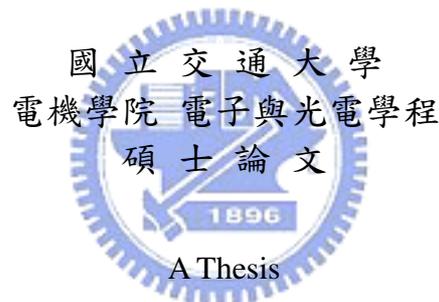
Auto Temperature Compensated Self Refresh  
Characteristic Analysis and Testing Methodology for  
Low Power DRAM

研究生：吳家仁

Student : Chia-Jen Wu

指導教授：郭浩中 博士

Advisor : Dr. Hao-Chung Kuo



Submitted to College of Electrical and Computer Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master of Science

in

Electronics and Electro-Optical Engineering

April 2007

Hsinchu, Taiwan, Republic of China

中華民國九十六年四月

# 可自動溫度補償 Self Refresh 對低功率動態隨機存取記憶體影響之特性分析與量測方法

學生：吳家仁

指導教授：郭浩中 博士

國立交通大學 電機學院 電子與光電學程碩士班

## 摘 要

近來，由於可攜帶(Portable)的電子產品越來越多，因而低功率消耗的電子零件規格也陸續被提出及應用。低功率動態隨機存取記憶體(DRAM)也不可免被制定低功率消耗的規格，而可自動溫度補償 Self Refresh(ATCSR)是目前世界各記憶體供應商用來降低動態隨機存取記憶體(DRAM)在“再補充”(Refresh)時消耗功率的新設計規格及應用。在本論文中將對以往的 Refresh 方式及 ATCSR 方法作比較，文中也會提到 ATCSR 的設計概念，我們是以一實際的電路並經過完整的半導體製程後，而透過電性的分析來了解此 ATCSR 設計的可行性，本論文最後會因 DRAM 的 ATCSR 觀念導入，而提出新的測試觀念及方法。

# Auto Temperature Compensated Self Refresh Characteristic Analysis and Testing Methodology for Low Power DRAM

Student : Chia-Jen Wu

Advisors : Dr. Hao-Chung Kuo

Degree Program of Electrical and Computer Engineering  
National Chiao Tung University

## ABSTRACT

In recent years, due to the increasing number of Portable electronic products, the specifications of electronic parts for low-power consumption have been proposed continuously for various applications. Inevitably, the specifications for low-power Dynamic Random Access Memory (DRAM) have also been established. The design of Auto Temperature Compensated Self Refresh (ATCSR) is a new design specification and application for memory suppliers in the world to reduce the power consumption of DRAM in refreshing. In this paper, the method of ATCSR is compared with traditional refreshing methods. The concepts for designing ATCSR will also be described. A real circuit after the complete manufacturing process of semi-conductor products is used for analyzing the electric characteristic to investigate the applicability of ATCSR. Finally, a new testing concept and testing method will be proposed by adopting the specifications of ATCSR in DRAM design.

## 誌 謝

在交大讀書的期間，我要感謝所有教過我的老師們，謝謝你們的教導。一邊工作一邊讀書的日子真的很辛苦，尤其當工作的壓力及急迫性增加時，往往會以工作為優先，而忽略了課業。這段期間一度有想放棄的念頭，但終究還是完成了。

感謝郭浩中老師這段期間來的指導，使我能順利畢業。而同時也要感謝公司，能夠在上班期間利用公司的資源，進行各種研究及實驗。

最後特別要我的家人，尤其是我的老婆江淑儀，謝謝你這幾年的支持及鼓勵，讓我能夠在無後顧之憂的情境下，順利完成此學業。



## 目錄

中文提要 .....	I
英文提要 .....	II
誌謝 .....	III
目錄 .....	IV
表目錄 .....	VI
圖目錄 .....	VII
<b>第一章 緒論</b> .....	1
1.1 研究動機與目的 .....	1
1.2 研究背景 .....	2
1.3 研究的方法及量測方法的描述 .....	6
<b>第二章 動態隨機存取記憶體介紹</b> .....	7
2.1 概要 .....	7
2.2 動態隨機存取記憶體單元 .....	8
2.3 Refresh 的基本工作原理 .....	8
2.4 TCSR 的簡介 .....	9
2.5 ATCSR 的簡介 .....	10
2.6 使用 Test Mode 的量測技術簡介 .....	13
<b>第三章 電路設計與電路模擬</b> .....	14
3.1 概要 .....	14
3.2 $I_{REF}$ (Refresh Current) 的模擬推導 .....	14
3.3 ATCSR 的設計概念及方法 .....	18
3.3.1 Refresh 週期以 Fuse 方式選擇的設計概念 .....	18
3.3.2 Refresh 週期以 TCSR 方式選擇的設計概念 .....	19
3.3.3 Refresh 週期以 ATCSR 方式選擇的設計與模擬 .....	20
<b>第四章 測試方法與量測的結果</b> .....	24
4.1 概要 .....	24
4.2 測試工具與測試環境的簡介 .....	24
4.3 測試方法與量測的結果 .....	26
4.3.1 電流的實際值的量測( $I_{REF}$ 、 $I_{OFF}$ 及 $I_{DC}$ ) .....	26
4.3.1.1 測試的目的與方法 .....	26
4.3.1.2 測試程式的撰寫 .....	27
4.3.1.3 量測的結果 .....	28
4.3.1.4 結果分析 .....	29
4.3.2 IC 內部振盪器(Oscillator)與 $V_{VTP}$ 的關係 .....	31
4.3.2.1 測試的目的與方法 .....	31
4.3.2.2 測試程式的撰寫 .....	32

4.3.2.3	量測的結果.....	33
4.3.2.4	結果分析.....	35
4.3.3	外部提供 Refresh 週期與 $I_{REF}$ 的關係.....	37
4.3.3.1	測試的目的與方法.....	37
4.3.3.2	測試程式的撰寫.....	38
4.3.3.3	量測的結果.....	39
4.3.3.4	結果分析.....	39
4.3.4	改變環境溫度 IC 內部振盪器的變化.....	40
4.3.4.1	測試的目的與方法.....	40
4.3.4.2	測試程式的撰寫.....	41
4.3.4.3	量測的結果.....	42
4.3.4.4	結果分析.....	43
4.3.5	保持時間(Retention Time)與溫度之間的關係.....	45
4.3.5.1	測試的目的與方法.....	45
4.3.5.2	測試程式的撰寫.....	46
4.3.5.3	量測的結果.....	47
4.3.5.4	結果分析.....	48
4.4	總結分析結果.....	49
<b>第五章</b>	<b>結論</b> .....	<b>52</b>
	<b>參考文獻</b> .....	<b>53</b>
	<b>簡歷</b> .....	<b>54</b>

## 表目錄

表 1.1	SDRAM TCSR 的 IDD6 工作電流的規格表.....	5
表 1.2	SDRAM PASR 工作電流規格表.....	5
表 2.1	Test Mode 及其目的表.....	12
表 3.1	IC 內部各產生器所 Charge 的電荷量(Q)的模擬資料表.....	16
表 3.2	ATCSR 各種 Refresh 的週期及其保持時間和 $I_{REF}$ 值的資料表.....	17
表 3.3	Refresh 週期與 Fuse 之間的關係.....	18
表 3.4	Refresh 週期與 EMRS Code 之間的.....	19
表 3.5	0°C/25°C/40°C/55°C/70°C/88°C 時振盪週期與 $V_{VTP}$ 模擬值對照表.....	23
表 4.1	章節 4.3.2 與章節 4.3.3 的 $I_{REF}$ 值比較表.....	39
表 4.2	不同的溫度下實際 IC 的振盪週期與模擬值的比較表.....	43
表 4.3	不同的溫度下調整後的振盪週期與模擬值的比較表.....	43
表 4.4	保持時間之最大值/平均值/最小值與溫度關係表.....	48
表 4.5	保持時間的模擬值、實際值、最小值及測試條件值比較表.....	50

## 圖目錄

圖 1.1	Auto Refresh 示意圖.....	2
圖 1.2	Self Refresh 示意圖.....	3
圖 1.3	SDRAM(Self Refresh)外部訊號與內部 Refresh 訊號的關係圖.....	4
圖 1.4	Pseudo SRAM 外部訊號與內部 Refresh 訊號的關係圖.....	4
圖 2.1	DRAM 單元(Trench) 截面構造圖.....	7
圖 2.2	Array & Cell 示意圖.....	7
圖 2.3	記憶體單元至感應放大器的電路架構.....	8
圖 2.4	感應放大器訊號放大模擬圖.....	9
圖 2.5	SDRAM EMRS Code 中對 TCSR 的定義.....	10
圖 2.6	外部溫度感應器與 SDR/DDR SDRAM 的關係圖.....	10
圖 2.7	SDRAM EMRS Code 中對 ATCSR 的定義.....	11
圖 2.8	SDR/DDR SDRAM 內部溫度感應器與系統之間的關係圖.....	12
圖 2.9	Self Refresh 模式下 TCSR 與 Refresh 週期的關係圖.....	12
圖 2.10	Self Refresh 模式下 ATCSR 與 Refresh 週期的關係圖.....	12
圖 3.1	Auto Refresh 週期( $t_1$ )及平均電流( $I_1$ )的關係圖.....	15
圖 3.2	Self Refresh 週期( $t_2$ )及平均電流( $I_2$ )的關係圖.....	15
圖 3.3	Word Line 的動作與內部電流消耗的模擬圖.....	16
圖 3.4	Fuse 與 Refresh 週期選擇電路關係圖.....	18
圖 3.5	TCSR 中 MOS 電晶體 與 Refresh 週期選擇電路關係圖.....	19
圖 3.6	ATCSR 系統設計電路架構圖.....	20
圖 3.7	0°C/25°C/40°C/55°C/70°C/88°C/125°C 時振盪器的振盪週期模擬值.....	21
圖 3.8	溫度感應器電路(Thermometer Circuit)架構圖.....	22
圖 3.9	0°C/25°C/40°C/55°C/70°C/88°C/125°C 時 $V_{VTP}$ 的電壓模擬值.....	22
圖 3.10	Test Mode(tmoscmon/tmrefmon)電路架構.....	23
圖 4.1	測試機台(1) 及針測卡(Probe Card)及針測機(Prober)圖.....	25
圖 4.2	測試機台(2)、Hi-Fix 及處理機(Handler)圖.....	25
圖 4.3	IDD6 量測 示意圖.....	26
圖 4.4	$I_{OFF}$ 及 $I_{DC}$ 量測 示意圖.....	26
圖 4.5	量測 IDD6 的主程式.....	27
圖 4.6	量測 IDD6 的 Pattern 程式.....	27
圖 4.7	量測 $I_{OFF}$ 及 $I_{DC}$ 的 Pattern 程式.....	27
圖 4.8	IDD6 與 VDD(Power Supply)的關係圖.....	28
圖 4.9	$I_{OFF} + I_{DC}$ 與 VDD(Power Supply)的關係圖.....	28
圖 4.10	$I_{REF}$ 與 VDD(Power Supply)的關係圖.....	28
圖 4.11	IDD6 與 內部 DC Level 值調整前及調整後的曲線分佈圖.....	29
圖 4.12	IDD6 與 溫度 90°C、25°C 及 -30°C 時的曲線分佈圖.....	30

圖 4.13	為振盪器振盪訊號量測 示意圖.....	31
圖 4.14	在 TMVTP 變化下 IDD6 量測 示意圖.....	31
圖 4.15	TMVTP 變化下 IDD6 的量測主程式.....	32
圖 4.16	量測振盪週期的 Pattern 程式.....	32
圖 4.17	$V_{VTP}=0.0V$ (Oscillator Period= $15.6\mu s$ )示波器圖.....	33
圖 4.18	$V_{VTP}=0.1V$ (Oscillator Period= $15.6\mu s$ )示波器圖.....	33
圖 4.19	$V_{VTP}=0.2V$ (Oscillator Period= $15.4\mu s$ )示波器圖.....	33
圖 4.20	$V_{VTP}=0.3V$ (Oscillator Period= $15.6\mu s$ )示波器圖.....	33
圖 4.21	$V_{VTP}=0.4V$ (Oscillator Period= $15.6\mu s$ )示波器圖.....	33
圖 4.22	$V_{VTP}=0.5V$ (Oscillator Period= $16.2\mu s$ )示波器圖.....	33
圖 4.23	$V_{VTP}=0.6V$ (Oscillator Period= $17.6\mu s$ )示波器圖.....	33
圖 4.24	$V_{VTP}=0.7V$ (Oscillator Period= $19.4\mu s$ )示波器圖.....	33
圖 4.25	$V_{VTP}=0.8V$ (Oscillator Period= $23.2\mu s$ )示波器圖.....	34
圖 4.26	$V_{VTP}=0.9V$ (Oscillator Period= $32.8\mu s$ )示波器圖.....	34
圖 4.27	$V_{VTP}=1.0V$ (Oscillator Period= $46.4\mu s$ )示波器圖.....	34
圖 4.28	$V_{VTP}=1.1V$ (Oscillator Period= $56.4\mu s$ )示波器圖.....	34
圖 4.29	$V_{VTP}=1.2V$ (Oscillator Period= $60.4\mu s$ )示波器圖.....	34
圖 4.30	$V_{VTP}=1.3V$ (Oscillator Period= $60.8\mu s$ )示波器圖.....	34
圖 4.31	$V_{VTP}=1.4V$ (Oscillator Period= $60.8\mu s$ )示波器圖.....	34
圖 4.32	振盪週期 與 $V_{VTP}$ 的關係曲線圖.....	35
圖 4.33	$I_{REF}$ 與 $V_{VTP}$ 的關係曲線圖.....	35
圖 4.34	振盪週期 & $I_{REF}$ 與 $V_{VTP}$ 的關係曲線圖.....	36
圖 4.35	在外部 Refresh 週期訊號變化下 IDD6 的量測示意圖.....	37
圖 4.36	外部 Refresh 週期訊號變化下 IDD6 的量測主程式.....	38
圖 4.37	產生外部 Refresh 週期的 Pattern 程式.....	38
圖 4.38	在外部 Refresh 週期的變化下 $I_{REF}$ 值與 Refresh 週期的關係曲線圖.....	39
圖 4.39	在環境溫度變化下振盪器振盪訊號量測 示意圖.....	40
圖 4.40	在環境溫度變化下 IDD6 量測 示意圖.....	40
圖 4.41	在環境溫度變化下 振盪器振盪訊號的量測主程式.....	41
圖 4.42	量測振盪週期的 Pattern 程式.....	41
圖 4.43	溫度 $25^{\circ}C$ (Oscillator Period = $24.6\mu s$ ) 示波器圖( $V_{VTP}$ 調整前).....	42
圖 4.44	溫度 $45^{\circ}C$ (Oscillator Period = $22.6\mu s$ ) 示波器圖( $V_{VTP}$ 調整前).....	42
圖 4.45	溫度 $70^{\circ}C$ (Oscillator Period = $15.8\mu s$ ) 示波器圖( $V_{VTP}$ 調整前).....	42
圖 4.46	溫度 $90^{\circ}C$ (Oscillator Period = $15.2\mu s$ ) 示波器圖( $V_{VTP}$ 調整前).....	42
圖 4.47	溫度 $25^{\circ}C$ (Oscillator Period = $40.2\mu s$ ) 示波器圖( $V_{VTP}$ 調整後).....	44
圖 4.48	溫度 $45^{\circ}C$ (Oscillator Period = $37.2\mu s$ ) 示波器圖( $V_{VTP}$ 調整後).....	44
圖 4.49	溫度 $70^{\circ}C$ (Oscillator Period = $25.2\mu s$ ) 示波器圖( $V_{VTP}$ 調整後).....	44
圖 4.50	溫度 $90^{\circ}C$ (Oscillator Period = $15.6\mu s$ ) 示波器圖( $V_{VTP}$ 調整後).....	44

圖 4.51	調整後的振盪週期 & $I_{REF}$ 與 $V_{VTP}$ 的關係曲線圖.....	44
圖 4.52	保持時間(Retention Time)與溫度之間的量測流程圖.....	45
圖 4.53	保持時間(Retention Time)的量測主程式.....	46
圖 4.54	量測保持時間 (Retention Time) 的 Pattern 程式.....	46
圖 4.55	保持時間(Retention Time)與溫度關係之數量曲線分佈圖.....	47
圖 4.56	保持時間之最大值/平均值/最小值與溫度關係圖.....	48
圖 4.57	整片晶片 Row Spare Line 的使用率與數量分布統計圖.....	51
圖 4.58	整片晶片 Row Spare Line 的使用率與數量分布統計圖.....	51



# 第一章 緒 論

## 1.1 研究動機與目的

近幾年，電子產品的應用日新月異，尤其是易於攜帶(Portable)的電子產品，諸如：手機、PDA、數位照相機、USB 界面的硬碟等等電子產品。而大多數攜帶式的電子產品對於其功率消耗(Power Consumption)要求非常嚴格，也就是說功率消耗要求愈來愈低，以利攜帶式電子產品在現有的電源(電池)下能使用最久的時間，諸如：手機的待機時間等等。近來，動態隨機存取記憶體的容量(Density)愈來愈大但功率消耗卻被要求愈來愈低，諸如：IDD1(Operation Current)及 IDD6(Self Refresh Current)。動態隨機存取記憶體(DRAM)因其結構是由一個 MOS 電晶體(Transistor)和一個電容(Capacitor)構成一個記憶體單元(Cell)，而此電容最大的問題就是漏電(Leakage)的問題，因此動態隨機存取記憶體必須在固定的時間內對此電容進行“Refresh(再補充)”，以確保記憶體單元內部的資料不流失。

目前，市場上動態記憶體的主流電子元件有同步動態隨機存取記憶體(Synchronous DRAM，其中包含 SDR(Single Data Rate) SDRAM 和 DDR(Double Data Rate) SDRAM)、虛擬靜態隨機存取記憶體(Pseudo SRAM)及新興的動態隨機存取記憶體電子元件-- CellularRAM (手機上應用的記憶體規格，其主要結合同步動態隨機存取記憶體(SDRAM)及虛擬靜態隨機存取記憶體(PSRAM)的規格)。這些記憶體均需要 Refresh 來保持記憶體單元內部的資料，而其差異在於 Refresh 的方式是 Self Refresh(自我式再補充)或 Hidden Refresh(隱藏式再補充)的不同。由於 Refresh 的功能對於動態隨機存取記憶體是如此的重要及不可或缺。因此興起學生對於 Refresh 的功能及如何降低 Refresh 時的功率消耗之研究動機。

## 1.2 研究背景

早期的動態隨機存取記憶體以 FPM/EDO 為主，而其應用主要用於個人電腦(PC)上的記憶體模組(Memory Module)及一些支援 PC 的硬體設備，如：硬碟、CDROM 等等。而這些硬體設備的電源可由源源不絕的外界電源提供，因此動態隨機存取記憶體沒有斷電的危機，而且功率消耗量也沒有如此嚴格的被要求。早期的動態隨機存取記憶體 Refresh 方式有 CBR Refresh(CAS Before RAS Refresh)及 ROR Refresh(RAS Only Refresh)兩種(此兩種 Refresh 每下一指令就做一次 Refresh)，此兩種 Refresh 需要有計時裝置或機制來計時何時該 Refresh。因此此時期的 Refresh 的設計比較純粹是為 Refresh 記憶體內部資料的功能而已。而且此時期動態隨機存取記憶體的工作電壓為 5 伏特(V)，而工作電流動輒超過 100 毫安培(mA)。

然而，進入了同步動態隨機存取記憶體(SDRAM)時期時，動態隨機存取記憶體的工作電壓降為 3.3 伏特(V)，甚至降為 1.8 伏特(V)，而工作電流降至 50 毫安培(mA)以下。功率、電壓與電流的關係如(1-1)關係式：

$$P = V \times I \quad (1-1)$$

工作電壓及工作電流均明顯的降低，整體的功率消耗也明顯下降很多。動態隨機存取記憶體 Refresh 方式也有明顯的改變，除了原先的 CBR Refresh(其名字改為 Auto Refresh)的功能仍存在外，而另外增加了 Self Refresh 的功能。此功能的目的是當系統對同步動態隨機存取記憶體不做任何存取時，而又要記憶體資料長時間保存住，以利往後的再使用。圖 1.1 及圖 1.2 為 Auto Refresh 和 Self Refresh 的示意圖。

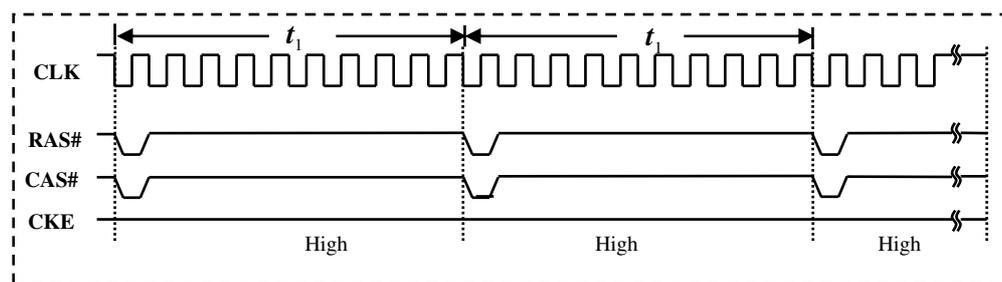


圖 1.1 : Auto Refresh 示意圖

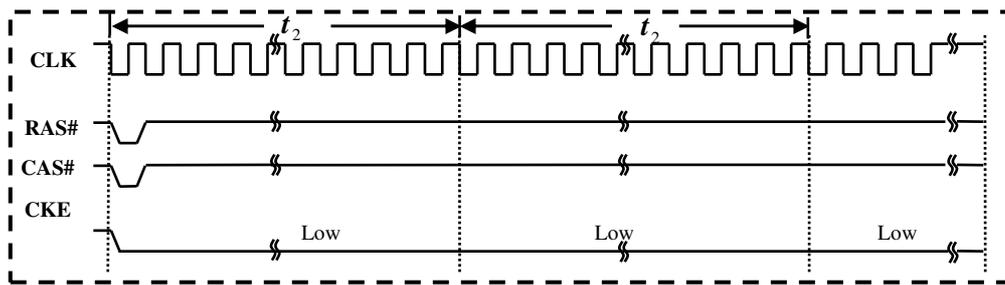


圖 1.2 : Self Refresh 示意圖

Auto Refresh 與 Self Refresh 在電流消耗量有非常大的差異，其中  $IDD5$  代表 Auto Refresh 的電流消耗量， $IDD6$  代表 Self Refresh 的電流消耗量。以 128Mb 的 SDRAM 為例， $IDD5$  的規格為 225 mA (頻率為 133Mhz 時)，而  $IDD6$  為 3 mA。其中的差異在於動態隨機存取記憶體內部的 Refresh 頻率，如圖 1.1 及圖 1.2 中的  $t_1$  和  $t_2$ 。 $t_1$  為 60 ns，而  $t_2$  為 15.6  $\mu$ s。由此可知 Self Refresh 模式下，其功率消耗量相對比 Auto Refresh 低很多。在一般的電子產品的使用時，其實待機時間(Standby)往往超過總使用時間的 70%。因此 Self Refresh 的功率消耗更顯得格外重要。

至於現今市場上動態記憶體的主流元件還有虛擬靜態隨機存取記憶體 (Pseudo SRAM)及 CellularRAM，此兩種記憶體使用的 Refresh 方式為 Hidden (隱藏式) Refresh。此方式與 Self Refresh 相似，不同點在於不需要下任何 Refresh 指令，由記憶體內部自行產生 Refresh 的訊號及功能。圖 1.3 及圖 1.4 為 SDRAM、Pseudo SRAM 外部訊號與內部 Refresh 訊號的關係示意圖。

目前，在新一代 SDRAM 的 JEDEC 標準規格中有溫度補償 Self Refresh(TCSR) 的功能，此功能是以外部的溫度感應器(Thermometer)來感應外部溫度的變化進而控制記憶體內部 Refresh 的頻率，其目的是可降低功率消耗。溫度補償 Refresh 可分為 15°C、45°C、70°C 及 85°C 四種溫度補償 Refresh 的頻率，而其  $IDD6$  工作電流規格如表 1.1。

由溫度補償 Refresh 的觀念加上 Hidden(隱藏式) Refresh 的功能需求，演變出另一個新的溫度補償 Self Refresh 的設計概念：可自動溫度補償 Self Refresh

(Auto Temperature Compensated Self Refresh(ATCSR))，其基本概念是內建一組溫度感應器(Thermometer)電路，直接感應內部溫度的變化進而自動控制記憶體內部 Refresh 的頻率。其 ATCSR 功能可改善及以利降低 Hidden(隱藏式) Refresh 的頻率，以有效降低記憶體的功率消耗。

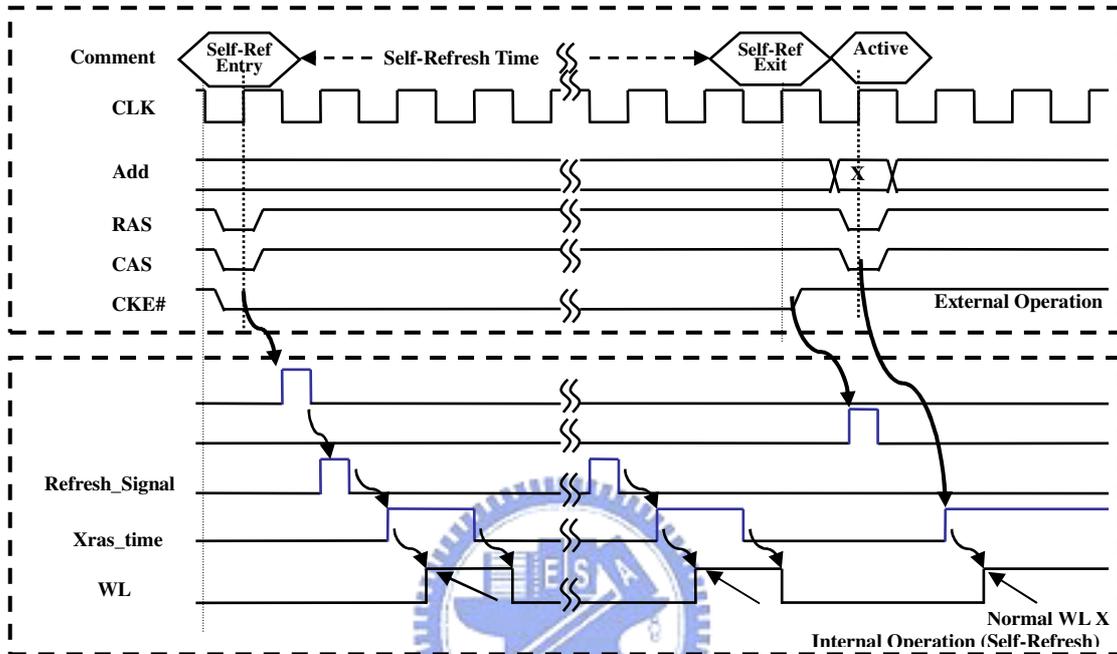


圖 1.3 : SDRAM(Self Refresh) 外部訊號與內部Refresh 訊號的關係示意圖

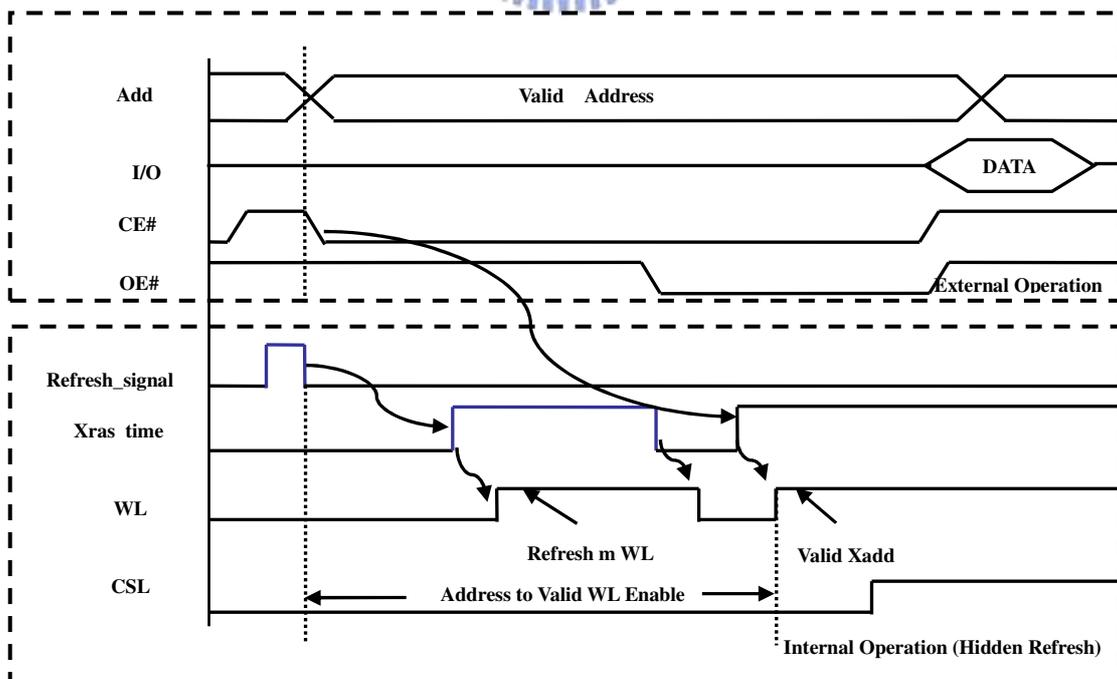


圖 1.4 : Pseudo SRAM 外部訊號與內部Refresh 訊號的關係示意圖

表1.1 :SDRAM TCSR 的 IDD6 工作電流的規格表

供應商	型號	工作電壓(V)	TCSR 的 IDD6 工作電流值(μA)			
			85°C	70°C	45°C	15°C
Samsung	K4M28163PH	1.7~1.95	200	-	150	-
Hynix	HY5S5B6GLF	1.7~1.95	400	-	200	-
Micron	MT48H8M16LF	1.7~1.95	200	160	140	120
Infineon	HYB18L128160B	1.65~1.95	365	260	185	165

在 SDR SDRAM 的規格中，有提供 PASR(Partial Array Self Refresh)的功能。此功能是在 Self Refresh 的模式下只針對部分特別的區域做 Refresh。此功能可以更節省功率的消耗。搭配 TCSR 溫度環境，其 PASR 工作電流規格如表 1.2。

表1.2 :SDRAM PASR工作電流規格表

供應商	型號	工作電壓	溫度	PASR 工作電流值(μA)			
				4 Bank	2 Bank	1Bank	1/2 Bank
Samsung	K4M28163PH	1.7~1.95V	85°C	200	160	140	-
			70°C	-	-	-	-
			45°C	100	90	85	-
			15°C	-	-	-	-
Hynix	HY5S5B6GLF	1.7~1.95V	85°C	400	280	200	-
			70°C	-	-	-	-
			45°C	200	140	100	-
			15°C	-	-	-	-
Micron	MT48H8M16LF	1.7~1.95V	85°C	200	160	130	120
			70°C	160	130	120	110
			45°C	140	120	110	100
			15°C	120	110	100	90
Infineon	HYB18L128160B	1.65~1.95V	85°C	365	285	245	-
			70°C	260	210	190	-
			45°C	185	155	145	-
			15°C	165	140	130	-

### 1.3 研究的方法及量測方法的描述

目前，可自動溫度補償 Self Refresh (ATCSR)功能應用於動態隨機存取記憶體，也是這兩、三年來動態隨機存取記憶體供應商陸續提出及供應低功率動態隨機存取記憶體產品時，所提供的另一種設計方法。在本篇論文裏，我們提出一個 ATCR 設計及量測方法，它主要是以一個已驗證過及量產的 32MB SDRAM 動態記憶體為基礎，內建一個溫度感應器(Thermometer)及以動態 Refresh 方法來驗證 ATCSR 設計的可行性。並利用設計的技巧(Test Mode 的應用)將 IC 內部的訊號傳導至外部以利於測試機台的量測及資料比對。我們將經由程式的模擬及實際的產品來驗證此設計的可行性。

本篇論文主要分為五個章節，第一章是緒論，主要是描述本論文研究的動機與目的、研究背景及論文研究的方法及量測方法的簡單敘述。第二章是動態隨機存取記憶體介紹，主要是介紹一些動態隨機存取記憶體元件特性、ATCSR 設計概念及量測的方法，如：記憶體單元的架構及 Refresh 工作原理，TCSR 與 ATCSR 的介紹及應用 Test Mode 的量測技術。第三章是電路設計及電路模擬，在這一章，我們會介紹 ATCSR 的架構，然後介紹模擬資料及結果。第四章是測試方法及量測的結果，在這一章我們將比較量測的結果與模擬結果來驗證我們所提出的 ATCSR 設計的可行性。第五章是結論的部份，在這一章節裡面我們會針對整篇論文做一個總結。

## 第二章 動態隨機存取記憶體介紹

### 2.1 概要

在這一章，我們將先介紹一些動態隨機存取記憶體元件特性、Refresh 的基本工作原理、TCSR 及 ATCR 的簡介及量測的方法的探討。首先，我們將就動態隨機存取記憶體單元說起，其中包括的動態隨機存取記憶體單元架構及工作原理，接下來我們會討論 TCSR 及 ATCR 的基本原理，它是本論文的基礎。最後我們提出量測的方法。

### 2.2 動態隨機存取記憶體單元(DRAM Cell Unit)

動態隨機存取記憶體單元，是由一個 MOS 電晶體( Transistor)和一個電容(Capacitor)所構成的記憶體單元，如圖 2.1: DRAM 單元(Trench) 截面構造圖、圖 2.2: Array & Cell 示意圖。

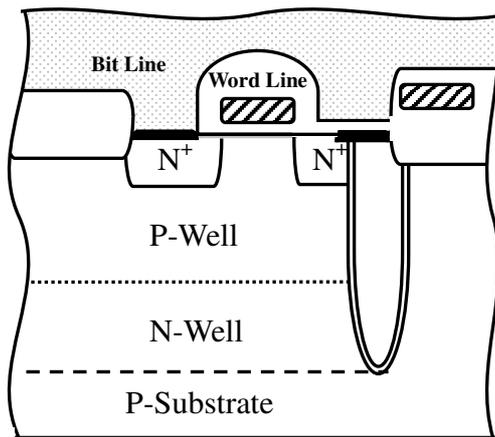


圖2.1 : DRAM 單元(Trench) 截面構造圖

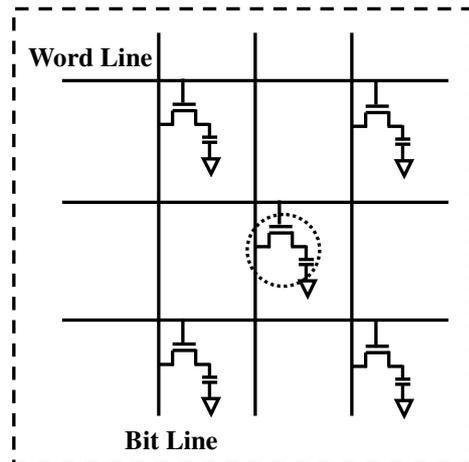


圖2.2 : Array & Cell 示意圖

由於記憶體單元中的電容(Capacitor)會隨時間的增長而有漏電(Leakage)的特

性，溫度越高電容的漏電問題越顯著，此特性關係到動態隨機存取記憶體的資料保持時間(Data Retention Time)，因此記憶體必須在規定的時間(Refresh Time)前完成對所有記憶體單元 Refresh 過一次。

### 2.3 Refresh 的基本工作原理

目前，以市場上 DRAM 來說，DDR SDRAM、SDR SDRAM 及 PSRAM 為其主流，而其 Refresh 的方式，可分為：Auto Refresh 及 Self Refresh 兩種，而 PSRAM 的 Refresh 方式(Hidden Refresh)可歸類為 Self Refresh。

不管 Auto Refresh 或 Self Refresh，其 Refresh 的基本工作原理是相同，原理是將選定的 Word Line(Row Address) 開啟，其電容微量的電壓會透過記憶體單元的 MOS 電晶體感應到事先已 Equalization ( $\frac{1}{2}VDD$ ) 的 Bit Line，進而感應在 Bit Line 另一端所接的感應放大器(Sense Amplifier)，感應放大器將 Bit Line 上微量的電壓放大為“1” (VDD) 或“0” (VSS)，再透過 Bit Line 將為“1” (VDD) 或“0” (VSS) 的電壓“重新”寫回原先的電容內，再關閉選定的 Word Lin(Row Address)。此一連串的動作即為 Refresh 的基本工作原理，圖 2.3 和圖 2.4 為記憶體單元至感應放大器的電路架構示意圖及感應放大器訊號放大模擬圖。

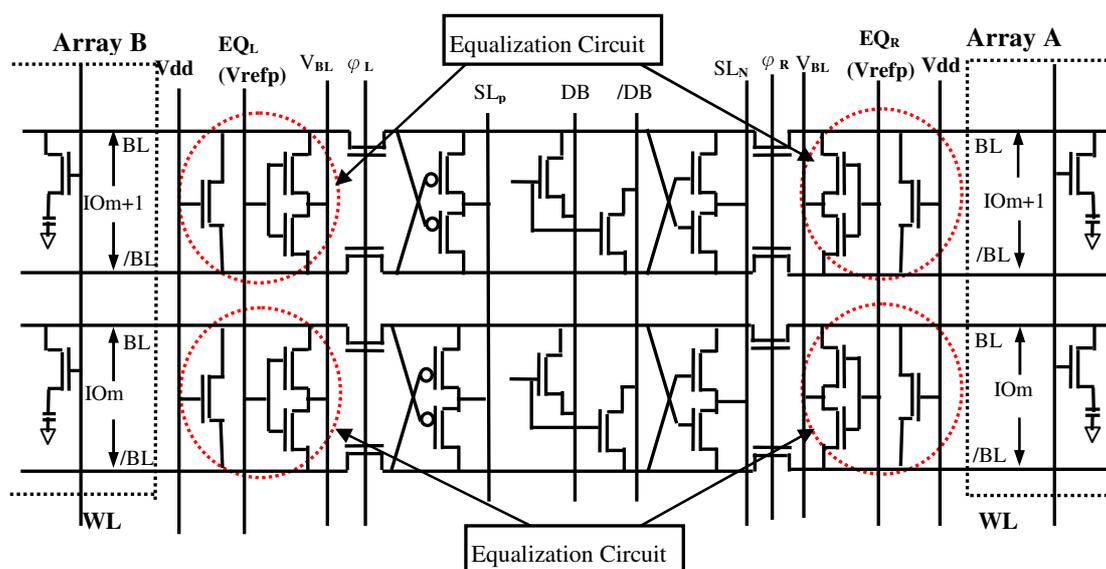


圖2.3：記憶體單元至感應放大器的電路架構示意

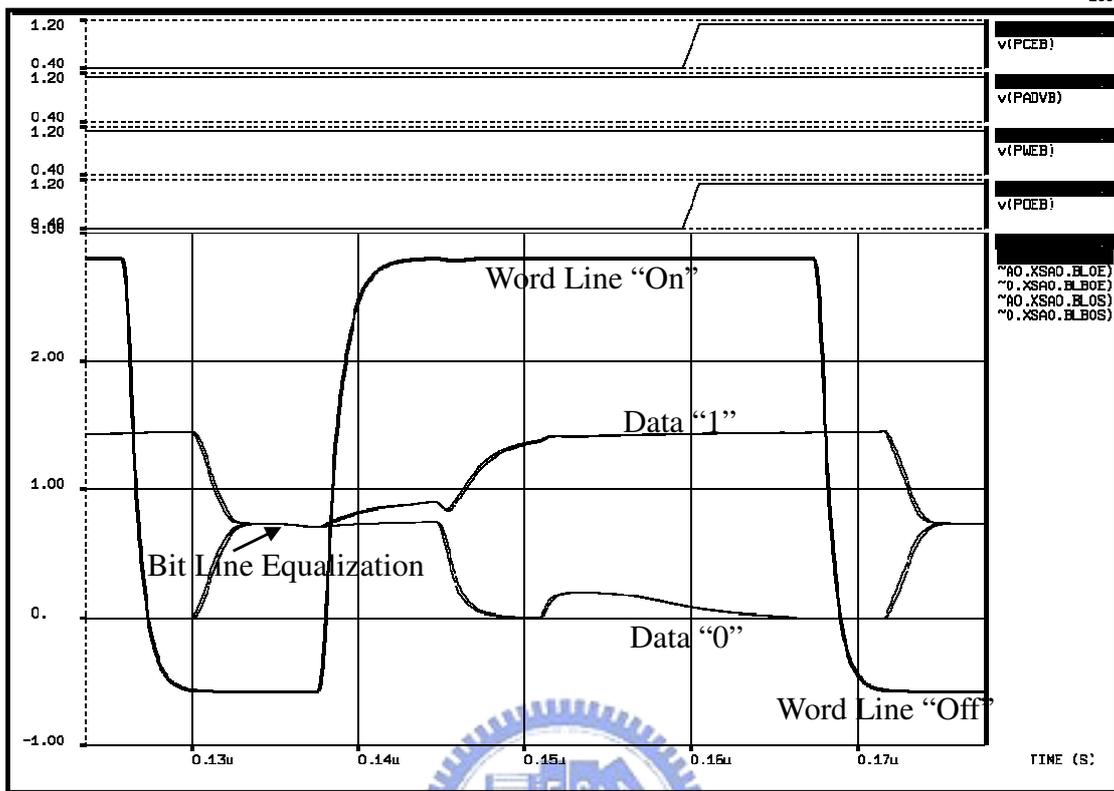


圖2.4：感應放大器訊號放大模擬圖

## 2.4 TCSR 的簡介

圖 2.5 為目前業界所使用的 SDR SDRAM EMRS Code 中對 TCSR 的定義。其 TCSR 為 2 個 Bit 所構成的，依據外部的所感應到的溫度在 EMRS 模式下改變 A3 及 A4 的 Code(目前被訂定使用的溫度有 15°C、45°C、70°C 及 85°C 四種溫度)，即改變 IC 內部 Refresh 的頻率，進而改變 IC 的功率消耗。而使用其 TCSR 功能時，系統的設計考量上需外部設計一個溫度感應器(Thermometer)來感應 IC 外部溫度的變化進而控制記憶體內 Refresh 的頻率，如圖 2.6:外部溫度感應器與 SDR/DDR SDRAM 的關係 示意圖。

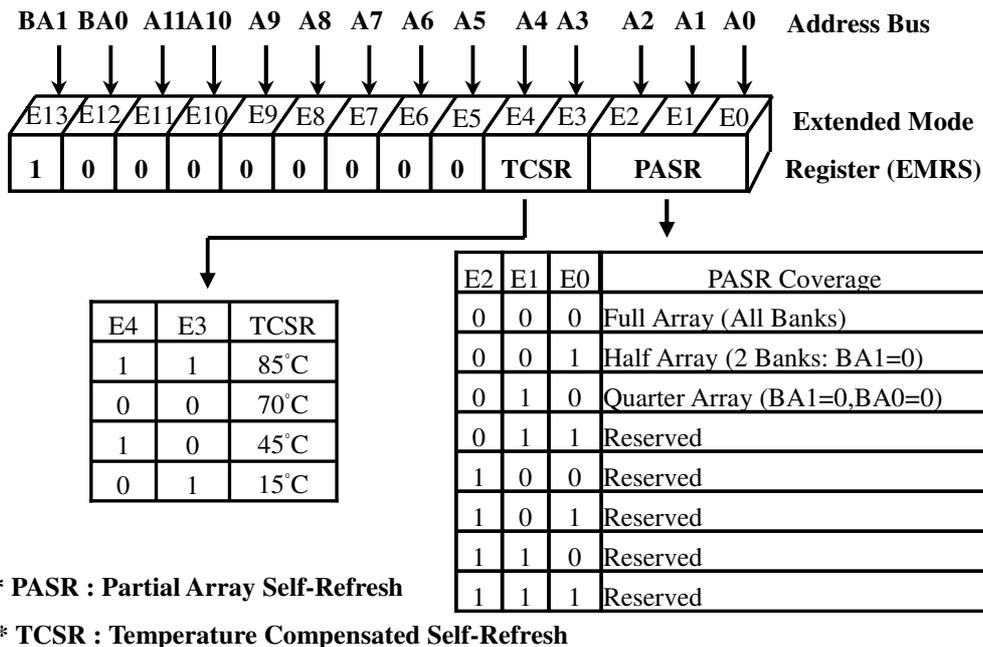


圖2.5 : SDRAM EMRS Code中對 TCSR 的定義

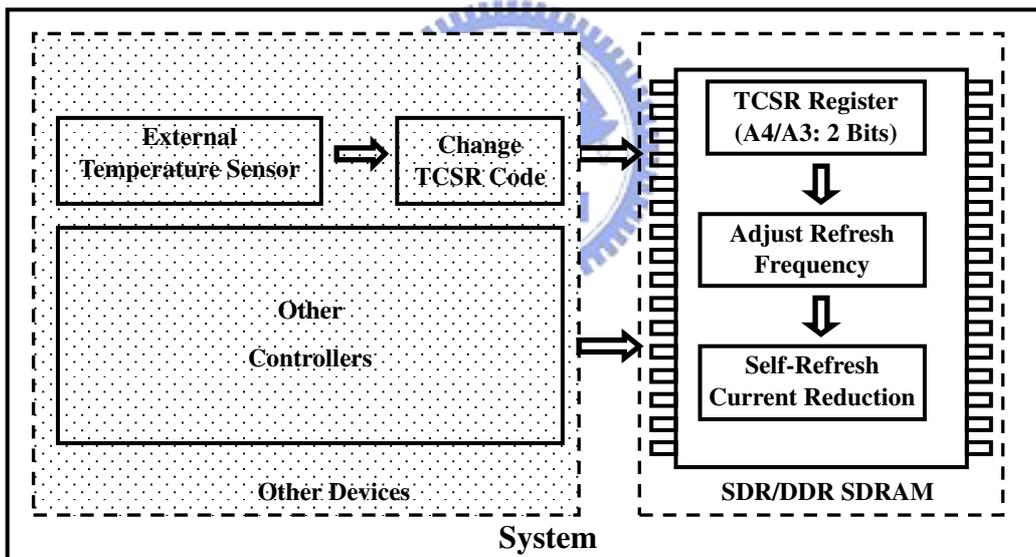


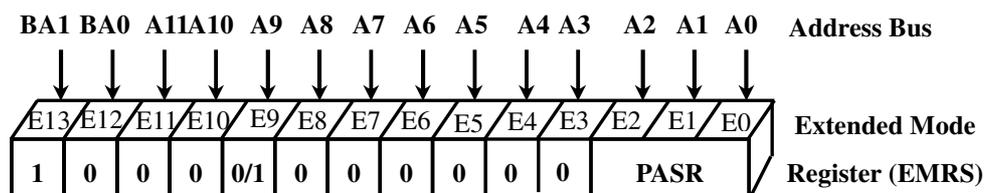
圖2.6 : 外部溫度感應器與SDR/DDR SDRAM的關係 示意圖

## 2.5 ATCSR 的簡介

目前業界對於 ATCSR 的功能提供已漸漸普及尤其是在可攜帶型(Mobile)的系統上格外重要，其考量點在於如何減少功率的消耗。ATCSR 的原理與 TCSR 方法類似，其差異點在於將用於 TCSR 外部的溫度感應器內建至 IC 內部(On-Die Temperature Sensor)，直接感應 IC 內部溫度的變化而直接控制記憶體內 Refresh

的頻率，達到即時(Real Time)降低功率的消耗。目前所使用的 SDR SDRAM EMRS Code 中對 ATCSR 的定義，有業界是採用不定義 EMRS Code 而直接由 IC 內部自動運作 ATCSR 的功能。而有其他業界則是專對 ATCSR 提出如圖 2.7 的 EMRS Code 的定義。以 A9 為“0”或“1”做為 ATCSR 開啟(Enable)或關閉(Disable)的選擇。圖 2.8 為 SDR/DDR SDRAM 中的內部溫度感應器與系統之間的關係 示意圖。

圖 2.9 及圖 2.10 是用來解釋 SDR/DDR SDRAM 的 TCSR 及 ATCSR 功能在 Self Refresh 模式下的運作模式。在圖 2.9 中 TCSR 的 Refresh 週期並不因溫度的改變而改變，而均固定以  $T_1$  週期對記憶體 Refresh 一次，一般來說  $T_1$  的週期被設計為  $15.6\mu s$ 。在圖 2.10 中 ATCSR 的 Refresh 週期則會隨著溫度的變化而變化， $T_1$ 、 $T_2$  及  $T_3$  是在不同溫度下內部溫度感應器感應到溫度而給予的不同 Refresh 週期。此 Refresh 的頻率會隨著溫度升高而增快。例如當溫度  $90^\circ C$  時 Refresh 週期為  $15.6\mu s$ ，而溫度降至  $60^\circ C$  時 Refresh 週期被調整為  $64\mu s$ ，若溫度降至  $25^\circ C$  時 Refresh 週期將被調整至  $128\mu s$ 。即時(Real Time)反映 Refresh 週期確實能降低功率的消耗，下面幾個章節會利用公式及實體量測來驗證。



E9	ATCSR
0	Enable
1	Disable

E2	E1	E0	PASR Coverage
0	0	0	Full Array (All Banks)
0	0	1	Half Array (2 Banks: BA1=0)
0	1	0	Quarter Array (BA1=0,BA0=0)
0	1	1	Reserved
1	0	0	Reserved
1	0	1	Reserved
1	1	0	Reserved
1	1	1	Reserved

\*\* PASR : Partial Array Self-Refresh

\*\*A TCSR : Auto Temperature Compensated Self-Refresh

圖 2.7 : SDRAM EMRS Code 中對 ATCSR 的定義

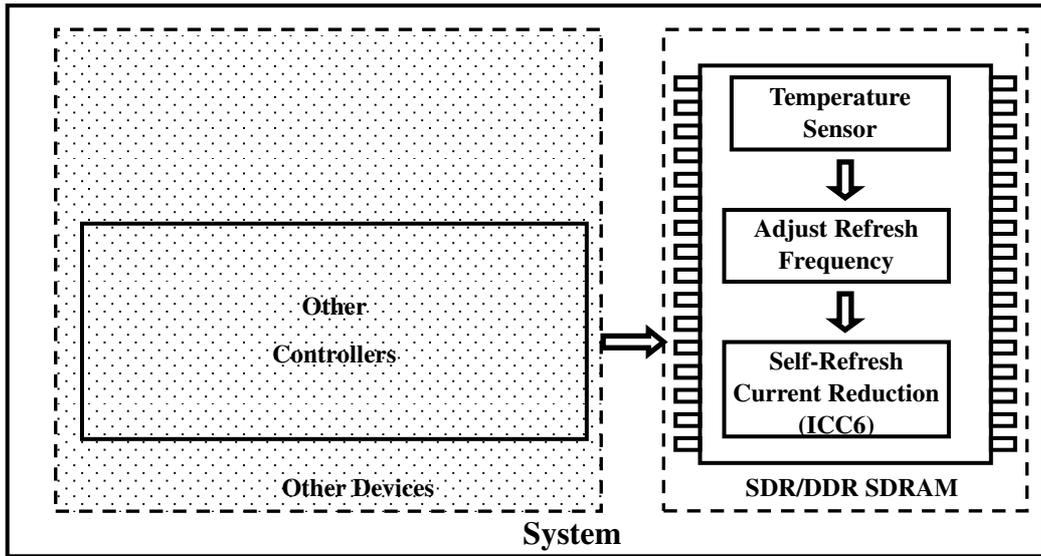


圖2.8：SDR/DDR SDRAM內部溫度感應器與系統之間的關係 示意圖

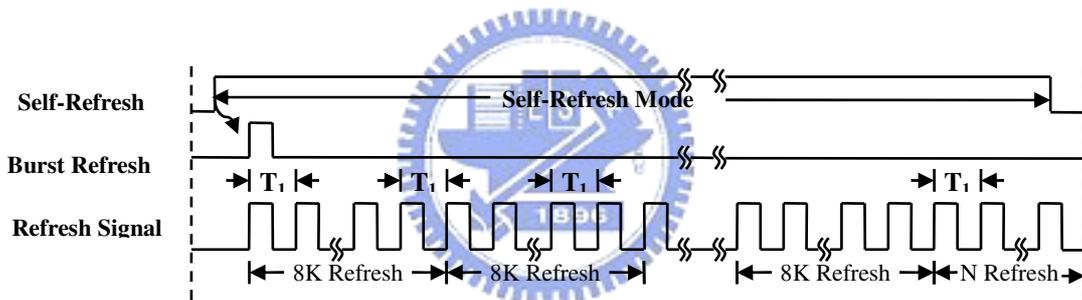


圖2.9：Self Refresh模式下 TCSR與Refresh週期的關係 示意圖

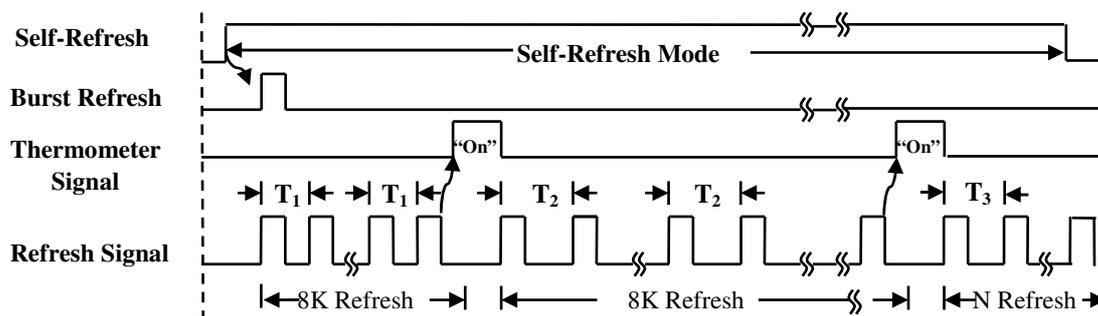


圖2.10：Self Refresh模式下 ATCSR與Refresh週期的關係 示意圖

## 2.6 使用 Test Mode 的量測技術簡介

目前 SDRAM 是利用 Mode Register Select(MRS)的方法將指定的碼(Code)寫入記憶體中，寫入碼(Code)包含何種 CAS Latency、何種 Burst Length 等等資料，使得記憶體知道目前使用者的目的而進行使用者的指定動作。碼(Code)的編輯是利用記憶體的位址(Address)來編碼，以 128Mb(共有 14 個位址:A0~A13)的 SDRAM 為例，如只寫入 CAS Latency 為”2”及 Burst Length 為”4”，則以 2 進位表示碼(Code)為”00000000100100”。本章節所討論的 Test Mode 是利用 JEDEC 已指定的碼(Code)以外的碼(Code)來執行設計及工程分析的目的。表 2.1 列出本論文研究 ATCSR 量測時所使用的 Test Mode 及其目的。使用 Test Mode 量測時是利用 SDRAM 現有的 DQM0 及 DQM1 腳位作為訊號或電壓的輸入或輸出的路徑。

表2.1：Test Mode及其目的表

Test Mode 名稱	目的	腳位(輸入/輸出)
TMREFDIS	取消 IC 內部 Refresh 的功能	-
TMPADREF	使用外部訊號控制 IC 內部 Refresh 的週期	DQM0(輸入)
TMOSCMON	觀察 IC 內部振盪器(Oscillator)的週期	DQM1(輸出)
TMVTP	調整振盪器(Oscillator)的偏壓電流	DQM0(輸入)

## 第三章 電路設計與模擬

### 3.1 概要

首先，本論文以降低功率的消耗為目的，而以 ATCSR 為研究的方向。因此本章節會從功率消耗的啟發點，先說明功率消耗與 Refresh 週期的關係，並以模擬推導，以了解 Refresh 週期與消耗功率的關係，並深入了解 Refresh 週期與整個 IC 所有單元(Cell) Refresh 一次所需要的時間之關係。這可讓我們了解 Refresh 週期的設計是有極限，而非隨心所欲、無止境的降低 Refresh 週期以達到功率的消耗。再下一單元會介紹 ATCSR 的設計概念、方法及電路模擬的結果。

### 3.2 $I_{REF}$ (Refresh Current)的模擬推導

在公式推導前，先讓我們了解推導的標的是什麼？是  $I_{DD6}$ (Self refresh Current)中的  $I_{REF}$  (Refresh Current)，因  $I_{DD6}$  其實包含  $I_{REF}$  (Refresh Current)、 $I_{OFF}$  (Junction Leakage)及  $I_{DC}$  (DC Current) 三種電流。製程的好壞攸關  $I_{OFF}$  值的高低，而半導體的特性說明了溫度越高則 Junction Leakage 的現象越明顯，因  $I_{OFF}$  值隨著溫度升高其值越大，因此溫度固定下(如 90°C)  $I_{OFF}$  值也是固定值，且其值由半導體製造商(Fabricator)提供其經驗值。至於  $I_{DC}$  值是當 IC Power On 後 IC 內各種內部產生器產生所需要的電壓值( $V_{PP}$ (Word Line “ON” 電壓)、 $V_{LOW}$  (Word Line “OFF”電壓)、 $V_{REF}$ (參考電壓)、 $V_{BB}$ (電晶體的偏壓(Bias)電壓)等等)時所消耗的電流，此值在固定  $V_{DD}$ (外部提供的電壓如 1.8V)下趨近為固定值。唯獨  $I_{REF}$  會隨 Refresh 的週期而有所不同，以下為以公式推導方式來了解  $I_{REF}$  與 Refresh 週期的關係。圖 3.1 為 Auto Refresh 週期( $t_1$ )及平均電流( $I_1$ )的關係圖及圖 3.2 為 Self Refresh 週期( $t_2$ )及平均電流( $I_2$ )的關係圖。

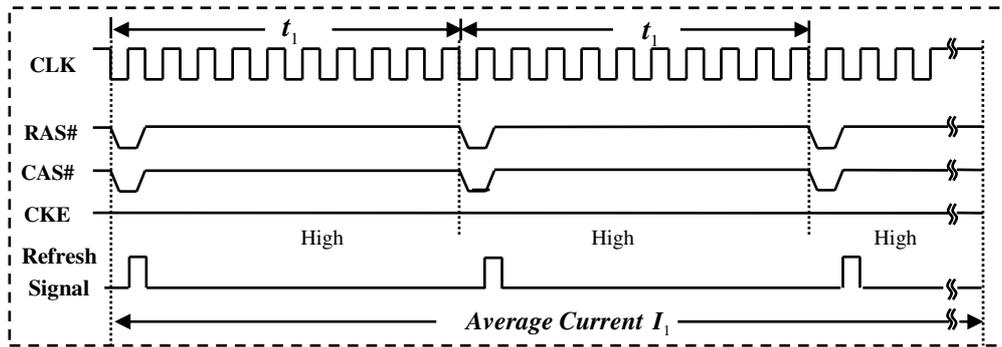


圖 3.1 : Auto Refresh週期( $t_1$ )及平均電流( $I_1$ )的關係圖

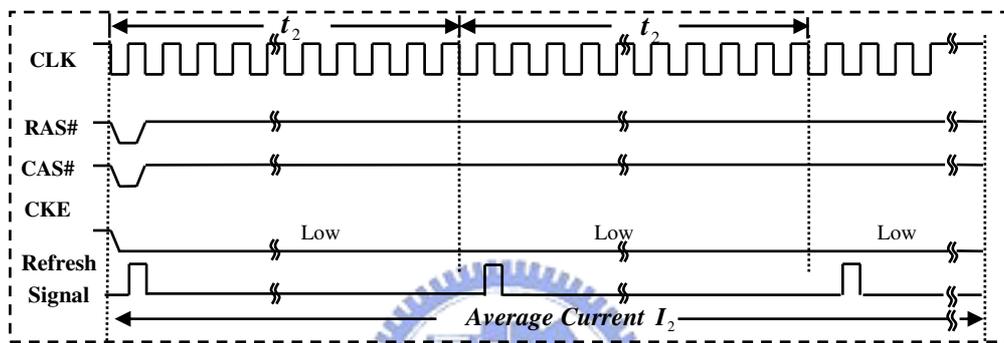


圖 3.2 : Self Refresh週期( $t_2$ )及平均電流( $I_2$ )的關係圖

由圖 3.1 及圖 3.2 可知 Auto Refresh 及 Self Refresh 的差異在於 CKE 腳位為“1” (High) 或為“0” (Low) ，但 IC 內部 Refresh 的週期也大不相同。以一般正常條件來說 Auto Refresh 的週期( $t_1$ )是固定在 60ns~100ns(依照不同的 Clock Rate( $t_{CK}$ ) 乘上 10 個 Clock 週期如  $t_{CK}=6\text{ns}$ ，則 Auto Refresh 的週期( $t_1$ )為  $6\text{ns} \times 10 = 60\text{ns}$ )，目前本產品設計規格為  $t_{CK}=8\text{ns}$ ，Auto Refresh 的週期( $t_1$ )為  $8\text{ns} \times 10 = 80\text{ns}$ 。由模擬(Simulation)的資料如圖 3.3 及表 3-1，先前已解釋過 Refresh 的工作原理，因此圖 3.3 中 Word Line 開啟的時間約 30ns，而主要電流消耗點在 Word Line 開啟(Raising Edge)和關閉(Falling Edge)那一瞬間，而在此兩點間幾乎沒有電流消耗。表 3.1 為在  $85^\circ\text{C}$  時內部各產生器在一次 Refresh 時所 Charge 的電荷量(Q)的模擬資料，而模擬時是在  $85^\circ\text{C}$  及保持時間(Retention Time)為 256ms 條件下，而共 Refresh 8192 次(Word Line 的數目( $2^{13}$ ))，所以模擬的 Refresh 週期為  $256\text{ms} \div 8192 \cong 31.25\mu\text{s}$ 。

$$I = \frac{Q}{t} \quad (3-1)$$

由公式(3-1)，可知  $I_{REF}$  (Refresh Current) 值為各產生器的電荷量( $Q$ )除以 Refresh 週期( $t$  : 31.25  $\mu$ s)之總和為 33.57 $\mu$ A( $I$ )。

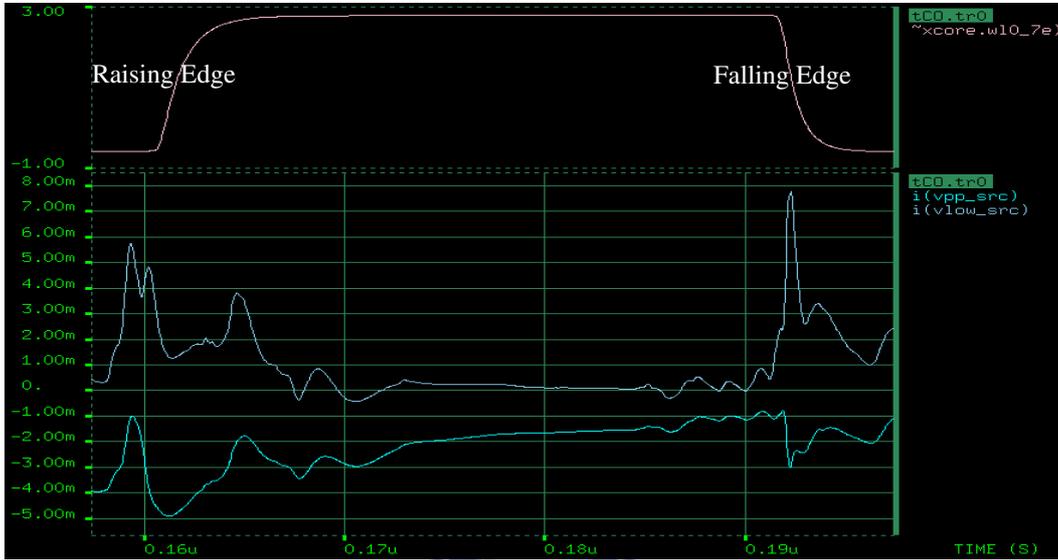


圖3.3 : Word Line的動作與內部電流消耗的模擬圖

表3.1 : IC內部各產生器所Charge的電荷量( $Q$ )的模擬資料表

內部各電壓	During One Time Refresh Operation (88°C/FF/2.1V/1.55V/3.0V)				
	電荷量 模擬值	效能	電荷量 實際值	平均電壓	
				@ 8K	@4K
	Q	%	Q	$\mu$ A	$\mu$ A
VPP	-7.76E-11	25%	-3.10E-10	-9.94	-9.94
VINT_CORE	-1.15E-10	100%	-1.15E-10	-3.67	-3.67
VINT_PERI	-1.01E-10	100%	-1.01E-10	-3.25	-1.62
VINTA_CORE	-4.04E-10	100%	-4.04E-10	-12.93	-12.93
VINTA_PERI	-6.08E-12	100%	-6.08E-12	-0.19	-0.10
VLOW	4.49E-11	40%	1.12E-10	3.59	3.59
sub total				<b>33.57</b>	<b>31.85</b>

目前，在 ATCSR 設計規劃上，Refresh 的週期是分為 5 種，並利用公式(3-1)可推算出其  $I_{REF}$  值，如表 3.2。

表3.2 : ATCSR 各種Refresh的週期及其保持時間和  $I_{REF}$  值的資料表

振盪器的週期	Refresh 的週期	保持時間(8K WL)	$I_{REF}$	增減率	模擬溫度
13.8 $\mu$ s	27.6 $\mu$ s	226ms	38.01 $\mu$ A	+13.2%	125 $^{\circ}$ C
15.6 $\mu$ s	31.2 $\mu$ s	256ms	33.57 $\mu$ A	0%	88 $^{\circ}$ C
27.0 $\mu$ s	54.0 $\mu$ s	443ms	19.43 $\mu$ A	-42.1%	70 $^{\circ}$ C
44.7 $\mu$ s	89.4 $\mu$ s	733ms	11.73 $\mu$ A	-65.1%	45 $^{\circ}$ C
47.7 $\mu$ s	95.4 $\mu$ s	782ms	11.00 $\mu$ A	-67.2%	25 $^{\circ}$ C
47.7 $\mu$ s	95.4 $\mu$ s	782ms	11.00 $\mu$ A	-67.2%	0 $^{\circ}$ C

從表 3.2 可知當 Refresh 的週期增加則  $I_{REF}$  值下降，但其 IC 保持時間 (Retention Time) 勢必就要增加。其 Retention Time 的增加，從測試的角度來說，其測試難度增加(Refresh 的週期是由 IC 自行產生)、測試時間勢必會增加(測試成本增加，尤其 Density 越大則成本越高)。因此 Refresh 的週期與  $I_{REF}$  值勢必要取得一個平均點。

### 3.3 ATCSR 的設計概念及方法

#### 3.3.1 Refresh 週期以 Fuse 方式選擇的設計概念

早期，SDRAM 的  $IDD6$ (Self Refresh Current)的要求是 mA 級，此時為了降低  $IDD6$  的一個方法就是切斷 IC 內部 Refresh 週期選擇電路的 Fuse 如圖 3.4 中的 Fuse 1 和/或 Fuse 2，藉著增加 Refresh 週期，而降低  $IDD6(I_{REF})$ 值，其 Refresh 週期與 Fuse 之間的關係如表 3.3。

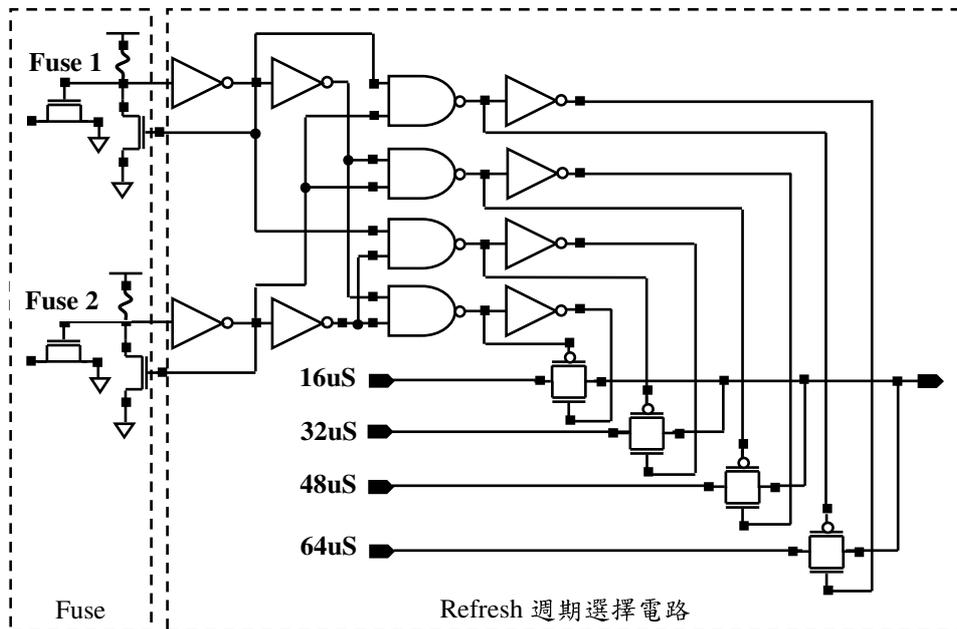


圖3.4：Fuse 與 Refresh週期選擇電路關係圖

表3.3：Refresh週期與Fuse之間的關係

Fuse 1	Fuse 2	Refresh 週期
No	No	16 $\mu$ s
Cut	No	32 $\mu$ s
No	Cut	48 $\mu$ s
Cut	Cut	64 $\mu$ s

### 3.3.2 Refresh 週期以 TCSR 方式選擇的設計概念

TCSR 電路，則以 MOS 電晶體取代早期使用 Fuse 的方式，而以更彈性的 EMRS Code 選擇來取代切斷 Fuse 的方式，如圖 3.5 及表 3.4。

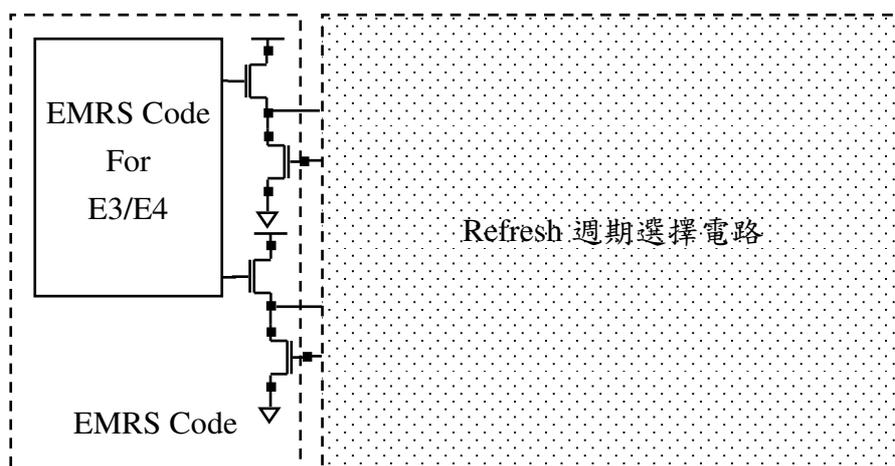


圖3.5 : TCSR 中 MOS 電晶體 與 Refresh 週期選擇電路關係圖

表3.4 : Refresh 週期與 EMRS Code 之間的關係

E3(A3)	E4(A4)	Refresh 週期	適用溫度
OFF (“0”)	OFF (“0”)	16 $\mu$ s	85 $^{\circ}$ C
ON (“1”)	OFF (“0”)	32 $\mu$ s	70 $^{\circ}$ C
OFF (“0”)	ON (“1”)	48 $\mu$ s	45 $^{\circ}$ C
ON (“1”)	ON (“1”)	64 $\mu$ s	15 $^{\circ}$ C

### 3.3.3 Refresh 週期以 ATCSR 方式選擇的設計概念

圖 3.6 為我們使用來自動產生 Refresh 週期的 ATCSR 系統設計電路架構圖。利用一個內建溫度感應器電路，而隨著不同的溫度產生不同的  $V_{VTP}$  值來控制電流的分流( $I_1$ )，首先假設當 B 點的電壓為“Low”時，A 點上方的 PMOS 為“On”而上方的 NMOS 為“Off”，則 A 點會依據電阻  $R_A$ 、 $(R_1 + R_2 + R_3)$  與  $R_D$  (Delay 電路總電阻)及  $I_1$  的關係產生 A 點的分壓  $V_A$ 。Delay 電路(RC Delay)會依據  $V_A$  值的大小來決定在 C 點為“Low”的長度是否增長或變短(當  $V_A$  值越小時，則振盪週期“Low”的部分增長)，而當 B 點的電壓由“Low”變“High”時，使得 A 點上方的 PMOS 為“Off”而上方的 NMOS 為“On”，則透過  $R_B$  與 Delay 電路在 C 點輸出一個固定  $8\mu s$  “High”的訊號。利用振盪迴路“High”及“Low”的振盪加上不同的  $V_{VTP}$  值及 Delay 電路，使得不同的溫度下(不同的  $V_{VTP}$  值)而產生不同的振盪週期。如圖 3.7 為  $0^\circ C$ 、 $25^\circ C$ 、 $40^\circ C$ 、 $55^\circ C$ 、 $70^\circ C$ 、 $88^\circ C$  及  $125^\circ C$  時振盪器的振盪週期模擬值，其模擬值如表 3.2 所示。

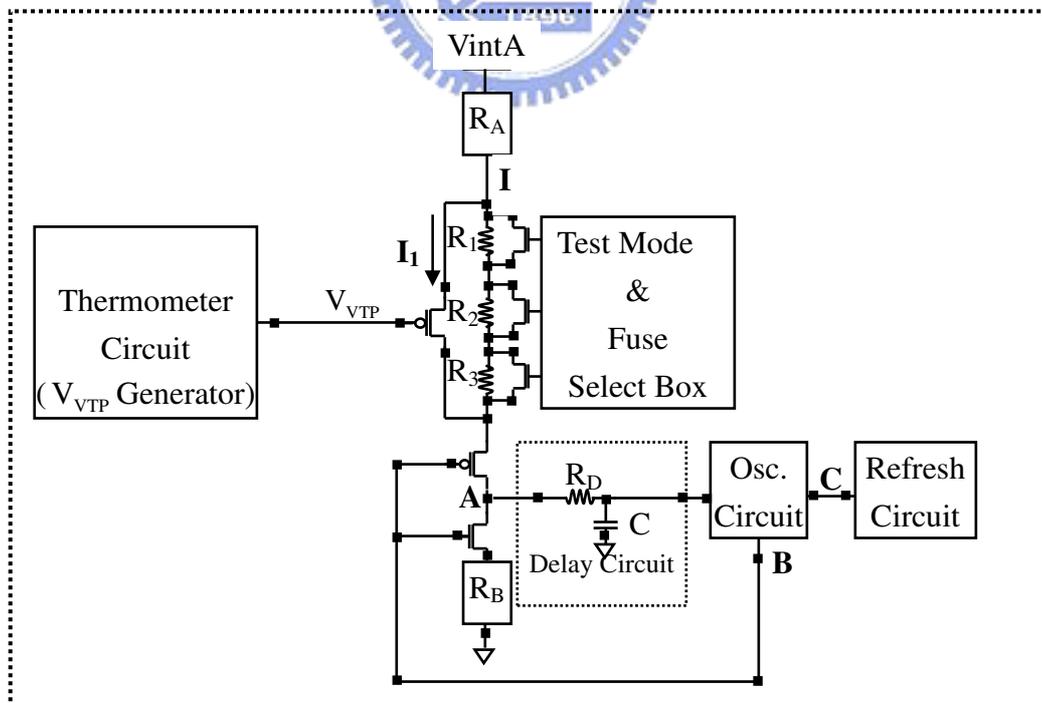


圖3.6 : ATCSR系統設計電路架構圖

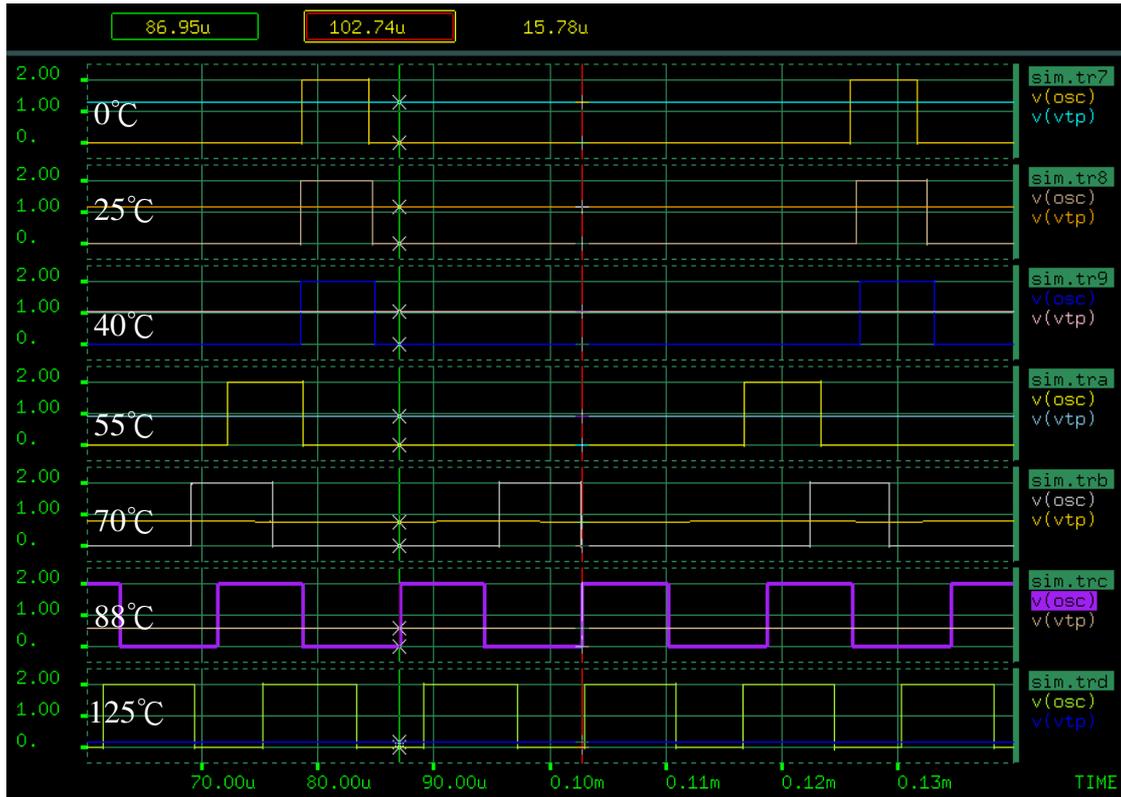


圖3.7 : 0°C/25°C/40°C/55°C/70°C/88°C/125°C時振盪器的振盪週期模擬值

圖 3.8 為圖 3.6 中的溫度感應器電路(Thermometer Circuit)架構圖。此溫度感應器電路主要是利用  $R_A$  及  $R_B$  所屬的電路(Current Mirror)，產生在  $R_1$ 、 $R_2$  至  $R_m$  電阻串上的電流，而利用分壓原理產生所需的  $V_{VTP}$  電壓。設計概念當在溫度感應器電路中的 ATCSR 訊號被開啟(Enable)時，溫度感應器電路利用 Well 的電阻在不同的溫度下其電阻值會有所不同( $N$  及  $N^-$  的電阻其溫度的係數(Temperature Coefficient)在高溫與低溫下有非常大的差異，溫度越高則電阻越大，反之則電阻越小)，而產生不同的  $V_{VTP}$  電壓，在利用 Test Mode 將其電壓值透過 DQM0 的腳位輸出至測試機台量測並將其電壓值與已事先完成的電路模擬值做比較，判斷  $V_{VTP}$  值是否調高或調降。調高或調降的機制是利用雷射(Laser)方式選擇 Fuse Box 中 (R-TUNE<0>，R-TUNE<0>)至 (R-TUNE<N>，R-TUNE<N>)適當的 Fuse 進行雷射切割，也就是增減  $R_1$  至  $R_m$  路徑的電阻值。

如圖 3.9 為 0°C、25°C、40°C、55°C、70°C、88°C 及 125°C 時  $V_{VTP}$  的電壓模

擬值，表 3.5 為 0°C 至 88°C 振盪週期與  $V_{VTP}$  模擬值的對照表。

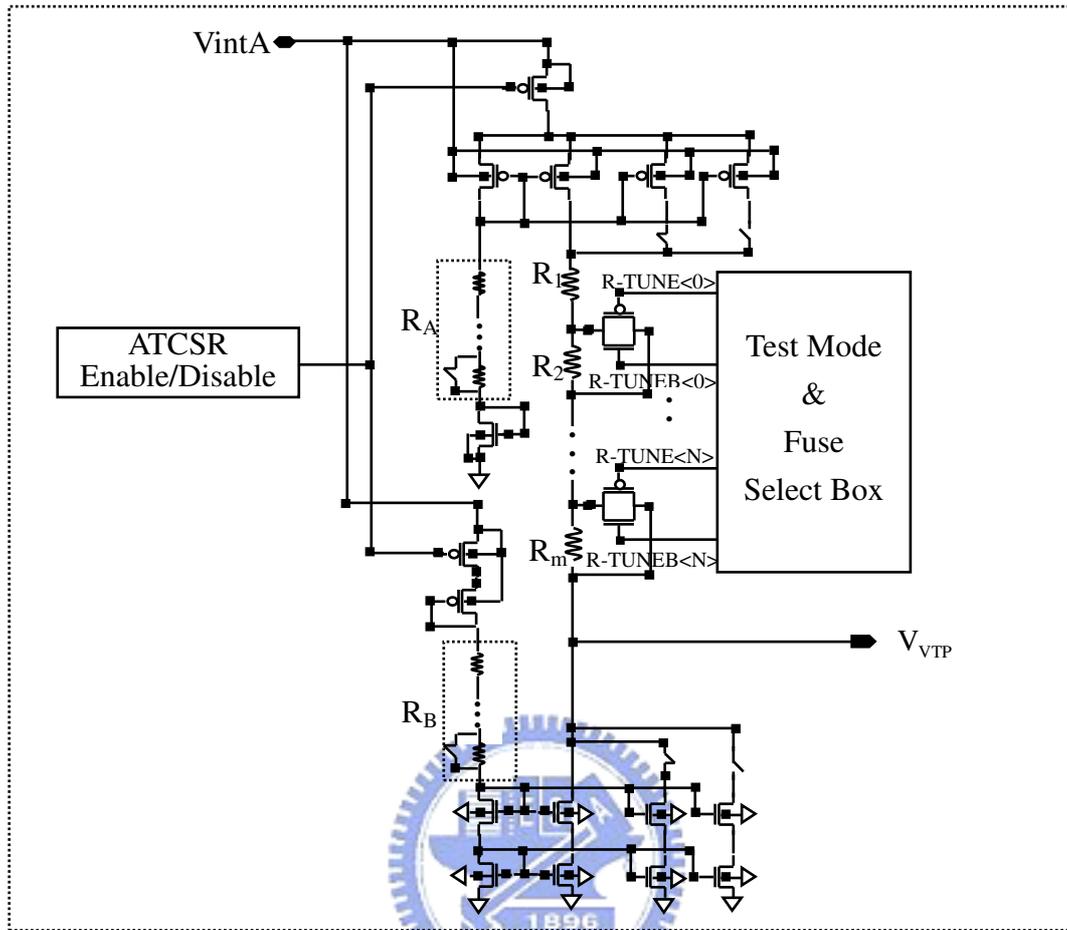


圖3.8：溫度感應器電路(Thermometer Circuit)架構圖

signal		cursor 1	cursor 2	delta
sim.tr7				
v(osc)	0°C	0.00e+00	0.00e+00	0.00e+00
v(vtp)		1.32e+00	1.32e+00	3.27e-04
sim.tr8				
v(osc)	25°C	0.00e+00	0.00e+00	0.00e+00
v(vtp)		1.18e+00	1.18e+00	1.18e-04
sim.tr9				
v(osc)	40°C	0.00e+00	0.00e+00	0.00e+00
v(vtp)		1.07e+00	1.07e+00	7.57e-04
sim.tra				
v(osc)	55°C	0.00e+00	0.00e+00	0.00e+00
v(vtp)		9.40e-01	9.40e-01	3.92e-05
sim.trb				
v(osc)	70°C	0.00e+00	0.00e+00	0.00e+00
v(vtp)		7.92e-01	7.87e-01	-5.04e-03
sim.trc				
v(osc)	88°C	0.00e+00	2.00e+00	2.00e+00
v(vtp)		6.07e-01	6.16e-01	8.95e-03
sim.trd				
v(osc)	125°C	0.00e+00	0.00e+00	0.00e+00
v(vtp)		1.88e-01	1.89e-01	1.13e-03

圖3.9：0°C/25°C/40°C/55°C/70°C/88°C/125°C時  $V_{VTP}$  的電壓模擬值

表3.5 : 0°C/25°C/40°C/55°C/70°C/88°C 時振盪週期與  $V_{VTP}$  模擬值對照表

	0°C	25°C	40°C	55°C	70°C	88°C
振盪週期(μs)	47.7	47.7	47.7	44.7	27.0	15.6
$V_{VTP}$ 值(V)	1.32	1.18	1.07	0.94	0.79	0.61

因本論文第二章有提到 Test Mode 的字眼，而往後對於 Test Mode 的依賴及應用也非常頻繁。因此接下來一個 Test Mode 為例說明其電路架構，其他 Test Mode 的功能不同但其電路設計雷同。以下是以 Test Mode：“TMOSCMON”及“TMREFMON”為例，其用途是將 IC 內部振盪器的振盪週期或 Refresh 週期透過 DQM1 腳位輸出，以利外部量測及分析判斷。如圖 3.10 為 Test Mode (tmoscmon /tmrefmon)電路架構圖。

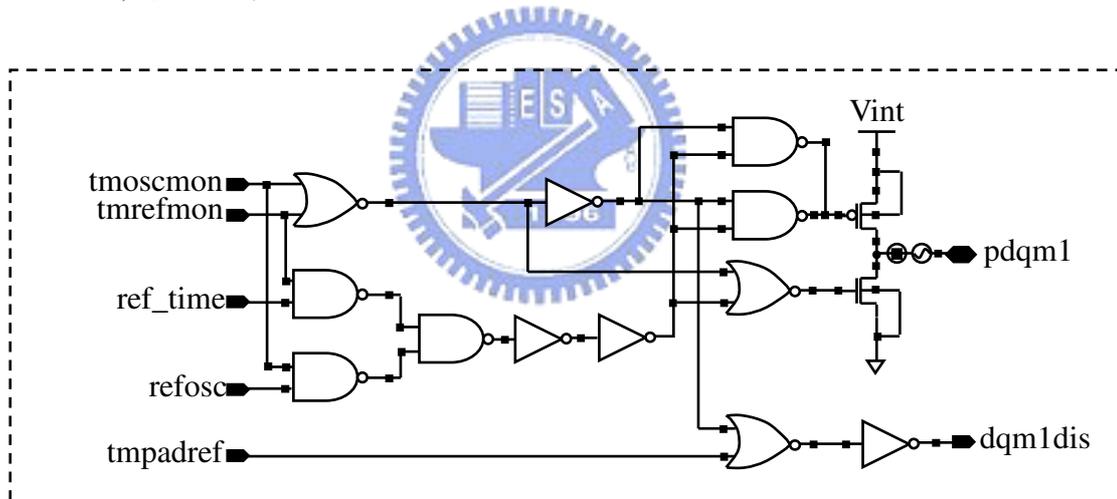


圖3.10 : Test Mode(tmoscmon/tmrefmon)電路架構圖

## 第四章 測試方法與量測的結果

### 4.1 概要

本章節的重頭戲就是測試驗證 ATCSR 設計的可行性，但在開始驗證之前先介紹此驗證所需的測試工具與測試環境及測試驗證的部份。在測試驗證的部份，我們會介紹測試的方法與目的、測試的程式及量測的結果等三部份。而測試的方法主要是會針對 IC 內部的各個有關 ATCSR 設計部份的電路訊號以 Test Mode 的方式將其導引到 IC 外部以利分析判斷。本章節最後會提出對此設計的優點與缺失及測試方面的加強及因應。

### 4.2 測試工具與測試環境的簡介



根據第三章的電路設計解說及模擬推導後，本章節以利用完成製程的晶片及測試機來評估此 ATCSR 電路設計的可行性。首先讓我先介紹此實作的測試工具，其測試工具包括測試機台及治具(Probe Card 和 Hi-Fix)，其測試機是利用目前記憶體測試界最受歡迎的測試平台如圖 4.1 及圖 4.2 所示，圖 4.1 中的測試機台(測試速度可達 30Mhz)是用來作為晶片(Wafer)測試和分析的機台，其機台上的治具為針測卡(Probe Card)，其用途是作為測試機台與晶片(Wafer)之間的測試界面。而針測卡下方為針測機(Prober)，利用針測機內部的 Chuck 來加熱晶片(Wafer)以達到測試所需的溫度。圖 4.2 中的測試機台(測試速度可達 250Mhz)是用來作為 IC(此次 IC 是以 90Ball BGA 的包裝型式)測試和分析的機台。其機台上的治具為 Hi-Fix，其用途與針測卡(Probe Card)相同。而 Hi-Fix 後方為處理機(Handler)，利用處理機內部的 Chamber 來升降溫使 IC 以達到測試所需的溫度。

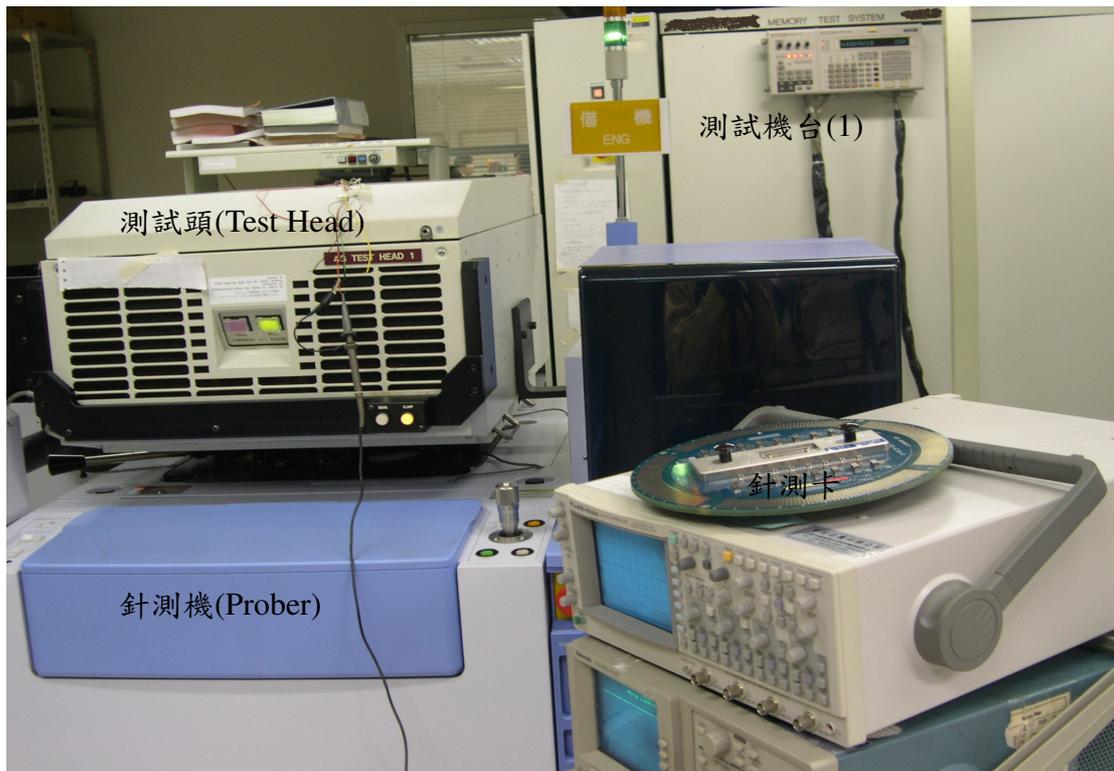


圖4.1：測試機台(1) 及針測卡(Probe Card)及針測機(Prober)



圖4.2：測試機台(2)、Hi-Fix 及處理機(Handler)

### 4.3 測試方法與量測的結果

此章節的分析的要點為：1.電流的實際值的量測( $I_{REF}$  (Refresh Current)、 $I_{OFF}$  (Junction Leakage)及  $I_{DC}$  (DC Current))、2. IC 內部振盪器(Oscillator)與  $V_{TP}$  的關係之分析、3.外部提供 Refresh 週期與  $I_{REF}$  的關係之分析、4.改變環境溫度 IC 內部振盪器的變化及 5.保持時間(Retention Time)與溫度之間的關係。比較每一個分析的要點的分析順序均以 (1) 測試的目的與方法、(2) 測試程式的撰寫、(3) 量測的結果及 (4) 結果分析的方式進行。

#### 4.3.1 電流的實際值的量測( $I_{REF}$ 、 $I_{OFF}$ 及 $I_{DC}$ )

##### 4.3.1.1 測試的目的與方法

本項測試的目的是了解實際晶片或 IC 的  $I_{REF}$ 、 $I_{OFF}$  及  $I_{DC}$  值(90°C 環境下)，以此資料可了解實際值與模擬值的差異。此測試的方法是先不使用 Test Mode，量測其  $I_{DD6}$  值，再使用 TMREFDIS(Refresh Disable)的 Test Mode 將 Refresh 的功能關閉，而量得  $I_{OFF} + I_{DC}$  的總和值，因此可求得  $I_{REF}$  值。圖 4.3 為  $I_{DD6}$  量測示意圖。圖 4.4 為  $I_{OFF}$  及  $I_{DC}$  量測示意圖。

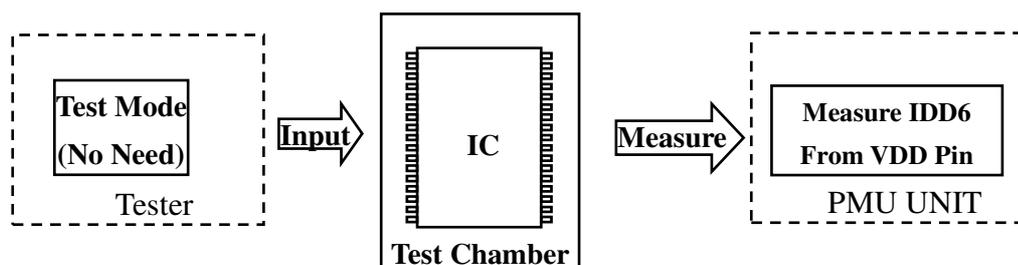


圖4.3：IDD6 量測 示意圖

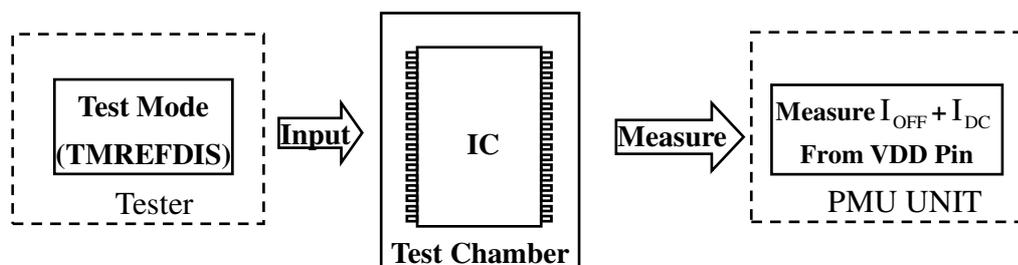


圖4.4： $I_{OFF}$  及  $I_{DC}$  量測 示意圖

### 4.3.1.2 測試程式的撰寫

利用測試機台語言及設計的 Test Mode(TMREFDIS)撰寫測試程式。如圖 4.5 為 IDD6 的量測主程式、圖 4.6 為量測 IDD6 的 Pattern 程式及圖 4.7 為量測  $I_{OFF}$

及  $I_{DC}$  的 Pattern 程式。

```

ICC236:
LCON= 0
PCON =0
SEND MPAT PATDC1 ; PATTERN
DO DCT1 III=1,VCCII,1 ; VDD SEL
VS1=VCHAR(III),R10V,M400UA
VS2=VCHAR(III),R10V,M400UA
IN1 = VCHAR(III)-0.2V,0.2V
VT1 = VCHAR(III)/2
OUT1 = VT1+0.1V,VT1-0.1V
GOSUB PGSSM1 ; WAVEFORM
GOSUB TMA070 ; TIMING
CALL CALB("PRDSA","NORMAL")
SET WET
SELECT MPAT INHIBIT
LIMIT VS1=ISBHL,NEGLECT
REG MPAT PC=#00 ; PC CODE SEL
SRON
START MPAT *
WAIT TIME 100MS
MEAS VS1 !100:VICCX ; MEASURE
STOP MPAT
SROF
RESET WET
SELECT MPAT NORMAL
DCT1:
GOTO CONTINE
    
```

圖4.5 :量測 IDD6 的主程式

```

START #00
NOP INIT TS1
NOP COUT TS1 PREA
NOP COUT TS1
L0: NOP COUT TS1 AUREF
IDX18 #6 COUT TS1
JNI7 L0 COUT TS1
NOP XT TS1 MRS
NOP COUT TS1
NOP COUT TS1 SELF
L0: JMP L0 COUT TS1 CKE
STPS
    
```

圖4.6 :量測 IDD6 的 Pattern程式

```

START #00
NOP INIT TS1
NOP COUT TS1 PREA
NOP COUT TS1
L0: NOP COUT TS1 AUREF
IDX18 #6 COUT TS1
JNI7 L0 COUT TS1
NOP XT TS1 MRS
NOP COUT TS1
; FOR TMREFDIS TEST MODE
JSR TMODE COUT XT<#1300 TS1
JSR TMODE COUT XT<#1100 TS1
JSR TMODE COUT XT<#1201 TS1
NOP COUT TS1 SELF
L0: JMP L0 COUT TS1 CKE
STPS
TMODE:NOP XT TS1 MRS
RTN
    
```

圖4.7 :量測  $I_{OFF}$  及  $I_{DC}$  的 Pattern程式

### 4.3.1.3 量測的結果

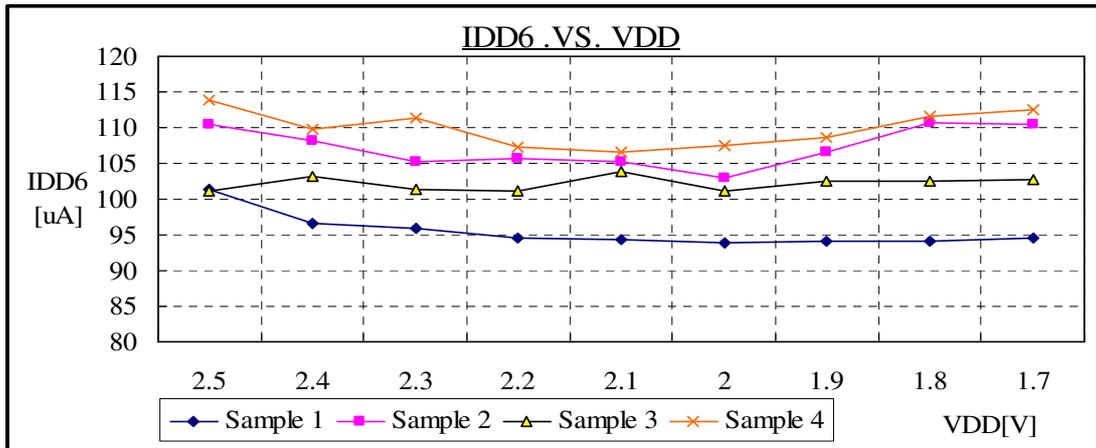


圖4.8：IDD6 與 VDD(Power Supply)的關係圖

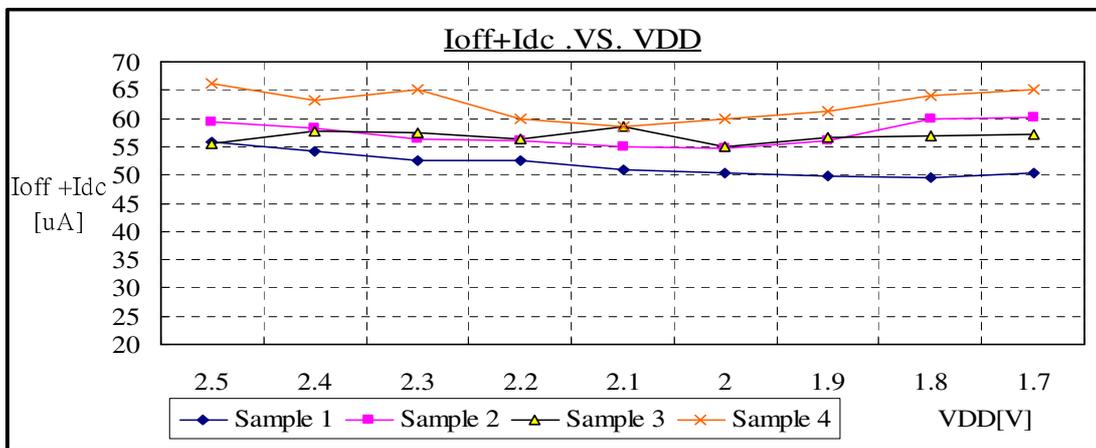


圖4.9：I<sub>OFF</sub>+I<sub>DC</sub> 與 VDD(Power Supply)的關係圖

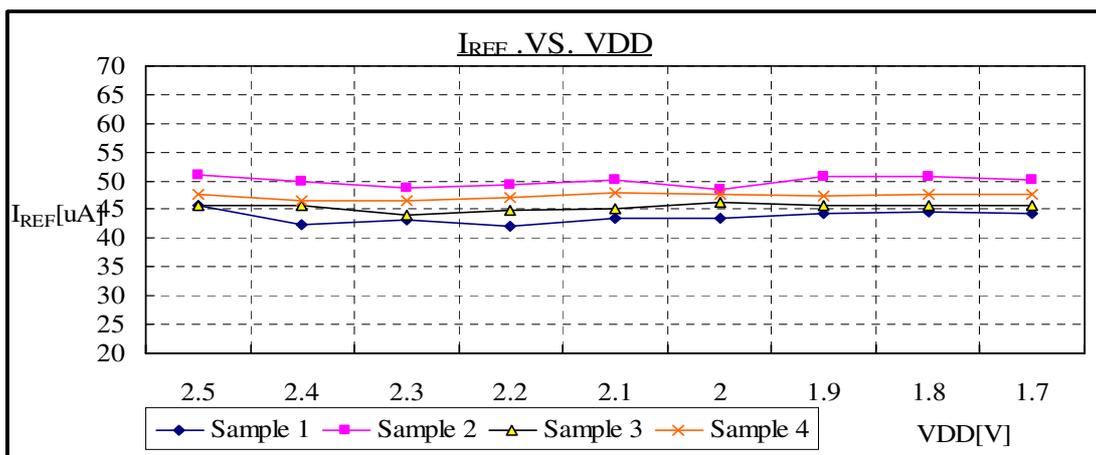


圖4.10：I<sub>REF</sub> 與 VDD(Power Supply)的關係圖

#### 4.3.1.4 結果分析

從圖 4.8，可發現 4 個 Sample 的 IDD6 值從 1.7V 到 2.5V 幾乎保持在固定值(95 $\mu$ A~115 $\mu$ A)，但其值範圍太大。而從圖 4.9， $I_{OFF} + I_{DC}$  的值(50  $\mu$ A~65 $\mu$ A)比模擬值大( $I_{OFF}$  約 30 $\mu$ A，而總  $I_{DC}$  電流約 9 $\mu$ A)。使用一整片晶片做分析，發現 IC 內部 DC Level 值(設計目標值為 VPP(2.9V)、VLOW(-0.58V)及 VBB(-0.2V))，因製程的因素造成 IC 內部  $I_{OFF}$  值比模擬值高，而造成內部 DC Level 值偏高(量測值為 VPP 約 3.2V~2.95V、VLOW 約 -0.6V~-0.8V 及 VBB 約 -0.2V~-0.35V)。此一整片晶片的 IDD6 值分佈很廣，如圖 4.11 中 DC Tune 前的 IDD6 曲線分佈。而圖 4.11 中的 VPP&VLOW 及 VPP&VLOW&VBB 的曲線分佈為對 VPP、VLOW 及 VBB 值調整後的 IDD6 曲線分佈，可看出其 IDD6 已趨於集中於 50  $\mu$ A~80 $\mu$ A 的區間分佈。此調整有助於往後各種分析的精確度。圖 4.12 為整片晶片在 90 $^{\circ}$ C、25 $^{\circ}$ C 及 -30 $^{\circ}$ C 環境下的 IDD6 曲線分佈，可看出其 IDD6 值隨著溫度的下降而明顯也降低。

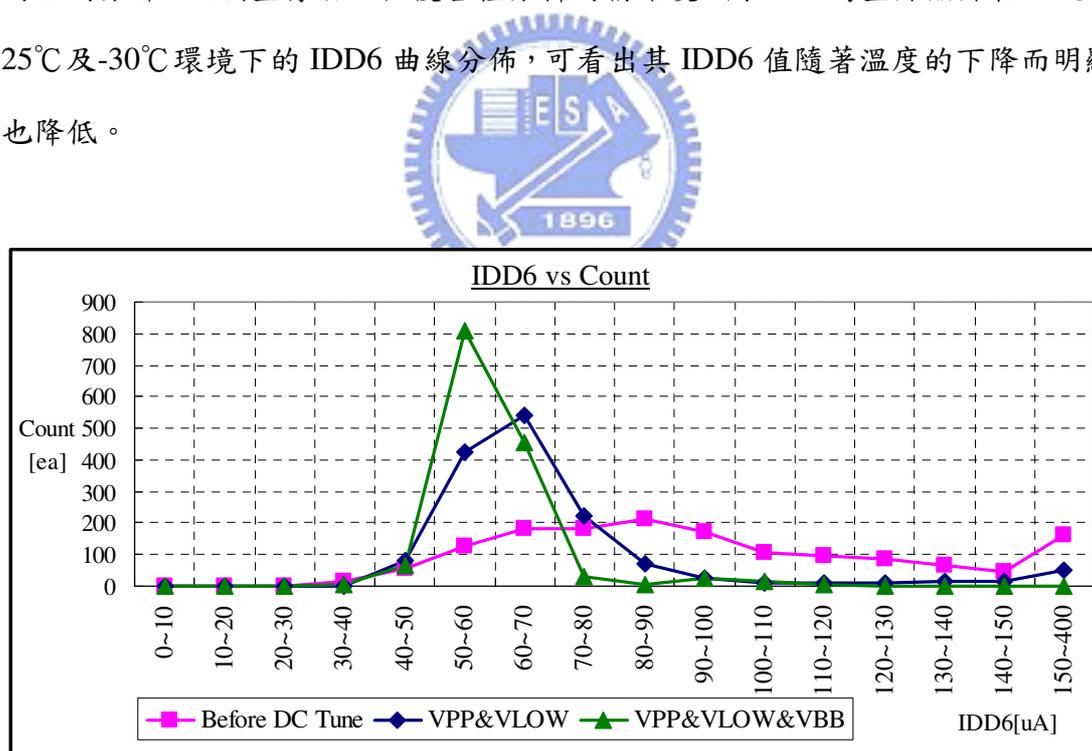


圖4.11： IDD6 與 內部DC Level值調整前及調整後的曲線分佈圖

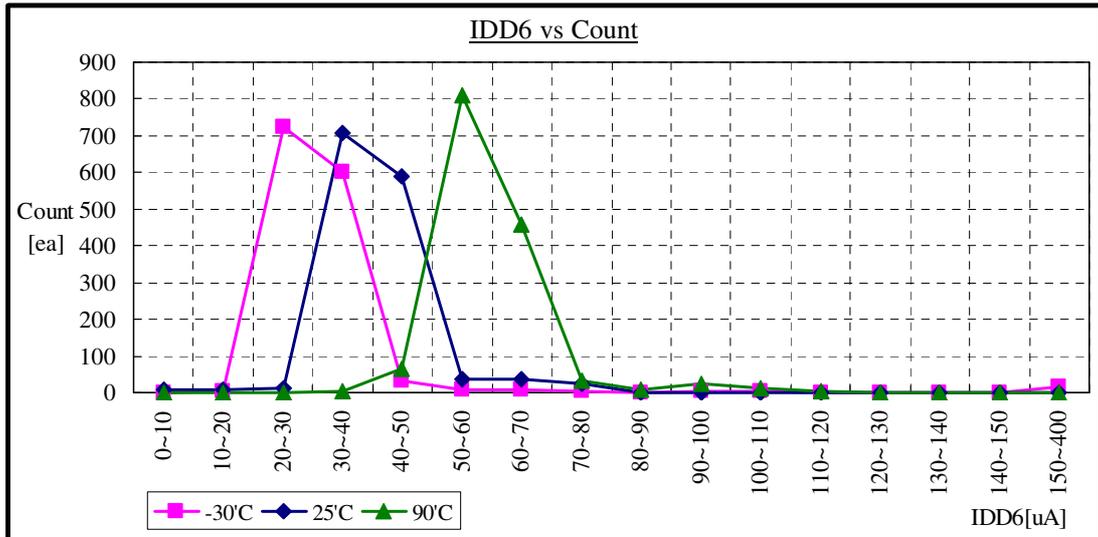


圖4.12： IDD6 與 溫度90°C、25°C及-30°C時的曲線分佈圖



### 4.3.2 IC 內部振盪器(Oscillator)與 $V_{VTP}$ 的關係

#### 4.3.2.1 測試的目的與方法

本項測試的目的是藉著從外部調整  $V_{VTP}$  值(振盪器 Bias 電壓)的變化,來了解實際晶片或 IC 的內部振盪器(Oscillator)的振盪週期是否與模擬值相同(90°C 環境下),而設計的規劃是: Refresh 週期是振盪器振盪週期的 2 倍。此測試的方法是使用 TMVTP( $V_{VTP}$  Forcing)的 Test Mode, 透過 DQM0 腳位將外部電壓(0V~1.4V)輸入 IC 的內部。再使用 TMOSCMON(Oscillator Monitor)的 Test Mode 將振盪器振盪訊號藉由 DQM1 腳位以示波器讀出。圖 4.13 為振盪器振盪訊號量測示意圖。

並利用此方式量測其 IDD6 的電流值, 圖 4.14 為在 TMVTP 變化下 IDD6 量測示意圖。

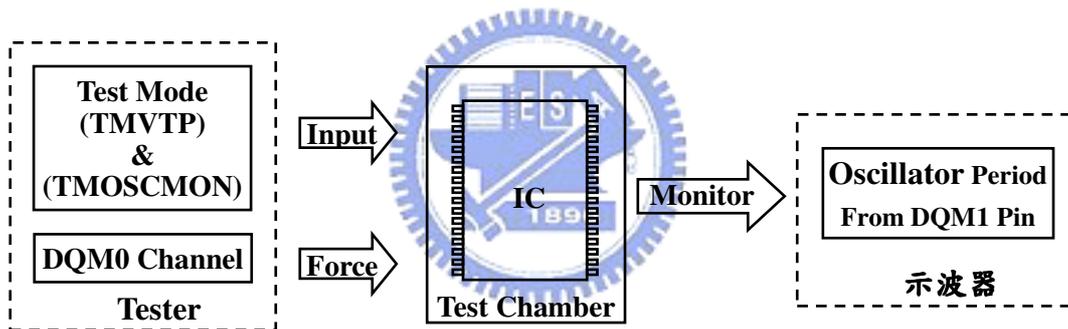


圖4.13: 為振盪器振盪訊號量測 示意圖

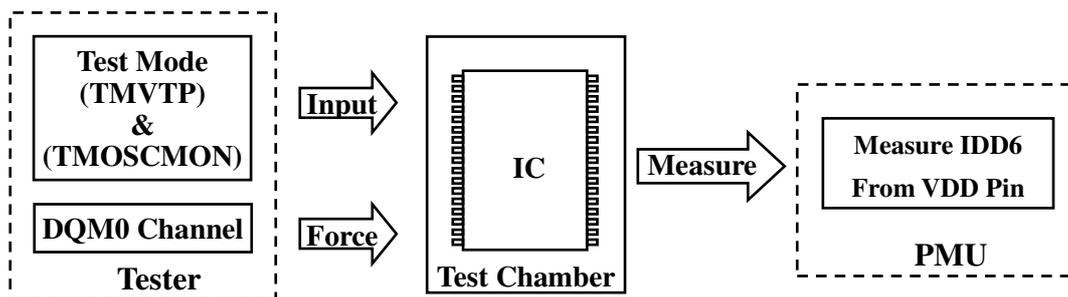


圖4.14: 在TMVTP變化下 IDD6 量測 示意圖

#### 4.3.2.2 測試程式的撰寫

利用測試機台語言及設計的 Test Mode(TMVTP)及 Test Mode(TMOSCMON) 撰寫測試程式。如圖 4.15 為在 TMVTP 變化下 IDD6 的量測主程式 及 圖 4.16 量測振盪週期的 Pattern 程式。

<pre> ICC236: LCON= 0 PCON =0 SEND MPAT PATDC1 ; <b>PATTERN</b> DO DCT2 III=1,VCCII,1 ; <b>V<sub>VTP</sub> SEL</b> VS1=2.0V,R10V,M400MA VS2=2.0V,R10V,M400MA IN1 = 1.8V,0.2V DQM0=2.0V, VCHAR(III) VT1 = 1.0V OUT1 = 1.1V, 0.9V GOSUB PGSSM1 ;<b>WAVEFORM</b> GOSUB TMA070 ; <b>TIMING</b> CALL CALB("PRDSB","NORMAL") SET WET SELECT MPAT INHIBIT LIMIT VS1=ISBHL,NEGLECT REG MPAT PC=#50 ;<b>PC CODE SEL</b> SRON IF FLAG0=0 THEN ENTRY;<b>FOR IDD6</b> START MPAT * WAIT TIME 100MS EXIT MEAS VS1 !100:VICCX ;<b>MEASURE</b> STOP MPAT SROF RESET WET SELECT MPAT NORMAL DCT2: GOTO CONTINE </pre>	<pre> START #50 NOP INIT TS1 NOP COUT TS1 PREA NOPCOUT TS1 L0: NOPCOUT TS1 AUREF IDX18 #6 COUT TS1 JNI7 L0 COUT TS1 NOPXT TS1 MRS NOPCOUT TS1  ;<b>FOR TMVTP TEST MODE</b> JSR TMODE COUT XT&lt;#1300 TS1 JSR TMODE COUT XT&lt;#1101 TS1 JSR TMODE COUT XT&lt;#1204 TS1  ;<b>FOR TMOSCMON TEST MODE</b> JSR TMODE COUT XT&lt;#1300 TS1 JSR TMODE COUT XT&lt;#1104 TS1 JSR TMODE COUT XT&lt;#1208 TS1  NOPCOUT TS1 SELF L0: JMP L0 COUT TS1 CKE STPS  TMODE:NOP XT TS1 MRS RTN </pre>
---	--

圖4.15 :TMVTP變化下IDD6的量測主程式 圖4.16 :量測振盪週期的Pattern程式

### 4.3.2.3 量測的結果

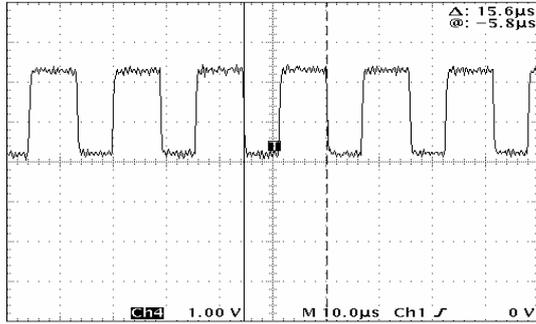


圖4.17:  $V_{VTP}=0V$  (Osc=15.6 $\mu$ s) 示波器圖

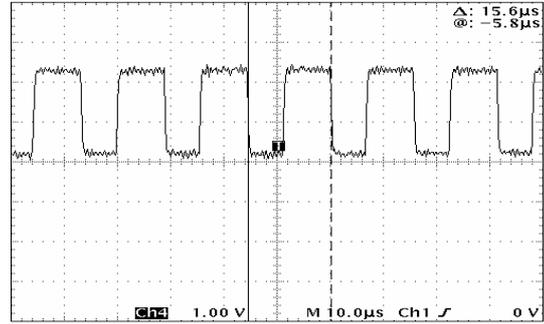


圖4.18:  $V_{VTP}=0.1V$  (Osc=15.6 $\mu$ s) 示波器圖

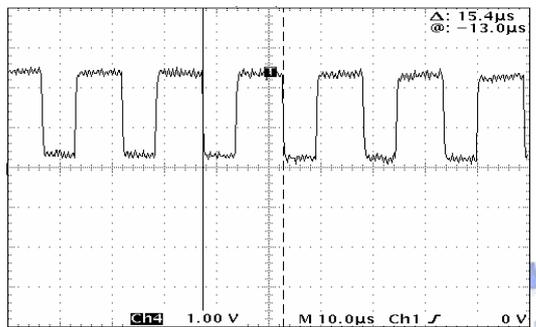


圖4.19:  $V_{VTP}=0.2V$  (Osc=15.4 $\mu$ s) 示波器圖

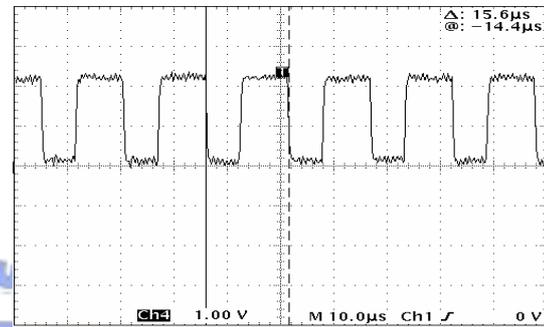


圖4.20:  $V_{VTP}=0.3V$  (Osc=15.6 $\mu$ s) 示波器圖

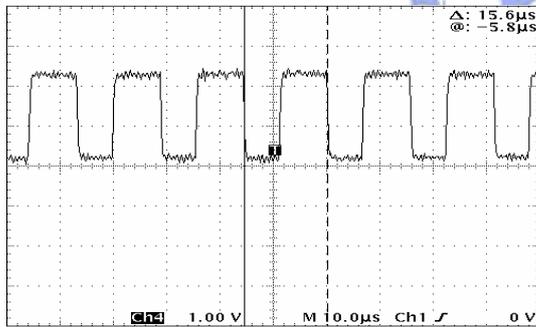


圖4.21:  $V_{VTP}=0.4V$  (Osc=15.6 $\mu$ s) 示波器圖

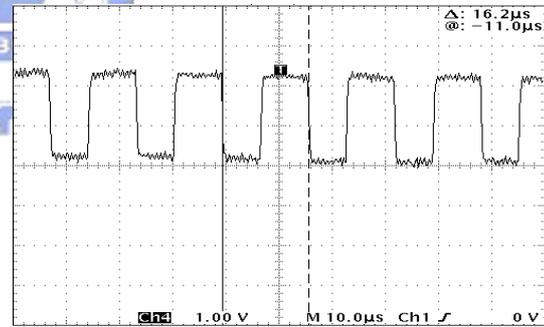


圖4.22:  $V_{VTP}=0.5V$  (Osc=16.2 $\mu$ s) 示波器圖

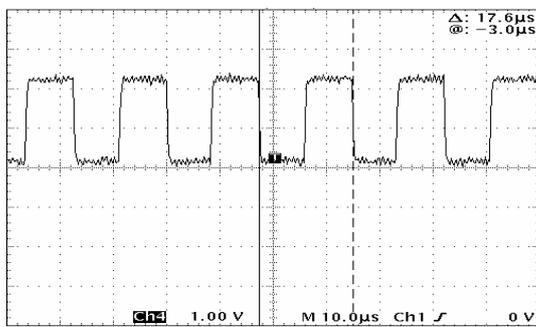


圖4.23:  $V_{VTP}=0.6V$  (Osc=17.6 $\mu$ s) 示波器圖

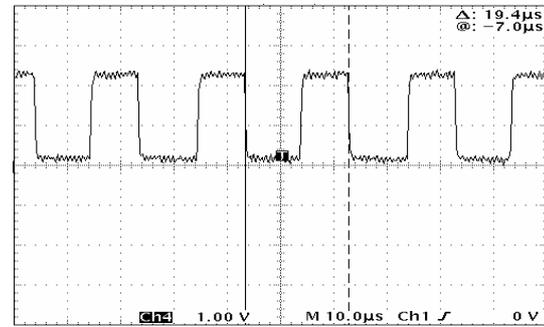


圖4.24:  $V_{VTP}=0.7V$  (Osc=19.4 $\mu$ s) 示波器圖

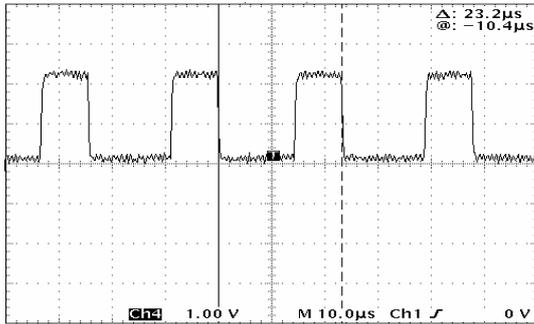


圖 4.25:  $V_{VTP}=0.8V$  (Osc=23.2 $\mu$ s) 示波器圖

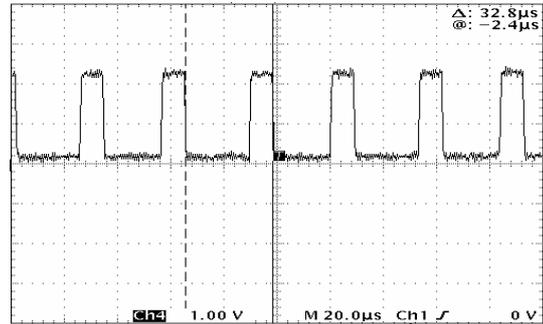


圖 4.26:  $V_{VTP}=0.9V$  (Osc=32.8 $\mu$ s) 示波器圖

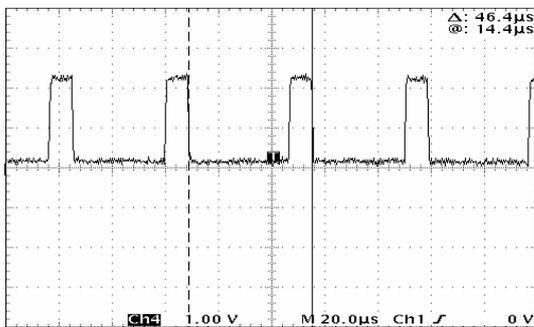


圖 4.27:  $V_{VTP}=1.0V$  (Osc=46.4 $\mu$ s) 示波器圖

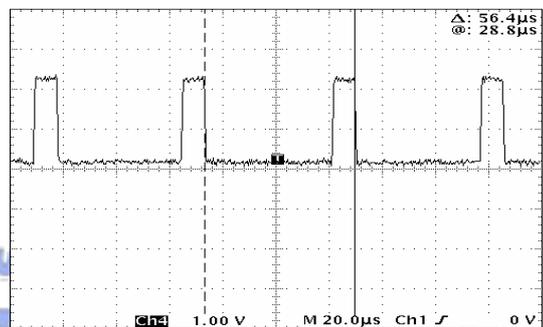


圖 4.28:  $V_{VTP}=1.1V$  (Osc=56.4 $\mu$ s) 示波器圖

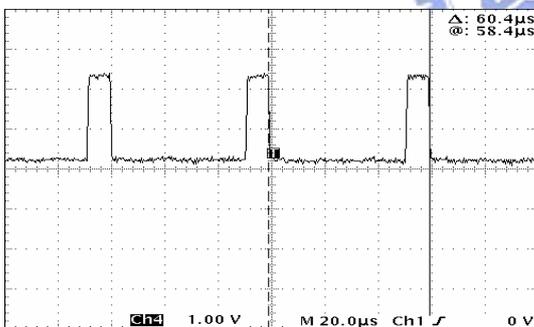


圖 4.29:  $V_{VTP}=1.2V$  (Osc=60.4 $\mu$ s) 示波器圖

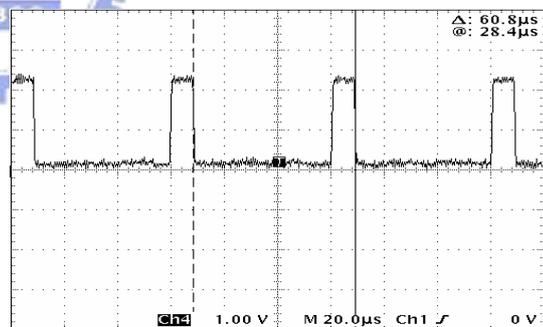


圖 4.30:  $V_{VTP}=1.3V$  (Osc=60.8 $\mu$ s) 示波器圖

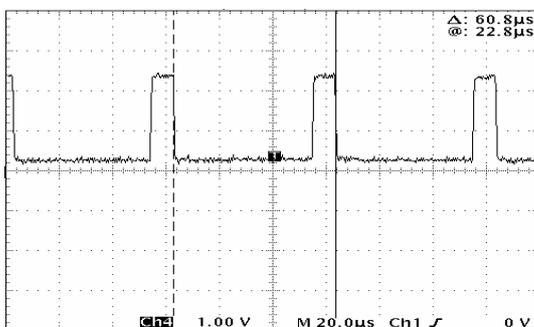


圖 4.31:  $V_{VTP}=1.4V$  (Osc=60.8 $\mu$ s) 示波器圖

#### 4.3.2.4 結果分析

從圖 4.17~圖 4.31 為在不同的  $V_{VTP}$  值下的振盪週期示波器圖，經過整理後如圖 4.32，而圖 4.33 為在  $0V\sim 1.4V$  的  $V_{VTP}$  值下的  $I_{REF}$  關係曲線。從圖 4.32 可得知實際晶片或 IC 內部的  $V_{VTP}$  值在  $0V\sim 0.5V$  及  $1.2V\sim 1.4V$  時，內部振盪器的振盪週期收斂在  $16\mu s$  及  $60\mu s$ 。因此可從圖 4.33 中藉由  $V_{VTP}$  值來分  $16.2\mu s$  ( $V_{VTP}=0.5V$ )、 $17.6\mu s$  ( $V_{VTP}=0.6V$ )、 $19.4\mu s$  ( $V_{VTP}=0.7V$ )、 $23.2\mu s$  ( $V_{VTP}=0.8V$ )、 $32.8\mu s$  ( $V_{VTP}=0.9V$ )、 $46.4\mu s$  ( $V_{VTP}=1.0V$ )、 $56.4\mu s$  ( $V_{VTP}=1.1V$ )及  $60.4\mu s$  ( $V_{VTP}=1.2V$ )等 8 種振盪週期。從圖 4.33 也明顯看出  $I_{REF}$  值因振盪週期的增加而降低(從  $40\mu A$  降至  $15\mu A$ )，因此將圖 4.32 及圖 4.33 整理成圖 4.34，可看出在不同的  $V_{VTP}$  值下，振盪週期與  $I_{REF}$  的關係。

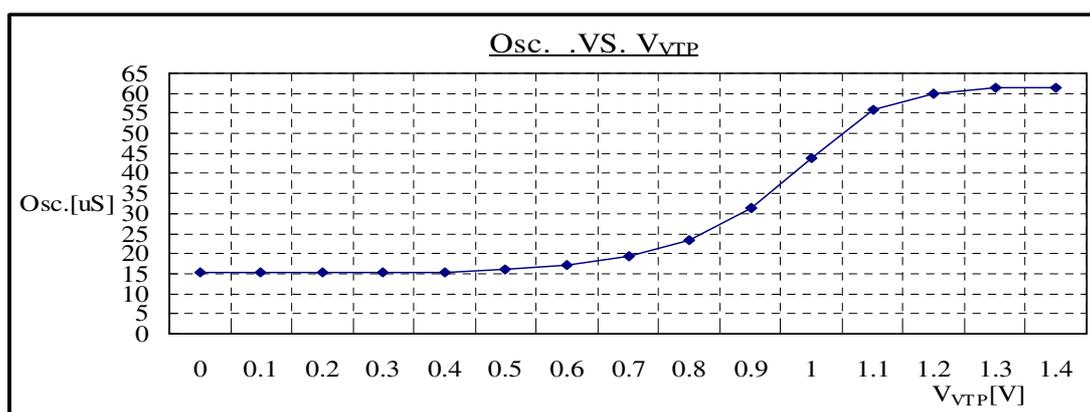


圖4.32：振盪週期 與  $V_{VTP}$  的關係曲線圖

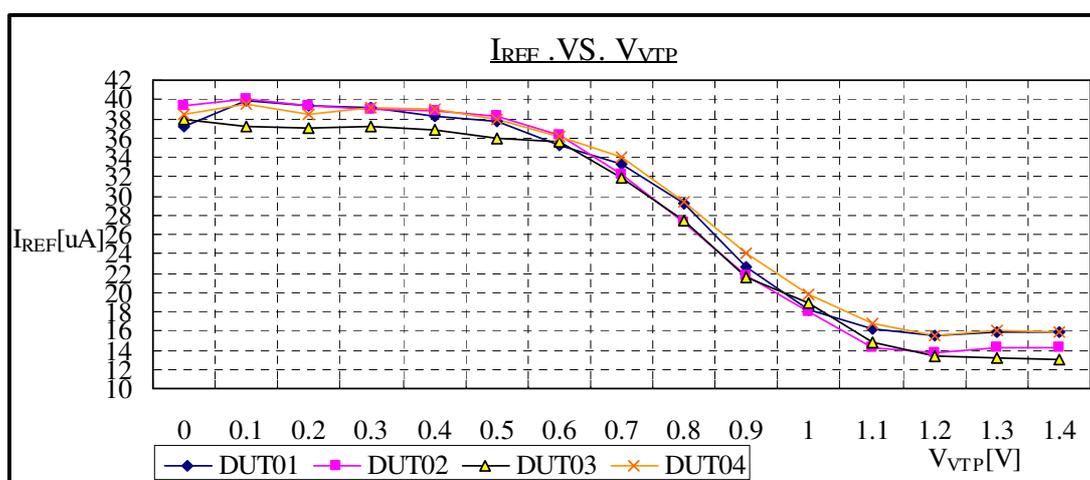


圖4.33： $I_{REF}$  與  $V_{VTP}$  的關係曲線圖

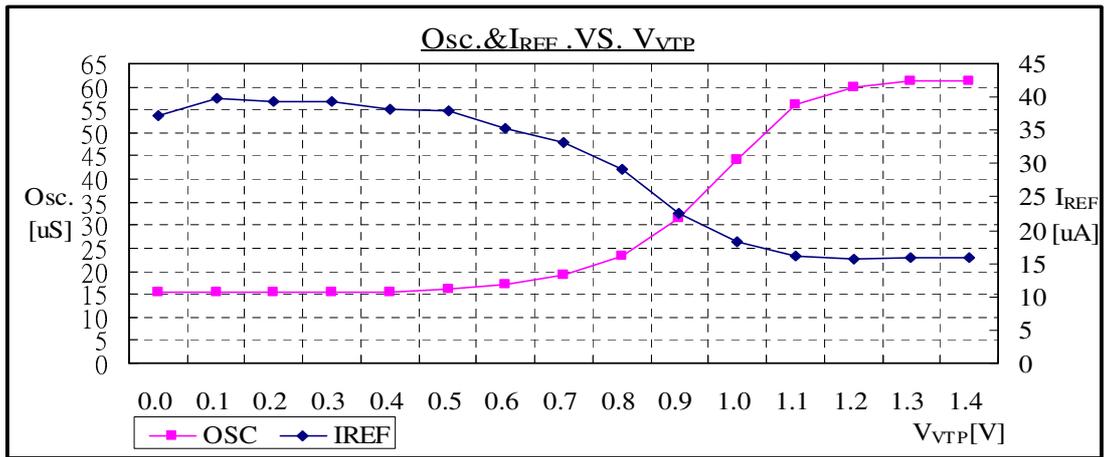


圖4.34：振盪週期 $I_{REF}$  與  $V_{VTP}$  的關係曲線圖



### 4.3.3 外部提供 Refresh 週期與 $I_{REF}$ 的關係

#### 4.3.3.1 測試的目的與方法

本項測試的目的是藉著從外部調整 Refresh 週期的變化，來了解實際晶片或 IC 的  $I_{REF}$  值在外部調整 Refresh 週期下是否與模擬值相同(90°C 環境下)。此測試的方法是使用 TMPADREF(Refresh Period Forcing)的 Test Mode，透過 DQM1 腳位將外部 Refresh 週期(0V~1.4V)輸入 IC 的內部及量測其 IDD6 值。圖 4.35 為外部 Refresh 週期訊號變化下 IDD6 的量測示意圖。

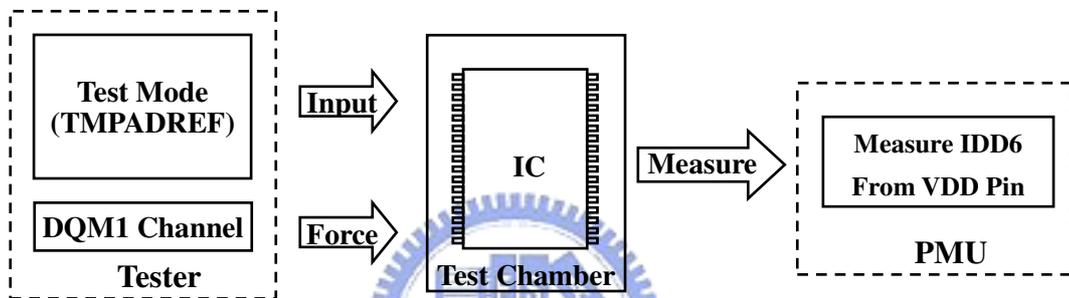


圖4.35: 在外部Refresh週期訊號變化下IDD6的量測 示意圖

#### 4.3.3.2 測試程式的撰寫

利用測試機台語言及設計的 Test Mode(TMPADREF)撰寫測試程式。如圖

4.36 為外部 Refresh 週期訊號變化下 IDD6 的量測主程式 及 圖 4.37 產生 Refresh 週期的 Pattern 程式。

<pre> PADREF: LCON= 0 PCON =0 SEND MPAT PATDC1 ; <b>PATTERN</b> DO DCT2 III=1,VCCII,1 ;<b>PERIOD SEL</b> RATE=&lt;4&gt;TMUS&lt;III&gt;;<b>PERIOD RATE</b> VS1=2.0V,R10V,M400MA VS2=2.0V,R10V,M400MA IN1 = 1.8V,0.2V VT1 = 1.0V OUT1 = 1.1V, 0.9V GOSUB PGSSM1 ;<b>WAVEFORM</b> GOSUB TMA070 ; <b>TIMING</b> CALL CALB("PRDSB","NORMAL") SET WET SELECT MPAT INHIBIT LIMIT VS1=ISBHL,NEGLECT REG MPAT PC=#A0 ;<b>PC CODE SEL</b> SRON START MPAT * WAIT TIME 100MS MEAS VS1 !100:VICCX ;<b>MEASURE</b> STOP MPAT SROF RESET WET SELECT MPAT NORMAL DCT2: GOTO CONTINE         </pre>	<pre> START #A0 NOP INIT TS1 NOP COUT TS1 PREA NOPCOUT TS1 L0: NOPCOUT TS1 AUREF IDXI8 #6 COUT TS1 JNI7 L0 COUT TS1 NOPXT TS1 MRS NOPCOUT TS1  ;<b>FOR TMPADREF TEST MODE</b> JSR TMODE COUT XT&lt;#1300 TS1 JSR TMODE COUT XT&lt;#1100 TS1 JSR TMODE COUT XT&lt;#1208 TS1  NOPCOUT TS1 SELF L0: JMP L0 COUT <b>TS4 CKE</b> STPS  TMODE:NOP XT TS1 MRS  RTN         </pre>
---	--

圖4.36：外部Refresh週期訊號變化下  
IDD6的量測主程式

圖4.37：產生Refresh週期的 Pattern程式

### 4.3.3.3 量測的結果

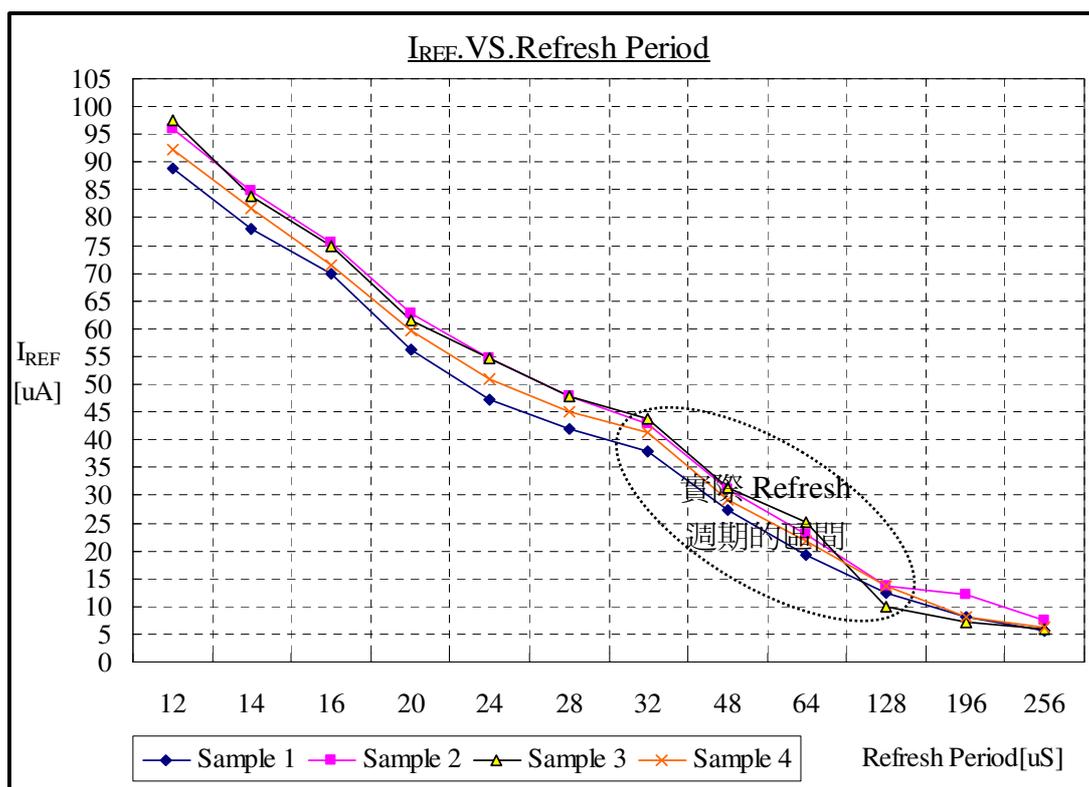


圖4.38: 在外部Refresh週期的變化下 I<sub>REF</sub> 值與Refresh週期的關係圖

### 4.3.3.4 結果分析

從圖 4.38，外部 Refresh 週期由 12 $\mu$ s 至 256 $\mu$ s，則 I<sub>REF</sub> 值隨著 Refresh 週期增加而下降，而依設計的規劃是：Refresh 週期是振盪器振盪週期的 2 倍。因此比較在章節 4.3.2 及 4.3.3 的 I<sub>REF</sub> 值如表 4.1 章節 4.3.2 與章節 4.3.3 的 I<sub>REF</sub> 值比較表。因此可確定其實際晶片或 IC 內部 Refresh 週期約是振盪器振盪週期的 2 倍。

表4.1： 章節4.3.2 與章節4.3.3 的 I<sub>REF</sub> 值比較表

章節 4.3.2	32 $\mu$ s(Osc:16)	46.8 $\mu$ s(Osc:23.4)	62.8 $\mu$ s(Osc:31.4)	122.4 $\mu$ s(Osc:61.2)
I <sub>REF</sub> 值	37.8 $\mu$ A	29.2 $\mu$ A	22.6 $\mu$ A	15.8 $\mu$ A
章節 4.3.3	32 $\mu$ s	48 $\mu$ s	64 $\mu$ s	128 $\mu$ s
I <sub>REF</sub> 值	37.8 $\mu$ A	27.2 $\mu$ A	19.2 $\mu$ A	12.4 $\mu$ A

### 4.3.4 改變環境溫度 IC 內部振盪器的變化

#### 4.3.4.1 測試的目的與方法

本項測試的目的是藉著改變環境溫度的變化，來了解實際晶片或 IC 的內部振盪器(Oscillator)的振盪週期是否與模擬值相同。此測試方法是改變環境溫度的變化(即改變 Test Chamber 溫度)及使用 TMOSCMON(Oscillator Monitor)的 Test Mode 將振盪器振盪訊號藉由 DQM1 腳位以示波器讀出並由 DQM0 腳位量測  $V_{VTP}$  值。圖 4.39 為振盪器振盪訊號量測示意圖。並利用此方式量測其 IDD6 的電流值，圖 4.40 為在環境溫度變化下 IDD6 量測示意圖。

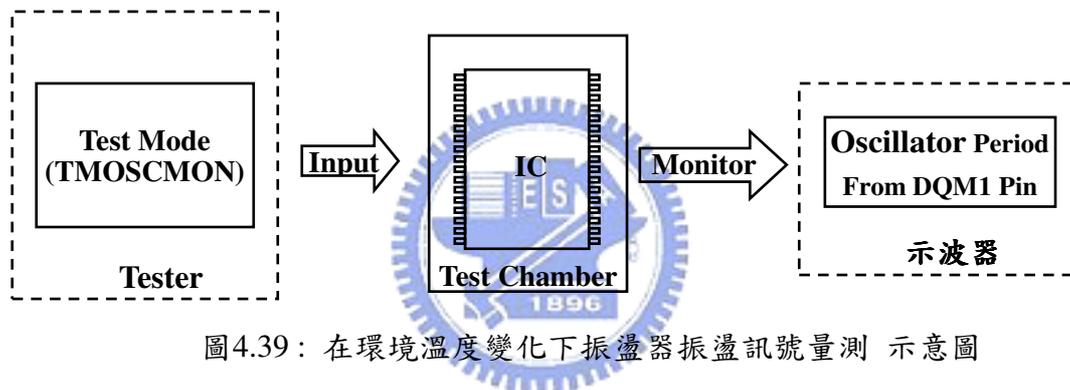


圖4.39：在環境溫度變化下振盪器振盪訊號量測 示意圖

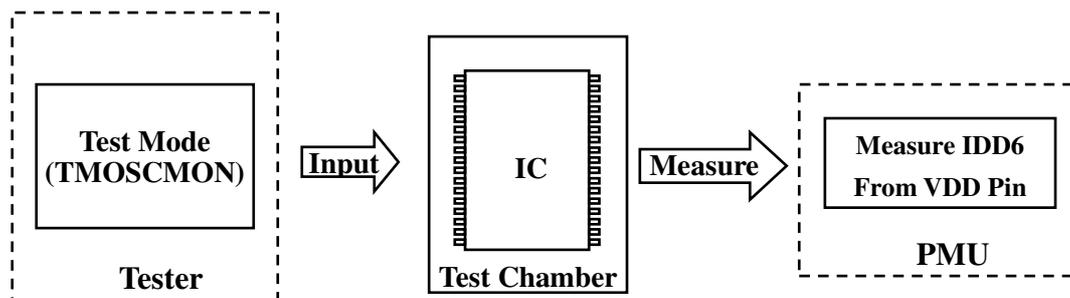


圖4.40：在環境溫度變化下 IDD6 量測 示意圖

#### 4.3.4.2 測試程式的撰寫

利用測試機台語言及設計的 Test Mode(TMOSCMON)撰寫測試程式。如圖

4.41 為在環境溫度變化下振盪器振盪訊號的量測主程式 及 圖 4.42 為量測振盪週期的 Pattern 程式。

<pre> ICC236: LCON= 0 PCON =0 SEND MPAT PATDC1 ; <b>PATTERN</b> VS1=2.0V,R10V,M400MA VS2=2.0V,R10V,M400MA IN1 = 1.8V,0.2V VT1 = 1.0V OUT1 = 1.1V, 0.9V GOSUB PGSSM1      ;<b>WAVEFORM</b> GOSUB TMA070     ; <b>TIMING</b> CALL CALB("PRDSB","NORMAL") SET WET SELECT MPAT INHIBIT LIMIT VS1=ISBHL,NEGLECT REG MPAT PC=#100 ;<b>PC CODE SEL</b> SRON IF FLAG0=0 THEN ENTRY;<b>FOR IDD6</b> START MPAT * WAIT TIME 100MS EXIT MEAS VS1 !100:VICCX  ;<b>MEASURE</b> STOP MPAT SROF RESET WET SELECT MPAT NORMAL GOTO CONTINE         </pre>	<pre> START #100     NOP    INIT    TS1     NOP    COUT    TS1 PREA     NOPCOUT    TS1 L0: NOPCOUT    TS1 AUREF     IDX18 #6 COUT    TS1     JN17 L0 COUT    TS1     NOPXT      TS1 MRS     NOPCOUT    TS1 ;FOR TMOSCMON TEST MODE JSR TMODE COUT XT&lt;#1300 TS1 JSR TMODE COUT XT&lt;#1104 TS1 JSR TMODE COUT XT&lt;#1208 TS1     NOPCOUT    TS1 SELF L0: JMP L0  COUT    TS1 CKE     STPS TMODE:NOP  XT    TS1 MRS     RTN         </pre>
---	--

圖4.41：在環境溫度變化下振盪器振盪訊號的量測主程式

圖4.42：量測振盪週期的 Pattern程式

#### 4.3.4.3 量測的結果

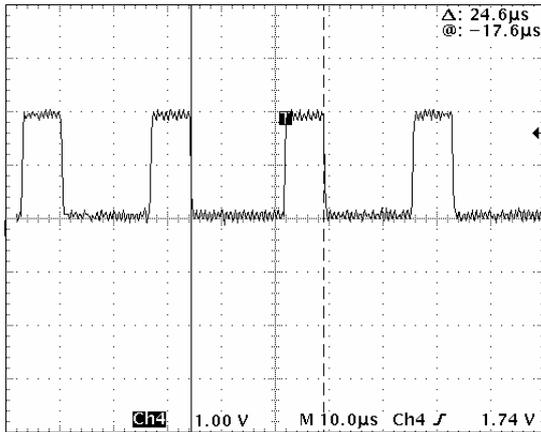


圖4.43 :溫度25°C ( OSC=24.6μs )

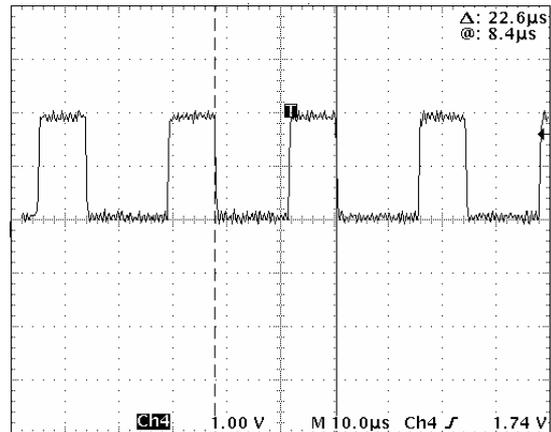


圖4.44 :溫度45°C ( OSC=22.6μs )

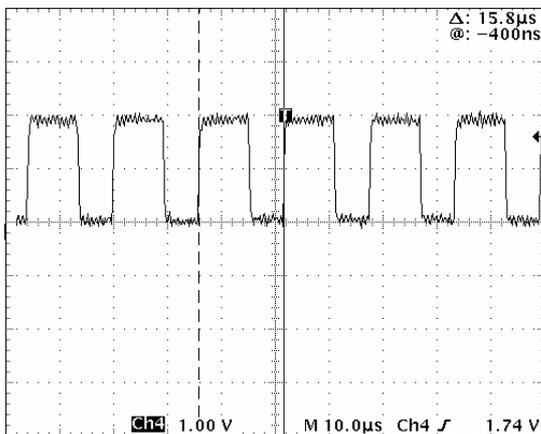


圖4.45 :溫度70°C ( OSC=15.8μs )

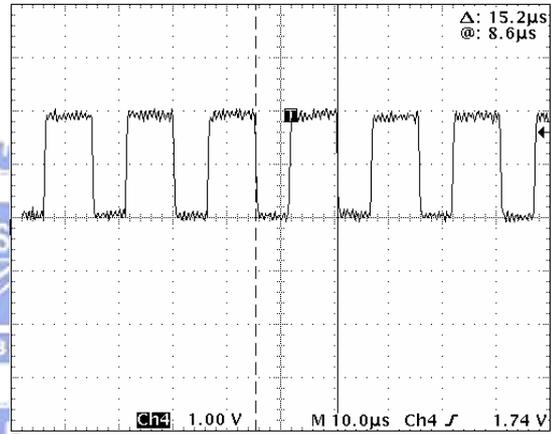


圖4.46 :溫度90°C ( OSC=15.2μs )

#### 4.3.4.4 結果分析

從圖 4.43~圖 4.46 為在不同的溫度下(25°C、45°C、70°C及 90°C)的振盪週期示波器圖。表 4.2 為不同的溫度下實際 IC 的振盪週期與模擬值的比較表，其實際的振盪週期與模擬有其很大的差異值。在 90°C 下由 DQM0 量到  $V_{VTP}$  值約 0.5V。因此選擇以雷射(Laser)方式切斷 Fuse 來調整  $V_{VTP}$  值至 0.6V(減少  $R_1$  至  $R_m$  路徑的電阻值)，其調整後其振盪週期示波器圖如圖 4.47~圖 4.50，但其調整後的振盪週期仍稍微小於其電路模擬值。表 4.3 為調整後的振盪週期與模擬值的比較表。圖 4.51 為調整後的振盪週期及  $I_{REF}$  與  $V_{VTP}$  的關係曲線圖。

表4.2：不同的溫度下 實際IC的振盪週期與模擬值的比較表

週期 \ 溫度	25°C	45°C	70°C	90°C
實際的振盪週期	24.6 $\mu$ s	22.6 $\mu$ s	15.8 $\mu$ s	15.2 $\mu$ s
模擬的振盪週期	47.7 $\mu$ s	44.7 $\mu$ s	27.0 $\mu$ s	15.6 $\mu$ s
差異值	23.1 $\mu$ s	22.1 $\mu$ s	11.2 $\mu$ s	0.4 $\mu$ s

表4.3：不同的溫度下 調整後的振盪週期與模擬值的比較表

週期 \ 溫度	25°C	45°C	70°C	90°C
實際的振盪週期	40.2 $\mu$ s	37.2 $\mu$ s	25.2 $\mu$ s	15.6 $\mu$ s
模擬的振盪週期	47.7 $\mu$ s	44.7 $\mu$ s	27.0 $\mu$ s	15.6 $\mu$ s
差異值	7.5 $\mu$ s	6.5 $\mu$ s	1.8 $\mu$ s	0.0 $\mu$ s

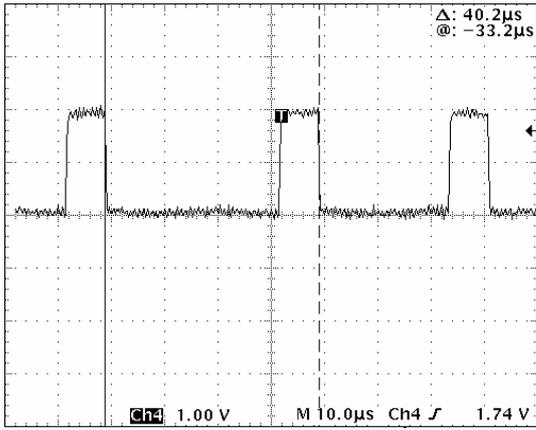


圖4.47 :溫度25°C ( OSC=40.2 $\mu\text{s}$  )

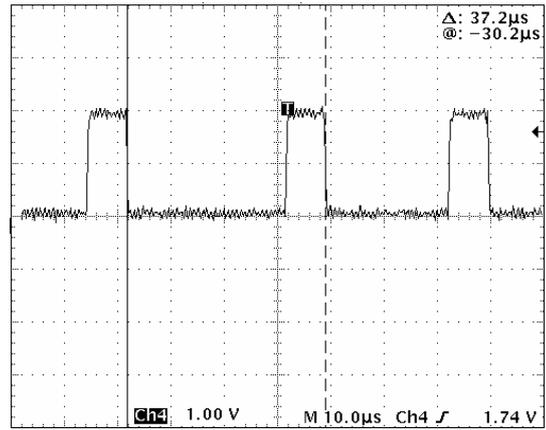


圖4.48 :溫度45°C ( OSC=37.2 $\mu\text{s}$  )

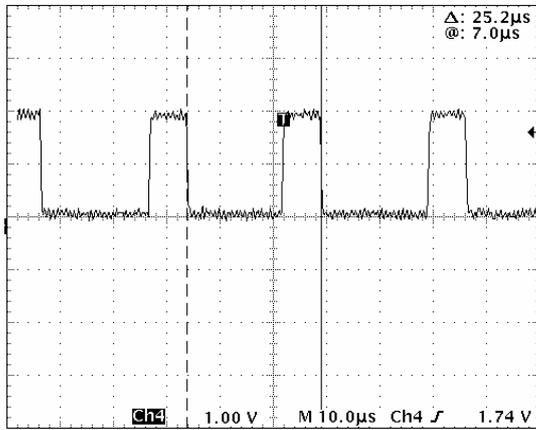


圖4.49 :溫度70°C ( OSC=25.2 $\mu\text{s}$  )

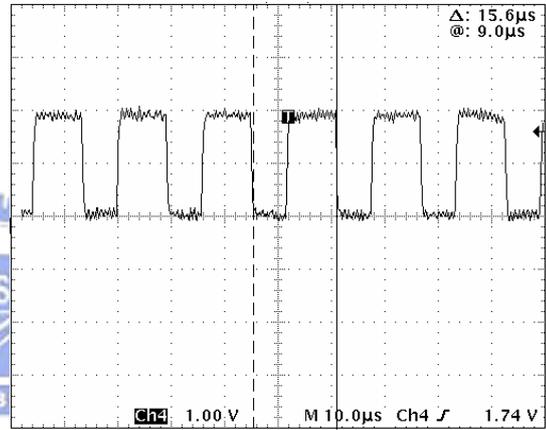


圖4.50 :溫度90°C ( OSC=15.6 $\mu\text{s}$  )

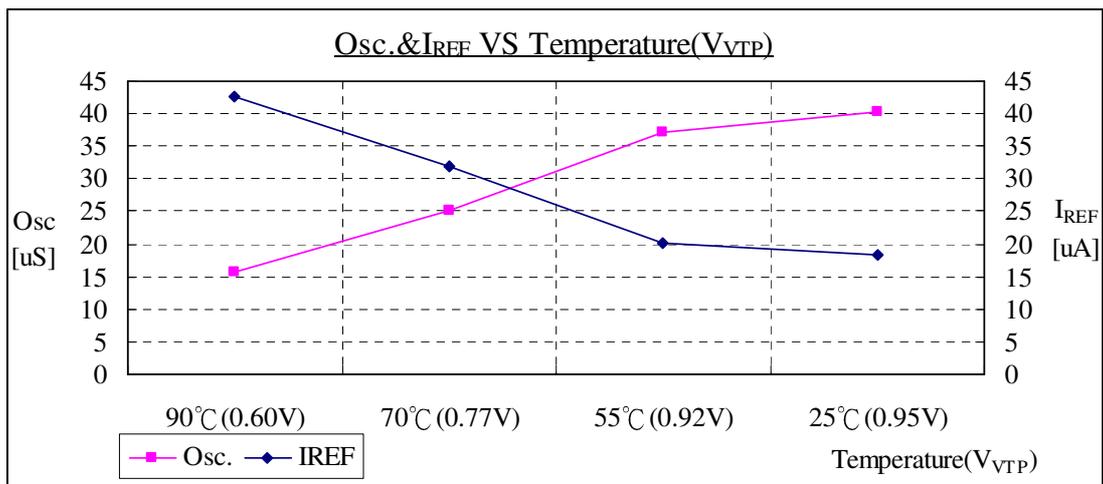


圖4.51: 調整後的振盪週期 &  $I_{REF}$  與  $V_{VTP}$  的關係曲線圖

### 4.3.5 保持時間(Retention Time)與溫度之間的關係

#### 4.3.5.1 測試的目的與方法

本項測試的目的是藉著改變環境溫度的變化(依據模擬的各種溫度)，來了解實際晶片或 IC 的保持時間(Retention Time)與 Refresh 週期的關係，以此分析結果提出一個作為 ATCSR(Refresh 週期隨著溫度而變化的特性)測試的參考。此測試方法是改變環境溫度的變化(即改變 Test Chamber 溫度)及使用 TMREFDIS (Refresh Disable)的 Test Mode。將所有記憶體單元寫入“0”及“1”，等待些許時間後再讀取記憶體單元資料是否為“0”及“1”。此“最精確”的些許時間為實際晶片或 IC 在此溫度下的保持時間(Retention Time)，圖 4.52 為保持時間與溫度之間的量測流程圖。了解各種溫度下的保持時間就可以了解各溫度下的 Refresh 週期是否合理及測試時如何選擇適合的 Refresh 週期(由外部提供 Refresh 週期)來測試。

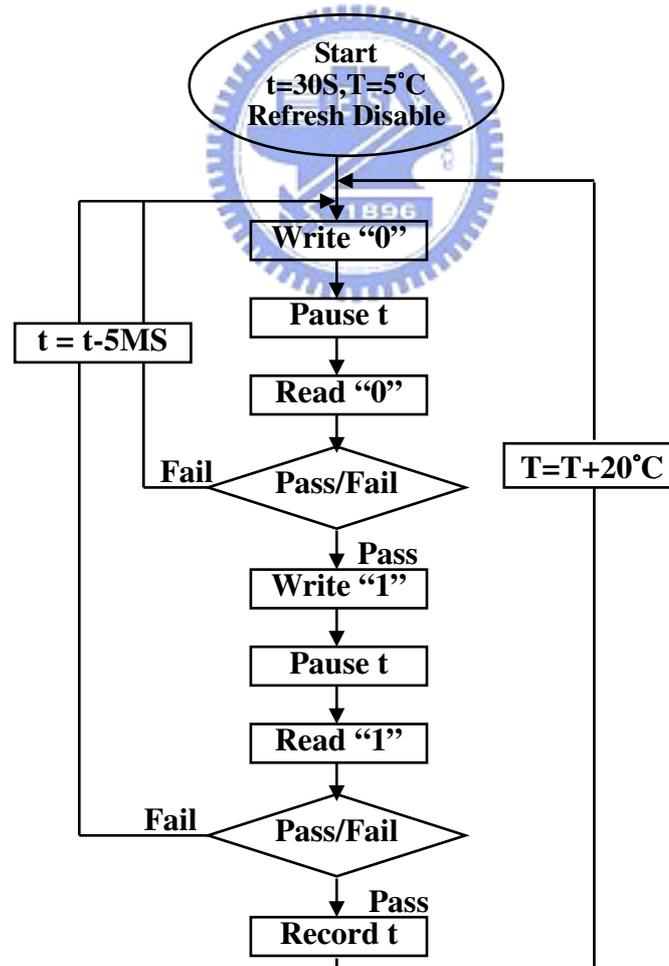


圖4.52：保持時間(Retention Time)與溫度之間的量測流程圖

#### 4.3.5.2 測試程式的撰寫

利用測試機台語言及設計的 Test Mode(TMREFDIS)撰寫測試程式。如圖

4.53 為保持時間(Retention Time)的量測主程式及 圖4.54 為量測保持時間的 Pattern程式。

<pre> TREF: LCON= 0 PCON =0  SEND MPAT  PATAc1  ; <b>PATTERN</b>  VS1=2.0V,R10V,M400MA VS2=2.0V,R10V,M400MA IN1 = 1.8V,0.2V VT1 = 1.0V OUT1 = 1.1V, 0.9V  GOSUB PGSSM1      ; <b>WAVEFORM</b> GOSUB TMA070     ; <b>TIMING</b>  CALL CALB("PRDST","NORMAL")  REG MPAT PC=#150 ; <b>PC CODE SEL</b>  CALL SHM2(STATIC) ; <b>RUN SHMOO</b>  GOTO CONTINE </pre>	<pre> MODE PAUSE REGISTER TIMER=400MS START #150 NOP INIT TS1 NOP COUT TS1 PREA NOP COUT TS1 L0: NOP COUT TS1 AUREF IDX18 #6 COUT TS1 JN17 L0 COUT TS1 NOPXT TS1 MRS NOP COUT TS1 ; <b>FOR TMREFDIS TEST MODE</b> <b>JSR TMODE COUT XT&lt;#1300 TS1</b> <b>JSR TMODE COUT XT&lt;#1100 TS1</b> <b>JSR TMODE COUT XT&lt;#1201 TS1</b> NOP INIT TS1 L0: NOP COUT TS1 ACT NOP COUT TS1 NOP NOP W COUT TS1 WRIT JN13 L0 ACOUT TS1 PREA <b>NOP T</b> L1: NOP COUT TS1 ACT NOP COUT TS1 NOP NOP R COUT TS1 READ JN13 L1 ACOUT TS1 PREA JZD L0 STPS <b>TMODE:NOP XT TS1 MRS</b> <b>RTN</b> </pre>
---	---

圖4.53：保持時間(Retention Time)的量測主程式

圖4.54：量測保持時間的Pattern程式

### 4.3.5.3 量測的結果

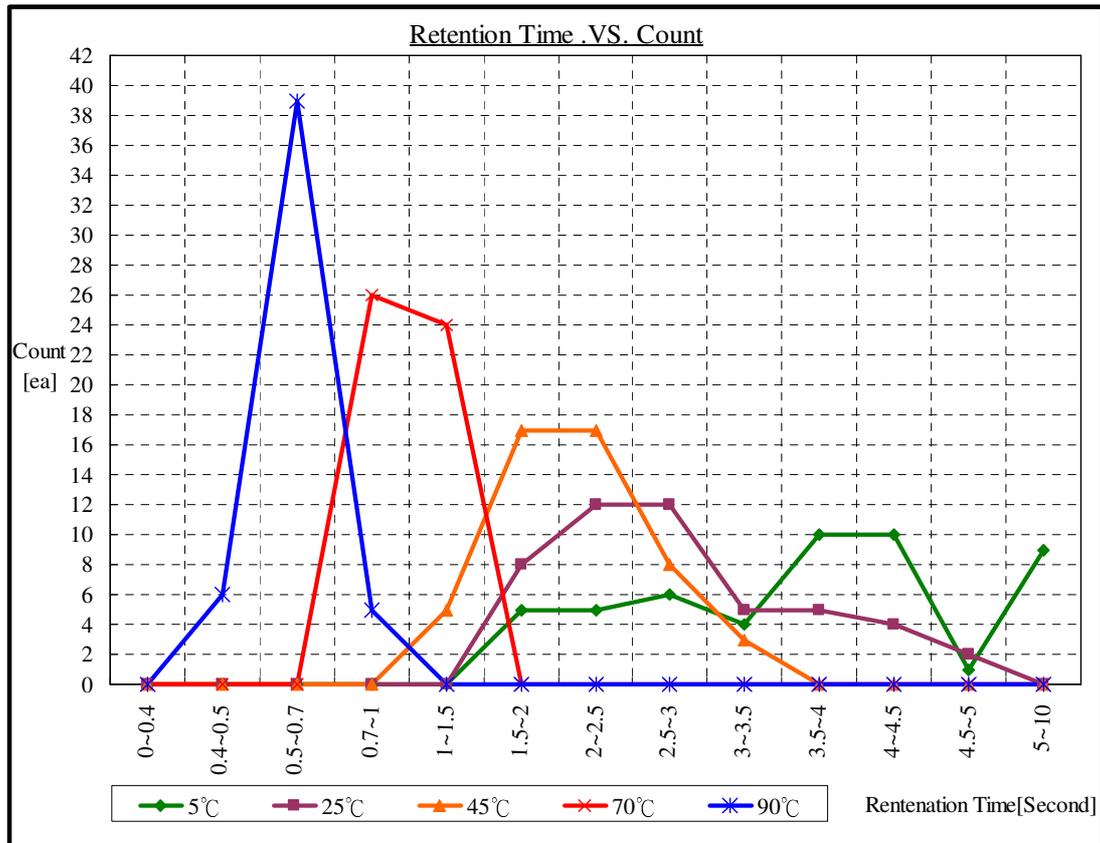


圖4.55：保持時間(Retention Time)與溫度關係之數量曲線分佈圖

#### 4.3.5.4 結果分析

圖 4.55 是以隨機取樣 50 顆 IC 做保持時間(Retention Time)與溫度關係之數量曲線分佈圖。從圖中可清楚地看出溫度越低則 IC 的保持時間越分散且越長，反之溫度越高則數量曲線分佈越集中且保持時間越短。就以 25°C 及 90°C 為例，其 50 顆 IC 中最差的保持時間為 1.35 秒(25°C)及 0.435 秒(90°C)及曲線分佈最多數量區為 2~2.5 秒(25°C：10 顆) 及 0.5~0.7 秒(90°C：39 顆)。從這 50 顆隨機取樣 IC 的保持時間資料中取得其各個溫度下的最大值、平均值及最小值，如圖 4.56 及表 4.4。從圖 4.56 中更可看出保持時間與溫度的分散性與集中性。

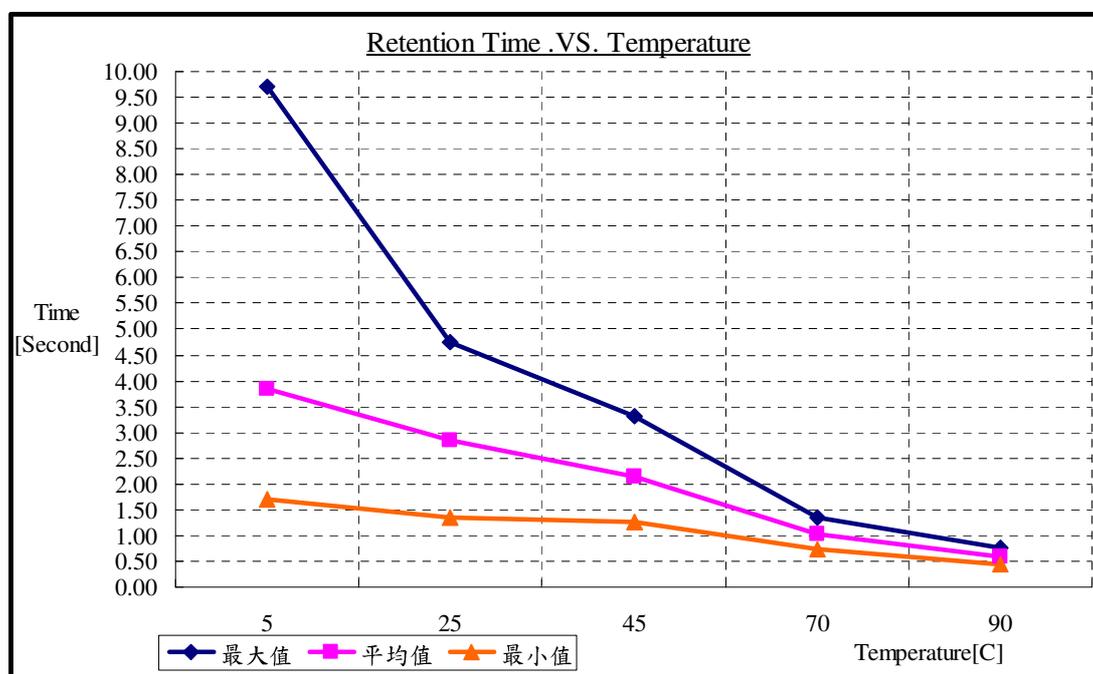


圖4.56：保持時間之最大值/平均值/最小值與溫度關係圖

表4.4: 保持時間之最大值/平均值/最小值與溫度關係表

	5°C	25°C	45°C	70°C	90°C
最大值(秒)	9.7	4.75	3.3	1.34	0.76
平均值(秒)	3.84	2.84	2.13	1.02	0.6
最小值(秒)	1.7	1.35	1.25	0.72	0.44

## 4.4 總結分析結果

第四章為驗證設計的 ATCSR 的電路是否可行性，從 4.3.1 章節了解 IC 經過製程(Process)後其漏電的原因會影響 IC 週期各電壓產生器(DC Voltage Generator)的效能提高因而  $I_{OFF} + I_{DC}$  的總和值相對的增加，因此首先必須將各內部各電壓產生器的電壓值依據設計規格作適度的調整。如圖 4.11，調整後整片晶片的電流值趨於集中性。

4.3.2 章節是利用 Test Mode 的方法由外部輸入  $V_{VTP}$  值以了解 IC 內部振盪器的振盪週期的分佈，並進而了解振盪週期與 Refresh 電流( $I_{REF}$ )的關係。如圖 4.34，振盪週期越長則  $I_{REF}$  值越小，反之亦然。

4.3.3 章節是用來驗證振盪週期與 Refresh 週期的關係(設計的規定是 Refresh 週期為振盪週期的 2 倍)。此方法也是利用 Test Mode 的方法關掉內部振盪器而由外部輸入週期訊號直接量測  $I_{REF}$  值並與 4.3.2 章節的相對  $I_{REF}$  值作比較，其結果相當符合 2 倍的设计。

4.3.4 章節為 IC 在不同溫度下實際的振盪週期，而從示波器圖發現振盪器有隨溫度變化而有不同的振盪週期，但其週期與模擬值有所差異。經過雷射方式作 IC 內部  $V_{VTP}$  值，而得其較接近模擬值的結果，如表 4.3 所示，其差異值為 IC 經過製程後其溫度感應器內部電阻 Dopping 濃度而造成需  $V_{VTP}$  值的差異因此利用雷射方式調整  $V_{VTP}$  至適當位置，以利內部振盪器正常運作。

4.3.5 章節為了解 IC 內建 ATCSR 功能後測試方式如何因應而研究，從圖 4.55 中可得知，其溫度越高則保持時間(Retention Time)則越短，而 DRAM 的品質條件與 NAND FLASH 不同(以 Block 為單元)，只有要一個記憶體單元(Single Bit)壞掉，則此 DRAM 元件視為壞品。因此本章節取樣 50 顆 IC 量測其在各個溫度下的保持時間的最大值、平均值及最小值，而其最小值資料尤其重要，因其與 Refresh 完整個記憶體單元一次所需要的時間有關連性(如表 4.4 所示)，提供測試時訂定測試標準的依據。

表 4.5 為在不同溫度下 保持時間的模擬值、實際 IC 的保持時間( $V_{VTP}$  值調整前及調整後)、50 顆取樣 IC 保持時間的最小值及測試條件值(模擬值 x1.5)比較表。

此 50 顆取樣 IC 的晶片的測試保持時間是以 400ms(90°C 溫度下)作測試，而實際封裝後 IC 實際最小值為 440ms，因此我們以各不同溫度下的最小值作為訂定 IC 的 ACTSR 的測試條件值為模擬值的 1.5 倍。並利用 4.3.3 章節的 Test Mode 及測試方法在不同溫度下所需的 Refresh 週期訊號(例如 90°C Refresh 週期為 48 $\mu$ s (384ms  $\div$  8192))由外部透過 DQM1 腳位輸入 IC 的內部，取代振盪器的功能，以達到測試的目的。

表4.5: 不同溫度下保持時間的模擬值、實際值、最小值及測試條件值 比較表

保持時間	25°C	45°C	70°C	90°C
模擬值	782ms	733ms	443ms	256ms
實際值( $V_{VTP}$ 值調整前)	402ms	371ms	259ms	249ms
實際值( $V_{VTP}$ 值調整後)	659ms	610ms	413ms	256ms
取樣 IC 實際最小值	<b>1350ms</b>	<b>1250ms</b>	<b>720ms</b>	<b>440ms</b>
測試條件值(模擬值 x1.5)	<b>1173ms</b>	<b>1100ms</b>	<b>665ms</b>	<b>384ms</b>

在 400ms(90°C 溫度下)的晶片測試條件，將整片晶片各個需要修補 Die 的 Row Spare Line 及 Column Spare Line 的使用率統計如圖 4.57 及圖 4.58。其使用率約 40%~60%(Row Spare Line Usage)及 10%~30%(Column Spare Line Usage)。依據此使用率的資料可將晶片的測試保持時間由 400ms 提高至 450ms，甚至為 500ms。此目的是讓 IC 實際保持時間最小值與測試條件值有更大的差異空間，以提高 DRAM 的品質。

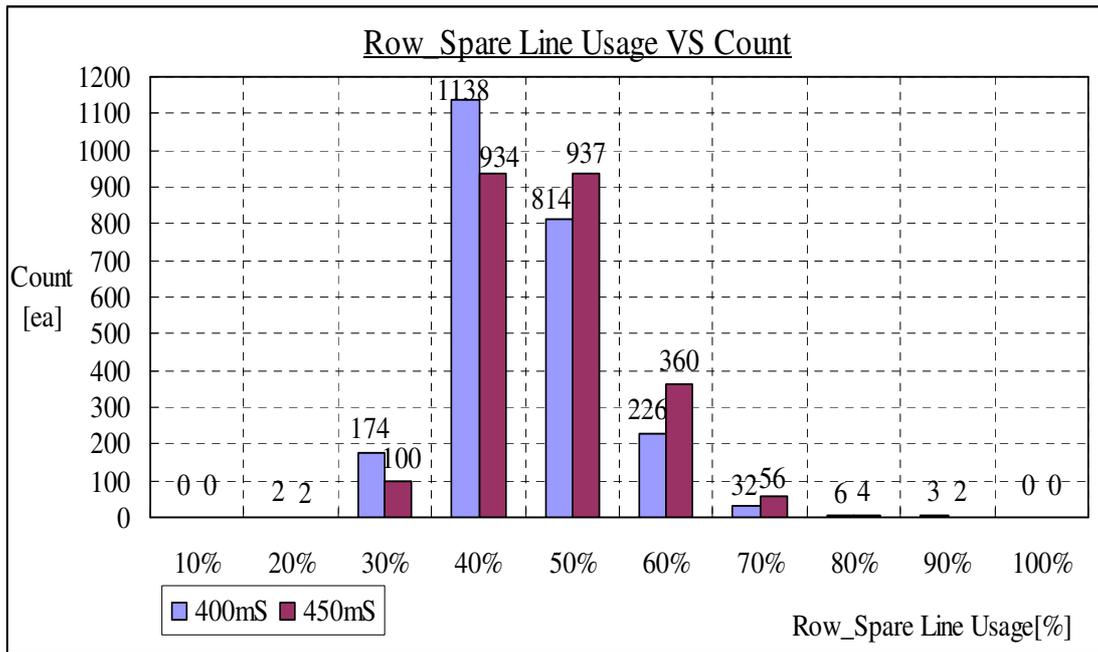


圖4.57：整片晶片 Row Spare Line的使用率與數量分布 統計圖

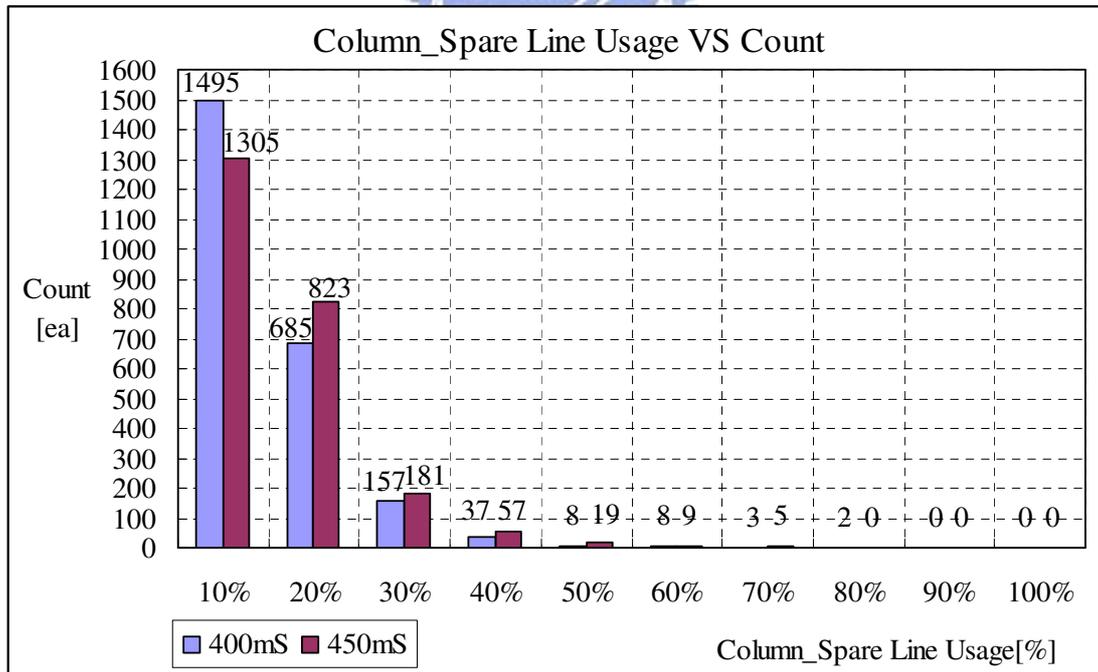


圖4.58：整片晶片 Column Spare Line的使用率與數量分布 統計圖

## 第五章 結論

降低功率消耗是目前各電子產品領域的研究方向，DRAM 產品領域也不可或免。尤其電子產品越做越小，因此 MCP(Multiple Chip Package)的包裝也就越來越普遍，DRAM 的 KGD(Known Good Die)市場的需求量也就越來越大，因而 DRAM 功率消耗的要求也就越來越嚴格，因此我們以改善 DRAM Self Refresh 的電流消耗為研究方向，利用 DRAM 需要做雷射修補(Laser Repair)的特點，應用在此 ATCSR 的設計上。利用調整  $V_{VTP}$  值(調整電阻串的電阻值)及 Delay 電路來達到降低振盪器的振盪週期進而降低  $I_{REF}$  值，我們以實際的測試分析證明此設計及方法是可行的。在初期的 IDD6( $I_{REF} + I_{OFF} + I_{DC}$ )的規格規劃是以  $100\mu A(90^{\circ}C)$  為目標，而從整個 ATCSR 分析過程中，發現  $I_{OFF} + I_{DC}$  受製程的影響很大，因此 DC Level( $V_{PP}$ 、 $V_{LOW}$  及  $V_{BB}$ )的調整也就非常重要。ATCSR 的規格及功能加入 DRAM 中，其改變了原先計有的測試觀念(Refresh 週期不隨溫度而改變)，振盪週期會隨著溫度的變化而改變，因此在本論文中我們針對保持時間的分析時利用 Test Mode 的方法在不同溫度的下將可調變的 Refresh 週期由外部輸入 IC 內部取代振盪器，將 IC 內部保持時間不符合規格的記憶體單元測試出來並修補，以達到 DRAM 在 ATCSR 的規格及功能下能有很高的良率及品質。

## 參考文獻

- [1] Samsung Inc., “K4M28163PH-R(B)E/G/CF DataSheet”, Mar. 2006
- [2] Hynix Inc., “HY5S5B6GLF(P)-XE Series DataSheet”, Rev.10, Apr. 2006
- [3] Micron Inc., “MT48H8M16LF DataSheet”, Rev.A, Jun. 2006
- [4] Infineon Inc., “HYB18L128160B[C/F] DataSheet”, Rev.1.4, 30 Apr. 2004
- [5] Anton Bakker; Johan H. Huijsing; “Micropower CMOS Temperature Sensor with Digital Output” IEEE Journal of Solid State Circuits, Vol,31,No. 7,July ,1996
- [6] Katsuyuki Sato, Kanehide Kenmizaki,et all.,“A 4-Mb Pseudo SRAM Operating at  $2.6 \pm 1V$  with  $3\text{-}\mu A$  Data Retention Current” IEEE Journal of Solid -State Circuits, Vol.26, No.11, November, 1991
- [7] H. Hirano, Y. Kagenishi, M.Kojima, H. Kotani, N. Yamauchi, A. Shibayama, and T. Sumi,“ Low-Power Self-refresh mode DRAM with temperature-dection current” in Symp. VLSI Circuits Dig. TGech. Papers, 1993, pp. 43-44
- [8] Jung Pill Kim, Woodward Yang,Han-Yuan Tan ,“A low-Power 256-Mb SDRAM With an On-Chip Thermometer and Biased Reference Line Sensing Scheme” IEEE Journal of Solid -State Circuits, Vol.38, No.2, February, 2003

## 簡歷

學生吳家仁，已婚，而老婆目前在園區某高科技半導體公司從事會計工作，現育有二女，家庭和樂、家境小康。

八十四年六月海軍艦艇退伍至今，已有十一年的半導體領域工作經驗，歷經任職過大眾電腦新竹園區分公司、華邦電子公司、吉聯積體電路公司、ISSI，及目前任職京典矽旺積體電路公司(DRAM 設計公司)積體電路公司，一路走來接觸到的幾乎全是產品工程方面領域的知識。接觸這領域越久，就越覺得半導體製程技術日新月異，電子產品多樣化且汰舊換新速度驚人。在半導體領域中任職於產品工程，自己自比為交通警察的角色一樣。如何讓交通順暢、減少交通意外及如何快速排除意外事故是交通警察職責所在，而產品工程、測試、量產等流程是否順暢、故障排除是否正確及快速是產品工程師職責所在。

自己已站在半導體領域的十字路口上擔任起產品工程師的角色，就要具備足夠的專業知識(如設計、製程、測試、封裝、應用等方面的專業知識)。擔任工程師越久就越覺得“書到用時方恨少”這句話的含意，專業知識不足的感受也就更加強烈了。四年前幸運地考上交通大學在職專班，讓自己有再一次有停下來充充電的機會，可以利用此次專班就讀的機會，讓自己能再一次更紮實地將設計、製程、測試等方面的專業知識重新 Review 及加強。透過此次專班就讀的機會，接觸到不同電子領域的專業新知，以增廣見聞，讓自己更能有足夠的專業知識和能力來擔任好半導體領域這十字路口上的產品工程師角色。