

國立交通大學

電機資訊學院 電信學程

碩士論文

高效率的整合 AES 加密器與解密器之電路設計



Circuit Design of Highly Efficient AES  
Integrated Encryptor and Decryptor

研究生：施忠宏

指導教授：紀翔峰 博士

中華民國九十四年七月

高效率的整合 AES 加密器與解密器之電路設計

Circuit Design of Highly Efficient AES  
Integrated Encryptor and Decryptor

研究生：施忠宏

Student : Chung-Hung Shih

指導教授：紀翔峰 博士

Advisor : Dr. Hsiang-Feng Chi

國立交通大學

電機資訊學院 電信學程



A Thesis

Submitted to Degree Program of Electrical Engineering and Computer Science

College of Electrical Engineering and Computer Science

National Chiao Tung University

in Partial Fulfillment of the Requirements

for the Degree of

Master of Science

in

Communication Engineering

July 2005

Hsinchu, Taiwan, Republic of China

中華民國九十四年七月