

# 產業政策與國際化對國內 IC 設計業之 經營績效評估研究

研究生：魏宏政

指導教授：胡均立

國立交通大學經營管理研究所碩士在職專班

## 摘 要

本研究以我國積體電路設計業中共計 35 家已上市櫃的掛牌企業作為研究對象，以單一產出（銷售淨額）及三投入（包括勞動力投入、資本投入及研發投入）作為研究變數，另外考慮三項環境變數（政府所給與的投資抵減、企業國際化程度及企業資本結構）作為企業無效率分析的研究變數，整體樣本的研究區間為西元 1998 年至西元 2003 年為止共計 6 年，而儘管所選擇的樣本在總家數方面僅占國內整體 IC 設計業 12%，但是自 1998 年至 2003 年累計營業額的國內市占率卻高達 92.8%，顯見所選樣本代表性及國內 IC 設計產業的集中度。在研究方法方面先利用變動規模報酬資料包絡分析（VRS DEA）研究的決策單位所屬之生產階段（CRS、IRS 或是 DRS）並計算其各期之整體技術效率（OTE）、純粹技術效率（PTE）及規模效率（SE），進一步使用 Malmquist-DEA 模型分析國內 IC 設計業縱橫面資料，以了解企業決策單位之生產力（企業跨期之 CRS 與 VRS 比較）與效率值變動的趨勢與原因。最後選取投資抵減金額（政府每年給予企業的投資抵減）、外銷比例（企業國際化程度）及負債比率（企業資本結構）等三項環境變數，利用 Tobit 迴歸模型來求解其無效率程度。研究發現：投資抵減無法明顯降低國內 IC 設計業者的無效率程度，但國際化程度高（外銷比率提高至 63%）及企業維持約 45.98% 的負債比率可有效顯著降低其無效率程度，故而最佳的產業政策是自由開放市場鼓勵廠商加深國際化進軍海外市場，再配合政府或是民間金融機構適當的融資，可形成企業經營管理上一定程度的壓力，進而明顯降低無效率。

關鍵字：自由競爭、生產力與效率評估、資料包絡分析、效率前緣

# 一、前言與背景

## 1.1 研究背景：

1987 年一個華爾街裡一個發展新商業模式的企業美商晶技 (C&T) 掛牌上市。從此以後無晶圓廠的積體電路 IC 設計公司便經常成為知識產業與重點策略發展工業的代名詞，也開始了國際上 IC 示範工廠設置計畫 (1975~1979 年)、電子工業第二期發展計畫 (1979~1983 年)、及超大型積體電路發展計畫 (1983~1988 年) 後，已將我國半導體技術推向超大型積體電路的舞台。1980 年工研院電子所正式衍生成立聯華電子公司，成為國內第一家 IC 製造業者，並以四吋廠開始生產 IC 後，我國才正式跨足到積體電路前段商業化製造工程階段。1987 年工研院電子所再度衍生六吋晶圓超大型積體電路製程技術的台灣積體電路製造公司 (TSMC)、以及 1988 年衍生之國內第一家專業光罩廠商—台灣光罩公司，使得我國 IC 產業體系的雛型於焉成形 (史欽泰 2001)。而 IC 設計業的萌芽則發生在 1990 年代以前，此階段之 IC 設計公司大多來自電子所之人才以及技術擴散，例如太欣、合德 (合泰半導體之前身)、普誠，主力設計產品是消費性 IC，如音樂、語音及影像 IC (蔡美柔 1998)。

由於 IC 設計業是以設計應用產品為主，幾乎所有的電子產品功能良莠皆取決與設計之初的規劃，但由於資訊產品市場主流世代交替迅速，決策單位若無法在每一個市場轉變中，重新建立自己的核心競爭力，很快就會被淘汰，因此觀察美國 IC 設計公司的演變，可以發現市場領導者不斷在變，從晶片組到繪圖晶片，再到通訊 IC 等，每次上來的團隊都不同，研究生本身感觸亦深，在 2001 及 2002 年無線區域網路蓬勃發展，科勝訊(Conexnt)幾乎主導整個市場，下游業者莫不頓首稱臣，不敢違逆，時至今日 WLAN IC 早已百家爭鳴就像是世界拳擊舞台上，IC 設計業的領導廠商，俗稱「一代拳王」的角色也不斷地在變，而且每個拳王維持的時間都不是很長。

所謂「一代拳王」，就是能在某一領域中，有最高市占率，甚至成為該領域的規格制訂者(在本研究中會發現類似的情況，例如：某些大型 IC 設計公司在 2000 年前效率值高達 1，公司生產力與效率都極佳，但之後就一路滑落)；聯發董事長蔡明介在《今周刊》2001 年第 239 期「尖端對話開始」口述專欄，就點出：IC 設計業的「一代拳王」理論，所指的正是這樣的道理。極為傳神地形容 IC 設計業的發展歷史，他認為產品主

流在變，廠商必須要在市場轉變中，快速建立新核心競爭力，否則很容易被淘汰出局。正因為 IC 設計業這項特性，無論是威盛、凌陽或瑞昱等台灣 IC 設計業廠商，在競爭雙方短兵相接時，只會近身肉搏戰—以產品力碰硬碰，強調自家 IC 效能更快、更好、更便宜 (蔡明介 2001)，但我們進一步觀察時發現少有 IC 設計業者是以強調績效提升來增加其市場競爭力者。

## 1.2 研究動機與目的：

在市場激烈競爭的同時(國內 IC 設計業於 2001 年已達 180 家，2004 年更將成長至 300 家以上)，現有許多決策者認為產業是大者恆大贏家通吃的局面，預期未來 IC 設計公司可能成為「贏家通吃」理論中的大金鋼，有 IC 設計業教父的蔡明介先生引用研究機構數據資料指出，在 2001 年經由晶圓代工業者所產生的產品營收，約佔全年半導體產業產值的 16%，預期 2007 年後，此比例將快速成長至 29%，而在 2010 年時，產值比重更將升高至 40% 以上，晶圓代工業者角色日益吃重的主因為深次微米技術進入障礙過高、SOC 單晶片趨勢，及 12 吋建廠的超高成本投入障礙。

儘管目前全球前 10 大半導體業者都擁有投資 12 吋晶圓廠的能力，但實際已執行者仍少，全球半導體業多數業者，由於已難再擁有自身的晶圓廠，若不尋求與其他業者緊密合作，則在 12 吋晶圓時代，都將被迫轉型為 IC 設計公司，這些規模較大的整合元件製造商一旦成為 SEMI-Fabless 時將為現行 IC 設計業帶來極大的衝擊，然而我們不經好奇目前規模大的 IC 設計大金剛，其生產規模是否是有效率的，還是會落入 Krugman (1994) 所說亞洲經濟奇蹟的迷思中，即為亞洲經濟成長是來自於大量的資本與勞動力投入而非技術成長(也就是說總要素生產力低)，或者是小而美的還能以小搏大的小規模設計公司才是有效率的，這問題便是我們本研究的議題之一。

另外從政府先前提出的「六年國家總體建設計畫」即把「兩兆雙星」列為重要政策推動重點，其中第一個兆元產業便是半導體產業在今年將有機會為台灣創造第一個兆元產業，政府與產業界認為台灣非常有潛力在未來 5 年發展為全球 IC 設計代工業 (Design Service) 中心。而政府更進一步欲建立綠色矽島將推動重點產業科技研究中包含了晶片系統國家型科技計畫「晶片系統國家型科技計畫」是利用台灣現有半導體產業鏈完整的優勢，更進一步研發具有高附加價值之產品，透過多元化人才培育、前瞻產品設計、前瞻平台開發、前瞻智財開發與新興產業技術開發，開闢設計特區，使台灣成為國際晶片

中心。矽導計畫的內容除了包括元件資料庫的充實之外，發展整合型的單晶片、高頻IC原件的生成、以及推進更細微製程的設計也都是計畫的主要核心(行政院 2002)。

在半導體產業發展計畫共分為四類，這也是政府一般廣義的產業政策(經濟部工業局半導體產業推動辦公室兩兆雙星計畫--半導體產業發展計畫2002)：

- 1、 產業政策：發展重點產業與產品。
- 2、 獎勵投資：租稅獎勵/優惠融資；政府補助(強化主導性新產品獎勵計畫)等。
- 3、 基礎建設：改善投資環境(土地, 人才,水電...); 半導體業群聚效應等。
- 4、 市場/產品開發：推動聯盟；市場推廣。

我們會發現這之中對企業而言最直接可吃到的牛肉，便是租稅獎勵，這在資訊產業中最常被討論到的事情，曾有位同是科技界的大老就說他的企業不是靠政府補助或是扶植，就是因為沒有政府的幫忙才讓他今天有當上資訊業龍頭的地位，聽來相當刺耳，但真如這位大老所說，政府給予新興重要策略性產業許多的租稅獎勵，是不能夠使廠商更進一步追求生產力與效率甚至是技術進步的，實務上卻有許多廠商都在申請投資抵減，不但稅繳的少甚至於可以退稅。

而現在我國已加入WTO對於新興產業政策涉及政府對相關產業之財務補助，在加入WTO後已受補貼協定之規範，所有涉及WTO「補貼及平衡措施協定」之「禁止性補貼」(註1)，都必須取消。其中在工業部門方面,在我國積極從事產業升級轉型的過程中,工業補貼就像引導產業升級的觸媒,而目前我國因入會遭各國質疑的工業補貼,包括促進產業升級條例、加工出口區設置條例、科學園區設置管理條例、中小企業發展條例以及貨物稅條例等。

雖然，對研究發展之補貼屬於「不可對抗的補貼」，但須符合二項原則：在補貼上限方面，協定第八條第二項規定「對廠商或高等教育或研究機構與廠商簽約進行之研究活動之補助，不超過工業研究成本的75%或競爭前之發展活動成本的50%；在補助項目方面，以人事成本、供研究專用且永久使用之儀器、設備、土地及建築物之成本、購入之研究、技術知識、專利等研究活動專用的諮商及相等服務成本；研究活動直接發生的其他間接成本和材料、供應品等其他經常費用為規範之範圍。

基本上，我國目前推動輔導廠商之科技專案計畫屬於「工業研究」規範範疇及「將工業研究結果轉變為新計畫、藍圖、設計、變更、改良產品、加工方法或服務，或對現有產品、加工方法或服務為顯著改善。」(Ching 1995) 均應受「競爭前之發展活動」項

目之規範。新興產業政策有關財務措施之範圍，將面臨調整壓力，未來政策之推動勢將受到限制 (蔡宏明 1996)。

所以我們發現一件有趣的事就是當企業或是產業若是極力追求國際化的同時，他所要面臨的就是政府的協助或是補貼會變少，因為這是國際市場競爭規範中不被允許的，因為政府保護的結果一來造成產業的不公平競爭，將違背WTO的精神；二來被保護的企業或是產業競爭力與生產力能否提升，這點我們抱持懷疑的態度，在這次研究中我們希望從IC設計業來看這項議題。

同樣是企業經營壓力在全球廠商面臨國際競爭的壓力，在國內呢？什麼樣的元素會形成企業經營的壓力：負債，因為付不出利息，銀行會抽銀根，公司會倒閉，但是如果付不出股息，股東最多能更換經理人，因此市場對於負債比率高的公司往往賦予其財務及經營風險提高的負面想法，可是負債利息支出可享稅盾，且融資順位理論也告訴我們負債的資金成本是低於權益資金的。

綜合以上所述，因此本文的研究假說如下：

假說一：給予新興重要策略性產業租稅獎勵，無法誘使廠商更進一步追求生產力與效率及技術進步。

假說二：企業國際化有助於改善企業生產效率與生產力。

假說三：即為適當的財務壓力應能夠提高廠商的生產力與效率。

---

註 1：禁止性補貼

依據 WTO 補貼暨平衡稅協定，下述情形屬禁止性補貼，會員國應不得授予或維持：

- 1、政府以廠商出口實績作為給與補貼的單一標準或數標準之一。
- 2、政府以廠商使用本國製貨品作為給與補貼的單一標準或數標準之一。
- 3、政府對出口貨品直接或間接提供比國內消費貨品較優惠的運費。
- 4、政府免除或遞延工商企業就出口有關的直接稅或社會福利費用之全部或部份。
- 5、就直接稅稅基的計算上，政府給予出口用貨品比供國內消費貨品較優惠的特別扣除額。
- 6、就產品的生產及配銷所課間接稅或累積間接稅，政府給予出口用貨品比供國內消費貨品較優惠的免除額或退還額。
- 7、政府依不足以涵蓋保險計畫長期經營的低費率，提供出口信用保證、承保出口費用增加或出口匯兌風險的保險。
- 8、政府以低於一般市場利率提供外銷融資，或出口商為取得較佳外銷融資條件所產生的費用之全部或部份，由政府代為支付。
- 9、特定性質的補貼。

## 二、文獻回顧

### 2.1 產業概況與分析

以下我們先就 IC 設計產業概況做一簡單介紹，之後再進一步說明產業鏈及其市場產值的變化。

#### 2.1.1 IC 設計產品概述(參閱附錄一)

IC 製造的程序是從最上游的 IC 設計開始，設計完成將所設計的電路佈局圖轉換製成光罩，以光罩作為線路曝光的底片，在矽晶圓上曝光、顯影及蝕刻出積體電路，完成後進行晶圓的測試檢測晶粒是否為良品，經過前段製程後，將晶圓切割在進行封裝與測試的後段製程完成後才是完整的產品。IC 製程技術的進步，使得單晶片中所容納的邏輯閘 (logic gate) 數也持續地增加。根據摩爾定律 (moore's law)，每隔十八個月單晶片上所能容納的電晶體 (transistor) 數就可以倍數成長。

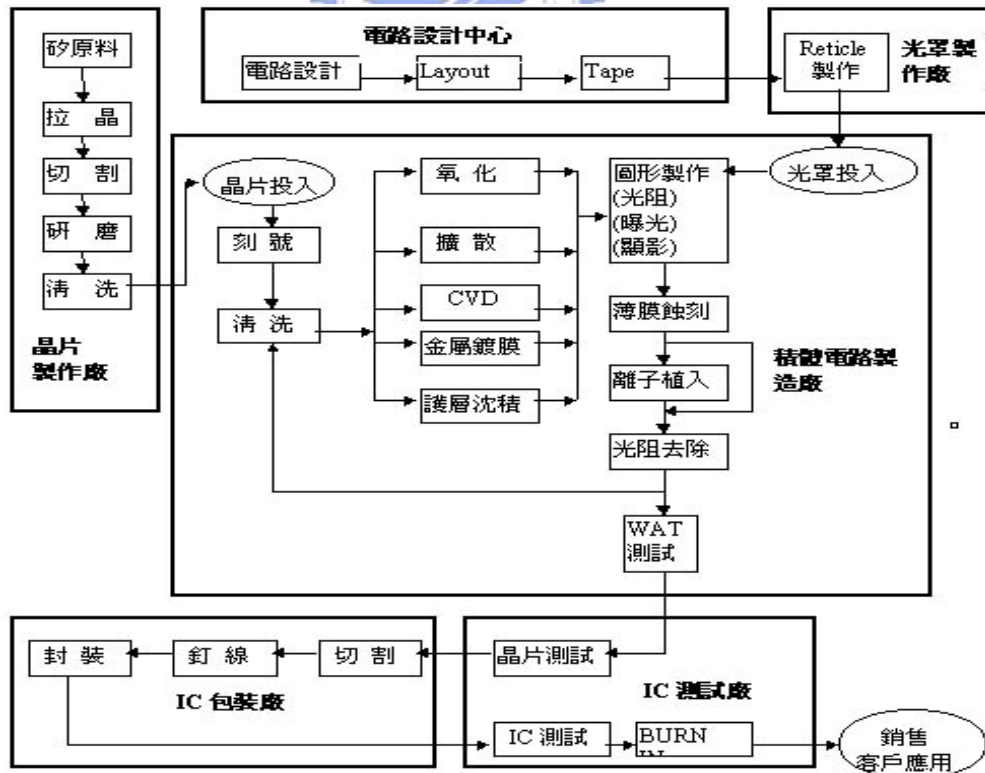


圖 1、IC 製程圖 資料來源：旺宏電子公開說明書 (1998)

IC 設計業成品一般我們在產業分析研究上是依據工研院電子所 IT IS 計畫研究所做的分類可分為記憶體 IC、微元件 IC、邏輯 IC 及類比 IC 等四類( 市場泛稱之邏輯 IC 為非記憶體 IC 之簡單統稱 )。

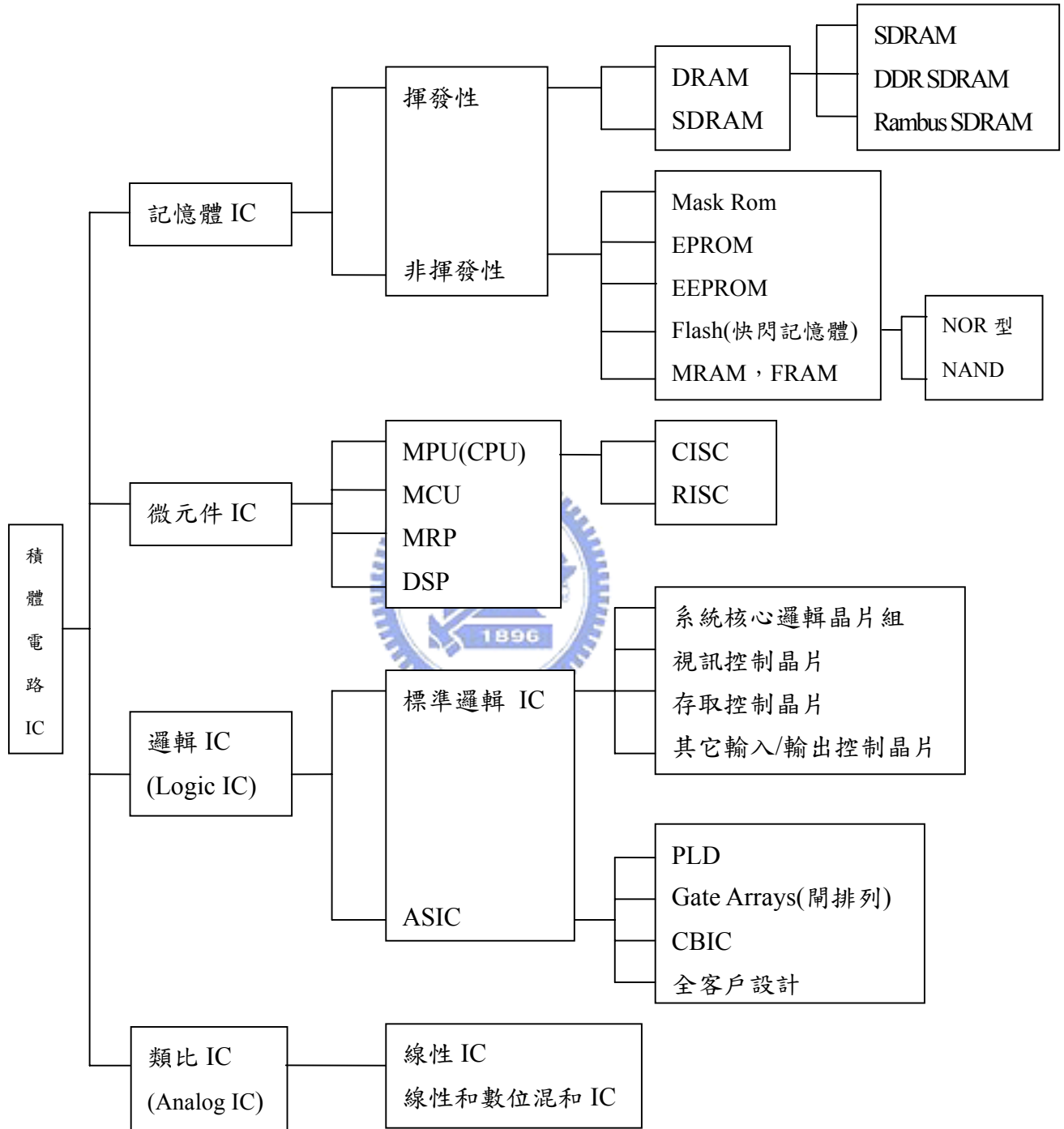


圖 2、積體電路產品分類圖 資料來源：工研院電子所 (2004)

### 2.1.2 上下游產業價值鏈關係

任何一個產業的發展，最初一定都是從垂直整合開始(如下圖 3)，高科技的半導體產業亦不例外，隨著產業的發展與市場的逐漸擴大、技術不斷地向前演進，同時在產品創新與市場時效的要求下，而隨著垂直整合的開始，半導體產業也開始萌生新的價值，接著在因應機會而生的新的營運模式的廠商加入半導體產業後，開始產生專業分工。半導體產業為技術與資本密集的產業，這種產業逐漸裂解分工的特徵更是明顯。全球半導體產業的分工歷程：從 1960 年代起，全球半導體產業大致經歷三次的變革，每次的變革大都起因於單一公司的資本或是技術無法獨立完成系統或是積體電路的設計而起，因此產業的運作模式需要有所改變，產業價值鏈因而產生新的機會點，新進者進入產業中，導致半導體產業發生結構性的變化。而在這 30 年、跨世紀的產業變革，主要區分為元件的標準化、ASIC 技術的產生與矽智財權組塊興起等三階段 (張柏閔 2001)。

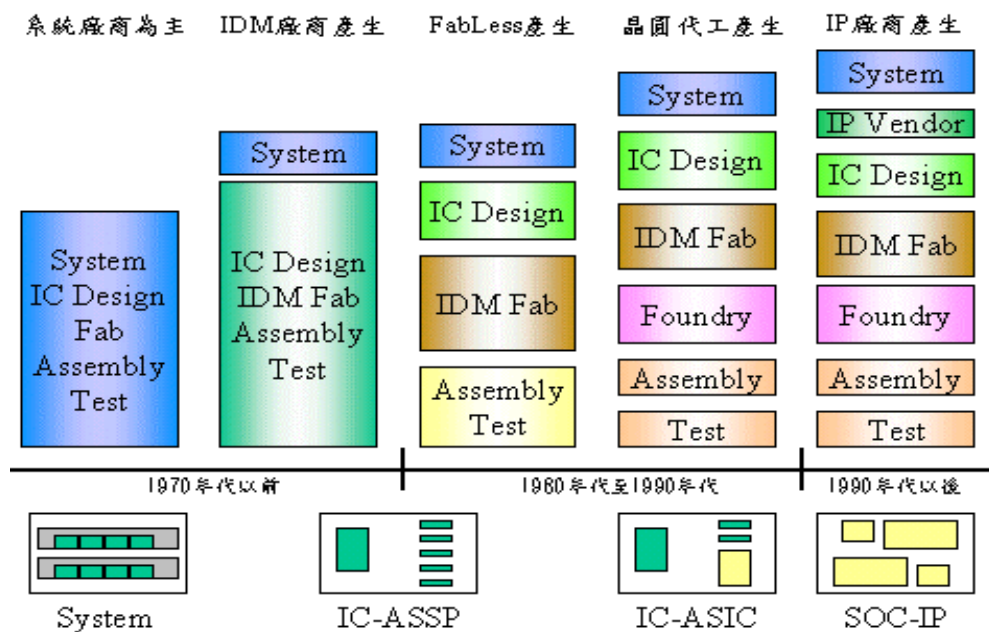


圖 3、半導體產業垂直分工歷程 資料來源：電子時報 (1999)

在本研究中產業鏈水平展開所列家數僅考慮上市櫃公司，事實上目前已上市櫃加上興櫃掛牌的 IC 設計業目前約有 52 家左右，而我們所提的群聚效應及供應鏈完整即是指國內半導體產業從上游的 IC 設計到 IC 製造的晶圓代工及下游的封裝測試等皆有充足的產能與眾多的供應商可以提供任何進入半導體業的企業，若再進一步延伸就是廣義的資



訊產業聚落則更包含其他零組件業（如：被動元件、印刷電路板）及系統組裝業（如：鴻海、宏碁、明碁、華碩...等）。

政府連串措施從六年國建創造兩兆雙星產業及綠色矽島及挑戰 2008 國家重點發展計畫中對於半導體產業可以說是不遺餘力的協助，從半導體產業推動辦公室的成立、晶片系統國家型科技計畫、工研院晶片發展中心、IC 設計學院、南港 IC 設計園區的成立，對於產業鏈的緊密結合有著極大的助益。



圖 4、我國半導體產業上下游關係圖 資料來源：財訊 (2004) 及 本研究整理

### 2.1.3 市場概況及產值變動趨勢

從 1999 年起我國 IC 設計產業產值達新台幣 742 億元，占我國 IC 產業總產值 4,235 億元的 17.5%，已成為僅次於美國之全球第二大 IC 設計業聚落，2000 年我國 IC 產業總產值達新台幣 7144 億，而 IC 設計業產值達 1152 億元新台幣，在全球 IC 設計業市占率提升至 20.7%，儘管 2001 年是半導體業極為不景氣的一年我國 IC 設計業產值為 1220 億元新台幣，仍維持小幅成長，但全球市占率卻增加為 25.9%，到 2002 年及 2003 年我國 IC 設計業全球產值市占率業已突破 3 成分別為 33.7% 及 34.18% (如表 1)，時至今日我國擠身全球前二十大 IC 設計業的公司已增為五家包括聯發科、威盛、凌陽、聯詠及瑞昱，全球市占率更已超過三成以上，若以各家半導體研究機構所公佈的年成長數字來看 (如表 2)，平均成長率 2003 年及 2004 年分別為 14.4% 及 20.5% 而我國 IC 設計業的成長率在這兩年為 27% 及 37%，遠遠超過全球半導體的成長率 (如表六)。IC 設計產業擁有迷人的成長爆發力，是極吸引人的研究的動機。

根據經濟部 ITIS 計畫統計，2004 年第三季台灣 IC 總體產業產值 (含設計、製造、封裝、測試) 為 2,969 億新台幣，較去年同期(2003 年第三季)成長 31.2%。同時，ITIS 預估今年國內 IC 設計、製造、封裝、測試業產值可達 11,384 億新台幣，首度突破兆元關卡，較 2003 年成長 39.0%。而 2004 年第 3 季的 IC 設計業產值達 657 億新台幣，較 2004 Q2 成長 2.6%，較 2003 Q2 同期成長 25.2%。預估 2004 年 IC 設計業產值可達 2,549 億新台幣，較 2003 年成長 34.0%。(工研院經資中心 2004)。

表 1：我國 IC 產業產值分析表

年度		1998	1999	2000	2001	2002	2003	
全球 IC 產值(億美元)		1256	1494	2044	1390	1407	1664	
我國 IC 產業	產值	IC 設計	469	742	1152	1220	1478	1877
		IC 製造	1694	2649	4686	3025	3785	4801
		IC 封裝	540	659	978	771	948	1156
		IC 測試	131	185	328	253	318	409
		產業合計	2834	4235	7144	5269	6529	8243
		換算美元	84.7	131.2	228.5	155.7	188.8	239.5
	全球市場占有率(%)		6.7%	8.8%	11.2%	11.2%	13.4%	14.4%
	比重(%)	IC 設計	16.5%	17.5%	16.1%	23.2%	22.6%	22.8%
		IC 製造	59.8%	62.6%	65.6%	57.4%	58%	58.2%
		IC 封裝	19.1%	15.6%	13.7%	14.6%	14.5%	14%
		IC 測試	4.6%	4.4%	4.6%	4.8%	4.9%	5.0%
		產業合計	100%	100%	100%	100%	100%	100%
	成長率 (%)	IC 設計	29.2%	55.3%	55.3%	5.9%	21.1%	27%
		IC 製造	10.6%	76.9%	76.9%	-35.4%	25.1%	26.8%
		IC 封裝	13.0%	48.4%	48.4%	-21.2%	23.0%	21.9%
IC 測試		23.6%	77.3%	77.3%	-22.9%	25.7%	28.6%	
產業合計		14.3%	68.7%	68.7%	-26.2%	23.9%	26.3%	

資料來源：美國半導體協會 SIA，工研院 經資中心 (2003)

註：美元對新台幣匯率採年平均匯率換算產值。另外依據 Dataquest 統計全球 IC 設計業產值占總半導體業產值比例 2003 及 2004 分別為 9%及 9.6%

表 2：研究機構調查成長率

	2003	2004
WSTS	14.2%	19.4%
Dataquest	13.6%	22.5%
IDC	13.6%	18.0%
iSupply	14.1%	17.0%
In-Stat	16.7%	25.5%
平均值	14.4%	20.5%

資料來源：電子時報資料庫

現階段來看晶圓代工產能充足，製程亦大幅向前推進至 90 奈米，而市場對於半導體整合型晶片需求仍高，短時間內國內 IC 設計業競爭家數會繼續，成長產值亦同，不過我們也發現一個有趣的現象(如下表 3 )國內 IC 設計業產品外銷比率數年來都只維持在 50%甚至更低，這是否意味我國 IC 設計業的國際競爭力不足？當然這不能一概而論。也有某些產品是全球第一的，但以整體產業來說是有再成長的空間，以研究生所待的領域 WLAN 晶片幾乎是外商的天下，我們使用國產晶片的比率低到個位數以下，國外客戶願意使用的酌實少之又少，所以在通訊晶片上我國業者是有努力空間。

表 3、國內 IC 設計業 1995 年~2001 年產業概況一覽表

項目/年度	1991	1992	1993	1994	1995	1996	1997	1998	1999	2000	2001
廠商家數	57	59	64	65	66	72	81	115	127	140	180
營業額(億台幣)	73	86	117	124	193	218	363	469	742	1152	1220
成長率(%)	24	30	36	6	56	13	67	29	58	55	6
內外銷比率	'49:51	'50:50	'46:54	'65:35	'61:39	'64:36	'52:48	'57:43	'62:38	'59:41	'51:49
投資/營業額(%)	71	10	23.5	15.5	3.7	6	8.5	4.1	6.5	6	7.8
研發/營業額(%)	9.9	10.1	9.5	10	12.2	9.5	8.8	9.4	8.9	9.3	10.1

資料來源：工研院電子所(1998)、工研院經資中心(2002)

表 4、1996~2003 半導體設備市場銷售額

	1996	1997	1998	1999	2000	2001	2002	2003
銷售額	260	276	249	255	477	280	198	214
成長率	8%	6%	-10%	2%	87%	-41%	-29%	6%

資料來源：半導體設備暨材料協會 (2003)

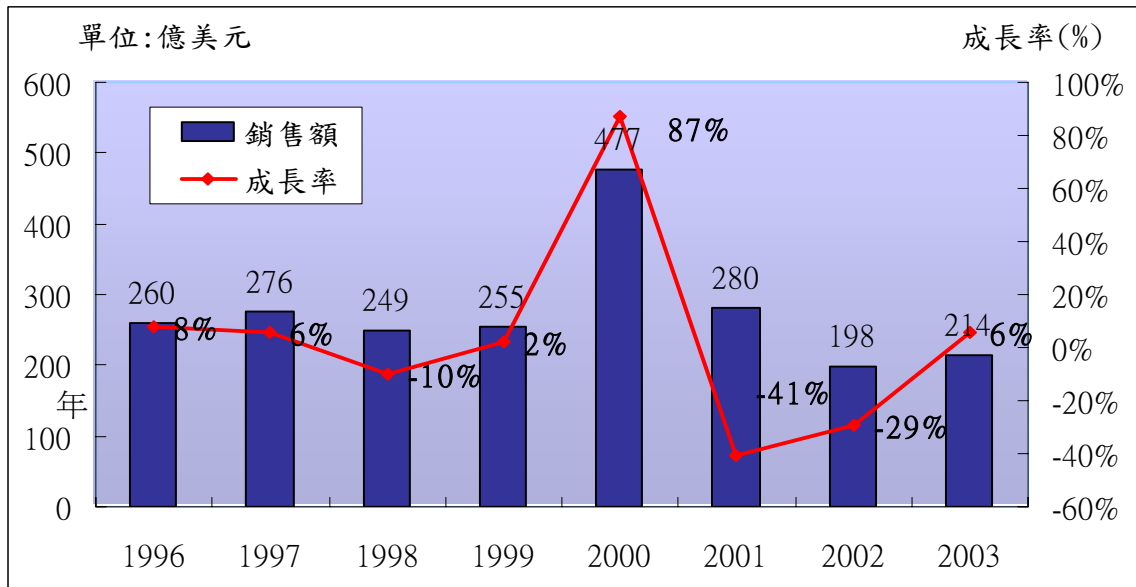


圖 5、1996 年~2003 年全球半導體設備市場銷售額

資料來源：半導體設備暨材料協會 (2003)

表 5、1998~2003 我國 IC 設計產業產值

年度	1998	1999	2000	2001	2002	2003	2004(F)
產值	469	742	1152	1220	1478	1877	2565
成長率	29%	58%	55%	6%	21%	27%	37%

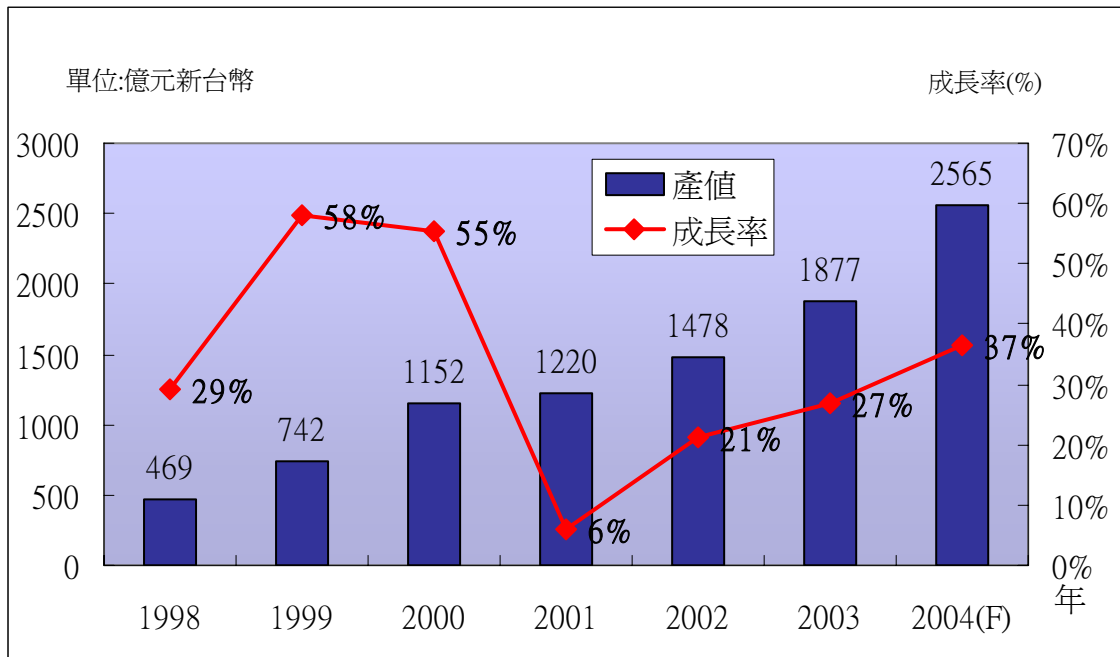


圖 6、我國 IC 設計業 1998~2004 年年產值及成長率 資料來源：工研院經資中心 (2003)



## 2.2 相關論文及期刊文獻回顧

相關論文及期刊文獻回顧共分為 1. IC 設計產業相關；2.政府產業政策及我國加入 WTO 之後對產業政策及企業的影響；3.有關企業國際化進程；4.最適資本結構及融資順位理論相關議題。

### 2.2.1 IC 設計產業相關

1、蔡美柔(1998)，「台灣 IC 設計業不斷調整之發展歷程」：

國內 IC 設計業大致可分為三階段，按階段特性分別稱之萌芽期、資訊化時期、以及調整期。

**第一階段萌芽期**發生在 1990 年代以前，此階段之 IC 設計公司大多來自電子所之人才以及技術擴散，初期以消費性產品起步，主力設計產品是消費性 IC。

**第二階段轉型期**為 1990 至 1995 年間，此階段也是國內 IC 設計業高度成長期，IC 設計公司除原有之工研院電子所人才與技術繼續擴散，此階段擴增之產品線多與國內日益蓬勃發展之個人電腦產業結合，廠商業績也跟著大幅擴大。

**第三階段調整期** 1995 年末至現在，設計業經歷景氣波動發生變化，在國內下游資訊業成為代工重鎮，電腦及其週邊用 IC 雖成為設計業主要發展領域，但是受到 Intel 效應以及記憶體 IC 價格大幅滑落影響，大部分廠商吃盡苦頭。消費性 IC 由於未受到價格大幅下滑影響，加上電子寵物熱潮反而抬頭，產值擴增為歷年之最。國內 IC 設計業規模仍在繼續擴大，產業更加多樣化，領域有資訊、通訊、消費性以及多媒體應用產品。

2、賴彥如(2002)，「台灣半導體的新希望：IC 設計產業」：

目前台灣是全球第二大 IC 設計國，全球市占率達 25.9%，集中在 PC 晶片組、消費性 IC 以及網路晶片組；2001 年年底台灣 IC 設計公司的股票不論在股東報酬率 (ROE) 或是本益比方面都比晶圓代工或是封裝測試產業股票來得高，甚至比美國的 IC 設計公司高，顯示台灣的 IC 設計公司潛力非常大。

台灣的 IC 設計業有 3 個特性：

1. 與美國加州矽谷的聯動性高，所以產業發展與美國的趨勢息息相關，跟隨領導者美國的脚步前進；
2. 另外與客戶接近的特性使得在客戶市場都有佈局；

3. 產業發展過程中培養許多優秀的人才，自立門戶的結果使得台灣 IC 設計產業的表現比美國競爭對手還傑出。

此外，台灣 IC 設計產業同時也存在著以下缺點：

1. 雖然台灣的 IC 設計產業規模僅次於美國，也有頂尖的 PC 邏輯核心、光學儲存以及網路卡晶片廠商，但是在設計的技術上仍屬於中低階水平，設計研發的速度也不如美國，主要是台灣的 IC 設計業缺乏完整的整合平台來提昇設計研發的效率與速度，從概念產生到完整的產品製造問世，必須跟軟體、製造、封裝、測試業者分別洽談討論，耗費資源以及延誤上市時程（Time to market），對於產品週期非常短暫的高科技電子產業是非常大的致命傷。
2. 另外培育人才是台灣當務之急，根據資訊工業策進會的統計，台灣資訊電子相關產業每年至少需求 28000 名人才，但是台灣的教育體系每年僅能提供 8000 名的資訊相關科技人才，資訊業人才嚴重供不應求，加上資深系統設計人才屈指可數，無法再帶動產業全面升級。
3. 其他如優惠法令稅務上並沒有針對性質特殊的矽智財做出優惠規定，多少也減低了 IC 設計產業的競爭力。
4. 台灣 IC 設計產品的應用領域主要在資訊產品（65.7%）、消費性電子（18%）以及通訊（14.1%），在各家 IC 設計公司逐漸擴充產品下，過於集中的產品將邁入成熟期、邁入殺價競爭的時期，有必要朝更高技術的領域提昇。



### 2.2.2 政府產業政策及我國加入 WTO 之後對產業政策及企業的影響：

事實上許多國家產業的發展身受政策的影響，這也是本文想特別討論的原因，就以亞洲金融風暴之所以發生且蔓延如此迅速，大多都歸咎於其金融體系之不健全，企業盲目投資，因而造成總體經濟結構失衡的現象。

但若由另一角度來思考，進一步觀察之所以發生此現象，多少可肇因於政府對民間企業之不當補貼，因而造成社會資源之嚴重扭曲。眾所皆知，這些東亞國家為了積極追求經濟成長與促進產業發展，在產業政策方面，採取相當積極且干預的態度，特別是對國內若干重要企業(企業之篩選並無客觀的標準，通常基於政治因素之考量)，大力挹注資源，例如低利融資與財務補助等，因而促使國內企業快速發展；再加上政府亦採取擴張性之政策，積極投入各項建設，使得各國經濟欣欣向榮。但在成長之背後，殊不知已違反了市場原理之運作，並忽略了資源並未有效配置及結構性失衡的問題。特別是這些因得到政府優惠待遇的企業，昧於過去之成功，相對增加投入與積極擴充，甚至還跨入其他行業(例如房地產與證券業)，從事多角化之經營，並未仔細考慮到投資報酬率是否合理的問題。(經濟部工業局 1998)，在這裡我們就發現了一個不適當的產業政策導致企業經營的無效率，與配置無效率。

事實上在政府保護傘之下，當然會使受到這些特別待遇的企業享有高度的成長；但殊不知此榮景係由政府對企業過度補貼下之結果。再加上這些國家金融體系不健全，長期以來官商相維護之情形屢見不鮮，一旦有風吹草動，則有如骨牌式之連帶影響到整個國家，因而造成一發不可收拾之局面。所以與其說由於泡沫經濟破滅而產生此次亞洲金融風暴，追根究底，實在是由於政府對企業不適當之補貼，因而引發企業過度膨脹所致。

所以政府在擬定補貼措施以促進產業發展時，除了需瞭解其與補貼協定之相容性，以避免違反國際規範。另外為了避免東南亞國家之慘痛經驗，建議我國未來補貼措施，應在兼顧國家財政收支及產業發展之前提下，應遵循以下兩原則：(1)應以促進產業升級與技術提升為主要目的。以我國目前產業政策之主軸《促進產業升級條例》而言，雖然在各界對其未來是否應維持既有規模仍有不同之意見，但未來之產業升級措施，應以提升我國產業科技水準為主要考量，而應儘量減少其他方面特別是政治因素之考量，以期能發揮產業升級之功能。(2)補貼措施應採取透明度較高的工具；同時對補貼措施執行的

成效，應有一完整的評估辦法，對於成效不彰的補貼措施應立即調整，以避免資源的扭曲，且使有限資源能發揮最大之功能。(經濟部工業局 東南亞經貿報導 1998)

其他政府產業政策參考文獻：

## 1、李素華 (1999) 科學技術基本法對於財團法人之影響：

我國在加入 WTO 後需調整政府補貼制度，以避免平衡稅之課徵，以作為會員國應履行的義務之一。由於我國的產品仍以對外輸出為主，若繼續由政府出資從事產業技術研發工作，不免有違 WTO 防衛協定之嫌；產業界亦將繼反傾銷威脅後，面臨平衡稅課徵的挑戰。因此，日後政府對民間企業活動（例如：產業技術研發中心之設置）之補貼，勢必將調整出資比例，並以不超過百分之五十為原則；我國的產業技術研發工作，亦將如歐美國家般，走向民間主導、業界或產學合作情況。立法院於 1998 年三讀通過《科學技術基本法》。其中：

第十八條明定財政與租稅之優惠：「為促進民間科學技術研究發展，政府得提供租稅、金融等財政優惠措施。」

第十九條則規範民間自主性研發之協助與獎勵：「政府對符合國家科學技術發展計畫目標之民間研究發展計畫，得給予必要之支助。」

在租稅優惠措施方面，促進產業升級條例第六條規定：企業從事研發及人才培訓之投資費用，得抵減應納營利事業所得稅額。此一規定不僅確定將延長適用十年，行政院更表示可能以修法方式，提高企業研發投資抵減率有關規定。

此外，經濟部研擬的產業技術發展法草案第四章另設有租稅優惠的鼓勵制度：公司的研發與人才培訓支出得抵減營利事業所得稅、供研發與品質檢驗用的儀器設備得加速折舊、增資發行記名股票緩課股東所得稅等規定。

## 2、張峰源 (2003) 經濟部技術處政策研究服務導向科技專案之特質：

### (1) 整體產業研究發展支出

對於促成整體產業研究發展投入，我國近 10 年來均呈現成長趨勢，然而自 1999 年來出現研究發展經費減緩趨勢，而 2000 年及 2001 年等 2 年全國研發經費亦是近 10 年來最低成長率的年度，其僅有 3.73%。

此外，在研發經費占 GDP 的比重方面，2001 年我國研發經費約為 2,050 億元新台幣，占 GDP 比值為 2.16%；反觀技術先進國家之經費投入，以 2000 年為例，美國為

2.66%、日本為 3.18%，韓國為 2.44%，顯示我國在研究發展的投入上，相較於技術先進國家，仍有相當大之落差。

## (2) 製造業研究發展支出

我國製造業研究發展支出占總體研究發展支出值由 1995 年之 97.1% 降至 2000 年之 91.9%；若再將製造業區分成高科技、中高科技、中低科技及低科技四種類型，我國高科技製造業研發支出所占比重由同期之 51% 上昇至 63.6%，比重明顯上升，其他三者比重明顯下降，顯見我國研發支出集中在高科技產業，此與芬蘭、愛爾蘭及加拿大等三國製造業研究發展支出類似。

## 3、經濟部工業局 (2002) 我國加入 WTO 對製造業之影響與因應措施：

### (1) 加入 WTO 工業產品非關稅措施承諾(在工業補貼方面)：

目前製造業及技術服務業購置國內機器設備之投資金額可抵減當年度應納營利事業所得稅，其抵減率為 20%，購置國外機器設備之抵減率為 10%。前開措施因違反《WTO 補貼暨平衡措施協定》，我承諾入會後將購置國內外自動化機器設備差別之投資抵減率修正為一致。配合將前開購置國內外自動化機器設備差別之投資抵減率修正為一致，目前依《海關進口稅則》第八十四、八十五及九十章增註規定之進口國內無產製設備免徵進口關稅措施，於入會時取消。

目前我國對國人自行設計製造之汽車引擎、車身與底盤可享有各扣抵貨物稅 3% 的優惠，前開措施因屬歧視進口產品之補貼措施，我承諾入會後不再受理新案，舊案得保留三年調適期。

### (2) 加入 WTO 製造業之因應措施(政策方針)，如何提升總體工業產品競爭力：

提高競爭力方面措施有：A. 持續透過科技專案計畫支持改善經營管理，提昇產品品質、生產力，以支援工業升級；B. 執行振興傳統產業政策，擴大專案輔導規模，並協助軍公營事業企業化經營。

在鼓勵工業創新方面措施有：A. 落實執行《促進產業升級條例》，獎勵「重大效益、高風險、需扶植」新興重要策略性產業，並擴及中小企業亦得適用優惠。B. 透過科技專案計畫開發或引進新技術、新產品，並導入學術資源，以支援工業創新。C. 引介、運用新科技，加強工業設計及工程能量，開發創意產品及提升核心競爭能力。

因應產業結構調整方面措施：A.協助國際競爭優勢企業全球營運，加強建置相關設施及培訓人才；B.協助國際競爭力消退之企業升級轉型，或海外營運；C.促進技術服務業發展，積極培訓人才及建置相關設施；D.加強實施工業技術人才培訓，並針對新興產業提供訓練計畫。

4、經濟部工業局產業政策組租稅金融科 (2001) 促進產業升級租稅獎勵措施：

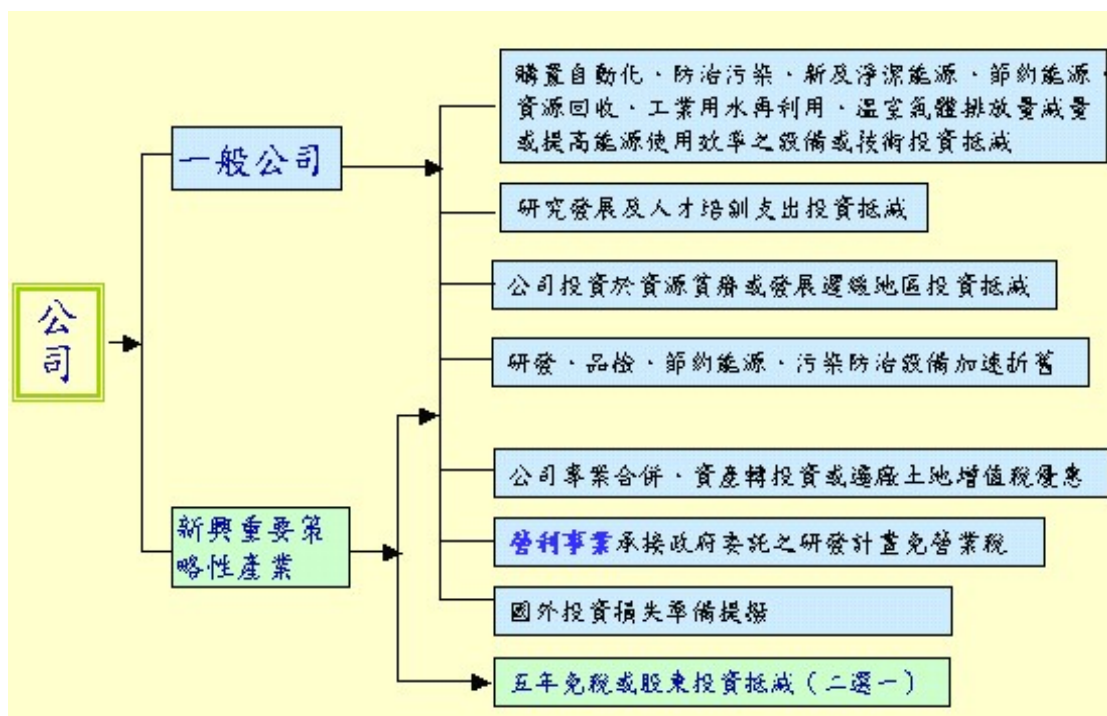


圖 7、促進產業升級租稅獎勵措施 資料來源：經濟部產業政策組租稅金融科 (2001)

綜合以上所述，目前政府主管機關關於產業科技技術相關法規及獎勵措施：

(1) 產業技術相關政策與法規

- A. 《新興重要策略性產業屬於製造業及技術服務業部分獎勵辦法》91.01.17；
- B. 《促進產業升級條例》；
- C. 《促進產業升級條例施行細則》；
- D. 《民營製造業及技術服務業購置設備或技術適用投資抵減辦法》財政部國稅局網站(2004)；
- E. 《公司研究與發展人才培訓及建立國際品牌形象支出適用投資抵減辦法》；
- F. 《公司投資於資源貧瘠或發展遲緩地區適用投資抵減辦法》；
- G. 《重要科技事業屬於

製造業及技術服務業部份適用範圍標準》；H.《重要投資事業屬於製造業製造行銷中心事業及發電業部份適用範圍標準》；I.《重要投資事業適用範圍標準》；J.《重要科技事業適用範圍標準》；K.《重要產業適用範圍標準》；L.《創業投資事業之適用範圍標準》；M.《創業投資事業管理規則》。經濟部工業局(2004)

(2) 研究發展相關法規：

A.經濟部推動研究機構開發產業技術辦法；B.經濟部促進企業開發產業技術辦法 90.11.14；C.政府科學技術研究發展成果歸屬及運用辦法；D.經濟部科學技術委託研究發展計畫研發成果歸屬及運用辦法；E.經濟部推動研究機構產學研合作委員會設置及運作要點；F.科技類作業規定(經濟部2004年)。

(3) 政府相關輔導：

A.《主導性新產品開發輔導辦法》；B.《鼓勵民間事業開發工業新產品辦法》；C.《傳統性工業技術升級計畫實施辦法》；D.《產業技術輔導辦法》；E.《工業輔導準則》(經濟部技術處2004)。

(4) 融資(投資)保護：

A.《華僑回國投資條例》；B.《外國人投資條例》；C.《華僑及外國人投資事業辦理公司登記補充辦法》；D.《財團法人國際合作發展基金會貸款及投資處理辦法》。

### 2.2.3 企業國際化進程的相關議題

#### 1、Chang and Liou (2000)及Jenson (1999) 研究台灣企業國際化的歷程：

他們發現企業首先必須瞭解企業自身的策略與國際競爭定位，仔細地評估海外營運所能承擔的風險能力後（諸如：政治法令的不穩定，匯率波動及戰爭等），評估外在生產因素條件、市場需求條件、相關與輔助產業等，實際來衡量國際化的風險與困難。

#### 2、Deans and Kane (1992) 企業國際化歷程中內、外二影響因子：

內部因子包括了公司的策略導向、高階主管的遠見以及企業的歷史等，而外部因子則包括了企業所處的產業環境、產業內競爭以及政府政策的影響等。

#### 3、Christopher (1998) 強調企業的作業(operation)僅可為企業製造大量的產品，而企業的全球運籌卻是可以同時達到降低企業營運成本與創造企業差異化競爭優勢的唯一途徑：

在現在的全球競爭中，企業所應該重視的不再是企業生產成本的下降而是應尋求全球運籌所帶來的企業附加價值。隨著產品生命週期的縮短，客戶所要求的不再是低廉的商品，而是較少的前置時間、JIT 的需求服務、客戶與供應商間良好的互動關係。由於這樣附加價值的提升與差異化的競爭優勢，才能鞏固企業在成熟市場與國際競爭中屹立不搖。因此若企業能把散佈在全球各地的原物料、生產據點與整體的配銷通路予以整合串連、有效地管理來因應全球市場的需求，便能達到企業國際化與全球運籌的理想目標。

#### 4、張心馨、詹進勝 (2000) 由個案訪談結果大多的台灣企業確是以代工或專業代工的國際合作方式來進行企業國際化的營運：

假使企業真的無法去承擔自有品牌所帶來的高度風險，但仍能仿效個案企業中的國際化經營方式，端視企業自身的營運策略先鞏固自身的競爭優勢，再逐步擴張、增加服務範疇與客戶合作間的相依性，最終也能在激烈的全球競爭市場中經營成長與生存。此企業國際化之策略規劃與實際執行的狀況，皆必須端視企業所處產業的結構、企業競爭利基、國際化目的，與海外經營環境的限制等，來調整、規劃適合於自身企業發展的營運模式。

## 2.2.4 最適資本結構及融資順位理論

1、Myers and Majluf (1984) 針對企業融資/投資決策的影響，提出融資順位理論 (pecking order theory)：

認為公司管理當局不願意在資訊不對稱性下對外募集資金，損及原有股東利益，故就外部的投資人而言，公司不發行新股，傳遞的反而是一項好的訊息，而公司發行新股的訊息，則會被認為是一項壞的訊息，如此會影響投資者購買新股所願意支付的價格，進而會影響公司的投資融資決策。一般來說，公司負債融資所產生資訊不對稱的成本比發行新股融資所產生資訊不對稱成本要低，所以，公司需要融資以滿足對資金的需求時，發行負債會優先於發行新股。公司若能維持足夠財務上的寬裕則可隨時掌握任何有價值的投資機會，避免在資訊不對稱下的融資行為，對原有股東的傷害而放棄有利的投資機會。

2、Myers (1984) 以美國非金融業的公司為研究對象，觀察企業的融資行為，研究結果顯示，企業62%的資本支出，是來自企業的內部資金融通：

若企業需要向外融通資金時，大部分都依賴發行債券，僅有6%來自發行新股。Myers 提出融資順位理論的要點如下：企業為滿足對資金的需求，較偏好以內部資金來融通。若企業不得已必須以外部資金舒緩公司的資金需求時，也會比較偏好舉債資金，而不是權益資金。

3、Smith and Watts (1992) 以三種理論說明企業成長機會與負債水準之關係：

(1)在契約理論(contract theory)下，企業為避免資產替代之代理問題，債權人要求較高的資金成本，又為避免投資不足的代理問題，企業僅能依其現有資產決定舉債水準，而成長機會高的企業其現有資產較低，負債比率亦較低，故企業未來成長機會與負債水準呈負相關；而短期負債則因為可解決投資不足的代理問題，故成長機會較大的企業其短期負債水準較高。

(2) 在賦稅理論 (tax theory)下，成長機會愈大的公司代表未來現金流入愈大，在累進所得稅率的結構下，未來所得稅負愈大，為了避免過高的所得稅所帶來破產風險，企業會減少負債水準，故負債比率與企業成長機會呈負相關。

(3) 在訊息理論 (signaling theory) 下，成長機會愈高的公司，有較大的資訊不對稱

性，企業愈應該多舉債，藉舉債將企業訊息散發出去，以消除資訊不對稱性，故企業成長機會愈高的公司，企業負債比率愈高。以上可知，在不同理論下，企業成長機會與負債水準之關係並不同方向，有待進一步驗證。

4、劉維琪、劉玉珍(1989) 在融資順位理論之發展與實證中，發現美國公司的融資實務以內部資金為最佳選擇，如須向外融資則舉債又較發行新股普遍：

該文從資訊不對稱、代理理論及企業策略的觀點，探討公司的融資實務。相關文獻的結論均支持實務界的融資順位現象。該研究以國內公司為對象，分別從個體、產業別及總體的角度，分析公司的融資行為，所得到的結果亦支持融資順位理論，這是國內較早討論代理理論與融資順位的論文。

5、林祝英、劉正義(2003) 探究企業研發投資對融資、股利政策與成長機會之影響—以電子資訊產業為例：

探討企業管理當局與債權人之資訊不對稱性所引起之代理理論與融資順位理論，探討我國電子資訊廠商之研發投資、融資與股利政策，以及成長機會之關係。其實證結論為：研發密度較高的企業，負債水準顯著的較低，股利支付率亦較低，但不顯著。企業負債水準與成長機會呈正相關，高研發密度企業此關係較低；企業現金股利支付率與企業成長機會呈負相關，高研發密度企業未有明顯差異。

## 2.2.5 變數選取相關文獻回顧

1、Thore et al. (1994) 比較美國1981-1990年44家電腦公司營運績效，藉以比較上述兩種方法之效率區別能力：

其研究使用CCR模式、Malmquist型生產指標法分析並選擇投入項目：銷售成本、資金、研發費用、管銷費用、勞動力；產出項目：營業額、稅前盈餘、市場佔有率、倉儲成本，該研究之重要結果為對快速變遷的電腦市場而言，利用動態性Malmquist型生產指標法似乎較能評估本產業營運效率。

2、Thore et al. (1996) 評估1981-1990年美國44家電腦公司的營運效率，藉以詮釋效率及產品週期間的關係：

其研究僅使用CCR模式、BCC模式，其投入項選擇直接成本、間接成本、勞動力、



固定資產、資金、研究費用，產出項則選擇營業額、稅前盈餘、市場佔有率，其研究目的為期望有效衡量44家電腦公司的營運效率，並確認生產效率及產品週期的關鍵關係。

### 3、Cooper et al. (2001) 評估1981-1997年中國大陸紡織業及汽車業營運績效：

其研究使用BCC模式、Additive模式分析，投入項僅以勞工人數及資本，產出為產業產值，其研究目的為利用DEA模式以這兩種產業進行說明，在不減少僱用員工情況下仍可以增加產出，並提供無效率產業改善的機會。

### 4、虞孝成、李宗耀、張世其 (2003) 我國IC設計上市公司經營效率之分析：

其研究目的在分析IC設計公司之經營績效，並使用資料包絡分析法 (Data Envelope Analysis, DEA)，從各單位相對經營績效來分析IC設計公司的經營績效，以提供業者在面競爭激烈環境，如何提昇自身競爭力之參考。其投入項為研發費用及固定資產支出；產出項為營業收入淨額、稅前淨利率及每股盈餘。研究以DEA評估台灣七家IC設計上市公司 (1999~2001年)之經營績效，而績效在研究中係以「成本效能(Cost Effectiveness)」面的DEA效率值作代表，此一方法除了能評比效率外，還能提供改善的相關資源分配及管理，由於可提供豐富管理資訊，有別於傳統財務績效及單一指標的評比的另類選擇。此外，本研究有別於一般DEA之研究，過去研究多只用CCR、BCC進行實證，本研究增加A&P及D&G以提昇對研究結果之鑑別力。

### 三、方法論及實證模型

本研究主要以資料包絡分析法(data envelopment analysis, DEA) 我們先用 DEA 2.1 對樣本做 multi-stage 分析，分析樣本在最近一年 2003 年間的所處的生產規模及其效率值包括變動規模報酬下投入導向的整體技術效率、純粹技術效率及規模效率，之後再以在固定規模報酬下年廠商要達效率前緣 (CRSTE) 之目標產出及投入水準將其與 2003 年的原始投入與產出比較差異，並進一步以目標投入及產出分析建議廠商可達效率值的投入及目標產出，(或是採用 slack 分析及 radial 調整)DEA 模型雖可個別衡量在各年中每個決策單位 (DMU) 的相對效率表現，但卻無法觀察跨期間的效率增減變化。

本研究再結合 Malmquist 生產力指數來衡量各樣本廠商之跨期間效率變動，跨期間的生產力一般可分為兩大部分；一是投入要素增加的部分，另一部份則為總要素生產力 (total factor productivity; TFP) 的部分，總要素生產力變動可分解為技術效率 (technical efficiency) 與技術變動 (technical change)。衡量技術效率是假設生產技術不變的前提下求出受評估單位的效率值，作為 IC 設計業者的經營效率指標。為估計個別 IC 設計公司在不同期間中，生產力的變化情形，因此採用 Färe et al. (1994) 以產出為導向的 Malmquist 生產力指數模型，來衡量樣本 DMU 在不同期間的技術進步程度與技術效率改變。

在資料包絡分析法為研究基礎的前提下，又該如何衡量影響無效率項的因素？針對此一問題，Fried et al. (1995)；Coelli et al. (1998) 提出認為可採用二階段方法的方式進行評估，所謂的二階段估計(two-stage method)是在效率的評估上分為一階段估計與兩階段估計，第一階段 (first stage) 以資料包絡分析法衡量出技術效率值，第二階段 (second stage) 再以無效率因子作為解釋變數，對第一階段所估計出的效率值進行迴歸分析。

### 3.1 生產力績效評估方法相關文獻

1、Farrel (1957) 從成本極小化問題出發，將經濟(成本)效率分解成技術效率(生產效率)及配置效率並討論決策單位的成本無效率，是導因於生產(技術上)，還是投入比例(配置)上無效率，而在討論成本極小化問題，他嘗試以下列模式來討論：

$$\min C = W_1X_1 + W_2X_2 \quad \text{其目標函數是等成本線(直線)}$$

$$\text{s.t. } f(X_1, X_2) = X_1^\alpha X_2^\beta \geq Y \quad \text{限制式是一曲線}$$

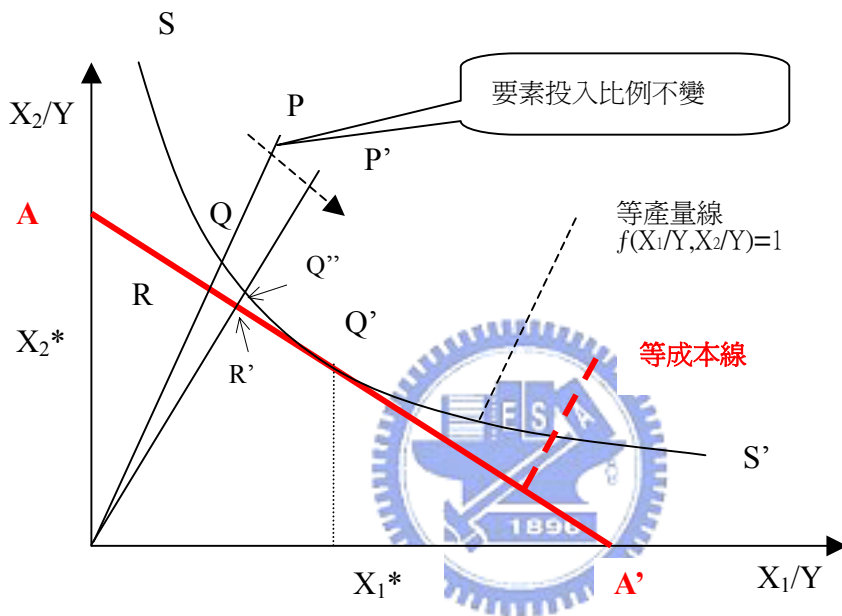


圖 8、投入導向技術效率與配置效率資料來源：Coelli et al. (1998)

Farrel 定義技術效率 (Technical Efficiency)=  $TE = OQ/OP$  是在 0 跟 1 間，若 TE 等於 1 表示有效率的，落在效率前緣線上的，反之小於 1 則是較無效率的；接下來考慮成本效率時，再加入要素價格資訊。

在 OP 線段上，R 與 Q' 帶來相同的極小成本(因為 R, Q' 位在相同的等成本線上)。該研究在給定 OP 線段之投入比例下，Q 點存在等產量曲線 SS' 上，其認為即使滿足生產(技術)效率，但仍未達到配置效率(最適投入比率)。因為 Q 點仍非成本極小之投入比例，Q 點的配置效率 (Allocate Efficiency)=  $AE = OR/OQ < 1$ ，實際來看 Q' 點才是成本極小點(具有成本(經濟)效率)，若 P 點其為實際的投入組合，通常為在 SS' 曲線之右上方。

分析 P 點的經濟效率 EE 可分為 TE 及 AE 兩者皆小於 1 所以經濟效率也小於 1，因為經濟效率(Economic Efficiency)=  $EE = TE \times AE = (OQ/OP) \times (OR/OQ) = OR/OP < 1$ 。

2、Lovell (1993)；黃台心 (1997) 對於產出導向(output-orient) 指標與投入導向(input-orient)指標之選用的看法。

Lovell及黃台心等學者認為若決策單位能直接控制者為投入，而非產出，故在非 CRS (DRS,或 IRS)下，應選擇投入導向指標(也就是用投入面導向模型分析)。在此需注意兩者在不同規模報酬下投入導向指標不一定等於產出導向指標。

以單一投入-單一產出為例：當生產函數非 CRS 時，產出面技術效率不一定等於投入面技術效率。產出面效率= $CP/CD$ ≠投入面技術效率= $AB/AP$  (如下圖 9)，反之若當生產函數為 CRS 時，產出面效率恆等於投入面效率 CRS 產出面效率值= $CP/CD$ =投入面效率值= $AB/AP$  (如下圖 10)。

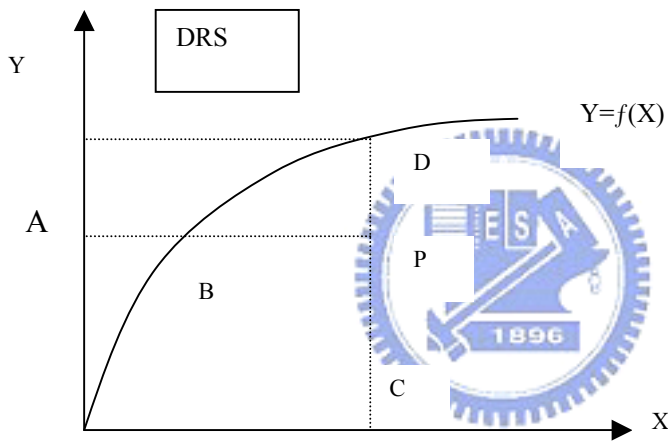


圖 9、非固定規模報酬的生產函數投入導向效率與產出導向效率不同

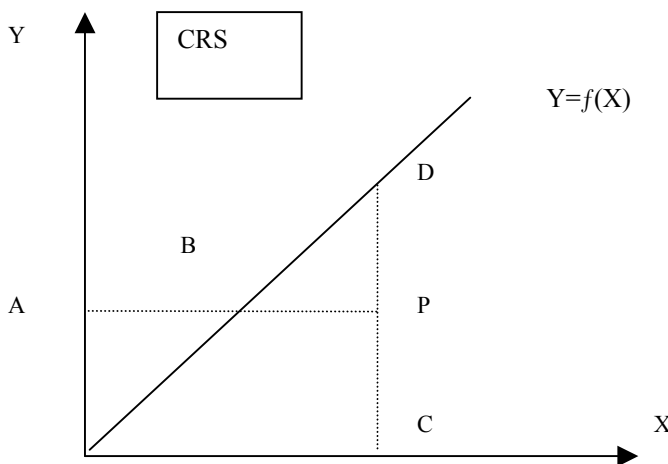


圖 10、固定規模報酬的生產函數投入導向效率與產出導向效率相同

### 3、在有環境差異下如何進行 DEA 分析：

#### (1) Banker and Morey (1986) 分群估計：

將 DMU 由最不利環境依序排序排列至最有利環境，每一個 DMU 只跟近似環境下之其他 DMU 進行比較。而此方法的使用限制：必須先驗地 (a priori) 假設此環境變數對效率值之影響。

#### (2) CCR (1981) 三階段分析法：

先將所有樣本依照範疇變數分成兩群，例如公營/民營就兩子樣本群體，分別進行 DEA 分析。此舉可控制環境(範疇)變數之影響。找出此兩子群體中，個別 DMU 之目標 Target's 投入及產出。即這些投入及產出組合使得個別 DMU 在所屬範疇內為有效率的 DMU。此舉可消除其他因素 (除此範疇差異外) 所造成之無效率。再利用所有 DMUs 之 Target 投入及產出組合，全部一起進行 DEA 分析，此時造成無效率之原因主要為範疇(環境)的差異。此時造成無效率之原因主要為範疇差異，再分別計算此兩子樣本群體之平均值，進行均值差異檢定。使用上的限制：不能用於連續或是可排序的資料處理能用於範疇(不可排序)變數下，然而卻仍有許多博士論文採用，特別是管理學界。

#### (3) 直接將環境變數納入投入來使用 DEA：

##### (3.1) 將環境變數是唯一種非決定性 (裁量) 中立變數

環境變數向量不直接影響效率值，但會直接影響模仿權重。為了使等式成立模仿對象會選擇距離較近或是環境接近的對象並給予較高之權重用 LINDO (線性規劃) 或是 LINGO (非線性規劃) 軟體來求解上述問題。

##### (3.2) 將環境變數視為一種投入裁量，非中立變數≡將環境變數視為投入，使用 DEA2.1。

##### (3.3) 將環境變數視為非裁量變數≡將環境變數視為不直接影響效率值的投入

使用上有限制也就是說環境變數既然當作投入就應與產出間應具有同向性。

4、Tobin (1958) 曾以消費者購買耐久財的需求為例，建立模型處理可數的間斷資料，稱為Tobit迴歸模型或Censored迴歸模型。其模型公式如下：

$$Y_i^* = X_i' \beta + e \quad i = 1, \dots, T \quad (1)$$

其中， $Y_i^*$  為耐久財支出， $X_i'$  為  $1 \times k$  的解釋變數向量， $e \sim (0, \sigma^2)$  為殘差項且獨立於其他的殘差項。當消費者的購買預算小於某一常數(c)時，消費者將不會購買耐久財，因此實際的耐久財支出(Y)為

$$\begin{cases} Y_i = Y_i^* & \text{若 } Y_i^* > c \\ Y_i = 0 & \text{若 } Y_i^* < c \end{cases} \quad i = 1, \dots, T \quad (2)$$

假設每個消費者的 c 為已知且相同，通常我們會將二邊減 c

$$\begin{cases} Y_i = X_i' \beta + e & \text{若 } X_i' \beta + e > 0 \\ Y_i = 0 & \text{其他} \end{cases} \quad i = 1, \dots, T \quad (3)$$

在 T 個觀察值中，令 T0 為  $Y_i = 0$  的觀察值個數，而 T1 為  $Y_i > 0$  的觀察值個數。如果我們將 T0 忽略，而將 T1 個觀察值以 OLS 估計，此時會有偏誤與不一致的情況發生。為解決上述偏誤的問題，McDonald and Moffit (1980) 根據 Tobit 模型設 Y 的期望值為

$$E(Y) = 0 * \text{Prob}(Y=0) + E(Y|Y>0) * \text{Prob}(Y>0) = \beta_x \Phi(Z) + \sigma \psi(Z) \quad (4)$$

其中， $Z = \beta_x' / \sigma$ ，又當  $Y_i > 0$  時， $Y_i^*$  的期望值為

$$E(Y^*) = E(Y|Y>0) = \frac{E(Y)}{\text{Prob}(Y>0)} = \frac{\beta_x' \Phi(Z) + \sigma \psi(Z)}{\Phi(Z)} = \beta_x' + \frac{\sigma \psi(Z)}{\Phi(Z)}$$

(5)

其中， $\psi(Z) = f_i$  而  $\Phi(Z) = F_i$ 。

由(16)式可知所有觀察值的期望值  $E(Y)$  與所有超過限值 0 的觀察值之期望值  $E(Y^*)$ ，以及超過限值 0 以上的機率值  $\Phi(Z)$ ，三者之間的關係為

$$E(Y) = E(Y^*) \times \Phi(Z) \quad (6)$$

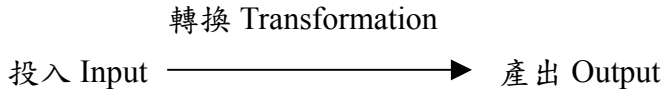
若對上式採全微分可得下式，則求得第 i 個解釋變數  $x_i$  的兩種期望變動值的變動對應變數 Y 的影響。

$$\frac{\Delta E(Y)}{\Delta x_i} = \Phi(Z) \left[ \frac{\Delta E(Y^*)}{\Delta x_i} \right] + E(Y^*) \left[ \frac{\Delta \Phi(Z)}{\Delta x_i} \right] \quad (7)$$

而兩階段分析法即利用本式以無效率因子作為解釋變數，對 DEA 所估計出的無效率水準進行迴歸分析。

### 3.2 績效的觀念：效率與生產力


績效(performance)：衡量決策單位(decision making unit;DMU)從產出到投入之間轉換過程優劣的指標，例如：財務績效(報酬率)、能源轉換功率及生產力與效率。



在效率 (efficiency) 分析中，效率代表的是在固定產出水準之下追求最小投入或是在既定的投入水準下追求最大的產出水準，Farrel 在 1957 年所提出的生產技術效率 (technical efficiency) 及是指後者，效率的比較是一種相對的觀念，是用所選取的樣本間互相比較其本身產出與投入間的比值。

在生產力 (productivity) 分析中，是以同一決策單位不同條件下(如時間或是技術進步)其產出與投入比例變動的情形，並將生產函數曲線(效率前緣)之移動的情況視為技術變動 (technical change) 。

### 3.3 生產效率及生產函數及生產力之估計



Farrell (1957) 最先提出以「非預設生產函數」代替「預設函數」來衡量生產效率，其所提出模型的為投入面 (input-oriented) 模型及給定一單產出之等產量線下去判定投入是否過多(導致無效率)。利用線性規劃求出無參數生產效率前緣當作是效率生產函數並假設：(1)生產前緣 (frontier) 是由最有效率的單位其投入與產出組合所形成，效率較差者皆在此前緣之下；(2)廠商生產函數是固定規模報酬 (CRS) (註 2)，就是每增加一單位投入可得到等比例的產出；(3)在等產量曲線圖中生產邊界是凸向原點(convex)及要素邊際替代率為負值；並從成本極小化問題出發，將企業決策單位的經濟效率分解為二個部分：技術效率 (technical efficiency) 及配置效率 (allocative efficiency)。技術效率是衡量廠商在給定的產出下，使用最少要素投入之能力，而配置效率量度廠商在給定的價格與生產技術下，最適化要素投入比例的能力。而技術效率與配置效率的乘積即經濟效率。

由於本研究目的在評估 IC 設計業的生產力與效率並不需要估計成本或是利潤函數僅需要生產函數來估計其效率前緣，技術 (生產) 效率只用到生產函數之估計，只需要投入量及產出量之資訊，不像估計成本函數及利潤函數一樣，需要產出價格、產量、要

素價格及投入量資訊，而本研究在估計生產、要素需求及成本函數採用非參數法 (non-parametric method)：

不假設特殊函數型態只將此函數必然滿足之性質寫入限制式中求解。通常以線性規劃 (linear programming 方式求解)，如資料包絡分析法 (data envelopment analysis；DEA) 即本研究所採用以進行 IC 設計業效率評估，該法有兩個重要的理論分析如下：

Charnes，Cooper，and Rhodes (1978) 提出資料包絡分析以線性規劃 (linear programming; LP) 方法求解效率，他們稱為資料包絡分析法 (data envelopment analysis)，後人稱為 CCR 模型，其特徵為假設固定規模報酬 (CRS)。也就是投入增加 2 倍，產出亦增加 2 倍。其模型推導如下：

假設有 M 種產出，有 K 種投入(多產出-多投入模型)，有 N 個 DMU 就 DMU (Decision Making Unit)  $i$  而言，它求解：

$$\begin{cases} \min & \theta_i \\ \theta_i, \lambda_1, \lambda_2, \dots, \lambda_n \end{cases} \quad (8)$$

$$\text{s.t.} \quad -Y_i^m + (Y_1^m \lambda_1 + Y_2^m \lambda_2 + \dots + Y_N^m \lambda_N) \geq 0; m=1, 2, \dots, M \quad (9)$$

$$\theta_i X_i^k - (X_1^k \lambda_1 + X_2^k \lambda_2 + \dots + X_N^k \lambda_N) \geq 0; k=1, 2, \dots, K; \lambda_1, \lambda_2, \dots, \lambda_N \geq 0 \quad (10)$$

其中  $Y_1^m \lambda_1 + Y_2^m \lambda_2 + \dots + Y_N^m \lambda_N$  為理論(想)的最大產出。

$X_1^k \lambda_1 + X_2^k \lambda_2 + \dots + X_N^k \lambda_N$  為理論(想)的最小投入。

而  $\theta_i$ ：第  $i$  個 DMU 之投入導向效率值 ( $0 \leq \theta_i \leq 1$ )

$Y_i^m$ ：第  $i$  個 DMU 之第  $m$  種實際產出。

$X_i^k$ ：第  $i$  個 DMU 之第  $k$  種實際投入。

$\lambda_1, \lambda_2, \dots, \lambda_N$  為 DMU  $i$  對 DMU  $j$  之模仿權重，模仿權重不得為負。

CCR 模型進一步說明：事實上企業的實際產出恆不大(高)於理想中的最大產出且實際投入恆不小(低)於理想中的最小投入，所以利用實際產出乘上一個的參數  $\theta_i$  (我們在模型中稱為效率值) 之後相減使其大於或等於零的最小  $\theta_i$  就是我們要的廠商效率值，而  $\theta_i$  是乘在投入上面所以他是投入導向的效率值 (反之若是乘在產出上面就是產出導向的效率值)，而  $\theta_i$  一定在 0 與 1 之間，也就表示大部分企業無效率多所已投入必須減量以達到效率。

CCR 模型採多階段求解，針對個別 DMU 分別求出其心目中的模仿權重  $\lambda_1^i, \lambda_2^i, \dots, \lambda_N^i$  及



效率值  $\theta_i$ ，這裡的模仿權重視一組客觀的權重  $(\lambda_1^i, \lambda_2^i \dots \lambda_N^i)$  且個別DMU屬於自己的不同權重。

此外限制式中只陳述必然成立的經濟法則，而未假設特定的生產函數型態，這是DEA的優點之一。CCR 是利用線性規劃是求解 (Solve) 而非估計 (estimate)，投入無所謂的共線性等問題，投入間成比例關係 (例：Leontief 生產函數)，亦不違反生產函數的要求，但投入與產出間不得違反同向性 (isotonicity)，即產出至少不會因投入增加而減少。由於並非統計估計法，DEA 可以處理小樣本資料之效率值(優點之二)，但 DMU 數  $\times$  期間(數)  $> 2 \times$  (投入數 + 產出數)。

Banker, Charnes, and Cooper (1984)等三位學者放寬CCR模型中固定規模報酬的假設，允許變動規模報酬 (variable return to scale; VRS) 之生產技術。後人稱為BCC模型。

$$\begin{cases} \min & \theta_i \\ \theta_i, \lambda_1, \lambda_2, \dots, \lambda_N \end{cases} \quad (11)$$

$$\text{s.t. } -Y_i^m + (Y_1^m \lambda_1 + Y_2^m \lambda_2 + \dots + Y_N^m \lambda_N) \geq 0, \text{ for } m = 1, 2, \dots, M; \quad (12)$$

$$\theta_i X_i^k - (X_1^k \lambda_1 + X_2^k \lambda_2 + \dots + X_N^k \lambda_N) \geq 0, \text{ for } k = 1, 2, \dots, K; \quad (13)$$

$$\lambda_1 + \lambda_2 + \dots + \lambda_N = 1; \lambda_1, \lambda_2, \dots, \lambda_N \geq 0; \quad (14)$$

(在BCC中， $\sum_{i=1}^N \lambda_i = 1$  條件使此 Linear Programming 所求效率前緣(frontier)向內限縮。)

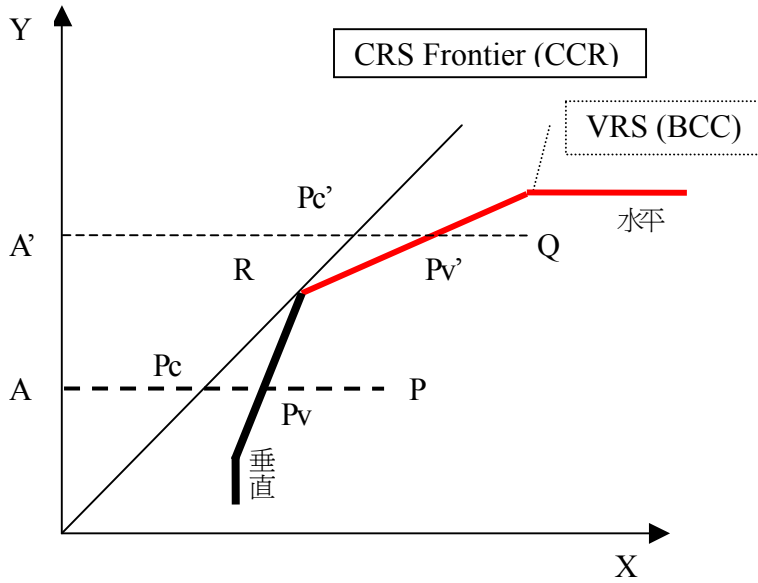


圖 11、固定規模與非固定報酬效率前緣

資料來源：Coelli et al. (1998)

1.  $0 \leq \text{Overall Technical Efficiency (OTE 整體技術效率又稱 CRSTE)} AP_c / AP \leq 1$

也就是 CCR Model CRSTE 固定規模報酬下的技術效率。

2.  $0 \leq \text{Pure Technical Efficiency (PTE 純粹技術效率又稱 VRSTE)} AP_v / AP \leq 1$

R 點同時具有純粹技術效率及規模效率。在 R 點 CRS 效率前緣與 VRS 效率之距離為 0。

3.  $0 \leq \text{SE (SE = Scale Efficiency)} AP_c / AP_v \leq 1$

從 P 點向 R 點移動， $AP_c / AP_v \rightarrow 1$ ，故在 IRS 生產階段，擴大生產規模可改善 SE。

同理從 Q 點向 R 點移動， $AP_c' / AP_v' \rightarrow 1$ 。故在 DRS 生產階段，減少(縮小)生產規模可以改善 SE，此外，

$$\text{OTE} = AP_c / AP = (AP_v / AP) \times (AP_c / AP_v) = \text{PTE} \times \text{SE} \quad (15)$$

故整體效率 = 純粹技術效率 × 規模效率

以上不管是 CCR 或是 BCC 模型到目前都只有考慮單一 一期(在每一個年度中)每個決策單位 (DMU) 之相對效率表現，這是屬於橫斷面的分析或是稱做靜態效率的分析，但是如果我們要進一步做跨期的比較就是做單一企業不同期間也就是決策單位縱斷面跨期的分析或是稱做動態生產力分析，因此採用 Färe et al. (1994) 以生產為導向的

Malmquist 生產力指數模型，來衡量樣本 DMU 在不同期間的技術進步程度與技術效率改變。

$$\text{生產力(Productivity)} = \text{產出(Output)} / \text{投入(Input)} \geq 1$$

$$\text{部份要素生產力(partial factor productivity)} = \text{總產出} / \text{某一投入}$$

而我們在估計勞動生產力(Labor productivity)時，是用總產出 GDP / 就業量(勞動投入)，勞動生產力之提升有助於實質工資率之上昇。

$$\text{TFP(總要素生產力變動)} = \frac{\sum_{m=1}^M P_m \times Y_m}{\sum_{k=1}^K W_k \times X_k} \quad (16)$$

其中  $P_m$ ：產出  $m$  之要素價格； $W_k$ ：投入  $k$  之價格。上是即為總產出/總投入。

實證上我們關心的是總要素生產力跨期變動。

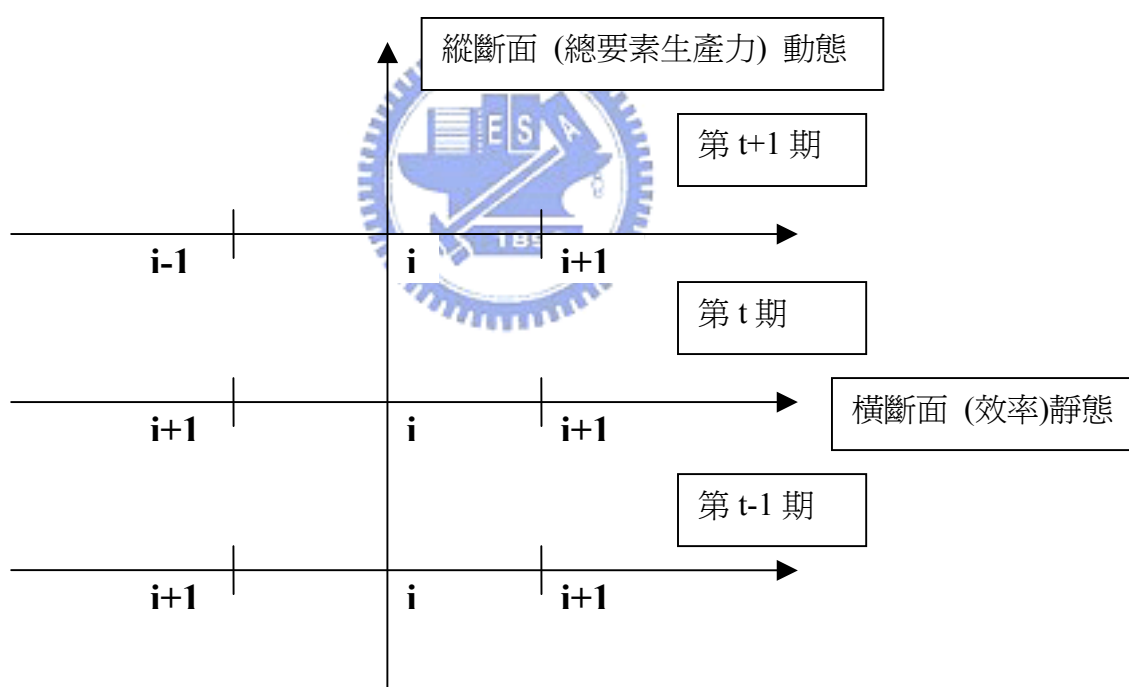


圖 12、靜態效率分析與動態生產力分析橫斷面縱斷面分析示意圖

DEA-Malmquist 模型是依據 Färe et al. (1994) 之模型，從單一投入，單一產出的生產函數出發：

$$\text{TFPst} = (Y_t/X_t) / (Y_s/X_s) \geq 1 \quad \text{其中 } S \text{ 期(基期)}; t \text{ 期(當期)} \quad (17)$$

若研究結果之 TFP 若  $>1$ ，則生產力改善，若  $=1$  生產力不變，若  $<1$  則生產力下降。

$$\text{令 } Y_t = \lambda_t \times f(X_t) \quad (18)$$

得  $\lambda_t = Y_t / f_t(X_t) = \text{產出} / \text{當期生產函數}$  (是 CRS or VRS 的效率前緣)

其中  $\lambda_t$  是第  $t$  期之技術(生產)效率值(PTE)(其中  $0 \leq \lambda_t \leq 1$  為第  $t$  期之技術效率值)

$f_t(X_t)$  為當期之生產函數(=當期之效率前緣)。我們簡化  $X_t = X_s = X^*$  (控制投入量不變)，將(18)式代入，得下列方程式：

$$\text{TFP}_{st} = [\lambda_t \times f_t(X_t) / X_t] / [\lambda_s \times f_s(X_s) / X_s] \quad (19)$$

$$\text{因此 } \text{TFP}_{st} (\text{總要素生產力變動}) = \lambda_t / \lambda_s \times f_t(X^*) / f_s(X^*) \quad (20)$$

= 技術效率變動  $\times$  技術變動(生產可能曲線移動)。

$$\text{令 } X_t = \kappa \times X_s; \kappa > 1 \text{ 且 } f_t(\kappa \times X_s) = \kappa^{\varepsilon(t)} \times f_t(X_s) \quad (21)$$

當  $\varepsilon(t) > 1$  時  $\rightarrow f_t(*)Y$  為遞增規模報酬；

當  $\varepsilon(t) = 1$  時  $\rightarrow f_t(*)Y$  為固定規模報酬；

當  $0 < \varepsilon(t) < 1$  時  $\rightarrow f_t(*)Y$  為遞減規模報酬；(附註一)

總要素生產力變動(*tfpch*)

$$= (Y_t / X_t) / (Y_s / X_s)$$

$$= \frac{\lambda_t \times \kappa^{\varepsilon(t)} \times f_t(X_s) / \kappa X_s}{\lambda_s \times f_s(X_s) / X_s} = \lambda_t / \lambda_s \times \kappa^{\varepsilon(t)-1} \times f_t(X_s) / f_s(X_s) \quad (22)$$

= 純粹技術變動效率(*pech*)  $\times$  規模效率變動(*sech*)  $\times$  技術變動(*techch*)

$$= \{ \lambda_t / \lambda_s \times \kappa^{\varepsilon(t)-1} \} \times \{ f_t(X_s) / f_s(X_s) \} = \text{效率變動}(\text{effch}) \times \text{技術變動}(\text{techch}) \quad (23)$$

從(22)及(23)式中我們會發現總要素生產力變動可以拆解為整體(技術)效率變動及技術變動，而(技術)效率變動又可拆解為純粹技術變動效率變動及規模效率變動。

(1)先以該期之投入-產出資料，建構出該期之效率前緣。

相對於該期之效率前緣，計算個別 DMU 在該期 OTE, PTE, SE。效率是一個橫斷面的概念。

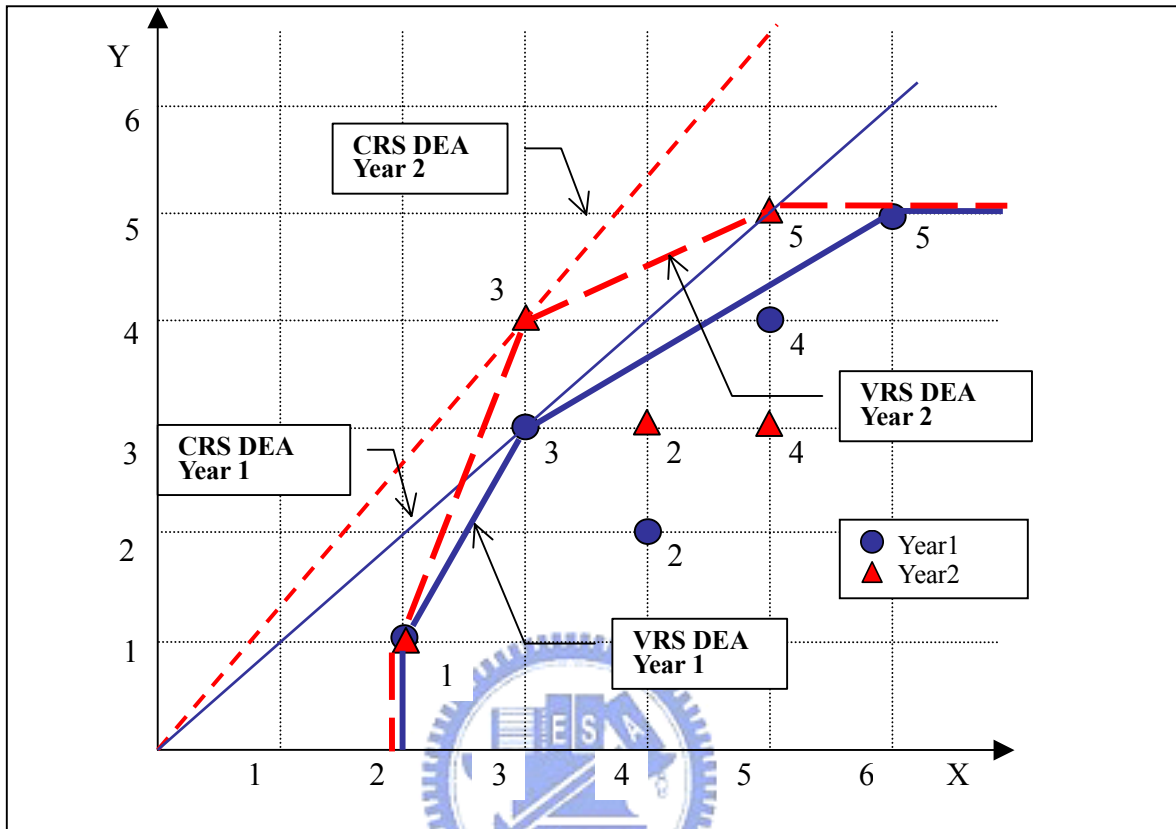


圖 13、跨期效率(前緣)變動比較 資料來源：Coelli et al. (1998)

(2)就同一個DMU<sub>i</sub>，計算 $effch = OTE_{t+1} / OTE_t$ ； $pech = PTE_{t+1} / PTE_t$ ； $sech = SE_{t+1} / SE_t$ 變動是一個縱斷面之概念。

其中 DMU3 在 1,2 期之  $OTE=1=PTE=SE$  所以其  $effch=pech=sech=1/1=1$

在消除所有無效率因素後將效率前緣(估計的各期生產函數)之變動視為技術變動(Tech Change > 1)

DMU3 之  $techch > 1$  (技術成長)

DMU3 之  $tfpch = effch(=1) \times techch(>1) = pech(=1) \times sech(=1) \times techch(>1) > 1$

因此本例中 DMU3 之總要素生產力成長完全來自於技術成長

### 3.4 環境變數對於企業效率的影響：

在我們先分析完單期及全部期間全體廠商的靜態效率值，接著完成個別廠商跨期動態的生產力分析之後，進一步我們要探討環境變數 (environment variables) 對於企業效率的影響，而考慮環境變數的主要原因是：

(1) 如果可以改變環境變數，則應藉由改變環境變數來改善企業效率。

(2) 如果環境變數難以改變，則無效率的原因無法完全歸咎於內部經營管理不善。影響效率的環境變數 (environment variables)。

一、所有權結構 (ownership)：例如公民營事業，公司組織/非公司組織，混合型企業

二、區域特徵 (location characteristics)：例如煤品質對燃煤發電廠效率的影響。

三、工會的力量 (labor union power)：以同一企業中有多少人加入工會，其比例可作為指標。

四、政府管制：在市場缺乏自律時，政府管制可以增加效率，不一定是減少效率，一般政府管制的優先目標：

(1) 公共財 (public goods)：例如公共事業、國防及外交

(2) 外部性 (externality)：例如污染及犯罪

而一般環境變數分為兩種：可排序的 (ordinal)：如補助金額，同一區域內類似(同性質)廠商家數；不可排序的 (categorical)：只是描述性質，無排序的意思，如城市/鄉村。

本研究在有環境差異下進行 DEA 分析，主要是採用兩階段分析

McCarty and Yaisawarng(1993)、Fried et al. (1995)及 Coelli et al. (1998)兩階段分析法：提出認為可採用二階段方法的方式進行評估，所謂的二階段估計(two-stage method)是在效率的評估上分為一階段估計與兩階段估計，第一階段 (first stage) 以資料包絡分析法衡量出技術效率值，第二階段 (second stage) 再利用無效率因子作為解釋變數，對第一階段所估計出的效率值進行迴歸分析。由於資料包絡分析法所估計的為技術效率值，其值恆大於 0 且小於等於 1，這與 OLS 模式中之應變數為連續變數定義不同，若以 OLS (ordinary least squares) 迴歸式估計出來的參數，將可能產生偏誤且不符合一致性，故當應變數的範圍為固定的一個區間，則須以 Tobit 迴歸模型來估計參數，而求解之結果若參數估計值為正則代表無效率，若為負代表有效率，但仍須由 P 值來判斷是否為顯著有效率或無效率。

第一階段先將所有樣本之投入及產出以傳統 DEA 一起分析

在此不論是 CRSTE，VRSTE 或是 SE 值域的範圍都在 0 到 1 之間。

許多有效率的 DMU 之效率值=1，但若使用 OLS ( ordinary least squares) 分析之效率預測值卻是大於 1 的。

在本研究中我們不應使用 OLS 迴歸式來估計影響無效率之因素，因為傳統 OLS 中， $Y \in (-\infty, +\infty)$ ，而以 DEA 模型分析之效率值皆在 0 到  $\infty$ ，倒數之無效率值亦在  $\infty$  到 0 之間，若以此方式估計會有偏誤與不一致的情況發生。

第二階段再以 Tobit 迴歸統計影響無效率之因素。

但在使用上須注意(1)在第一階段分析中，將無效率值視為確定變數，第二階段中卻將無效率值視為隨機變數。(2)若第二階段環境變數與第一階段投入及產出變數高度相關，則參數估計值為偏誤的。



---

附註 1：規模報酬 (Return to Scale；RS)

$$f(\alpha X_1, \alpha X_2) \cong \alpha f(X_1, X_2), \text{ for } \alpha > 0$$

$f(\alpha X_1, \alpha X_2) > \alpha f(X_1, X_2)$  規模報酬遞增 (Increasing return to scale)

$f(\alpha X_1, \alpha X_2) = \alpha f(X_1, X_2)$  規模報酬固定 (Constant return to scale)

$f(\alpha X_1, \alpha X_2) < \alpha f(X_1, X_2)$  規模報酬遞減 (Decreasing return to scale)

#### 四、研究資料來源及研究變數定義

本研究樣本從我國 IC 設計類上市櫃公司截至 93 年 6 月 30 日共計 52 家上市櫃及掛牌興櫃交易者挑選 35 家具代表性(相關公司主要營業項目請參閱附錄二)，財務資訊相對透明(根據我國證券市場募集及發行有價證券相關辦法最低門檻已上櫃公司為例：需設立登記滿三年；實收資本額在新台幣一億元以上；營業利益及稅前純益占實收資本額之比率最近年度達百分之四以上，且其最近一會計年度決算無累積虧損者；或最近二年度均達百分之二以上者；或最近二年度平均達百分之二以上，且最近一年度之獲利能力較前一年度為佳者始得申請)且從 1998 年至 2003 年有完整會計年度財務報告及股東會年報資料者。而選取樣本完全涵蓋我國 IC 設計產業的所有產品線(相關分類可參考本研究文獻回顧之 IC 設計產品分類圖表及相關說明)。

而上述研究標的所選取之樣本財務報告資訊來源為台灣經濟新報資料庫，其中部分資料有不足者，本研究即公司所公佈之股東會年報及去電詢問相關公司財務部門。

以下為本研究欲進行資料包絡分析及 Tobit 迴歸分析所需使用之財務報告欄為說明，包括單一產出(營收淨額)、三項投入(勞動、資本及研發投入)的投入與產出項說明及進行兩階段環境變數影響無效率值評估時所用的三項環境變數(政策性投資抵減金額、外銷比率及負債比率)，最後是我們在做研究樣本概述時所會使用到的參數說明：(其中在勞動投入項有兩個變數，分別是總勞動薪資及總員工人數，在我們分析是分別計算為投入並非同時作為勞動投入項，主要是用於敏感度分析，在資本投入項亦分為資本額及固定資產總額不同投入項其區分目的與勞動投入項相同)。

表 6、研究變數定義及說明

	科目名稱	報表來源	說明
產出項	本研究僅以營收淨額作為單一產出		
營收產出	營收淨額	損益表	
	稅前盈餘	損益表	
	所得稅費用	損益表	含當期及遞延所得稅費用
	稅後盈餘	損益表	



投入項	本研究包括勞動投入、資本投入及研發投入等三項投入		
勞動投入	包括下列 1.直接人工、2.間接人工、3.薪資支出(營業費用)、4.員工紅利-現金及 5.員工紅利-紅利轉增資等五項金額加總，為勞動總薪資(Labor Wage)；另外在敏感度分析時單獨使用員工人數(Labor Number)作為勞動投入項		
	直接人工	損益表	在營業成本 Cost of Good Sold 的製造成本明細中，所指為直接投入生產製造之勞動力薪資
	間接人工	損益表	在營業成本 Cost of Good Sold 中製造成本的製造費用明細中)
	薪資支出 (營業費用)	損益表	包括職員薪金、加班費、值班費、董監事報酬、車馬費、年終獎金、工資、業務獎勵、聘用人員給與退休及卹償金、提列退休金準備、員工訓練費、提撥福利金、員工保險費、午餐費、員工活動費、津貼、福利費、伙食費、醫藥費
	員工紅利-現金	盈餘分配表	
	員工紅利-轉增資	盈餘分配表	
	用人費用率		薪資費用+直接人工+間接人工 /營業收入淨額 ×100(%)
	薪資水準增加率		(本年度員工平均薪資/上一年度平均薪資)-1
資本投入	直接以資本額(即普通股股本作為資本投入項；另外在敏感度分析時單獨使用固定資產總額當作為資本投入項		
	普通股股本 Capital	資產負債表	為公司之法定資本

	固定資產總額 Fixed Assets	資產負債表	包括土地成本不含重估增值（但如資料不全者則不拆出）；房屋及建築成本不含重估增值（但如資料不全者則不拆出）；機器及儀器設備成本含租賃設備—機器、其他生財器具則不計入；其他設備成本土地改良物、生財器具、模具設備、運輸設備、租賃改良及礦林場等折耗性固定資產；固定資產重估增值；固定資產累計折舊；固定資產損失準備分析時多半歸入累計折舊；在建工程及預付款。
研發投入	包括下列 1.研究發展費及 2.權利金及技術兩項金額加總		
	研究發展費 R&D Expenses	損益表	列於營業費用明細中，不含試驗費。若營業費用中有此一項目獨列，則以總額列示。營業成本中的製造費用中另有研究發展費用
	權利金及技術報酬 Premium and Tech Income		列於營業費用明細中而製造費用中另有權利金技術報酬金
環境變數	有三項環境變數：1.擬制投資抵減金額；2.外銷比率(%)；3.負債比率(%)		
	擬制投資抵減金額 Tax Deduction		$\text{稅前盈餘} \times 25\% (\text{應稅金額}) - \text{所得稅費用} (\text{稅前盈餘} - \text{稅後盈餘}) = \text{擬制投資抵減金額}$
	外銷比率(%) Exporting Ratio		該產品當年度之銷售至國外之金額/該產品總銷售值（該產品當年度之銷售至國外之金額當年度之內銷金額）
	負債比率(%) Liability Rate		$= \text{負債總額} / \text{資產總額} \times 100\%$
樣本敘述			
	銷售比重(%)		該產品銷售值占當年度總銷售值比重
	產值比重(%)		該產品生產值占當年度總生產值比重

資料來源：1. 各家公司每年度之股東會年報； 2. 現金或盈餘增資後之公開說明書；

表 7、投入及產出變數間之相關係數

	SALES	LABORWAGE	LABORNO	CAPITAL	FIXASSET	RESEARCH
營業收入淨額 SALES	1.00000	0.81998	0.72605	0.76824	0.29596	0.87879
勞動總薪資 LABORWAGE	0.81998	1.00000	0.64279	0.66692	0.28723	0.72824
員工人數 LABORNO	0.72605	0.64279	1.00000	0.92187	0.69271	0.86387
資本額 CAPITAL	0.76824	0.66692	0.92187	1.00000	0.60048	0.87451
固定資產總額 FIXED ASSETS	0.29596	0.28723	0.69271	0.60048	1.00000	0.50048
研發支出總額 RESEARCH	0.87879	0.72824	0.86387	0.87451	0.50048	1.00000

如上述兩表格為所有選入的產出項與投入項及環境變數間皆符合同向性，其中投入項變數與產出項變數之相關係數皆為顯著，(其中在勞動投入項有兩個變數分別是總勞動薪資及總員工人數在我們分析輸入並非同時作為勞動投入項，依常理推斷兩者相關性應該最高，雖然相關係數高但卻比原先預期為低，還低於員工人數與資本額的相關係數 0.92；同時在資本投入項中資本額及固定資產總額不同投入項也有類似的結果相關係數都在 0.64 到 0.6 左右)。

## 五、實證結果分析

### 5.1 樣本分析

本研究是採國內積體電路設計產業已上市櫃之公司作為研究標的，35 家企業 (樣本)，期間為 6 年共計 210 筆資料，主要係考量已上市櫃之 IC 設計公司較具規模，平均資本額為 15.17 億元；另外據本研究統計與國內整體 IC 設計業銷售值相較，樣本企業 35 家自 1998~2003 年的累計營收淨額(營業額)占國內全體 IC 設計產業的 92.8%，但若以樣本家數 35 家占國內全體 IC 設計廠商 270 家僅 12.96%來看，本研究所選取之樣本應極具有代表性。

表 8、35 家 IC 設計業者投入產出變數及環境變數之敘述統計資料

	平均值	總和	標準差	最小值	最大值
營業收入淨額(千元) SALES	3,066,076	643,876,000	5,528,694	28	38,064,400
總勞動薪資(千元) LABOR WAGE()	128,860	27,060,600	155,593	2,628	949,885
總員工人數(人) LABOR NO.	227	47,716	327	6	1,864
資本額(千元) CAPITAL	1,516,738	318,515,000	2,280,884	7,800	13,380,200
固定資產總額(千元) FIX ASSET	673,804	141,499,000	2,573,456	213	23,003,800
研發支出(千元) RESEARCH	343,820	72,202,200	641,601	684	4,139,678
投資抵減(千元) DEDUCT	145,288	30,510,400	392,255	-50,781	4,065,306
外銷比例(%) EXPORTRATIO	45	9,534	25	0	100
負債比率(%) DEBTRATIO	27	5,599	15	2	76

樣本數：210 個觀察樣本

表 8 為本研究在國內上市櫃 52 家 IC 設計業中挑選 35 家公司作為研究標的，從 1998 年到 2003 年共計 6 年 210 個觀察值，所得到的敘述統計表，從營收總數來看我們得到雖然我們統計的 IC 設計業家數僅占我國 2003 全體家數 270 家的 12.96%，但是營收占我國整體產業的 92.8%，顯見本產業有集中化的現象，平均每家設計公司每年營收為 30.66 億元，單一年度營收最高者為 2003 年聯發科技營收高達 380.64 億元(當年度 DVD 相關 IC 相關產品熱賣)，最低者為 1998 年富鼎科技 28000 元(當年度為創辦期)。再看標準差時，我們會發現樣本標準差大，顯見樣本較為分散，也就是說樣本企業間產出差距極大，在其他投入項中亦有類似情況。

在勞動投入項中，每年這些企業提供 7925 個工作機會，每家公司平均員工為 227 人，規模與其他產業動輒 500 或 1000 人以上，有明顯差距，而且因為員工最高人數為 2000 年的矽統科技達 1864 人 (當年度矽統設自設晶圓廠)，最低為 1998 年晶磊僅 6 人，高低差距極大，因此標準差也極大，但是若從產業平均員工每年的營收貢獻為 1351 萬元，其產值貢獻極高。相較於新竹科學園區內所有高科技業者平均勞工產值為 1000 萬元，整整高出 35.1%，其產值貢獻極高。

在資本投入項中，平均投入資本額為 15.17 億元，最高資本額為 2003 年矽統科技資本額達 133.8 億元，最低為 1998 年晶磊的 780 萬元 (創辦)；而平均固定資產的投入為 6.74 億元，固定資產投入最高為 2000 年矽統科技的 230.04 億元 (自建晶圓廠)，最低為 1998 年晶磊為 21.3 萬元 (創辦)。

在研發投入方面，產業中每家公司每年平均研發費用為 3.44 億元，最高為 2002 年矽統科技為 41.40 億元，最低為 1998 年晶磊的 68.4 萬元，在看研發支出占營收比率樣本企業平均值為 11.21%，也就是說每銷售 100 元之中有 11.21 元投入研發支出。根據國科會中華民國科學技術統計要覽 (民國 92 年版)全國製造業研發比率是偏低的，近十年來研發比率都僅占營業額的 1%~1.5%之間，依新規定園區廠商需達全國製造業比率的二倍以上，約僅 3% 上下，2003 產業別中最高者為電腦系統設計服務業 (Computer system design) 也只有 2.96%，因此國內 IC 設計業在這方面表現是遠遠領先其他產業的。

再者政府對這些 IC 設計公司六年總共給予三百零五億一千多萬的投資抵減，平均

每家企業每年可獲得 145,288 千元的投資抵減，這可能是某些企業一年的獲利了，享受最高的投資抵減(稅賦的減免)為 2003 年聯發科的 40.67 億元占該公司當年度稅後盈餘 165.22 億元的 24.62%。

不過我們也發現普遍國內 IC 設計業外銷比率偏低，樣本企業平均外銷比例為 45% (一般我們說外銷市場拓展是國際化的第一步)，也就是國際化程度不深，相對於國外半導體業者頻頻搶占我國半導體元件市場，國內設計業競爭力還有提升的空間。



## 5.2 效率值的計算與分析

本節為橫斷面靜態效率分析，將分成幾個部分說明：(1)首先分析經過 DEAP 2.1 對樣本做 multi-stage 的結果，說明 35 家 IC 設計業者最近一期(2003)的投入導向的相對效率值包括整體技術效率 (CRSTE 又稱固定規模報酬下的技術效率)、純粹技術效率 (VRSTE 又稱變動規模報酬下的技術效率)及規模效率 (SE)；(2)本研究亦考慮到同樣勞動投入不同科目表示，亦可能影響分析結果，因此使用敏感度分析，在勞動投入中以總勞動薪資與員工人數相替代抽換當成投入，在資本投入中則以資本額及固定資產總額互相抽換分析；(3)再進一步以投入導向的固定規模報酬下，廠商欲達整體技術效率的目標投入水準(在此目標產出為原產出，因此僅調整  $\theta$  值)。

### 5.2.1 2003 年的投入導向的相對效率值及敏感度分析

從下表 9 我們發現在 2003 年達到固定規模報酬下技術效率為 1 的企業僅三家公司分別是矽統、擎亞科及富鼎，而整體技術效率在 0.6 以上的 IC 設計公司幾乎都是處於規模報酬遞減的情況僅晶磊一家例外，顯見目前效率值較高的企業若想進一步提高效率似乎縮小規模是可以提高效率的，此外低於平均整體技術效率的公司有 21 家比例達 60%。

若我們抽換投入項目以固定資產總額代替資本額作為資本投入項(勞動投入項不變)，我們發現廠商效率值變動小，所處生產階段亦同且效率排序上變動也小，此外包括 CRSTE、VRSTE 及 SE 也都相近如表 10，但如果將勞動投入項中以員工人數替換總勞動薪資的話(資本投入項不變)則差異相當大，基本上相對效率的排序順序完全不同，在固定規模報酬下效率值同樣達 1 者僅擎亞科與富鼎如表 11。依此類推若將勞動投入項固定，資本投入項不論是以資本額或固定資產總額當投入得到的結果是相近的，反之若是以資本投入固定，勞動投入抽換的結果差異較大，顯見資本額與固定資產總額對整體效率值的影響相似但員工人數與員工總薪資則否，因此在敏感度分析上我們認為資本投入的兩項選擇是穩定的，但是勞動投入則否 (會得到即不相同的相對效率排序)，最後我們選擇以總勞動薪資來代表勞動力投入項，並進行下一步分析，主要是考量到配合原則，因為產出項營收是以金額計算，其他投入項如：資本及研發投入皆以金額計入，因此後續分析將以總勞動薪資作為勞動投入項。

表 9、廠商 2003 年 效率值

廠商	CRSTE	VRSTE	SE	規模報酬
2363 矽統	1.000	1.000	1.000	crs
8096 擎亞科	1.000	1.000	1.000	crs
8261 富鼎	1.000	1.000	1.000	crs
2454 聯發科	0.967	1.000	0.967	drs
2388 威盛	0.928	0.963	0.964	drs
5351 鈺創	0.882	0.961	0.918	drs
6186 晶磊	0.871	1.000	0.871	irs
3041 揚智	0.785	0.798	0.983	drs
3034 聯詠	0.779	1.000	0.779	drs
3006 晶豪科	0.746	1.000	0.746	drs
2401 凌陽	0.723	0.748	0.967	drs
5473 矽成	0.666	0.673	0.988	drs
5314 世紀	0.597	0.626	0.955	irs
2458 義隆	0.585	0.592	0.988	drs
6103 合邦	0.564	0.607	0.93	irs
6236 凌越	0.548	0.823	0.666	irs
6195 旭展	0.536	1.000	0.536	irs
8016 矽創	0.527	0.923	0.57	irs
6202 盛群	0.510	0.513	0.993	drs
2379 瑞昱	0.482	0.517	0.932	drs
3056 駿億	0.476	1.000	0.476	irs
6138 茂達	0.462	0.646	0.716	irs
3014 聯陽	0.452	0.482	0.936	irs
6104 創惟科	0.451	0.580	0.778	irs
5468 台晶	0.427	0.716	0.596	irs
5471 松翰	0.425	0.460	0.925	irs
2436 偉詮電	0.388	0.420	0.923	irs
3035 智原	0.367	0.370	0.993	drs
6237 驛訊	0.359	0.736	0.488	irs
6291 沛亨	0.345	0.935	0.369	irs
6129 普誠	0.345	0.359	0.961	irs
6243 迅杰	0.338	1.000	0.338	irs
5487 通泰	0.222	0.870	0.255	irs
5302 太欣	0.133	0.598	0.222	irs
6130 亞全	0.129	0.476	0.271	irs
平均值	0.572	0.754	0.771	

註：1.CRSTE 為固定規模報酬下之技術效率值(technical efficiency from CRS DEA)；  
 2.VRSTE 為變動規模報酬下之技術效率值(technical efficiency from VRS DEA)；  
 3.SE 為規模報酬效率值( $SE=CRSTE/VRSTE$ )；4.此為投入導向 DEA 模型



表 10、廠商 2003 年效率值

廠商	CRSTE	VRSTE	SE	規模報酬
2363 矽統	1.000	1.000	1.000	crs
8096 擎亞科	1.000	1.000	1.000	crs
8261 富鼎	1.000	1.000	1.000	crs
2454 聯發科	0.963	1.000	0.963	drs
2388 威盛	0.928	0.963	0.964	drs
5351 鈺創	0.882	0.961	0.918	drs
6186 晶磊	0.871	1.000	0.871	irs
3034 聯詠	0.779	1.000	0.779	drs
3041 揚智	0.764	0.766	0.997	irs
3006 晶豪科	0.746	1.000	0.746	drs
2401 凌陽	0.723	0.748	0.967	drs
5473 矽成	0.666	0.673	0.988	drs
5314 世紀	0.597	0.626	0.955	irs
2458 義隆	0.585	0.592	0.988	drs
6103 合邦	0.565	0.602	0.938	irs
6236 凌越	0.551	0.825	0.668	irs
8016 矽創	0.524	0.592	0.886	irs
6202 盛群	0.51	0.513	0.993	drs
6195 旭展	0.509	0.823	0.619	irs
2379 瑞昱	0.482	0.517	0.932	drs
3056 駿億	0.474	1.000	0.474	irs
5468 台晶	0.473	1.000	0.473	irs
6138 茂達	0.463	0.556	0.832	irs
3014 聯陽	0.451	0.482	0.935	irs
6104 創惟科技	0.446	0.498	0.896	irs
6243 迅杰	0.435	0.994	0.437	irs
5471 松翰	0.425	0.46	0.925	irs
2436 偉詮電	0.388	0.42	0.923	irs
3035 智原	0.367	0.37	0.991	drs
6237 驊訊	0.357	0.61	0.586	irs
6129 普誠	0.345	0.349	0.989	irs
6291 沛亨	0.308	0.566	0.545	irs
5487 通泰	0.218	0.598	0.365	irs
5302 太欣	0.133	0.598	0.222	irs
6130 亞全	0.129	0.485	0.266	irs
平均值	0.573	0.720	0.801	

註：表 10 中令資本投入，由表 9 的資本額改為固定資產總額

表 11、廠商 2003 年 效率值

廠商	CRSTE	VRSTE	SE	規模報酬
2454 聯發科	1.000	1.000	1.000	crs
3006 晶豪科	1.000	1.000	1.000	crs
8096 擎亞科	1.000	1.000	1.000	crs
8261 富鼎	1.000	1.000	1.000	crs
3034 聯詠	0.860	1.000	0.86	drs
6186 晶磊	0.782	1.000	0.782	irs
6195 旭展	0.536	1.000	0.536	irs
5351 鈺創	0.532	0.801	0.665	drs
3041 揚智	0.529	0.593	0.892	drs
8016 矽創	0.502	0.923	0.544	irs
6103 合邦	0.499	0.674	0.740	irs
2401 凌陽	0.363	0.423	0.857	drs
6138 茂達	0.355	0.603	0.589	irs
2379 瑞昱	0.353	0.389	0.906	drs
6291 沛亨	0.345	0.935	0.369	irs
5473 矽成	0.34	0.411	0.828	drs
6129 普誠	0.335	0.353	0.950	irs
2458 義隆	0.321	0.326	0.985	drs
6202 盛群	0.316	0.355	0.890	drs
2388 威盛	0.314	0.69	0.455	drs
6104 創惟科技	0.312	0.524	0.596	irs
6243 迅杰	0.300	1.000	0.300	irs
5468 台晶	0.276	0.612	0.450	irs
2436 偉詮電	0.265	0.323	0.822	irs
3035 智原	0.262	0.283	0.927	drs
5471 松翰	0.258	0.387	0.667	irs
3014 聯陽	0.250	0.376	0.664	irs
5314 世紀	0.233	0.251	0.930	irs
5487 通泰	0.222	0.909	0.244	irs
2363 矽統	0.220	0.374	0.588	drs
3056 駿億	0.210	0.838	0.250	irs
6236 凌越	0.207	0.636	0.325	irs
6237 驛訊	0.203	0.739	0.275	irs
6130 亞全	0.058	0.433	0.135	irs
5302 太欣	0.049	0.403	0.121	irs
平均值	0.417	0.645	0.661	

註：表 11 中令勞動投入項，由表 9 的總勞動薪資改為員工人數

## 5.2.2 以投入導向的固定規模報酬下，欲達整體技術效率的目標投入水準

在表 12 中我們是以投入導向的固定規模報酬下，廠商欲達整體技術效率的目標投入分析，在此目標產出與原產出相同，去求算目標投入水準 (表 13)，不管所屬生產規模，皆要減少投入，已達整體技術效率，最近一年 (2003) 年全部樣本廠商平均在勞動力投入、資本投入及研發投入應分別減少 44%、52% 及 49% (如表 14)，其中以資本投入需減少比例最高。超過 71% 的廠商應減少一半以上的資本投入，否則就是增加產出水準。

表 12、在固定規模報酬下 2003 年的目標產出與投入

公司	目標產出		目標投入項		
	營業收入淨額		勞動力投入 (員工總所得)	資本投入 (資本額)	研發投入
2363 矽統	16,725,174		387,549	13,380,166	3,512,521
2379 瑞昱	9,278,075		221,903	2,873,895	683,904
2388 威盛	20,255,963		479,758	9,366,691	2,352,865
2401 凌陽	11,097,653		263,901	4,437,378	1,096,017
2436 偉詮電	1,518,842		36,551	322,414	70,795
2454 聯發科	38,064,419		918,872	6,206,013	1,253,165
2458 義隆	4,616,933		110,361	1,470,714	351,614
3006 晶豪科	5,333,358		128,808	829,257	164,384
3014 聯陽	1,733,703		41,533	492,203	115,335
3034 聯詠	10,905,166		262,690	2,146,433	461,463
3035 智原	3,767,056		90,639	809,975	178,456
3041 揚智	6,470,654		155,761	1,344,422	293,502
3056 駿億	488,576		11,679	155,183	37,083
5302 太欣	228,640		5,444	87,067	21,370
5314 世紀	2,077,616		49,612	694,772	167,388
5351 鈺創	4,402,363		106,069	851,866	182,220
5468 台晶	633,784		15,284	113,454	23,680
5471 松翰	1,598,362		38,280	460,869	108,303
5473 矽成	4,082,664		97,970	1,050,321	241,363
5487 通泰	396,542		11,149	90,220	10,053

6103	合邦	1,688,476	40,647	349,591	76,246
6104	創惟科技	1,350,769	32,526	273,505	59,282
6129	普誠	2,576,403	62,275	367,065	70,088
6130	亞全	281,737	6,739	87,098	20,720
6138	茂達	1,382,094	33,329	248,230	51,867
6186	晶磊	896,934	22,528	144,416	23,558
6195	旭展	709,589	21,168	188,480	17,618
6202	盛群	3,620,613	87,048	822,977	183,888
6236	凌越	717,665	17,110	258,344	62,922
6237	驛訊	612,461	14,700	155,518	35,639
6243	迅杰	585,567	14,140	92,362	18,414
6291	沛亨	771,789	19,000	115,746	20,388
8016	矽創	1,197,899	28,946	176,089	34,095
8096	擎亞科	2,908,075	70,302	407,493	77,213
8261	富鼎	1,515,227	51,307	537,890	35,762

表 13、2003 年的原始投入與產出值

公司	原始產出 營業收入淨額	原始投入			
		勞動力投入 (員工總所得)	資本投入 (資本額)	研發投入	
2363	矽統	16,725,174	387,549	13,380,166	3,512,521
2379	瑞昱	9,278,075	460,253	6,527,060	1,418,499
2388	威盛	20,255,963	516,998	12,704,467	2,535,498
2401	凌陽	11,097,653	364,936	7,775,040	1,515,627
2436	偉詮電	1,518,842	94,220	2,163,000	182,493
2454	聯發科	38,064,419	949,885	6,415,473	3,950,293
2458	義隆	4,616,933	188,651	3,383,114	601,049
3006	晶豪科	5,333,358	172,775	1,581,250	220,494
3014	聯陽	1,733,703	91,976	1,090,000	288,485
3034	聯詠	10,905,166	337,238	3,383,665	592,421
3035	智原	3,767,056	246,838	2,205,818	551,200
3041	揚智	6,470,654	198,501	1,713,324	1,369,886
3056	駿億	488,576	24,540	326,062	95,076

5302	太欣	228,640	41,027	2,870,004	161,060
5314	世紀	2,077,616	83,064	2,219,036	280,251
5351	鈺創	4,402,363	120,232	2,184,536	206,552
5468	台晶	633,784	35,807	724,810	55,476
5471	松翰	1,598,362	89,980	1,173,800	254,574
5473	矽成	4,082,664	147,206	2,254,434	362,661
5487	通泰	396,542	53,962	406,366	45,280
6103	合邦	1,688,476	72,016	746,926	135,090
6104	創惟科技	1,350,769	72,056	605,896	285,412
6129	普誠	2,576,403	180,664	1,124,225	203,331
6130	亞全	281,737	52,319	894,670	160,874
6138	茂達	1,382,094	72,113	544,836	112,223
6186	晶磊	896,934	25,877	496,851	27,060
6195	旭展	709,589	51,899	351,946	32,898
6202	盛群	3,620,613	170,771	1,834,000	360,753
6236	凌越	717,665	31,229	500,000	114,848
6237	驛訊	612,461	40,895	432,643	141,946
6243	迅杰	585,567	41,854	273,383	70,367
6291	沛亨	771,789	93,471	335,600	59,113
8016	矽創	1,197,899	54,958	334,325	109,980
8096	攀亞科	2,908,075	70,302	407,493	77,213
8261	富鼎	1,515,227	51,307	537,890	35,762

表 14、2003 年廠商欲達整體效率必須減少之投入量

公司	營業收入淨額	勞動力投入 (員工總所得)	資本投入 (資本額)	研發投入	勞動投入差 額占原始勞 動投入比率	資本投入差 額占原始投 入比率	研發投入差 額占原始投 入比率
2363 矽統	0	0	0	0	0%	0%	0%
2379 瑞昱	0	238,350	3,653,165	734,595	52%	56%	52%
2388 威盛	0	37,240	3,337,776	182,633	7%	26%	7%
2401 凌陽	0	101,035	3,337,662	419,610	28%	43%	28%
2436 偉詮電	0	57,669	1,840,586	111,698	61%	85%	61%
2454 聯發科	0	31,013	209,460	2,697,128	3%	3%	68%
2458 義隆	0	78,290	1,912,400	249,435	41%	57%	41%
3006 晶豪科	0	43,967	751,993	56,110	25%	48%	25%
3014 聯陽	0	50,443	597,797	173,150	55%	55%	60%
3034 聯詠	0	74,548	1,237,232	130,958	22%	37%	22%
3035 智原	0	156,199	1,395,843	372,744	63%	63%	68%
3041 揚智	0	42,740	368,902	1,076,384	22%	22%	79%
3056 駿億	0	12,861	170,879	57,993	52%	52%	61%
5302 太欣	0	35,583	2,782,937	139,690	87%	97%	87%
5314 世紀	0	33,452	1,524,264	112,863	40%	69%	40%
5351 鈺創	0	14,163	1,332,670	24,332	12%	61%	12%
5468 台晶	0	20,523	611,356	31,796	57%	84%	57%
5471 松翰	0	51,700	712,931	146,271	57%	61%	57%
5473 矽成	0	49,236	1,204,113	121,298	33%	53%	33%
5487 通泰	0	42,813	316,146	35,227	79%	78%	78%
6103 合邦	0	31,369	397,335	58,844	44%	53%	44%
6104 創惟科	0	39,530	332,391	226,130	55%	55%	79%
6129 普誠	0	118,389	757,160	133,243	66%	67%	66%
6130 亞全	0	45,580	807,572	140,154	87%	90%	87%

6138 茂達	0	38,784	296,606	60,356	54%	54%	54%
6186 晶磊	0	3,349	352,435	3,502	13%	71%	13%
6195 旭展	0	30,731	163,466	15,280	59%	46%	46%
6202 盛群	0	83,723	1,011,023	176,865	49%	55%	49%
6236 凌越	0	14,119	241,656	51,926	45%	48%	45%
6237 驛訊	0	26,195	277,125	106,307	64%	64%	75%
6243 迅杰	0	27,714	181,021	51,953	66%	66%	74%
6291 沛亨	0	74,471	219,854	38,725	80%	66%	66%
8016 矽創	0	26,012	158,236	75,885	47%	47%	69%
8096 攀亞科	0	0	0	0	0%	0%	0%
8261 富鼎	0	0	0	0	0%	0%	0%
平均值					44%	52%	49%



### 5.3 生產力的計算與分析

縱斷面動態生產力分析：(1)將樣本進行 Malmquist DEA 生產力變動分析，說明樣本 DMU 在不同期間的技術效率改變(technical efficiency change ,tech)與技術進步程度(technological change ,techch)，並說明廠商總要素生產力變動的情況，再進一步說明各廠商在整個研究期間(1998~2003 年)總要素生產力變動的成因是屬於技術效率變動還是技術進步；(2)最後分析全部 35 家 IC 設計公司，各期平均總要素生產力變動的成因，究竟是屬於技術效率變動還是技術進步。

首先從表 15 來看整體產業從 1998~2003 年總要素生產力僅 2000 到 2001 時，因為全球半導體業不景氣幾乎所有業者都呈現衰退的現象，但在前面文獻回顧中我們提到台灣 IC 在全球的表現算是一枝獨秀，之後 2 年也證明台灣 IC 設計業在總要素生產力的提升確實也未整體產業在全球的排名坐二望一，再進一步分析，2000 年、2002 年及 2003 年的要素生產力成長是來自於技術進步(即生產函數外移)，1999 年則是因為效率提升，若再細分的話是因為規模效率及純粹技術效率成長而規模效率成長幅度較大，也就是說在 1998 年許多 IC 設計業正處於擴張期，若與 98 年變動規模報酬下廠商投入導向效率分析的 35 家廠商中之中有 22 家是處於規模報酬遞增的階段比較相當吻合，整體來看廠商總要素生產力是成長的(以幾何平均數計算)，影響較多的是因為廠商在樣本期間的技術效率普遍提升所致(如 EDA 軟體投入減少設計時程與浪費)。

表 15、全體效率及生產力變動每年平均值

year	EFFCH	PECH	SECH	TECHCH	TFPCH
2	2.031	1.367	1.485	0.848	1.723
3	0.938	0.882	1.063	1.188	1.114
4	1.021	1.097	0.931	0.863	0.881
5	1.072	0.991	1.082	1.074	1.151
6	0.955	0.997	0.957	1.084	1.035
平均值	1.148	1.055	1.088	1.002	1.15



此外，從圖 14 中我們發現導致 1998~2000 年總要素生產力成長趨緩的是技術效率成長大幅下滑，主要是因為純粹(技術)效率變動影響較大，2000 年到 2001 年則是因為技術變動負成長，接著 2001 到 2002 年是因為技術成長幅度較大使得總要素生產力成長加快，到 2003 年成長幅度再度縮小則是因為技術效率成長減緩所致。

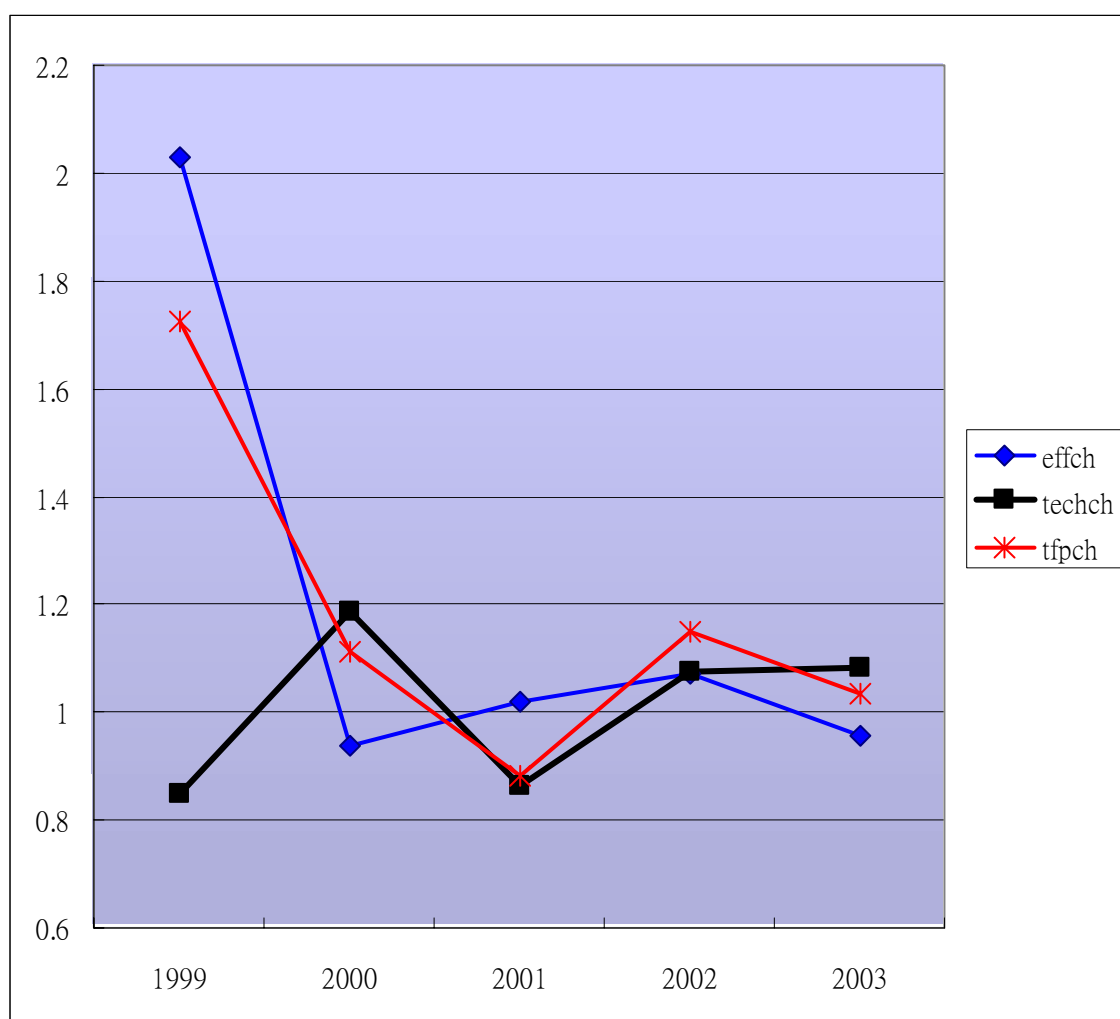


圖 14、每年全體效率值及生產力變動平均值趨勢

但如果深入各廠商於樣本期間的平均生產力與效率變動來看如下表 16，我們可以得到前述類似的結論：總要素生產力成長的企業有 23 家（占整體樣本的 65.7%），其中成長最多的廠商是富鼎，次高者為晶磊，最低是亞全，而影響總要素生產力成長最多者也是技術效率變動有 20 家（占整體樣本的 57%），總要素生產力成長是受技術效率增加所影響。

表 16、1998~2003 年各家廠商效率值及生產力變動平均值

firm	EFFCH	PECH	SECH	TECHCH	TFPCH
2363 矽統	1.083	1.000	1.083	0.926	1.002
2379 瑞昱	1.029	1.024	1.005	1.035	1.065
2388 威盛	0.985	0.992	0.993	0.948	0.933
2401 凌陽	1.047	1.053	0.994	0.945	0.99
2436 偉詮電	1.026	1.028	0.998	0.996	1.022
2454 聯發科	0.998	1.000	0.998	1.039	1.038
2458 義隆	1.059	1.057	1.002	0.963	1.019
3006 晶豪科	1.339	1.217	1.100	1.026	1.374
3014 聯陽	0.980	0.988	0.992	1.023	1.003
3034 聯詠	1.090	1.054	1.035	1.045	1.139
3035 智原	0.959	0.949	1.011	1.012	0.970
3041 揚智	1.027	0.956	1.075	1.008	1.036
3056 駿億	2.042	1.062	1.923	0.979	1.999
5302 太欣	0.875	1.125	0.778	0.983	0.860
5314 世紀	1.068	1.063	1.005	0.967	1.033
5351 鈺創	0.975	0.992	0.983	0.983	0.959
5468 台晶	0.843	0.935	0.902	1.056	0.891
5471 松翰	0.945	0.955	0.989	0.903	0.853
5473 矽成	0.933	0.929	1.005	1.060	0.989
5487 通泰	0.837	1.093	0.766	1.149	0.962
6103 合邦	1.239	1.198	1.034	0.992	1.228
6104 創惟科	1.125	1.013	1.110	0.955	1.074
6129 普誠	1.016	1.022	0.994	1.055	1.072
6130 亞全	0.800	0.984	0.814	0.991	0.794
6138 茂達	1.699	1.163	1.460	0.977	1.659
6186 晶磊	2.182	1.000	2.182	0.998	2.178
6195 旭展	1.040	1.162	0.895	1.08	1.123
6202 盛群	1.221	1.196	1.021	0.974	1.189
6236 凌越	1.294	1.213	1.067	0.962	1.246
6237 驛訊	0.815	0.941	0.866	0.882	0.719
6243 迅杰	1.553	1.000	1.553	1.016	1.579
6291 沛亨	0.936	1.106	0.846	1.093	1.023
8016 矽創	0.955	1.002	0.953	0.949	0.906
8096 擎亞科	1.604	1.453	1.104	1.105	1.773
8261 富鼎	4.854	1.178	4.122	1.069	5.188
平均值	1.148	1.055	1.088	1.002	1.150

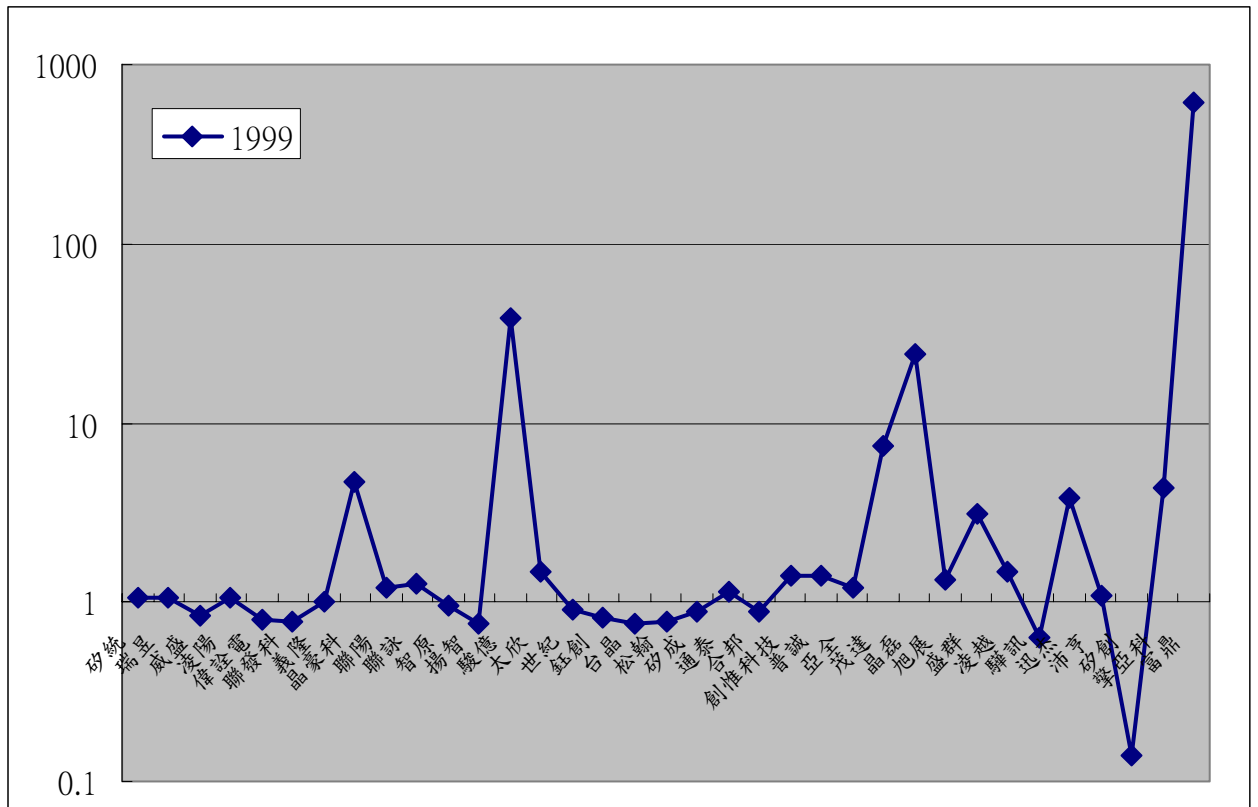


圖 15、1999 年各廠商總要素生產力變動

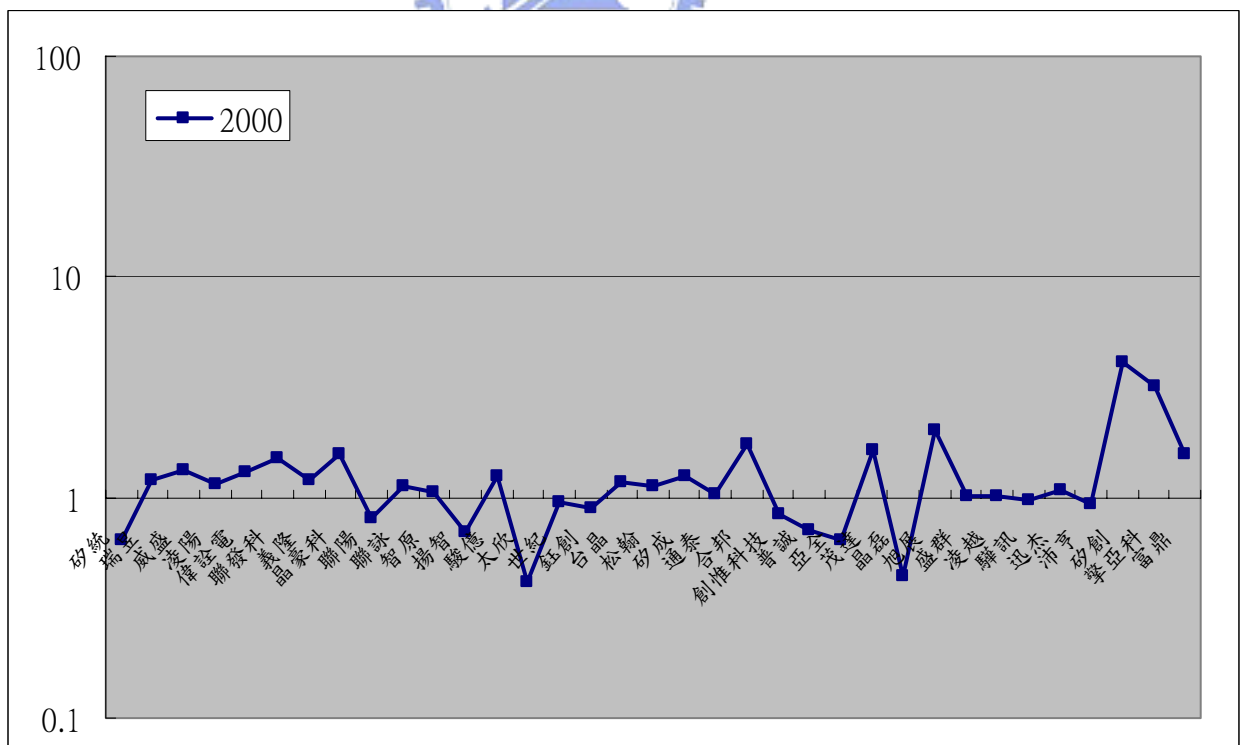


圖 16、2000 年各廠商總要素生產力變動

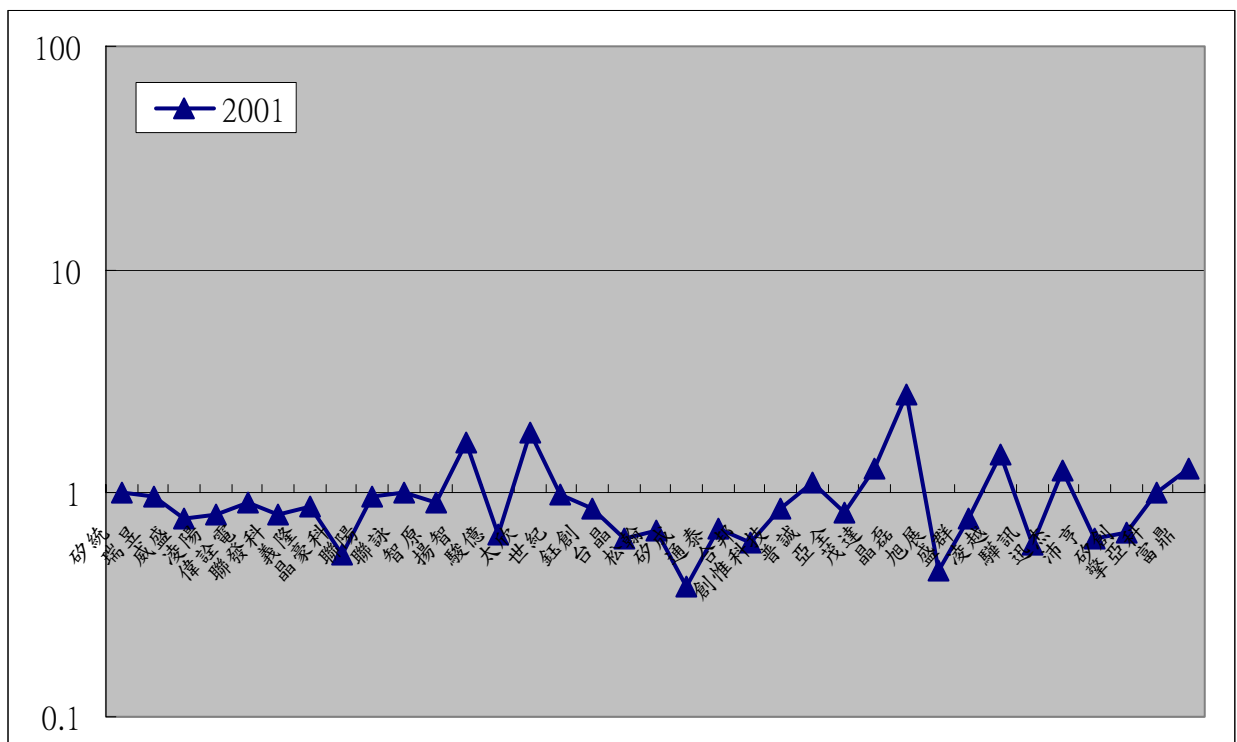


圖 17、2001 年各廠商總要素生產變動

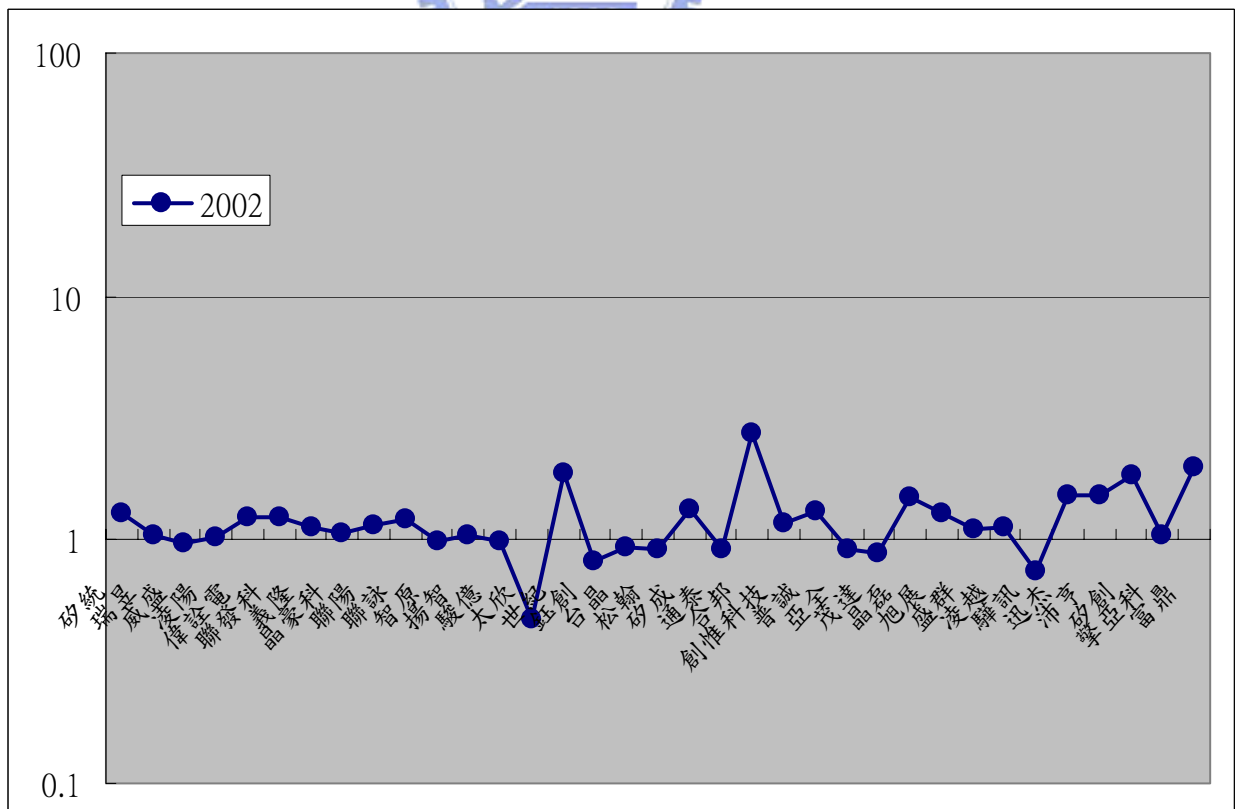


圖 18、各廠商總要素生產變動

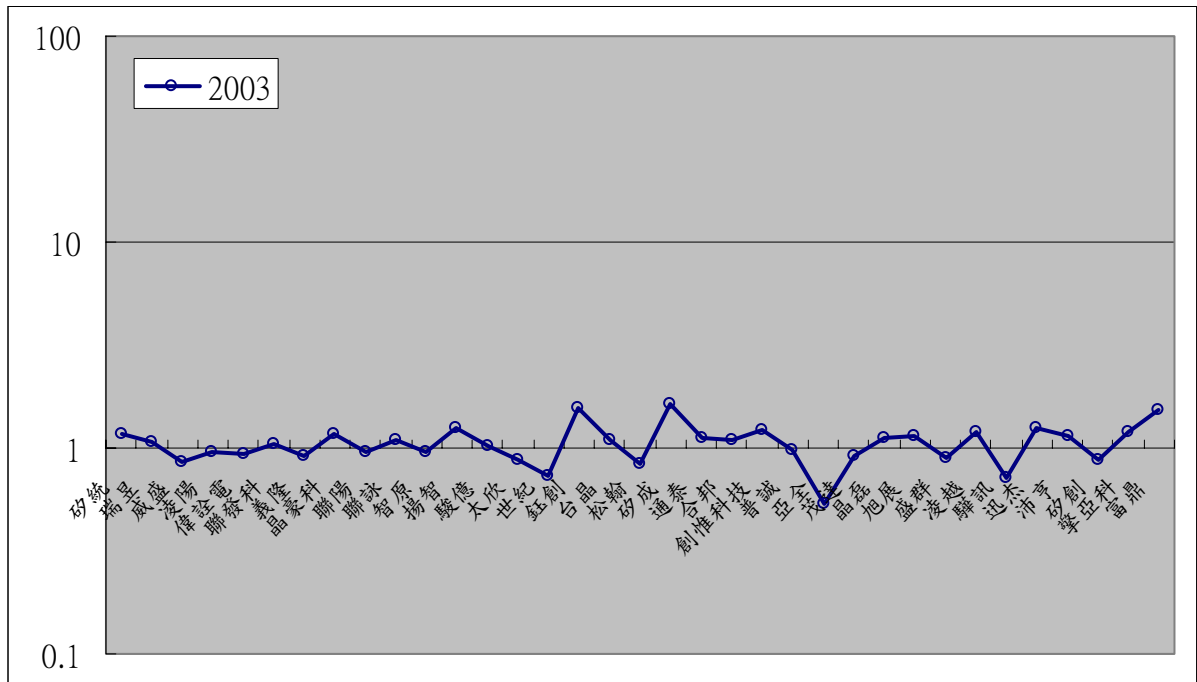


圖 19、2003 各廠商總要素生產力變動



## 5.4 無效率值與環境變數分析

在本節中我們要討論的是究竟政府為了要獎勵新興科技產業所給予的投資抵減之獎勵措施(主要是以稅賦抵減)能否提高企業的生產效率，還是應該加速市場開放鼓勵企業國際化，此外檢定最適資本結構理論中對於舉債經營的看法，原理論是認為應未稅盾的效應所以企業應盡量舉債經營享受稅盾，但其實我們在本研究發現適當的舉債是可以提高廠商的效率值。利用 Tobit 迴歸分析，針對國內 35 家以上市櫃之 IC 設計公司以其 CRS 及 VRS 之效率值，進行投資抵減、國際化程度及負債比率等三個環境變數對無效率水準之影響[無效率水準為效率值之倒數減 1，其值位於 0 至正無窮大之間（黃台心 1997）]。

分析表 17 發現包括減免稅額、外銷比率及負債比率等環境變數之參數估計值皆為負值，但迴歸 p 值檢定以  $\alpha=10\%$  的顯著水準來看，僅外銷比率及負債比率的 P Value 小於  $\alpha$ ，也就是說可以改善固定規模報酬下無效率的情況，在平方項(討論非線性的情況)的部分僅負債比率是可以顯著減少廠商在固定規模報酬下的無效率值(INCRS)，若分別使用 5%及 1%的顯著水準，則一階的外銷比例、一階二階的負債比率變數對於效率值的提升是較為顯著的，但進一步分析在變動規模報酬下，影響對於改善無效率值的環境變數僅剩負債比率，如表 18，若分析表 19 我們也會得到類似的結果就是在變動規模報酬假設下影響廠商規模無效率值的環境變數也是負債比率為主，外銷比率其次，其中負債比率是改善規模無效率最重要的變數(極為顯著)。

表 17、影響 INCRS 無效率值因素

參數	估計值	標準差	t-值	P-值	顯著性
C	101.814	22.0111	4.6256	[.000]	
DEDUCT	-5.48E-05	3.36E-05	-1.63368	[.102]	
DEDUCT2	1.17E-11	9.75E-12	1.19948	[.230]	
EXPORTRATIO	-1.42967	0.679251	-2.10478	[.035]	**
EXPORT2	0.011363	6.80E-03	1.67031	[.095]	*
DEBTRATIO	-4.14193	1.23429	-3.35573	[.001]	***
DEBT2	0.052754	0.018845	2.79938	[.005]	***
SIGMA	69.9148	3.62542	19.2846	[.000]	

表 18、影響 INVRS 無效率值的因素

參數	估計值	標準差	t-值	P-值	顯著性
C	1.05617	0.319218	3.30863	[.001]	
DEDUCT	5.79E-07	8.42E-07	0.687455	[.492]	
DEDUCT2	-1.07E-12	8.98E-13	-1.18945	[.234]	
EXPORTRATIO	2.88E-03	9.92E-03	0.29057	[.771]	
EXPORT2	-1.44E-07	9.92E-05	-0.00146	[.999]	
DEBTRATIO	-0.0476	0.017947	-2.6523	[.008]	***
DEBT2	5.18E-04	2.75E-04	1.88132	[.060]	*
SIGMA	0.973994	0.059318	16.4199	[.000]	

表 19、影響 INSE 無效率值的因素

參數	估計值	標準差	t-值	P-值	顯著性
C	47.402	9.83639	4.81904	[.000]	
DEDUCT	-2.73E-05	1.52E-05	-1.79874	[.072]	
DEDUCT2	5.92E-12	4.39E-12	1.35044	[.177]	
EXPORTRATIO	-0.66108	0.303671	-2.17695	[.029]	*
EXPORT2	5.40E-03	3.04E-03	1.77597	[.076]	
DEBTRATIO	-2.02817	0.55156	-3.67715	[.000]	***
DEBT2	0.027006	8.41E-03	3.21114	[.001]	***
SIGMA	31.2474	1.6294	19.1772	[.000]	

若我們進一步將環境變數對企業無效率值改善程度的分析結果繪製函數圖形，並且求出無效率最佳化解，研究顯示包括減免稅額、外銷比率及負債比率等環境變數之參數估計值皆為負值，也就是說可以改善固定規模報酬下無效率的情況，自變數(環境變數)與應變數(無效率值)彼此關係為非線性，在檢定得結果：外銷比例與負債比率變數對於效率值的提升是較為顯著的如下圖 20 及 21，其中當 IC 設計業廠商在外銷比率達到 62.91%時，其固定規模報酬下的無效率值最低，也就是說最有效率，負債比率為 39.26%，企業無效率程度最低。

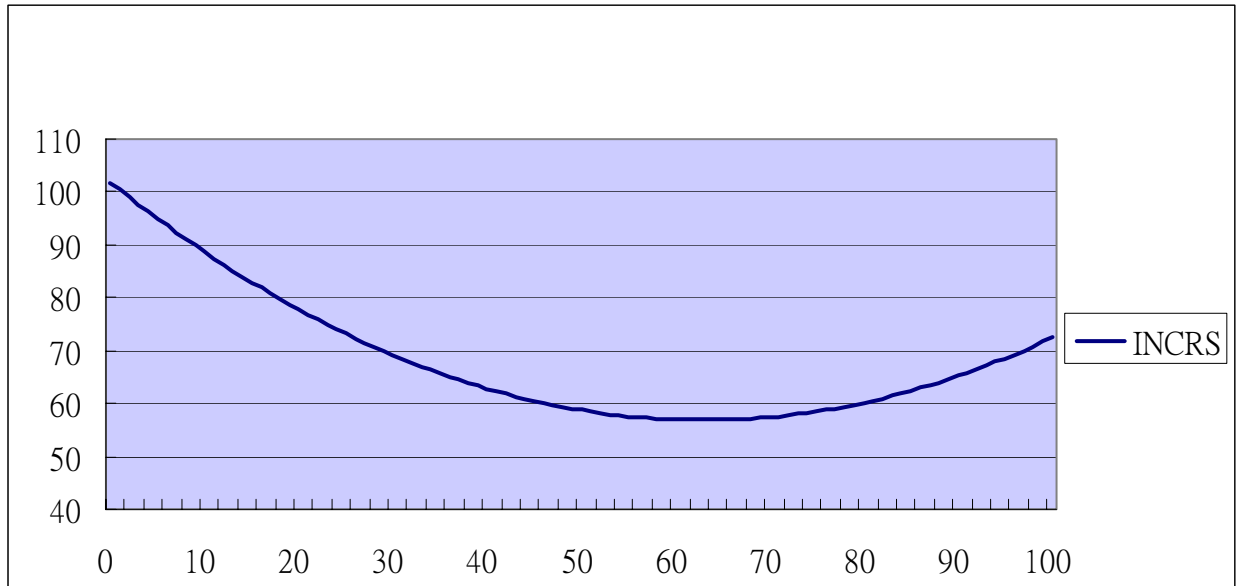


圖 20、國際化程度對廠商在固定規模報酬下無效率值的影響

影響CRS無效率值的估計式為： $INCRS = 101.814 - 142.967E + 113.628E^2$ ，故使得無效率值極小的外銷比率為 62.91%

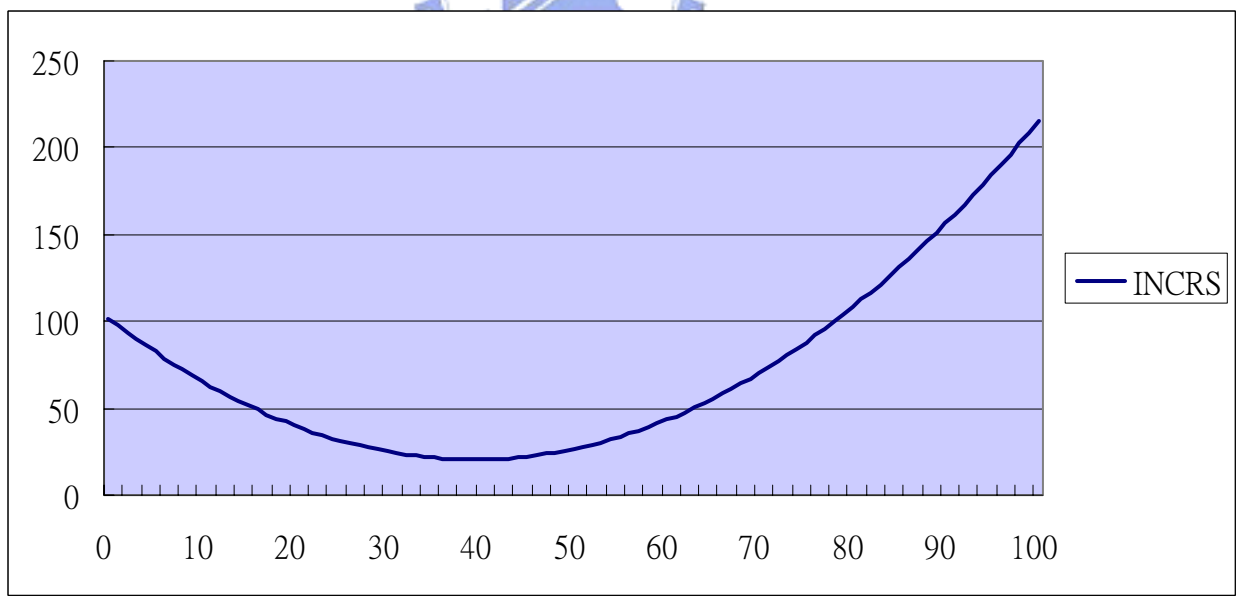


圖 21、負債比率對廠商在固定規模報酬下無效率值的影響

影響CRS無效率值的估計式為： $INCRS = 101.814 - 414.193D + 527.542D^2$ ，故使得無效率值極小的負債比率為 39.26%。



如前述若分析在變動規模報酬下影響對於改善無效率值的環境變數僅剩負債比率(如圖 22)，其中最佳化的負債比率為 45.98%。而在變動規模報酬假設下影響廠商規模無效率值的環境變數也是負債比率為主(如圖 23)，其中最佳化的負債比率為 37.55%，外銷比例其次(如圖 24) 其中最佳化的外銷比率為 61.23%，最後才是投資抵減金額(如圖 25)，也就是說在改善無效率方面企業加深國際化及在資本結構中引進一定比例的負債資金是比政府給予賦稅優惠的措施對於 IC 設計業提升效率是有更為實質的助益。

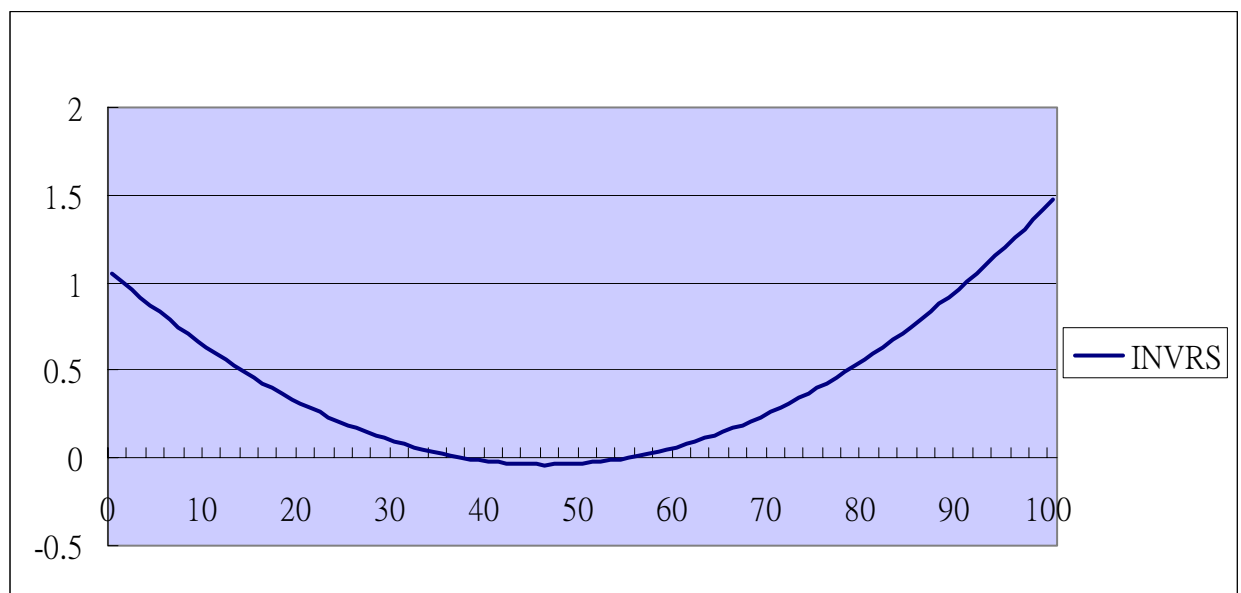


圖 22、負債比率對廠商在變動規模報酬下無效率值的影響

影響VRS無效率值的估計式為： $INVRS = 1.05617 - 4.7601D + 5.17633D^2$ ，故使得無效率值極小的負債比率為 45.98%。

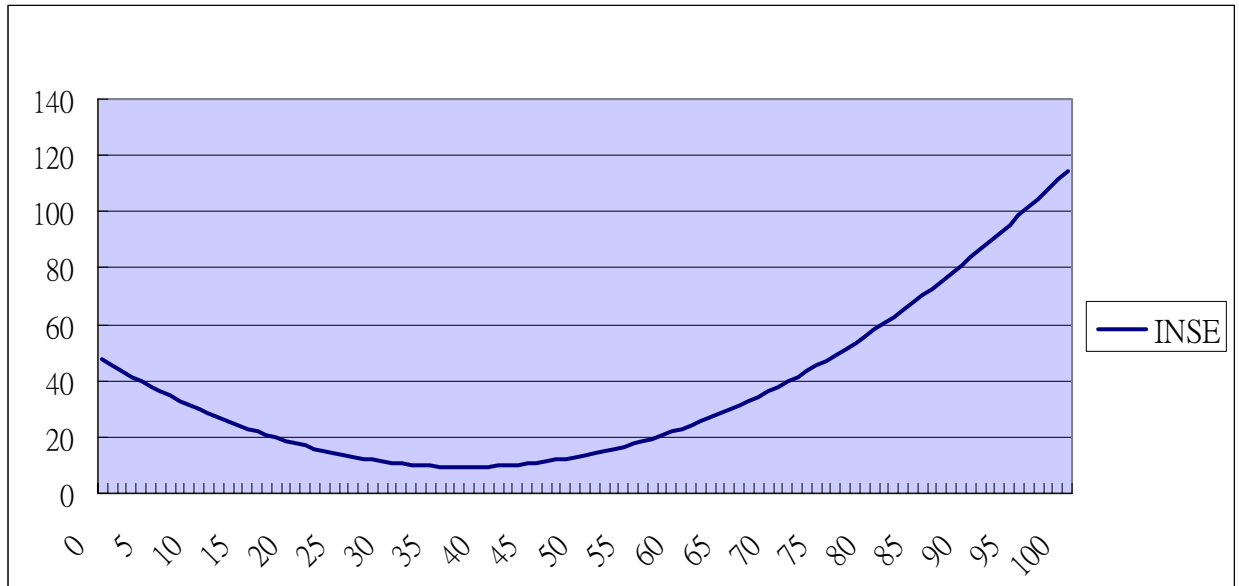


圖 23、 負債比率對廠商在變動規模報酬下規模無效率值的影響

影響SE無效率值的估計式為： $INSE = 47.402 - 202.817D + 270.062D^2$ ，故使得無效率值極小的負債比率為 37.55%。

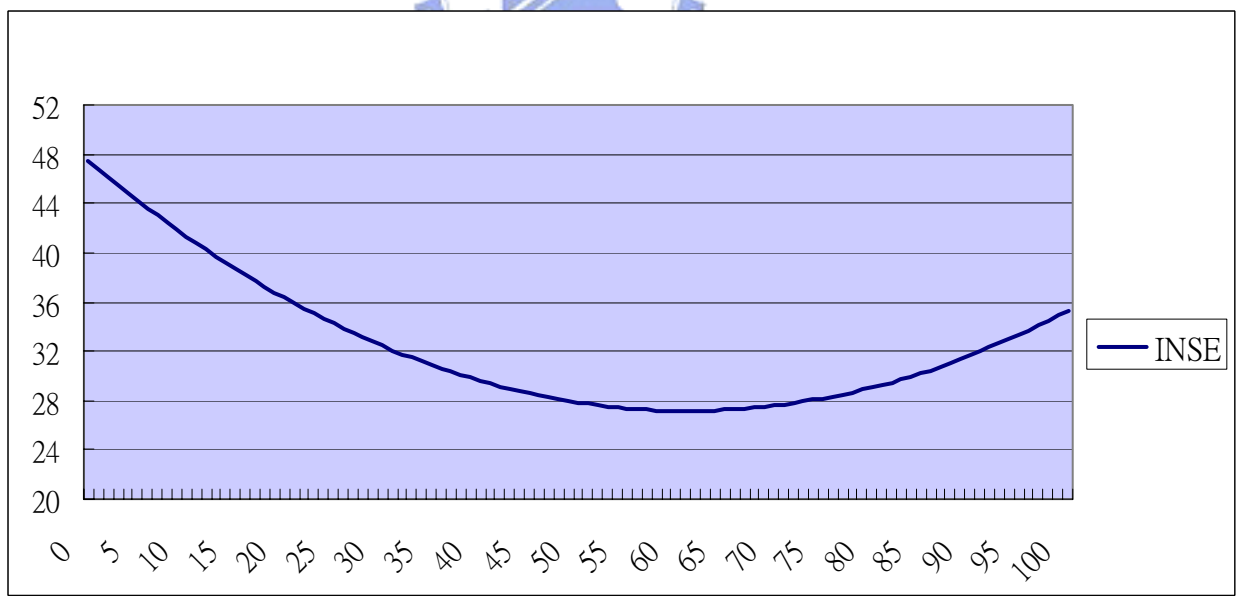


圖 24、 國際化程度對廠商在變動規模報酬下規模無效率值的影響

影響SE無效率值的估計式為： $INSE = 47.402 - 66.1076E + 53.9855E^2$ ，故使得無效率值極小的外銷比率為 61.23%。

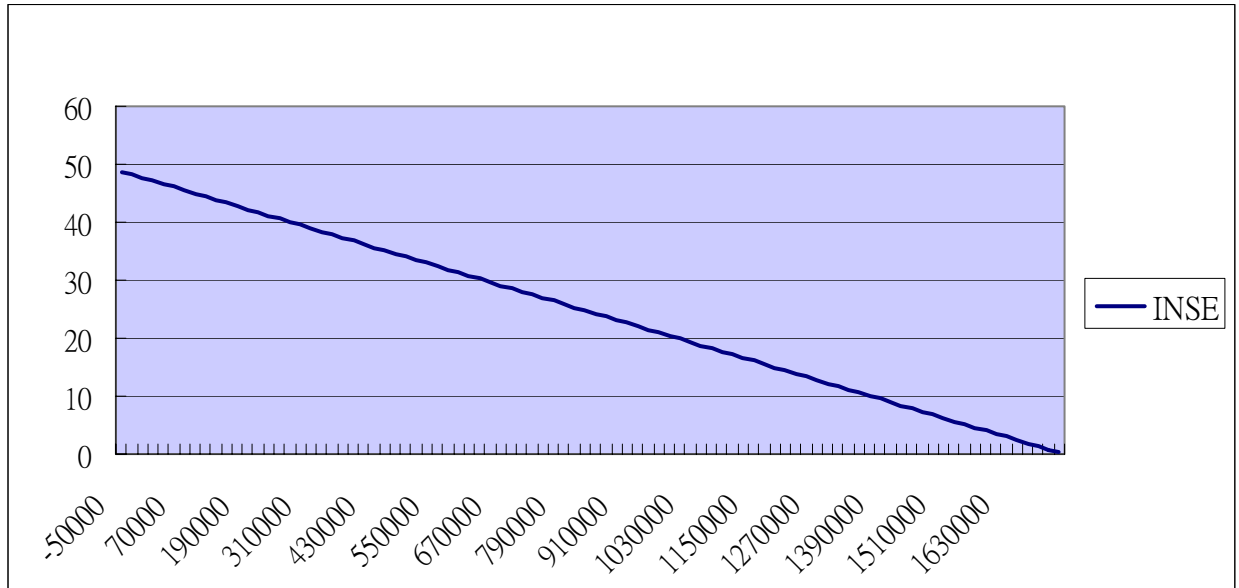


圖 25、投資抵減對廠商在變動規模報酬下規模無效率值的影響

影響 SE 無效率值的估計式為： $INSE = 47.402 - 2.72654T$ ，故使得無效率值隨投資抵減金額增加而減少(呈現嚴格遞減)。

接著我們將研究結果衍生推論至其他理論與實務，當我們在看最適資本結構理論中對於舉債經營的看法，原理論是認為應未稅盾的效應所以企業應盡量舉債經營享受稅盾，但其實我們在本研究發現適當的舉債更可以提高廠商的效率值，不僅僅是賦稅上的考量而已。

若從融資順位理論來看，第一優先的是自有資金若企業能夠獲利再投資是最好的，其代理成本低，其次是舉債籌資，籌資成本是低於第三個選擇--權益資金，在不影響公司破產風險下舉債較發行新股為佳，在這裡我們認為適當的舉債可以提升企業的生產力與效率，最主要的原因是因為企業為了償還利息就必須提高產出銷售金額，這方面的財務壓力確實為三項籌資方式中最高者，因為股東拿不到股息企業不會因此而倒閉，但如果付不出利息問題可就十分嚴重，此外銀行團或債權人一般對於公司經營管理介入程度亦高，以業界常見情形為每月的營運狀況常需要回報給提供貸款的行庫每季與每半年及年度終了都必須提供相關財務及營運資訊給銀行團並回答相關問題，作為其新一期的額度審查之用，若債權人董事會(放款審議會)亦不通過，則下期的額度恐遭縮減，若通過則額度運用不但靈活且金額也大，更重要的是一般的新股發行速度絕對不若銀行界帶來的快速方便，當然在營運上監督的機制也更為嚴謹。

當然我們也會問到說為何最適的負債比率是在落在 40%到 45%之間，實務上的做法是否跟研究結論相符，能否與本研究假說一致，並符合環境變數分析的結果，根據本研究電訪 20 家 IC 設計業者財務決策部門，我們得到的結論是，因為 IC 設計業產業的特性是屬於高風險高報酬景氣波動亦較他業為高，因此經營階層皆希望維持較高的自有資金也就是權益資金的比率，因為負債比率超過 50%之後，公司的信用風險隨之提高在加上原有營運風險，這時公司的整個非系統性風險會大幅提高，一旦面臨 2001 年半導體業整體不景氣系統風險提高時，很容易就會出現經營危機，因此維持低於 50%的負債比率是有其必要，但過低於 30%時，又太過保守無法利用充分利用財務槓桿發揮規模經濟，將較於本研究的結果落在此電訪結果的區間之內，顯見實務上是可以支持我們的推論的。

再者政府對這些 IC 設計公司六年總共給予三百零五億一千多萬的投資抵減，平均每家企業每年可獲得 145,288 千元的投資抵減，這可能是某些企業一年的獲利了，若我們進一步以研究標的於樣本期間，所獲投資抵減占其稅前盈餘比率的幾何平均數為 25.65%，也就說明多數廠商的獲利將近四分之一是來自於政府補助，有許多業者認為政府給於投資抵減將有助其競爭力、生產力乃至於效率的提升，在我們的研究中是十分不明顯的，有幫助的反而是其當期獲利率的提升。

不過我們也發現普遍國內 IC 設計業外銷比率偏低，樣本企業平均外銷比例為 45%(一般我們說外銷市場拓展是國際化的第一步)，也就是國際化程度著實不深，國內許多系統整合業者及設計代工業在許多中高階晶片仍偏好國外競爭者，以工研院經資中心(2003)統計料顯示目前國內 IC 設計業者僅能滿足國內三成左右的需求，根據美國 IC 設計協會 FSA (Fabless Semiconductor Association) 統計，2003 年全球 IC 設計市場規模達 242 億美元，較 2002 年成長 16.2%，雖然台灣仍穩居全球 IC 設計業第二大國的地位，但規模卻遠落後於第一大的美國，回來想想這點實在是有點矛盾，因為我國 IC 設計業有 55%的市場是在國內卻僅能滿足三成的需求，這部分很類似早期我國在拓展外銷時的情況初期先採進口替代策略，逐漸取代國外進口商品，此時多數的策略在沒有辦法超越進口品的品質跟效能時，先採取價格戰，之後在採取出口擴張的方式想辦法讓廠商能順利進軍國際市場，若未來國內 IC 設計業的產品能夠挑戰國外高階產品時，便可與之在效能與價格做一競爭屆時出口比例將會進一步提升，進而提高企業生產力與效率，所以在我們研究結論傾向於提高外銷比率來改善企業無效率的程度，這是未來 IC 設計業者

應該要努力的地方，但是在產業追求國際化的同時也應當關心本土市場的維繫，因為根據資策會所做的調查如表 20，我國高科技產業在 2003 年共有 11 項產品市占率全球最高，這是任何 IC 設計業者都不能忽略的市場大餅。

表 20、我國主要電子資訊產品全球排名

	全球相關市場佔有率	全球市場排名
筆記型電腦	61%	1
液晶顯示器	61%	1
主機板	75%	1
映像管監視器	51%	1
掃描器	91%	1
光碟機	45%	1
纜線數據機	79%	1
數位用戶迴路數據機	66%	1
網路卡	76%	1
區域網路設備	73%	1
中小企業及家用路由器	71%	1
動態隨機存取記憶體	17%	3
液晶面板	39%	2

資料來源：資策會 MIC，2003 年

2003 年全球前 10 大 IC 設計業者依序為 Qualcomm、Broadcom、NVIDIA、ATi、Xilinx、聯發科、SanDisk、Altera、Marvell 及 Conexant。其中我國僅聯發科擠進前全球前 10 大，排名第 6，其次為排名第 11 的威盛、第 16 名的凌陽、第 18 名的聯詠，以及第 20 名的瑞昱。之所以造成我國 IC 設計業外銷比率偏低的原因為產品結構，以前 10 大 IC 設計業者的產品結構來看，通訊及電腦繪圖晶片的廠商即占一半以上，這些正是我國 IC 設計業者一直很少切入的領域（曾嘗試進入但都遭到國際大廠無情的夾殺），而擠進前 20 大的本土 IC 設計業者，產品大多為光電及消費性 IC，這也是台灣 IC 設計業產值與國際競爭力遠落後於美國的原因。另外由於台灣在 PC 及通訊領域缺乏規格制定及主導能力，因此僅能尋求具利基的產品，就成為台灣 IC 設計業者的主要策略，但面臨國際市場競爭，國內設計業競爭力還有提升的空間。

## 六、結論與建議

### 6.1 研究結論

本研究是採國內積體電路設計產業已上市櫃之公司作為研究標的自 1998~2003 年的累計營收淨額 (營業額) 占國內全體 IC 設計產業的 92.8%，本研究所選取之樣本極具有代表性，可代表樣本期間整體產業狀況，同時也說明產業集中化程度高。

在勞動投入項中，IC 設計產業平均員工每年的營收貢獻為 1351 萬元，遠高於新竹科學園區內所有高科技業者平均勞工產值為 1000 萬元，達 35.1%，所以產值貢獻高。

在研發投入項中，產業中每家公司每年平均研發費用為 3.44 億元，研發支出占營收比率樣本企業平均值為 11.21%，也就是說每銷售 100 元之中有 11.21 元投入研發支出。根據國科會統計(2003)全國製造業研發比率是偏低的，近十年來研發比率都僅占營業額的 1%~1.5%之間，依新規定園區廠商需達全國製造業比率的二倍以上，約僅 3% 上下，2003 產業別中最高者為電腦系統設計服務業 (computer system design) 也只有 2.96%，因此國內 IC 設計業在這方面表現是遠遠領先其他產業的。

在敏感度分析中，我們認為資本投入的兩項選擇是穩定的，但是勞動投入方面則否 (會得到極不相同的相對效率排序)，以兩種資本投入變數分別對應總勞動薪資 (勞動投入) 兩者結果相符且穩定，而勞動投入若改成員工人數時所對應的結果亦相近顯示兩種資本投入是穩定的，反之以兩種勞動投入對應相同資本投入時，所得結果差異較大。我們得到資本額大小與固定資產總額對於效率的影響是幾乎相同的，可為後進研究者參考之。

在廠商為達整體技術效率的目標投入水準的分析中，2003 年全部樣本廠商平均在勞動力投入、資本投入及研發投入應分別減少 44%、52% 及 49%，其中以資本投入需減少比例最高，這與國內資本市場及創業者對於 IC 設計業有特別的偏好及興趣有關，使本產業在籌資上較其他業者容易，當然也造成資源投入的無效率，超過 71 % 的廠商應改減少一半以上的資本投入就可以改善其效率，否則就是增加產出水準。

生產力分析中，在 1998 年許多 IC 設計業正處於擴張期若與 98 年變動規模報酬下廠商投入導向效率分析的 35 家廠商中之中有 22 家處於規模報酬遞增的階段比較相當吻合，整體來看廠商總要素生產力是成長的，影響較多的是因為廠商在樣本期間的技術效率普遍提升所致 (如 EDA 軟體及 IP MALL 投入減少設計時程與浪費，建立 SoC

Infrastructure，提供客戶最佳的產品設計環境與服務；與創造同步設計 (e-collaboration) 環境，實現異地同步設計，縮短設計時間，支援遠距偵錯與修改；並制訂一套通用的 IP Qualification Guidelines，使 SoC 設計有其標準與架構可循，同時方便 IP 的交換，一來提高國內廠商之國際競爭力，二則吸引國外廠商利用台灣的電子設計資源)。

此外，我們發現導致 1998~2000 年總要素生產力成長趨緩的是技術效率成長大幅下滑，主要是因為純粹(技術)效率變動影響較大 2000 年到 2001 年則是因為技術變動負成長，接著 2001 到 2002 年是因為及數成長幅度較大使得總要素生產力成長加快，到 2003 年成長幅度再度縮小則是因為技術效率成長減緩所致。

但如果深入各廠商於樣本期間的平均生產力與效率變動來看，可以得到前述類似的結論：總要素生產力成長的企業有 23 家占整體樣本的 65.7%，其中成長最多的廠商是富鼎，次高者為晶磊，最低是亞全，而影響總要素生產力成長最多者，也是技術效率變動有 20 家(57%)總要素生產力成長是受技術效率增加所影響。

無效率值與環境變數分析結論，政府為獎勵新興科技產業所給予的投資抵減之獎勵措施(主要是以稅賦抵減)以提高企業的生產效率的效果，還不如加速市場開放鼓勵企業國際化，協助廠商進行企業融資。

研究顯示包括減免稅額、外銷比率及負債比率等環境變數之參數估計值皆為負值，也就是說可以改善固定規模報酬下無效率的情況，自變數(環境變數)與應變數(無效率值)彼此關係為非線性，在檢定得結果外銷比例與負債比率變數對於效率值的提升是較為顯著的如上圖 15 及 16，其中當 IC 設計業廠商外銷比率達到 62.91%時，無效率值最低，也就是說最有效率，而廠商在固定規模報酬下無效率值與外銷比率的估計式為：

$INCRS = 101.814 - 142.967E + 113.628E^2$ ，故使得無效率值極小的外銷比率為 62.91%。

此外，當負債比率為 39.26%時，廠商在固定規模報酬下無效率值最低廠商在固定規模報酬下無效率值與負債比率兩者估計式為：

$INCRS = 101.814 - 414.193D + 527.542D^2$ ，故使得無效率值極小的負債比率為 39.26%。

但進一步分析在變動規模報酬下影響對於改善無效率值的環境變數僅剩負債比率，而廠商在變動規模報酬下無效率值與負債比率的估計式為：

$INCRS = 1.05617 - 4.7601D + 5.17633D^2$ ，故使得無效率值極小的負債比率為 45.98%。

而在變動規模報酬假設下影響廠商規模無效率值的環境變數也是負債比率為主，而廠商在變動規模報酬下規模無效率值與負債比率的估計式為：

$INSE = 47.402 - 202.817D + 270.062D^2$ ，故使得無效率值極小的負債比率為 37.55%。

其次重要的是外銷比例，而廠商在變動規模報酬下規模無效率值與企業外銷比率的估計式為：

$INSE = 47.402 - 66.1076E + 53.9855E^2$ ，故使得無效率值極小的外銷比率為 61.23%。

最後才是投資抵減金額，而廠商在變動規模報酬下規模無效率值與投資抵減的估計式為：

$INSE = 47.402 - 2.72654T$ ，故使得無效率值極小的投資抵減金額為無窮大。

而其中負債比率是改善規模無效率最重要的變數(相當顯著)，也就是說在改善無效率方面企業加深國際化及在資本結構中引進高比例的負債資金是比政府給予賦稅優惠的措施對於 IC 設計業提升效率是有更為實質的助益。

另外當我們在看最適資本結構理論中對於舉債經營的看法，原理論是認為應可享受稅盾的效應，所以企業應盡量舉債經營充分利用稅盾，不但如此其實我們在本研究發現適當的舉債是可以提高廠商的效率值。

再者若從融資順位理論來看，第一優先的是自有資金若企業能夠獲利再投資是最好，代理成本低，其次是舉債籌資，籌資成本是低於第三個權益資金，在不影響公司破產風險下舉債較發行新股為佳，在這裡我們認為適當的舉債可以提升企業的生產力與效率，最主要的原因是因為企業為了償還利息就必須提高產出銷售金額，這方面的財務壓力確實為三項籌資方式中最高者，因為股東拿不到股息企業不會因此而倒閉，但如果付不出利息問題可就十分嚴重，此外銀行團或債權人一般對於公司經營管理介入程度高，每月、每季與每半年及年度終了都必須提供相關財務及營運資訊給銀行團審閱，作為其新一期的額度審查之用，更重要的是一般的新股發行速度絕對不若銀行界的資金貸與來的快速方便，當然在營運上監督的機制也更為嚴謹，這對與廠商經營監督與績效提升有著一定的助益。

再者政府對這些 IC 設計公司六年總共給予三百零五億一千多萬的投資抵減，平均每家企業每年可獲得 145,288 千元的投資抵減，這可能是某些企業一年的獲利了，若我們進一步以研究標的於樣本期間所獲投資抵減占其稅前盈餘比率的幾何平均數為 25.65%，也就說明多數廠商的獲利將近四分之一是來自於政府補助，有許多業者認為政府給於投資抵減將有助其競爭力、生產力乃至於效率的提升，在我們的研究中是十分不



明顯的，有幫助的僅僅是其廠商當期獲利率的提升。

不過我們也發現普遍國內 IC 設計業外銷比率偏低，樣本企業平均外銷比例為 45%(一般我們說外銷市場拓展是國際化的第一步)，也就是國際化程度著實不深，國內許多系統整合業者及設計代工業在許多中高階晶片仍偏好國外競爭者，以工研院經資中心(2003)統計料顯示目前國內 IC 設計業者僅能滿足國內三成左右的需求，根據美國 IC 設計協會 FSA (Fabless Semiconductor Association) 統計，2003 年全球 IC 設計市場規模達 242 億美元，較 2002 年成長 16.2%，雖然台灣仍穩居全球 IC 設計業第二大國的地位，但規模卻遠落後於第一大的美國，顯見我 IC 設計業的規模仍有待進一步的提升擴大。

2003 年全球前 10 大 IC 設計業者依序為 Qualcomm、Broadcom、NVIDIA、ATi、Xilinx、聯發科、SanDisk、Altera、Marvell 及 Conexant，然而之所以造成我國 IC 設計業外銷比率偏低的原因為產品結構，以前 10 大 IC 設計業者的產品結構來看，通訊及電腦繪圖晶片的廠商即占一半以上，這些正是我國 IC 設計業者一直很少切入的領域，而擠進前 20 大的本土 IC 設計業者，產品大多為光電及消費性 IC，這也是台灣 IC 設計業產值與國際競爭力遠落後於美國的原因。另外由於台灣在 PC 及通訊領域缺乏規格制定及主導能力，因此僅能尋求具利基的產品，就成為台灣 IC 設計業者的主要策略，但面臨國際市場競爭，國內設計業競爭力還有提升的空間。

## 6.2 研究建議

總結上述所釋：投資抵減並無法明顯降低國內 IC 設計業者的無效率程度，但國際化程度高（外銷比率高）及企業負債比率高者可有效顯著降低其無效率程度，也就是說最佳的產業政策是自由開放市場鼓勵廠商，加深國際化程度以進軍海外市場，主要原因有(1)全球市場胃納量大可衝高企業產出；(2)可藉由全球矽智財資源共享及全球化運籌管理再以更少資源投入達到相同甚至更高產出水準。

我國 IC 設計業有 55%的市場是在國內卻僅能滿足本土市場三成的需求，這部分很類似早期我國在拓展外銷時的情況，初期先採進口替代策略，逐漸取代國外進口商品此時多數的策略，在沒有辦法超越進口品的品質跟效能時先採價格戰，之後在採取出口擴張的方式，想辦法讓廠商能順利進軍國際市場，但在不久的將來，我國 IC 設計業的產品應該要能夠挑戰國外高階產品，並可與之在效能與價格做一競爭，屆時出口比例將會進一步提升，進而提高企業生產力與效率。所以在我們研究結論傾向於提高外銷比率來改善企業無效率的程度，這是未來 IC 設計業者應該要努力的地方，但是在產業追求國際化的同時也應當關心本土市場的維繫，因為根據資策會所做的調查如上表 22，我國高科技產業在 2003 年共有 11 項產品市占率全球最高，這是任何 IC 設計業者都不能忽略的市場大餅。

再配合上政府或是民間金融機構適當的融資，可形成企業經營管理上一定程度的壓力，進而明顯降低無效率的情況，再在都符合自由經濟的產業競爭政策，當然也有人會提到這樣極端的一個結果（指資金來源全由舉債提供），在現實環境中可能達成嗎？事實上以現在實務上我們較為常見的情況是債權人通常會審視報表的負債比率一般企業負債比到達 70%~75%時，就已經是債權人願意提供資金的上限門檻，負債比率超過 50%時企業的信用風險會出現驟增的情況，擔保品亦可能出現不足以清償貸款的情況，所以企業不太可能會有無限制舉債（擴張信用）的情況發生，這裡所要說的應該是政府或金融機構協助一些需要資金的成長中的 IC 設計業者，排除其在資金融通與初期信用擴張的障礙困難才是。

### 6.3 研究限制與後續研究方向

1. 在本研究中僅考慮 IC 設計產業，並未廣泛討論政府產業政策對於半導體業包括晶圓代工、封裝、測試及下游通路商甚至是其他產業的影響，再加上政策施行時間有重疊之處，本研究無法詳細區分個別不同產業政策執行前後對於企業生產力與效率改善的情況。
2. 在投入項選擇中，研發投入並未充分考慮到公司智慧財產 (IP) 的數目及金額，僅以技術權利金支出做一簡單概估，並未考慮其智財投入之價值，這部分也是國內廠商較為缺乏的部分，因為多數廠商僅就外部購入者或是技術入股時，會對其智慧財產做鑑價評估，若是自行開發者都不去做後續現金流量或是價值評估。
3. 在市場自由化競爭中僅提及政府投資抵減 (間接性補貼)、國際化、籌資市場等環境變數，但我們知道市場自由化所可以探討的變數甚多，如市場結構、市場開放前後比較 (管制前後)、市場競爭家數、加入國外競爭者之後國內企業生產力變動與效率的分析，這是未來接續研究可以留意的方向。
4. 在環境變數的選項中，我們選取擬制投資抵減金額，主要是參考上市櫃企業公開資訊中的財務會計報告，並非企業實際稅務會計報表，所以實際投資抵減金額經過國稅局審查後會略有出入，這是財報與稅報經年以來會有的問題，再加上稅務報表為公司內部資訊本研究無法一一取得，這是在環境變數分析中需特別提及的問題。
5. 此外在環境變數分析中市採用兩階段分析，在第一階段分析時將無效率值視為確定變數，但在第二階段卻將無效率值是為隨機變數會受到環境變數的影響。
6. 在環境變數的選取並未考量到外在環境變數 (如產業整體性蕭條或是結構性調整)，主要是因為考量景氣好壞是每家 IC 設計公司同時會面對的問題，或有因為產品線的不同而有程度之分，但決定產品線及策略者仍為公司內部可自行決定。
7. 在研究模型中，並未考量單一 IC 設計業的主力產品線及其生命週期，當然每一家公司接有其主力產品所面臨市場亦有區隔，惟本研究僅考慮其核心技術皆為設計服務，無法充分考慮其所處之生命週期，但目前台灣 IC 設計業較有趣的是經常配合市場需求調整因此各家的產品重疊之處也在增加之中。

## 七、參考文獻

[中文]

1. 史欽泰 (2001)，「我國 IC 產業的發展史與未來展望」，科技發展政策報導，SR9008，第 603-609 頁。
2. 行政院國家科學委員會企劃處 (2004)，「2003 年中華民國科學技術統計要覽」，第 42-52 頁。
3. 行政院臺經字第 0910027097 號函核定 (2002)，「挑戰 2008：國家發展重點計畫 (2002—2007)」，原文網址：<http://www.cepd.gov.tw/2008/2008Rev-20030106.pdf>。
4. 吳金枝(2001)，「IC 設計公司投入產出製程模式之建立及其產銷決策之應用」，國立交通大學資訊管理研究所碩士論文，。
5. 宋孟霖(1996)，「本國積體電路製造業關鍵成功因素與績效評估制度之研究：實地研究」，國立台灣大學會計學系碩士論文。
6. 李素華 (1999)，「科學技術基本法對於財團法人之影響」，技術尖兵 1999 年 2 月號 第 50 期。
7. 林祝英、劉正義(2003)，「企業研發投資對融資、股利政策與成長機會之影響—以電子資訊產業為例」，風險管理學報 第五卷 第三期，第 319-339 頁。
8. 徐作聖、邱奕嘉、游朝成 (2000)，「全球 IC 產業創新政策比較分析之研究」，中華民國科技管理研討會論文集。
9. 徐作聖、曾國雄、牛延莉、奚國華 (2002)，「運用層級分析法評量 IC 設計公司經營績效之準則」，中華決策學會研討會。
10. 徐作聖、曾國雄、朱君偉、奚國華，「運用多評準法評量企業經營績效-以台灣 IC 設計公司產業為例-」，2002 中華決策學會研討會。
11. 徐作聖、曾國雄、吳皇輝、奚國華 (2002)，「我國 IC 設計公司屬性分析之研究」，中華決策學會研討會。
12. 徐作聖、虞孝成、李宗耀、趙佑平 (2002)，「運用資料包絡分析(DEA)法探討美商美光、德商億恆、南韓海尼士及台灣 DRAM 產業之經營績效」，中華決策學會研討會。

13. 張心馨、詹進勝 (2000) , 「全球運籌與供應鏈管理在台灣企業國際化之研究」 , 經濟情勢暨評論季刊, 第六卷第一期, 第 6-13 頁。
14. 張峰源 (2003) , 「服務導向科技專案之特質」, 經濟部技術處政策研究, 原文網址 : <http://doit.moea.gov.tw/news/newscontent.asp?ListID=0351&TypeID=54&CountID=16&IdxID=1> 。
15. 許賜福 (2001) , 「WTO 架構下之產業保護制度與其運用」 , 外貿協會商情週報 2001/7-1 , 第 2-6 頁。
16. 陳鼎誠 , 「主機板產業經營效率分析 - 資料包絡分析法之運用」 , 東吳大學經濟學系碩士論文, 2001 。
17. 黃俊勛 (2004) , 工研院經資中心 IT IS 計畫 2004 年第三季產銷調查報告。
18. 經濟部工業局半導體產業推動辦公室 (2002) , 兩兆雙星計畫-半導體產業發展計畫, 台北。
19. 虞孝成、張世其、李宗耀 (2003) , 「我國 IC 設計上市公司經營效率之分析」 , 交通大學科技管理研究所博士論文。
20. 劉維琪、劉玉珍(1989) , 「融資順位理論之發展與實證」 , 管理評論, 第八卷第一期, 第 7-22 頁。
21. 蔡宏明 (1996) , 「我國新興產業政策之內涵與檢討」 , 經濟情勢暨評論季刊, 第二卷第一期。
22. 蔡明介 (2001) , 「細數設計業的歷代拳王」 , 今周刊, 原文網址 : <http://taiwan.cnet.com/news/special/020017981.htm>
23. 蔡明介 (2002) , 「競爭力的探求: IC 設計、高科技產業實戰策略與觀察」 , 財訊出版社。
24. 蔡美柔 (1998) , 「面對產業變革的台灣 IC 設計業」 , 第三波雜誌 3 月號, 第 5-11 頁。
25. 賴彥如 (2002) , 「台灣半導體的新希望: IC 設計產業」 , e 科技雜誌-專題報導, 第 19 期。

[英文]

1. Banker, R.D., A. Charnes and W. W. Cooper (1984), "Some Models for Estimation Technical and Scale Inefficiencies in Data Envelopment Analysis," *Management Science* 30, 1078-1092.
2. Chang, H. H. and C. Y. Liou (2000), "IT Architecture Application in the Globalization of Taiwanese Enterprises: Evidence from Case Studies," *Chinese Management Review*, Vol.3, No.1, pp.1-36.
3. Charnes, A., W.W. Cooper and E. Rhodes (1978), "Measuring the Efficiency of Decision Making Units," *European Journal of Operational Research* 2, 429-444.
4. Ching, J. T. (1995) , "Technology Policy Paradigms and Intellectual Property Strategies: Three National Model," *Technological Forecasting and Social Change* 49, 102-125.
5. Coelli, T.J. (1996), "A Guide to DEAP Version 2.1: A Data Envelopment Analysis (Computer) Program," *CEPA Working Paper* 96/08, Department of Econometrics, University of New England, Armidale.
6. Coelli T.J, D.S. P. Rao and G. E. Battese (1998), "An Introduction To Efficiency And Productivity Analysis," N.Y. Kluwer Academic Publishers.
7. Cooper, W.W., H. Deng, B. Gu, S. Li, and R.M. Thrall, "Using DEA to improve the management of congestion in chinese industries (1981-1997)," *Socio-Economic Planning Sciences* 2001, Volume 35,227-242.
8. Deans, P. C. and M. J. Kane (1992), "International Dimensions of Information Systems and Technology, " PWS-KENT Publish Co.
9. Färe R., S. Grosskopf, M. Norris and Z. Zhang (1994), "Productivity Growth, Technical Progress, and Efficiency Change in Industrialized Countries," *American Economic Review* 84, 66-83.
10. Farrell, M.J. (1957), "The Measurement of Productive Efficiency," *Journal of the Royal Statistical Society, Series A*, 120, Part 3, 253-290.
11. Fried, H.O., S.S. Schmidt and S. Yaisawarng (1995), "Incorporating the Operating

Environment into a Measure of Technical of Efficiency,” mimeo, Union College, Schenectady.

12. Jenson, R. L. and I. R. Johnson (1999), “The Enterprise Resource Planning System as a Strategic Solution”, *Information Strategy*, JUNE, 28-33.
13. McDonald, J. and R. Moffit (1980), “The Uses of Tobit Analysis,” *Review of Economics and Statistics* 62, 318-321.
14. McCarty, T.A. and S. Yaisawarng (1993), “Technical Efficiency in New Jersey School District”, in Fried, H.O., C.A.K. Lovell and S.S. Schmidt (Eds), *The Measurement of Productive Efficiency: Techniques and Applications*, Oxford University Press, 271-287.
15. Myers, S. C. and M. S. Majluf (1984), “Corporate Financial and Investment Decisions When Firms Have Information that Investors Do Not Have,” *Journal of Financial Economics* 13, 187-221.
16. Shyu, J. Z. (1998), “Regional Innovation System and S&T Infrastructure of Taiwan: A Case Study of Taiwan’s IC Industry,” *Proceedings of the Second International Symposium on Management of Technology*, 26-28.
17. Thore, S. G. Kozmetsky, F. Phillips (1994), “DEA of Financial Statements Data: The U.S. computer Industry,” *The Journal of Productivity analysis*, Volume 5, 229-248.
18. Thore, S., G. Kozmetsky, and F. Phillips, ”DEA and The Management of The Product Cycle: The U.S. Computer Industry,” *Computers Ops Res* 1996, Volume 23, No. 4, 341-356.

# 附錄一

IC 產品分類圖之中英文產品名對照表：

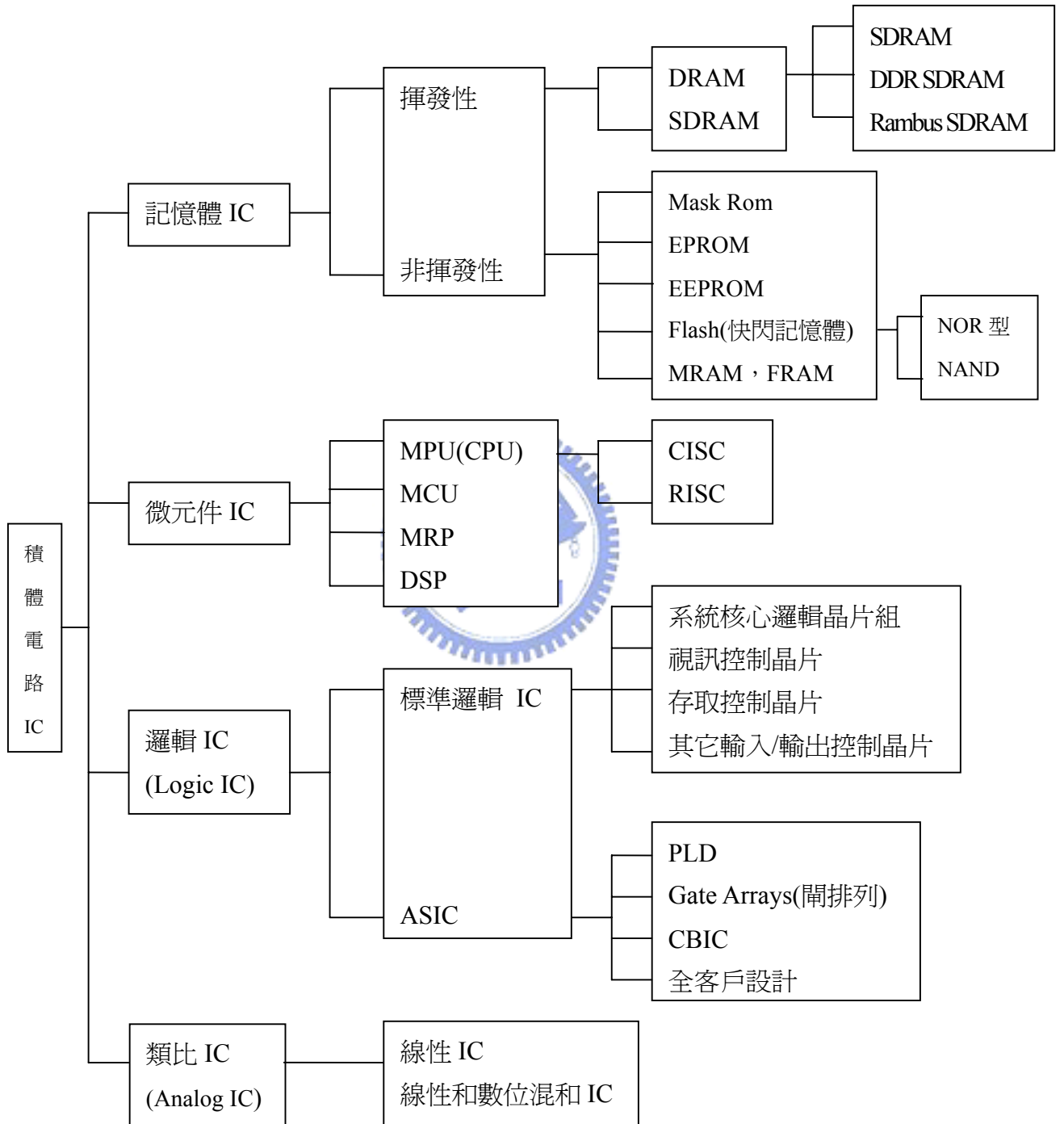


圖 2、積體電路產品分類圖



主要相關名詞之中英對照如下：

DRAM(Dynamic Random Access Memory，動態隨機存取記憶體)

SDRAM(Synchronous DRAM，同步 DRAM)

DDR SDRAM(Double Data Rate SDRAM，倍速資料傳輸 SDRAM)

SRAM(Static Random Access Memory，靜態隨機存取記憶體)

Mask ROM(Mask Read Only Memory，罩幕式唯讀記憶體)

EPROM(Erasable & Programmable ROM，可消除可程式唯讀記憶體)

EEPROM(Electrically Erasable & Programmable ROM，電流可消除可程式唯讀記憶體)

MRAM(Magnetoresistance RAM，磁態隨機存取記憶體)

FRAM(Ferroelectric RAM，鐵電隨機存取記憶體)

MPU(Micro Processor Unit，微處理器)

MCU(Micro controller Unit，微控制器)

MPR(Microperipheral，微處理週邊晶片)

DSP(Digital Signal IC，數位訊號處理器)

ASIC(Application Specific IC，特殊應用 IC)

CBIC(Cell Based IC，電路元設計)

PLD(Programmable Logic Device，可程式邏輯排列元件)

資料來源：工研院電子所 IT IS 計畫的 IC 架構及股市萬用手冊 2004 年 財訊出版社  
(2004)



## 附錄二

92				
公司碼			銷值比重	產值比重
			%	%
2363	矽統	23OA 其他	1.2	0
<b>2363</b>	<b>矽統</b>	<b>23Q1 系統晶片組</b>	<b>95</b>	<b>96.4</b>
2363	矽統	23Q2 繪圖晶片	3.8	3.6
2363	矽統	ZZZZ 合計	100	100
<b>2379</b>	<b>瑞昱</b>	<b>網路通訊 IC</b>	<b>98.9</b>	<b>100</b>
2379	瑞昱	23OA 其他	1.1	0
2379	瑞昱	ZZZZ 合計	100	100
<b>2388</b>	<b>威盛</b>	<b>23WI 邏輯 IC</b>	<b>100</b>	<b>100</b>
2388	威盛	ZZZZ 合計	100	100
2401	凌陽	23373 液晶 IC	13.9	14.2
2401	凌陽	23IB 語音 IC	2.8	2.4
2401	凌陽	23IP001 微控器 IC	10.2	8
<b>2401</b>	<b>凌陽</b>	<b>23JR 多媒體 IC</b>	<b>59.7</b>	<b>64.9</b>
2401	凌陽	23OA007 其他	13.4	10.5
2401	凌陽	ZZZZ 合計	100	100
2436	偉詮電	2436AAA 電源及消費 IC	29.5	29
2436	偉詮電	2436AAB 遊戲機及 USB IC	7.5	7.1
<b>2436</b>	<b>偉詮電</b>	<b>24CGW 視訊 IC</b>	<b>63.1</b>	<b>63.8</b>
2436	偉詮電	ZZZZ 合計	100	100
<b>2454</b>	<b>聯發科</b>	<b>2454AAA 多媒體積電晶片組</b>	<b>99.9</b>	<b>100</b>
2454	聯發科	ZZZZ 合計	100	100
2458	義隆	23IC 電腦週邊 IC	12.8	15.7
<b>2458</b>	<b>義隆</b>	<b>23JK 消費性 IC</b>	<b>30.4</b>	<b>31.9</b>
<b>2458</b>	<b>義隆</b>	<b>23JS 通訊產品</b>	<b>30.9</b>	<b>28.6</b>
2458	義隆	23ZG01 其他	1.6	0
2458	義隆	24ARO 微控制器 IC	24.4	23.8
2458	義隆	ZZZZ 合計	100	100
公司碼			銷值比重%	產值比重%

3006	晶豪科	15OF	技術服務收入	1.7	0
<b>3006</b>	<b>晶豪科</b>	<b>24ASG01</b>	<b>記憶體 IC</b>	<b>98.3</b>	<b>100</b>
3006	晶豪科	ZZZZ	合計	100	100
3014	聯陽	23373	液晶 IC	2.2	2.3
<b>3014</b>	<b>聯陽</b>	<b>23IC001</b>	<b>電腦週邊 IC</b>	<b>95.6</b>	<b>96.9</b>
3014	聯陽	24CAV01	資訊家電 IC	1.5	0.8
3014	聯陽	ZZZZ	合計	100	100
<b>3034</b>	<b>聯詠</b>	<b>238005</b>	<b>液晶顯示器驅動 IC</b>	<b>81.8</b>	<b>81.3</b>
3034	聯詠	23IC001	電腦週邊 IC	16.9	17.8
3034	聯詠	ZZZZ	合計	100	100
<b>3035</b>	<b>智原</b>	<b>23120</b>	<b>ASIC</b>	<b>58.6</b>	<b>73.2</b>
3035	智原	23242	智慧財產權收入	13.6	0
3035	智原	23AK	晶圓	15.1	17.1
3035	智原	24AL	委託設計	12.6	9.7
3035	智原	ZZZZ	合計	100	100
<b>3041</b>	<b>揚智</b>	<b>23571</b>	<b>週邊晶片組</b>	<b>71.5</b>	<b>75.9</b>
3041	揚智	23Q1	系統晶片組	28.5	24.1
3041	揚智	ZZZZ	合計	100	100
3056	駿億	23OA005	其他	22.6	15.5
<b>3056</b>	<b>駿億</b>	<b>24CFK</b>	<b>消費性產品專用 IC</b>	<b>60.7</b>	<b>62.5</b>
3056	駿億	24CFM	電子字典專用 MCU	13.4	16.3
3056	駿億	24CFN	電信產品專用 MCU	3.4	5.6
3056	駿億	ZZZZ	合計	100	100
3188	安茂	23OA007	其他	2.2	1.8
3188	安茂	24CPK	CMOS LDO	75.3	71.6
3188	安茂	24CPL	Bipolar LDO	14.2	19.2
3188	安茂	24ECS	µP Supervisory	8.3	7.4
3188	安茂	ZZZZ	合計	100	100
3219	倚強	23OA007	其他	4.4	3.9
3219	倚強	24CXY	SCAN 控制晶片	21.9	32.7
<b>3219</b>	<b>倚強</b>	<b>24CXZ</b>	<b>DSC 控制晶片</b>	<b>73.7</b>	<b>63.4</b>
3219	倚強	ZZZZ	合計	100	100
公司碼				銷值比重	產值比重

			%	%
5302	太欣	23BE 積體電路—含 ASIC	26.5	29.9
<b>5302</b>	<b>太欣</b>	<b>23BF 週邊系統</b>	<b>36.3</b>	<b>36.8</b>
5302	太欣	23CQ002 晶粒	22.6	19.4
5302	太欣	23OA002 其他	13.7	13.9
5302	太欣	ZZZZ 合計	100	100
<b>5314</b>	<b>世紀</b>	<b>23BE 積體電路—含 ASIC</b>	<b>98.4</b>	<b>100</b>
5314	世紀	ZZZZ 合計	100	100
<b>5351</b>	<b>鈺創</b>	<b>24ASG01 記憶體 IC</b>	<b>99.7</b>	<b>99.8</b>
5351	鈺創	ZZZZ 合計	100	100
5468	台晶	23HN 邏輯產品 IC	7.1	4.7
<b>5468</b>	<b>台晶</b>	<b>23JD DRAM</b>	<b>67.8</b>	<b>71.3</b>
5468	台晶	23JE SRAM	25.1	24
5468	台晶	ZZZZ 合計	100	100
5471	松翰	23IC001 電腦週邊 IC	14.7	13.1
5471	松翰	24ARO 微控制器 IC	9.9	13.2
<b>5471</b>	<b>松翰</b>	<b>24CZB 語音控制器積體電</b>	<b>75.3</b>	<b>73.8</b>
5471	松翰	ZZZZ 合計	100	100
5473	矽成	23OA 其他	12.2	0.4
5473	矽成	23XE 靜態隨機存取記憶	12.3	14.1
<b>5473</b>	<b>矽成</b>	<b>23XF 動態隨機存取記憶</b>	<b>67.3</b>	<b>77</b>
5473	矽成	24ARO 微控制器 IC	8	8.5
5473	矽成	ZZZZ 合計	100	100
5487	通泰	23021 傳統晶粒	29.5	49.6
5487	通泰	23AK 晶圓	43.6	0
<b>5487</b>	<b>通泰</b>	<b>23BE001 積體電路</b>	<b>26.8</b>	<b>50.4</b>
5487	通泰	ZZZZ 合計	100	100
<b>6103</b>	<b>合邦</b>	<b>23555 光碟 IC</b>	<b>81.1</b>	<b>79.8</b>
6103	合邦	23GB 設計收入	0.5	1.4
6103	合邦	24AXJ 掃描器晶片	4.4	3.7
6103	合邦	6103AAA 客戶委託設計	14.1	15.1
6103	合邦	ZZZZ 合計	100	100
<b>公司碼</b>			<b>銷值比重%</b>	<b>產值比重%</b>

6104	創惟科技	23242 智慧財產權收入	0.4	--
6104	創惟科技	230A003 其他	9.9	26
6104	創惟科技	24CFC 代理產品	11.2	--
<b>6104</b>	<b>創惟科技</b>	<b>6104AAAUSB 儲存媒體晶片</b>	<b>49.9</b>	<b>46.6</b>
6104	創惟科技	6104AABUSB 掃描器晶片	18.6	16.9
6104	創惟科技	6104AACUSB 輸出入晶片	9.9	10.6
6104	創惟科技	ZZZZ 合計	100	100
6129	普誠	23932 螢光幕驅動器系列	45.7	0
6129	普誠	23975 遙控 IC	7.2	8.7
6129	普誠	23976 編解碼 IC	4.7	4
6129	普誠	23977 音響 IC	30.6	26
6129	普誠	230A 其他	11.2	14.6
<b>6129</b>	<b>普誠</b>	<b>6129AAA 驅動 IC 系列</b>	--	<b>45.1</b>
6129	普誠	ZZZZ 合計	100	100
6130	亞全	230A007 其他	28.5	0.1
6130	亞全	24AIT PAGER IC	17.5	13.1
6130	亞全	24BPK SCSI IC	0	19.2
6130	亞全	24CYW PDA IC	3.4	3.5
<b>6130</b>	<b>亞全</b>	<b>24CYX RF IC</b>	<b>39.4</b>	<b>45.7</b>
6130	亞全	6130AAAGPS IC	6	12.4
6130	亞全	6130AABCSTN IC	5.2	5.9
6130	亞全	ZZZZ 合計	100	100
6138	茂達	24AZW 功率金氧半電晶 IC	32.5	33
6138	茂達	6138AAA 電源轉換及管理 IC	38.5	29.3
<b>6138</b>	<b>茂達</b>	<b>6138AAB 放大及驅動 IC</b>	<b>28.9</b>	<b>37.7</b>
6138	茂達	ZZZZ 合計	100	100
6186	晶磊	23GB 設計收入	1.5	0.4
6186	晶磊	230A007 其他	29.4	33.9
<b>6186</b>	<b>晶磊</b>	<b>24CYL 控制 IC</b>	<b>53.8</b>	<b>48.6</b>
6186	晶磊	24CYM VCM 相關產品	15.3	17.1
6186	晶磊	ZZZZ 合計	100	100
<b>公司碼</b>			<b>銷值比重%</b>	<b>產值比重%</b>

6195	旭展	LVDS 訊號處理 IC	64.1	--
6195	旭展	23OA001 其他	9.8	--
6195	旭展	23WG 分散式元件	26.1	--
6195	旭展	ZZZZ 合計	100	--
6198	凌泰科技	24ASG01 記憶體 IC	66.3	71.3
6198	凌泰科技	24CEZ 訊號轉換晶片	16.2	15.1
6198	凌泰科技	24CYQ 顯示器控制晶片	11	8.6
6198	凌泰科技	24CYR 監視系統控制晶片	6.5	5
6198	凌泰科技	ZZZZ 合計	100	100
6202	盛群	23IC 電腦週邊 IC	12.5	13
6202	盛群	23IP001 微控制器 IC	28.4	25.1
6202	盛群	23JK 消費性 IC	30.3	27.3
6202	盛群	23JS 通訊產品	7.1	6.9
6202	盛群	24AF 委託設計 IC	7.3	6.4
6202	盛群	24ASG01 記憶體 IC	14.1	21.3
6202	盛群	ZZZZ 合計	100	100
6229	研通	238005 液晶顯示器驅動 IC	12.1	12.9
6229	研通	23IB 語音 IC	22.3	24.1
6229	研通	23OA007 其他	6.1	6.6
6229	研通	24AIZ 微處理器	58.5	55.2
6229	研通	24CFJ 記憶 IC 應用產品	1	1.1
6229	研通	ZZZZ 合計	100	100
6233	旺玖	24BWI 智慧型輸出入裝置	91.6	92.6
6233	旺玖	24BWL 機電整合控制	6	5.7
6233	旺玖	24BWM 其他	2.4	1.7
6233	旺玖	ZZZZ 合計	100	100
6236	凌越	23IC002 電腦週邊 IC	13	13.7
6236	凌越	23JK 消費性 IC	19.4	22
6236	凌越	23OA007 其他	0.6	0.4
6236	凌越	24CFD 顯示面板 IC	66.8	63.7
6236	凌越	ZZZZ 合計	100	100
公司碼			銷值比重%	產值比重%

<b>6237</b>	<b>驛訊</b>	<b>23985 音效晶片</b>	<b>97.1</b>	<b>97.3</b>
6237	驛訊	6237AAAUSB 週邊系列	2.7	2.7
6237	驛訊	ZZZZ 合計	100	100
6243	迅杰	24BXW 客戶化 ASIC	34.6	26
<b>6243</b>	<b>迅杰</b>	<b>24BXY Cardbus 橋接控制</b>	<b>57.6</b>	<b>65.7</b>
6243	迅杰	6243AAANB 鍵盤控制器 IC	6.7	6.7
6243	迅杰	ZZZZ 合計	100	100
<b>6286</b>	<b>立錡</b>	<b>24ABS 穩壓器 IC 系列</b>	<b>47.6</b>	<b>52.8</b>
<b>6286</b>	<b>立錡</b>	<b>24CBR 電源調節器 IC</b>	<b>35.3</b>	<b>28.4</b>
6286	立錡	24CYA 電源監控積體電路	12.2	13.8
6286	立錡	24CYB 電源保護積體電路	4.9	4.9
6286	立錡	ZZZZ 合計	100	100
6291	沛亨	24ABR 轉換器 IC 系列	29.7	22.7
<b>6291</b>	<b>沛亨</b>	<b>24ABS 穩壓器 IC 系列</b>	<b>46.5</b>	<b>57.7</b>
6291	沛亨	24ABU 電池管理系列	1.6	1.1
6291	沛亨	24CYV 功率開關 IC	22.2	18.5
6291	沛亨	ZZZZ 合計	100	100
<b>8016</b>	<b>矽創</b>	<b>238005 液晶顯示器驅動 IC</b>	<b>57.6</b>	<b>62.8</b>
8016	矽創	24ARO 微控制器 IC	40.5	37.2
8016	矽創	ZZZZ 合計	100	100
8096	擎亞科	23110 光罩	1.4	1.4
8096	擎亞科	23120 ASIC	1.2	1.3
<b>8096</b>	<b>擎亞科</b>	<b>23HQ001Foundry</b>	<b>50.6</b>	<b>48.6</b>
<b>8096</b>	<b>擎亞科</b>	<b>23KM001 電子零件</b>	<b>24.2</b>	<b>25.6</b>
8096	擎亞科	24ATX TFT-LCD 液晶	16.3	18
8096	擎亞科	24CNA COT 產品	4.5	4.2
8096	擎亞科	ZZZZ 合計	100	100
8261	富鼎	24AIM 高功率場效電晶體	8.7	8.1
8261	富鼎	24AZV 線性穩壓 IC	1.6	1.6
<b>8261</b>	<b>富鼎</b>	<b>24EBY 低功率場效電晶體</b>	<b>86.8</b>	<b>86.3</b>
8261	富鼎	24EBZ 絕緣功率場效電晶	1.9	2.1
8261	富鼎	ZZZZ 合計	100	100