

# 先進大型積體電路整合之製程設計與元件特性

研究生: 金明鑄

指導教授: 荆鳳德 博士

國立交通大學電子工程學系電子研究所

## 摘要

本論文主要討論混波與射頻單一晶片之製程整合與元件特性研究。矽金氧半電晶體迅速的技術演化使得元件速度持續地提高和成本快速的降低。除關於低頻性能的增加以外, CMOS 技術的提昇已經顯著改進元件的高頻特性。最顯著的改進是更高的截止頻率 ( $f_c$ ), 更高的最大振蕩頻率 ( $f_{max}$ ), 以及更好的相稱性 (matching)。這使得 CMOS 成爲混波與射頻系統單晶片(SoC)的首要選擇。單一晶片無線電設計需要整合用於基頻信號處理的高性能類比元件, 用於低雜訊放大器和混波器的高性能射頻電晶體和被動元件, 和用於電源管理的高壓元件。

在這篇論文裡, 我們討論整合金屬-絕緣-金屬(MiM) 電容器於標準 CMOS 邏輯製程後段(BEOL)銅製程的製程考慮。在銅被因爲更好的速度考慮引入 CMOS 製程技術之前, 鋁銅(AlCu) 被作爲 MiM 電極架構的電容器被廣泛地使用。因爲鋁銅(AlCu) 本身也被作爲 CMOS 邏輯製程後段的互聯導線(Interconnect) 使用。如果使用銅作爲電容器的下電極時會遭遇到不同的問題。我們比較了使用不同材料作爲電容下電極板時的製程和性能以及示範怎樣把 MiM 電容器整合進入銅製程。

設計一個單晶片發報機最難的部分在於需要將功率放大器整合起來。這由於 CMOS 電晶體的低源極崩潰電壓, 使得 CMOS 在功率放大器的使用受到了限制。這個高電壓操作的限制顯著降低了 CMOS 元件的最大的輸出功率和功率效率。爲解決這一個問題, 我們設計了新的非對稱性 LDD 的金氧半電晶體以增加源

極崩潰電壓。這一個新的元件在峰值功率增益(PAE) 點時輸出功率被改進了38%。同時在 10 dbm 輸出功率及 2.4 GHz 操作頻率時, 功率增益亦改善了16%。這個新電晶體的顯著性能改善使得 RF-CMOS 系統單晶片往前又跨出了一步。

本文將討論與單晶片整合時需要考量到的問題,包含了射頻特性最佳化的方法以及雜訊模型, MiM電容器整合入銅的後段製程時的製程設計, 和一個用於提昇射頻功率的新的非對稱 CMOS 元件。

