

第五章 晶片測試結果

5.1 測試環境

國家晶片中心(CIC)下線製作之側邊運動偵測之影像晶片如圖 5.1 所顯示。在實驗室建立之測試環境之示意圖如圖 5.2，在量測的介面上，藉由本實驗室所採購具均勻光源之積分球，並將此均勻光源照射於晶片上，並利用資料擷取卡 NI DAQ card，配合相容之 LabView 軟體，並觀察其變化情形。而測試環境之實體圖則如圖 5.3 與圖 5.4 中所顯示。在量測中除了晶片本體主要的輸出影像量測外，同時於晶片中另置一測試電路，在測試電路中僅包含單一像素單元內之所有讀出所需之電路，以進行電路上細部的分析與確認，以便確認其功能上是否如預期之結果。

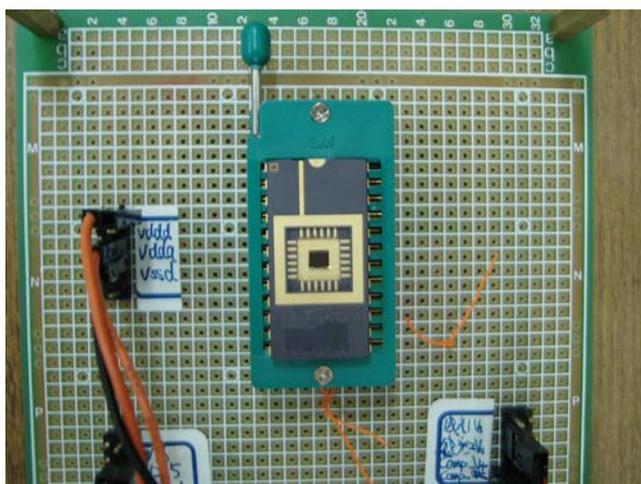


圖 5.1 側邊運動偵測影像晶片之外觀

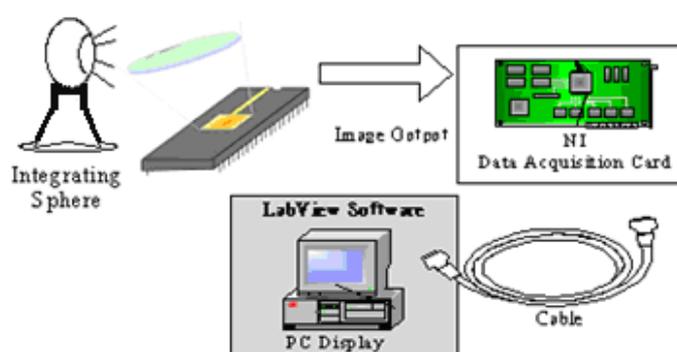


圖 5.2 晶片測試環境示意圖



圖 5.3 測試環境實體圖

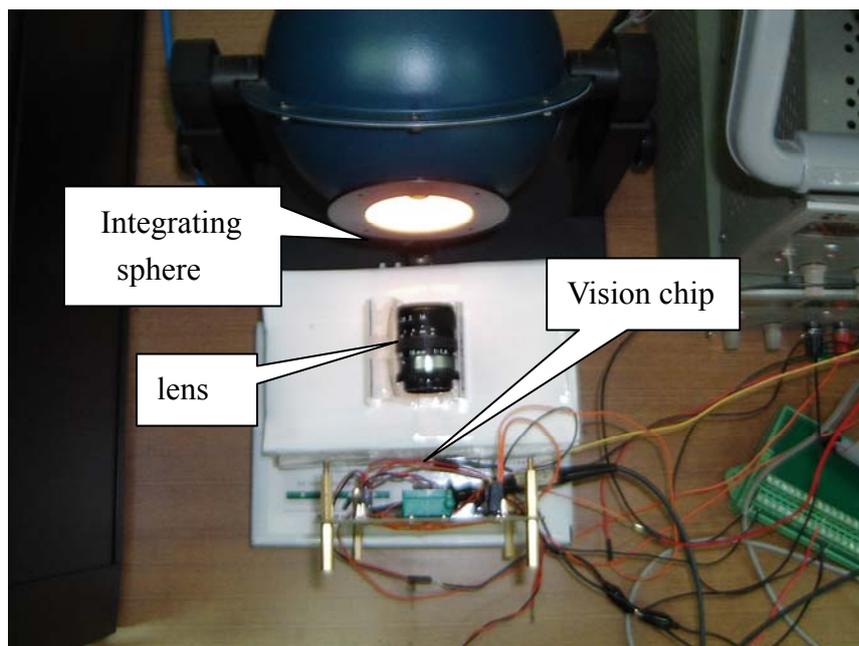


圖 5.4 測試環境實體圖

有關晶片設計時的腳位之分配、其腳位之訊號型態以及輸入訊號的數值詳細列表於表 5.1 中。

表 5.1 晶片接腳與接腳之訊號型態

Pin NO.	接腳名稱	訊號型態	Pin NO.	接腳名稱	訊號型態
1	SOR	輸出電壓	13	Reg_out	輸出電壓(測試電路)
2	SOLU	輸出電壓	14	Comp_V+	輸入電壓(測試電路)
3	SOLD	輸出電壓	15	Comp_out	輸出電壓(測試電路)
4	SORD	輸出電壓	16	V2.5	輸入電壓(2.5V)
5	SORU	輸出電壓	17	Comp_Vb	輸入電壓
6	Empty		18	Empty	
7	Empty		19	Empty	
8	VDDA	輸入電壓(3.3V)	20	Empty	
9	VDDD	輸入電壓(3.3V)	21	Photo_1	輸出電壓(測試電路)
10	VSSD	輸入電壓(0V)	22	CLK2	輸入脈波
11	Photo_2	輸出電壓(測試電路)	23	CLK1	輸入脈波
12	Reg_in	輸入電壓(測試電路)	24	SOL	輸出電壓

5.2 後處理程式

在測試環境中軟體的設定部份，主要是利用 Labview 軟體來進行電腦、資料擷取卡與側邊運動偵測之影像晶片之間的聯繫。晶片的輸出接腳如表 5.1 所示共有六個輸出接腳，其輸出值為移位暫存器所移出之每個像素單元中各方向的影像關聯結果，其值為 0V 或是 3.3V。由第四章的模擬結果可知，當其中一個輸出端的輸出脈波數多於其他輸出端的脈波數時，代表該移動物體所移動的狀態可以被得知。而晶片內的電路並未包含邏輯判斷電路，所以該晶片的輸出值是以脈波表示。因此設計了一 Labview 程式，包含了脈波計數以及邏輯判斷之功能，利用資料擷取卡擷取晶片輸出端的值並透過此程式運算，此 Labview 程式包含了六個資料擷取及六個計數單元供晶片的六個輸出所用，圖 5.5 所顯示為其中一個資料擷取與計數單元之 Labview 程式，而圖 5.6 則是邏輯判斷的 Labview 方塊圖程式。在圖 5.5 中虛線部份則是擷取晶片輸出脈波數並且經過計數後的輸出，由於有晶片有六個輸出，因此一共會有六個如圖 5.5 中的程式圖，也一共會有六個如圖 5.5

中經過脈波計數的輸出。此六個經過脈波計數後的輸出將接至圖 5.6 中的 SOL_C、SOR_C、SOLU_C、SORU_C、SOLD_C 與 SORD_C 當作邏輯判斷程式的輸入。

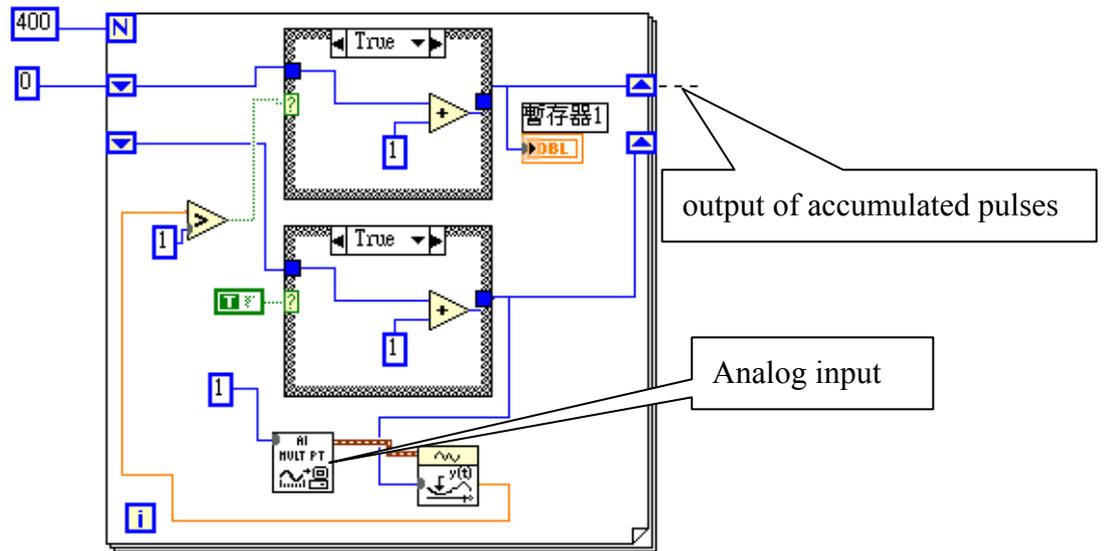


圖 5.5 資料擷取與計數之 Labview 方塊程式圖

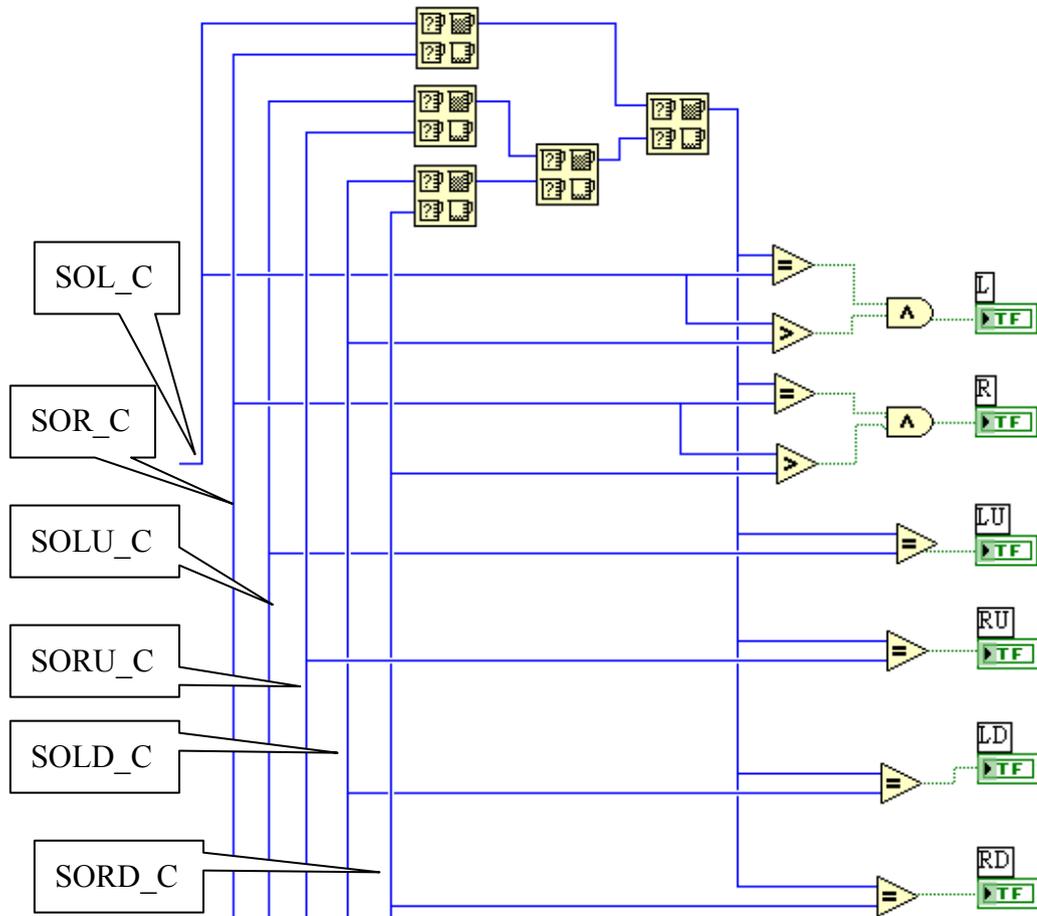


圖 5.6 邏輯判斷之 Labview 方塊程式圖

在測試此 Labview 之程式上，利用了六個不同頻率且不同工作周期(duty cycle)之方波測試，詳細的頻率及工作周期如表 5.2 所示。表中工作周期都不同，其目的是為了要使各不同頻率方波的邏輯 1 狀態所維持之時間一樣，皆為 0.004 秒。如此便可利用其頻率的不同在相同時間內產生不同數目的脈波，即可以驗證此 Labview 程式的功能正確性。其驗證之結果輸出圖如圖 5.7 所顯示，當物體越來越接近時，其晶片之 SOLD 輸出的脈波數在單位時間內會最多，故輸入 200Hz 的方波至此 Labview 程式之 SOLD 輸入如表 5.2 所示，在表 5.2 中 200Hz 是頻率最高者，因此在圖 5.7 中可以看出脈波數最多的輸出為 LD，其所對應的警示燈會亮燈顯示，代表著偵測出物體越來越接近的狀態，其結果與所預期相符。

表 5.2 測試 Labview 程式之輸入規格

Input	Frequency	Duty cycle
SOL	120Hz	48%
SOR	180Hz	72%
SOLU	160Hz	64%
SORU	140Hz	56%
SOLD	200Hz	80%
SORD	100Hz	40%



圖 5.7 Labview 程式之測試輸出圖

5.3 測試結果

5.3.1 感光電路測試結果

利用積分球設備產生均勻光源照射在晶片上，並控制其光源強度由小而大測試側邊運動偵側晶片感光電路之輸出變化，圖 5.8 至圖 5.11 為感光電路的測試結果。此測試實驗測試了四種不同的環境狀況下其感光電路的特性。圖 5.8 的測試環境為有開日光燈且於積分球光源輸出口與晶片之間架設一透鏡，其相對位置如圖 5.4 所示，而圖 5.9 的測試環境則除了積分球光源外，並無其他任何光源，室內是全暗的，並且有架設透鏡。而圖 5.10 與圖 5.11 中的測試環境分別為開燈且無架設鏡頭與關燈且無架設鏡頭。

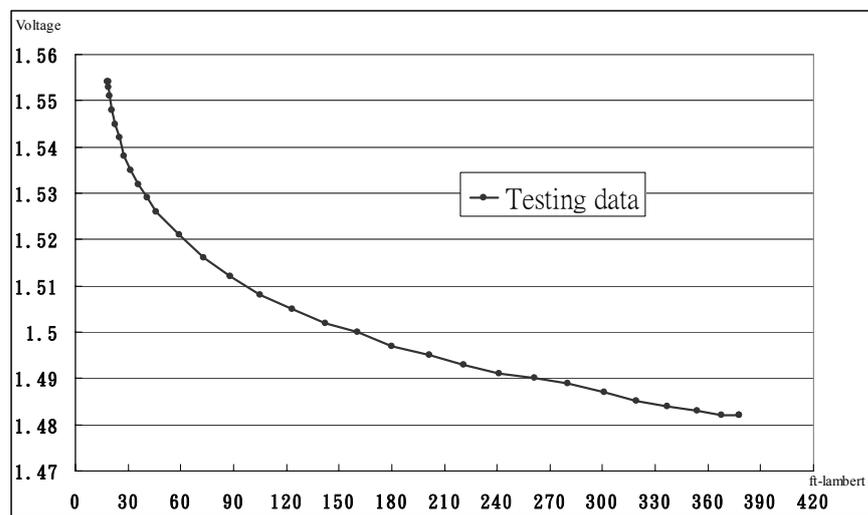


圖 5.8 感光特性曲線實驗結果：有透鏡開燈

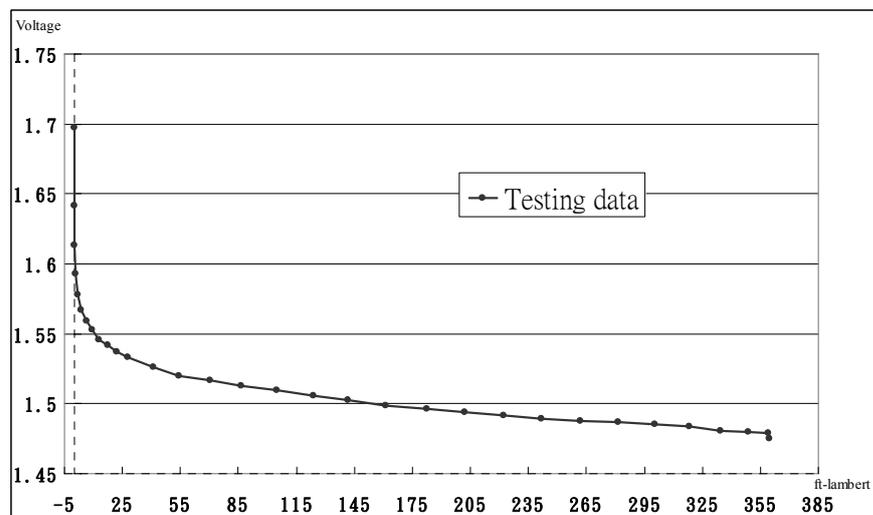


圖 5.9 感光特性曲線實驗結果：有透鏡關燈

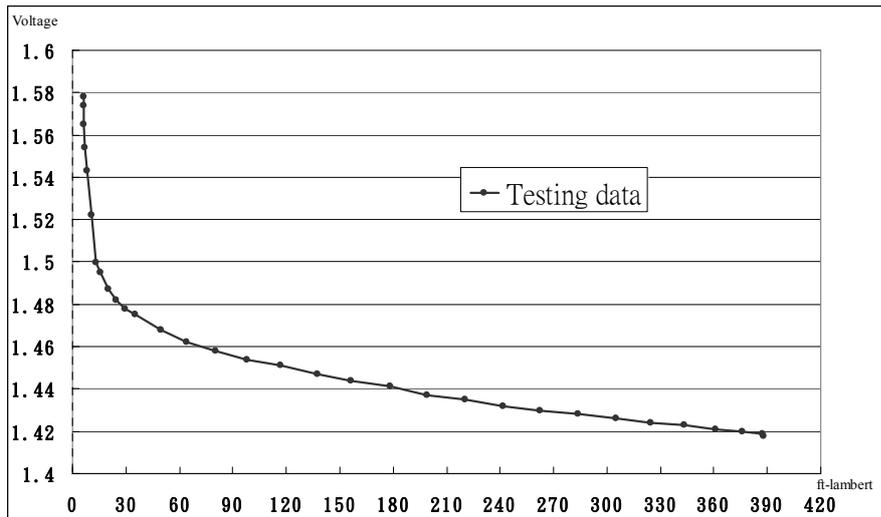


圖 5.10 感光特性曲線實驗結果：無透鏡開燈

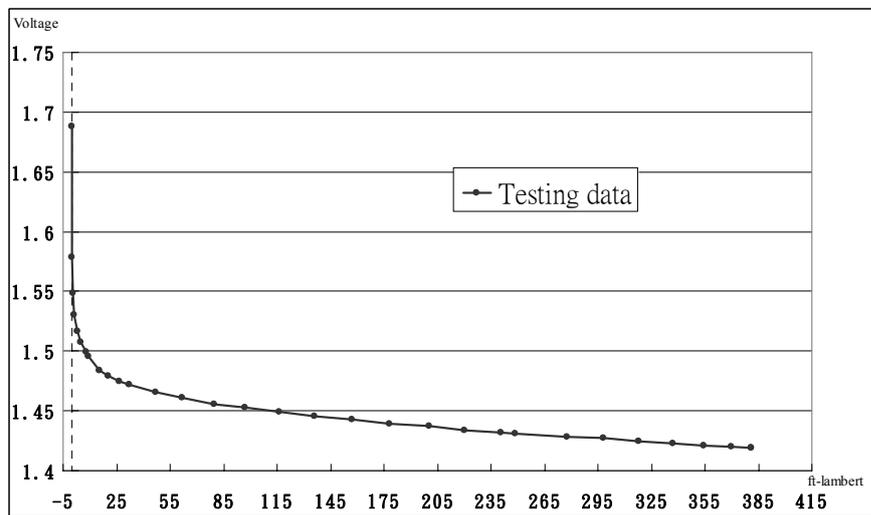


圖 5.11 感光特性曲線實驗結果：無透鏡關燈

由圖 5.8 至圖 5.11 的特性曲線看來，其感光強度與輸出電壓是呈現反比例的關係，亦即當感光強度越強時，其感光電路的輸出電壓是越小，反之，當感光強度越弱時，其感光電路的輸出電壓則越大。此一反比例的關係與 Hspice 模擬感光電路的模擬結果一致相符。由此可知該晶片之感光電路其感光功能是正常的，且感光特性亦與所預期相符。

5.3.2 比較器電路測試結果

在測試過程中利用電源供應器提供晶片中電壓比較器測試電路的 Vb 參考電壓，其 Vb 設定為一伏特，而使用波型產生器產生 10KHz 的三角波與 10KHz 的正弦波當作其輸入並測試其電壓比較器之功能。其測試結果如圖 5.12 與圖 5.13 所示。圖 5.12 及圖 5.13

中可以看出當所輸入的三角波的電壓值一旦大於參考電壓 V_b 後，其電壓比較器的輸出電壓則會上升為高電位(3.3V)，而當所輸入的三角波電壓值小於參考電壓後，其電壓比較器的輸出電壓則會下降至低電位(0V)。此電壓比較器輸入端之偏移電壓(offset voltage)測試為 0.17V，但比較器電路工作之功能與 Hspice 模擬之結果相符一致。

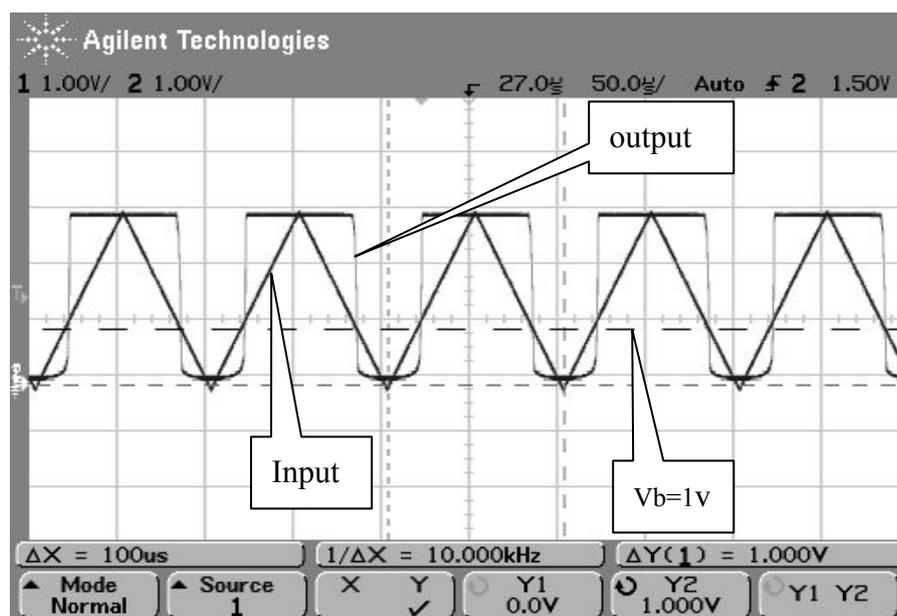


圖 5.12 電壓比較器特性量測：輸入三角波

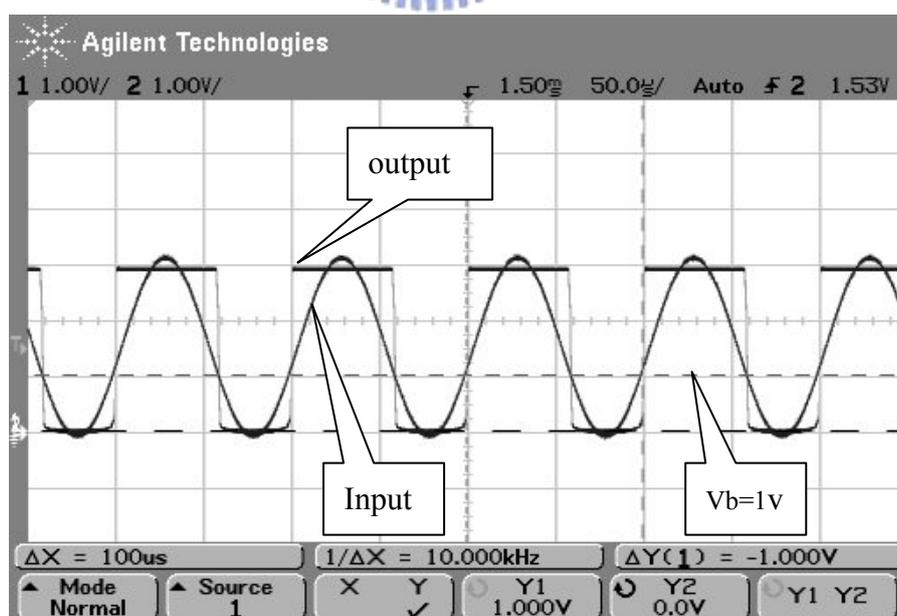


圖 5.13 電壓比較器特性量測：輸入正弦波

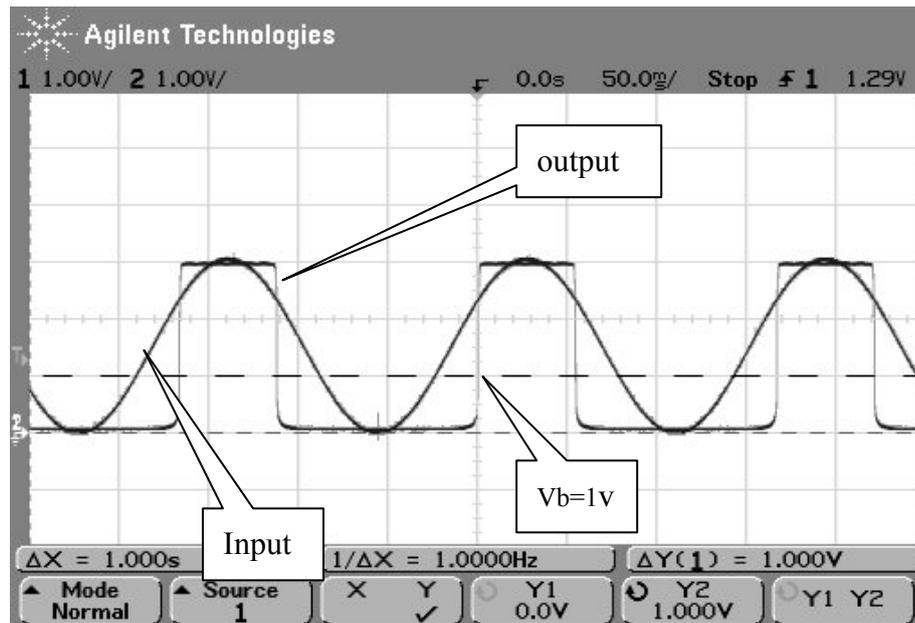


圖 5.14 電壓比較器特性量測：輸入正弦波

然而在測試過程中發現其他數個晶片中電壓比較器電路輸入端要大於參考電壓 V_b 大約 1.2V 以上後，其電壓比較器的輸出電壓才上升為高電位(3.3V)，而當所輸入的正弦波之電壓值小於大約 2.2V(1V+1.2V)以下後，其電壓比較器的輸出電壓即下降至低電位(0V)。推論是因為該電路佈局之對稱性不佳以及製程漂移所導致此電壓比較器其兩個輸入端間存在著 0.17V 至 1.2V 的偏移電壓(offset voltage)。

5.3.3 暫存器電路測試結果

在測試暫存器電路的過程中，利用波型產生器分別產生了 300KHz、400KHz 與 500KHz 的時脈去測試，其測試輸出結果分別如圖 5.15、圖 5.16 與圖 5.17 所示。在圖 5.15 至圖 5.17 中可以看出輸出狀態的變化皆是發生在 CLK 負緣時，而且其變化狀態與當時(CLK 負緣時)的輸入一致，此現象與所作的 Hspice 模擬結果相符一致。由此可知該晶片之暫存器電路功能是正常的，其特性亦與所預期相符。

5.3.4 側邊運動偵測電路測試結果

測試晶片之功能，即動態物體之接近偵測的實驗環境如圖 5.18 中所示，利用投影片中間的不透光區塊來表示移動的物體，而藉著移動投影片來模擬移動物體的移動路徑

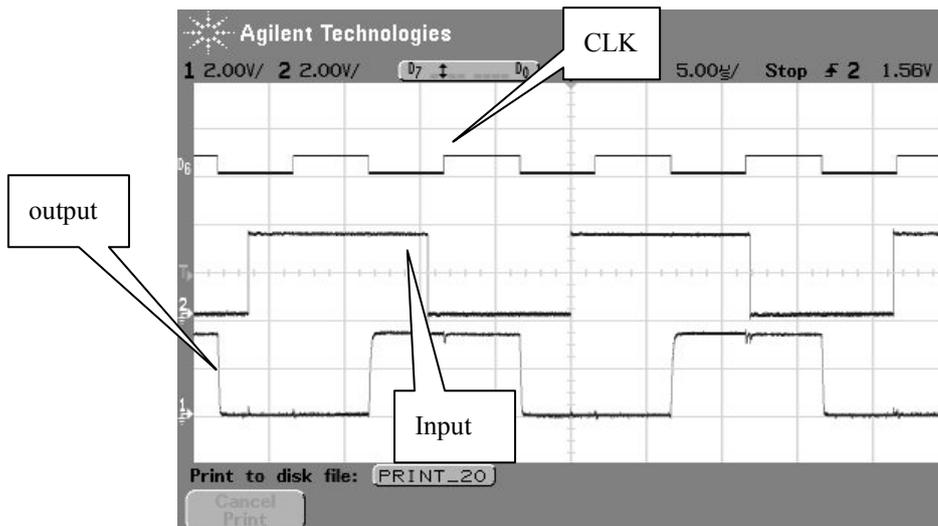


圖 5.15 暫存器特性當 CLK=300KHz

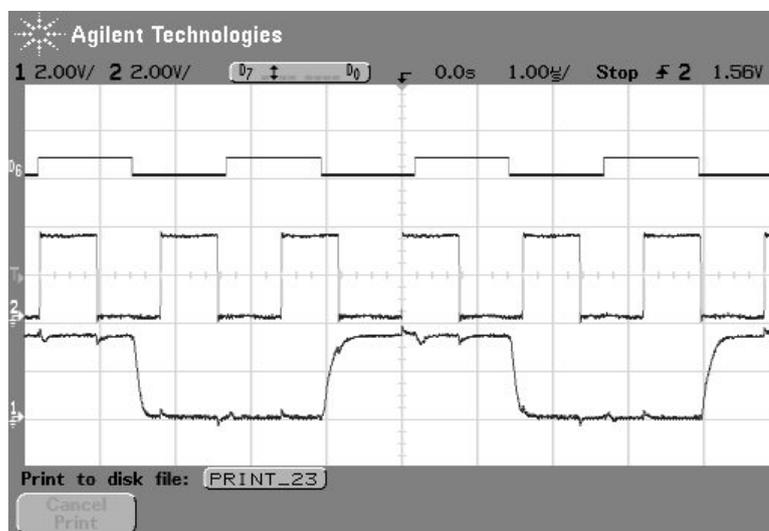


圖 5.16 暫存器特性當 CLK=400KHz

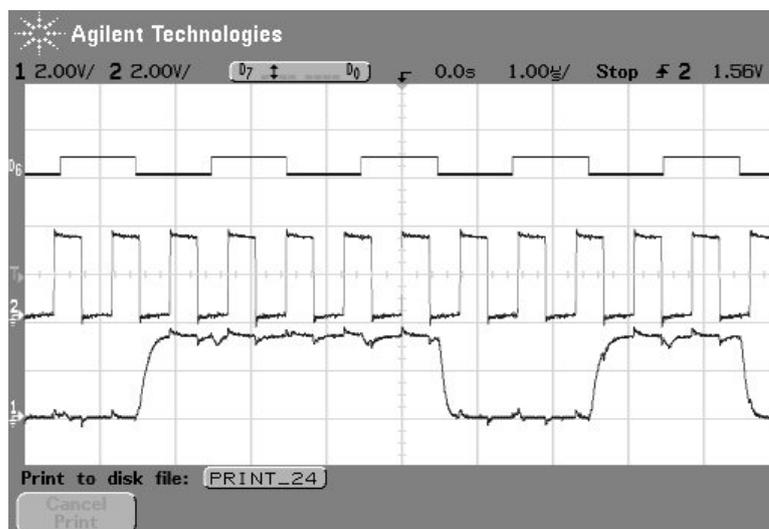


圖 5.17 暫存器特性當 CLK=500KHz

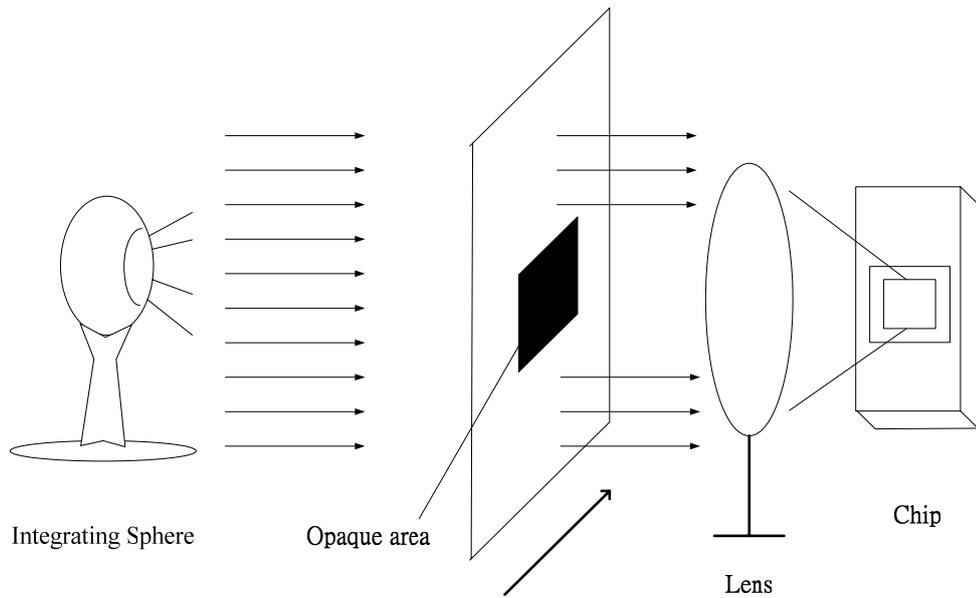


圖 5.18 側邊運動偵測功能之測試示意圖

狀態。在測試方法上，是利用不同方向去移動投影片而產生不透光區塊等距地經過晶片、逐漸接近晶片以及漸漸遠離晶片…等狀況，並量測其晶片之輸出，經由 Labview 之脈波計數與邏輯判斷的程式得知晶片是否能有效地辨別出動態物體接近的偵測。

當投影片移動時，經由所架設的透鏡會將投影像上透光與不透光區塊移動的狀態映射於晶片感光範圍內，再透過電壓比較器的 V_b 參考電壓將每個 cell 中分辨出是感光強度強或是弱，即分別代表無移動中物體經過與有移動中物體經過，再經由影像相關聯運算及移位暫存器移位的動作，最後累加起來透過邏輯判別後即可判別出移動物體的接近與否。初步測試時，該晶片之輸出並未能與所預期之結果相符，亦即無法判別移動物體之移動狀態接近與否。因此，改以利用 V_b 變動來測試極端的兩個情況之間之變動。

此兩個極端狀態的第一個狀態是當 20×20 個像素單元皆感光到較強的光源，也就是說並沒有不透光區塊覆蓋到晶片感光區的任一個 cell。而另一個狀態則與第一個狀態相反，亦即當 20×20 個 cell 皆未感光到光源，也就是說晶片感光的每個 cell 皆在不透光區塊的覆蓋之下，如圖 5.19 中所示。

當第一個狀態發生時，因為感光光源強度較強，故由圖 5.8 至圖 5.11 中可知其感光電壓輸出值會較小，因此其值必然會比 V_b 參考電壓值小，電壓比較器的輸出則為 0V，進而可知各像素單元的 SOL 暫存器值皆為邏輯 0，晶片中各像素單元的 SOL 暫存器的

狀態如圖 5.20 所示，為了方便示意，此處的像素陣列以 4X4 表示。而當第二個狀態發生時，因為感光光源較暗，故由圖 5.8 至圖 5.11 中可知其感光電壓輸出值會較大，因此其值必然會比 V_b 參考電壓值大，電壓比較器的輸出則為 3.3V，故可知各像素單元的 SOL 暫存器所存的值皆為邏輯 1。晶片中各像素單元的 SOL 暫存器的狀態如圖 5.21 所示。其中特別要注意的是圖 5.21 中座標為(1,4)、(2,4)、(3,4)與(4,4)的 SOL 暫存器為邏輯 0，而不是邏輯 1，其原因是由於我們是取 SOL 的輸出，故作影像相關聯運算時是與其右邊的像素作運算，因此四個像素位於最右邊，所以其 SOL 暫存器為邏輯 0。

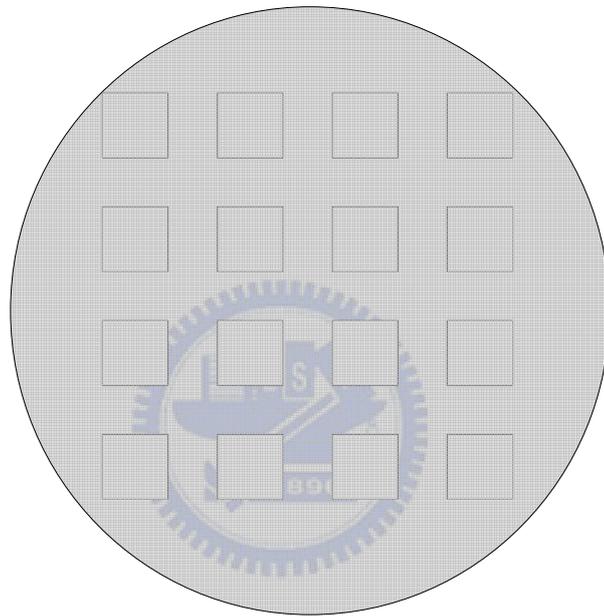


圖 5.19 不透光區域覆蓋晶片之示意圖

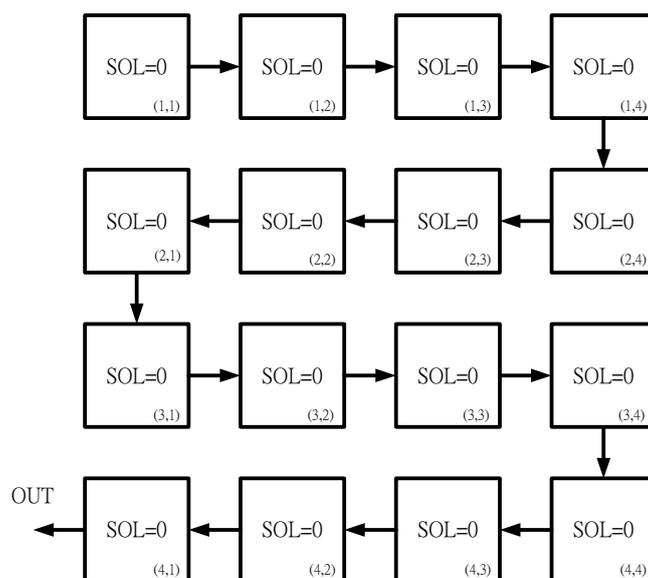


圖 5.20 各像素單元 SOL 暫存器之狀態：不透光區未覆蓋感光區

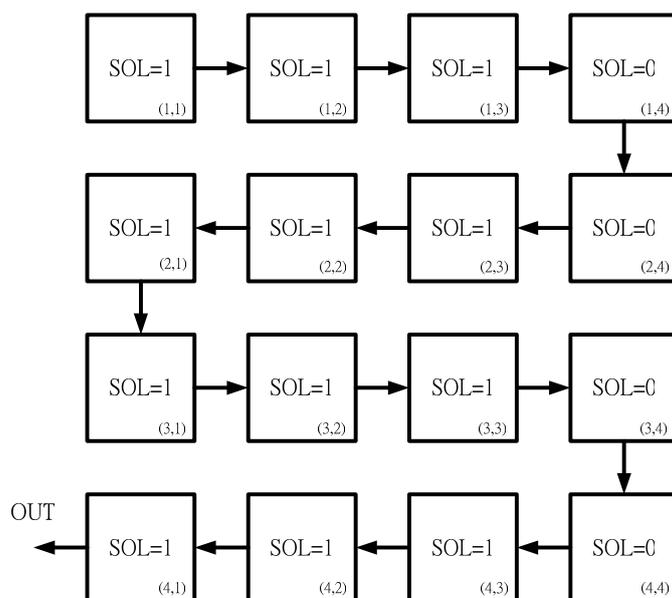


圖 5.21 各像素單元 SOL 暫存器之狀態：不透光區未覆蓋感光區

當感光狀態由上述之第一個狀態轉變成第二個狀態時，亦即不透光區從原本的未覆蓋到晶片感光區轉變成不透光區完全覆蓋晶片感光區，其晶片之 SOL 輸出的 Hspice 模擬輸出變化如圖 5.22 所示。由於比較器電路輸出的電壓主要是將感光電壓與 Vb 參考電壓作了比較後的輸出，當感光強度強時感光電壓小，所以會小於 Vb 參考電壓，因此可以藉由調整 Vb 參考電壓的大小來模擬感光強弱，因此在圖 5.22 中是利用 Vb 參考電壓由高電位變化至低電位來形成感光電路從未被不透光區覆蓋至被覆蓋的過程。在圖 5.20 中的 Vb 參考電壓是從 3.3V 降至 0V，如此一來便可模擬感光強度由強變弱，亦即由原本未被不透光區覆蓋而轉變成被不透光區所覆蓋。同理，當發生感光狀態由第二狀態轉變成第一狀態，亦即不透光區從原本的完全覆蓋晶片感光區轉變成不透光區並未覆蓋晶片感光區，其晶片之 SOL 輸出的 Hspice 模擬輸出變化如圖 5.23 所示。圖 5.23 所模擬的例子與圖 5.22 相反。

在實驗上，遵照前面所述地將 Vb 參考電壓由高電位調整至低電位(3.3V 至 0V)，並記錄晶片之 SOL 輸出的變化，其實驗結果如圖 5.24 所示，圖 5.25 中則呈現圖 5.24 中之 CLK1 與 CLK2 的關係。反之，將 Vb 參考電壓由低電位調整至高電位(0V 至 3.3V)，其晶片 SOL 輸出的變化如圖 5.26 所示，圖 5.27 中則呈現圖 5.26 中之 CLK1 與 CLK2 的關係。

由以上的實驗可以得知，利用感光去測試整體電路的功能時輸出並非如預期般，但改以變動電壓比較器之 Vb 參考電壓測試時，其測試結果與模擬一致相符，故推論可能是電壓比較器未動作，其可能原因是偏移電壓(offset voltage)太大，加上感光電路輸出電壓的範圍有限，造成晶片電路功能沒有動作。

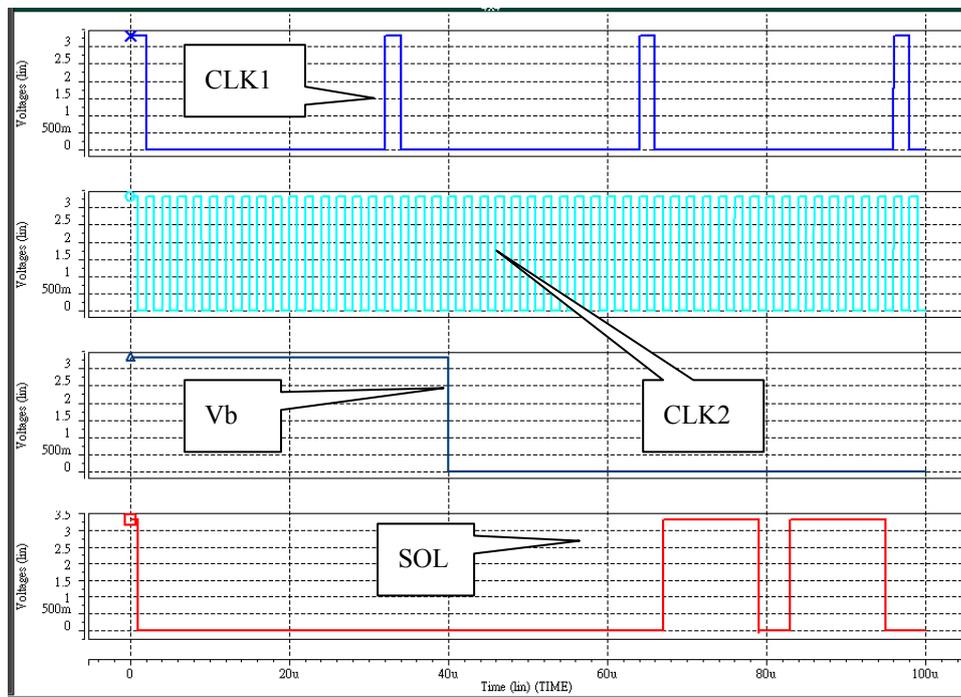


圖 5.22 第一個狀態轉變成第二個狀態時之 SOL 輸出模擬結果

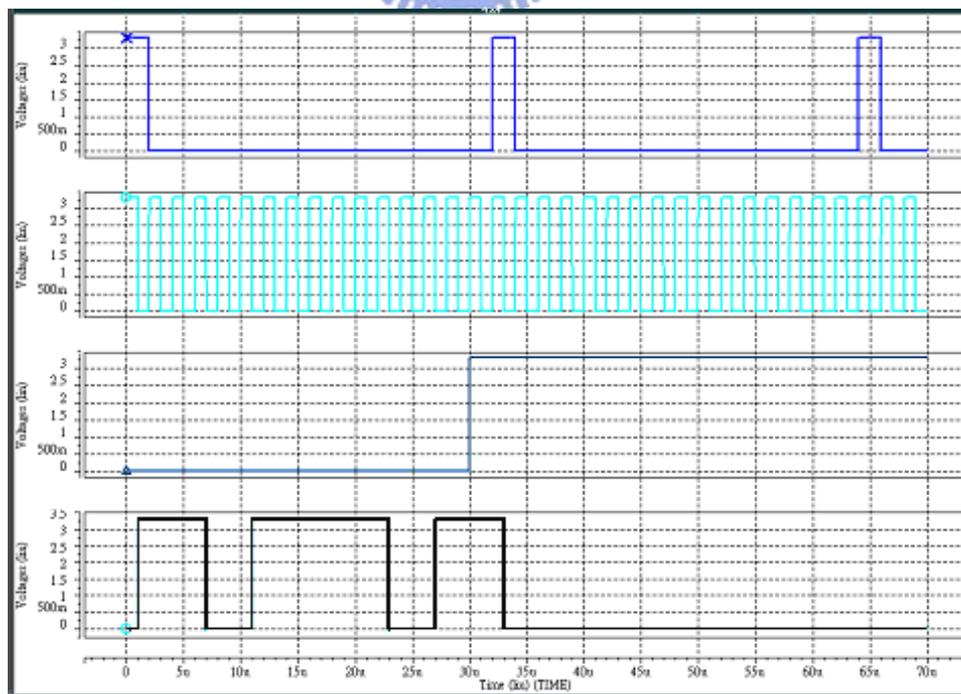


圖 5.23 第二個狀態轉變成第一個狀態時之 SOL 輸出模擬結果

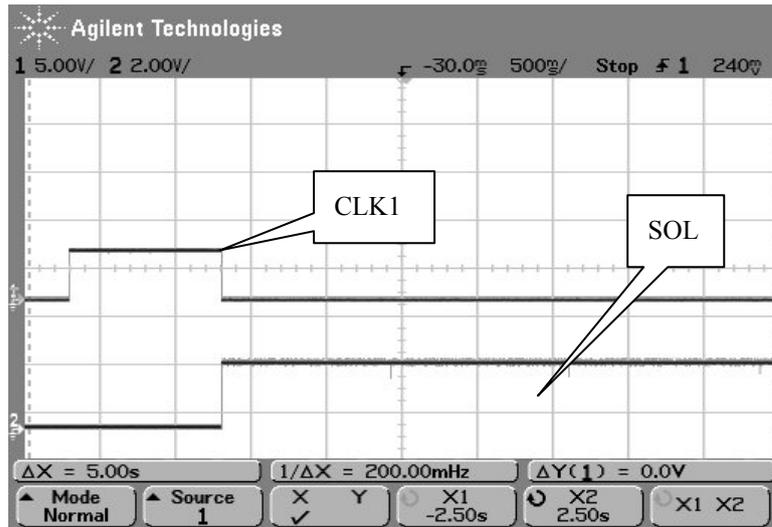


圖 5.24 晶片測試輸出結果：Vb 由大至小

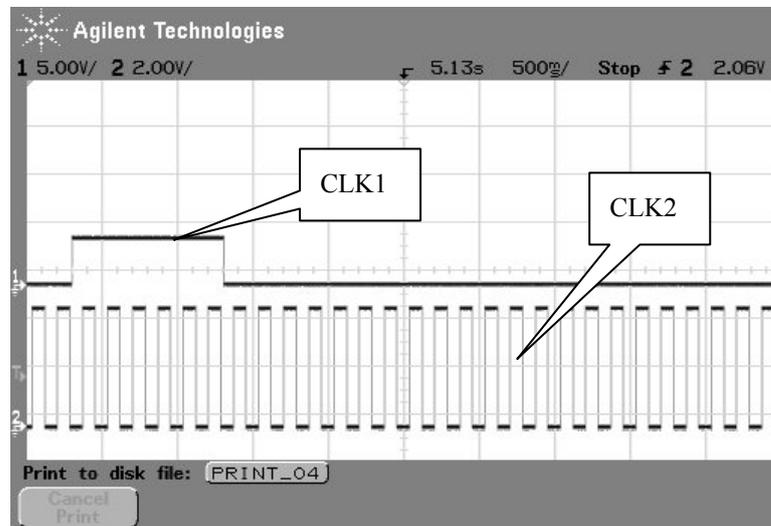


圖 5.25 CLK1 與 CLK2 相對應之波型

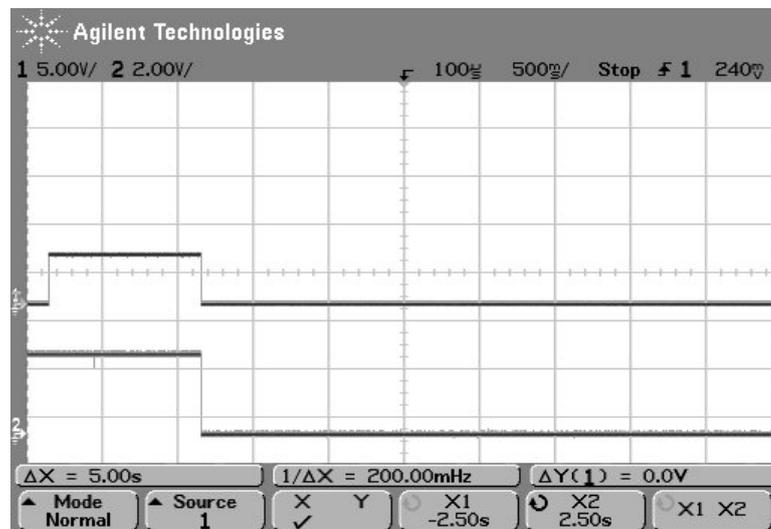


圖 5.26 晶片測試輸出結果：Vb 由小至大

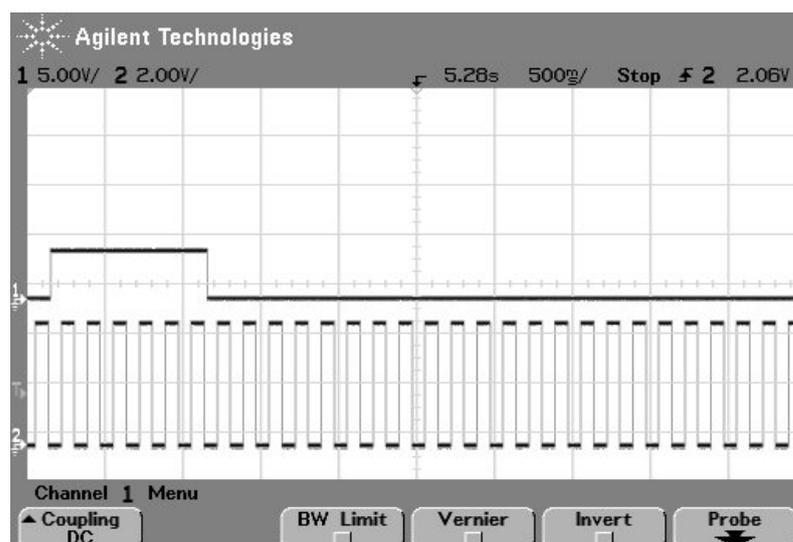


圖 5.27 CLK1 與 CLK2 相對應之波型

5.3.5 討論

經由測試結果發現，其實際規格表於表 5.3 中所示，晶片中感光電路之特性與所預期相符，而所設計之電壓比較器輸入端的偏移電壓過大，使得輸入端要與參考電壓 V_b 產生 0.17V 以上的電壓差距才會發揮電壓比較器的效用。因此為了進一步驗證晶片之功能，所以用電壓比較器之偏移電壓較小(0.17V)的晶片，並在關燈環境下利用圖 5.11 所測試出之感光特性曲線去驗證。圖 5.11 中，當晶片未感光時(關燈全暗)，其感光輸出電壓值約為 1.68V。而當晶片感到強度最強時(積分球最大輸出光源)，其感光輸出電壓值約為 1.42V。由於兩者間尚有 0.26V 之電壓差距，因此即使電壓比較器存在著 0.17V 的偏移電壓，參考電壓 V_b 設為 1.46V，當積分球光源由最強衰減至最弱，其感光輸出電壓將會從 1.42V 增大至 1.68V，而 1.68V 大於 $1.46V + 0.17V$ ，該晶片之六個方向之輸出脈波理應從原本的低電位(0V)狀態轉態至高電位(3.3V)，但測試過程中並未動作。

推測其可能原因為像素陣列中各像素間的電壓比較器因電路設計及電路佈局考慮不周詳，而產生 0.17V 甚至 0.26V 以上之偏移電壓，導致無論積分球光源強度為何，而其電壓比較器均不動作，進而使得沒有方向之關聯性產生，因而輸出未轉態至高電位。由於此電壓比較器之輸入端為差動對組態(differential pair)，因此其電路佈局的對稱性必須嚴加考量，其電路佈局的非對稱性是產生直流偏移電壓之主因。希望能藉著下次下線的機會，加強佈局的對稱性改善電壓比較器偏移電壓過大的缺點，並且能縮小單一像素

的電路佈局面積，如此一來就有較多的面積可供加入後級的脈波計數與邏輯運算判別之電路，以增進電路工作之效率。

表 5.3 晶片實際規格

Technology	TSMC 0.35um 2P4M Mixed Signal
Power Supply	3.3V
Array size	20 × 20
Cell area	98 × 103μm ²
Photosensor fill factor	9.7%
Maximum Readout Speed	758 frames/s
Total power consumption	166 mWatt
Operating Temperature	25°C
Die size	2.48 × 2.42 mm ²

