

國立交通大學
電機與控制工程學系
碩士論文

永磁同步馬達位置控制之 *FPGA* 晶片研製

Design and Implementation of a *FPGA* Position Control Chip
for a Permanent Magnet Synchronous Motor

研究生：范存堯

指導教授：林錫寬 博士

中華民國九十四年六月

永磁同步馬達位置控制之 FPGA 晶片研製

Design and Implementation of a FPGA Position Control Chip
for a Permanent Magnet Synchronous Motor

研究生：范存堯

Student：Tsun-Yao Fan

指導教授：林錫寬 博士

Advisor：Dr. Shir-Kuan Lin



A Thesis

Submitted to Department of
Electrical and Control Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of Master

in

Electrical and Control Engineering

June 2005

Hsinchu, Taiwan, Republic of China

中華民國九十四年六月

永磁同步馬達位置控制之 FPGA 晶片研製

研究生：范存堯

指導教授：林錫寬 博士

國立交通大學電機與控制工程學系

摘要

本論文以場效型可規劃邏輯陣列 (FPGA) 晶片為基礎，整合數位邏輯晶片與 Nios 處理器於單一顆 FPGA 晶片中，以實現永磁同步馬達之位置控制。在數位邏輯晶片中，以硬體描述語言實現向量控制法則的電流及編碼器回授檢測、座標轉換、正弦波脈寬調變、電流迴路之 PI 控制器等功能模組；而在 Nios 處理器中，以 C 語言實現轉速 PI 控制器、位置 P 控制器、以及資料傳輸用的 SECS 通訊協定。在數值系統設計上使用 Q 格式觀念實現正規化，以提高數值運算的精確度。

在實驗系統的建置方面，採用 Nios 發展套件為永磁同步馬達的控制核心，並配合一套包含驅動處理、回授處理、介面擴充功能的外部電路，來完成永磁同步馬達位置控制系統的建構，並經由實驗數據的量測分析與控制參數的調整，而獲取系統較佳的控制效能表現。同時，在電腦端設計了一套人機介面，並透過 RS232 連接線以 SECS 通訊協定來作資料傳輸，以實現遠端監控的功能。

Design and Implementation of a FPGA Position Control Chip for a Permanent Magnet Synchronous Motor

Student : Tsun-Yao Fan

Advisor : Dr. Shir-Kuan Lin

Department of Electrical and Control Engineering
National Chiao Tung University

ABSTRACT

In this thesis, a FPGA (Field Programmable Gate Array)-based Chip design is taken to implement a position control chip conceptual core for permanent magnet synchronous motor (PMSM) drive, and the control chip integrate digital logic IC and Nios processor in single FPGA chip. The function of the digital logic IC includes current and encoder feedback processing, coordination transformation, sinusoidal pulse width modulation (SPWM), current-loop proportional-integration (PI) controller, and so on. And the function of Nios processor includes speed-loop proportional-integration (PI) controller, position-loop proportional controller, and SECS communicating protocol. All the numerical system are normalized with Q-format concept to increase the precision during the operation.

As for the experimental setup and related system collocation, it is construct from the Nios developement kit of the core concept for controlling a PMSM, and peripheral circuit boards for motor drive, signal feedback, and interface expand function. Besides, it demonstrates the effectiveness of the proposed FPGA-based control system for the performance improvement for PMSM drive can be achieved by adjustment of the control parameter and measurement and analysis of experimental data. It also develop a user interface in PC-base by SECS protocol through RS232 connector to communicate with FPGA chip, and fulfill the function of remote control and monitor.

誌謝

首先，我想要感謝我的指導老師林錫寬教授，在研究所這兩年的生涯中，老師給了我很多的意見與指導。此外，老師在學術研究上所抱持的嚴謹態度、豐富的學識一直是我深感值得效法的典範。其次，非常感謝張志永教授、林君明教授和陳志信經理，在百忙之中來幫我進行論文口試，也感謝各位口試委員對本論文建議與指正，以及對我個人的勉勵。感謝博士班方志行學長、王世杰學長與李宗原學長以及張豪揚、謝孟勳、邱俊傑和張維娜幾位學長姐在我研究過程中對我不厭其煩的指導與建議，並感謝我的同窗好友啓昌、威勳、宇中、俊杰，與學弟星宇、典瑋、品齊、匯欽陪伴我在實驗室一起努力鑽研課業及研究，在愉快的氣氛中一起學習、成長，使得我在研究所這兩年獲益良多。

最後，我要感謝我的家人，他們在這段時間內不間斷的給予我支持與關懷，使得我能順利完成論文的撰寫。在此僅以本份論文的結果獻給我的家人與其他關心、幫助我師長及朋友，非常的感謝你們。



目錄

中文摘要	i
英文摘要	ii
目錄	i
圖例目錄	iv
表格目錄	viii
第一章 緒論	1
1.1 研究動機與目的	1
1.2 研究背景與發展現況	2
1.3 研究方法與系統概述	3
1.4 本文架構	4
第二章 永磁同步馬達數學模式與向量控制理論	5
2.1 永磁同步馬達數學模型	5
2.1.1 靜止三相與靜止兩軸座標之間的轉換關係	8

2.1.2	靜止兩軸與同步旋轉座標之間的轉換關係	10
2.1.3	馬達定子繞組的數學模型	11
2.1.4	馬達轉子永磁鐵的數學模型	14
2.1.5	機械參數對應的控制模型	17
2.2	交流永磁同步馬達之向量控制法則	19
2.2.1	交流伺服控制簡介	19
2.2.2	向量控制法則	20
 第三章 永磁同步馬達位置控制晶片與系統之規劃與設計		22
3.1	軟體設計環境介紹	22
3.1.1	晶片設計軟體 -Quartus II	22
3.1.2	Nios 處理器設計軟體 -SOPC Builder	25
3.1.3	人機介面設計軟體 -LabVIEW	27
3.2	數值系統及 Q 值轉換	28
3.3	晶片功能整體架構圖	30
3.4	回授訊號處理	32
3.4.1	電流回授處理電路	32
3.4.2	編碼器回授解碼電路	34
3.5	座標轉換	37
3.5.1	正餘弦函數查表	37
3.5.2	靜止三相與靜止兩軸座標轉換	40
3.5.3	靜止兩軸與同步旋轉座標轉換	43
3.6	正弦波脈寬調變	45
3.7	電流 PI 控制器	47
3.8	Nios 處理器功能規劃	49

3.8.1 速度 PI 控制器與位置 P 控制器	49
3.8.2 RS232 通訊資料傳輸	51

第四章 晶片功能驗證與模擬 55

4.1 電流回授訊號處理驗證	56
4.2 編碼器回授訊號處理驗證	58
4.3 座標轉換驗證	61
4.4 正弦波脈寬調變驗證	66
4.5 電流 PI 控制器驗證	68

第五章 系統硬體架構與實驗之結果與分析 71

5.1 實驗硬體架構	71
5.2 ALTERA Stratix FPGA Development Board	73
5.3	75
5.3.1 驅動電路板	76
5.3.2 回授電路板	77
5.3.3 Nios 擴充電路板	78
5.4 實驗結果	79

第六章 結論 84

圖例目錄

2.1	馬達座標轉換示意圖 (靜止三相座標轉換靜止兩軸座標)	6
2.2	馬達座標轉換示意圖 (靜止兩軸座標轉換同步旋轉座標)	6
2.3	永磁式同步馬達等效電路模型示意圖	12
2.4	分激式直流馬達機械電路示意圖	17
2.5	同步旋轉座標下的馬達控制模型方塊圖	18
2.6	加入電流控制器之馬達控制方塊圖	20
2.7	完全解耦之馬達 d 軸控制方塊圖	21
2.8	完全解耦之馬達 q 軸控制方塊圖	21
3.1	Quartus II 發展軟體的設計流程圖	23
3.2	Quartus II 發展軟體的設計介面圖	24
3.3	SignalTap II 使用環境圖	25
3.4	SOPC_Builder-Nios 處理器設計介面圖	26
3.5	LabVIEW 軟體的設計介面圖	27
3.6	Q14 格式數值定義	29
3.7	永磁同步馬達位置控制晶片設計架構圖	30
3.8	電流回授訊號處理流程圖	32
3.9	電流回授訊號處理晶片功能規劃圖	33
3.10	光編碼器結構圖	34
3.11	光編碼器輸出推算馬達角度、轉速訊號圖	35

3.12 編碼器回授解碼電路晶片功能規劃圖	36
3.13 編碼器回授訊號濾波器功能規劃圖	36
3.14 唯讀記憶體中建立的正弦函數值表圖	38
3.15 唯讀記憶體方塊圖	39
3.16 正餘弦函數值查表晶片功能方塊規劃圖	39
3.17 靜止三相座標轉靜止兩軸座標的晶片功能規劃圖	41
3.18 靜止兩軸座標轉靜止三相座標的晶片功能規劃圖	42
3.19 分時相乘的概念圖	44
3.20 正弦波脈寬調變的動作原理圖	45
3.21 正弦波脈寬調變的晶片功能規劃圖	46
3.22 加上無效寬帶處理的單臂上下橋 PWM 訊號表示圖	46
3.23 電流 PI 控制器方塊圖	48
3.24 位置控制器及速度控制器程式流程圖	50
3.25 傳輸資料串格式圖	51
3.26 SECS 通訊程式主迴圈流程圖	53
3.27 SECS 通訊程式主端迴圈 (左) 及從端迴圈 (右) 流程圖	53
3.28 Quartus II 設計軟體中 FPGA 晶片內部架構圖	54
4.1 電流回授訊號處理功能驗證方塊圖	56
4.2 電流回授訊號處理功能驗證模擬圖	57
4.3 編碼器回授訊號處理功能驗證方塊圖	58
4.4 馬達正轉角度估測功能驗證模擬圖	59
4.5 馬達反轉角度估測功能驗證模擬圖	59
4.6 馬達正轉轉速估測功能驗證模擬圖	60
4.7 馬達反轉轉速估測功能驗證模擬圖	60
4.8 正餘弦函數查表功能驗證方塊圖	61

4.9 正餘弦函數查表功能驗證模擬圖	62
4.10 正餘弦函數查表功能驗證輸出波形圖	63
4.11 座標轉換功能驗證方塊圖	63
4.12 座標轉換功能驗證模擬圖 1	64
4.13 座標轉換功能驗證模擬圖 2	65
4.14 正弦波脈寬調變功能驗證方塊圖	66
4.15 正弦波脈寬調變功能驗證模擬圖	67
4.16 正弦波脈寬調變功能驗證模擬放大圖	67
4.17 通用控制響應圖	68
4.18 電流控制器功能驗證方塊圖	68
4.19 電流控制器功能驗證模擬圖 (第一部分)	69
4.20 電流控制器功能驗證模擬圖 (第二部分)	70
4.21 電流控制器功能驗證模擬圖 (第三部分)	70
5.1 實驗硬體架構圖	71
5.2 FPGA 發展板	74
5.3 FPGA 發展板電路架構圖	74
5.4 外部電路板之間的連接方式	75
5.5 外部電路板間訊號的連接及流動方向	75
5.6 驅動電路板	76
5.7 防止六橋同一臂上下橋同時導通的保護電路	77
5.8 回授電路板	77
5.9 Nios 擴充電路板	78
5.10 操控儀表人機介面說明圖	79
5.11 位置控制模式一角度響應圖 ($10^{\circ} - 170^{\circ}$)	81
5.12 位置控制模式一角度響應圖 ($100^{\circ} - 270^{\circ}$)	81

5.13 位置控制模式一角度響應圖 ($100^{\circ} - 300^{\circ}$)	81
5.14 位置控制模式二角度響應圖 ($10^{\circ} - 170^{\circ}$ 、 $150^{\circ} - 250^{\circ}$ 、 $180^{\circ} - 350^{\circ}$)	82
5.15 0rpm 上升到命令轉速的速度響應圖	83
5.16 命令轉速降為 0rpm 的速度響應圖	83



表格目錄

3.1	馬達控制系統數值標么值對照表	28
3.2	不同 Q 格式可表示的範圍值表	29
3.3	SECS 通訊協定交握碼定義表	52
4.1	電流回授訊號處理驗證模組之腳位定義說明表	57
4.2	編碼器回授訊號處理驗證模組之腳位定義說明表	58
4.3	正餘弦函數查表驗證模組之腳位定義說明表	62
4.4	座標轉換驗證模組之腳位定義說明表	64
4.5	正弦脈波調變之腳位定義說明表	66
4.6	電流控制器之腳位定義說明表	69
5.1	Stratix 晶片規格	73

第一章

緒論

1.1 研究動機與目的

馬達控制在電機領域發展了許多年，控制架構已經發展的很成熟，舉凡向量控制法則及直接轉矩控制法則等，都是現今馬達應用上常見的控制法則，不過隨著進階的控制理論、DSP 處理器和數位晶片設計的興起、類比功率元件的推陳出新，都使得馬達控制晶片在精準度、適應性與系統整合方面達到新的里程碑。

在馬達需要高精確度的應用場合下，快速的控制響應以及進階的控制理論將變的非常重要，這時選用高時脈及高頻寬的微處理器可以讓高等控制理論輕易的實現，但其序列式的程式執行方式會有最小取樣時間的限制，進而影響頻率響應的速度；而特殊應用積體電路 (Application Specific Integrated Circuit, ASIC) 雖然不容易實現複雜的控制理論，但晶片內部邏輯閘各自獨立、平行運算，具有處理速度快的優點，爲了達到精準的馬達控制，工程師大多是利用一顆 DSP 處理器再加上一顆特殊應用積體電路來互相搭配，藉以截長補短，雖然達到了響應快又精準的控制結果，但研發成本卻因此提高，也會花費許多時間來作兩者介面間的整合，尤以馬達驅動晶片這種開發成熟的產業來說，如何有效的作系統整合及快速的開發新產品以降低成本，是非常重要的件事。

在強調系統整合晶片 (System on chip, SOC) 的馬達控制領域中，ALTERA

公司的 Nios 發展套件是達成此一目標的其中一種方法，該套件的特點為可以內建一顆 Nios 處理器於 FPGA 晶片中，於單一顆晶片即設計出同時具有微處理器進行複雜運算能力，以及特殊應用積體電路快速運算能力的整合型晶片來，而如何利用此一特點來達到精準的馬達伺服控制，是本論文最主要的目的。

1.2 研究背景與發展現況

近幾年來半導體產品不斷的推衍更新，使得微處理器 (Microprocessor, μ P) 和數位訊號處理器 (Digital Signal Processor, DSP) 的發展亦更加成熟且多樣化，在馬達控制領域的設計上亦已出現專門給馬達控制用的數位訊號處理器，並且在設計上達成全數位化的境界，此舉不但避免了類比電路元件易隨時間老化以及易受溫度影響的缺點，亦簡化了數位控制介面的整合。但在系統要求的精確度及控制的複雜度相對提高後，受限於取樣率、處理速度以及程式序列的處理方式，DSP 處理器已逐漸無法滿足設計者的規格要求。

隨著目前半導體業技術的不斷成長，馬達的控制不得不朝向系統整合晶片邁進，以特殊應用積體電路為現今馬達控制晶片的發展重點，其晶片內部邏輯閘平行運算的方式大大提升其處理速度，而可規劃成專為馬達架構所設計的控制晶片更能完全並更符合各種馬達控制的需求，且在量產下的成本計算價格會比使用微處理器或 DSP 處理器更加便宜，故對於設計交流馬達控制的晶片種類說，ASIC 晶片具有很大的發展優勢。

在馬達的應用方面不論是機械手臂，自走式機器人，或智慧行動家電中，馬達定位的需求越來越精準，所以在位置控制上就必須要有良好的響應以及較高的精確度，因此進階的控制理論將取代一般常用的 PI 閉迴路控制器，由於進階控制器的結構複雜度高，單純使用 ASIC 晶片不易實現高複雜度的控制理論，並且會增加大量的晶片面積，故在馬達控制系統上引入進階控制理論時，大都會使用一顆 DSP 處理器來實現進階的控制器，最後整個馬達控制系統形成了以 ASIC 晶片處理速度需求快的電流控制與脈寬調變輸出，以 DSP 處理器實現複雜的進階控制理論於速度及位置控制的雙晶片架

構。

有鑒於雙晶片架構的發展需求，各家公司推出的晶片程式發展套件無不往這方向開發，以 ALTERA 這家以數位晶片起家的公司也推出了他們的因應方案，其一是提供一顆 ARM 處理器的 IP，以供設計者載入設計架構中，另外一種解決方案是在傳統的數位 IC 晶片中可以自行規劃出一顆 Nios 處理器，就如同一般 DSP 處理器一樣，除了基本算數處理核心之外，也可以連結周邊的記憶體、計時器、串列傳輸介面及一般輸出輸入埠，也允許中斷的產生，這種方案最大的優點就是所規劃的處理器具有很大的彈性，設計者可以自行建立需要的處理器元件，用不到的部分可以去除，使得處理器的設計是最符合設計者的需求，以避免浪費 IC 的空間。本論文即是以 ALTERA 推出的 Nios 發展套件為程式設計及驗證的核心，以符合整合設計潮流，及達到快速設計及驗證的成效。

1.3 研究方法與系統概述

由於完整的 ASIC 晶片研發到晶片製造完成需要很長的時間，並且若最後驗證錯誤，整個繁瑣的研製過程就必須重新開始，為了避免時間與金錢的浪費，本論文使用可重複規劃且驗證快速的 ALTERA Nios Development Kits(以下簡稱 Nios 發展套件)，其中包含了一顆 ALTERA Stratix EP1S10 的場效應可程式化邏輯陣列 (Field Programmable Gate Array, FPGA) 晶片，該發展套件可在 FPGA 晶片內部規劃出一顆 Nios 處理器，用以代替傳統 DSP 處理器的功能，利用發展套件中可規劃的 FPGA 晶片、輸入輸出角、周邊輸入輸出設備，例如 LED、按鈕、七段顯示器等，作為驅動電路及控制法則實現的程式研發環境，在硬體上採用一顆交流永磁同步馬達作為展示介面，並設計驅動電路板、回授電路板及 Nios 擴充電路板來完成整個馬達控制系統，並與 PC 端做通訊連線，做為改變命令控制以及顯示轉速和角度訊號的介面。在程式的研發軟體上，本文使用 Altera 公司的 Quartus II 及 Nios SDK Shell 軟體分別來撰寫及編譯硬體描述語言 (VHDL) 與 C 語言於 FPGA 及 Nios 處理器中，再配合外部的驅動及介面板，作程式功能的驗證，以單一晶片實現出具有響應快速的交流永磁同步馬達位置控制晶片。

1.4 本文架構

本文架構共分爲六章。第一章爲緒論，說明了本文研究動機與目的、研究背景及發展現況，以及研究方法與系統概述，最後略述了本論文的架構；第二章爲永磁同步馬達數學模式與向量控制法則，推導出永磁同步馬達的數學模型架構，並介紹向量控制法則應用於交流永磁同步馬達的模型及控制方塊圖；第三章爲永磁同步馬達位置控制晶片與系統之規劃與設計，本章展示設計軟體的介面、說明控制晶片對應到控制系統各個方塊的功能架構；第四章爲晶片功能驗證與模擬，利用設計軟體模擬出波形圖，來驗證各功能方塊的正確性；第五章爲系統硬體架構與實驗之結果與分析，主要介紹使用的 ALTERA 發展版、馬達驅動電路、回授處理電路以及 Nios 擴充電路，並在此實驗系統下，將控制晶片的實驗結果情形做一說明；第六章爲結論，針對本論文的控制晶片的架構以及控制效果做一個總結，並規劃未來可發展的方向。



第二章

永磁同步馬達數學模式與向量控制理論

2.1 永磁同步馬達數學模型



交流馬達依其結構的不同可分為感應馬達 (induction motor)、永磁同步馬達 (synchronous motor) 以及磁阻馬達 (reluctance motor) 三大類，本論文使用的是一顆四極式永磁同步馬達，其旋轉原理簡述如下：當輸入三相旋轉電壓給永磁同步馬達時，流過定子線圈的電流感應出旋轉磁場，磁場會吸引轉子上的永磁鐵，以帶動轉子開始旋轉。

永磁同步馬達在做回授控制時，如果使用馬達定子繞組數學模型中的參數來作控制，則系統參數之間會互相耦合，無法獨立受控，使得在控制上會有複雜且不容易實現的結果，所以本論文在推導永磁同步馬達數學模型的過程中，引入了向量控制理論的觀念，整個馬達的數學模型架構在如圖 2.1及圖 2.2所示的兩個座標轉換上，對於永磁同步馬達的結構及旋轉時做動態數學模型的推導分析，包含了馬達定子繞組之數學模型、馬達轉子永磁鐵之數學模型、以及機械參數對應的控制模型。

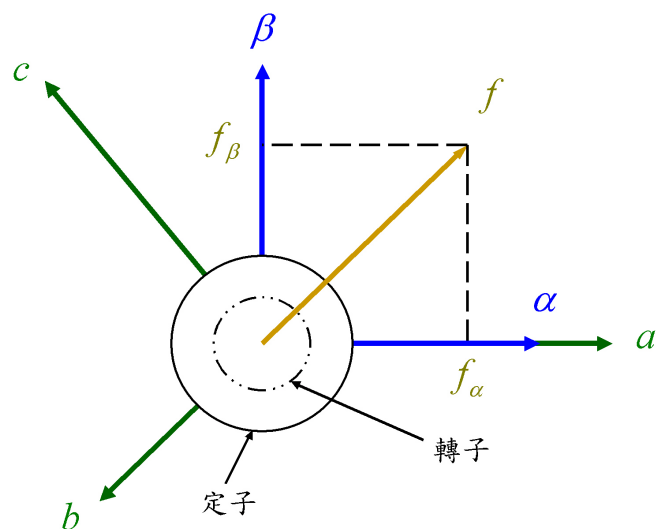


圖 2.1: 馬達座標轉換示意圖 (靜止三相座標轉換靜止兩軸座標)

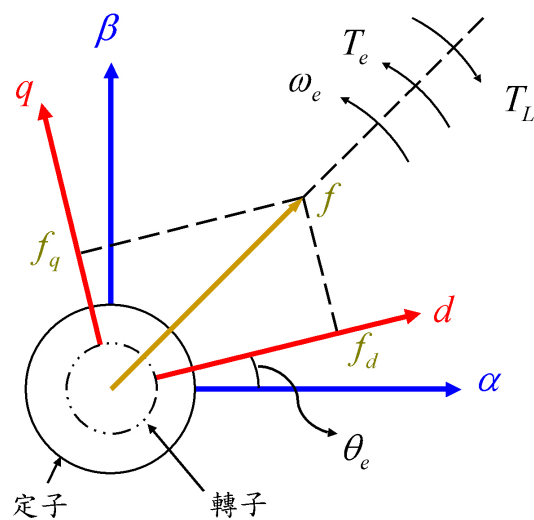


圖 2.2: 馬達座標轉換示意圖 (靜止兩軸座標轉換同步旋轉座標)

座標軸定義：

a-b-c 座標：靜止三相座標。

a、b、c 軸分別為 a、b、c 相定子繞組之法線方向。

α - β 座標：靜止二軸座標。

α 軸方向與 a 相定子繞組的法向方向一致。

β 軸方向為領先 α 軸方向 90 度的虛擬軸。

d-q 座標：同步旋轉座標。

d 軸方向與永久磁鐵 N 極射出的磁力線同方向。

q 軸方向為領先 d 方向 90 度的虛擬軸。

馬達參數定義：

T_e ：馬達轉矩。

T_L ：負載力矩。

ω_e ：轉子電氣角速度。

$\vec{f}$ ：馬達定子向量變數，可以帶入電壓向量、電流向量、磁交鏈向量等參數。

θ_e ：電氣角位移，為定子角位移 ϕ_s 和轉子角位移 ϕ_r 之差，以式 (2.1) 表示之。

$$\theta_e = \phi_s - \phi_r \quad (2.1)$$

其計算法可由轉子永久磁鐵電氣角速度做積分運算而得，如式 (2.2)。

$$\theta_e = \int \omega_e(t)dt + \theta_e(0) \quad (2.2)$$



2.1.1 靜止三相與靜止兩軸座標之間的轉換關係

參看圖 2.1，任一點於靜止三相座標中可表示為 $\vec{f}_s$ ：

$$\vec{f}_s = f_a + f_b e^{j\frac{2\pi}{3}} + f_c e^{j\frac{4\pi}{3}} \quad (2.3)$$

其中 f_a 、 f_b 、 f_c 分別為該點於三相座標中 a、b、c 軸的值，而任一點於靜止兩軸座標中可表示為 $\vec{f}_{\alpha\beta}$ ：

$$\vec{f}_{\alpha\beta} = f_\alpha + j f_\beta \quad (2.4)$$

其中 f_α 、 f_β 分別為該點於兩軸座標中 α 、 β 軸的值，結合式 (2.3) 和式 (2.4)，可得靜止三相與靜止兩軸座標間有如下的轉換關係：

$$\begin{aligned} \vec{f}_{\alpha\beta} &= f_\alpha + j f_\beta \\ &= k(f_a + f_b e^{j\frac{2\pi}{3}} + f_c e^{j\frac{4\pi}{3}}) \end{aligned} \quad (2.5)$$

將其實部和虛部分離並比較係數，可寫成下列兩式：

$$f_\alpha = k \operatorname{Re}\{\vec{f}_s\} = k \operatorname{Re}\{f_a + f_b e^{j\frac{2\pi}{3}} + f_c e^{j\frac{4\pi}{3}}\} = k(f_a + \frac{1}{2}f_b + \frac{1}{2}f_c) \quad (2.6)$$

$$f_\beta = k \operatorname{Im}\{\vec{f}_s\} = k \operatorname{Im}\{f_a + f_b e^{j\frac{2\pi}{3}} + f_c e^{j\frac{4\pi}{3}}\} = k(\frac{\sqrt{3}}{2}f_b - \frac{\sqrt{3}}{2}f_c) \quad (2.7)$$

再將電壓向量和電流向量帶入 $\vec{f}$ 中，可得

$$v_\alpha = k(v_a + \frac{1}{2}v_b + \frac{1}{2}v_c), \quad v_\beta = k(\frac{\sqrt{3}}{2}v_b - \frac{\sqrt{3}}{2}v_c) \quad (2.8)$$

$$i_\alpha = k(i_a + \frac{1}{2}i_b + \frac{1}{2}i_c), \quad i_\beta = k(\frac{\sqrt{3}}{2}i_b - \frac{\sqrt{3}}{2}i_c) \quad (2.9)$$

其中， k 為靜止三相座標與靜止兩軸座標間的轉換係數。又在三相平衡系統中，三相電流有如下關係：

$$i_a + i_b + i_c = 0 \quad (2.10)$$

由式 (2.8) 到式 (2.10)，靜止兩軸座標系統下的全瞬時功率 (Instantaneous Power) $P_{\alpha\beta}$ 可表示如下：

$$\begin{aligned}
 P_{\alpha\beta} &= v_{\alpha}i_{\alpha} + v_{\beta}i_{\beta} \\
 &= k^2 \{v_a i_a + v_b i_b + v_c i_c - \frac{1}{2}[v_a(i_b + i_c) + v_b(i_a + i_c) + v_c(i_a + i_b)]\} \\
 &= k^2 \left\{ \frac{3}{2}(v_a i_a + v_b i_b + v_c i_c) \right\} \\
 &= \frac{3}{2} k^2 P_s
 \end{aligned} \tag{2.11}$$

其中 $P_s = v_a i_a + v_b i_b + v_c i_c$ 為靜止三相座標下的全瞬時功率。本文於座標轉換公式推導的過程中取 k 值為 $\frac{2}{3}$ ，以使得整個公式的形式較為簡單。

利用三角函數的角度關係分出實部與虛部，則可以列出靜止三相至靜止兩軸座標轉換的矩陣表示如下：

$$\begin{bmatrix} f_{\alpha} \\ f_{\beta} \\ f_0 \end{bmatrix} = k \begin{bmatrix} \cos 0 & \cos(\frac{2\pi}{3}) & \cos(-\frac{2\pi}{3}) \\ \sin 0 & \sin(\frac{2\pi}{3}) & \sin(-\frac{2\pi}{3}) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} \tag{2.12}$$

其中 f_0 為零相序分量 (Zero-Sequence Component)，其與三相分量之間的關係如下：

$$f_0 = k \left\{ \frac{1}{2}(f_a + f_b + f_c) \right\} \tag{2.13}$$

零相序分量在馬達三相平衡繞組時，其值為零。在這個簡化假設條件下，再將三角函數代換出數值，可將式 (2.12) 簡化如下：

$$\begin{bmatrix} f_{\alpha} \\ f_{\beta} \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & \frac{1}{2} & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & \frac{1}{3} & \frac{1}{3} \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} \tag{2.14}$$

反向來看，靜止兩軸座標轉靜止三相座標的表示式可表示如下：

$$\begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ \frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} f_{\alpha} \\ f_{\beta} \end{bmatrix} \tag{2.15}$$

2.1.2 靜止兩軸與同步旋轉座標之間的轉換關係

如圖 2.2 所示，靜止兩軸座標 α 軸與旋轉兩軸座標 d 軸之間的夾角為 θ_e ，令 $\vec{f}_{\alpha\beta} = f_\alpha + jf_\beta$ 、 $\vec{f}_r = f_d + jf_q$ 則兩座標系之間的關係如式 (2.16) 和式 (2.17) 所示：

$$\vec{f}_r = \vec{f}_{\alpha\beta} e^{-j\theta_e} \quad (2.16)$$

$$\vec{f}_{\alpha\beta} = \vec{f}_r e^{j\theta_e} \quad (2.17)$$

展開成矩陣的形式，則兩座標系之間的轉換關係可寫為：

$$\begin{bmatrix} f_d \\ f_q \end{bmatrix} = \begin{bmatrix} \cos\theta_e & \sin\theta_e \\ -\sin\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} f_\alpha \\ f_\beta \end{bmatrix} \quad (2.18)$$

$$\begin{bmatrix} f_\alpha \\ f_\beta \end{bmatrix} = \begin{bmatrix} \cos\theta_e & -\sin\theta_e \\ \sin\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} f_d \\ f_q \end{bmatrix} \quad (2.19)$$

2.1.3 馬達定子繞組的數學模型

參看圖 2.3所示之永磁同步馬達等效電路模型示意圖，在馬達定子三相繞組為平衡的簡化假設下，三相輸入電源是處於三相平衡的狀態，故定子電壓的空間向量可表示為式 (2.20)：

$$v_s = v_a + v_b e^{j\frac{2}{3}\pi} + v_c e^{-j\frac{2}{3}\pi} \quad (2.20)$$

式 (2.20) 中的相電壓在三相座標系中的定子繞組電氣方程式可表示如下：

$$v_a = r_s i_a + \frac{d\lambda_a}{dt} \quad (2.21)$$

$$v_b = r_s i_b + \frac{d\lambda_b}{dt} \quad (2.22)$$

$$v_c = r_s i_c + \frac{d\lambda_c}{dt} \quad (2.23)$$

以矩陣方式可表示為：

$$\mathbf{V}_s = \mathbf{R}_s \mathbf{I}_s + \frac{d}{dt} \Lambda_s \quad (2.24)$$

其中：

$$\mathbf{V}_s = \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}, \quad \mathbf{R}_s = \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix}, \quad \mathbf{I}_s = \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix}$$

$$\Lambda_s = \begin{bmatrix} \lambda_a & 0 & 0 \\ 0 & \lambda_b & 0 \\ 0 & 0 & \lambda_c \end{bmatrix}$$

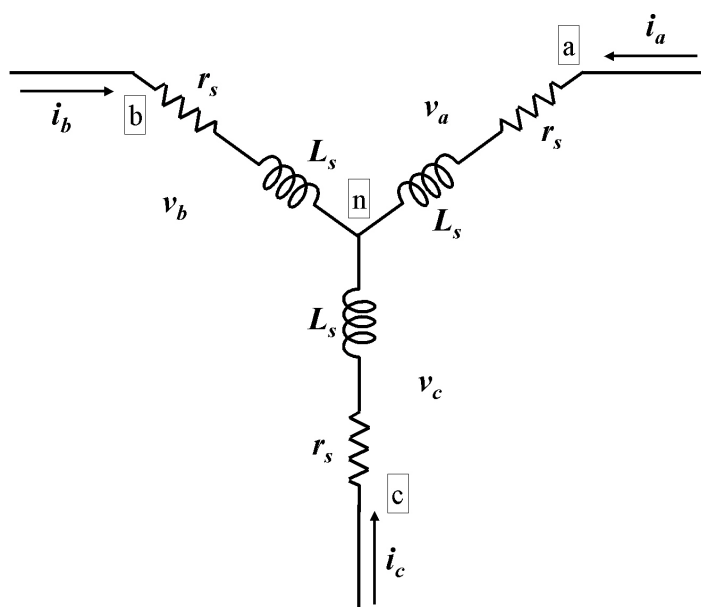


圖 2.3: 永磁式同步馬達等效電路模型示意圖

其中：

v_a ：馬達定子 a 相繞組之相電壓

v_b ：馬達定子 b 相繞組之相電壓

v_c ：馬達定子 c 相繞組之相電壓

i_a ：馬達定子 a 相繞組之相電流

i_b ：馬達定子 b 相繞組之相電流

i_c ：馬達定子 c 相繞組之相電流

r_s ：馬達定子繞組之電阻

λ_a ：通過 a 相之磁交鏈數

λ_b ：通過 b 相之磁交鏈數

λ_c ：通過 c 相之磁交鏈數

L_{ss} ：定子繞組單相的自感量

L_{ls} ：定子繞組單相的漏感量

馬達定子在 a 、 b 、 c 相的磁交鏈 λ_a 、 λ_b 、 λ_c ，與單相本身自感量以及單相與其他兩相定子與轉子之間互相感應的量有關，分別表示下式：

$$\begin{aligned}
 \lambda_a &= L_{sasa}i_a + L_{sasb}i_b + L_{sasc}i_c + \lambda_f \\
 &= L_{ss}i_a + L_{ss}i_b\cos\left(\frac{2\pi}{3}\right) + L_{ss}i_c\cos\left(\frac{4\pi}{3}\right) + L_{ls}i_a + \lambda_f\cos\theta_e \\
 &= (L_{ls} + L_{ss})i_a - \frac{1}{2}L_{ss}i_b - \frac{1}{2}L_{ss}i_c + \lambda_f\cos\theta_e
 \end{aligned} \tag{2.25}$$

$$\begin{aligned}
 \lambda_b &= L_{sbbs}i_b + L_{sabs}i_a + L_{sbbs}i_c + \lambda_f\cos\left(\theta_e - \frac{2\pi}{3}\right) \\
 &= L_{ss}i_b + L_{ss}i_c\cos\left(\frac{2\pi}{3}\right) + L_{ss}i_a\cos\left(\frac{4\pi}{3}\right) + L_{ls}i_b + \lambda_f\cos\left(\theta_e - \frac{2\pi}{3}\right) \\
 &= -\frac{1}{2}L_{ss}i_a + (L_{ls} + L_{ss})i_b - \frac{1}{2}L_{ss}i_c + \lambda_f\cos\left(\theta_e - \frac{2\pi}{3}\right)
 \end{aligned} \tag{2.26}$$

$$\begin{aligned}
 \lambda_c &= L_{scsc}i_c + L_{sasc}i_a + L_{sbbs}i_b + \lambda_f\cos\left(\theta_e + \frac{2\pi}{3}\right) \\
 &= L_{ss}i_c + L_{ss}i_a\cos\left(\frac{2\pi}{3}\right) + L_{ss}i_b\cos\left(\frac{4\pi}{3}\right) + L_{ls}i_c + \lambda_f\cos\left(\theta_e + \frac{2\pi}{3}\right) \\
 &= -\frac{1}{2}L_{ss}i_a - \frac{1}{2}L_{ss}i_b + (L_{ls} + L_{ss})i_c + \lambda_f\cos\left(\theta_e + \frac{2\pi}{3}\right)
 \end{aligned} \tag{2.27}$$

其中： λ_f 為轉子永磁鐵建立在各相定子繞組的總磁交鏈。

以矩陣形式表示如下：

$$\begin{aligned}
 \begin{bmatrix} \lambda_a \\ \lambda_b \\ \lambda_c \end{bmatrix} &= \begin{bmatrix} L_{ls} + L_{ss} & -\frac{1}{2}L_{ss} & -\frac{1}{2}L_{ss} \\ -\frac{1}{2}L_{ss} & L_{ls} + L_{ss} & -\frac{1}{2}L_{ss} \\ -\frac{1}{2}L_{ss} & -\frac{1}{2}L_{ss} & L_{ls} + L_{ss} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \\
 &+ \begin{bmatrix} \lambda_f\cos\theta_e \\ \lambda_f\cos\left(\theta_e - \frac{2\pi}{3}\right) \\ \lambda_f\cos\left(\theta_e + \frac{2\pi}{3}\right) \end{bmatrix}
 \end{aligned} \tag{2.28}$$

由於電流三相平衡的假設，將式 (2.10) 帶入可將上式簡化為

$$\begin{aligned}
 \begin{bmatrix} \lambda_a \\ \lambda_b \\ \lambda_c \end{bmatrix} &= \begin{bmatrix} L_{ls} + \frac{3}{2}L_{ss} & 0 & 0 \\ 0 & L_{ls} + \frac{3}{2}L_{ss} & 0 \\ 0 & 0 & L_{ls} + \frac{3}{2}L_{ss} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \\
 &+ \begin{bmatrix} \lambda_f\cos\theta_e \\ \lambda_f\cos\left(\theta_e - \frac{2\pi}{3}\right) \\ \lambda_f\cos\left(\theta_e + \frac{2\pi}{3}\right) \end{bmatrix}
 \end{aligned} \tag{2.29}$$

最將磁交鏈簡化為如下的矩陣簡式：

$$\Lambda_s = \mathbf{L}_s \mathbf{I}_s + \Lambda_f \quad (2.30)$$

綜合式 (2.24) 和式 (2.30)，則永磁同步馬達在靜止三相座標的定子電壓方程式以矩陣形式可表示如下：

$$\mathbf{V}_s = \mathbf{R}_s \mathbf{I}_s + \frac{d}{dt} \Lambda_s \quad (2.31)$$

$$= \mathbf{R}_s \mathbf{I}_s + \frac{d}{dt} (\mathbf{L}_s \mathbf{I}_s + \Lambda_f) \quad (2.32)$$

其中：

$$\mathbf{L}_s = \begin{bmatrix} L_{ls} + \frac{3}{2}L_{ss} & 0 & 0 \\ 0 & L_{ls} + \frac{3}{2}L_{ss} & 0 \\ 0 & 0 & L_{ls} + \frac{3}{2}L_{ss} \end{bmatrix}, \quad \Lambda_f = \begin{bmatrix} \lambda_f \cos \theta_e \\ \lambda_f \cos(\theta_e - \frac{2\pi}{3}) \\ \lambda_f \cos(\theta_e + \frac{2\pi}{3}) \end{bmatrix}$$

2.1.4 馬達轉子永磁鐵的數學模型

如前所述，爲了去除系統參數間的耦合作用，以便於控制馬達轉動，在推導轉子永磁鐵數學模型時，引入了座標轉換的觀念，將定子的靜止三相座標轉爲轉子上的同步旋轉座標，由式 (2.16) 帶入式 (2.5) 可得：

$$\begin{aligned} \vec{f}_r &= f_d + j f_q \\ &= e^{-j\theta_e} (f_\alpha + j f_\beta) \\ &= k(e^{-j\theta_e} f_a + e^{j(\frac{2\pi}{3}-\theta_e)} f_b + e^{j(\frac{4\pi}{3}-\theta_e)} f_c) \end{aligned} \quad (2.33)$$

由上式可推導出靜止三相座標轉同步旋轉座標的關係式如下：

$$\begin{bmatrix} f_d \\ f_q \\ f_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos \theta_e & \cos(\frac{2\pi}{3} - \theta_e) & \cos(\frac{4\pi}{3} - \theta_e) \\ -\sin \theta_e & \sin(\frac{2\pi}{3} - \theta_e) & \sin(\frac{4\pi}{3} - \theta_e) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} \quad (2.34)$$

寫爲矩陣簡式的形式則爲：

$$\mathbf{f}_{r0} = \mathbf{K}_s^r \mathbf{f}_s \quad (2.35)$$

其中：

$$\mathbf{f}_{r0} = \begin{bmatrix} f_d \\ f_q \\ f_0 \end{bmatrix}, \quad \mathbf{f}_s = \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix}$$

$$\mathbf{K}_s^r = \frac{2}{3} \begin{bmatrix} \cos\theta_e & \cos(\frac{2\pi}{3} - \theta_e) & \cos(\frac{4\pi}{3} - \theta_e) \\ -\sin\theta_e & \sin(\frac{2\pi}{3} - \theta_e) & \sin(\frac{4\pi}{3} - \theta_e) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix}$$

$\mathbf{K}_s^r$ 之反矩陣如下所示：

$$(\mathbf{K}_s^r)^{-1} = \begin{bmatrix} \cos\theta_e & -\sin\theta_e & 1 \\ \cos(\frac{2\pi}{3} - \theta_e) & \sin(\frac{2\pi}{3} - \theta_e) & 1 \\ \cos(\frac{4\pi}{3} - \theta_e) & \sin(\frac{4\pi}{3} - \theta_e) & 1 \end{bmatrix}$$

將式 (2.35) 做反矩陣運算，可得同步旋轉座標轉靜止三相座標的關係式如下：

$$\mathbf{f}_s = \mathbf{K}_s^{r-1} \mathbf{f}_{r0} \quad (2.36)$$

得到了靜止三相座標轉同步旋轉座標的關係式 (2.36) 後，將之代入馬達靜止三相電壓方程式 (2.31) 的電壓、電流與磁交鏈項中，可得同步旋轉軸下轉子的電壓方程式：

$$\begin{aligned} \mathbf{V}_s &= (\mathbf{K}_s^r)^{-1} \mathbf{V}_{r0} \\ &= \mathbf{R}_s (\mathbf{K}_s^r)^{-1} \mathbf{I}_{r0} + \frac{d}{dt} [(\mathbf{K}_s^r)^{-1} \Lambda_{r0}] \end{aligned} \quad (2.37)$$

將等式兩邊同乘以 $\mathbf{K}_s^r$ ，並將兩相乘的微分相拆開為兩項相加，則式 (2.37) 可整理為：

$$\begin{aligned} \mathbf{V}_{r0} &= \mathbf{R}_s \mathbf{I}_{r0} + \mathbf{K}_s^r \frac{d}{dt} [(\mathbf{K}_s^r)^{-1} \Lambda_{r0}] \\ &= \mathbf{R}_s \mathbf{I}_{r0} + \mathbf{K}_s^r \frac{d(\mathbf{K}_s^r)^{-1}}{dt} \Lambda_{r0} + \frac{d\Lambda_{r0}}{dt} \end{aligned} \quad (2.38)$$

同理，將轉換式 (2.36) 代入磁交鏈公式 (2.30) 中，可得

$$\Lambda_s = (\mathbf{K}_s^r)^{-1} \Lambda_{r0} = \mathbf{L}_s [(\mathbf{K}_s^r)^{-1} \mathbf{I}_{r0}] + \Lambda_f \quad (2.39)$$

再將等式兩邊同乘以 $\mathbf{K}_s^r$ ，並展開整理可得下式：

$$\begin{aligned}\Lambda_{r0} &= \mathbf{L}_s \mathbf{I}_{r0} + \mathbf{K}_s^r \Lambda_s \\ &= \begin{bmatrix} L_{ls} + \frac{3}{2}L_{ss} & 0 & 0 \\ 0 & L_{ls} + \frac{3}{2}L_{ss} & 0 \\ 0 & 0 & L_{ls} + \frac{3}{2}L_{ss} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix} \lambda_f \quad (2.40)\end{aligned}$$

令 $L_s = L_{ls} + \frac{3}{2}L_{ss}$ ，並將式 (2.40) 代入式 (2.38)，並展開整理可得

$$\begin{aligned}\begin{bmatrix} v_d \\ v_q \\ v_0 \end{bmatrix} &= \begin{bmatrix} r_s & 0 & 0 \\ 0 & r_s & 0 \\ 0 & 0 & r_s \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} + \begin{bmatrix} 0 & -\omega_e & 0 \\ \omega_e & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \left(\begin{bmatrix} L_s & 0 & 0 \\ 0 & L_s & 0 \\ 0 & 0 & L_s \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix} \lambda_f \right) \\ &+ \begin{bmatrix} \frac{dL_s}{dt} & 0 & 0 \\ 0 & \frac{dL_s}{dt} & 0 \\ 0 & 0 & \frac{dL_s}{dt} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} \\ &= \begin{bmatrix} r_s + \frac{dL_s}{dt} & -\omega_e L_s & 0 \\ \omega_e L_s & r_s + \frac{dL_s}{dt} & 0 \\ 0 & 0 & r_s + \frac{dL_s}{dt} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_0 \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_e \\ 0 \end{bmatrix} \lambda_f \quad (2.41)\end{aligned}$$

因此，由式 (2.41) 可整理得到永磁式同步馬達在同步旋轉座標系上之定子電壓方程式如下：

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} r_s + sL_s & -\omega_e L_s \\ \omega_e L_s & r_s + sL_s \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_e \lambda_f \end{bmatrix} \quad (2.42)$$

將電壓以電流微分形式表示，並展開移項可整理成馬達同步旋轉 d、q 軸的電流微分方程式：

$$\frac{di_d}{dt} = -\frac{r_s}{L_s} i_d + \omega_e i_q + \frac{1}{L_s} v_d \quad (2.43)$$

$$\frac{di_q}{dt} = -\frac{r_s}{L_s} i_q - \omega_e i_d + \frac{1}{L_s} v_q - \frac{1}{L_s} \omega_e \lambda_f \quad (2.44)$$

2.1.5 機械參數對應的控制模型

要將馬達機械參數引入控制架構中，首先要推導出馬達的機械動態方程式，再配合馬達轉矩方程式將控制模型的變數導入為磁場電流 (d 軸電流) 與轉矩電流 (q 軸電流)，進而推出電流控制法的向量控制模型。由於向量控制理論的控制方法與分激式直流馬達控制方法類似，都是藉由控制單軸電流的大小來達到馬達轉矩的控制，進而對轉速及角度做控制，故以分激式直流馬達機械電路示意圖 2.4 來做為控制模型推導的開始。

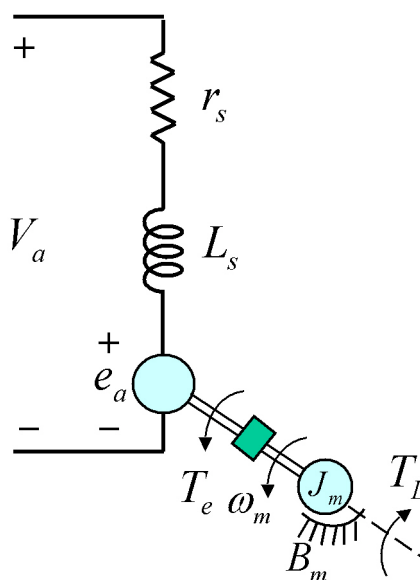


圖 2.4: 分激式直流馬達機械電路示意圖

其中：

T_L ：負載力矩

T_e ：馬達轉矩

J_m ：轉動慣量

B_m ：阻尼係數

ω_m ：轉子機械角速度

由圖 2.4，再配合馬達機械角速度與電氣角速度之間的轉換公式：

$$\omega_m = \frac{2}{P} \omega_e \quad (2.45)$$

可將馬達的機械動態方程式表示如下：

$$T_e - T_L = J_m \frac{d\omega_m}{dt} + B_m \omega_m = \frac{2}{P} (J_m \frac{d\omega_e}{dt} + B_m \omega_e) \quad (2.46)$$

其中：

P：馬達極數

而馬達轉矩可由馬達輸入輸出能量守恆推出

$$T_e \omega_m = \frac{3}{2} (v_d i_d + v_q i_q) \quad (2.47)$$

將式 (2.43) 及式 (2.44) 帶入式 (2.47) 中，就可以得到馬達轉矩方程式，顯示轉矩與 q 軸電流間為線性的關係：

$$T_e = \frac{3}{4} P \lambda_f i_q = K_T i_q \quad (2.48)$$

其中：

K_T ：轉矩常數

推導至此，結合式 (2.43)、式 (2.44)、式 (2.46) 及式 (2.48)，就可以得到永磁同步馬達經由向量控制理論推導後，轉換到同步旋轉座標下的馬達控制模型方塊圖，如圖 2.5 所示。

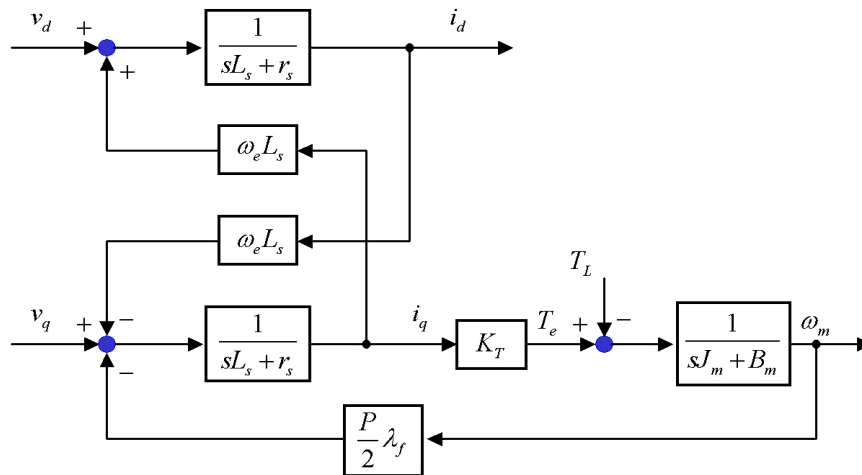


圖 2.5: 同步旋轉座標下的馬達控制模型方塊圖

2.2 交流永磁同步馬達之向量控制法則

2.2.1 交流伺服控制簡介

馬達，在人類科技進步的過程中，扮演著很重要的角色，利用線圈電流可以產生感應磁場的特性，再加上旋轉機構的設計，使得我們可以輕易的將電能轉換為機械能，應用在生活中各個地方以產出省力又實用的器具。一般馬達依輸入電源方式的不同可分為兩大類：直流馬達與交流馬達。由於直流馬達構造簡單，馬達轉速與反感應電動勢成正比，而馬達轉矩與電樞電流成正比，故只要控制馬達電樞電壓，就可以控制電樞電流，進而控制轉速及轉矩，所以直流馬達有控速簡單及定位良好的特性，這是在早期馬達發展之初，直流馬達廣受產業界應用上青睞的主要原因。不過直流馬達並非沒有缺點，由於其電刷與轉軸上的整流子在旋轉接觸時，會有放電現象而產生火花，除了會有積碳的現象，必須定期的維護保養外，也使得直流馬達無法在易燃的場合中使用，限制了其應用的範圍。

交流馬達結構上沒有電刷，所以沒有直流馬達需定期維護及使用場合限制的問題，而且結構較堅固、成本較低，故近年來在工業界中，交流馬達在各種場合中已慢慢取代了直流馬達。但在控速及定位效能上，由於交流馬達的動態微分方程式是一個非線性、耦合的向量常微分方程式，其轉矩與三相電流相關，在數學上要設計出控制器是不容易的事。傳統的交流馬達控制方法如改變輸入電源頻率，無法將轉矩與電流轉換成正比的關係，所以交流馬達在控制上不如直流馬達般容易。近年來，在交流伺服控制法則的演進上，利用座標轉換的關係，將馬達三個相差 120 度方向的三相座標轉換到兩個垂直方向的直角座標系統上，以降低方程式中的變數數量，進而推導使得轉矩與電流之間呈現正比的關係，使得交流馬達在轉速及角度的控制上得以輕易實現，近代利用此技巧發展出的控制法則有直接轉矩控制法則 (Direct torque control) 以及向量控制法則等。

直接轉矩控制主要是控制定子磁通為定值，並讓估測轉矩與命令轉矩之間的誤差儘速趨近於零，架構上只需量測定子電壓及電流訊號以估測出定子磁通及馬達轉矩，透過查表找出相對應的電壓向量值，經過變頻器輸出訊號

狀態的改變，來達到磁通和轉矩獨立控制的結果，使馬達有快速的轉矩響應，在控制架構上也只需使用一速度控制器來達成閉迴路控制，不需要電流及磁通迴路控制的架構，簡化了整個控制系統。但當馬達磁通和轉矩變化較大時，如果控制器無法縮短取樣時間，或電壓向量查表精細度不夠，會使得輸出的控制速度值有較大的變動範圍，在轉速控制上較不穩定，所以本文採用向量控制法則來作為永磁同步馬達控制晶片的控制核心。

2.2.2 向量控制法則

交流感應馬達的定子電流中，含有相當於直流馬達中激磁電流與電樞電流這兩種成分，透過座標轉換將此兩種電流成分分離成兩個垂直方向的獨立分項，在馬達的控制上便可以如直流馬達一般輕易的實現，這種化繁為簡的交流馬達控制法則就叫做向量控制法則，亦或稱為磁場導向控制法則 (Field-oriented Control)。

向量控制法則是透過二次座標轉換，將原本靜止三相座標轉換為同步旋轉座標，透過這樣的座標轉換，交流馬達中轉子電流就可以解耦合為轉子磁通和定子電流，在轉子磁通為定值的前題下，馬達的轉矩與定子電流會成正比，依據此特性就可以將互相耦合的定子與轉子分成獨立的磁通分量與轉矩分量，可分別加上電流控制器來加以控制轉矩大小，進而控制轉速大小，其電流控制方塊圖如圖 2.6 所示：

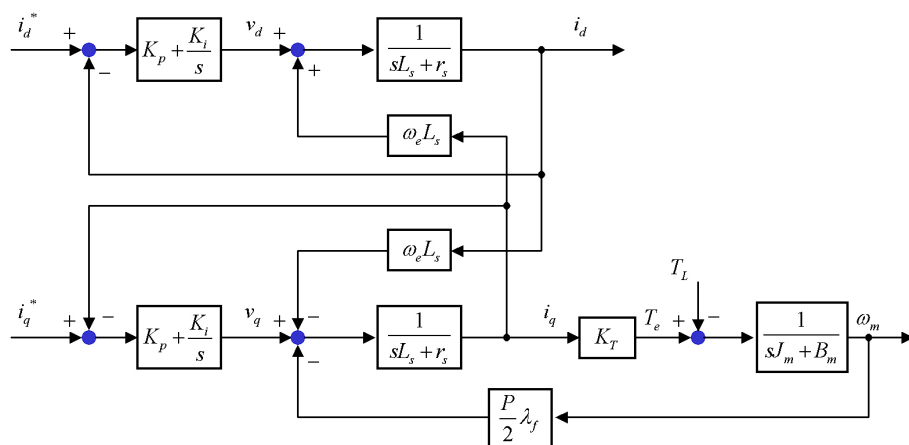


圖 2.6: 加入電流控制器之馬達控制方塊圖

根據圖 2.6 的向量控制法則之電流控制架構，為求馬達模型的線性化，在電流控制器的設計上會將磁場電流 (i_d) 的控制命令值設定為零，而轉矩電流 (i_q) 的控制命令值則依據外部速度控制迴路的輸出值給定，如果磁場電流的控制都可以維持在零，則馬達轉矩以及轉速就只受控於轉矩電流的命令值，使得整個控制架構更為簡化，而完全解耦合的 d 軸 (磁場電流) 與 q 軸 (轉矩電流) 控制方塊圖如圖 2.7 及圖 2.8 所示。

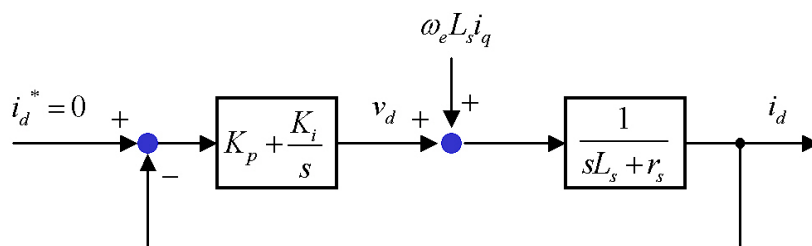


圖 2.7: 完全解耦之馬達 d 軸控制方塊圖

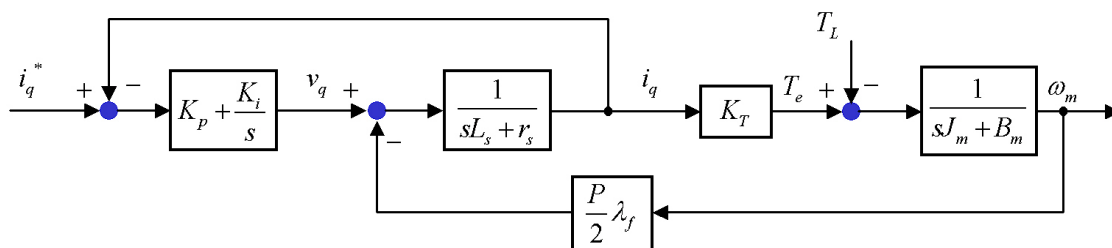


圖 2.8: 完全解耦之馬達 q 軸控制方塊圖

第三章

永磁同步馬達位置控制晶片與系統之 規劃與設計

3.1 軟體設計環境介紹



開發整個系統與晶片的過程中，會用到的軟體為 Quartus II 整合性開發軟體，以及 LabVIEW 圖控軟體。其中，Quartus II 軟體主要是用在發展 FPGA 晶片時，進行程式的撰寫、編譯，以及晶片功能的模擬驗證與下載規劃，由於其具有強大功能整合的特性，在晶片原型設計時所需作的合成與時序分析等驗證晶片效能的動作，皆可在 Quartus II 軟體中達成；此外，在 Quartus II 底下的 SOPC_Builder 軟體則可以規劃出一顆 Nios 處理器，並與其餘功能方塊作連結，使得整個設計更多元化並有更好的擴充性。而 LabVIEW 圖控軟體主要是用於當電腦端與晶片端作通訊傳輸資料時，將晶片資訊以虛擬儀器的方式在電腦螢幕上呈現，以發展出個人化的人機介面。

3.1.1 晶片設計軟體 -Quartus II

Quartus II 為 ALTERA 公司配合其 FPGA、CPLD 晶片的發展，而不斷演進的一套整合型設計軟體，這套軟體提供了 FPGA 和 CPLD 晶片有異於傳統的由上而下設計流程，以及 System-on-a-programmable-chip(SOPC) 系統層級的整合性設計環境，圖 3.1 即為 Quartus II 發展軟體的設計流程圖。

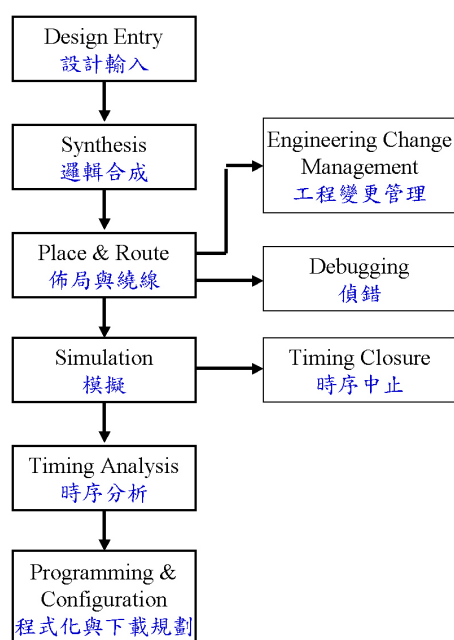


圖 3.1: Quartus II 發展軟體的設計流程圖

使用 Quartus II 軟體開發晶片的流程大致可依照圖 3.1 區分為：設計輸入、邏輯合成、佈局與繞線、模擬、時序分析、程式化與下載規劃等步驟，較詳細的軟體操作可簡述如下：

1. 建立新專題並設定所使用的 FPGA 發展板型號。
2. 進行晶片程式的撰寫。可先撰寫硬體描述語言，例如 Verilog HDL、VHDL，完成各個規劃的功能，並將之輸出為功能方塊檔，再建立最上層的方塊圖檔 (*.bdf)，並將所有模組化的功能方塊作訊號及輸入輸出的連接，完成整個晶片的設計。其中，某些常用的邏輯功能例如：乘法器、鎖相迴路，可由 Megafunction 內建的功能產生出需要的功能方塊，以節省程式開發的時間；此外，也可自行由基本邏輯閘接線成想要的功能，再輸出為功能方塊以符合模組化的設計。
3. 將功能方塊輸入或輸出腳位與 FPGA 發展板可規劃腳位或是周邊元件作設定腳位對應的動作，以便對晶片功能進行實體驗證。
4. 開始進行編譯，依序完成邏輯合成、佈局與繞線、模擬、以及時序分析的動作，並產生出可下載到 FPGA 晶片內去規劃邏輯功能的載入檔

(*.sof)，而合成出來的邏輯閘連接方式可由 RTL Viewer 來觀察，以驗證其規劃方式是否符合需求。

5. 在作 FPGA 晶片實體驗證前，可先對專題作輸入輸出訊號的波形模擬圖，以完成預先驗證的目的，同時觀察邏輯延遲的影響。
6. 波形模擬驗證無誤後，就可將程式下載至 FPGA 晶片，進行晶片內邏輯閘的規劃，並根據 FPGA 發展板上的周邊或示波器以驗證晶片功能；同時可以利用 Quartus II 軟體內的 SignalTap II 功能，以類似數位示波器的方式觀察晶片內部訊號的變化，以作為偵錯及驗證用。

圖 3.2 為 Quartus II 發展軟體的設計介面圖，上述的步驟都可在 Quartus II 軟體中的個別功能視窗中完成。

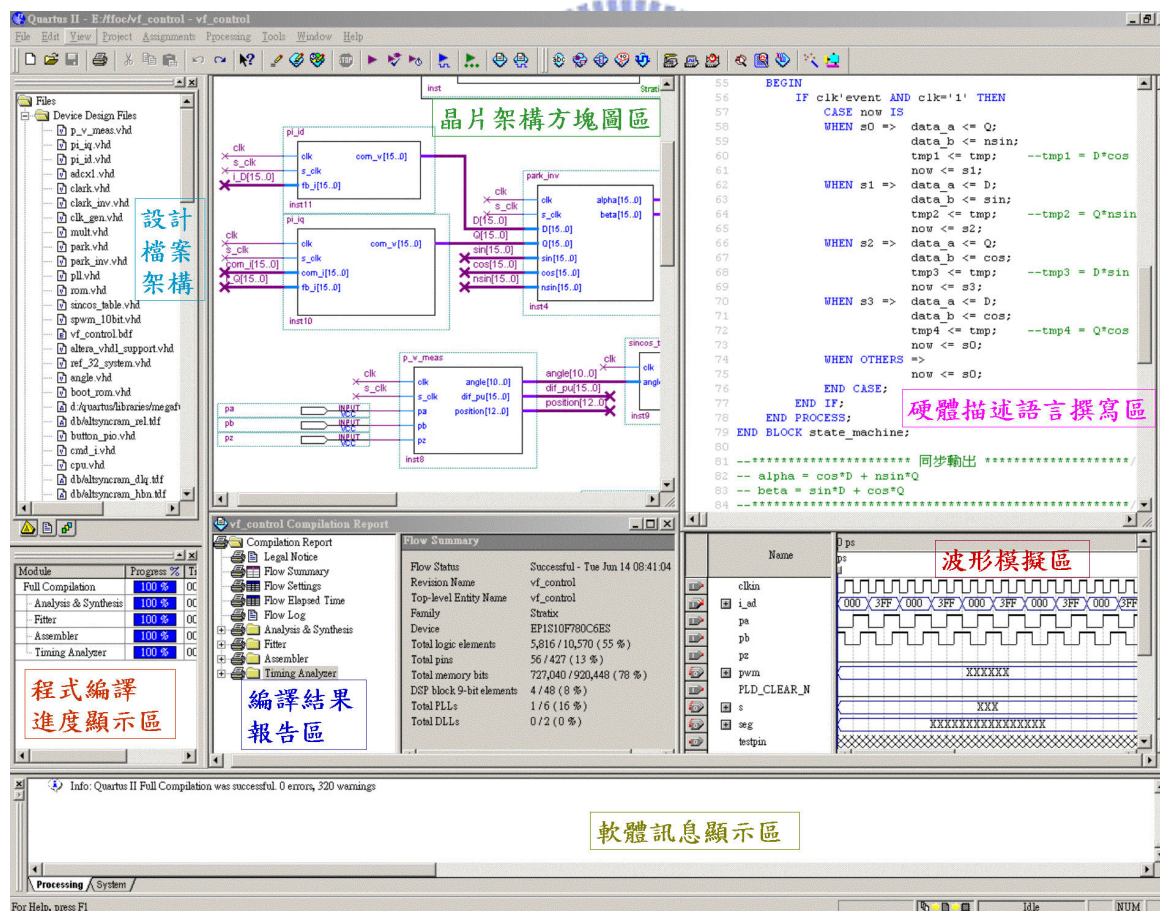


圖 3.2: Quartus II 發展軟體的設計介面圖

在軟體操作中提到的 SignalTap II 為 Quartus II 發展軟體下的一個附屬功能，主要用來可觀察當晶片在運行時，內部訊號的變化情形，圖 3.3 即為 SignalTap II 的使用環境圖。由圖可知，SignalTap II 可以自行指定取樣頻率、取樣數目，以及欲觀察的晶片內部訊號，在功能上就類似多通道的數位示波器，並且可以觀察到一般示波器無法看到的晶片內部訊號的時序圖，對於進行程式偵錯及驗證上是很有幫助的一項功能。

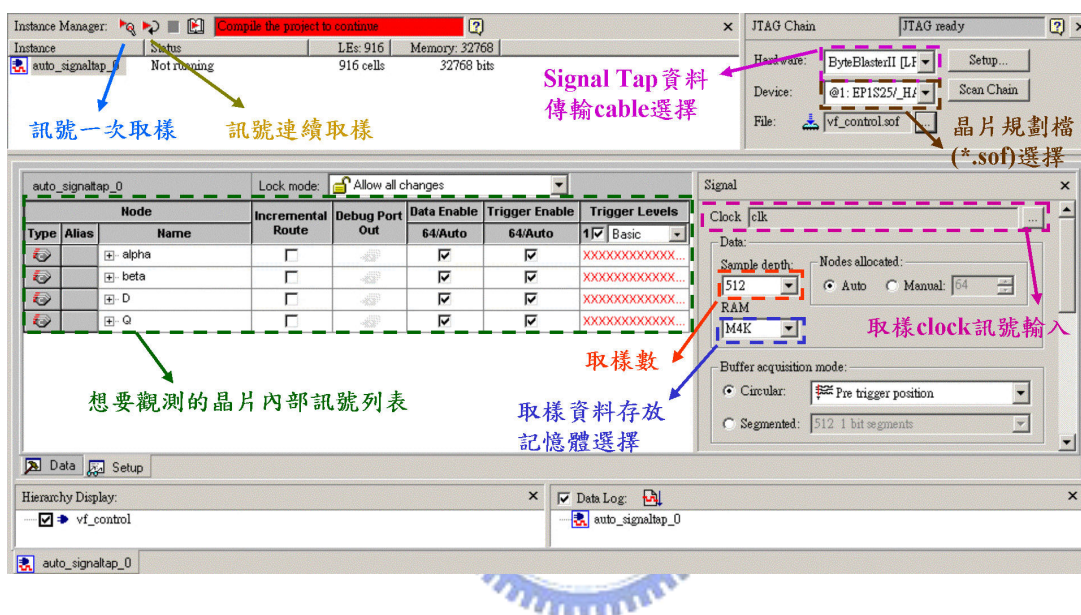


圖 3.3: SignalTap II 使用環境圖

3.1.2 Nios 處理器設計軟體 -SOPC Builder

SOPC Builder 軟體是包含在 Quartus II 發展軟體下的一項功能軟體，這是 ALTERA 公司為了產生出 Nios 處理器，並結合數位 IC 功能方塊於同一顆 FPGA 晶片所推出的軟體。就如同載入一顆 ARM 處理器的 IP 於 FPGA 晶片中一樣，利用 SOPC Builder 這套軟體可以在 Quartus II 晶片功能方塊設計環境下規劃出符合需求的 Nios 處理器，並置入設計專題中。

SOPC Builder 設定畫面如圖 3.4 所示，左邊視窗中為可以規劃至 Nios 處理器中的元件功能及設定，例如：處理器位元數架構的選擇、RAM 及 ROM 的容量大小、Timer 中斷時間的設定、UART 鮑率和同位元檢查設定、Ethernet 功能、Programmable I/O Pin 的設定等，都可以依照設計者的需求來做最合適

的設計，以作最有效的晶片面積利用。當選擇好所需的元件時，右邊視窗中會一一列出所要建立的元件，在此可以改變各元件的名稱、所配置的記憶體空間以及 IRQ 值，以確定中斷優先處理順序，最後設定好處理器執行程式載入時所存放的記憶體位置，即可產生出自行規劃的 Nios 處理器，並與其餘數位 IC 功能方塊進行資料的連結。

當包含 Nios 處理器的 FPGA 晶片設計完成，並透過 ALTERA 公司的傳輸介面 Byteblaster 載入至 FPGA 晶片後，利用 Nios SDK Shell 這套仿 Linux 作業系統的軟體，可以對撰寫完成的 Nios 處理器要執行的 C 語言程式進行編譯，並透過 RS232 介面載入至 FPGA 晶片內的 Nios 處理器所規劃的記憶體中，驅使處理器開始動作。

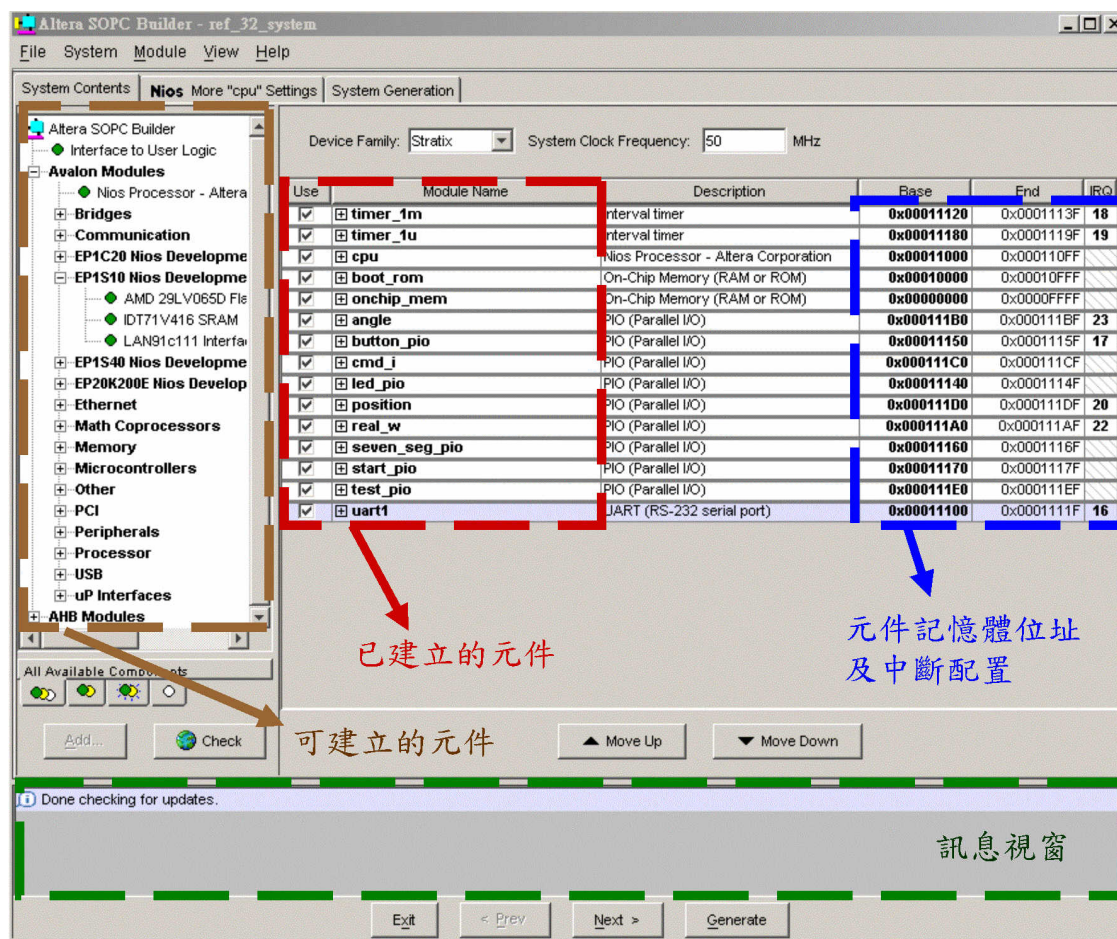


圖 3.4: SOPC_Builder-Nios 處理器設計介面圖

3.1.3 人機介面設計軟體 -LabVIEW

在人機介面的程式撰寫上，是採用 National Instruments 公司的 LabVIEW 軟體，LabVIEW 是為 Laboratory Virtual Instrument Engineering Workbench 的簡稱，因為擁有虛擬儀器的功能，可將虛擬控制開關、選單，或數值、圖形顯示屏幕直接建立於電腦視窗上，以代替實體監控儀器制式化的功能，故在業界常被拿來設計出符合公司或產品風格的監控人機介面。

其設計介面如圖 3.5 所示。軟體內建了許多儀控圖表及開關，可從 Control bar 中呼叫出來，讓程式設計者可以很輕易的以圖形化的介面建立多樣化的虛擬儀控介面。左邊視窗為儀控配置板視窗 (Panel)，所有想要建立的控制開關、參數設定，變數輸入、文字或圖形輸出介面都是在此視窗建造出虛擬的儀控板，經過設計者編排後構成該專題的人機介面部分；右邊視窗為程式方塊圖視窗 (Diagram)，每個儀控元件都會有相對應的輸入輸出埠於程式方塊圖中，而該專題中的程式撰寫部分即在此視窗完成。在程式方塊圖中可以做圖形式的程式撰寫，只要呼叫 Function bar 中的各種運算方塊並作訊號連接的動作，即可建立出想要的程式，而且可以將常用的小程式檔案模組化成獨立的功能方塊，方便於其他程式中呼叫應用，也可增加程式的可讀性。

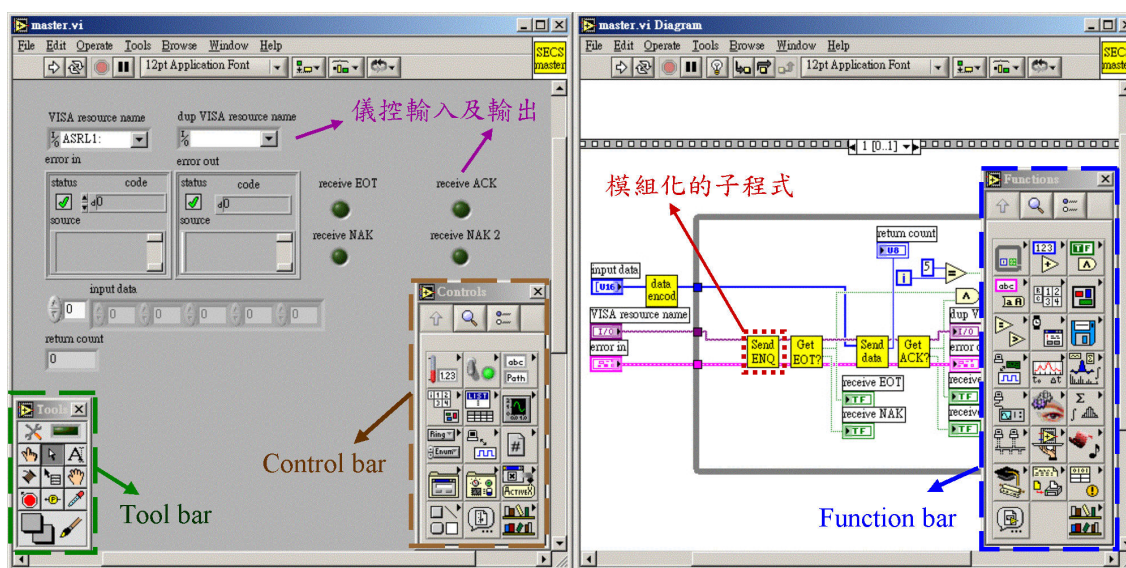


圖 3.5: LabVIEW 軟體的設計介面圖

3.2 數值系統及 Q 值轉換

在規劃 FPGA 晶片設計之初，數值系統的制定對整個晶片設計來說是很重要的。晶片內部資料型態的不同對於晶片效能與面積有著密不可分的關係。資料型態的位元數較多，在量化過程以及作數學運算時所造成的誤差就會比較小，可以有較精準的運算數值結果以及較好的晶片性能，相對來說，使用位元數較少的資料型態雖然運算精準度比較低，但所佔用的晶片面積卻比使用位元數較高資料型態的晶片來得小。如何在系統精密度以及晶片面積使用大小上去做一個平衡，對設計者來說是很重要的一項課題。

本文所使用的晶片為 ALTERA 公司出的 Stratix EP1S10F780C6 晶片，該晶片含有 10570 個邏輯元素 (Logic Elements, LEs)，扣除載入一顆具有基本功能的 Nios 處理器約 3000 個邏輯元素，所剩下的邏輯元素數目足夠建立一套 32 位元的交流馬達向量控制系統，但考慮到現階段應用面上，如果可以使用更少的晶片面積，也就是只需要一顆小面積的 IC，就可以達到控制馬達的能力，而且效能在理想範圍內，會更符合現在設計趨於微小化的趨勢，也是給設計者的一個挑戰，本論文在上述因素以及晶片效能不能太差的條件下，規劃出以 16 位元為主的晶片數值系統，補強了 12 位元數值系統精確度不夠的情形，也不像 32 位元數值系統一樣佔用掉龐大的晶片面積，就可以達到理想的精準度。故在設計整個晶片功能時，皆以帶正負號 2' 補數的 16 位元數值系統來作為基本的資料型態，以用來處理正負訊號的數值運算以及各功能方塊圖的資料連接。此外，為了補強數值運算的精準度，在運算時引入了正規化的觀念，將運算中會用到具有物理意義的數值都做正規化到標么值的動作，如此一來，運算的觀念上會由整數轉為小數，由數位量化所造成的誤差就會減小，藉以增加整個晶片運算結果的精準度。表 3.1 為本設計晶片中具有物理意義數值的標么值。

表 3.1: 馬達控制系統數值標么值對照表

數值名稱	電壓	電流	轉速
標么值	90V	5A	420rad/s

一般在 FPGA 數位晶片中作數值處理時，位元數只能表達到整數部分，運算也只限於整數間的運算，當引入正規化的觀念後，小數的運算便成了重點，這時就必須引入 Q 格式來作為數值轉換的介面，本文所採用的資料型態為 Q14 格式，可由圖 3.6 看出 Q14 所代表的意思，就如同在第 14 個位元及第 15 個位元間插入一個小數點，小數點之前的位元數以二的倍率遞增，小數點之後的位元數以二分之一的倍率遞減，以此方式來表示小數並對其作算數運算。

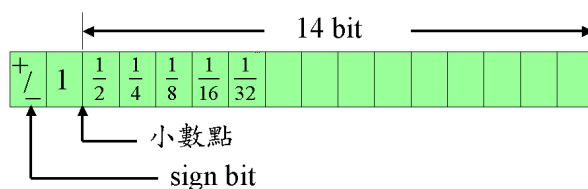


圖 3.6: Q14 格式數值定義

數值的最高位元 (most-significant-bit, MSB) 視為有號數 (sign bit)，以 Q14 格式來看，可以表示的最大正數 (0x7FFF) 為 1.99993896，而最小負數 (0x8000) 為 -2.0，與 Q15 格式比較，可表示最大正數為 0.99996948，最小負數為 -1.0，故增加 Q 值雖然可以增加精準度，但卻降低了可表示的數值範圍，表 3.2 為幾種 Q 格式所表現的範圍值。本實驗的晶片規劃上是以 Q14 格式為主，主要是其可表示的數值範圍超過 ± 1 ，表示實際的物理值範圍可超過標么值，使得晶片的適用範圍更為彈性化，而又不至於因數值運算而喪失太多精度。

表 3.2: 不同 Q 格式可表示的範圍值表

十六進制	Q15 十進制	Q14 十進制	Q0 十進制
7FFF	0.99996948	1.99993896	32767
3FFF	0.49996948	0.99993896	16383
1FFF	0.24996948	0.49993896	8191
E000	-0.25000000	-0.50000000	-8192
C000	-0.50000000	-1.00000000	-16384
8000	-1.00000000	-2.00000000	-32768

3.3 晶片功能整體架構圖

永磁同步馬達位置控制晶片的設計架構圖如圖 3.7 所示，由圖可以看到，控制馬達所需的功能模組皆規劃在同一顆 FPGA 晶片中，而依據各功能模組產生方式的不同，可將功能模組大致區分為包含在數位 IC 晶片中，以硬體描述語言撰寫而成的模組，以及包含在 Nios 處理器中，由 C 語言撰寫而成的模組。

在數位 IC 晶片中的模組有 A/D 回授處理電路、編碼器回授解碼電路、座標轉換所需用到的靜止三相與靜止兩軸間的座標轉換、靜止兩軸與同步旋轉間的座標轉換以及正餘弦函數查表、正弦波脈寬調變和電流控制器等模組，在功能介紹上是以功能規劃圖來展示各個功能方塊運作方式；而在 Nios 處理器中的模組則包含有速度控制器、位置控制器以及通訊程式，在功能介紹上是以程式流程圖來說明各功能模組的運作方式。

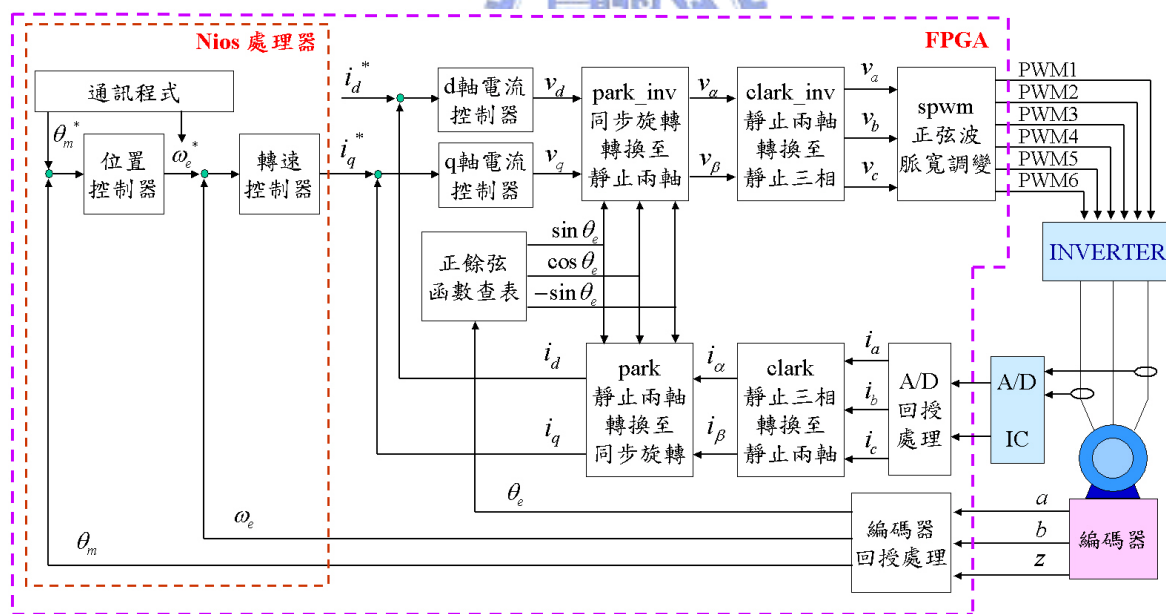


圖 3.7: 永磁同步馬達位置控制晶片設計架構圖

在晶片中各功能方塊與控制訊號間的關係可看圖 3.7 略述如下：同步旋轉軸下的電壓控制值 v_d 及 v_q 會進入同步旋轉座標轉靜止兩軸座標的功能模組中，轉換成為靜止兩軸的控制電壓值 v_α 及 v_β ，再進入靜止兩軸座標轉靜止三相座標的功能模組中，轉換成為靜止三相的控制電壓值 v_a 、 v_b 及 v_c ，而此三相弦波電壓會進入正弦波脈寬調變功能模組中，將三相訊號轉為六橋的 PWM 訊號，以作為馬達驅動的輸出訊號，此 PWM 訊號會經由外部的變頻器轉換為馬達的三相端電壓值當作馬達的三相輸入，以驅使馬達轉動。同時，外部電路的電流感測器會將其中兩相電流訊號透過類比轉數位晶片將其值回傳至晶片中，並透過 A/D 回授處理功能模組將回授的電流訊號順利的抓取並還原成三相電流回授訊號 i_a 、 i_b 及 i_c ，此訊號會經過靜止三相座標轉靜止兩軸座標的功能模組，將三相電流回授訊號轉為靜止兩軸上的電流回授訊號 i_α 及 i_β ，再經過靜止兩軸座標轉同步旋轉座標的功能模組，轉換為同步旋轉座標上的電流回授訊號值 i_d 及 i_q ，以分別進入磁場電流控制器 (d 軸電流控制器) 以及轉矩電流控制器 (q 軸電流控制器) 中來進行電流的控制，並輸出電壓控制值以便進行馬達的控制。

在馬達轉動的同時，馬達上的編碼器不斷的產生出 a、b、z 三相回授訊號，並進入編碼器回授處理功能模組中，以推算出馬達的轉速 ω_e 、電氣角度 θ_e 以及機械角度 θ_m ，其中電氣角會回授到正餘弦函數查表功能模組中，依據當時的電氣角度查出正弦函數值 $\sin\theta_e$ 、餘弦函數值 $\cos\theta_e$ 以及負正弦函數值 $-\sin\theta_e$ 以供給靜止兩軸與同步旋轉間座標轉換用，而馬達轉速及機械角度則是分別回授到 Nios 處理器中的轉速控制器功能模組以及角度控制器功能模組，配合外界 PC 端經由通訊程式功能模組輸入的轉速命令值 ω_e^* 及角度命令值 θ_m^* 來進行馬達的速度及位置控制，以完成整個馬達位置控制晶片的功能。

3.4 回授訊號處理

永磁同步馬達的向量控制屬於閉迴路控制法，可以分為三個層級的閉迴路：電流控制迴路、速度控制迴路以及位置控制迴路。在閉迴路的控制法則下，必須有檢測器將回授的訊號檢測出來，並傳回晶片中作閉迴路控制，其中電流控制迴路使用電流感測器將相電流的大小及方向感應出正負電壓值，經由外部電路中的 A/D 轉換電路將電壓轉換為 A/D IC 可讀取的範圍值，電壓類比訊號送到 A/D IC 轉為數位訊號後，再送回到晶片內的電流回授處理電路做三相電流訊號還原的動作，其處理流程及訊號的改變如圖 3.8 所示；而速度控制迴路及位置控制迴路所需的回授訊號主要是依據馬達上的光編碼器 (Encoder) 產生的 A、B、Z 三相訊號，傳到晶片內計算成轉速及角度訊號，再回授到控制器中做速度及位置的閉迴路控制。

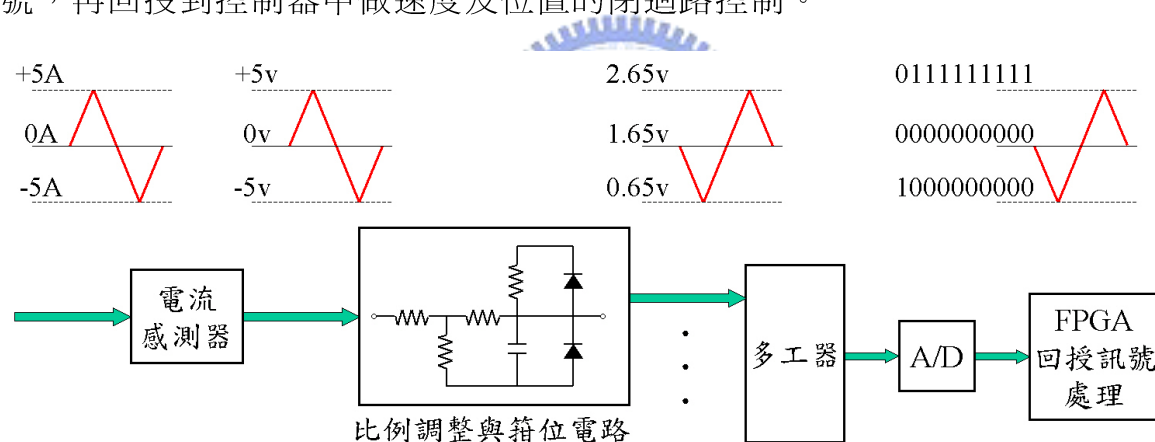


圖 3.8: 電流回授訊號處理流程圖

3.4.1 電流回授處理電路

在電流控制迴路中，必須提供回授三相電流訊號，經由座標轉換為同步旋轉 d-q 軸座標下的電流訊號，再進入電流控制器中做閉迴路控制。回授的電流訊號所經過的流程如圖 3.8 所示，相電流經過電流感測器後，會將正負 5 安培的電流線性的轉為正負 4 伏特的電壓，經過放大電路轉為正負 5 伏特的電壓作為統一的回授訊號輸出，由於本實驗所使用的 A/D IC 類比輸入峰對峰值為 2 伏特，而外部電路設定的 A/D IC 比較準位為 1.65 伏特，所以回授

訊號先經過分壓電路將電壓振幅由 10 伏特轉為 2 伏特，再經過箝位電路將中心準位拉至 1.65 伏特，以符合 A/D IC 的類比輸入要求。另外在硬體的設計上，為了節省花費在 A/D IC 的成本，回授電流只取其中兩相電流，並進入一多工器，利用快速分時取樣的方式將兩相電流透過 A/D IC 轉為 10 位元的數位訊號進入 FPGA 晶片中，利用三相電流平衡的假設條件求出第三相電流，至此完成電流回授處理電路。

在晶片內部，處理電流回授訊號的功能規劃如圖 3.9 所示，狀態機的狀態在 FIU 及 FIW 之間輪流切換，當狀態在 FIU 時，晶片會輸出選擇訊號給多工器，讓 U 相電流訊號通過多工器送到 A/D IC，而當狀態在 FIW 時，晶片會輸出選擇訊號給多工器，讓 W 相電流訊號通過多工器送到 A/D IC，如此一來，A/D IC 就會以狀態機的切換頻率輪流將 U 相及 W 相電流類比訊號轉換為數位訊號。此外，在 A/D IC 輸出訊號擷取成 U 相及 W 相電流數位訊號的功能實現上：當狀態為 FIU 時，會經過一小段延遲，等到 A/D IC 輸出穩定後，再將 A/D IC 輸出值紀錄在 U 相電流數位訊號暫存器中；同理，當狀態為 FIW 時，會將穩定後的 A/D IC 輸出值紀錄在 W 相電流數位訊號暫存器中。最後，利用三相電流平衡的假設條件，將 V 相訊號推算出來，以完成三相電流回授訊號處理的動作。

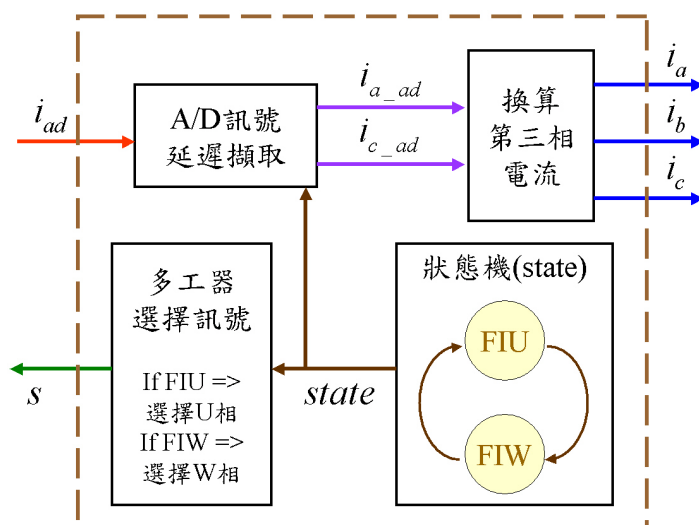


圖 3.9: 電流回授訊號處理晶片功能規劃圖

3.4.2 編碼器回授解碼電路

在永磁同步馬達向量控制中，爲了簡化控制器的設計，使用座標轉換來減少控制參數的維度及相依性，因此需要編碼器量測出轉子的位置，以提供座標轉換所需的電氣角度，而速度控制器以及位置控制器的回授訊號來源，亦需從馬達編碼器回授的訊號處理而得。

編碼器的檢測方式有利用光學式、磁式、接觸式或接近式的感測元件來實現，而依其設計結構與編碼方式又可分爲絕對型編碼器與增量型編碼器，本實驗使用的永磁同步馬達帶有的編碼器爲光學式正交增量型編碼器 (Quadrature Increment Encoder)，其結構如圖 3.9 所示，圓盤外圈佈有 2000 個等距離的透明窗口，而內圈則僅有一個透明窗口，A、B 兩相的光感測器以相距半個窗口寬的距離固定於圓盤外圈窗口轉動的路徑上，以對外圈的窗口做出光感應的動作，而 Z 相的光檢測器則置於圓盤內圈窗口轉動的路徑上，主要是對內圈的窗口做出光感應的動作。三個光檢測器產生的 A、B、Z 三相訊號，經由晶片做訊號處理成正交編碼器脈波 (Quadrature Encoder Pulse, QEP)，即可推算得出轉子的電氣角度、機械角度以及馬達的轉速。

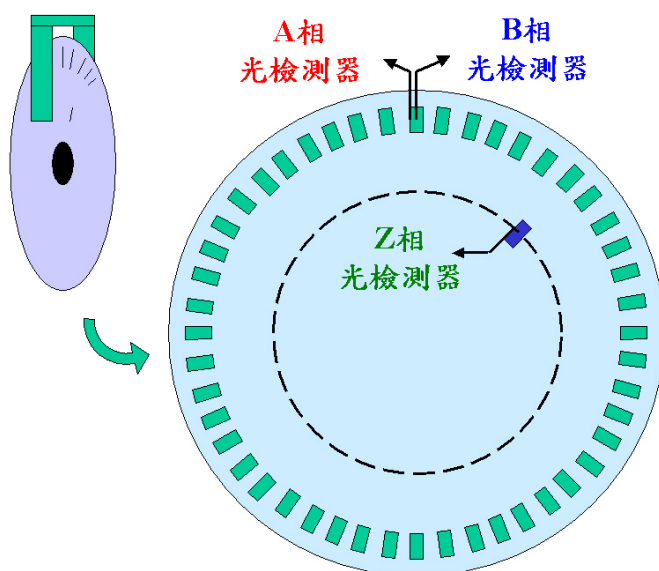


圖 3.10: 光編碼器結構圖

光編碼器回傳 A、B、Z 三相訊號經過計算後，可以推出馬達角度與轉速，其原理可由圖 3.11 中的訊號變化來解釋：當馬達旋轉時，帶動圓盤窗口不斷的透光與遮斷光感測器以產出 A、B 兩個相位差 90° 的訊號，偵測此兩相訊號之間相位的領先或落後可判斷出馬達的正反轉，另將 A、B 二相訊號分別做上、下微分，並將訊號做聯集，即可得到四倍頻訊號。

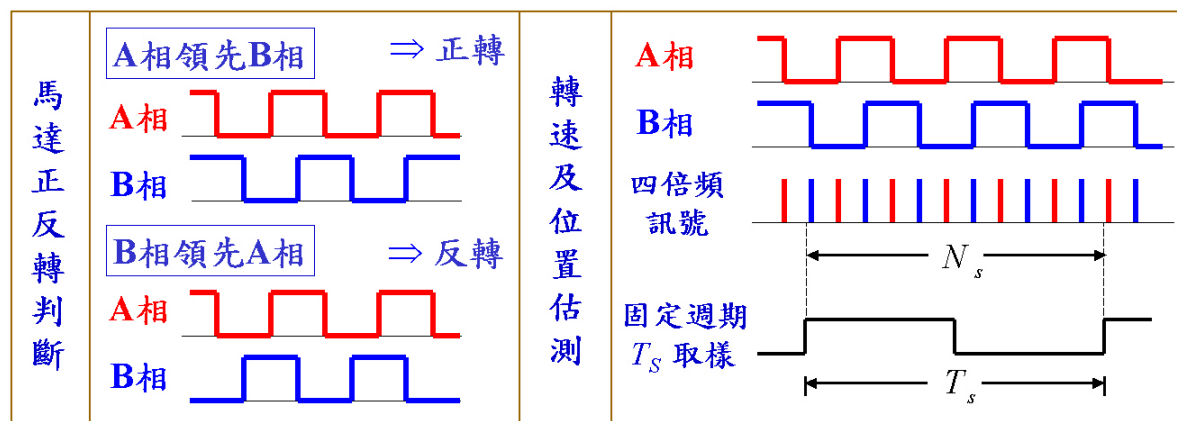


圖 3.11: 光編碼器輸出推算馬達角度、轉速訊號圖

當得知了馬達正反轉及四倍頻訊號，馬達角度就可以如下方式計算而得：每當偵測到四倍頻訊號脈波時，就判斷馬達的正反轉，當馬達判斷為正轉時，角度暫存器就向上計數，反之當馬達判斷為反轉時，角度暫存器就向下計數，如此即時的循環計數四倍頻訊號脈波即可計數出馬達的相對角度，而絕對角度定位則是透過 Z 相觸發訊號的偵測完成，每當馬達轉完一圈，Z 相訊號會產生一個脈波，當一偵測到此脈波時，就將角度暫存器強制寫入一定值，如此一來馬達每轉一圈，角度暫存器就會有一次絕對定位的動作，以避免角度計數錯誤的累積誤差造成馬達角度的估測錯誤。

而馬達轉速的估測則是利用固定周期計數四倍頻脈波數目的技巧來達成，如圖 3.11 右下方所示，在 T_s 的取樣時間中，計數四倍頻訊號的脈波數為 N_s ，依照此方式可以計算出馬達轉速 ω_r ，公式如下：

$$\omega_r = \frac{2\pi \cdot N_s}{4N_p \cdot T_s} (\text{rad/s}) \quad (3.1)$$

其中 N_p 為編碼器窗口解析度，也就是馬達轉一圈所能產生的方波數。

編碼器回授解碼電路晶片功能規劃如圖 3.12 所示，A、B、Z 三相訊號先分別經過數位濾波器，經濾波處理後的 pha、phb 訊號先經過四倍頻訊號處理，抓取其上緣及下緣觸發訊號可得四倍頻訊號 pls，並判斷產出正反轉旗標 dir，最後再經過速度估測及位置計數電路，處理成馬達轉速 dif_pu 及角度 angle 訊號，以作為編碼器回授解碼電路的輸出訊號。

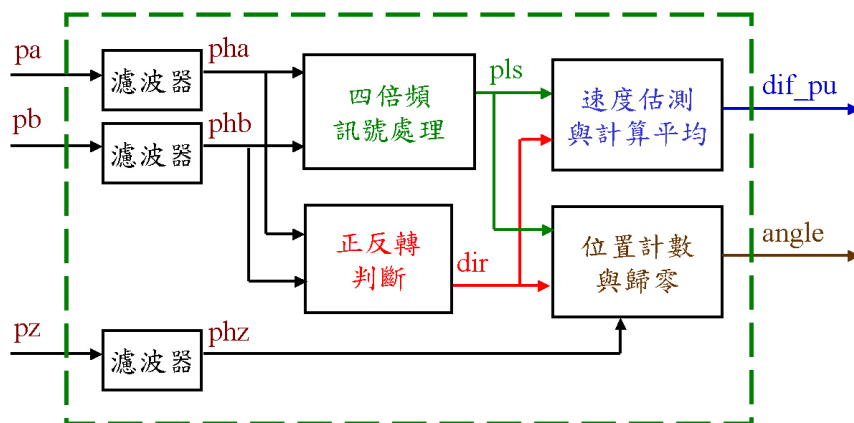


圖 3.12: 編碼器回授解碼電路晶片功能規劃圖

由於計數器對於雜訊的干擾相當敏感，故在 A、B 相回授訊號進入四倍頻解碼電路前，會先經過數位濾波器做處理，其電路架構如圖 3.13 所示，由三個 D 型正反器作為暫存器，並利用 RS 正反器做邏輯處理，用以濾除訊號變化的邊緣雜訊以及穩態雜訊，以回復正確的 A、B、Z 相回授訊號。選用三個 D 型正反器來做處理的目的為，擁有足夠的延遲訊號資訊來完成濾波的動作以及避免濾波處理時間太久造成的延遲。

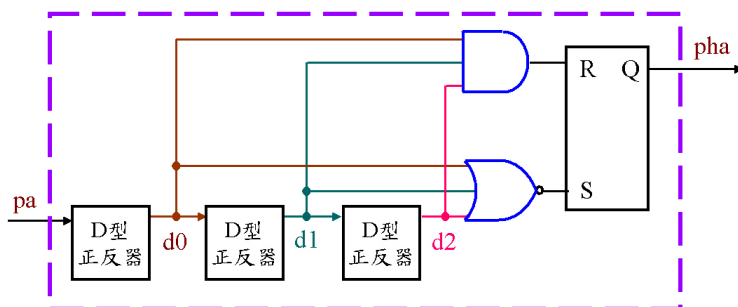


圖 3.13: 編碼器回授訊號濾波器功能規劃圖

3.5 座標轉換

爲了實現向量控制理論，座標轉換佔了很重要的地位，在晶片設計實現上包含了靜止三相座標轉靜止兩軸座標 (*clark* 模組)、靜止兩軸座標轉靜止三相座標 (*clark_inv* 模組)、靜止兩軸座標轉同步旋轉座標 (*park* 模組)、同步旋轉座標轉靜止兩軸座標 (*park_inv* 模組)、以及座標轉換會用到的正餘弦函數查表 (*sincos_table* 模組、*rom* 模組)。

3.5.1 正餘弦函數查表

在靜止兩軸與同步旋轉座標轉換時，相乘項中會出現馬達旋轉電氣角 θ_e 的正餘弦函數值，其中 θ_e 可隨著馬達的旋轉而由編碼器回授解碼電路計算而得，此時再透過正餘弦函數查表即可得到 $\sin\theta_e$ 、 $\cos\theta_e$ 及 $-\sin\theta_e$ 項，以完成靜止兩軸與同步旋轉座標轉換的電路。

本實驗系統所採用的馬達極數爲四極，代表馬達轉一圈時可得 720° 的電氣角變化，而編碼器的解析度爲 2000 個脈衝，經過編碼器回授解碼模組中的四倍頻解碼電路後，可得 8000 個脈衝的解析度，故可得電氣角從 0° 至 360° 的變化會經過 4000 個脈衝。若在電氣角 360° 的變化範圍中建立 2000 筆的正弦函數資料，代表四倍頻脈衝中，每兩個脈衝就會有一相對應的正弦函數值可經由查表獲得，由此可知每兩筆正弦函數值間的電氣角解析度爲 $360^\circ/2000 = 0.18^\circ$ 。

在建立正弦函數值表的實現上，先利用 Matlab 建立出 2000 筆 16bit 的正弦函數表，存於記憶體初始檔 *.mif(Memory Initialization File) 中，記憶體初始檔的內容如圖 3.14 所示，之後利用 Quartus II 軟體中的 Megafunction 建立一顆唯讀記憶體 (ROM)，並將該記憶體初始檔引入其中即完成正弦函數值表，其產出的方塊圖如圖 3.15 所示。其中輸入埠 clock 爲一查表觸發訊號，當正緣觸發後查表功能方塊就會依照輸入的位址去找出相對應的值並作輸出，而 11bit 的 address 輸入位址訊號符合了 2000 筆資料量的大小，16bit 的正弦函數值輸出訊號 q 也符合了整個晶片帶正負號 2^7 補數的 16 位元數值系統的規格。

	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+10	+11	+12	+13	+14	+15	+16	+17	+18	+19	+20	+21	+22	+23
0	0000	0003	0066	009A	00CD	0101	0134	0168	019B	01CF	0202	0236	0269	029C	02D0	0303	0337	036A	039D	03D1	0404	0438	046B	049E
24	04D2	0505	0538	056C	059F	0602	0605	0638	066C	069F	06D2	0705	0738	076C	079F	07D2	0805	0838	086B	089E	08D1	0904	0937	096A
48	09D0	09D0	0A03	0A35	0A68	0A9C	0ABE	0B00	0B33	0B66	0B98	0BCB	0BF6	0C30	0C63	0C95	0CC8	0CFA	0D2C	0D5F	0D91	0DC3	0DF6	0E28
72	0E5A	0EBD	0EBE	0F0E	0F22	0F54	0F86	0FBB	0FEA	1011	104E	107F	10B1	10E3	1114	1146	1178	11A9	11DA	1202	123D	126F	12A0	12D1
96	1302	1333	1364	1395	13C2	13F7	1428	1459	148A	14BB	14EB	151C	154C	157D	15AD	15DE	160E	163E	166F	169F	16CF	16FF	172F	175F
120	178F	17BF	17EE	181E	184E	187F	18AD	18DC	190C	193B	198A	199A	19C9	19F8	1A7A	1A5E	1A85	1AB3	1AE2	1B11	1B3F	1B6E	1B9C	1BCB
144	1BF9	11C2	1C56	1C84	1CB2	1CE0	1D0E	1D3C	1D69	1D9F	1DC5	1DF2	1E20	1E4A	1E7A	1EA7	1ED5	1F0F	1F2F	1F5C	1F88	1FB5	1FE2	200E
168	203B	2067	2094	20C0	20EC	2118	2144	2170	219C	21C8	21F3	221F	224A	2276	22A1	22CC	22F8	2323	234E	2379	23A3	23C5	23F9	2423
192	244E	2478	24A2	24C2	24F6	2520	254A	2574	259E	25C7	25F1	261A	2644	266D	2696	26BF	2711	2739	2762	278B	27BC	27D8	27DB	2803
216	282C	2854	287C	28A3	28CB	28F3	291A	2942	2969	2990	29B7	29D0	2A05	2A2C	2A52	2A79	2A9F	2AC6	2AEC	2B12	2B38	2B5E	2B84	2BA4
240	2BCF	2B5F	2C1A	2C3F	2C6A	2C89	2CAE	2C93	2D7C	2D10	2D41	2D65	2D89	2DAD	2D01	2D7F	2E19	2E3D	2E60	2E84	2E9A	2EED	2F10	2F10
264	2F33	2F56	2F78	2F9B	2FBD	2FDF	3001	3023	3045	3067	3089	30A4	30CB	30ED	310E	312F	3150	3170	3191	31B1	31D2	31F2	3212	3232
288	3252	3272	3291	32B1	32D0	32EF	330F	332E	334C	336B	338A	33A8	33C6	33E5	3403	3421	343E	345C	347A	3497	34B4	34D1	34EE	350E
312	3528	3545	3561	357D	359A	35EB	35D2	35ED	3609	362A	3640	365B	367E	3691	36AC	36C7	36E1	36FC	3716	3730	374A	3764	377E	379E
336	37B1	37CA	37E3	37FC	3815	382E	3846	385F	3877	388F	38A7	38BF	38D7	38EE	3906	391D	3934	394B	3962	3979	398F	39A4	39BC	39D7
360	39E8	39FA	3A14	3A29	3A34	3A5A	3A69	3A7E	3A93	3AA7	3ABC	3A40	3A5F	3A69	3B0D	3B20	3B34	3B47	3B5B	3B7E	3B81	3B94	3BA7	3BB9
384	3BCC	3BDE	3BDF	3C02	3C14	3C25	3C37	3C48	3C59	3C6B	3C7B	3C8C	3C9D	3CAD	3CB0	3CCE	3CDE	3CEB	3CFD	3D00	3D1C	3D2B	3D3A	3D49
408	3D58	3D67	3D75	3D83	3D91	3D9F	3DAD	3DB8	3DC8	3DE6	3DE3	3DF0	3DFD	3E09	3E1D	3E32	3E2F	3E3B	3E47	3E53	3E5E	3E6A	3E75	3E80
432	3EB8	3E96	3EA1	3EAB	3EB5	3EC0	3ECA	3ED4	3EDD	3EE7	3EF0	3EFA	3F03	3F3C	3F14	3F12	3F25	3F32	3F36	3F3E	3F4E	3F40	3F55	3F5C
456	3F63	3F6A	3F71	3F78	3F7E	3F85	3F8B	3F91	3F97	3F9D	3FA2	3FA8	3FAD	3FB2	3FB7	3FBF	3FC3	3FC5	3FC9	3FCF	3FD0	3FD5	3FD8	3FDC
480	3FDF	3FE2	3FE5	3FE8	3FEB	3FED	3FF0	3FF2	3FF4	3FF6	3FF7	3FF9	3FFA	3FFC	3FFD	3FFD	3FFE	3FFF	3FFF	3FFF	3FFF	4000	3FFF	3FFF
504	3FFE	3FFC	3FFD	3FFC	3FFA	3FF9	3FF7	3FF6	3FF4	3FF2	3FF0	3FFC	3FFB	3FF8	3FE5	3FE2	3FD5	3FD3	3FD8	3FD5	3FD1	3FCF	3FC9	3FC5
528	3FC0	3FBD	3FB7	3FB2	3FAD	3FA8	3FA2	3F9D	3F97	3F91	3F8B	3F85	3F7E	3F78	3F71	3F6A	3F63	3F5C	3F5D	3F50	3F4D	3F46	3F3E	3F2E
552	3F25	3F12	3F14	3F0C	3F03	3EFA	3EF0	3EE7	3EDD	3EDA	3ECA	3EC0	3EB5	3EAB	3EA1	3E96	3E8B	3E80	3E75	3E6A	3E5E	3E53	3E47	3E3B
576	3E2F	3E2D	3E16	3E0C	3DFD	3DF0	3DE3	3DDB	3DC8	3DB8	3DAD	3D9F	3D91	3D83	3D75	3D67	3D58	3D49	3D3A	3D2B	3D1C	3D00	3CFD	3CEB
600	3CDE	3C3E	3CB0	3CAD	3C9D	3C8C	3C7B	3C6B	3C59	3C48	3C37	3C25	3C14	3C02	3BF0	3BDE	3BCC	3BB9	3BA7	3B94	3B81	3B6E	3B5B	3B47
624	3B34	3B20	3B0D	3A9F	3A65	3A40	3ABC	3AA7	3A93	3A7E	3A69	3A54	3A3F	3A29	3A14	39F8	39E8	39D0	39CB	398F	3979	3962	3949	3940
648	3934	391D	3906	38EE	38D7	38BF	38A7	38F8	3877	385F	3846	382E	3815	37FD	37E3	37CA	37B1	3797	377E	3764	374A	3730	3716	36FC
672	36E1	36C7	36AC	3691	3678	365B	3640	362A	3609	35E5	35D2	35B8	359A	357C	3561	3545	3528	350B	34E8	34D1	34BA	3497	347A	345C
696	343E	3421	3403	33E5	33C6	33A8	338A	336B	334C	332E	330F	32F7	32D0	32B1	3291	3272	3252	3232	3212	31F2	31D2	31B1	3191	3170
720	3150	312F	310E	30ED	30CB	30A4	3089	3067	3045	3023	3001	2FDF	2FBD	2F9B	2F78	2F5F	2F3F	2F11	2EED	2E6A	2E47	2E3A	2E16	2E03
744	2E19	2D9F	2D81	2DAD	2D89	2D6A	2D41	2D1C	2CF8	2CD3	2CAE	2C89	2C64	2C3F	2C1A	2B5F	2BCF	2BAA	2B84	2B5E	2B38	2B12	2AEC	2A30
768	2A9F	2A79	2A52	2A2C	2A05	29DE	29E7	2990	2969	2942	291A	28F3	28CB	28A3	287C	2854	282C	2803	27D8	27BC	278B	2762	2739	2711
792	26BF	268F	2696	2662	2644	261A	25F1	25C7	259E	2574	254A	2520	24F6	24C2	24A2	2478	244E	2423	23F9	23C5	23A3	2379	2349	2323
816	22F8	22C2	22A1	2276	22A4	221F	21F3	21C8	219C	2170	2144	2118	20EC	20C0	2094	2067	203B	200E	1FE2	1FB5	1F88	1F5C	1F2F	1F02
840	1ED5	1EA7	1E7A	1E4A	1E20	1DF2	1DC5	1D9F	1D69	1D3C	1D0E	1CE0	1CB2	1C84	1C56	1C27	1BF9	1BCB	1B9C	1B6E	1B3F	1B11	1AE2	1AB3
864	1A85	1A5E	1A27	19F8	19C9	198A	196A	193B	190C	18DC	18AD	187D	184E	181E	17EE	17BF	178F	175F	172F	16FF	16CF	169F	166F	163E
888	160E	15DE	15AD	157F	154C	151C	14EB	14BB	148A	1459	1428	13F7	13C5	1393	1364	1333	1302	12D1	12A0	126F	123D	120C	11DA	11A9
912	1178	1146	1114	10E3	10B1	107F	104E	101C	0FEA	0F8B	0F66	0F54	0F22	0EFD	0EBE	0EC8	0E5A	0E28	0DF6	0DC3	0D91	0D5F	0D2C	0CFA
936	0CC8	0C95	0C63	0C30	0BF6	0BCB	0B98	0B66	0B33	0B00	0ACE	0A9B	0A68	0A35	0A03	09D0	09BA	0937	0904	08D1	089E	086B	0838	080A
960	0805	07D2	079F	07C0	0739	0705	06D2	06BF	06BC	0639	0605	05D2	059F	056C	0538	0505	04D2	049E	046B	0438	0404	03D1	039D	036A
984	0337	0303	02D0	029C	0269	0236	0202	01CF	019B	0168	0134	0101	00CD	009A	0066	0033	0000	FFCC	FF9F	FF85	FF32	FFE2	FFC9	FFB7
1008	FEEA	F3D0	FDFD	FDC9	FDB6	F2C3	F2F3	F0FC	FCC8	F635	F6B2	F1C2	FBFB	FBF7	FB94	FB61	FB2D	FAFA	FACT	FAB3	FAB0	F24D	F9FA	F9C6
1032	F993	F960	F92D	F8FA	F86C	F833	F860	F82D	F7FA	F7C7	F794	F781	F72E	F6FB	F6C8	F695	F662	F62F	F5FC	F5CA	F597	F564	F531	F4FF
1056	F44C	F499	F467	F434	F401	F3CF	F39C	F36A	F337	F305	F2D3	F280	F26E	F23C	F209	F1D7	F1A5	F173	F1C4	F10A	F0DD	F0AB	F079	F04F
1080	F015	EEF3	EFB1	EF80	EF4E	EF1C	EEEE	EBE9	EBE7	EE5E	EDF3	EDC2	E9D0	ED5F	ED2E	ECFD	EC8B	EC9B	ECBA	EC39	EC08	EBD7	EB4E	
1104	EB75	EB44	EB14	EAE3	EAB3	EAE2	EA52	EA21	E9F1	E9C1	E990	E960	E930	E900	E8D0	E8A0	E870	E840	E811	E7E1	E7B1	E782	E752	E723
1128	EEF3	EE64	EE95	EE65	EE36	EE07	E5D8	E5A9	E57A	E54C	E51D	E4EE	E4C0	E491	E463	E434	E40E	E3D8	E3A9	E37B	E34A	E31F	E2F2	E2C3
1152	E296	E268	E23A	E2D0	E1D2	E1B2	E185	E158	E12A	E0FD	E0D0	E0A3	E077	E04A	E01D	DFC4	D9F8	DFB8	DF3F	DF13	DEE7	DEBB	DE8B	
1176	DE63	DE26	DE0A	DE0D	DBD5	DBD9	DD5E	DD33	DD0C	DDC8	DCB1	DC86	DC5C	DC31	DC06	DBFC	DB81	DBF7	DB5D	DB33	DB09	DAED	DAB5	DAB8
1200	DA61	DA38	DA0E	D9E5	D9BB	D992	D969	D940	D917	D8EE	D8C6	D8BD	D87A	D84C	D824	D7FC	D7D3	D7AB	D783	D75C	D734	D70C	D6E5	D6BD
1224	D696	D66F	D648	D621	DDFA	D5A5	D5A0	D586	D560	D539	D513	D4DE	D4C7	D4A4	D47A	D455	D430	D40A	D3E5	D3C0	D39B	D376	D351	D32D
1248	D307	D2E3	D2BE	D29A	D276	D252	D22E	D20A	D1E6	D1C2	D19F	D17B	D158	D135	D112	D0EF	D0CC	D0A9	D087	D064	D042	D020	CFFE	CDFC
1272	CFBA	CF98	CF76	CF55	CF34	CF12	CEF1	CED0	CEAF	CE8F	CE6E	CE4E	CE2D	CE0C	DEDD	CDAD	CDAD	CD8D	CD6E	CD4E	CD2F	CD10	CCD0	CCD1
1296	CCB3	CC94	CC75	CC55	CC3A	CF1A	CBFC	CBDE	CB81	CB43	CB85	CB68	CB4B	CB2E	CB11	CAFD	CA7A	CA8A	CA9E	CA84	CA65	CA40	CA2D	CA12
1320	C9F6	C9D0	C9BF	C9A4	C989	C96E	C953	C938	C91E	C903	C8E9	C8CF	C8B5	C898	C881	C868	C84E	C835	C81C	C803	C7EA	C7D1	C7B9	C7A0
1344	C788	C770	C758	C748	C728	C711	C6F9	C6E2	C6CB	C68D	C686	C670	C658	C643	C6									

圖 3.14: 唯讀記憶體中建立的正弦函數值表圖

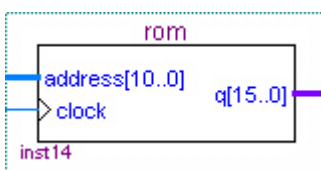


圖 3.15: 唯讀記憶體方塊圖

在正餘弦函數值查表 (*sincos_table*) 功能方塊中，將正弦函數值表以元件 (Component) 的形式宣告並做接腳對應，即可完成正弦函數值查表功能；由於餘弦函數與正弦函數相位差 90° ，故可透過將角度值位移的方式，推算出落後電氣角 90° 的餘弦角，再代入正弦函數值表即可求出該電氣角的餘弦函數值，實現方式如下：若輸入的電氣角 θ_e 小於 270° ，則只要將電氣角加上 90° 並查正弦函數值表即可得到 θ_e 的餘弦函數值，若電氣角大於 270° ，則將電氣角減去 270° ，再將其值查正弦函數值表即可得出餘弦函數值；而帶負號的正弦函數值可直接將查得的正弦函數值做 2' 補數運算即可獲得，圖 3.16 所示即為正餘弦函數值查表的晶片功能規劃圖。

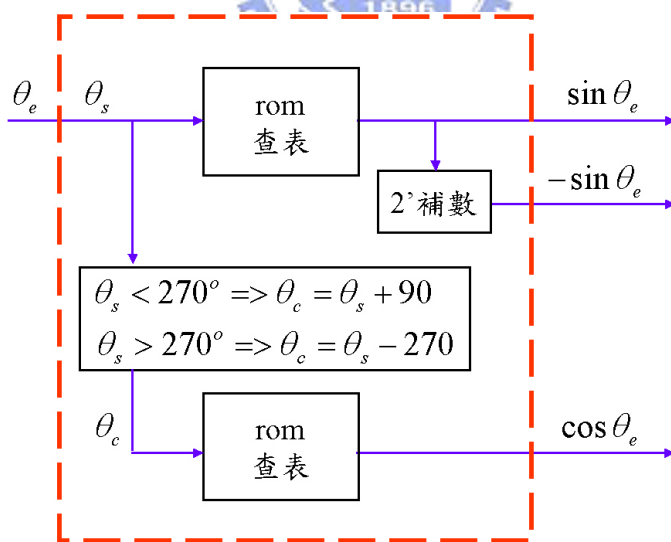


圖 3.16: 正餘弦函數值查表晶片功能方塊規劃圖

3.5.2 靜止三相與靜止兩軸座標轉換

三相電流回授訊號經過類比轉數位處理後，下一步要做的就是透過座標轉換將靜止三相座標上的電流值轉為靜止兩軸上的座標值，將電流值代入式 (2.14) 中可得靜止三相轉靜止兩軸的座標轉換表示式：

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & \frac{1}{3} & \frac{1}{3} \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.2)$$

其中，因為三相電流平衡的假設條件，又可將式 (3.2) 簡化如下：

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.3)$$

由式 (3.3) 可知，要完成靜止三相轉靜止兩軸的座標轉換，只會用到常數 1、 $\frac{1}{\sqrt{3}}$ 及 $-\frac{1}{\sqrt{3}}$ 的相乘項。

另一方面，輸出電壓值亦必須經由座標轉換將靜止兩軸座標上的值轉為靜止三相座標上的值，才可以讓正弦脈寬調變功能方塊產生出開關切換訊號，藉以驅動馬達。將電壓值帶入式 (2.15) 中可得靜止兩軸轉靜止三相的座標轉換表示式：

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ \frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (3.4)$$

由式 (3.4) 可知，要完成靜止兩軸轉靜止三相的座標轉換，亦只會用到常數 1、 $\frac{1}{2}$ 、 $\frac{\sqrt{3}}{2}$ 、及 $-\frac{\sqrt{3}}{2}$ 的相乘項。

由式 (3.3) 及式 (3.4) 可看出，在靜止三相與靜止兩軸間的座標轉換只會與常數項相乘的動作，所以在實現此座標轉換的方法上，就可以利用分項位移再相加的動作，來取代建置一個乘法器，此方法可以避開乘法器在 FPGA 晶片中佔用掉較大面積的問題，以節省晶片面積的使用成本。

使用分項位移再相加的方法之前，要先對欲相乘的常數項做正規化及分解的動作，正規化的動作是利用一個 16 位元、Q14 格式的數值來近似出該常數值，再將該值依據相對應的位元值做有效位元分解表示的動作，如此就可以利用分項位移再相加的方法來實現乘以該常數值的數學表示式。

以靜止三相轉靜止兩軸座標轉換公式來說，常數 $\frac{1}{\sqrt{3}}$ 的正規化及分解處理如下：

$$\begin{aligned} \frac{1}{\sqrt{3}} &= 0.57735 \xrightarrow{\text{normalization}} 0010010011110011 (16\text{bit}, Q14\text{format}) \\ &= \frac{1}{2} + \frac{1}{16} + \frac{1}{128} + \frac{1}{256} + \frac{1}{512} + \frac{1}{1024} + \frac{1}{8192} + \frac{1}{16384} \end{aligned} \quad (3.5)$$

由式 (3.5) 可看出， $\frac{1}{\sqrt{3}}$ 可以近似為由 $\frac{1}{2}$ 及 $\frac{1}{2}$ 整數次方值所組成的數值，如此一來，在晶片內部實現上，乘以 $\frac{1}{\sqrt{3}}$ 這個常數就可以用分項右移再相加的處理方式來實現，整個靜止三相座標轉靜止兩軸座標的晶片功能規劃圖可如圖 3.17 所示：

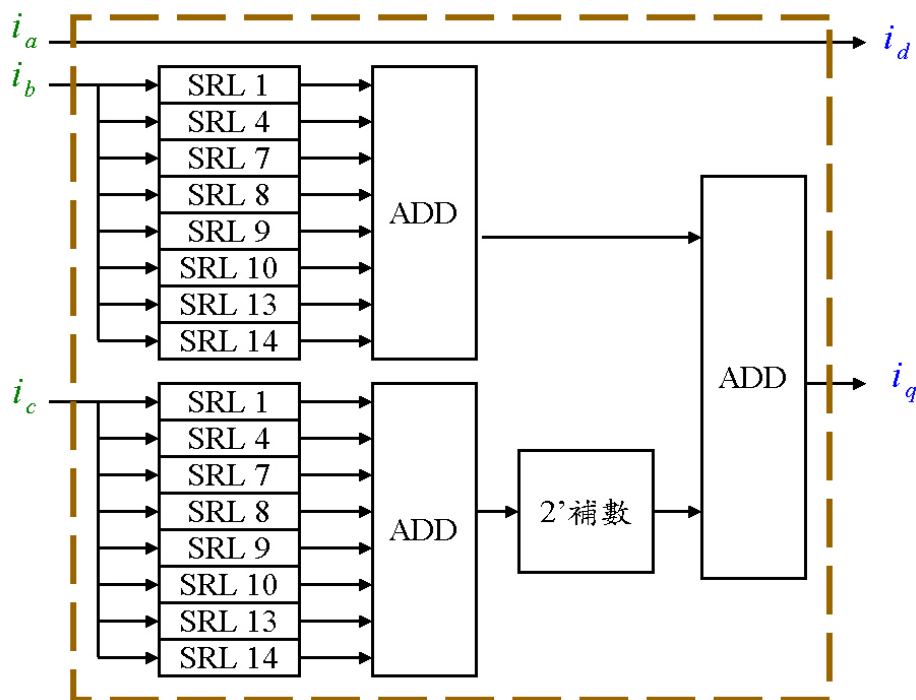


圖 3.17: 靜止三相座標轉靜止兩軸座標的晶片功能規劃圖

而以靜止兩軸轉靜止三相的座標轉換公式來說，常數 $\frac{1}{2}$ 及 $\frac{\sqrt{3}}{2}$ 的正規化及分解處理如下：

$$\begin{aligned}\frac{1}{2} &= 0.5 \xrightarrow{\text{normalization}} 0010000000000000(16\text{bit}, Q14\text{format}) \\ &= \frac{1}{2}\end{aligned}\quad (3.6)$$

$$\begin{aligned}\frac{\sqrt{3}}{2} &= 0.866025 \xrightarrow{\text{normalization}} 0011011101101100(16\text{bit}, Q14\text{format}) \\ &= \frac{1}{2} + \frac{1}{4} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{256} + \frac{1}{512} + \frac{1}{2048} + \frac{1}{4096}\end{aligned}\quad (3.7)$$

同樣的，在靜止兩軸轉靜止三相的座標轉換中，所需相乘的常數項 $\frac{1}{2}$ 及 $\frac{\sqrt{3}}{2}$ 也可以經由正規化及分解的動作成為以 $\frac{1}{2}$ 及 $\frac{1}{2}$ 整數次方值所組成的數值，在晶片的實現上同樣以分項右移再相加的處理方式來實現，整個靜止兩軸座標轉靜止三相座標的晶片功能規劃圖可如圖 3.18 所示：

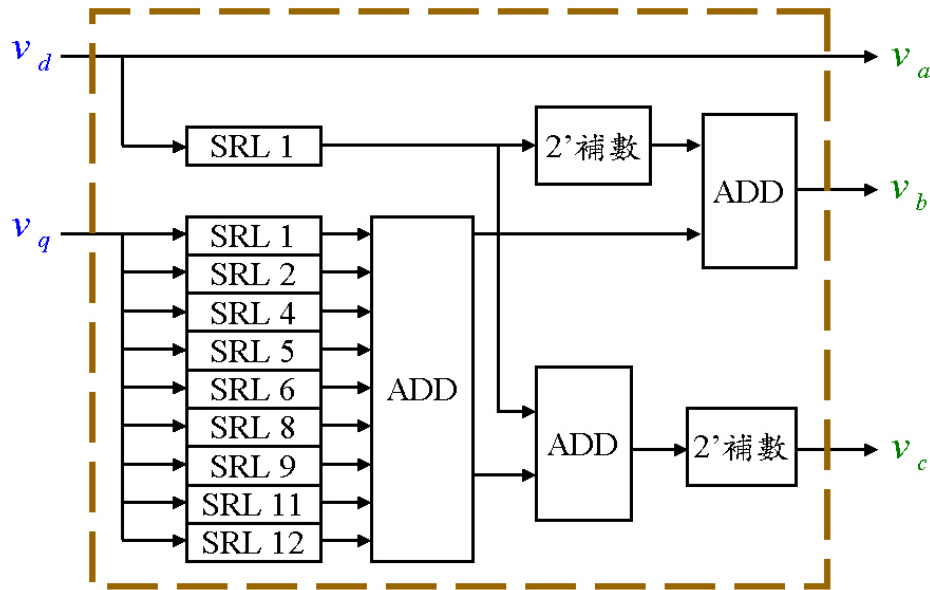


圖 3.18: 靜止兩軸座標轉靜止三相座標的晶片功能規劃圖

3.5.3 靜止兩軸與同步旋轉座標轉換

三相回授電流轉換到靜止兩軸座標後，必須再經一次座標轉換，將電流轉到同步旋轉座標上，以便進入控制器中作為回授的電流訊號，電流於靜止兩軸座標轉換為同步旋轉座標的數學表示式可透過式 (2.18) 表示如下：

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos\theta_e & \sin\theta_e \\ -\sin\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.8)$$

相對的，控制器輸出的同步旋轉座標下的電壓控制值也要先轉換到靜止兩軸座標上，才可以再轉為三相電壓作輸出，電壓於同步旋轉座標轉換為靜止兩軸座標的數學表示式可透過式 (2.19) 表示如下：

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} \cos\theta_e & -\sin\theta_e \\ \sin\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} v_d \\ v_q \end{bmatrix} \quad (3.9)$$

由式 (3.8) 及式 (3.9) 可知，靜止兩軸座標與同步旋轉座標之間的轉換關係，必須包含電氣角的正弦函數值與餘弦函數值的資料才可以完成轉換。其中，電氣角的值可由馬達編碼器回授解碼電路推算而得，將其值帶入正餘弦函數查表就可以得到電氣角正餘弦函數值，而由於電氣角會隨著馬達的旋轉而改變，所以電氣角正餘弦函數值並非一固定常數值，在靜止兩軸與同步旋轉之間的座標轉換實現上就不行使用分相位移再相加來完成乘法的動作，而必須使用 Quartus II 設計軟體內建的 Megafunction wizard 建立乘法器來實現乘法的功能。

在乘法器的建置上，由於晶片內部訊號皆是以 16 位元、Q14 格式的數值在各功能方塊之間做連接，所以進入乘法器的電壓、電流訊號以及電氣角正餘弦函數值都是屬於 16 位元、Q14 的格式，一般以此格式做為輸入的乘法器在經過運算之後輸出的結果會是 32 位元、Q28 格式的數值，為了方便乘法後的加減運算以使得整個座標轉換的輸出為統一的 16 位元、Q14 格式，在使用 Megafunction 建立乘法器時，輸出端設定為 18 位元，也就是取原運算值 32 位元的高 18 位元，如此一來乘法器輸出就會變成 18 位元、Q14 格式的值，此時只要取該值的低 16 位元作乘法後的加減動作，座標轉換最後的輸出值就會為 16 位元、Q14 的統一格式。

要完成一次靜止兩軸與同步旋轉之間的座標轉換，必須做四次乘法的動作，以靜止兩軸座標轉同步旋轉座標為例，將四次乘法分別標示為 $S1$ 、 $S2$ 、 $S3$ 、 $S4$ 並列式如下：

$$S1 = \cos\theta_e v_d \quad S2 = \sin\theta_e v_q$$

$$S3 = -\sin\theta_e v_d \quad S4 = \cos\theta_e v_q$$

要完成這四個乘法的動作，最直接就是使用四個乘法器來達成，但由於乘法器會消耗較大的晶片面積，在節省晶片面積使用成本的考量下，透過分時相乘的方法，將四次乘法有次序的在兩次取樣之間至少做完一遍，如此一來就可以只使用一個乘法器而完成四次乘法的動作，分時相乘的概念如圖 3.19 所示：

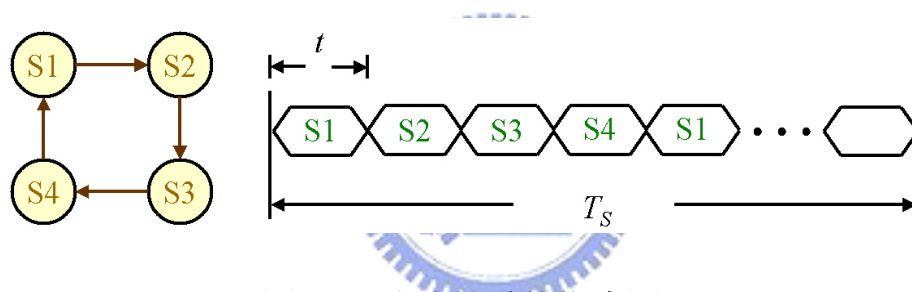


圖 3.19: 分時相乘的概念圖

首先要有一個狀態機，不斷的將狀態由 $S1$ 到 $S4$ 做循環的切換，如圖 3.19 左邊的狀態轉換圖所示，而圖 3.19 的右邊則為分時相乘的時序圖，在狀態為 $S1$ 時就做 $\cos\theta_e \times v_d$ 的運算，完成後再將狀態由 $S1$ 切換至 $S2$ 並處理 $\sin\theta_e \times v_q$ 的運算，依此類推做完四次的乘法運算。其中狀態切換的時間 t ，也就是約為乘法器處理運算的時間，與系統取樣時間 T_s 之間必須滿足如下的關係式：

$$t \leq \frac{T_s}{4} \quad (3.10)$$

當滿足式 (3.10) 的條件時，可以確保在取樣時所抓取到的訊號，是已經完成座標轉換處理的最新訊號，如此一來，使用一個乘法器達成四次乘法運算的分時相乘法才得以實現，藉以完成座標轉換的功能。

3.6 正弦波脈寬調變

要驅動交流馬達轉動，只要輸入三個相差各 120° 的正弦波電壓給馬達的 U 、 V 、 W 三相輸入端，馬達定子線圈感應出的旋轉磁場就會帶動轉子上的永磁鐵，使馬達平滑連續的轉動，但在數位驅動電路的實現上，無法直接產生連續的類比電壓訊號給馬達的輸入端，所以大都採用脈寬調變 (Pulse Width Modulation, PWM) 的方式來將數位電壓訊號輸出給外部電路的六橋開關電路，利用快速切換開關並以觀察平均值的方式來模擬出正弦波電壓輸出，以供給交流馬達轉動。

正弦波脈寬調變的動作原理如圖 (3.20) 所示，弦波電壓會與頻率較高的三角載波訊號不斷的進行比較，當弦波電壓值高於三角載波訊號時，比較器輸出為高準位，而當弦波電壓值低於三角載波訊號時，比較器輸出則為低準位，如此比較得出的訊號即為電壓 PWM 訊號，當連續觀察每一段平均電壓的變化，就可以還原成近似輸入弦波電壓的波形，故在馬達數位晶片設計上，都會使用 PWM 訊號藉以驅動外部電路的六橋開關元件，進而達到驅動馬達的目的。

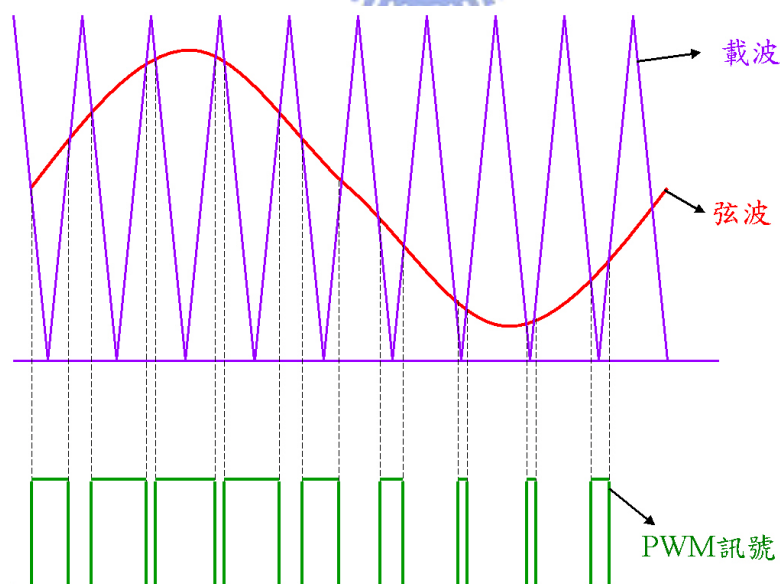


圖 3.20: 正弦波脈寬調變的動作原理圖

正弦波脈寬調變在晶片電路設計規劃上，可如圖 3.21 所示，其中三角載波訊號是利用一個計數器不斷計數，當上數到上邊界時就開始向下計數，相對的當下數到下邊界時就轉為向上計數，如此計數以產生連續的三角載波訊號。而六橋驅動訊號可透過三個比較器分別將三相電壓訊號與三角載波訊號做比較，如此可得六橋驅動訊號中上三臂 u 、 v 、 w 的電壓 PWM 訊號，而下三臂 $/u$ 、 $/v$ 、 $/w$ 的電壓 PWM 訊號只要將三個比較器比較的結果經過一個反相邏輯閘即可，最後，由於同一臂的上下橋瞬間同時導通有可能會造成開關元件的損傷，所以在電路中比較出來的六橋驅動訊號會經過一個無效寬帶 (dead band) 處理電路，在訊號發生切換時做一個延遲處理，防止輸出的六橋驅動訊號中同一橋的上下臂同時導通的情形，圖 3.22 即為有加上無效寬帶處理的單臂上下橋 PWM 訊號表示圖。

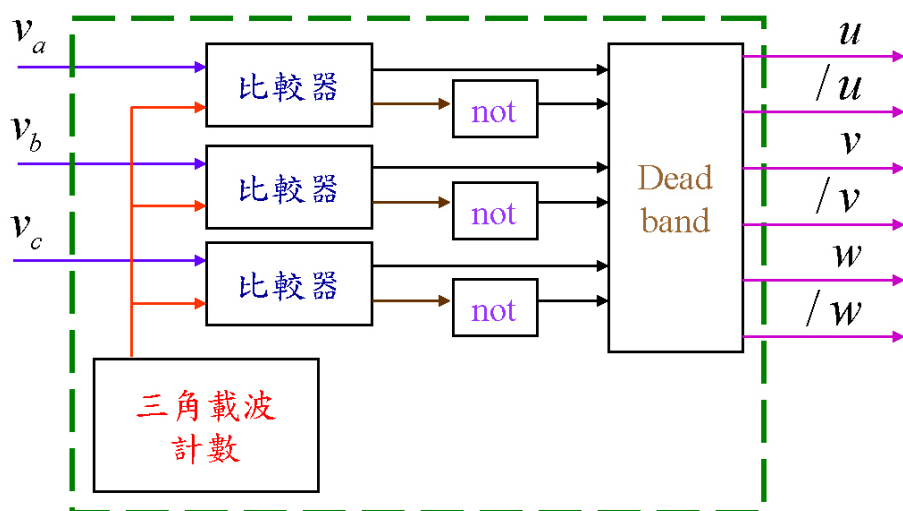


圖 3.21: 正弦波脈寬調變的晶片功能規劃圖

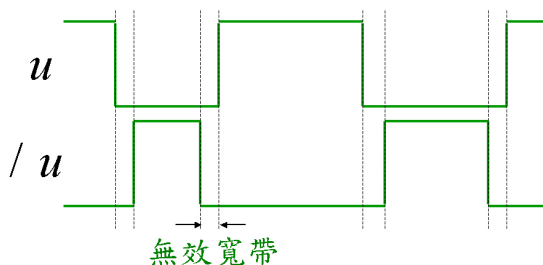


圖 3.22: 加上無效寬帶處理的單臂上下橋 PWM 訊號表示圖

3.7 電流 PI 控制器

在向量控制理論中，爲了簡化控制器的設計，並非直接控制三相電壓的輸出值，而是針對回授的靜止三相電流訊號透過座標轉換到同步旋轉軸上的電流值做控制，經過控制成電壓訊號輸出值後，再透過座標轉換到三相座標上以便對馬達做輸出。在同步旋轉座標上的電流值又可分爲磁通電流 (d 軸電流) 與轉矩電流 (q 軸電流)，其中磁通電流控制器的命令值爲 0，而轉矩電流控制器的命令值則是由速度控制器的輸出值來提供，除此之外，磁通電流控制器與轉矩電流控制器的內部架構設計上都是一樣的。

本控制晶片中所採用的電流控制器爲 PI 控制器，由輸出函數 $U(z)$ 和誤差函數 $E(z)$ 的比值可求出在數位控制系統上的離散轉移函數 $G(z)$

$$G(z) = \frac{U(z)}{E(z)} = K_p + \frac{K_i}{1 - z^{-1}} \quad (3.11)$$

其中 K_p ：比例常數。

K_i ：積分常數。

將式 (3.11) 的 P 控制部分和 I 控制部分拆開爲獨立項，並改寫成差分方程式可得下兩式：

$$u_p(k) = K_p e(k)$$

$$u_i(k) = u_i(k-1) + K_i e(k)$$

再將 P 控制的輸出項與 I 控制的輸出項加起來，就可寫出 PI 控制器的差分方程式，如式 (3.12) 所示，如此便可在數位晶片上實現之。

$$u(k) = u_p(k) + u_i(k) = K_p e(k) + u_i(k-1) + K_i e(k) \quad (3.12)$$

其中 $u(k)$ ：第 k 個取樣時間的輸出訊號。

$u_p(k-1)$ ：第 $k-1$ 個取樣時間的 P 控制輸出訊號。

$u_i(k)$ ：第 k 個取樣時間的 I 控制輸出訊號。

$u_i(k-1)$ ：第 $k-1$ 個取樣時間的 I 控制輸出訊號。

$e(k)$ ：第 k 個取樣時間的誤差訊號。

電流 PI 控制器在晶片內部的實現方法，就如圖 3.23 電流 PI 控制器的方塊圖所示，將 P 控制器與 I 控制器分離處理後，再做整合輸出的動作。

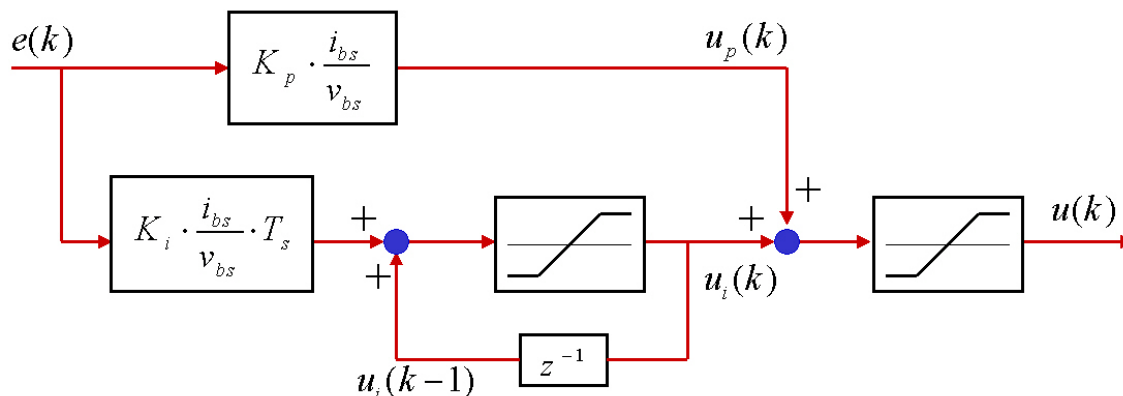


圖 3.23: 電流 PI 控制器方塊圖

由於在數位晶片中的數值皆是以正規化的形式在處理，以電流控制器來說，輸入值為命令電流訊號與回授電流訊號的誤差量，而輸出值為控制電壓量，所以必須將正規化、Q14 格式的回授電流值先乘以電流基準值 i_{bs} 成為一般電流值，再乘以比例常數 K_p 或積分常數 K_i 的增益值來成為一般控制電壓輸出值，最後除以電壓基準值 v_{bs} 做正規化的動作，讓控制電壓輸出值成為晶片內統一的 Q14 格式，以便做資料傳輸。將上述的數值處理做整合，整個 P 控制增益就可寫為 $K_p \frac{i_{bs}}{v_{bs}}$ ，而整個 I 控制增益就可寫為 $K_i \frac{i_{bs}}{v_{bs}} T_s$ ，增益的相乘動作可利用分項位移再相加的技巧來實現，以減少乘法器的使用，其中 T_s 為系統取樣周期。

圖 3.23 中的 z^{-1} 方塊，也就是延遲一次 I 控制輸出值的功能，可用一個 D 型正反器來實現；此外，在 I 控制輸出值 $u_i(k)$ 要與 P 控制輸出值 $u_p(k)$ 相加之前，為了防止 I 控制器中積分動作產生的累加值過大，而導致控制器後面的運算溢位，影響控制結果，所以在 $u_i(k)$ 輸出前加上一個飽和輸出限制的功能，當判斷輸出值超過上、下邊界值時，就限制輸出值為上邊界值或下邊界值；同樣的情形，在整個 PI 控制器輸出控制電壓值時，也會有此一限制，以防止後面的處理會有溢位的發生。

3.8 Nios 處理器功能規劃

Nios 處理器中的功能規劃主要分為兩大部分，其一為馬達控制功能部分，包含了速度 PI 控制器及位置 P 控制器的實現，而另一部分則是實現線上即時觀測所需要的資料傳輸功能，搭配電腦端的 LabVIEW 人機介面軟體來實現 SECS 通訊協定的機制。

3.8.1 速度 PI 控制器與位置 P 控制器

控制器的程式流程圖可如圖 3.24 所示：圖左為位置 P 控制器的程式流程，由於程式設計上有做控制模式切換的開關，故在位置控制一開始時，會先作控制模式的判斷，若判斷 $source=0$ ，則代表要做速度控制，此時位置控制部分的程式可以跳過，直接將外部傳來的轉速命令 (com_w2) 指定到轉速 PI 控制器的命令值 (com_w)，直接進行轉速控制；若判斷 $source=1$ ，則代表要做位置控制，此時就會執行位置控制的程式，將命令角度值 (com_a) 減去回授角度值 ($real_a$)，並且將誤差量限制在 3999 到 -4000 之間，如此一來，馬達會以最短行程的旋轉方向來逼近命令角度值，之後再將誤差量 (err_a) 乘以比例常數 (kp_a)，即為轉速命令值，在輸出前需要作數值範圍的限制，以免輸出的命令轉速值過大，造成轉速控制的飽和。

再看圖 3.24 右半部轉速 PI 控制器的程式流程，一開始先將命令轉速值 (com_w) 減去回授轉速值 ($real_w$)，並將比例控制和積分控制部分分開計算，誤差量 (err_w) 乘以比例常數 (kp) 後成為比例控制輸出量 (err_kp)，而將誤差量乘以積分常數 (ki) 後，再加上前一次取樣計算出的積分控制輸出量，即為新的積分控制輸出量 (int)，最後，再將比例控制輸出量和積分控制輸出量加起來，並作範圍的限制後，即為命令電流值。

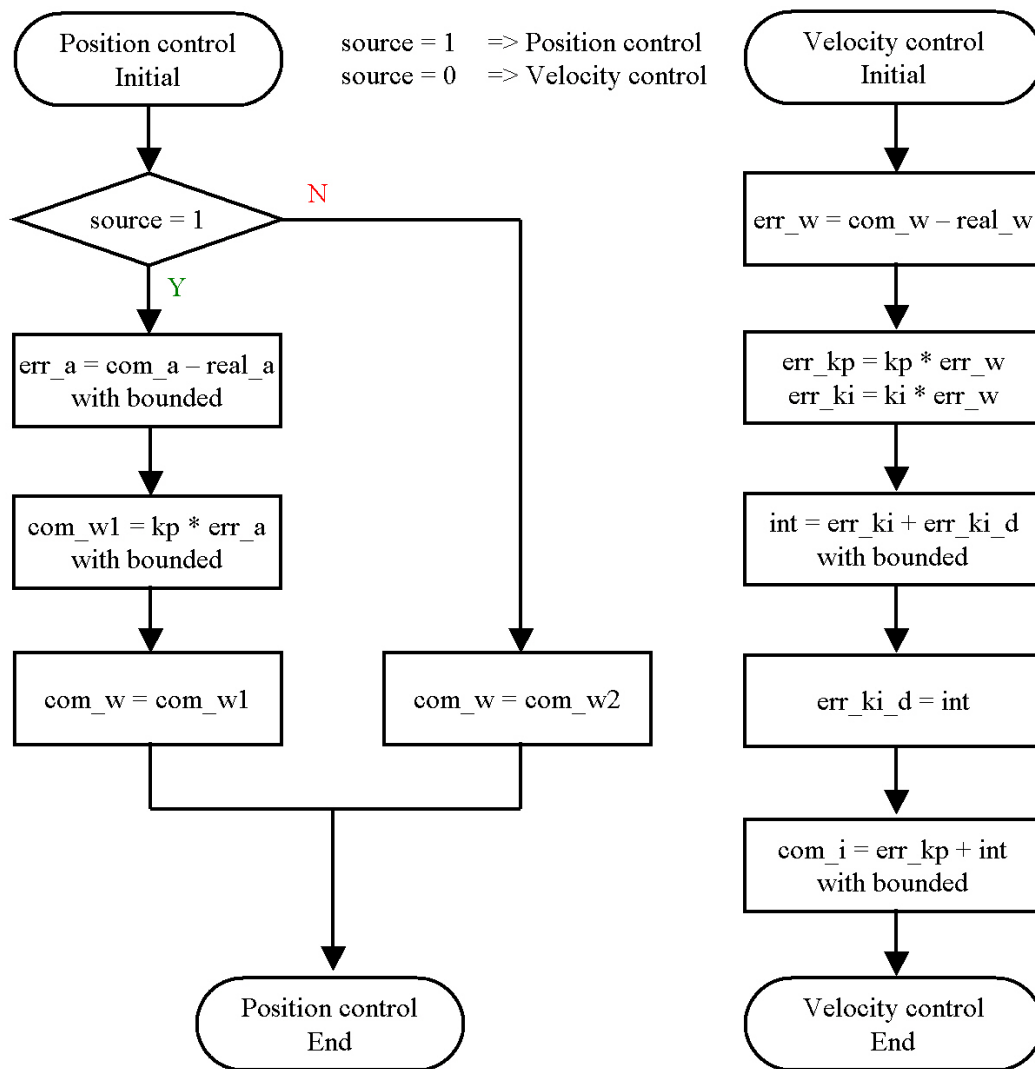


圖 3.24: 位置控制器及速度控制器程式流程圖

3.8.2 RS232 通訊資料傳輸

當馬達控制功能完成後，爲了方便即時控制及線上觀察馬達運轉情形，就必須將馬達運轉時的角度、轉速等資料傳出晶片外以便觀測，本論文所採用的資料傳輸介面爲 RS232 序列式傳輸埠，並使用 SECS(SEMI Equipment Communications Standard) 的通訊協定，搭配電腦端的 LabVIEW 人機介面軟體來完成線上即時觀測的目的。

SECS 是一種使用在序列傳輸上的通訊協定，序列傳輸的訊號線主要有兩條，一條主管傳送資料，另一條則爲接收資料，傳輸時是將資料的位元一個一個依序的傳送到腳位，所以稱爲序列式傳輸。傳輸的速率取決於鮑率 (baud rate) 的大小，即爲每秒可以傳輸幾個位元數，鮑率越大，整體的傳輸速度越快。

在 SECS 通訊協定下，資料是以一個位元組 (byte) 的格式作爲一個基本的傳輸量，由於要順利的抓取一筆資料，在傳送每筆資料時會在原始資料前面加上一個低準位的起始位元 (start bit)，並在後面加上一個高準位的結束位元 (stop bit)，形成一個 10 位元的基本資料格，接收端就是利用起始位元及結束位元來判斷何時該開始抓取訊號以及何時完成訊號的抓取。

當一次要傳輸的資料量很多時，爲了防止傳輸錯誤的發生，在每次要傳輸的資料串之前，會加上一個基本資料格，其內容爲該傳輸資料串共含有的基本資料格個數 (Size)，而在整串資料的最後會加上兩筆的基本資料格，其內容爲該傳輸資料所有基本傳輸資料格中的原始資料總合 (checksum)，由 Size 和 checksum 功能的建立，接收端可以進行傳輸資料的驗證，並判定當次傳輸是否傳輸正確，整個傳輸資料串的格式可見圖 3.25 的說明。

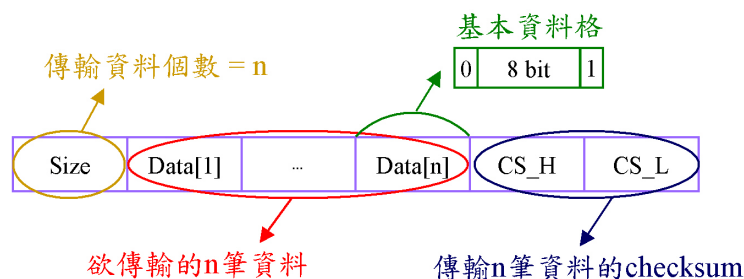


圖 3.25: 傳輸資料串格式圖

SECS 通訊協定屬於半雙工傳輸模式，傳輸雙方資料流向可以互相顛倒，但同一時間只允許單方向傳輸，也就是控制端在傳輸時，被控端不可以作搶著傳輸的動作，依據此模式在作 SECS 傳輸時會將傳輸端分為要求傳送的主端 (master) 和等待接收的從端 (slave)，而為了讓主端與從端互相了解對方什麼時候想要傳資料、什麼時候傳送完畢、傳送過程有沒有錯誤發生，因此設定了如表 3.3 所示的交握碼。

表 3.3: SECS 通訊協定交握碼定義表

交握碼名稱	ENQ	EOT	ACK	NAK
代表意義	Request to Send	Ready to Recieve	Correct Reception	Incorrect Reception

有了主從端之分以及交握碼定義清楚之後，整個 SECS 通訊的方式就可以簡述如下：當某一方想要傳送資料時，會先搶奪主端的控制權，並送出 ENQ 訊號給從端，表示準備要作傳送的動作；當從端收到 ENQ 訊號後，會回傳 EOT 訊號給主端，表示已做好準備接收資料的動作；當主端收到 EOT 訊號後，就會開始將欲傳輸的資料串依序傳給從端，而從端則將傳送來的資料一一的接收，並在傳輸完成後作資料總合的檢查；當從端檢查傳送資料總合正確時，會送出 ACK 訊號給主端，否則就送出 NAK 訊號；最後，當主端收到 ACK 訊號時，表示該筆資料串傳輸正確，可以放棄主端的控制權，但若是收到 NAK 訊號，表示資料傳輸有誤，此時就會回傳一傳輸錯誤的旗標告知主程式，而再作一次搶奪主端控制權的動作以完成該筆資料的傳輸。

圖 3.26 為通訊程式的主迴圈流程圖，當 Send_flag 為 true 時，代表爭取到主端的控制權，並準備進行傳送資料的動作，而當 Send_flag 為 false 時，代表是屬於從端，並進入等待接收資料的動作。主端迴圈的程式流程圖及從端迴圈的程式流程圖如圖 3.27 所示。

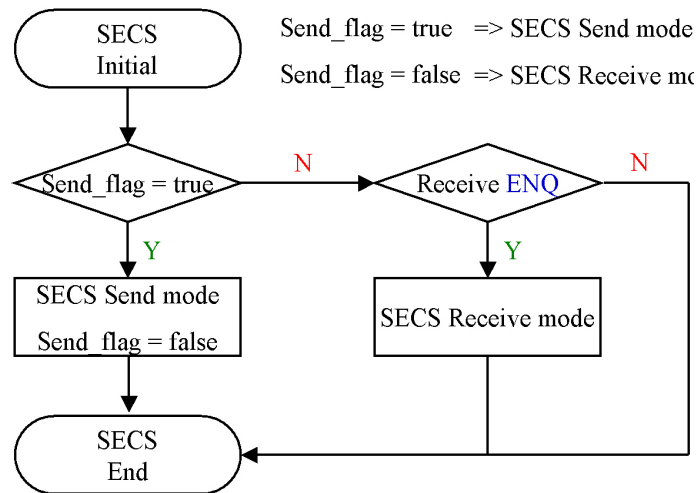


圖 3.26: SECS 通訊程式主迴圈流程圖

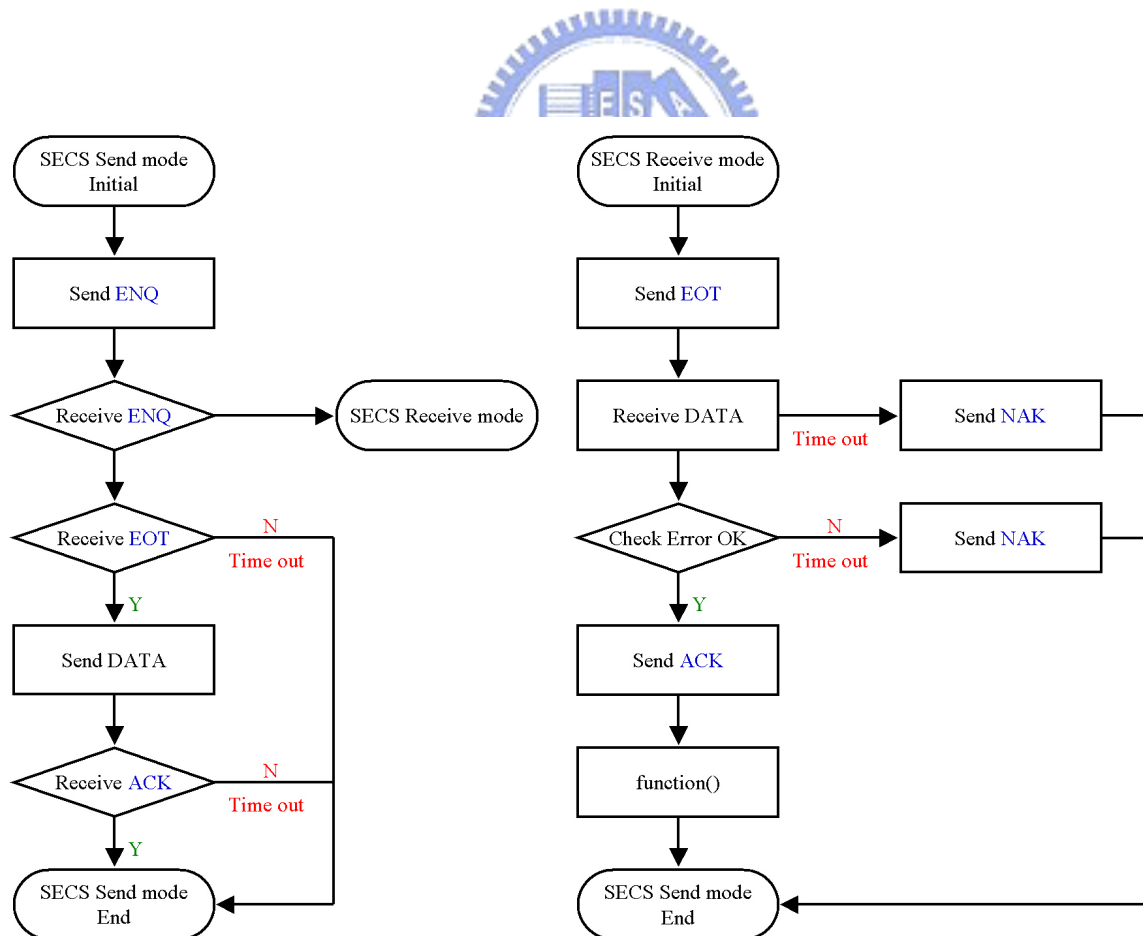


圖 3.27: SECS 通訊程式主端迴圈 (左) 及從端迴圈 (右) 流程圖

在 Quartus II 設計軟體中，整個 FPGA 晶片內的各個功能方塊以及 Nios 處理器之間的架構可如圖 3.28 所示：

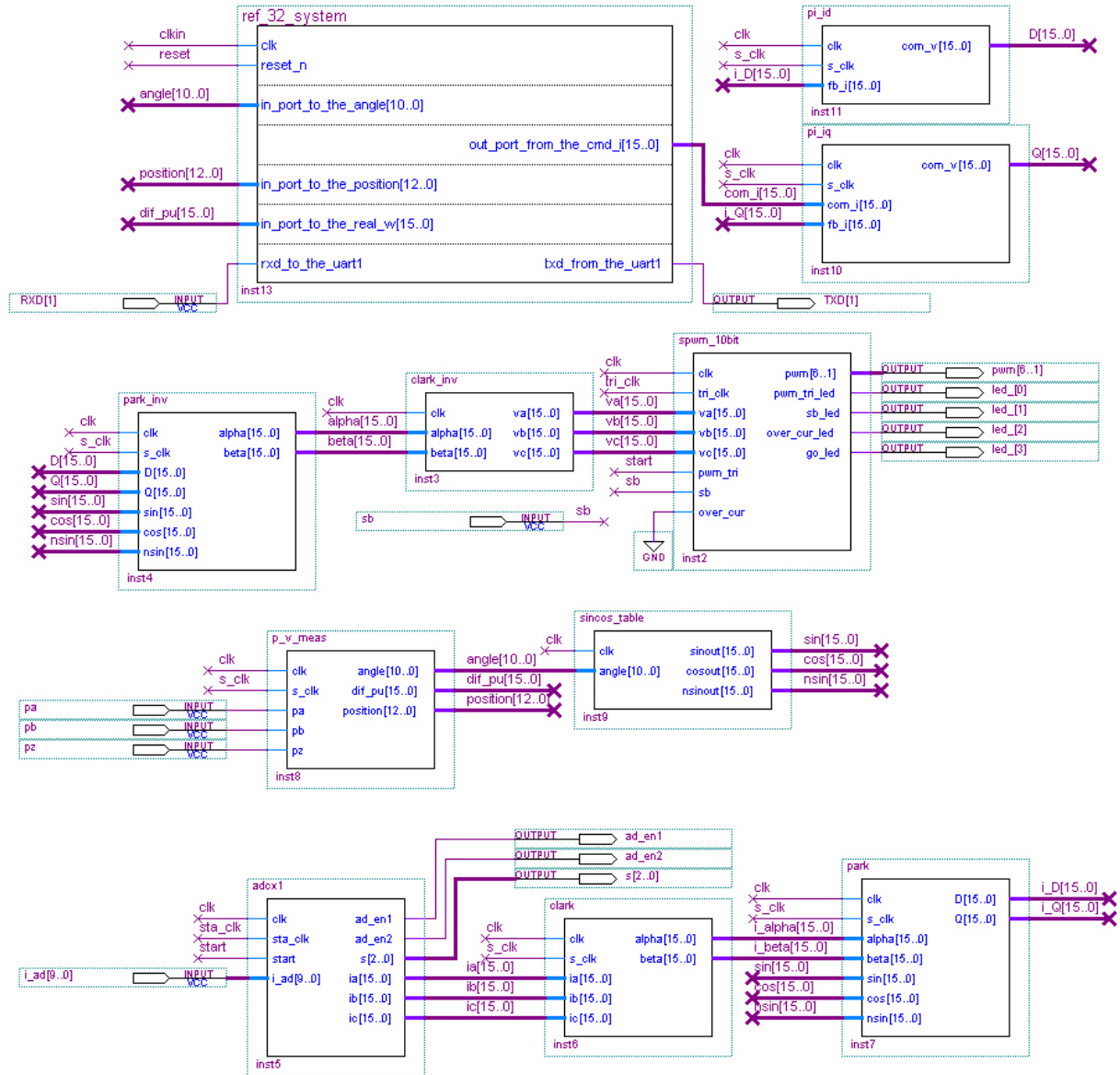


圖 3.28: Quartus II 設計軟體中 FPGA 晶片內部架構圖

第四章

晶片功能驗證與模擬

晶片功能驗證的方法，是透過 Quartus II 軟體來針對各個晶片功能方塊進行波形模擬的驗證，依據我們設定的輸入訊號，以觀察輸出訊號的動作是否有如功能規劃般正確的變化，驗證晶片功能主要可分為下列五大項驗證：

1. 電流回授訊號處理驗證：

主要是驗證馬達三相電流經過多工器及 A/D IC 轉為數位的複合式訊號後，是否可經由電流回授訊號處理電路將三相電流訊號正確的分離抓取出來。

2. 編碼器回授訊號處理驗證：

主要分為馬達旋轉角度的估測以及馬達旋轉轉速的估測功能是否正確，其中又各自再細分為假設正轉及反轉的狀況來分別進行驗證。

3. 座標轉換驗證：

在此項驗證中，包含了正弦波查表功能的驗證以及靜止三相與靜止兩軸間的座標轉換、靜止兩軸與同步旋轉間的座標轉換的驗證，其中正弦波查表功能驗證是為了檢測當輸入線性變動的輸入時，輸出是否會如正弦波形般的變動，而座標轉換的驗證則是將輸入透過正向的座標轉換及反向的座標轉換後，觀察其數值是否仍和原輸入值相近，藉以驗證整套座標轉換的功能。

4. 正弦波脈寬調變驗證：

此項驗證主要是驗證當輸入三相正弦波時，正弦波脈寬調變功能是否可以正確的產生出 PWM 訊號，並且以放大的波形圖來檢測無效寬帶功能是否正確的完成其保護的作用。

5. 電流 PI 控制器驗證：

此項驗證主要以一個通用的控制響應圖作為輸入，透過分段檢測的方法來一一驗證在不同控制情形下，電流 PI 控制器功能都可以將輸出值達到控制到命令值的效果。

4.1 電流回授訊號處理驗證

電流回授在交流馬達的向量控制來說是非常重要的，有了正確的電流回授值，經過座標轉換到同步旋轉軸上的值才可以正確的回授給控制器做控制。整個電流回授的電路表示如圖 4.1，由 FPGA 晶片內的電流回授訊號處理功能方塊 (adcx1) 控制 4051 多工器 IC 的通道選擇線，如此一來多工器會將 U 相及 W 相的類比訊號不斷的交叉切換輸出給 A/D IC 轉換為數位訊號，故 A/D IC 輸出的數位訊號是一個包含 U 相及 W 相電流資訊的複合式數位訊號，最後此訊號會再進入 FPAG 晶片中的電流回授訊號處理功能方塊中完成電流分離及正規化為三相回授電流的動作。

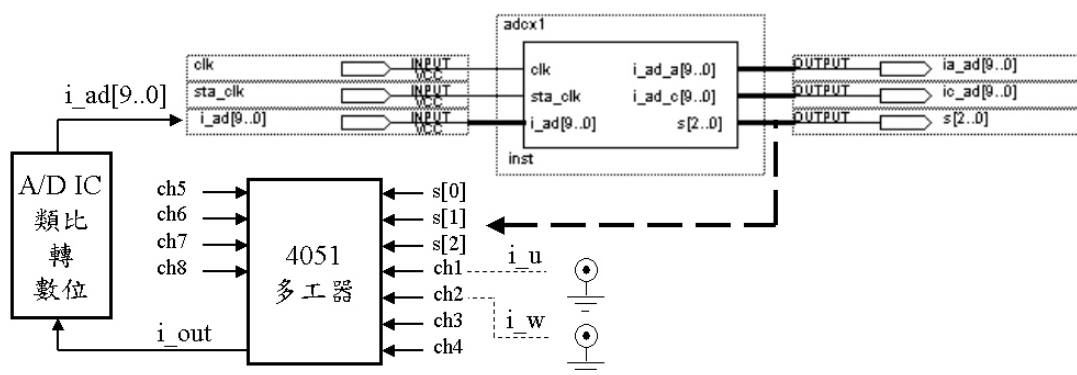


圖 4.1: 電流回授訊號處理功能驗證方塊圖

表 4.1: 電流回授訊號處理驗證模組之腳位定義說明表

腳位名稱	屬性	位元數	腳位定義說明
clk	INPUT	1 bit	系統時脈 (40MHz)
sta_clk	INPUT	1 bit	多工器切換頻率
i_ad	INPUT	1 bit	複合式回授電流數位訊號
ia_ad	OUTPUT	10 bit	馬達 U 相回授電流訊號
ic_ad	OUTPUT	10 bit	馬達 W 相回授電流訊號
s	OUTPUT	3 bit	多工器通道選擇控制訊號

表 4.1 所示為電流回授訊號處理功能驗證的訊號腳位定義，而其功能驗證模擬結果如圖 4.2 所示。

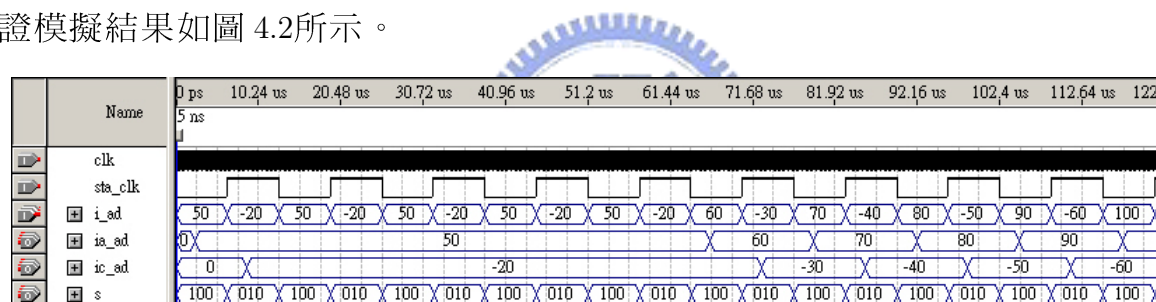


圖 4.2: 電流回授訊號處理功能驗證模擬圖

由模擬結果可以看出，多工器通道選擇線 (s) 的變化隨同切換時脈 (sta_clk) 變動，不斷的在 "100" 和 "010" 間做切換，分別代表著讓 U 相電流訊號和 W 相電流訊號通過多工器輸出給 A/D IC 做轉換，由此可模擬出電流回授訊號處理輸入值 (i_ad) 的正確數值變動時序，在輸入值的數值方面假設前半段為定值，令 U 相電流訊號值為 50，而 W 相電流訊號值為 -30，而後半段設定為變動值，令每周期的電流訊號變化增減量為 10，由模擬結果可看出不論輸入訊號是穩態值或是變動值，回授電流分離出來的 U 相回授電流 (ia_ad) 和 W 相回授電流 (ic_ad) 的值都會正確的跟隨輸入電流訊號值而改變。此外，在模擬圖中也可以發現，訊號分離抓取時有延遲的動作，主要是因為多工器剛做切換時會造成訊號不穩定，為了避免訊號抓取錯誤而做的延遲動作。

4.2 編碼器回授訊號處理驗證

編碼器回授訊號處理的晶片驗證可分為如下幾項：四倍頻訊號產生的正確與否、馬達在正反轉時，馬達磁極角與馬達轉動位置的計數正確與否、絕對定位的功能、以及轉速估測的正確與否。圖 4.3 為驗證編碼器回授處理電路的方塊圖，其腳位訊號定義如表 4.2 所示：

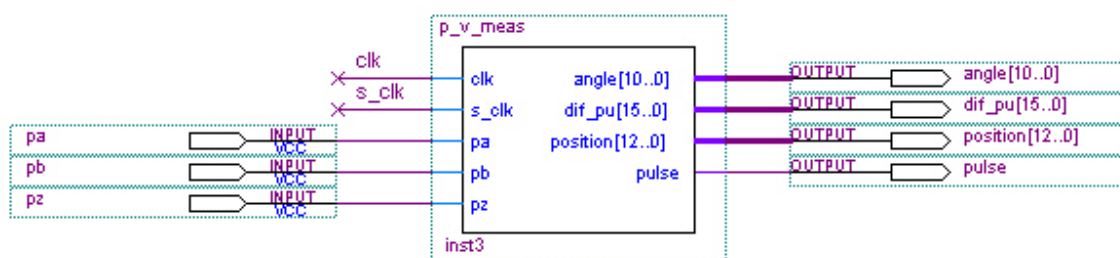


圖 4.3: 編碼器回授訊號處理功能驗證方塊圖

表 4.2: 編碼器回授訊號處理驗證模組之腳位定義說明表

腳位名稱	屬性	位元數	腳位定義說明
clk	INPUT	1 bit	系統時脈 (40MHz)
s_clk	INPUT	1 bit	取樣頻率 (102.4 μ s)
pa	INPUT	1 bit	編碼器 A 相信號
pb	INPUT	1 bit	編碼器 B 相信號
pz	INPUT	1 bit	編碼器 Z 相信號
angle	OUTPUT	11 bit	馬達回授磁極角度 (查表位址) 信號
dif_pu	OUTPUT	16 bit	馬達回授速度標么信號
position	OUTPUT	13 bit	馬達回授位置標么信號
pulse	SIGNAL	1 bit	四倍頻脈衝信號

圖 4.4 及圖 4.5 分別為馬達正、反轉的角度估測模擬圖，由模擬圖可以看出，四倍頻訊號 (pulse) 在 A 相及 B 相回授訊號發生正緣觸發或負緣觸發時，皆會產生出脈衝訊號，產生出正確的四倍頻訊號來。

在馬達磁極角度及馬達位置估測的驗證上，當 A 相回授訊號落後 B 相回授訊號 90° 時，設定馬達在正轉狀態，角度計數器由 0 向上計數到 1999 並循環計數，位置計數器則由 0 向上計數到 7999 並循環計數；而當 A 相回授訊號領先 B 相回授訊號 90° 時，設定馬達為反轉狀態，角度計數器由 1999 向下計數到 0 並循環計數，位置計數器則由 7999 向下計數到 0 並循環計數。

此外，在絕對定位功能驗證上，由模擬結果圖可看到，當 Z 相回授訊號觸發為高準位時，角度計數器便設定為 1556，而位置計數器則設定為 3112，顯示編碼器回授訊號處理中，角度估測及絕對定位功能驗證結果無誤。

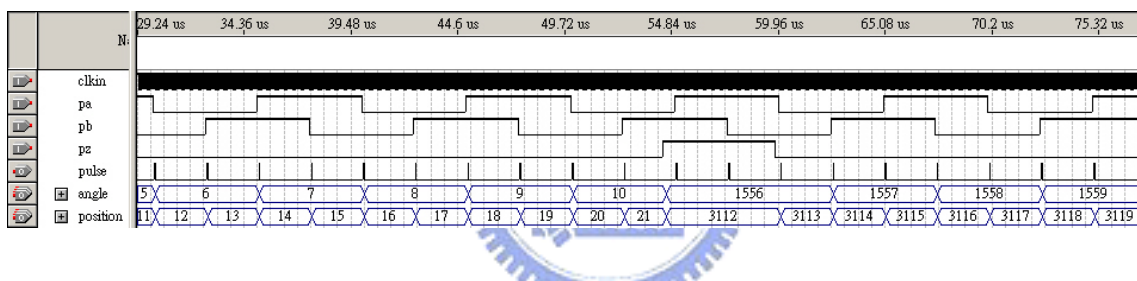


圖 4.4: 馬達正轉角度估測功能驗證模擬圖

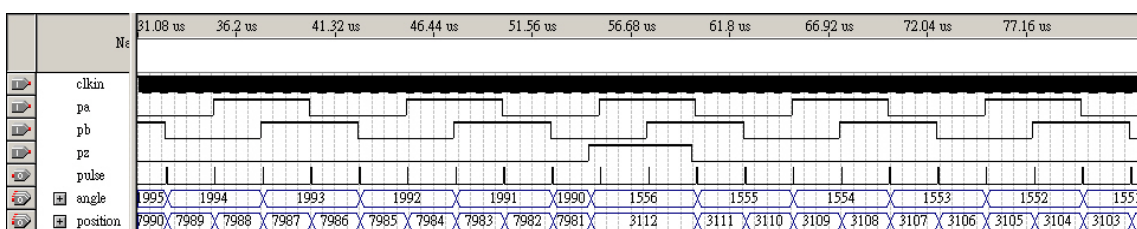


圖 4.5: 馬達反轉角度估測功能驗證模擬圖

在轉速估測的驗證模擬方面，假設轉速為定值，也就是 A 相及 B 相回授輸入訊號皆為一固定時脈的方波，依此固定時脈可以推算得輸入的馬達轉速，再依此數值來跟估測出來的轉速值做比較，以驗證轉速估測的正確性，在輸入轉速的選擇上，我們設定正轉轉速為 $1500rpm$ ，而反轉轉速為 $750rpm$ ，藉此設定來驗證在不同轉速及正反轉不同的情況下，都可以達到很好的轉速估測結果。

再看圖 4.7 的馬達反轉模擬圖，設定 A、B 相回授訊號方波周期為 $40\mu s$ ，同樣的先計算出馬達轉一圈所花的時間為 $40(\mu s) \times 2000(pulse) = 80(ms)$ ，將此值換算為轉速則為 $12.5rps = 750rpm$ 。

觀察模擬結果發現估測出的轉速會逐漸收斂到 0xF3FD，由於估測轉速值為有號數，收斂值 0xF3FD 實際上為一負數，符合回授訊號為反轉的設定，要推算回轉速同樣要先將該值正規化為 Q14 格式，再依序完成如下的計算：

$$0xF3FD = -3074 \xrightarrow{\text{normalization}} -3074 \div 2^{14} = -0.18762207$$

$$-0.18762207 \times 420(rad/s) = -78.8012695(rad/s)$$

$$\frac{-78.8012695(rad/s)}{2\pi} \times 60 = -752.496694(rpm)$$

由此可知在 $-750rpm$ 的轉速下，估測轉速與輸入轉速之間的誤差約為 $2.496694(rpm)$ ，誤差率約為 0.3329% 。

4.3 座標轉換驗證

座標轉換功能驗證主要驗證下面幾個功能方塊：靜止三相座標轉靜止兩軸座標 (*clark* 模組)、靜止兩軸座標轉靜止三相座標 (*clark_inv* 模組)、靜止兩軸座標轉同步旋轉座標 (*park* 模組)、同步旋轉座標轉靜止兩軸座標 (*park_inv* 模組)、以及座標轉換會用到的正餘弦函數查表 (*sincos_table*) 模組。

首先先驗證正餘弦函數查表的功能，其功能驗證的架構如圖 4.8 所示，而表 4.3 所示為正餘弦函數查表的腳位訊號定義說明。

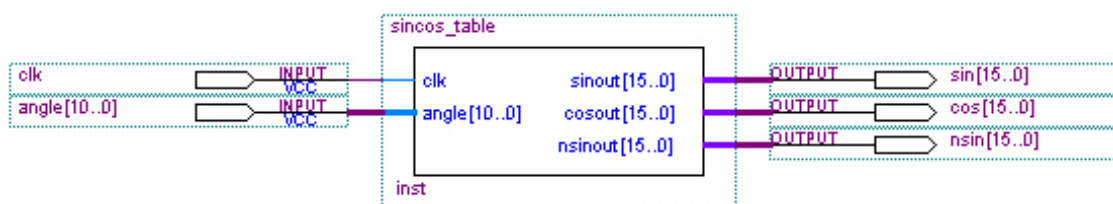


圖 4.8: 正餘弦函數查表功能驗證方塊圖

表 4.3: 正餘弦函數查表驗證模組之腳位定義說明表

腳位名稱	屬性	位元數	腳位定義說明
clk	INPUT	1 bit	系統時脈 (40MHz)
angle	INPUT	11 bit	磁極角度 (查表位址) 訊號
sinout	OUTPUT	16 bit	正弦函數訊號
cosout	OUTPUT	16 bit	餘弦函數訊號
nsinout	OUTPUT	16 bit	負正弦函數訊號

驗證的方式為輸入線性增加的磁極角度，也就是範圍在 0 到 1999 的查表位置訊號，觀察輸出的正弦函數訊號 (sinout)、餘弦函數訊號 (cosout) 及負正弦函數訊號 (nsinout) 的數值變動趨勢是否有符合弦波波形。其中，輸出的弦波函數值依據所建立的 ROM 資料，只會在 0x4000 到 0xC000 的範圍之間變化，這是爲了要符合晶片內的資料型態皆爲 16bit、Q14 格式的有號數表示，若將該範圍換算爲 Q14 格式時，剛好符合弦波函數值只在 ± 1 之間的變化範圍。圖 4.8 爲正餘弦函數查表模組的功能驗證模擬圖。

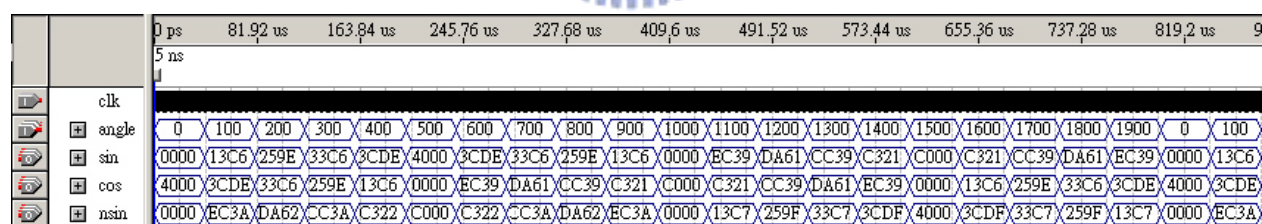


圖 4.9: 正餘弦函數查表功能驗證模擬圖

由模擬圖可看到，模擬輸入周期爲 $50\mu s$ 、單位時間變化 100 數值之周期性查表位址訊號，可以看到正弦輸出值的變化爲 $0x0000 \rightarrow 0x2591 \rightarrow 0x4000 \rightarrow 0x33C6 \rightarrow 0x0000 \rightarrow 0xDA61 \rightarrow 0xC000 \rightarrow 0xCC39 \rightarrow 0x0000$ ，爲了方便觀察驗證結果，將輸出值正規化到 Q14 格式，使其數值變化在 ± 1 區間，同理，餘弦輸出和負正弦輸出值亦經過同樣動作，最後便可將輸出繪製成曲線圖如圖 4.10 所示，發現輸出皆爲正確的弦波波形，驗證了正餘弦函數查表的功能。

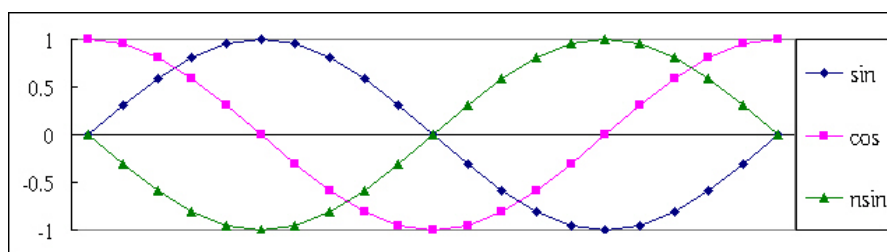


圖 4.10: 正餘弦函數查表功能驗證輸出波形圖

在座標轉換驗證的部分，結合了正向的靜止三相轉靜止兩軸 (*clark* 模組)、靜止兩軸轉同步旋轉 (*park* 模組) 的座標轉換，以及反向的同步旋轉轉靜止兩軸 (*park_inv* 模組)、靜止兩軸轉靜止三相 (*clark_inv* 模組) 的座標轉換。此外，為了模擬馬達旋轉時的磁極角變化，利用輸入線性增加的角度進入正餘弦函數查表功能方塊以產出弦波函數值，來模擬出在不同磁極角時座標轉換的正確性。圖 4.11 為座標轉換功能驗證方塊圖，表 4.4 為座標轉換驗證模組之腳位定義說明。

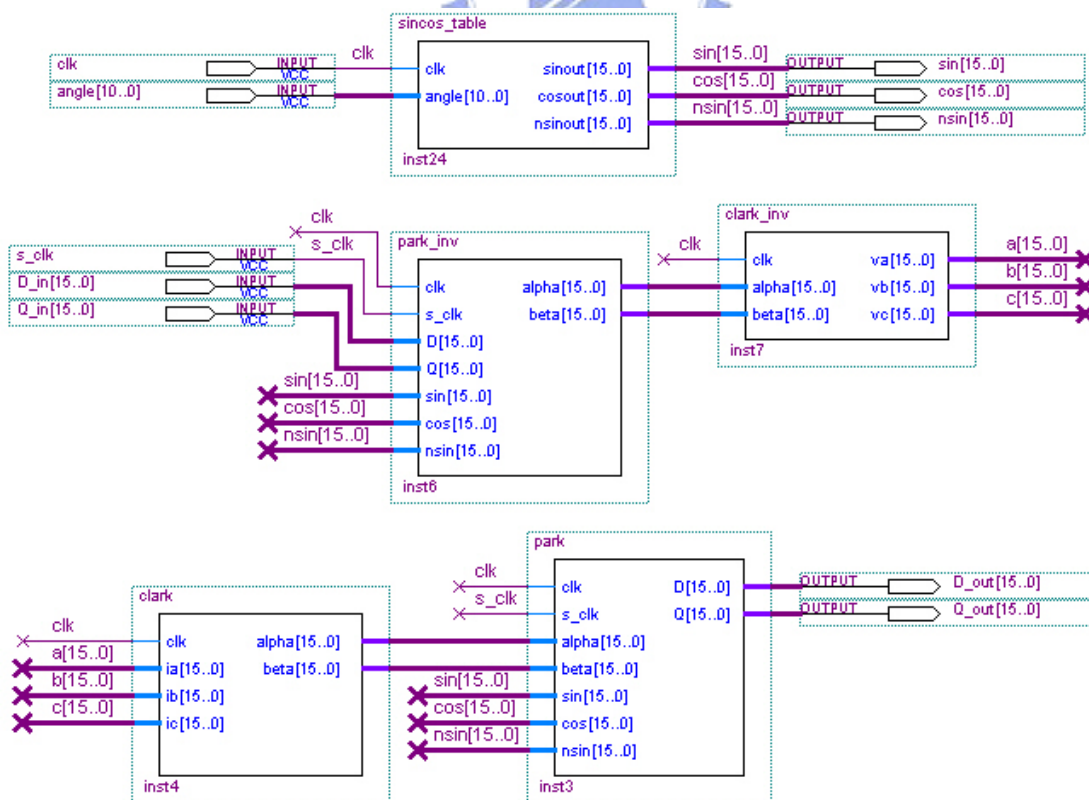


圖 4.11: 座標轉換功能驗證方塊圖

表 4.4: 座標轉換驗證模組之腳位定義說明表

腳位名稱	屬性	位元數	腳位定義說明
clk	INPUT	1 bit	系統時脈 (40MHz)
angle	INPUT	11 bit	磁極角度 (查表位址) 訊號
D_in	INPUT	16 bit	D 軸命令訊號
Q_in	INPUT	16 bit	Q 軸命令訊號
sinout	OUTPUT	16 bit	正弦函數訊號
cosout	OUTPUT	16 bit	餘弦函數訊號
nsinout	OUTPUT	16 bit	負正弦函數訊號
D_out	OUTPUT	16 bit	D 軸轉換後訊號
Q_out	OUTPUT	16 bit	Q 軸轉換後訊號

由於模擬驗證單一座標轉換不容易直接的看出結果正不正確，於是給定同步旋轉座標下的固定輸入值，先經過反向的座標轉換轉為靜止三軸座標下的值，然後再經過正向的座標轉換再將值轉回到同步旋轉座標上，藉著觀測輸入值與經過座標轉換後的值是否相近，來驗證座標轉換的正確性。

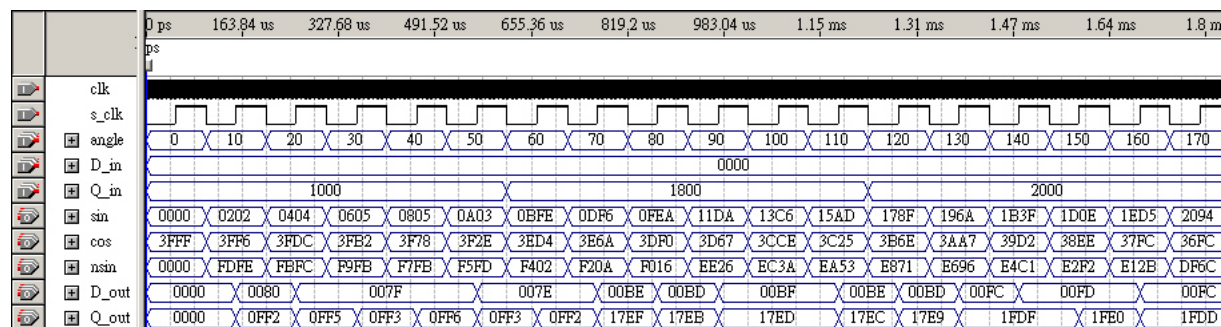


圖 4.12: 座標轉換功能驗證模擬圖 1

圖 4.12 為座標轉換功能驗證模擬圖，由此圖可以看出，馬達磁極角度輸入訊號不斷的以 10 的增量在遞增，所輸出的三相弦波查表值也隨著改變，顯示此模擬結果是有考慮到當馬達實際在轉動的情形，在訊號輸入的部分，D 輸入訊號為 0x0000，而 Q 輸入訊號依序為 0x1000、0x1800、0x2000，由模擬

結果圖可以看到，Q 輸出訊號依序的接近 0x1000、0x1800、0x2000，其中，可看到模擬結果會延遲一個取樣周期的時間，這是因為在驗證方塊圖上的靜止兩軸與靜止三相座標再做轉換時，各過一次取樣的動作，所以在模擬結果會出現延遲的情形，在整個向量控制晶片規劃上，座標轉換是各自獨立並同時進行的，故不會有此影響發生。

同理，若設定 Q 輸入訊號依序為負值：0xE000、0xD800、0xD000，其模擬結果圖會如圖 4.13 所示，Q 輸出結果也會依序接近 0xE000、0xD800、0xD000。

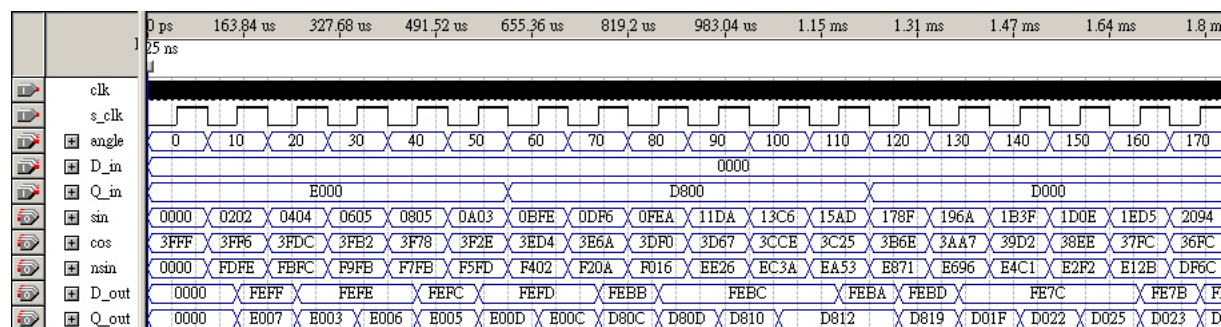


圖 4.13: 座標轉換功能驗證模擬圖 2

4.4 正弦波脈寬調變驗證

正弦波脈寬調變的驗證方式為：當輸入給三相弦波訊號時，輸出的 PWM 訊號也要有三相弦波的訊號趨勢，圖 4.14 為正弦波脈寬調變功能驗證方塊圖。其中，為了方便輸入弦波訊號產生，利用正餘弦函數查表功能方塊產生出連續的三相弦波訊號，藉以代替三相弦波電壓輸入值，驗證方塊圖的腳位定義說明如表 4.5 所示。

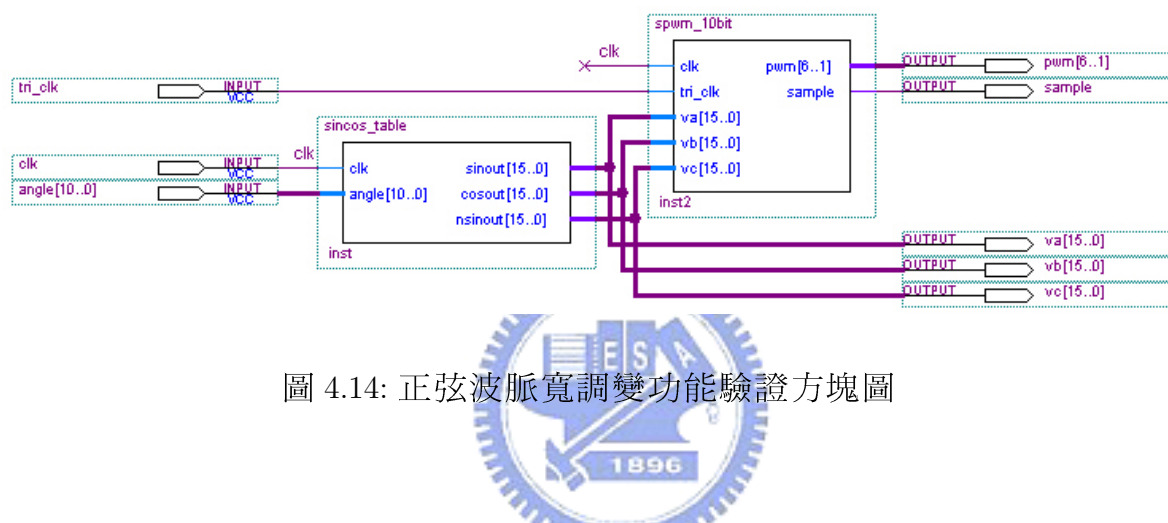


圖 4.14: 正弦波脈寬調變功能驗證方塊圖

表 4.5: 正弦脈波調變之腳位定義說明表

腳位名稱	屬性	位元數	腳位定義說明
clk	INPUT	1 bit	系統時脈 (40MHz)
tri_clk	INPUT	1 bit	PWM 載波計數時脈 (20MHz)
angle	INPUT	11 bit	磁極角度 (查表位址) 訊號
va	SIGNAL	16 bit	馬達 a 相電壓訊號
vb	SIGNAL	16 bit	馬達 b 相電壓訊號
vc	SIGNAL	16 bit	馬達 c 軸電壓訊號
sample	OUTPUT	1 bit	輸入取樣旗標
pwm	OUTPUT	6 bit	正弦脈波調變訊號

圖 4.15 為正弦脈波調變功能模擬的結果，觀察結果可發現，當 va 取樣輸入為 0x3FDF 時，pwm[1] 訊號在取樣周期內的工作周期約為 100%，再看當 vc 取樣輸入為 0xC123 時，pwm[5] 訊號在取樣周期內的工作周期接近 0%，代

表在輸入弦波正峰值 0x3FFF 到負峰值 0xC000 之間的數值轉換到 PWM 訊號的工作周期為 100% 到 0% 之間，由此可知 PWM 產生的動作是正確的。

再觀察 PWM 波形間的關係，可看出 pwm[1] 與 pwm[2] 互為反相訊號，pwm[3] 與 pwm[4] 互為反相訊號，pwm[5] 與 pwm[6] 互為反相訊號，符合外部六橋電路同一臂上下橋開關訊號互為相反的輸入訊號，再觀察波形放大圖如圖 4.16 所示，可以看到在 pwm[1] 和 pwm[2] 訊號作準位切換時，中間會產生出約為 $2\mu\text{s}$ 的無效寬帶，代表 pwm[1] 和 pwm[2] 不會有同時為低準位的狀況發生，同樣觀察另外兩臂的輸出訊號亦都有無效寬帶的保護措施，如此的輸出訊號再經過一個反向電路後，在驅動六橋電路時就可以避免同一臂同時導通而發生短路的情形，也驗證了正弦波脈寬調變功能。

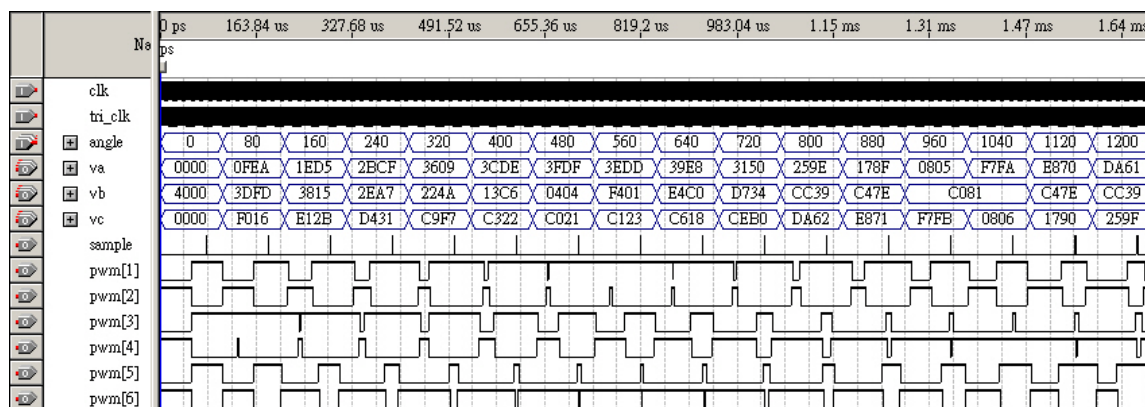


圖 4.15: 正弦波脈寬調變功能驗證模擬圖

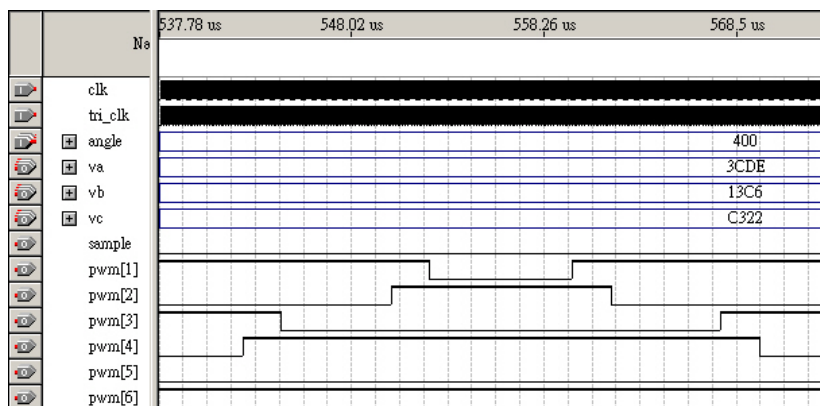


圖 4.16: 正弦波脈寬調變功能驗證模擬放大圖

4.5 電流 PI 控制器驗證

在本文中，電流控制器是以一個 PI 控制器來實現之，驗證方式可由通用控制響應圖說明。

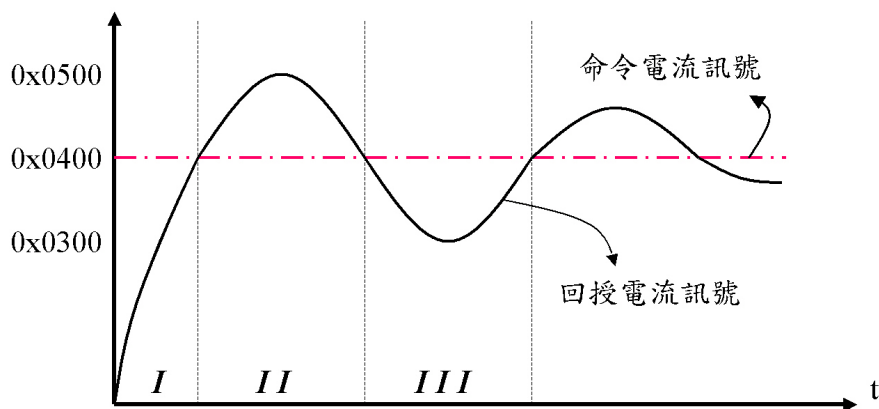


圖 4.17: 通用控制響應圖

如圖 4.17 所示，在控制的過程中，可依據回授值與命令值的相對大小關係將控制響應分為三大部分，第一部分為控制剛開始的狀況，由於回授量不足，輸出的控制量皆為正值，此時回授值會逐漸逼近命令值，一直到達剛好等於命令值為止；第二部分的回授值皆大於命令值，此時輸出的控制量開始由正值轉為負值，故回授值的變化會是一個漸增到一平衡值後，再遞減回到命令值；第三部分的回授值皆小於命令值，此時輸出的控制量會由負值轉為正值，故回授值的變化會是一個漸減到一平衡值後，再遞增回到命令值。電流控制器的功能驗證方塊圖如圖 4.18 所示，其腳位定義說明如表 4.6。

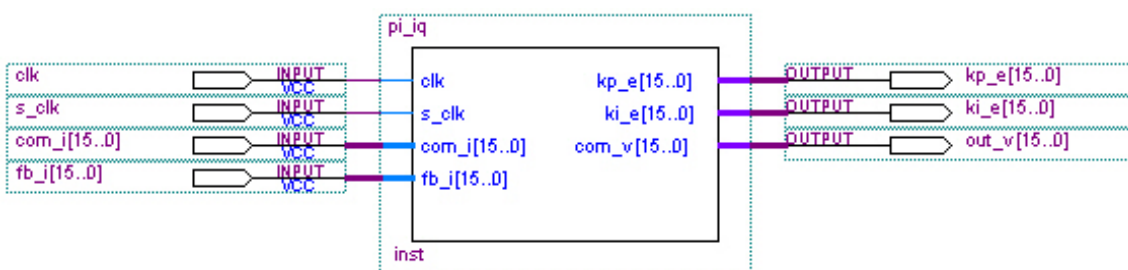


圖 4.18: 電流控制器功能驗證方塊圖

表 4.6: 電流控制器之腳位定義說明表

腳位名稱	屬性	位元數	腳位定義說明
clk	INPUT	1 bit	系統時脈 (40MHz)
s_clk	INPUT	1 bit	取樣頻率 (102.4 μ s)
com_i	INPUT	16 bit	命令電流訊號
fb_i	INPUT	16 bit	回授電流訊號
kp_e	SIGNAL	16 bit	P 控制增量訊號
ki_e	SIGNAL	16 bit	I 控制增量訊號
out_v	OUTPUT	16 bit	控制電壓訊號

第一部分的回授電流模擬結果如圖 4.19 所示。驗證模擬的電流命令值 (com_i) 設定為 0x0400，而電流回授值 (fb_i) 設定為從 0x0000 以每 0x0100 的增量遞增到 0x0400，以模擬出控制響應圖中第一部分的輸入數值變化情形，其中功能方塊中設定的 K_p 值為 400，是屬於 Q10 格式的數值，而 K_i 值為 134，是為 Q14 格式的數值。

由結果可以看出，在模擬開始時誤差量為 0x0400，此時的 P 控制增量 (kp_e) 為 $0x0400 \times 400 \div 2^{10} = 0x0190$ ，而 I 控制增量 (ki_e) 為 $0x0400 \times 134 \div 2^{14} = 0x0008$ ，皆符合模擬的結果，其中除以 2^{10} 和 2^{14} 的動作是為了將運算後的結果保持在 Q14 的格式。而當模擬後段回授值與命令值相等時，P 控制增量為 0x0000，而 I 控制增量與輸出的控制電壓值皆維持在定值 0x003C，也就是上一次 I 控制積分輸出的結果，顯示控制器的模擬結果符合預期的動作。

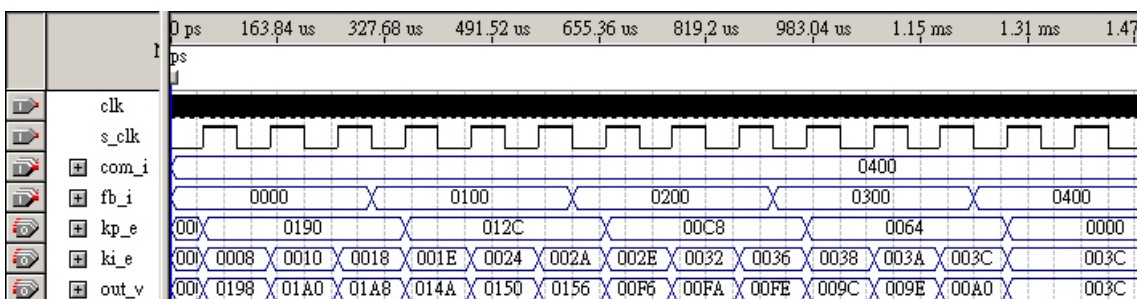


圖 4.19: 電流控制器功能驗證模擬圖 (第一部分)

第二部分電流回授值則是設定變化如下：0x0400→0x0480→0x0500→0x0480→0x0400，以模擬出當回授值大於命令值時的控制情形。第二部分的回授電流模擬結果如圖 4.20 所示，由於回授值大於命令值，故誤差量為負值，由模擬結果可見，P 控制增量的確為負值，以回授值為 0x0480 為例，誤差量為 0xFF80，P 控制增量值可經由下列計算求出： $0xFF80 \times 400 \div 2^{10} = 0xFFCE$ ；而由於誤差量為負值，I 控制增量呈現遞減的情況，且遞減量剛好等於誤差量乘以 Ki 常數的值，同樣以回授值為 0x0480 為例，I 控制增量則可計算如下： $0xFF80 \times 134 \div 2^{14} = 0xFFFE$ ，相當於模擬出來 0x0002 的遞減量；而當回授值等於命令值時，P 控制增量為 0x0000，而控制輸出值則維持在上一次 I 控制積分輸出的結果 0x0027。

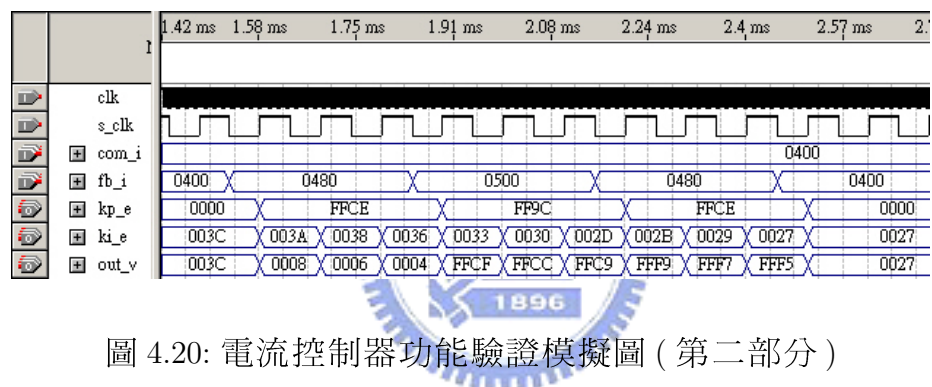


圖 4.20: 電流控制器功能驗證模擬圖 (第二部分)

第三部分電流回授值則設定變化如下：0x0400→0x0380→0x0300→0x0380→0x0400，以模擬出當回授值小於命令值時的控制情形。第三部分的回授電流模擬結果如圖 4.21 所示，在此狀況下，由於誤差直皆為正值，P 控制增量是為正值，且 I 控制增量是為遞增的數值變化，同樣的，當回授值與命令值相等時，控制輸出值維持在上一次 I 控制積分輸出的結果 0x0033。

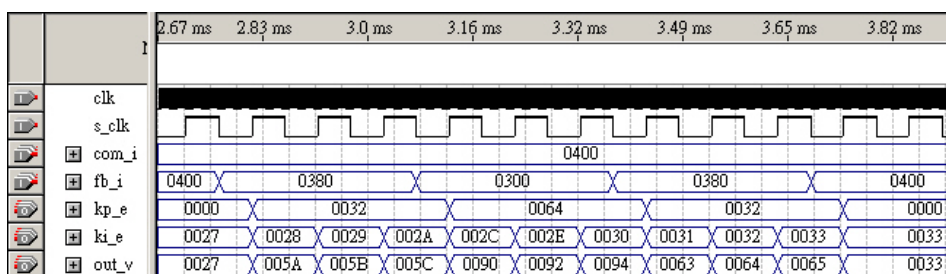


圖 4.21: 電流控制器功能驗證模擬圖 (第三部分)

系統硬體架構與實驗之結果與分析

本實驗硬體架構如圖 5.1 所示，包含了一塊 ALTERA FPGA 發展板，一顆交流永磁同步馬達，一套外部電路板，一台電源供應器以及一台個人電腦。外部電路又分為電源供應板一塊 (Power Supply Board)，驅動電路板兩塊 (Gate Driver Board)，回授電路板一塊 (Feedback Board) 以及 Nios 擴充板 (Nios Expand Board) 一塊。

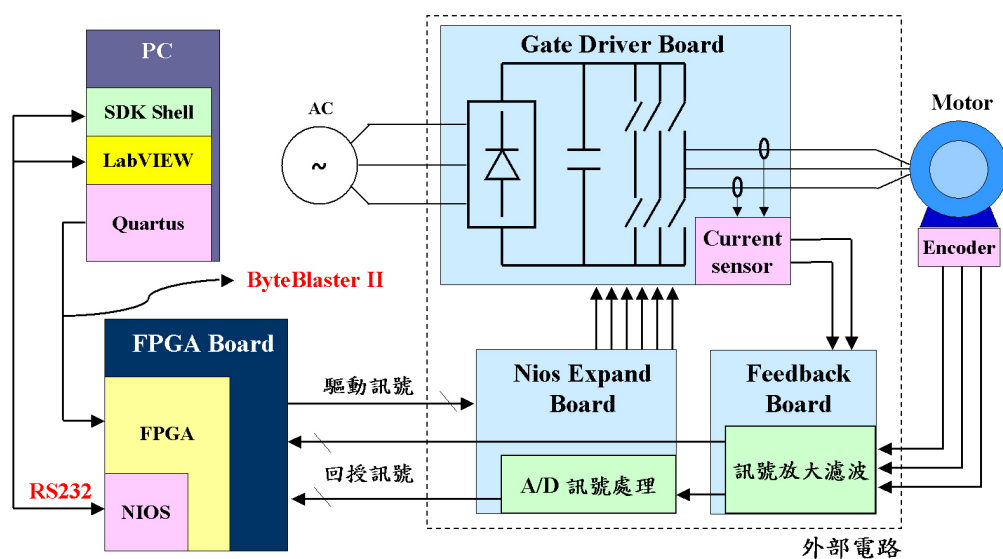


圖 5.1: 實驗硬體架構圖

在實驗過程中，先在個人電腦上使用 ALTERA 公司的 Quartus II 設計軟體進行 VHDL 程式的撰寫及功能方塊的驗證，並利用 SOPC Builder 建立一顆 Nios 處理器於 FPGA 晶片中，再將完成的 VHDL 功能方塊及 Nios 處理器透過 ByteBlaster II 傳輸線一起載入到 FPGA 晶片中，最後使用 Nios SDK Shell 將撰寫好的 C 程式進行編譯並透過 RS232 傳輸線載入到 Nios 處理器的開機唯讀記憶體中 (Boot rom)，讓處理器動作。

程式下載完成之後，PWM 驅動訊號會由 FPGA 發展板透過 Nios 擴充板送至驅動電路板，驅動 IPM 六橋開關模組輸出馬達三相電壓訊號，讓馬達開始轉動，在訊號回授部分，驅動電路板上的電流感測器會將三相電流大小轉換為電壓訊號，連同馬達編碼器所偵測到的 A、B、Z 三相訊號一起送到回授電路板，在回授電路板中做準位統一的調整後再傳回到 Nios 擴充板，此時，三相的電流大小訊號會再經過 A/D 電路的處理將類比訊號轉成數位訊號，再加上馬達編碼器偵測訊號一起回授給 FPGA 晶片，以進行馬達的回授控制。

此外，在個人電腦上用 LabVIEW 軟體撰寫好含有 SECS 通訊協定的通訊程式，透過 RS232 傳輸線來和 Nios 處理器做通訊，如此一來就可以直接在電腦的人機介面上改變轉動命令以及觀測馬達的轉動狀態。

5.2 ALTERA Stratix FPGA Development Board

本實驗採用的 FPGA 發展板為 ALTERA 公司所出的 Nios Development Kit，而此發展板所使用的 FPGA 晶片型號為 Stratix EP1S10F780C6，這顆 FPGA 晶片是由 780 根腳位的 FineLine BGA 封裝而成，其詳細規格表如表 5.1 所示。

整塊 FPGA 發展板如圖 5.2 所示。除了 FPGA 核心晶片外，此發展板上還有其他的周邊，包括了 8MBytes 的 Flash、1MBytes 的 static RAM、16MBytes 的 SDRAM、一組 Compact Flash(CF) 接頭及一塊 16MB 的 CF Card、一組 Micror 接頭以搭配選購的除錯模組、一組 Ethernet MAC/PHY 裝置用以透過網路做資料傳輸、兩組 RS232 接頭可以連接序列埠、兩組共 82 根可規劃的 I/O 腳位、四顆按鈕、八顆 LED、兩顆七段顯示器以及一個 50MHz 的石英震盪器，這些周邊對設計者在驗證晶片功能及除錯上，提供了多種介面及解決方案，以利於減少晶片研發的時間。其發展板上的電路架構圖如圖 5.3 所示。

表 5.1: Stratix 晶片規格

規格 Feature	Stratix EP1S10F780C6
邏輯單元 Logic elements(LEs)	10,570
M512 RAM blocks(32 x 18 bits)	94
M4K RAM blocks(128 x 36 bits)	160
M-RAM blocks(4K x 144 bits)	1
總記憶體位元數 Total RAM bits	920,448
DSP blocks	6
嵌入式乘法器 Embedded multipliers	48
鎖相迴路 PLLs	6
最大使用輸入 / 出接腳 Maximum user I/O pins	426
內部電壓 Internal supply voltage	1.5V

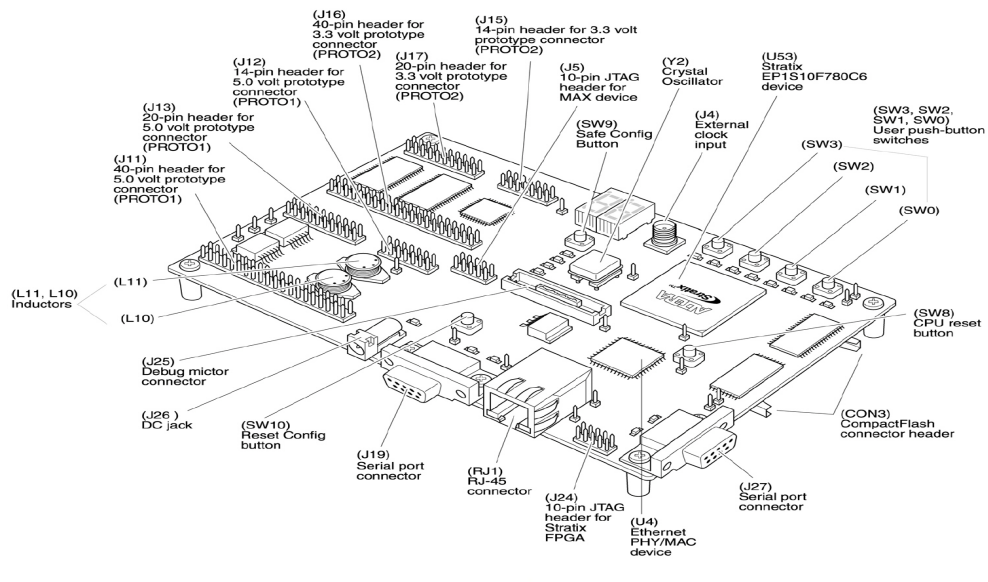


圖 5.2: FPGA 發展板

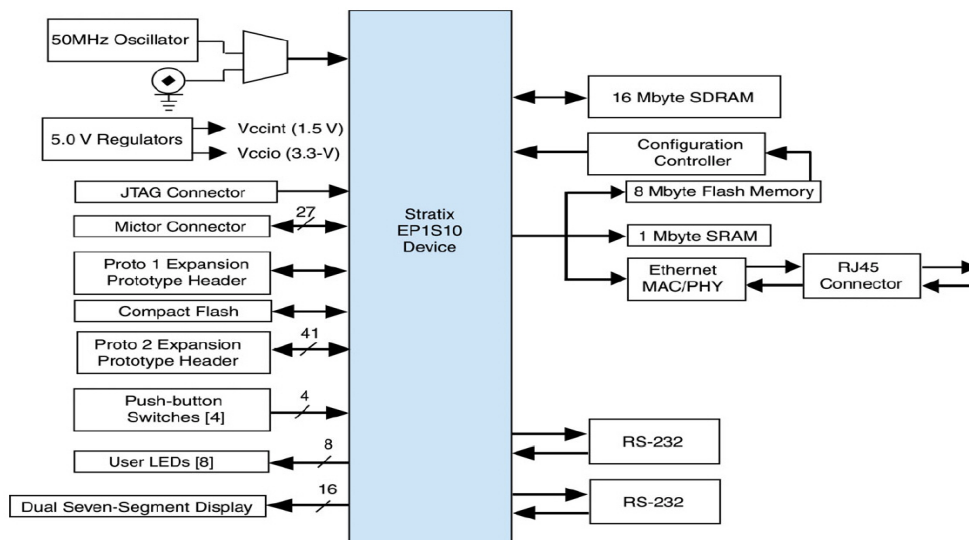


圖 5.3: FPGA 發展板電路架構圖

5.3

外部電路板主要功能是將 FPGA 發展板的 PWM 驅動訊號轉為馬達的三相電壓訊號以驅動馬達，以及接受編碼器及電流感測器回授的訊號，並將類比訊號轉為數位訊號，回傳至 FPGA 發展板中進行回授處理，圖 5.4 為外部電路板之間的連接方式，而圖 5.5 說明了外部電路板間訊號的流動方向。

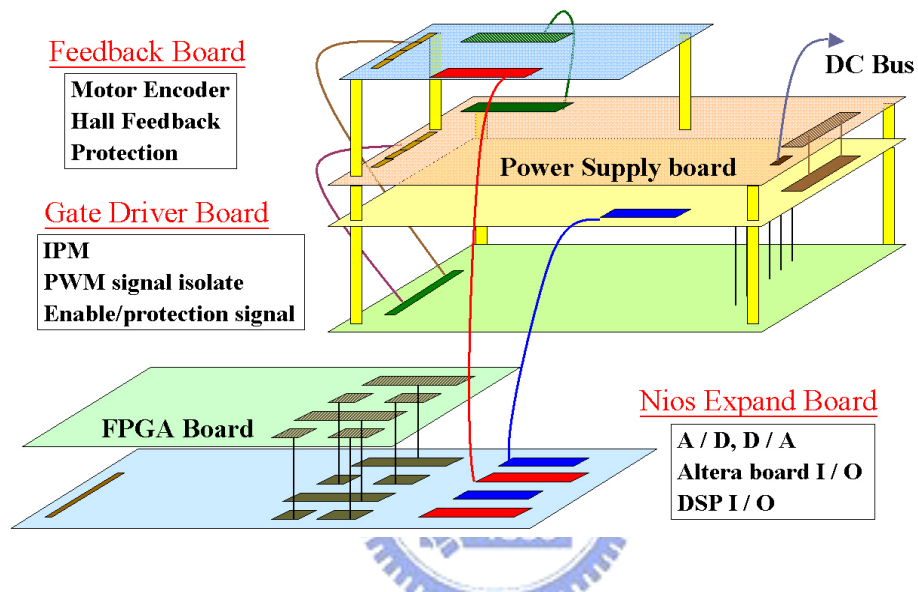


圖 5.4: 外部電路板之間的連接方式

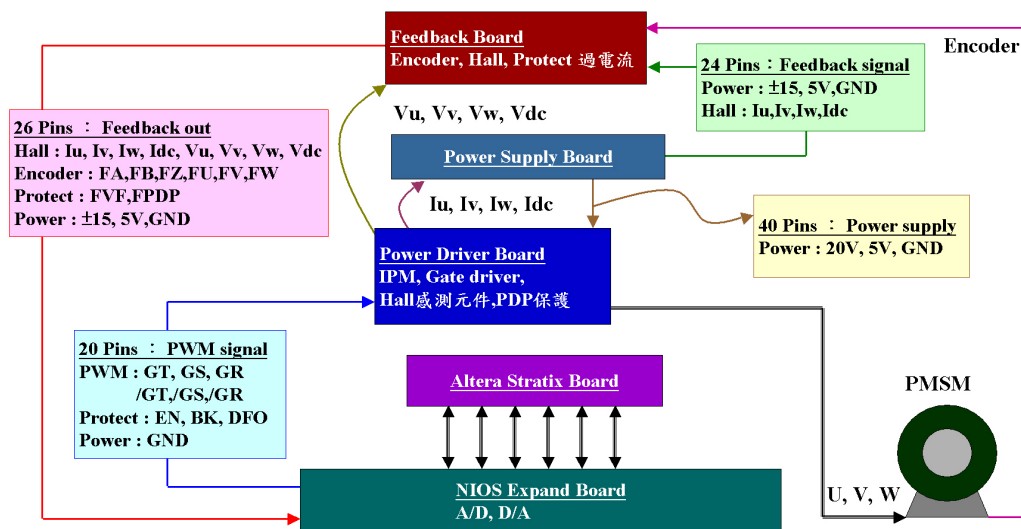


圖 5.5: 外部電路板間訊號的連接及流動方向

5.3.1 驅動電路板

驅動電路板共有兩塊，如圖 5.6 所示，第一塊主要的作用是接受六橋開關驅動訊號，並透過光耦合器做訊號隔離後，再去驅動 IPM 六橋開關模組，在驅動訊號進入板子到驅動光耦合器動作之間，還包括了一個防止六橋同一臂上下橋開關元件同時導通的保護電路，其電路如圖 5.7 所示，利用兩個反向器及一個三輸入的 NAND 閘來達到上下橋互鎖的功能，如此一來，只有在上下橋驅動訊號互為反向時，才會讓驅動訊號通過，促使光耦合器的低觸發動作，防止 IPM 模組上下橋同時導通導致內部的功率開關元件損傷；第二塊驅動電路板主要的功用為將穩壓後輸入電源供給 IPM 模組，並接收第一塊驅動板輸出的六橋驅動訊號給 IPM 模組，最後將三相電壓訊號輸入至馬達，另外包含了電流感測器及電壓感測器，可以用來偵測三相電流及電壓，以作為過電流回授以及過電壓過電流保護電路的數值依據。

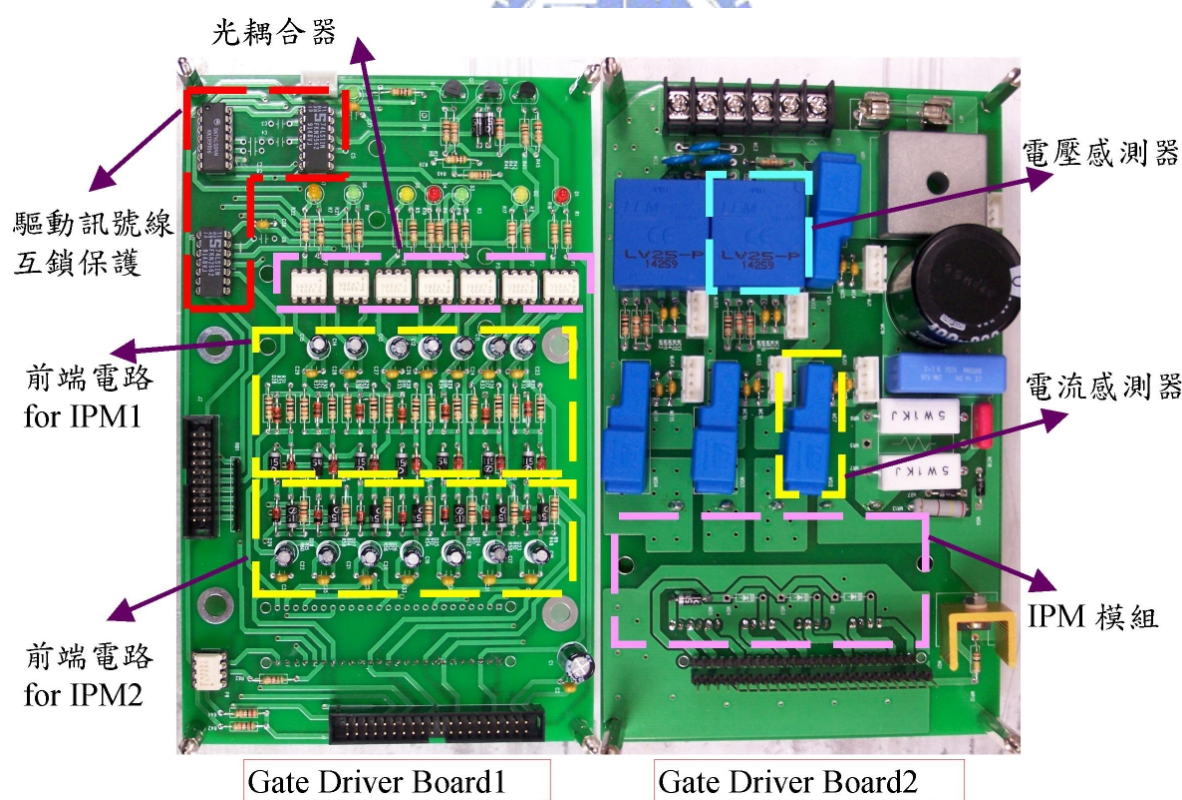


圖 5.6: 驅動電路板

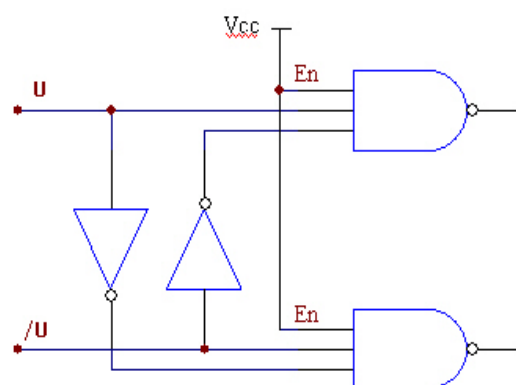


圖 5.7: 防止六橋同一臂上下橋同時導通的保護電路

5.3.2 回授電路板

回授電路板如圖 5.8 所示，最主要的功能就是將馬達回授的訊號做濾波及電壓統整，包含了 U、V、W 三相霍爾回授訊號；編碼器偵測到的 A、B、Z 訊號，以及電流感測器和電壓感測器偵測並轉換出的電壓值，都透過回授電路板整成 $\pm 5V$ 範圍的電壓輸出到 Nios 擴充板。

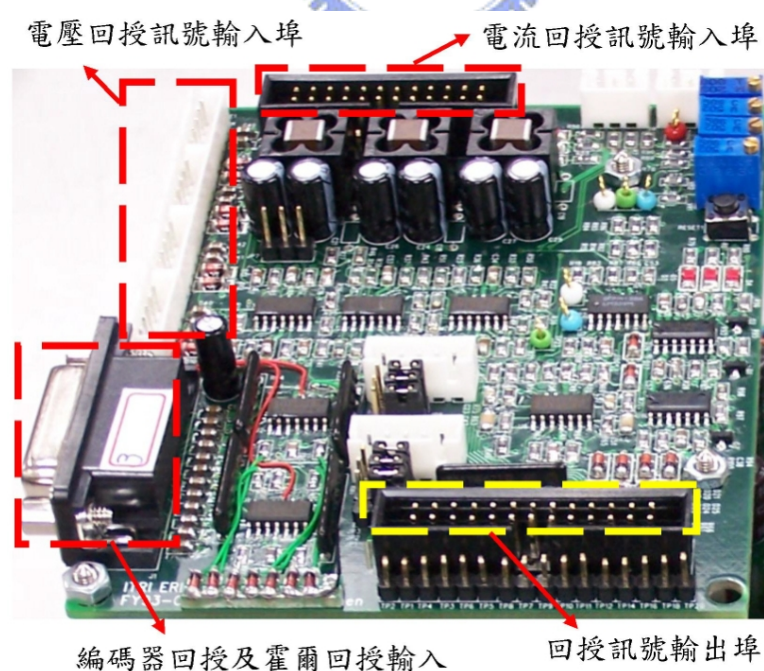


圖 5.8: 回授電路板

5.3.3 Nios 擴充電路板

Nios 擴充電路板是直接和 FPGA 發展板連接的電路板，主要是做一些訊號處理以加強 FPGA 發展板的功能，包括了 A/D 電路、D/A 電路、4051 多工器電路、位準調整電路以及回授訊號濾波等功能，圖 5.9 即為 Nios 擴充電路板的實體圖。

其中最重要的擴充功能就是 A/D 類比轉數位電路的部分，包含一顆 Analog Devices 公司出的 AD9203 A/D IC、位準調整及箝位電路、比較電壓準位調整電路以及 4051 多工通道選擇電路，再配合晶片內部驅動電路即可完成回授電流訊號的擷取功能；此外在編碼器回授訊號的電壓準位也是經由板子上的電壓調整電路將 5V 電壓轉換到 3.3V，以便輸入給 FPGA。

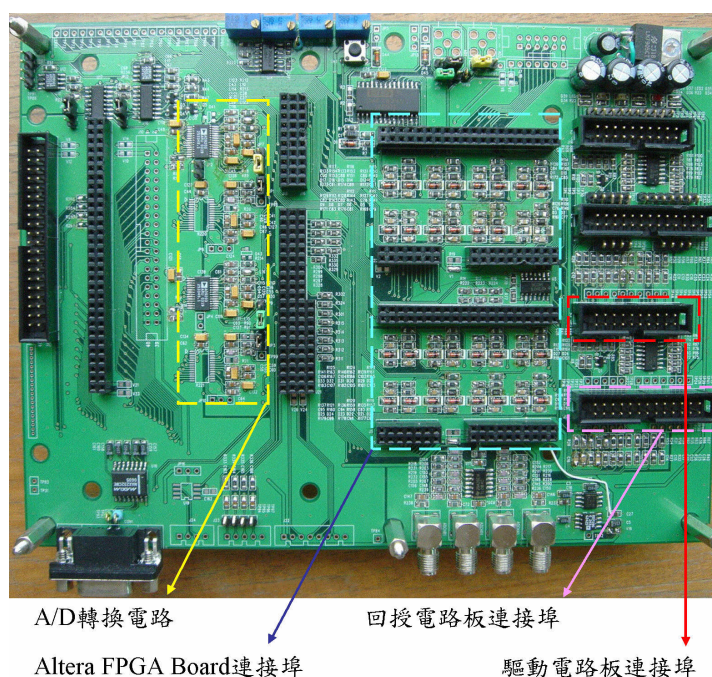


圖 5.9: Nios 擴充電路板

5.4 實驗結果

在實驗系統中，將針對本文所設計的交流永磁同步馬達位置控制晶片進行馬達的運轉測試，測試進行的項目有三種，第一個測試項目為馬達單一角度定位功能測試，主要是測試當晶片收到命令角度時，是否可以驅動馬達以最短路徑的旋轉方向精確快速的到達命令角度，並觀測其控制響應圖；第二個測試項目為方波震盪定位功能測試，設定起始命令角度以及結束命令角度給晶片，以測試馬達是否會在此兩個角度之間作來回震盪的轉動效果；第三個測試項目為馬達轉速控制，輸入命令轉速給晶片，觀察馬達轉速是否有跟上命令值，以測試轉速控制的效果。

在測試命令值輸入及測試結果展示上，皆於電腦端的人機介面進行操作與觀察，此介面是由 LabVIEW 圖控軟體所撰寫完成，程式主要為 SECS 通訊協定的傳輸機制以便和晶片內 Nios 處理器作資料的傳輸。人機介面所包含的操控儀表可如圖 5.10 所示：

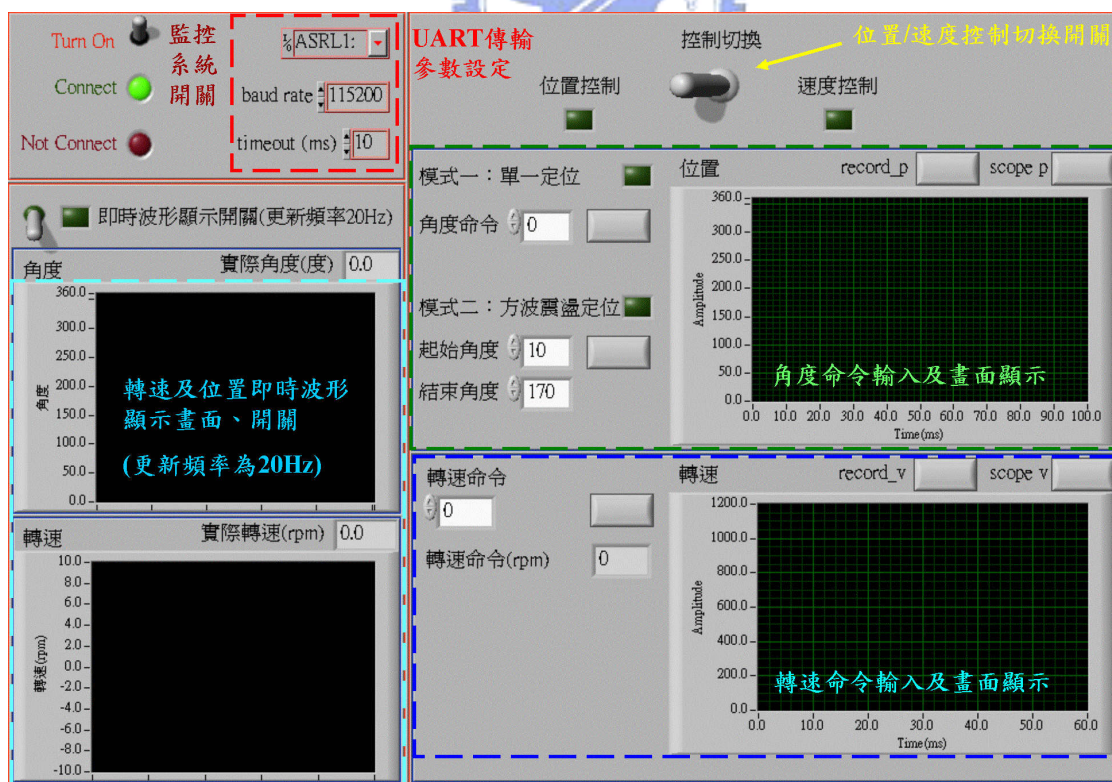


圖 5.10: 操控儀表人機介面說明圖

最左上為整個通訊傳輸的開關，在通訊連通的情形下，下方的綠色 Connect 燈號會亮，反之則亮紅色 Not Connect 燈號；而在右邊的三個參數分別為序列傳輸埠的選擇，傳輸速率的設定以及 Time out 時間設定。

在通訊連通後，右上方橫向的開關是選擇要對馬達進行位置控制或者是速度控制，選擇後相對應的燈號則會亮起。在位置控制下，可選擇模式一或模式二兩種不同的控制模式，當選擇模式一時，可輸入命令角度於空格中，而當選擇模式二時，可輸入起始及結束角度於相對應的空格中，最後再按下右方的方形按鈕即可對晶片控制命令參數進行更新的動作。當控制命令參數一有更新時，Nios 處理器內部會自行取樣紀錄 200 筆角度的資訊，當按下位置波形圖右上的 scope_p 按鈕時，波形圖即會顯示這 200 筆角度的數值變化圖，以作為觀察控制響應情形的角度響應圖。此外，若是想在平時觀察馬達角度的變化情形，則可按下 record_p 按鈕，送出抓取資料旗標給 Nios 處理器去執行取樣的動作，再按下 scope_p 按鈕以觀察波形。若選擇速度控制，則可在空格輸入命令轉速，並按下右方的方形按鈕便可將之傳至晶片內，並改變命令轉速值。同理，透過 record_v 與 scope_v 按鈕便可觀察轉速的控制響應圖。另外，畫面左偏下方有兩個波形圖，當按下即時波形顯示開關按鈕時，此二波形圖即會以 20Hz 的更新頻率來更新波形圖畫面，以呈現近似即時波形顯示的效果。

位置控制模式一的實驗命令值設定如下：分別抓取 10° 到 170° 、 170° 到 10° 、 100° 到 270° 、 270° 到 100° 、 100° 到 300° 、 300° 到 100° 等六種情形，藉以驗證馬達的確是以最小路徑的方向來轉到命令角度，並且以接近 180° 的最長定位路徑來觀察馬達角度變化的響應圖，以觀察出角度控制響應圖的上升時間。由圖 5.11、圖 5.12 和圖 5.13 可看到角度控制的結果，都可以追隨到命令值，而上升時間大都在 250ms 以下就達到穩定值。

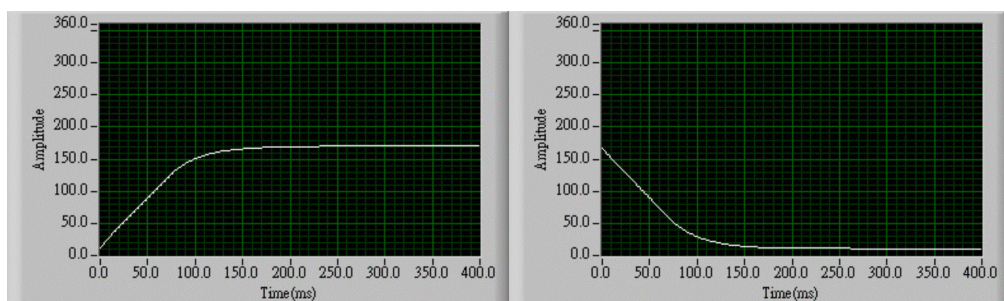


圖 5.11: 位置控制模式一角度響應圖 ($10^\circ - 170^\circ$)

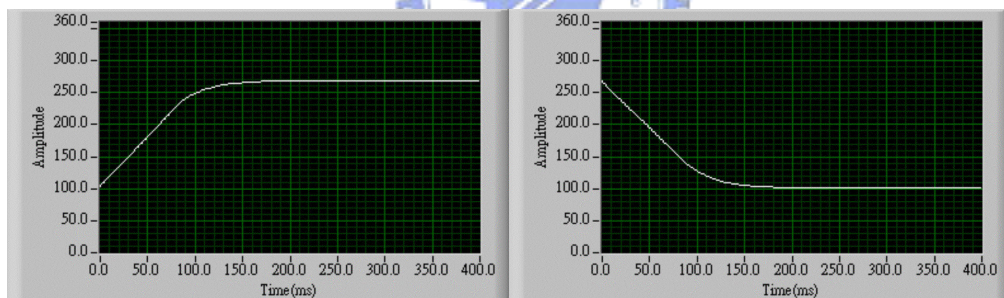


圖 5.12: 位置控制模式一角度響應圖 ($100^\circ - 270^\circ$)

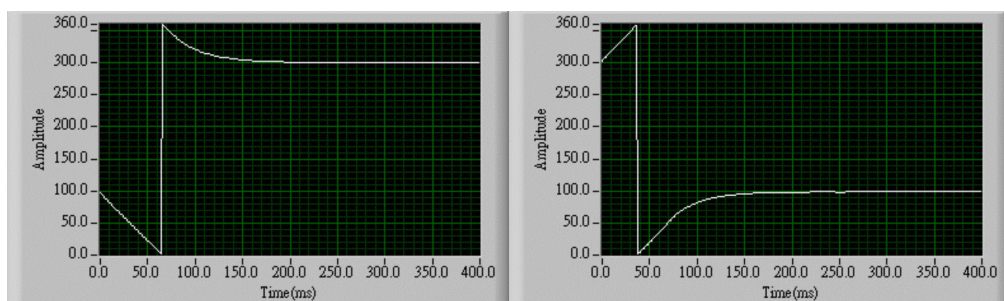


圖 5.13: 位置控制模式一角度響應圖 ($100^\circ - 300^\circ$)

位置控制模式二的實驗命令值設定如下：分別將起始角度與結束角度設為 10° 和 170° 、 150° 到 250° 、 180° 到 350° 等三種情形，藉以驗證馬達可以在兩個任意的固定的角度之間來回作震盪。由於設定的方波變化時間為一秒鐘變化一次角度控制命令，故不適宜以取樣波形來觀測，故以人機介面中的即時顯示波形來做為此模式的觀測波形圖。由圖 5.14 可看到角度控制的結果，確實有達成方波震盪的效果。

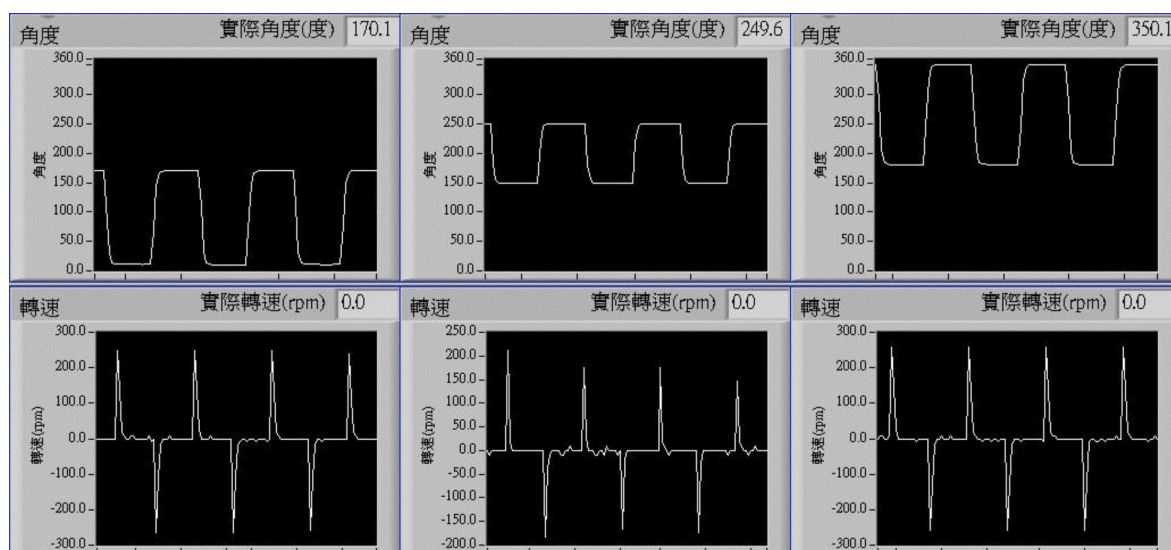


圖 5.14: 位置控制模式二角度響應圖 ($10^\circ - 170^\circ$ 、 $150^\circ - 250^\circ$ 、 $180^\circ - 350^\circ$)

速度控制模式的參數設定說明如下：在 $k_p=80$ 、 $k_i=20$ 的條件下，分別將命令轉速值設為 500rpm、1000rpm、1500rpm，及 2000rpm，並觀察轉速由 0rpm 上升到命令轉速的速度響應圖，以及由命令轉速降為 0rpm 的速度響應圖，分別如圖 5.15 和圖 5.16 所示，由其最大超越量由低轉速到高轉速分別為 10%、4%、2.6%、1.5%，可知在低轉速時的最大超越量特性較不佳；而上升時間都可以在 40ms 以內達到穩定值。

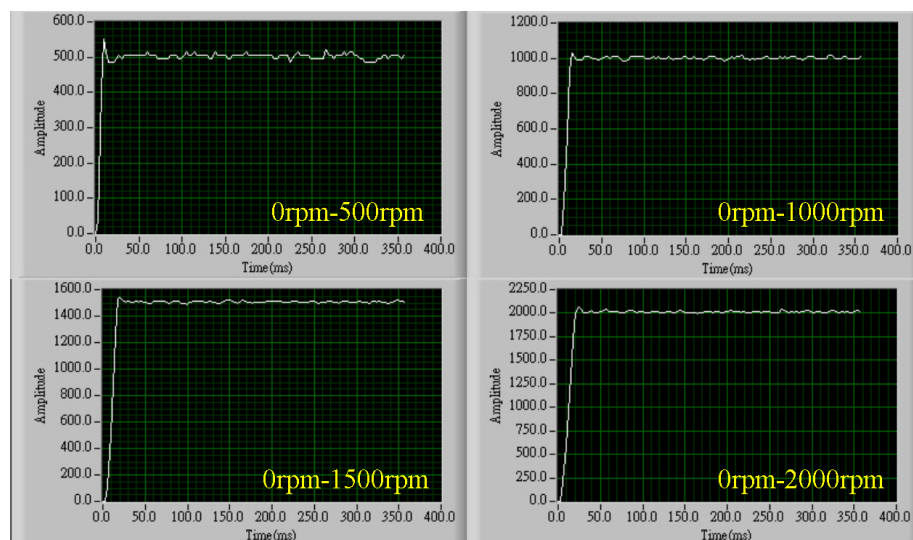


圖 5.15: 0rpm 上升到命令轉速的速度響應圖

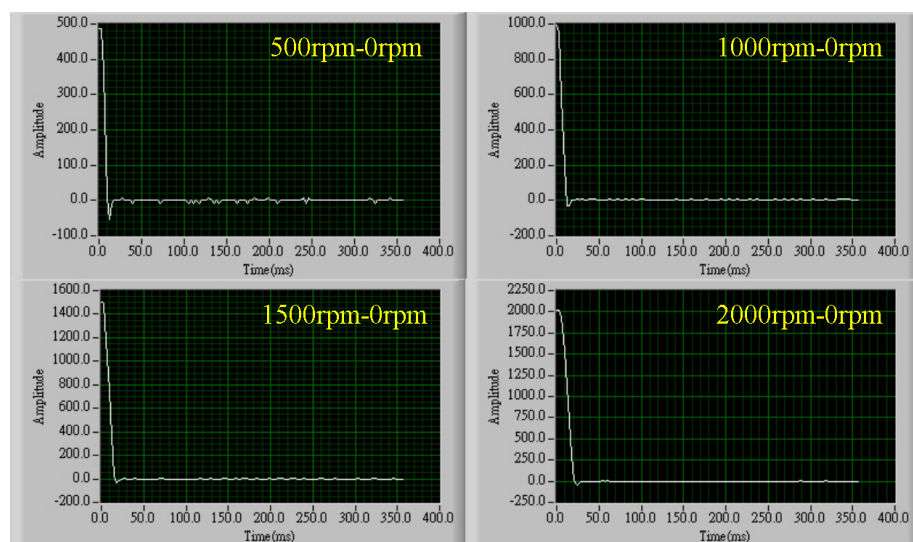


圖 5.16: 命令轉速降為 0rpm 的速度響應圖

第六章

結論

本論文針對交流永磁同步馬達進行位置控制晶片的研製，晶片研製的發展系統是採用 ALTERA 公司的 Nios Development Kit 作為控制中心，該套件內含了一顆 Stratix EP1S10 的 FPGA 晶片以及其他週邊元件，如：Led、七段顯示器、按鈕、序列埠接頭、記憶體等，配合 Quartus II 整合性發展軟體進行晶片功能程式的撰寫、編譯、模擬以及驗證。在 FPGA 晶片中實現交流馬達向量控制法則，透過座標轉換可以輕易的將互相耦合的訊號分別進行獨立的控制，減低了控制交流馬達的複雜度，再配合回授訊號進行轉速閉迴路以及角度閉迴路控制，完成整個永磁同步馬達位置控制的功能。

整個 FPGA 控制晶片使用 5816 個邏輯單元 (佔 FPGA 晶片面積約 55%) 及 91KByte 的記憶體容量 (佔 FPGA 發展板總記憶體約 78%)，56 根可規劃的輸入輸出腳位 (佔 FPGA 晶片可規劃腳位約 13%)，4 個 DSP block 以及 1 個 PLL 鎖相迴路，其中 Nios 處理器使用 3347 個邏輯單元以及 83KByte 的記憶體容量。在晶片內部的功能規劃上，有分為下列幾種：最主要的部分是以 VHDL 硬體描述語言做為發展的程式，依據交流馬達向量控制法則開發出座標轉換模組 (*park*、*park_inv*、*clark*、*clark_inv*、*sincos_table*)、正弦波脈寬調變模組 (*spwm*)、編碼器回授處理模組 (*p_v_means*)、電流回授訊號處理模組 (*adc_x*) 及電流控制器模組 (*pi_i*)；而當中會使用到一些如鎖相迴路 (*pll*)、唯讀記憶體 (*rom*)、乘法器 (*mult*) 等 Quartus II 軟體本身有內建的功能時，可以透過 Megafunction 的引導建立起上述的功能方塊；第三部分的功能規劃於微處理器中，利用 SOPC Builder 軟體建立了一顆 Nios 處理器於 FPGA 晶片裡，並

撰寫 C 語言程式載入於 Nios 處理器中，實現的功能包含了轉速控制器以及角度控制器，以及 SECS 通訊程式。

在驅動馬達驗證上，建立完成一組馬達控制實驗系統，其硬體架構除了 ALTERA 公司的 FPGA 發展套件外，還包含一顆交流永磁同步馬達、一台個人電腦、及一套外部電路板，外部電路板依功能不同可分為負責將數位 PWM 訊號轉為可驅動馬達三相訊號的驅動電路板，將電流感測器及編碼器等回授訊號作處理的回授電路板，以及將 FPGA 發展套件作功能延伸，加上 A/D 等功能的 Nios 擴充電路板。而監控端的人機介面則是於電腦上撰寫 LabVIEW 程式，透過 RS232 序列傳輸線與 Nios 處理器作資料傳輸，以便線上監控馬達轉動情形，完成實際馬達位置控制的驗證。

在未來的發展方面，可以在控制器的設計及通訊介面上加以改進：在控制器選擇方面，本論文中速度控制迴路上使用 PI 控制器，而位置控制迴路使用 P 控制器，在控制響應及精度日趨要求下，可以使用較高階的控制器，例如模糊控制理論、適應控制理論，以加強控制的響應以及穩健度，亦或設計出具有動態學習功能的類神經模糊控制理論，加強控制晶片對不同環境的適應性及最佳性；在通訊介面上，可使用網路 RJ45 介面取代 RS232 介面，引入全雙工的通訊格式，加強通訊效率以及增加遠端操控的距離，更進一步可以採用無線通訊的方式，如此一來，不但增加控制端的活動性，也可以在遠方安全的控制危險區域的馬達運轉，使得遠端監控的概念得以實現，以拓展晶片的應用範圍。

本論文成功的在整合數位晶片與微處理器於單一 FPGA 晶片中的發展平台上，將向量控制理論實現於該晶片中，並完成交流永磁式同步馬達位置控制原型晶片的研製，在強調晶片整合為趨勢的今日，若能將此位置控制原型晶片加入更多可調參數的設定以達到更彈性化的設計，則可將此原型晶片視為一矽智產 (Intellectual Property)，將應用範圍推廣到多軸馬達控制平台，或是結合其他不同功能的矽智產，以整合為功能更強大的晶片。

參考文獻

- [1] F. Blaschke, “The principle of field orientation as applied to the new TRANSVECTOR closed loop control system for rotating field machines,” *Siemens Review*, vol.39, no. 5, pp. 217–220, May 1972.
- [2] D. L. Zhang, X. Ai, C. J. Xu, C. R. Zhang, “DSP-based software AC servo systems with PM synchronous motors,” *IEEE ICEMS Conf. Proc.*, vol.2, pp. 755–758, 2001.
- [3] M. F. Tsai, H. C. Chen, “Design and implementation of a CPLD-based SVPWM ASIC for variable-speed control of AC motor drives,” *IEEE PEDS Conf. Rec.*, vol.1, pp. 322–328, 2001.
- [4] J. Y. Jyang, Y. Y. Tzou, “A CPLD-based voltage/current vector controller for 3-phase PWM inverters,” *IEEE PESC Conf. Rec.*, vol.1, pp. 262–268, 1998.
- [5] Y. Y. Tzou, T. S. Kuo, “Design and implementation of an FPGA-based motor control IC for permanent magnet AC servo motors,” *IEEE IECON Conf. Rec.*, vol.2, pp. 943–947, 1997.
- [6] M. Cirstea, A. Aounis, M. McCormick, P. Urwin, “Vector control system design and analysis using VHDL,” *IEEE PESC Conf. Rec.*, vol.1, pp. 81–84, 2001.
- [7] Altera Corporation, “Nios Development Board Reference Manual, Stratix Edition,” December 2003.
- [8] 劉昌煥, 許溢适, AC 伺服系統的理論與設計實務. 文笙書局, 1995.
- [9] 劉昌煥, 交流電機控制. 東華書局, 2003.

- [10] 陳慶逸, 林柏辰, VHDL 數位電路實習與專題設計. 文魁資訊, 2004.
- [11] 唐佩忠, VHDL 與數位邏輯設計. 高立圖書, 2002.
- [12] 廖裕評, 陸瑞強, CPLD 數位電路設計. 全華科技, 2002.
- [13] 林傳生, 使用 VHDL 電路設計語言之數位電路設計. 儒林圖書, 1998.
- [14] 陳建武, 永磁式同步馬達伺服控制晶片之研製, 南台科技大學電機工程研究所碩士論文, 2002.
- [15] 張豪揚, 永磁式同步馬達向量控制晶片研製, 國立交通大學電機與控制工程研究所碩士論文, 2004.
- [16] 周育德, Altera Quartus II Training Manual. 國家晶片設計中心, 2003.

