


國立交通大學

電信工程學系

碩士論文



5GHz 射頻吉伯特混頻器之設計與實作
Design and Implementation of 5GHz RF
Gilbert Mixers

研究生：吳澤宏

指導教授：孟慶宗

中華民國 九十四年 七月

5GHz 射頻吉伯特混頻器之設計與實作
Design and Implementation of 5GHz RF
Gilbert Mixers

研究生：吳澤宏

Student: Tse-Hung Wu

指導教授：孟慶宗 博士 Advisor: Dr. Chin Chun Meng

國立交通大學

電信工程系碩士班



Submitted to Institute of Communication Engineering
College of Electric Engineering and Computer Science

National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

June 2005

Hsinchu, Taiwan, Republic of China

中華民國九十四年七月

摘要

由於系統晶片時代的來臨，外差式接收機已不滿足時代潮流的需要，因此低中頻架構降頻電路是我們本篇論文研究的重點。本篇論文介紹了多種應用於無線區域網路之射頻吉伯特混頻器與一個利用複數混頻器及複數濾波器的方法來消除鏡像訊號干擾的低中頻架構降頻電路。

本篇論文主要以 TSMC 0.35 μm SiGe BiCMOS 製程以及 GCT 2 μm InGaP/GaAs HBT 製程來研製應用於 802.11a WLAN 之升降頻混頻器。其中 SiGe BiCMOS 製程包含了 5.2GHz 共模迴授微混頻器電路、5.7GHz 使用 LC 電流合成器之升頻微混頻器、整合集總元件 Rat-race 的 5.2GHz LC 電流合成升頻器與 5.2GHz 鏡像消除雙正交四相位降頻器等電路。而採用 GCT 2 μm InGaP/GaAs HBT 製程則包含了 5.2GHz 單端輸出單端輸入微混頻器與 5.2GHz 整合集總元件 Rat-race 的單端輸出單端輸入微混頻器電路。

Abstract

For the coming age of system-on-chip, because the hetero-dyne receiver can't satisfy the requirement for modern applications, we focus on the low-IF receiver. In this thesis, we introduce many kinds of RF Gilbert mixers and a low-IF down converter which uses the architecture of complex mixers and complex filters to reject image signals.

In this thesis, we implement up-conversion and down-conversion mixers for 802.11a WLAN's applications by using TSMC 0.35 μm SiGe BiCMOS technology and GCT 2.0 μm InGaP/GaAs HBT process. In SiGe BiCMOS process, there are a 5.2GHz CMFB micromixer, a 5.7GHz up-conversion micromixer using LC current combiner, a 5.2GHz LC current combine up-converter with lumped element rat-race and a 5.2GHz image rejection double quadrature down-converter. In GCT 2.0 μm InGaP/GaAs HBT, there are a 5.2GHz single-in single-out micromixer and a 5.2GHz single-in single-out micromixer with lumped element rat-race.

誌謝

我即將帶著榮耀離開校園，在這兩年的研究所求學生活裡，因為有許多人的支持和幫忙才能讓我的論文得以順利完成。首先感謝孟慶宗老師的指導，讓我能在研究過程中得到許多寶貴的經驗，解決所遇到的種種困難，使我在個人能力與學識上有所增長。感謝郭仁財教授、詹益仁教授與林宗賢教授在口試時提供寶貴的建議，加強本論文的完整性。在晶片量測過程上，要感謝NDL全體同仁的幫忙才得以把複雜的量測工作完成。感謝實驗室的家兄宗翰，還有勝凱、大偉、伯均、志發、東山、王維、明奇、紹宇、為昱、仰涵、智琦、慶鴻與珍儀等學長姐的指導讓我對於研究有更多的了解。同時要感謝實驗室的同學聖哲、宇文、智凱的關懷使我研究的生活充實且愉快。此外，多謝學弟們英杰、樺輿、家宏、柏勳、勝文的陪伴和協助，讓我這兩年的研究所生活充滿回憶。

我在這裡要特別感謝我的父母與珮容在求學的過程中給我最大的支持，你們是讓我能繼續前進的動力。最後，僅把此論文的榮耀獻給我的家人與身邊所有關懷我的朋友們。

目 錄

摘要 (中文).....	i
摘要 (英文).....	ii
誌謝.....	iii
目錄.....	iv
圖目錄.....	vii
表目錄.....	xvi
第一章 導論	1
1.1 研究動機.....	1
1.2 論文組織.....	3
第二章 5.2GHz 共模迴授微混頻器設計	4
2.1 混頻器簡介.....	4
2.2 混波器重要特性參數.....	5
2.2.1 雜訊指數(Noise Figure).....	5
2.2.2 轉換增益(Conversion Gain).....	5
2.2.3 隔離度 (Isolation).....	6
2.2.4 1dB 增益壓縮 (P1dB).....	7

2.2.5	三階截斷點(Third-Order Intercept Point:IP3)	7
2.2.6	反射損耗(Return Loss)	8
2.2.7	功率消耗.....	9
2.3	共模迴授射頻微混波器設計與實現.....	9
2.3.1	射頻輸入級.....	10
2.3.2	共模迴授級.....	12
2.3.3	輸出緩衝級.....	13
第三章	LC 電流合成升頻器設計.....	22
3.1	LC 電流合成升頻器.....	22
3.1.1	射頻輸入級.....	24
3.1.2	電感電容電流合成級.....	25
3.1.3	LC 電流合成器特性推導.....	27
3.2	內建集總 Rat-race 之 LC 電流合成升頻器設計與實現.....	45
3.2.1	中頻輸入級.....	46
3.2.2	本地震盪源輸入級.....	46
3.2.3	射頻輸出級.....	48
3.2.4	射頻輸出級的功率增益分析.....	50
第四章	鏡像消除雙正交四相位降頻器設計.....	62
4.1	RC-CR 多相位濾波器.....	62
4.2	利用多重相位濾波器之四相位降頻器設計與實現.....	66

第五章	5.2GHz GaAs HBT 微混頻器設計	93
5.1	單端輸出單端輸入微混頻器設計與實現.....	93
5.1.1	射頻輸入級.....	94
5.1.2	本地震盪源輸入級.....	95
5.1.3	輸出緩衝級.....	95
5.2	利用集總 Rat-race 之單端輸出單端輸入微混頻器設計與實現.....	106
5.2.1	射頻輸入級.....	107
5.2.2	本地震盪源輸入級.....	107
5.2.3	輸出緩衝級.....	107
第六章	八相位次諧波降頻混頻器設計	120
6.1	八相位次諧波降頻混頻器設計與實現.....	120
6.1.1	倍頻器電路.....	121
6.1.2	次諧波降頻混頻器電路.....	122
6.1.3	本地震盪源八相位產生器電路.....	122
第七章	結論	131

圖目錄

第二章.....	4
圖 2.1 P1dB 定義.....	7
圖 2.2 三階截斷點.....	8
圖 2.3 共模迴授微混頻器電路.....	10
圖 2.4 射頻輸入級電路.....	11
圖 2.5 共模迴授級電路.....	12
圖 2.6 輸出緩衝級電路.....	13
圖 2.7 輸出頻率響應模擬(CMFBMIXER).....	14
圖 2.8 輸出暫態響應模擬(CMFBMIXER).....	14
圖 2.9 轉換增益對 LO 功率模擬(CMFBMIXER).....	15
圖 2.10 S11 模擬(CMFBMIXER).....	15
圖 2.11 轉換增益對 LO 功率量測(CMFBMIXER).....	16
圖 2.12 Isolations 量測(CMFBMIXER).....	16
圖 2.13 轉換增益對 RF 功率量測(CMFBMIXER).....	17
圖 2.14 IIP3 量測(CMFBMIXER).....	17
圖 2.15 S11 量測(CMFBMIXER).....	18
圖 2.16 轉換增益對 RF 頻率量測(CMFBMIXER).....	18

圖 2.17	CMFB Micro Mixer Die Photo.....	19
圖 2.18	量測用的 Rat-Race(5.17GHz).....	19
第三章.....		22
圖 3.1	LC 電流合成升頻器電路.....	24
圖 3.2	等效 LC 電流合成電路.....	25
圖 3.3	電流合成器等效轉換圖.....	26
圖 3.4	傳輸線 ABCD 矩陣等效轉換圖.....	27
圖 3.5	負載 ABCD 矩陣等效轉換圖.....	27
圖 3.6	π -model 的 ABCD 矩陣等效轉換圖.....	28
圖 3.7	T-model 的 ABCD 矩陣等效轉換圖.....	28
圖 3.8	電感電容 π -model 的 ABCD 矩陣等效轉換圖.....	29
圖 3.9	電感電容 T-model 的 ABCD 矩陣等效轉換圖.....	29
圖 3.10	電感電容電流合成器的等效圖.....	30
圖 3.11	加入寄生電阻之電流合成器等效轉換圖.....	32
圖 3.12	電感電容電流合成器模擬圖(LCUPMIXER).....	33
圖 3.13	輸出頻率響應模擬(LCUPMIXER).....	34
圖 3.14	輸出暫態響應模擬(LCUPMIXER).....	34
圖 3.15	S11 模擬(LCUPMIXER).....	35
圖 3.16	S22 模擬(LCUPMIXER).....	35
圖 3.17	轉換增益對 LO 功率量測(LCUPMIXER).....	36

圖 3.18	轉換增益對 IF 功率量測(LCUPMIXER).....	36
圖 3.19	轉換增益對 IF 頻率量測(LCUPMIXER).....	37
圖 3.20	OIP3 量測(LCUPMIXER).....	37
圖 3.21	S11 量測(LCUPMIXER).....	38
圖 3.22	S22 量測(LCUPMIXER).....	38
圖 3.23	LO-IF Isolation 量測(LCUPMIXER).....	39
圖 3.24	LO-RF Isolation 量測(LCUPMIXER).....	39
圖 3.25	IF-RF Isolation 量測(LCUPMIXER).....	40
圖 3.26	LC Up Converter Die Photo Die Photo.....	41
圖 3.27	量測用的 Rat-Race(5.4GHz).....	41
圖 3.28	內建集總 Rat-race 之 LC 電流合成升頻器電路.....	45
圖 3.29	修正之輸入轉導級.....	46
圖 3.30	集總 Rat-Race.....	47
圖 3.31	Rat-Race S 參數模擬.....	47
圖 3.32	CC-CC 輸出級.....	48
圖 3.33	CC-CC 輸出級振幅響應模擬圖.....	49
圖 3.34	CC-CC 輸出級相位響應模擬圖.....	49
圖 3.35	LC 電流合成級與射頻輸出級的輸出功率轉換.....	50
圖 3.36	輸出頻率響應模擬(RRLCMIXER).....	52
圖 3.37	輸出暫態響應模擬(RRLCMIXER).....	52

圖 3.38	S11 模擬(RRLCMIXER).....	53
圖 3.39	S22 模擬(RRLCMIXER).....	53
圖 3.40	轉換增益對 LO 功率模擬(RRLCMIXER).....	54
圖 3.41	轉換增益對 IF 功率模擬(RRLCMIXER).....	54
圖 3.42	轉換增益對 IF 頻率模擬(RRLCMIXER).....	55
圖 3.43	轉換增益對 LO 功率量測(RRLCMIXER).....	56
圖 3.44	轉換增益對 IF 功率量測(RRLCMIXER).....	56
圖 3.45	轉換增益對 IF 頻率量測(RRLCMIXER).....	57
圖 3.46	S11 & S22 量測(RRLCMIXER).....	57
圖 3.47	OIP3 量測(RRLCMIXER).....	58
圖 3.48	Isolations 量測(RRLCMIXER).....	58
圖 3.49	LC Up Converter Using Lumped Rat-race Die Photo.....	59
第四章.....		62
圖 4.1	單極點 RC 濾波器.....	63
圖 4.2	單極點 RC 濾波器線性轉換.....	63
圖 4.3	複數濾波器合成.....	64
圖 4.4	RC-CR 多相位濾波器 (a)正頻率 (b)負頻率 選擇.....	65
圖 4.5	RC 電路振幅與相位響應.....	65
圖 4.6	雙正交相位複數降頻器架構.....	66
圖 4.7	雙正交相位複數降頻器架構.....	67

圖 4.8	正負頻率序列.....	69
圖 4.9	不同級數 RC-CR 多相位濾波器鏡像抑制比率.....	70
圖 4.10	四級 RC-CR 多相位濾波器.....	71
圖 4.11	正交訊號產生器.....	72
圖 4.12	二級正交訊號產生器.....	72
圖 4.13	吉伯特混頻器.....	73
圖 4.14	中頻輸出級.....	73
圖 4.15	正交訊號產生器模擬圖.....	74
圖 4.16	輸出頻率響應模擬(RF=5.2GHz LO=5.17GHz).....	75
圖 4.17	輸出頻率響應模擬(RF=5.14GHz LO=5.17GHz).....	75
圖 4.18	轉換增益對 LO 功率量測(2.7V).....	76
圖 4.19	轉換增益對 RF 功率量測(2.7V).....	76
圖 4.20	IIP3 量測(2.7V).....	77
圖 4.21	S11 量測(2.7V).....	77
圖 4.22	轉換增益對 RF 頻率量測(2.7V).....	78
圖 4.23	IRR 量測(2.7V).....	78
圖 4.24	LO-IF Isolation 量測(2.7V).....	79
圖 4.25	LO-RF Isolation 量測(2.7V).....	79
圖 4.26	RF-IF Isolation 量測(2.7V).....	80
圖 4.27	轉換增益對 LO 功率量測(3.3V).....	81

圖 4.28	轉換增益對 RF 功率量測(3.3V).....	81
圖 4.29	IIP3 量測(3.3V).....	82
圖 4.30	轉換增益對 RF 頻率量測(3.3V).....	82
圖 4.31	IRR 量測(3.3V).....	83
圖 4.32	LO-IF Isolation 量測(3.3V).....	83
圖 4.33	LO-RF Isolation 量測(3.3V).....	84
圖 4.34	RF-IF Isolation 量測(3.3V).....	84
圖 4.35	轉換增益對 LO 功率量測(5V).....	85
圖 4.36	轉換增益對 RF 功率量測(5V).....	85
圖 4.37	IIP3 量測(5V).....	86
圖 4.38	轉換增益對 RF 頻率量測(5V).....	86
圖 4.39	IRR 量測(5V).....	87
圖 4.40	LO-IF Isolation 量測(5V).....	87
圖 4.41	LO-RF Isolation 量測(5V).....	88
圖 4.42	RF-IF Isolation 量測(5V).....	88
圖 4.43	DQDC 4PPF Die Photo.....	89
圖 4.44	量測用的裝備.....	90
第五章.....		93
圖 5.1	單端輸出單端輸入微混頻器電路.....	94
圖 5.2	輸出頻率響應模擬(SISOMIXER).....	95

圖 5.3	輸出暫態響應模擬(SISOMIXER).....	96
圖 5.4	轉換增益對 LO 功率模擬(SISOMIXER).....	96
圖 5.5	S11 模擬(SISOMIXER).....	97
圖 5.6	轉換增益對 LO 功率量測(SISOMIXER).....	98
圖 5.7	轉換增益對 RF 功率量測(SISOMIXER).....	98
圖 5.8	LO-IF Isolation 量測(SISOMIXER).....	99
圖 5.9	LO-RF Isolation 量測(SISOMIXER).....	99
圖 5.10	RF-IF Isolation 量測(SISOMIXER).....	100
圖 5.11	轉換增益 (Fix IF=300MHz)量測(SISOMIXER).....	100
圖 5.12	轉換增益對 RF 頻率量測(SISOMIXER).....	101
圖 5.13	轉換增益對 RF 頻率(以 LO 頻率為中心頻率)量測(SISOMIXER).....	101
圖 5.14	S11 量測(SISOMIXER).....	102
圖 5.15	IIP3 量測(SISOMIXER).....	102
圖 5.16	Single In Single Out Micro Mixer Die Photo.....	103
圖 5.17	利用集總 Rat-race 之單端輸出單端輸入微混頻器電路.....	106
圖 5.18	本地振盪端之單端轉雙端 Rat-Race 電路.....	107
圖 5.19	Rat Race 的 S 參數模擬.....	108
圖 5.20	輸出頻率響應模擬(RRSISOMIXER).....	109
圖 5.21	輸出暫態響應模擬(RRSISOMIXER).....	109
圖 5.22	轉換增益對 LO 功率模擬(RRSISOMIXER).....	110

圖 5.23	S11 模擬(RRSISOMIXER).....	110
圖 5.24	轉換增益對 LO 功率量測(RRSISOMIXER).....	111
圖 5.25	轉換增益對 RF 功率量測(RRSISOMIXER).....	111
圖 5.26	LO-IF Isolation 量測(RRSISOMIXER).....	112
圖 5.27	LO-RF Isolation 量測(RRSISOMIXER).....	112
圖 5.28	RF-IF Isolation 量測(RRSISOMIXER).....	113
圖 5.29	轉換增益 (Fix IF=300MHz)量測(RRSISOMIXER).....	113
圖 5.30	轉換增益對 RF 頻率量測(RRSISOMIXER).....	114
圖 5.31	轉換增益對 RF 頻率(以 LO 頻率為中心頻率)量測(RRSISOMIXER).....	114
圖 5.32	S11 量測(RRSISOMIXER).....	115
圖 5.33	S22 量測(RRSISOMIXER).....	115
圖 5.34	IIP3 量測(RRSISOMIXER).....	116
圖 5.35	Single In Single Out RR Micro Mixer Die Photo.....	117
第六章	120
圖 6.1	次諧波降頻混頻器電路.....	121
圖 6.2	八相位產生器電路.....	122
圖 6.3	移頻相加器電路.....	123
圖 6.4	四相位產生器的模擬.....	124
圖 6.5	八相位產生器的模擬.....	124
圖 6.6	I 頻道輸出頻率響應模擬.....	125

圖 6.7	Q 頻道輸出頻率響應模擬.....	125
圖 6.8	I 頻道轉換增益對 LO 功率模擬.....	126
圖 6.9	Q 頻道轉換增益對 LO 功率模擬.....	126
圖 6.10	I 頻道轉換增益對 RF 功率模擬.....	127
圖 6.11	Q 頻道轉換增益對 RF 功率模擬.....	127
圖 6.12	S11 模擬.....	128
圖 6.13	Octet-Phases Subharmonic Mixer Die Photo.....	129



表 目 錄

表 2.1	CMFB Micro Mixer 模擬與量測結果.....	21
表 3.1	LC Up Converter 模擬與量測結果.....	44
表 3.2	LC Up Converter Using Lumped Rat-race 模擬與量測結果.....	61
表 4.1	DQDC 降頻訊號計算結果.....	69
表 4.2	DQDC4PPF 模擬與量測結果.....	92
表 5.1	Single In Single Out Micro Mixer 模擬與量測結果.....	105
表 5.2	SISO RR Micro Mixer 模擬與量測結果.....	119
表 6.1	Octet-Phases Subharmonic Mixer 模擬與量測結果.....	130

第一章

導論

1.1 研究動機



最近幾年無線通訊科技的快速發展，包含手機、Bluetooth、無線區域網路（Wireless LAN :WLAN）等無線設備的普及，已成為我們日常生活中不可缺少的溝通與訊息傳輸工具。此外，這些新的通信系統規格要求更高速的傳輸速率以提供多媒體的加值服務，並且需要低耗電操作以延長電池壽命成為無線通訊設備共同的趨勢。而由於積體電路技術、數位通訊與數位訊號處理方法等的進步使得通訊設備的功能更加多元化，並依據不同的地區、功能與成本的需求，分別發展出不同的系統規格，而各系統對於傳輸頻段、訊號頻寬、調變方式與多工模式的要求也都不盡相同，因而未來的電路設計，不管是數位、類比、混合信號或是射頻電路將更加的複雜，設計難度將不斷提升。

而在射頻電路的設計方面，更高的傳輸頻率、更低的操作電壓與功率消耗、以及更高的電路整合度使射頻電路設計充滿了挑戰性。就現今的個人通訊裝置而言，雖然射頻電路只佔了極小部份，但是射頻電路仍是現今電路設計上的一個瓶頸。由於射頻電路需考慮許多特性，包含了雜訊、線性度、功率消耗、阻抗匹配、操作頻率、直流電壓供應、信號振幅及在系統規格之間的取捨，各種參數相互地影響使得設計上更加困難。重要的是，目前仍然缺少一個精確的高頻主動和被動電路模型，使得設計者難以準確地設計出所預計電路的效能。另外，相較於其它的類比電路，射頻電路設計還需要許多非直接相關的背景，例如微波電路理論、電磁理論、通訊理論、類比及數位調變技術，射頻收發器架構等，每一種知識的建立要有一定的時間來培養，電路的設計者多半憑著多年經驗和直覺來設計及預測電路的效能，這樣一來，經驗不足的射頻電路設計工程師難以在很短的時間內掌握足夠的知識來設計電路。由於以上原因我們可以看出，不管是人力、軟體或是硬體上的種種限制，都提高了設計及量產上的難度，造成射頻電路晶片從設計到量產的時程拉長且耗費相當可觀的資源。

而在射頻晶片製程技術上，由於 CMOS 製程技術的成本較低且有極佳的系統整合能力，使用 CMOS 製程技術在單一晶片上同時實現射頻前端電路及基頻電路已是最新的趨勢。不可否認的，CMOS 製程技術在無線通信的電路設計中一直佔有很重要的角色，但在各種電路之中，SiGe HBT 所具有的「高截止頻率、高電流」等等的特色，是 CMOS 無法取代的。RFIC 在現有的製作上，仍以新開發之矽鍺(SiGe)技術及砷化鎵晶片為領先群。

1.2 論文組織

本篇論文將主要採用 SiGe BiCMOS 及 InGaP/GaAs HBT 製程技術來分析與設計應用於 802.11a 無線區域網路的升降頻混頻器晶片。第二章介紹一個在 IEEE MTT-S IMS2004 上發表的 5.2GHz 共模迴授微混頻器電路設計；第三章介紹兩個分別在 EMW GAAS2004 與 IEEE MTT-S IMS2005 上發表的 LC 電流合成升頻器的設計，且針對 LC 電流合成器的原理作一分析討論與介紹；第四章介紹一個在 EMW GAAS2004 上發表的鏡像消除雙正交四相位降頻器設計；第五章介紹兩個利用 InGaP/GaAs HBT 設計與實作的單端輸出單端輸入微混頻器；第六章介紹八相位次諧波降頻混頻器的設計與實作；最後在第七章對於電路設計與實作結果做一結論。



第二章

5.2GHz 共模迴授微混頻器設計

在本章中，我們將介紹一個應用於 802.11a WLAN 的吉伯特降頻微混頻器，包括電路設計與實際量測結果。



2.1 混頻器簡介

混頻器扮演提供頻率轉換的工作，是射頻收發器裡一個不可缺少的重要元件。設計一個混頻器包括了如線性度、雜訊指數、埠對埠的隔離度 (Port-to-Port Isolation)、轉換增益 (Conversion Gain)、本地振盪器的功率提供、動態範圍、輸入及輸出的頻寬、直流電壓、電流損耗等特性的考量，通常必須依照系統需要而有不同的取捨。混頻器依照操作的方式則可分為非線性式 (Nonlinearity-Based Mixer) 及乘法式 (Multiplier-based Mixers) 二種。若依照組合的方式，大致可將混頻器分為非平衡 (Unbalanced)、單平衡式

(Single-Balanced Mixer)、雙平衡式(Double-Balanced Mixer)等三類。而論文中我所討論的吉伯特混頻器是屬於雙平衡乘法式混頻器。

2.2 射頻混波器重要特性參數

我們在設計高頻混頻器時有許多要考量的特性參數，其中有雜訊指數(Noise Figure)、轉換增益(Conversion Gain)、隔離度(Isolation)、1dB 增益壓縮、IP3、反射損耗(Return Loss)與功率消耗等。而其中又以線性度、隔離度、雜訊指數與反射損耗最為重要。

2.2.1 雜訊指數 (Noise Figure)

混頻器一般有兩種雜訊指數的定義，分別為 SSB 及 DSB 雜訊指數。SSB 雜訊指數適用於外差式接收機，而 DSB 雜訊指數則適用於直接轉換接收機。兩者輸入參考雜訊功率(Input-Referred Noise Power)相差二倍，假設 DSB 的輸入參考雜訊功率為 N_{DSB} 、輸入訊號功率為 N_s ，則其雜訊指數可表示為[1]

$$\left(1 + \frac{2N_{DSB}}{N_s}\right) < 2\left(1 + \frac{N_{DSB}}{N_s}\right) \Rightarrow NF_{SSB} < 2NF_{DSB} \quad (2.1)$$

由上式可知，當 $N_{DSB} \gg N_s$ ，則 NF_{SSB} 約高於 NF_{DSB} 3dB。

2.2.2 轉換增益 (Conversion Gain)

由於高頻混頻器之輸入信號與輸出信號具有不同的頻率，所以有別於一般的放大器增益，高頻混頻器之增益定義為轉換增益(Conversion Gain)，高頻吉伯特混頻器電路之轉導與其電路轉導及負載電阻有關，混頻器電路之轉換增益為 $CG = \frac{2}{\pi} G_M \times R$ 。對整個系統來說，一個具有高轉換增益的高頻混頻器是很方便的，尤其如果在混頻器的後端馬上接著加上一個被動電路

時，例如一個低通濾波器，混頻器的增益如果夠高便可以消除低通濾波器所造成的損耗，以達到整個系統的需求。

2.2.3 隔離度 (Isolation)

一個混頻器有幾個重要的要求，要求之一是埠對埠的隔離度。通常對一混頻器而言，本地端振盪器訊號是非常強烈的，而射頻輸入信號相對來說則是非常微弱的，從本地振盪埠滲漏到中頻輸出埠的信號會造成後級的中頻放大器達到飽和而導致對微弱之中頻信號的增益降低。對於一強烈射頻信號至中頻輸出埠之訊號滲漏也會造成後級的中頻放大器增益降低。為了增強 LO 到 IF 的隔絕度，會使用強迫的方法來消除滲漏的信號，例如加入一個低通濾波器，然而低通濾波器因為尺寸太大所以通常會做在晶片外。

另一方面，對一個升頻混頻器來說，從本地振盪埠至射頻輸出埠的滲漏更為嚴重，因為我們很難使用低通濾波器的方法將本地振盪和輸出的射頻信號分離。本地端振盪器訊號通常很強，因而很難在一混頻器中匹配本地振盪埠。射頻輸出埠對本地振盪埠的滲漏會使得本地振盪器頻率不穩，尤其對一強烈之射頻輸入訊號來說更是如此。能夠在本地振盪器和混頻器之本地輸入埠之間插入一高隔絕度(低 S_{12})之緩衝放大器來避免 LO 頻率不穩，是一種解決的辦法。本地振盪埠對射頻輸入埠的滲漏會透過天線再次放射並碰到障礙物再反射回來而影響到接收器之運作。自我混頻發生並造成緩慢時變之直流補偏，尤其對於直接轉換系統而言，時變的直流補偏會掩蓋實際信號。相反地，對超外差系統來說並無此困擾，因為中頻信號可以輕易地和緩慢時變之直流補偏分開。

2.2.4 1dB 增益壓縮 (P1dB)

因為電路非線性效應的關係，決定了輸入訊號的工作範圍，為了表示放大器的工作範圍，定義放大器工作範圍的上限，通常以輸出增益比線性時增益小1dB 時的位置，稱為1dB 增益壓縮點。通常如果所設計混頻器的轉換增益越高，1dB 增益壓縮點會越低，而我們卻是希望有高的1dB 增益壓縮點。因此往往為了工作範圍，我們不希望混頻器的轉換增益過高。

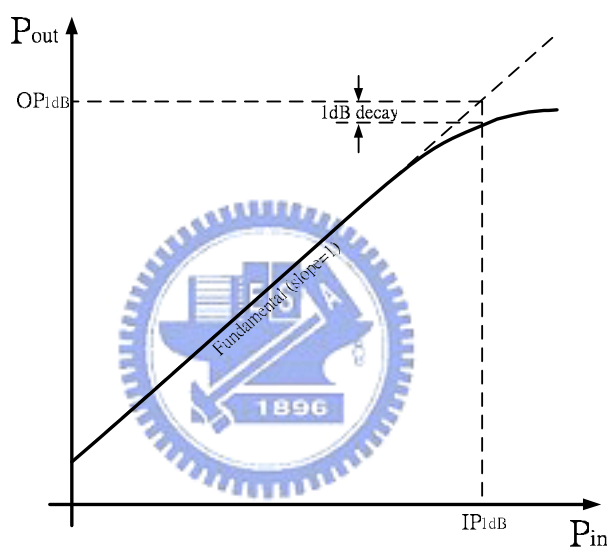


圖2.1 P_{1dB} 定義

2.2.5 三階截斷點(Third-Order Intercept Point:IP₃)

而另一個重要的非線性參數，三階截斷點更是經常被考量的。在無線通訊的環境，訊號在接收時由於無法由濾波器濾除的兩個鄰近干擾訊號，由於電路元件的非線性效應，會造成干擾訊號產生交互調變作用，而交互調變的三階非線性項會落在所要的頻道內造成訊號的干擾，如此一來便會增加訊號解調後的位元錯誤率，當輸入訊號為 $x(t) = A_1 \cos \omega_1 t + A_2 \cos \omega_2 t$ 其三階非線性項 $2\omega_1 - \omega_2$ 和 $2\omega_2 - \omega_1$ 剛好落在通道內。

另外，由圖2.2中可以簡單地用幾何算出輸入及輸出的三階截斷點

$$\begin{aligned} IIP_3 \Big|_{dBm} &= \frac{\Delta P \Big|_{dB}}{2} + P_{in} \Big|_{dBm} \\ OIP_3 \Big|_{dBm} &= \frac{\Delta P \Big|_{dB}}{2} + P_{out} \Big|_{dBm} \end{aligned} \quad (2.2)$$

其中 ΔP 為一階項及三階項輸出的 dB 相差值。

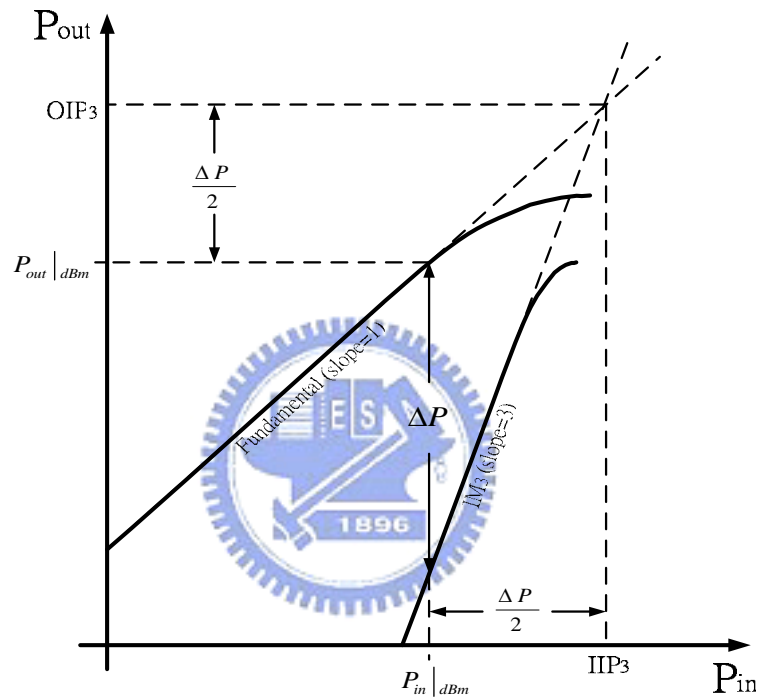


圖2.2 三階截斷點

2.2.6 反射損耗(Return Loss)

反射損耗其實就是指 S 參數中的 S_{11} 、 S_{22} 等，這是在高頻電路中我們所必須要考慮的，因為每一級與每一級之間阻抗的不匹配會產生信號的反射，進而造成信號能量消耗浪費。而對高頻混波器來說，反射損耗在高頻信號的信號輸入輸出端是尤其重要的。

2.2.7 功率消耗

功率消耗其實是每個積體電路設計者皆須考量的項目。尤其在現今無線網路與無線通訊產業的發展下，隨著製程的進步，如何節省電力以達到更久的使用時間或是待機時間，就目前積體電路設計來說已經是一個很重要的考量。

2.3 共模迴授射頻微混波器設計與實現

我們利用 TSMC 0.35 μm SiGe BiCMOS 製程技術，來實現了一個可以在 5.2GHz 操作之射頻混頻器，其中 RF 頻率為 5.2GHz，LO 頻率為 5.17GHz，IF 頻率為 30MHz。本電路是以傳統之吉伯特式混頻器為主體，並加以改良，此電路之優點為有良好之頻率響應，且不需要一大電感來作匹配，可大大減小晶片面積[2]。

因 conversion gain 和電路的負載和電路的轉導有關，因此要得到最大的 conversion gain 一方面必須要使電路之電流夠高，所以使用較大尺寸之電晶體去得到，另一方面必須有較大之負載，但兩者互相關聯，所以必須加以取捨。因此我們使用 PMOS 來當負載，一方面可以提供大負載電阻，一方面可以減少上方操作電壓的損失。而為了消除共模效應的影響，所以採用 CMFB(Common Mode Feedback)迴路來實現電路。

混頻器完整電路圖如圖 2.3，Q1~Q9 是 0.35 μm SiGe HBT 電晶體，而 M1~M14 則是 0.35 μm 的 MOS 電晶體。SiGe HBT 具有 67GHz 的截止頻率，因此適合用來做為我們高頻吉伯特混頻器的 RF 級與 LO 級。單端信號經過 RF 輸入級轉為差動信號後，經過電晶體 Q1~Q4。電晶體 Q1~Q4 在這裡當作一開關，當 LO 訊號夠大時可使電晶體 Q1~Q4 迅速切換，達到讓 RF

和 LO 訊號產生混頻之效果，因而產生降頻之動作。並且利用共模迴授電路架構來控制輸出共模的位準，最後再經由一級差動放大緩衝器輸出。

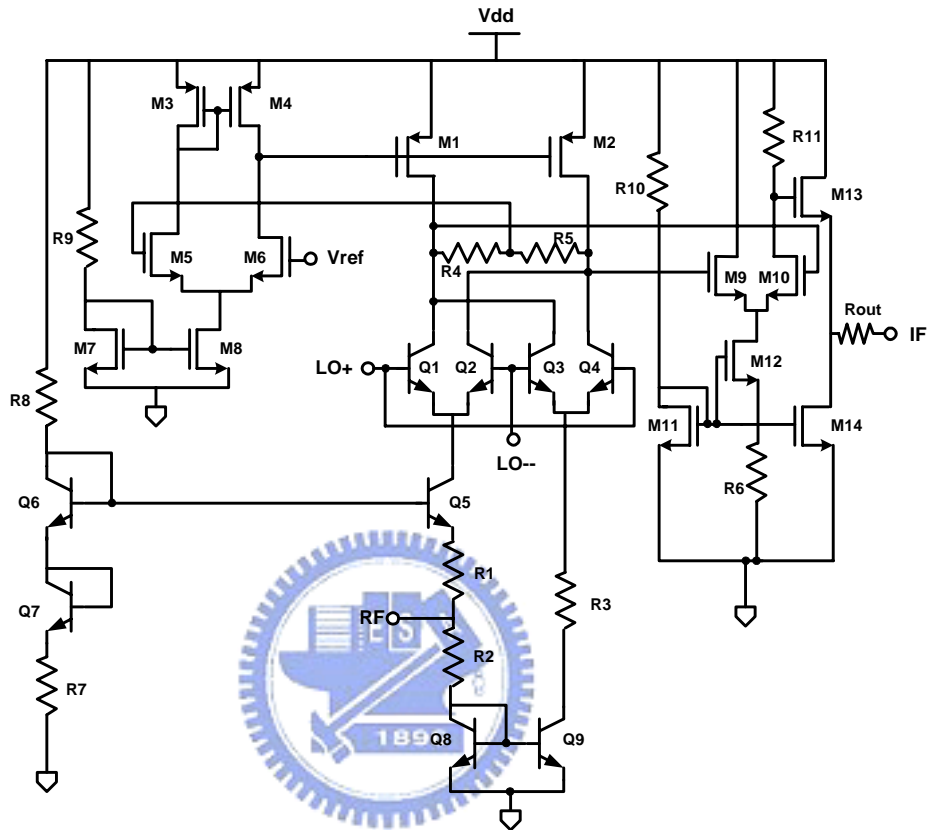


圖2.3 共模迴授微混頻器電路

2.3.1 射頻輸入級

本電路主要是採用 Gilbert Cell Micro Mixer 為主體[3]，微混頻器是個很理想的射頻混頻器架構。RF 輸入級如圖 2.4。電晶體 Q5、Q8、Q9 和電阻構成一 single to differential 之電路，其目的是讓 RF 訊號變成一正一負之訊號，並藉由調整電晶體 $1/g_m$ 和輸入電阻 R1、R2 的大小來達到輸入阻抗匹配之效果，此架構的好處就是在於電路阻抗匹配方式的簡單化，匹配只需用小電阻即可達成，不必外接電感電容，並且為單端輸入，因此電路前端只需一級單端輸出的低雜訊放大器。

Gilbert Micro Mixer 的單端轉雙端輸入級高頻響應減輕了共模排斥的需要度。在圖 2.4 可以看到，當共基級偏壓的 Q5 與共射極偏壓的 Q9 連接成一個電流鏡架構時，可以提供相同大小但相差 180 度的轉導增益。Micro Mixer 的單端轉雙端輸入級架構不只可以使單端訊號轉換為差動訊號，同時也可以達到寬頻的阻抗匹配。當共射極操作的 Q9 電晶體藉由在 Q9 本身的輸入端，加入一個低阻抗二極體連接態的 Q8，使處於共射極操作的 Q9 的速度大幅提昇時，共基級操作下的 Q5 在這種狀況下具有良好的頻率響應特性。

單端轉雙端輸入級的 R1 與 R2 電阻能提升線性度但是卻會有增益削減與雜訊指數變差的缺點。由輸入端看進去的阻抗值等於上邊的阻抗值並聯下邊的阻抗值。上邊的阻值為 R1 串聯 Q5 的射極，因此是 R1 加上 g_{m5} 的倒數；下邊的阻值是 R2 串聯 Q8 的集極。我們可以藉由調整 Q8、Q9 與 Q5 的偏壓，因而可以很容易的設定輸入阻抗為 50 歐姆。

$$R_{in} = \frac{(1/g_m + 50)}{2} \approx 50\Omega$$

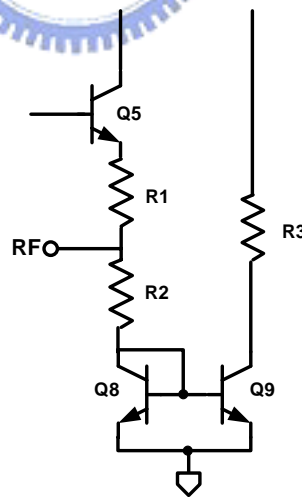


圖2.4 射頻輸入級電路

2.3.2 共模迴授級

我們使用的共模迴授原理可由圖 2.5 來簡單說明。當 RF 輸出直流準位 V_{out1} 與 V_{out2} 有些微變動時，電阻 $R4$ 與 $R5$ 上會有電流產生，因而造成 $M5$ 的閘極與 V_{ref} 有些微差異，此時放大器便將變動輸出至 $M1$ 與 $M2$ 上，調整 $M1$ 與 $M2$ 的偏壓使 V_{out1} 與 V_{out2} 達到一穩定值 V_{ref} ，保證 $M1$ 、 $M2$ 偏壓在我們所要的操作區域。

我們利用主動負載 PMOS 來換取高轉換增益而不需損失電壓擺幅空間。然而，利用這樣的差動主動負載在實作上有一個偏壓穩定的缺點，就是在 PMOS 與 HBT 電流源之間一定會有一些不匹配。因為這樣，利用一個電阻感測式的 CMFB 來調整 PMOS 電流源負載。 $M3$ - $M8$ 組成一個比較放大器，作動類似於一個簡單的運算放大器。並且藉由調整 PMOS 主動負載的大小，保證 HBT 與 PMOS 皆作動在主動區內，設定 V_{ref} 的大小使 $M1$ 與 $M2$ 的汲極固定大小在 V_{ref} 。因為 $R4$ 與 $R5$ 的接合點對差動模式來說是虛擬接地，共模感測電阻 $R4$ 與 $R5$ 不會影響電壓擺幅。

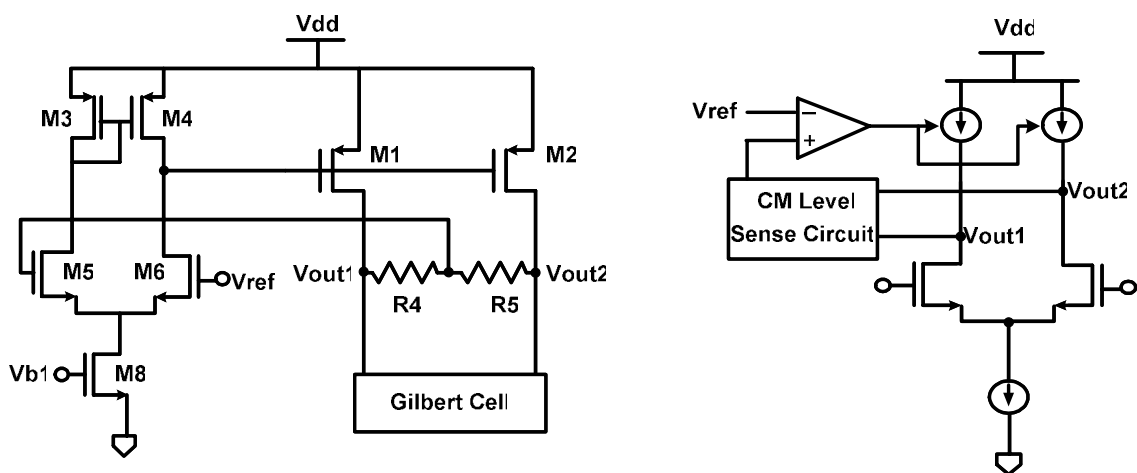


圖2.5 共模迴授級電路

2.3.3 輸出緩衝級

最後我們使用電晶體 M9-M12 組成一個簡單的差動放大器將雙端輸出的 IF 信號轉成單端輸出，所以我們的輸入與輸出都是寬頻的架構，這樣有助於方便我們的高頻 on-wafer 量測工作，可以有效的觀察電路隔絕度的特性。最後加上共汲級 M13，以達到所要的輸出阻抗匹配。

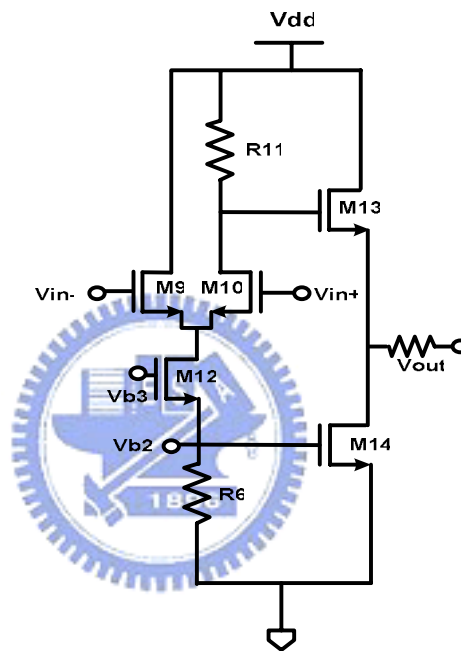


圖2.6 輸出緩衝級電路

SiGe HBT 製程具有比 CMOS 製程更好的電晶體匹配，而混頻器的隔絕度則會強烈受到元件不匹配的影響。TSMC 0.35 μm SiGe HBT 製程具有的 Deep Trench 技術可以改善隔絕度。所以我們的這個吉伯特混頻器具有良好的隔絕度。

電路模擬結果

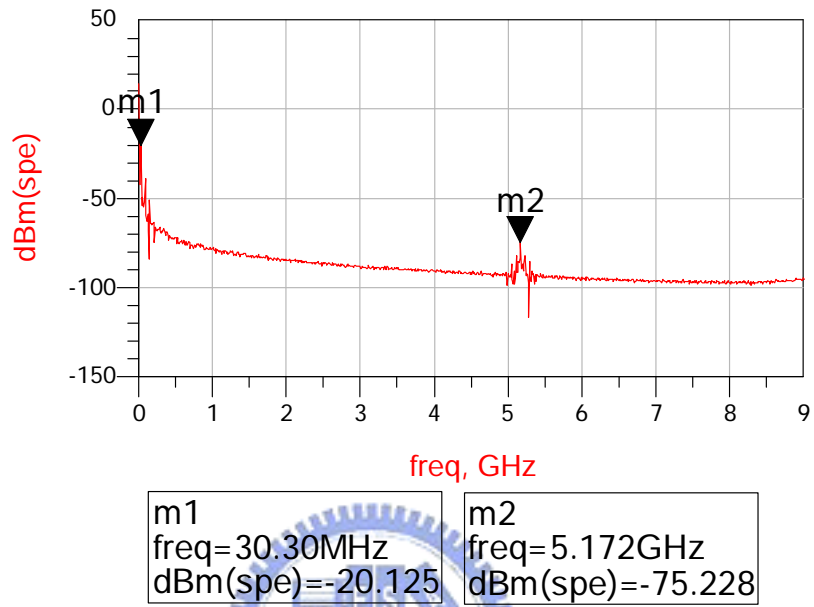


圖 2.7 輸出頻率響應(RF=5.2 GHz LO=5.17 GHz)

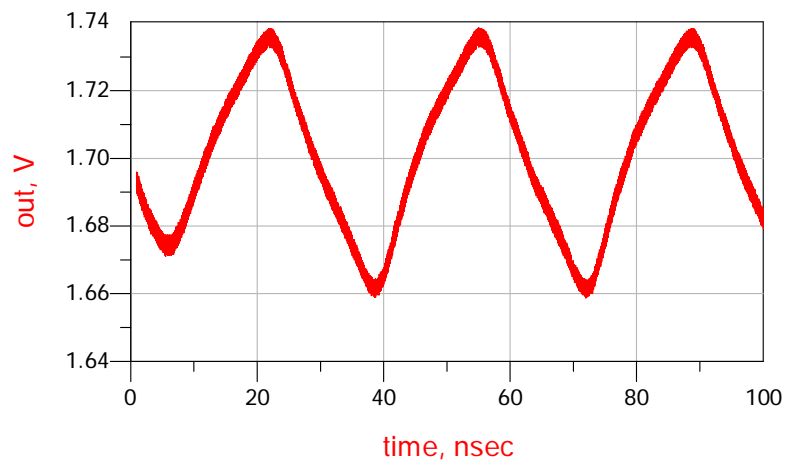


圖 2.8 輸出暫態響應(RF=5.2 GHz LO=5.17 GHz)

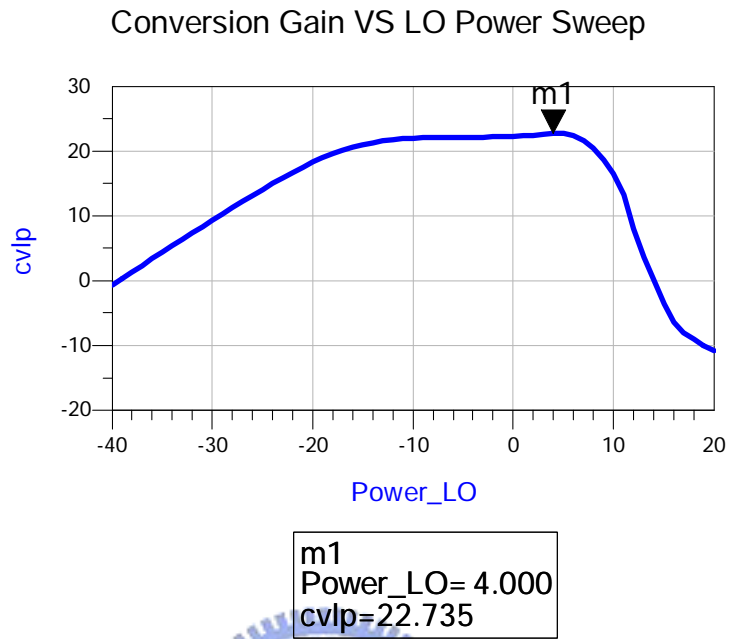


圖 2.9 轉換增益對 LO 功率(RF=5.2 GHz LO=5.17 GHz)

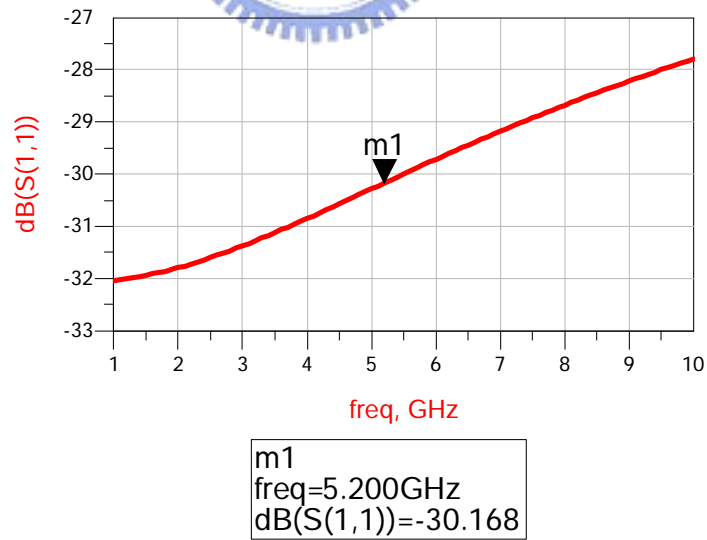


圖 2.10 S11

電路量測結果

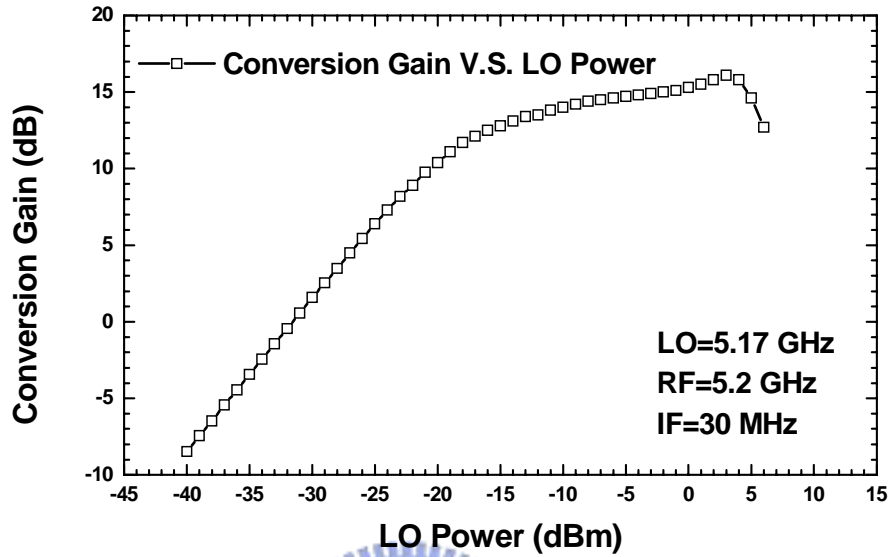


圖 2.11 轉換增益對 LO 功率 (RF=5.2 GHz LO=5.17 GHz)

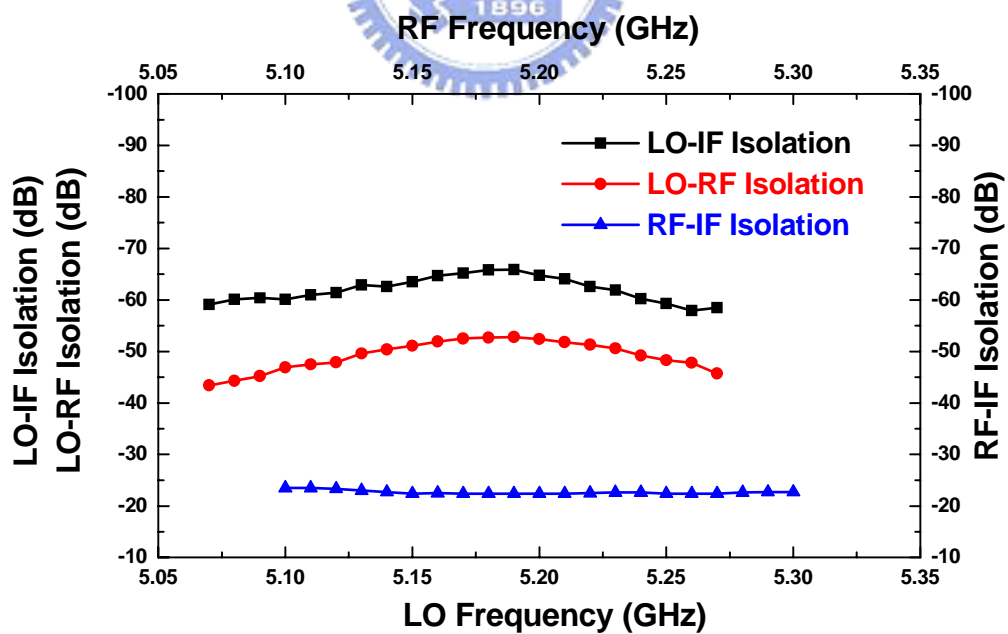


圖 2.12 Isolations

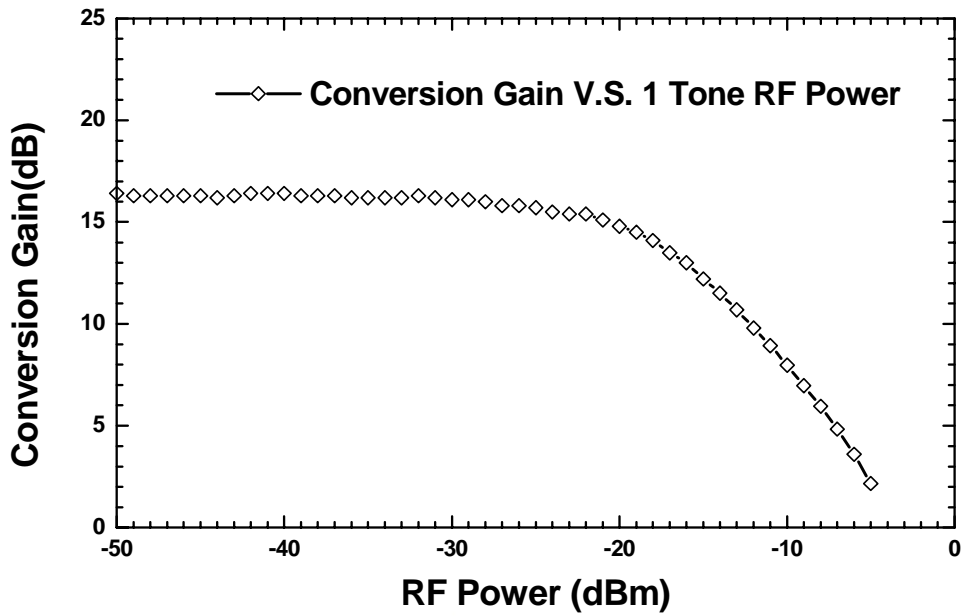


圖 2.13 轉換增益對 RF 功率(RF=5.2 GHz LO=5.17 GHz)

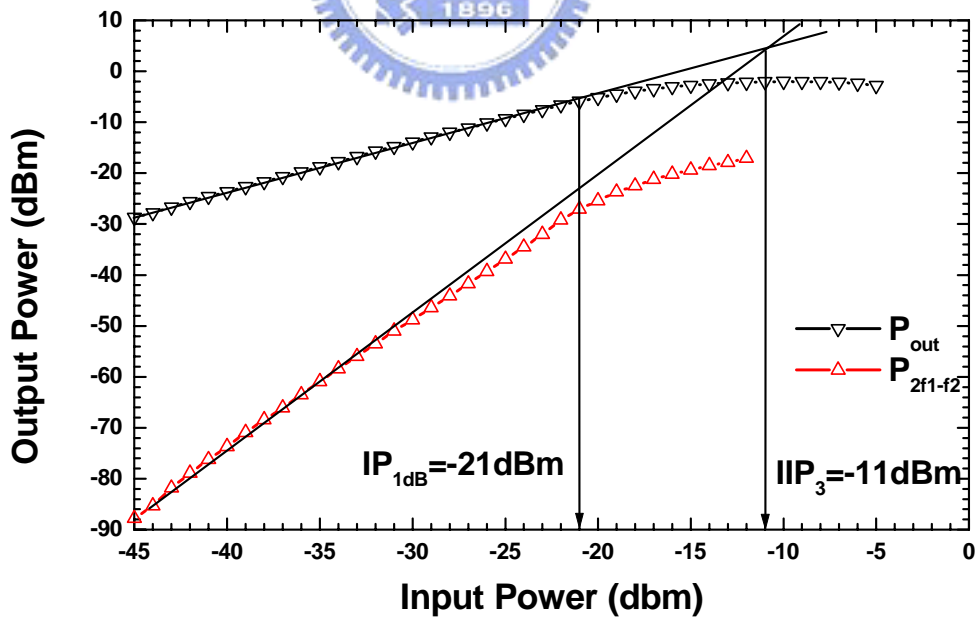


圖 2.14 IIP3 量測結果

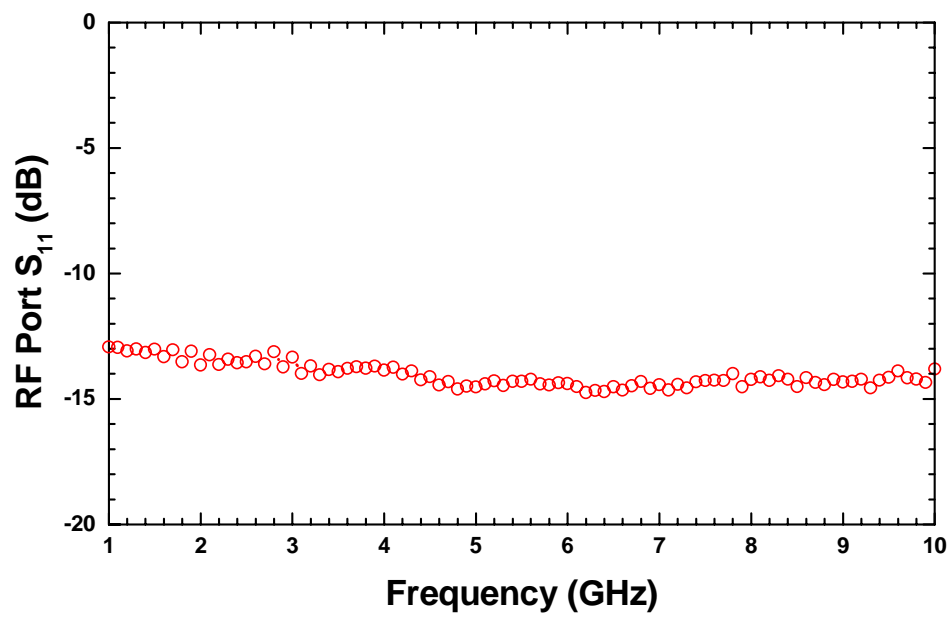
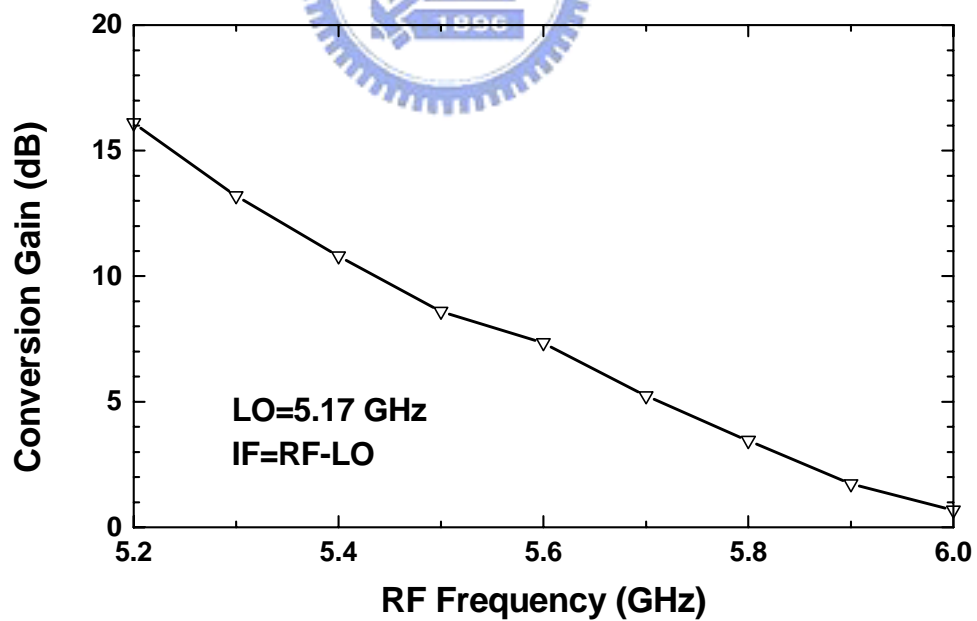
圖 2.15 S_{11} 

圖 2.16 轉換增益對 RF 頻率(LO Power:3dBm)

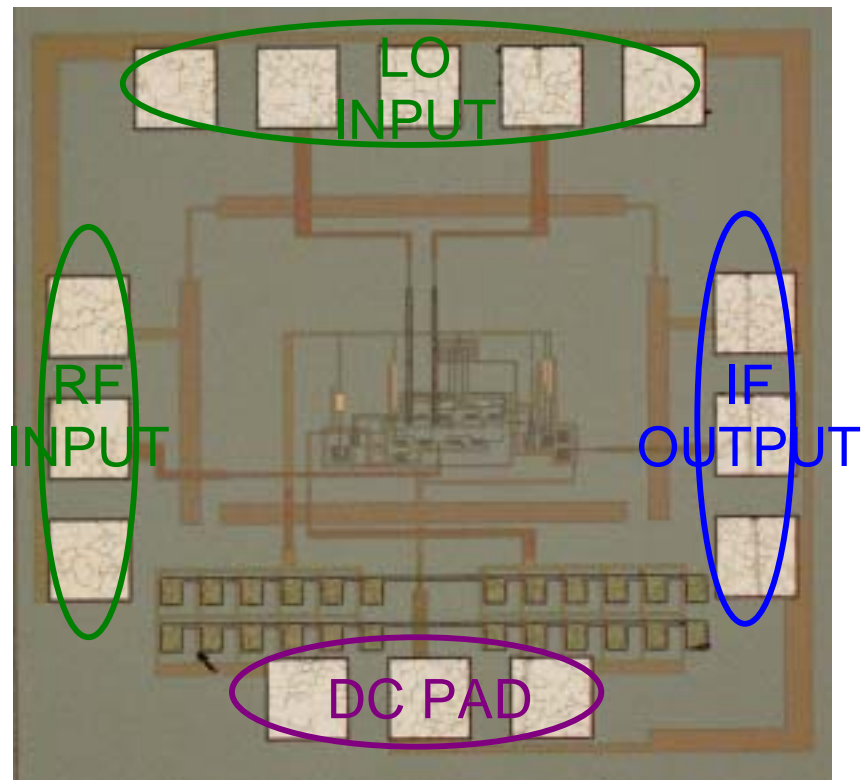


圖 2.17 CMFB Micro Mixer Die Photo($0.955925 \times 0.888000 \text{mm}^2$)

量測時我們使用 NDL 的 on-wafer 高頻量測環境，並且使用實驗室自製的 off-chip 的 Rat-race (圖 2.18) 來外接產生我們所需的差動 LO 訊號。晶片的大小為 $0.955925 \times 0.888000 \text{mm}^2$ 。這個電路只佔晶片的小部分面積，因為要考慮下針時針與針之間的安全距離，所以大部分的面積都是被量測用的 Pad 所消耗。



圖 2.18 量測用的 Rat-Race (5.17GHz)

結果與討論

我們從量測結果（圖 2.11）可以發現，當共模迴授微混頻器的 RF=5.2GHz、LO=5.17GHz，而 LO power 為 3dBm 時，具有 16dB 的轉換增益。當 LO power 從 -15dBm 增加到 3dBm 時，轉換增益隨之由 13dB 增加到 16dB。換句話說，混頻器所需要的 LO power 不大，同時具備寬的 LO power 變化範圍來達成我們所要求的轉換增益。因此我們利用 HBT 所設計實現的吉伯特混頻器核心具有低 LO power 與寬 LO power 變化範圍的兩個優點。

圖 2.12 可以觀察到當 LO power 為 3dBm 時，LO-IF 的隔絕度與 LO-RF 的隔絕度圖形。當 LO 頻率在 5.2GHz 附近時，降頻混頻器的 LO-IF 隔絕度為 66dB，LO-RF 的隔絕度為 52dB。LO-IF 與 LO-RF 的隔絕度會直接受到 LO 差動訊號的大小與相位的平衡影響。而我們所自製的 rat-race 在 5.17GHz 時有最平衡的信號，並且在差動訊號的大小與相位的平衡上具有窄頻的特性。因此，遠離 5.2GHz 頻率附近的 LO-IF 與 LO-RF 的隔絕度會下降，是因為 LO 信號開始不平衡的緣故。

本電路在 LO=5.17GHz，LO power 為 3dBm 時，具有 24dB 的 RF-IF 隔絕度。我們可以由圖 2.12 中看到 RF-IF 的隔絕度並不會隨著 RF 頻率的變動而隨之變化，這是因為微混頻器具有寬的 RF 輸入頻率特性。

由圖 2.13 與圖 2.14 可以觀察到 SiGe BiCMOS CMFB Micro Mixer 的功率特性表現。由圖 2.13 說明了單調（one tone）功率量測，可以看到 16dB 的轉換增益與 -21dBm 的 IP1dB。在圖 2.14 的雙調（two tone）功率量測則觀察到混頻器具有 -11dBm 的 IIP3。

在圖 2.15 可以看到混頻器的輸入反射損耗由低頻到 10GHz 都在-13dB 以下，證明了我們的微混頻器是具有寬頻輸入阻抗匹配的特性。圖 2.16 則是轉換增益對 RF 頻率的圖形。我們可以在圖中看到，當 IF=30MHz 時，轉換增益為 16dBm，但當 IF 頻率增加，轉換增益隨著急速的衰減。這是因為 PMOS 主動負載的高阻抗提供高增益時也同時限制了 IF 頻寬。

表 2.1 CMFB Micro Mixer 模擬與量測結果

CMFB Gilbert Down conversion Mixer (TSMC 0.35 μ m SiGe BiCMOS)		
	Simulation	Measurement
DC Current	34mA@3.3V	35.7mA@5V
Conversion Gain	22.7dB@LO:4dBm	16dB@LO:3dBm
Input P1dB	N/A	-21dBm
IIP3	N/A	-11dBm
LO-IF Isolation	65dB	66dB
LO-RF Isolation	N/A	52dB
RF-IF Isolation	50dB	24dB
S11	-30dB	-13dB

第三章

LC 電流合成升頻器設計

在本章中，將介紹兩個分別應用於 5.7GHz 與 5.2GHz 的 LC 電流合成升頻器，包括電路設計與實際量測結果。



3.1 LC 電流合成升頻器設計與實現

我們仍利用了 TSMC $0.35\ \mu\text{m}$ SiGe BiCMOS 製程技術，實現了一個可以在 5.7GHz 操作之吉伯特升頻微混頻器[4]。我們採用一個被動電感電容合成器使微混頻器的差動輸出轉為單端輸出，同時加倍輸出電流。而微混頻器在本質上就具有寬頻的單端輸入阻抗匹配，因此一個具有單端輸入與單端輸出的吉伯升頻混頻器之運作可以達成[5]。

這個完全匹配的升頻混頻器當操作在輸入 300MHz、LO=5.4GHz 與輸出 RF=5.7GHz 時，具有-4.1dB 的轉換增益、-9.5dBm 的 OP1dB、-1.5 dBm 的 OIP3。中頻的輸入阻抗一直到 20GHz 都在-18dB 之下，而在 5.7GHz 則

有 -25dB 的輸出阻抗匹配。晶片的供應電壓為 3.3V 而電流消耗則有 4.64mA。晶片包括三個電感在內的面積為 $0.93 \times 0.89 \text{ mm}^2$ 。

我們這裡採用與第三章中介紹過的 RF Micro Mixer Cell 架構，來轉換不平衡的信號為平衡的信號，同時利用高速的 BJT 來提高工作頻寬及轉換增益。其他的部分再利用 LC 電流合成的電路，使雙端輸出轉換成單端輸出。一般我們通常會使用主動 Balun 作為雙端轉單端電路，不過主動 Balun 本身常受到電晶體速度的限制，且線性度也較差。因此我們這個升頻器的 RF 輸出端採用 LC 電流合成的方式將差動輸出訊號轉換成單端輸出。而且使用電流合成器的好處是可在不增加損耗的情況下，將兩端差動輸出訊號結合因此增加輸出訊號的大小。

轉換增益和負載 IF 之 g_m 有關，因此如果要得到最大的轉換增益，必須要使 IF 之電流高，並且使用較大尺寸之電晶體去得到較大之電流。當然，需要多少的轉換增益仍須以系統整體做考量，不過，在升頻器的部分通常不需要大的轉換增益。

本電路主要是採用 Gilbert cell mixer 為主體。完整電路圖如圖 3.1。電晶體 Q4~Q7 當作一開關當 LO 訊號夠大使電晶體 Q4~Q7 迅速切換，可達到讓 IF 和 LO 訊號產生 mixing 之效果，因而產生升頻之動作。電晶體 Q1、Q2、Q3 和電阻構成一單端轉雙端之電路，其目的是讓 IF 訊號變成一正一負之訊號，並藉由 $1/g_m$ 和電阻達到阻抗匹配之效果，如此可讓匹配電路不會佔太大之面積。混頻之後的 RF 信號利用一個被動電感電容合成器使微混頻器的差動輸出轉為單端輸出，同時加倍輸出電流，最後的輸出再利用並聯電容串聯電感來做輸出阻抗匹配。

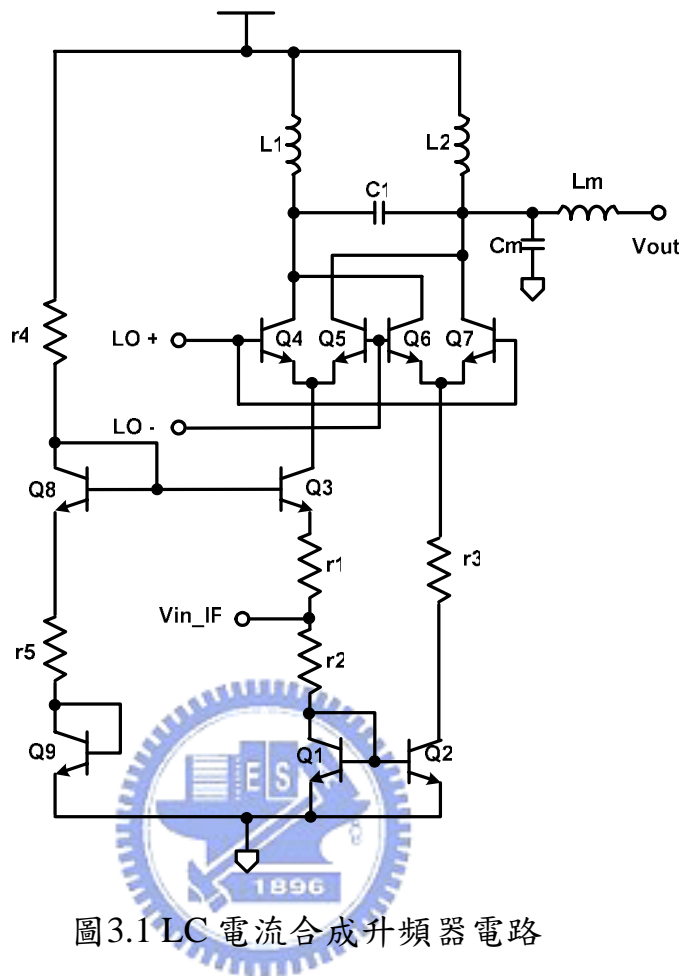


圖3.1 LC 電流合成升頻器電路

3.1.1 射頻輸入級

本電路主要是採用 Gilbert Cell Micro Mixer 為主體。微混頻器是個很理想的射頻混頻器架構。雙平衡吉伯特混頻器架構因為其具有良好的埠對埠隔絕度，所以在 RF IC 設計中是個受到廣泛應用的架構。在吉伯特升頻(降頻)混頻器裡，好的 IF(RF) 埠與 LO 埠隔絕度，基本上是藉由有效分開 IF(RF) 輸入埠與 LO 輸入埠來達成。如果輸入升頻(降頻)混頻器的 IF(RF)與 LO 信號是夠平衡的，IF-RF(RF-IF)與 LO-RF(LO-IF) 埠對埠隔絕度會變的很高。當然，必須要觀察差動的輸出才比較看得到這個事實。

共基級電晶體 Q3 與共射極電晶體 Q2 組成電流鏡的架構，可以提供相差 180 度的轉導增益。這樣做的好處是同時可以容易地產生差動的 RF 信號，並且達成寬頻的阻抗匹配。

另一方面，傳統的吉伯特混頻器具有一個射極共耦對輸入級，同時需要一個電流源來增加共模排斥比。不幸地，在吉伯特混頻器裡由偏壓電流源提供的共模排斥在高頻時會快速的惡化，因而降低了埠對埠隔絕度。

3.1.2 電感電容電流合成級

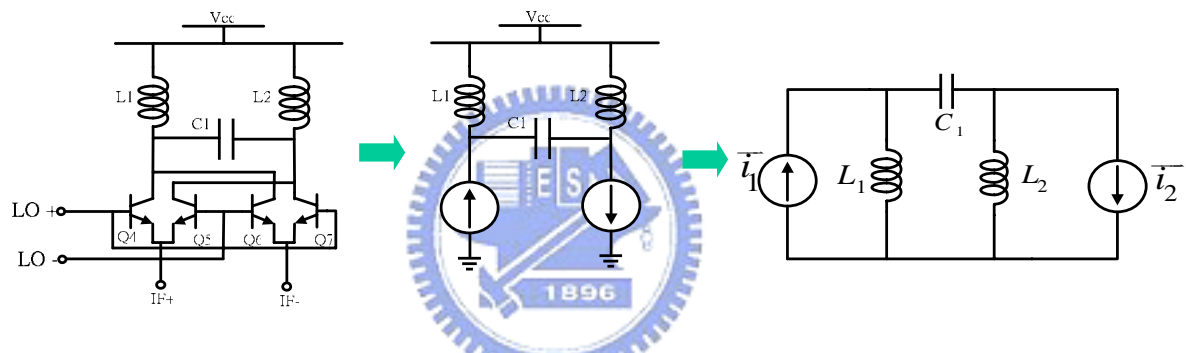


圖 3.2 等效 LC 電流合成電路

如圖 3.2 為 LC 電流合成器電路示意圖，混頻後之信號電流經由 LO 之集極流出來後，可以以兩個簡化的反向電流源來表示，最後可簡化為最右邊的圖形。

圖 3.3 說明 LC 電流合成器的操作原理，簡單說就是當操作在所設計的共振頻率時，電感與電容會互相化簡，並使得反向的兩個電流源變成兩個同向的電流源流出。

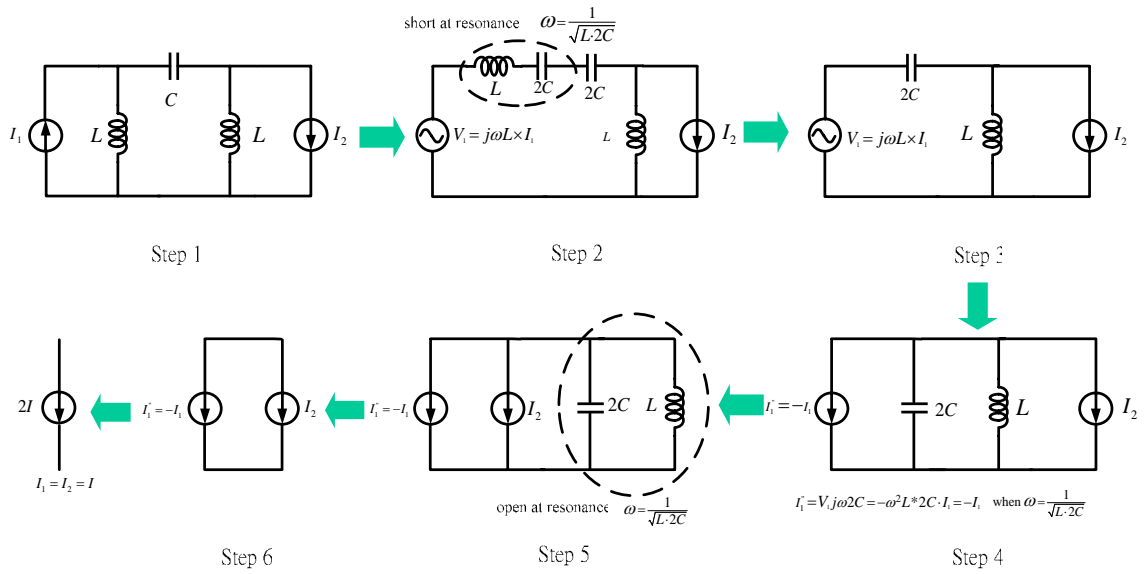


圖 3.3 電流合成器等效轉換圖

Step 1:

電流合成器等效小信號模型。

Step 2:

將電壓源轉為等效電流源，其中 $V_1 = j\omega LI_1$ 。

Step 3:

LC 串聯共振時為一短路，其共振頻率為 $\omega = \frac{1}{\sqrt{L \times 2C}}$

Step 4:

將電壓源轉為等效電流源，由 Norton Equivalent Circuit 知

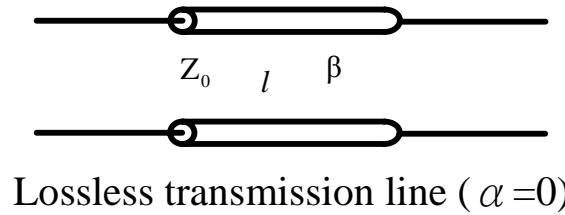
$$I_1'' = \frac{V}{Z} = \frac{I_1 \times j\omega L}{\frac{1}{j\omega 2C}} = -I_1 \omega^2 L 2C = -I_1 \quad \text{when } \omega^2 L 2C = 1$$

Step 5、6:

LC 並聯共振為一開路，最後兩組電流同相相加。

3.1.3 LC 電流合成器特性推導

目前為止我們所考慮的 LC 電流合成器都是在理想的狀態，也就是不考慮電感上的寄生電阻。現在，我們在電感上加上電阻來推導 LC 電流合成器的輸出阻抗特性[6]。



$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \beta l & jZ_0 \sin \beta l \\ jY_0 \sin \beta l & \cos \beta l \end{bmatrix} \quad \theta = \beta l$$

圖 3.4 傳輸線 ABCD 矩陣等效轉換圖

如圖 3.4，在微波工程中，我們可以用 ABCD 矩陣來表示一段 lossless 的傳輸線。

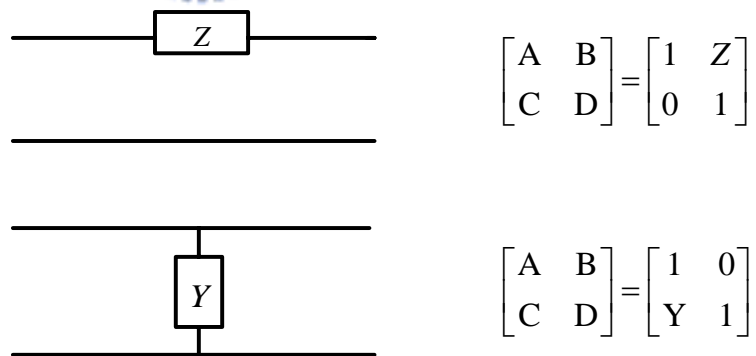
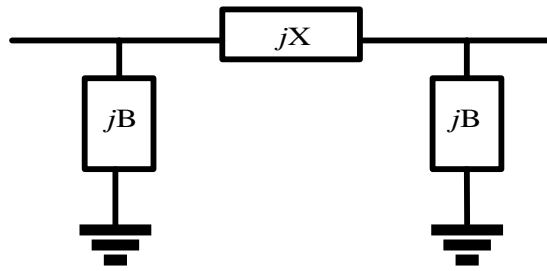


圖 3.5 負載 ABCD 矩陣等效轉換圖

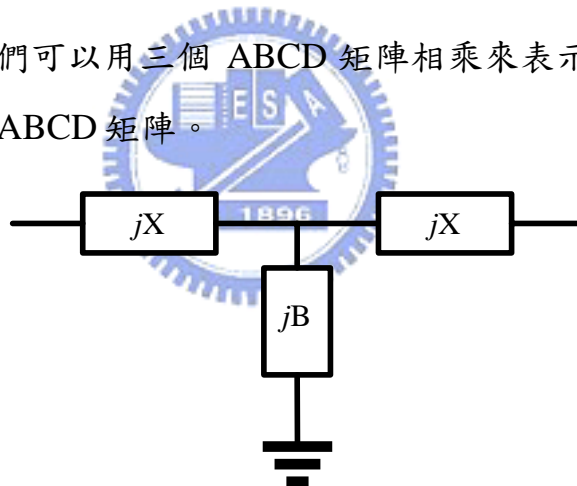
同樣的，如圖 3.5，負載也可以用 ABCD 矩陣來表示。



$$\begin{aligned} \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ jB & 1 \end{bmatrix} \begin{bmatrix} 1 & jX \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB & 1 \end{bmatrix} \\ &= \begin{bmatrix} 1 - XB & jX \\ jB(2 - XB) & 1 - XB \end{bmatrix} \end{aligned}$$

圖 3.6 π -model 的 ABCD 矩陣等效轉換圖

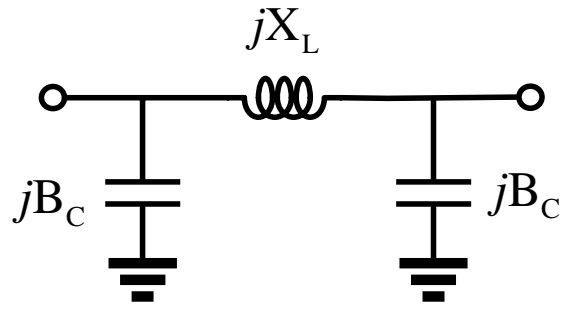
如圖 3.6，我們可以用三個 ABCD 矩陣相乘來表示一個 π -model，得到這個 π -model 的 ABCD 矩陣。



$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 - XB & jX(2 - XB) \\ jB & 1 - XB \end{bmatrix}$$

圖 3.7 T-model 的 ABCD 矩陣等效轉換圖

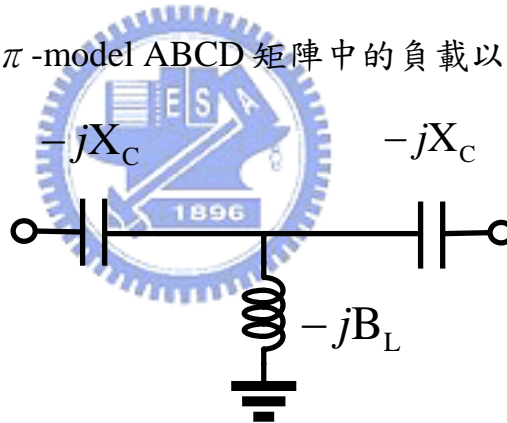
如圖 3.7，我們也可以用三個 ABCD 矩陣相乘來表示一個 T-model，得到這個 T-model 的 ABCD 矩陣。



$$\begin{aligned} \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ jB_c & 1 \end{bmatrix} \begin{bmatrix} 1 & jX_L \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB_c & 1 \end{bmatrix} \\ &= \begin{bmatrix} 1 - X_L B_c & jX_L \\ jB_c(2 - X_L B_c) & 1 - X_L B_c \end{bmatrix} \end{aligned}$$

圖 3.8 電感電容 π -model 的 ABCD 矩陣等效轉換圖

如圖 3.8，我們將 π -model ABCD 矩陣中的負載以電感電容表示。



$$\begin{aligned} \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & -jX_L \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ -jB_c & 1 \end{bmatrix} \begin{bmatrix} 1 & -jX_L \\ 0 & 1 \end{bmatrix} \\ &= \begin{bmatrix} 1 - B_L X_c & -jX_c(2 - B_L X_c) \\ -jB_L & 1 - B_L X_c \end{bmatrix} \end{aligned}$$

圖 3.9 電感電容 T-model 的 ABCD 矩陣等效轉換圖

如圖 3.9，我們將 T-model ABCD 矩陣中的負載以電感電容表示。

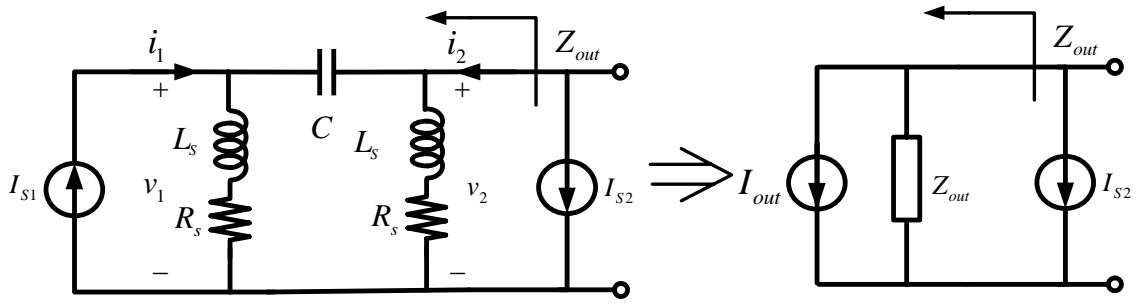


圖 3.10 電感電容電流合成器的等效圖

$$\begin{aligned} \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ \frac{1}{R_s + j\omega L_s} & 1 \end{bmatrix} \begin{bmatrix} 1 & \frac{1}{j\omega C} \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ \frac{1}{R_s + j\omega L_s} & 1 \end{bmatrix} \\ &= \begin{bmatrix} \frac{R_s + j\omega L_s + \frac{1}{j\omega C}}{R_s + j\omega L_s} & \frac{1}{j\omega C} \\ \frac{2(R_s + j\omega L_s) + \frac{1}{j\omega C}}{(R_s + j\omega L_s)^2} & \frac{R_s + j\omega L_s + \frac{1}{j\omega C}}{R_s + j\omega L_s} \end{bmatrix} \end{aligned}$$

如圖 3.10，現在我們將寄生電阻加入電感之上，然後我們可以用 π -model 的 ABCD 矩陣來推導得到電感電容電流合成器的 ABCD 矩陣。

我們令：

$$\omega_r^2 = \frac{1}{2L_s C} \quad Q = \frac{\omega_r L_s}{R_s}$$

可以化簡為：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \frac{R_s - j\omega_r L_s}{R_s + j\omega_r L_s} & -j2\omega_r L_s \\ \frac{2R_s}{(R_s + j\omega_r L_s)^2} & \frac{R_s - j\omega_r L_s}{R_s + j\omega_r L_s} \end{bmatrix} = \begin{bmatrix} \frac{1 - jQ}{1 + jQ} & -j2R_s Q \\ \frac{2}{R_s(1 + jQ)^2} & \frac{1 - jQ}{1 + jQ} \end{bmatrix}$$

現在我們得到電感電容電流合成器化簡後的 ABCD 矩陣。然後從其中的 D 項可以得出 I_{out} ，由 C、D 兩項可以得到 Z_{out} 。注意 i_2 由於流向與 ABCD 矩陣定義相反，所以相差一個負號。

$$\begin{pmatrix} v_1 \\ i_1 \end{pmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{pmatrix} v_2 \\ -i_2 \end{pmatrix}$$

$$I_{out} = -\frac{1}{D} I_{S1} = -\frac{R_s + j\omega L_s}{R_s + j\omega L_s + \frac{1}{j\omega C}} I_{S1}$$

$$Z_{out} = \frac{D}{C} = \frac{(R_s + j\omega L_s) \left(R_s + j\omega L_s + \frac{1}{j\omega C} \right)}{2(R_s + j\omega L_s) + \frac{1}{j\omega C}}$$

$$V_{out} = -\frac{(R_s + j\omega L_s)^2}{2(R_s + j\omega L_s) + \frac{1}{j\omega C}} I_{S1}$$

然後再繼續化簡，可得簡化後的 I_{out} 、 Z_{out} 與 V_{out} ：

$$\omega_r^2 = \frac{1}{2L_s C}$$

$$I_{out} = -\frac{1}{D} I_{S1} = -\frac{R_s + j\omega_r L_s}{R_s - j\omega_r L_s} = -\frac{1 + jQ}{1 - jQ} I_{S1}$$

$$Z_{out} = \frac{D}{C} = \frac{(R_s + j\omega_r L_s)(R_s - j\omega_r L_s)}{2R_s}$$

$$= \frac{R_s^2 + (\omega_r L_s)^2}{2R_s} = \frac{R_s(1 + Q^2)}{2} = \frac{R_p}{2}$$

$$V_{out} = -\frac{(R_s + j\omega_r L_s)^2}{2R_s} = -R_s \frac{(1 + jQ)^2}{2} I_{S1}$$

最重要的結論是，我們由此推導可以看出，在考慮 LC 電流合成器中電感的寄生電阻後，可以發現輸出阻抗為寄生電阻 R_p 的二分之一倍。

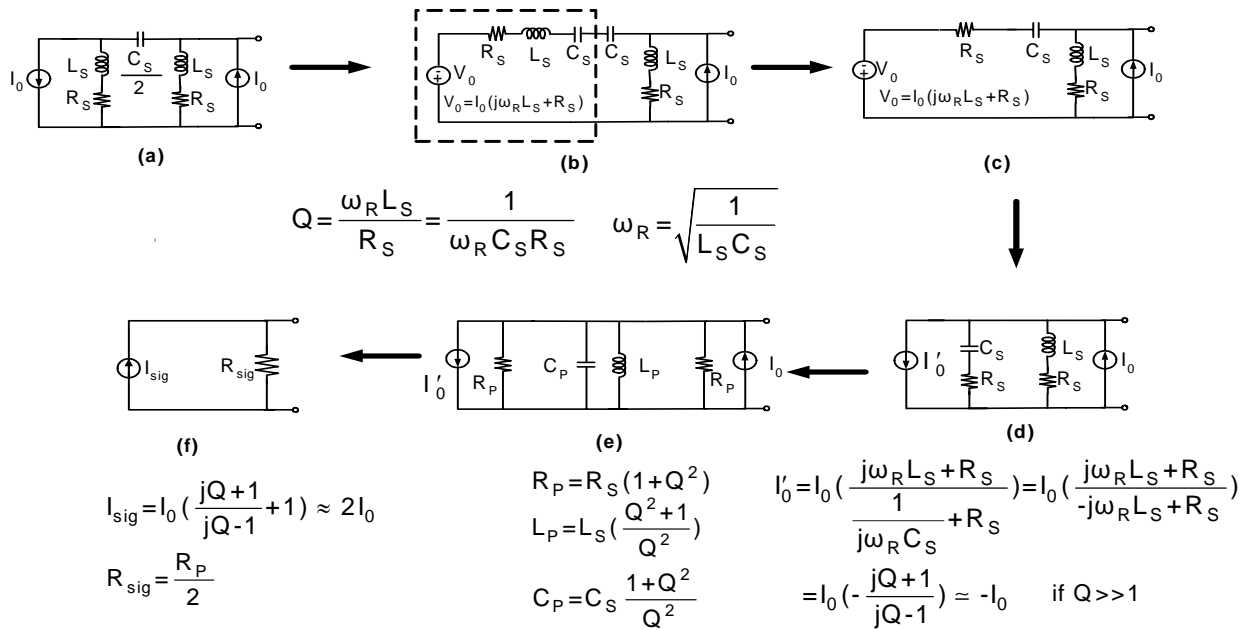


圖 3.11 加入寄生電阻之電流合成器等效轉換圖

知道了電流合成器的輸出阻抗後，我們再從圖 3.11 來看一次 LC 電流合成器的推演[7]。我們將寄生電阻加入後，以類似前面的說明來看，利用戴維寧與諾頓轉換，將電路作電流源與電壓源的轉換，當電路操作在共振頻率時，串聯的電感與電容會近似短路，而並聯的電感與電容會近似開路，化簡為圖 3.11(d)，在其中定義 Q 值之後代入 I_0' ，發現當電感 Q 值夠大時， I_0' 會等於 $-I_0$ ，而串聯的 C_s 和 R_s 與串聯的 L_s 和 R_s 則可以利用與 Q 值之間的關係，化為並聯的 R_p 、 C_p 與 L_p 、 R_p ，在共振頻率時 C_p 與 L_p 又化為開路，所以最後就剩下兩個並聯的 R_p 與兩倍的 I_0 。因此我們知道要有好的轉換增益，就必須要有高的 R_p ，要有高的 R_p 就要有高 Q 值的電感，但這也是困難的地方。

電路模擬結果

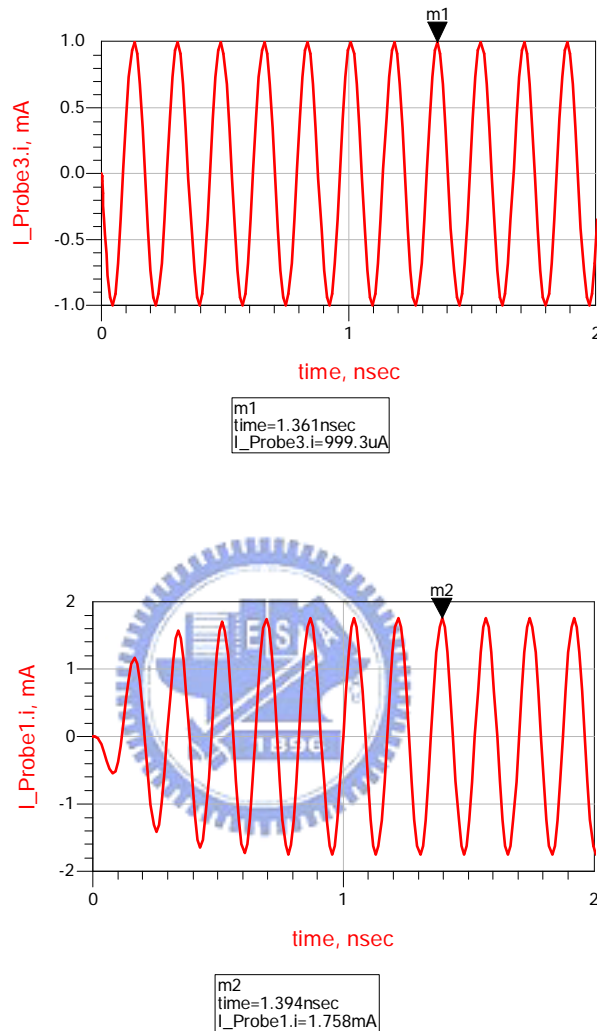
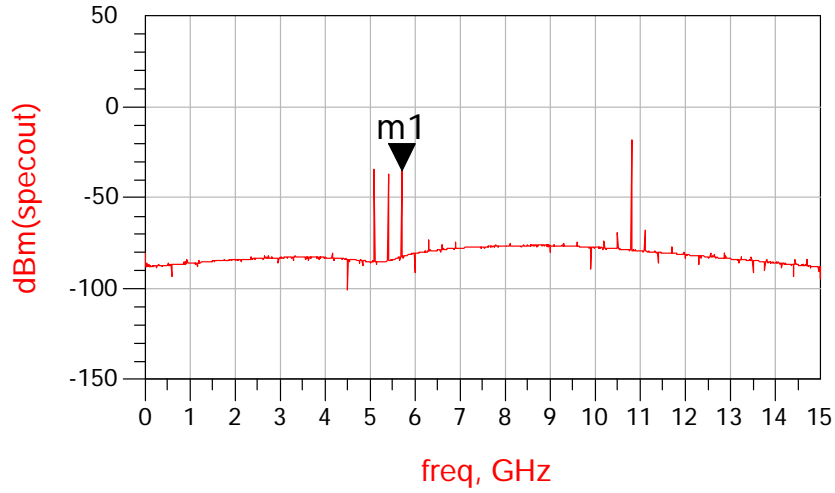


圖 3.12 電感電容電流合成器模擬圖

圖 3.12 是針對 LC 電流合成器做單獨的模擬，將兩個反向的電流源電流大小分別都設定為 1mA，我們可以由圖中觀察到電流合成的效果實際上會有一些非理想的情況，因此只有約 1.758 倍的電流合成效果，並沒有達到理想的兩倍電流合成效果。



m1
freq=5.700GHz
dBm(specout)=-34.898

圖 3.13 輸出頻率響應(RF=5.7 GHz LO=5.4 GHz)

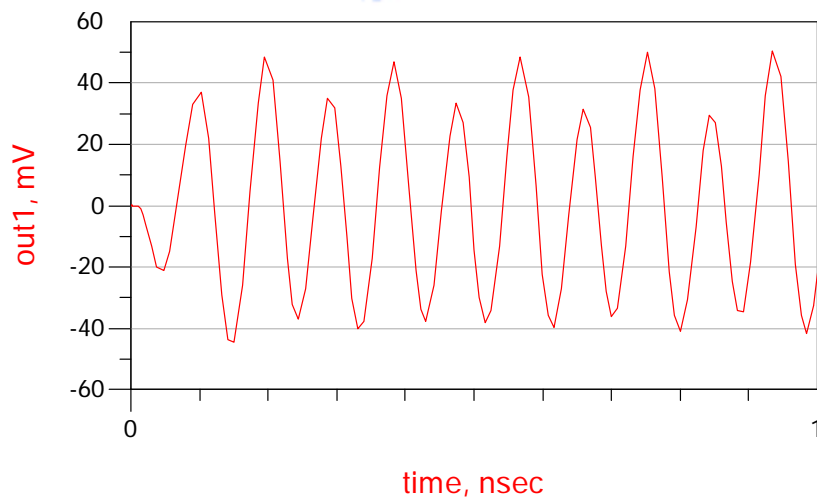


圖 3.14 輸出暫態響應(RF=5.7 GHz LO=5.4 GHz)

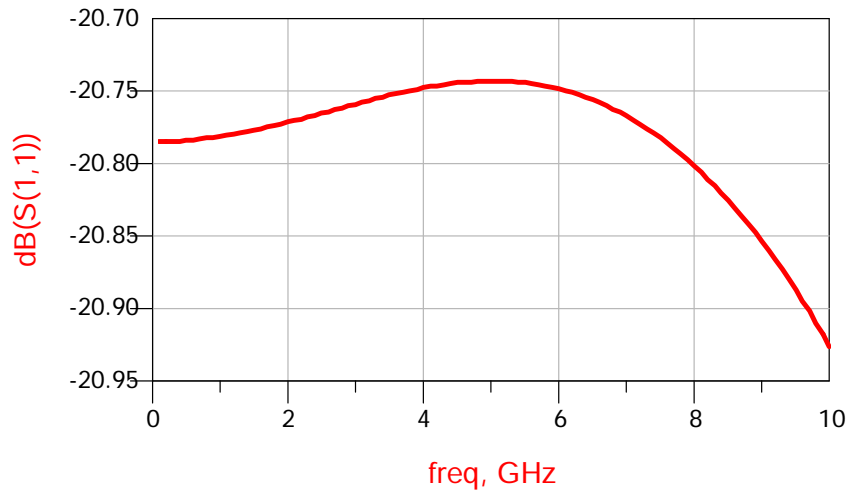
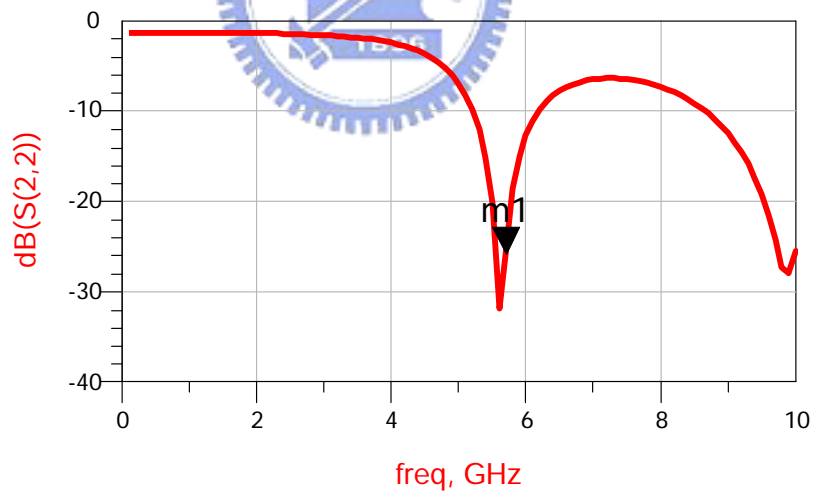


圖 3.15 S11



m1
freq= 5.700GHz
dB(S(2,2))=-25.867

圖 3.16 S22

電路量測結果

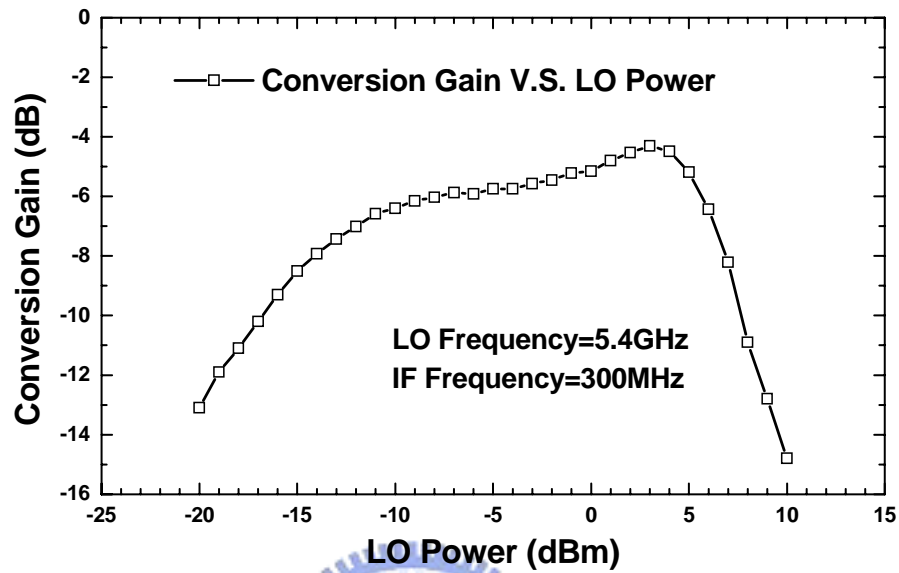


圖 3.17 轉換增益對 LO 功率(RF=5.7 GHz LO=5.4 GHz)

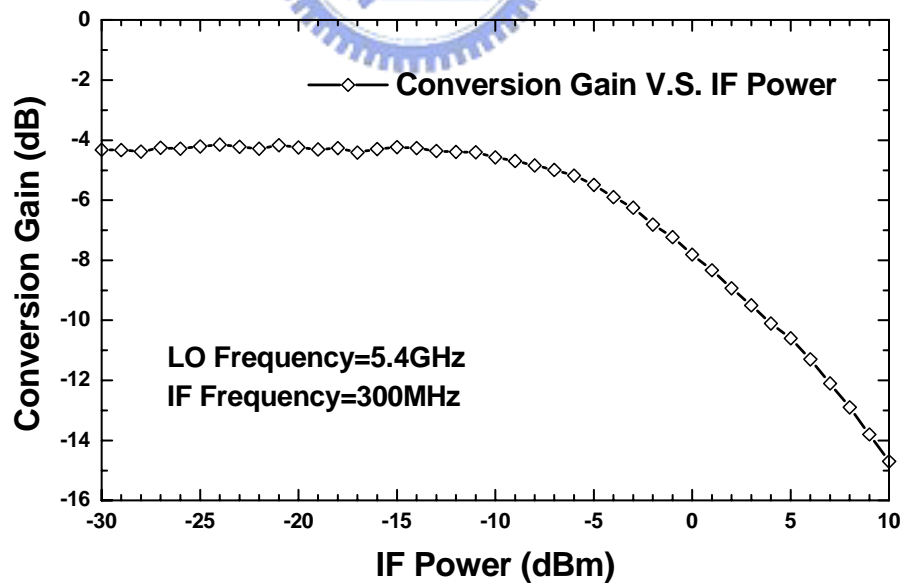


圖 3.18 轉換增益對 IF 功率(RF=5.7 GHz LO=5.4 GHz)

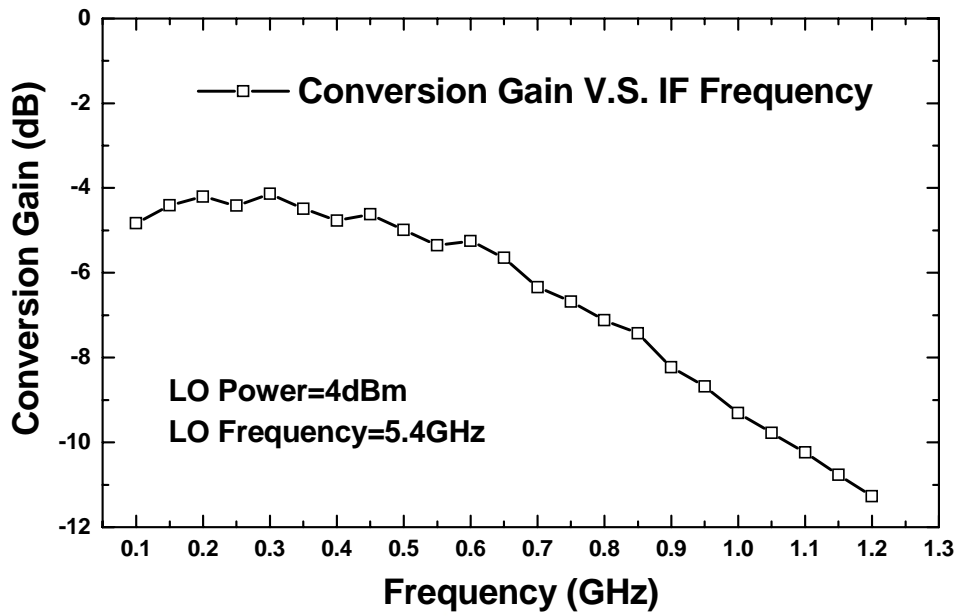


圖 3.19 轉換增益對 IF 頻率 (IF Power:-30dBm LO Power:3dBm)

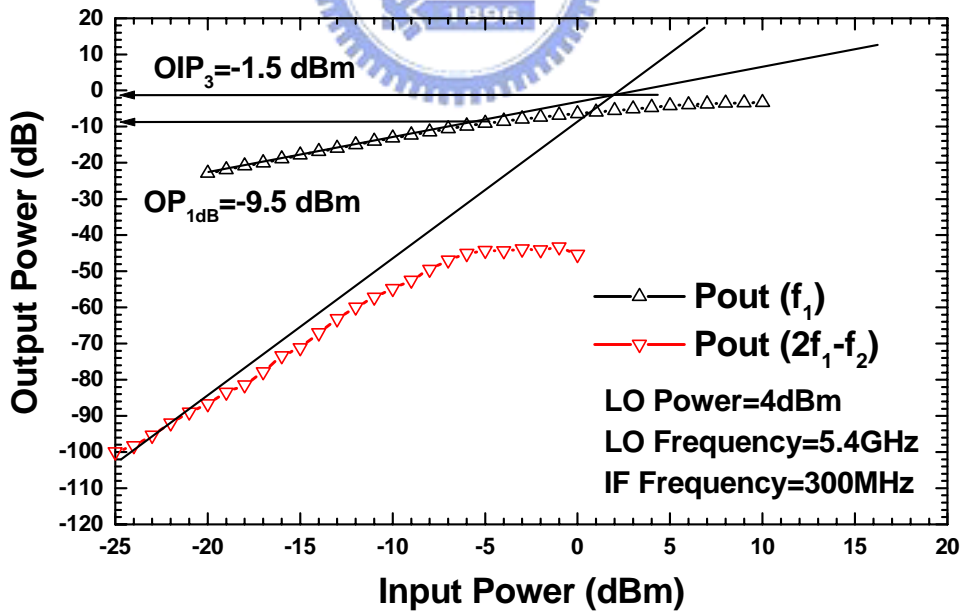


圖 3.20 OIP3 量測結果

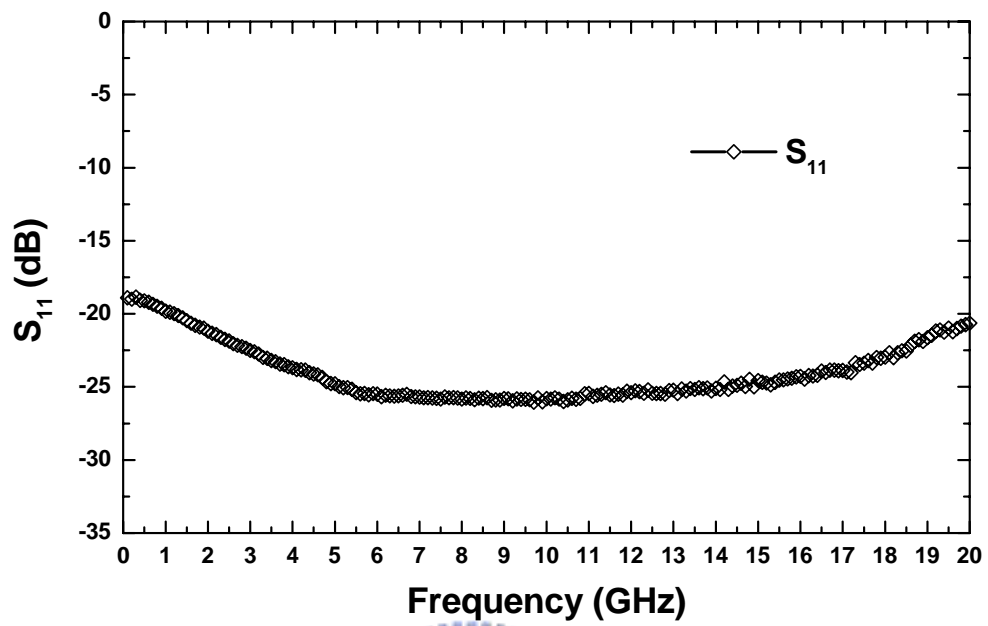


圖 3.21 S_{11}

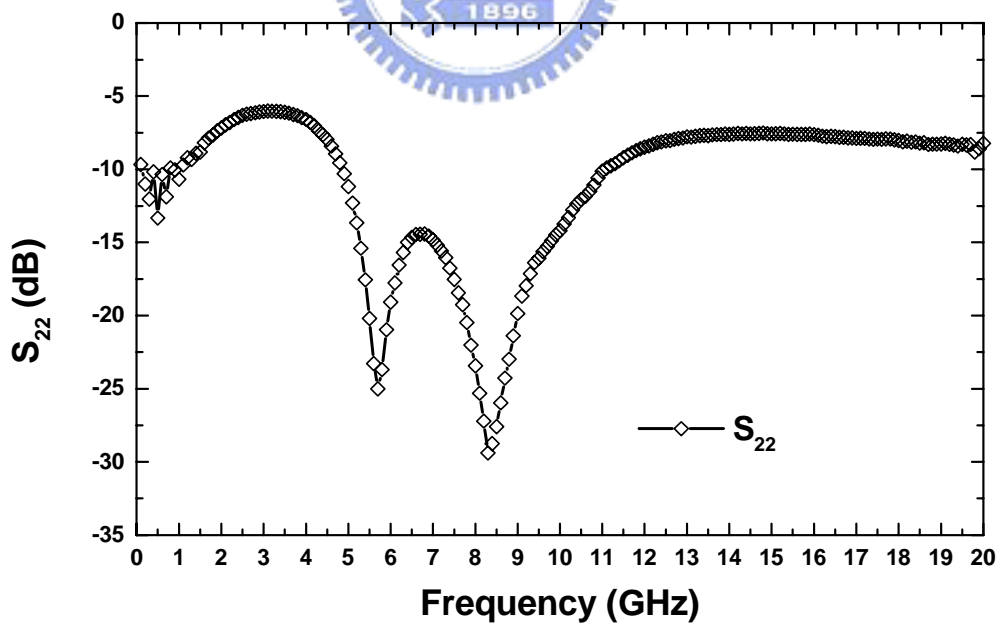


圖 3.22 S_{22}

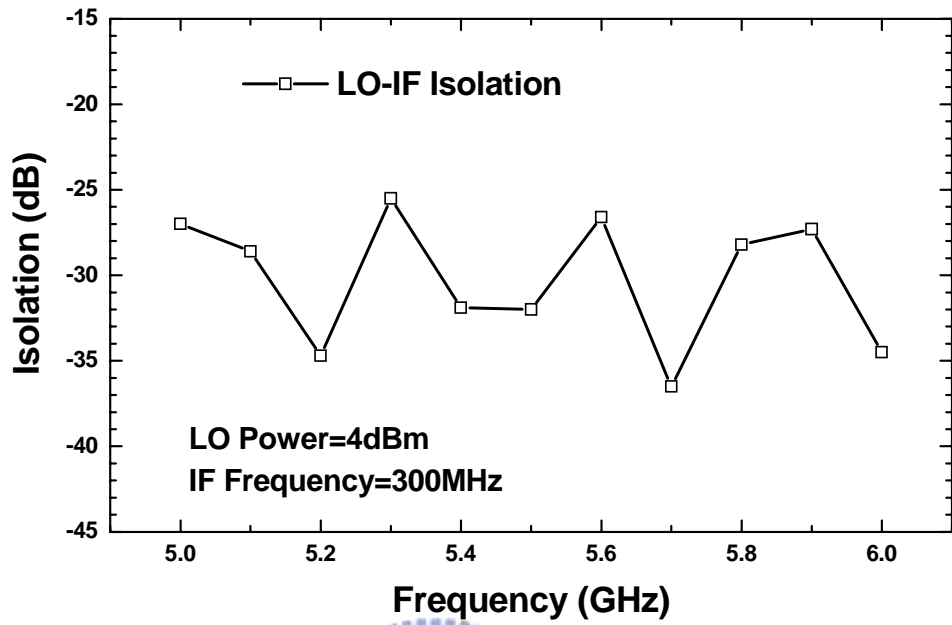


圖 3.23 LO-IF Isolation

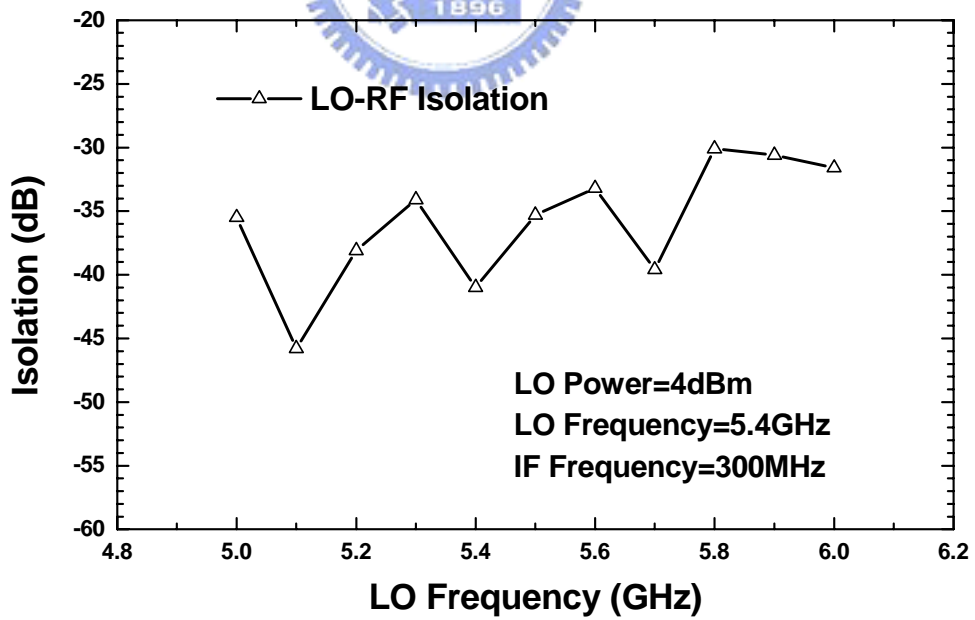


圖 3.24 LO-RF Isolation

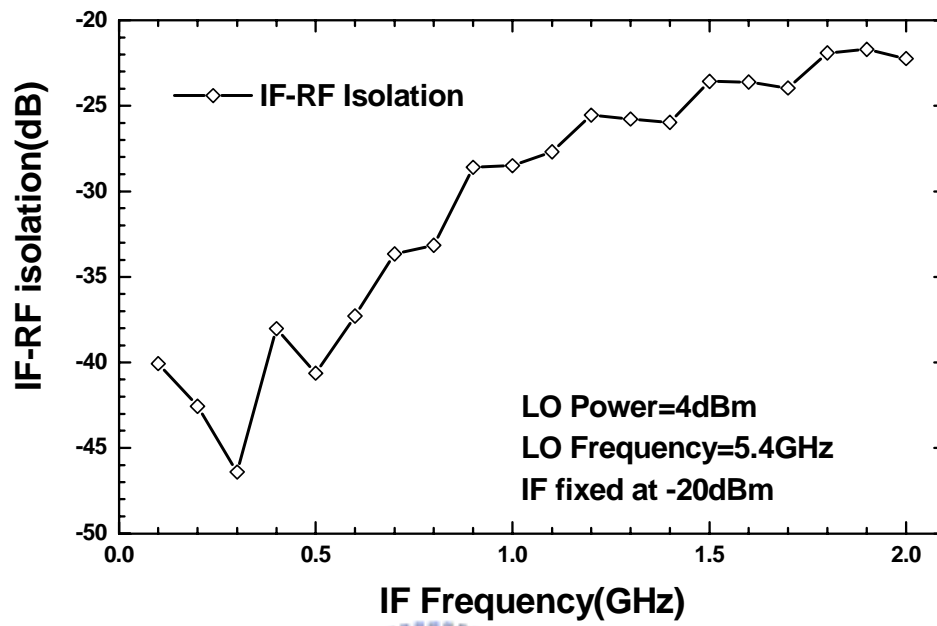


圖 3.25 IF-RF Isolation



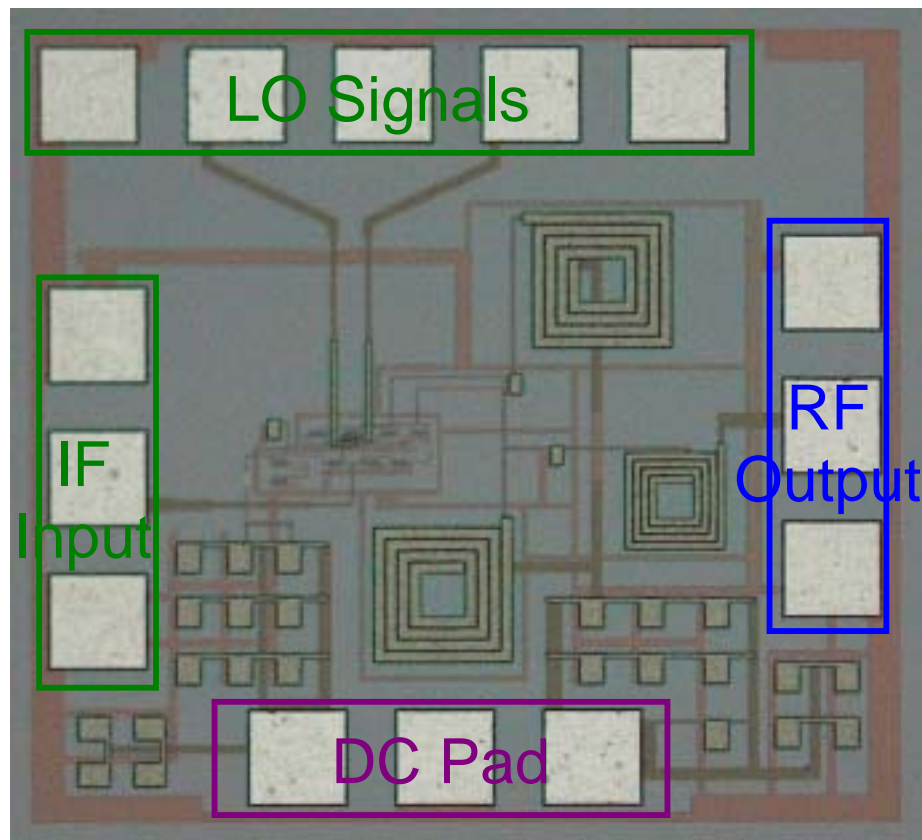


圖 3.26 LC Up Converter Die Photo($0.925525 \times 0.888000 \text{mm}^2$)

量測時我們使用 NDL 的 on-wafer 高頻量測環境，同樣使用實驗室自製的 off-chip 的 Rat-race (圖 3.27) 來外接產生我們所需的差動 LO 訊號。晶片的大小為 $0.925525 \times 0.888000 \text{mm}^2$ 。注意中間的兩個較大的電感即為 LC 電流合成器的電感。



圖 3.27 量測用的 Rat-Race (5.4GHz)

結果與討論

圖 3.26 說明了 5.7GHz Up conversion 微混頻器下線後的晶片實作照片。單端輸出與單端輸入的架構對於 on-wafer 測量是很方便的。在圖中可以看到，GSG IF 輸入埠在左邊，而 GSG RF 輸出埠在右側。GSGSG LO 差動輸入埠則在晶片上邊。在晶片的下方有許多並聯的小電容，這些電容是用來作 DC 穩壓之用。因為製程上的限制，電容的最大尺寸被限制住，所以我只能用並聯多個最大尺寸的電容來作穩壓的電容陣列，而不是單獨一個大的穩壓電容。

圖 3.17 顯示轉換增益對 LO power 的量測圖形。當 LO power 為 3dBm 時，轉換增益峰值約為 -4dBm。當 LO power 從 -10dBm 增加到 3dBm 時，轉換增益隨之由 -6dB 增加到 -4dB。因為如果 LO 級的差動電壓扭曲是熱電壓 (0.1V) 的數倍，雙載子型 LO 混頻器核心 IF 的電流有整流的效果。換句話說，用雙載子型技術實現的混頻器核心只需要低功率的本地震盪源，並且對理想的轉換增益具有寬的 LO power 範圍。

我們在前面說過微混頻器具有寬的輸入阻抗匹配頻寬，所以在圖 3.21 中可以看到從低頻一直到 20GHz，IF 的輸入阻抗匹配約在 -18dB 以下。我們從量測數據上可以確定輸入的電阻匹配的確工作的非常好。

圖 3.22 顯示 RF 輸出反射損耗在 5.7GHz 時約為 -25dB。RF 輸出阻抗匹配我們是利用一個 LC 低通濾波器來作的。在我們的電路設計裡，操作頻率為 5.7GHz 而量測結果顯示出輸出反射損耗正好在 5.7GHz 的位置有個凹口，顯示我們的阻抗匹配作得很好。

轉換增益對 IF 頻率的量測圖形為圖 3.19。我們可以由圖中觀察到轉換增益的峰值約在 0.3GHz。LC 電流合成器與輸出低通濾波器設計在 5.7GHz，所以輸出電流在 5.7GHz 時會加成。LC 電流合成器具有面積小的優點，同時在升頻架構的設計中是非常好用的。我們從圖 3.19 與圖 3.22 可以知道輸出反射損耗與轉換增益對 IF 頻率的量測結果，這兩張圖形驗證了我們的 LC 電流合成器設計正確。

圖 3.20 可以得知這個 LC 電流合成器的功率特性表現。實驗的數據顯示 OP1dB 為 -9.5dBm，OIP3 為 -1.5dBm，因此我們可以知道這個架構的線性度很不錯。

圖 3.23 為 LC 電流合成器的 LO-IF 量測結果，在 LO 頻率為 5.4GHz 時，隔絕度約為 32dB。而圖 3.24 為 LC 電流合成器的 LO-RF 量測結果，在 LO 頻率為 5.4GHz 時，隔絕度約為 40dB。最後，圖 3.25 為 LC 電流合成器的 IF-RF 量測結果，在 IF 頻率為 300MHz 而 LO 頻率為 5.4GHz 時，隔絕度約為 46dB。

表 3.1 LC Up Converter 模擬與量測結果

LC Up Converter (TSMC 0.35 μ m SiGe BiCMOS)		
	Simulation	Measurement
DC Current	5.1mA@3.3V	4.6mA@3.3V
Conversion Gain	-4.9dB@LO:-10dBm	-4dB@LO:3dBm
Output P1dB	N/A	-9.5dBm
OIP3	N/A	-1.5dBm
LO-IF Isolation	83dB	32dB
LO-RF Isolation	27dB	40dB
IF-RF Isolation	57dB	46dB
S11/S22	-20.7dB/-25.8dB	-18dB/-25dB

3.2 內建集總 Rat-race 之 LC 電流合成升頻器設計與實現

我們利用了 TSMC $0.35\ \mu\text{m}$ SiGe BiCMOS 製程技術，來實現了一個可以在 5.2GHz 操作之吉伯特升頻微混頻器。我們採用一個被動電感電容合成器使微混頻器的差動輸出轉為單端輸出，同時加倍輸出電流。而微混頻器在本質上就具有寬頻的單端輸入阻抗匹配，因此一個具有單端輸入與單端輸出的吉伯升頻混頻器之運作可以達成[8]。

如圖 3.28，本電路大部分的架構都與前一個 LC 電流合成器相似，但是我們修改了 RF 輸入級為更平衡的結構，同時將產生 LO 差動訊號所需的 Rat-race 以集總元件的方式時限內建在晶片裡，並且修改輸出級由原先的 LC 低通濾波器換為 CC-CC 輸出級。

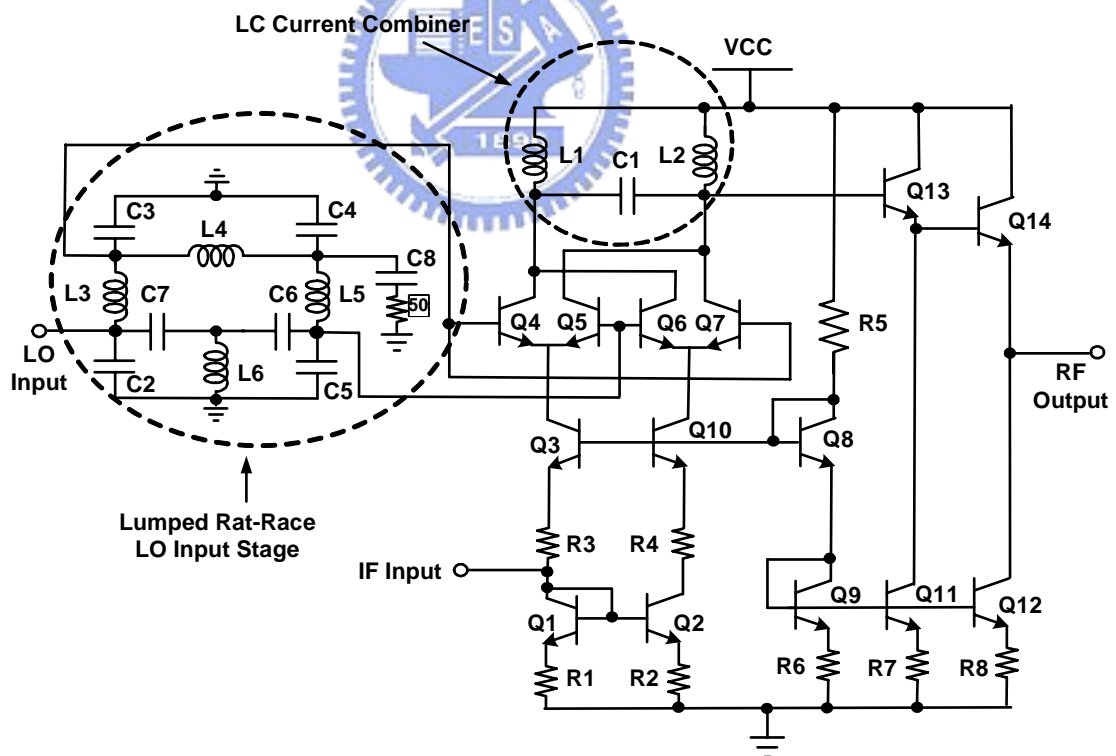


圖3.28 內建集總 Rat-race 之 LC 電流合成升頻器電路

3.2.1 中頻輸入級

輸入轉導級部份如圖 3.29 所示，其基本操作方式與圖 2.4 相同，但為了使輸入訊號更平衡，我們加上 Q4 電晶體使兩端的 DC 的壓降相同，不用再使用一個大電阻，可使 $C_{\pi}(Q2)$ 等效上的 Miller 電容減小，使左右差動訊號更為對稱。

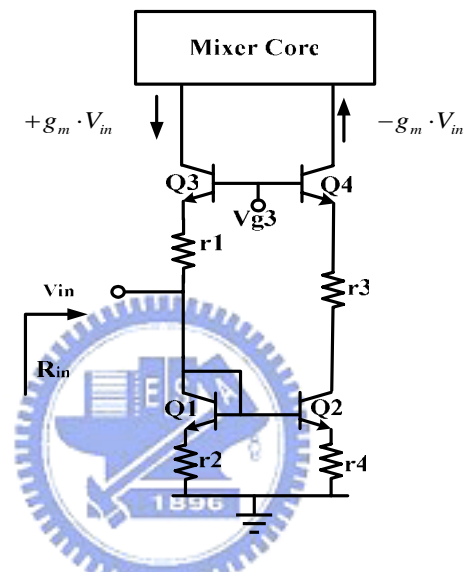


圖 3.29 修正之輸入轉導級

3.2.2 本地震盪源輸入級

如圖 3.28，LO 信號連接到一個集總元件組成的 Rat-race。因為在 RF 的量測環境中，通常有很多用來連接探針與儀器的訊號線與轉接器，而這些外部的連接多是造成輸入訊號不平衡的原因。而現在的製程技術已微小到可以在這樣的高頻下，讓集總 Rat-race 整合到晶片中，所以最直接的作法便是將 Rat-race 作進晶片裡。因此我改用 T-Network 和 π -Network 來組成內建在晶片中的集總 Rat-race 來產生差動信號，集總元件 Rat-race 電路如圖 3.30 所示[9] [10]。其模擬 S 參數如圖 3.31 所示。

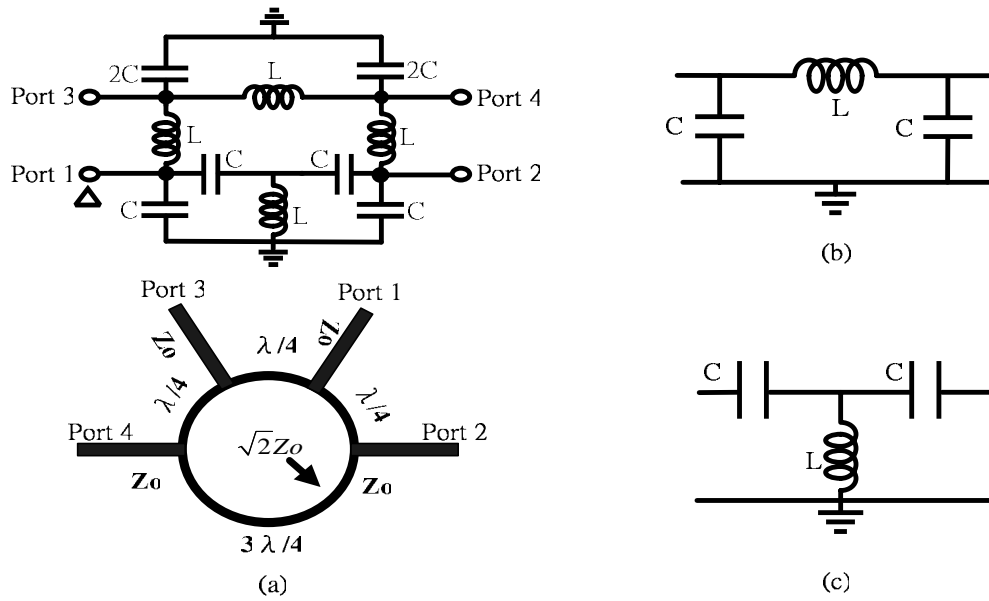


圖 3.30 集總 Rat-Race

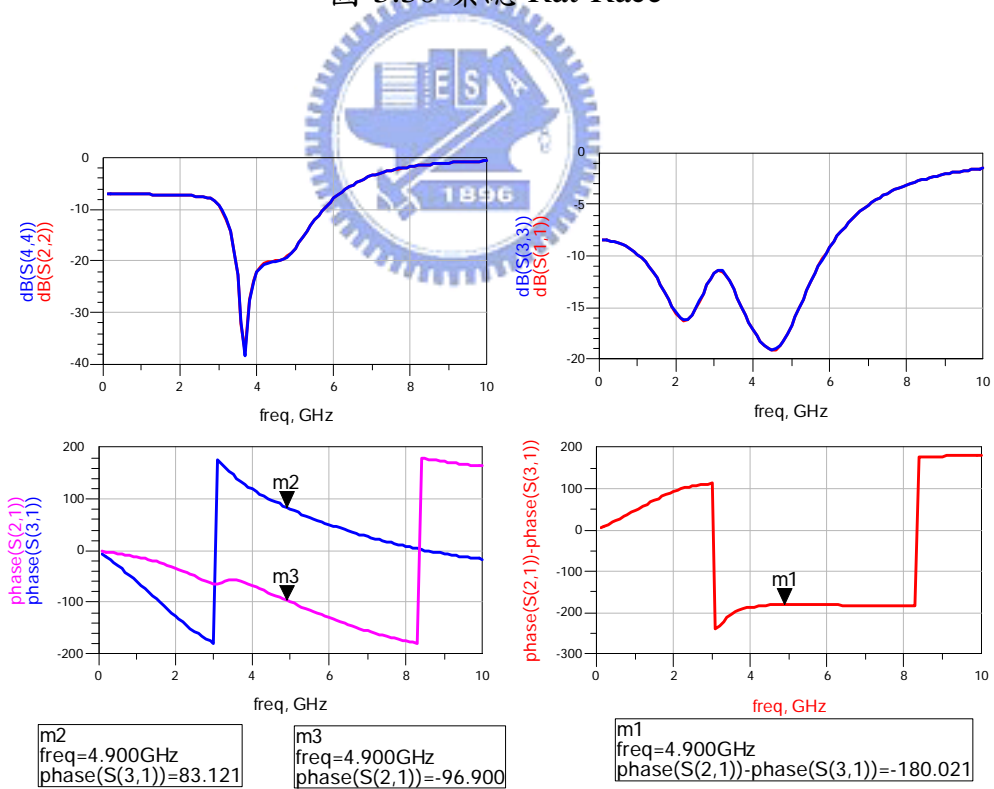


圖 3.31 Rat-Race S 參數模擬

集總元件 Rat-Race 的設計參數為：

$$\omega L = \frac{1}{\omega C} = \sqrt{2}Z_0$$

我們針對 IF 為 300MHz 的頻段作模擬，將 IF 信號升到 5.2GHz，同時考慮 Rat-race 的正確性。由圖 3.31 的模擬中可以發現到 Rat-race 的 Phase 差異相當小，幾乎為 180 度。

3.2.3 射頻輸出級

在此升頻器的輸出部份，一樣使用圖 3.2 之電流合成器輸出單端電流，為了使電流合成器不受外部的電路影響，在輸出端加上一個 CC-CC 的緩衝級隔離外部的電路，其電路如下圖 3.32 所示，其 AC 模擬之結果如圖 3.33 與圖 3.34，在 5GHz 的 RF 頻段其衰減程度還在很小的範圍。

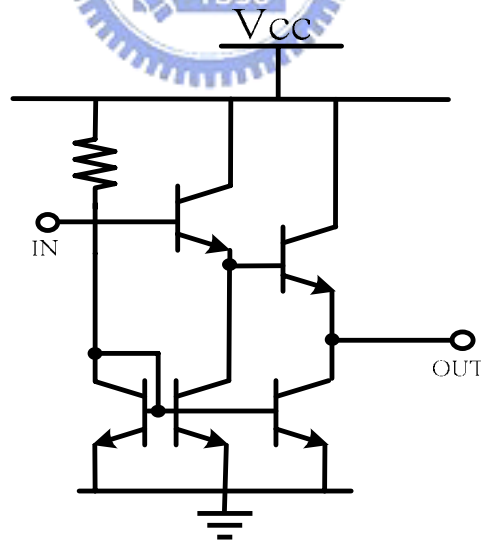


圖 3.32 CC-CC 輸出級

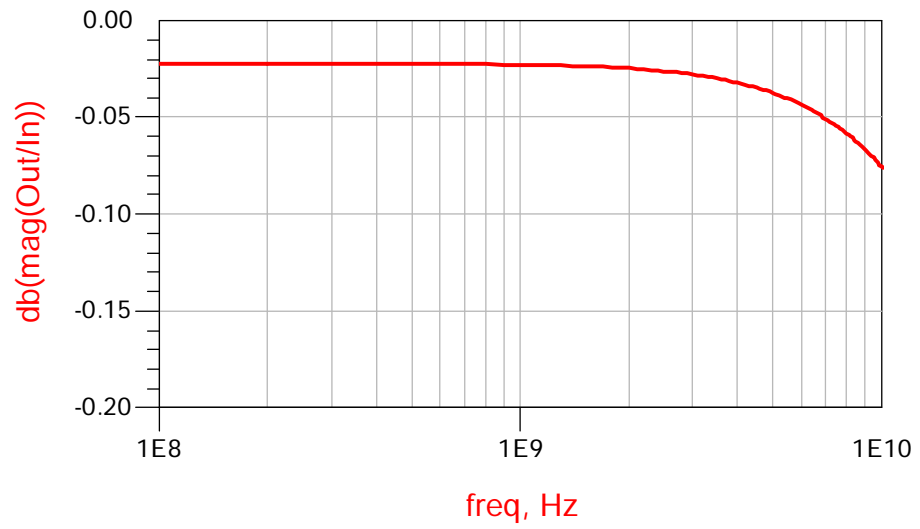


圖 3.33 CC-CC 輸出級振幅響應模擬圖

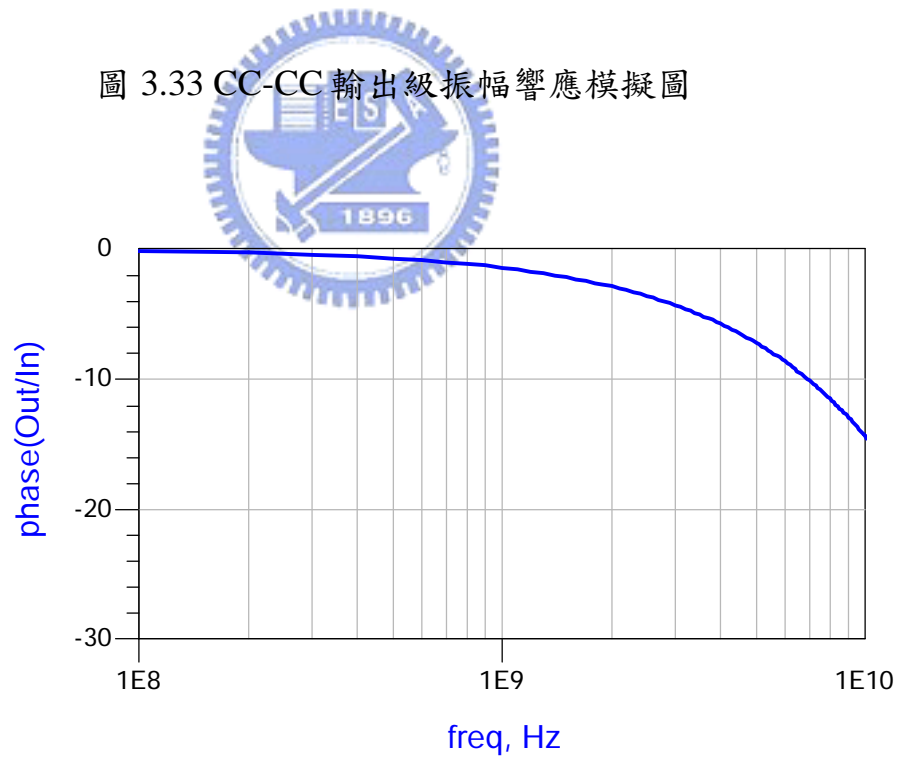


圖 3.34 CC-CC 輸出級相位響應模擬圖

3.2.4 射頻輸出級的功率增益分析

我們在混頻器架構中加了一個主動的緩衝級，在本小節我們將探討這個輸出電壓緩衝級功率增益的特性，我們可以發現有趣的地方在於輸出電壓緩衝級實際上是提供功率增益[7]。更進一步地說，由電壓緩衝級得到的功率增益要比我們在前一個電路裡所採用的純電抗匹配來的好。LC 電流合成器電路的等效單端輸出電路如圖 3.35(a)所示，將諾頓等效電路轉換為戴維寧等效電路是為了討論傳遞到負載的功率(power delivered to the load)。

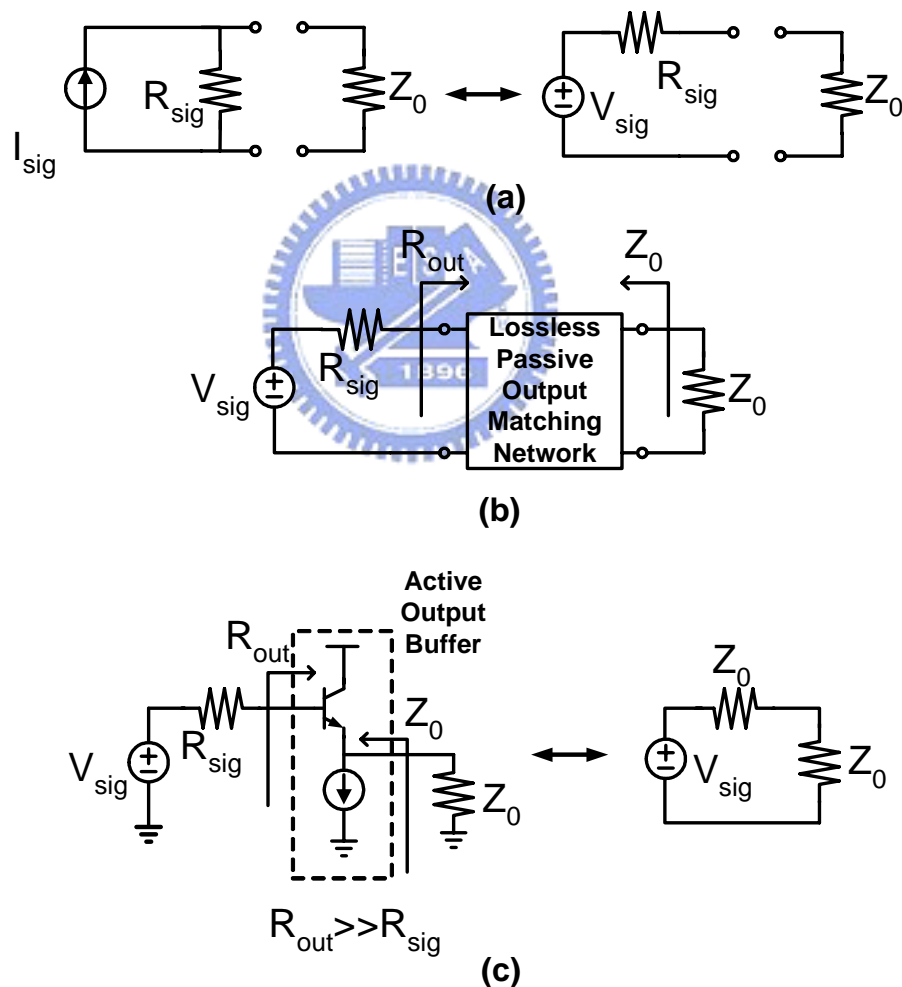


圖 3.35 LC 電流合成級與射頻輸出級的輸出功率轉換

如圖 3.35(b)所示，如果使用一個電抗匹配網路來匹配 LC 電流合成器輸出阻抗至 50 歐姆，最大傳遞到負載的功率同時達到共軛狀態時，可以用(3.1)式來表示[11]：

$$P_{L \text{ Passive Matching}} = \frac{|I_{sig}|^2 R_{sig}}{4} \quad (3.1)$$

而如果使用的是主動輸出電壓緩衝級，我們可由圖 3.35(c)來說明。電壓緩衝級的輸出阻抗為 50 歐姆，而輸入阻抗則遠大於 LC 電流合成器的阻抗，所以當使用主動輸出電壓緩衝級時，傳遞到負載的功率可以表示為：

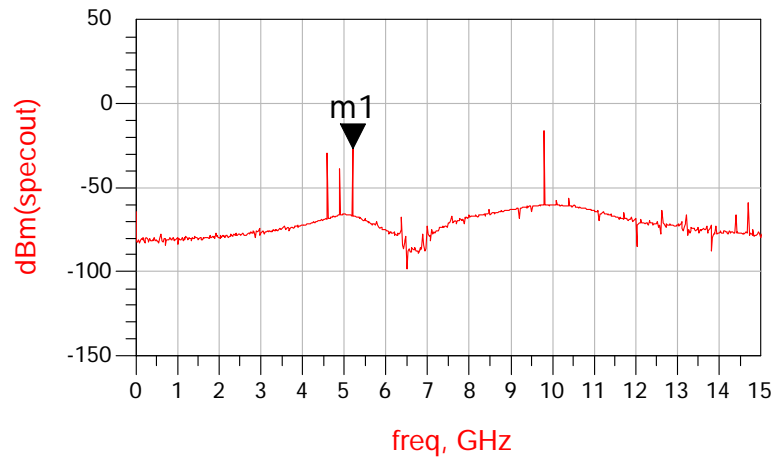
$$P_{L \text{ Active Buffer}} = \frac{|V_{sig}|^2}{4Z_0} = \frac{I_{sig}^2 \cdot R_{sig}^2}{4Z_0} \quad (3.2)$$

比較(3.1)式與(3.2)式，使用主動輸出級之傳遞到負載的功率較高。因此，功率提升度可以由(3.1)式與(3.2)式的比值來表示：

$$\frac{P_{L \text{ Active Buffer}}}{P_{L \text{ Passive Matching}}} = \frac{\frac{|I_{sig}|^2 \cdot R_{sig}^2}{4Z_0}}{\frac{|I_{sig}|^2 \cdot R_{sig}}{4}} = \frac{R_{sig}}{Z_0} = \frac{R_P}{2Z_0} \quad (3.3)$$

在類比電路設計中，輸出緩衝級不提供電壓增益，然而共集極輸出緩衝級能提供功率增益。事實上，功率增益是由主動輸出緩衝級而來，而主動輸出緩衝級藉由電流信號來提供額外的功率而不是藉由電壓信號。值得注意的是主動輸出緩衝級的輸入阻抗與電流合成器的輸出阻抗並非互相共軛。這個設計方法與微波放大器電路的電抗匹配原理相當不同。這裡的設計概念不只符合類比電路設計概念，也同時讓我們清楚知道由類比 IC 設計裡的電壓電流增益，轉換到 RFIC 設計裡的功率增益。

電路模擬結果



m1
freq=5.200GHz
dBm(specout)=-26.617

圖 3.36 輸出頻率響應(RF=5.2 GHz LO=4.9 GHz)

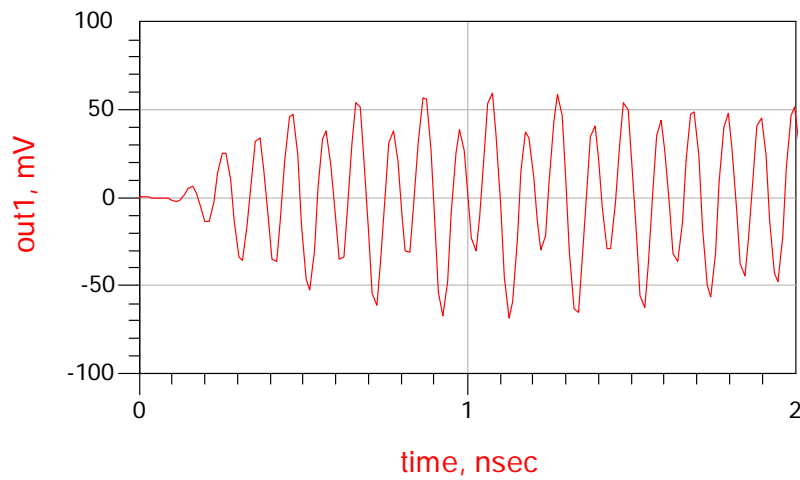


圖 3.37 輸出暫態響應(RF=5.2 GHz LO=4.9 GHz)

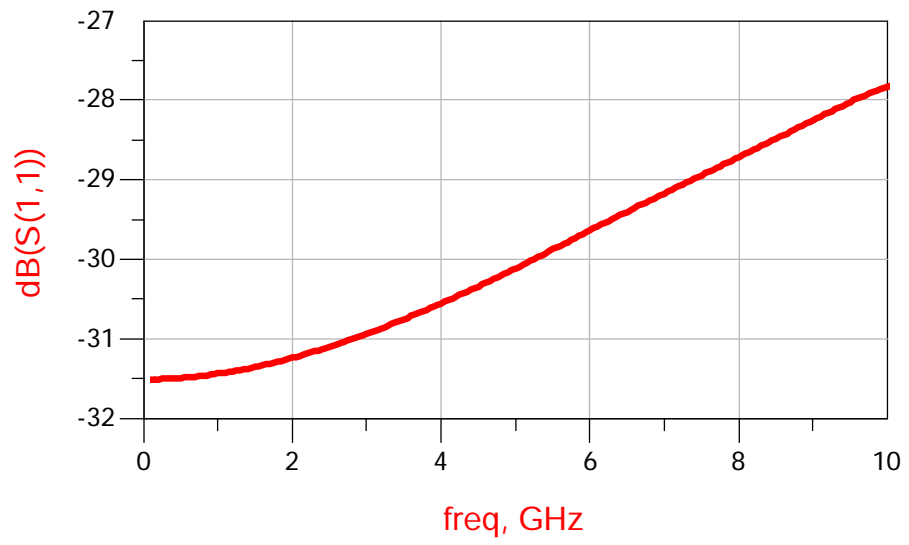


圖 3.38 S11

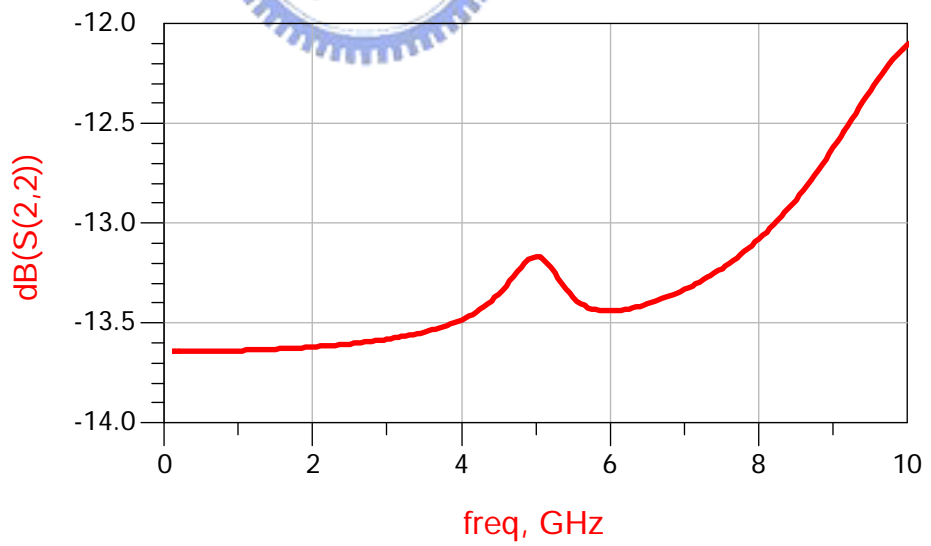


圖 3.39 S22

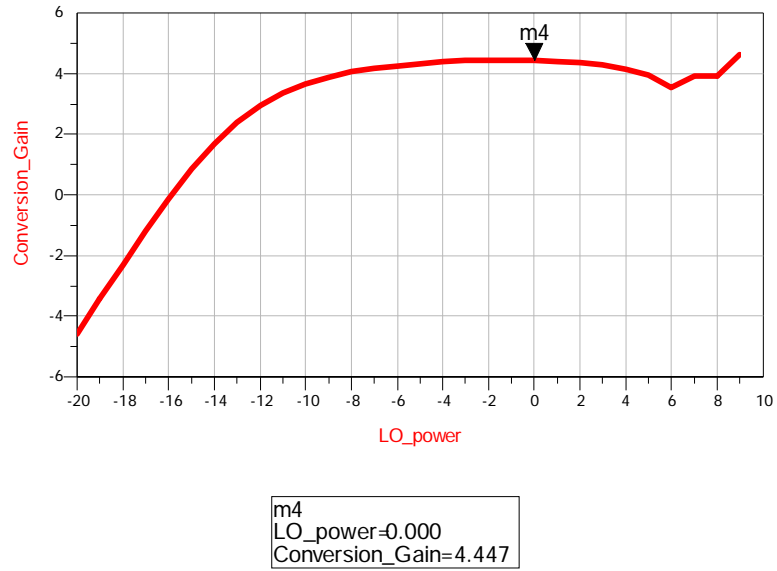


圖 3.40 轉換增益對 LO 功率(RF=5.2 GHz LO=4.9 GHz)

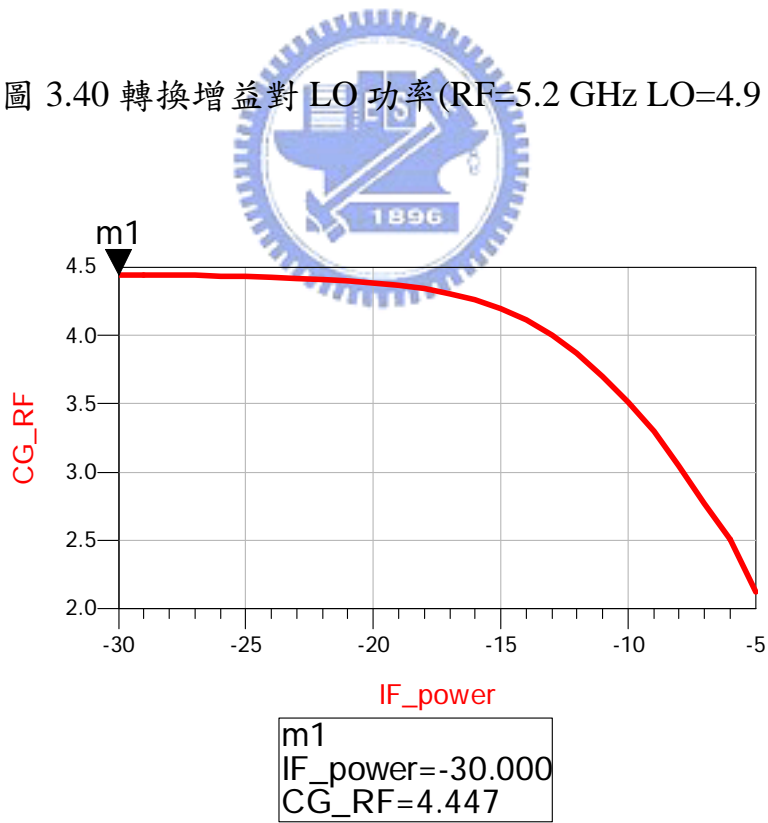
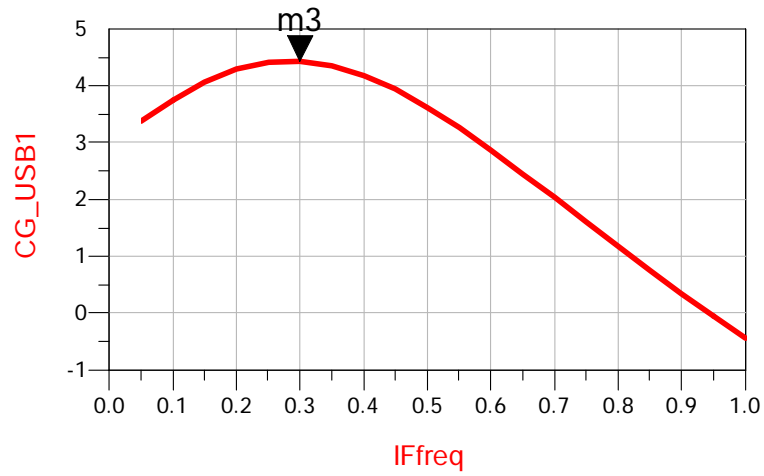


圖 3.41 轉換增益對 IF 功率(RF=5.2 GHz LO=4.9 GHz)



m3
IFfreq= 0.300
CG_USB1=4.439

圖 3.42 轉換增益對 IF 頻率 (IF Power:-30dBm LO Power:0dBm)



電路量測結果

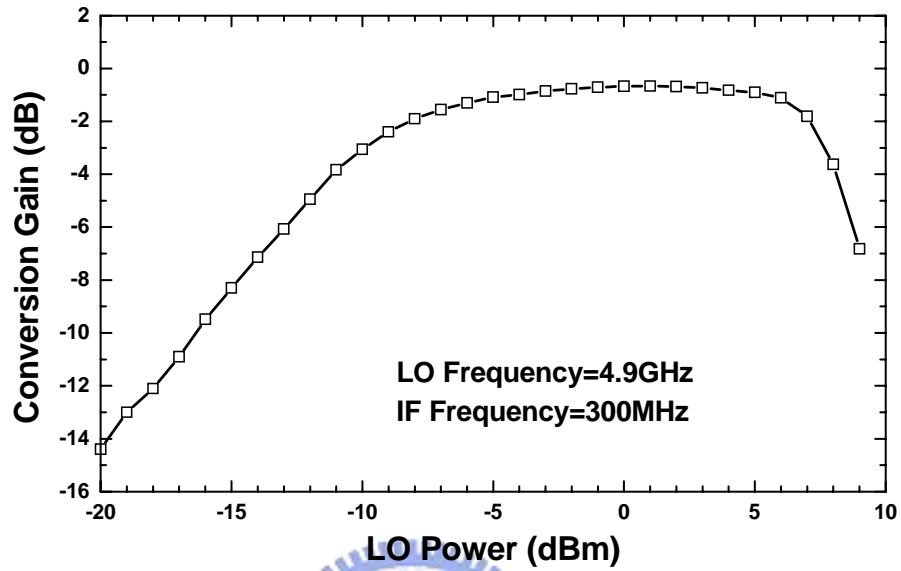


圖 3.43 轉換增益對 LO 功率(RF=5.2 GHz LO=4.9 GHz)

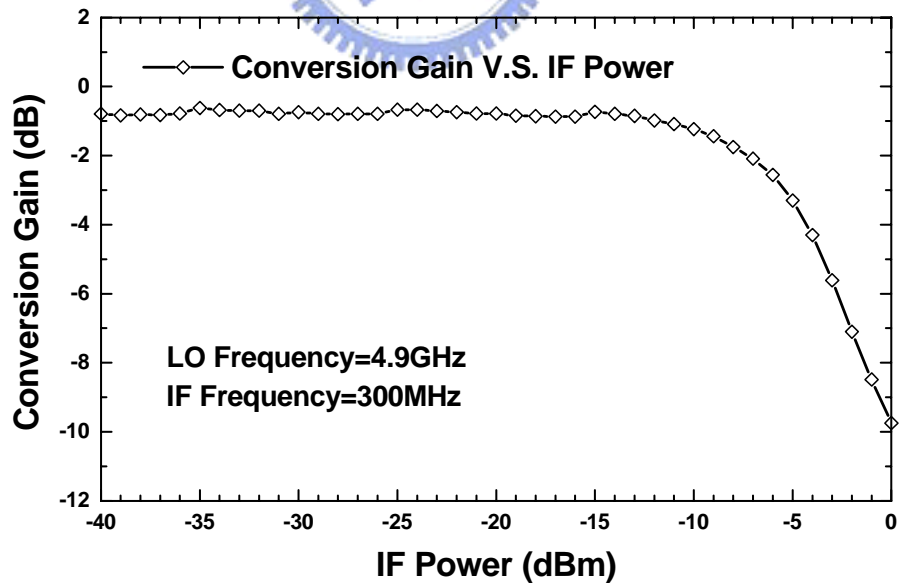


圖 3.44 轉換增益對 IF 功率(RF=5.2 GHz LO=4.9 GHz)

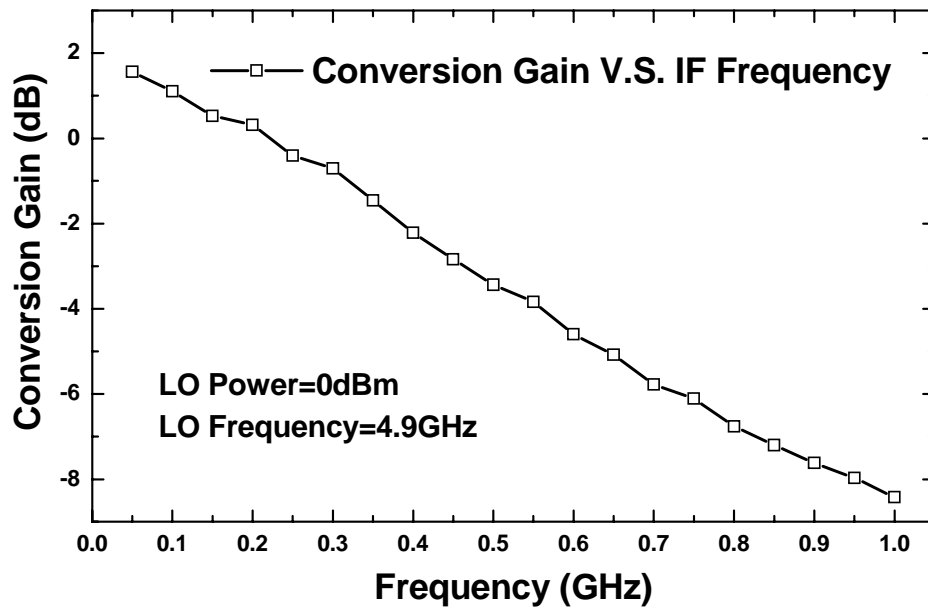


圖 3.45 轉換增益對 IF 頻率 (IF Power:-30dBm LO Power:0dBm)

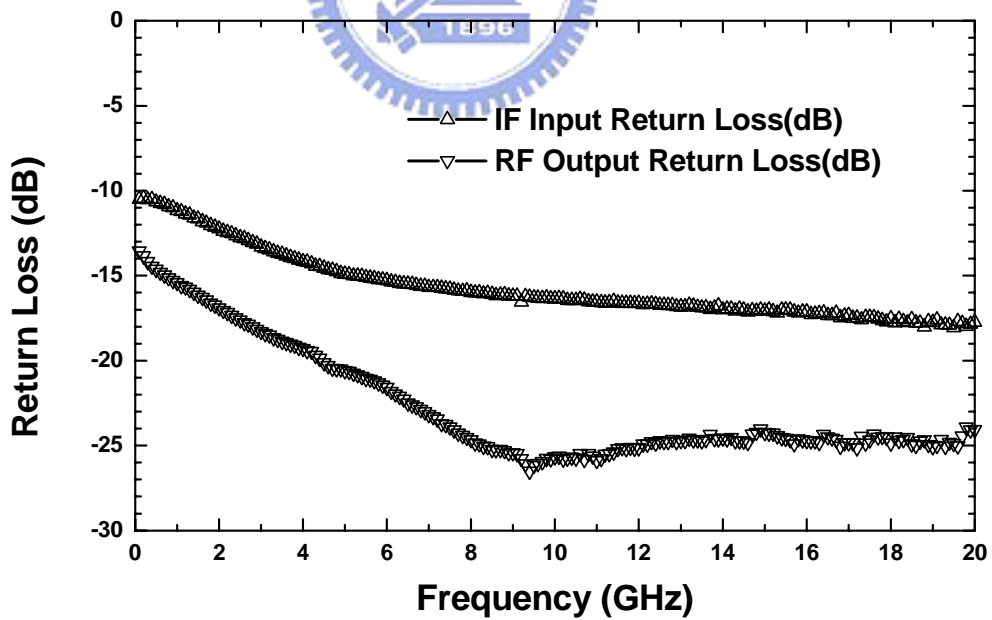


圖 3.46 S11 & S22

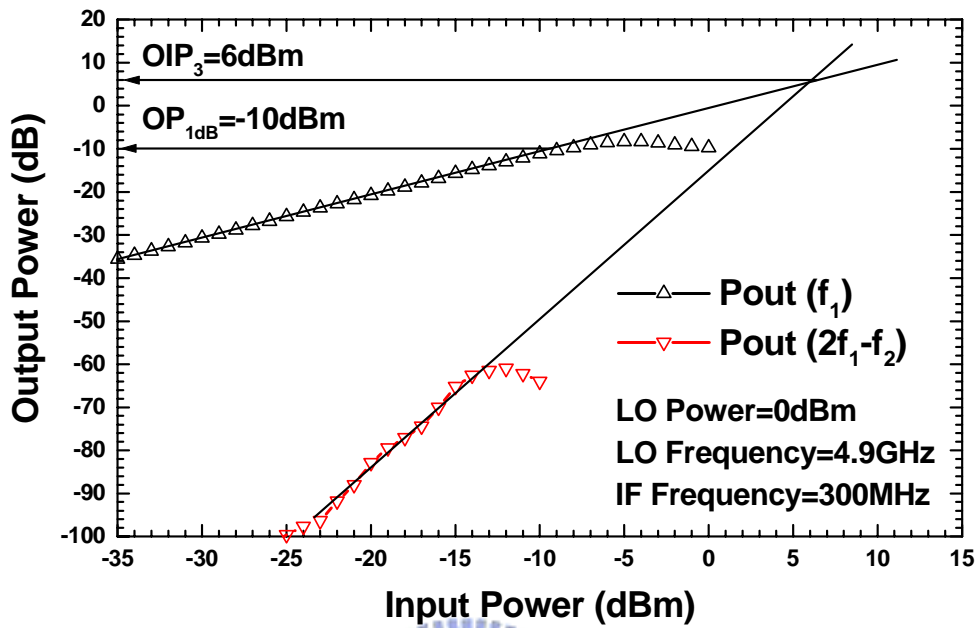


圖 3.47 OIP3 量測結果

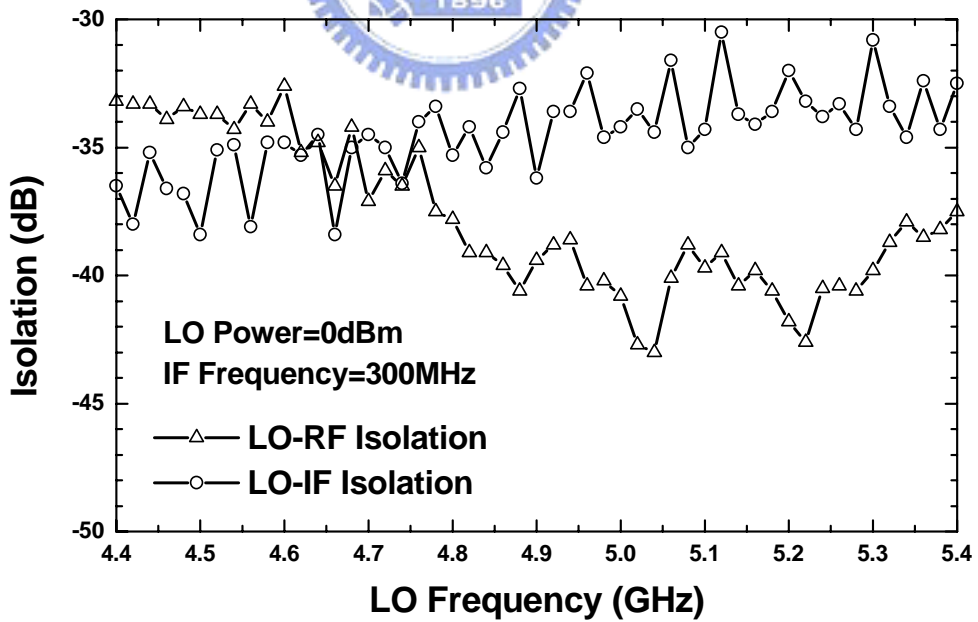


圖 3.48 Isolations

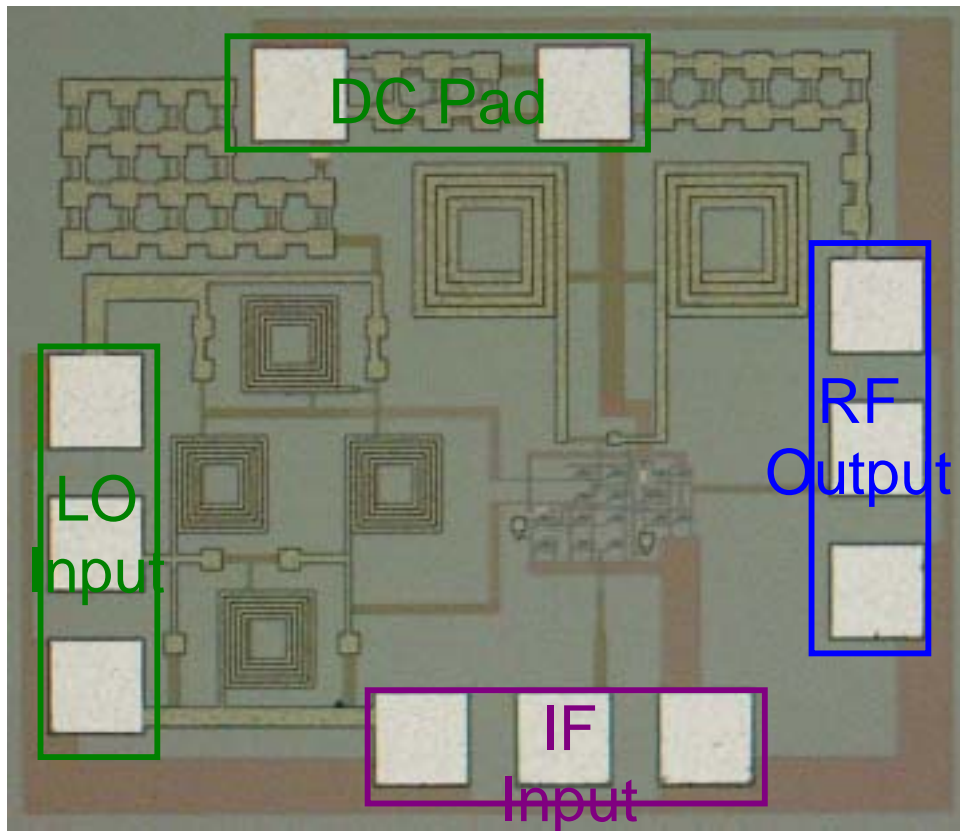


圖 3.49 LC Up Converter Using Lumped Rat-race Die Photo($0.98170 \times 0.83485 \text{mm}^2$)

量測時我們使用 NDL 的 on-wafer 高頻量測環境。晶片的大小為 $0.98170 \times 0.83485 \text{mm}^2$ 。注意右上方間的兩個較大的電感即為 LC 電流合成器的電感。而左側四個電感即為集總 Rat-race 的佈局部分。圖 3.49 說明了 5.2GHz 升頻微混頻器下線後的晶片實作照片。單端輸出與單端輸入的架構對於 on-wafer 測量非常方便的。在圖中可以看到，GSG LO 輸入埠在左邊，而 GSG RF 輸出埠在右側。GSG IF 輸入埠則在晶片下邊。在晶片的上方有許多並聯的小電容，這些電容同樣是用來作 DC 穩壓之用。

結果與討論

圖 3.43 顯示轉換增益對 LO power 的量測圖形。當 LO power 為 0dBm 時，轉換增益峰值約為-1dBm。當 LO power 從-6dBm 增加到 5dBm 時，轉換增益維持在-1dB。換句話說，混頻器核心仍只需要低功率的本地震盪源，並且對理想的轉換增益具有寬的 LO power 範圍。

圖 3.46 為電路的 IF 埠與 RF 埠反射損耗量測圖。RF 輸出反射損耗從 0.1GHz 一直到 20GHz 都在-13.5dB 以下。微混頻器具有寬的輸入阻抗匹配頻寬，所以在圖中我們可以看到從低頻一直到 20GHz，IF 的輸入阻抗匹配約在-10dB 以下。

圖 3.47 可以得知這個 LC 電流合成器的功率特性表現。實驗的數據顯示 OP1dB 為-10dBm，OIP3 為 6dBm，因此我們可以知道這個架構的線性度非常不錯，而這個電路的高線性度應該是直接來自因使用了被動電感電容電流合成器來當作負載的緣故。

圖 3.48 為 LC 電流合成器的隔絕度量測結果。在 LO 頻率為 4.9GHz 時，LO 到 RF 的隔絕度約為 39dB。高的 LO 到 RF 隔絕度是來自於平衡作動的 LC 電流合成吉伯特微混頻器，而 LO 頻率為 4.9GHz 時，LO 到 IF 的隔絕度約為 37dB。

表 3.2 LC Up Converter Using Lumped Rat-race 模擬與量測結果

LC Up Converter Using Lumped Rat-race (TSMC 0.35 μ m SiGe BiCMOS)		
	Simulation	Measurement
DC Current	22mA@3.3V	11.5mA@3.3V
Conversion Gain	4.4dB@LO:0dBm	-1dB@LO:0dBm
Output P1dB	N/A	-10dBm
OIP3	N/A	-6dBm
LO-IF Isolation	72dB	37dB
LO-RF Isolation	30dB	39dB
IF-RF Isolation	44dB	N/A
S11/S22	-30dB/-13dB	-10dB/-13.5dB

第四章

鏡像消除雙正交 四相位降頻器設計



在本章中，將提出一個鏡像消除雙正交四相位降頻器，包括電路設計與實際量測結果。

4.1 RC-CR 多相位濾波器

一般 RC-CR 多相位濾波器可分為主動與被動兩種型式，兩者的分別為，主動多相位濾器為一個帶通濾波器(Band-pass Filter) 而被動多相位濾波器為一個帶止濾波器(Band-stop Filter)。以下我們將介紹一個被動濾波器的合成方式[12]。首先考慮一個單極點 RC 濾波器如下圖4.1所示，其轉換函數如圖4.2所示，其輸出入拉氏轉換關係可表示為

$$(v_{in} - v_o) sRC = v_o \quad (4.1)$$

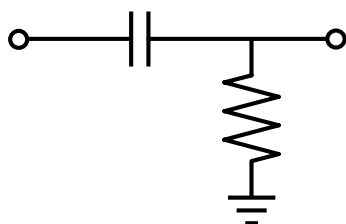


圖4.1 單極點 RC 濾波器

現在利用 Hilbert 轉換， $s \rightarrow s + j\omega_0$ 代入上式(4.1)將圖4.2(a)的中心頻率移至 $-\omega_0$ ，如圖4.2(a)(b)所示，

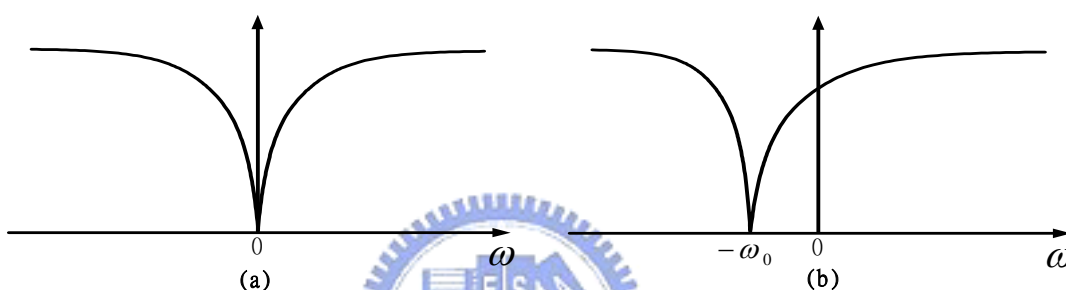


圖4.2 單極點 RC 濾波器線性轉換

而4.2(b)的轉換函數即為

$$(v_{in} - v_o)(s + j\omega_0)RC = v_o \quad (4.2a)$$

$$\Rightarrow (v_{in} - v_o)sC = \frac{1}{R}(v_o - j\omega_0 RC v_{in}) + \frac{1}{R}j\omega_0 RC v_o \quad (4.2b)$$

$$\Rightarrow (v_{in} - v_o)sC = \frac{1}{R}(v_o - jv_{in}) + \frac{1}{R}jv_o, \text{ when } \omega_0 RC = 1 \quad (4.2c)$$

現假設 v_{in} 為差動輸入且分為 I/Q 相位，即 $\pm v_{in}, \pm jv_{in}$ 四個輸入，因而可將利用 KCL 定理將(4.2c)式表示為下圖4.3。在鏡像頻率時輸出 $v_o = 0$ ，此時壓控電流源不提供電流，因而可將四個壓控電流源去除而不影響頻率響應。但對於 Pass-band 而言去除壓控電流造成增益放大 $\sqrt{2}$ 倍。

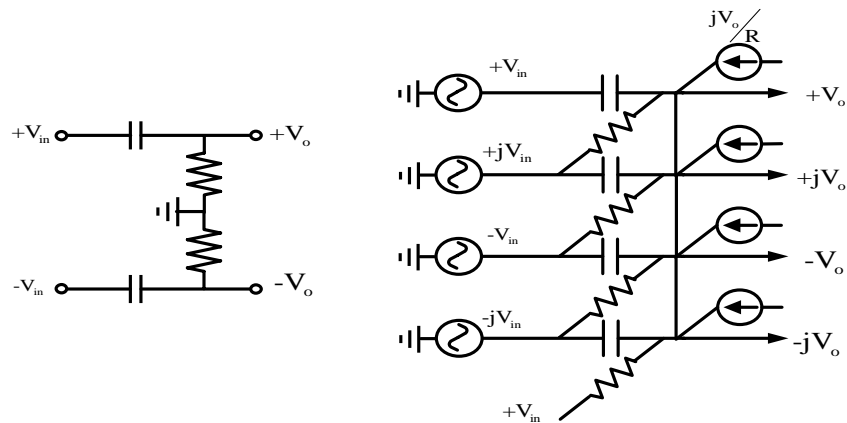


圖4.3 複數濾波器合成

一個一級的 RC-CR 的多相位濾波器如圖4.4所示。在圖4.4(a)中假設四個相位的輸入訊號為 $(0^\circ, 90^\circ, 180^\circ, 270^\circ)$ 可表示為 $\cos \omega_c t$, $\sin \omega_c t$, $-\cos \omega_c t$, $-\sin \omega_c t$, 分別代表 $v_{in}, jv_{in}, -v_{in}, -jv_{in}$, 我們在極座標中可以用逆時鐘的方向來代表正頻率($e^{j\omega_c t} = \cos \omega_c t + j \sin \omega_c t$)，在圖4.4(b)中四個相位輸入為 $(0^\circ, 270^\circ, 180^\circ, 90^\circ)$ 可表示為 $\cos \omega_c t$, $-\sin \omega_c t$, $-\cos \omega_c t$, $\sin \omega_c t$, 分別代表 $v_{in}, -jv_{in}, -v_{in}, jv_{in}$, 在極座標中可以用順時鐘的方向來代表負頻率($e^{-j\omega_c t} = \cos \omega_c t - j \sin \omega_c t$)。首先在圖4.4(a)中利用重疊原理，可以看出相位為 0° 的輸入訊號在等效上看到一個 CR 高通濾波器，而相位為 90° 的輸入訊號等效上看到一個 RC 低通濾波器。其中一階的高通及低通濾波器其頻率與相位響應如圖4.5所示，在極點頻率 $\omega_0 = 1/RC$ 時，其相位分別落後 $45^\circ (+45^\circ)$ 及超前 $45^\circ (-45^\circ)$ 。因而相位為 0° 的輸入訊號落後 45° 成為 45° ，而相位為 90° 的輸入訊號超前 45° 成為 45° ，即輸出的訊號同相。而在圖4.4(b)中利用相同的重疊原理，分別輸入 $0^\circ, 270^\circ$ 的訊號，因而相位為 0° 的輸入訊號落後為 45° ，但相位為 270° 的輸入訊號超前 45° 成為 225° ，因而輸出的訊號相差 180° ，此時無訊號輸出。由以上我們可得知，對於一個逆時間方向的正頻率訊號可以順

利到達輸出端，而對於一個逆時間方向的負頻率訊號則在到達輸出端前被相減。

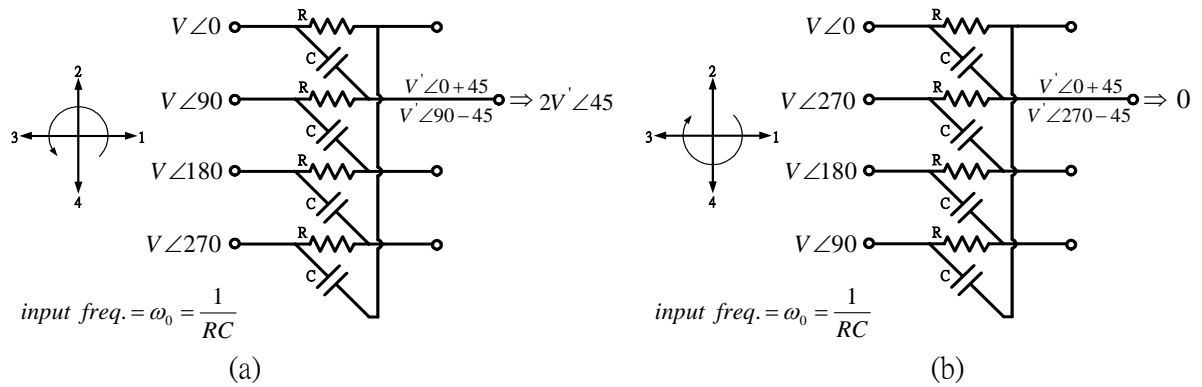


圖4.4 RC-CR 多相位濾波器 (a)正頻率 (b)負頻率 選擇

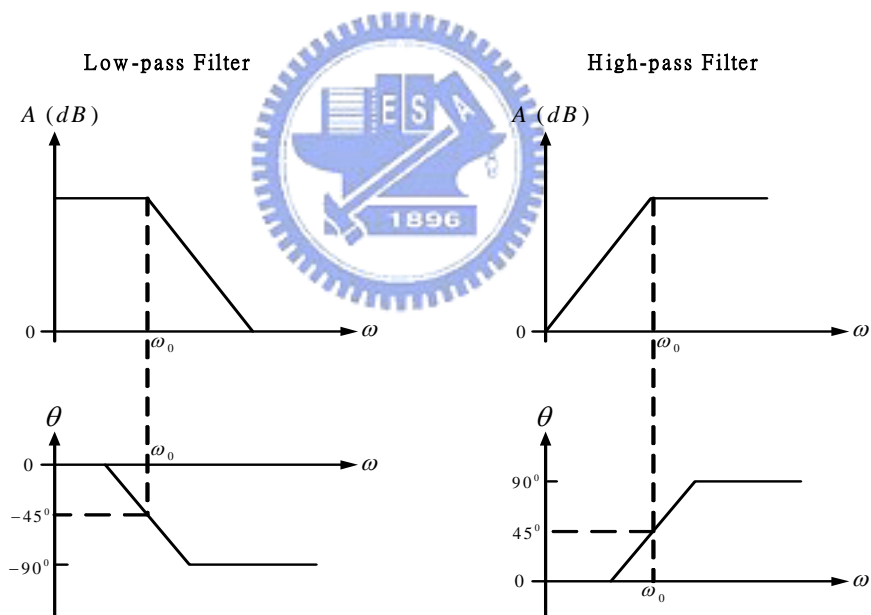


圖4.5 RC 電路振幅與相位響應

以上我們針對一個頻率來探討多相位濾波器的正負訊號頻率訊號的選擇，然而多相位濾波器的優點，在於我們可以利用串聯來增加頻率選擇的頻寬，而且藉由多級的濾波器來減少頻率選擇對於 RC 值變化的敏感度。

4.2 利用多重相位濾波器之四相位降頻器設計與實現

本電路之射頻頻段規劃為針對於無線區域網路 802.11a 的應用範圍。其中 RF 頻率為 5.2 GHz 的 20MHz 頻段，LO 頻率則為 5.17GHz，因此 IF 為中心頻率為 30MHz 的 20MHz 頻寬頻段。其電路的整體架構如下圖所示，包含了四個混頻器所組成的雙正交複數降頻器、去除鏡像訊號的 RC-CR 多相位濾波器、LO 及 RF 的正交相位產生器，以及 RF 輸入端的被動差動訊號產生器[13]。其電路圖如圖 4.6 與圖 4.7 所示。一般而言，要達到 60dB 的鏡像抑制功能，雙正交複數降頻器只需達到 3% 的正交相位正確率，而對於單正交的複數降頻器則需達到 0.1% 的正交相位正確率。

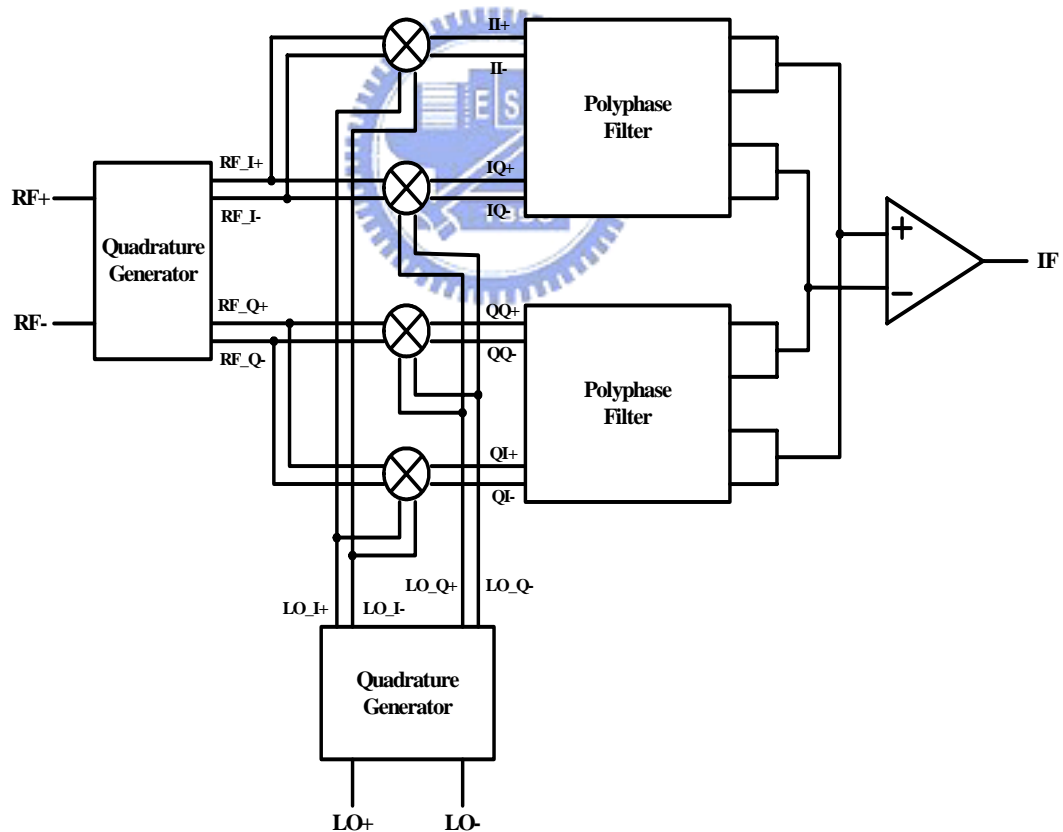


圖 4.6 雙正交相位複數降頻器架構

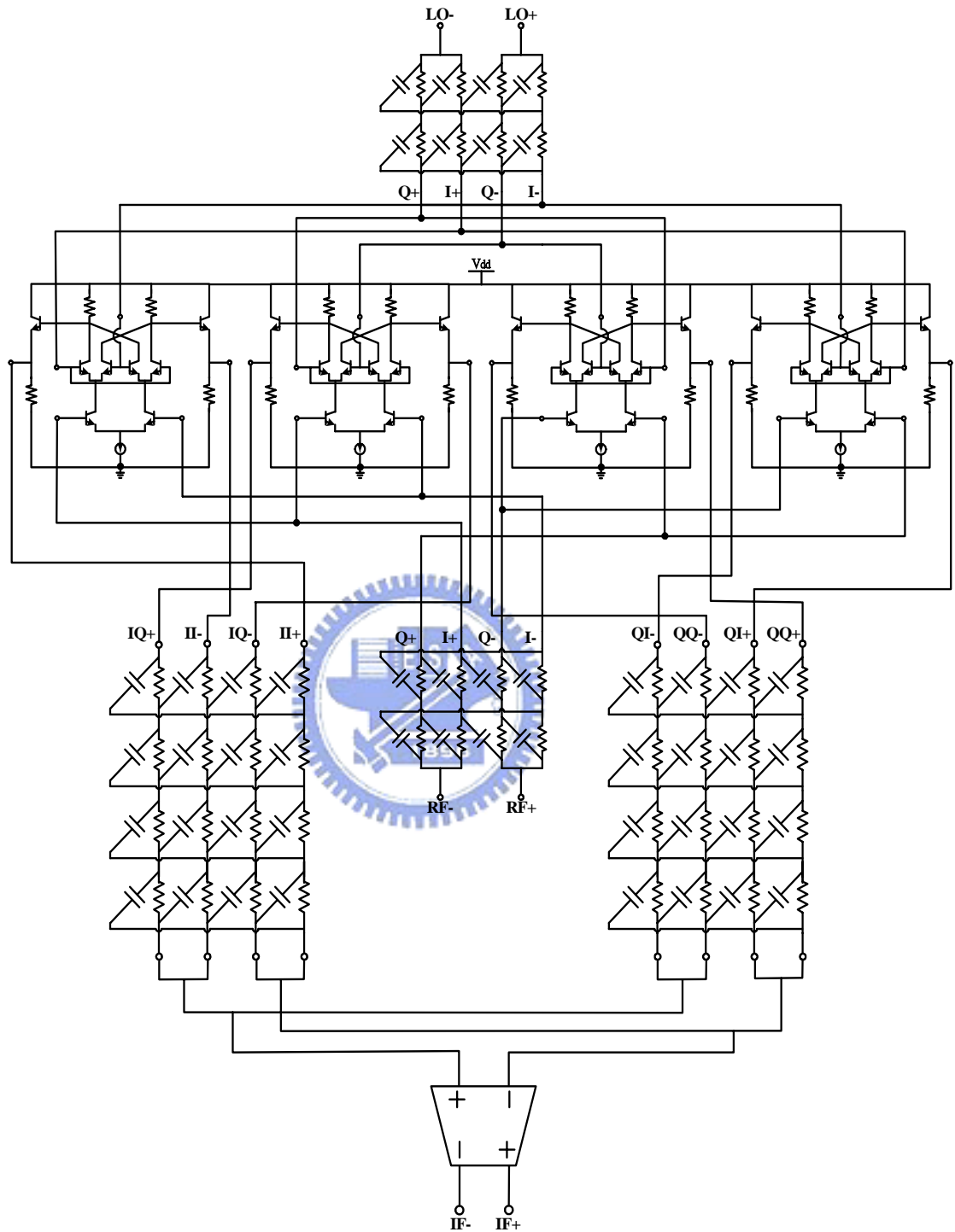


圖 4.7 雙正交相位複數降頻器電路圖

在圖 4.6 中假設經由 RC-CR 多相位濾波器產生的四個相位的 RF 及 LO 輸入訊號分別為

$$\text{RF} \Rightarrow \begin{cases} I+ = \cos \omega_{RF} t, & I- = -\cos \omega_{RF} t \\ Q+ = \sin \omega_{RF} t, & Q- = -\sin \omega_{RF} t \end{cases} \quad (4.3)$$

以及

$$\text{LO} \Rightarrow \begin{cases} I+ = \cos \omega_{LO} t, & I- = -\cos \omega_{LO} t \\ Q+ = \sin \omega_{LO} t, & Q- = -\sin \omega_{LO} t \end{cases} \quad (4.4)$$

另外鏡像訊號為

$$\text{Image} \Rightarrow \begin{cases} I+ = \cos \omega_{im} t, & I- = -\cos \omega_{im} t \\ Q+ = \sin \omega_{im} t, & Q- = -\sin \omega_{im} t \end{cases} \quad (4.5)$$

其中 $\omega_{RF} - \omega_{LO} = \omega_{LO} - \omega_{im} = \omega_{IF}$

RF 訊號及鏡像訊號同時經過雙正交複數混頻器降頻後，共輸出八個相位，分別為 Vout_II+，Vout_IQ-，Vout_II-，Vout_IQ+ 以及 Vout_QQ+，Vout_QI+，Vout_QQ-，Vout_QI-。如下表 4.1 所示，分別計算 RF 訊號及鏡像訊號和 LO 訊號混頻的結果，可發現 RF 訊號和鏡像訊號分別產生逆時鐘順序及順時鐘順序不同的相位反應。如圖 4.8 所示，RF 訊號降頻後的中頻為 $\cos \omega_{IF} t$ ， $\sin \omega_{IF} t$ ， $-\cos \omega_{IF} t$ ， $-\sin \omega_{IF} t$ ，在極座標中可以用逆時鐘的方向來代表正頻率 ($e^{j\omega_{IF} t} = \cos \omega_{IF} t + j \sin \omega_{IF} t$)，鏡像訊號降頻後的中頻為 $\cos \omega_{IF} t$ ， $-\sin \omega_{IF} t$ ， $-\cos \omega_{IF} t$ ， $\sin \omega_{IF} t$ ，在極座標中可以用順時鐘的方向來代表負頻率 ($e^{-j\omega_{IF} t} = \cos \omega_{IF} t - j \sin \omega_{IF} t$)。由於 RF 訊號和鏡像訊號降頻後不同的相位響應，因此下一級的複數濾波器得以分辨 RF 訊號使其通過並去除鏡像訊號。

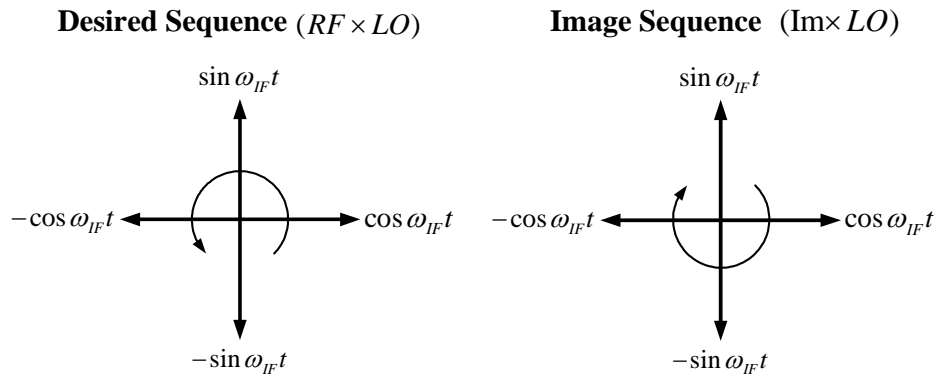


圖 4.8 正負頻率序列

表 4.1 DQDC 降頻訊號計算結果

RF×LO	DQDC outputs (Low-pass)	Image×LO	DQDC outputs (Low-pass)
Vout_I I+	$\frac{1}{2} \cos \omega_{IF}t$	Vout_I I+	$\frac{1}{2} \cos \omega_{IF}t$
Vout_I Q-	$\frac{1}{2} \sin \omega_{IF}t$	Vout_I Q-	$-\frac{1}{2} \sin \omega_{IF}t$
Vout_I I-	$-\frac{1}{2} \cos \omega_{IF}t$	Vout_I I-	$-\frac{1}{2} \cos \omega_{IF}t$
Vout_I Q+	$-\frac{1}{2} \sin \omega_{IF}t$	Vout_I Q+	$\frac{1}{2} \sin \omega_{IF}t$
Vout_QQ+	$\frac{1}{2} \cos \omega_{IF}t$	Vout_QQ+	$\frac{1}{2} \cos \omega_{IF}t$
Vout_Q I+	$\frac{1}{2} \sin \omega_{IF}t$	Vout_Q I+	$-\frac{1}{2} \sin \omega_{IF}t$
Vout_QQ-	$-\frac{1}{2} \cos \omega_{IF}t$	Vout_QQ-	$-\frac{1}{2} \cos \omega_{IF}t$
Vout_Q I-	$-\frac{1}{2} \sin \omega_{IF}t$	Vout_Q I-	$\frac{1}{2} \sin \omega_{IF}t$

在前面我們已經介紹過 RC-CR 多相位濾波器的工作原理，而在 802.11a 的規格中，每個頻道為 20MHz 的頻寬，在本電路中規劃中頻為 20~40MHz 的頻帶。因此我們必須串聯多級的 RC-CR 多相位濾波器以達到足夠的頻寬與鏡像抑制功能。圖 4.9 為所計算出欲達到一定的鏡像抑制功能與所需頻寬、所需級數的關係。在此電路設計中，中頻為 20~40 MHz， f_{\max}/f_{\min} 的比值為 2。因此若我們所需的正負頻率訊號抑制比率在 60dB 以上，則需至少四級的 RC-CR 多相位濾波器。

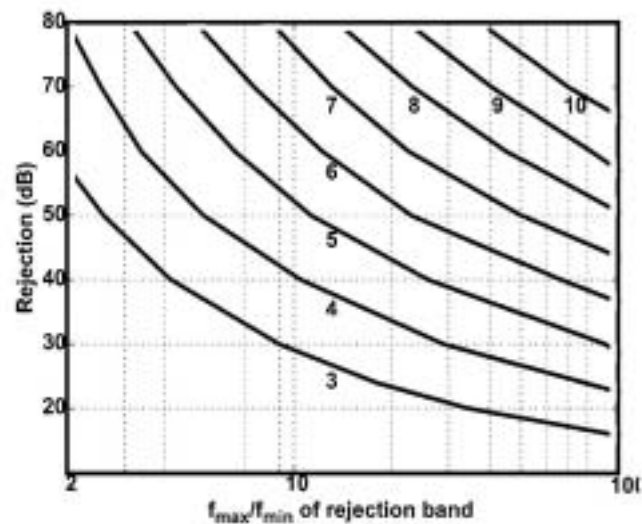


圖 4.9 不同級數 RC-CR 多相位濾波器鏡像抑制比率

其中，被動的多級 RC-CR 多相位濾波器設計步驟如下所示：

Step 1) 計算鏡像抑制的頻寬，以及所需要的級數。

Step 2) 先決定最高及最低的極點。

Step 3) 再以幾何數列的方式安排其它的極點。

Step 4) 隨級數增加電阻值。

Step 5) 設計最後一級的放大器以補償濾波器造成的衰減。

每個濾波器皆由四級的單極點多相位濾波器所組成，其中心頻率為 30MHz 的 20MHz 頻寬，其電路及模擬結果分別如下圖 4.10 所示。

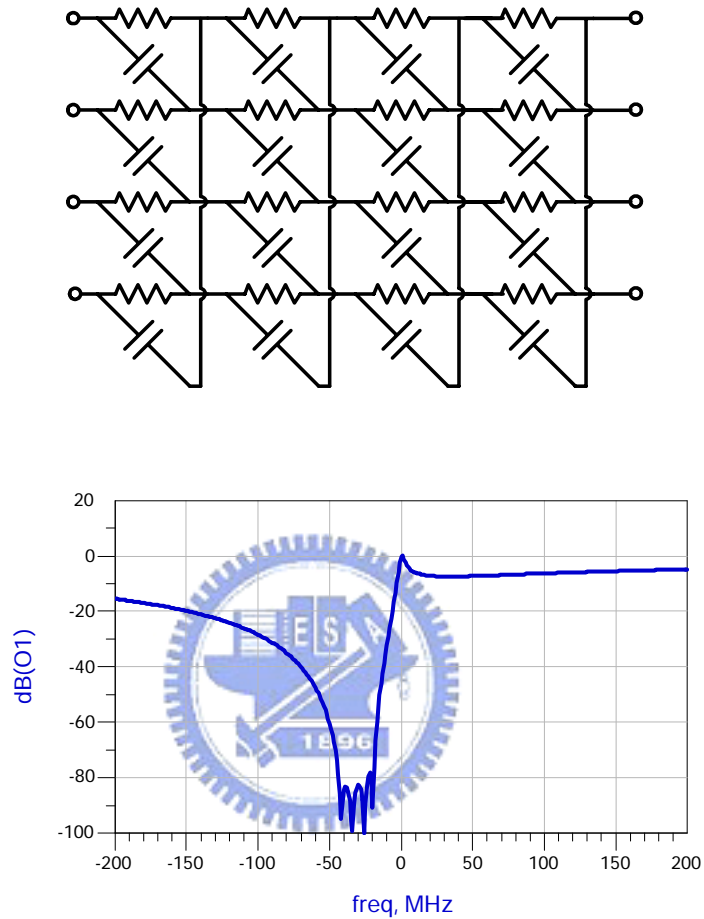


圖 4.10 四級 RC-CR 多相位濾波器

由於 LO 輸入部份需要 I/Q 的訊號，因而我們一樣可以利用 RC-CR 的多相位濾波器來產生。其原理如下圖 4.11 所示，一差動的訊號等效上可以看成正頻率與負頻率的組合，由於多相位濾波器可以分辨正負頻率的差別，因此一差動訊號可經由多相位濾波器濾除負頻率項後產生所需的正交訊號。

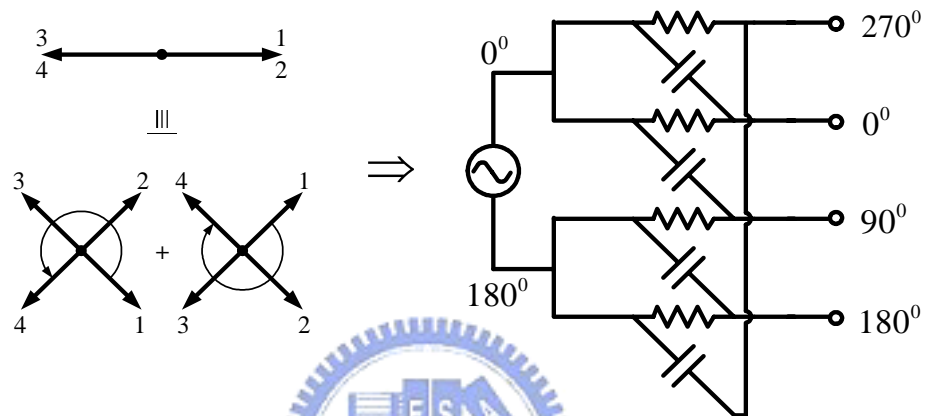


圖 4.11 正交訊號產生器

為了減少 RC 的誤差影響，我們利用兩級的 RC-CR 多相位濾波器來產生正交訊號，如圖 4.12。

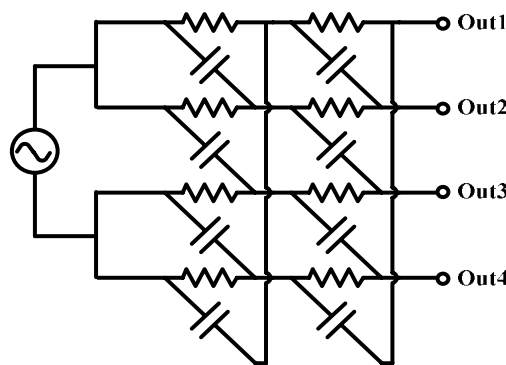


圖 4.12 二級正交訊號產生器

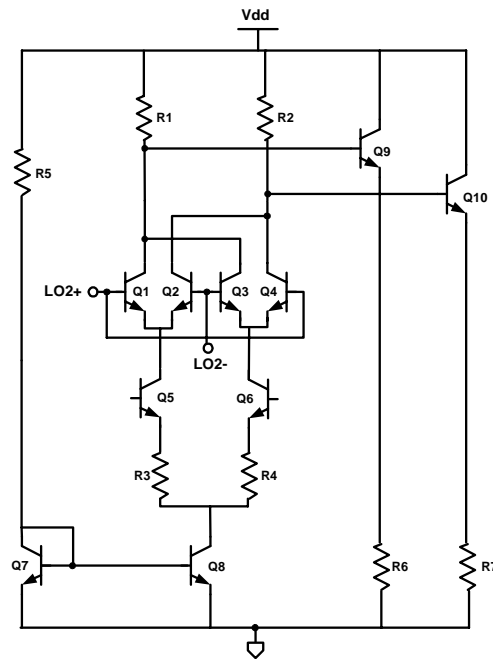


圖 4.13 吉伯特混頻器

如圖 4.13，我們這裡使用簡單的吉伯特混頻器。再加上共集極電晶體以防止後面的多相位濾波器所造成的負載效應。

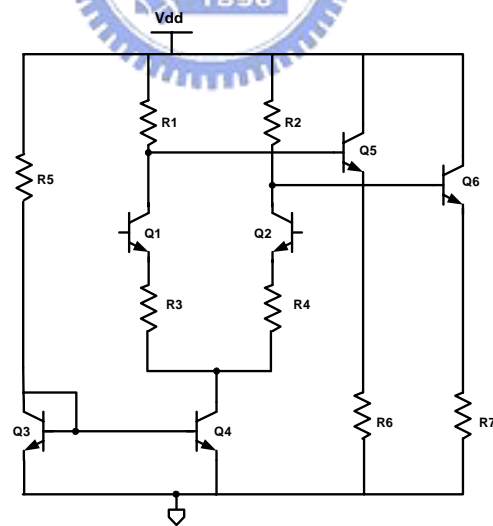


圖 4.14 中頻輸出級

最後再使用一個簡單的差動放大器來當作中頻輸出級如圖 4.14，將中頻信號合成以方便量測。

電路模擬結果

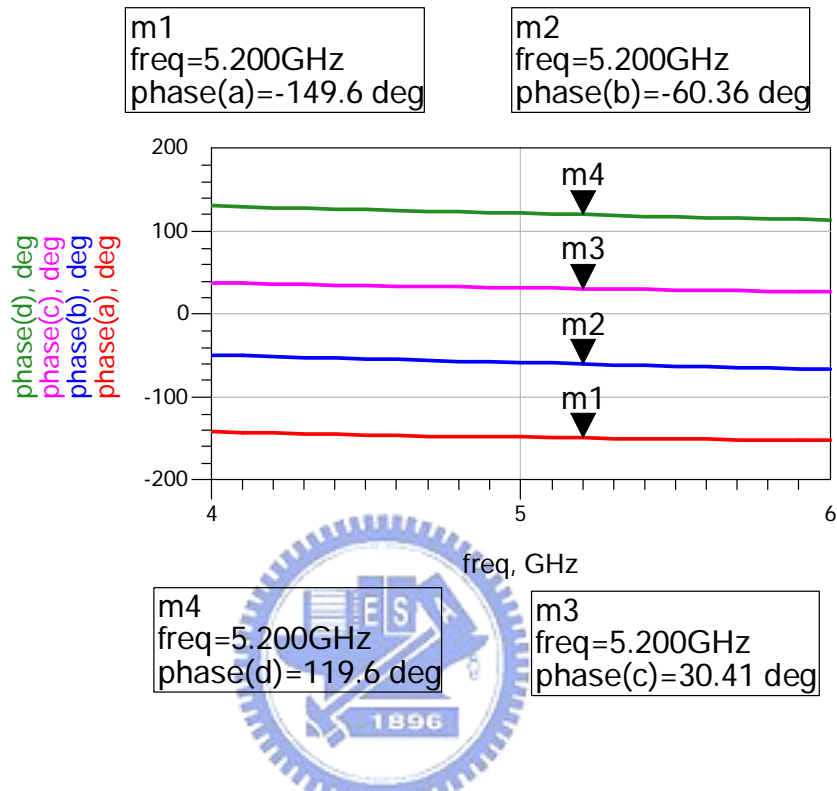


圖 4.15 正交訊號產生器模擬圖

圖 4.15 為圖 4.12 的正交訊號產生器模擬圖，可以看到我們的正交訊號產生器確實能夠產生我們所要的正交訊號。

圖 4.16 與圖 4.17 則為整個雙正交四相位降頻器的鏡像信號消除模擬。我們將電路的 RF 端分別輸入 5.2GHz 的需要信號與 5.14GHz 的鏡像信號，發現所得的模擬 IRR 值約在 69dB 左右。

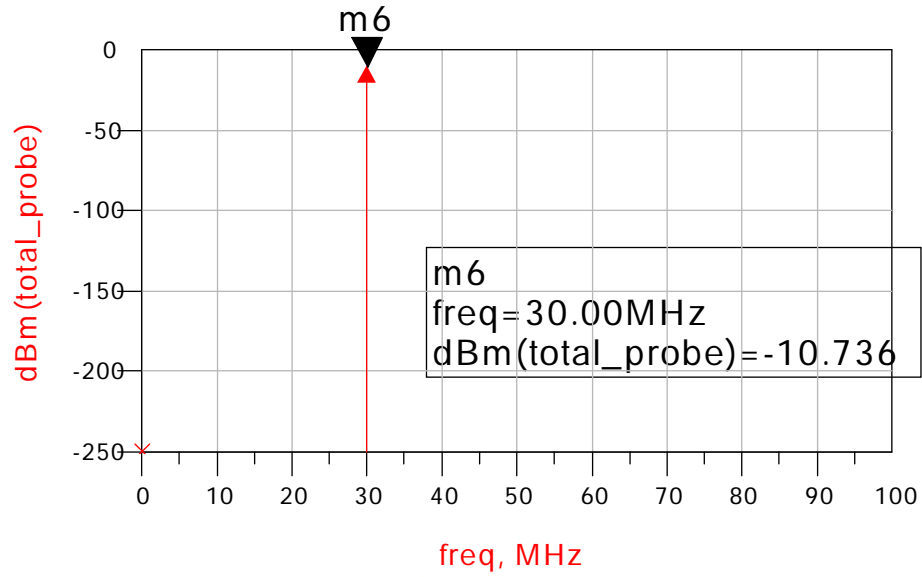


圖 4.16 輸出頻率響應(RF=5.2 GHz LO=5.17 GHz)

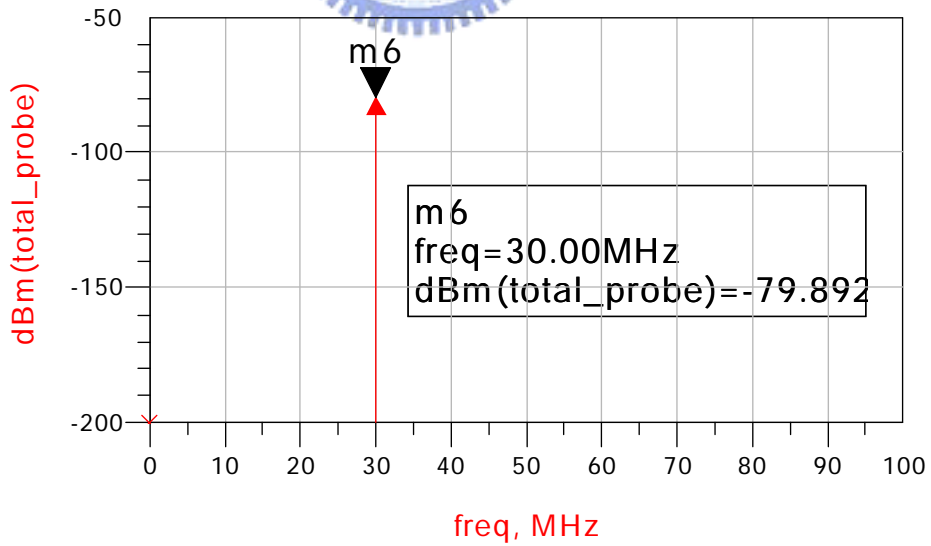


圖 4.17 輸出頻率響應(RF=5.14 GHz LO=5.17 GHz)

電路量測結果(2.7V 操作)

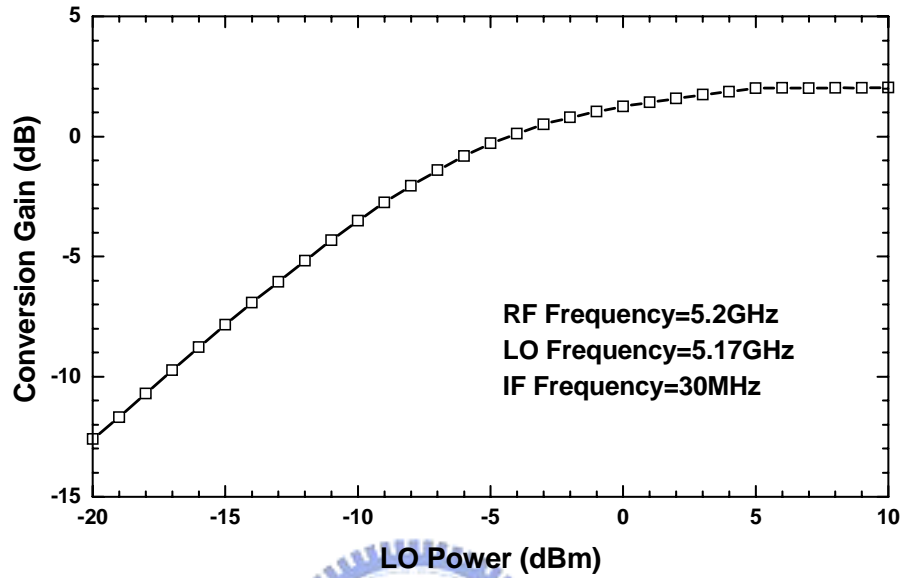


圖 4.18 轉換增益對 LO 功率(RF=5.2 GHz LO=5.17 GHz)

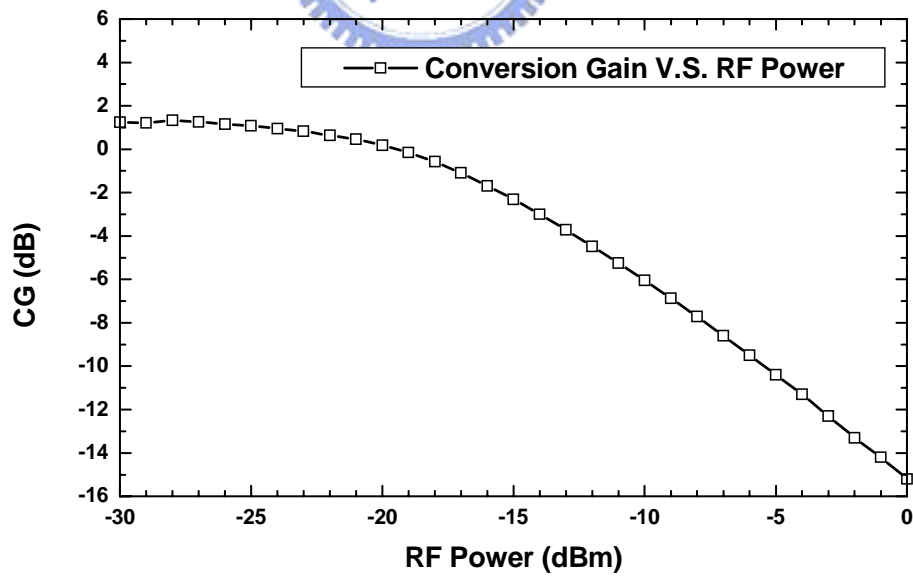


圖 4.19 轉換增益對 RF 功率(RF=5.2 GHz LO=5.17 GHz)

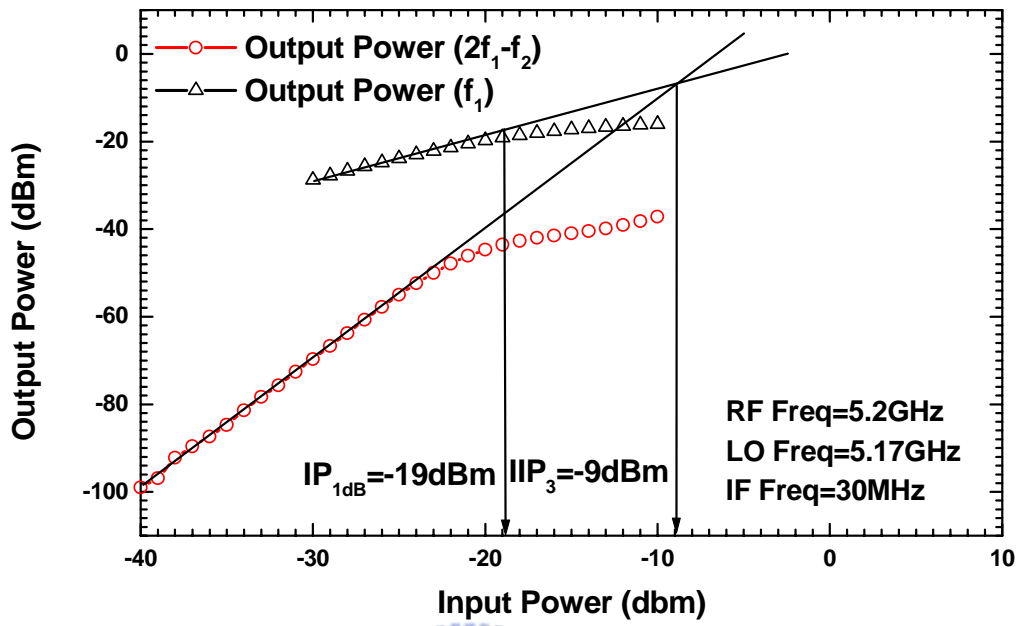


圖 4.20 IIP3 量測結果

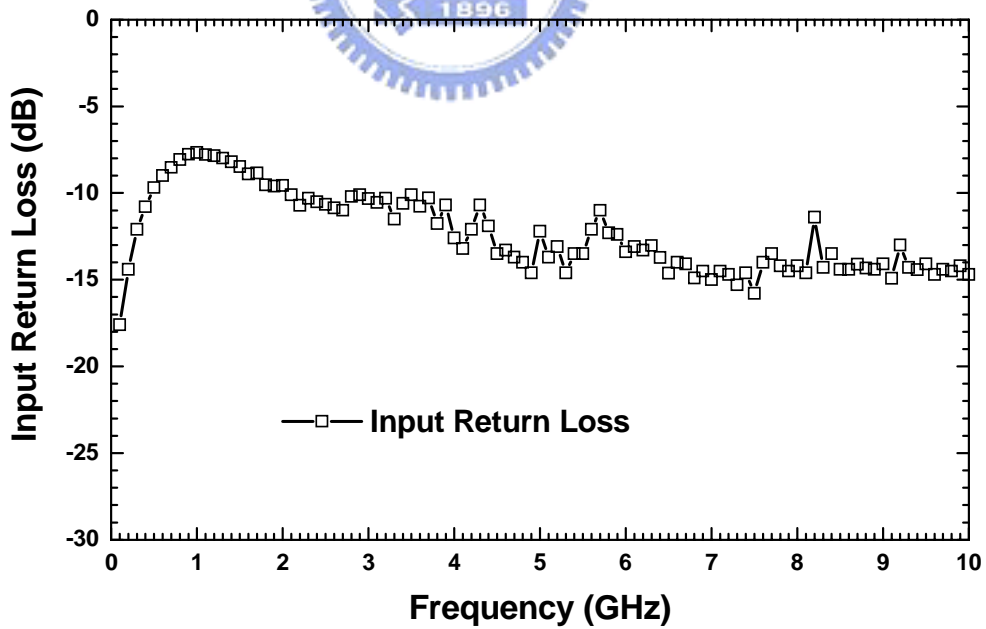


圖 4.21 S11

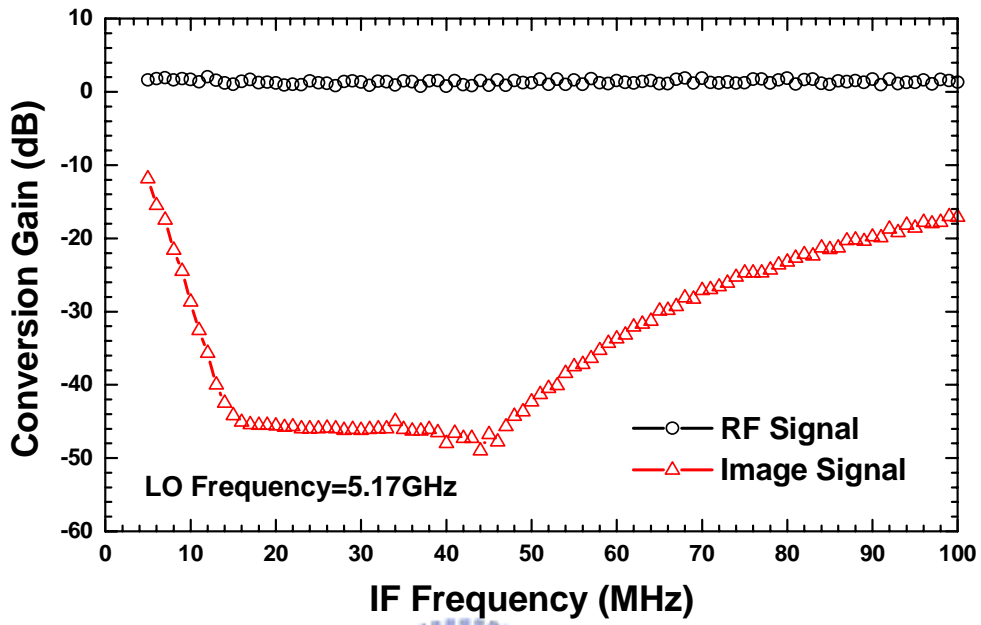


圖 4.22 轉換增益對 RF 頻率(LO Power:0dBm)

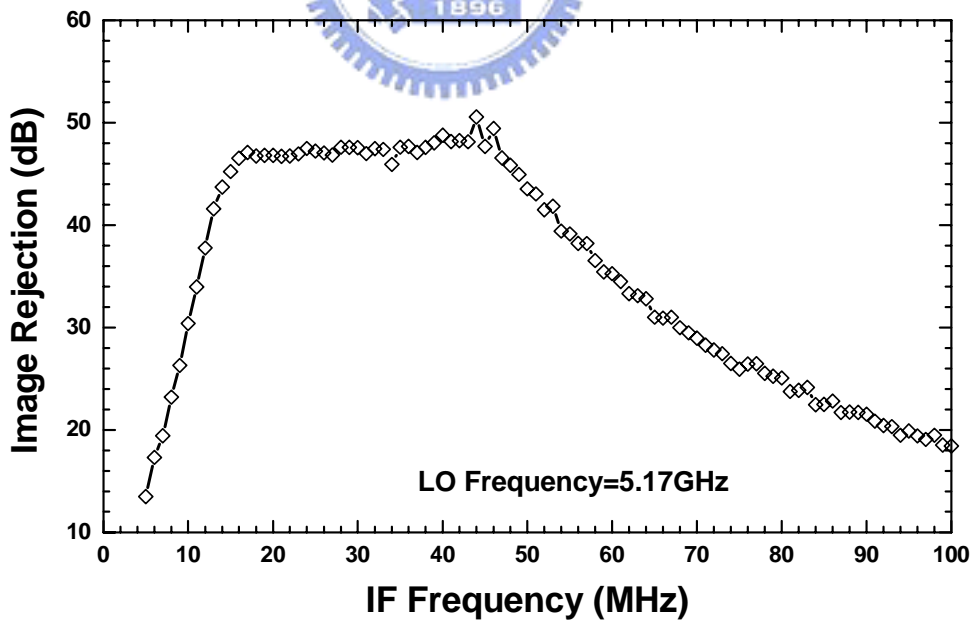


圖 4.23 IRR

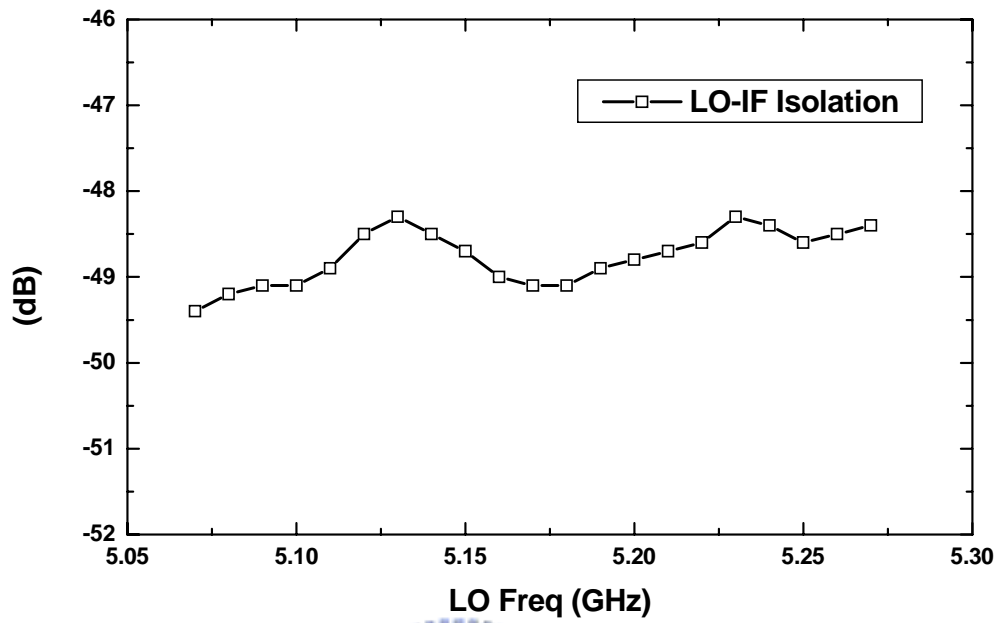


圖 4.24 LO-IF Isolation

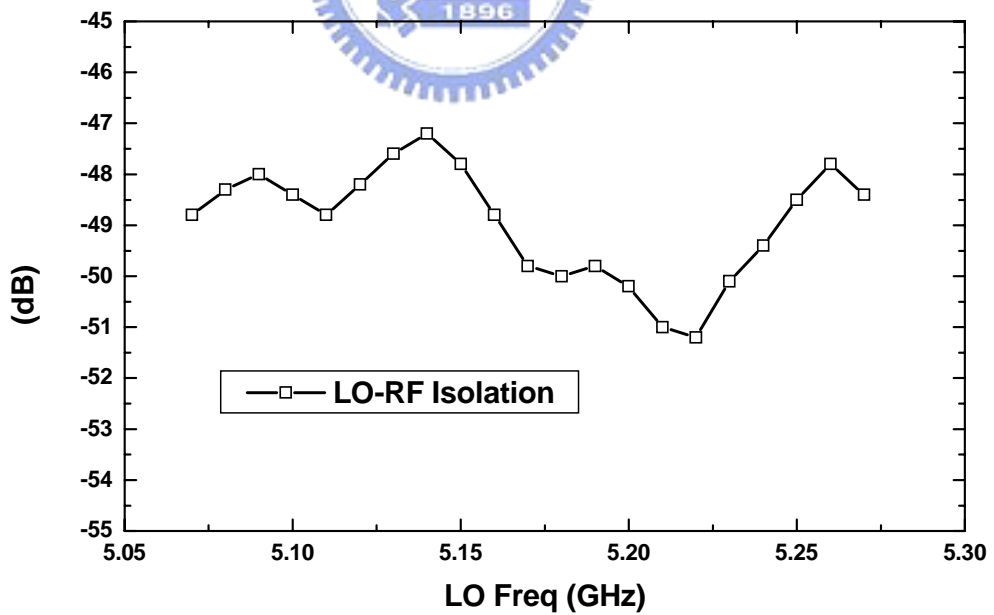


圖 4.25 LO-RF Isolation

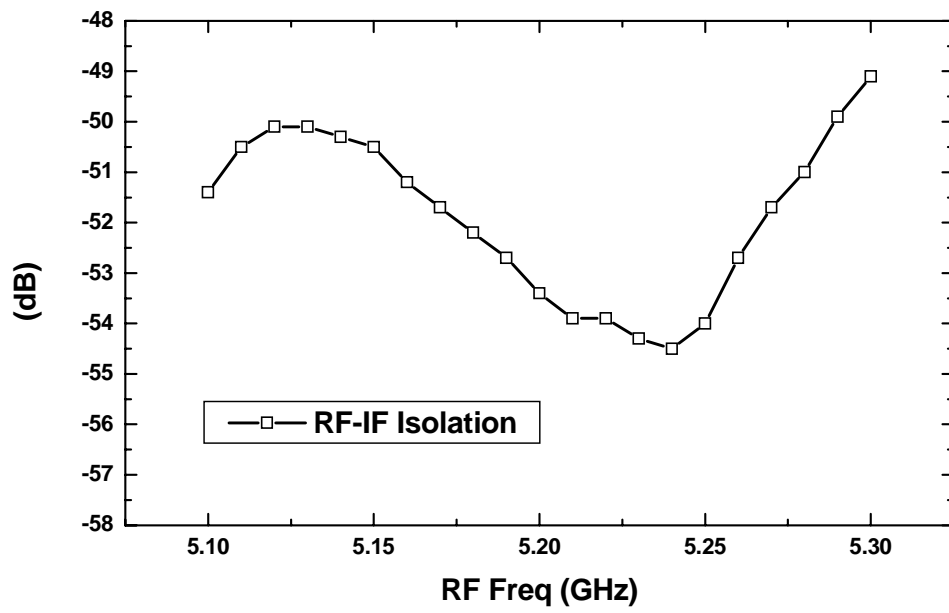


圖 4.26 RF-IF Isolation



電路量測結果(3.3V 操作)

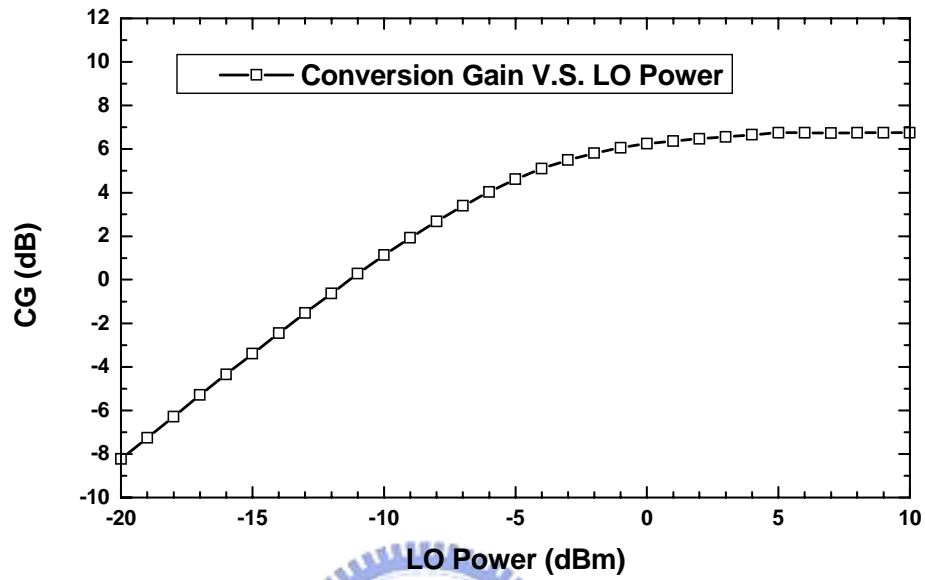


圖 4.27 轉換增益對 LO 功率 (RF=5.2 GHz LO=5.17 GHz)

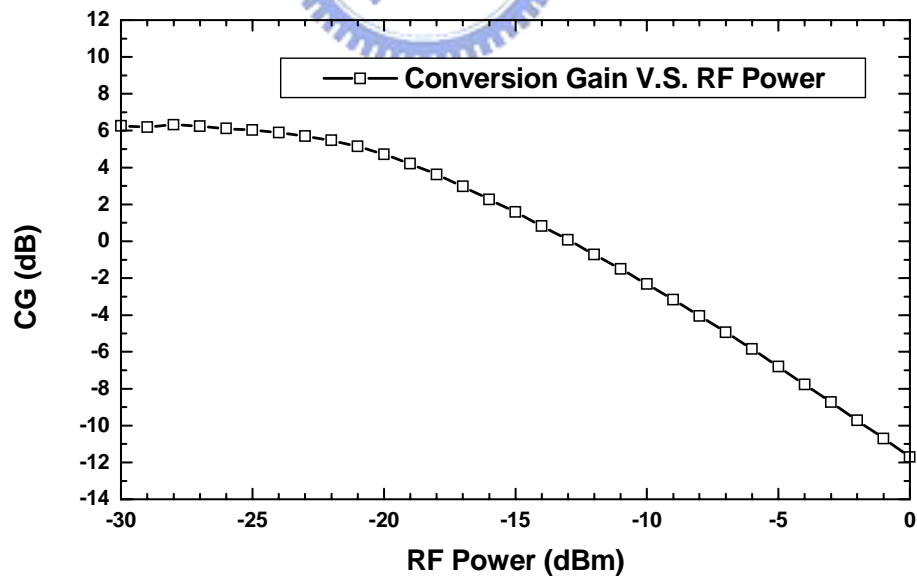


圖 4.28 轉換增益對 RF 功率 (RF=5.2 GHz LO=5.17 GHz)

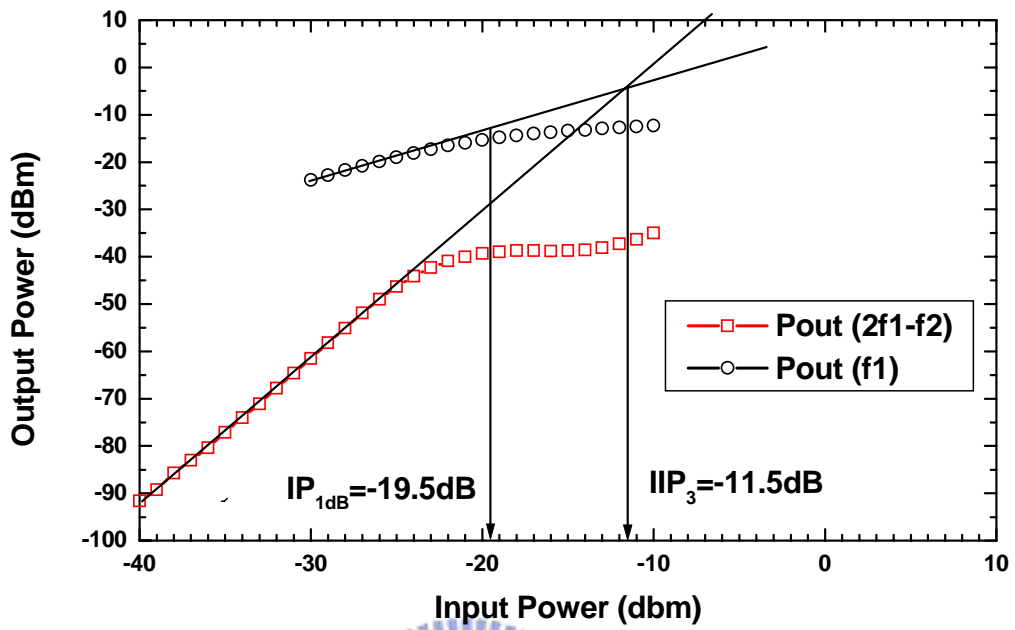


圖 4.29 IIP3 量測結果

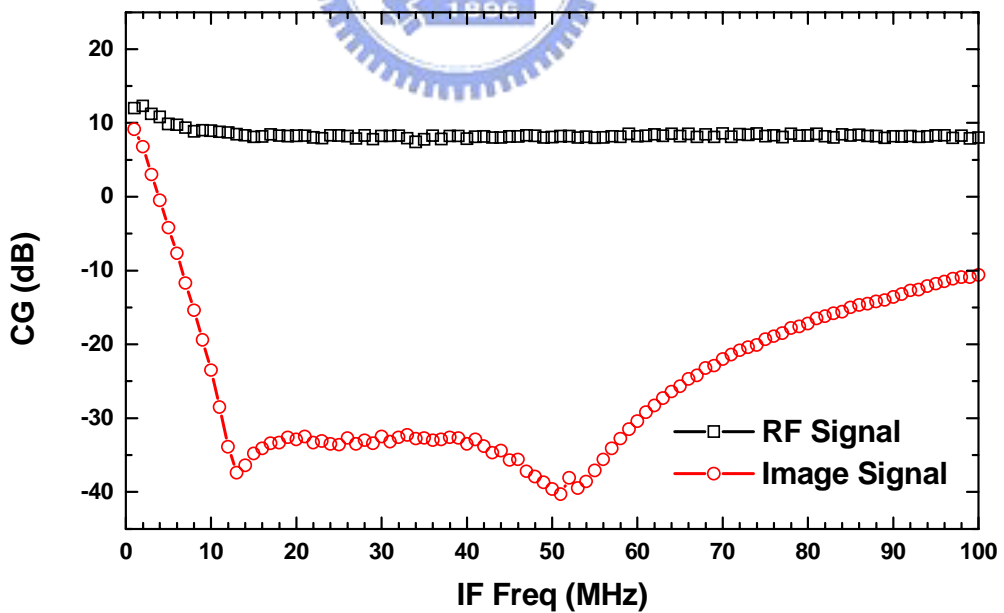


圖 4.30 轉換增益對 RF 頻率(LO Power:0dBm)

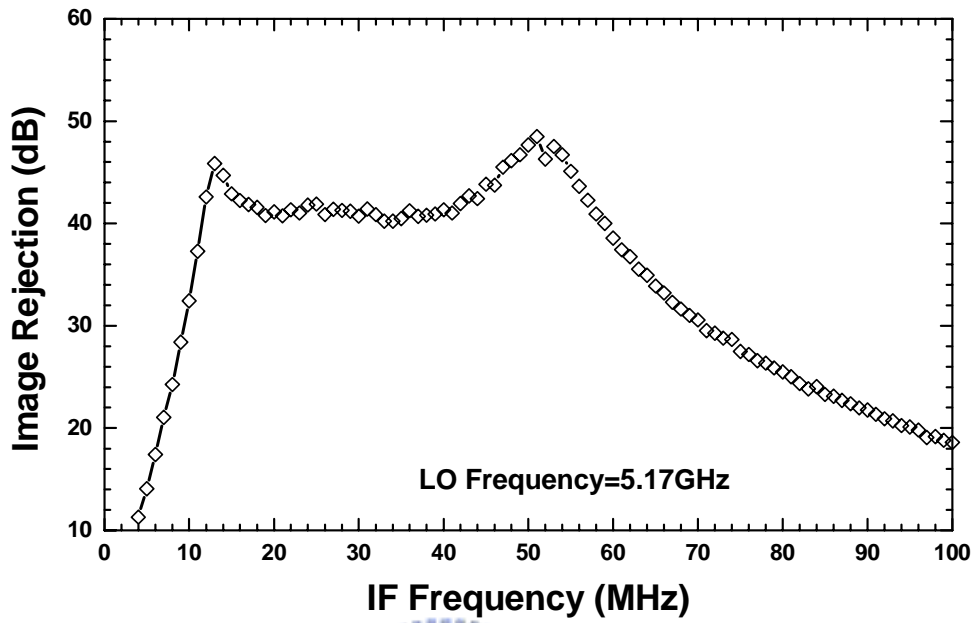


圖 4.31 IRR

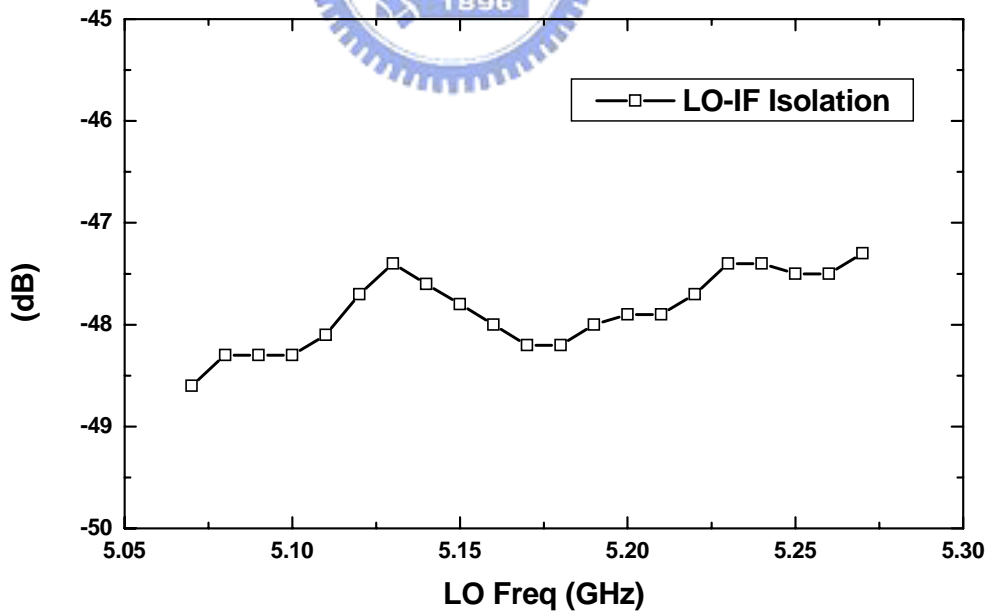


圖 4.32 LO-IF Isolation

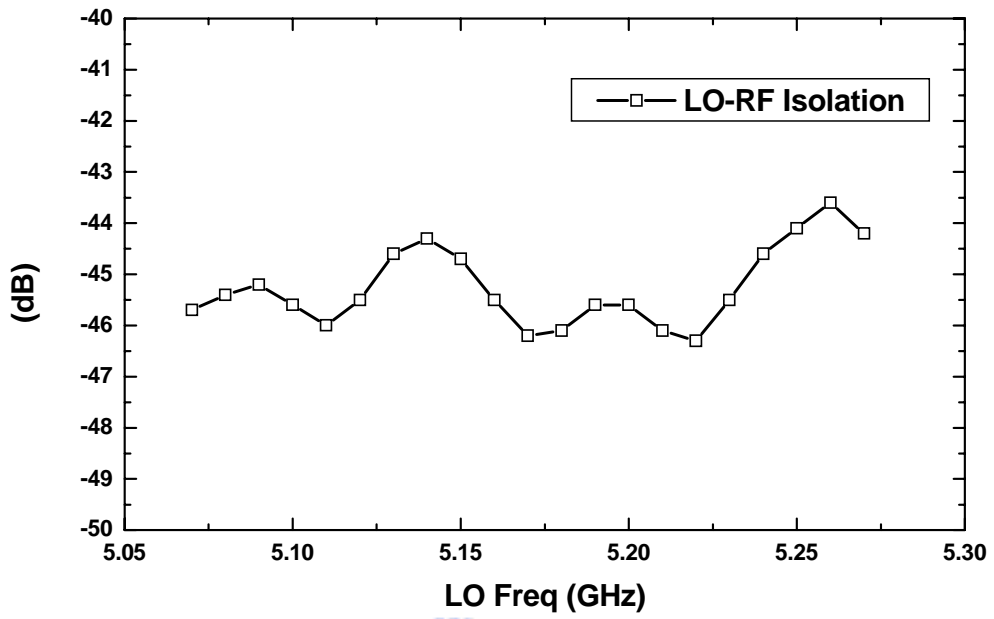


圖 4.33 LO-RF Isolation

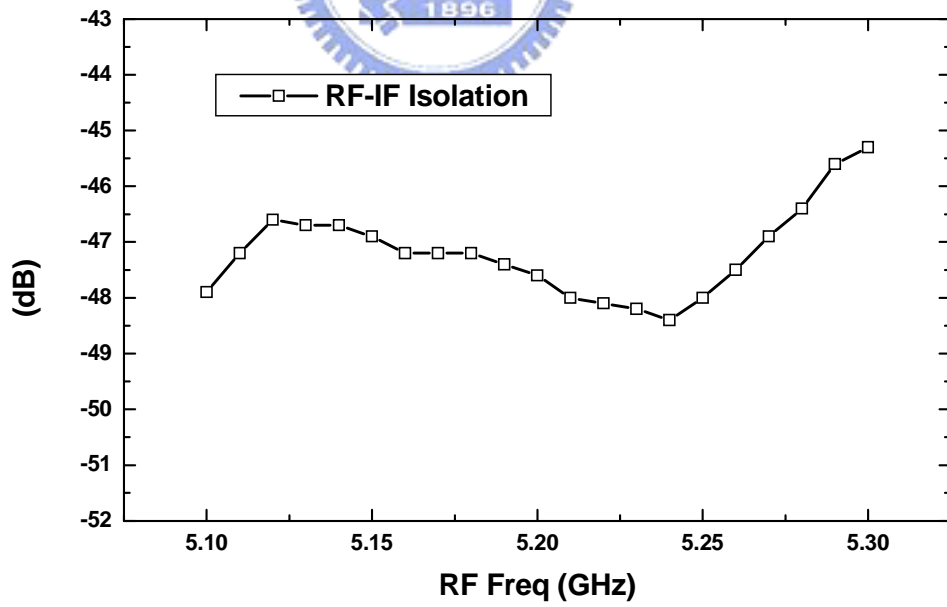


圖 4.34 RF-IF Isolation

電路量測結果(5V 操作)

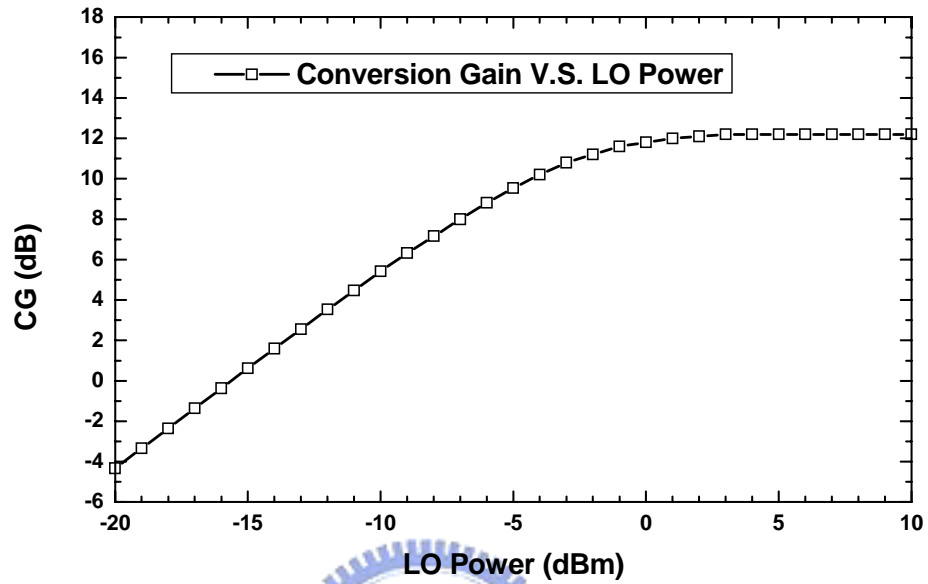


圖 4.35 轉換增益對 LO 功率(RF=5.2 GHz LO=5.17 GHz)

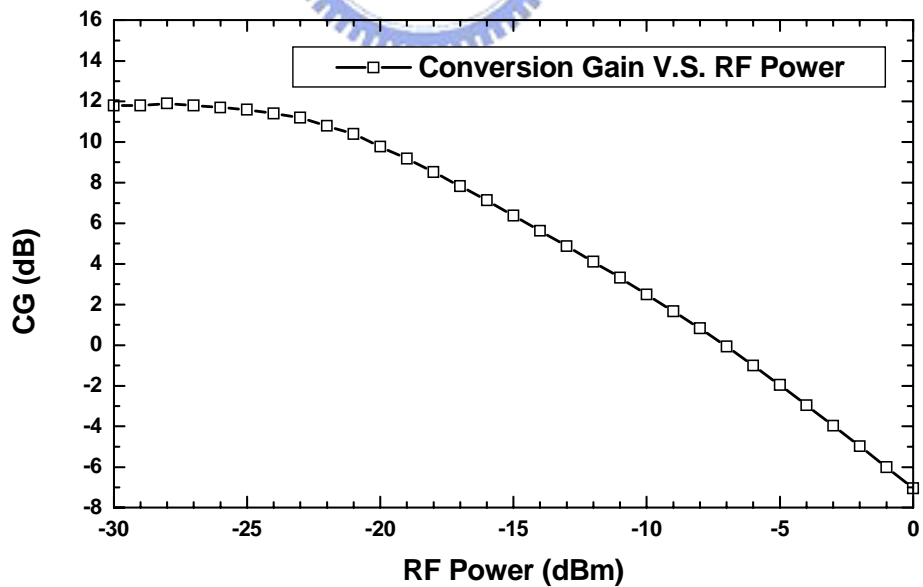


圖 4.36 轉換增益對 RF 功率(RF=5.2 GHz LO=5.17 GHz)

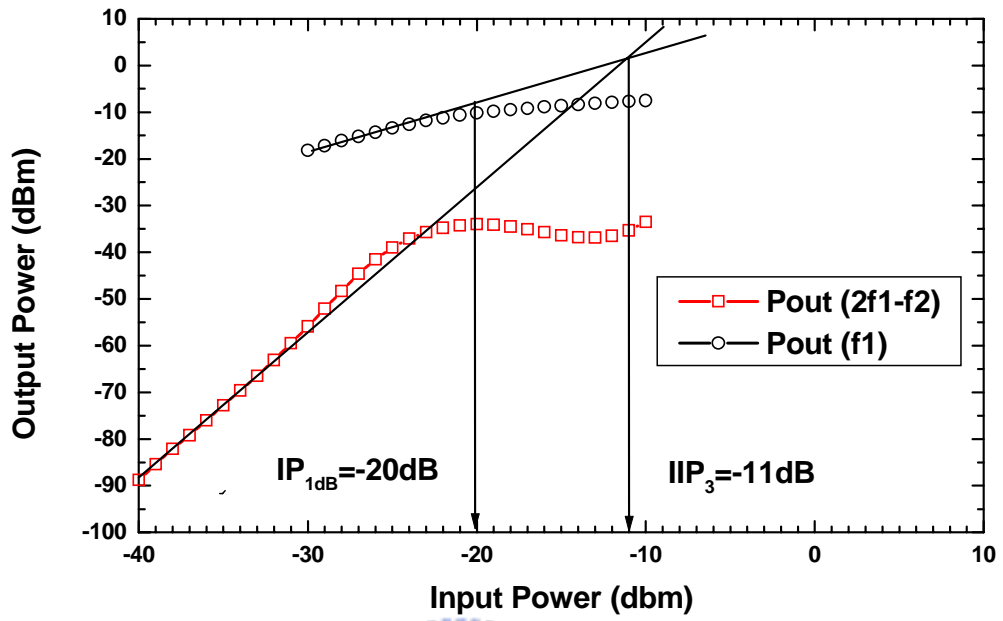


圖 4.37 IIP3 量測結果

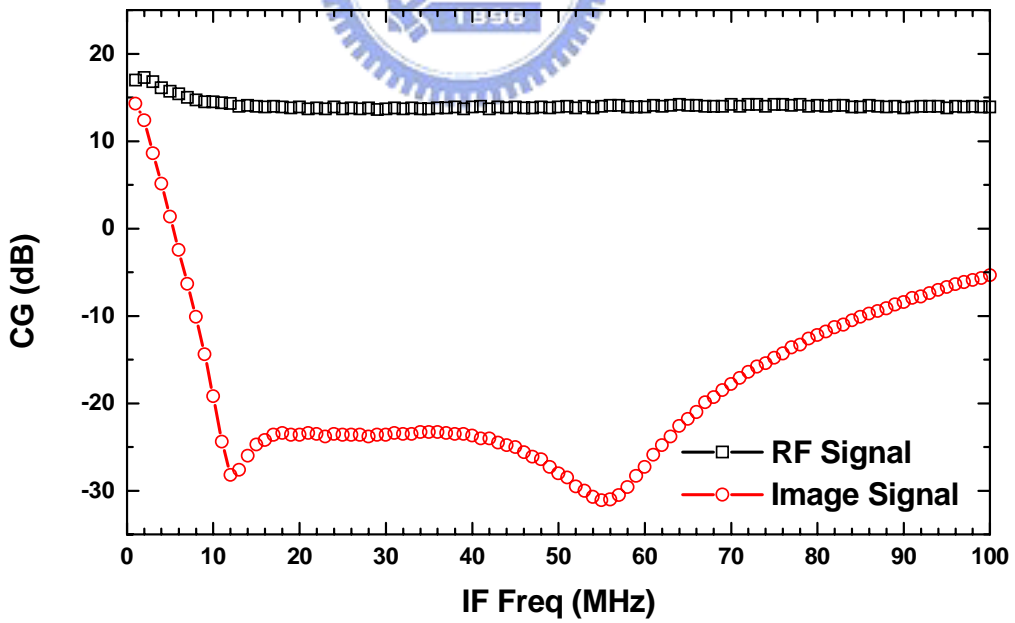


圖 4.38 轉換增益對 RF 頻率(LO Power:0dBm)

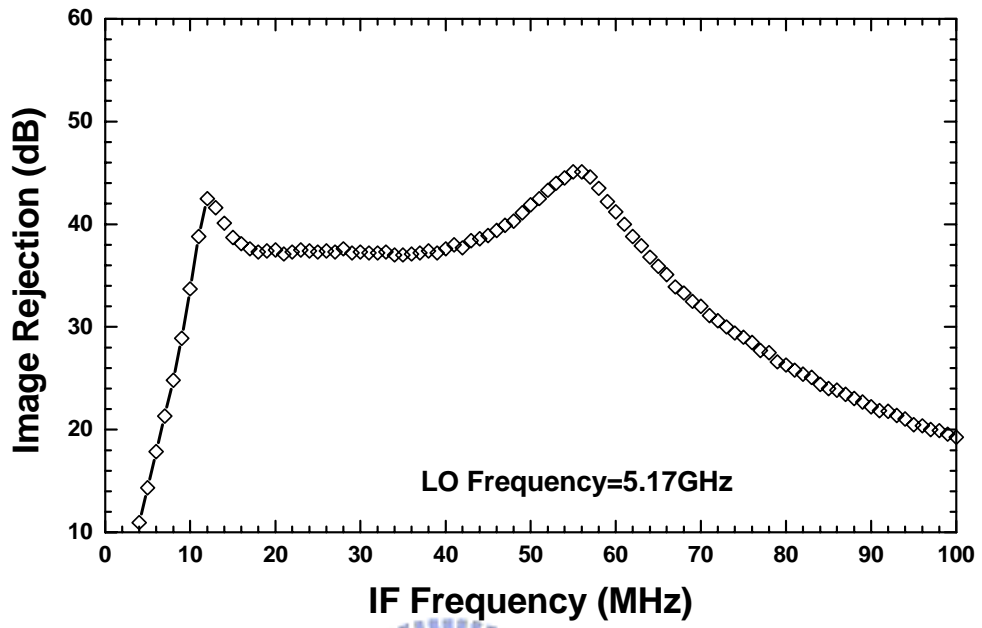


圖 4.39 IRR

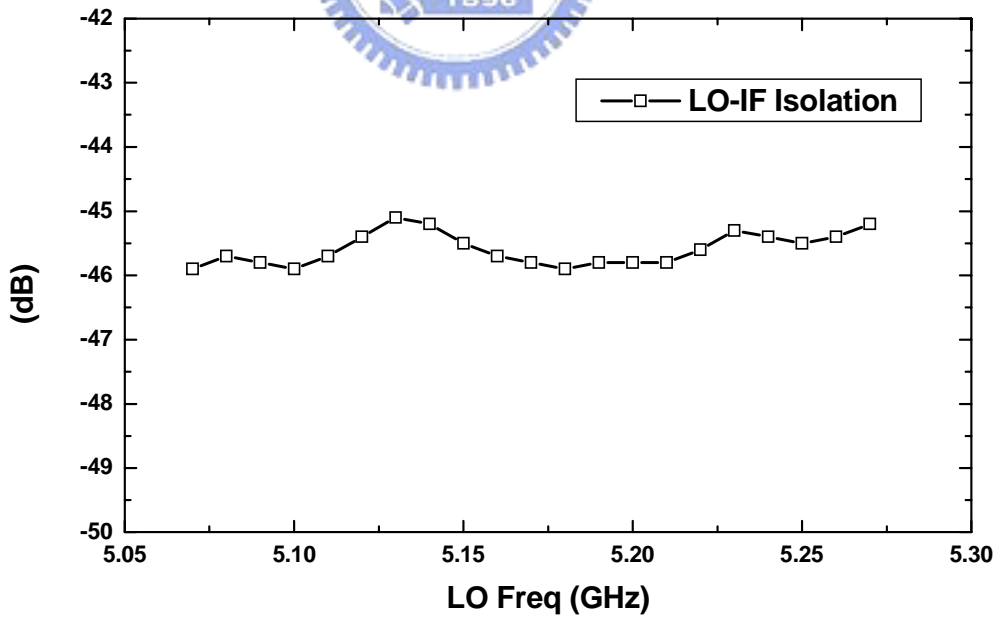


圖 4.40 LO-IF Isolation

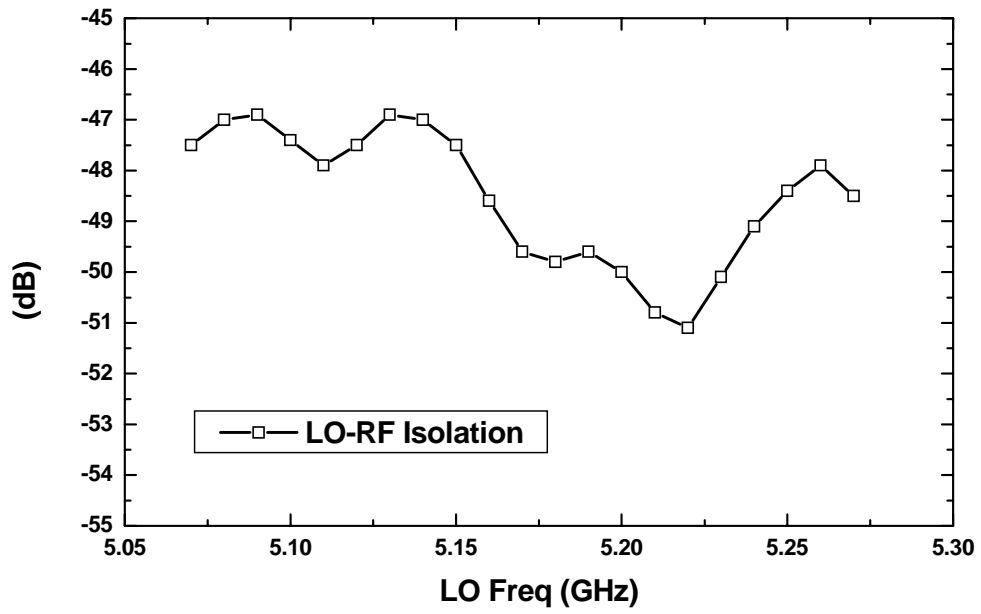


圖 4.41 LO-RF Isolation

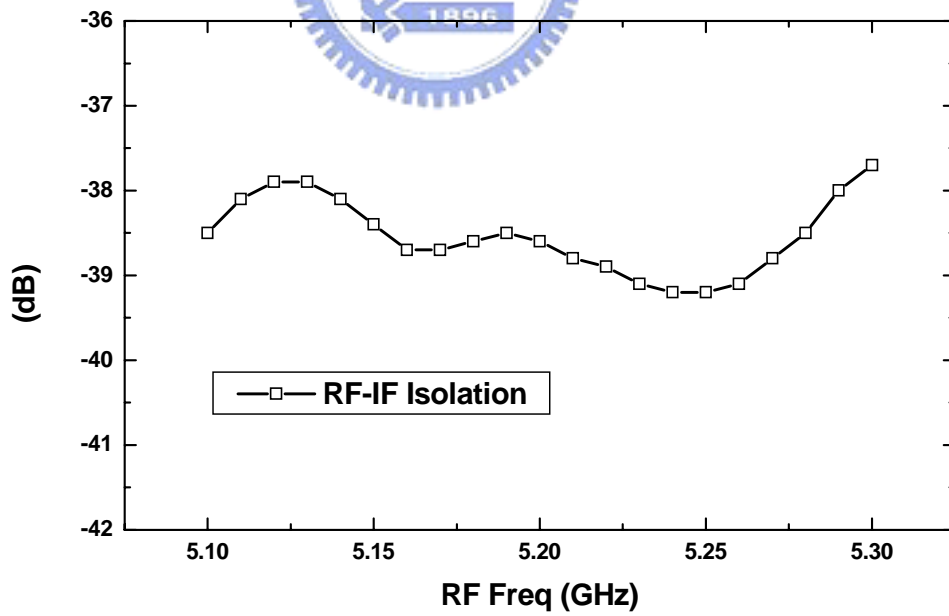


圖 4.42 RF-IF Isolation

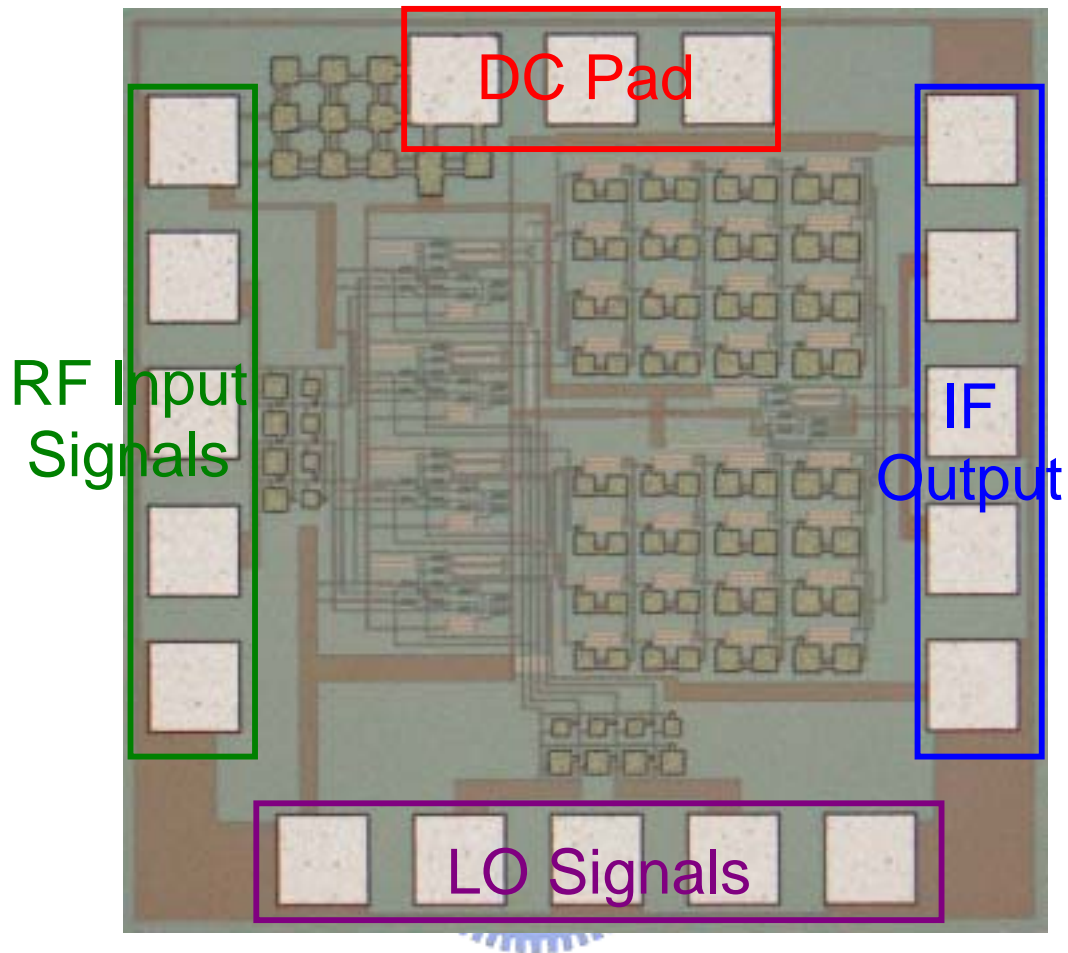


圖 4.43 DQDC 4PPF Die Photo($0.99045 \times 0.98615 \text{mm}^2$)

量測時我們使用 on-wafer 的高頻量測環境，並且使用實驗室自製與購買的 off-chip 的 Rat-race 與寬頻耦合器（圖 4.44），來外接產生我們所需的差動 LO 訊號，同時利用相位調整器來調整輸入訊號的相位到極為平衡的狀態。晶片的大小為 $0.99045 \times 0.98615 \text{mm}^2$ 。這個電路只佔晶片的小部分面積，因為要考慮下針時針與針之間的安全距離，所以大部分的面積仍是被量測用的 Pad 所消耗。



圖 4.44 量測用的裝備

結果與討論

量測時我們針對 2.7V、3.3V、5V 三個操作電壓作測試，發現在 2.7V 操作時的鏡像信號消除效果最好，所以我們就將 2.7V 操作的量測結果發表在 12th GAAS Symposium Amsterdam, 2004 的國際研討會上。因此本論文我針對以 2.7V 操作的量測結果來說明。

我們從量測結果可以發現，當混頻器的 $RF=5.2\text{GHz}$ 、 $LO=5.17\text{GHz}$ ， LO power 為 0dBm 時，電路具有 1dB 的轉換增益。而從圖 4.18 中可以發現，當 LO power 從 0dBm 增加到 10dBm 時，轉換增益仍維持在 1dB 左右。混頻器所需要的 LO power 不大，同時具備寬的 LO power 變化範圍來達成我們所要求的轉換增益。因此我們的吉伯特混頻器核心與前面章節設計的混頻器一樣具有低 LO power 與寬 LO power 變化範圍的兩個優點。

由圖 4.19 與圖 4.20 可以觀察到所設計製造的 SiGe HBT 雙正交吉伯特降頻混頻器在 2.7V 操作下的功率特性表現。由圖 4.19 說明了單調 (one tone) 功率量測，可以看到 1dB 的轉換增益與-19dBm 的 IP_{1dB} 。在圖 4.20 的雙調 (two tone) 功率量測則觀察到混頻器具有-9dBm 的 IIP_3 。

由圖 4.22 可以看到轉換增益對 RF 頻率掃頻的圖形，因此可以看到正頻率與鏡像信號經過混頻器降頻成為 IF 後，通過濾波器的結果。大於 LO 頻率的 RF 信號經過降頻後會變成正的，即為我們要的信號；而小於 LO 頻率的 RF 信號經過降頻後會變成負的，即為我們不要的鏡像信號。將量測結果取絕對值後，即為圖 4.22。在 15MHz 到 45MHz 的正頻率時轉換增益為 1dB；而在 15MHz 到 45MHz 的負頻率時轉換增益則為-46dB。將鏡像信號抑制比率定義成正 IF 頻率轉換增益比上負 IF 頻率轉換增益。因此，以 dB 值來考慮，也就是將圖 4.22 的正 IF 頻率轉換增益減去負 IF 頻率轉換增益，即成為圖 4.23 的 IRR (Image Rejection Ratio)。由圖 4.23 中可以看到在 15MHz 到 45MHz 的 IF 頻段，IRR 大於 47dB。

圖 4.24 與圖 4.25 可以觀察到當 LO power 為 0dBm 時，LO-IF 的隔絕度與 LO-RF 的隔絕度圖形。當 LO 頻率在 5.2GHz 附近時，降頻混頻器的 LO-IF 隔絕度約高於 48dB，LO-RF 的隔絕度約高於 47dB。本電路在 LO=5.17GHz、LO power 為 0dBm 時，具有 49dB 的 RF-IF 隔絕度。


在圖 4.21 可以看到混頻器的輸入反射損耗在 5.2GHz 左右時，約在-11dB 以下。

表 4.2 DQDC4PPF 模擬與量測結果

Double-Quadrature Down-Converter with Passive Poly-phase Filter (TSMC 0.35 μm SiGe BiCMOS)		
	Simulation	Measurement
DC Current	15mA@3.3V	10mA@2.7V
Conversion Gain	20dB@LO:-10dBm	1dB@LO:0dBm
Input P1dB	N/A	-19dBm
IIP3	N/A	-9dBm
LO-IF Isolation	N/A	>48dB
LO-RF Isolation	N/A	>47dB
RF-IF Isolation	48dB	>49dB
S11	-8.6dB	-11dB
IRR	69dB	47dB

第五章

5.2GHz GaAs HBT 微混頻器設計



單晶射頻積體電路(RFIC)在提供小面積、高重製性、高穩定性及在大量生產時的低價格方面，矽製程給射頻技術一個很好的選擇。而砷化鎵 GaAs 晶片雖然價格較高，但在材料的本質上仍勝過矽一大步。在本章中，我們將介紹兩個應用於 802.11a WLAN 的吉伯特降頻微頻器，包括電路設計與實際量測結果。

5.1 單端輸出單端輸入微混頻器設計與實現

我們利用 GCT 2 μ m GaAs HBT 製程技術，來實現了一個可以在 5.2GHz 操作之射頻混頻器，其中 RF 頻率為 5.2GHz，LO 頻率為 4.9GHz，IF 頻率為 300MHz。本電路是以傳統之吉伯特式混頻器為主體，並加以改良，此電路之優點為有良好之頻率響應，且不需要一大電感來作匹配，可大大減小晶片面積。

我們的電路架構主要是利用 Single-Ended Input 與 Single-Ended Output，來實現的降頻器電路，這個電路因而在測量上具有寬頻的優點。

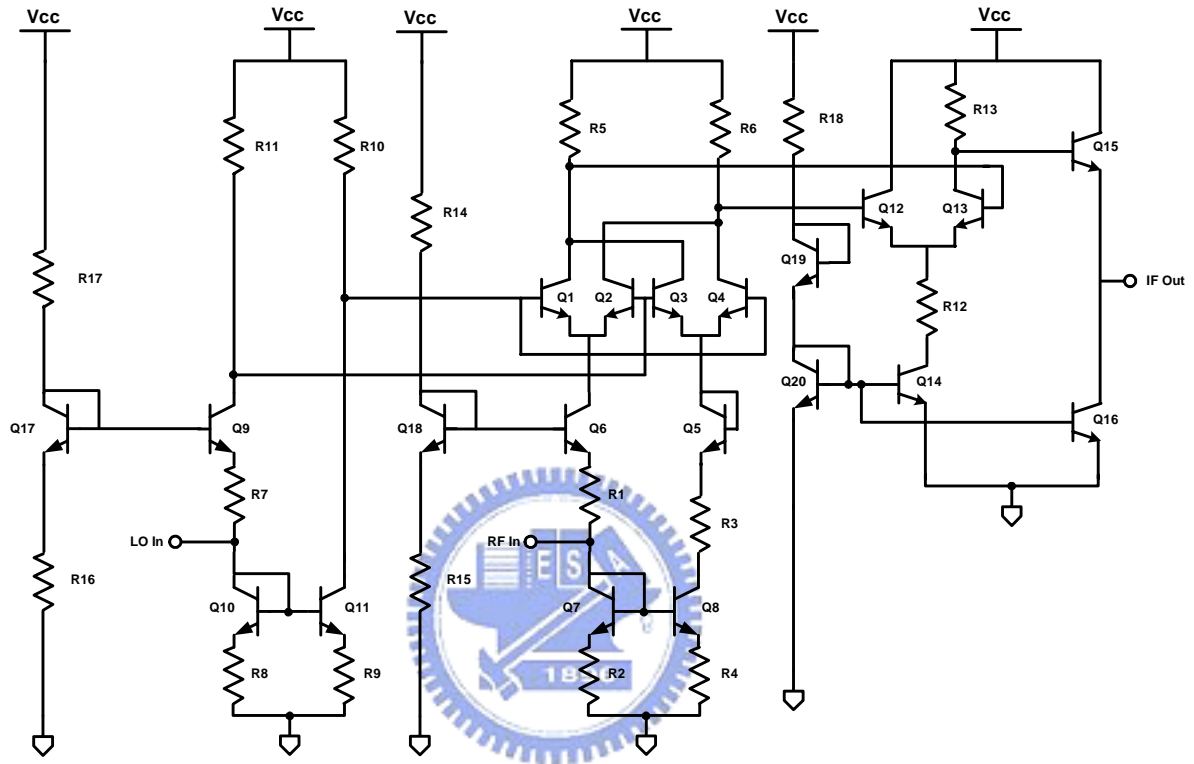


圖5.1 單端輸出單端輸入微混頻器電路

5.1.1 射頻輸入級

完整電路圖如圖 5.1。本電路主要是採用 Gilbert Cell Micro Mixer 為主體。目的是讓 RF 訊號變成一正一負之訊號，並藉由調整電晶體 $1/g_m$ 和輸入電阻 $R1$ 、 $R2$ 的大小來達到輸入阻抗匹配之效果，此架構的好處就是在於電路阻抗匹配方式的簡單化，匹配只需用小電阻即可達成，不必外接電感電容，並且為單端輸入，因此電路前端只需一級單端輸出的低雜訊放大器。

5.1.2 本地震盪源輸入級

本地振盪端也是採用如同射頻輸入級單端轉雙端之電路，將不平衡之訊號轉為平衡之訊號輸入至混頻器之核心，如此可不必再用外接的 Rat-race 將不平衡之訊號轉換成平衡訊號輸入至混頻器。這樣對於我們量測上也較為方便。

5.1.3 輸出緩衝級

最後這裡我們主要利用一個差動放大器來組成雙端轉單端的輸出級，可以讓混頻之後的中頻訊號由單端輸出。

電路模擬結果

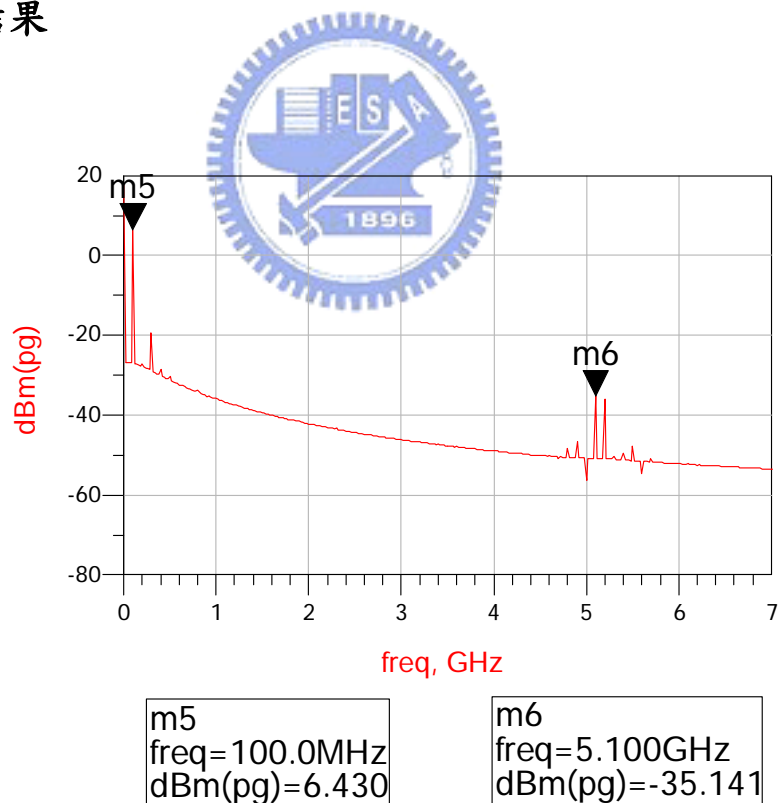


圖 5.2 輸出頻率響應(RF=5.2 GHz LO=5.1 GHz)

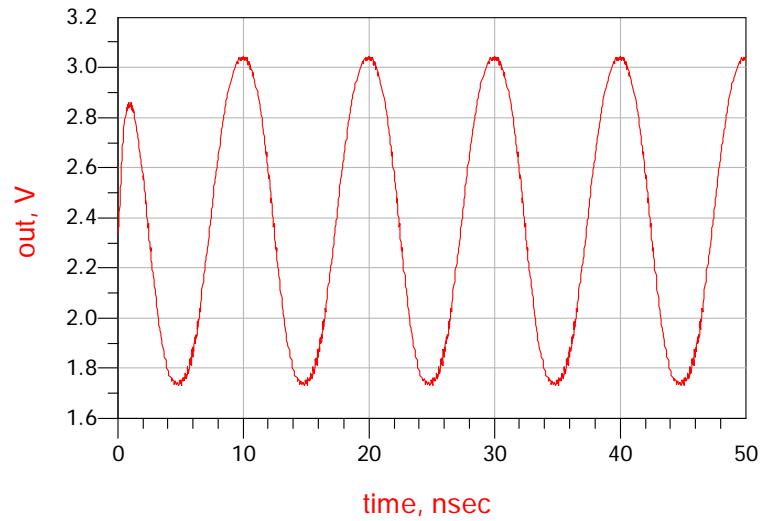


圖 5.3 輸出暫態響應(RF=5.2 GHz LO=5.1 GHz)

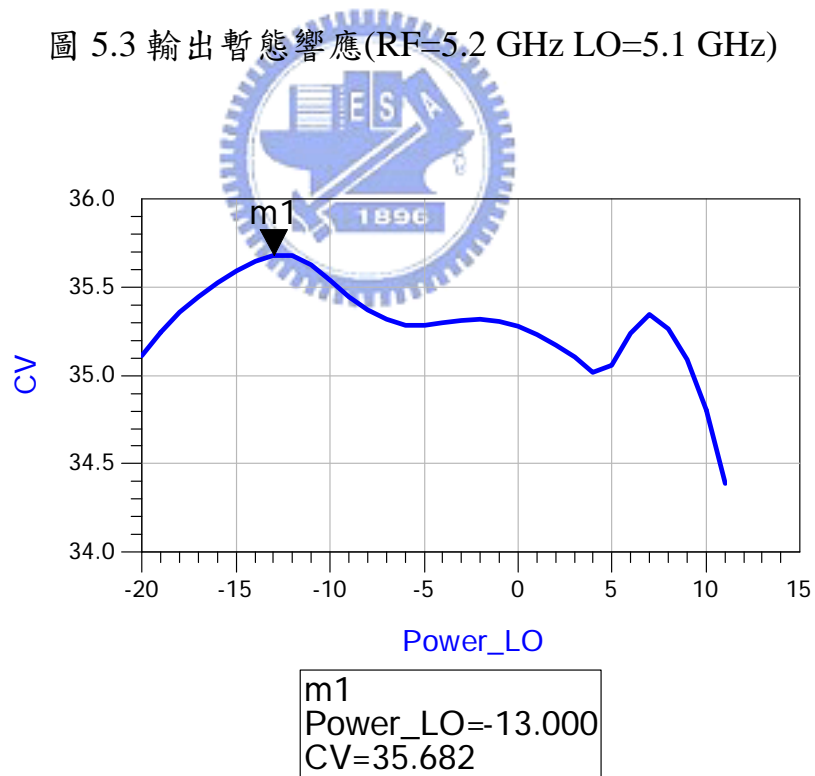


圖 5.4 轉換增益對 LO 功率(RF=5.2 GHz LO=5.1 GHz)

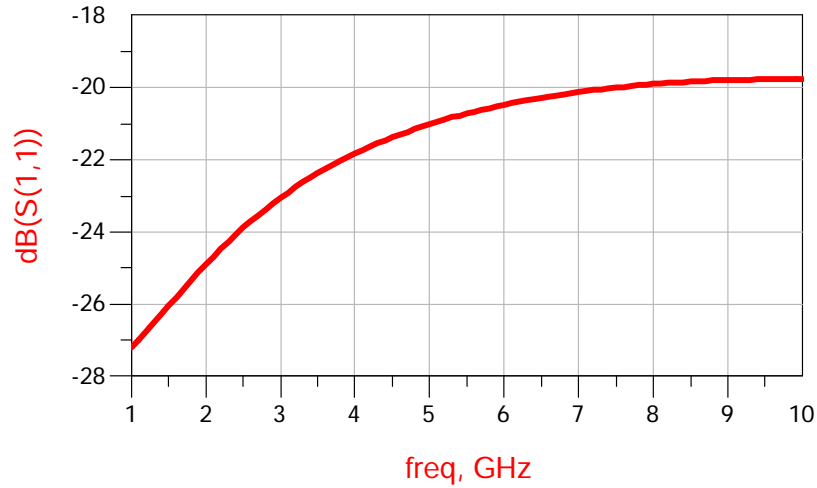


圖 5.5 S11

我們的電路在模擬時具有 35dB 的轉換增益，具有如此高的轉換增益的原因，一方面是因為 GaAs HBT 的高轉導，而且電路的驅動電壓是 5V，同時我們在電路的輸出還有一個輸出緩衝級之故，另一方面則是在設計時擔心下線回來的晶片會因誤差而使轉換增益下滑而預留增益的空間。諸多的因素加在一起才會使得電路具有高達 35dB 的轉換增益。

電路量測結果

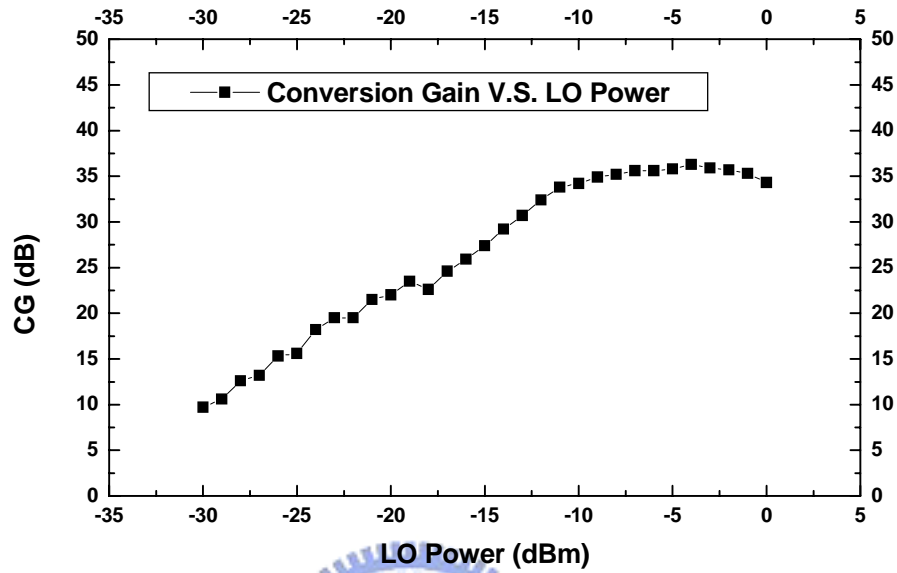


圖 5.6 轉換增益對 LO 功率(RF=5.2 GHz LO=4.9 GHz)

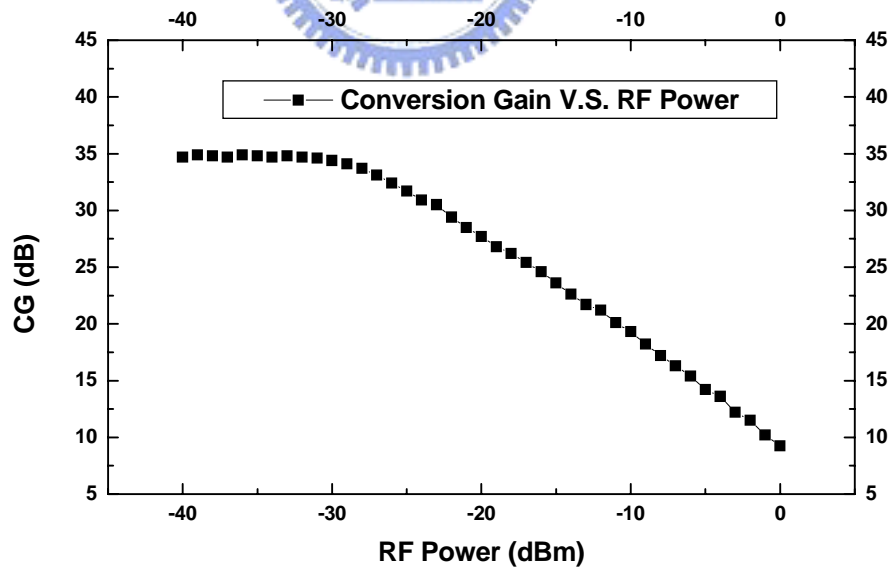


圖 5.7 轉換增益對 RF 功率(RF=5.2 GHz LO=4.9 GHz)

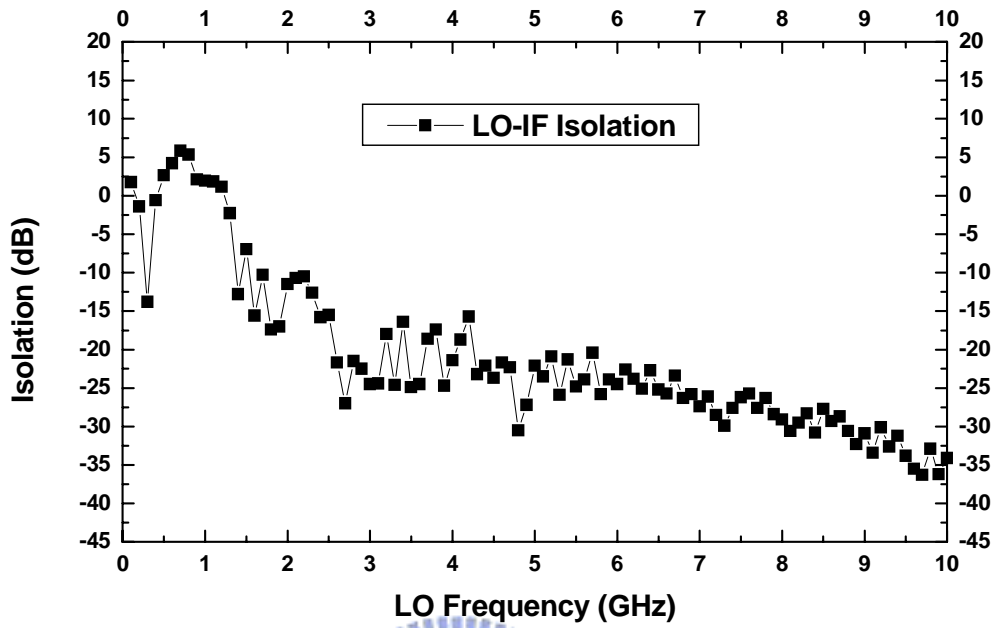


圖 5.8 LO-IF Isolation

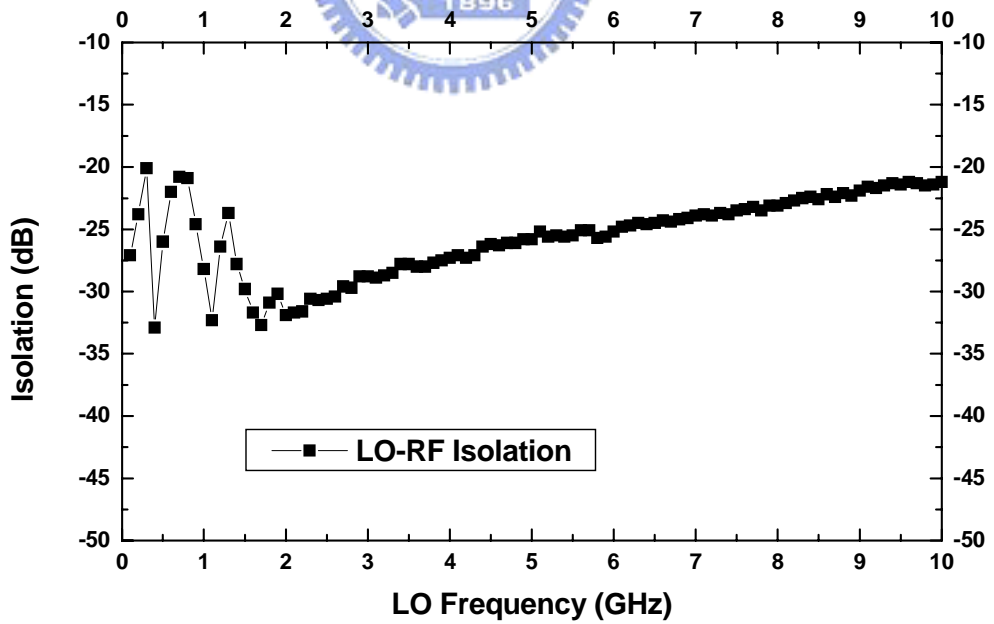


圖 5.9 LO-RF Isolation

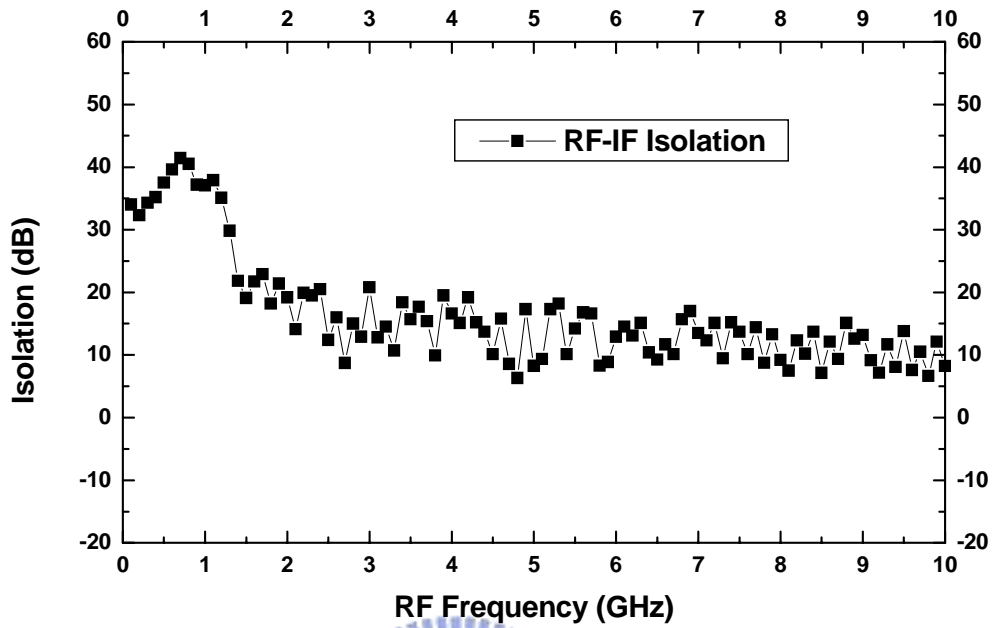


圖 5.10 RF-IF Isolation

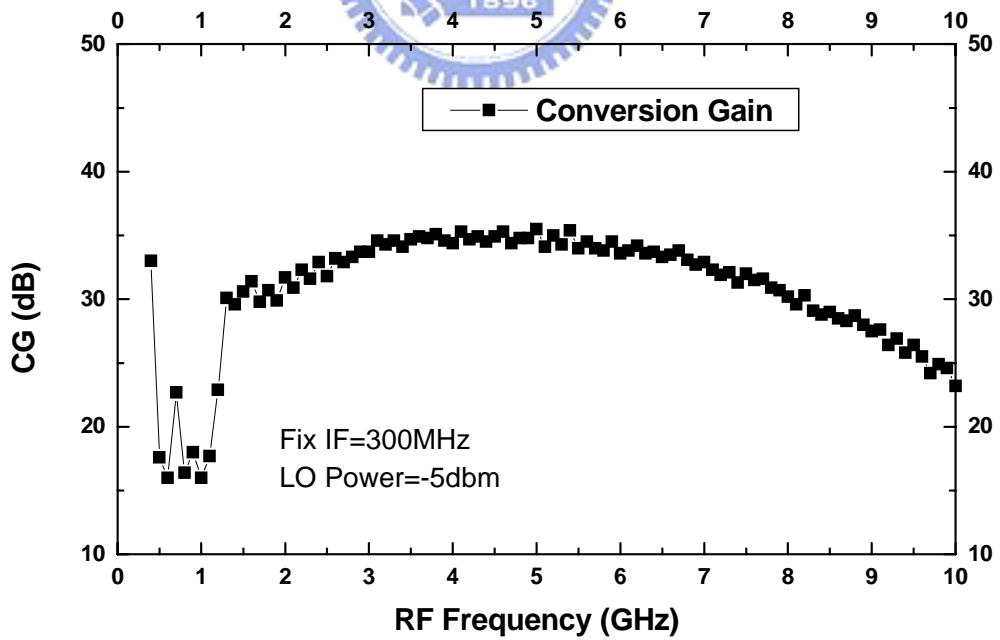


圖 5.11 轉換增益 (Fix IF=300MHz)

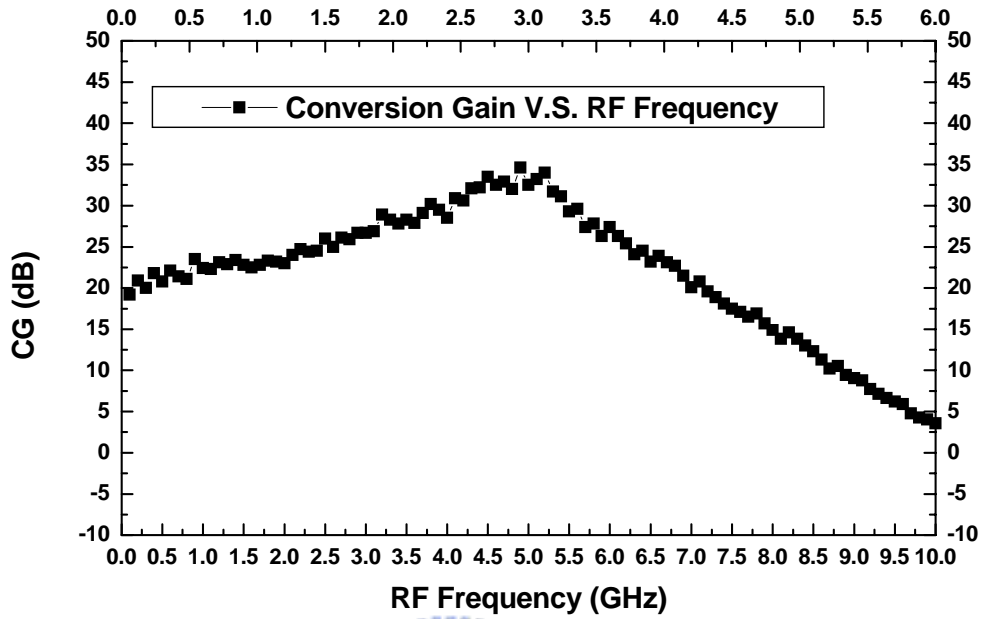


圖 5.12 轉換增益對 RF 頻率

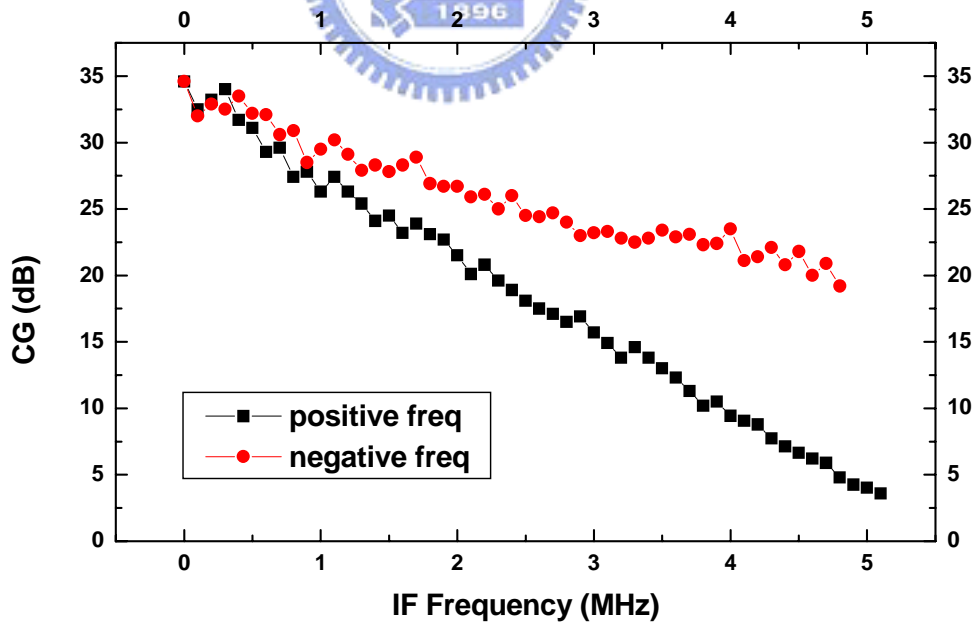


圖 5.13 轉換增益對 RF 頻率(以 LO 頻率為中心頻率)

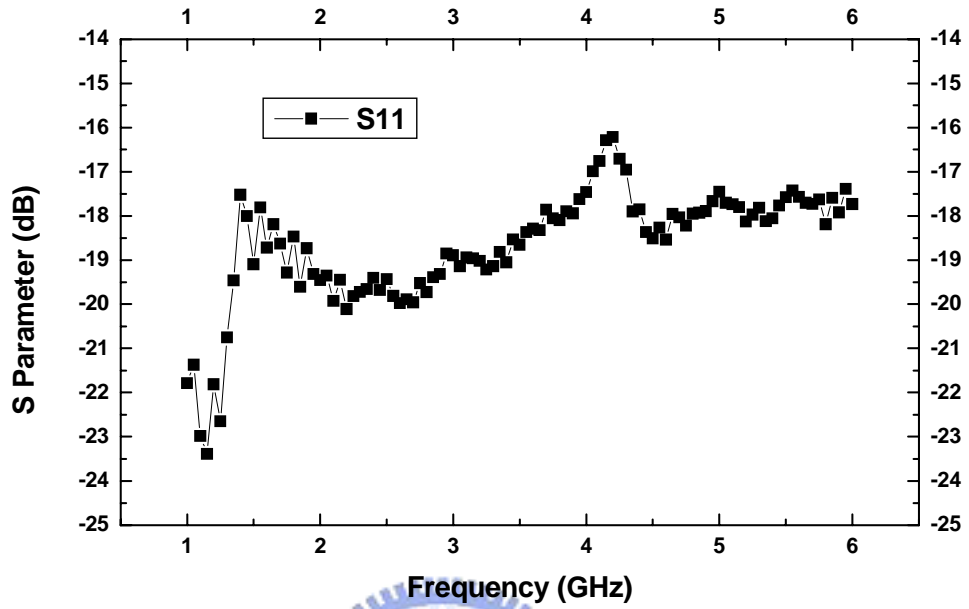


圖 5.14 S₁₁

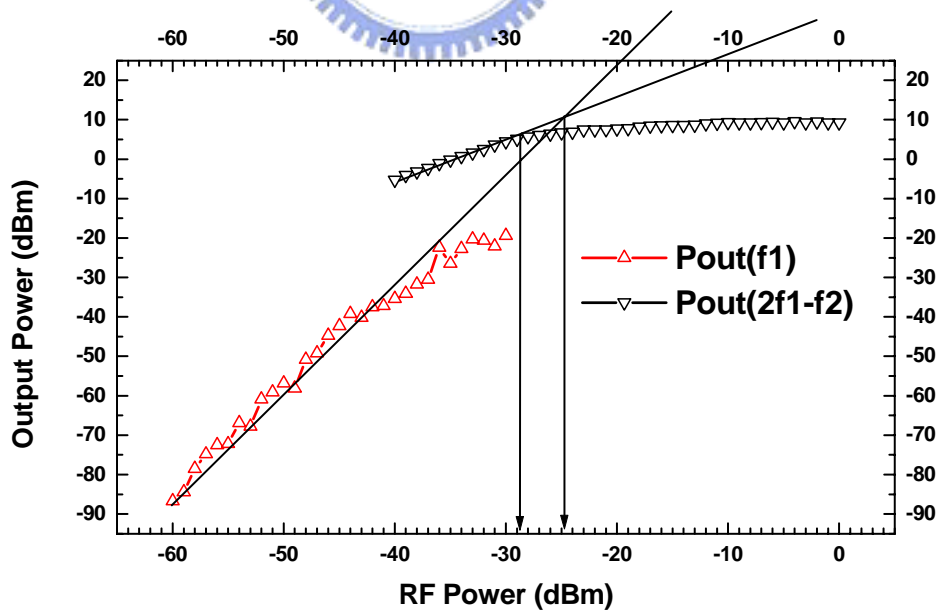


圖 5.15 IIP₃ 量測結果

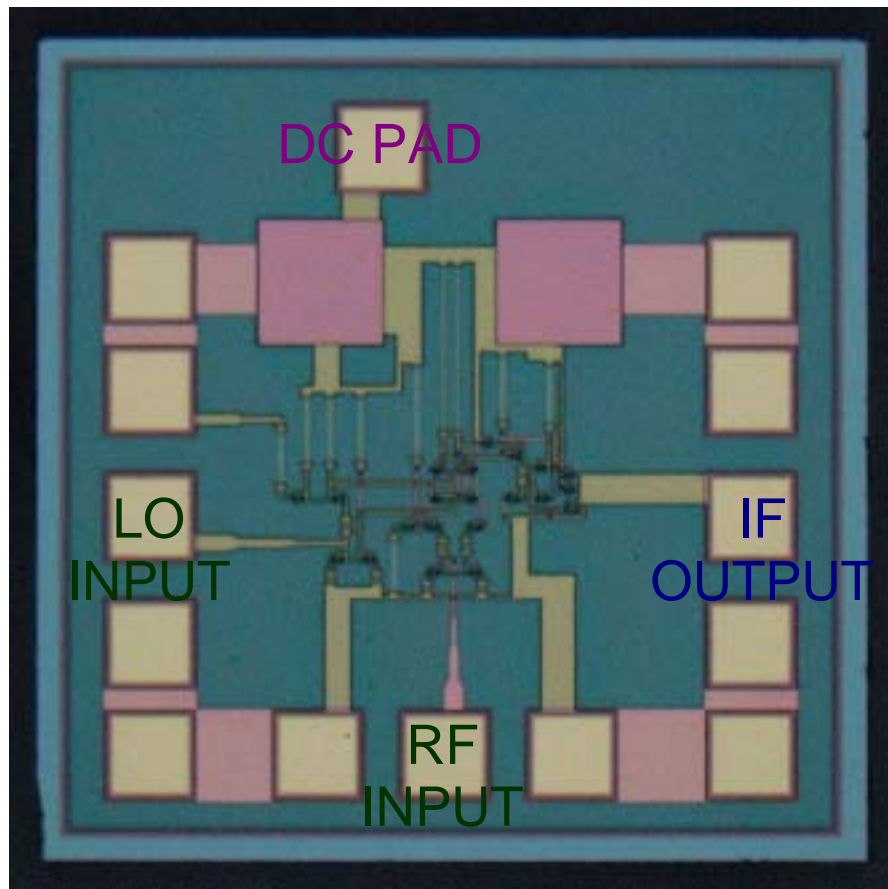


圖 5.16 Single In Single Out Micro Mixer Die Photo($1 \times 1 \text{mm}^2$)

量測時我們使用 NDL 的 on-wafer 高頻量測環境，晶片的大小為 $1 \times 1 \text{mm}^2$ 。這個電路只佔晶片的小部分面積，因為要考慮下針時針與針之間的安全距離，所以大部分的面積都是被量測用的 Pad 所消耗。而 GCT 製程有限制晶片大小尺寸，所以這個晶片大小剛好為 $1 \times 1 \text{mm}^2$ 。

結果與討論

我們於量測時選定 $RF=5.2\text{GHz}$ 、 $LO=4.9\text{GHz}$ 的頻段。我們從圖 5.6 可以發現，當微混頻器的 $RF=5.2\text{GHz}$ 、 $LO=4.9\text{GHz}$ ， LO power 為 -5dBm 時，具有 35dB 的轉換增益。當 LO power 從 -10dBm 增加到 0dBm 時，轉換增益仍維持在 35dB 。混頻器所需要的 LO power 不大，同時具備寬的 LO power 變化範圍來達成我們所要求的轉換增益。因此我們利用 GaAs HBT 所設計實現的吉伯特混頻器核心也具有低 LO power 與寬 LO power 變化範圍的兩個優點。

圖 5.8 為 LC 電流合成器的 LO-IF 量測結果，在 LO 頻率為 4.9GHz 時，隔絕度約為 27dB 。而圖 5.9 為 LC 電流合成器的 LO-RF 量測結果，在 LO 頻率為 4.9GHz 時，隔絕度約為 26dB 。最後，圖 5.10 為 LC 電流合成器的 RF-IF 量測結果，在 IF 頻率為 300MHz 而 LO 頻率為 4.9GHz 時，隔絕度約為 -17dB ，為負值，表示 RF 訊號被放大並漏到了 IF 埠。

由圖 5.7 與圖 5.15 可以觀察到本電路的功率特性表現。由圖 5.7 說明了單調 (one tone) 功率量測，可以看到 35dB 的轉換增益與 -29dBm 的 $IP1\text{dB}$ 。在圖 5.15 的雙調 (two tone) 功率量測則觀察到混頻器具有 -25dBm 的 $IIP3$ ，線性度並不佳。

在圖 5.14 可以看到混頻器的輸入反射損耗由低頻一直到 6GHz 都在 -16dB 以下，證明了我們的微混頻器是具有寬頻輸入阻抗匹配的特性。

表 5.1 Single In Single Out Micro Mixer 模擬與量測結果

Single In Single Out Micro Mixer (GCT 2 μ m GaAs HBT)		
	Simulation	Measurement
DC Current	85mA@5V	135mA@5V
Conversion Gain	35.7dB@LO:-13dBm	35dB@LO:-5dBm
Input P1dB	N/A	-29dBm
IIP3	N/A	-25dBm
LO-IF Isolation	24dB	27dB
LO-RF Isolation	29dB	26dB
RF-IF Isolation	6dB	-17dB
S11	-20dB	-16dB

5.2 利用集總 Rat-race 之單端輸出單端輸入微混頻器設計與實現

我們在前一節利用了 GCT 2 μ m GaAs HBT 製程技術，來實現了一個可以在 5.2GHz 操作之射頻混頻器，其中 RF 頻率為 5.2GHz，LO 頻率為 4.9GHz，IF 頻率為 300MHz。

這個電路架構主要跟前一節實現的降頻器電路非常類似，不同的地方是將主動的 LO 輸入級換成集總元件組成的 Rat-race。同時將電路的轉換增益降低。

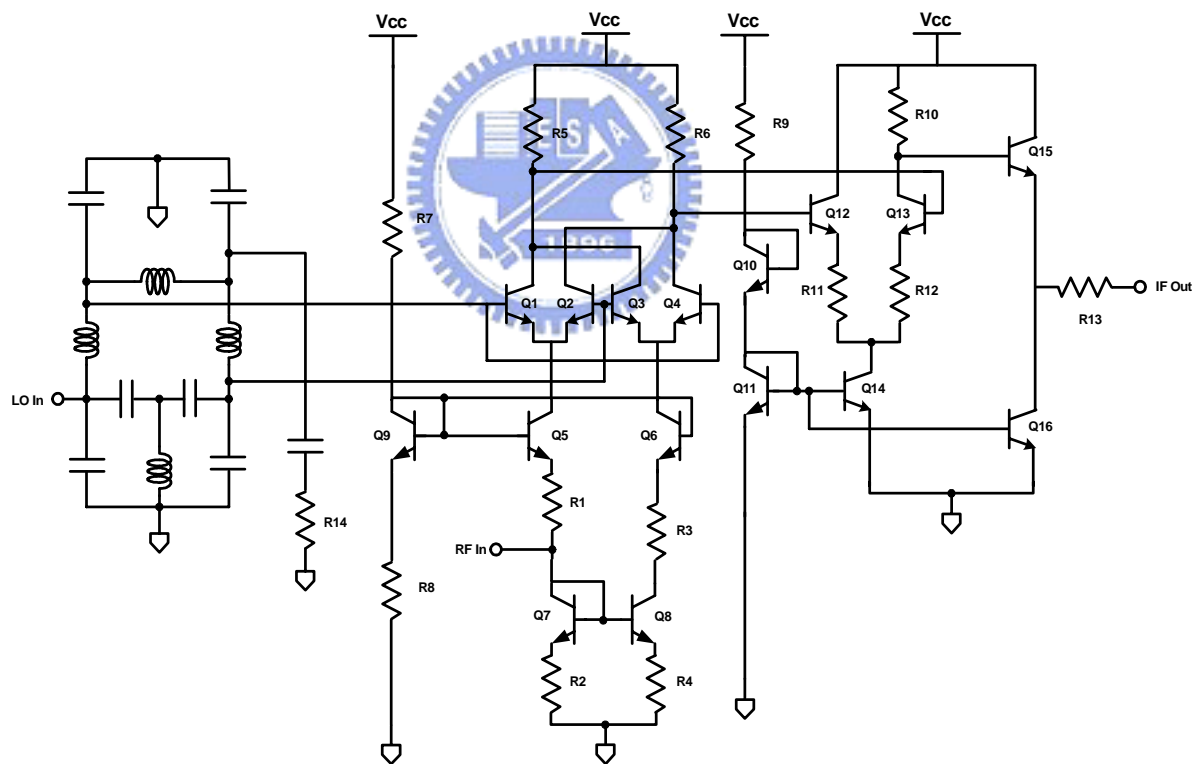


圖 5.17 利用集總 Rat-race 之單端輸出單端輸入微混頻器電路

5.2.1 射頻輸入級

完整電路圖如圖 5.17。本電路主要是採用 Gilbert Cell Micro Mixer 為主體。目的是讓 RF 訊號變成一正一負之訊號，並藉由調整電晶體 $1/g_m$ 和輸入電阻 R_1 、 R_2 的大小來達到輸入阻抗匹配之效果，此架構的好處就是在於電路阻抗匹配方式的簡單化，匹配只需用小電阻即可達成，不必外接電感電容，並且為單端輸入，因此電路前端只需一級單端輸出的低雜訊放大器。

5.2.2 本地震盪源輸入級

本地振盪端使用一個由集總元件組成的 Rat-race。如此可不必再用外接的 Rat-race 將不平衡之訊號轉換成平衡訊號輸入至混頻器。希望這樣可以避免前一節使用主動 LO 輸入級所可能造成的相位誤差、強度誤差。

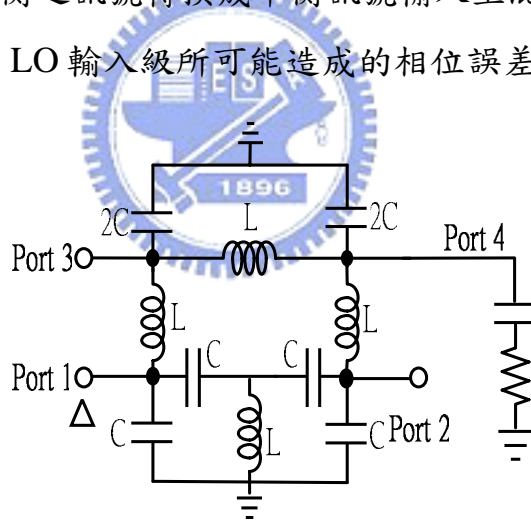


圖 5.18 本地振盪端之單端轉雙端 Rat-Race 電路

5.2.3 輸出緩衝級

最後這裡我們仍利用一個差動放大器來組成雙端轉單端的輸出級，可以讓混頻之後的中頻訊號由單端輸出。但是我們將射極電阻加大，希望能增加線性度同時降低轉換增益。

電路模擬結果

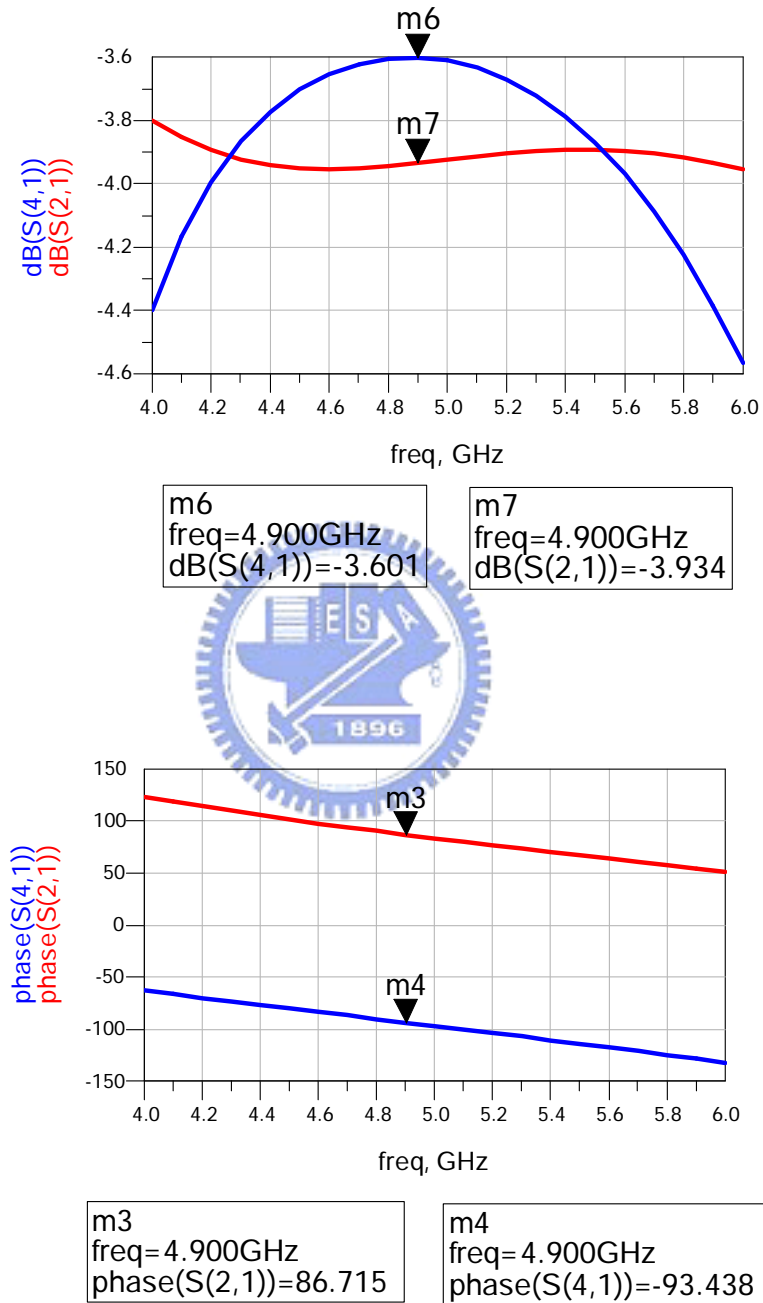


圖 5.19 Rat Race 的 S 參數模擬

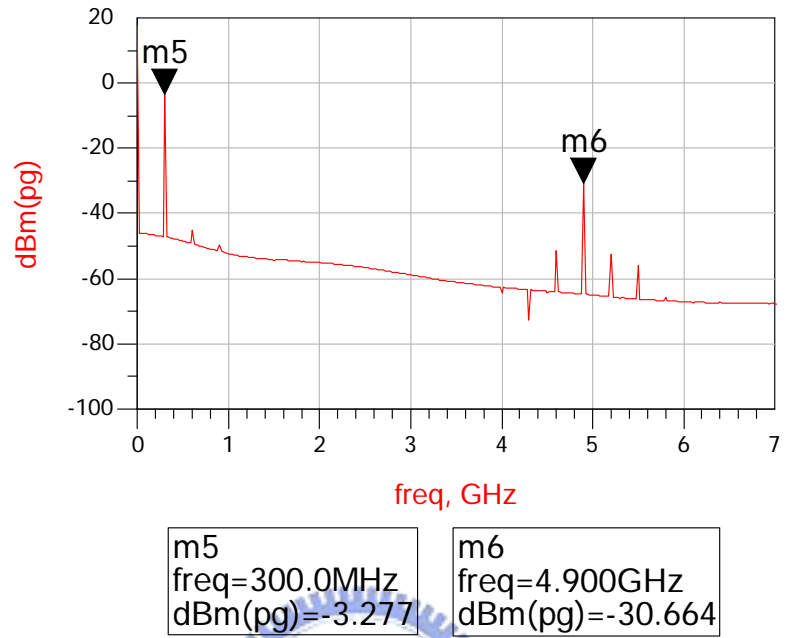


圖 5.20 輸出頻率響應(RF=5.2 GHz LO=4.9 GHz)

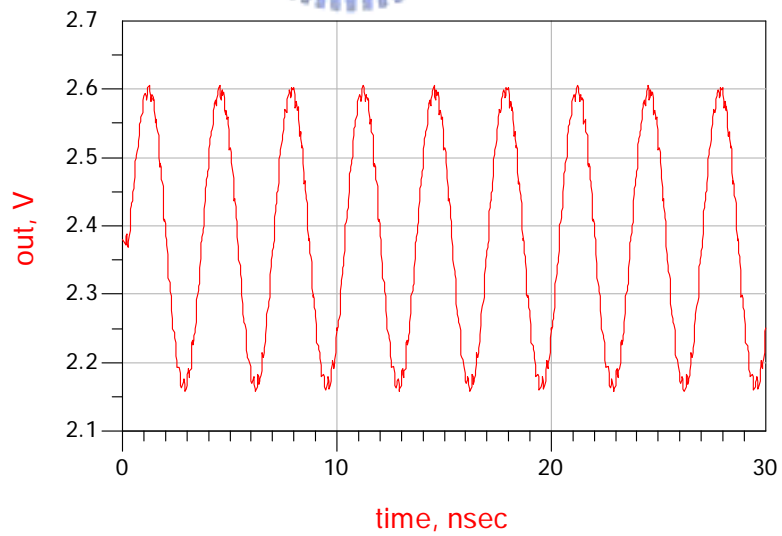


圖 5.21 輸出暫態響應(RF=5.2 GHz LO=4.9 GHz)

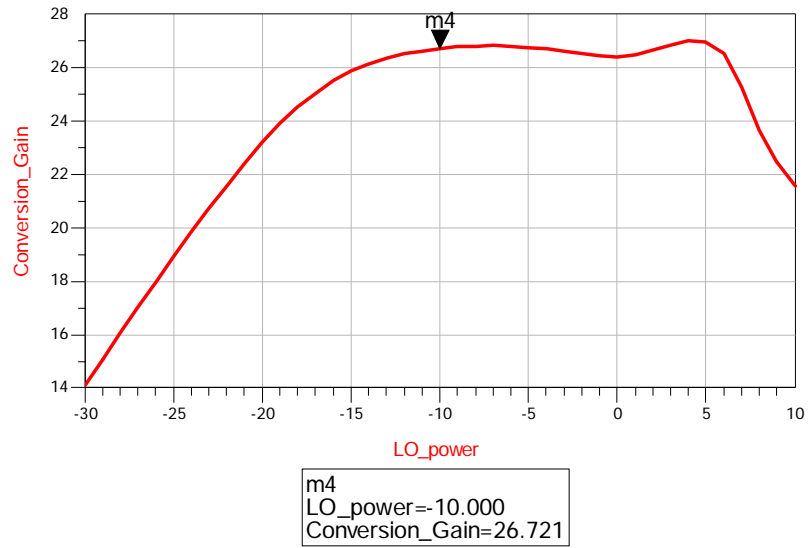


圖 5.22 轉換增益對 LO 功率 (RF=5.2 GHz LO=4.9 GHz)

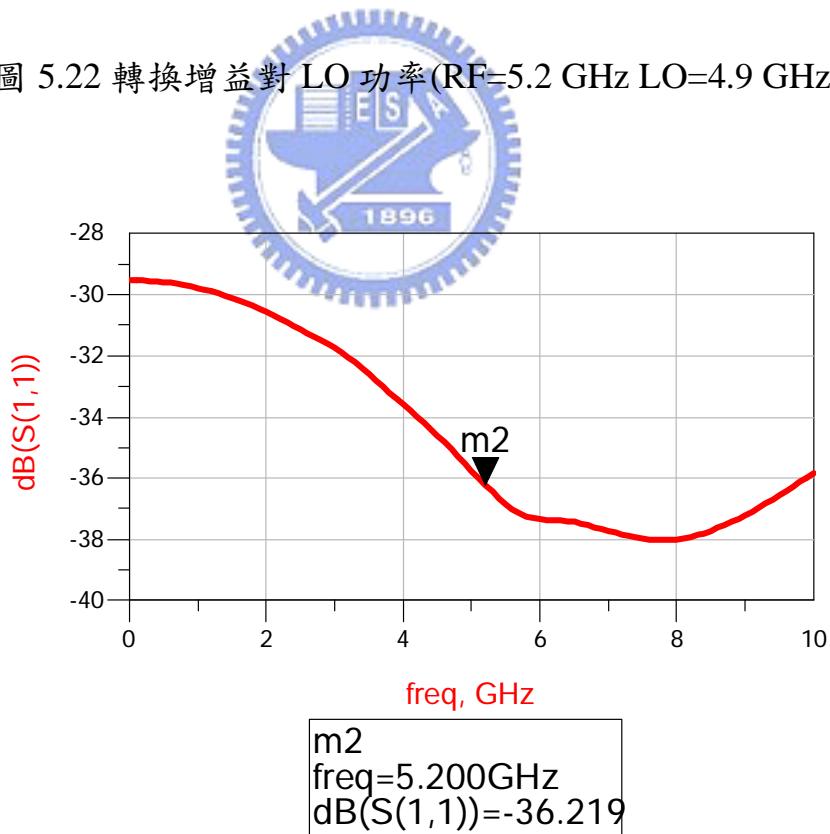


圖 5.23 S11

電路量測結果

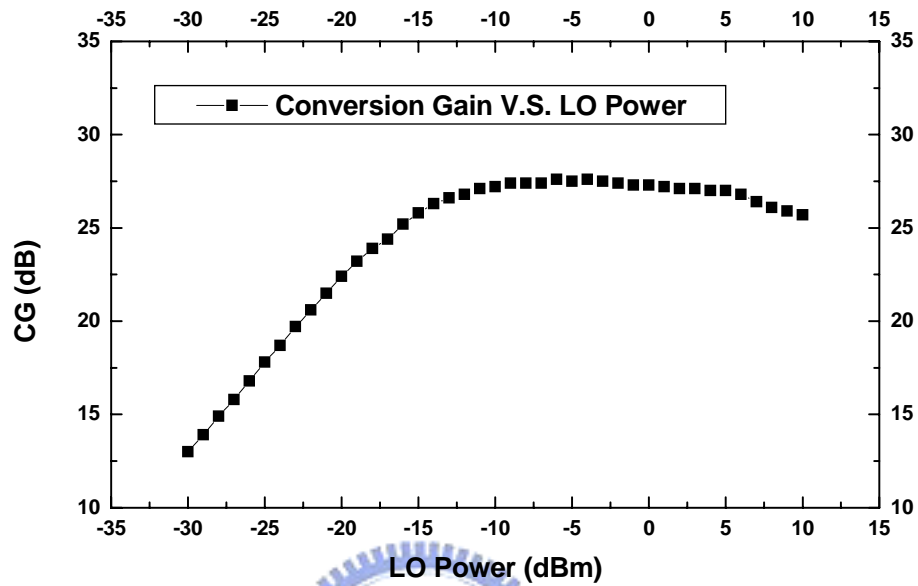


圖 5.24 轉換增益對 LO 功率(RF=5.2 GHz LO=4.9 GHz)

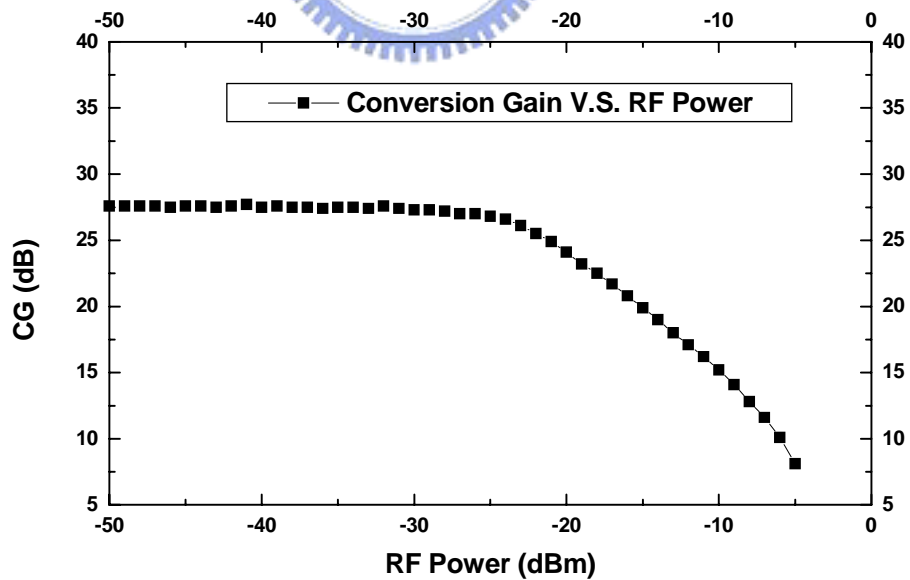


圖 5.25 轉換增益對 RF 功率(RF=5.2 GHz LO=4.9 GHz)

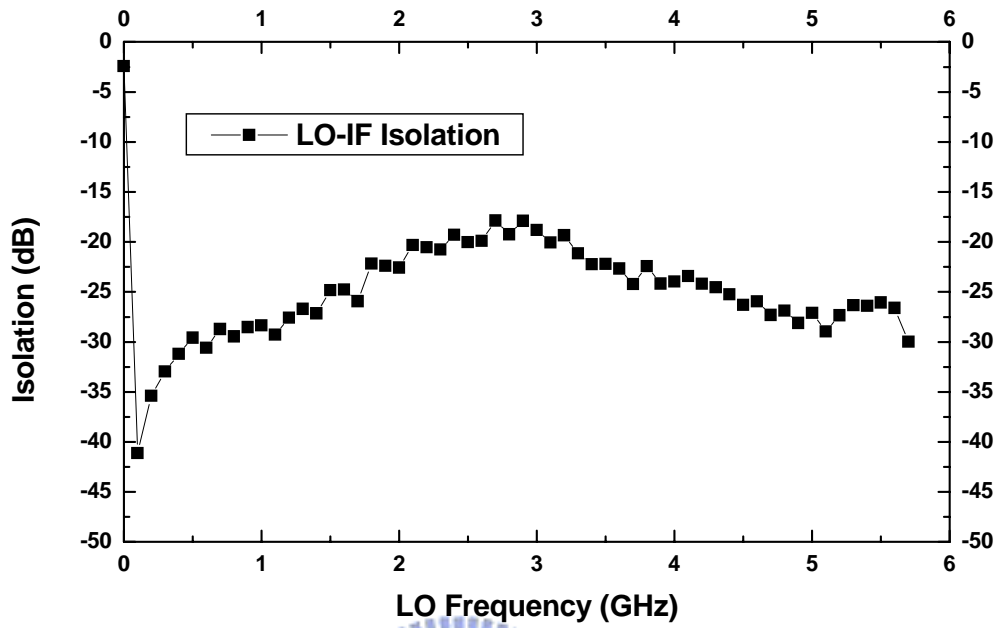


圖 5.26 LO-IF Isolation

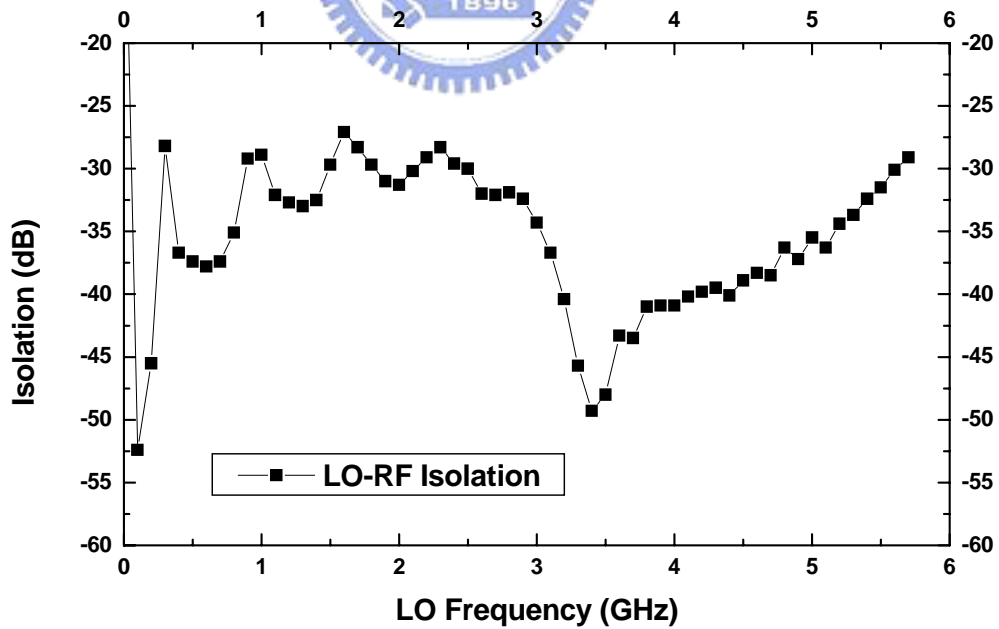


圖 5.27 LO-RF Isolation

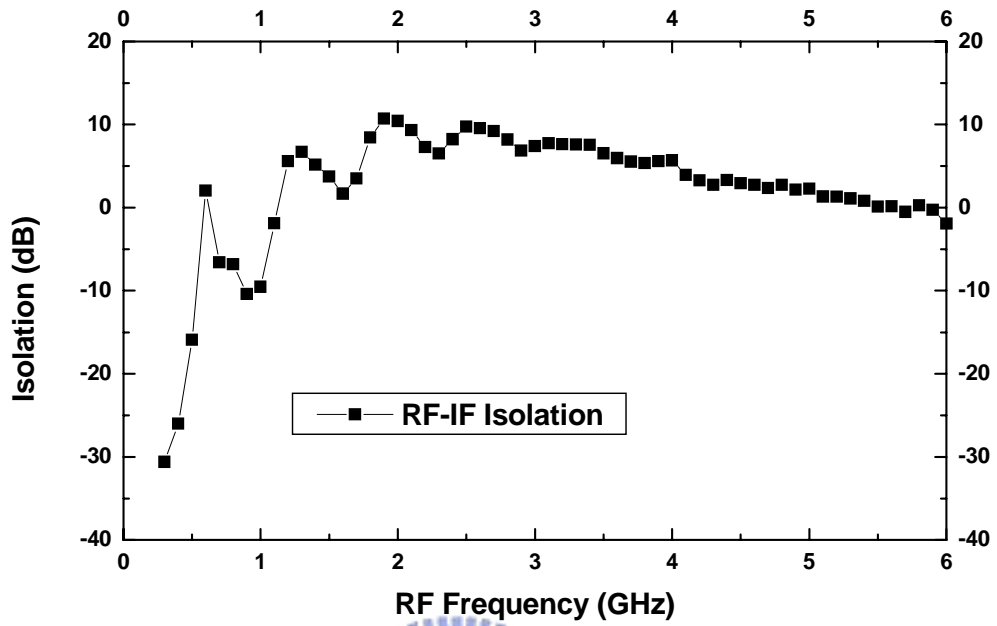


圖 5.28 RF-IF Isolation

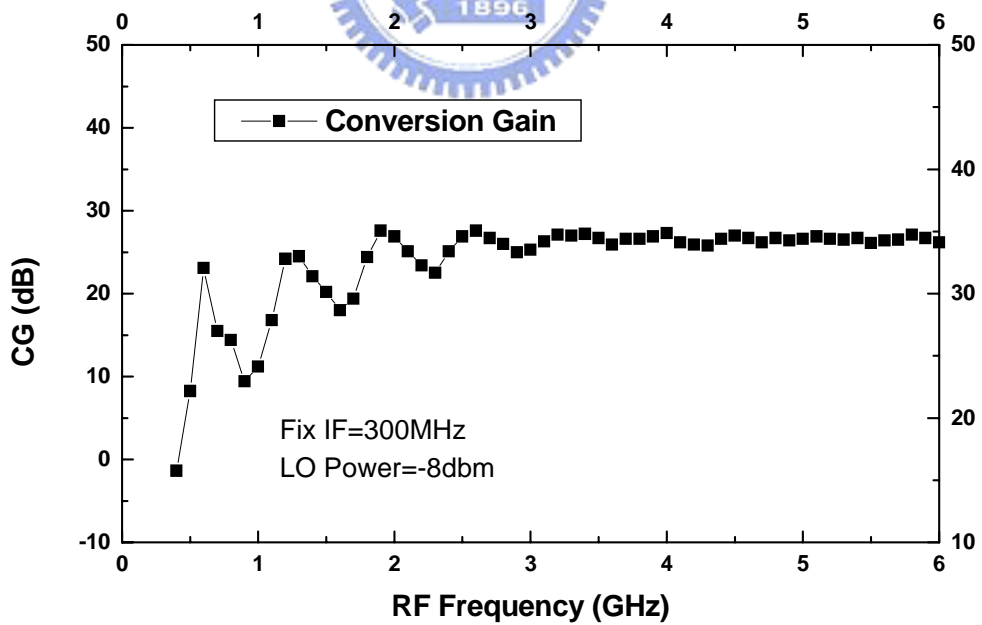


圖 5.29 轉換增益 (Fix IF=300MHz)

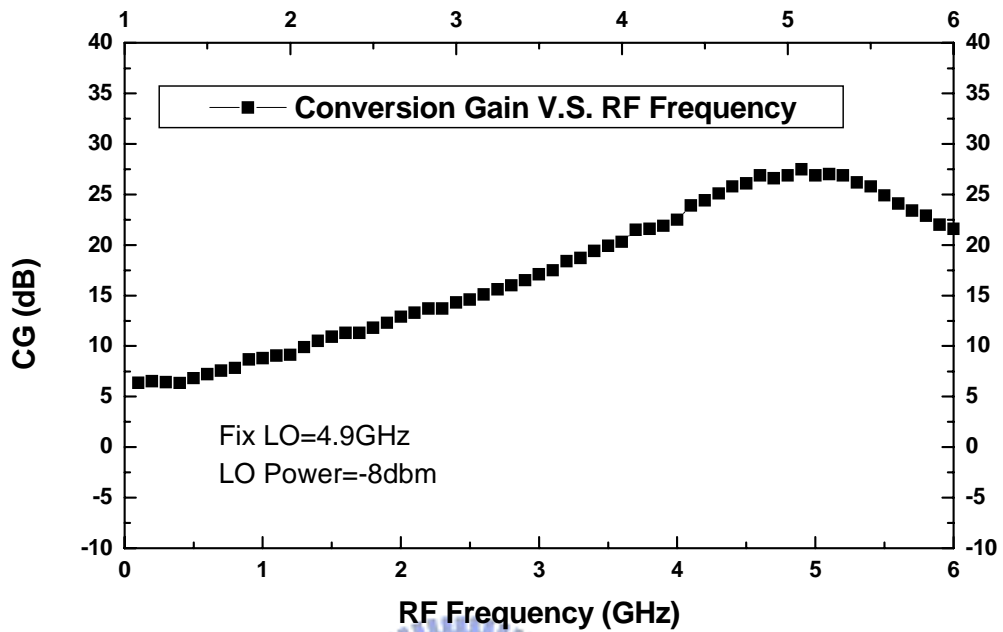


圖 5.30 轉換增益對 RF 頻率

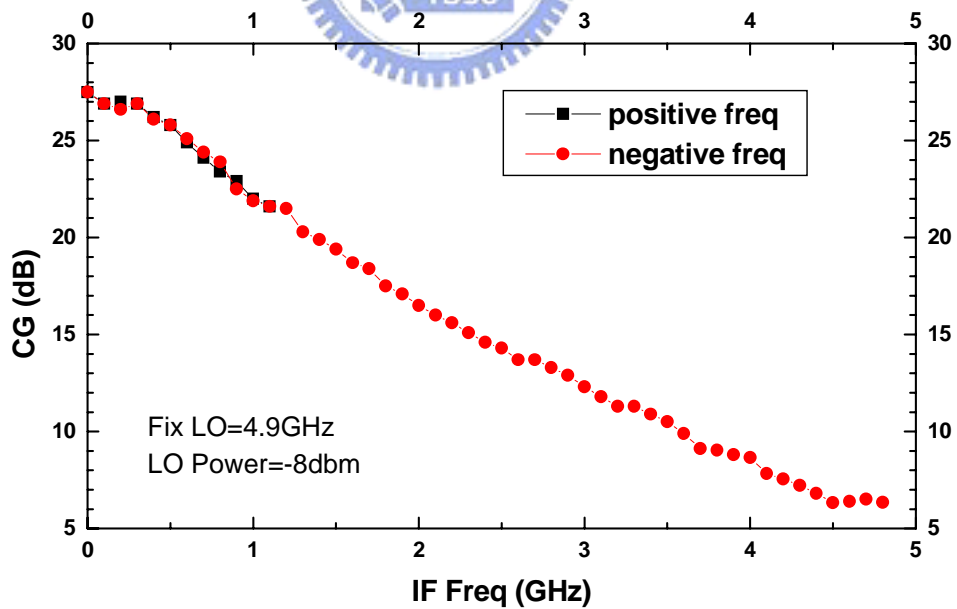


圖 5.31 轉換增益對 RF 頻率(以 LO 頻率為中心頻率)

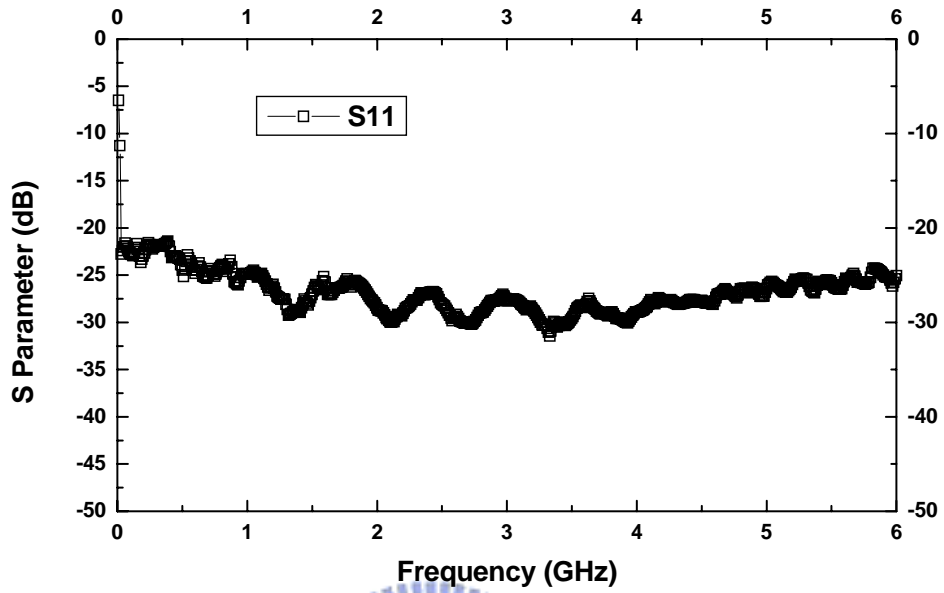


圖 5.32 S₁₁

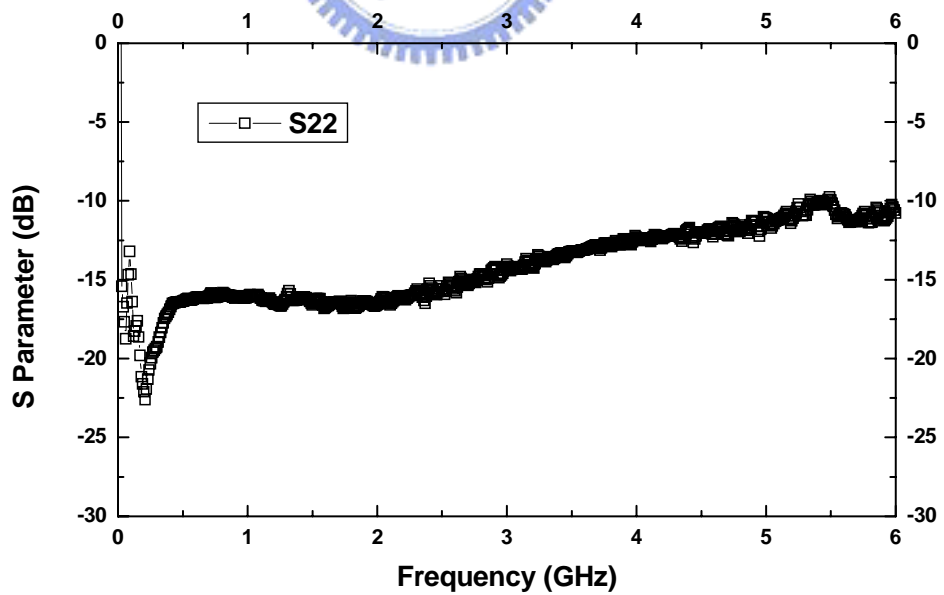


圖 5.33 S₂₂

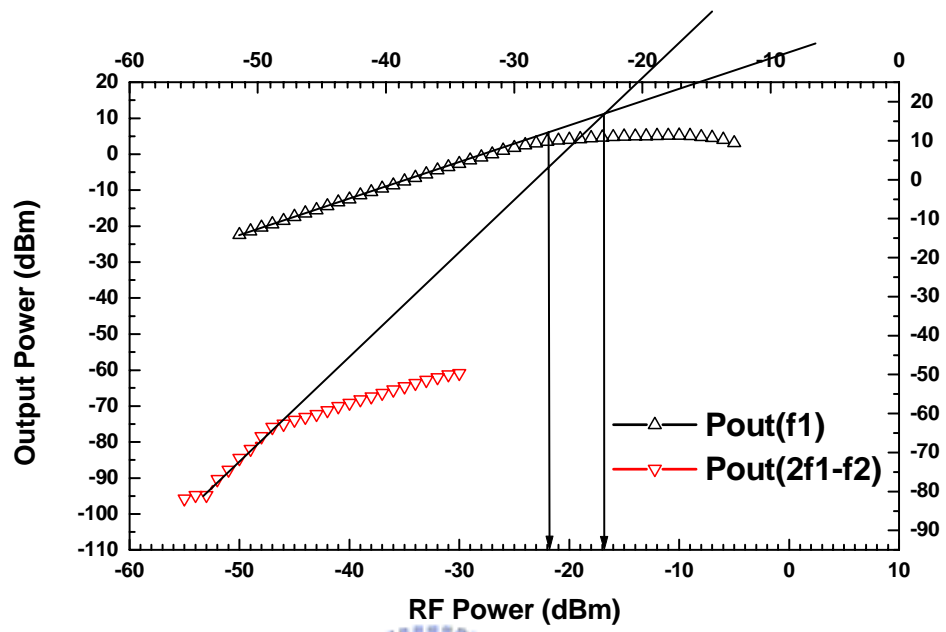


圖 5.34 IIP3 量測結果



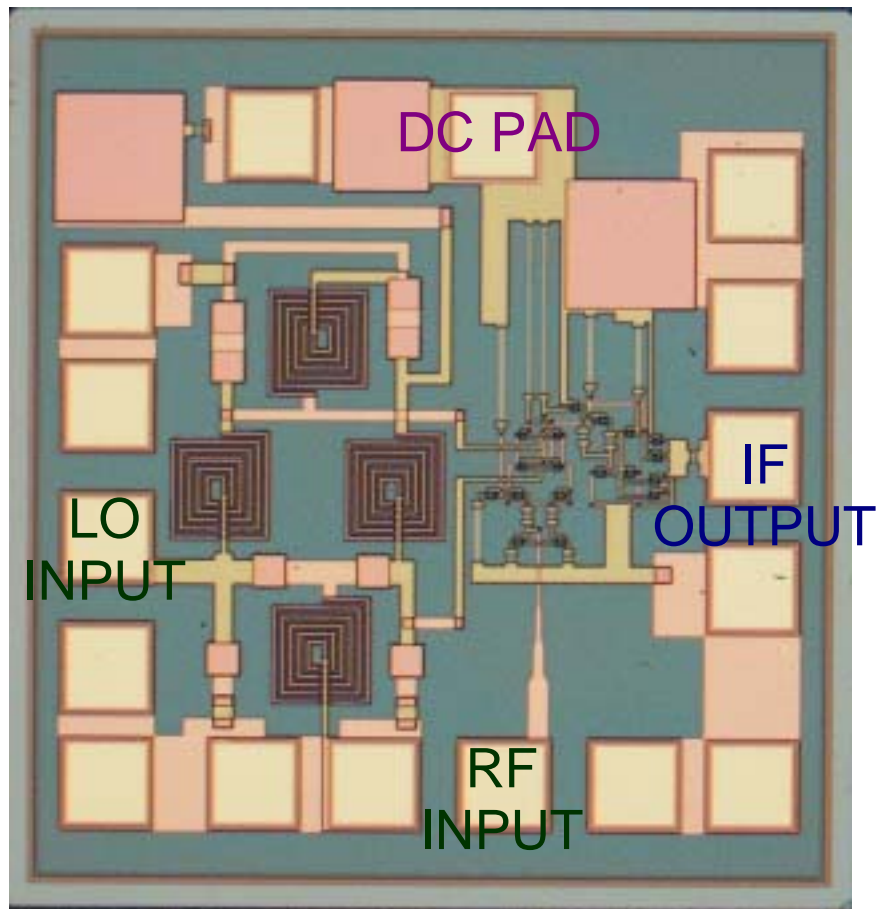


圖 5.35 Single In Single Out RR Micro Mixer Die Photo($1 \times 1 \text{mm}^2$)

量測時我們使用 NDL 的 on-wafer 高頻量測環境，晶片的大小為 $1 \times 1 \text{mm}^2$ 。這個電路只佔晶片的小部分面積，因為要考慮下針時針與針之間的安全距離，所以大部分的面積都是被量測用的 Pad 所消耗。而 GCT 製程雖然有限制晶片大小尺寸，但加入集總元件 Rat-race 後這個晶片大小剛好仍為 $1 \times 1 \text{mm}^2$ 。

結果與討論

我們於量測時選定 $RF=5.2GHz$ 、 $LO=4.9GHz$ 的頻段。我們從圖 5.24 可以發現，當微混頻器的 $RF=5.2GHz$ 、 $LO=4.9GHz$ ， LO power 為 $-5dBm$ 時，具有 $27.6dB$ 的轉換增益。當 LO power 從 $-10dBm$ 增加到 $5dBm$ 時，轉換增益仍維持在 $27dB$ 附近。混頻器所需要的 LO power 不大，同時也具備寬的 LO power 變化範圍來達成我們所要求的轉換增益。

圖 5.26 為 LC 電流合成器的 $LO-IF$ 量測結果，在 LO 頻率為 $4.9GHz$ 時，隔絕度約為 $28dB$ 。而圖 5.27 為 LC 電流合成器的 $LO-RF$ 量測結果，在 LO 頻率為 $4.9GHz$ 時，隔絕度約為 $37dB$ 。最後，圖 5.28 為 LC 電流合成器的 $RF-IF$ 量測結果，在 IF 頻率為 $300MHz$ 而 LO 頻率為 $4.9GHz$ 時，隔絕度約為 $-1dB$ ，為負值，表示 RF 訊號仍被放大並漏到了 IF 埠，不過比前一節介紹之混頻器的 $RF-IF$ 要來的好些。

由圖 5.25 與圖 5.34 可以觀察到本電路的功率特性表現。由圖 5.25 說明了單調 (one tone) 功率量測，可以看到 $27.6dB$ 的轉換增益與 $-22dBm$ 的 $IP1dB$ 。在圖 5.34 的雙調 (two tone) 功率量測則觀察到混頻器具有 $-17dBm$ 的 $IIP3$ ，線性度有稍微提升。

在圖 5.32 可以看到混頻器的輸入反射損耗量測結果，由低頻一直到 $6GHz$ 都在 $-20dB$ 以下，證明了我們的微混頻器是具有寬頻輸入阻抗匹配的特性。而從圖 5.33 可以看到混頻器的輸出反射損耗量測結果，由低頻一直到 $6GHz$ 都在 $-10dB$ 以下。

表 5.2 SISO RR Micro Mixer 模擬與量測結果

Single In Single Out Micro Mixer With Lumped-Element Rat-Race (GCT 2 μ m GaAs HBT)		
	Simulation	Measurement
DC Current	113mA@5V	125mA@5V
Conversion Gain	26.7dB@LO:-10dBm	27.6dB@LO:-5dBm
Input P1dB	-24dBm	-22dBm
IIP3	4dBm	-17dBm
LO-IF Isolation	83dB	28dB
LO-RF Isolation	77dB	37dB
RF-IF Isolation	59dB	-1dB
S11	-36dB	-20dB
S22	-16dB	-10dB

第六章

八相位次諧波降頻混頻器設計

在本章中，我們將介紹一個應用於 5.7GHz 的次諧波降頻混頻器，包括電路設計模擬，但實際量測仍待完成。



6.1 八相位次諧波降頻混頻器設計與實現

次諧波混頻器電路主要是用在直接降頻式接收機的架構。因為次諧波混頻器是將 LO 信號的二倍頻與 RF 信號作直接降頻，換句話說，在 LO 頻率與 RF 頻率不同的情況下，仍可以作直接降頻的動作，因此他的優點是消除直接降頻式接收機裡可能發生的振盪器拉扯效應以及因 LO 訊號耦合至 RF 端所產生的直流偏移。

我們的電路架構主要是利用 RC-CR 四相位產生器產生四相位的 LO 訊號，再利用八相位產生器產生八個相位的 LO 訊號[14]，最後輸入倍頻器電路與 RF 輸入級混頻，產生低頻訊號輸出。

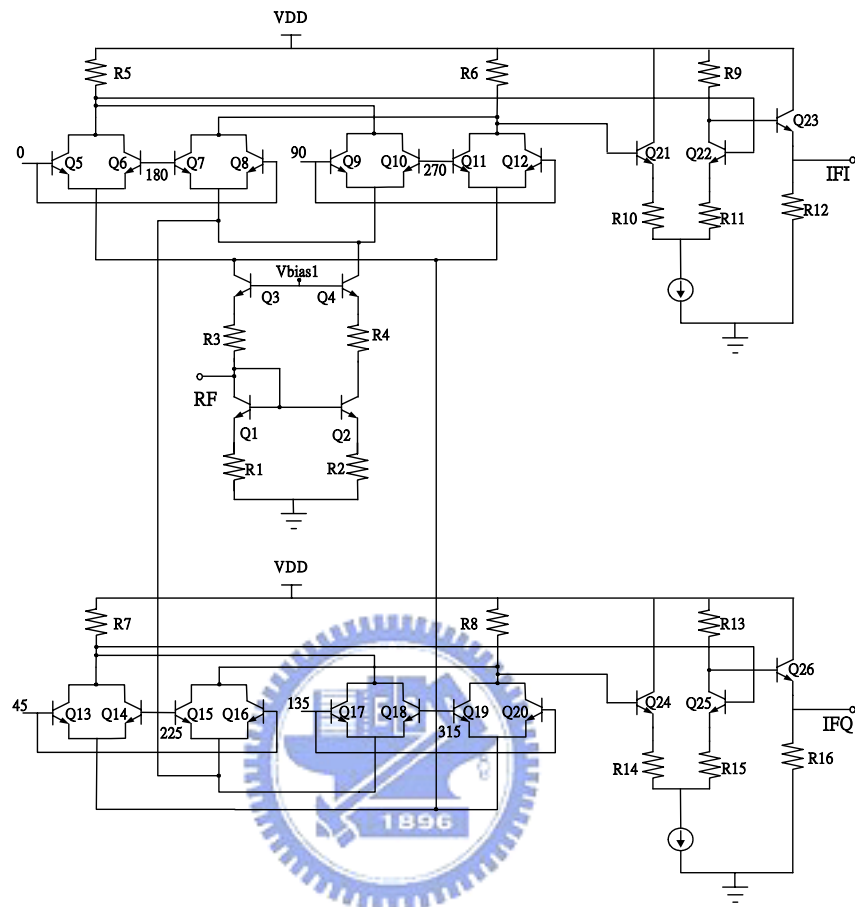


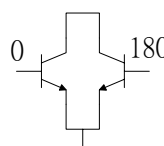
圖 6.1 次諧波降頻混頻器電路

6.1.1 倍頻器電路

次諧波降頻混頻器電路圖如圖6.1。本電路主要是採用先前使用過的 Gilbert Cell Micro Mixer 為主體。再加上兩組 I 頻道與 Q 頻道的 LO 倍頻器電路，組成我們的 I 頻道與 Q 頻道降頻器。上方 LO 信號經過倍頻器電路會產生二倍頻的信號，因此可與我們的 RF 信號作直接降頻。最後 I 頻道與 Q 頻道的差動輸出信號再分別經過一個緩衝放大器輸出以方便量測。注意此緩衝放大器之增益不可高，以免徒增 I 頻道與 Q 頻道的增益與相位不匹配。

6.1.2 次諧波降頻混頻器電路

因電晶體的非線性特質，當訊號由基極進入，在集極端出現諧波，再利用在兩顆電晶體各基極端輸入相差180度的訊號，各 collector 端便會產生同相位的偶數諧波與反向的奇數諧波，將兩者相加，第二諧波能量將會最大，故能拿來使用。我們以 Gilbert Double Balance Mixer 為主架構以增加對稱性，消除其他不要的諧波及雜訊。



$$e^x - 1 = x + \frac{1}{2}x^2; x = \cos(\omega_{LO}t); x' = \sin(\omega_{LO}t)$$

$$\left(x + \frac{1}{2}x^2\right) + \left(-x + \frac{1}{2}x^2\right) = x^2$$

$$= \cos^2(\omega_{LO}t) = \frac{1}{2}(1 + \cos(2\omega_{LO}t))$$

6.1.3 本地震盪源八相位產生器電路

本地振盪端是將差動 LO 信號輸入 RC-CR 濾波器後，產生四相位的 LO 信號。再以圖 6.2 的方式將四相位信號輸入八組移頻相加器(Phase Shifting Adder)，因而產生八相位的 LO 信號送入混頻器。

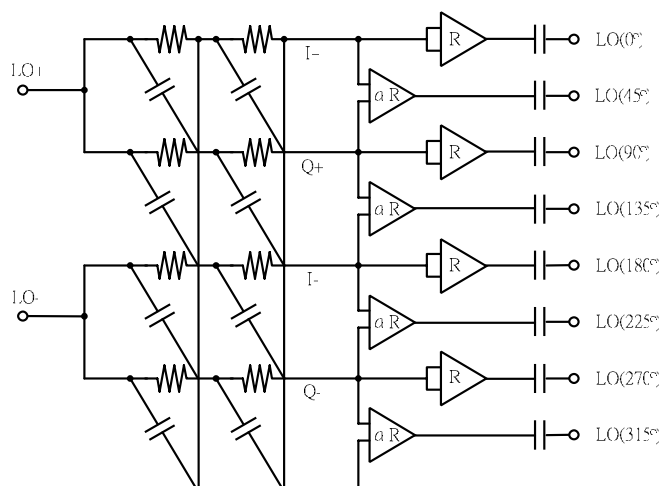


圖 6.2 八相位產生器電路

如圖 6.3。45 度移頻相加器的原理是將兩個相差 90 度的信號輸入差動放大器，最後在輸出時合併，便會將兩者的相位合併在兩者的中間輸出。舉例來說，如果是 0 度與 90 度合併，便會產生 45 度輸出；而 90 度與 180 度合併，便會產生 135 度輸出。而同相移頻相加器則是將訊號與自己相加輸出，因此其相位不變。最後我們就能多得到四組與原先四組剛好差 45 度的訊號，所以我們就有了各相差 45 度的八組 LO 訊號了。

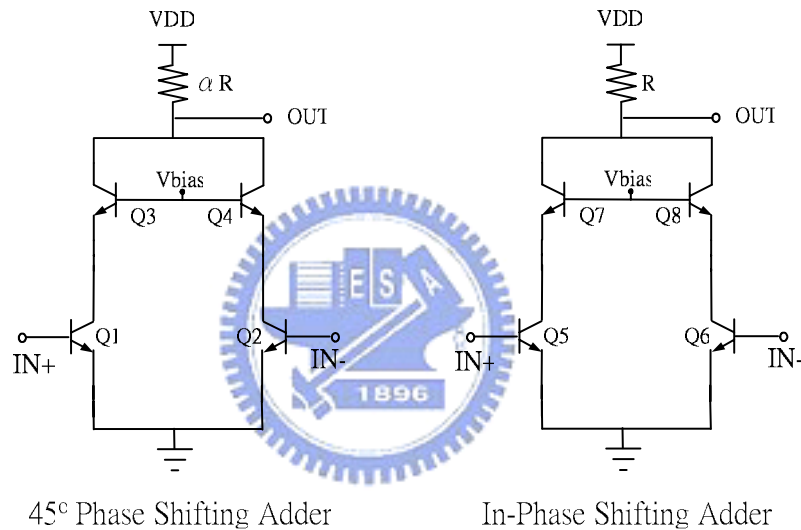


圖 6.3 移頻相加器電路

在設計時的考量為 45 度移頻相加器負載電阻的調整選定，理論上要比同相移頻相加器的負載電阻大 $\alpha = \sqrt{2}$ 倍，但是為了要得到好的相位準確度，應該要選擇小的電阻與小的電晶體，所以在最佳化時， α 值通常會視情況選在 1 與 $\sqrt{2}$ 之間。電路對移頻相加器所產生的信號相當敏感，所以估計電路誤差是非常重要的。

電路模擬結果

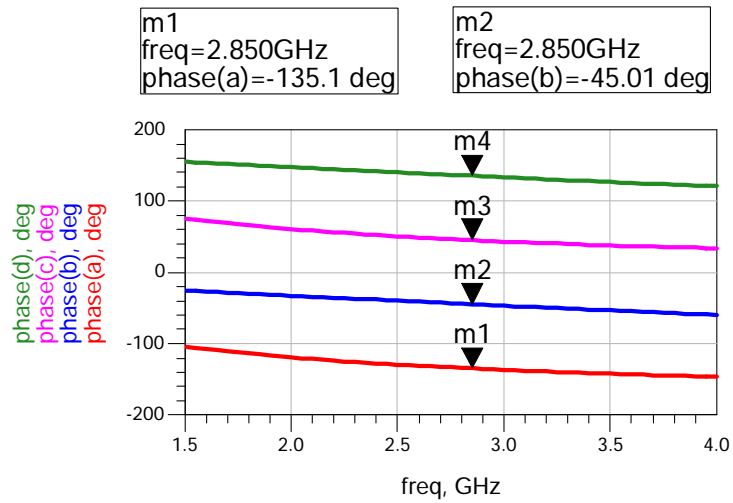


圖 6.4 四相位產生器的模擬

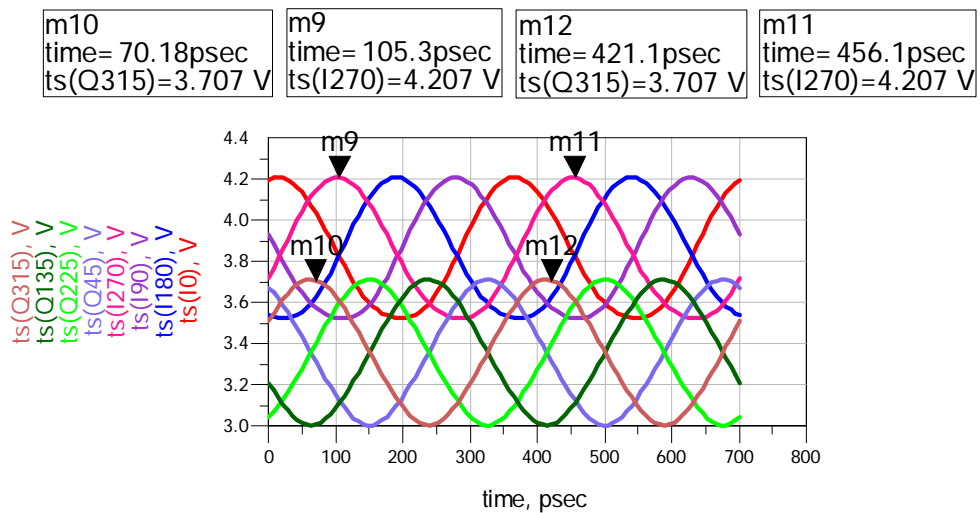


圖 6.5 八相位產生器的模擬

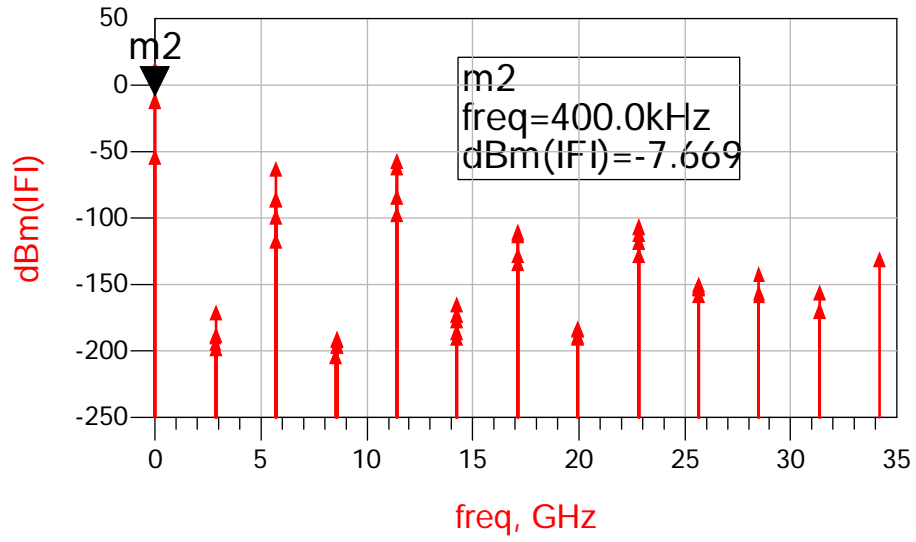


圖 6.6 I 頻道輸出頻率響應

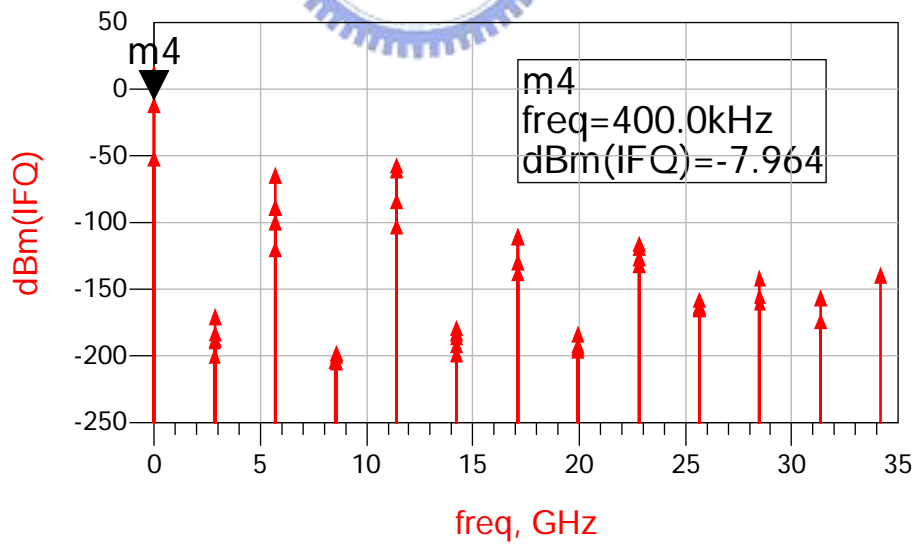


圖 6.7 Q 頻道輸出頻率響應

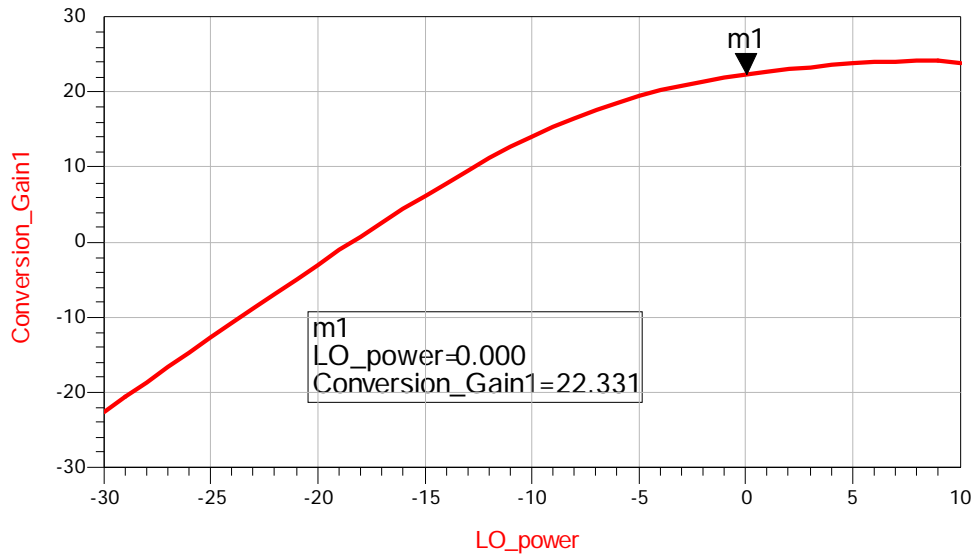


圖 6.8 I 頻道轉換增益對 LO 功率(RF=5.7004GHz; LO=2.85GHz)

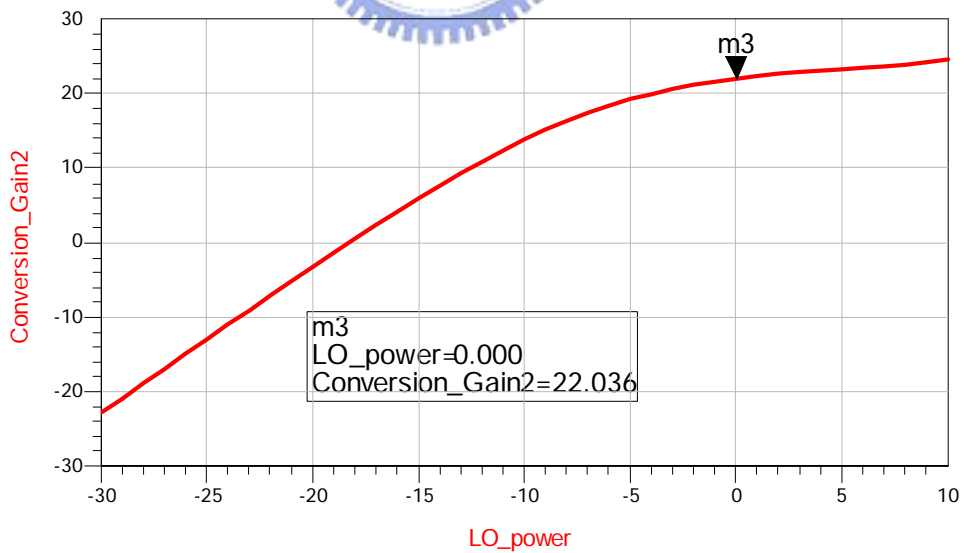


圖 6.9 Q 頻道轉換增益對 LO 功率(RF=5.7004GHz; LO=2.85GHz)

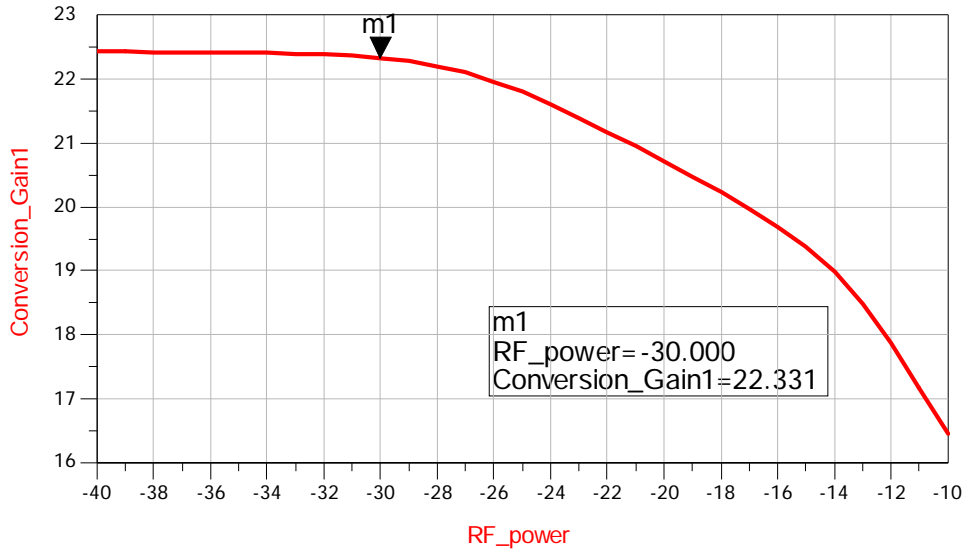


圖 6.10 I 頻道轉換增益對 RF 功率(RF=5.7004GHz; LO=2.85GHz)

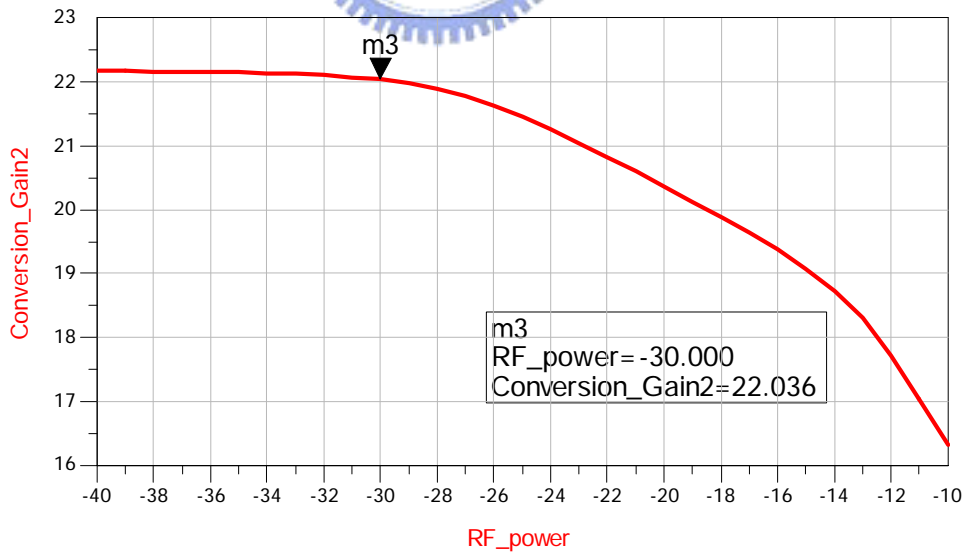
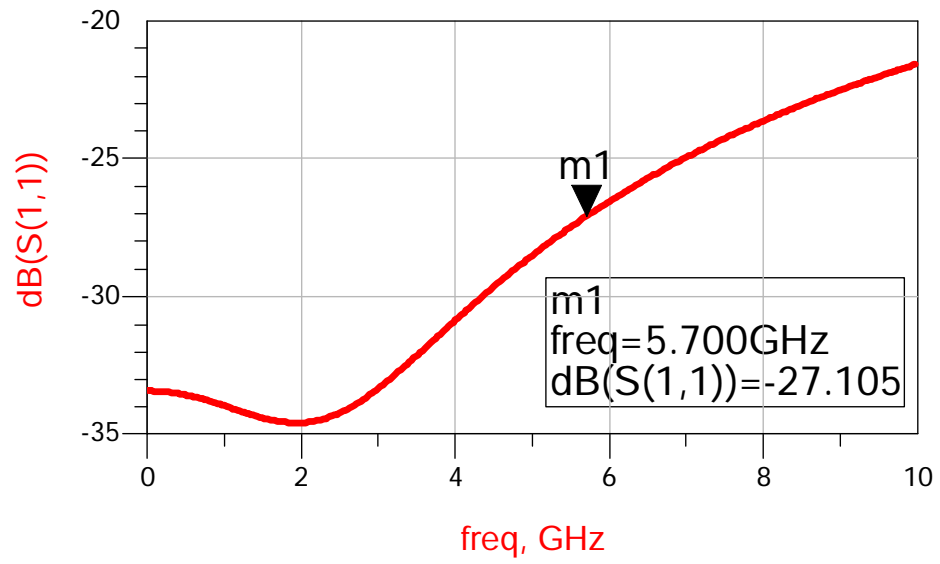


圖 6.11 Q 頻道轉換增益對 RF 功率(RF=5.7004GHz; LO=2.85GHz)



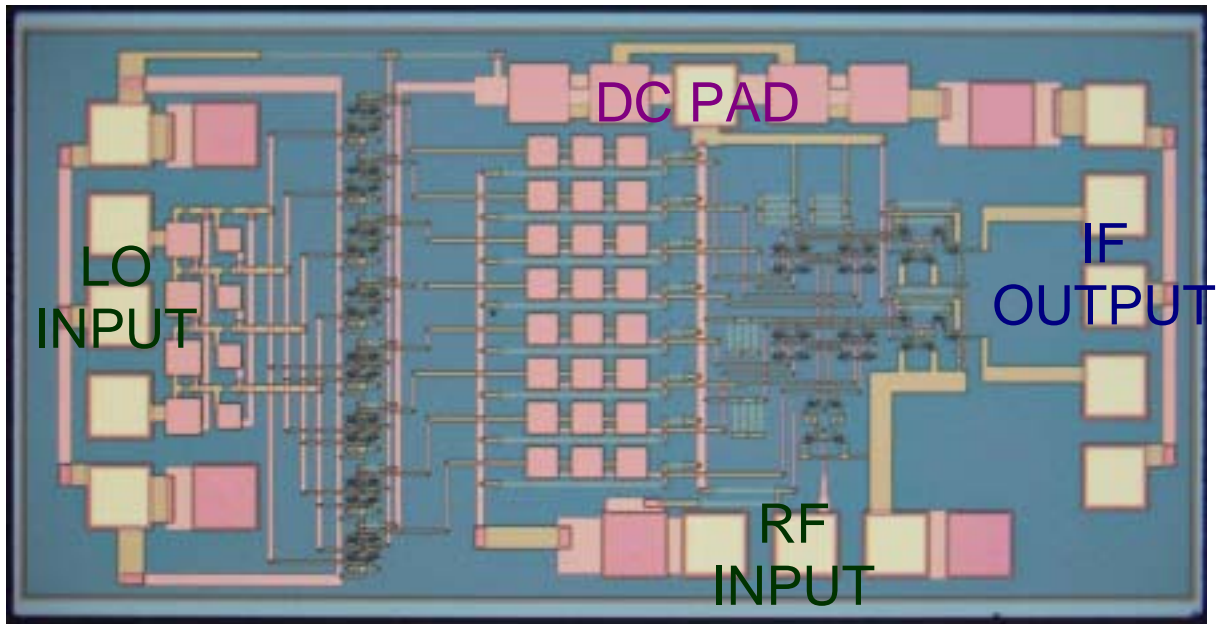


圖 6.13 Octet-Phases Subharmonic Mixer Die Photo($2 \times 1 \text{mm}^2$)

量測時我們將使用 NDL 的 on-wafer 高頻量測環境。量測時使用外接 Rat-race 來產生我們所需的差動 LO 訊號。如圖 6.13 為晶片照片，晶片的大小為 $2 \times 1 \text{mm}^2$ 。因為要平均分配信號傳遞的路徑，所以金屬線佔了不少電路的面積，另外，還要考慮下針時針與針之間的安全距離，因此有部分的面積是被量測用的 Pad 所消耗。本電路後續量測工作將留待未來繼續完成。

表 6.1 Octet-Phases Subharmonic Mixer 模擬與量測結果

Octet-Phases Subharmonic Mixer (GCT 2 μ m GaAs HBT)		
	Simulation	Measurement
DC Current	122.6mA@5V	mA@5V
Conversion Gain(I)	22.331@LO:0dBm	dB@LO: dBm
Conversion Gain(Q)	22.036@LO:0dBm	dB@LO: dBm
Input P1dB	-15dBm	dBm
IIP3	-5dBm	dBm
LO-IF Isolation	N/A	dB
LO-RF Isolation	N/A	dB
RF-IF Isolation	52dB	dB
S11	-27dB	dB

第七章

結論

在本篇論文中，我們利用電壓電流轉導架構來達成寬頻匹配的輸入級，設計了多種應用於無線區域網路的吉伯特混頻器。另外，利用複數降頻架構實現了具鏡像訊號抑制的雙正交四相位降頻器。

在 TSMC 0.35um SiGe BiCMOS 製程方面：

完成了一個利用共模迴授來控制共模位準的 5.2GHz 降頻微混頻器。實驗結果顯示微混頻器擁有 16dB 的轉換增益、66dB 的 LO-IF 隔絕度、52dB 的 LO-RF 隔絕度、24dB 的 RF-IF 隔絕度、-21dBm 之 P1dB 增益壓縮、-11dBm 之 IIP3、與 178.5mW (35.7mA@5V) 的功率消耗，並且具有很寬的輸入阻抗匹配。

完成一個利用 LC 電流合成器產生單端輸出之 5.7GHz 升頻微混頻器。實驗結果與模擬結果大致符合，實驗結果顯示混頻器擁有 -4dB 的轉換增益、32dB 的 LO-IF 隔絕度、40dB 的 LO-RF 隔絕度、46dB 的 IF-RF 隔絕度、-9.5dBm 之 OP1dB 增益壓縮、-1.5dBm 之 OIP3、與 15.18mW (4.6mA@3.3V) 的功率消耗，並且具有很寬的輸入阻抗匹配。

實現了一個整合集總元件 Rat-Race 與 LC 電流合成器的 5.2GHz 升頻微混頻器。實驗結果與模擬結果大致符合，實驗結果顯示混頻器擁有-1dB 的轉換增益、37dB 的 LO-IF 隔絕度、39dB 的 LO-RF 隔絕度、-10dBm 之 OP1dB 增益壓縮、-6dBm 之 OIP3、與 37.95mW (11.5mA@3.3V) 的功率消耗，並且具有很寬的輸入阻抗匹配。

完成了一個具鏡像訊號抑制的 5.2GHz 雙正交四相位降頻器。實驗結果顯示降頻器在以 2.7V 操作時，擁有 1dB 的轉換增益、48dB 的 LO-IF 隔絕度、47dB 的 LO-RF 隔絕度、49dB 的 RF-IF 隔絕度、-19dBm 之 P1dB 增益壓縮、-9dBm 之 IIP3、與 27mW (10mA@2.7V) 的功率消耗，並且具有 47dB 的鏡像訊號抑制能力。

在 GCT 2.0um GaAs HBT 製程方面：

完成一個單端輸出單端輸入的 5.2GHz 降頻微混頻器。實驗結果顯示微混頻器擁有 35dB 的轉換增益、27dB 的 LO-IF 隔絕度、26dB 的 LO-RF 隔絕度、-17dB 的 RF-IF 隔絕度、-29dBm 之 P1dB 增益壓縮、-25dBm 之 IIP3、與 675mW (135mA@5V) 的功率消耗，並且具有很寬的輸入阻抗匹配。

完成一個整合集總元件 Rat-Race 與單端輸出單端輸入的 5.2GHz 降頻微混頻器。實驗結果顯示微混頻器擁有 27.6dB 的轉換增益、28dB 的 LO-IF 隔絕度、37dB 的 LO-RF 隔絕度、-1dB 的 RF-IF 隔絕度、-22dBm 之 P1dB 增益壓縮、-17dBm 之 IIP3、與 625mW (125mA@5V) 的功率消耗，並且具有很寬的輸入阻抗匹配。

參考文獻

- [1] K.L. Fong, R.G. Meyer, "Monolithic Active Mixer Design," *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 46, no. 3, March 1999, pp. 231~239.
- [2] C. C. Meng, T. H. Wu, T. H. Wu and G.W. Huang, "A 5.2 GHz 16dB Gain CMFB Gilbert Downconversion Mixer Using 0.35 μ m Deep Trench Isolation SiGe BiCMOS Technology," *IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 2, June 2004, pp. 975-978.
- [3] B. Gilbert, "The MICROMIXER: A highly linear variant of the Gilbert mixer using a bisymmetric Class-AB input stage," *IEEE J. Solid-State Circuits*, vol. 32, pp. 1412-1423, Sept. 1997.
- [4] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A 5.7 GHz 0.35 μ m SiGe HBT Upconversion Micromixer with a Matched Single-ended Passive Current Combiner Output," *European Microwave Week - gallium arsenide and other semiconductors application symposium (GAAS 2004)*, Amsterdam, Netherlands, Oct. 2004, pp. 323-326.
- [5] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A 5.7 GHz Gilbert Upconversion Mixer with an LC Current Combiner Output Using 0.35 μ m SiGe HBT Technology," *IEICE Trans. Electron.*, vol.E88-C, no. 6, pp. 1267-1270, June 2005.
- [6] C. C. Meng, T. H. Wu and M. C. Lin, "Compact 5.2-GHz GaInP/GaAs HBT Gilbert Upconverter Using Lumped Rat-Race Hybrid and Current Combiner," accept to be published in *IEEE Microwave and Wireless Components Letters*.
- [7] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A Monolithic SiGe HBT Gilbert Upconverter With LC Current Mirror Load and Lumped-element Rat-race Balun," submitted to *IEICE Trans. Electron.*
- [8] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A Fully Integrated 5.2 GHz SiGe HBT Upconversion Micromixer Using Lumped Balun and Current Combiner," *IEEE MTT-S Int. Microwave Symp.*, June 2005.

- [9] A. P. Freundorfer and C. Falt, "A Ka-band GaInP/GaAs HBT Double Balanced Upconvert Mixer using Lumped Element Balun," *IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 2, pp. 17-21, June 1996.
- [10] S.J. Parisi, "A Lumped-Element Rat-Race Coupler," *Applied Microwaves*, Aug/Sept 1989, p84
- [11] Guillermo Gonzalez, "Microwave transistor amplifiers, analysis and design," Chapter 3, 2nd edition, Prentice-Hall, Inc., New Jersey, 1997.
- [12] F. Behbahani, Y. Kishigami, J. Leete, and A. Abidi, "CMOS Mixers and Polyphase Filters for Large Image Rejection," *IEEE J. of solid-state circuits*, vol. 36, no. 6, June 2001.
- [13] C. C. Meng, T. H. Wu, T. H. Wu and G.W. Huang, "A Fully Integrated 5.2 GHz Double Quadrature Image Rejection Gilbert Downconverter Using 0.35 μm SiGe HBT Technology," *European Microwave Week - gallium arsenide and other semiconductors application symposium (GAAS 2004)*, Amsterdam, Netherlands, Oct. 2004, pp. 319-322.
- [14] K.J. Koh, M.Y. Park, C.S. Kim, "Subharmonically Pumped CMOS Frequency Conversion (Up and Down) Circuits for 2-GHz WCDMA Direct-Conversion Transceiver," *IEEE J. of Solid-State Circuits*, vol. 39, no. 6, pp. 871-884, June 2004.
- [15] 林明奇, "射頻吉伯特混頻器設計與實作", 國立交通大學碩士論文, 2004
- [16] 宋大偉, "混頻器與多相位濾波器", 國立中興大學碩士論文, 2003
- [17] J. Durec and E. Main, "A linear class AB single-ended to differential transconverter suitable for RF circuits," *IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 2, June 1996, pp. 1071-1074.
- [18] J. Durec, "An integrated silicon bipolar receiver subsystem for 900 MHz ISM band applications," *IEEE J. of Solid-State Circuits*, vol. 33, No. 9, pp. 1352-1372, Sept. 1998.
- [19] J. Crols and M. Steyaert, "Fully Integrated 900 MHz CMOS Double Quadrature Downconverter," in *Proc. ISSCC*, session 8.1, San Francisco, Feb. 1995.
- [20] J. Crols and M. Steyaert, "A Single-Chip 900 MHz CMOS Receiver Front-End with a High Performance Low-IF Topology," *IEEE J. of Solid-State Circuits*, vol. 30, no. 12, pp. 1483-1492, Dec. 1995.
- [21] M. Steyaert, M. Borremans, J. Janssens, B. D. Muer, N. Itoh, J. Craninckx, J. Crols, E. Morifuji, H. S. Momose and W. Sansen, "A single-chip CMOS transceiver for DCS-1800 wireless communications," in *Proc. ISSCC*, San Francisco, Feb. 1998.
- [22] B. Gilbert, "A precise four-quadrant multiplier with subnanosecond response," *IEEE J. Solid-State Circuits*, vol. sc-3 no.4, pp. 365-373, Dec. 1968.
- [23] A. K. Wong, S. H. Lee and M. G. Wong, "Current combiner enhances active mixer performance," *Microwave and RF*, pp. 156-165, March 1994.

論文發表與競賽得獎

論文發表

- [1] C. C. Meng, T. H. Wu, T. H. Wu and G.W. Huang, "A 5.2 GHz 16dB Gain CMFB Gilbert Downconversion Mixer Using 0.35 μ m Deep Trench Isolation SiGe BiCMOS Technology," *IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 2, June 2004, pp. 975-978.
- [2] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A 5.7 GHz 0.35 μ m SiGe HBT Upconversion Micromixer with a Matched Single-ended Passive Current Combiner Output," *European Microwave Week - gallium arsenide and other semiconductors application symposium (GAAS 2004)*, Amsterdam, Netherlands, Oct. 2004, pp. 323-326.
- [3] C. C. Meng, T. H. Wu, T. H. Wu and G.W. Huang, "A Fully Integrated 5.2 GHz Double Quadrature Image Rejection Gilbert Downconverter Using 0.35 μ m SiGe HBT Technology," *European Microwave Week - gallium arsenide and other semiconductors application symposium (GAAS 2004)*, Amsterdam, Netherlands, Oct. 2004, pp. 319-322.
- [4] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A Fully Integrated 5.2 GHz SiGe HBT Upconversion Micromixer Using Lumped Balun and LC Current Combiner," *IEEE MTT-S Int. Microwave Symp.*, June 2005.
- [5] T. H. Wu, C. C. Meng, T. H. Wu and G.W. Huang, "A 5.7 GHz Gilbert Upconversion Mixer with an LC Current Combiner Output Using 0.35 μ m SiGe HBT Technology," *IEICE Trans. Electron.*, vol.E88-C, no. 6, pp. 1267-1270, June 2005.

競賽得獎

- [1]2004 CIC成果發表會 佳作設計獎
競賽題目：5.7GHz BiCMOS LC升頻器