

國 立 交 通 大 學

電信工程學系碩士班

碩士論文

適用於超寬頻通訊脈波位置調變脈波產生器

Pulse Position Modulation Pulse Generator for
Ultra-Wideband Communication



研究生：劉盈德

(Ying-Te Liu)

指導教授：陳富強 博士

(Dr. Fu-Chiarng Chen)

中華民國九十四年十二月

國立交通大學

博 碩 士 紙 本 論 文 著 作 權 授 權 書

(提供授權人裝訂於全文電子檔授權書之次頁用)

本授權書所授權之學位論文，為本人於國立交通大學電信工程系所 SOC 組，94 學年度第 1 學期取得碩士學位之論文。

論文題目：適用於超寬頻通訊脈波位置調變脈波產生器

指導教授：陳富強

■ 同意

本人茲將本著作，以非專屬、無償授權國立交通大學，基於推動讀者間「資源共享、互惠合作」之理念，與回饋社會與學術研究之目的，國立交通大學圖書館得以紙本收錄、重製與利用；於著作權法合理使用範圍內，讀者得進行閱覽或列印。

本論文為本人向經濟部智慧局申請專利（未申請者本條款請不予理會）的附件之一，申請文號為：_____，請將論文延至____年____月____日再公開。

授 權 人：劉盈德

親筆簽名：劉盈德

中華民國 95 年 1 月 17 日

適用於超寬頻通訊脈波位置調變脈波產生器

Pulse Position Modulation Pulse Generator for
Ultra-Wideband communication

研究生：劉盈德

Student: Ying-Te Liu

指導教授：陳富強 博士

Advisor: Dr. Fu-Chiang Chen



A Thesis

Submitted to Department of Communication Engineering
College of Electrical Engineering and Computer Science

National Chiao Tung University

In Partial Fulfillment of the Requirements

for the Degree of

Master of Science

In

Communication Engineering

July 2005

Hsinchu, Taiwan, Republic of China

中華民國九十四年十月

適用於超寬頻通訊脈波位置調變脈波產生器

研究生：劉盈德

指導教授：陳富強 博士

國立交通大學 電信工程學系碩士班

摘要

本論文為應用於超寬頻通訊之脈波產生器的設計。為了因應短距離無線通訊對於資料率之高速要求，提出雙極接面電晶體與二階暫態電路組成之脈波產生器，並利用二階暫態的特殊響應產生超寬頻脈波，最後用微帶線加以實作。有了此微帶線電路實作之驗證，下一步，我們將利用台積電點一八製程之高速的特性，將此脈波產生器改良成多周波脈波產生器，並加上脈波位置調變器設計於單晶片上，以期達到完全符合 FCC 所要求的限制，與電路整合的方向前進。多周波意指為高斯脈波的第三次以上微分波形。此晶片脈波位置調變器為數位電路，並置於類比式的脈波產生器之前，好處為容易設計。最後輸出波形擁有區間 350ps，頻寬從 3.1GHz 至 10.6GHz，更是完全符合美國聯邦通訊委員會對於超寬頻系統的功率發射限制。

Pulse Position Modulation Pulse Generator for Ultra-Wideband communication

Student: Ying-Te Liu

Advisor: Dr. Fu-Chiarng Chen

Department of Communication Engineering
National Chiao Tung University

Abstract

In this thesis, we propose a novel pulse generator for ultra-wideband communication. To satisfy the higher speed of data rate in the short distance communication systems, we propose to use a second-order transient circuit to generate the wideband pulse in this thesis. At first, this pulse generator was fabricated with microstrip line technology and the measurement results worked well. In order to integrate pulse generator, we have applied this identical principle to tape out single chip of TSMC and UMC 0.18um CMOS fabrication process both. A new poly-cycle pulse generator incorporating with a pulse position modulator for use in an impulse radio ultra-wideband system is designed. The poly-cycle pulse is generated from at least third derivative of the Gaussian pulse. The pulse generator is preceded by a pulse-position modulator and comprises two NMOS and second-order transient circuit. The resulting PPM pulse generator is designed using the TSMC 0.18um COMS technology. The pulse generator implemented with microstrip circuit in advance will verify the system if it functions well. The output waveform indeed fits in with FCC UWB transmit mask: having a pulse duration of about 350 ps and frequency bandwidth from 3.1GHz to 10.6 GHz.

謝 誌

首先，我要誠摯地感謝我的指導教授-陳富強老師，這兩年來在學術研究及專業領域上給我的許多指導，總是在我研究遇到困難時，替我指引方向，並使我在研究方法與態度上，能更準確地掌握。

同時，感謝實驗室的同學-廖天豪、吳逸凡和陳俊亨三位同學在求學期間相互的幫忙與扶持。尤其是小豪，總是在課餘閒暇之時，與我討論電路設計，讓我獲益匪淺。

最後，我要表達我對家人的感謝之意，因為有他們的全力支持，我才能無後顧之憂地完成研究所的學業。



目 錄

第一章	導論.....	11
1.1	超寬頻技術發展現況.....	11
1.2	文章架構.....	14
第二章	超寬頻脈波產生器的介紹.....	15
2.1	微帶線製作.....	15
2.1.1	使用步階恢復二極體的共平面微微秒脈波產生器.....	15
2.1.2	使用金屬半導體場效電晶體塑形脈波電路減少失真並改善脈波重複率的低價超寬頻脈波發射器.....	18
2.1.3	極低漣波的超寬頻超短區間單輪脈波產生器.....	19
2.2	I C 製程類.....	22
2.2.1	史丘茲單輪脈波產生器的設計.....	22
2.2.2	應用於超寬頻系統的全數位低功率互補式場效電晶體脈波產生器..	27
2.2.3	應用於超寬頻通訊的脈波位置調變高斯單輪發射器.....	30
第三章	使用二階暫態電路的超寬頻單輪脈波產生器.....	39
3.1	摘要.....	39
3.2	序言.....	39
3.3	操作原理與分析.....	40
3.3.1	電路描述.....	40
3.3.2	電路輸入級.....	41
3.3.3	R L C 二階暫態電路.....	42
3.3.4	射極隨耦器與輸出級.....	45
3.4	製造與量測.....	46
3.5	結論.....	50
第四章	超寬頻脈波位置調變脈波產生器.....	51

4.1	序言.....	51
4.2	脈波位置調變脈波產生器之 UMC 設計.....	52
4.2.1	電路基本架構.....	52
4.2.2	輸入級反向器	53
4.2.3	脈波位置調變器.....	54
4.2.4	四級串接放大器.....	55
4.2.5	開關裝置.....	56
4.2.6	二階暫態電路.....	57
4.2.7	NMOS 共源級放大器.....	58
4.2.8	二次微分器.....	58
4.2.9	模擬結果.....	58
4.3	脈波位置調變脈波產生器之 TSMC 設計.....	59
4.3.1	改良部份.....	60
4.3.2	模擬結果.....	62
4.4	模擬結果與前人之比較.....	67
4.5	預計規格表.....	68
第五章	超寬頻脈波產生器之實作.....	71
5.1	簡介.....	71
5.2	超頻脈波產生器(UMC 製程設計).....	72
5.2.1	量測結果.....	73
5.2.2	結果與討論.....	74
第六章	結論.....	80
	參考文獻.....	82

圖 目 錄

圖 1.1	美國聯邦通訊委員會超寬頻系統發射功率.....	11
圖 1.2	GSM、WCDMA 和 UWB 的功率頻譜密度比較.....	12
圖 2.1	步階恢復二極體脈波產生器.....	15
圖 2.2	脈波產生器利用微帶線合成窄脈波之過程.....	16
圖 2.3	脈波產生器之不同短路傳輸線所造成的效應.....	16
圖 2.4	當脈波產生器之短路傳輸線為 0.5、1 與 1.5 公分所產生的輸出波形.....	17
圖 2.5	金屬場效電晶體脈波產生器.....	18
圖 2.6	單輪脈波產生器電路圖.....	20
圖 2.7	單輪脈波產生器之有無加上脈波塑型電路的各種情況.....	21
圖 2.8	單輪脈波產生器的模擬結果.....	21
圖 2.9	高斯函數 $y_1(x)$ 、 $\text{sech}^2(x)$ 函數 $y_2(x)$ 和 $\text{sech}(x)$ 函數 $y_3(x)$ 的比較.....	23
圖 2.10	四分之一平方器.....	24
圖 2.11	四分之一平方脈波產生器.....	26
圖 2.12	四分之一平方脈波產生器 (a) Q4 基極電壓波形.....	26
	(b) Q5 集極電壓波形.....	27
	(c) 脈波產生器輸出波形.....	27
圖 2.13	數位式五次微分脈波產生器.....	28
圖 2.14	三角波產生原理.....	29
圖 2.15	五次微分脈波產生器各節點波型與輸出波形.....	30
圖 2.16	在發射器中兩種可能的設置.....	31
圖 2.17	脈波位置調變高斯單輪脈波發射器.....	31
圖 2.18	形成脈波位置調變的過程.....	32
圖 2.19	電流開關與可變斜率電路.....	33
圖 2.20	比較器電路.....	33
圖 2.21	部分正迴授的差動對.....	34

圖 2.22	串聯之複數第一階系統.....	35
圖 2.23	三角脈波形成過程.....	36
圖 2.24	場效電晶體電流分配器.....	36
圖 2.25	電流緩衝器.....	37
圖 2.26	D 門.....	38
圖 2.27	脈波位置調變高斯單輪脈波發射器之模擬結果.....	38
圖 3.1	新型高斯單輪脈波產生器.....	40
圖 3.2	電路輸入級的截止模式與飽和模式.....	41
圖 3.3	Overdamped、underdamped 和 critically damped 響應.....	44
圖 3.4	二階暫態電路的電壓波形.....	45
圖 3.5	電路中雙極接面電晶體射極所輸出的電壓.....	46
圖 3.6	新型超寬頻脈波產生器的模擬輸出波形.....	46
圖 3.7	超寬頻脈波產生器實作電路.....	47
圖 3.8	超寬頻脈波產生器輸出量測波形.....	47
圖 3.9	調整脈波產生器之直流電壓從 1.5V 到 5V 的輸出波形.....	48
圖 4.1	微帶線製作的脈波產生器.....	51
圖 4.2	超寬頻脈波位置調變發射器架構圖.....	52
圖 4.3	超寬頻脈波位置調變發射器(transistor level).....	54
圖 4.4	調變器輸出的兩種路徑波形.....	55
圖 4.5	NMOS 脈波產生器.....	56
圖 4.6	開關裝置與二階暫態電路.....	57
圖 4.7	二階暫態電路之節點電壓波形.....	57
圖 4.8	UMC 脈波產生器 (上圖)輸出波形 (下圖)輸出波形轉換的頻譜.....	59
圖 4.9	不同路徑造成不同位置之輸出波形.....	59
圖 4.10	NMOS 脈波產生器改良部分.....	60
圖 4.11	共源級放大器之高頻效應.....	60

圖 4.12	改良電路之後節點的電壓差異.....	61
圖 4.13	史丘茲脈波與多周波之頻譜比較.....	61
圖 4.14	TSMC 脈波產生器 (上圖)輸出波形 (下圖)輸出波形轉換的頻譜.....	62
圖 4.15	TT 模擬圖.....	64
圖 4.16	FF 模擬圖.....	64
圖 4.17	SS 模擬圖.....	65
圖 4.18	FS 模擬圖.....	65
圖 4.19	SF 模擬圖.....	66
圖 4.20	UMC 超寬頻脈波位置調變脈波產生器佈局平面圖.....	69
圖 4.21	TSMC 超寬頻脈波位置調變脈波產生器佈局平面圖.....	70
圖 5.1	超寬頻脈波位置調變發射器之 UMC 設計.....	72
圖 5.2	超寬頻脈波產生器之輸出量測波形.....	75
圖 5.3	脈波位置調變之輸出波形.....	78
圖 5.4	chip die.....	79



表 目 錄

表一 coner simulation 狀態比較.....	66
表二 與前人電路結果之比較表.....	67
表三 超寬頻脈波產生器規格表.....	68
表四 超寬頻脈波產生器量測與模擬之差異.....	78



第一章、導論

1.1 超寬頻技術現況以及發展

由於近幾年在無線通訊產業快速發展的趨勢下，短距離的通信需求量節節高升，而如何發展高速無線傳輸系統，卻成為目前渴望的目標。超寬頻無線電，一種新型短距離的無線通訊，以低功率的方式在一個寬頻頻譜上高速傳送資訊，正是適合目前短距離通訊的最佳選擇。美國聯邦通訊委員會(FCC)定義超寬頻技術為一種信號相對帶寬(即信號帶寬與中心頻率之比)大於 25%或絕對帶寬大於 500MHz 的無線傳輸技術[1][2]，並使用 3.1GHz 至 10.6GHz 的 7500MHz 特定的通信頻段[3]。此外為了讓超寬頻裝置與其他相同頻段系統能有良好的共存性，FCC 也對超寬頻系統限定發射功率(圖 1.1)，使得 UWB 在不妨害同頻段的通訊系統情況下，往預期的目標發展。

以下我們將一一介紹超寬頻技術的優點，進而了解超寬頻技術的特性，並以達到這些優點為準則，設計出符合要求的硬體裝置。

(1) 佔用頻寬大和傳輸速率高

UWB 系統使用上千兆赫茲的超寬頻帶，所以即使把發送信號功率譜密度控制得很低，也可以實現高達 100Mb/s~500Mb/s 的資訊速率，圖 1.2 即顯示出 UWB、WCDMA 與 GSM 窄頻系統在功率頻譜上的比較圖[4]，圖中可輕易發現，UWB 低功率特性既不

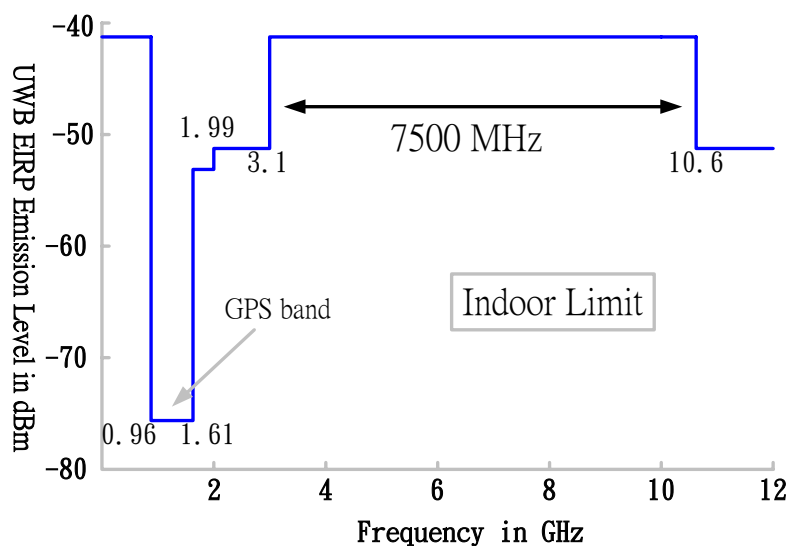
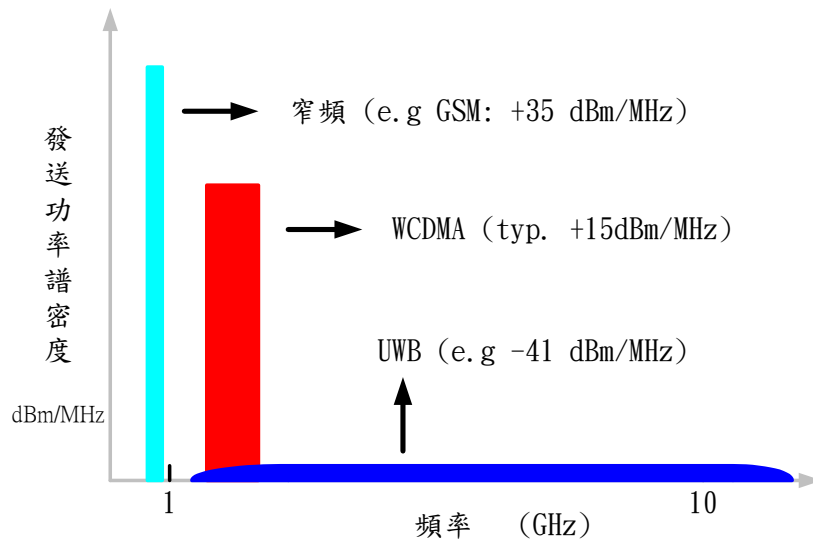


圖 1.1 美國聯邦通訊委員會超寬頻系統發送功率譜



頻寬比 (GSM:WCDMA:UWB) ~ 1:10:10000

圖 1.2 GSM、WCDMA 和 UWB 的功率譜密度比較

影響其他系統，又可高速傳輸。隨著傳播距離的增加，高頻信號強度衰減太快，因此使用超寬頻的系統很適合於進行短距離通信。

(2) 保密性強

UWB 的脈衝非常短，也非常弱，因此在極廣的頻段間傳輸時，非常難以被偵測，同時其收發器之間由事先確認的辨識方式進行轉換，接收端必須知道傳送端的脈衝序列(Pulse Sequence)，方能正確收到訊號，因此具備高度的安全性。在短距離應用中，UWB 發射機的發射功率通常可做到低於 1mW，使 UWB 系統與同頻段的現有窄帶通信系統保持良好共存性，還使得 UWB 信號隱蔽性好，不易被截獲，保密性佳。

(3) 抗多徑衰減

由於 UWB 採用持續時間極短的窄脈衝，其時間、空間分辨力都很強，因此系統的多徑解析度極高，窄脈衝具有穿透各種障礙物很強的能力[5][6]，例如牆壁和地板，因此 UWB 具有比其他短距離通信更為廣泛的應用。

(4) 無載波的基頻通信

傳統的 UWB 技術使用基頻傳輸，無需進行射頻調變和解調，由此帶來的好處是硬體的功耗小、成本低、靈活性高，適合於攜帶型的無線應用。

(5) 低成本的晶片的潛力

由結構上來看，UWB 晶片所需的成本應低於使用載波傳輸的無線通訊技術。而且 UWB 的射頻收發器架構很簡單，相較於其他的無線通訊系統，UWB 的晶片不需經過射頻/中周訊號(RF/IF)的轉換步驟，不需要本地振盪源(Local oscillator)、混波器(mixer)。除此之外，也可將射頻設計成不需要功率放大器，同時也可以使用 CMOS 製程，因此具備低成本的晶片結構。

超寬頻通訊最大特色在於發送信號時使用的窄脈波，並利用調變方式對此窄脈波進行資料調變，只要傳送的脈波區間越短，所能造就的傳輸資料率也就越高，如何產生短區間脈波，即是此研究所追求的方向。

在超寬頻系統中負責產生脈波的裝置稱為超寬頻脈波產生器，這裝置通常需要利用特殊的方法，達到輸出脈波擁有次奈秒的區間，當脈波區間越短，上面所提及的優點也就會越明顯。以往脈波產生器的設計中，不外乎是利用方波與反向方波合成三角波的方式來產生脈波，只要三角波有不對稱的情況或者帶有連波，大都需要脈波塑型電路來修飾與處理脈波波型，無形中造就了設計上的困難度。

整篇論文著重在於超寬頻脈波產生器的設計，在時域系統中，脈波產生器不但用於發射器的基頻脈波，更在接受器當中扮演匹配接收波形的重要角色。研究所設計之新型超寬頻脈波產生器產生的時域脈波，保有上述所提及的各項優點外，此外，也完全符合 FCC 規範。我們研究的第一步驟，即以低功率與高頻寬的硬體方面為目標，促成 UWB 完全實現於真實生活當中。

1.2 文章架構

第二章介紹各種 UWB 脈波產生器之架構與功能說明，在文中，將脈波產生器以製作方式來歸類，分別為微帶線(microstrip line)製作與積體電路製程類。

微帶線製作顧名思義為利用微帶線的特性加上特定的離散元件實作 UWB 脈波產生器，並產生區間極窄之超寬頻脈波，此類設計的優點在於實作方便，缺點為很多寄生效應不易控制；而積體電路製程類則偏向晶片下線，此類電路因為製程元件擁有高速度、體積小與寄生效應小，所以最符合 UWB 脈波產生器的設計取向。

第三章則提出一個創新的脈波產生器之電路架構，此電路以雙極接面電晶體(Bipolar junction transistor)與一些被動元件來實作，利用被動元件產生的二階暫態響應，形成超短脈波，並用微帶線來做各元件之間的阻抗匹配，使其輸出波形對稱、低漣波，並實作之，文中更以數學理論介紹超寬頻脈波的產生原理，最後是示波器量測結果與 ADS 模擬結果的比較，均是符合預期。

第四章 利用第三章所提出的電路架構並加上脈波位置調變器，把整個電路下線成 TSMC 0.18 製程的晶片，利用 TSMC 高速晶片的特性，達到輸出脈波超短區間的結果，文中將敘述脈波位置調變器的操作方法，與結合脈波產生器之後所輸出的結果，並且和其他電路互相做比較。模擬結果與規格表均附錄其中。

第二章 超寬頻脈波產生器的介紹

2.1.1 使用步階恢復二極體的共平面微微秒脈波產生器 (Uniplanar picosecond pulse generator using step-recovery diode)

第二章第一節介紹由德州農工大學 J.S Lee 和 C. Nguyen 所提出的脈波產生器[7]，此類型的脈波產生器通常使用步階恢復二極體(step-recovery diode 縮 SRD)[8]與延遲線實現，並由共平面之波導管組裝(coplanar waveguide)，所有的零件都焊在基板(substrate)的同一面，使得電路實作簡單、簡潔。輸入端為 10MHz 方波，輸出端可根據短路傳輸線(short-circuit transmission line)之長度得到不同的脈波區間。

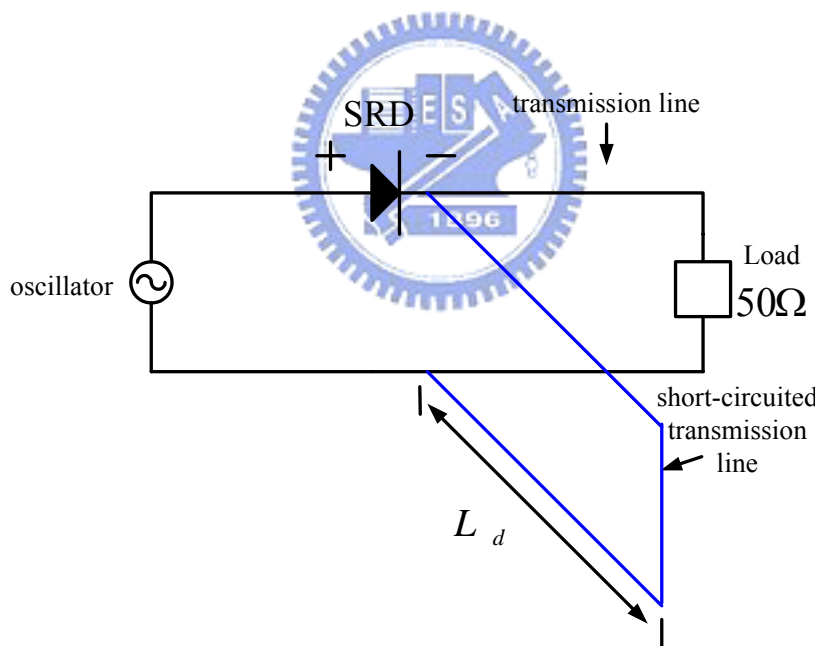


圖 2.1 步階恢復二極體脈波產生器

圖 2.1 是脈波產生器的電路圖，由步階恢復二極體與傳輸線組成。方波經過 50Ω 傳輸線，接著驅動步階恢復二極體，並且在二極體之陰極產生步階函數波形(step function)，在震盪器的正半週時間二極體為開啟狀態，此時方波的能量將儲存在二極體之中，直到負半週時，二極體才將能量釋放出來，所以在方波切換之時，二極體的輸出即會產生一類似放電狀態的步階函數波形，此為步階恢復二極體的特性，它在這類電路

最大的功能在於提升震盪器方波的上升時間。

在二極體的陰極端所產生之步階函數分成兩路行進，一路是沿著主要傳輸線(往負載端)，另一路則沿著短路傳輸線(往接地端)。在接地端的步階波形因接地關係而將反射回到主要傳輸線上面，當反射回來的步階波形與原來沿著主要傳輸線上的步階波形相結合時，則產生一個區間極短脈波，波形的行進方向與超短區間脈波的形成圖解於圖 2.2，波形一代表由短路傳輸線反射回來的步階波形，波形二代表沿著主要傳輸線往輸出端方向的步階波形。

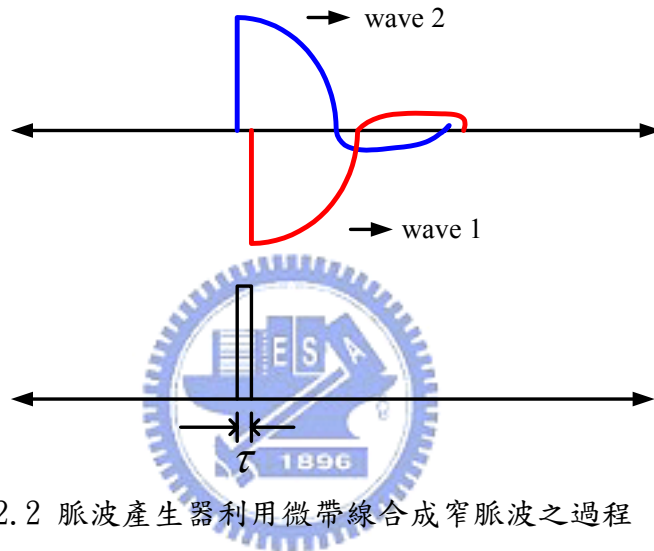
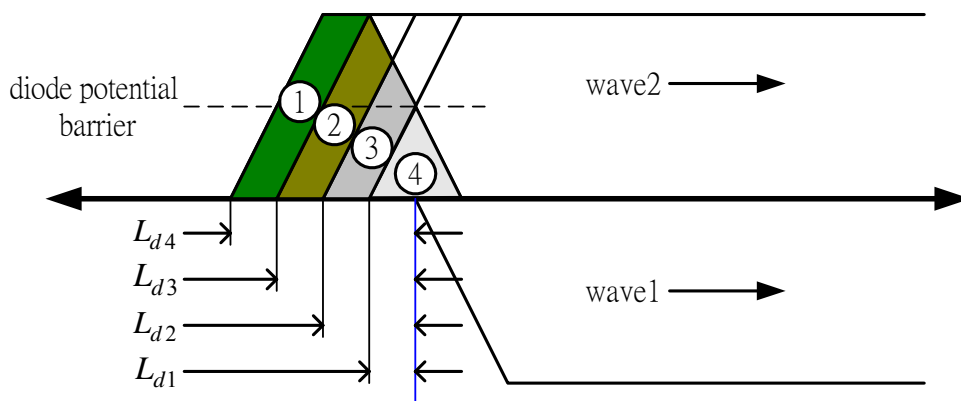


圖 2.2 脈波產生器利用微帶線合成窄脈波之過程

此短路傳輸線的存在就像一反向延遲線，所以脈波的區間可由下列公式給定。(2.1)

式的 u_p 代表沿著短路傳輸線的相位速度。

$$\tau = \frac{2L_d}{u_p} \quad (2.1)$$



- 16 -
 $L_{d1} > L_{d2} > L_{d3} > L_{d4}$

圖 2.3 脈波產生器之不同短路傳輸線所造成的效應

圖 2.3 顯示不同的短路傳輸線長度，在步階恢復二極體輸出端將造成不同的區間和振幅，編號 1~4 分別代表不同短路傳輸線長度 $L_{d1} \sim L_{d4}$ ，所產生的結果， L 愈長，波一和波二所延遲的時間愈長。圖中也顯示，當 L 太短時，將導致輸出波形振幅不夠，因此 L 所能選擇的最短長度是要根據步階二極體輸出步階波形之上升時間而決定，而在陰極產生波形的上升時間則要根據步階恢復二極體的特性，所以不同的步階恢復二極體，所能使用的最短 L 長度也不同。

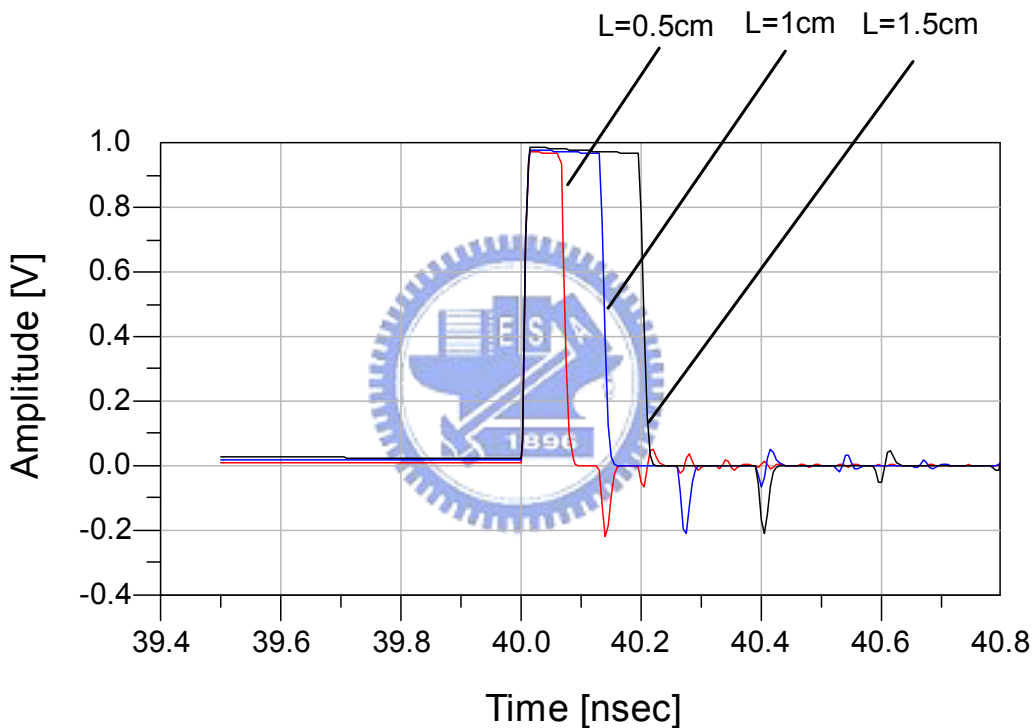


圖 2.4 當脈波產生器之短路傳輸線為 0.5、1 與 1.5 公分所產生的輸出波形

圖 2.4 示意出當使用相同條件而只改變短路傳輸線長度所模擬得到的輸出波形，圖中主振幅之後尾隨的漣波(ripple or ringing)產生主要原因為當兩個步階波形結合時，所造成的餘波，下兩篇電路，將利用一些特別的技術消除這些漣波。此類電路雖容易製作，但卻因為步階恢復二極體的特性，使得輸出的脈波類似窄方波，不夠平滑，若要把此類波形微分或者做特殊調整，都將造成輸出波形不對稱的情況出現。

2.1.2 使用金屬半導體場效電晶體塑型脈波電路來減少失真並改善脈波重複率的低價超寬頻超短脈波發射器 (Novel Low-Cost Ultra-Wideband, Ultra-Short-Pulse Transmitter with MESFET Impulse-Shaping Circuitry for Reduced Distortion and Improved Pulse Repetition Rate)

此電路是 2.1.1 章節的延續架構，於 2001 年 5 月提出。因為 2.1.1 章節輸出波形在主脈福之後尾隨很多漣波(ripple or ringing)，這個電路將改善這個缺點，讓輸出波型無漣波雜訊。[9]

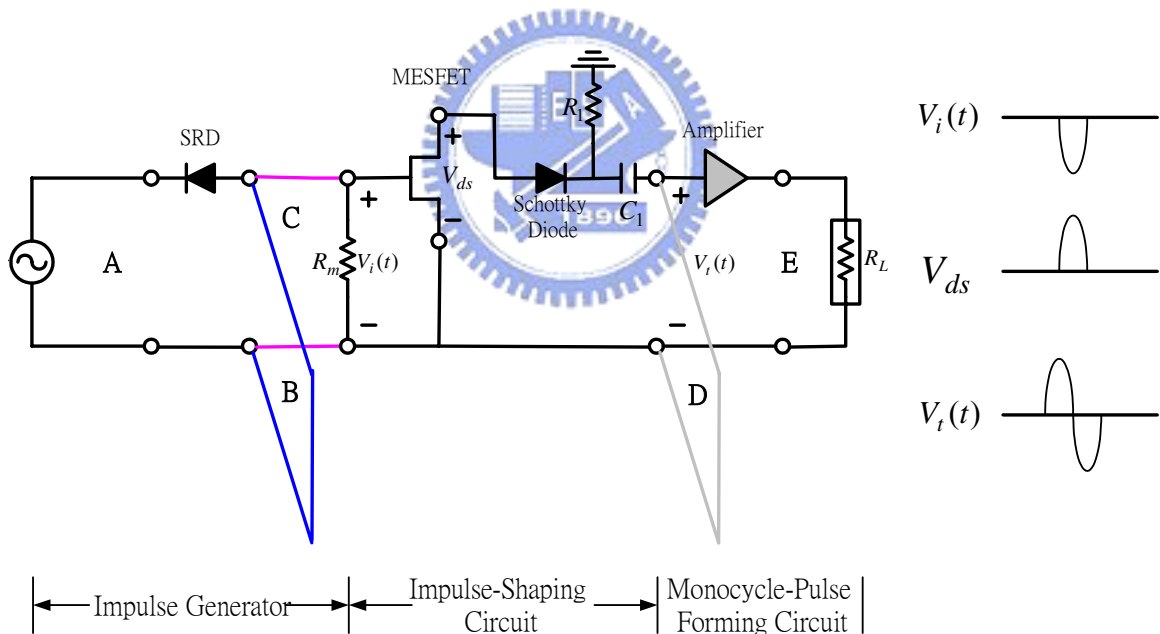


圖 2.5 金屬場效電晶體脈波產生器

圖 2.5 顯示出此電路的所有元件，包含步階恢復二極體、金屬半導體場效電晶體、被動元件以及傳輸線。電路的第一部分為脈衝產生器(Impulse generator)，即是 2.1.1 章節介紹之電路的架構，不同之處只在於步階恢復二極體的極性相反；第二部份為脈波塑

型電路(Impulse-shaping circuit)，這部份的功能是讓脈衝產生器輸出的脈波能夠有效的降低漣波，並對阻抗不匹配的問題作隔離；最後的電路部份為放大訊號功能。

步階恢復二極體由外接的方波震盪器驅動而產生步階波形，然後步階波形分成兩個相等的步階波形傳導入傳輸線 B 和 C，在傳輸線 B 的步階波形則因接地而 180 度反相沿原路回去，進而結合在傳輸線 C 的步階波形，所以在脈衝產生器的輸出將得到一個負的脈衝波形。為了防止金屬半導體場效電晶體的閘極與內部傳導通道之間變成電晶體的電流傳導區而造成了電晶體本身損壞與電晶體閘極不再需要外接負偏壓的原因，所以把步階二極體的連接方式相反，另外也必須考慮電晶體的汲源壓降不能超過雪崩效應所額定的電壓。

第二部份的電路包含金屬半導體場效電晶體、蕭特基二極體(Schottky diode)、電容與電阻。金屬場效電晶體擁有三種功用，第一、在汲極端得到放大並且反相的脈衝波形，第二、把電壓源轉化成電流源，進而減低脈衝波形的失真，第三、在兩節點之間提供隔離絕緣的效果，讓阻抗匹配的問題變的容易。在汲極產生的脈衝電流打開了蕭特基二極體並經過 C_1R_1 高通濾波器，此濾波器只允許主要的高頻波形進入到電路下一部份，圖中的 R_m 是為了做寬頻匹配而附加上去。

最後一部分電路只包含短路傳輸線 D、主要傳輸線 E 和放大器，此部分主要操作理念為將一個類似高斯脈衝函數的波形，經由短路傳輸線 D 與主要傳輸線 E 來造成兩個脈衝波形相結合，成為一單輪脈波(monocycle pulse 即為高斯脈波的第一次微分)，與傳輸線 B、C 的功能一樣。最後再使用放大器，將訊號放大，此放大器跟金屬半導體場效電晶體一樣，都擁有當作隔離器(isolator)的效果。

2.1.3 帶有極低漣波的超寬頻超短區間單輪脈波產生器 (A new Ultra-Wideband, Ultra-Short Monocycle Pulse Generator With Reduced Ringing)

這篇也是 2.1.1 章的延續電路，發表於 2002 年 6 月。此電路的特色在於直接使

用微分器將高斯脈波微分成單輪脈波[10]，利用整流方式與切換二極體壓制漣波。輸出的單輪脈波區間為 300ps，-17dB 大小的漣波，極佳的對稱性。另外在模擬與實作結果也相當一致。

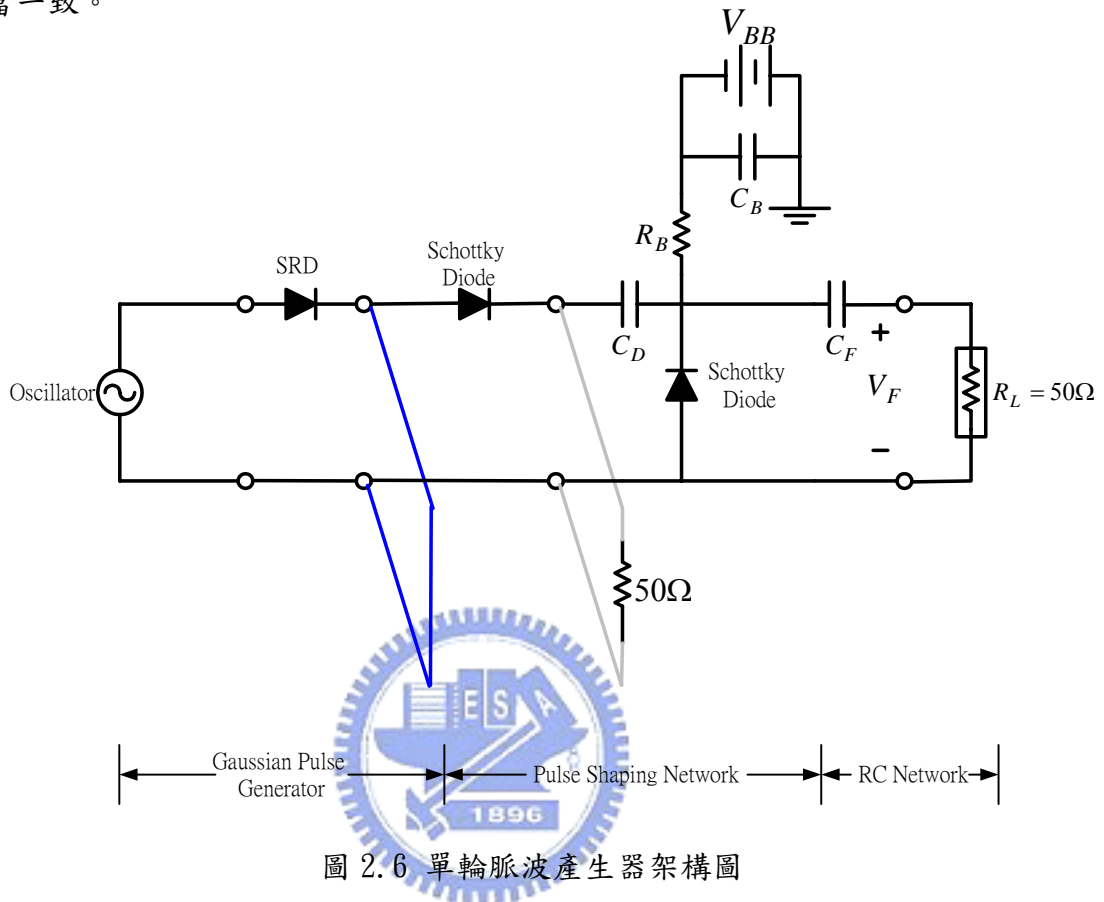


圖 2.6 單輪脈波產生器架構圖

如圖 2.6，電路分成三部份：高斯脈波產生器、脈波塑形電路與 RC 微分器。利用傳輸線與短路傳輸線的特性在高斯脈波產生器的輸出得到一區間極短的高斯脈波；電路的第二部份是由串聯蕭特基二極體、並聯傳輸線、電容與並聯的偏壓蕭特基二極體組成，在高斯脈波產生器與 RC 微分器之間此脈波塑型電路提供了寬頻的阻抗匹配，並且防止高斯脈波有太大的尾隨漣波與有效的修飾脈波的波形，圖 2.7 是使用 ADS 軟體模擬在 RC 微分器輸入端的電壓波形，在沒有外加脈波塑型電路的情況下，所得到的紅色波形，存在非常大的漣波，最主要的原因為高斯脈波產生器與 RC 微分器之間阻抗不匹配；當加上 50Ω 並聯傳輸線(shunt stub)與串聯上蕭特基二極體之後，因為低於二極體的臨界電壓，無法通過二極體，所以在二極體的陰極與陽極電壓差會剛好等於此臨界電壓，換句話說，低於臨界電壓的漣波，將會完全被二極體給濾掉，此蕭特基二極體的所扮演的角色，就像是半波整流器一樣，只允許高於臨界電壓的信號通過；波形三顯示出使用了

脈波塑型電路所得到極低漣波的高斯波形，在脈波塑型電路中並聯的蕭特基二極體功能類似一個快速切換的開關，目的是讓振幅大於直流偏壓(V_{BB})的信號通過，此 V_{BB} 當然也會縮減高斯脈波的主要振幅。

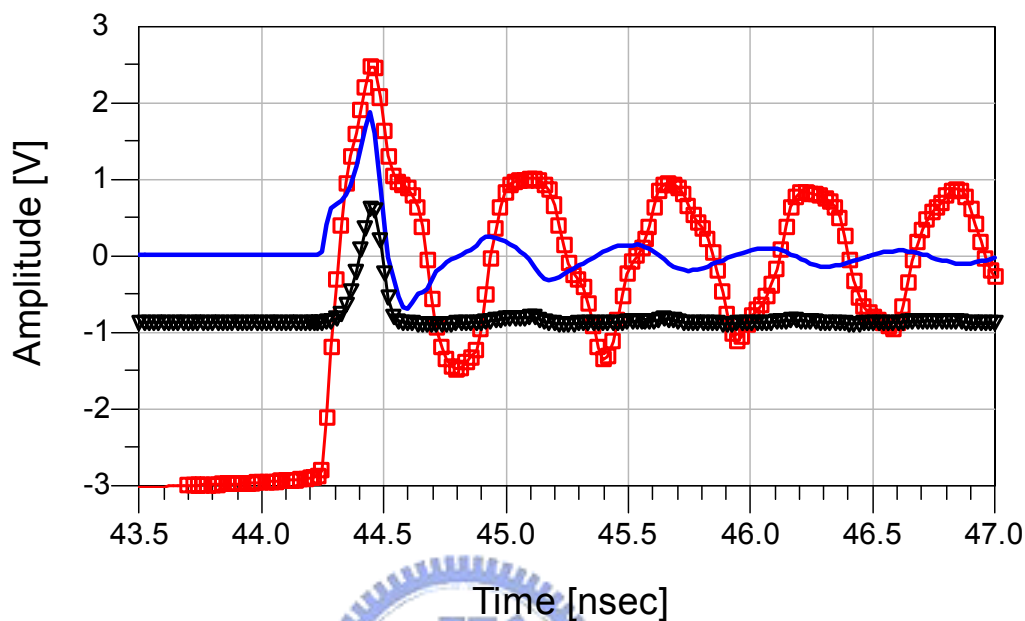


圖 2.7 單輪脈波產生器之有無加上脈波塑型電路的各種情況：

1. 波形一. 無脈波塑形電路之情況(紅色方形線)
2. 波形二. 加上 50Ω shunt stub 和串連蕭特基二極體之情況(藍色直線)
3. 波形三. 加上脈波塑型網路之情況(黑色三角線)

圖 2.8 顯示出電路最後的模擬結果，圖上的漣波可調整直流電壓 V_{BB} 而達到最佳化，需要注意的地方是：在主脈波之後還帶有較低的漣波，主要原因為蕭特基二極體在切換之時，寄生效應帶來的影響。

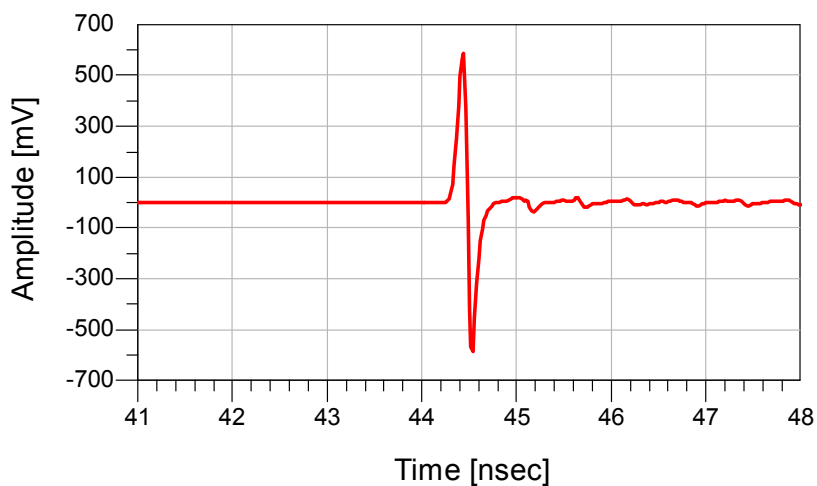


圖 2.8 脈波產生器模擬的最後結果

Chapter 2.2.1 史丘茲單輪脈波產生器的設計 (Design of COMS Scholtz' s monocycle pulse generator)

此電路使用 TSMC 0.18um 的技術來模擬並用數學相互驗證[11]。史丘茲單輪脈波即是高斯脈波之二次微分，史丘茲單輪脈波對超寬頻技術來說比高斯脈波和高斯脈波一次微分有更多優點，最主要在於低直流成分和趨近 FCC 規定的功率頻譜限制。此電路使用了 hyperbolic tangent 當作輸入，並利用四分之一平方器(Quadrant squarer circuit)獲得高斯脈波，在輸出級的兩次微分器把高斯脈波轉變成史丘茲單輪脈波。

在設計脈波產生器之時，不同的波形將會造成不同的功率頻譜密度，有些滿足 FCC 規定，有些則否[12]，此電路是由近似高斯脈波函數所推演而來，因為在時域設計的波形很難直接去推敲是否符合 FCC 的規則，但是從數學公式設計而成的時域波形可輕而易舉的符合 FCC 之頻譜規定[13]。UWB 系統最常用的傳送脈波為高斯脈波，理由是它擁有很寬頻的特性，但它卻因為包含直流成分而不符合 FCC 的頻譜條例；高斯脈波的一次微分稱為高斯單輪脈波(Gaussian monocycle pulse)，脈波的外型類似弦波形狀，另外，高斯脈波的二次微分稱為史丘茲單輪脈波(scholtz's monocycle pulse)，高斯脈波的一次以上微分波形中都具有對稱或反對稱的特性，所以不包含直流成分，在頻域的觀點中，當微分的次數越多，中心頻率就會越往高頻移動，此效應正是 FCC 條例所渴求的，在 FCC 對 UWB 設限的功率頻譜中，1.61GHz 是 GPS 頻段，必須以不干擾到 GPS 的系統為準則，即 UWB 系統在 1.61GHz 時，要把功率壓到 75dBm 以下(圖 1.1)。

電路用近似高斯脈波函數創造高斯脈波產生器，再利用兩次微分器使得高斯脈波轉變成史丘茲單輪脈波。高斯函數由下面的標準式子代表：

$$y(t) = \frac{1}{\sigma\sqrt{2\pi}} e^{-\frac{(t-u)^2}{2\sigma^2}} \quad (2.2)$$

μ 代表平均數， σ 代表標準差，最自然的方法為使用雙極接面電晶體(bipolar junction transistor)近似，因為雙極接面電晶體在順向主動偏壓的時候，集極電流公式就是輸入電壓(V_{BE})自然指數的函數，這裡提供一個直接方法，利用雙曲線函數(hyperbolic function)近似高斯函數。

原則上，高斯脈波相似於雙區線正切函數(hyperbolic secant function)的平方，步驟如下：

高斯函數經過泰勒展開式：

$$y_1(x) = e^{-x^2} \longrightarrow 1 - x^2 + \frac{x^4}{2!} - \frac{x^6}{3!} + \dots \quad (2.3)$$

雙區線正切函數的平方也用泰勒展開式

$$\operatorname{sech} x = 1 - \frac{x^2}{2} + \frac{5}{24}x^4 - \frac{61}{720}x^6 + \dots \quad (2.4)$$

$$\begin{aligned} y_2(x) &= \operatorname{sech}^2 x = (\operatorname{sech} x)^2 \\ &= \left(1 - \frac{x^2}{2} + \frac{5}{24}x^4 - \frac{61}{720}x^6 + \dots\right) \left(1 - \frac{x^2}{2} + \frac{5}{24}x^4 - \frac{61}{720}x^6 + \dots\right) \\ &= 1 - x^2 + \frac{16}{24}x^4 - \frac{152}{720}x^6 + \dots \end{aligned} \quad (2.5)$$

由 $y_1(x)$ 和 $y_2(x)$ 可知，此兩式有相當程度的近似，唯一的差別只在於 X 次方係數的不同。

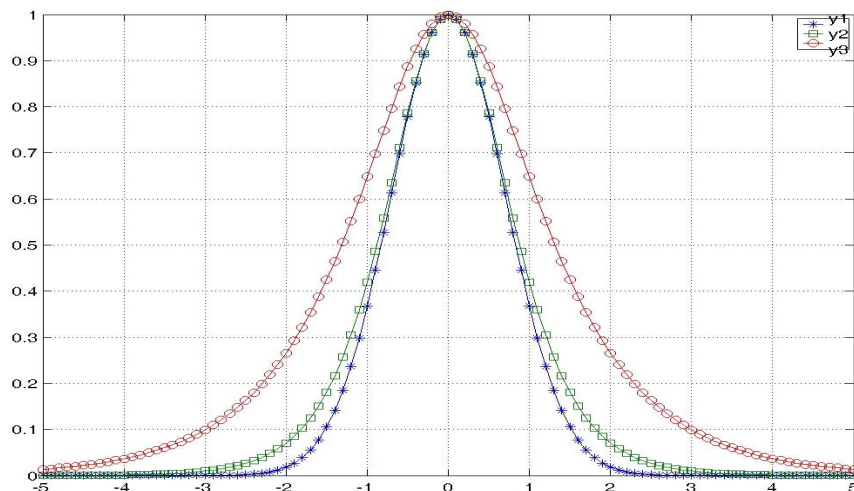


圖 2.9 高斯函數 $y_1(x)$ 、 $\text{sech}^2(x)$ 函數 $y_2(x)$ 和 $\text{sech}(x)$ 函數 $y_3(x)$ 的比較

圖 2.9 顯示出 $y_1(x)$ 、 $y_2(x)$ 和 $\text{sech}(x)$ 的波型，由圖可知 $y_1(x)$ 與 $y_2(x)$ 非常相似。下一步，利用 $\text{sech}^2(x) + \tanh^2(x) = 1$ 的關係，串聯起 $\tanh(x)$ 與高斯函數之間的連接。

四分之一平方器 (Quadrant squarer)

作者希望用最少的電路元件在 CMOS 製程上組成脈波產生器，下圖 2.10 為四分之一平方器 [14]，下面將一步一步介紹此電路之架構與操作方式。

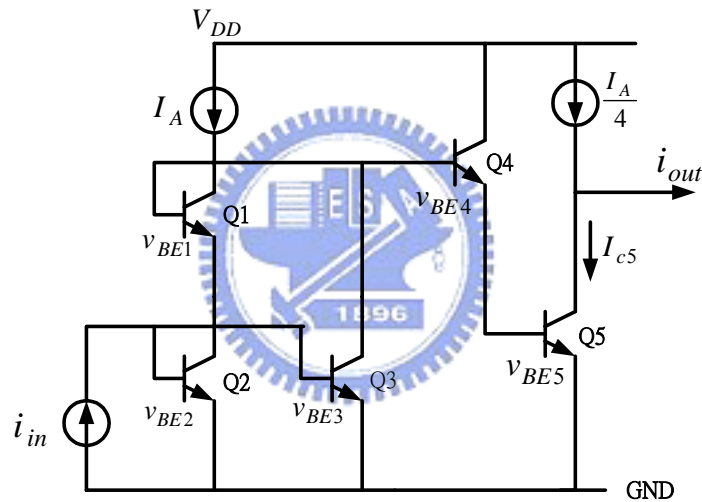


圖 2.10 四分之一平方器

1. Q1-Q2-Q3 迴圈

在 Q1-Q2-Q3 電路迴圈中，忽略 Q4 基極電流，Q2 和 Q3 完全相同，可導出下列關係式：

$$\begin{aligned}
 I_A &= I_{c1} + I_{c3} \\
 i_{in} + I_{c1} &= I_{c2} \\
 I_{c2} &= I_{c3}
 \end{aligned}
 \quad \longrightarrow \quad
 \begin{aligned}
 i_{c1} &= \frac{I_A - i_{in}}{2} \\
 i_{c2} &= \frac{I_A + i_{in}}{2}
 \end{aligned}
 \quad (2.6)$$

2. Q1-Q2-Q4-Q5 迴圈，把克西荷夫電壓定律(KVL)用於此迴圈可得：

$$V_{BE2} + V_{BE1} = V_{BE4} + V_{BE5}$$

再利用雙極接面電晶體電流公式和上面所求之 I_{c1} 、 I_{c2} 分別帶入

$$I_c = I_s e^{\frac{V_{BE}}{V_T}}$$

$$V_T \ln \frac{I_{c2}}{I_s} + V_T \ln \frac{I_{c1}}{I_s} = V_T \ln \frac{I_{c4}}{I_s} + V_T \ln \frac{I_{c5}}{I_s} \quad (2.7)$$

$$I_{c4} = I_A$$

可得下式

$$I_{c5} = \frac{I_{c1} \times I_{c2}}{I_A} \quad (2.8)$$

有了 I_{c5} 之後，即可由下列程序求出 i_{out}

$$i_{out} = \frac{I_A}{4} - I_{c5} = \frac{I_{c1} \cdot I_{c2}}{I_A}$$

$$= \frac{I_A}{4} - \frac{1}{I_A} \left(\frac{I_A - i_{in}}{2} \cdot \frac{I_A + i_{in}}{2} \right)$$

$$= \frac{i_{in}^2}{4I_A} \quad (2.9)$$

最後得到電路輸入與輸出的電流關係，其中 I_A 是可控制的電流源，把函數 $\tanh x$ 作為輸入電流，即可求出輸出電流有 $\text{sech}^2 x$ 的成分，如下所示， a 代表常數。

$$\begin{aligned} \text{輸出電流} &= a(\text{輸入電流})^2 \\ &= a(\tanh^2 x) \end{aligned}$$

再利用 $\tanh^2 x + \text{sech}^2 x = 1$

$$\text{可得輸出電流為 } a(1 - \text{sech}^2 x) = a + a \times \text{sech}^2 x \quad (\text{此式子近似高斯函數}) \quad (2.10)$$

輸出級

在輸出級，利用被動元件來達到 2 次微分之效果，圖 2.11 顯示出史丘茲脈波產生器電路圖的全部架構，其中電感 L 代替原來電流源 I_A ，然後在輸出部分加上 CR 微分器。在 Q5 集極產生的電流，被串接的電感轉換成電壓，在轉換的過程中，電流被微分一次再乘以電感感值而得到電壓。最後經過 CR 微分器，當高斯脈波被微分兩次之後，即得到史丘茲單輪脈波。圖 2.12 顯示出電路中 Q4 基極、Q5 集極與輸出波形。

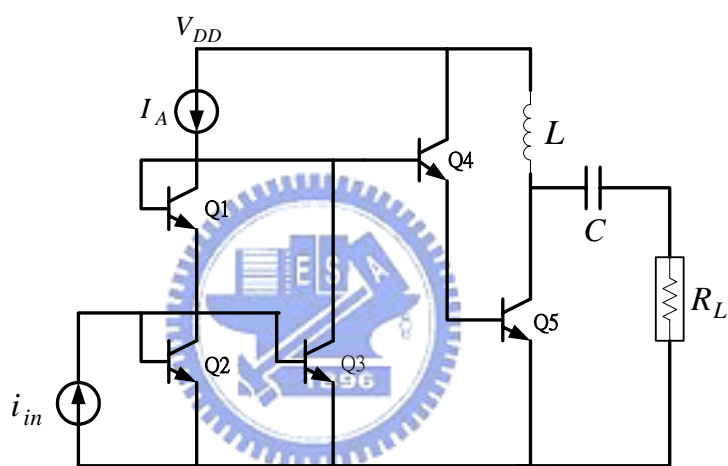


圖 2.11 四分之一平方脈波產生器

模擬結果

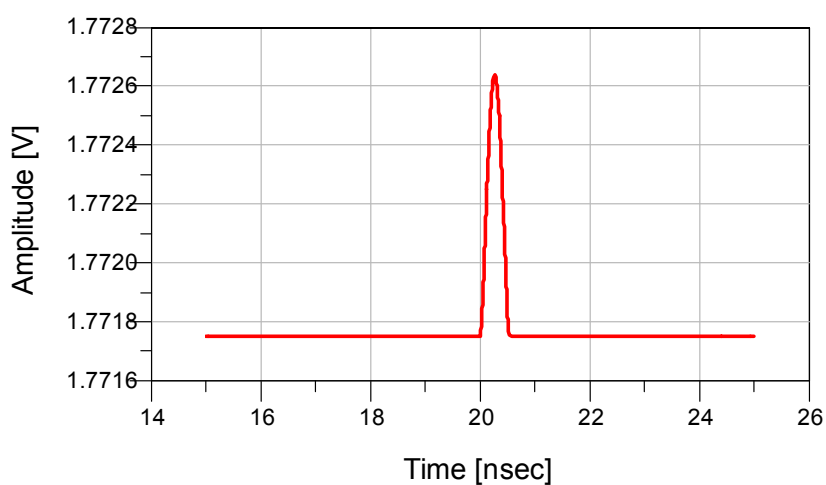


圖 2.12(a) Q4 基極電壓波形

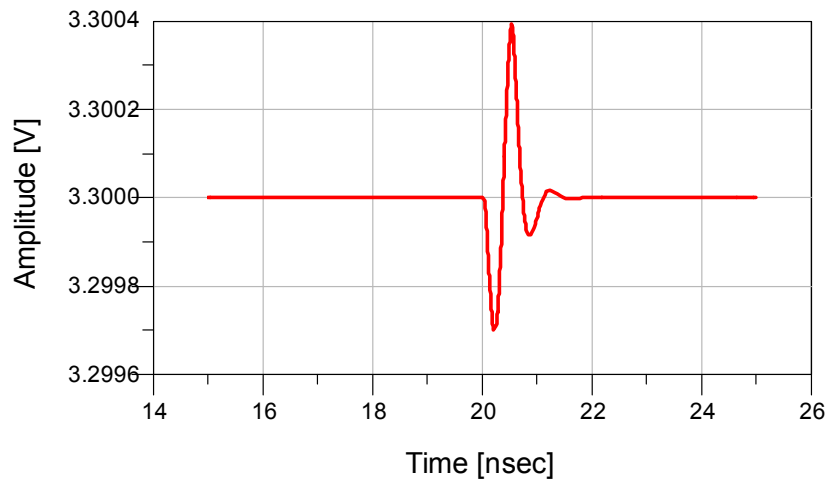


圖 2.12(b) Q5 集極電壓波形

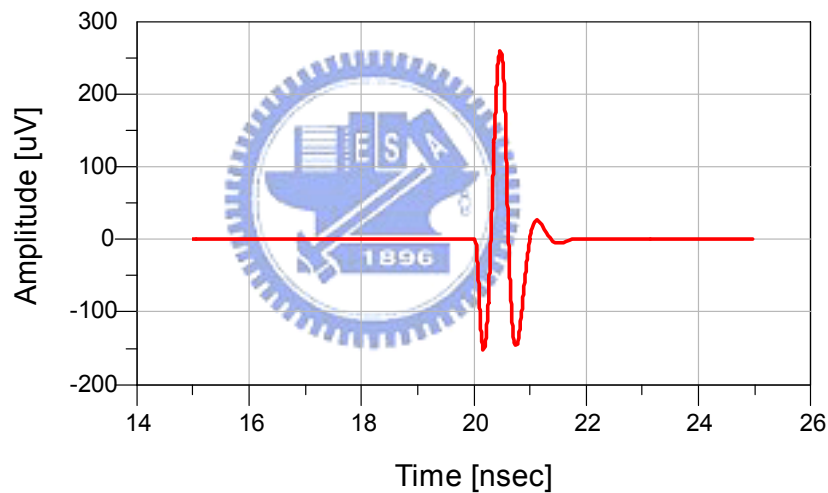


圖 2.12(c) 脈波產生器輸出波形

2.2.2 應用於超寬頻系統的全數位低功率互補式場效電晶體脈波產生器 (all-digital low-power CMOS pulse generator for UWB system)

脈衝是 UWB 系統傳送資料的媒介之一，雖然在傳統的脈波無線電中，高斯脈波的一次微分與二次微分波形經常被使用，但是這些波形都必須經過濾波器之後才能滿足 FCC 規例。若不接濾波器，則需進行微分動作，在微分器設計中，類比微分器容易損耗掉主波形之振幅能量，只要微分的次數一多，波形振幅將不符需求，除此之外，在 COMS

中，電流源在每個時間產生的脈衝，會增加功率消耗。為了解決這個問題，必須設計出適合出 FCC 規例的波形，在此將設計一很有效率的數位式高斯脈波五次微分波形[15]，此種波形之後不需要連接任何的濾波器或元件，因為波形本身早已符合。

高斯脈波的五次微分波形列式如下：

$$GM_5(t) = A\left(-\frac{t^5}{\sqrt{2\pi}\sigma^{11}} + \frac{10t^3}{\sqrt{2\pi}\sigma^7} - \frac{15t}{\sqrt{2\pi}\sigma^7}\right)\exp\left(-\frac{t^2}{2\sigma^2}\right) \quad (2.11)$$

上式的 A 代表一常數，此數值大小跟 FCC 的限制有關係[16]，在方程式中， σ 必須等於 51ps 才會滿足 FCC 的限制。要得到上式，一定要對高斯脈波微分五次，但是這微分的程序在電路當中相當複雜，更會損耗很多功率，以下將提出數位式之五次微分脈波產生器，顯示於圖 2.13。

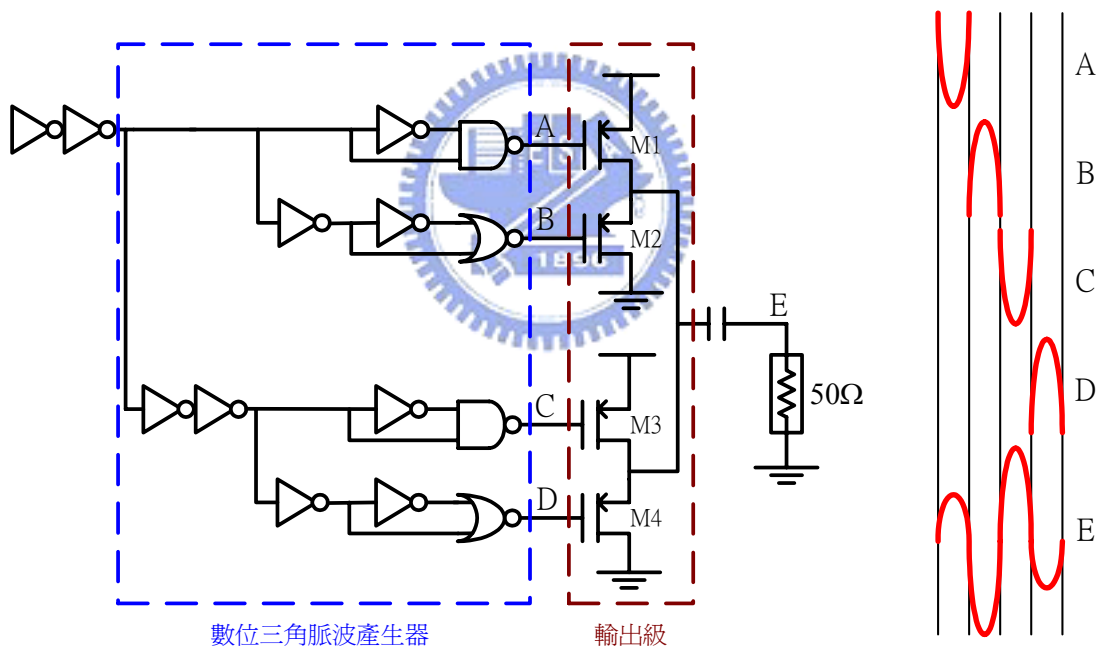


圖 2.13 數位式五次微分脈波產生器

圖中把電路分成兩部份，一部分是數位三角脈波產生器，另一部分則為驅動 50Ω 的輸出級。三角脈波的產生原理為利用方波與反相延遲的方波作為 NAND 或 NOR 之輸入端，進而得到三角波[17]。以 A 節點電路為例，如圖 2.14，當方波經過反相器之後，必定反相，之後再與原來的方波做 NAND 操作，因為每個實際方波的上升時間與下降時間(rise time and fall time)並不趨近於零，利用這個特性於數位邏輯閘，即可得到三角

波。另外在 B 電路上，使用的是 NOR 閘，和 A 電路所造成的差異在於 A 是產生負的三角波而 B 是正的三角脈波。A、B、C 和 D 的三角波的變動與延遲顯示於圖 2.13，各鄰近電路之間相差 100ps 之時間延遲，原因每個輸出節點所串接的反相器數目不同而決定。

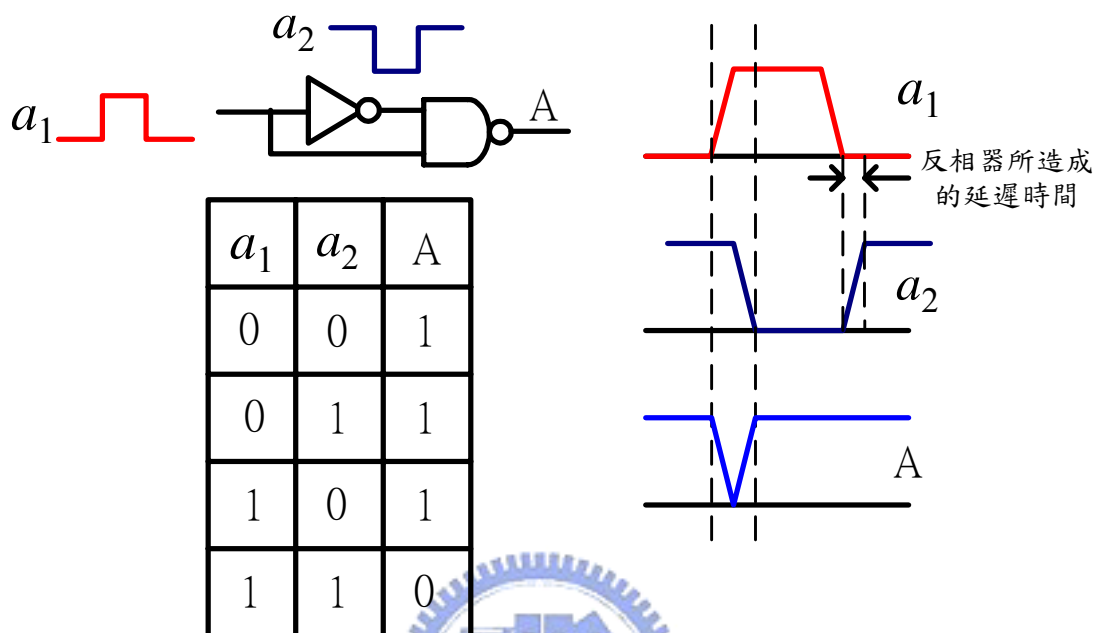


圖 2.14 三角脈波產生原理

輸出級的功用在正確地結合 4 種不同之延遲波形來形成 5 次微分波形，當各個三角波之間不能完美結合時，可以適度調整反相器中電晶體的長寬尺寸，使其五次微分波形完美連接。至於五次微分波形的振幅比例，可經由電晶體 M1~M4 調整所需的振幅高度，在輸出級中，電路 A 和 C 所造成的負三角波是由 M1 和 M3(PMOS)操作，電路 B 和 D 則是由 M2 和 M4(NMOS)作動連結。

模擬結果

整個電路使用標準的 0.18um CMOS 技術而設計，下圖 2.15 顯示出 ADS 所模擬的 A、B、C 與 D 節點之時域波形，輸出的信號寬度為 350ps 和 85mV 的振幅，輸出的電壓波形近似於標準的高斯脈波 5 次微分，並且功率頻譜符合 FCC 制定的規例，在模擬的過程中，脈波重複率(pulse repetition rate)為 500MHz 的情況下所消耗的最大的功率為 15.4mW，而在脈波重複率為 1MHz 的情況下比 500MHz 少了 675uW 的功率。(平均功率的消耗與脈波重複率成正比)。

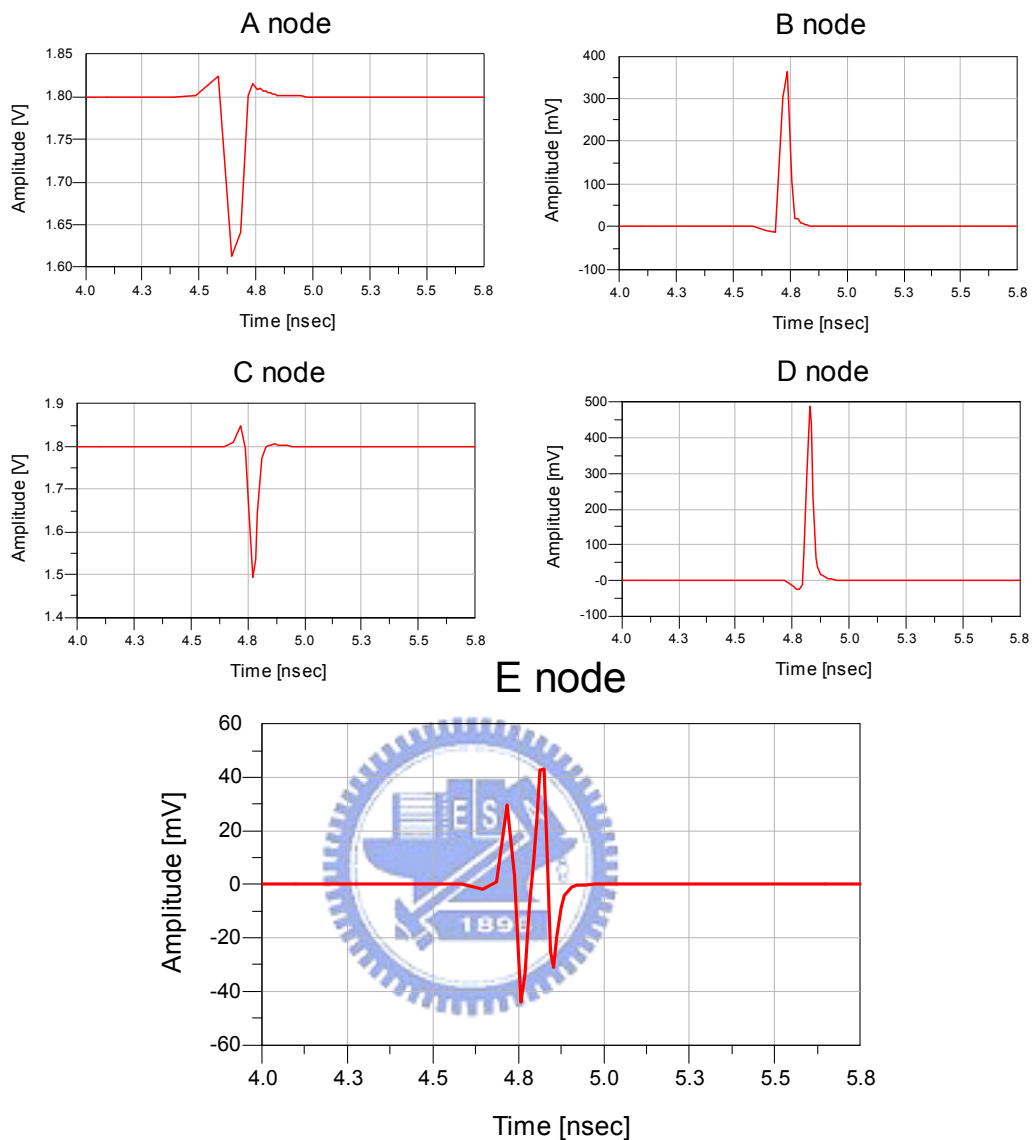


圖 2.15 數位式五次微分脈波產生器各節點波型與輸出波形

chapter 2.2.3

應用於超寬頻通訊的脈波位置調變高斯單輪發射器(A PPM Gaussian Monocycle Transmitter for Ultra-Wideband Communications)

用於超寬頻脈衝無線電系統且具有脈波位置調變的脈波產生器[18]，此脈波產生器置於可程式化的脈波位置調變器之後，脈波產生器是由擁有差動對(differential pairs)的複數第一階系統(complex positive feedback)串接而成。整個電路使用 IBM 0.18um Bi-CMOS 積體電路技術，模擬結果預期電路將會有正確的操作。

發射器架構

在發射器中兩種可能的設置呈現如下

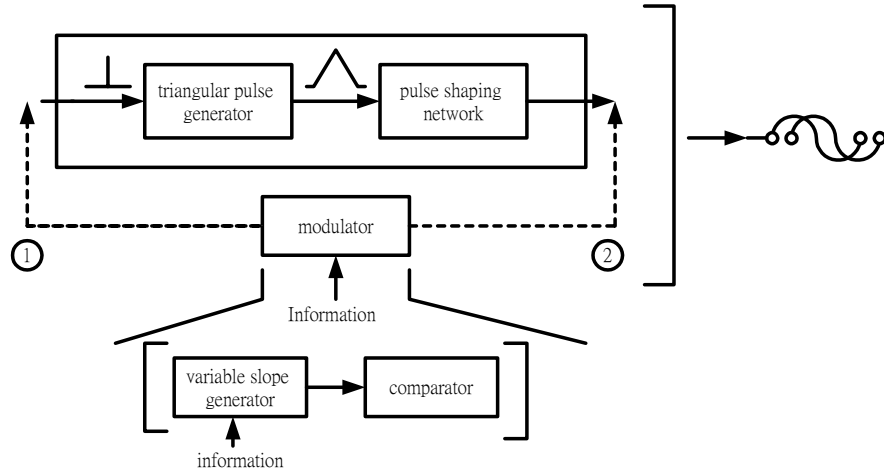


圖 2.16 1. 調變器置於脈波產生器之前

2. 調變器置於脈波產生器之後

圖中顯示出調變器可以置於脈波產生器之前也可以置於之後，因為脈波位置調變器利用延遲的原理造成輸出波形有不同之延遲時間。所以置前置後對於整個發射器而言，都可達到要求的目標，唯一差別在於方法一較好設計，只需用延遲的數位電路即可完成，但是方法二卻需用到類比式之延遲電路，此類電路通常比較複雜，也較難設計，因此總結優缺點，把調變器置於脈波產生器之前。

電路描述

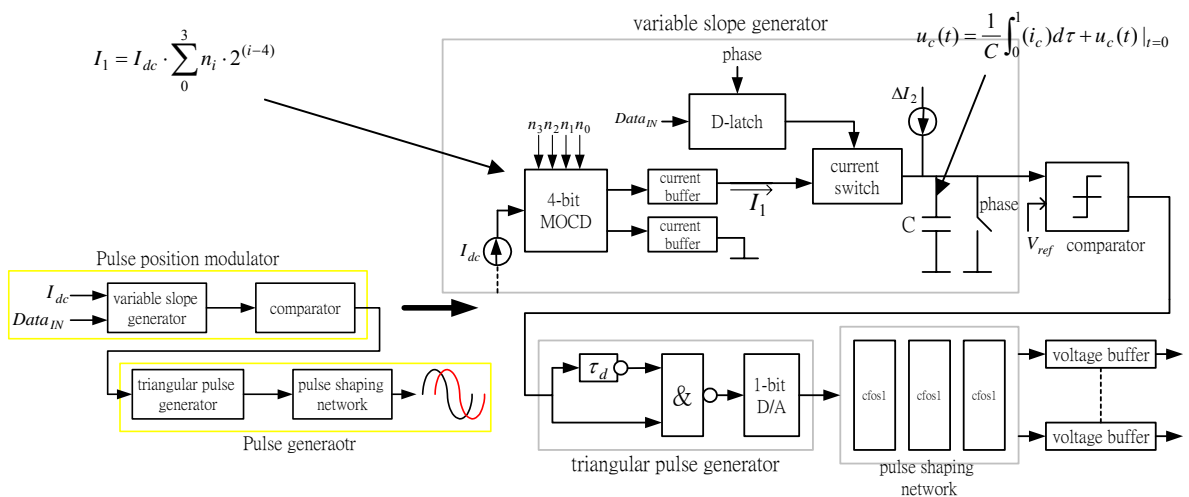


圖 2.17 脈波位置調變高斯單輪脈波發射器

圖 2.17 顯示出整個發射器的架構，在圖中，三角波產生器被用來近似一脈衝函數，而產生高斯脈波，接著連接由主動複數第一階系統(active complex first-order systems)串接而成的脈波塑型電路(pulse shaping network)。為了獲得脈波位置調變的機制，利用輸入之不同電流量造成電容不同的充電斜率[19][20]，當不同的充電斜率經過比較器之時，即可造成不同時間延遲(圖 2.18)，如果輸入的資訊可以簡易的控制此電流量之大小，將可獲得脈波位置調變功能。

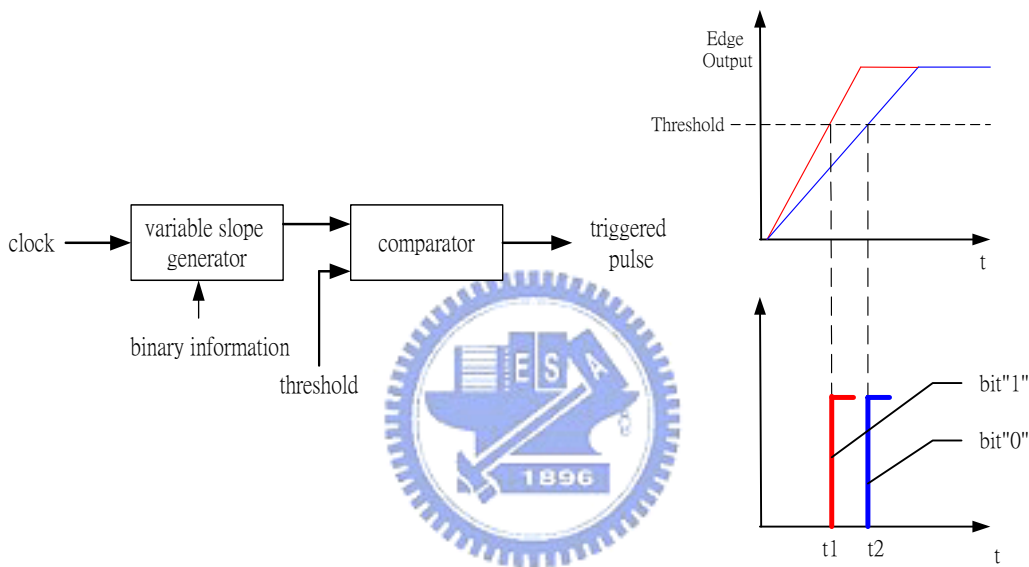


圖 2.18 形成脈波位置調變的過程

脈波位置調變器由一個 4 位元的場效電晶體電流分配器(MOSFET only current divider 縮:MOCD)當作輸入，此分配器可以根據輸入的編碼 $\{n_0 \dots n_3\}$ 控制輸出直流電流之大小(圖 2.16)，電流值於編碼之間的關係列式如下

$$I_1 = I_{dc} \cdot \sum_0^3 n_i \cdot 2^{(i-4)} \quad (2.12)$$

此編碼所得的電流值經過電流緩衝器之後將流入圖 2.19 中的 A，圖中的 B 代表即將輸入的資料流(data input)。當 B 輸入為高位準時(high)，電晶體 M3 關閉，造成 M1 汲極電流成分只有 MOCD 所產生的直流電流，且 M1 和 M2 是電流鏡(current mirror)，所以 M1 汲極電流等於 M2 的汲極電流，此電流將結合 M4、M5 電流鏡產生的 ΔI_2 ，所

以在輸出節點將有 $I_1 + \Delta I_2$ 對電容 C 充電。

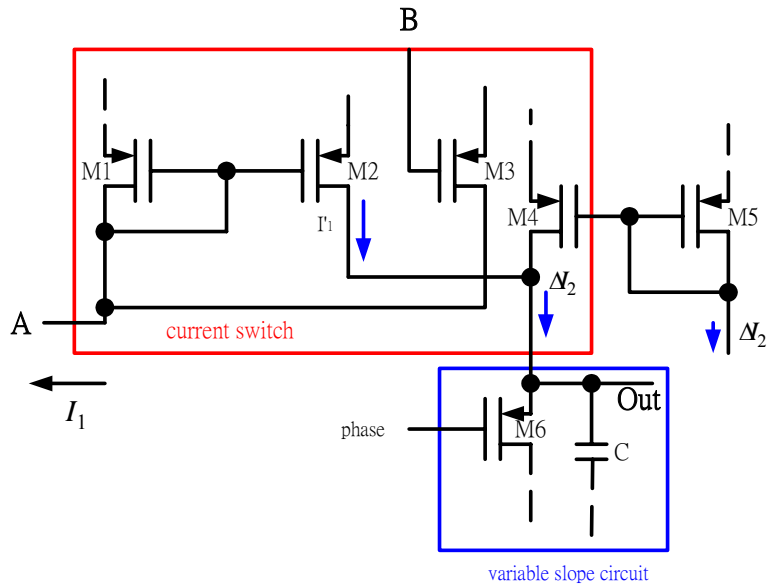


圖 2.19 電流開關與可變斜率電路

另一種情況在 B 為低位準 (low) 之時，電晶體 $M3$ 開啟， $M3$ 產生之汲極電流將流出 A 點，盡量設計 $M3$ 汲極電流等於 $MOCD$ 產生的直流電流，在此情況下， $M1$ 、 $M2$ 汲極電流將等於零，所以在輸出節點上只有 ΔI_2 對電容 C 充電。不同的電流量對電容充電，當然產生不同的充電斜率 (圖 2.17)。公式如下：

$$u_c(t) = \frac{1}{C} \int_0^t (i_c) d\tau + u_c(t) |_{t=0} \quad (2.13)$$

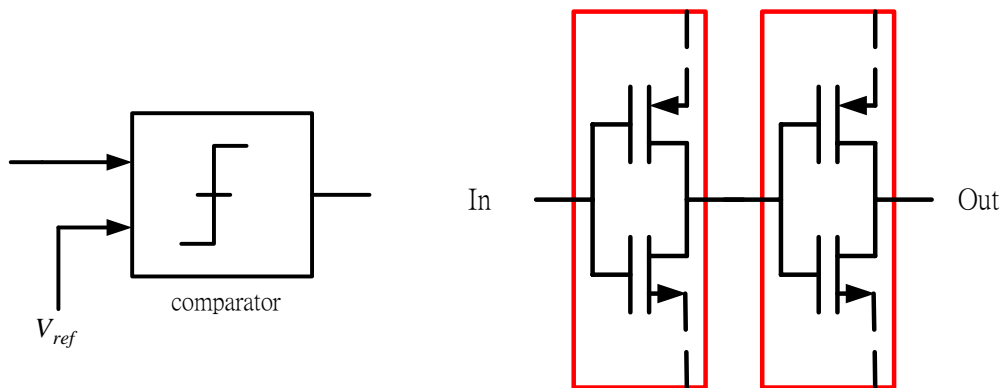


圖 2.20 比較器電路 (Comparator)

比較器由兩個反相器所構成，當訊號大於 NMOS 的臨界電壓時，比較器開始作動。輸入訊號為上式之電容充電公式，不同的電流量造成不同的充電斜率，訊號進入比較器

時，則造成不同時間開啟比較器。斜率比較高，充電比較快的訊號會讓比較器早點作動，而斜率較低，充電較慢的訊號，使的比較器較晚開啟，在比較器的輸出，可得類似突然觸發之脈衝波形(如圖 2.18)。

脈波塑型網路由許多的複數第一階系統串接而成(complex first-order system 縮 CFOS)，複數第一階系統有很多種型態，在此我們將使用帶有部份正迴授(partial positive feedback 縮 PPF)的差動對完成複數第一階系統(圖 2.21)[21]。PPF 是一個主動負載，不但增加直流增益，也增加單一增易頻寬(unity gain frequency)。

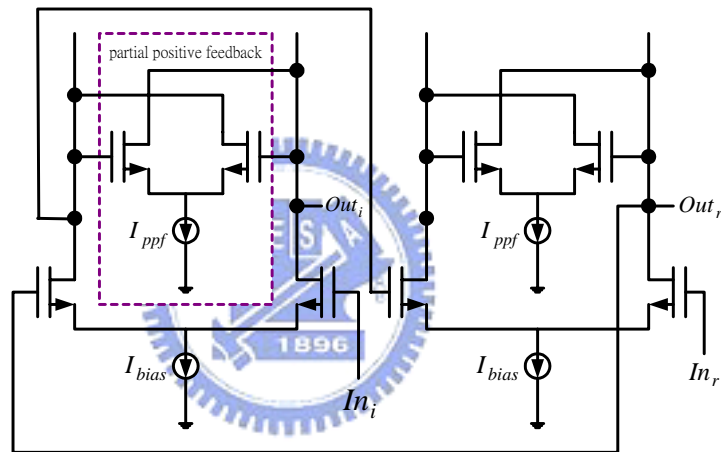


圖 2.21 部分正迴授的差動對

單一的複數第一階系統公式如下

$$h_1(t) = A(c_r + jc_j) e^{(\sigma + j\omega)t} U(t) \quad (2.14)$$

兩個複數第一階系統串聯時公式如下

$$\begin{aligned} h_2(t) &= A \int_{-\infty}^{\infty} h(\tau) h(t-\tau) d\tau \\ &= A(c_r + jc_j)^2 t e^{(\sigma + j\omega)t} U(t) \end{aligned} \quad (2.15)$$

當 $n+1$ 個複數第一階系統串聯時可推演如下(如圖 2.22)

$$h_{n+1}(t) = A(c_r + jc_j)^{n+1} \frac{t^n}{n} e^{(\sigma + j\omega)t} U(t)$$

(2.16)

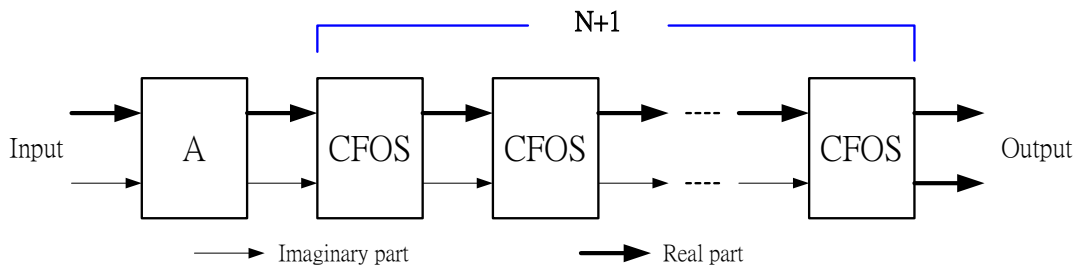


圖 2.22 串聯的複數第一階系統

上式可拆解成兩部份

$$h_{n+1}(t) = A(c_r + jc_j)^{n+1} \frac{t^n}{n} e^{(\sigma + j\omega)t} U(t) \quad (2.17)$$

$$h_{n+1}(t) = w_{n+1}(t) e^{j\omega_0 t} \quad (2.18)$$

$$w_{n+1}(t) = A(c_r + jc_i)^{n+1} \frac{t^n}{n!} e^{\sigma_0 t} U_{n-1}(t) \quad (2.19)$$

當 n 趨近於無限大時， $w_{n+1}(t)$ 將會近似高斯脈波，即得到想要設計之結果。

三角脈波產生器(Triangular pulse generator)

三角脈波產生器利用數位電路產生三角波，當三角波經過串聯之複數第一階系統時，可得到非常近似高斯脈波的波形，三角波產生器由串聯的反向器所組成，並在其後連接 NAND 閘，三角脈波圖解於圖 2.23[21]。輸入的脈波(IN1)和延遲的脈波(IN2)當作 NAND 閘的兩個輸入，只有當輸入 NAND 閘都為高位準(high)時，NAND 閘才會輸出低位準(low)，利用此方法設計三角脈波，脈波寬度將由延遲時間決定，而延遲時間由反向器的多寡設計。

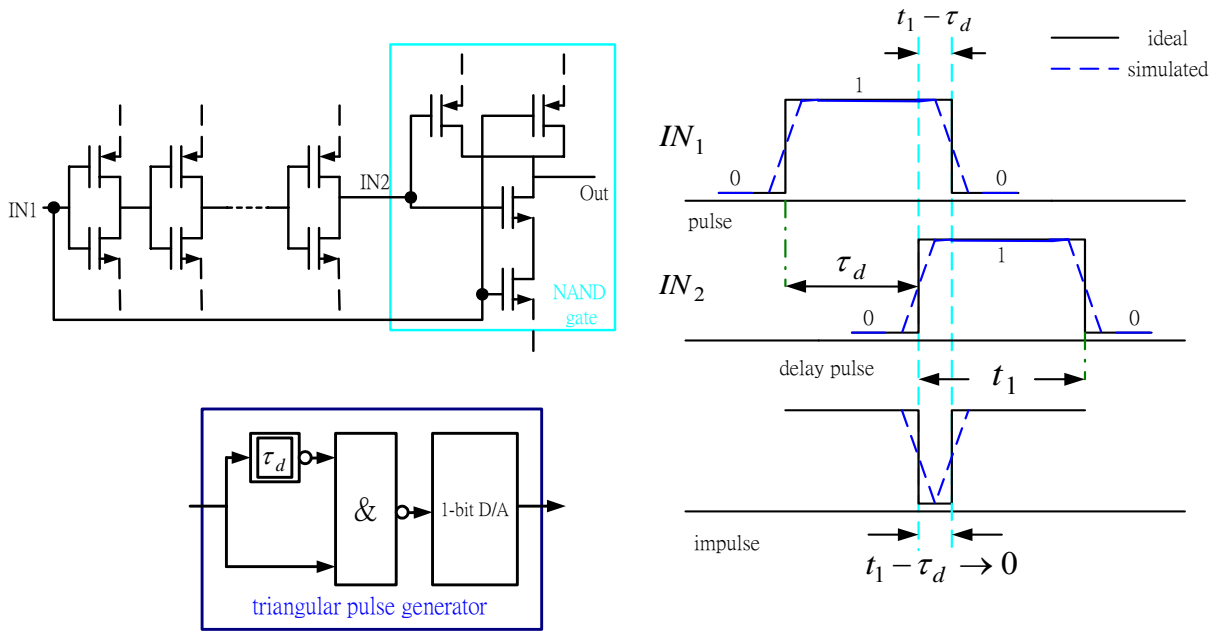


圖 2.22 三角脈波形成過程

場效電晶體電流分配器與電流緩衝器(MOCD and current buffer)

電流器分配器的構造如圖 2.24，由外在輸入編碼 $\{n_0, n_1, n_2, n_3\}$ 控制輸出電流量之大小，如下式所示[22]:

$$a = \sum_{i=0}^{N-1} n_i \cdot 2^{(i-N)} \quad (2.20)$$

假如 $N=4$ 時，可得

$$a = n_0 \cdot 2^{-3} + n_1 \cdot 2^{-2} + n_2 \cdot 2^{-1} \quad (2.21)$$

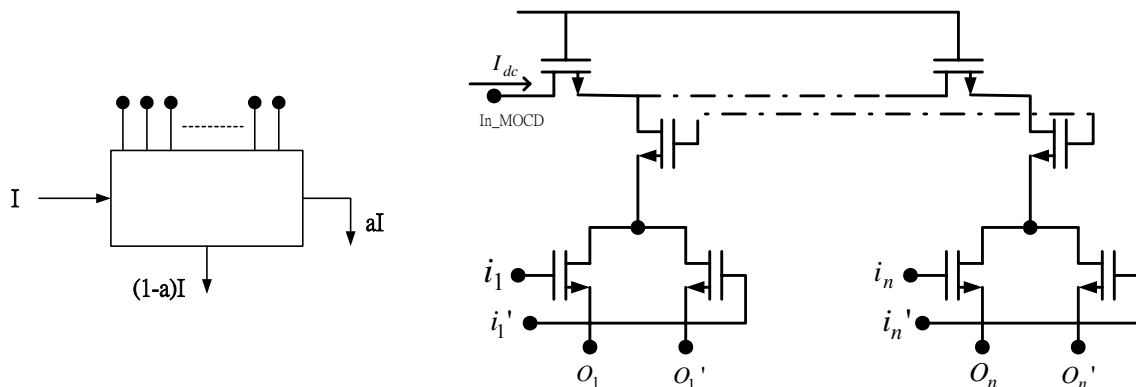


圖 2.24 場效電晶體電流分配器

當電流分配器輸入直流電流之後，每經過一個差動對，將有二分之一之電流被分出來，當所分出來之電流流經差動對時，由控制碼{ n_0 、 n_1 、 n_2 、 n_3 }決定要流經 O_n 還是 O_n' ，之後將 O_n 和 O_n' 的電流個別集合起來(如下式)，此兩電流將當作電流緩衝器之輸入端。

$$dumped = I_{dc} - I'_1 = \sum_0^i I_{O_i} \quad (2.22)$$

$$mocd = I'_1 = \sum_0^i I_{O_i} \quad (2.23)$$

圖 2.25 中，M0、M3、M6 和 M9 為電流源，個別輸出 I_{dc} 電流，M1、M2 和 M4、M5 是疊接之電流鏡組態，當 M8 鏡射 M5 的汲極電流時，在 M7 的汲極接點，可得往內流之 I'_1 電流。

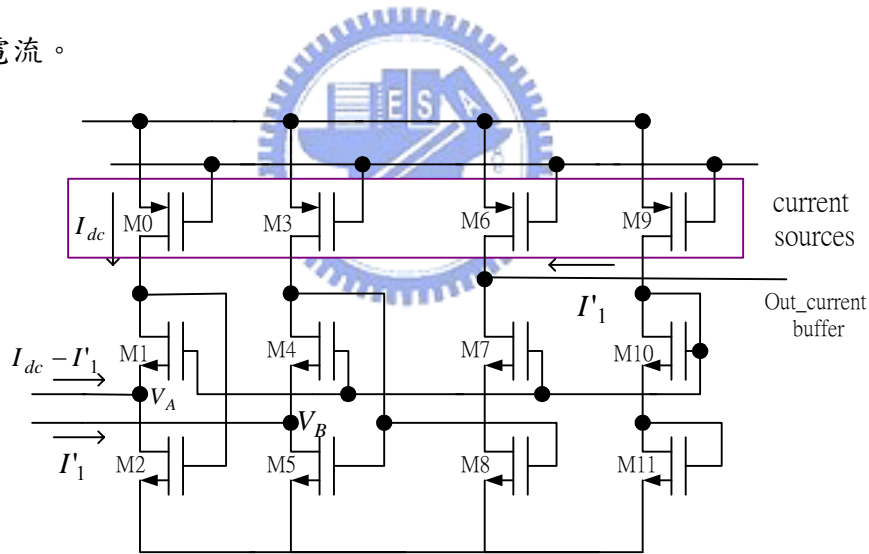


圖 2.25 電流緩衝器

D 門(D-latch)

當資料輸入調變器之前，比須讓資料和調變器之切換速度同步，才能準確的將資料信號輸入給調變器，這些即為 D 門在此電路之功能。圖 2.26 為一 D 門電路圖，圖中顯示，只有當相位與資料都是高位準時(high)，進來的資料位元將牢牢鎖在門中，並且輸出一個平穩固定的信號。

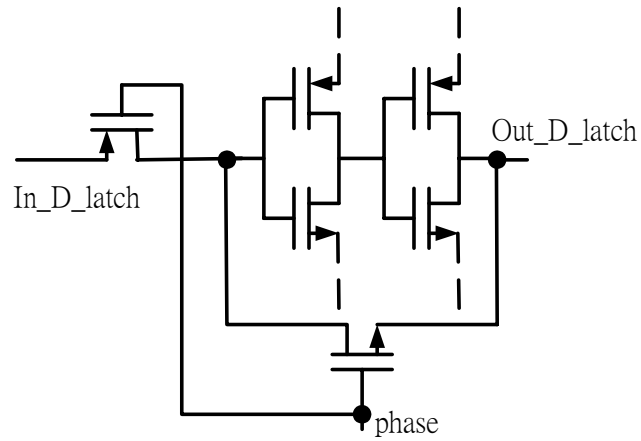


圖 2.26 D 門

模擬結果

圖 2.27 為作者採用 IBM 0.18 μm Bi-CMOS 技術模擬之輸出波形，區間為 250ps，振幅為 20mV，消耗功率為 30mW。

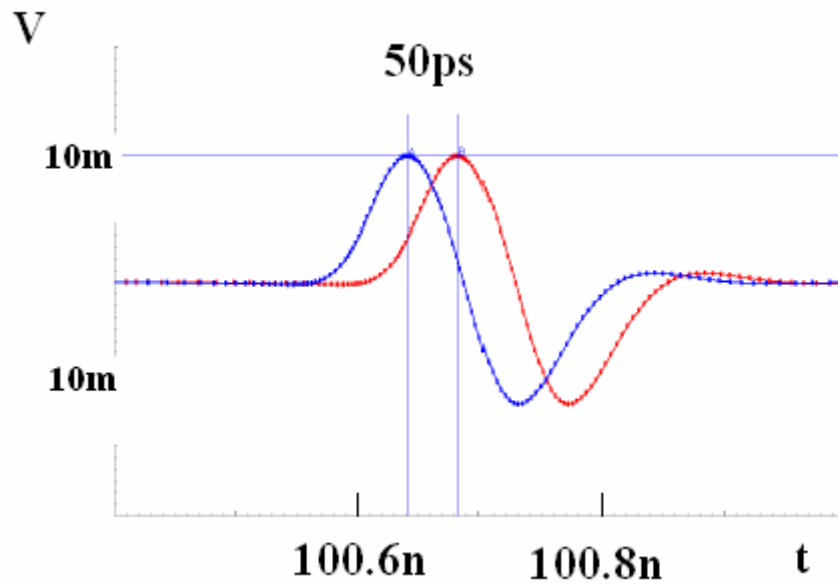
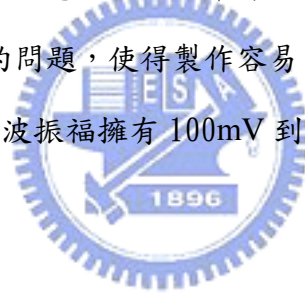


圖 2.27 脈波位置調變高斯單輪脈波發射器之模擬結果

Chapter 3 使用二階暫態電路的超寬頻單輪脈波產生器 (An Ultra-Wideband Monocycle Pulse Generator by Using Second-Order Transient Circuit)

3.1 摘要

此研究將提出一新型超寬頻單輪脈波產生器，電路由兩顆超寬頻雙極接面電晶體 (Bipolar junction transistor 縮 BJT) 與二階暫態電路組成主要架構，並利用這些元件達成幾項優點，第一，脈波產生器的輸出波形擁有對稱且極低的漣波；第二，利用直流電壓源可調整輸出脈波波形之振幅。電路中由微帶線設計與組裝，微帶線除了當作元件之間的連接外，也處理阻抗匹配的問題，使得製作容易。實驗結果顯示出，當輸入的震盪器為 10MHz 時，輸出之單輪脈波振幅擁有 100mV 到 500mV 的調整空間以及 500ps 的區間。



3.2 序言

近幾年，超寬頻技術在現代通訊中扮演著重要角色，主因為超寬頻系統在短距離通信或軍事應用方面有許多令人著迷的應用，像是無線個人區域網路或時域檢測雷達，在無線個人區域網路中，使用窄脈衝傳輸之超寬頻系統擁有寬頻與低功率之特性，因此，系統資料率通常可到達 500M/s；軍事應用方面，超寬頻技術用於微波成像與探地雷達。

然而一個使用在次奈秒(sub-nanoseconds)的超寬頻脈波產生器，將有更深入的應用，例如：未爆彈(unexploded ordnance)的精準偵測[23][24]和個人區域網路(wireless personal area network)的高速傳輸，這些高頻系統發展，處處都顯示了超寬頻脈波產生器的重要性。

超寬頻脈波產生器為時域超寬頻系統中之核心裝置，主要工作為產生次奈秒的時域

窄脈，在發射器裡，資料直接編碼於脈波產生器輸出之脈波，而在接收器之中，脈波產生器輸出脈波供相關器或匹配濾波器使用，達到解調信號的功能，當超寬頻系統於時域中設計時，脈波的類型選擇將很重要，超寬頻脈波的使用類型不外乎下列三種：高斯脈衝波，高斯單輪脈波以及多周波(poly-cycle pulse)；只要是高斯脈波的三次微分以上，大部分都可以稱為多周波。這些波形普遍都擁有極寬頻的特性，不過在這三種脈波類型中，只有單輪脈波與多周波之頻譜不包含直流成分，此特性對於 FCC 的功率限定，佔有極大的好處，因此所提及的後兩者，將會比前者比較普遍被使用。

在過去研究之中，脈波產生器大部分是利用步階恢復二極體(step-recovery diode)特性去產生超寬頻的脈衝波[8-10]，步階恢復二極體，在順偏壓時充電，負偏壓時，則全力放電，對方波而言，步階二極體可非常有效的提升方波之上升時間與下降時間。而在此新型電路中，我們有別於步階恢復二極體的設計，利用兩個雙極接面電晶體以及二階暫態電路實作超寬頻脈波產生器，用被動元件所實現的二階暫態電路在操作時，會產生三種暫態響應，這些響應波形帶有超短區間、超寬頻的特性，對於超寬頻脈波的產生，非常合適。由於此電路的架構簡單，設計方便，所以也有低成本的潛力。

3.2 操作原理與分析

3.2.1 電路描述

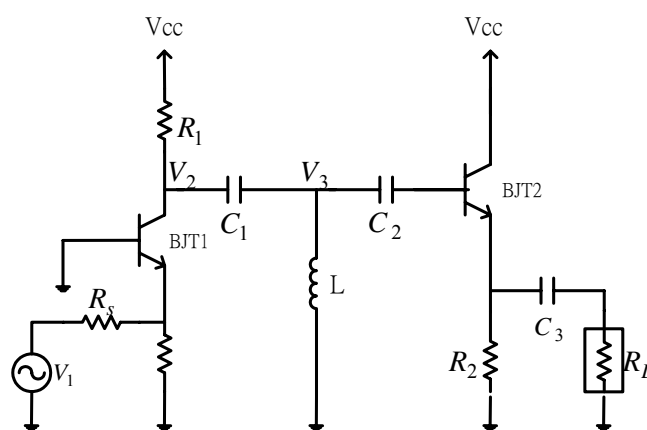


圖 3.1 新型高斯單輪脈波產生器

圖 3.1 顯示新型單輪脈波產生器之電路圖，在輸入級，方波震盪器驅動第一顆雙極

接面二極體操作在飽和區與截止區；第二級則是由電阻、電容、電感組成之二階暫態系統，主要的功能在於產生一個類似釘型的脈波電壓(spike-like pulse)；第二顆電晶體隔離低電壓的漣波訊號，它的行為就像是一個二極體，阻隔低於 0.6V 的電壓訊號，目的在於把釘形脈波切割成類似高斯波形；在輸出級方面，則利用電容電阻微分器把在電晶體射極出現的波形，進行微分的工作。經過這些步驟之後，可獲得一個對稱且極低漣波之高斯單輪脈波。

3.2.2. 輸入級

顯示於圖 3.2 的輸入級是為共基極架構，作用就像是數位式的開關裝置，輸入訊號為一個 4V 峰對峰值的方波震盪器，使得電晶體操作在截止區與飽和區。

當震盪器處於負半週 -2V 時，電晶體的基射極與基集極成為順向偏壓，使得電晶體操作於飽和區，由於基射壓降為定值，所以所造成之集極電流也為固定電流，此時集極電流將關聯兩成份，一成份是電壓源提供的電流，另一成份是經由電感電容的電流，後者電流將瞬間對電容快速充電，使得電容存在一壓降，此壓降稍後會成為二階暫態電路的初始條件以及求取節點電壓的方程式，由於往輸出方向的電流都被電容給吸納了，所以沒有足夠的動態電壓傳導至第二顆雙極接面電晶體的基極並開啟。

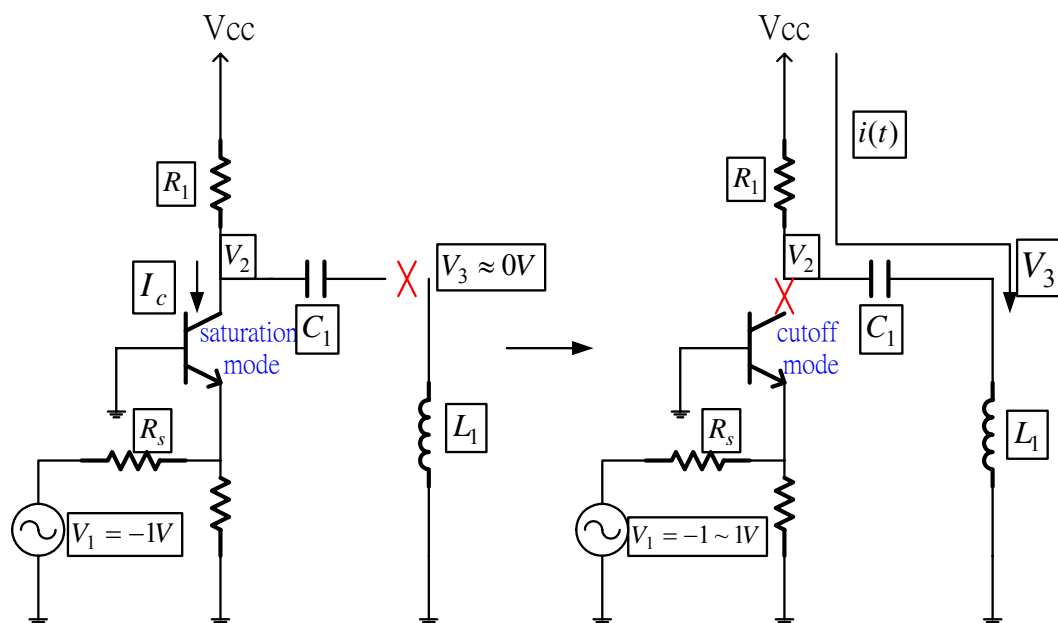


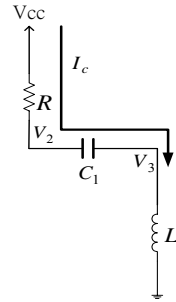
圖 3.2 電路輸入級的截止模式與飽和模式

當震盪器切換至正半週 2V 時，基射極壓降瞬間小於電晶體之臨界電壓，使的電晶體很快的操作於截止區，導致集極電流為零，從集極看入的輸入阻抗將無限大，就如同把開關裝置關掉，成為開路，最後形成一個獨立的二階暫態電路。

3.2.3 RLC 二階暫態電路

解二階暫態電路的電流值(右圖)

根據克西荷夫定律(Kichhoff's rules)可得：



$$Ri(t) + \frac{1}{C} \int i(t)dt + V_c(t=0) + L \frac{di(t)}{dt} = V_{cc}(t) \quad (3.1)$$

$$\frac{d^2i(t)}{dt^2} + \frac{R}{L} \frac{di(t)}{dt} + \frac{i(t)}{LC} = \frac{dV_{cc}(t)}{dt} \quad (3.2)$$

令 $a_1 = \frac{R}{L}, a_2 = \frac{1}{LC}$ 並帶式(3.2)

$$\frac{d^2i(t)}{dt^2} + a_1 \frac{di(t)}{dt} + a_2 i(t) = \frac{dV_{cc}(t)}{dt} = f(t) = 0 \quad (3.3)$$

再令 $a_1 = 2y_1y_2, a_2 = y_2^2$ 以方便解微分方程

$$\frac{d^2i(t)}{dt^2} + 2y_1y_2 \frac{di(t)}{dt} + y_2^2 i(t) = 0 \quad (3.4)$$

設 $i(t)=Ke^{st}$ 為上式之一般解，並且帶入式(3.4)

$$i(t) = Ke^{st}$$

$$s^2 Ke^{st} + 2y_1y_2 sKe^{st} + y_2^2 Ke^{st} = 0$$

$$s^2 + 2y_1y_2 s + y_2^2 = 0 \quad (3.5)$$

$$\boxed{\begin{aligned} s_1 &= -y_1y_2 + y_2\sqrt{y_1^2 - 1} \\ s_2 &= -y_1y_2 - y_2\sqrt{y_1^2 - 1} \end{aligned}}$$

(3.6)

這表示 $X_1(t)=K_1e^{s_1t}$ 和 $X_2(t)=K_2e^{s_2t}$ 都是式(3.3)的解

$$\frac{d^2}{dt^2}(K_1e^{s_1t}) + 2y_1y_2 \frac{d}{dt}(K_1e^{s_1t}) + y_2^2 K_1e^{s_1t} = 0 \quad (3.7)$$

$$\frac{d^2}{dt^2}(K_2e^{s_2t}) + 2y_1y_2 \frac{d}{dt}(K_2e^{s_2t}) + y_2^2 K_2e^{s_2t} = 0 \quad (3.8)$$

把上兩式相加

$$\frac{d^2}{dt^2}(K_1e^{s_1t} + K_2e^{s_2t}) + 2y_1y_2 \frac{d}{dt}(K_1e^{s_1t} + K_2e^{s_2t}) + y_2^2(K_1e^{s_1t} + K_2e^{s_2t}) = 0$$

$$i(t) = K_1e^{s_1t} + K_2e^{s_2t}$$

$$i(t) = K_1e^{-(y_1y_2 - y_2\sqrt{y_2^2 - 1})t} + K_2e^{-(y_1y_2 + y_2\sqrt{y_2^2 - 1})t} \quad (3.9)$$

最後解：

$$i(t) = K_1e^{-\left(\frac{R}{2L} - \frac{1}{\sqrt{LC}}\sqrt{\frac{CR^2}{4L} - 1}\right)t} + K_2e^{-\left(\frac{R}{2L} + \frac{1}{\sqrt{LC}}\sqrt{\frac{CR^2}{4L} - 1}\right)t} \quad (3.10)$$

K_1 和 K_2 都是常數，且可以透過初始狀態得到

$$\begin{aligned} K_1 &= 2.226 \cdot 10^{-3} \\ K_2 &= -3.384 \cdot 10^{-3} \end{aligned} \quad (3.11)$$

以下我們令 $y^2 = \frac{CR^2}{4L}$

根據 y 值得大小，會得到不同的響應，如下所示

狀況一、 $y > 1$ 稱為 overdamped

狀況二、 $y < 1$ 稱為 underdamped

狀況三、 $y = 1$ 稱為 critically damped

在本次設計中， $y=3.536$ (overdamped response)，圖 3.3 為各個響應的波形

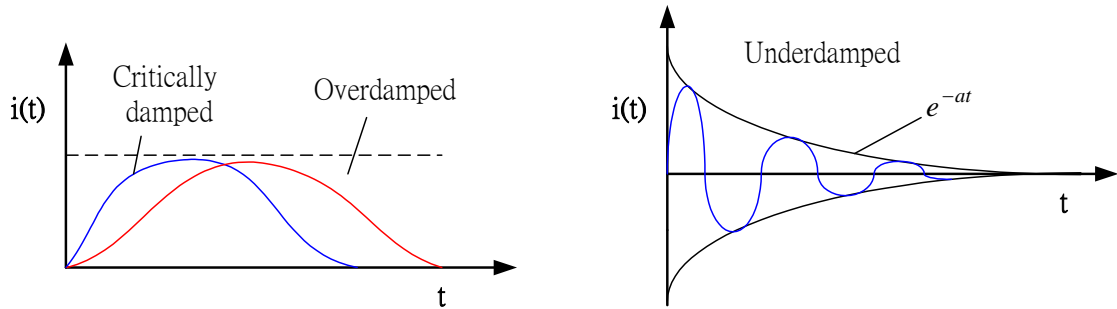


圖 3.3 Overdamped、underdamped 和 critically damped 響應

利用上面提及的準則調整電阻電容電感的數值，得以控制釘形脈波之高度與寬度，以達到要求的波形，上面提及之三種響應中，Critically damped 和 Overdamped 響應模型都適合此電路設計要求，原因為此兩種響應波形合適，無負半週波形，左右對稱，很適合近似高斯脈波。當設計成 Critically damped 響應時，會遇到一個嚴重的問題，即是所造成的釘形脈波振幅太小或區間太大，理由是當我們想把 y 值趨近於一時，就必須把 L 變大或 C 變小， L 變大會造成區間變大， C 變小造成振幅不夠驅動第二顆電晶體處於主動區，從電路的實作當中，發現當 y 等於 3.5 左右時，最符合要求波形目標。

有了電流解(式 3.10)之後，再利用克西荷夫定律到 RCL 電路，可得到電路節點上 V_2 與 V_3 的電壓波形，如下所示：

$$V_2 = L \frac{di(t)}{dt} + \frac{1}{C} \int i(t) dt + v_c(t=0) \quad (3.12)$$

$$V_3 = L \frac{di(t)}{dt} \quad (3.13)$$

式(3)式子中之 V_C 代表電容的初始電壓。另外 V_2 、 V_3 分別代表在正半週時的集極電壓與電感電壓，分別圖示於圖 3.4(a)(b)。

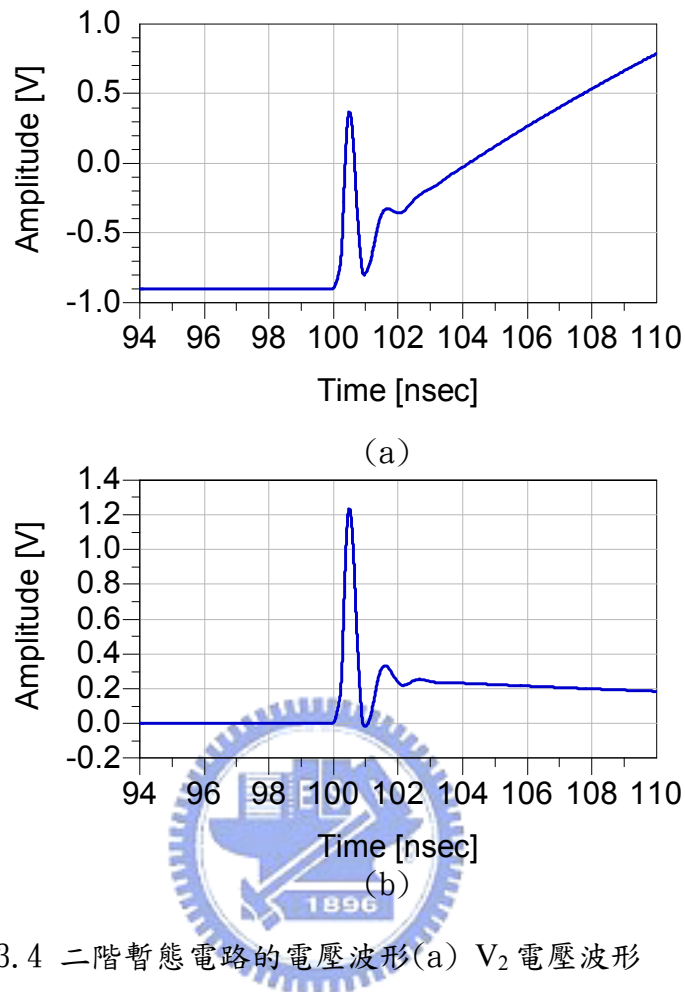


圖 3.4 二階暫態電路的電壓波形(a) V_2 電壓波形 (b) V_3 電壓波形

3.2.4 射極隨耦器與輸出級

由雙極接面電晶體與電阻構成的射極隨耦器是寬頻電路的架構，目的為讓電晶體頻寬不因被動元件而縮減，若是共射極組態，則會因為頻寬不夠而造成釘形脈波經過電晶體時造成區間變大，除非電晶體的本身為極高頻元件，不然射極隨耦是目前最佳之選擇。

我們將 V_3 電壓輸入進第二顆電晶體之基極，由於 V_3 電壓有足夠的能力驅動電晶體，並使其處於主動區，在此情況下，電晶體的基極與射極電壓差會等於電晶體之臨界電壓，此為射極隨耦器名稱的由來，所以射極電壓將會等於 V_3 的電壓切除掉 $0.6V$ ($0.6V$ 是電晶體的臨界電壓) 以下的電壓波形，換句話說，即是保留 V_3 電壓圖中 $0.6V$ 以上的波形，去除小於 $0.6V$ 不需要之訊號，而在射極得到一對稱且區間極小的高斯近似脈衝波，電晶體所扮演的角色就像一個二極體去除多餘的訊號一樣，射極輸出如圖 3.5 所示。

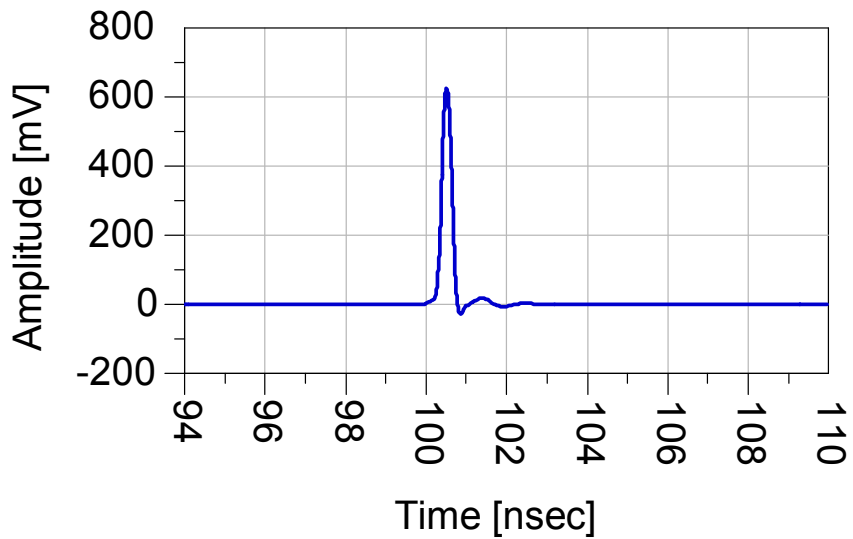


圖 3.5 電路中雙極接面電晶體射極所輸出的電壓

在輸出級，利用 RC 微分器將射極所輸出之脈衝波形進行微分動作，當對稱的脈衝經過電容時，一個反對稱、圓滑且低漣波的高斯單輪脈衝將形成。最後的輸出結果模擬於圖 3.6。

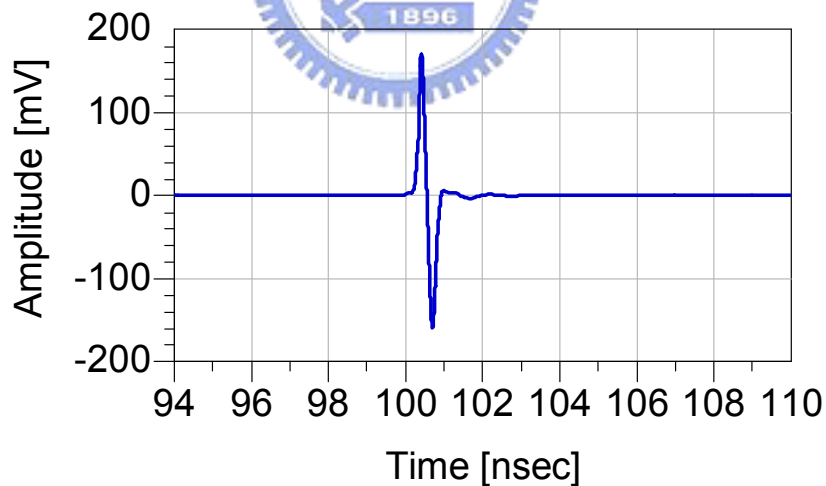


圖 3.6 新型超寬頻脈波產生器的模擬輸出波形

3.3 製造與量測

新型單輪脈波產生器在介電常數 4.6 與厚度 0.72mm 的微帶線 FR4 板上面已實作，使用微帶線之特性在各元件之間做阻抗匹配，盡而達到無漣波之輸出波形。雙極接面電晶體的產品型號為 1PS76SB62，由飛利浦半導體(Philip Semiconductor)所製造。實作照

片示於圖 3.7。

圖 3.8 顯示此次量測結果，輸出波型為高斯單輪脈波，脈波區間 500ps，峰對峰值振幅可以從 100~500mV(圖 3.9)，且在量測圖中可看出在正負部分擁有極佳的對稱性。此次量測是輸入擁有 10ns 上升時間與下降時間的方波震盪器，頻率為 10MHz；量測端為 20GHz 之取樣示波器。圖 3.9 顯現了波形振幅的改變，此改變是由於調整直流電壓 1.5V~5V 所引起的結果。

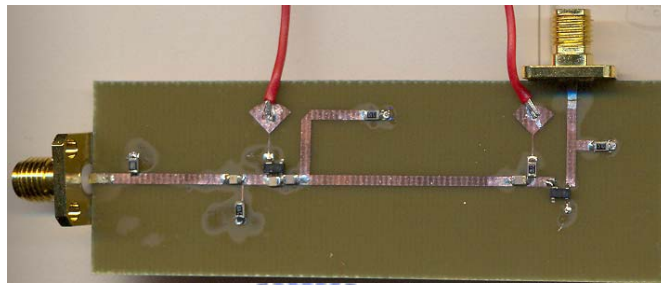


圖 3.7 超寬頻脈波產生器實作電路

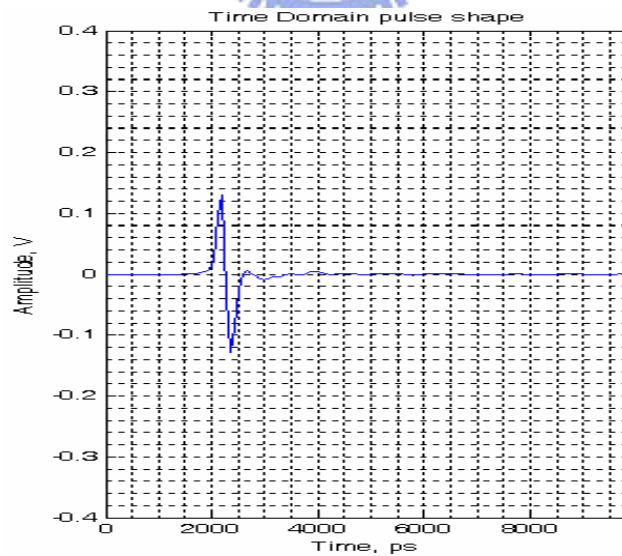


圖 3.8 超寬頻脈波產生器輸出量測波形

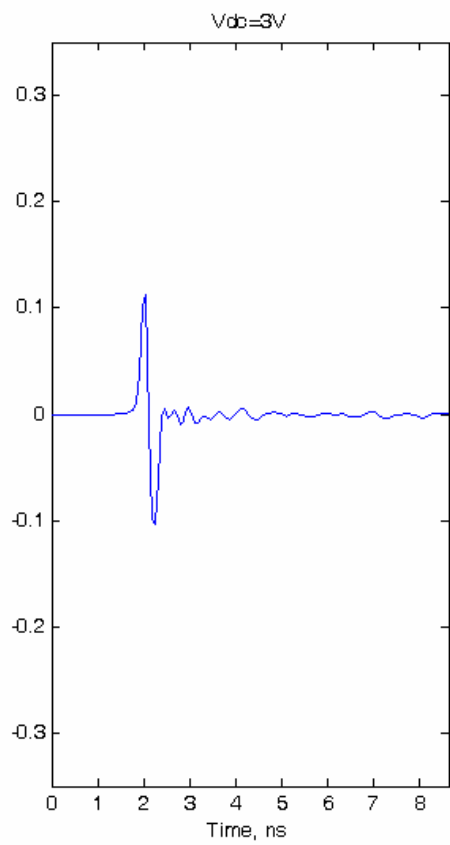
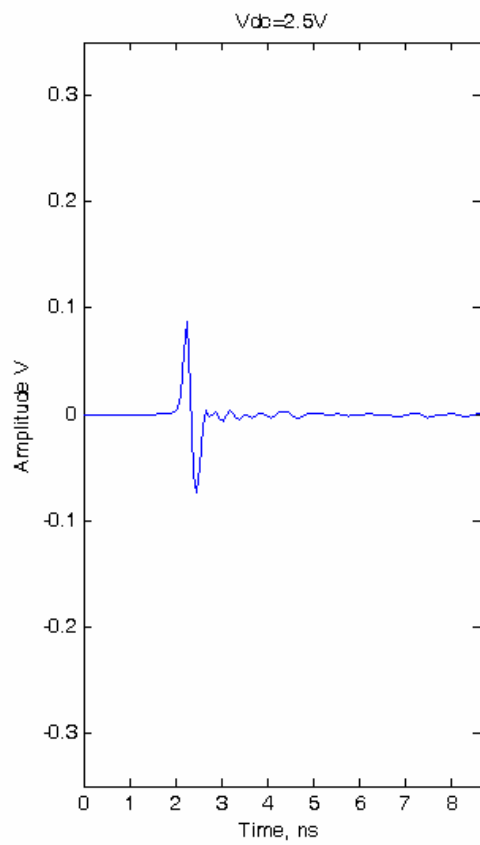
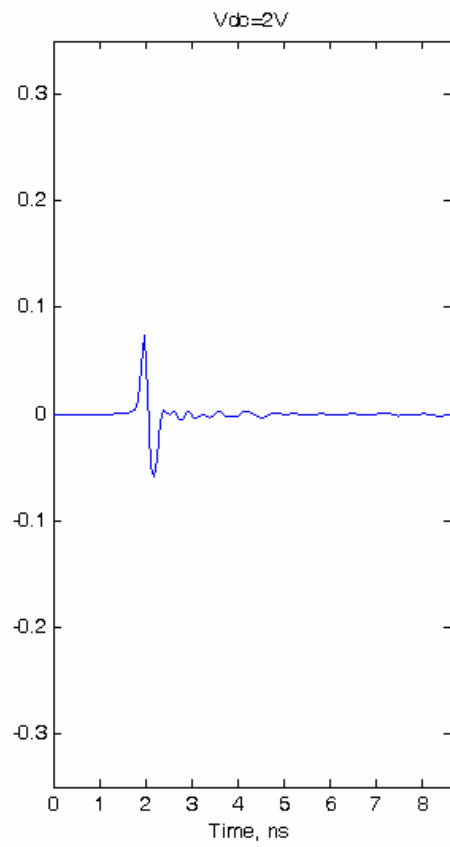
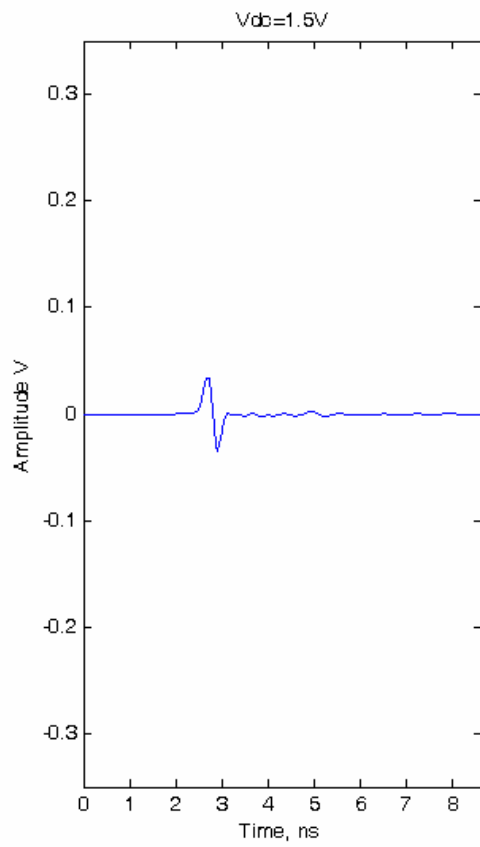


圖 3.9 (1) 調整直流電壓從 1.5V 到 3V 的輸出波形

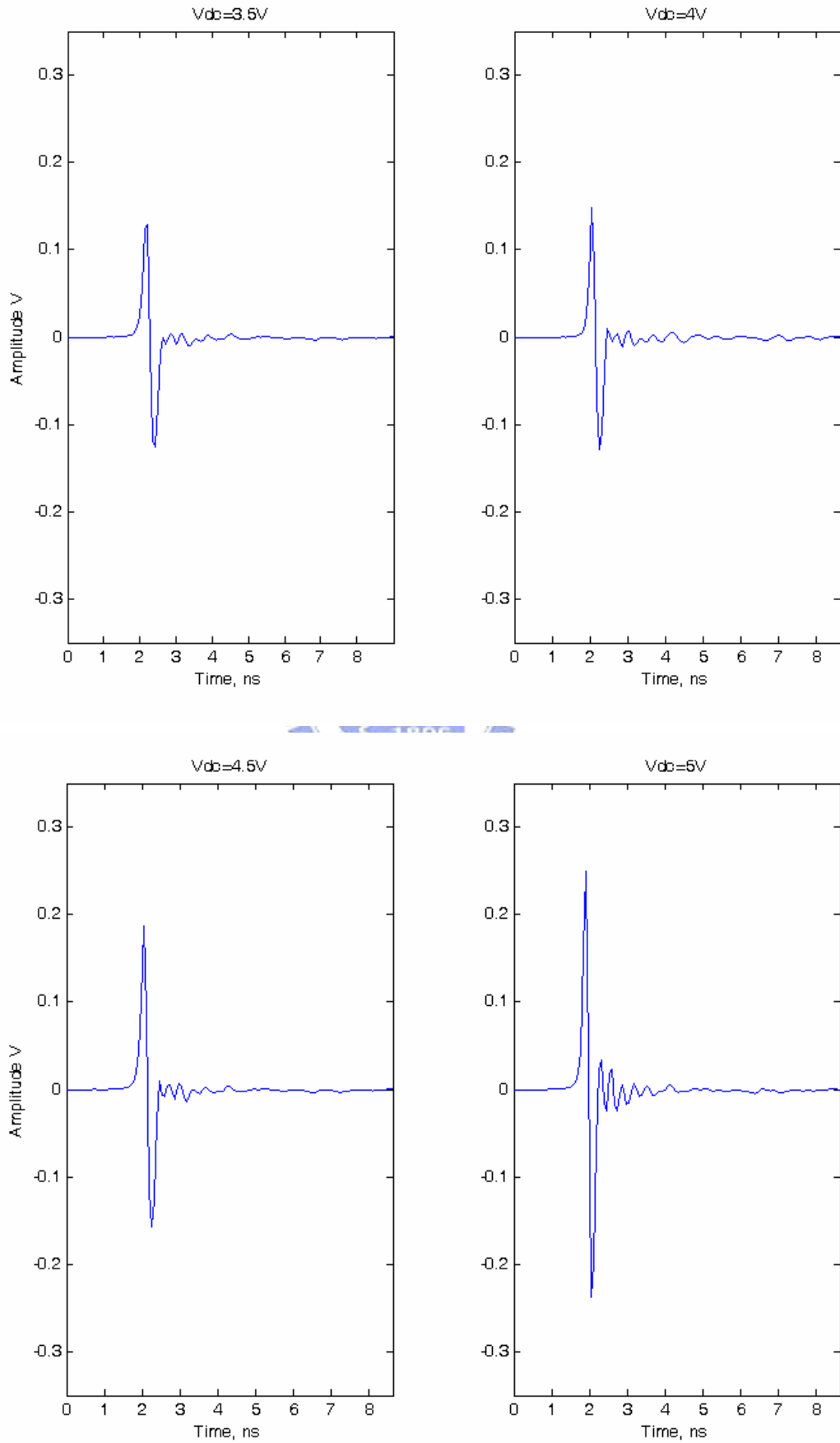


圖 3.9 (2) 調整直流電壓從 3.5V 到 5V 的輸出波形

3.4 結論

新型超寬頻雙極接面二極體單輪脈波產生器已設計、實作且量測，更重要的是此電路成本低，輸出的波形也符合要求。電路的主要特色在於利用二階暫態電路產生區間極短之釘形脈波，再利用脈波塑型電路將釘形脈波轉變成對稱的高斯脈衝，最後對此高斯脈衝進行微分動作，即得到單輪脈波波型。此研究設計說明如何利用離散元件把要求寬鬆的方波震盪器轉化成要求嚴格之單輪脈波，換句話說，即為將低頻方波，轉化成高頻單輪脈波，當中的優點甚多，例如調整輸出波形振幅從 100mV~500mV，漣波與主振幅的比例更是不到十分之一。脈波產生器輸出之脈波擁有極寬頻的特色，更提供了極大的調變頻寬與更高資料傳輸率的發展空間。

下一步，我們將利用積體電路高速的特性，將此脈波產生器加上脈波位置調變器設計於單晶片中，以期達到完全符合 FCC 所要求的限制，與電路整合的方向前進。



Chapter 4 超寬頻位置調變脈波產生器 (Ultra-Wideband Pulse Position Modulation Pulse generator)

4.1 序言

在美國聯邦通訊委員會明令規定超寬頻通訊系統之操作頻帶為 3.1 GHz 至 10.6 GHz 之頻譜，電路如何覆蓋此 7500MHz 之頻帶取決於硬體速度的限制，而本次超寬頻脈波位置調變脈波產生器之設計，就是為了達到前幾章敘述之各項優點之外，更期望輸出脈波之頻寬能夠覆蓋整個 3.1GHz 至 10.6GHz 的頻寬，利用 TSMC 與 UMC 0.18um COMS 製程技術，達到更快且更寬頻的效果。

在此 UWB 脈波位置調變脈波產生器下線之前，我們已利用微帶線(Microstrip line)技術先行設計過此脈波產生器的部份(圖 4.1)，得到的結果是符合預期，並證明電路的可行性，由於 TSMC 與 UMC 之電晶體擁有良好的高頻響應，我們將上一章所介紹的雙極接面電晶體(BJT)全部換成金屬氧化半導體場效電晶體(Metal oxide semiconductor field effect transistor 縮 MOSFET)，並將稍微修改輸出級的電路部份，使其完善。

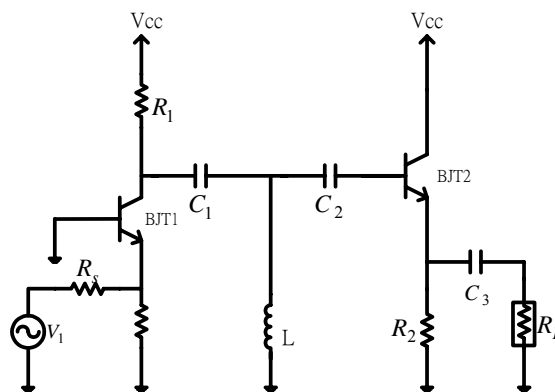


圖 4.1 微帶線製作的脈波產生器

此次設計架構，不但使用上述之脈波產生器，更結合脈波位置調變(Pulse position modulation 縮 PPM)，期望能達到更完整的發射器架構。第一次下線晶片使用 UMC 0.18um 製程設計 第二次則用 TSMC 0.18um 製程，以下將個別詳述。

4.2 脈波位置調變脈波產生器之 UMC 設計

4.2.1 基本架構

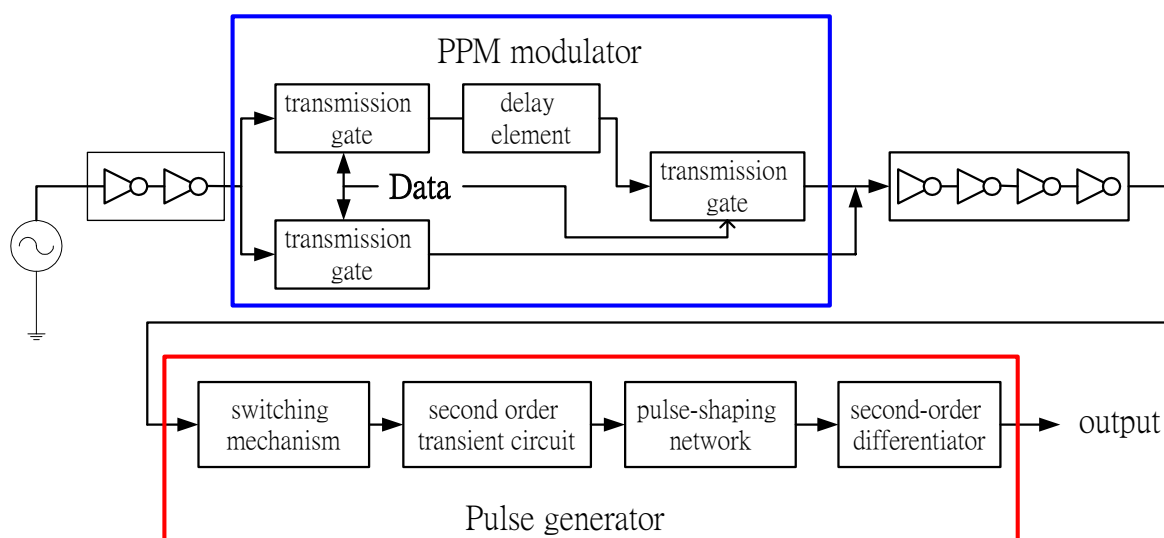


圖 4.2 超寬頻脈波位置調變脈波產生器架構圖

上圖 4.2 為此次 UMC 下線設計之超寬頻位置調變脈波產生器(Ultra-Wideband Pulse Position Modulation Pulse Generator)，整個電路當中，設計的理念為：使用數位式的方波驅動類比式的射頻(Radio frequency 縮 RF)脈波產生器，意即只有脈波產生器是類比式的射頻電路，其餘皆為數位式之設計；當方波進入 PPM 調變器時，經由資料輸入端(Data input)的 high 或 low 控制所輸入的方波要經由”短”路徑或”長”路徑，此長短路徑分別代表 data input 的”1”或”0”，在同一個週期之內，只有一個路徑在作動。在 PPM 調變器的輸出接上脈波產生器，可直接把方波轉變成超寬頻脈波(UWB pulses)，輸入端為 10MHz 方波震盪器，上升時間與下降時間 (rise time and fall time) 都為 10 ns。在震盪器的輸出端連接兩個反向器 (inverters)，此兩個反向器主要的功能在提昇震盪器方波之上升時間與下降時間，由於 UMC 0.18um CMOS 的反應時間極快，故能有效的提升方波的上升時間與下降時間；在反向器的輸出，連接脈波位置調變器，其中調變器是由三個傳輸閘(transmission gates)與一個延遲元件(delay element)組成，獲得調變的效果。有

兩條路徑會在調變器的輸出會合，此兩條路徑所經過的元件數目不同，所以上升時間與下降時間也不同，為了讓兩條路徑有著相同的上升與下降時間，進而驅動同一個脈波產生器，利用四個反向器，促使兩條路徑上升與下降時間一樣。以期在脈波產生器的輸出得到相同的波形卻不同的延遲時間。

當方波驅動開關裝置（圖 4.2 switching mechanism）時，造成在正半週之時開啟二階暫態電路（second order transient circuit），負半週時關閉二階暫態電路；由於二階暫態電路的開啟，其響應將產生釘形脈波（spike-like pulse），此釘形電壓之寬度屬於微微秒(pico-second)的區間，適合作為寬頻脈波；為了將釘型脈波近似成高斯脈波，可用一簡單的阻隔器，將無用處之電壓波形濾除掉，進而形成對稱之脈衝波形(impulse)，這脈衝波形近似於高斯波形，在很短的時間之內，即可上升到振幅的最高點；最後的輸出階段，使用二次微分器，將脈波微分，形成史丘茲單輪脈波(scholtz's monocycle pulse 此為高斯脈波二次微分之專有名詞)[25]。圖 4.3 是整個 UWB 脈波位置調變脈波產生器的電晶體架構，下面我們將逐一介紹：

4.2.1 輸入級反向器

由圖 4.3 顯示，可知電路之反向器是由 CMOS 反向器實現，電路的輸入端為外接正負 1 伏特的方波震盪器，當方波經過反向器時，將會大大的縮短方波的上升時間與下降時間，從 10ns 降到 150ps 左右，這時間會影響其後開關裝置(switching mechanism)之切換速度，時間越少則切換速度越快。

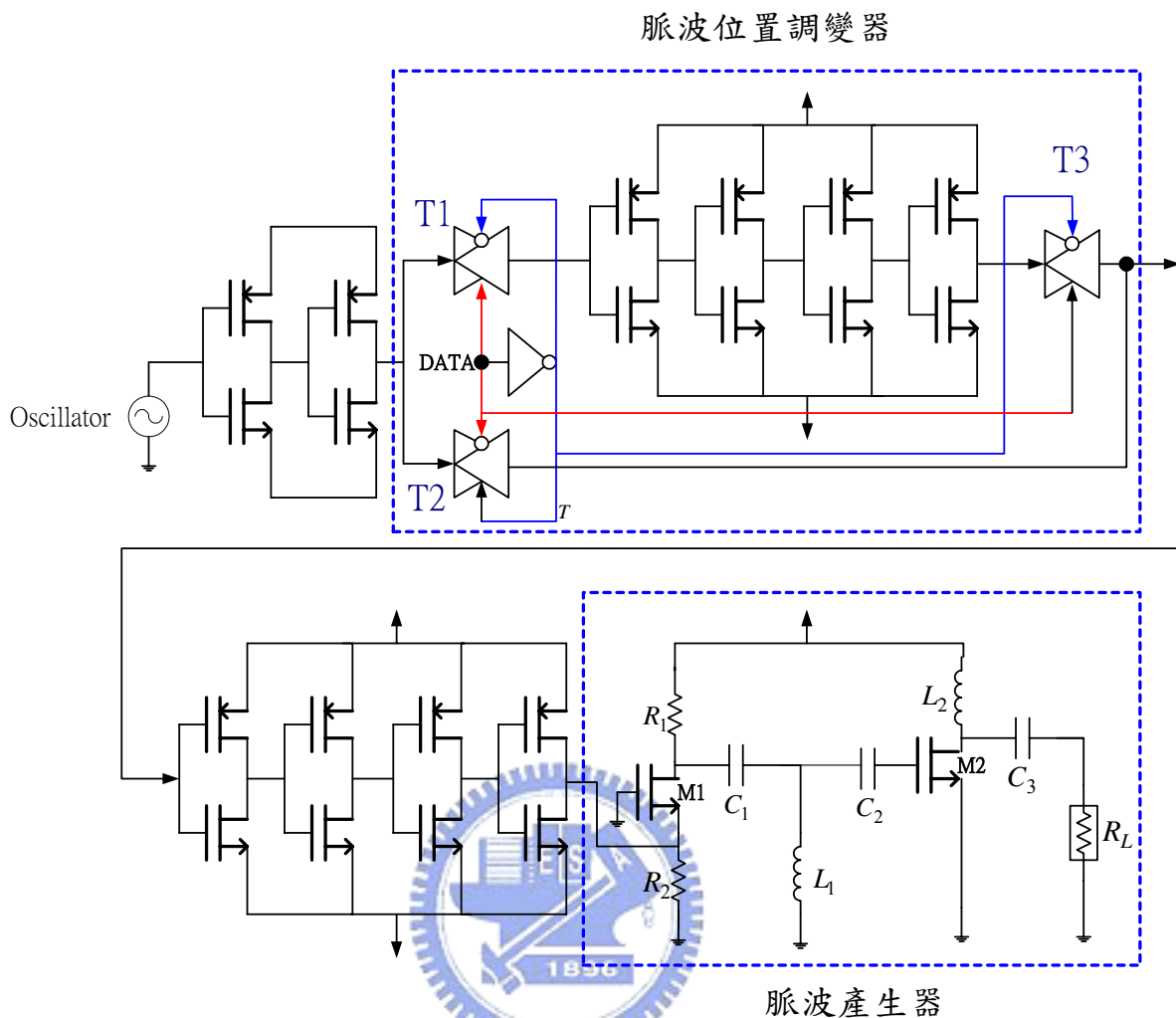


圖 4.3 超寬頻脈波位置調變發射器(transistor level)

4.2.2 脈波位置調變器(Pulse Position Modulator)

由圖 4.3 可知，PPM 調變器置於脈波產生器之前，在一般的電路設計中，PPM 都是置於脈波產生器的後面，本設計把 PPM 放在脈波產生器的最主要原因在於，使用類比式的 PPM 不易設計，而數位式的 PPM 較好設計。此調變器產生兩條不同路徑的方波，各自擁有不同延遲時間來驅動脈波產生器，進而產生區間極小之脈衝波形。當 DATA 為 high 時，傳輸開 T1 和 T3 開啟、T2 關閉，方波由上方路徑行走，當 DATA 為 low 時，T1 和 T3 關閉、T2 開啟，方波由下方路徑行走。在 DATA 的一個週期之內，只有一條路徑會被使用。這兩條路徑差別只在其中一條有四個反向器，另一條則

無，此四個反向器是當作延遲元件(delay element)使用。所以當兩條路徑輸出時，則會造成不同時間的差異(約 200ps，如圖 4.4 所示)，利用這點產生脈波位置調變。

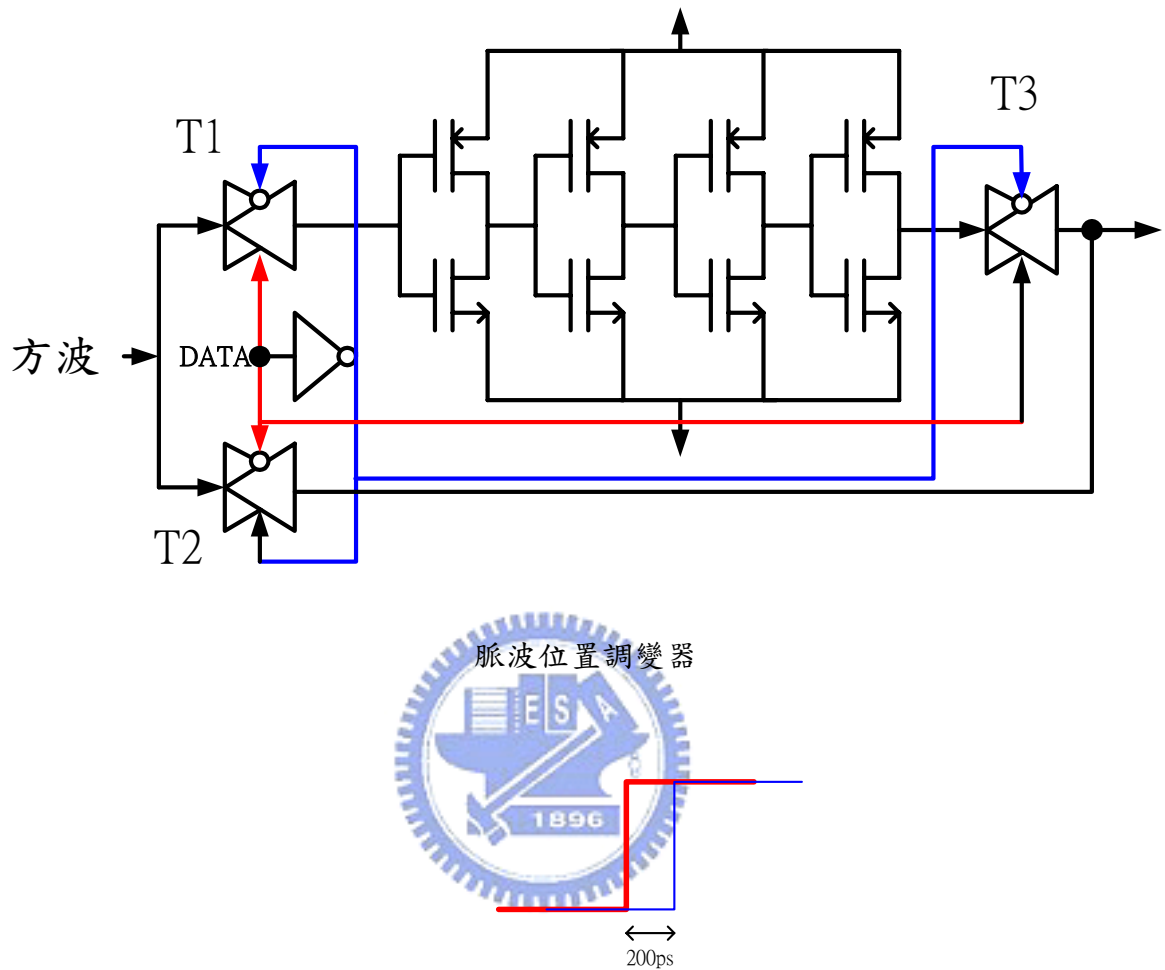


圖 4.4 調變器輸出的兩種路徑波形

4.2.3 四級串接反向器

在脈波產生器之輸出獲得 PPM 調變情況，並且輸出波形振幅區間一定要相同，唯一差別只在於延遲時間的不同，此脈波產生器是由方波驅動，當方波的上升與下降時間不同時，所造成的輸出波形，振幅和區間也不相同。四級串接反向器之主要功能在於將兩條路徑各自擁有不同上升與下降時間的方波，變成一樣。由於 UMC CMOS(互補式金屬氧化半導體場效電晶體)反向器的切換速度會有極限，當串接的反向器到達一定數量時，不管輸入串級反向器的上升與下降時間有何差異，在串級反向器的輸出則產生極相

近之上升時間與下降時間。

以下皆為脈波產生器的部份

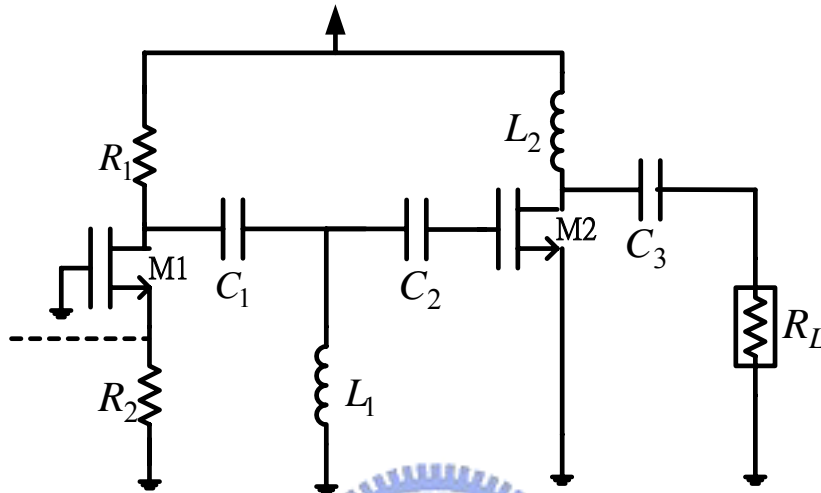


圖 4.5 NMOS 脈波產生器

4.2.4 開關裝置 (switching mechanism)

由圖 4.5 可知開關裝置為一 NMOS 所構成，是為共閘極架構，輸入訊號從源極入、汲極出，因為輸入訊號為方波，致使 NMOS 操作在截止區與歐姆區。

當射極的電壓為 $-1V$ 時，NMOS 作動在歐姆區 ($V_{BE} > 0.7$)，此時 V_{GS} 為定值，所以 I_D 也是定直流，汲極電流如下式，由於此時電晶體汲極電壓小於零，電容 C_1 將獲得充電；而 L_1 對直流電流而言是為短路，換句話說，即是電容之右邊將會近似零電位，不會有任何電壓訊號往輸出端。

$$I_D = K_n (V_{GS} - V_t)^2 \quad (4.1)$$

當射極的電壓從 $-1V$ 切換到 $1V$ 時，NMOS 瞬間進入截止區，促使電路形成獨立二階暫態系統，由 R_1 、 C_1 和 L_1 組成(由圖 4.6)。

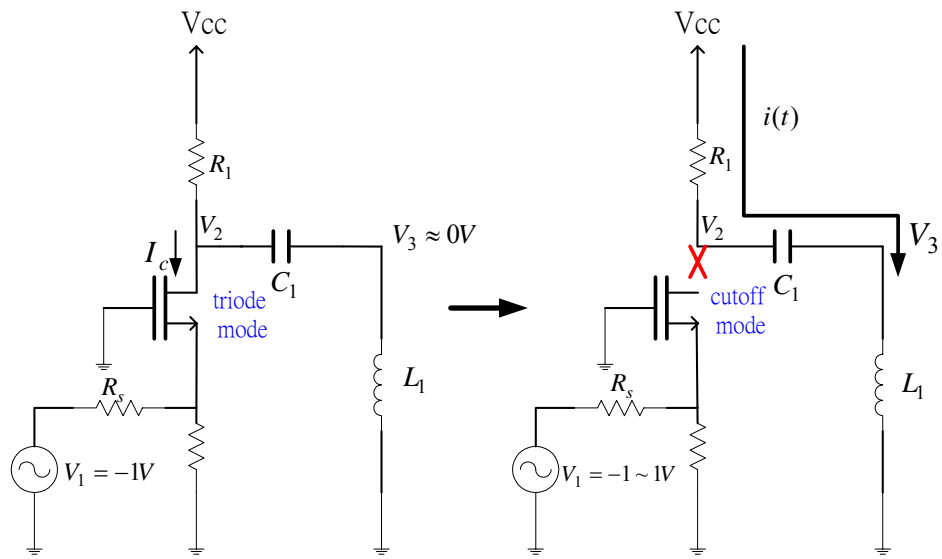


圖 4.6 開關裝置與二階暫態電路

4.2.5 二階暫態系統

在第三章，我們已經詳細導過二階暫態電路之公式解，在此將省略推導過程，只列出 V_2 和 V_3 的公式與波形(圖 4.7)。由於下線過程所使用的都是高頻元件，所以元件數值也不同，計算出的 y 值也不同($y=4.17$ Overdamped response)。

$$V_2 = L \frac{di(t)}{dt} + \frac{1}{C} \int i(t) dt + v_c(t=0) \quad (4.2)$$

$$V_3 = L \frac{di(t)}{dt} \quad (4.3)$$

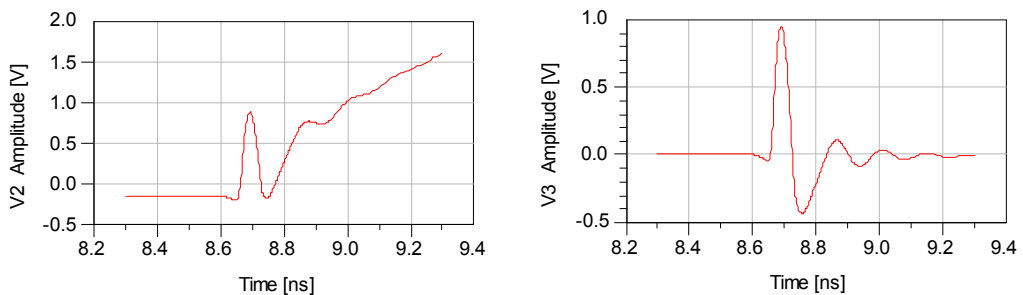
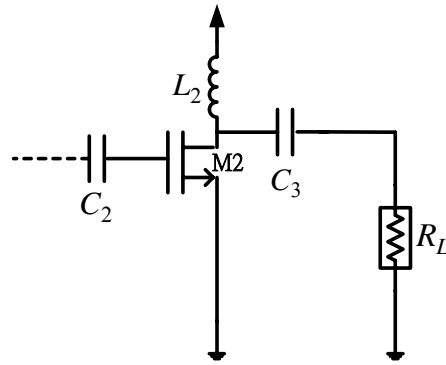


圖 4.7 二階暫態電路 V_2 和 V_3 的電壓

4.2.6 NMOS 共源極放大器

如下圖，當電壓訊號經過 M2 時，低於 NMOS 的臨界電壓，都將被 M2 給濾掉，而在 M2 的汲極產生一類似負的高斯脈波的脈衝(因為共源極是反向輸出)。並且 M2 的結構是為放大器組態，所以也放大了此高斯脈波。



4.2.7 二次微分器

L_2 對汲極所輸出的電流微分而產生反相電壓，之後 C_3 、 R_L 又對 L_2 的電壓微分第二次，所以總共是二次微分。當對脈衝波形微分時，每微分一次，中心頻譜就會越往高頻移動。

4.2.8 模擬結果

圖 4.8 顯示脈波產生器之輸出波形，波形名稱為史丘茲單輪脈波，峰對峰值震幅 170mV，區間大約 100ps；其脈波之中心頻譜為於 20GHz，有著極寬頻之特性。圖 4.9 顯示出不同之路徑造成相同脈波之差異，兩者相差約 50ps 之時間。

此次 UMC 晶片設計，雖獲得脈波位置調變之功能與超寬頻之特性，但若以美國聯邦通訊委員會對於超寬頻技術之功率與頻段限制，此電路不符合限制標準，下一步，將此電路做部分改良，以便符合美國聯邦通訊委員會之要求。

在微帶線電路製作中，可調整電壓大小(V_{dd})使的輸出波形振幅成為可調，而在晶片製作電路中，也有此功能，但較不明顯，原因在於微帶線之二階暫態電路中的電阻只有 50 歐姆，但在晶片電路中的電阻卻為 1K 歐姆，經由分壓定理可知，晶片電路中之振幅較不易受 V_{dd} 改變而改變。若要使電路輸出能有較明顯之可調振幅的功能只需降低二階暫態電路之電阻值，或者增加電感值，在二階暫態電路之數值變動下，還必須維持 $y > 1$

的規範(式 3.11)，但相對來說，輸出波形振幅與波形區間也會個別降低與增大。

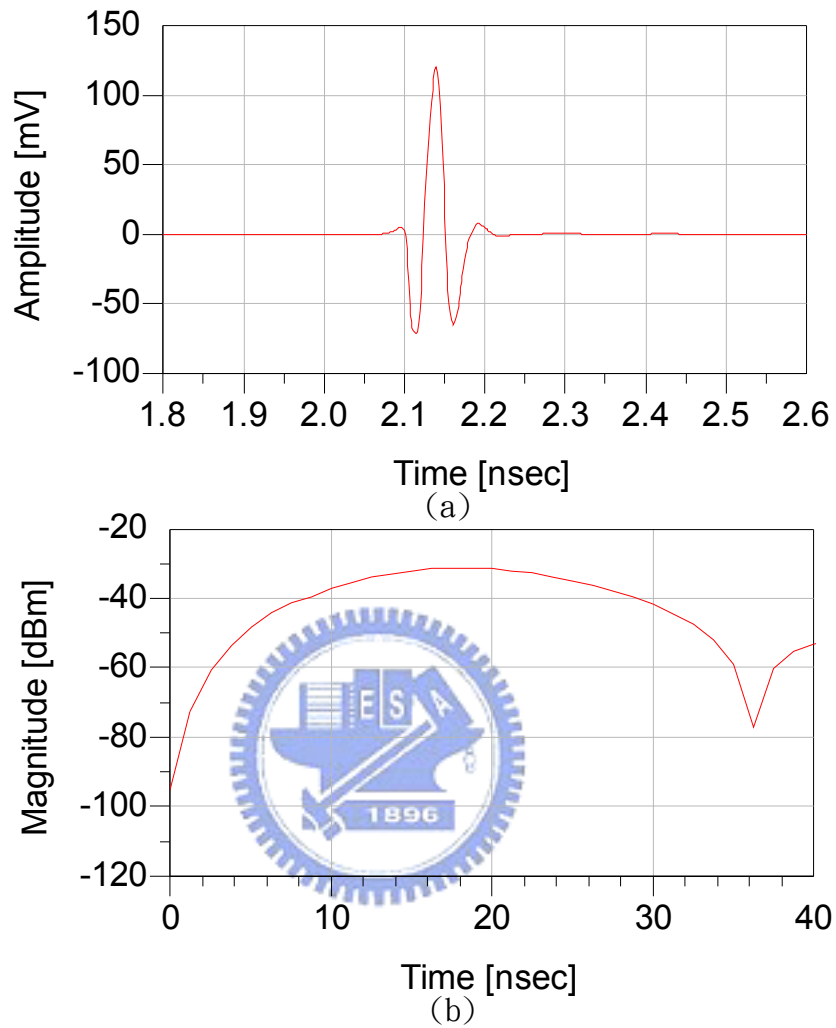


圖 4.8 (a) 脈波產生器輸出波形 (b) 與其頻譜 PPM

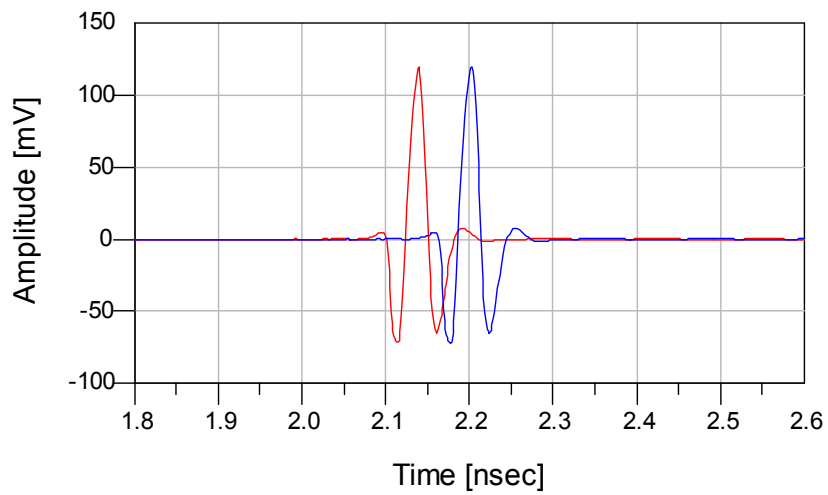


圖 4.9 不同路徑造成之輸出波形

4.3 脈波位置調變脈波產生器之 TSMC 設計

4.3.1 改良部分

由於 4.2 章節所下線之晶片不符合美國聯邦通訊委員會的要求，我們進行改良，使其電路能符合目標。此次 TSMC 晶片設計與 4.2 節不同之處，已列於下圖，將原本 M2 之基極電容改換成電阻，在輸出級則利用接地電感將原本的史丘茲波形再微分一次，得到多周波(poly-cycle pulse 高斯脈波三次以上微分)

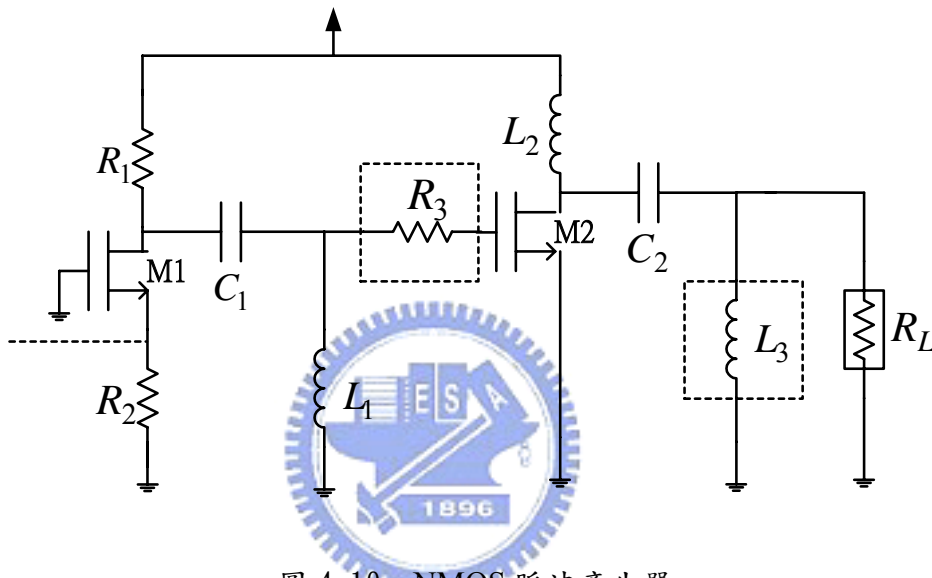


圖 4.10 NMOS 脈波產生器

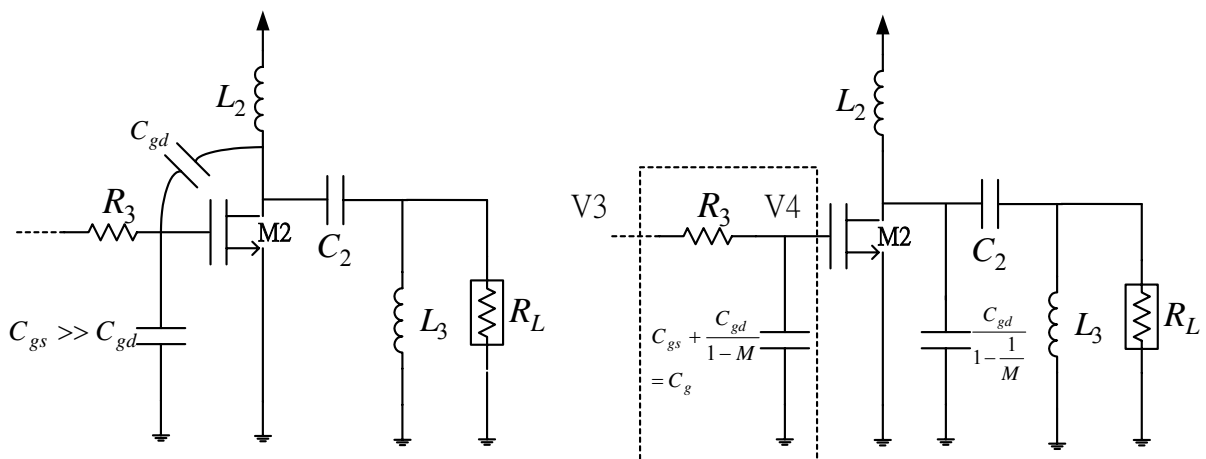


圖 4.11 共源級放大器之高頻效應

在 4.2 章節電路模擬結果顯示出輸出波形中心頻率約在 20GHz 附近，而美國聯邦通訊委員會明令超寬頻技術頻帶為 3.1GHz 至 10.6GHz. 所以改良電路的直覺想法為增加輸出波形之區間。圖 4.11 示出改善的方法，在 M2 之基極串接電阻，使的電晶體處在高頻時之寄生效應，成為 R_3C_g 低通濾波器，進而加大波形區間且使脈波對稱。圖 4.12 模擬出 V3 與 V4 之差異。

最後在輸出級增加接地電感 L_3 ，對原本是史丘茲單輪脈波 (Scholtz's monocycle pulse) 再進行一次微分，而得到多周波 (poly-cycle pulse)。

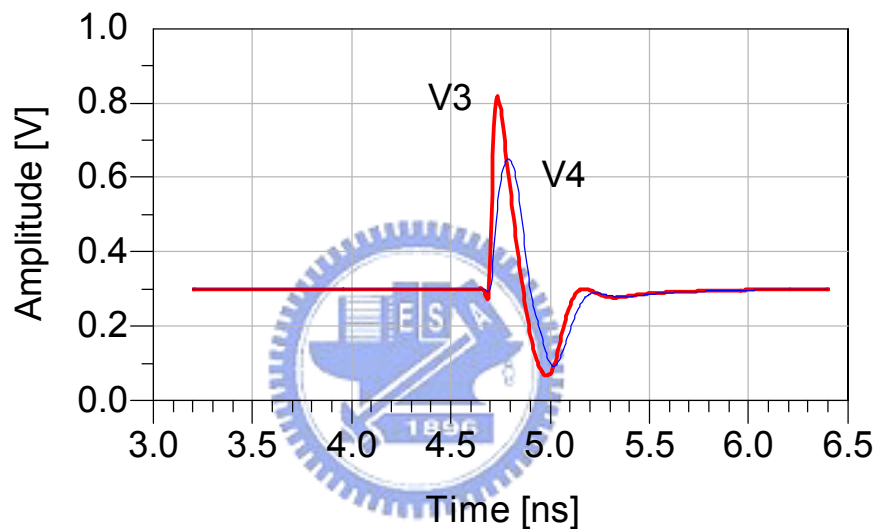


圖 4.12 改良電路之後 V3 與 V4 的電壓差異

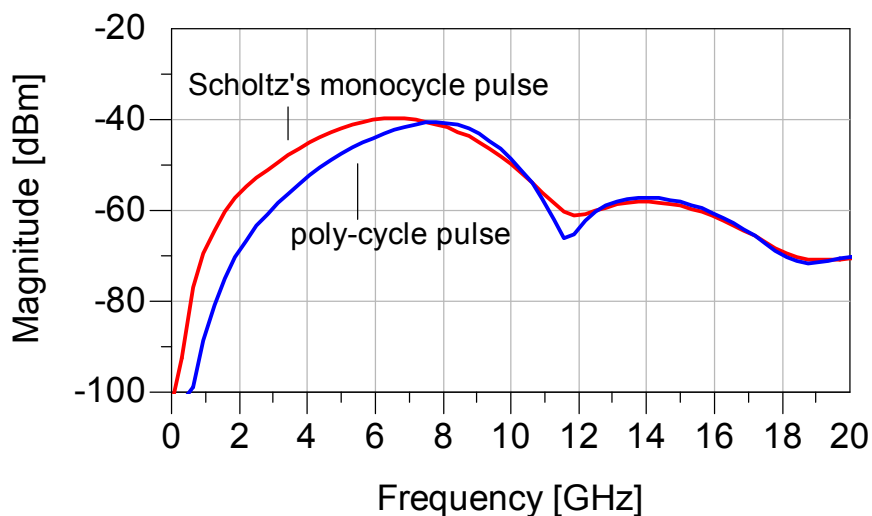


圖 4.13 史丘茲脈波與多周波之頻譜比較

4.3.2 模擬結果

因為 UWB 是新制定的無線傳輸系統，FCC 只提供 3.1-10.6GHz 給 UWB 的系統使用，並規定一個 FCC spectrum mask(如 4.14 圖)，只要符合頻譜與功率限制的規範即可，此為電路的頻域要求。

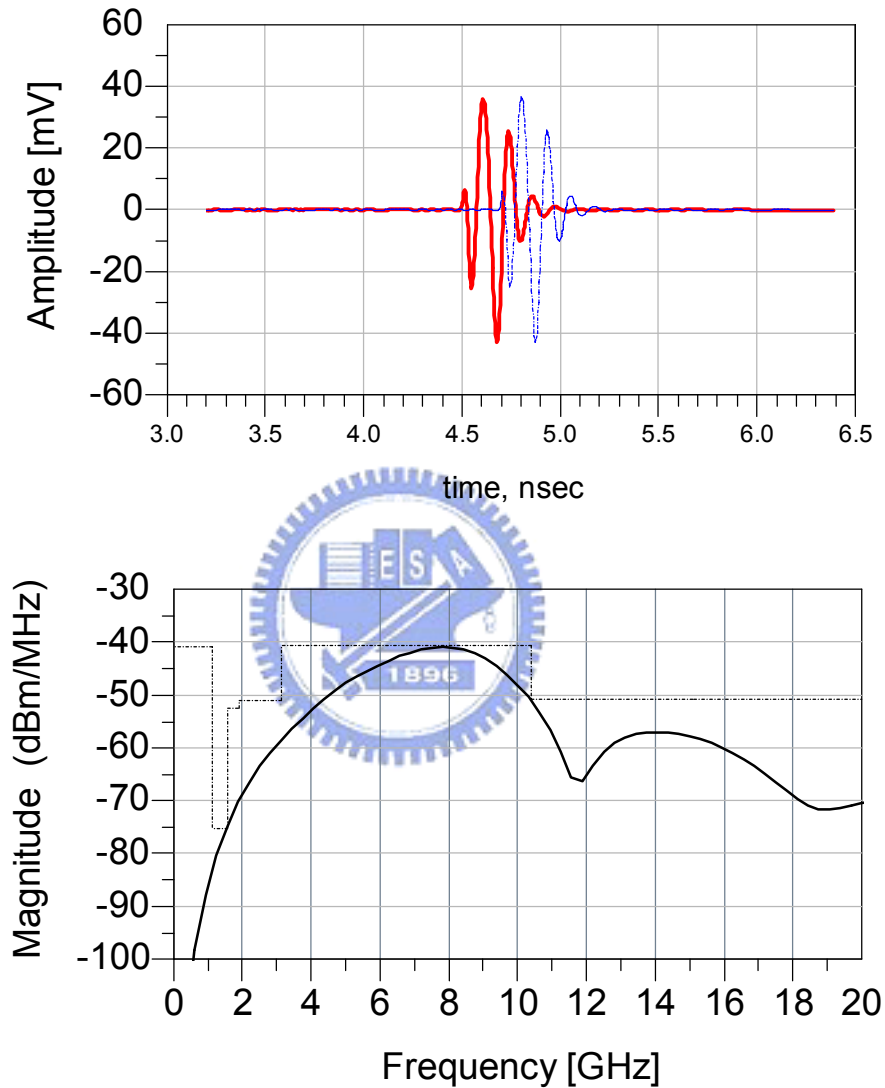


圖 4.14 UWB PPM 脈波產生器 (上圖)輸出波形 (下圖)輸出波形轉換的頻譜

在 UWB 的時域設計中，所發送的脈波分為：高斯脈波(Gaussian impulse)、單輪脈波(monocycle pulse)和多周波(polycycle pulse)。其中多周波是高斯脈波三次以上微分。一般而言，UWB 系統所要求的發送脈波為這幾種形式，本設計是屬於高斯脈波的三次微分。圖 4.14，即為整個發射器的輸出波形，此種波形稱為多周波，此種波形很適合當

作 UWB 發送的脈波，也適合 FCC transmit mask(圖 1.1)的規範，更擁有前面所敘述的各項優點。輸出波形區間 350ps、振幅為 80mV(peak to peak)，並且反對稱。

當初在模擬這個波型輸出時，所到達的最窄區間為 100ps，振幅最大為 200 mV，這些結果可以得到更寬廣的頻寬，但這卻會違反了 FCC 所定下的頻譜跟功率的限制，所以我們嘗試著調整元件數值使的輸出的波形區間 350 ps 振幅 80 mV，進而完完全全的符合 FCC 的頻譜跟功率限制，3.1GHz~10.6GHz。

在本次設計中，調變所引起脈波位置(pulse position)的差異，是根據電路中的延遲元件(delay element)來決定所延遲的脈波位置，以一個 finger 4 的 NMOS 電晶體而言 可以延遲 50 ps 的時間差，在設計的電路當中，我使用 4 個 NMOS，所以造成 200ps 的延遲，當然可以根據所需要的延遲時間而去設計 NMOS 電晶體的數目，所以脈波位置延遲限制下限為 50 ps，上限為 10 ns (oscillator 的週期)。

下幾張圖顯示出整個發射器中各個節點的波形，其中 a 和 b 分別代表 Data 輸入為 high 跟 low 的路徑，兩路徑相差約 200ps。

對於下線電路的 corner simulation 都已做過模擬，所得的結果列於表一，對於晶圓上晶片所分布的位置有所不同，而在製程製作上電晶體速度會有所不同，因此有 SS,SF,TT,FS,FF 的分別，就像是 FF 狀態，速度快，則延遲少、振幅大；SS 狀態，則輸出波形延遲多、振幅小。

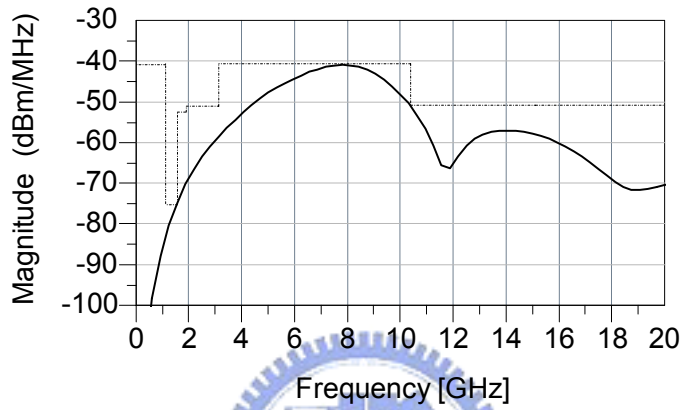
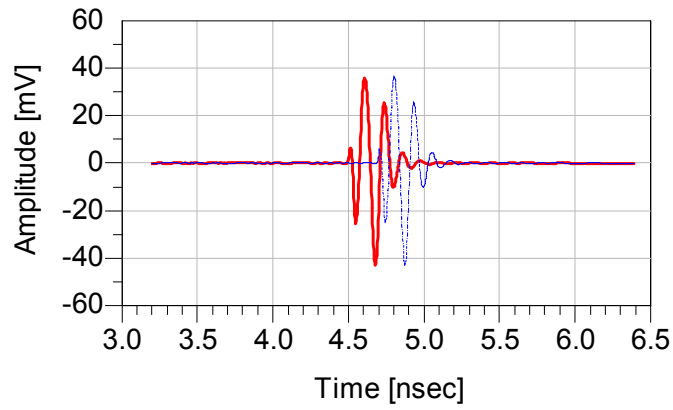


圖 4.15 TT 模擬圖

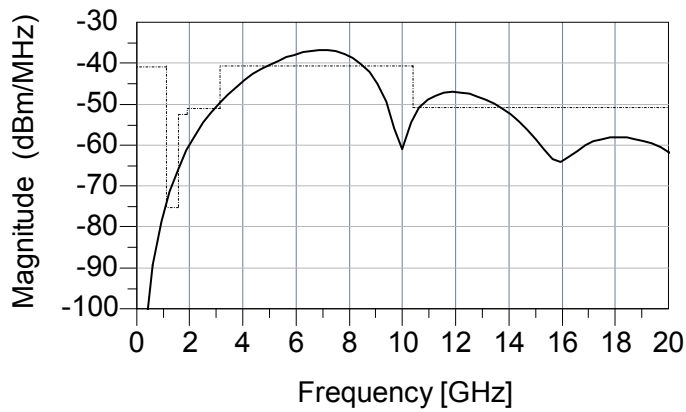
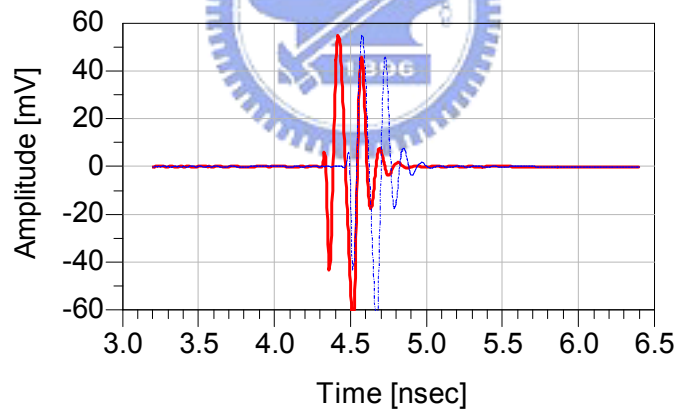


圖 4.16 FF 模擬圖

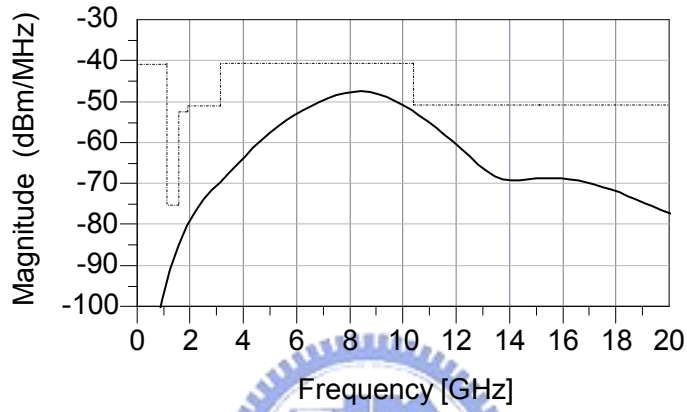
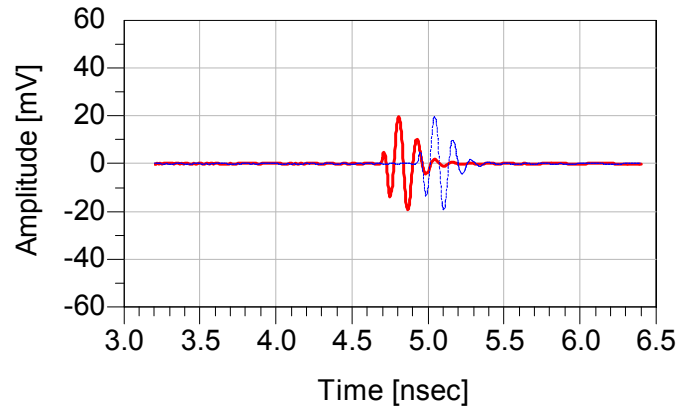


圖 4.17 SS 模擬圖

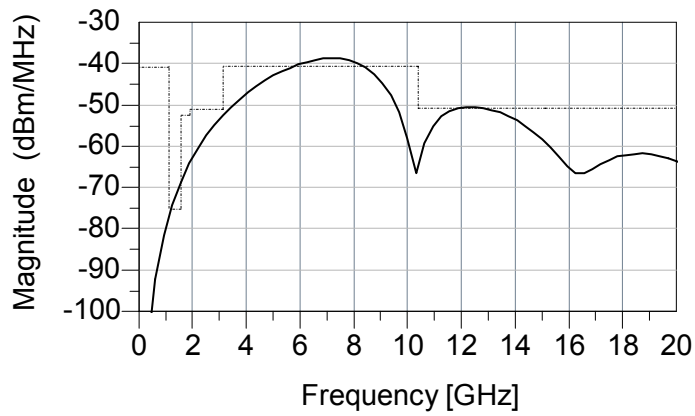
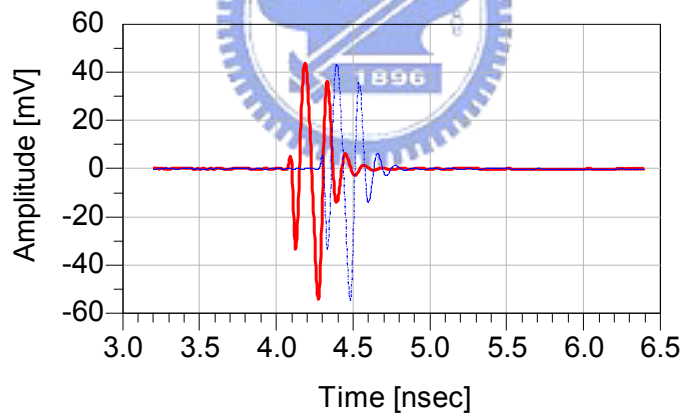


圖 4.18 FS 模擬圖

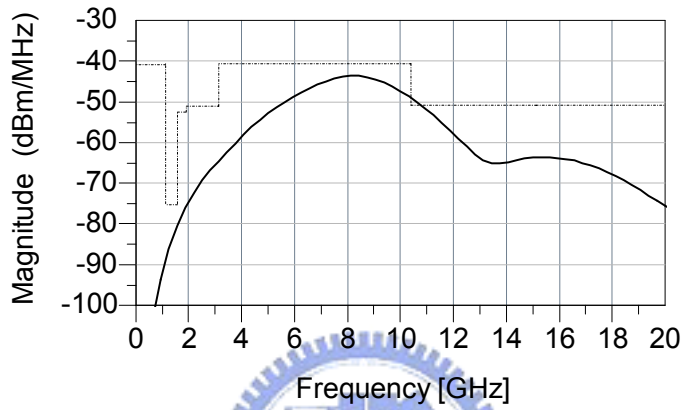
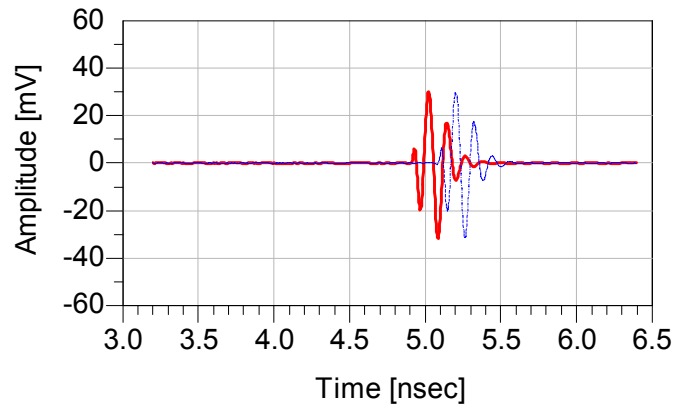


圖 4.19 SF 模擬圖

表一 Coner simulation 狀態比較

	TT	FF	SS	FS	SF
振幅 p-p (mV)	80	120	40	90	60
區間 (ps)	350	370	350	370	330
脈波位置 延遲 (ns)	190	150	220	210	180
波形對稱性	極對稱	不對稱	些微不對稱	些微對稱	對稱

4.4 比較模擬結果與前人結果之比較

表二列出前人電路與本研究比較之結果，以功率消耗與 FCC 限制而言，本電路佔有極大之優點，且有較大的整合性潛力。

表二 與前人電路結果之比較表

	2.1 章	2.2.1 章	2.2.2 章	2.2.3 章	本電路
區間	400ps	1200ps	350ps	250ps	350ps
振幅	1.2V	0.6mV	85mV	20mV	80mV
脈波延遲				50ps	200ps
功率消耗			15.4mV	30mV	12mV
FCC 限制					
是否符合	否	否	是	否	是

4.5 預計規格表

下表為最後 TSMC 下線之規格表，此脈波產生器用於室內之超寬頻脈衝系統，具有脈波位置調變功能，且頻寬為國聯邦通訊委員會所制定之 3.1GHz 之 10.6GHz。

表三 超寬頻脈波產生器規格表

Process Technology	TSMC 0.18 μ m CMOS
Power Supply	1V、-1V
Modulation	Pulse position modulation (200ps delay)
Carrier Frequency	No carrier
Transmitter Signal Bandwidth	3.1GHz-10.6GHz
Power Consumption	12mW
Architecture	All digital except pulse generator
Circuit size	0.9756 mm ²
Application	UWB system (indoor)
Pulse Width and Pulse Amplitude(p-p)	350ps、80mV

<<UMC 佈局平面圖>>

CAD Tools : ADS
CKT name : 超寬頻脈波位置調變發射器(設計名稱)
Technology : UMC 0.18um (1P6M) CMOS (使用製程)
Package : 不需要 (包裝種類)
Chip Size : $1.04 * 0.945 = 0.9828 \text{ mm}^2$ (晶片面積; mm^2)
Transistor/Gate Count : 30 MOS/2 RES/4 IND/ 3MIMCAP (電晶體/邏輯閘數)
Power Dissipation : 12mW (core) (功率消耗; mW)
Max. Frequency : 25 GHz(最高工作頻率, GHz)
Testing Results : function work partial work fail

Ps: 為了讓佈局平面圖更對稱，把 2 個 inductor 拆成 4 個 inductor

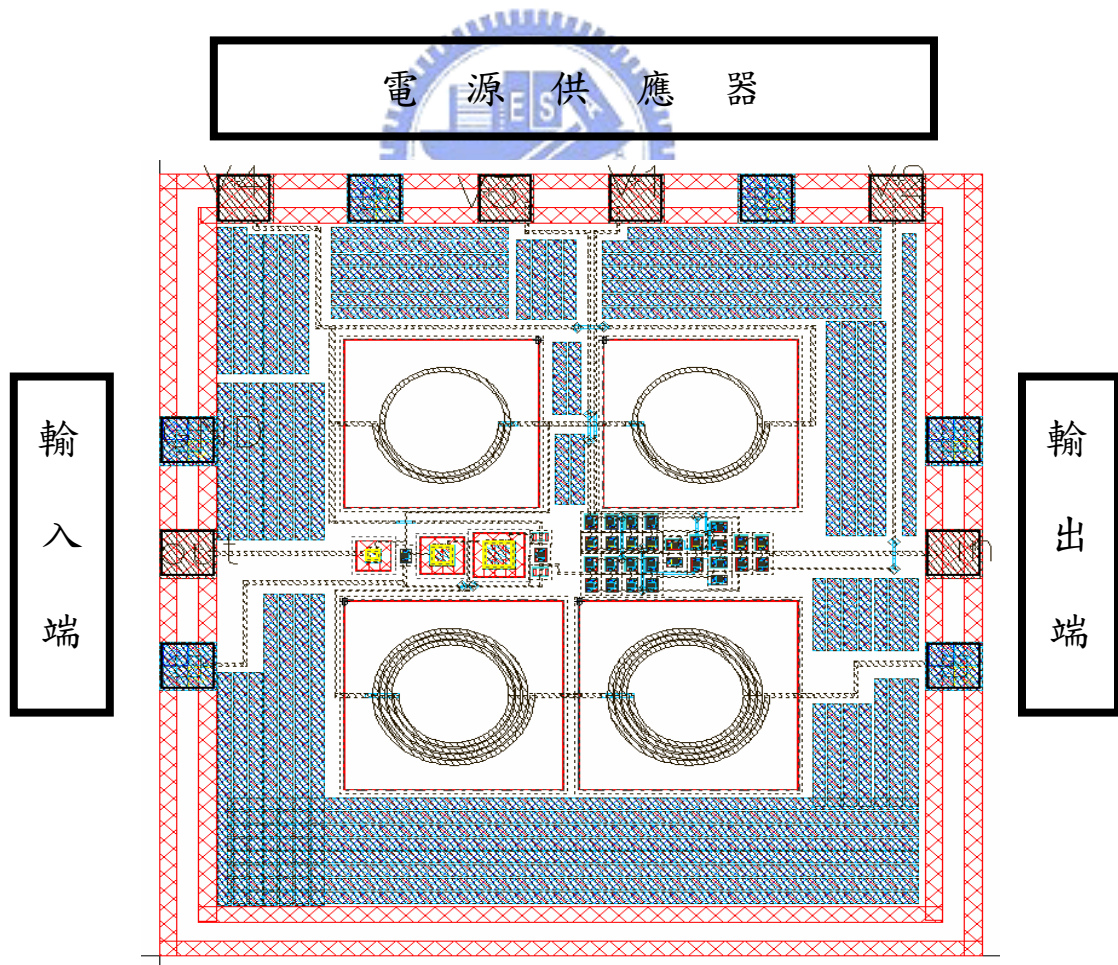


圖 4.20 UMC 超寬頻脈波位置調變脈波產生器佈局平面圖

<<TSMC 佈局平面圖>>

CAD Tools : ADS
CKT name : 超寬頻脈波位置調變脈波產生器(設計名稱)
Technology : TSMC 0.18um (1P6M) CMOS (使用製程)
Package : 不需要 (包裝種類)
Chip Size : $1.084 * 0.9 = 0.9756 \text{ mm}^2$ (晶片面積; mm^2)
Transistor/Gate Count : 30 MOS/3 RES/3 IND/ 3 MIMCAP (電晶體/邏輯閘數)
Power Dissipation : 12mW (core) (功率消耗; mW)
Max. Frequency : 10.6 GHz(最高工作頻率, GHz)
Testing Results : function work partial work fail

Ps : 由於所需要用到的電容值為 1.6 pF，所以將它拆成 2 個電容並聯

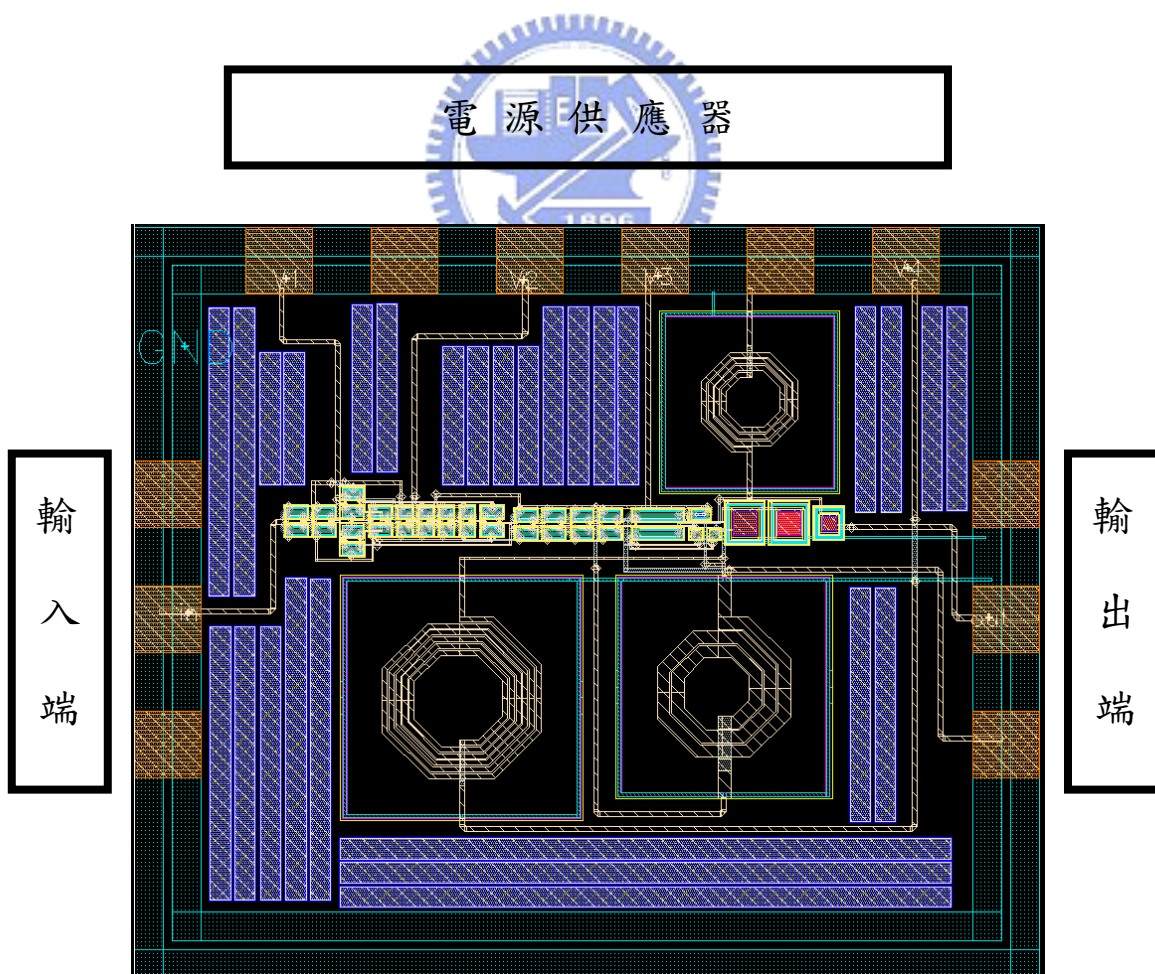


圖 4.21 TSMC 超寬頻脈波位置調變脈波產生器佈局平面圖

第五章 超寬頻脈波產生器之實作

在本章節中，將提出超寬頻脈波產生器之架構，並加以設計、實作與量測

5.1 簡介

近幾年來，超寬頻技術在現代通訊系統中所扮演的角色日益重要。在超寬頻系統中，脈波產生器由於是整個系統脈衝基頻信號來源，因此是目前超寬頻技術中最基本的設計核心，然而傳統的脈波產生器採用步階恢復二極體(step recovery diode)作為寬頻脈波的產生，在經過新的設計理念之後，我們採用二階暫態電路的響應方式，產生能夠適用於寬頻通訊系統的脈波，因此，利用 CMOS 製程的低功率，低價格以及與基頻電路(baseband circuit)間的高度整合性，使得超寬頻技術將會發展更完具有完整性。

由於超寬頻通訊系統所使用的頻率範圍寬廣且高頻，因此要實現一個符合此需求之超寬頻脈波產生器最困難之處就在於發送脈波之主要波形與極短區間，若是系統所發送之脈波區間太大，將造成輸出波形頻寬太低且降低傳送資料率，有鑑於此，本論文將集中在脈波產生器之波形設計，以滿足超寬頻通訊系統之高速要求。在量測部分透過國家晶片實驗中心(CIC)所提供之探針台將訊號輸出至數位示波器(HP 54120B Digitizing oscilloscope)進行量測，最後將探討量測波形與模擬波形之差異以及造成電路之不理想原因為何。

5.2 超寬頻脈波產生器(UMC 設計)

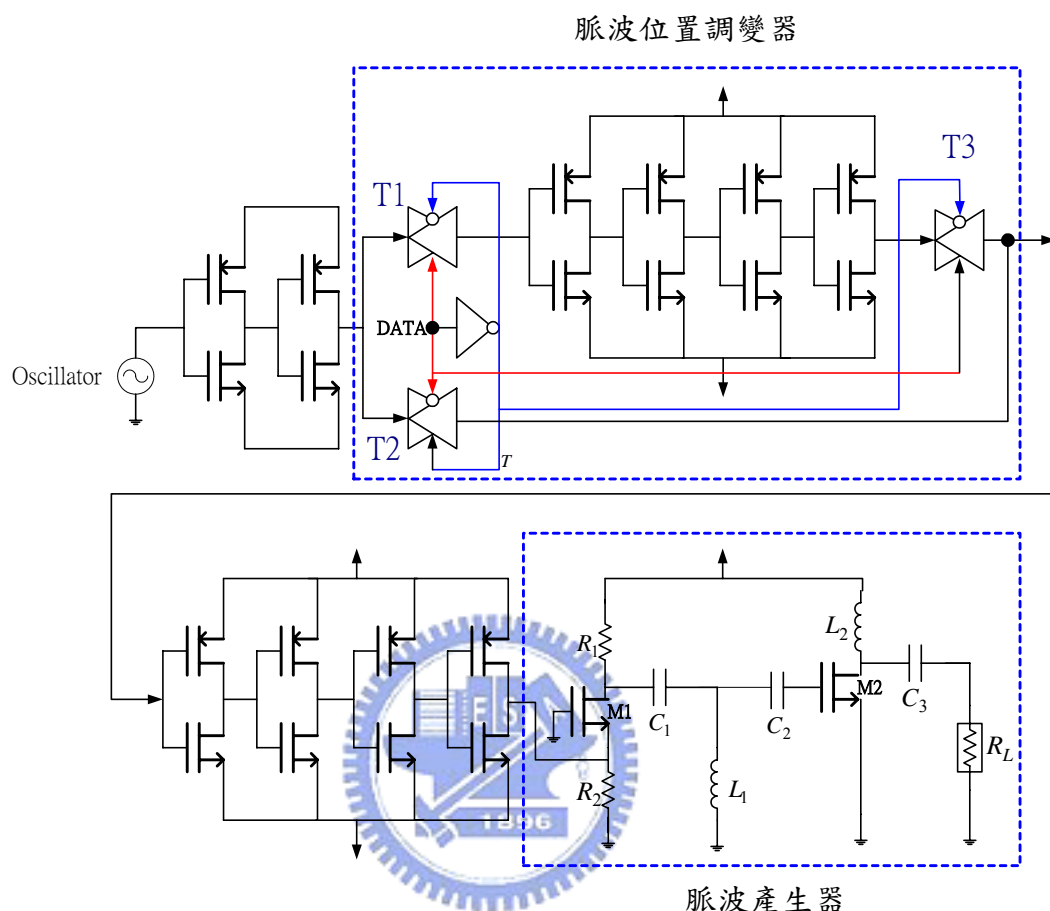


圖 5.1 超寬頻脈波位置調變發射器

圖 5.1 為本次下線的電路圖，包含以下兩部分：脈波位置調變器與脈波產生器。一般傳統電路把脈波位置調變器置於脈波產生器之後，此設計因考量設計上的簡易，所以把脈波產生器置於脈波位置調變器之後。以下說明每一部分的架構。

此電路除了脈波產生器之外，其餘皆為數位設計。當方波進入 PPM 調變器時，經由資料輸入端(Data input)的 high 或 low 來控制所輸入的方波要經由”短”路徑或”長”路徑，此長短路徑分別代表 data input 的”1”或”0”，在同一個週期之內，只有一個路徑在作動。在 PPM 調變器的輸出接上脈波產生器，可直接把方波轉化成超寬頻脈波(UWB pulses)，量測時輸入端為 50MHz 的方波震盪器，上升時間與下降時間 (rise time and fall time) 都為 2 ns。在震盪器的輸出端是連接兩個反向器 (inverters)，此兩

個反向器主要的功能在提昇震盪器方波的上升時間與下降時間，由於 0.18um CMOS 的反應時間極快，故能有效的提升方波的上升時間與下降時間；在反向器的輸出，連接脈波位置調變器，其中調變器是由三個傳輸閘(transmission gates)與一個延遲元件(delay element)組成，來造成調變的效果。有兩條路徑會在調變器的輸出會合，此兩條路徑所經過的元件數目不同，所以上升時間與下降時間也不同，為了讓兩條路徑擁有相同的上升與下降時間，進而驅動同一個脈波產生器，我們利用四個反向器，來促使兩條路徑上升與下降時間一樣。以期在脈波產生器的輸出得到相同的波形卻不同的延遲時間。

當方波驅動開關裝置時，造成在正半週的時候開啟二階暫態電路 (second order transient circuit)，負半週時關閉二階暫態電路；由於二階暫態電路的開啟，將會產生一個釘形脈波 (spike-like pulse)，此釘形電壓的寬度是屬於微微秒(pico-second)的區間，有利於我們產生一超窄的脈衝波；釘型電壓當中有夾雜著我們不需要的信號，可用一簡單的阻隔器，將不需要的電壓波形濾除掉，進而形成漂亮對稱的脈衝波形 (impulse)，這脈衝波形近似於高斯波形，在很短的時間之內，即可上升到振幅的最高點；最後的輸出階段，使用一個二次微分器，將脈波微分，形成一 scholtz' s monocycle pulse (此為高斯脈波二次微分的專有名詞)，當高斯波形經過微分之後，原本佔據低頻的成分，將往高頻移動，這將使得超寬頻通訊在低頻部份可以與其他的通訊系統互相共存，如 GPS 頻段。

5.2.1 量測結果

本論文提出的超寬頻脈波產生器，使用 Agilent ADS 模擬軟體以及 UMC 0.18-um Mixed Signal CMOS 製程的 RF model 實作。本電路設定輸入端為 50MHz 方波，方波振幅為 2V(peak to peak)，電路中之反向器偏壓於 $\pm 1V$ ，脈波產生器工作於 2~4V，輸出端則連接數位示波器，以便直接量測。單個波形之量測結果示於圖 5.2，由於輸出方波為 50MHz，所以每 20ns 為一方波週期，即每 20ns 脈波產生器將藉由方波之狀態改變而輸出一個極短區間脈波，圖 5.2(a)~5.2(f)顯示波形在不同時間區間大小所量測到之結果

與其轉換頻譜；在圖 5.2(f)中可清楚得知，脈波之波形區間約為 130ps，振幅約為 190mV，轉換之頻譜頻寬約從 10GHz~24GHz(以 10dB 頻寬計算)，約 14GHz。

圖 5.3 顯示出對於脈波位置調變時，輸出波形的差異，當 data input 為” 1” 時，即是左邊藍色脈波；當 data input 為” 0” 時，即是右邊紅色脈波，可發現兩脈波不管振幅高度或者脈波區間都非常近似，唯一差別只在於延遲的時間不同，約略相差 70ps。

5.2.2 結果與討論

表四顯示出量測與模擬結果之間的差異性，量測結果在電路之輸出波形與脈波位置調變之功能方面與模擬結果大致吻合。以下將對量測部分較不理想方面提出討論：

1. 在圖 5.2(a)中，在兩主要波形之間，存在一極小的漣波(ripple or ringing)，由於電路是利用方波由 low to high 驅動脈波產生器產生一個正的超寬頻脈波，但是當方波由 high to low 時，也會產生一個負的超寬頻脈波，在電路設計時，已把此負的脈波經由電路濾除，由於電路都帶有寄生效應，所以此負脈波無法濾除，在電路之輸出端將以小漣波方式呈現。
2. 在圖 5.2(f)中，輸出波形與原來模擬之波形仍有部分差異，原來模擬之波形較對稱，而量測之波形較不對稱，最主要造成此現象之原因不外乎被動元件之值漂與主動元件之寄生效應，由於此電路之二階暫態電路與微分器對於電感或電容之數值較敏感，將使輸出波形造成不對稱的情況出現，且越高頻率則越明顯。
3. 在圖 5.3 中，可知經由量測之脈波位置調變大約 70ps，此與當初模擬之 50ps 有 20ps 之差異，由於產生兩脈波之訊號路徑不同，才造成 PPM 之結果，所以最主要產生這 20ps 時間差異的原因在電路中，”長”路徑因製程關係帶有過多之電容，使得訊號多延遲 20ps。
- 4.

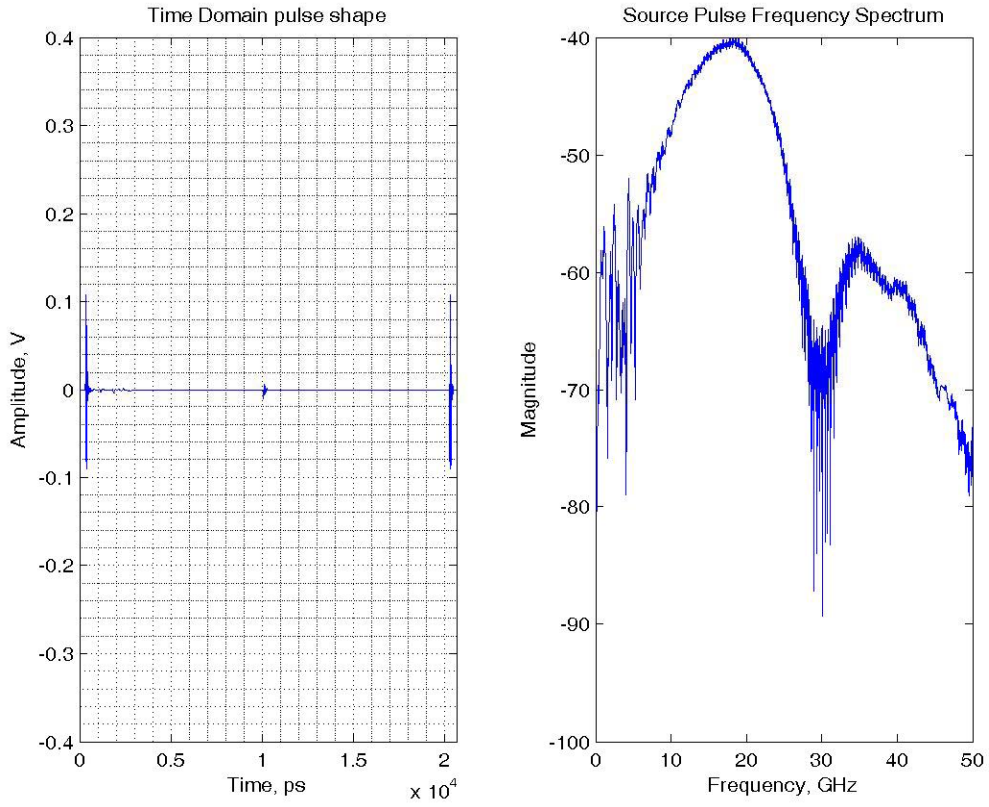


圖 5.2(a) 超寬頻脈波產生器之輸出量測波形

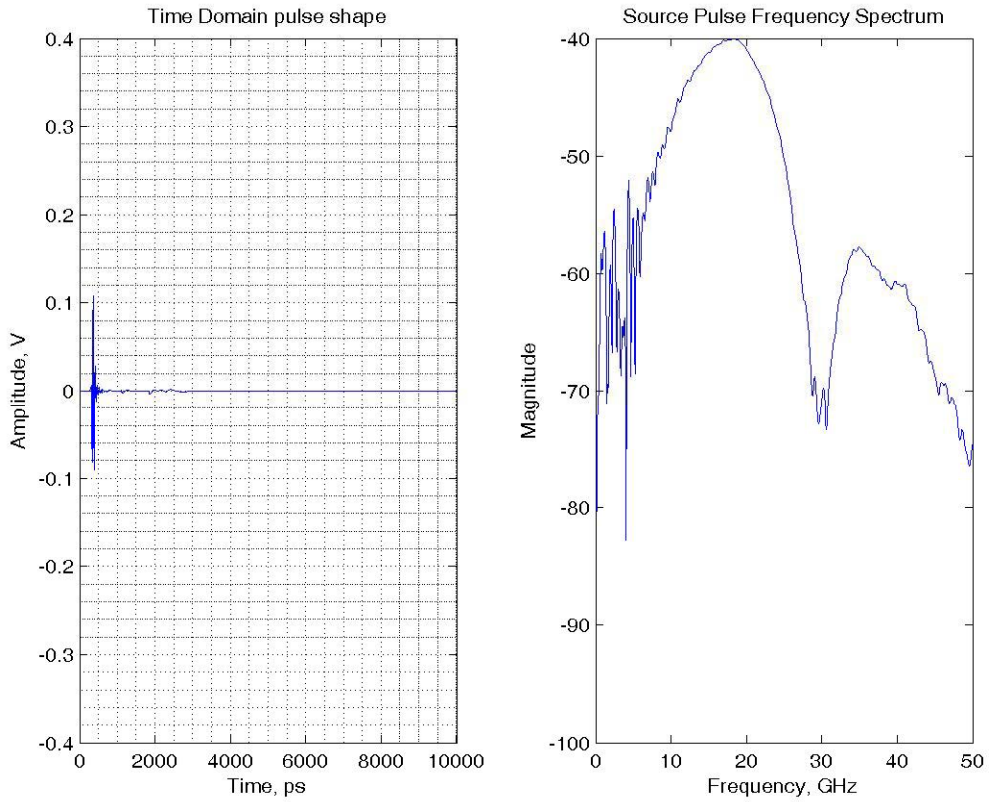


圖 5.2(b) 超寬頻脈波產生器之輸出量測波形

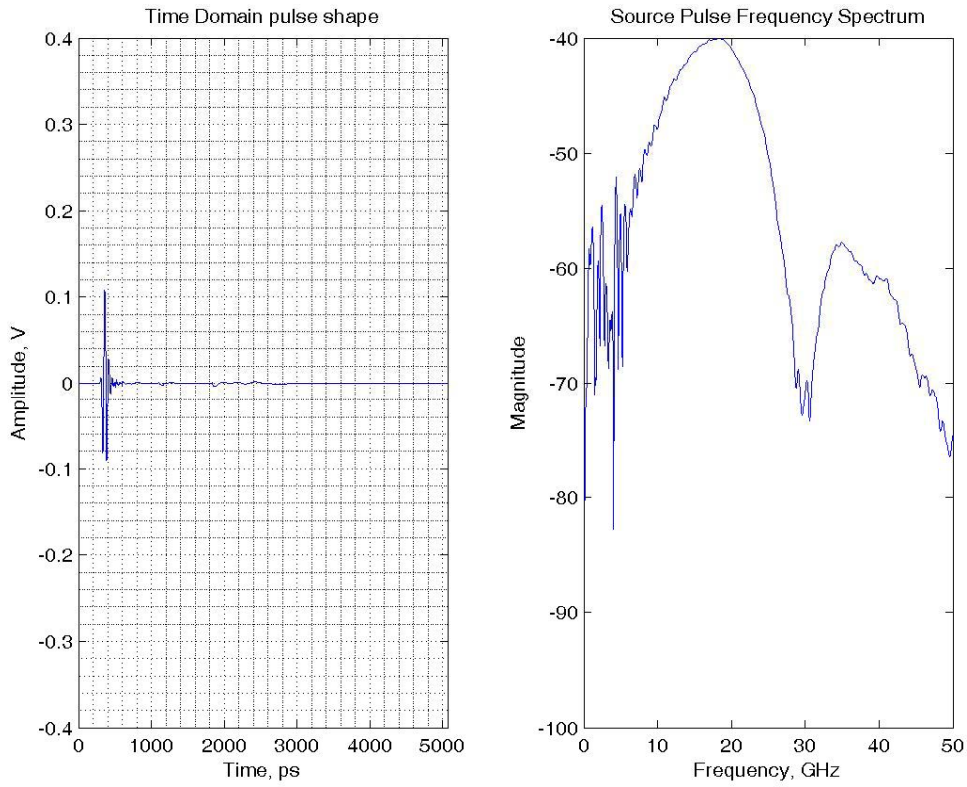


圖 5.2(c) 超寬頻脈波產生器之輸出量測波形

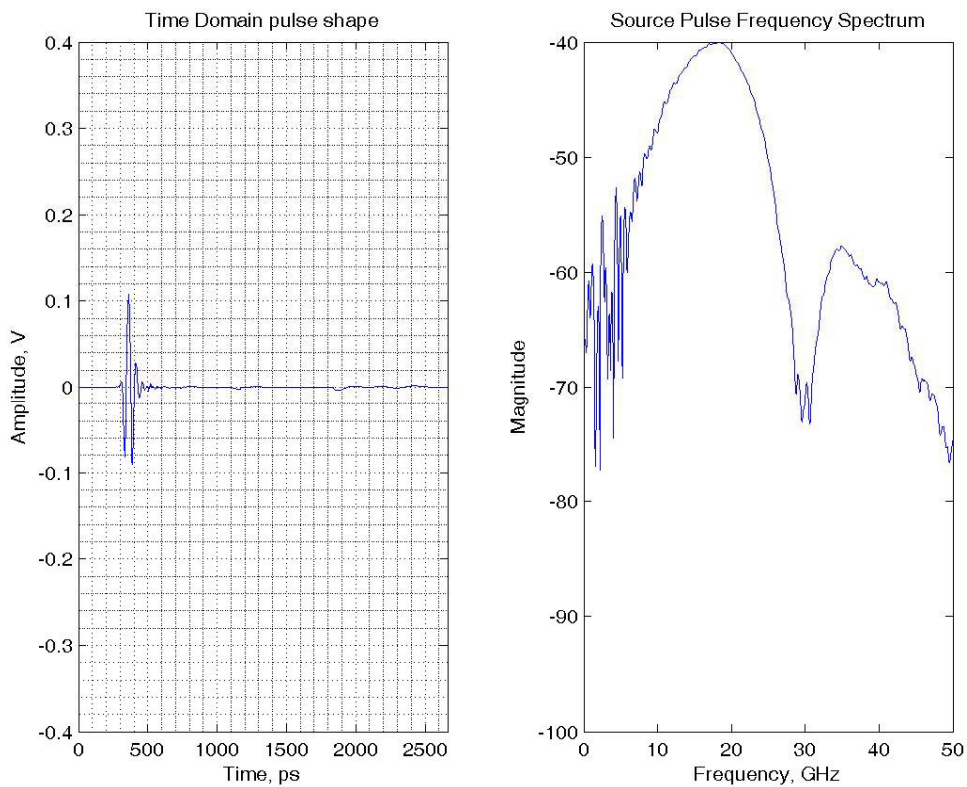


圖 5.2(d) 超寬頻脈波產生器之輸出量測波形

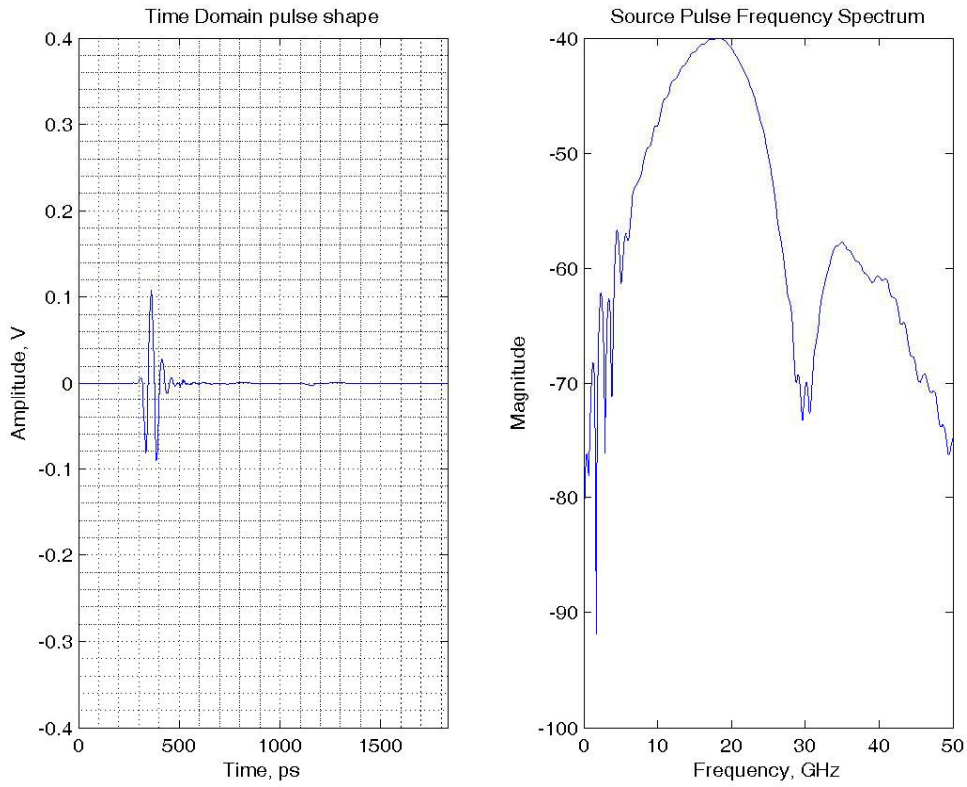


圖 5.2(e) 超寬頻脈波產生器之輸出量測波形

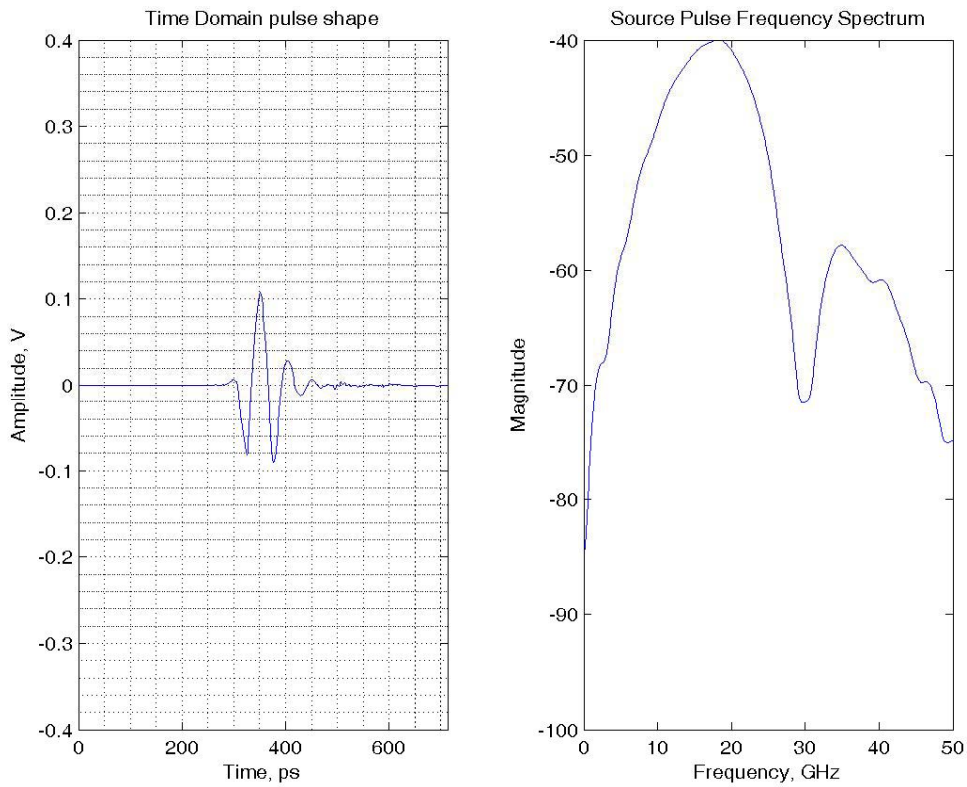


圖 5.2(f) 超寬頻脈波產生器之輸出量測波形

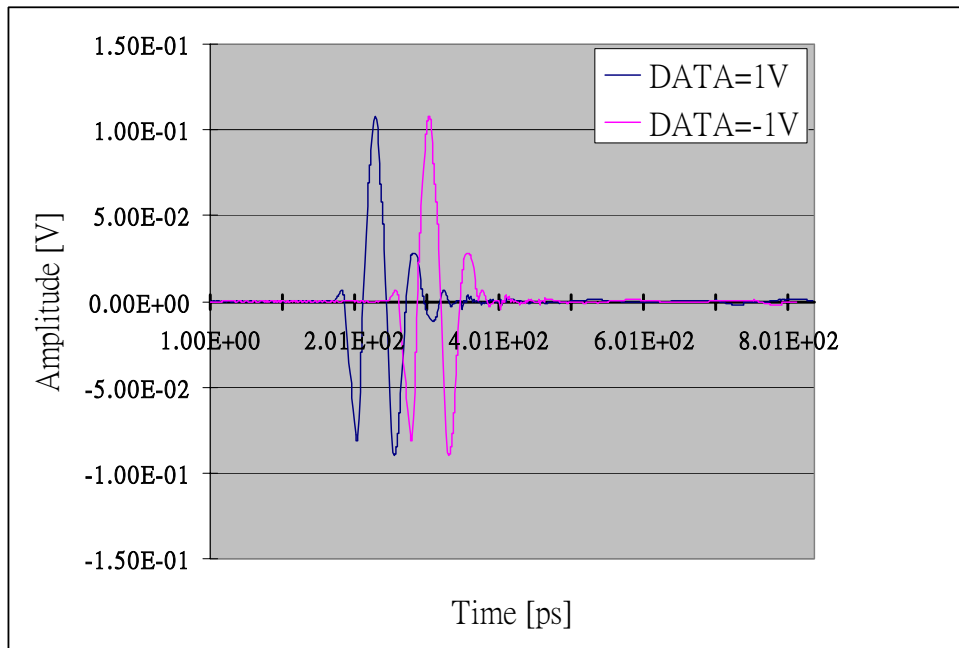


圖 5.3 脈波位置調變之輸出波形



表 5.1 超寬頻脈波產生器量測與模擬之差異

	Measurement	Simulation
Process Technology	0.18 μm CMOS	0.18 μm CMOS
Modulation	Pulse Position Modulation(70ps)	Pulse Position Modulation(50ps)
Waveform Width	130 ps	100 ps
Waveform Amplitude	190mV (peak to peak)	170mV (peak to peak)
Power Consumption	16mW	12mW
Waveform Bandwidth	10GHz~24GHz	8GHz~28GHz

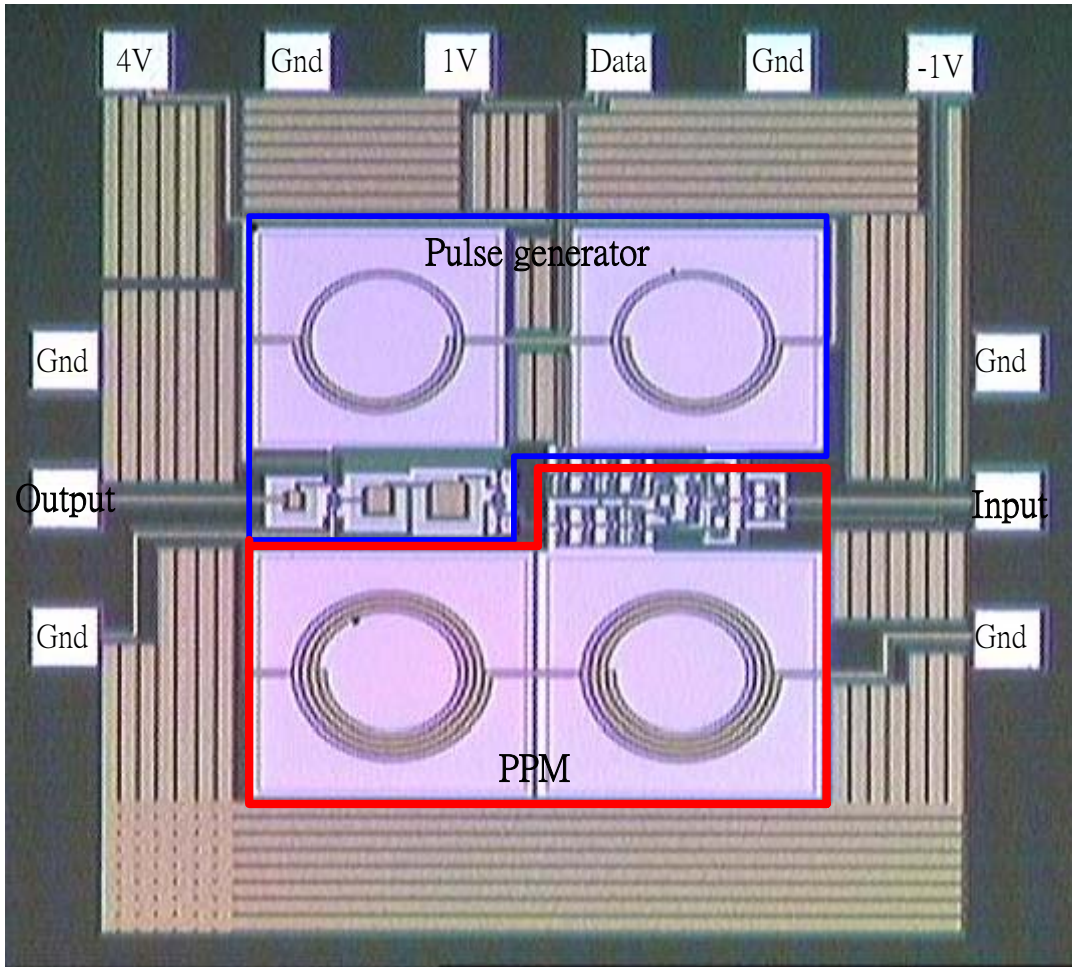



圖 5.4 chip die

第六章 結論

第二章介紹的超寬頻脈波的產生方法包含：用 SRD 電路、電路平方器產生與 IC 製程類中利用邏輯閘方式產生。在 SRD 電路中由於兩步階波形結合時，會產生多餘的漣波，必須再連接額外的電路，去除主要波形之外的訊號；此外用微帶線製作時，阻抗不匹配和元件的寄生效應影響較大，不易控制輸出波型的對稱。在平方器電路中，由於輸入的 $\tanh x$ 訊號，必須要再利用其他電路合成，因此在電路的輸入訊號源方面要求較嚴格。用邏輯閘產生的三角波，則需使用多級串接的複數第一階系統電路修飾三角波，使其轉變成高斯脈波，以便於後置電路的處理與操作。以科技趨勢為取向時，IC 製程類明顯優於其他方式；但以製作簡易方面為取向時，微帶線製作則為代表。



在第三章我們提出一個新型超寬頻脈波產生器，電路中利用雙極接面電晶體開啟與關閉二階暫態電路，讓電晶體在瞬間關閉之時，使得二階暫態電路產生窄區間的釘形脈波，再利用簡單的元件把此釘形脈波修飾成左右對稱並近似高斯脈波，最後將脈波一次微分得到單輪脈波，最後輸出的脈波區間為 500ps，且具有良好的對稱性與極低的漣波，此電路還可控制直流電壓來調整輸出波形振幅，範圍從 100mV 至 500mV。電路中所使用到的離散元件數目並不多，以製作方便性與成本來看，都非常合乎價值。當輸出的窄脈波區間越短，就會得到更大的調變頻寬與傳輸率。

有了上述的電路，我們更進一步往單晶片設計方法下手，結合脈波位置調變器與脈波產生器下線成 UMC 0.18um 晶片，並以 UMC 晶片之成功量測數據證實模擬電路與量測電路之結果大致吻合，由於脈波產生器之架構簡單，所以下線成功機率非常大。最後再使用 TSMC 0.18um 製程，並以脈波產生器之輸出波形完全符合 FCC 制定的發射功率限制為目標，下線成晶片。現今學術論文中，硬體規格能夠符合 FCC 制定的發射功率少之又少，都必須在脈波產生器輸出連接上濾波器，才能符合 FCC 的規範，但是連接濾波器的

動作，將使得原本的波形因濾波器而變動，只要波形的對稱性不好，在接收端較難檢測。

超寬頻技術的存在讓短距離通信掀開了劃時代的進步，雖然此技術現今還未成熟，但學術界與商業界已投入大量研究，相信在不久的將來，UWB 將成為下一代無線通訊的主流。



Ps. 本論文由於 TSMC 下線晶片尚未回來，所以無量測報告，待晶片回來將由實驗室學弟進行量測。

參考文獻

- [1] <http://www.uwb.org>
- [2] “Federal communications commission.” <http://www.fcc.gov>.
- [3] Aki Silvennoinen, “Unlicensed reuse of licensed spectrum: case UWB”, Communications laboratory, Helsinki University of Technology.
- [4] Luediger H., Hirt, W., Politano, C., Presentation of the European UWB Cluster to the Radio Spectrum Committee, 7th Meeting of the Radio Spectrum Committee, Mar 3rd 2004, http://europa.eu.int/information_society/policy/radio_spectrum/docs/ref_info/speeches/rsc7_uwbcluster_slides.ppt, last visited Nov 22nd 2004.
- [5] Paul Withington, “Impulse Radio Overview”, Time Domain Corporation
- [6] Cramer, R. J. –M., Win, M. Z., Scholtz, R. A. “Impulse radio multipath characteristics and diversity reception”, communications, 1998. ICC 98. Conference Record. 1998 IEEE International Conference Volume 3, 7-11 June 1998 Page(s): 1650-1654 vol.3
- [7] J. S Lee and C. Nguyen, “Uniplanar picosecond pulse generator using step-recovery diode”, Electronics Letters, vol. 37, no. 8, pp. 504-506, 12 Apr 2001.
- [8] Millman, J., and Hamilton, S. A, “Physical modeling of the step recovery diode for pulse and harmonic generation circuits”, Proc. IEEE, 1969, 57, pp. 1250-1259
- [9] J. S Lee and C. Nguyen, “Novel low-cost ultra-wideband, ultra-short-pulse transmitter with MESFET impulse-shaping circuitry for reduced distortion and improved pulse repetition rate”, IEEE Microwave Wireless Compon. Lett. Vol. 11, pp. 208-210, May 2001.
- [10] J. Han and C. Nguyen, “A new Ultra-Wideband, Ultra-short Monocycle Pulse Generator With Reduced Ringing”, IEEE Microwave Wireless Compon. Lett, vol. 12, no. 6, pp. 206-208, June 2002.
- [11] Hyunseok Kim, Dongwon Park, Youngjoong Joo, “Design of CMOS Scholtz’s monocycle pulse generator”, Ultra Wideband Systems and Technologies, 2003 IEEE Conference on 16-19 Nov. 2003 Page(s): 81-85
- [12] X. Chen and S. Kiaei, “Monocycle shapes for ultra wideband system”, IEEE Proc. Of Int. Symp. Circuits And Systems (ISCAS), vol.1 ,pp. 597-600, 2002.
- [13] IEEE 802.15.SG3a”STMicroelectronics proposal for IEEE 802.15.3a Alt PHY”, <http://grouper.ieee.org/groups/802/15/>, April 2003.
- [14] C. Toumazou, F. J. Lidgcy, and D. G. Haigh, Analogue IC design: the current-mode approach, London: peter Peregrinus Ltd., 1990.
- [15] Kim, H, Park, D., Joo, Y.,”All-digital low-power CMOS pulse generator for UWB system”, Electronics Letters Volume 40, Issue 24, 25 Nov. 2004 Page(s): 1534-1535.
- [16] Sheng, H, Orlik, P., Haimovich, A. M., Cimini, L. J., and Zhang, J.:”On the spectral and power requirements for ultra-wideband transmission”. IEEE Int. Conf. on

- Communications, Anchorage, AL USA, March 2003, Vol. 1, pp.738-742
- [17] Stoica, L., Tiuraniemi, S., Rabbachin, A., and Oppermann, I., "An ultra wideband TAG circuit transceiver architecture", IEEE Conf. on Ultra Wideband Sys. And Tech., Kyoto, Japan, May 2004, pp. 258-262.
- [18] Bagga, S., Serdijn, W. A., Long, J. R., "A PPM Gaussian monocycle transmitter for ultra-wideband communications", Ultra wideband Systems, 2004. Joint with conference Ultra wideband systems and Technologies. Joint UWBST & IWUWBS. 2004 International Workshop on 18-21 May 2004 Page(s): 130-134
- [19] H. C. Morgan, W. H. Boyd, "Transmission of Electronic Information by Pulse Position Modulation Utilizing Low Average Power", United States Patent, No. 5,586,145, December 17, 1996.
- [20] M. Saint-Laurent, M. Swaminathan, "A Digitally Adjustable Resistor for Path Delay Characterization in High-Frequency Microprocessors", IEEE J. of solid State Circuits, 2002.
- [21] R. Wang, R. Harjani, "Partial Positive Feedback for gain-Enhancement of Low-Power CMOS OTAs", Analog Integrated Circuits and Signal Processing, No. 8, pp. 21-35, 1995
- [22] F. A Farag, C. Galup-Montoro and M.C. Schneider, "A programmable low voltage switched-current FIR filter", Circuits and Systems, 1999. ISCAS '99. Proceedings of the 1999 IEEE International Symposium on, Volume: 2, 30 May-2 June 1999.
- [23] Special issue on Unexploded and mine detection, in Subsurface Sensing Technologies and Applications: An International Journal, E Cespedes and D. Daniels, Eds., vol. 2, no 3, pp. 149-336, July 2001.
- [24] D. J. Daniels, Surface-Penetrating Radar. London, U. K.: IEE Press, 1996.
- [25] B. Parr, B. Cho, K. Wallace, and Z. Ding, "A Novel Ultra-Wideband Pulse Design Algorithm", IEEE Communications letters, vol. 7, no. 5 May 2003.