

國立交通大學

電信工程學系碩士班

碩士論文

雙頻前端模組暨內嵌天線模組之研發



Research and Development of Dual-Band Front-End
Module and Embedded Antenna Module

研究生：吳民仲

指導教授：鍾世忠博士

中華民國九十四年六月

雙頻前端模組暨內嵌天線模組之研發

Research and Development of Dual-Band Front-End
Module and Embedded Antenna Module

研究生：吳民仲

Student : Min-Chung Wu

指導教授：鍾世忠博士

Advisor : Dr. Shyh-Jong Chung



Submitted to Department of Communication engineering
College of Electrical Engineering and Computer Science

National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

June 2005

HsinChu, Taiwan, Republic of China

中華民國九十四年六月

雙頻前端模組暨內嵌天線模組之研發

研究生：吳民仲

指導教授：鍾世忠博士

中文摘要

本篇論文前段提出一個應用於 802.11 a, b, g 之射頻前端模組，其模組包含了一個天線分集(diversity)收發切換(T/R)開關、接收路徑上的低雜訊放大器(LNA)、發射路徑上的功率檢測器(Power Detector)及內埋的六個濾波器電路，包括兩個帶通濾波器、兩個低通濾波器與兩個分頻器(Diplexer)。此模組是利用低溫共燒陶瓷(LTCC)為載板，將低雜訊放大器、天線分集(diversity)收發切換(T/R)開關及功率檢測器所用使到之蕭基二極體與集總元件置於載板之上，濾波器則設計於載板之內。後段則是提出一個將天線與濾波器整合之模組，利用多層式之低溫共燒陶瓷製程來設計，不僅大幅縮小了傳統平面式倒 F 天線之體積，且場型也有全向性之特色，更將天線與前端模組整合為一。

Research and Development of Dual-Band Front-End Module and Embedded Antenna Module

Student : Min-chung Wu

Advisor : Dr. Shyh-Jong Chung

Abstract

In front of this thesis, one dual-band RF front-end module (FEM) based on LTCC (low temperature co-fired ceramics) under 802.11a, b, g specification was designed. The FEM contains a diversity T/R switch, a low noise amplifier in receive path, a power detector in transmit path and six embedded filters which included two band pass filters and two low pass filters and two diplexers. The active components, switch and low noise amplifier and schottky diode, was mounted on the LTCC substrate and the passive filters was embedded in LTCC. The second part of this thesis, an embedded antenna front-end module was proposed. An inverted F antenna of omni-directional pattern was design with smaller size by multi-layers LTCC structure. It was successful to integrate the antenna into a LTCC front-end module.

致謝

能完成這篇論文最感謝的就是鍾世忠教授，指導我由一個門外漢進入微波電路的領域，並且提供完善的研究資源與空間，再研究室中可盡情發揮所學。

同時要感謝實驗室所有的同學，尤其是張鈞富與林克強，在模組的設計與驗證上給我極大的幫助。

最後要感謝我的父母，這一切都是他們給的。



目錄

第一章 導論.....	12
第二章 低溫共燒陶瓷分頻器與濾波器設計.....	14
2.1 前言.....	14
2.2 低通與帶通濾波器設計.....	14
2.2.1 低通濾波器電路原理與設計.....	14
2.2.2 帶通濾波器電路設計.....	15
2.3 分頻器設計.....	16
2.3.1 分頻器電路設計原理.....	16
2.3.2 分頻器實做與量測.....	17
第三章 LTCC 雙頻前端模組設計.....	33
3.1 模組架構與設計流程.....	33
3.2 模組內埋層被動電路設計與共振問題探討.....	33
3.2.1 帶通濾波器設計.....	34
3.2.2 低通濾波器設計.....	35
3.2.3 模組共振問題.....	35
3.2.4 模組分頻器設計.....	36
3.3 模組主動電路驗證與佈線.....	37
3.2.1 天線分集收發切換開關驗證與佈線.....	37
3.2.2 低雜訊放大器驗證與佈線.....	38
3.2.3 功率檢測器驗證與佈線.....	38
3.4 模組設計實作之考量與模擬結果.....	39
3.5 模組量測.....	40
3.5.1 表面元件黏著與量測加工方式.....	40
3.5.2 模組量測結果.....	41
第四章 內嵌天線射頻模組設計.....	70
4.1 模組架構與佈線.....	70

4.2 天線理論與設計.....	71
4.3 天線與模組元件耦合現象探討.....	73
4.4 整體天線模組模擬結果.....	74
第五章 結論.....	97
參考文獻.....	98



圖片目錄

圖 2.1 雙頻無線網路射頻前端模組系統方塊圖	20
圖 2.2 低通濾波器原型.....	21
圖 2.3 並聯共振型低通濾波器.....	21
圖 2.4 三階交錯耦合濾波器低通原型.....	22
圖 2.5 三階交錯耦合帶通濾波器原型.....	22
圖 2.6 基本三階交錯耦合帶通濾波器等效電路.....	22
圖 2.7 基本三階帶通濾波器頻率響應.....	23
圖 2.8 有傳輸零點之三階帶通濾波器電路.....	23
圖 2.9 傳輸零點之三階帶通濾波器電路頻率響應.....	24
圖 2.10 將電路拆成兩個並聯的 Y 矩陣示意圖.....	25
圖 2.11 Y1Y2 網路的 Y21 參數的絕對值與相位	25
圖 2.12 跨接電容加接地電感之三階帶通濾波器頻率響應.....	26
圖 2.13 分頻器電路示意圖.....	26
圖 2.14 一階高通與低通濾波器並聯相接.....	26
圖 2.15 一階高通與低通濾波器並聯相接之頻率響應.....	27
圖 2.16 低通路徑等效電路.....	27
圖 2.17 高通路徑等效電路.....	27
圖 2.18 並聯 LC 共振分頻器電路和頻率響應	28
圖 2.19 高頻共振腔開路時高通路徑等效電路.....	28
圖 2.20 低頻共振腔開路時低通路徑等效電路.....	29
圖 2.21 串聯與並聯共振之分頻器電路和頻率響應.....	29
圖 2.22 電路遮蔽效應圖示.....	30
圖 2.23 π 型電容設計.....	31
圖 2.24 分頻器電路走線圖.....	31
圖 2.25 分頻器 EM 模擬.....	31
圖 2.26 分頻器實體與量測環境.....	32

圖 2.27 分頻器量測之頻率響應.....	32
圖 3.1 模組架構與系統方塊圖.....	42
圖 3.2 模組三維體積與內埋層厚度示意圖.....	43
圖 3.3 模組內埋被動電路分部方塊圖.....	44
圖 3.4 模組隔絕接收與發射路徑之接地灌孔與接地遮蔽面.....	44
圖 3.5 接收路徑上設計之 5GHz 帶通濾波器電路圖.....	45
圖 3.6 接收路徑上設計之 5GHz 帶通濾波器三維走線圖.....	45
圖 3.7 單一 5GHz 帶通濾波器模擬結果.....	45
圖 3.8 接收路徑上所設計之 2.4GHz 帶通濾波器電路圖.....	46
圖 3.9 接收路徑上所設計之 2.4GHz 帶通濾波器三維走線圖.....	46
圖 3.10 以數根小電感並連接地以防止製程誤差.....	47
圖 3.11 單一 2.4GHz 帶通濾波器模擬結果.....	47
圖 3.12 發射路徑所設計之低通濾波器電路.....	48
圖 3.13 發射路徑之 2.4GHz 低通濾波器三維走線.....	48
圖 3.14 單一 2.4GHz 低通濾波器模擬結果.....	48
圖 3.15 5GHz 低通濾波器三維走線.....	49
圖 3.16 被頻共振 5GHz 低通濾波器頻率響應圖.....	49
圖 3.17 模組內類似波導結構三維示意圖.....	50
圖 3.18 類似波導結構的模擬結果.....	50
圖 3.19 波導共振實驗之地通濾波器三維走線.....	51
圖 3.20 波導共振實驗之低通濾波器頻率響應.....	51
圖 3.21 加大等效共振腔與其對應之頻率響應.....	52
圖 3.22 將共振腔一端接地後的(a)三維走線(b)頻率響應.....	53
圖 3.23 接收路徑分頻器電路.....	53
圖 3.24 接收路徑分頻器電路三維走線.....	54
圖 3.25 接收路徑分頻器電路整體模擬結果.....	54
圖 3.26 發射路徑的分頻器電路.....	55
圖 3.27 發射路徑分頻器之理想頻率響應.....	55

圖 3.28 發射路徑分頻器電路的三維走線.....	56
圖 3.29 發射路徑整體模擬結果.....	56
圖 3.30 模組表面接點與其對應之元件.....	57
圖 3.31 雙刀雙擲開關電路量測環境圖.....	57
圖 3.32 雙刀雙擲開關電路量測之 S 參數	57
圖 3.33 低雜訊放大器量測環境圖.....	58
圖 3.34 低雜訊放大器量測之 S 參數	58
圖 3.35 功率檢測器電路.....	59
圖 3.36 功率檢測器電路電壓準位與功率模擬圖.....	59
圖 3.37 功率檢測器偶合線.....	60
圖 3.38 功率檢測器之耦合線設計方式.....	60
圖 3.39 功率檢測器 PCB 驗證板走線.....	60
圖 3.40 驗證功率檢測器之量測結果.....	61
圖 3.41 大金屬包小金屬的電容佈線.....	61
圖 3.42 模組一模組二模組三的電路方塊圖.....	61
圖 3.43 模組四模組五模組六的電路方塊圖.....	62
圖 3.44 模組七模組八模組九的電路方塊圖.....	62
圖 3.45 模組十的電路方塊圖.....	62
圖 3.46 模組一模擬結果 (a)發射路徑(b)接收路徑	63
圖 3.47 模組二模擬結果 (a)發射路徑(b)接收路徑	63
圖 3.48 模組三模擬結果 (a)發射路徑(b)接收路徑	63
圖 3.49 模組四模擬結果 (a)發射路徑(b)接收路徑	64
圖 3.50 模組五模擬結果 (a)發射路徑(b)接收路徑	64
圖 3.51 模組六模擬結果 (a)發射路徑(b)接收路徑	64
圖 3.52 模組七模擬結果 (a)發射路徑(b)接收路徑	65
圖 3.53 模組八模擬結果 (a)發射路徑(b)接收路徑	65
圖 3.54 模組九模擬結果 (a)發射路徑(b)接收路徑	65
圖 3.55 LTCC 外面的金屬接點.....	66

圖 3.56 用防焊膠帶防止錫膏碰到磅線點.....	66
圖 3.57 磅線完成圖.....	66
圖 3.58 模組量測前的加工流程圖.....	67
圖 3.58 模組型號四量測與模擬.....	68
圖 3.58 模組型號五量測與模擬.....	68
圖 3.58 模組型號六量測與模擬.....	69
圖 4.1 內嵌天線模組系統方塊圖.....	76
圖 4.2 模擬內嵌天線模組的 FR4 版尺寸.....	76
圖 4.3 模組三維尺寸與電路位置.....	77
圖 4.4 收發切換與天線分集開關腳位圖.....	78
圖 4.5 模組腳位與開關電路腳位對應圖.....	78
圖 4.6 半波長偶極天線電流分布圖.....	79
圖 4.7 鏡像原理等校模型(a)垂直電流等校模型(b)水平電流等校模型.....	80
圖 4.8 L 型單極天線.....	80
圖 4.9 倒 F 型天線.....	81
圖 4.10 倒 F 型天線的等效傳輸線模.....	81
圖 4.11 模組內嵌倒 F 型天線結構圖.....	82
圖 4.12 電磁模擬內嵌天線輸入損耗圖.....	82
圖 4.13 模組內嵌倒 F 型天線三維輻射場型圖.....	83
圖 4.14 倒 F 型天線各切面之幅射電場.....	84
圖 4.16 原始天線與不同接地遮蔽面間的反射損耗比較.....	87
圖 4.17 模組內帶通濾波器三維走線.....	88
圖 4.18 模組內單一帶通濾波器模擬結果.....	88
圖 4.19 模組內低通濾波器三維走線圖.....	89
圖 4.20 模組內單一低通濾波器接地灌孔較遠之模擬結果.....	89
圖 4.21 模組內單一低通濾波器接地灌孔較近之模擬結果.....	90
圖 4.22 模組內單一低通濾波器接地兩側接地灌孔之模擬結果.....	90
圖 4.23 帶通與低通一起模擬的三維示意圖.....	91

圖 4.24 模組內帶通與低通濾波器各埠之隔絕性.....	91
圖 4.25 單一低通濾波器和低通加帶通一起模擬的頻率響應比較.....	92
圖 4.26 單一帶通濾波器和低通加帶通一起模擬的頻率響應比較.....	92
圖 4.27 整體模組濾波器模擬結果.....	93
圖 4.28 整體模組天線反射損耗模擬結果.....	94
圖 4.29 整體模組天線輻射增益場型.....	95



表目錄

表 2.1 LC 共振器特性	30
表 4.1 模組內嵌倒 F 型天線各切面模擬的幅射增益整理	85
表 4.2 模組內嵌型天線整體模擬各切面模擬的幅射增益整理.....	96



第一章 導論

隨著無線通訊技術的日新月異，及其與網際網路技術的結合，無線通訊產業已呈現爆破性的成長。而無線通訊產業的相關產品，已跟日常生活緊密的結合，例如：行動電話(mobile phone)、無線區域網路(wireless local-area-network, WLAN)、藍芽(Bluetooth)產品、全球定位系統(global positioning system, GPS)...等。更由於與日常生活之結合，產品之輕、薄、短小是必須的要求，故對於射頻電路而言，其要求也越來越嚴苛，不僅需要高密度、低成本和高效能，更要能夠防止電磁干擾(EMI)、外力及溼度影響。因此射頻電路通常須藉由封裝(packaging)來達到以上所述之要求，同時達到與外部電路或系統之電氣連結。而封裝的功用不只在隔離內部電路與外界的直接接觸，好的封裝系統可以利用多層技術(multi-layer technology)，進一步將較佔體積的電路(如電阻，電感，電容，濾波器等被動元件)設計在封裝結構中，減少原電路或晶片的複雜度並縮小系統體積，同時整合天線及濾波器、共振腔於單一模組內，進而將系統設計與封裝結構融合為一，此即系統封裝(system-on-package, SOP)的概念。

多層結構的低溫共燒陶瓷(LTCC)技術，則為系統封裝提供了一個理想的解決方案。低溫共燒陶瓷(LTCC)利用其材料具有高密度、多層結構及嵌入式(Embedded)被動元件與表面黏著積體電路元件結合的方式製作各式各樣緊密且低成本的射頻模組。這些模組常見的有功率放大器模組、收發機模組及電壓控制振盪器模組等，其中單晶片微波積體電路(MMICs)或射頻積體電路(RFICs)以表面黏著方式置於 LTCC 的表面層(Surface Layer)，被動元件則是以嵌入式的方式置於 LTCC 的內埋層(Buried Layer)，利用貫孔(via)與主動積體電路元件做相連，這些被動式元件通常有濾波器、耦合器、天線、電感、電容及電阻等。利用 LTCC 其高 Q 值、低損耗的特性來設計被動電路，不僅可以有較好的電器特性而且能減少輸入損耗，而其多層立體結構，使設計者再產品縮小化的需求上，可以有更靈活之設計空間。

本論文共分五章，第一章為導論，說明研究的目的與動機。第二章在探討如何使用低溫共燒陶瓷這種多層結構的製程，設計在雙頻系統中必要的一個三埠元件分

頻器 (diplexer)，並且說明低通和帶通濾波器之原理與設計上的考量。第三章則是提出一個高密度與高整合度之雙頻的前端模組，首先說明模組的架構與設計的流程，接著設計模組內被動電路的部分，因而發現有模組共振問題的產生，接著驗證主動電路的操作後，將討論量測的過程與方式和整理出量測的結果。第五章提出了一個新式的內嵌天線射頻模組，由倒 F 天線之理論出發，將天線實現在立體三唯的低溫共燒陶瓷結構，並且將此天線與收發切換開關與被動的濾波器電路整合在單一模組內。第六章為結論，說明本論文的研究結果和心得。



第二章 低溫共燒陶瓷分頻器與濾波器設計

2.1 前言

由於電子產品輕薄短小之需求，系統封裝（SOP）或是系統單一晶片（SOC）之趨勢成爲主流。在傳統射頻電路設計上往往因爲要在 PCB 上走線，浪費了很多空間，現在利用 LTCC 的製程，以三維立體空間來進行佈線，由於材料的高介電係數較高故可以將內部的接線做得非常短，且走線一但交錯時，可以利用灌孔（via）至其它層來達成，使得設計上更加靈活且多選擇性。至於被動電路上，傳統將濾波器、電容、電感和電阻等放在 PCB 板上，不僅占空間，而且 PCB 上的走線不連續會產生多餘的損耗，現在使用 LTCC 製程可將許多元件埋入基板（substrate）中，如此電路密度較大，大量節省所需之空間。而導體材料是使用導電性較好的銀，其高頻時的傳導損失較小；但是在介電損失方面，由於是使用玻璃與陶瓷爲基材，因此介電損失稍高。而選用 LTCC 爲設計基板的主要原因與優勢，在設計被動元件的部分，因其爲多層的結構，因此可以高密度與高靈活性。而主動元件部份，由於積體電路製程的微小化，其大量的接腳間距（pitch）也因而縮小，LTCC 可以做出較細之間距，因而適合與主動元件的整合。

本章提出分頻器、低通與帶通濾波器的架構，圖 2.1[1]爲此爲現今市面上提供的射頻前端電路的系統方塊圖，可看出這三個射頻濾波器在系統上是不可或缺的。本章使用 LTCC 製程來設計，並加以驗證其特性。

2.2 低通與帶通濾波器設計

2.2.1 低通濾波器電路原理與設計

由輸入損耗方法(insertion loss)來設計低通濾波器[2]，首先定義功率損耗比值

(power loss ratio)如下：

$$P_{LR} = \frac{\text{Power available from source}}{\text{Power delivered to load}} = \frac{P_{inc}}{P_{load}} = \frac{1}{1 - |\Gamma(\omega)|^2}$$

其中 $\Gamma(\omega)$ 為輸入點的反射係數。功率損耗比值函數理論上可以有無窮多種特性，但在可以實現的網路中以等鏈波及最平緩的函數特性(equal-ripple & maximally flat response)或以人名稱之為柴比雪夫(Chebyshev)或巴特沃斯(Butterworth)函數特性為最常見且最容易實現的響應。圖 2.2 為低通濾波器的原型(prototype)，經過查表或是計算可以得到我們所需要的值。但是通常現在的通訊系統都會要求對於傳輸零點有高的抑制能力，故設計低通濾波器時通常會在輸入和輸出的節點中間放上一個電容，利用電容和電感本身在需要抑止的頻率上形成開路的共振腔而產生一個傳輸零點。如圖 2.3。

由於現今模擬軟體與電腦硬體的發達，在實做上我們只要利用簡單的電路學觀念來決定想要使用的電路架構，利用模擬軟體的最佳化功能，即可以得到我們想要的頻率響應和其各個元件所對應到的值。



2.2.2 帶通濾波器電路設計

交錯型耦合濾波器有三種：電耦合(Electric Coupling)、磁耦合(Magnetic Coupling)、混合耦合(Mixed Coupling)[3]。圖 2.4 為三階交錯耦合型低通濾波器的原型[4]。理論上低通原型可以進行參數轉換而將低通轉成帶通，如圖 2.5。在電路學的角度上我由基本三階帶通濾波器出發，電路如圖 2.6，頻率響應如圖 2.7，此基本型三階帶通濾波器並不能滿足通訊系統上的一些頻率抑制求，所以必須想辦法讓此電路產生可控制的傳輸零點，以滿足系統上的需要。常見的架構有跨接電容[5]和接地電感的架構，如圖 2.8，其頻率響應如圖 2.9，可以發現跨接電容可以在比通帶低頻處產生一個傳輸零點，而接地電感可在比通帶高頻處產生一個傳輸零點，而控制這兩個外加的電容電感值即可以改變傳輸零點的位置。但是在實做上，由於這兩個

控制傳輸零點的元件值都很小，製程上的誤差可能會相對的影響很大。

上述的兩個電路，跨接電容可在低頻處產生傳輸零點，接地電感可在高頻處產生傳輸零點，現在將兩者結合希望能在通帶兩端都產生傳輸零點[6]。首先，將電路拆成兩個並聯的Y矩陣，如圖 2.11，接著觀察其Y參數的絕對值大小與相位，在Y參數絕對值處有交點而此點像位差 180 度時，就可以產生傳輸零點，在圖 2.10a 可以發現有三個交點，而其像位差都是 180 度，另外原來的傳輸零點處因為兩個Y參數的值是同相，所以原傳輸零點會消失，而會有新的三個傳輸零點產生如圖 2.12。

在 LTCC 帶通濾波器的設計上，通常就是以基本三階帶通濾波器架構加以改良，實現符合系統所要求的響應。而在佈線部份的技巧將在下一節以分頻器為例子做較細膩的說明。

2.3 分頻器設計



所謂的分頻器 (diplexer)，顧名思義是將頻率分開的一種濾波器，為多埠 (multi port) 元件，近年來由於無線通訊產業蓬勃發展，各種多頻的系統也開始廣泛被應用，如手機、無線網路等等，而分頻器在多頻系統中扮演了不可缺少的重要角色。

2.3.1 分頻器電路設計原理

[7][8]基本的分頻器是由兩個濾波器並聯組成，可以是高通與低通濾波器，帶通與帶拒濾波器，如圖 2.13。但是，單單將兩個濾波器並聯是不能達到分頻器的效用，如圖 2.14，將一個一階低通的濾波器和一個一階高通濾波器平行接合成為三埠的電路，其頻率響應如圖 2.15，可看出並無達到分頻的效果。觀察三埠元件的 S_{23} (isolation) 可知，電路的隔絕性太差，因此由兩個濾波器互想影響而導致率效果變差，在計算 S_{21} 時的等效電路如圖 2.16，而計算 S_{31} 時的等效電路如圖 2.17，可觀查出因為加了負載的效應，而使原本高通與低通濾波器變了樣，因此率波的效果就

不如預期。

由上述分析可知，隔絕性 (isolation) 為設計分頻器的重要考量，必須使電路在操作時不會因為另一埠之電路產生負載效應而失效。設計的方式為在串聯的路徑上利用 LC 諧振器來阻斷不要的頻率，使通帶的負載效應消失，如圖 2.18，利用並聯共振的 LC 諧振腔來阻絕通帶頻率，在理想的情形下，並聯共振為開路故在其開路時看到之等效電路分別如圖 2.19 和圖 2.20。同理，也可利用串聯的 LC 諧振器設計電路之隔絕性，如圖 2.21。另外，由基礎電路學分析 LC 諧振器的共振原理，其結果如表 2.1，利用表 2.1 可以觀察出在頻譜上任一頻率之等效電路。

2.3.2 分頻器實做與量測

利用 2.2.1 節所述之概念，以低溫共燒陶瓷製程來實現，使用的參數如下：介電常數為 7.8，介質損耗為 0.004，介質層厚為 39 或 87 μm 。利用 LTCC 來實現集總元件電路時，電容的設計主要是以兩金屬片間的距離 d 、交錯的有效面積 A 和介電係數來決定，如下式：


$$c = \frac{\epsilon A}{d}$$

但在 LTCC 結構中，因為要節省體積，整體的佈線相當的緊密，且為了防止外在電磁波對內部電路的干擾，LTCC 最上層和最下層都會設計為接地面，如此一來，電路彼此之間及電路和接地面均會產生無法忽視的耦合效應，不過在設計的考量上，可將上層之接地面挖洞，以避免寄生的接地電容而影響電路之操作，而由於挖洞之長寬與外界電磁波頻率之波長相比較小，故電磁波進不來，所以不會影響電路之操作，如圖 2.22。

電容最廣泛的設計方法是 π 型電路[9]，如圖 2.23。利用將電容內埋在兩接地金屬層之間可以達到同時設計輸入端和輸出端電容，並且阻絕和其它電路的影響。但是當電路的輸入端不想要有對地的電容時，可將 π 型電路的上下對地面遠離至寄生

效應不影響電路之表現即可，相對的將付出浪費空間的代價。

電感的設計則是利用螺旋型電感，單位長度的螺旋型電感 L ，設計主要以導磁係數 μ ，繞線的圈數 n ，線圈磁通截面積 A 來決定，如下列公式：

$$L = n^2 \mu A$$

在 LTCC 中設計電感，由於電路中會有許多的寄生效應尚未考量，所以可以上述公式做一個比例式，但無法由此公式精確算出電感值。由於在一般的電路中，電感的 Q 值往往決定嚴重影響電路本身的特性，故利用較厚的介質層來設計電感，並將電感的佈線層設計離接地層越大越好，以減少電感的對地電容，以提升其 Q 值，降低電感的損耗[9]。

模擬的軟體是利用 Ansoft 公司所研發的三維電磁軟體 HFSS，整體 LTCC 的尺寸大小為 $2000\mu\text{m} \times 1250\mu\text{m} \times 960\mu\text{m}$ ，電路結構中的接地面和輸入輸出埠均在電路封裝後，利用側面電極和外部電路作電氣連結，以節省整體電路的體積。設計的電路為圖 2.18(a)，高頻共振腔的電感電容質分別為 2nH 和 0.43pF ，由 LC 共振腔的公式：

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$

可知到並聯共振頻率為 5.4GHz ，在共振頻率附近的等效電路如圖 2.20，為低通濾波器。同理，低頻共振腔的共振頻率為 2.35GHz ，共振時等效電路為圖 2.19，為一高通濾波器。

在 LTCC 內三唯整體的佈線圖如圖 2.24 所示。EM 模擬的結果如圖 2.25 所示，低通路徑，設計的共振頻率為 4.6GHz ， $4.9\sim 5.9\text{GHz}$ 衰減量超過 20dB ，通帶內最大輸入損耗約為 0.6dB ，高通路徑設計共振的頻率為 2.2GHz ， $2.4\sim 2.5\text{GHz}$ 內衰減量超過 20dB ，通帶內輸入損耗約為 $0.5\sim 1.2\text{dB}$ 。

LTCC 實作和量測的照片如圖 2.26 所示，量測其輸入損耗及反射損耗對頻率如圖 2.27 所示，整體量測的特性和模擬相當吻合，低通路徑 $2.4\sim 2.5\text{GHz}$ 內最大輸入

損耗為 1dB，高通路徑 4.9~5.9GHz 內最大輸入損耗為 1.35dB。探討其損耗較大的原因應該是側面電極和 FR4 載板的電氣連結處沒有處理好，而產生多餘的損耗，另外板子上的走線損耗也是原因之一，至於量測高頻處曲線較抖動，這完全是量測環境的誤差。



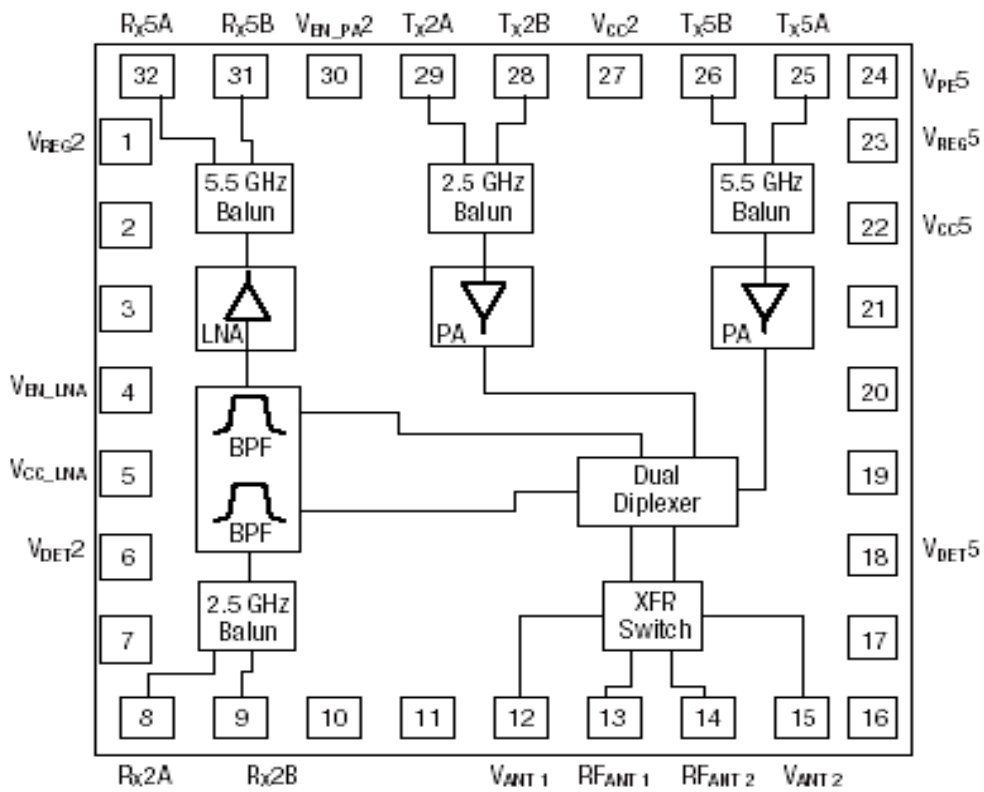
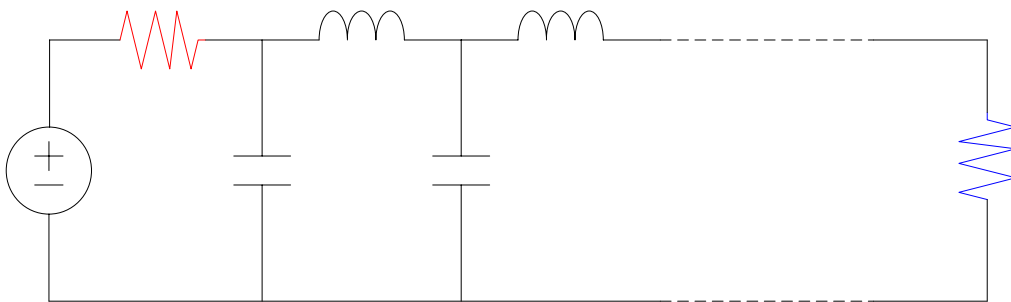
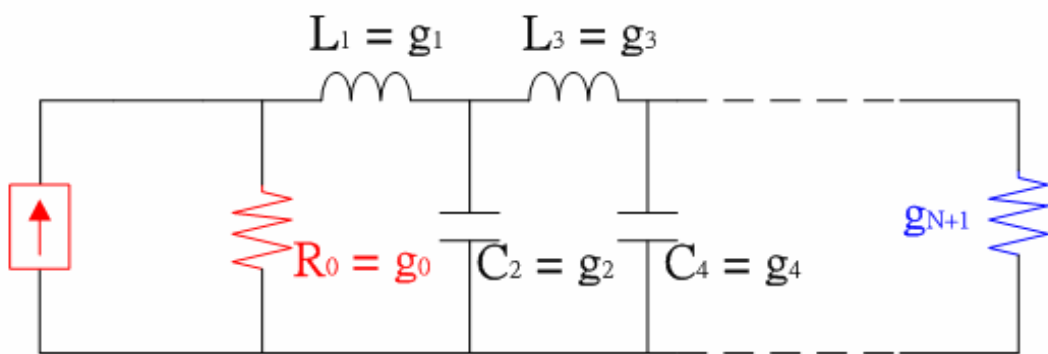


圖 2.1 雙頻無線網路射頻前端模組系統方塊圖 [1]



(a)由串聯元件開始



(b)由並聯元件開始

圖 2.2 低通濾波器原型

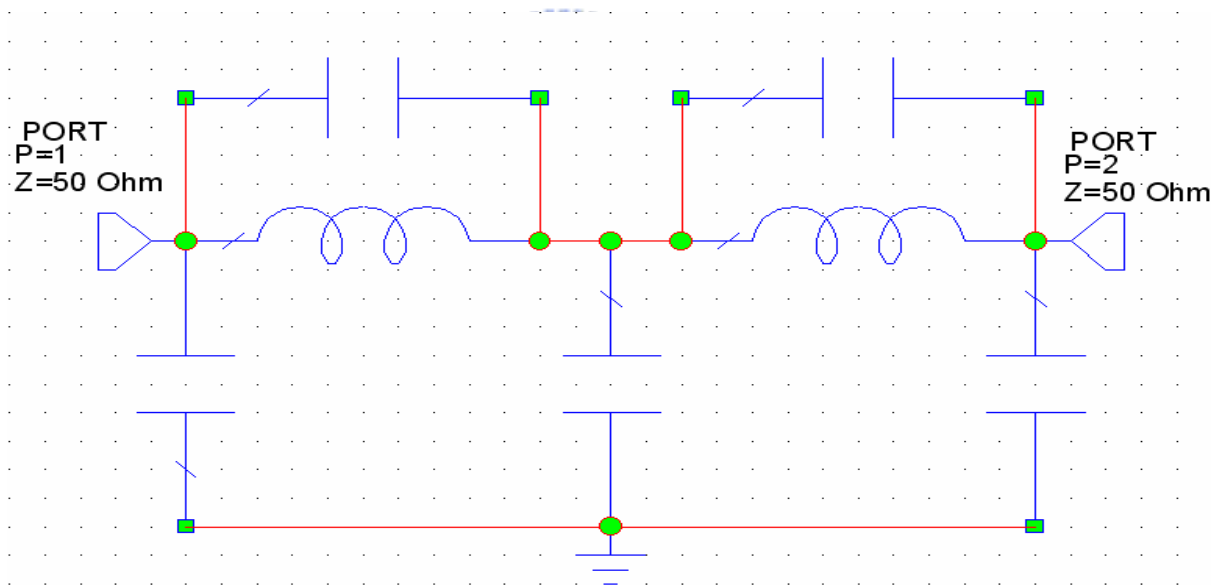


圖 2.3 並聯共振型低通濾波器

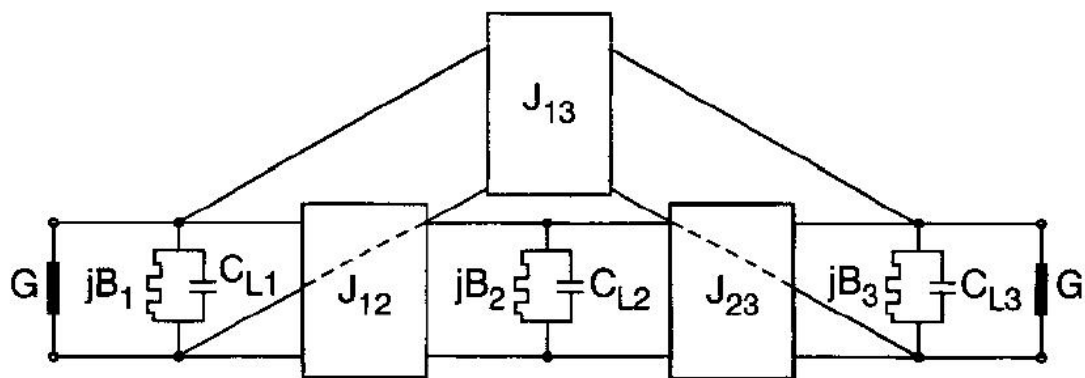


圖 2.4 三階交錯耦合濾波器低通原型

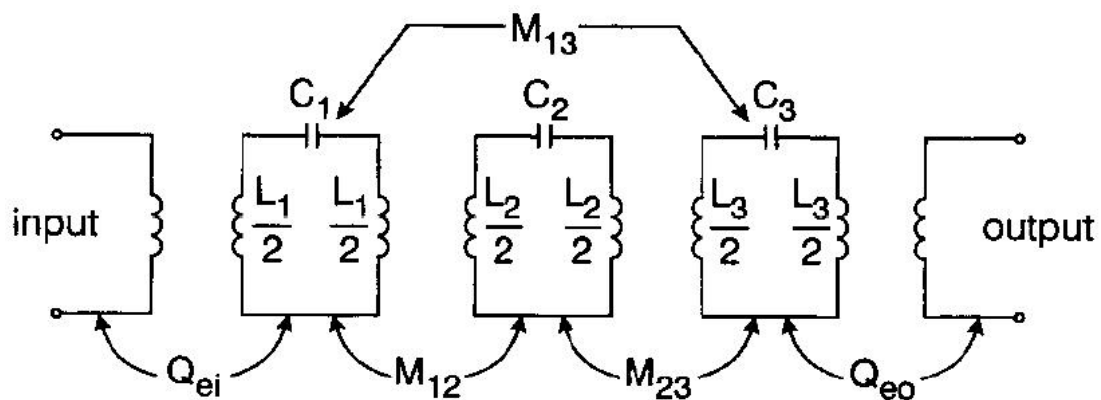


圖 2.5 三階交錯耦合帶通濾波器原型

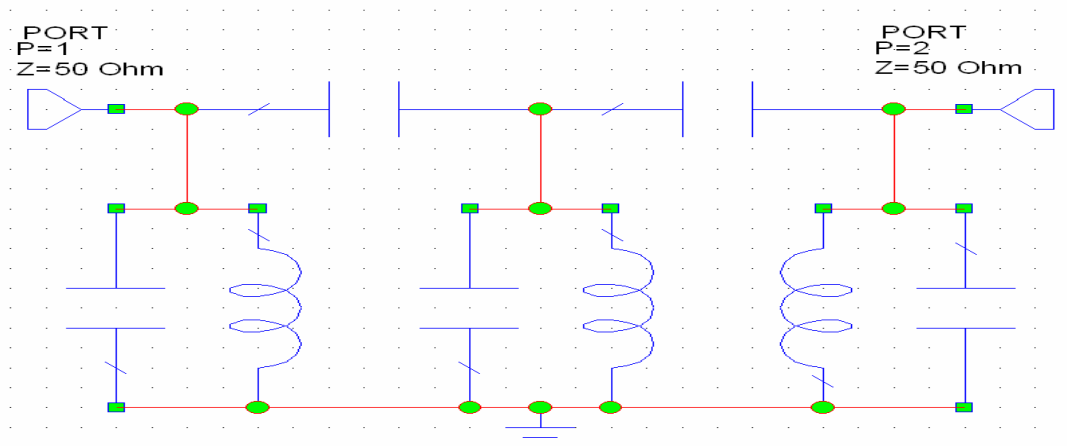


圖 2.6 基本三階交錯耦合帶通濾波器等效電路

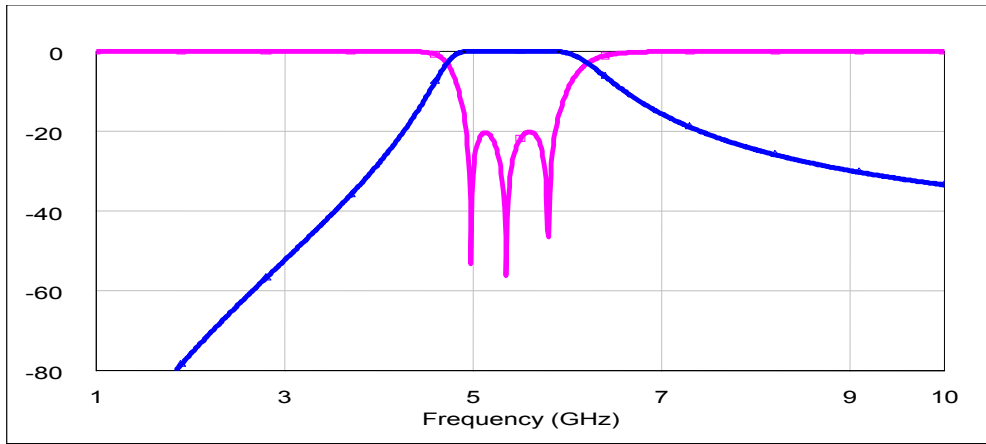
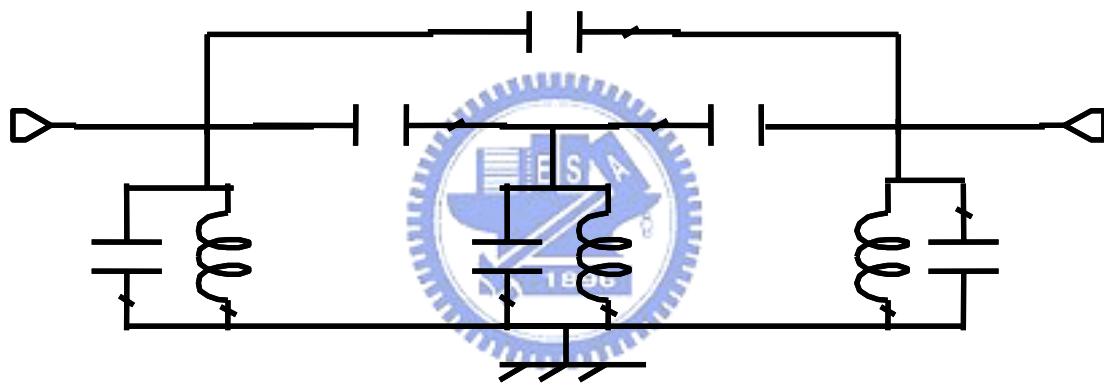
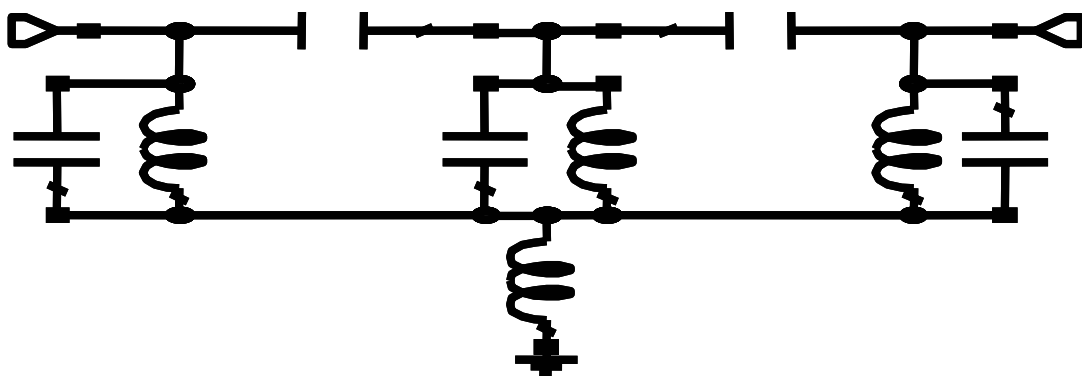


圖 2.7 基本三階帶通濾波器頻率響應

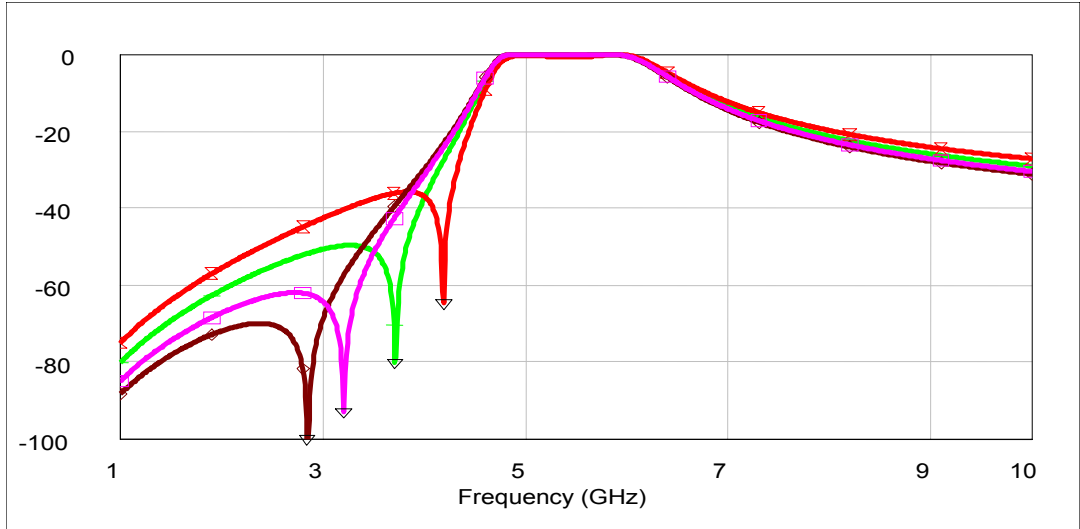


(a) 跨接電容架構

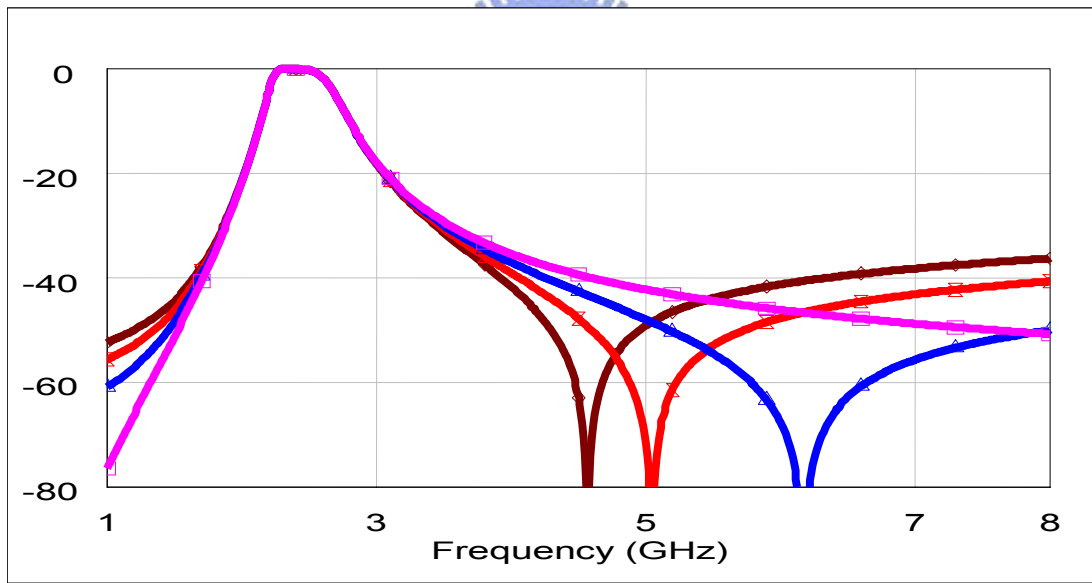


(b) 接地電感架構

圖 2.8 有傳輸零點之三階帶通濾波器電路



(a) 跨接電容架之構頻率響應



(b) 接地電感架構之頻率響應

圖 2.9 傳輸零點之三階帶通濾波器電路頻率響應

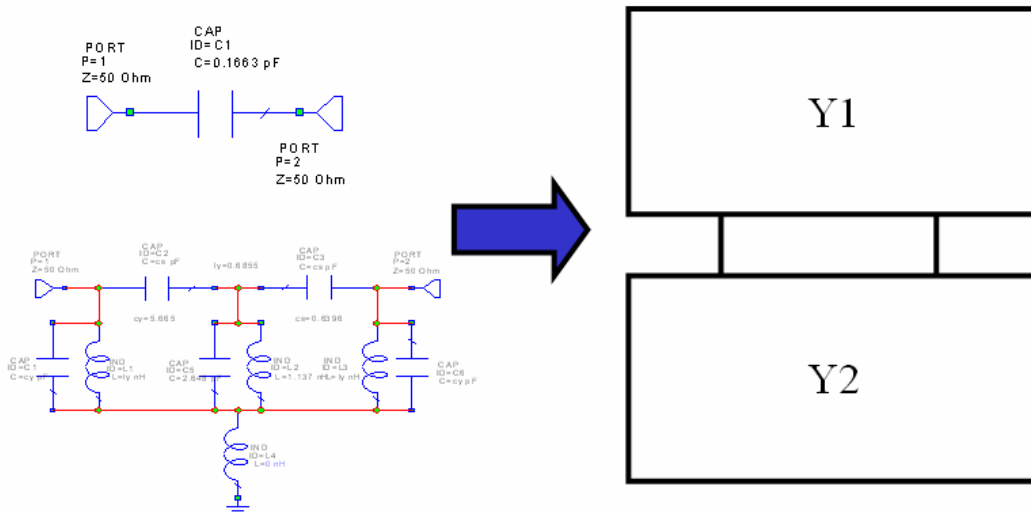


圖 2.10 將電路拆成兩個並聯的 Y 矩陣示意圖

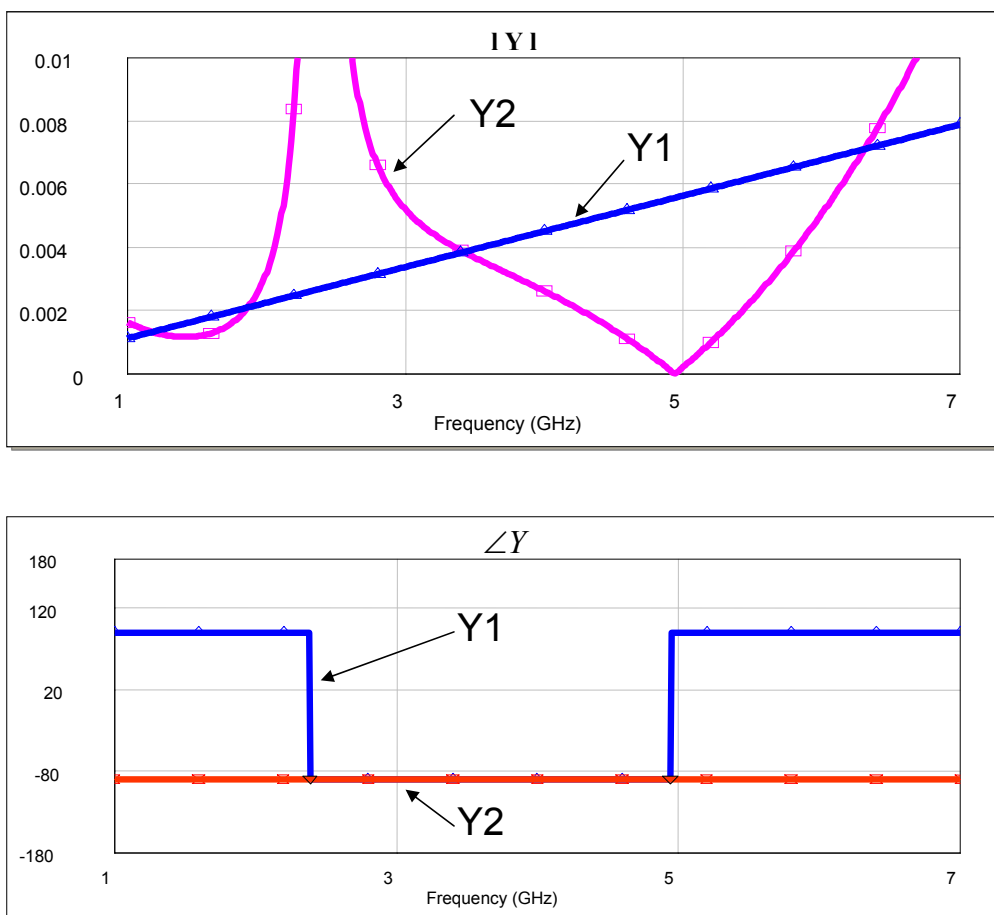


圖 2.11 Y1Y2 網路的 Y_{21} 參數的絕對值與相位

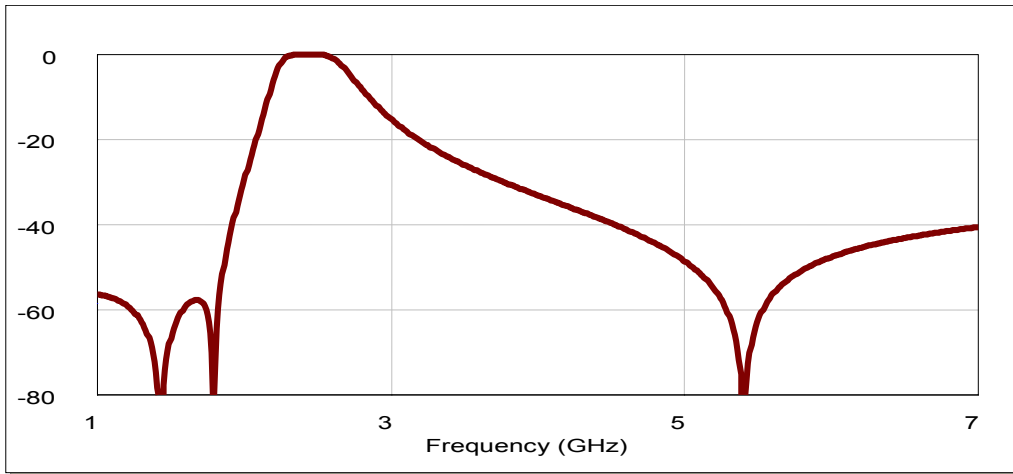


圖 2.12 跨接電容加接地電感之三階帶通濾波器頻率響應

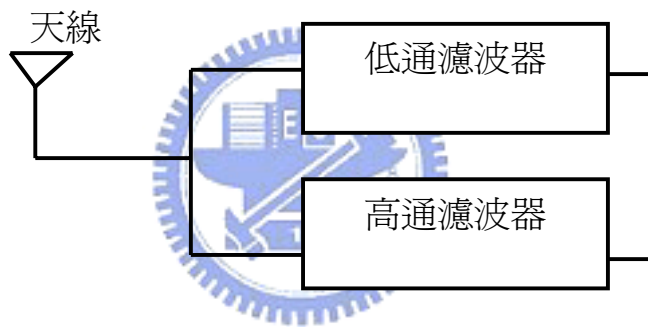


圖 2.13 分頻器電路示意圖

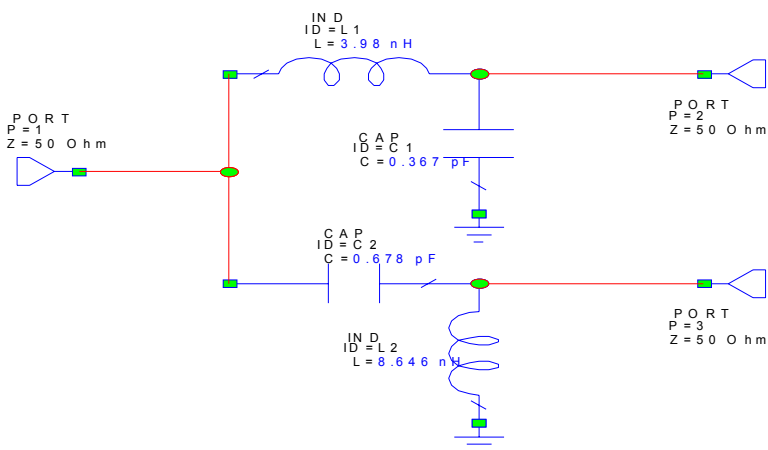


圖 2.14 一階高通與低通濾波器並聯相接

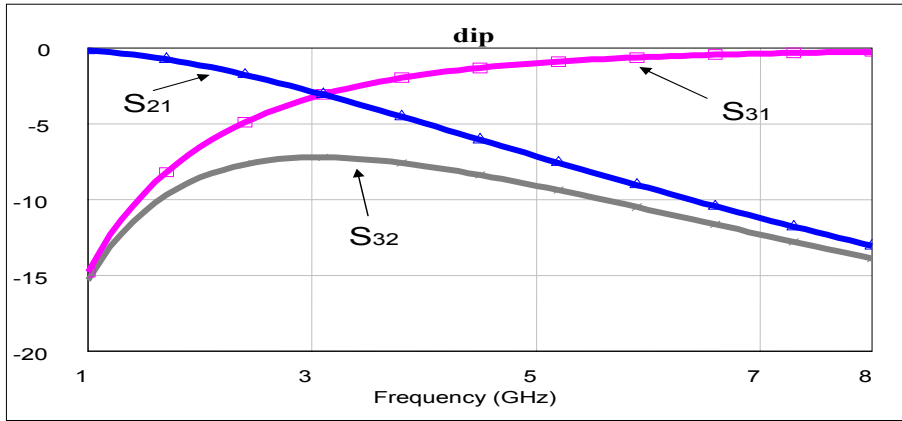


圖 2.15 一階高通與低通濾波器並聯相接之頻率響應

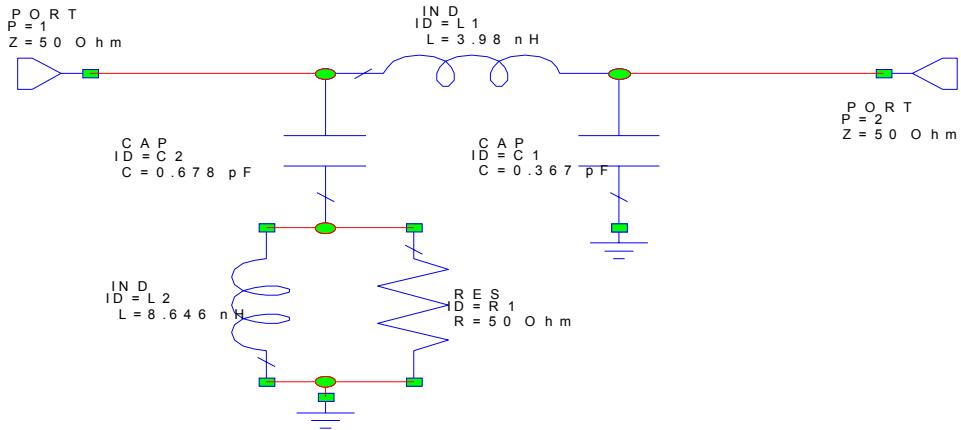


圖 2.16 低通路徑等效電路

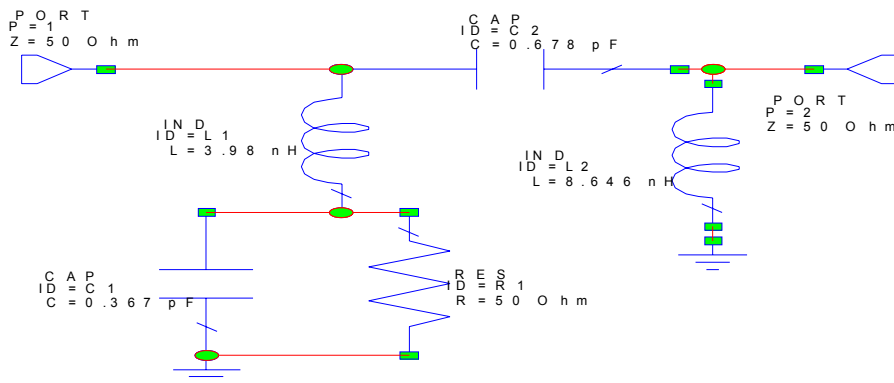
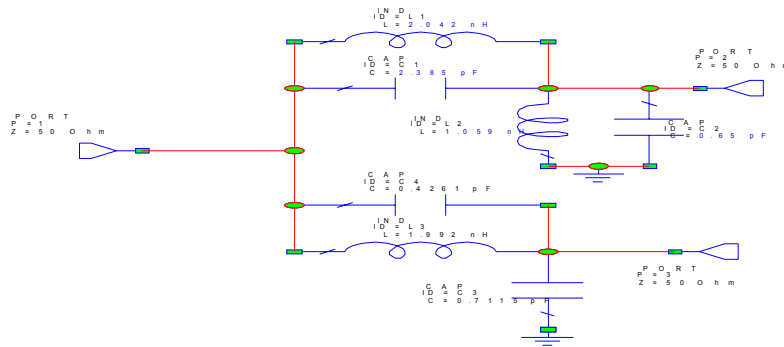
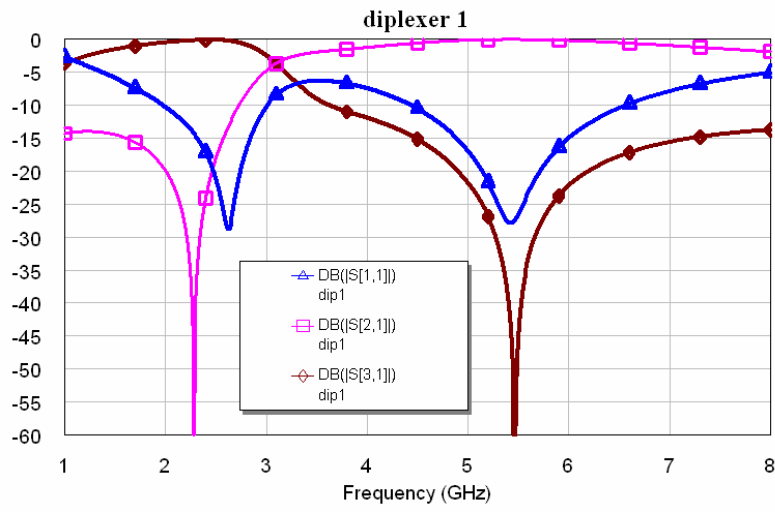


圖 2.17 高通路徑等效電路



(a) 分頻器電路



(b) 頻率響應

圖 2.18 並聯 LC 共振分頻器電路和頻率響應

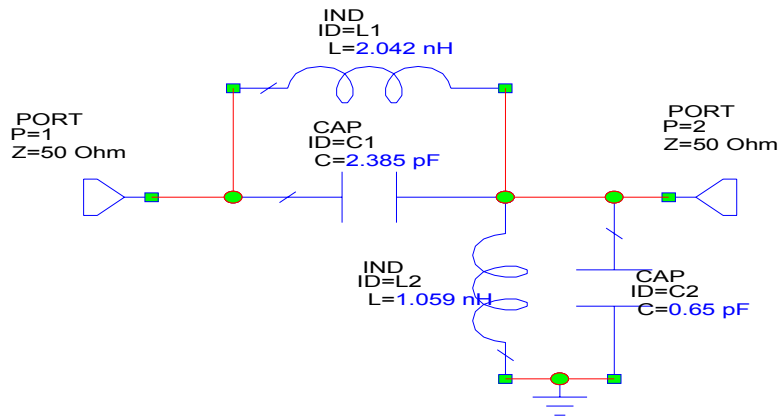


圖 2.19 高頻共振腔開路時高通路徑等效電路

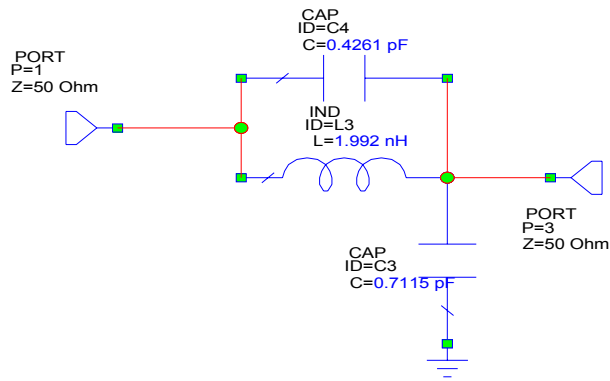
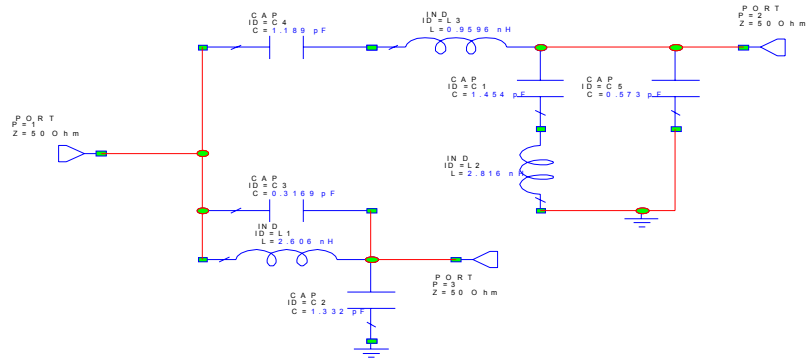
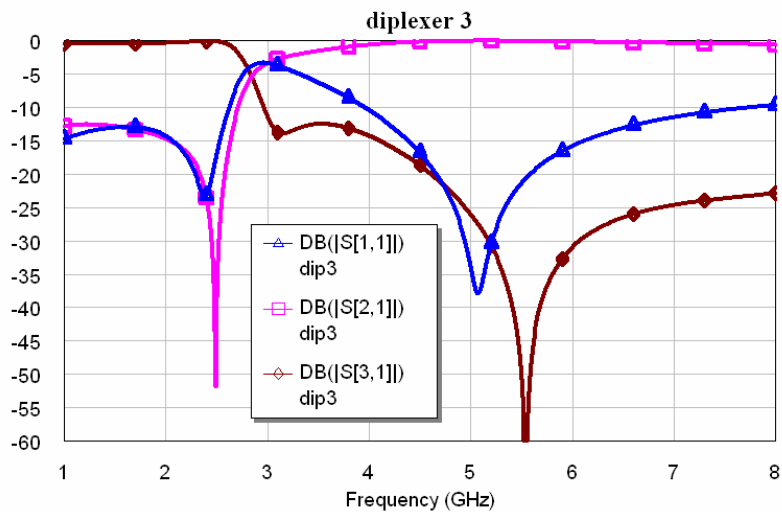


圖 2.20 低頻共振腔開路時低通路徑等效電路



(a) 串聯與並聯共振之分頻器



(b) 頻率響應

圖 2.21 串聯與並聯共振之分頻器電路和頻率響應

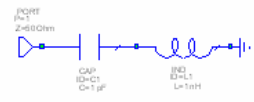
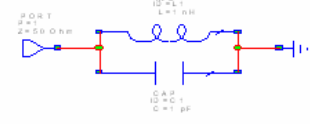


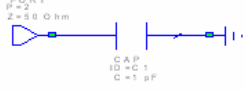

	<p>串聯共振</p> 	<p>並聯共振</p> 
$\omega > \omega_0$	<p>電感性</p> 	<p>電容性</p> 
$\omega < \omega_0$	<p>電容性</p> 	<p>電感性</p> 

表 2.1 LC 共振器特性

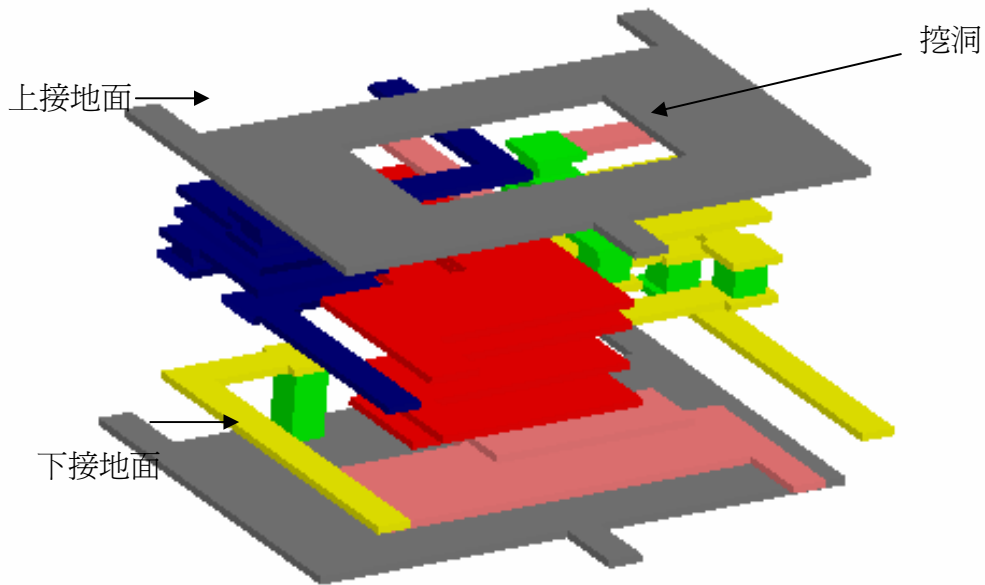


圖 2.22 電路遮蔽效應圖示

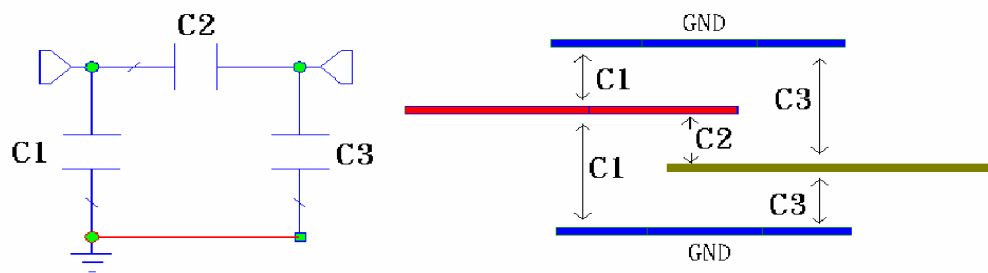


圖 2.23 π 型電容設計

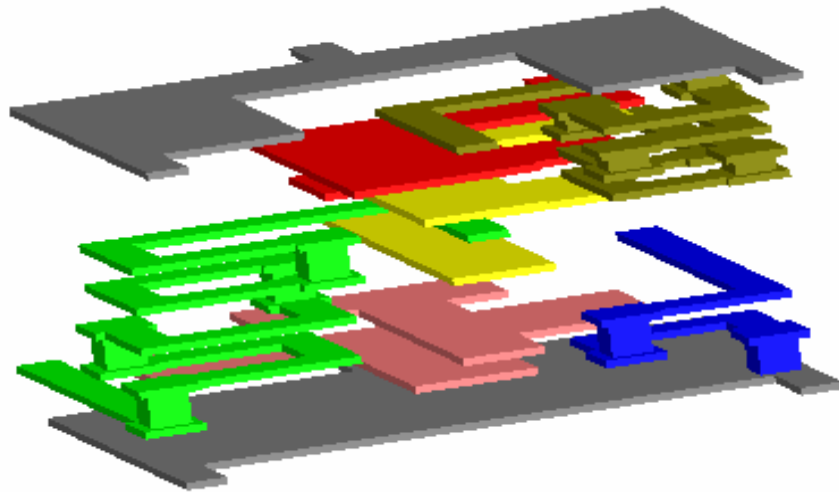


圖 2.24 分頻器電路走線圖

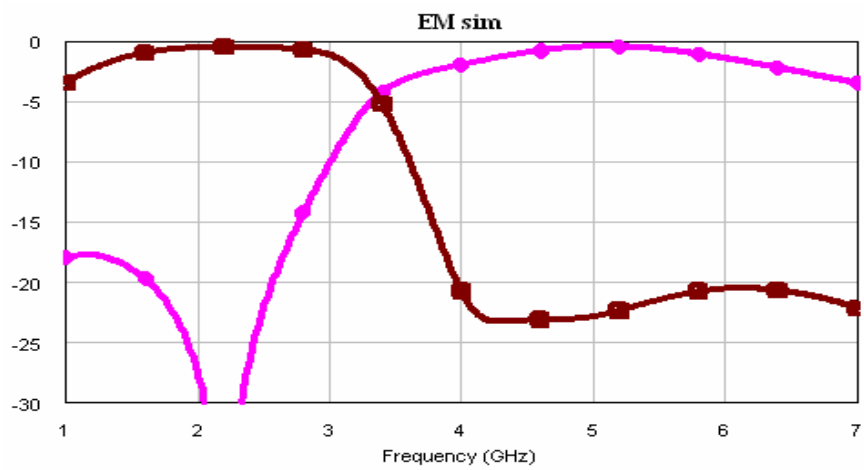


圖 2.25 分頻器 EM 模擬

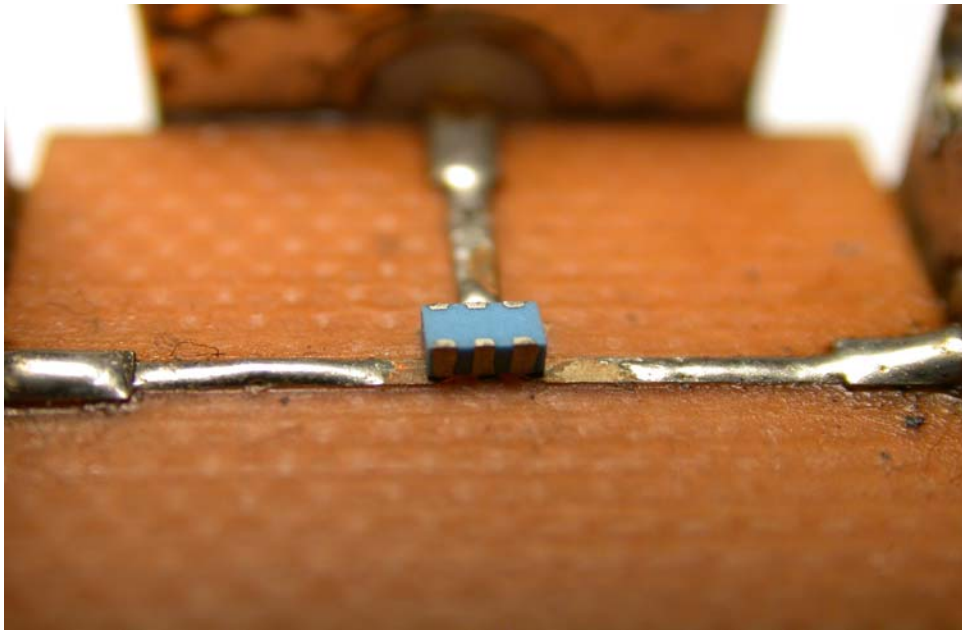


圖 2.26 分頻器實體與量測環境

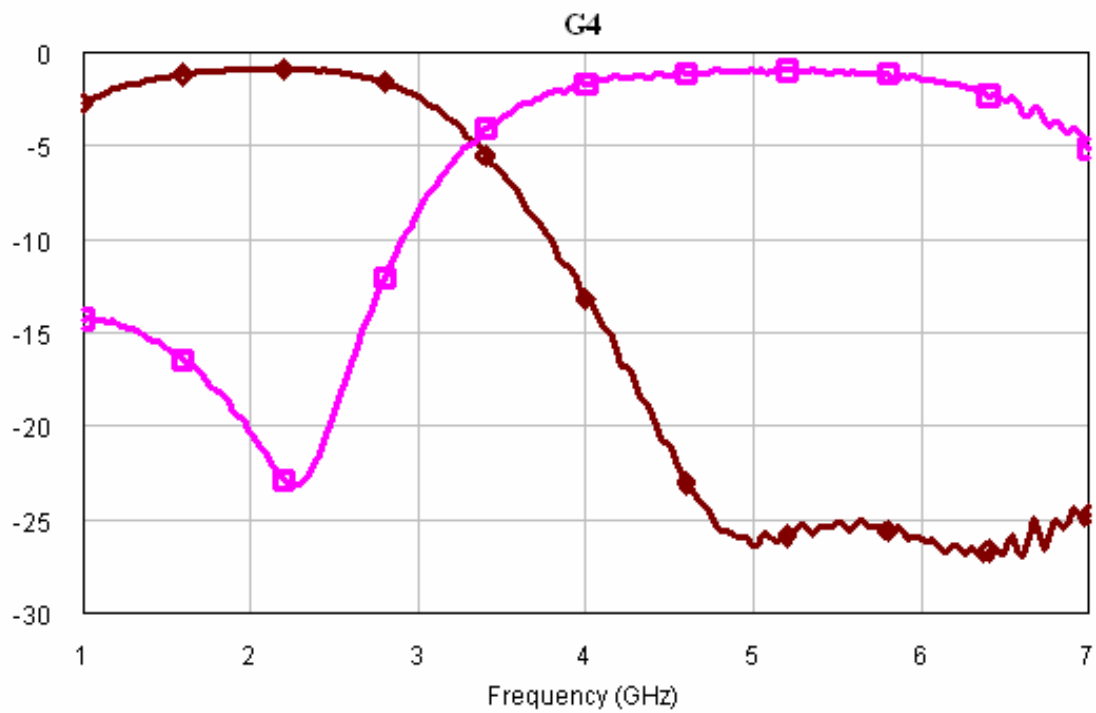


圖 2.27 分頻器量測之頻率響應

第三章 LTCC 雙頻前端模組設計

3.1 模組架構與設計流程

本章將提出一個射頻系統封裝模組[10]-[13]的整合設計，利用 LTCC 製程，可應用在無線網路 802.11a, b, g 的雙頻模組，設計的目的除了在於有效的縮小整體電路的體積，降低成本，減少電路連結時訊號的損耗，而且達到高電路效能。其系統方塊圖如圖 3.1 所示，主動電路的部分包含了一個天線分集 (diversity)收發切換開關 (T/R switch)、一個低雜訊放大器 (LNA) 及一個功率檢測器，被動電路有兩個低通濾波器、兩個帶通濾波器及兩個分頻器。在系統上，接收路徑上模組內有一個 5 GHz 的低雜訊放大器，故可以直接進入射頻積體電路，而發射路徑上訊號由射頻積體電路出來後經過雙頻的功率放大器模組，進入前端模組，再由天線發射出去，而功率檢測器會經由一條偶合線檢測在進入開關電路前發射功率的大小，再把由電壓準位轉換出來的功率大小回傳給積體電路部分，來控制接收機輸出功率的多寡。

模組整個體積是 5.4mm*4.0mm* 9.3mm，共有 14 層，35um 和 70um 各七層，各內埋層間鋪銀的厚度為 15um，主動電路將用表面黏著技術焊在 LTCC 的表面，並用磅線的方式將電氣訊號連接到 LTCC 表面的接點，再經由灌孔與內層被動電路做連結，被動電路是設計在 LTCC 的內埋層，用三維電磁模擬軟體 HFSS 來模擬。圖 3.2 為模組三維體積與內埋層厚度說明。

3.2 模組內埋層被動電路設計與共振問題探討

模組內埋層的被動電路包含了兩個帶通濾波器、兩個低通濾波器與兩個分頻器。圖 3.3 為被動電路分佈方塊圖，就如方塊圖一樣，在被動電路的設計過程中必須把模組分成這幾個區塊並考慮個區塊間的隔絕性，隔絕性好才可將濾波器個別設計，以節省模擬時間，千萬不可將不同的兩個電路重疊在一起，會造成彼此之間的

耦合現象太嚴重，因而產生非預期的寄生效應，使得電路設計的複雜度倍增。設計的步驟首先將接收路徑與發射路徑用一排接地灌孔來隔絕，上下也有對外隔絕的接地層，型成類似共振腔的結構，如圖 3.4，而接地灌孔可以隔絕接收路徑與發射路徑間的訊號，因此可以將模組切成量兩半來設計，這種接地灌孔的方式，不僅可以使模組設計較為單純，更可以大幅的縮小設計的時間。以下就先介紹接收路徑的帶通濾波器設計，接著介紹發射路徑的低通濾波器與其所碰到的模組共振問題，最後在介紹分頻器的設計方式。

3.2.1 帶通濾波器設計

在此模組的接收路徑上，天線把訊號接進來以後，經過開關電路把訊號切到接收端，此時除了兩個主要頻段 2.4GHz~2.5GHz 與 4.9GHz~5.9GHz 之外，還會有其他頻率的雜訊存在，先經過分頻器將兩個主要的頻段分開後，必須再設計一個帶通濾波器，把不要的頻率率掉，在進入功率放大器之前讓輸入損耗盡量少，提高系統的訊雜比。

在 802.11a 的頻段，要求砍掉手機的頻率包括，880-960MHz、1710-1880MHz 與 1850-1990MHz，並且也要砍掉 802.11b, g 漏過來的訊號 2400MHz-2500MHz，而倍頻處較不在意，使用的電路如圖 3.5，是基本三階耦合交錯帶通濾波器再加上兩個直流阻隔電容，使低頻的訊號可以被抑制，三維的電路走線如圖 3.6，用 HFSS 模擬的結果如圖 3.7。通帶 4.9GHz~5.9GHz 的輸入損耗小於 1.14dB，頻率在 2.5GHz 以下輸入損耗都大於 40dB。

802.11b, g 的部分，要求砍掉 880-960MHz、1710-1880MHz、1850-1990MHz 和 802.11a 的 4900-5900MHz，用的電路如圖 3.8，是耦合線產生磁耦合的架構，再加上對地電感，多產生一個傳輸零點的架構。三維的走線如圖 3.9，由於對地電感較小，為了防止因製成的誤差而相對感值變化的比例太大，所以接地電感是以三根並聯的方式來設計如圖 3.10，在 HFSS 模擬的結果如圖 3.11。2.4GHz~2.5GHz 的輸入損耗小於 1.43dB，頻率在 1900MHz 以下輸入損耗大於 30dB，頻率在 4900~5900MHz 之

間輸入損耗大於 30dB。

3.2.2 低通濾波器設計

在發射路徑上，輸出的功率大小是一個很重要的參數，而且功率放大器有倍頻的訊號會產生，必須加以抑制，在倍頻抑制力要高而且輸入損耗要小的需求下，在此路徑上選擇使用低通濾波器。

在 802.11b, g 的頻段，要抑制通帶的兩倍與三倍頻，4800-5000、7200-7500MHz，使用的電路是基本的兩階並聯共振低通濾波器，如圖 3.12，電感設計上是採用螺旋型的繞線方式，三維走線如圖 3.13，在 HFSS 模擬的結果如圖 3.14，通帶的輸入損耗小於 0.43dB，而兩倍與三倍頻被傳輸零點所抑制，輸入損耗都大於 40dB。

802.11a 的部分，一樣要求要抑制到三倍通帶頻率，9800~11700、14700 ~ 17550MHz，同理，使用一樣的低通濾波器電路，將傳輸零點設計在兩倍頻處附近，電路的三維走線如圖 3.15，不過在用 HFSS 模擬的結果發現，10GHz 以上會有非預期的通帶出現，如圖 3.16 所示，使得設計得傳輸零點失效，倍頻抑制能力喪失，此問題嚴重的影響到整體頻率響應的需求。

3.2.3 模組共振問題

如上節所述，在設計 5GHz 低通濾波器的倍頻抑制零點時，發生了非預期的共振效應。由於要求抑制的頻率高到 18GHz，在這麼高的操作頻率，是會有許多沒考慮到的效應出現，首先必須先找出其共振的原因，接著加以解決，以達到我們設計的目標。

觀察 LTCC 的尺寸 5.4*4.0*0.93mm，而由於遮避效應的考量，會在 LTCC 的最上層與最下層完全鋪銀並且接地，如圖 3.4，此結構其實就是類似一個波導或是共振腔，截止頻率以上的電磁波可以在裡頭傳遞，用波長公式計算：

$$\lambda = \frac{1}{f\sqrt{\mu\epsilon}}$$

LTCC 的介電係數是 9.1，以 10GHz 代進公式內，可計算出其波長大約唯一公分，而 LTCC 的尺寸恰好就是其半波長，故在 10GHz 以上的共振現象，極有可能是因為模組本身的結構共振而生的效應。做一個簡單的試驗，將模組內的走線移開，只留下激發訊號的兩個灌孔，如圖 3.17，其結構就是類似一波導，HFSS 模擬出來的結果如圖 3.18，發現 10GHz 左右的訊號果然在完全沒有電路連結的波導中傳過去了，此一實驗驗證了此波導共振的假設。

回到電路來觀察，如圖 3.19 是實驗用的低通濾波器的三維走線，在中間層有加一層接地面，以利電容的設計，而其螺旋型電感走在接地面的下層，頻率響應如圖 3.20 在 11GHz 左右共振出一個通帶，根據上段文章的推論，可以想像其共振原因非常有可能因 LTCC 中間層的接地面所引起，在不改變電路走線的情況下，僅僅改變中層接地面的長度，如圖 3.21 所示，加大中層接地面的長度其共振的頻帶也稍為往低頻移，可想像成低通濾波器所存在的共振腔加大所造的結果，故將等效共振腔變小是解決問題方法，圖 3.21 的電路其接地面是一端接地一端開路，若將其兩端都接地可將其等效共振腔之大小減半，而高頻共振的效應也可升至更高頻，如圖 3.22 所示，將高頻共振的效應解決，低通濾波器所設計的傳輸零點就可以正常運作，整體的響應也可以達到我們的要求。

3.2.4 模組分頻器設計

在模組內的分頻器設計上，理論的部分與前章所提的相同，必須考慮到隔絕性的問題，設計出來電路的響應才會好。不過在此模組的設計上，分頻器後面接不是 50 歐姆的負載，而是之前所設計出來的低通與帶通濾波器，必須將這些濾波器當成是分頻器的負載去設計。

接收端的設計上，由於分頻器是接上兩個帶通濾波器，觀察兩電路的 s2p 檔，以 S 參數看來在訊號在隔絕量的大小已經足夠，但是直接將兩帶通濾波器接起來還

是沒有想像中的理想，這是因為沒有考量到相位的問題，所以在此設計一個 LC 的匹配電路調整其相位，設計的方式是將之前設計的兩個帶通濾波器的 s2p 檔匯入電路模擬軟體中，在接上 LC 電路並且調整到想要的元件值，接著就在模組內加以實現，模擬電路如圖 3.23，三維的走線如圖 3.24，而 HFSS 模擬的結果如圖 3.25。2GHz 的輸入損耗小 1.7dB，要砍的頻段輸入損耗都大於 30dB，而 5GHz 輸入損耗小於 1.3dB，而要砍的頻率輸入損耗都大於 30dB。

發射端的部分是要接上兩個低通濾波器當負載，而且在高頻的路徑上還要多加一個砍 2.4~2.5GHz 的傳輸零點，利用並聯共振腔實現 2.4GHz 的零點，而在低頻路徑上用一個電感做匹配，分頻器的電路如圖 3.26。而 2.4GHz 的低通濾波器再高頻的路徑上是呈現一個電容性，和匹配的電感型成了串聯共振的共振腔，也可產生一個傳輸零點，理想的分頻器電路加上低通濾波器的 s2p 檔電路模擬結果如圖 3.27，可以發現在 4GHz 左右產生多產生了一個傳輸零點，在 HFSS 裡的走線如圖 3.28，而模擬結果如圖 3.29。5GHz 通帶的輸入損耗小於 0.8dB，2.4GHz 的輸入損耗小於 0.7dB，要砍的頻率輸入損耗都大於 30dB。

3.3 模組主動電路驗證與佈線

此模組所要用到的主動電路包含一個天線分集收發切換開關、一個操作在 802.11a 全頻段的低雜訊放大器與一個發射路徑上功率檢測器，開關電路使用 Triquint 編號 TQD4M7001 的裸晶，操作時不需要額外的匹配電路，低雜訊放大器使用的是 Triquint 編號 TQL5000 的裸晶，操作時必須在直流偏壓上加一組 0201 的 RC 電路，而功率檢測器使用一個蕭基二極體與三個 SMD 元件，圖 3.30 為模組表面接點與對應之元件，連接元件的走線全部走在 LTCC 的內部，有保護訊號線的作用。

3.2.1 天線分集收發切換開關驗證與佈線

開關電路是使用 Triquint TQD4M7001 的雙刀雙擲開關，裸晶的尺寸 850um*530um，用錫膏將其黏著在 LTCC 表面，直流偏壓走線埋在 LTCC 內埋層，利用 0.8mm 的 FR4 板子做量測基板，其量測板如圖 3.31，量出來的結果如圖 3.32。通帶的輸入損耗偏高有 1.8 至 2.2dB，其原因是高頻量測板寄生效應所與磅線接點因外力而接觸不良所造成。

3.2.2 低雜訊放大器驗證與佈線

低雜訊放大器是使用 Triquint TQL5000 的裸晶(die)，尺寸是 760um*690um，使用時用錫膏將裸晶黏著在 LTCC 表面的接地點，在內部利用灌孔將此接地面完整的短路，使電路特性不會因為接地面不完全產生的寄生效應而使電路操作不如預期，在直流偏壓的路徑上加了一組 RC 電路，作用是一低通濾波器，使直流電壓較純減少雜訊，而直流與高頻的走線都埋在 LTCC 內的上面幾層，可保護其不被外力所破壞。

在 PCB 板上驗證時，由於接地必須非常的理想，所以使用 CPW 的走線，地與地之間再利用磅線打一排空橋，如圖 3.33，而量出來的結果如圖 3.34，在通帶中，放大器增益有 16.7-18.7dB。

3.2.3 功率檢測器驗證與佈線

功率檢測器是利用一條耦合線將要發射到天線的功率耦合出來，經由一個蕭基二極體和一些匹配電路將功率轉換為一個電壓準位，此電壓準位是要控制收發機所提供的功率大小，所以設計的目標就是要符合收發機所需要的電壓準位元元規格，為了達到規定的電壓準位在硬體方面，除了在耦合線與二極體電路部份的設計外，也可以先把準位設高，然後再 PCB 板上設計一個分壓器，以配合不同接收機的需求，另外，接收機本身也提供了更改電壓準位的軟體程式。

圖 3.35 是利用蕭基二極體所設計的功率檢測器，用 Microwave office 模擬出來

的電壓準位如圖 3.36。爲了符合我所需要的電壓準位元元，調整圖 3.35 電路的耦合量與二極體的匹配，使兩個頻率的電壓準位會符合收發機的要求，其中耦合線是設計在 LTCC 內層如圖 3.37，而蕭基二極體與電容、電阻則是黏著在 LTCC 表面，在實際設計上，我們在 HFSS 裡模擬設計在 LTCC 內埋層的耦合線，必須使其達到我們所需要的耦合量，而且符合雙頻的操作，設計的方法是在 HFSS 裡設四個埠，模擬出一個 s4p 的檔案，接者帶回 Microwave Office 去驗證其 s4p 的檔案，是否符合我們所要的雙頻耦合量如圖 3.38，而表面元件的走線一樣是內埋在 LTCC 內。

在電路驗證的部分，由於耦合線是設計在 LTCC 內埋層內，所以無法以實際的情形來驗證，所以，我在 FR4 板上模擬並洗出與 LTCC 內耦合量相同的耦合線，並且銲上其匹配的元件，以驗證其電路架構是正確的。圖 3.39 是 PCB 板上走線，圖 3.40 是其量測的結果。

3.4 模組設計實作之考量與模擬結果

利用電磁模擬軟體 HFSS 設計被動電路的準確度非常高，但是由於模組電路複雜度與密度太高，因此在設計之初我們就必須將各區塊隔絕出來分別模擬如 3.2 節所述，而當個別電路設計完成後，還是要將其整合至一個檔案中一起模擬，此時由於資料量太大，電腦硬體會無法負荷，因此要對模組進型簡化而不影響其電路特性，做法是將模組內所有接地的立體灌孔都改承接地的面，經過驗證這種做法是不會影響電路的特性，而且可以減少模擬時間與檔案資料量。

在設計各電路的走線時，很重要的一點是要符合製程廠商的設計準則，更進一步要考慮到製程誤差對電路特性的影響，如兩層金屬之間的的平移誤差會影響到設計的電容值，所以我們必須以大塊金屬包住小塊金屬的方式來防止這種誤差如圖 3.41。另外模組整體厚度的誤差，或是材料介電常數的變化等等，往往會對整體電路的響應產生頻移的現象，所以爲了防止多種製程原因而產生頻移現象。而且電路複雜性太高，要是量測出錯往往會找不出原因，所以，本模組共設計了四項十個種類，其說明如下：

第一項是整體模組完整型將功率檢測器拿掉如圖 3.42，因為功率檢測器的元件太多量測前加工很麻煩，而且要在模組內多走一段偶合線會影響到發射路徑的輸入損耗，而且大部分的功率放大器模組都有功率檢測器，輸出功率的準位可由功率放大器回報給接收機。然而考慮製程上頻飄問題，設計了三個頻段的模組，由較低頻、中頻到較高頻，分別為模組一、模組二與模組三。

第二項是整體模組除去主動電路，只留下被動電路的部分，在原本要接到表面與主動電路連接的接點處直接改成一小段傳輸線，連接到訊號輸出的灌孔，如圖 3.43 之說明。這一項最主要的考量是檢驗被動電路的設計與實做出來的差異，故再模擬時並沒有將此項的頻率響應要求完美，目的只是要檢驗其頻飄特性。一樣設計了三個頻段的模組，由較低頻、中頻到較高頻，分別為模組四、模組五與模組六。

第三項就是整體完整的模組設計，如圖 3.44 所示，一樣設計了三個頻段的模組，由較低頻、中頻到較高頻，分別為模組七、模組八與模組九。

第四項也就是模組十，是將所有的被動電路除去只留開關電路與低雜訊放大器，並在模組內埋層走 50 歐姆的傳輸線與訊號外接灌孔連接，此做法是想在 LTCC 基板上驗證主動電路如圖 3.45。

模擬結果如圖 3.46~圖 3.54。

3.5 模組量測

3.5.1 表面元件黏著與量測加工方式

拿到製程廠商昨好的模組樣品時，第一件事要保護模組外露的金屬接點如圖 3.55，先將金屬接點以酒精擦拭去除污垢後，個別帶包裝保存，以免接點因摩擦毀損。

在量測之前，必須先將主動元件的裸晶以錫膏黏著在 LTCC 表面的接點，然後用磅線的方式將裸晶上的訊號與 LTCC 連接，接著要再用錫膏將表面的 SMD 元件黏在 LTCC 表面，此時要非常小心磅線會因此而毀損，而且不能先上 SMD 元件

再，磅線因為後有撞針而使儀器毀損的危險，上完表面元件後就要再上第三次錫膏，將 LTCC 的底層與 FR4 板接合，接下來就可以開始量測了。

在上主動元件時必須格外細心，首先要選擇高溫錫膏其鎔解溫度大約攝氏 220 度，利用細針在顯微鏡下，將錫膏均勻少量的平鋪在金屬接點上，格外注意磅線接點絕對不能沾到錫，可利用防焊膠帶將金屬接點貼住以防止錫膏滲入，如圖 3.56，錫膏的量不可太多且要均勻的鋪在金屬接點上，且預留一些空間讓錫膏鎔解時往四周流動，如此裸晶才可平坦的黏著在金屬接點上，磅線完成如圖 3.57。

在上 SMD 元件時，要利用中溫錫膏鎔解溫度大約是攝氏 200 度，以防止裸晶的黏著因為加熱而移動使磅線段掉，上完 SMD 元件後，在量測板上低溫錫膏鎔解溫度大約是攝氏 180 度，將模組與量測板黏合，要是只有兩種溫度的錫膏，可以使用與 SMD 相同溫度的錫膏，控制加熱時間，使底層鎔解時上層還未達到鎔解溫度即將板子停止加熱。上述加工的過程如圖 3.58，必須細心與專注，任合一個接面黏著不完全都會造成量測結果失敗。



3.5.2 模組量測結果

本次所設計之模組共有十個型號，但是由於製程困難與量測加工瑣碎等原因，只量測出第二大項，也就是驗證被動部分電路的型號 4 到 6。將各型號的模擬與量測的結果放在一起比較，如圖 3.59 至 3.61，量出來的特性在 4GHz 以下除了 2GHz 的帶通濾波器的通帶有往低頻頻飄外，幾乎與模擬相符，而 4GHz 以上的輸入損耗糧測稍微比模擬的大，而且 5GHz 的通帶特性不夠好，有往低頻頻飄且輸入損耗較大。造成模擬與量測誤差的主要原因是因為製成不夠完美，與量測高頻訊號時的寄生效應。

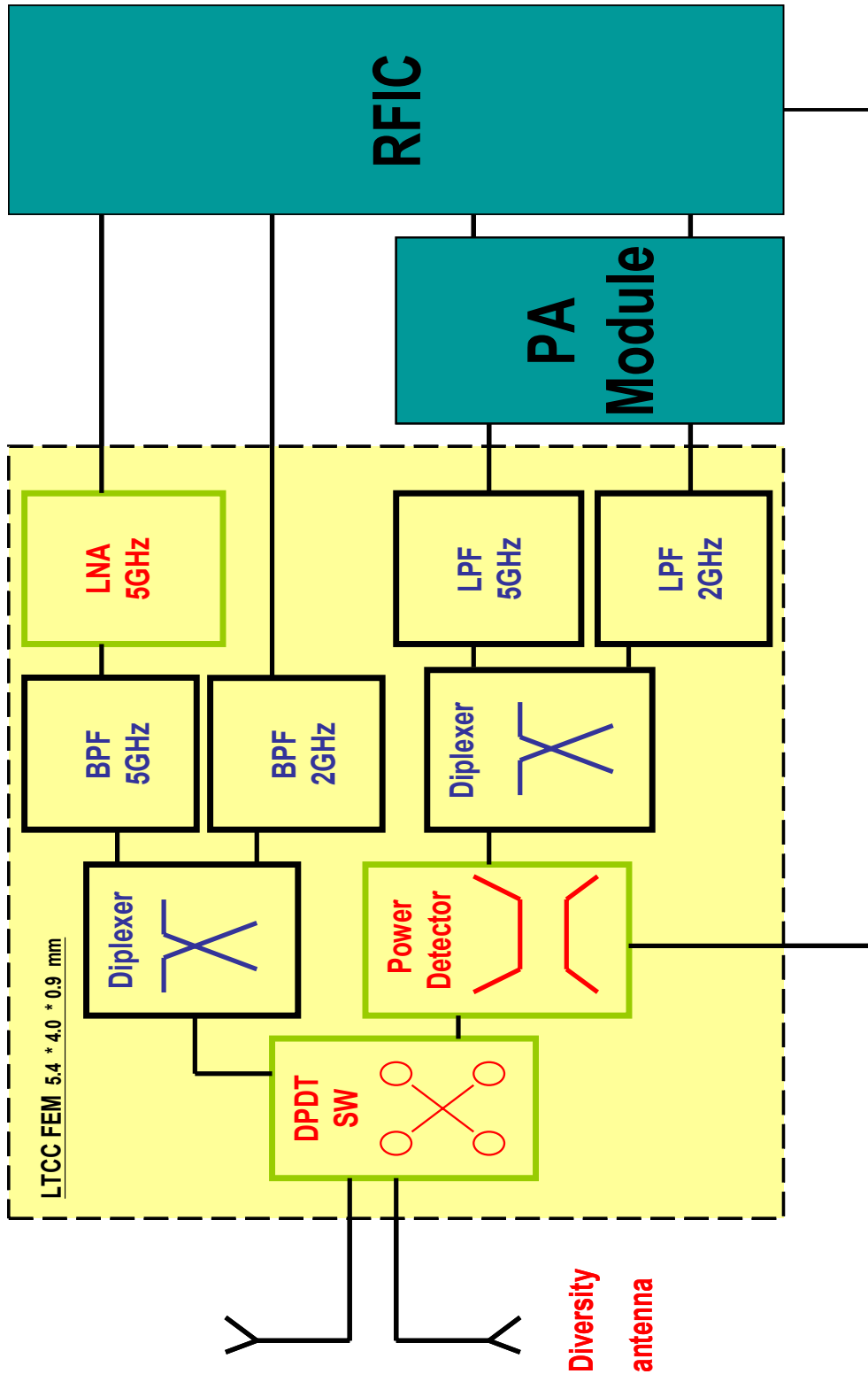


圖 3.1 模組架構與系統方塊圖

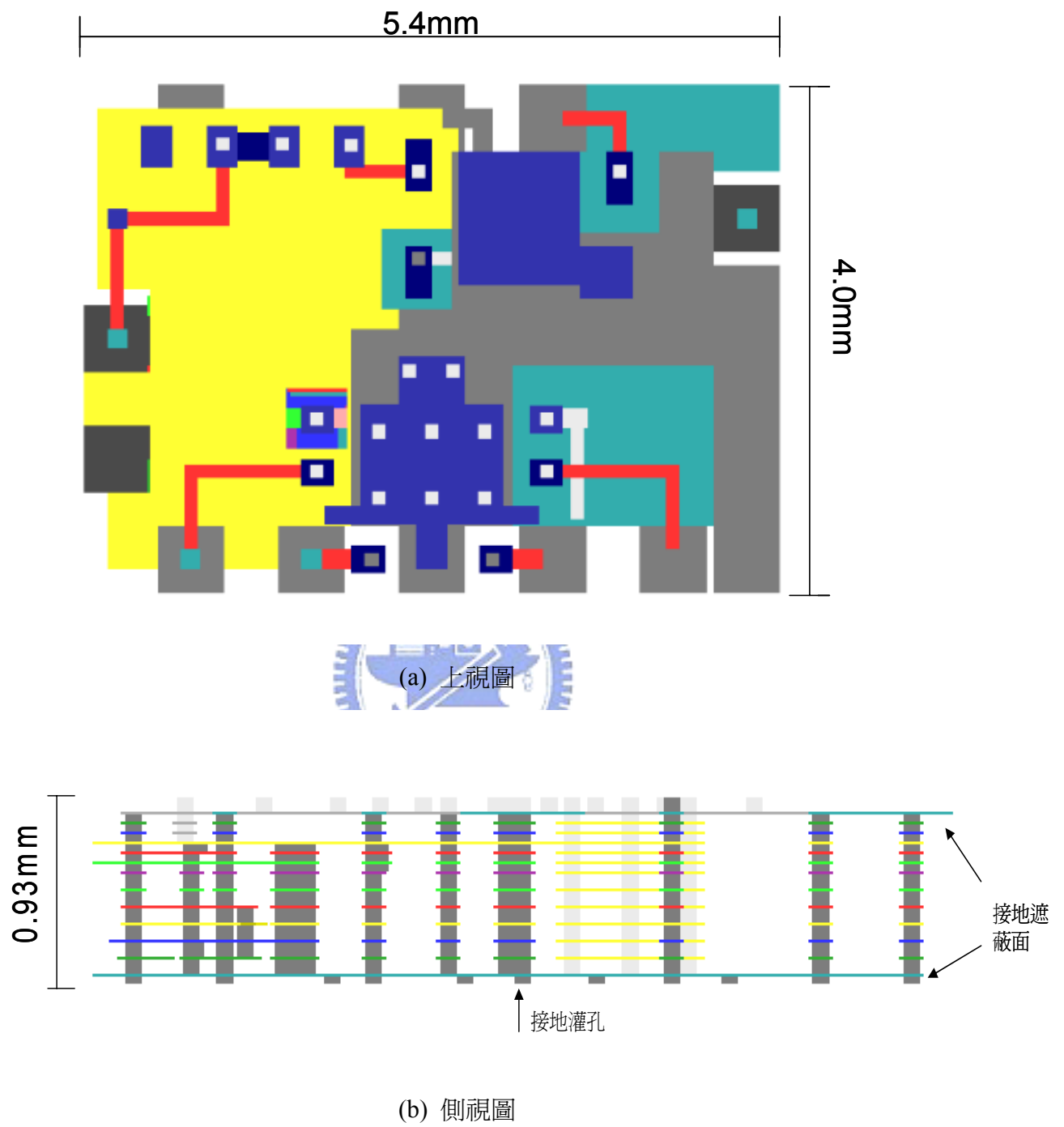


圖 3.2 模組三維體積與內埋層厚度示意圖

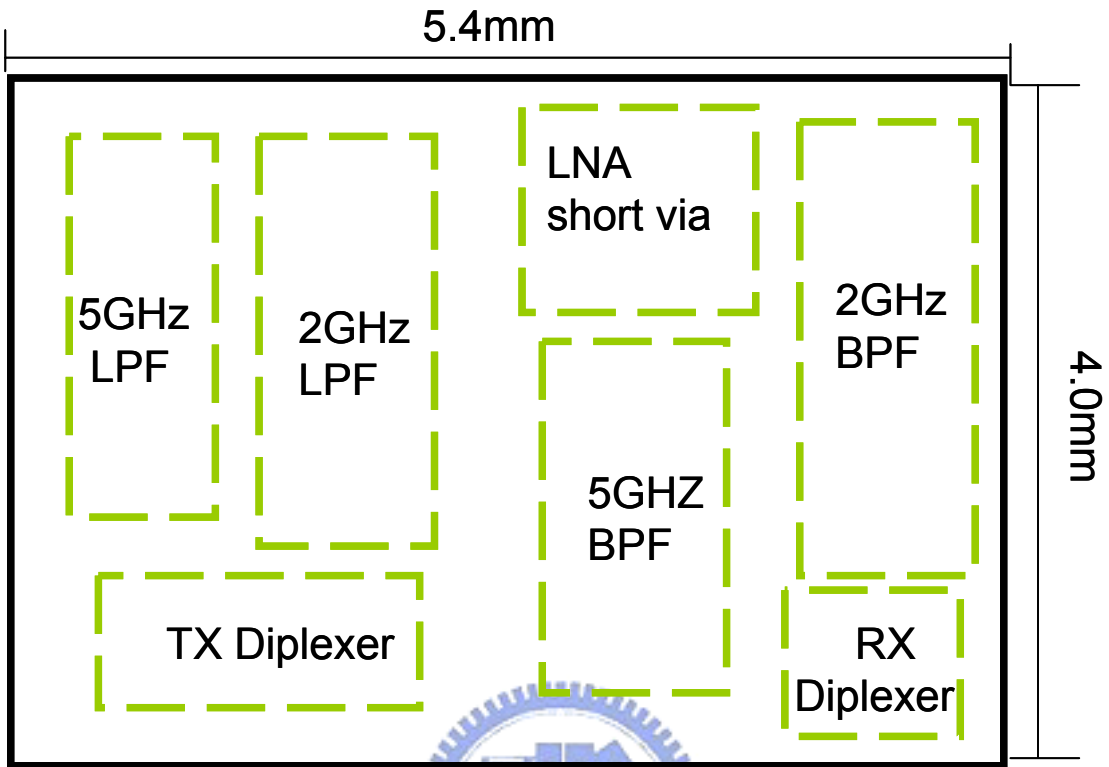


圖 3.3 模組內埋被動電路分部分塊圖

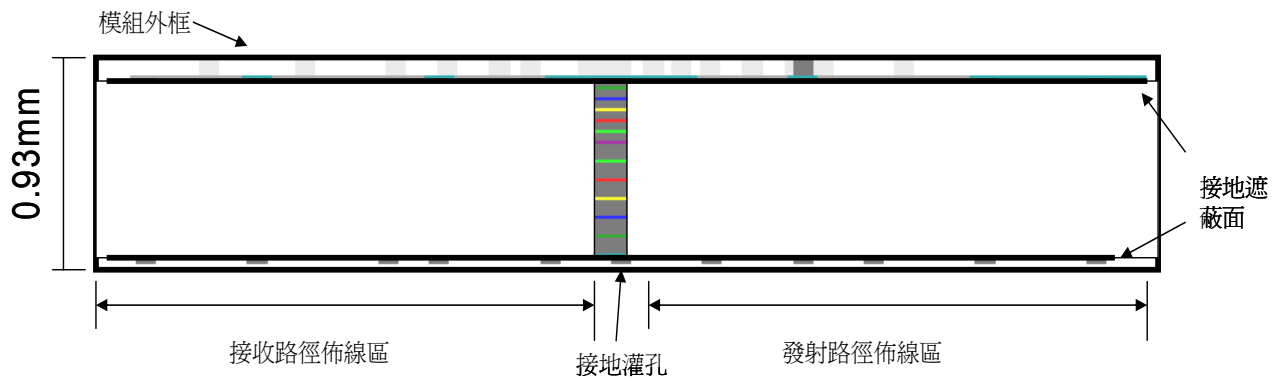


圖 3.4 模組隔絕接收與發射路徑之接地灌孔與接地遮蔽面

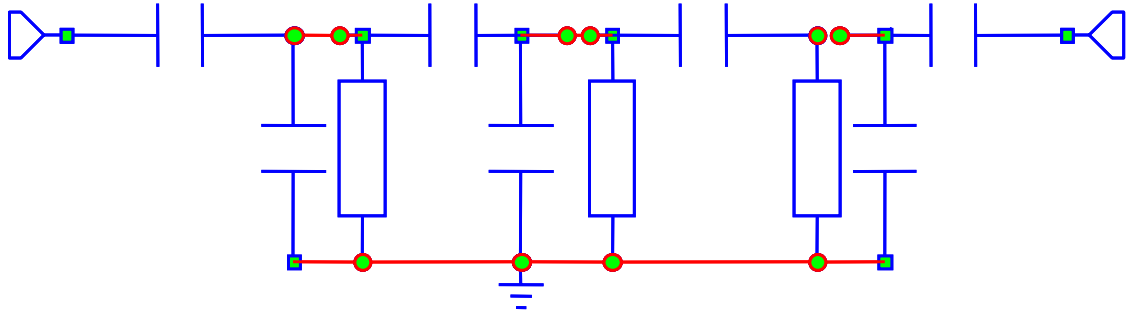


圖 3.5 接收路徑上設計之 5GHz 帶通濾波器電路圖

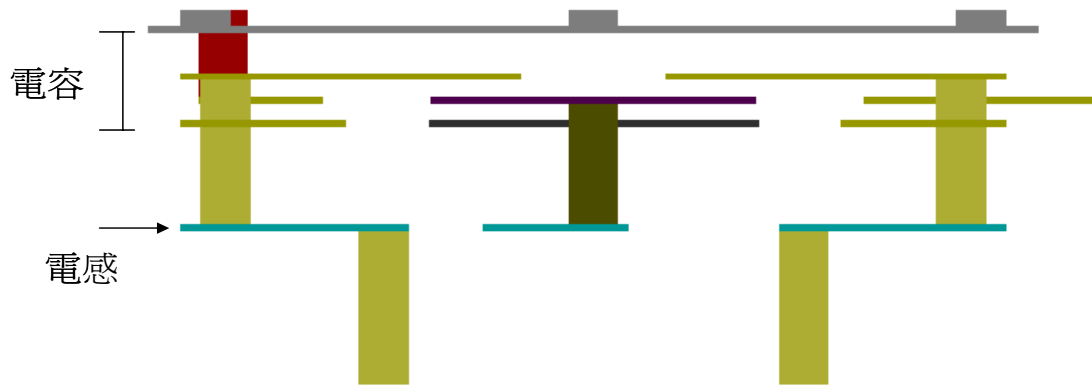


圖 3.6 接收路徑上設計之 5GHz 帶通濾波器三維走線圖

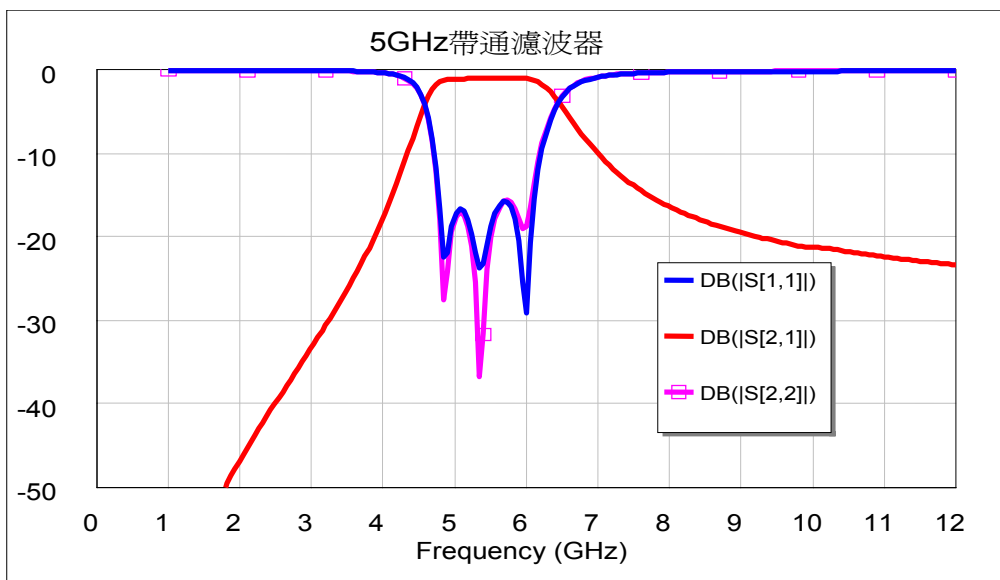


圖 3.7 單一 5GHz 帶通濾波器模擬結果

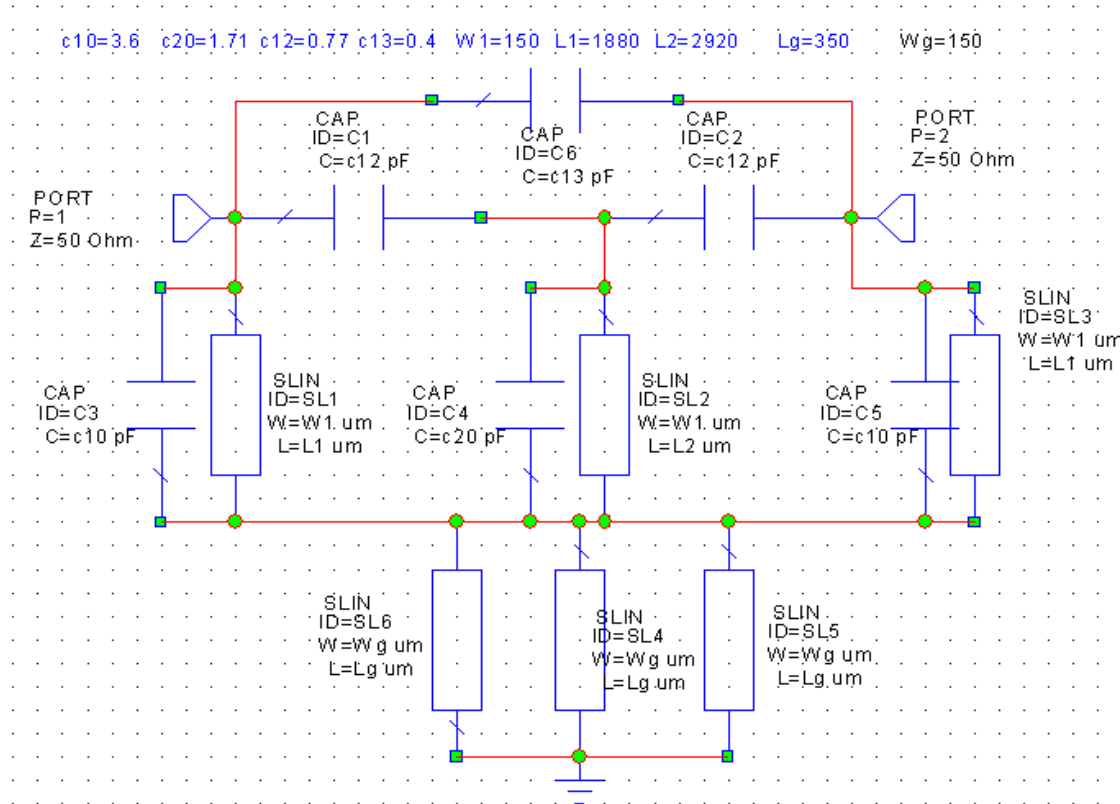


圖 3.8 接收路徑上所設計之 2.4GHz 帶通濾波器電路圖

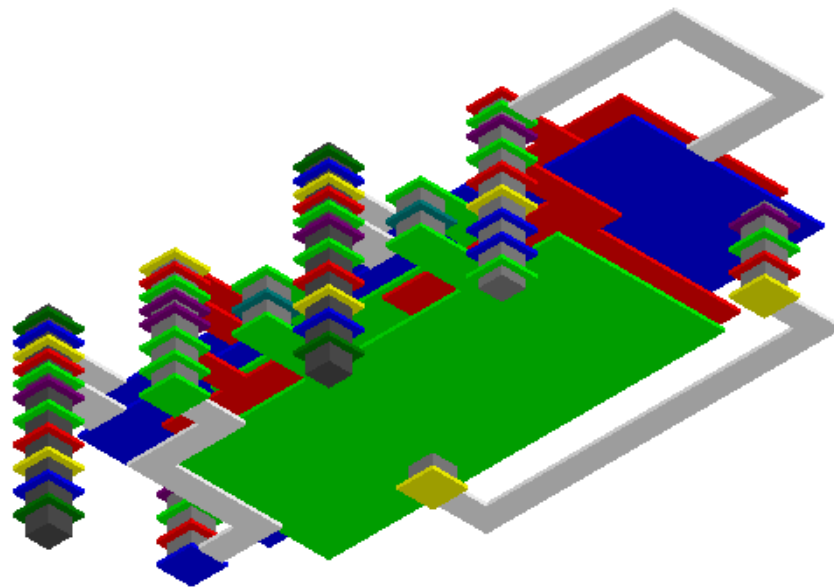


圖 3.9 接收路徑上所設計之 2.4GHz 帶通濾波器三維走線圖

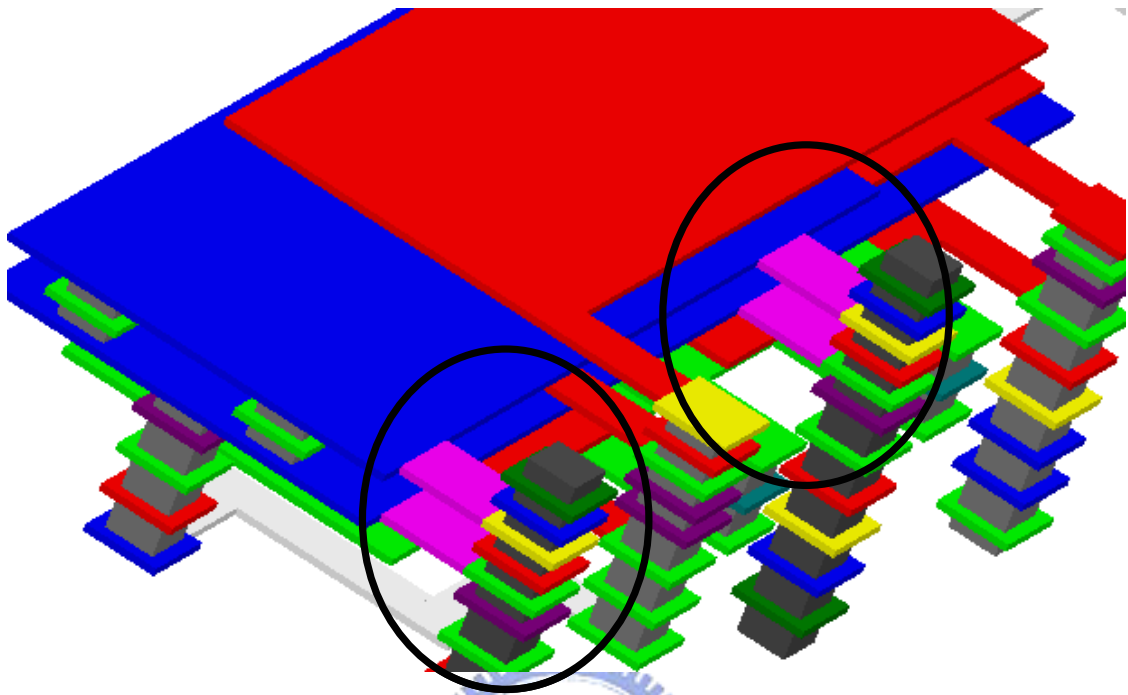


圖 3.10 以數根小電感並連接地以防止製程誤差

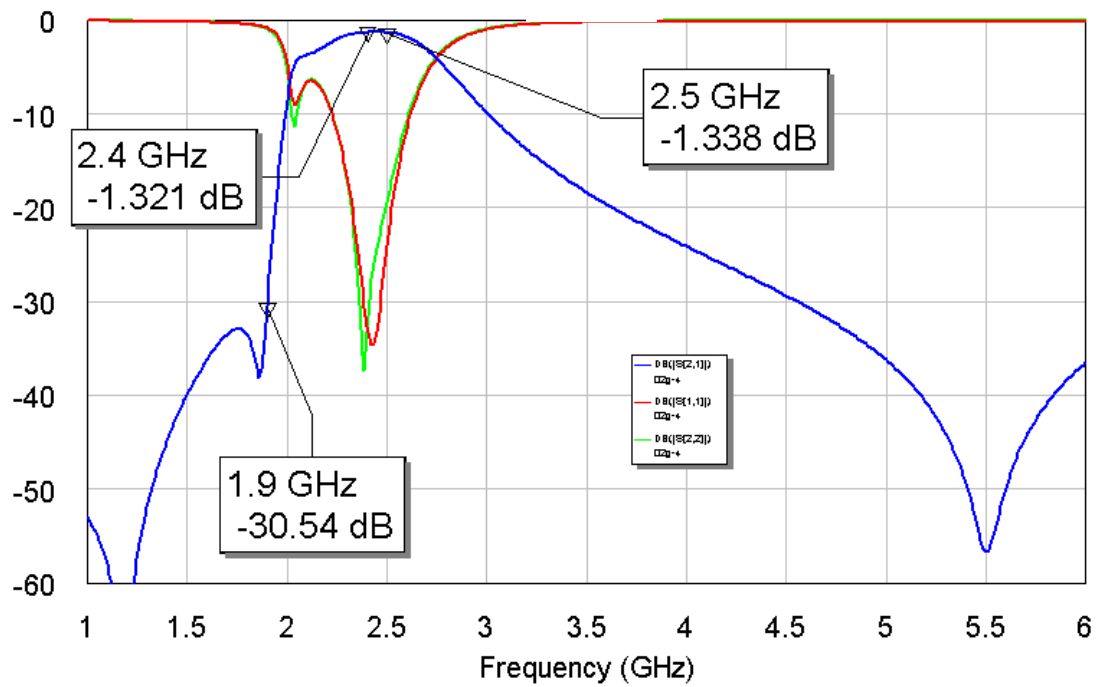


圖 3.11 單一 2.4GHz 帶通濾波器模擬結果

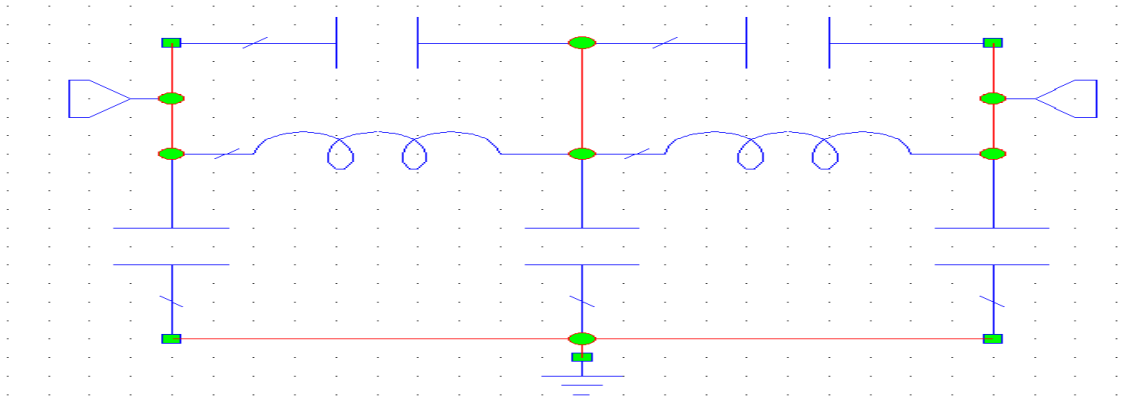


圖 3.12 發射路徑所設計之低通濾波器電路

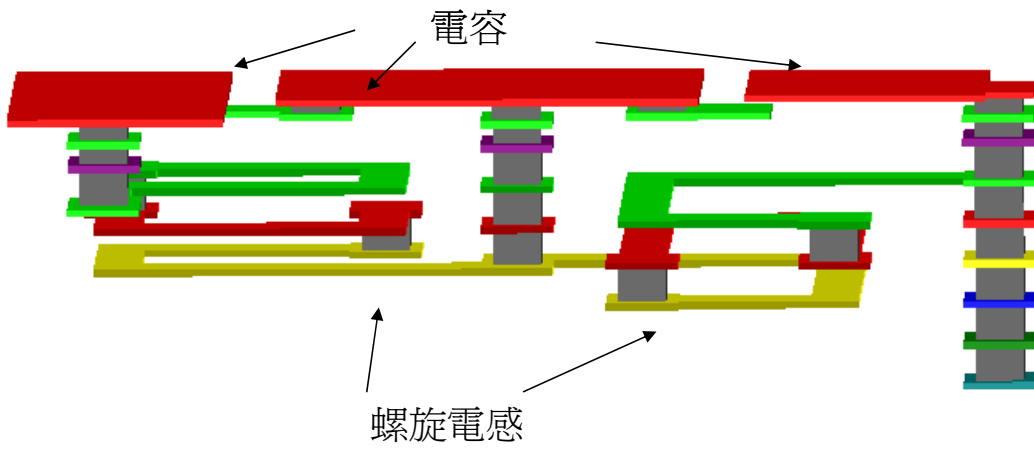


圖 3.13 發射路徑之 2.4GHz 低通濾波器三維走線

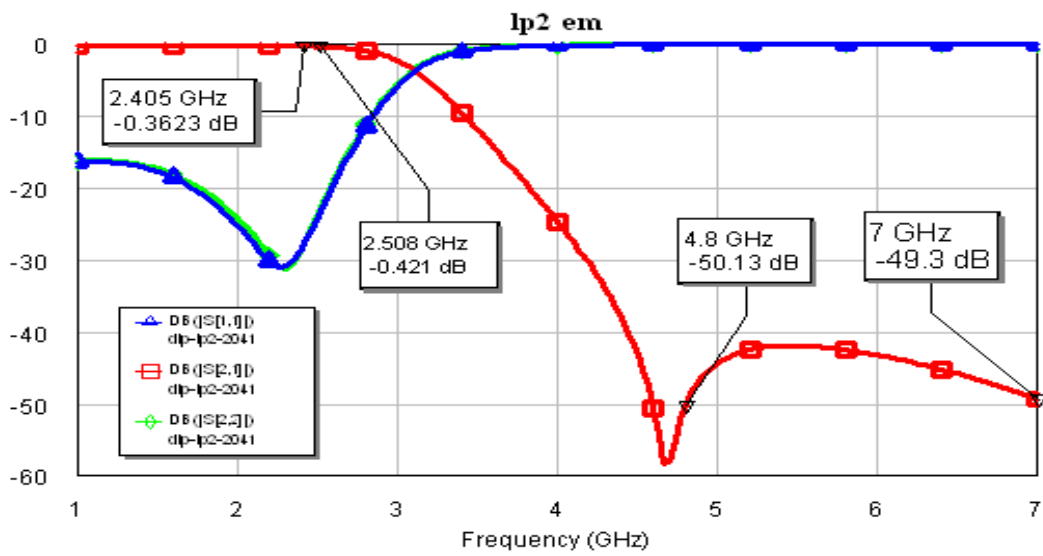


圖 3.14 單一 2.4GHz 低通濾波器模擬結果

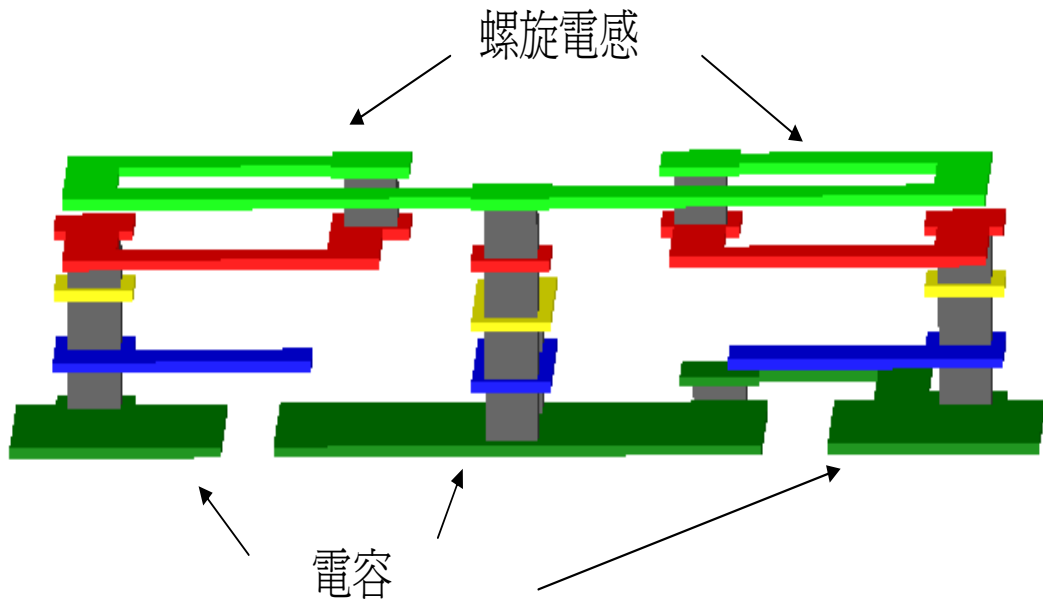


圖 3.15 5GHz 低通濾波器三維走線

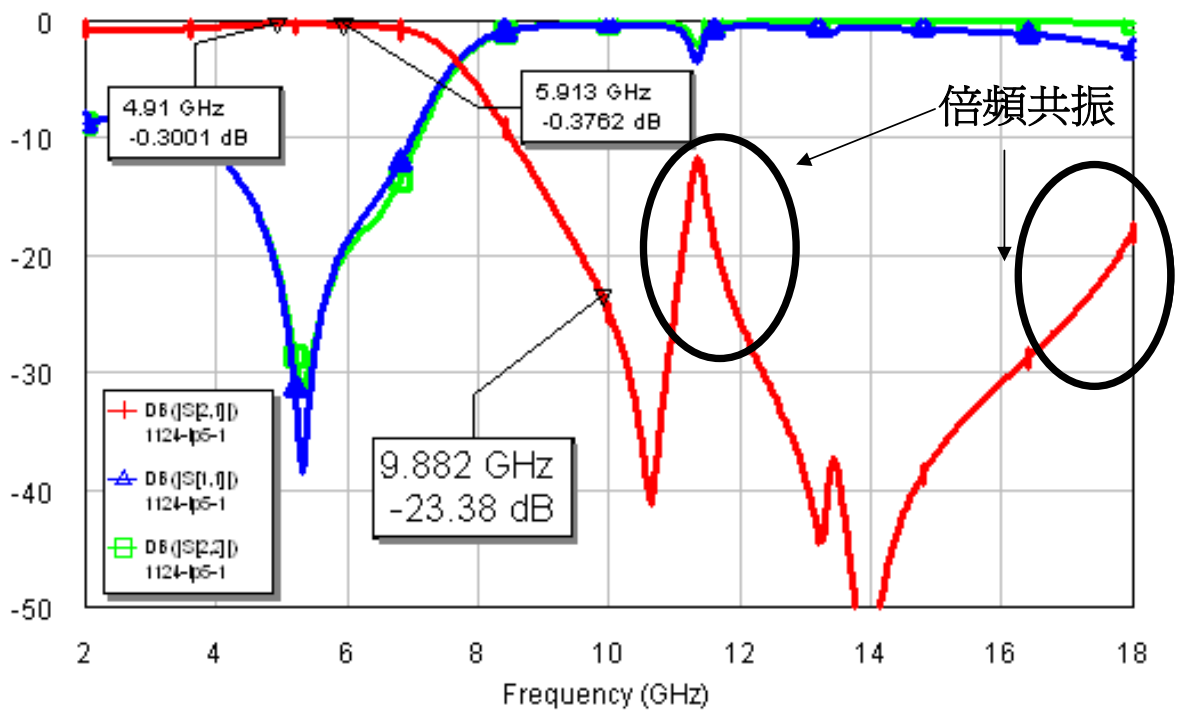
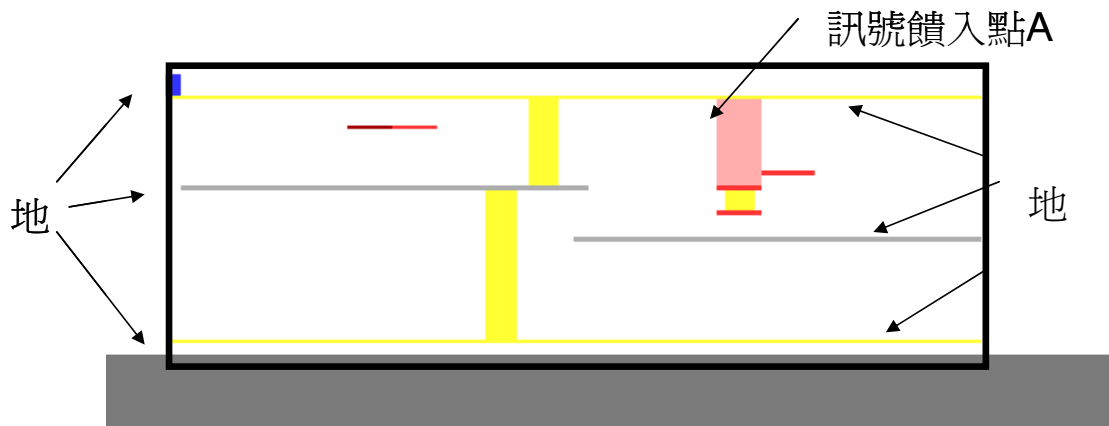
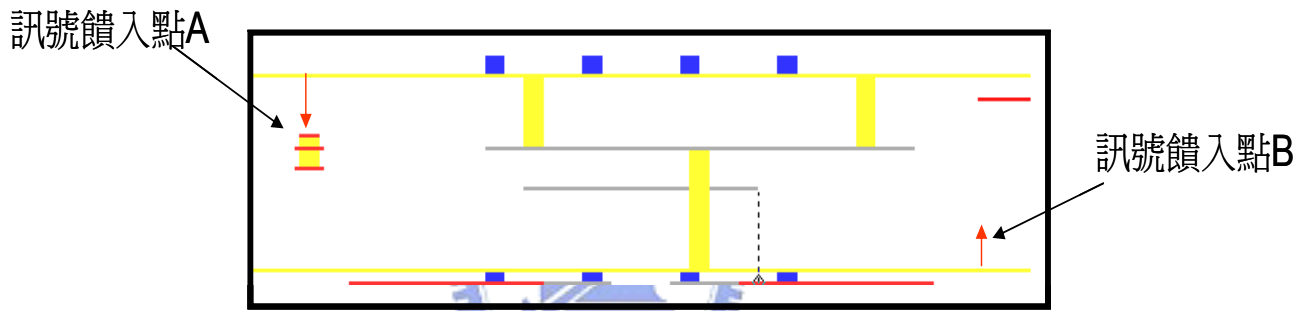


圖 3.16 被頻共振 5GHz 低通濾波器頻率響應圖



(a) 前視圖



(b) 右視圖

圖 3.17 模組內類似波導結構三維示意圖

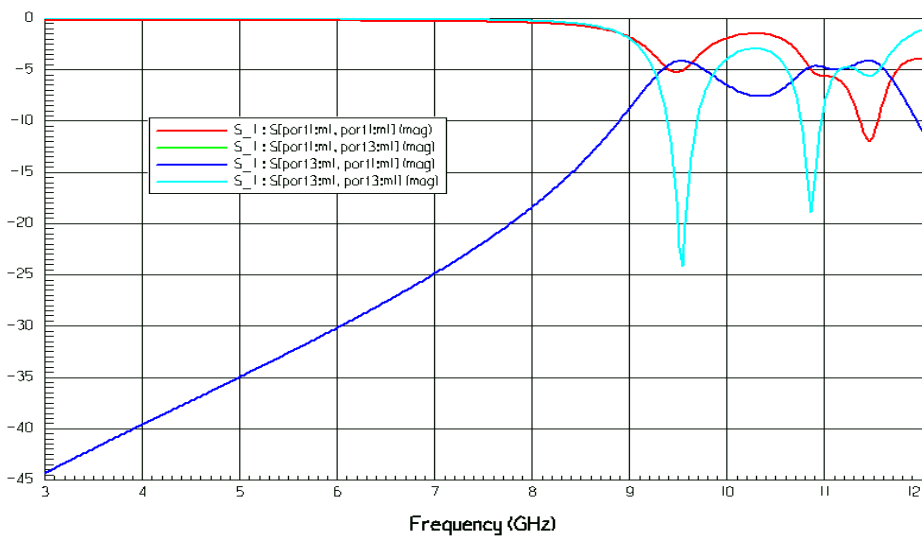


圖 3.18 類似波導結構的模擬結果

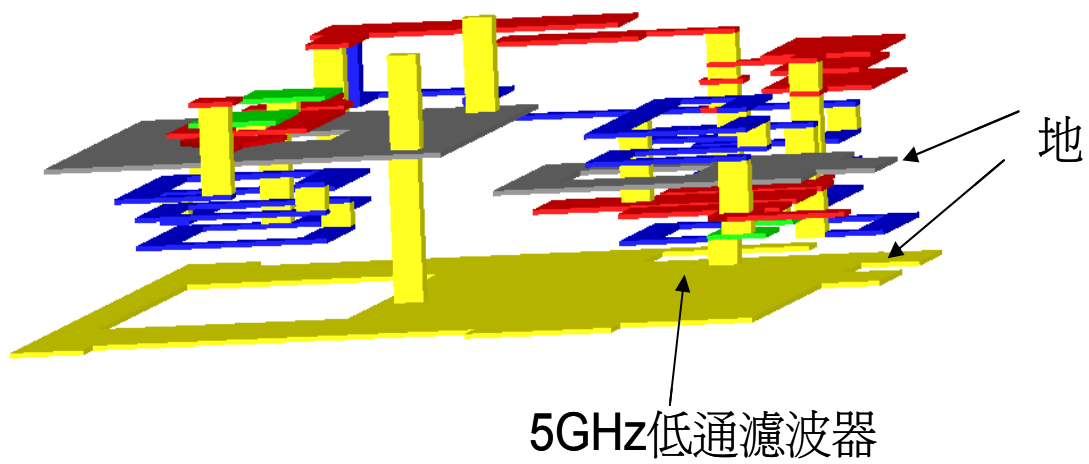


圖 3.19 波導共振實驗之地通濾波器三維走線

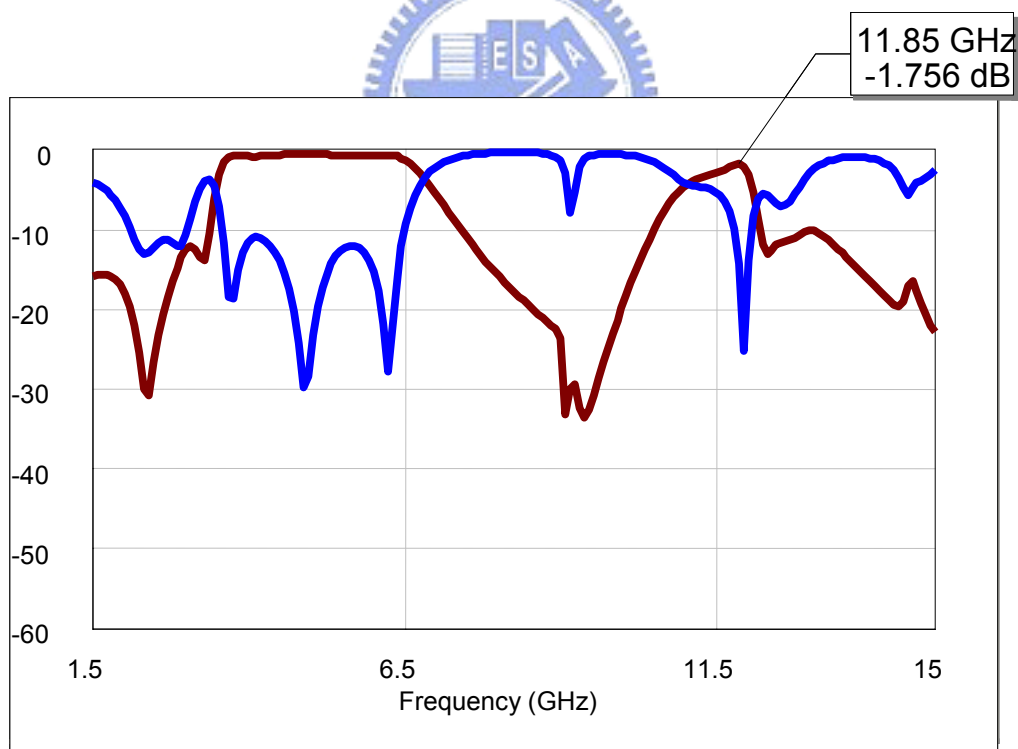
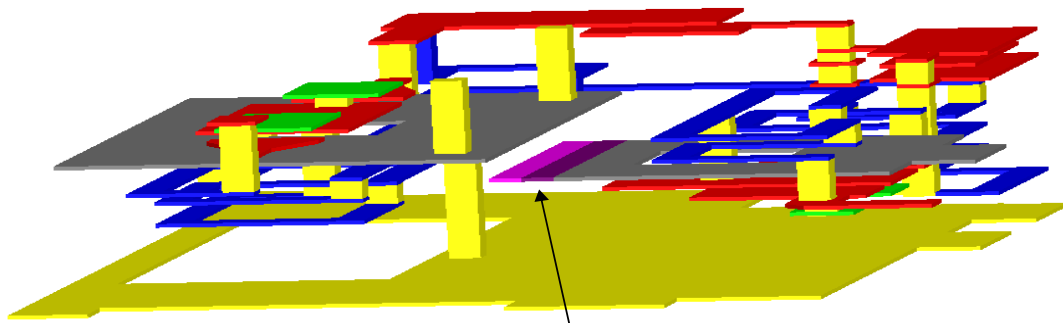


圖 3.20 波導共振實驗之低通濾波器頻率響應



將地的長度增加

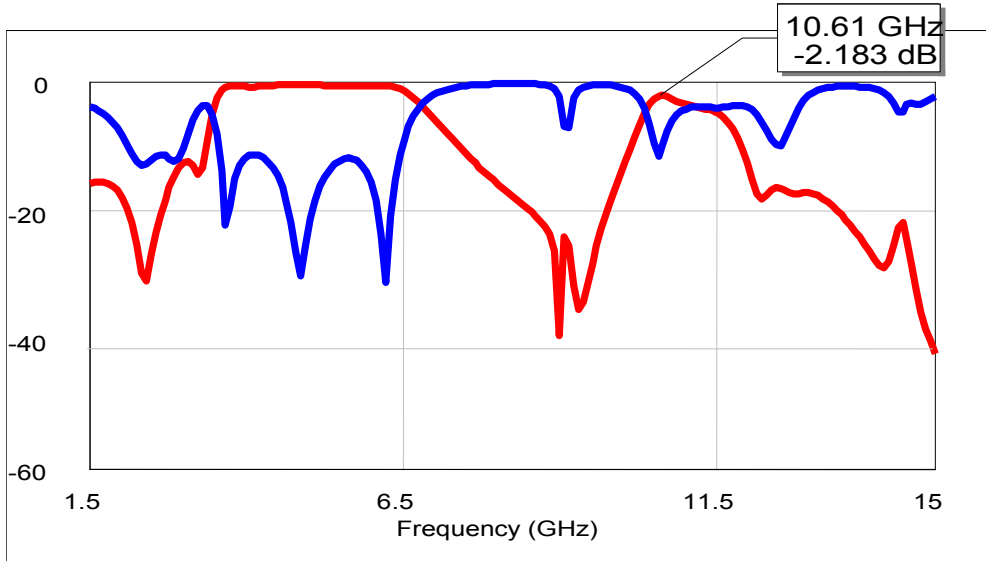
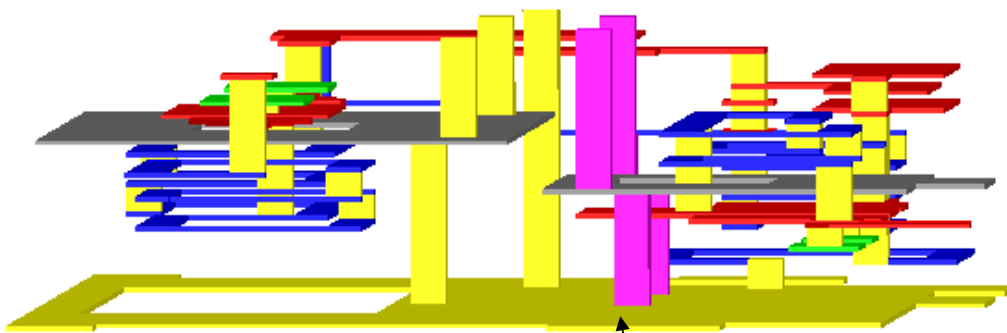
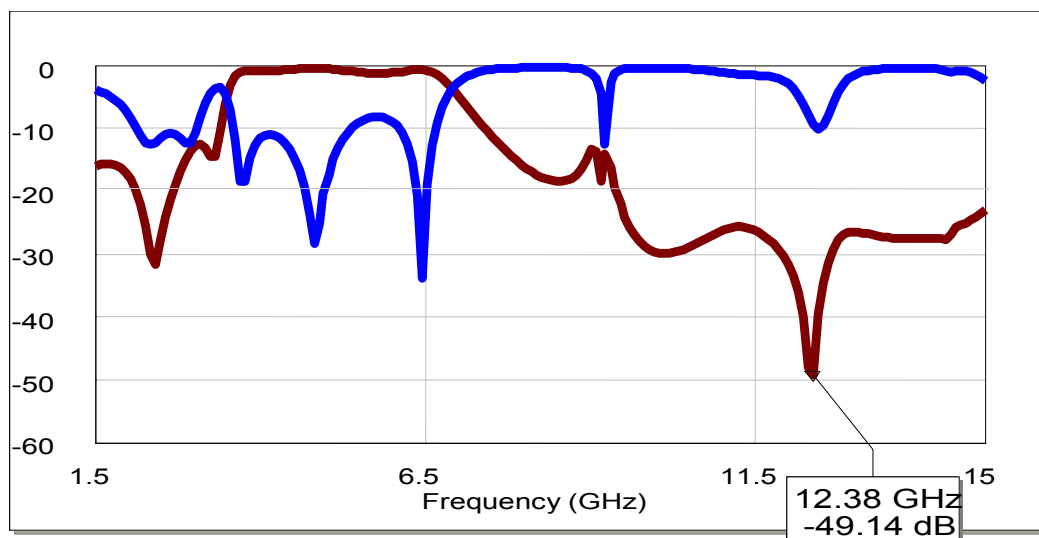


圖 3.21 加大等效共振腔與其對應之頻率響應



將共振腔一端接地

(a)



(b)

圖 3.22 將共振腔一端接地後的(a)三維走線(b)頻率響應

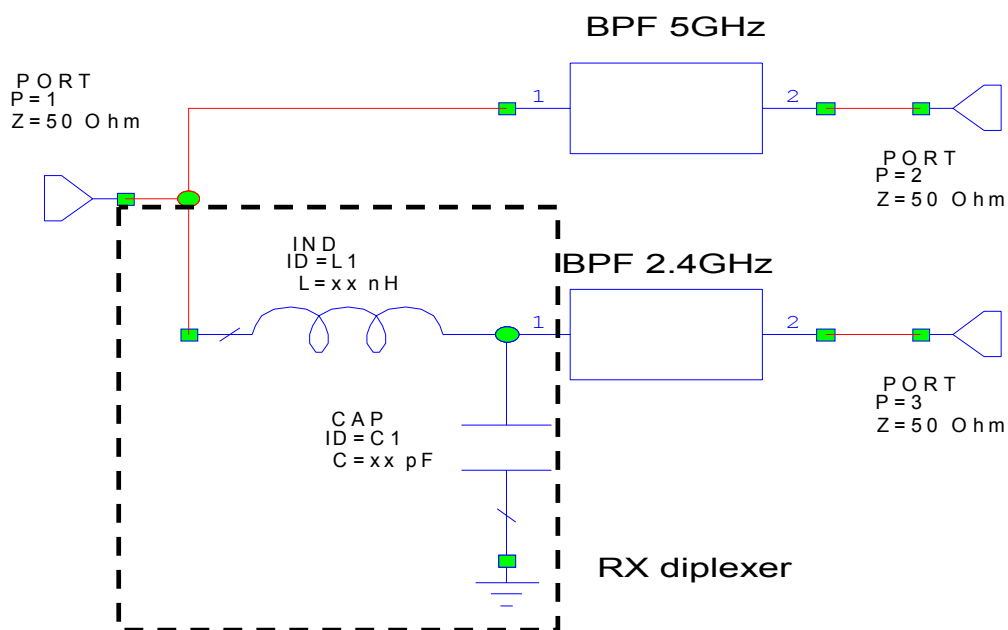


圖 3.23 接收路徑分頻器電路

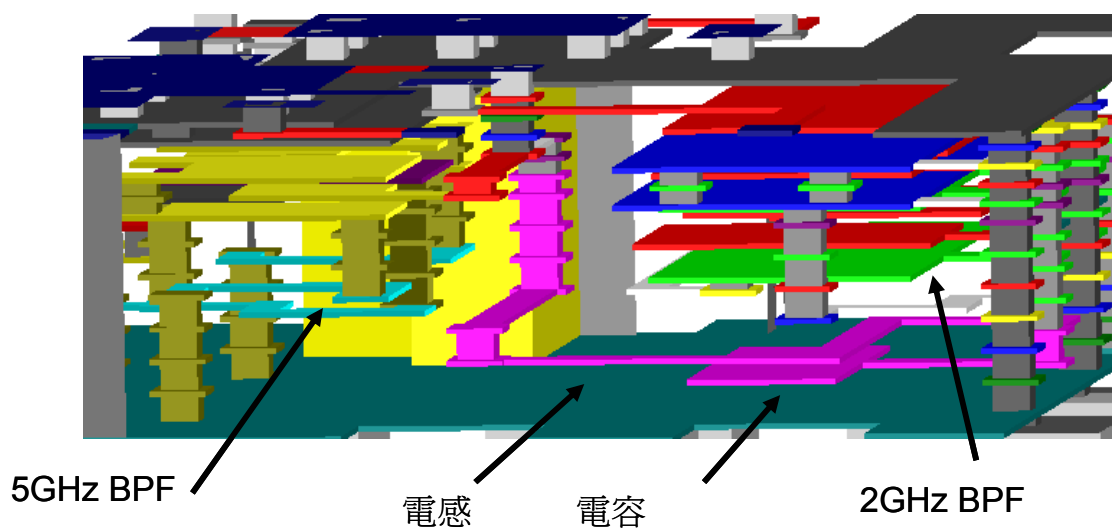


圖 3.24 接收路徑分頻器電路三維走線

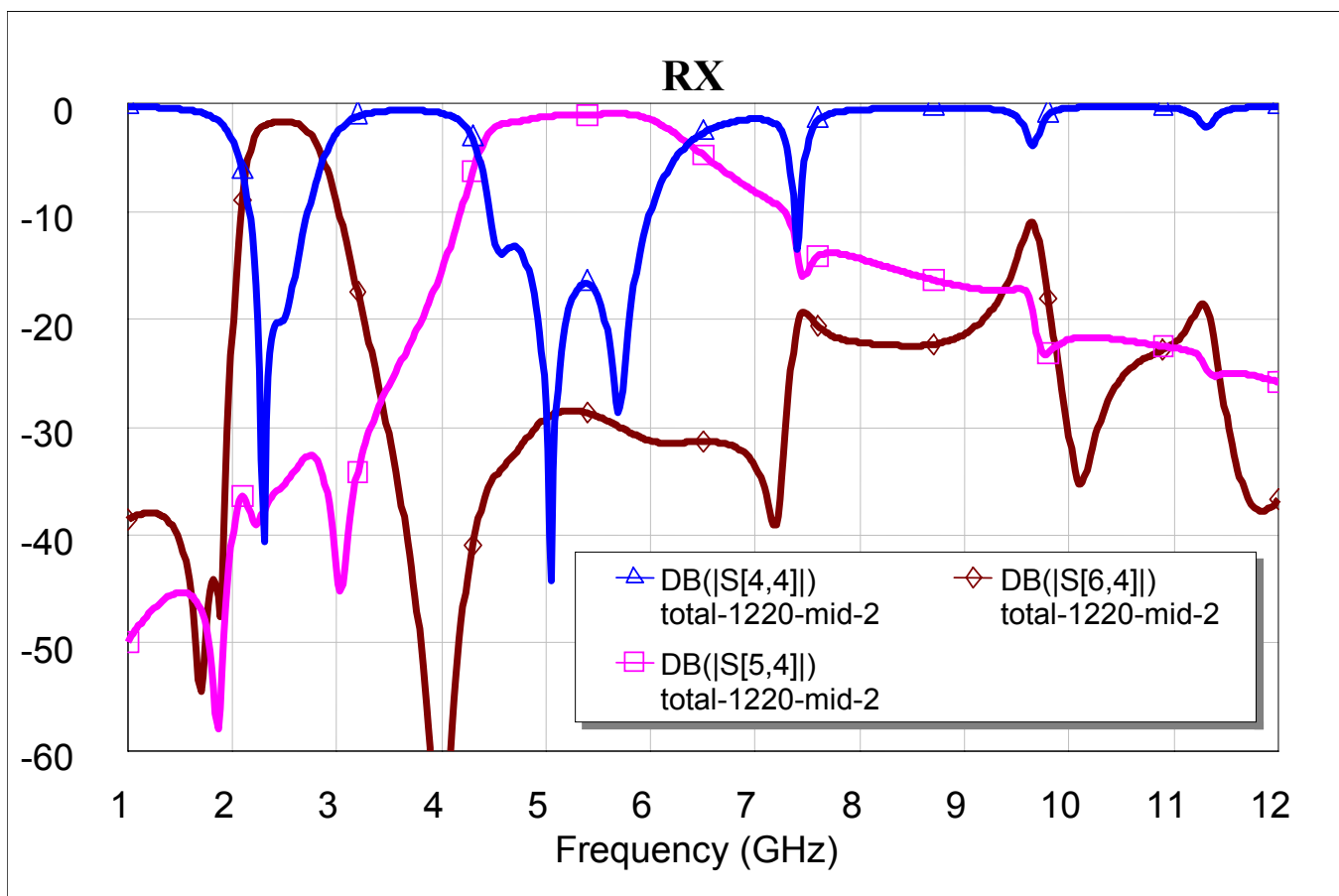


圖 3.25 接收路徑分頻器電路整體模擬結果

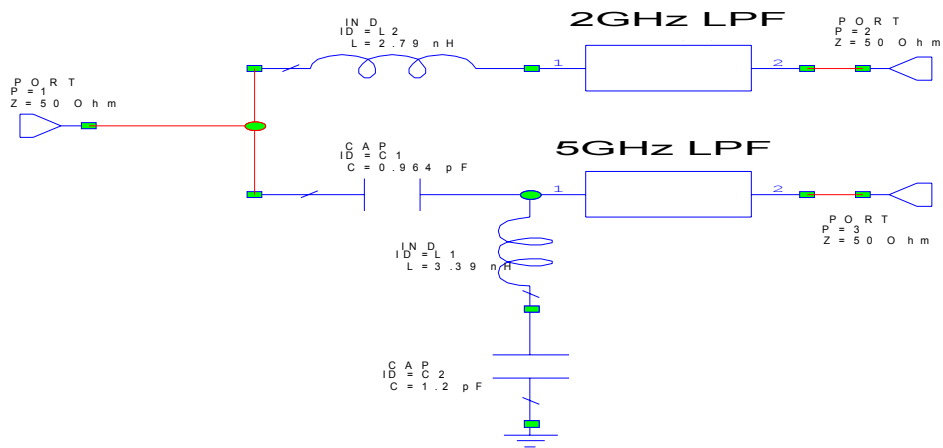


圖 3.26 發射路徑的分頻器電路

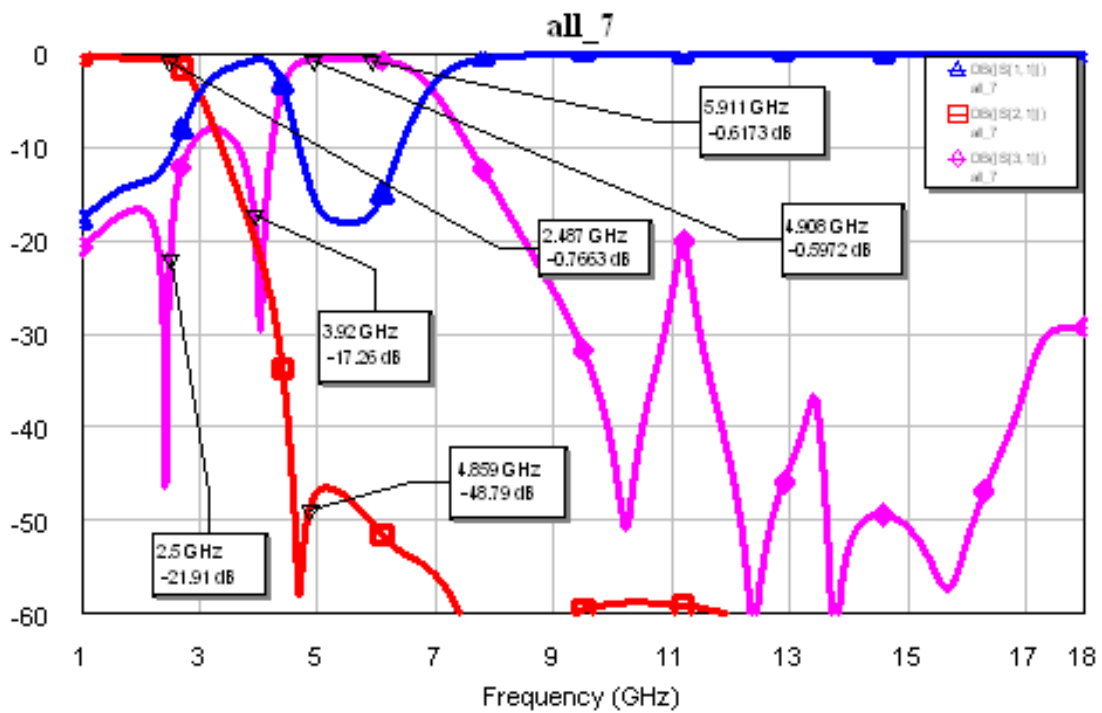
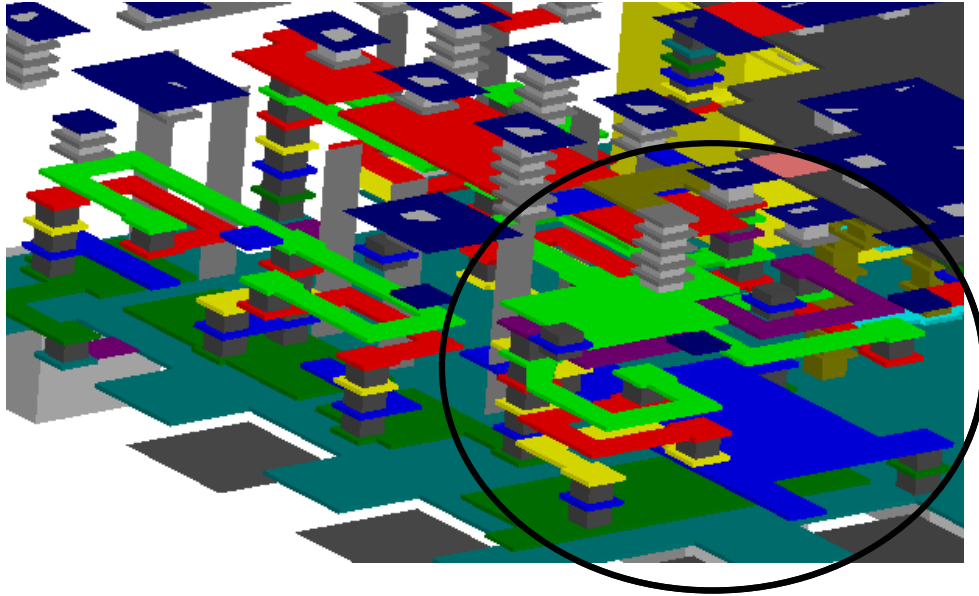


圖 3.27 發射路徑分頻器之理想頻率響應



TX diplexer

圖 3.28 發射路徑分頻器電路的三維走線

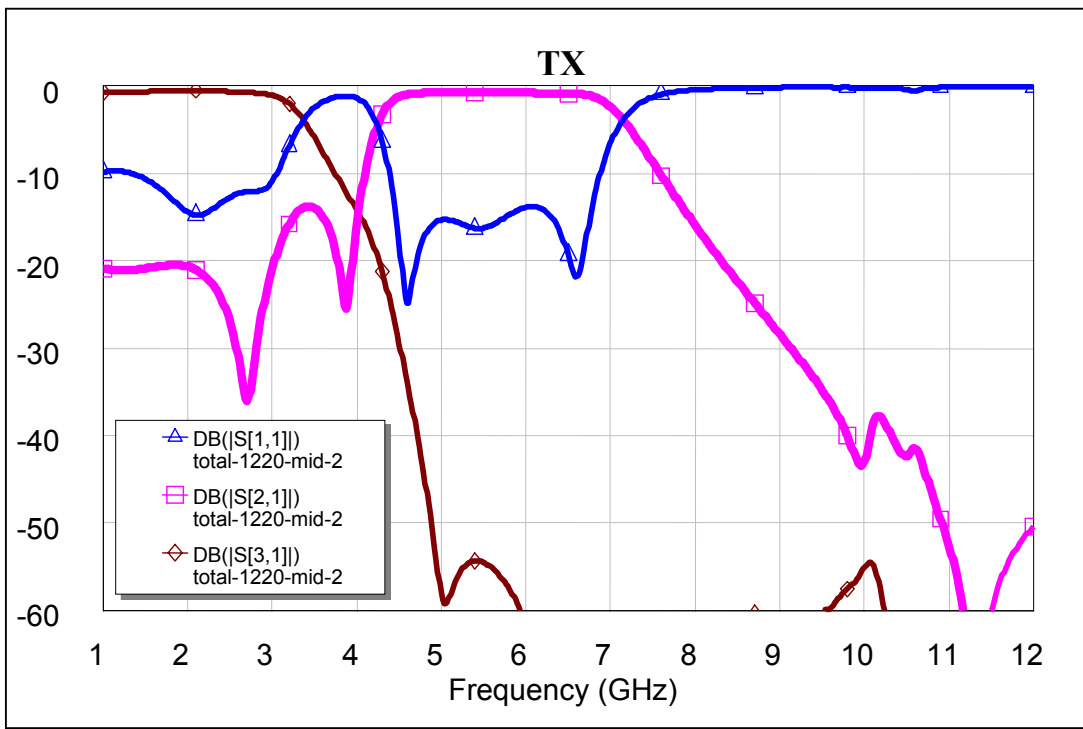


圖 3.29 發射路徑整體模擬結果

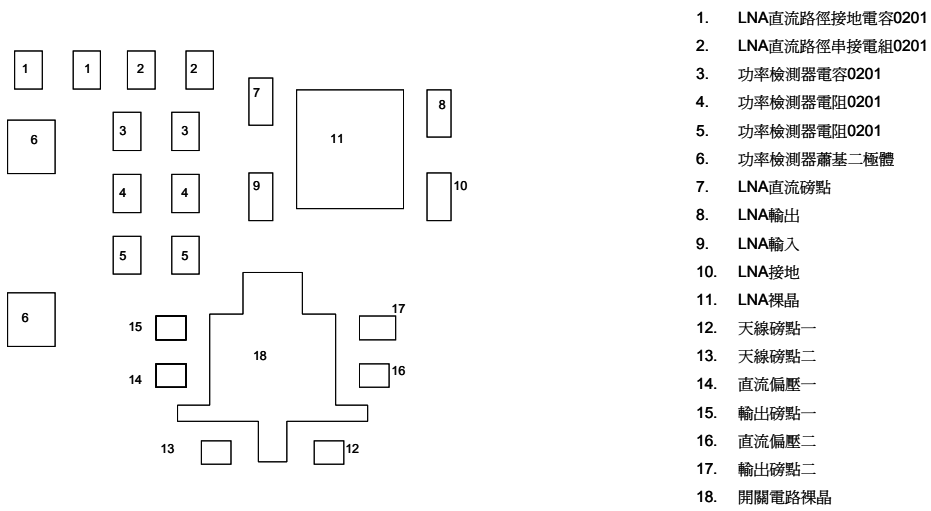


圖 3.30 模組表面接點與其對應之元件

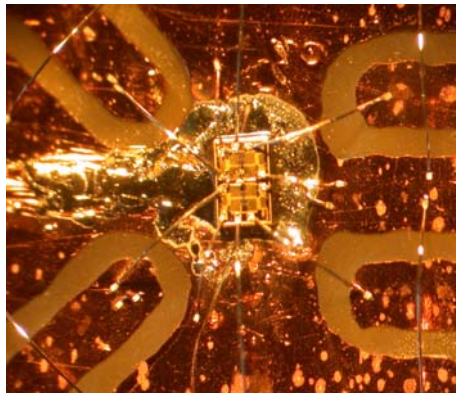


圖 3.31 雙刀雙擲開關電路實做

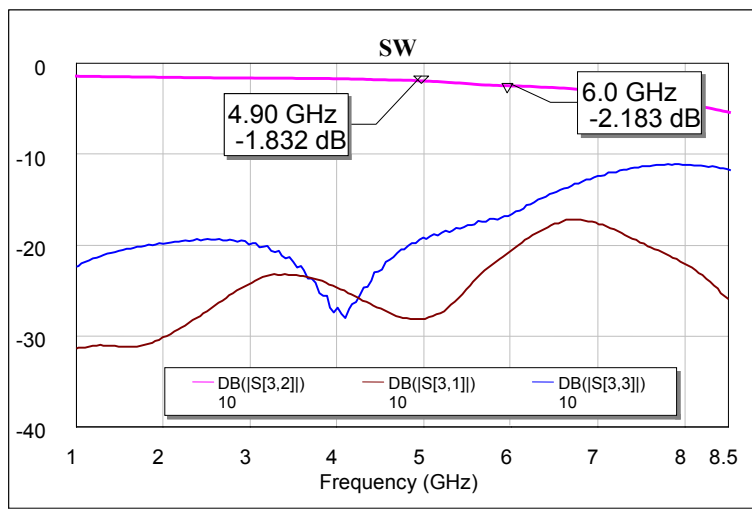


圖 3.32 雙刀雙擲開關電路量測之 S 參數

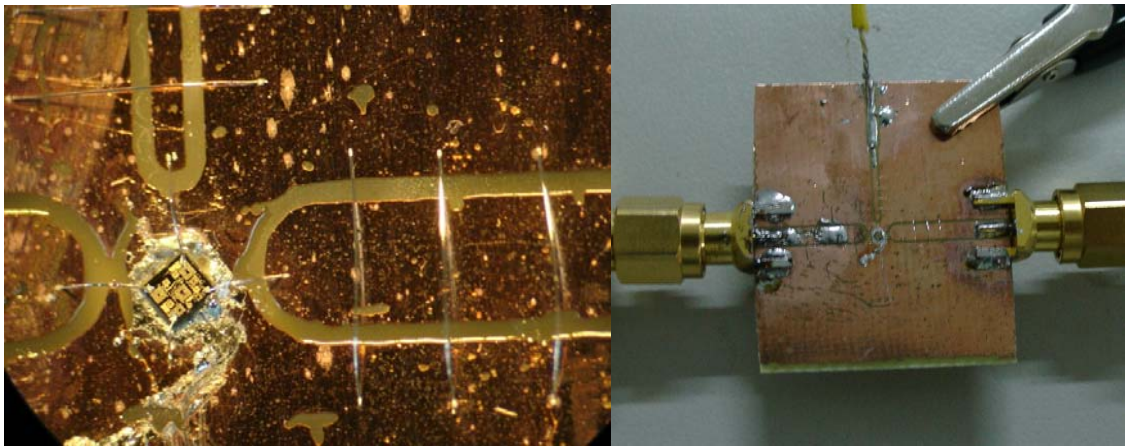


圖 3.33 低雜訊放大器量測環境圖

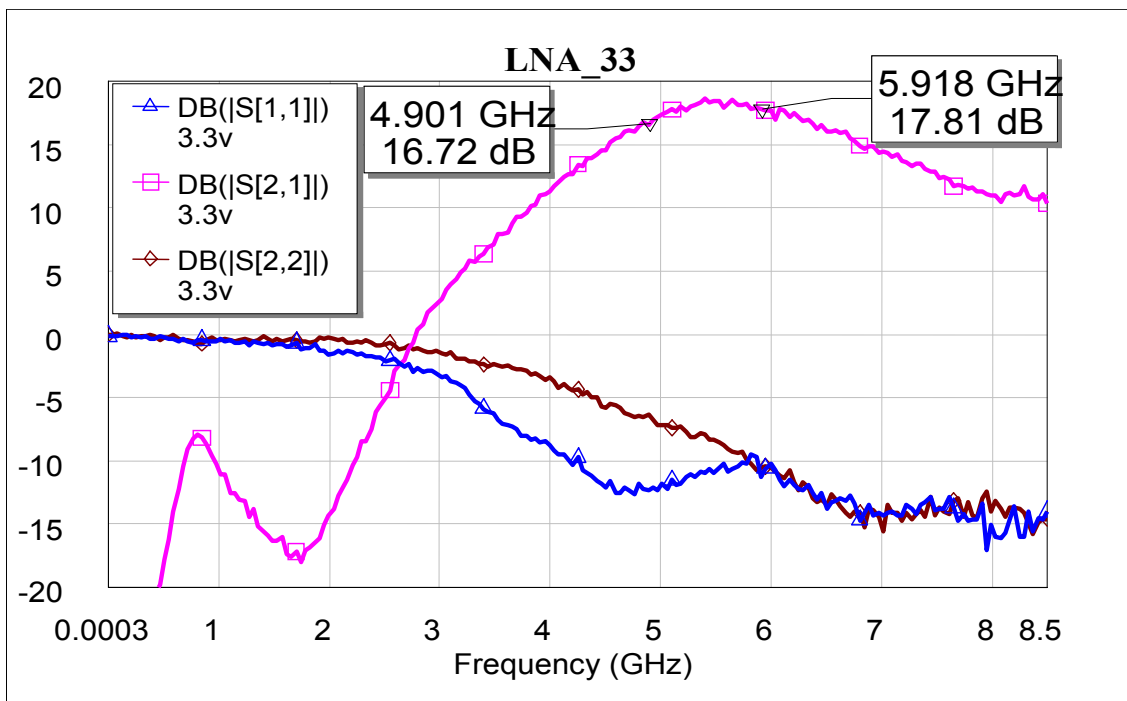


圖 3.34 低雜訊放大器量測之 S 參數

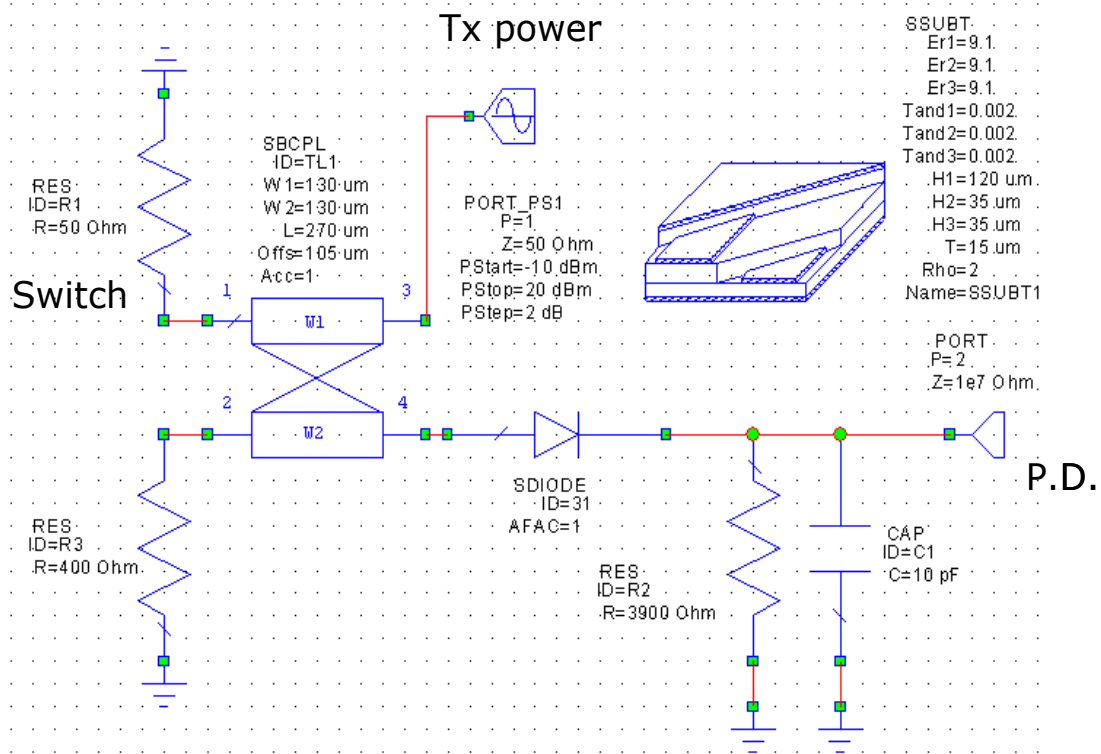


圖 3.35 功率檢測器電路

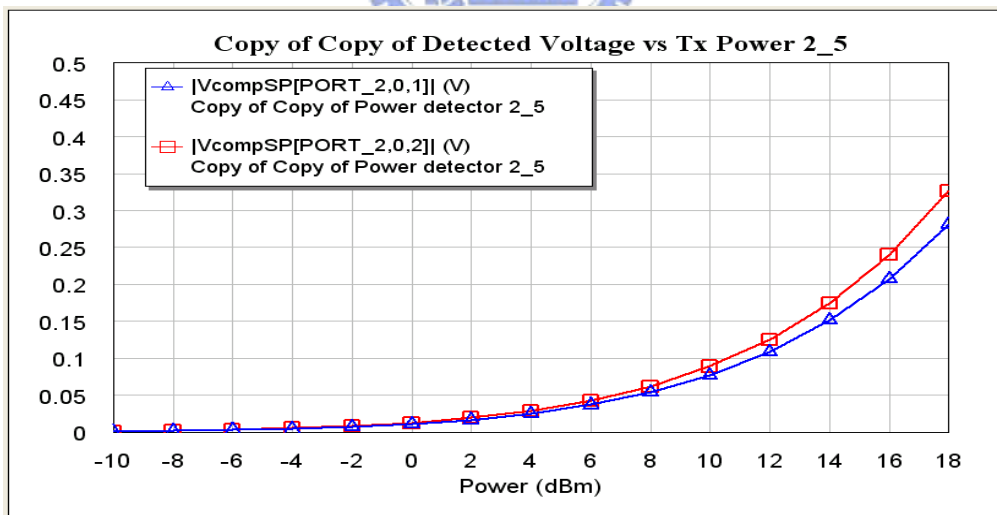


圖 3.36 功率檢測器電路電壓準位與功率模擬圖

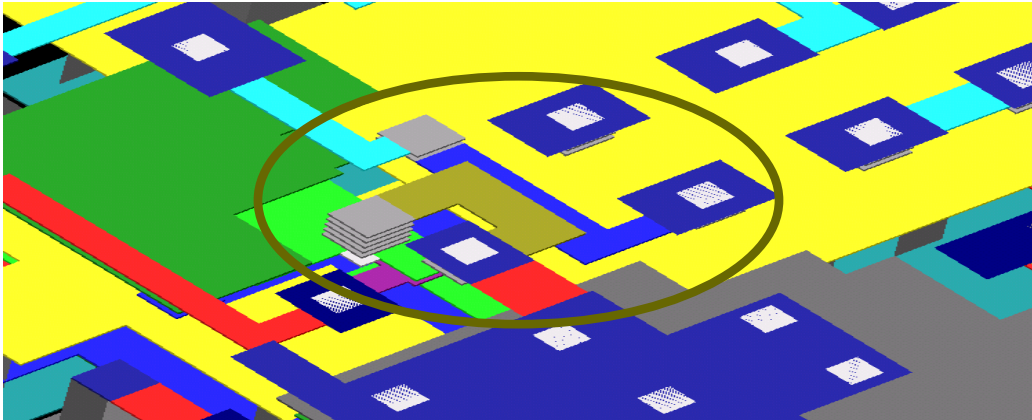


圖 3.37 功率檢測器耦合線

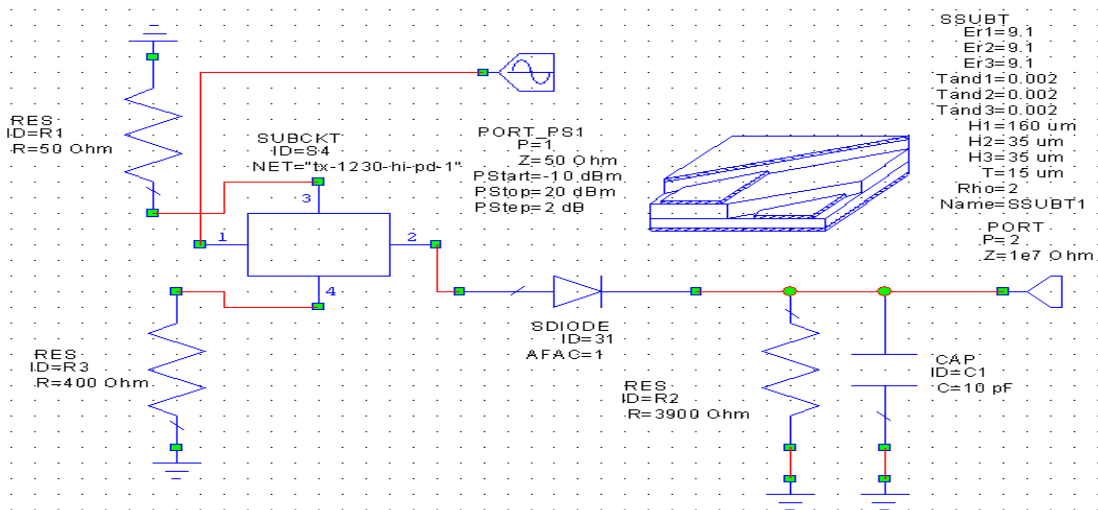


圖 3.38 功率檢測器之耦合線設計方式

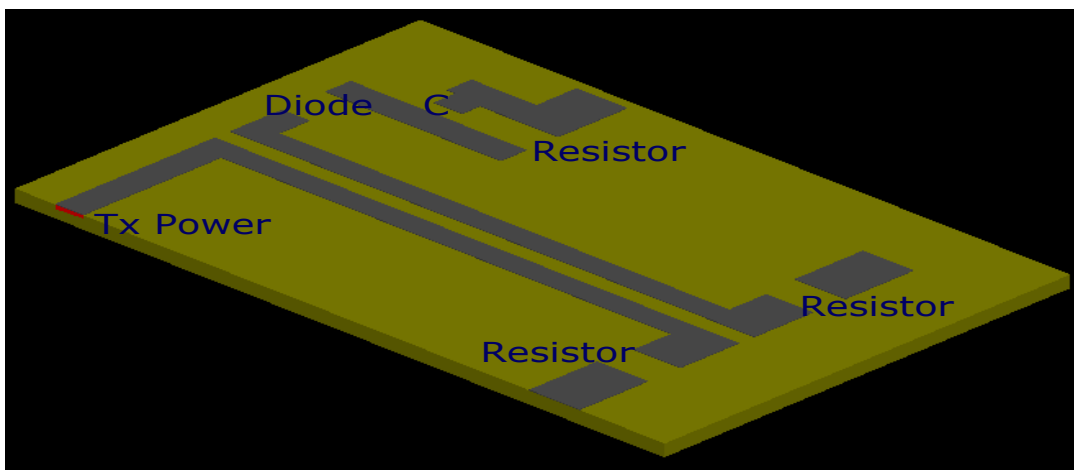


圖 3.39 功率檢測器 PCB 驗證板走線

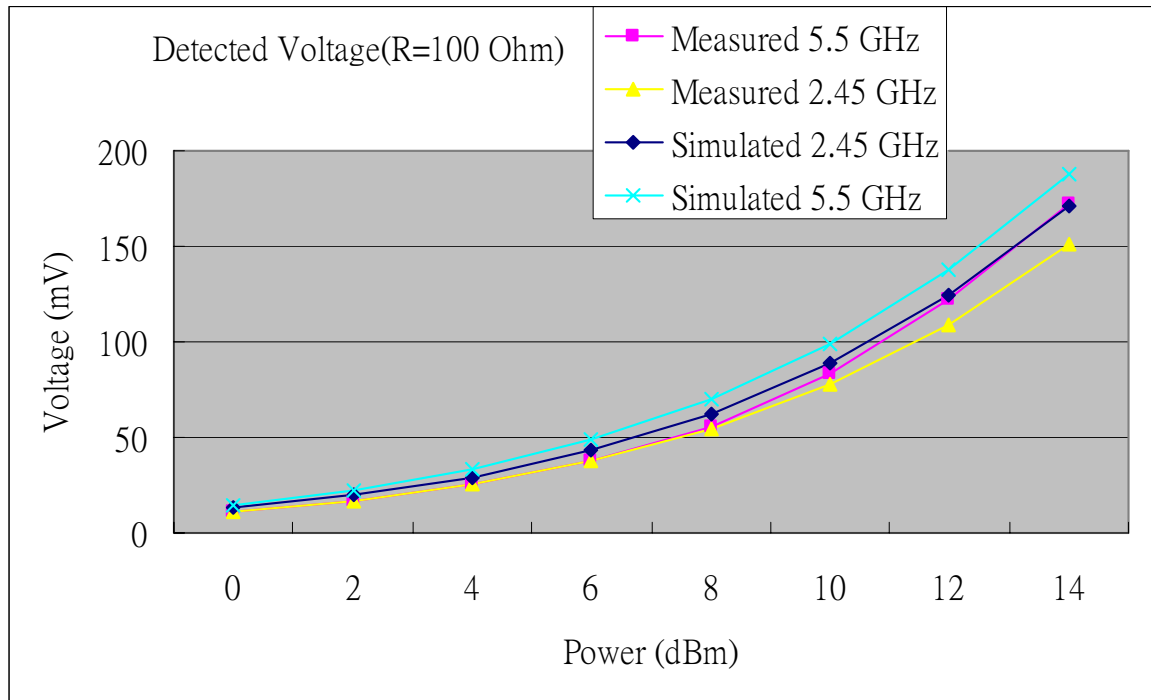


圖 3.40 驗證功率檢測器之量測結果

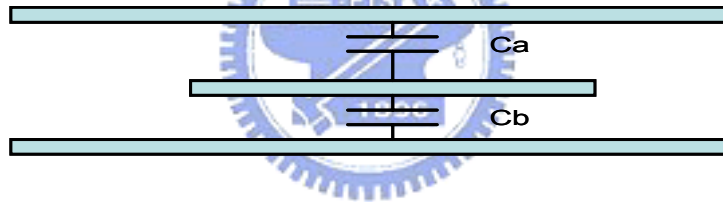


圖 3.41 大金屬包小金屬的電容佈線

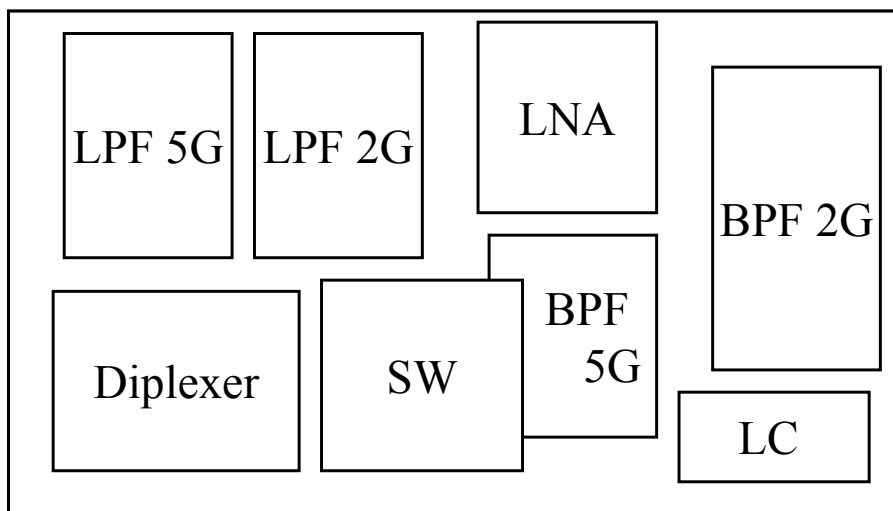


圖 3.42 模組一模組二模組三的電路方塊圖

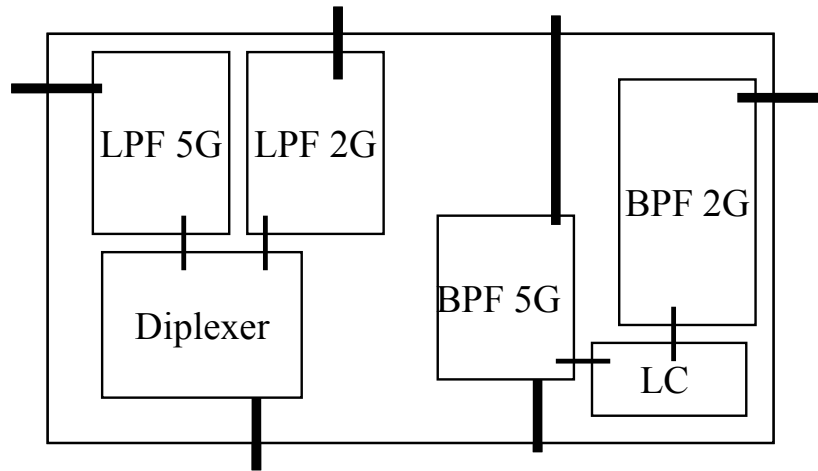


圖 3.43 模組四模組五模組六的電路方塊圖

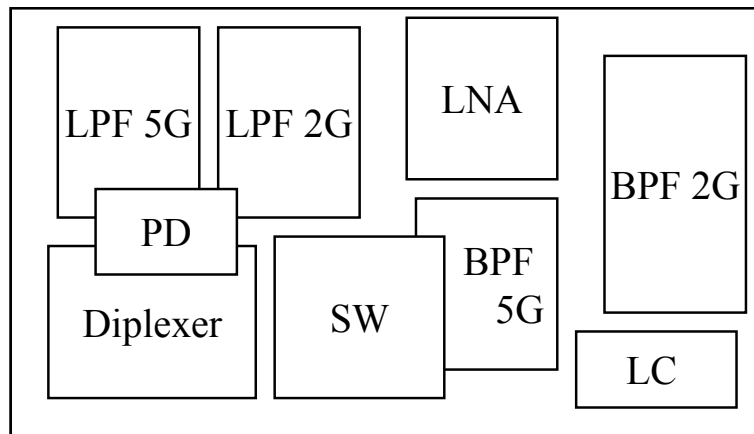


圖 3.44 模組七模組八模組九的電路方塊圖

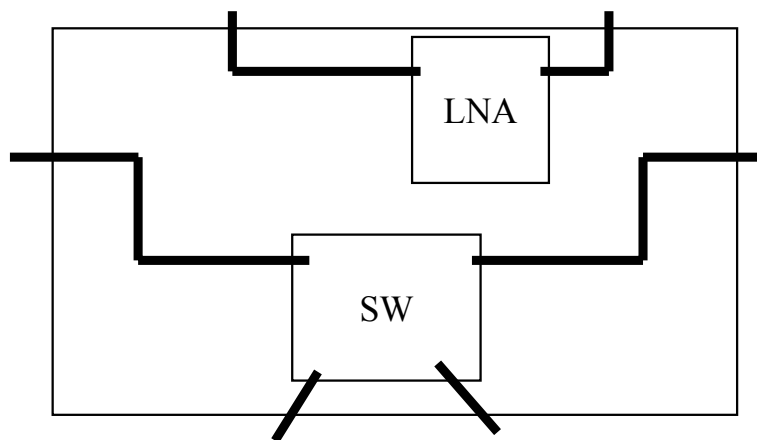
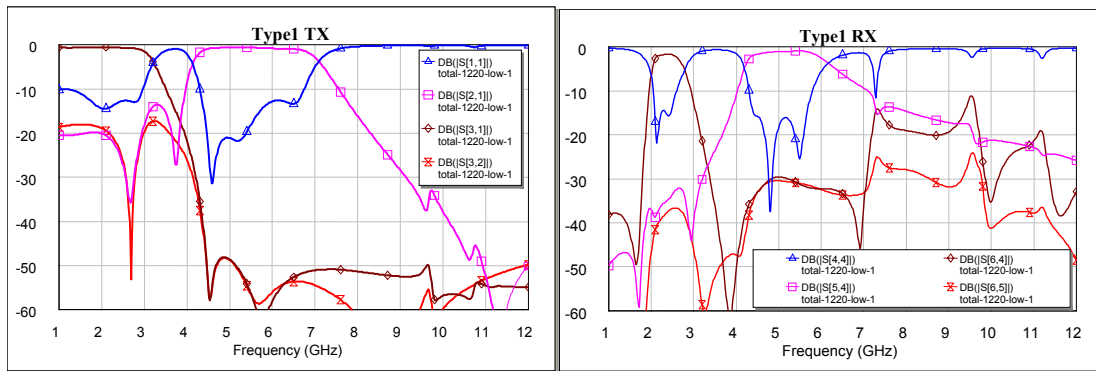
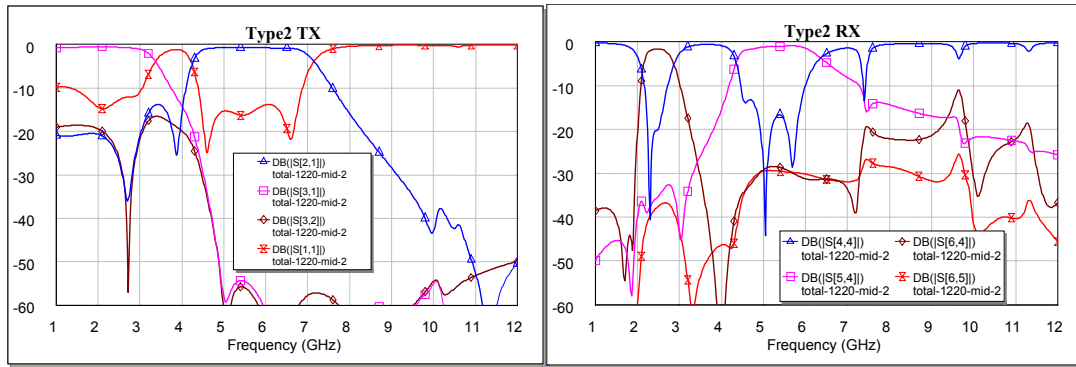


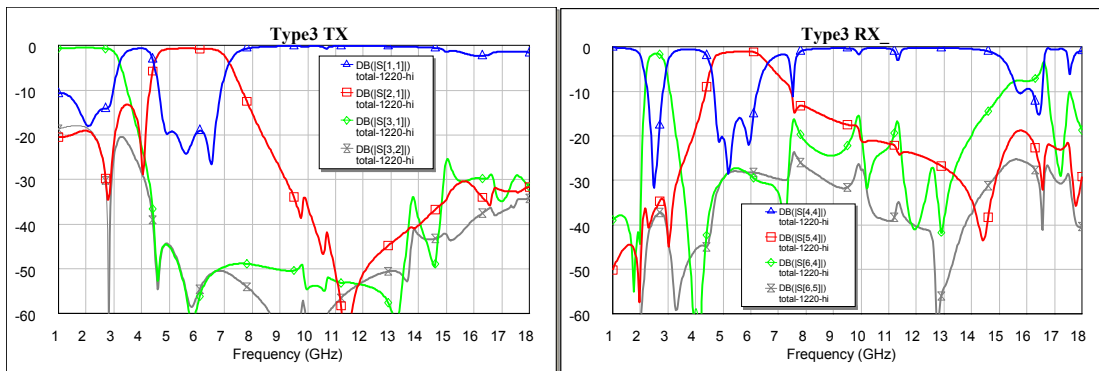
圖 3.45 模組十的電路方塊圖



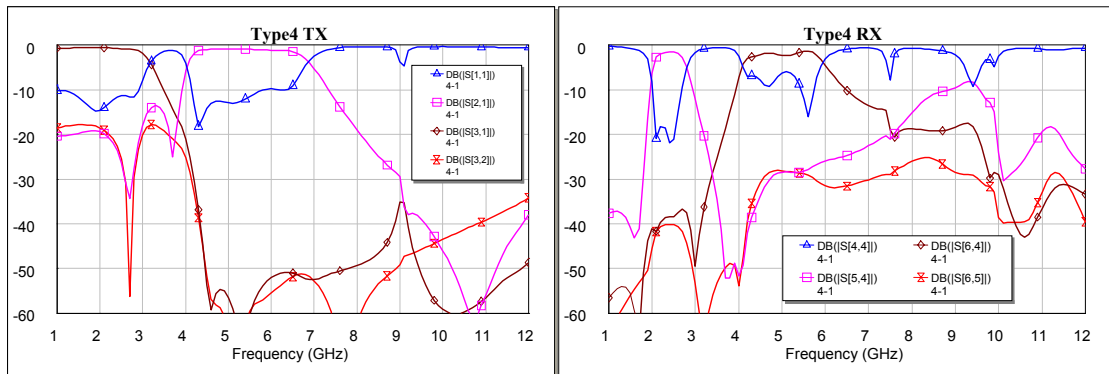
(a) (b)
圖 3.46 模組一模擬結果 (a)發射路徑(b)接收路徑



(a) (b)
圖 3.47 模組二模擬結果 (a)發射路徑(b)接收路徑



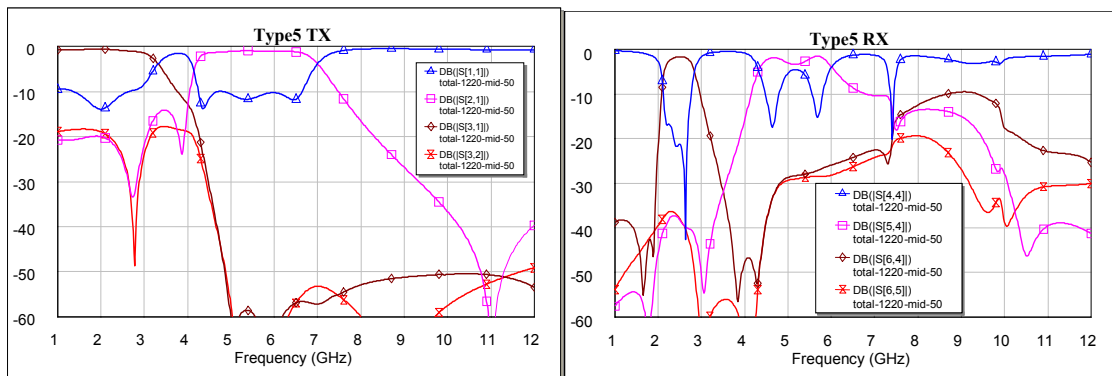
(a) (b)
圖 3.48 模組三模擬結果 (a)發射路徑(b)接收路徑



(a)

(b)

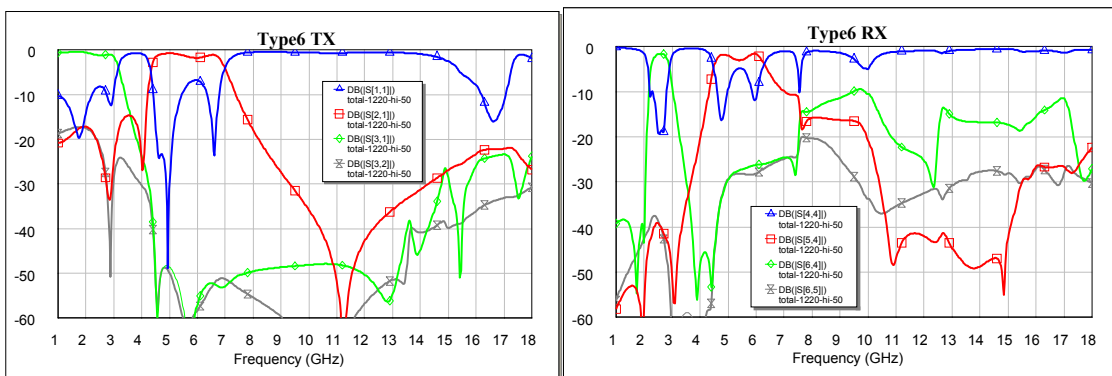
圖 3.49 模組四模擬結果 (a)發射路徑(b)接收路徑



(a)

(b)

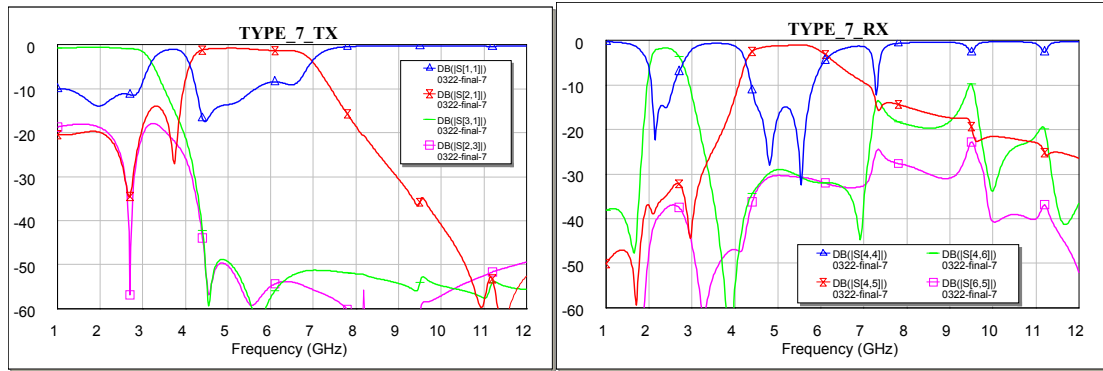
圖 3.50 模組五模擬結果 (a)發射路徑(b)接收路徑



(a)

(b)

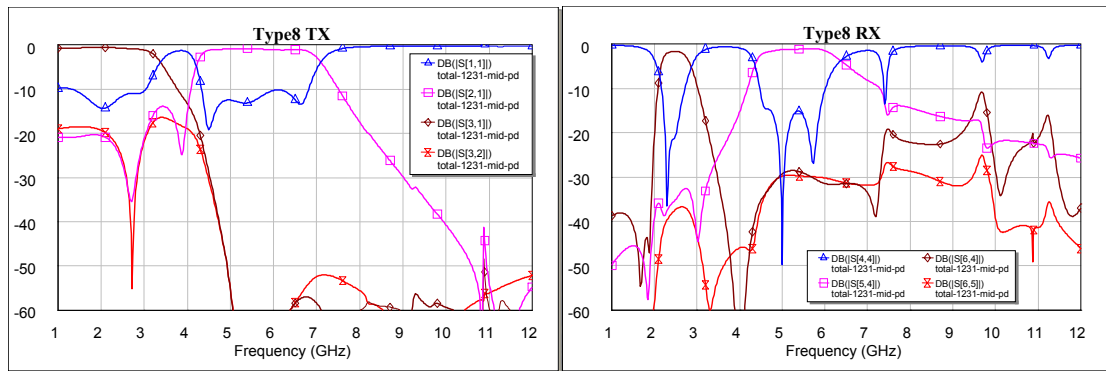
圖 3.51 模組六模擬結果 (a)發射路徑(b)接收路徑



(a)

(b)

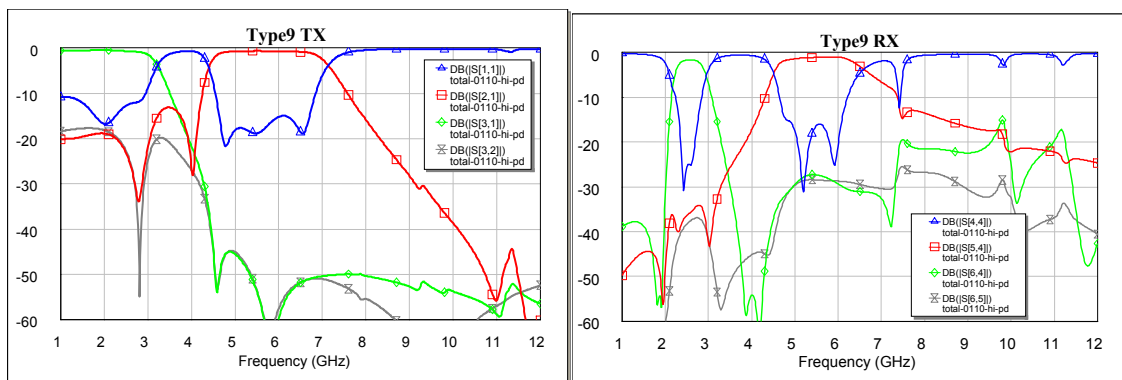
圖 3.52 模組七模擬結果 (a)發射路徑(b)接收路徑



(a)

(b)

圖 3.53 模組八模擬結果 (a)發射路徑(b)接收路徑



(a)

(b)

圖 3.54 模組九模擬結果 (a)發射路徑(b)接收路徑

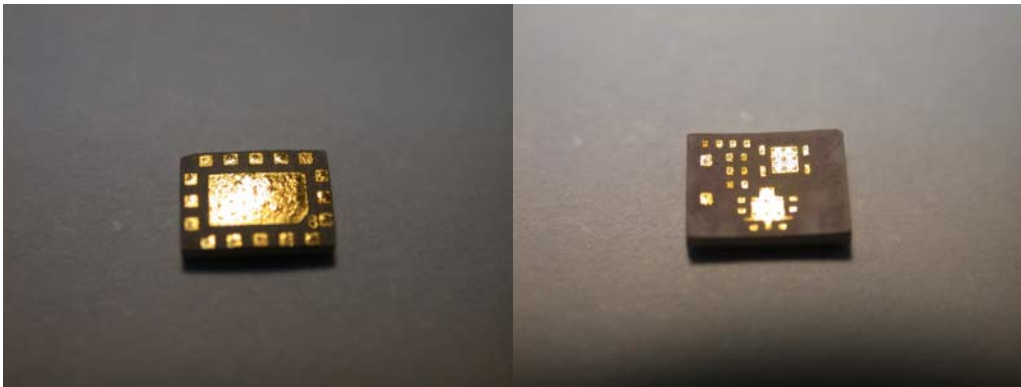


圖 3.55 LTCC 外面的金屬接點

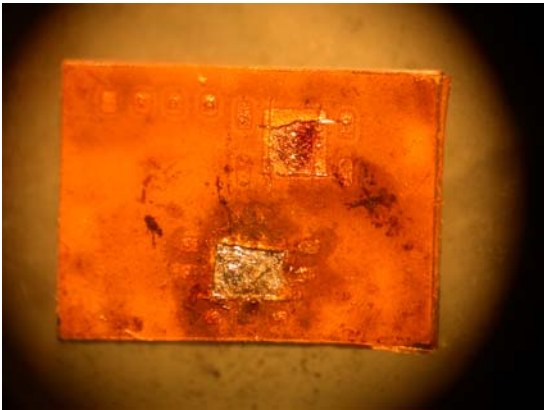


圖 3.56 用防焊膠帶防止錫膏碰到磅線點

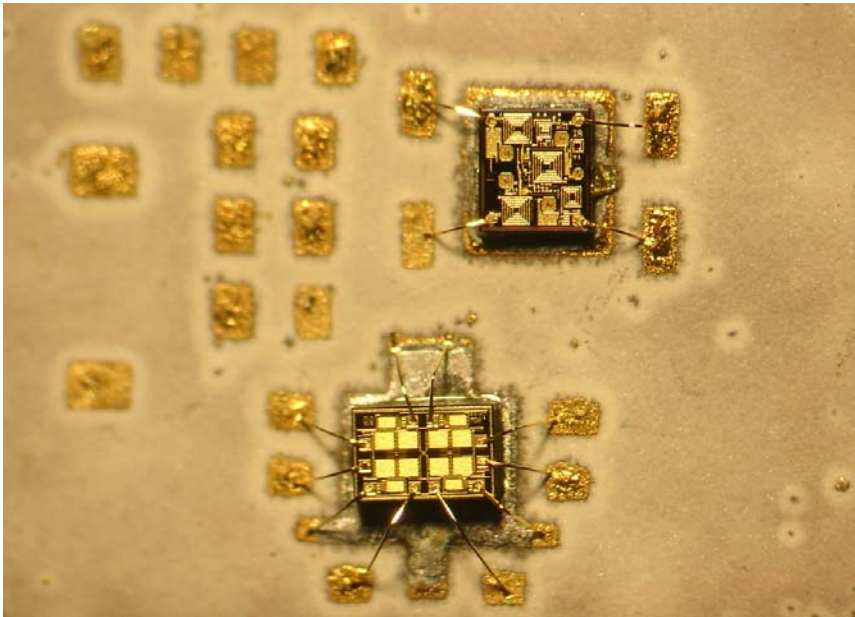


圖 3.57 磅線完成圖

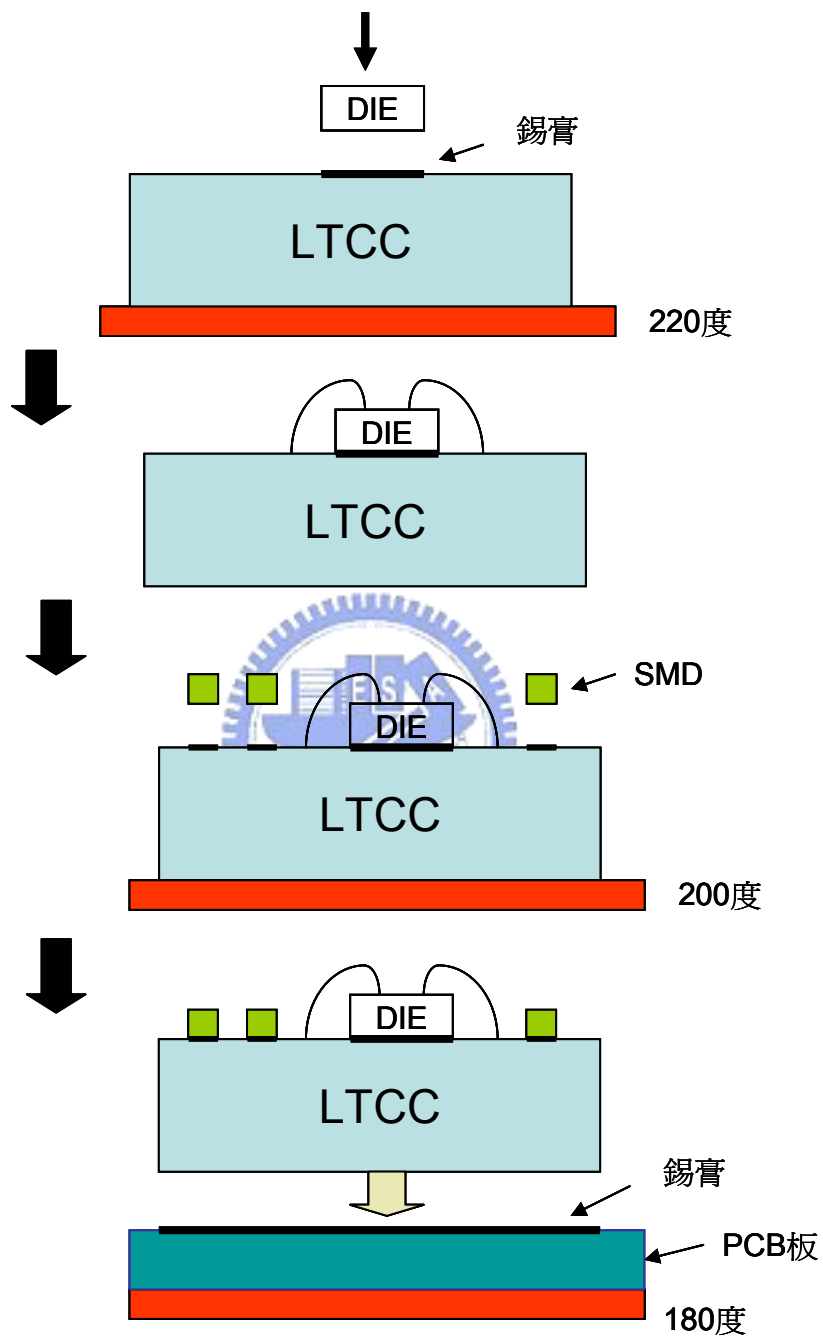


圖 3.58 模組量測前的加工流程圖

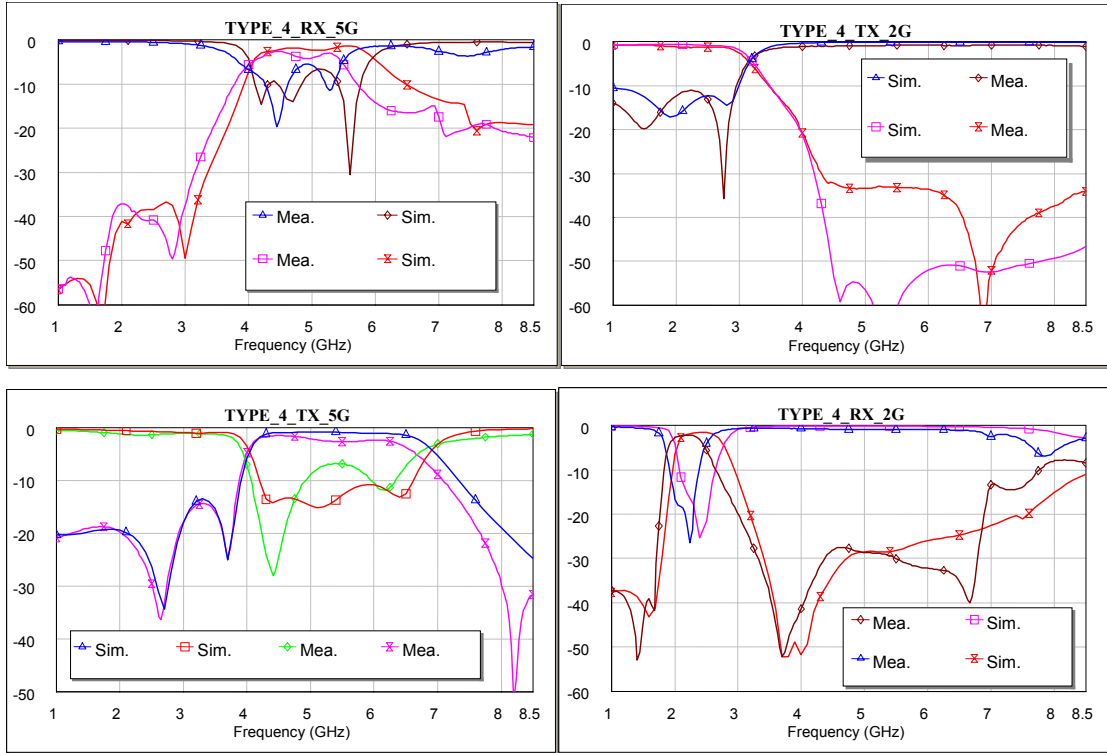


圖 3.58 模組型號四量測與模擬

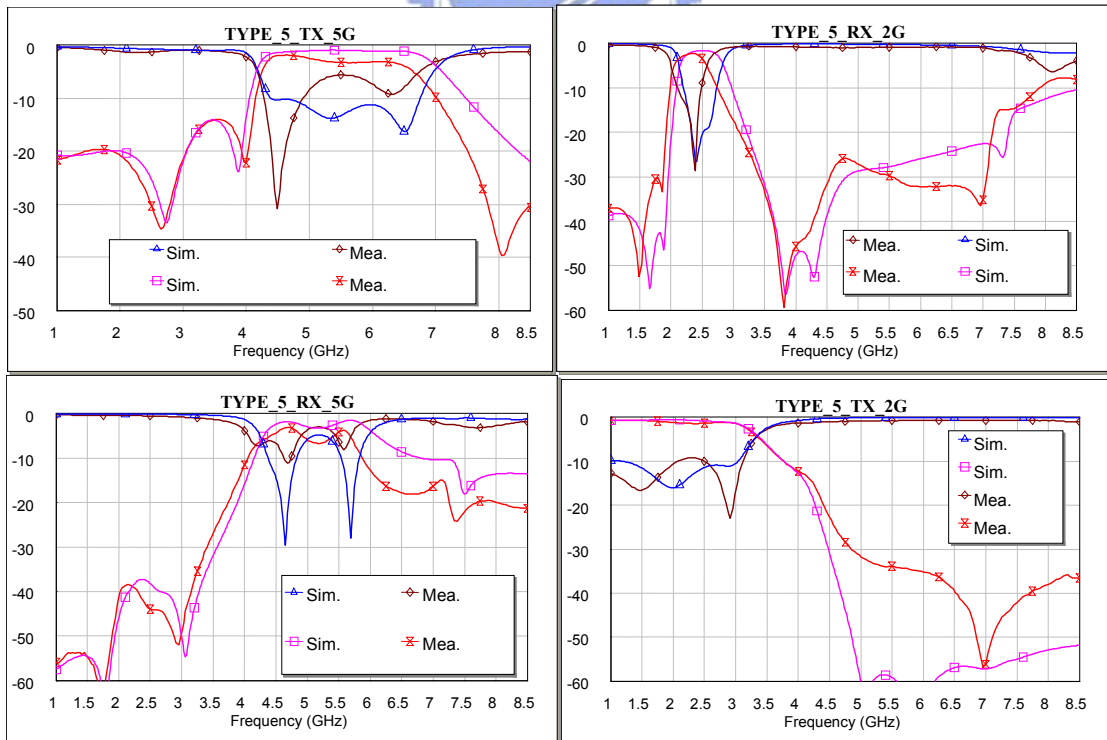


圖 3.58 模組型號五量測與模擬

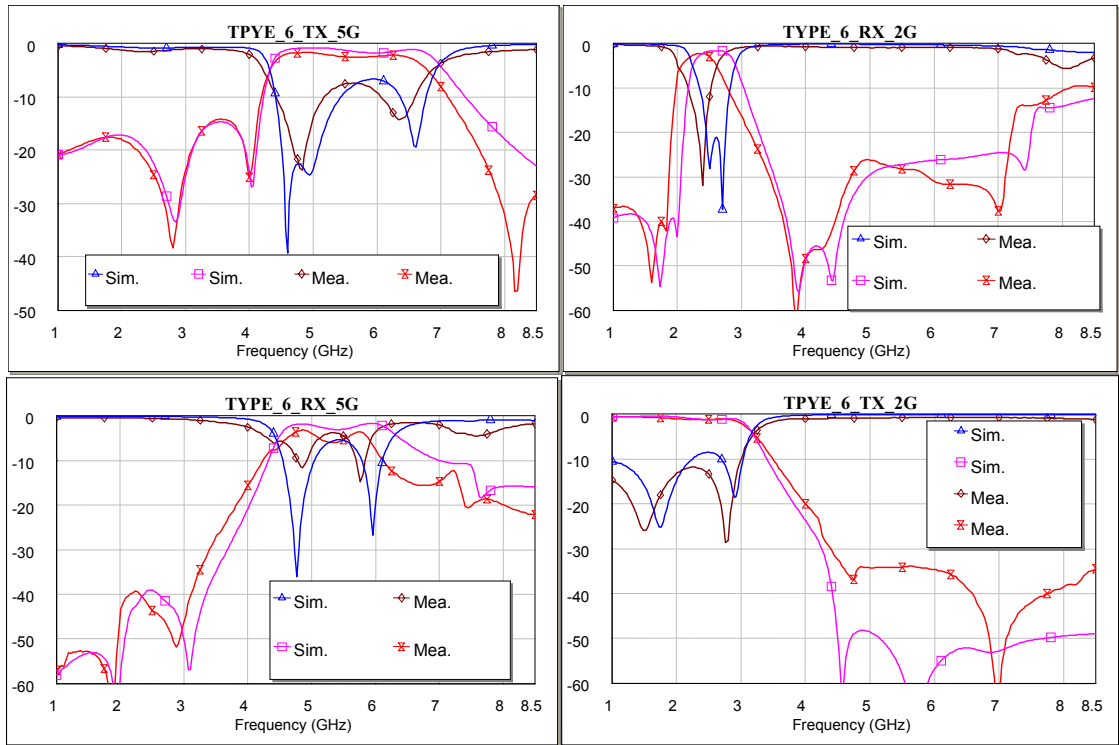


圖 3.58 模組型號六量測與模擬



第四章 內嵌天線射頻模組設計

本章利用 LTCC 製程，將天線與被動的濾波器整合在單一模組內，表面再加上一個天線分級與接收切換開關，並提供一個外加的分集天線路徑，由前一章模組的理論與經驗，更進一步的想將天線一起整合進來。本章首先說明整個模組的架構與佈線，接著提到天線的理論與設計，接著討論天線與被動電路遮蔽現象的問題，最後會將整個模組的模擬結果列出來。

4.1 模組架構與佈線

模組架構如圖 4.1，本模組包含了一支操作在 5GHz 頻寬 1GHz 的倒 F 天線、一顆接收路徑的帶通濾波器、一顆發射路徑的低通濾波器與一個天線分集收發切換開關，此開關電路提供了一個外接分集天線的選擇。本模組是利用 CT2000 的 LTCC 材料，介電係數是 9.1，損耗正切為 0.002，金屬是用銀其導電係數為 $3.5E7$ ，模組體積為 $5.4*7.2*0.9\text{mm}$ 。模擬的環境是用 0.4mm 厚的 FR4 做基板，基板上地的面積為 $5*4.5\text{cm}$ ，總面積為 $6*4.5\text{cm}$ ，如圖 4.2。而天線是使用倒 F 天線來設計，天線設計在 LTCC 的表面，而其走線位置必須在地挖空處的 FR4 板上，避免產生映像電流而抵銷遠場的輻射。開關電路黏著在 LTCC 表面上，濾波器設計在 LTCC 的內埋層，如圖 4.3。

在接收端路徑上，模組內嵌天線或是外加天線將射頻訊號接收近來後進入開關電路，由開關電路將訊號切到帶通濾波器，將不想要的低頻雜訊率掉，由模組的射頻輸出埠導出訊號；而發射端電路的訊號經過一個低通濾波器，再進入開關電路，接著由天線發射出去。開關電路是用漢威 HWS411 的雙刀雙擲的電路，面積是 $3*3\text{mm}$ 高度為 0.9mm 共有 13 外接接點，如圖 4.4，對應到模組的腳位如圖 4.5，連接開關電路與 FR4 板上的外加天線，是在 LTCC 內層走一條 50 歐姆的線，而直流控制線也是走在 LTCC 內層。

4.2 天線理論與設計

要說明導 F 天線的操作理論，先由半波長偶極天線出發，半波長偶極天線在共振時輻射阻抗為 73 歐姆，和現今為波系統常用的 50 歐姆很好匹配。如圖 4.6，天線的電流在天線尾端處為零，並且在天線的中心處有最大電流，而電流分佈方程式如下[13][14]：

$$I(z) = I_m \sin[\beta(\frac{\lambda}{4})] , |z| \leq \frac{\lambda}{4} , \beta = \frac{2\pi}{\lambda}$$

由鏡像原理知，當有一個理想的電流源存在於一個無窮大的金屬面上方，若滿足相同邊界條件，則其波動方程式之解唯一。在金屬面上有一任意方向的電流源，其必可分解成垂直分量與水平分量，故將其等效模型分為水平與垂直兩種如圖 4.7，最後再把垂直分量和水平分量所分別產生之鏡電流向量相加，可求得其對應之鏡像電流源。

而利用鏡像原理的觀念，如果將偶極天線在中心饋入的下半部利用無限大的接地金屬面來取代，如此即為單極天線，其長度比半波長偶極天線少了一半，僅須共振頻率的四分之一波長，而單極天線上的電流分佈與偶極天線相同，故能產生和偶極天線相同的電場。由於單極天線上的電流分佈和偶極天線上半部的分佈是完全相同的，可是在饋入處的端點電壓只有偶極天線的一半，所以單極天線的輸入阻抗只有其相對應之偶極天線的一半。

倒 F 型天線是由 L 型單極天線演變而來，L 型單極天線是將傳統單極天線折成 L 的形狀，如圖 4.8，優點在於可以減少天線的高度，而且工作在相同的頻率時，L 型單極天線的所需的長度可以較一般單極天線來得短。因為 L 型單極天線可以看成是一隻短的單極天線在尾端加上一條長的水平線作為負載，所以其負載阻抗較

低，較難匹配，故爲了增加整體天線的輸入阻抗，在 L 型單極天線垂直部份的尾端，再加上一個 L 形，將尾端接地，即爲倒 F 型天線，如圖 4.9。倒 F 型天線可以利用等效傳輸線的模型來解釋，如圖 4.10 設某頻率(f)所對應的波長(λ)爲四倍的天線總長度($l = l_1 + l_2$)，則輸入導納(Y_m)如下式：

$$\begin{aligned}
 Y_{in} &= -jY_0 \cot \beta l_1 + Y_0 \frac{G + jY_0 \tan \beta l_2}{Y_0 + jG \tan \beta l_2} \\
 &= -jY_0 \cot \beta l_2 + Y_0 \frac{G + jY_0 \tan \beta l_2}{Y_0 + jG \tan \beta l_2} \quad (T = \tan \beta l_2) \\
 &= \frac{-jY_0^2 T + Y_0 G T^2 + Y_0 G + jY_0^2 T}{Y_0 + jG T}
 \end{aligned}$$

$$\because G \ll Y_0 \quad \therefore Y_0 + jG T \approx Y_0$$

$$Y_{in} = \frac{G}{\sin^2 \beta l_2}$$

G : 幅射電導

Y_0 : 傳輸線導納

l_1 : 天線 L 形接地的部份

l_2 : 天線由饋入點向右水平的部份



倒 F 型天線是具有全向性場型，其三維的場型接近橢圓形，即天線每個切面的垂直輻射電場或水平輻射電場都收得到。

此模組所設計的內嵌天線，就是利用倒 F 天線的架構去設計，由於開關電路的輸入組抗爲 50 歐姆，再關電路的天線接點設一個 50 歐姆的埠去模擬此天線的特性，如圖 4.11，而天線是走在 LTCC 表面上，L2 爲開路路徑走線，走在模組上面與側面；L1 爲短路路徑走線，由上面拉到側面再走到下面最後利用灌孔接到 FR4 的地。而利用電磁模擬軟體 HFSS 模擬的結果其反射損耗如圖 4.12，操作頻率爲了符合 802.11a 全頻段，故 4.9GHz-5.9GHz 的 m 反射損耗都在 -10dB 以下，三維的輻射場型如圖 4.13，各切面的輻射電場如圖 4.14。整理後各切面的增益平均值與最大值在表

4.1。

4.3 天線與模組元件耦合現象探討

天線的設計與其環境的地有著密不可分的關係，地的形狀與大小會直接的影響到天線的輻射特性，所以一開始我們就先定出 FR4 基板尺寸與地的大小，但是模組內部由於要有濾波器的設計，還有直流控制線與外接天線的走線，所以必須與天線的部分做好隔絕，在上一節爲了節省模擬的時間，僅僅在天線後端的 X Z 平面上加上了一個遮蔽接地面，但在實做上我們是以接地灌孔來做遮蔽，所以在加入被動電路的設計之前，必先考量遮蔽面對天線的影響。以下是幾個實驗的對照組：

- 1．將整塊接地面切成灌孔的形式 (圖 4.15 a)
- 2．將接地灌孔與天線距離拉大 (圖 4.15 b)
- 3．將模組設計被動電路的區域加上下兩塊遮蔽面 (圖 4.15 c)
- 4．將接地灌孔移除，僅留上下遮蔽面 (圖 4.15 d)

圖 4.15 爲此四個對照組的三維走線圖，使用 HFSS 的反射損耗如圖 4.16，圖 4.16 中將原始設計與對照組同一平面的輻射場型放在一起做比較，可觀察出其反射損耗會受到天線與模組電路間的不同遮蔽接地面而改變。首先將一塊接地遮蔽面切成柱狀時，共振頻率往低頻飄且頻寬也變小了，但是 4.15a 跟 4.15b 兩組的差異不大，也就是說相同形狀的接地面和天線的距離不同對天線的影響並不會太大，當加上下兩塊接地面時，圖 4.15c，共振頻率又往高頻飄回來，而且頻寬也加大了一點，而 4.15d 沒有 XZ 方向的接地遮蔽面，天線的特性整個就變掉了。經由上述實驗結果可以知道，XZ 方向的接地遮蔽面是一定要加的，而上下兩塊是要防止模組內被動電路和外界的耦合，故也是要加的，再稍微改變接地面時，天線的共振頻率會受到影響，但是匹配仍然夠好，所以在設計的流程上我們可以安心的去設計模組內電路，將電路設計完畢後再以當時的接地面去對天線作微調，此種分析方法可以大幅簡化模組

設計的複雜度。

在討論完遮地面的效應後，可以開始設計被動電路了。首先，設計一個帶通濾波器利用如 3.5 電路，模組內訊號由表面的開關電路接進來，經過帶通濾波器導入 FR4 板上的金屬接面，而模組內電路的三維走線如圖 4.18，模組內電路周圍利用了接地的灌孔將其與天線與低通濾波器隔開，由上一段實驗可知灌孔位置會稍微影響到天線的共振頻率，利用 HFSS 模擬單一帶通濾波器的結果如圖 4.19，在此由於前一模組頻移的經驗，將濾波器的通帶設計在 5.2GHz~6.2GHz，而輸入損耗小於 1.13dB，反射損耗大於 13.5dB。

接著，開始設計低通濾波器，電路還是用兩階並聯共振的架構如圖 3.12 而三維走線如圖 4.20，設計低通濾波器還是必須考慮到模組共振腔問題，首先當接地灌孔在離天線較近，電路較遠的位置時，高頻的共振現象非常嚴重，如圖 4.21，當接地灌孔距離拉近如圖 4.22 時，可發現其自振現象往高頻處移動，使得三倍頻的訊號抑制能力增加，最後將電路另一側也加上了接地灌孔如圖 4.23，三倍頻處之共振完全消失，訊號抑制能力完全達到設計之要求，輸入損耗在 5.2GHz~6.2GHz 小於 0.43dB，反射損耗大於 20dB，兩倍頻與三倍頻處的輸入損耗大於 40dB。

雖然在濾波器之間用接地灌孔隔開可以做到隔絕訊號的效果，但是不能保證訊號電流不會由接地處互流，故現將低通濾波器與帶通濾波器同時放在模組內用 HFSS 模擬一個 s4p 的檔案，如圖 4.24 所示，觀察各個埠間的隔絕性，如圖 4.25，10GHz 以下幾乎都大於 35dB 而 7.5GHz 以下都大於 45dB，此數據證明兩電路間的隔絕性很好，起初為了省時而分開設計的方式是可行的，最後將電路放在一起其特性不變，圖 4.26 是比較兩顆濾波器一起模擬與單顆低通濾波器，而圖 4.27 是比較帶通濾波器。

4.4 整體天線模組模擬結果

利用 HFSS 電磁模擬軟體，在此模組中設 5 個埠，第一個埠是由上層接地面指向倒 F 天線的火線，其他四個埠分別設在兩個濾波器的兩端，模擬出來為一個 s5p 檔，圖 4.27 是濾波器的頻率響應，由於有利用接地灌孔做隔絕，所以結果與前面相

似，圖 4.28 是天線的輸入損耗，圖 4.30 是天線個個切面的增益場型，表 4.2 為天線增益的最大值與平均值。前幾節分析的隔絕性問題後，利用接地遮蔽灌孔將天線與被動電路隔絕，使的整體模擬的結果與個別模擬的結果幾乎相同。



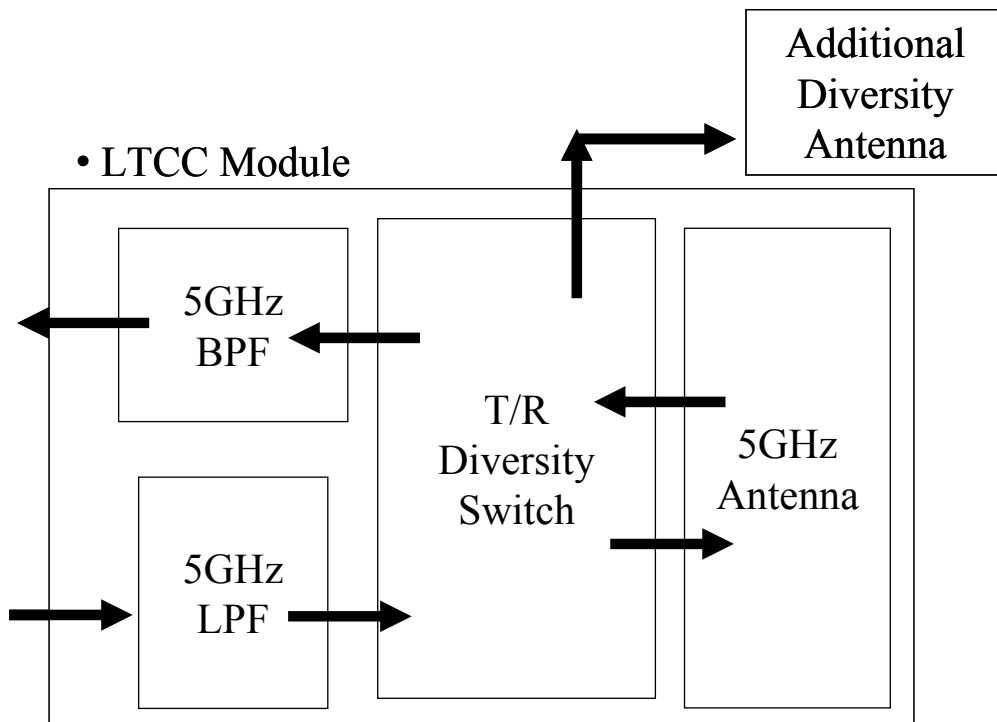


圖 4.1 內嵌天線模組系統方塊圖

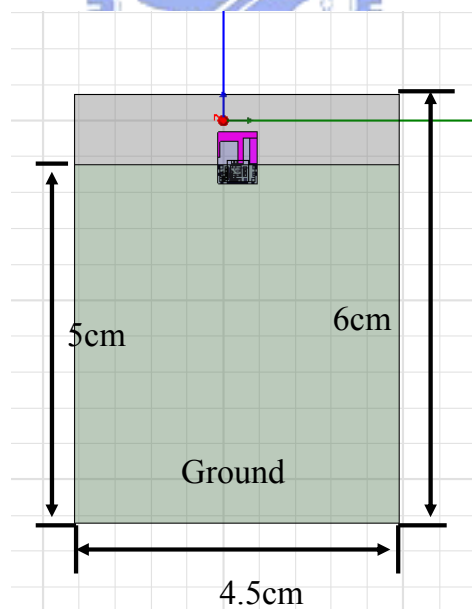


圖 4.2 模擬內嵌天線模組的 FR4 版尺寸

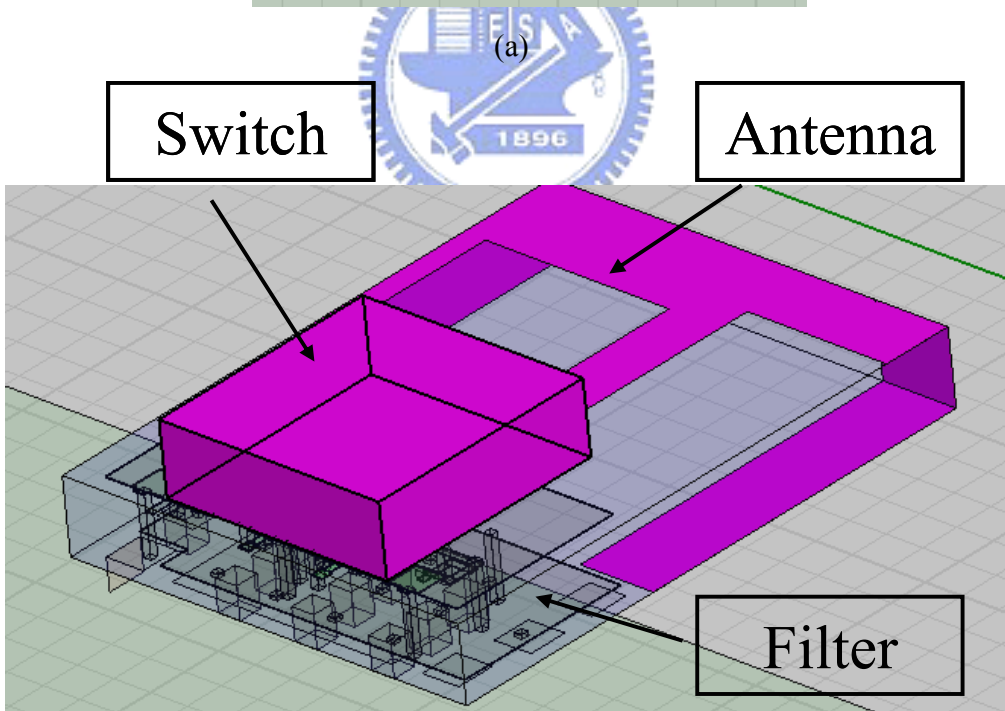
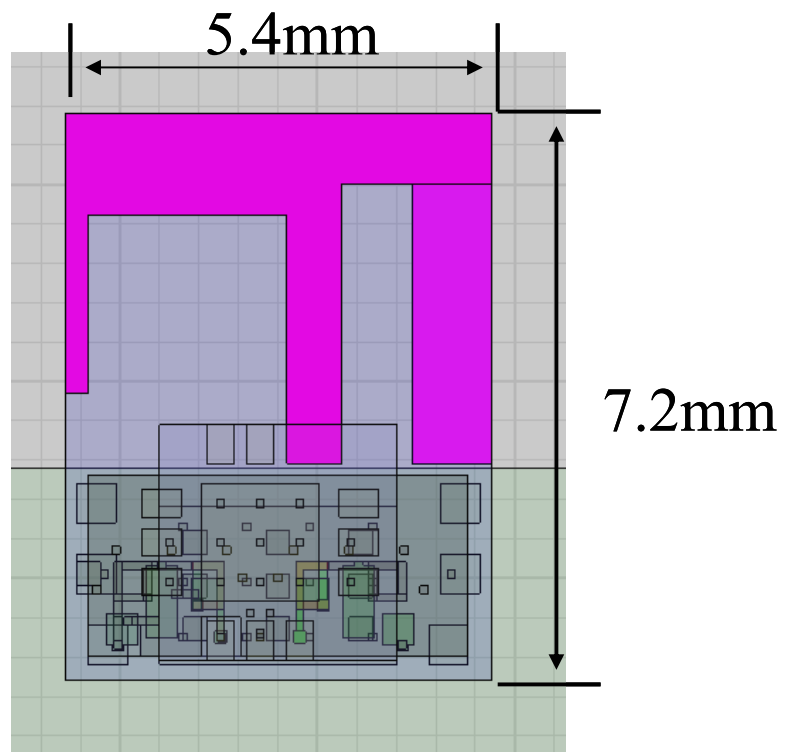


圖 4.3 模組三維尺寸與電路位置

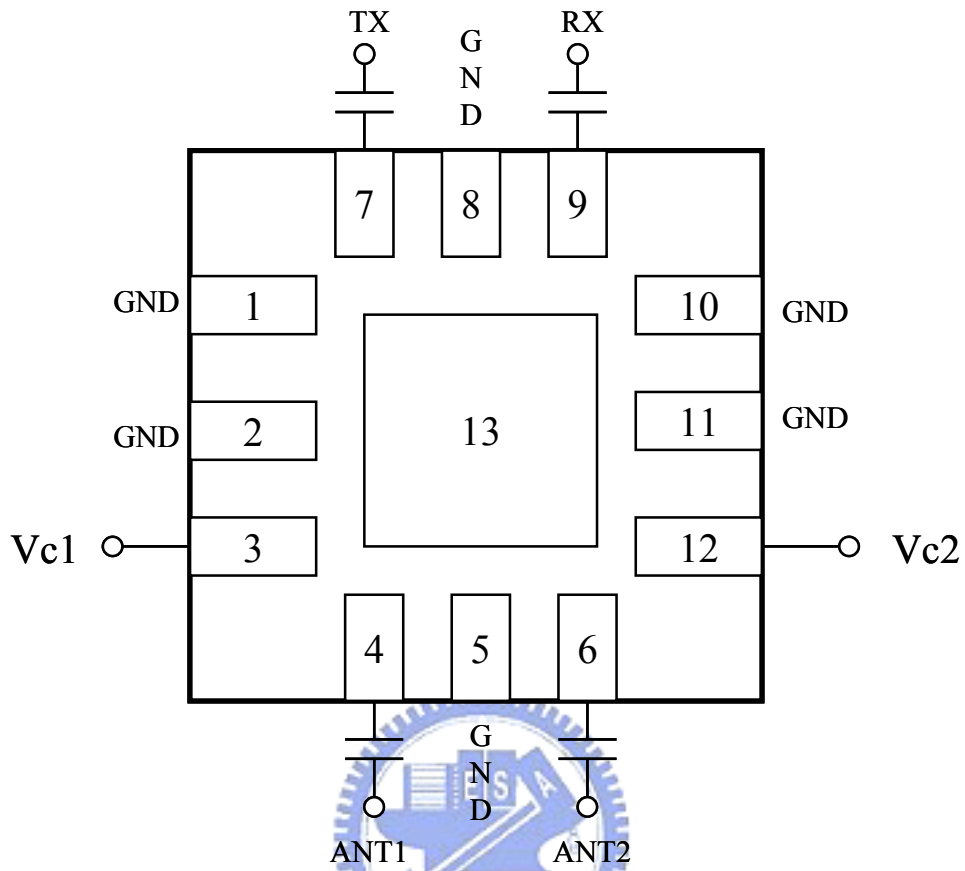


圖 4.4 收發切換與天線分集開關腳位圖

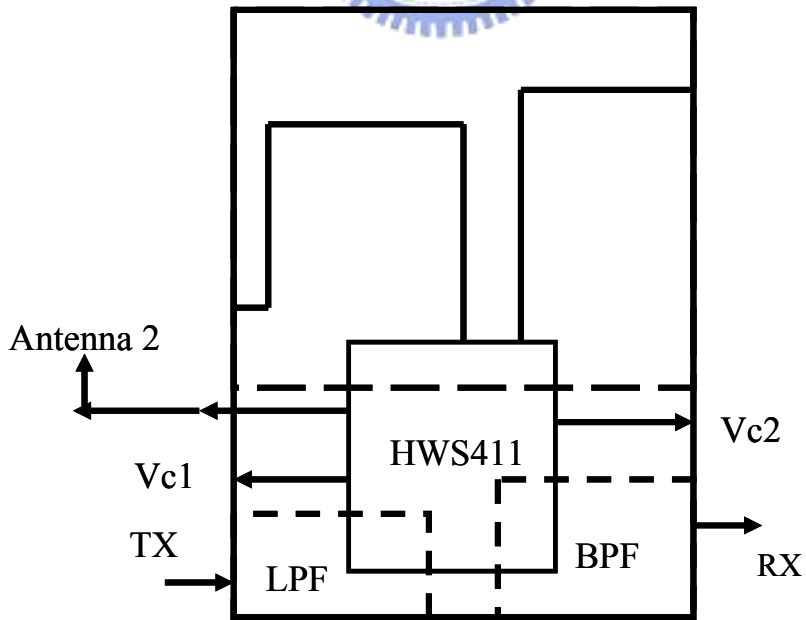


圖 4.5 模組腳位與開關電路腳位對應圖

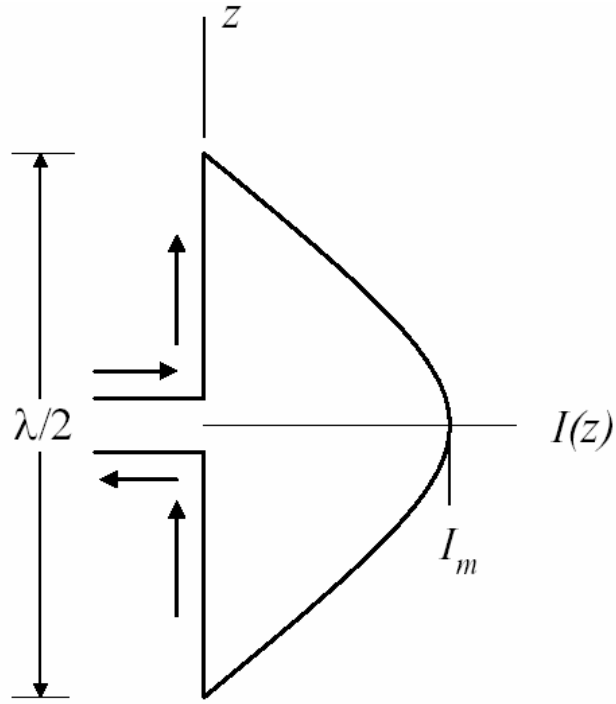
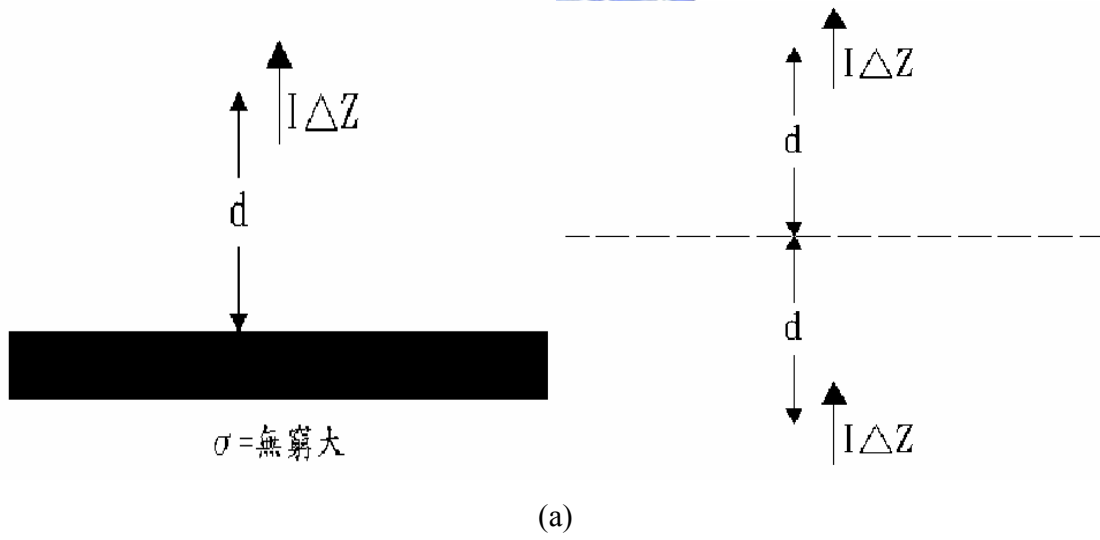


圖 4.6 半波長偶極天線電流分布圖



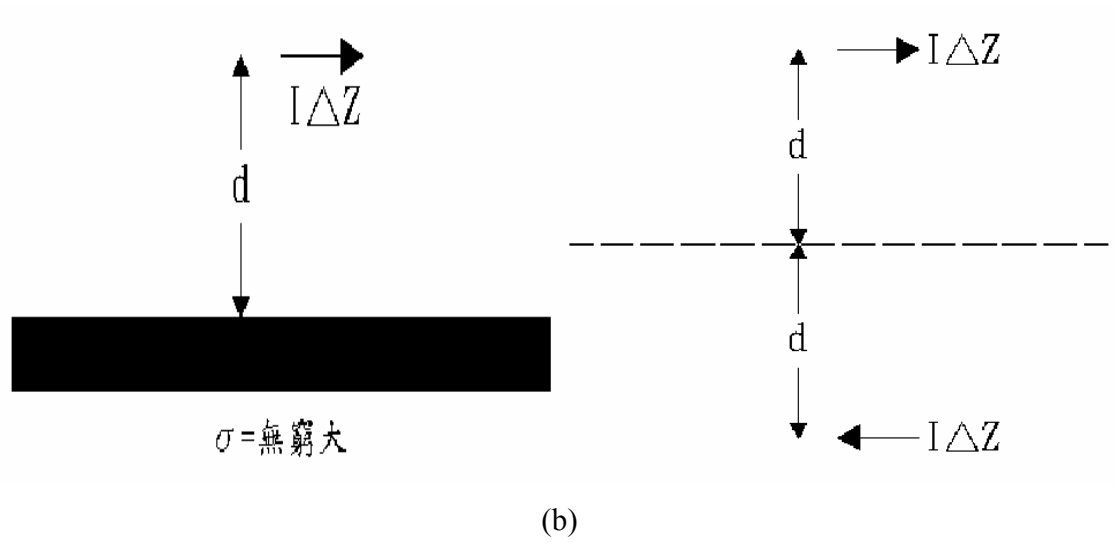


圖 4.7 鏡像原理等校模型(a)垂直電流等校模型(b)水平電流等校模型

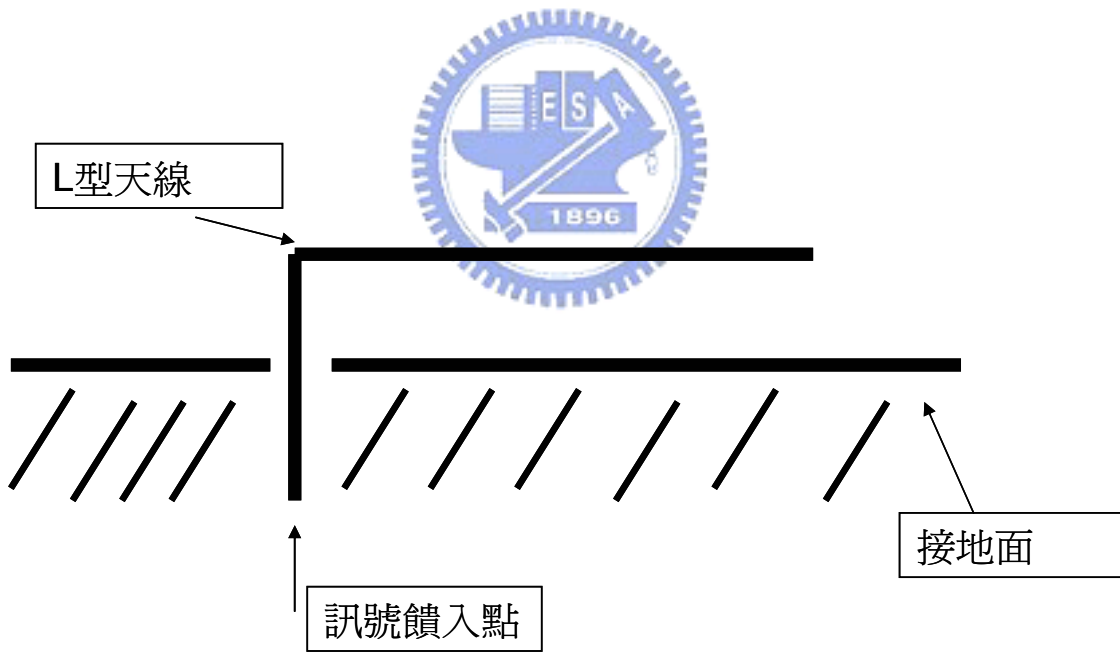


圖 4.8 L 型單極天線

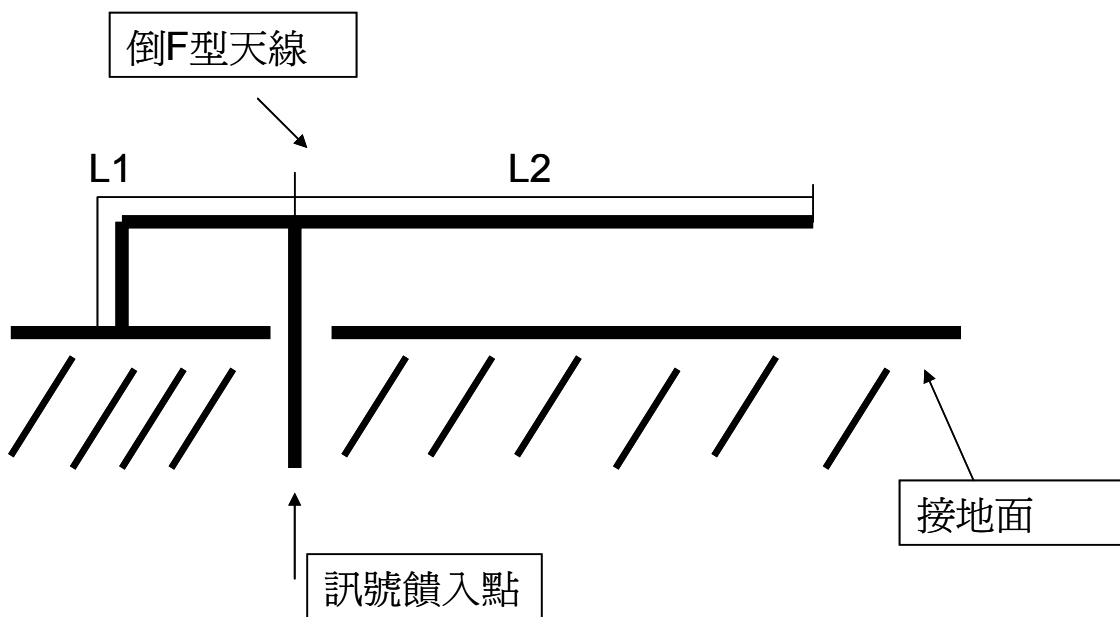


圖 4.9 倒 F 型天線

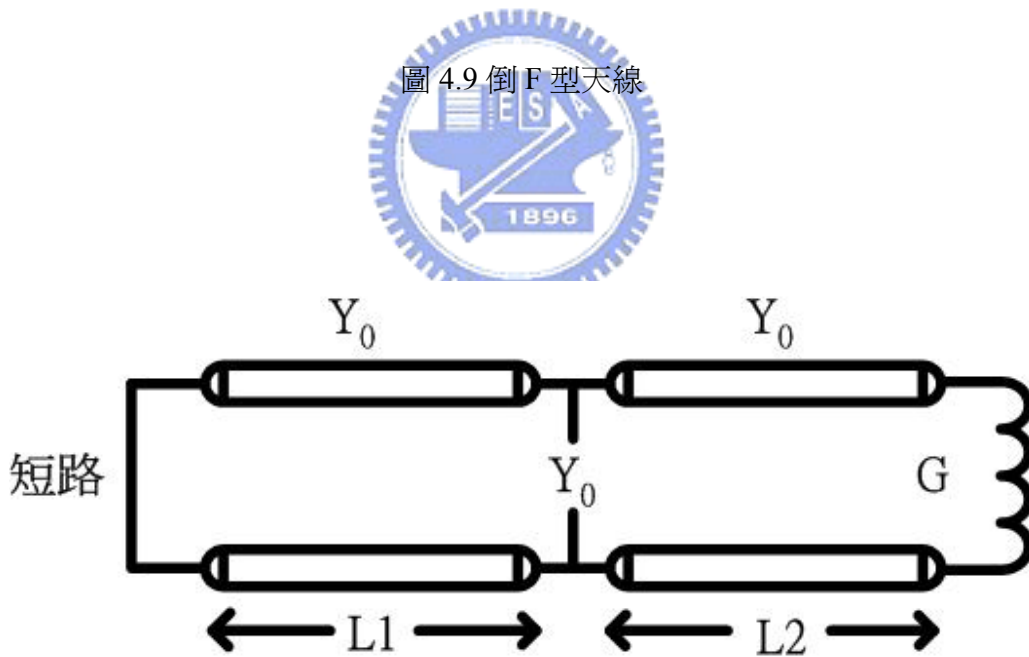


圖 4.10 倒 F 型天線的等效傳輸線模

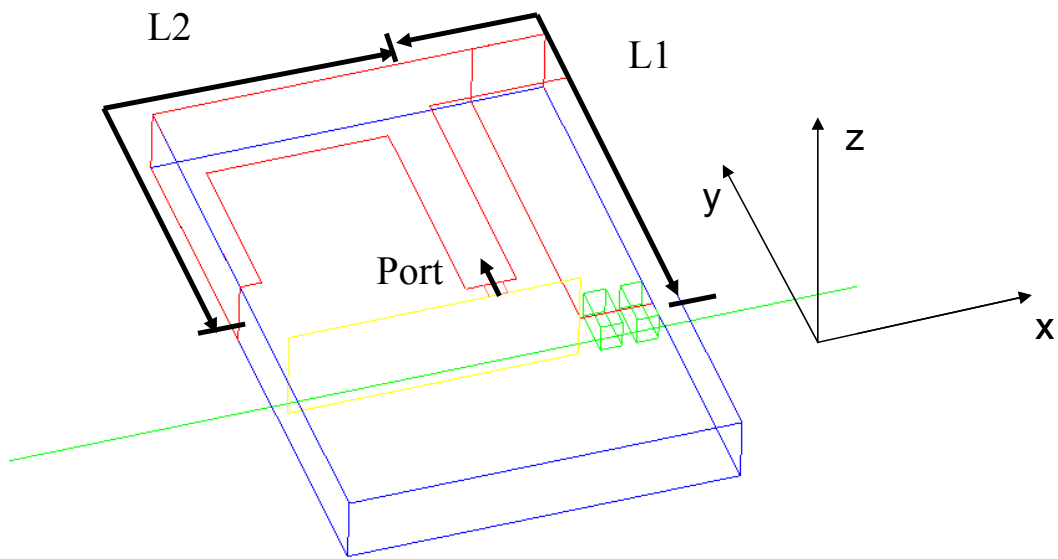


圖 4.11 模組內嵌倒 F 型天線結構圖

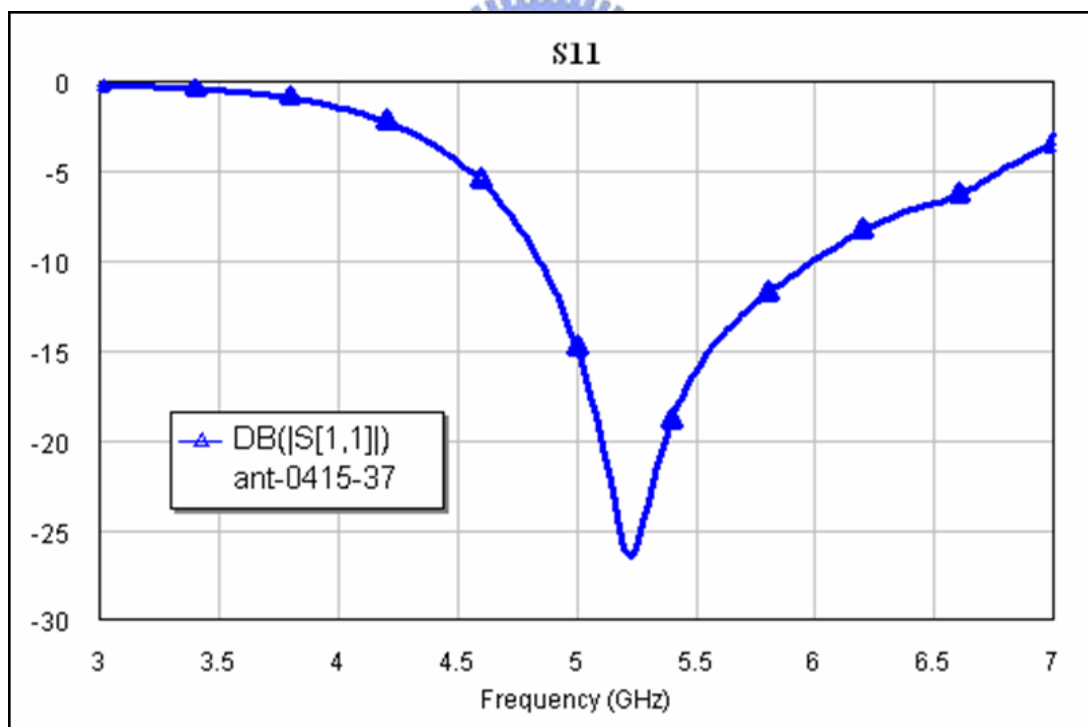


圖 4.12 電磁模擬內嵌天線輸入損耗圖

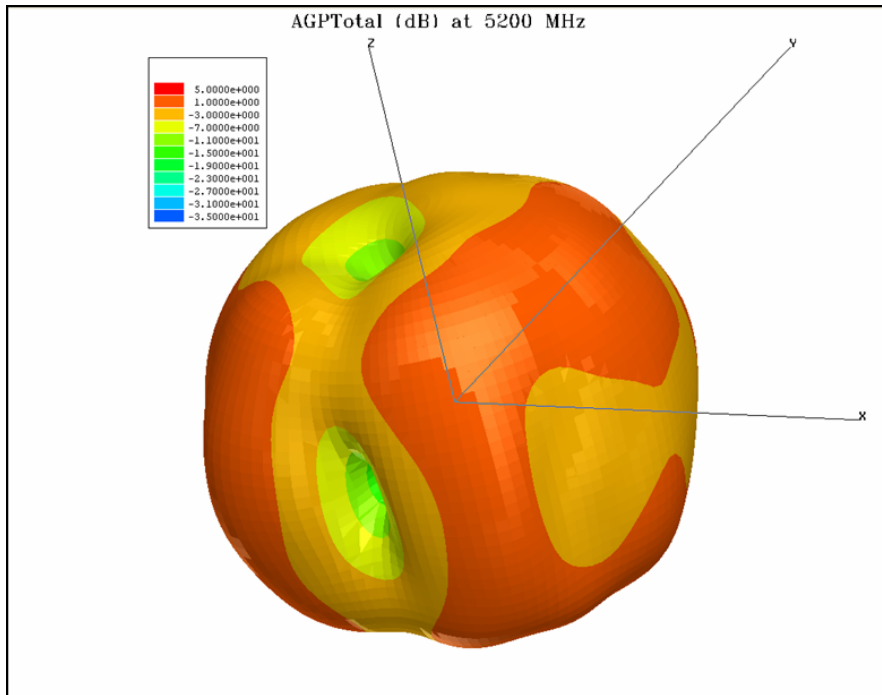
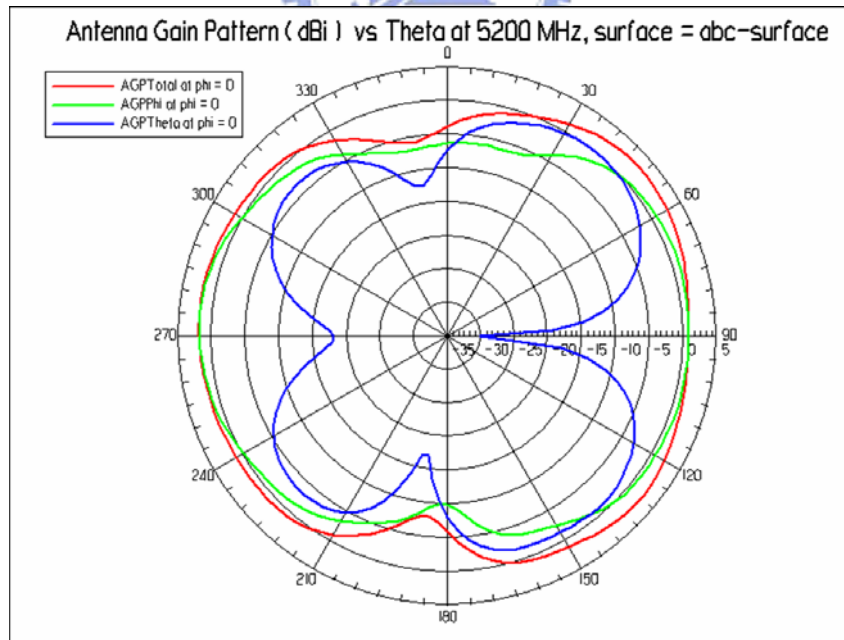
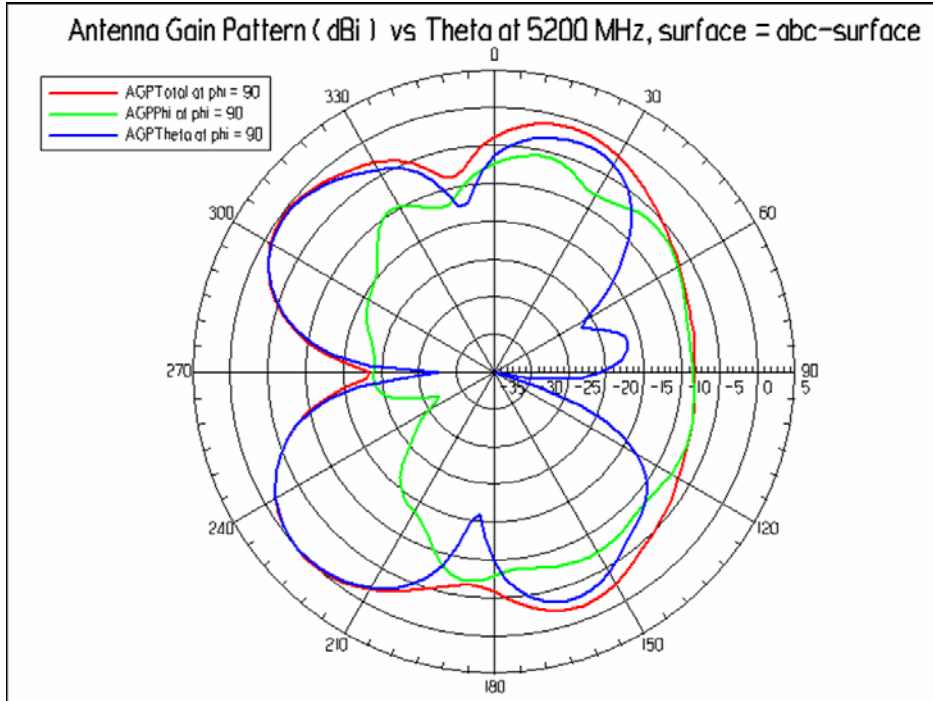


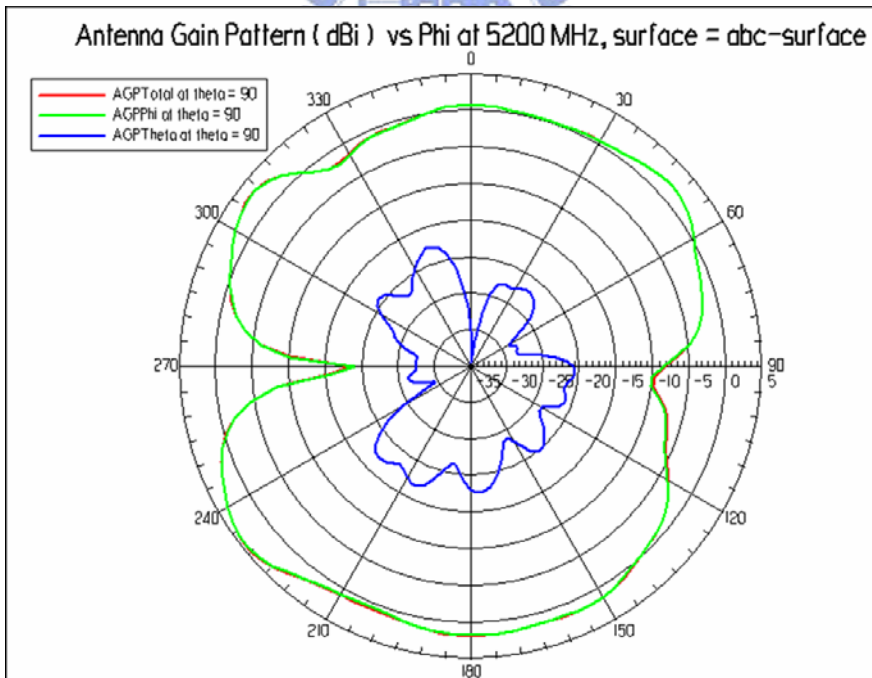
圖 4.13 模組內嵌倒 F 型天線三維輻射場型圖



(a) X-Z 平面之輻射電場



(b) Y-Z 平面之輻射電場



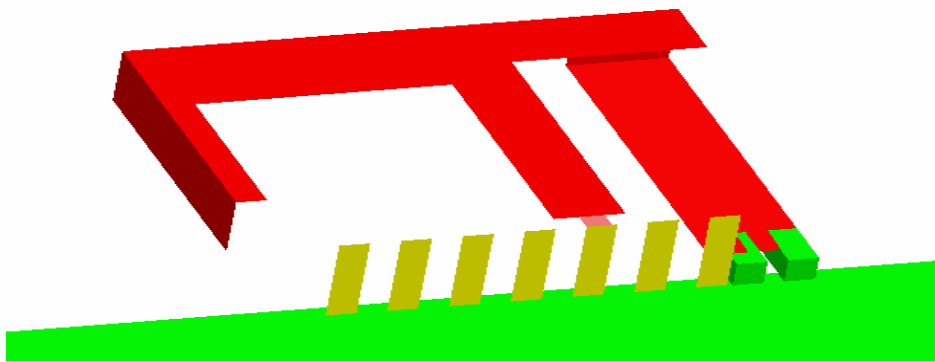
(c) X-Y 平面之輻射電場

圖 4.14 倒 F 型天線各切面之輻射電場

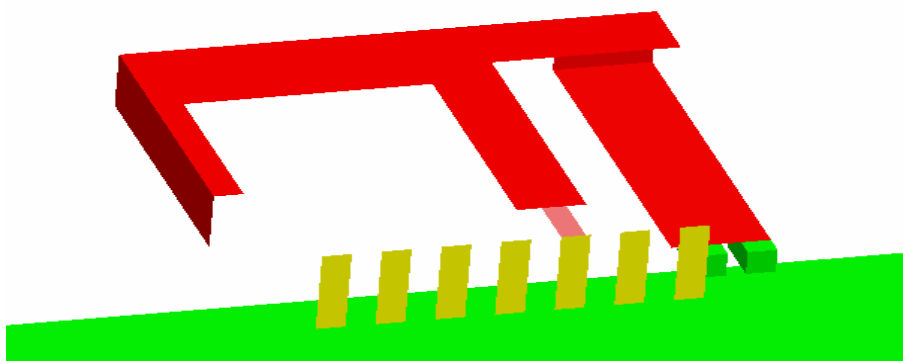
頻率	切面及電場方向	最大值	平均值
5.20GHz	X-Z E-total	2.88	-0.04
5.20GHz	X-Z E-phi	1.77	-2.08
5.20GHz	X-Z E-theta	0.09	-6.71
5.20GHz	Y-Z E-total	0.02	-4.9
5.20GHz	Y-Z E-phi	-5.69	-11.40
5.20GHz	Y-Z E-theta	-0.05	-9.17
5.20GHz	X-Y E-total	4.32	-0.72
5.20GHz	X-Y E-phi	4.3	-0.77
5.20GHz	X-Y E-theta	-17.1	-22.8

單位：dBi

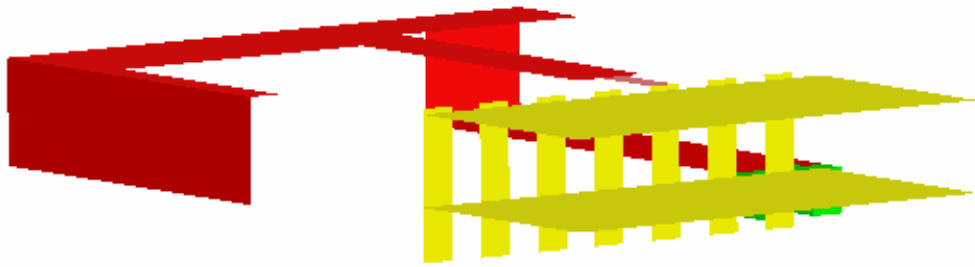
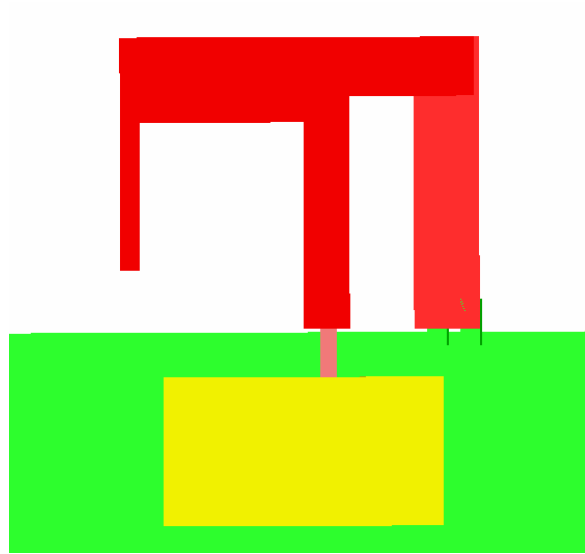
表 4.1 模組內嵌倒 F 型天線各切面模擬的輻射增益整理



(a)



(b)



(c)



(d)

圖 4.15 模組內電路和天線間遮蔽接地面的四種不同走線

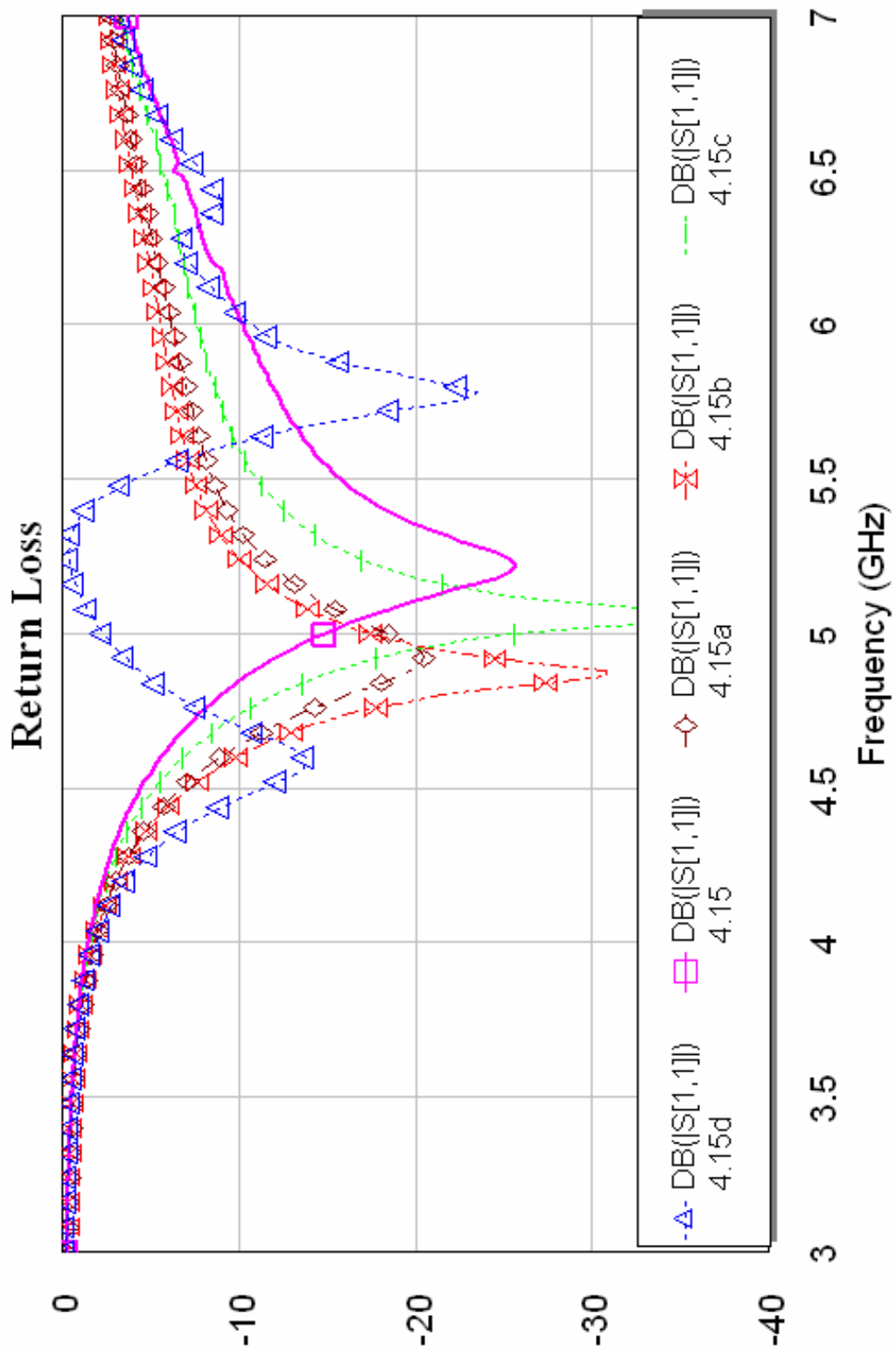


圖 4.16 原始天線與不同接地遮蔽面間的反射損耗比較

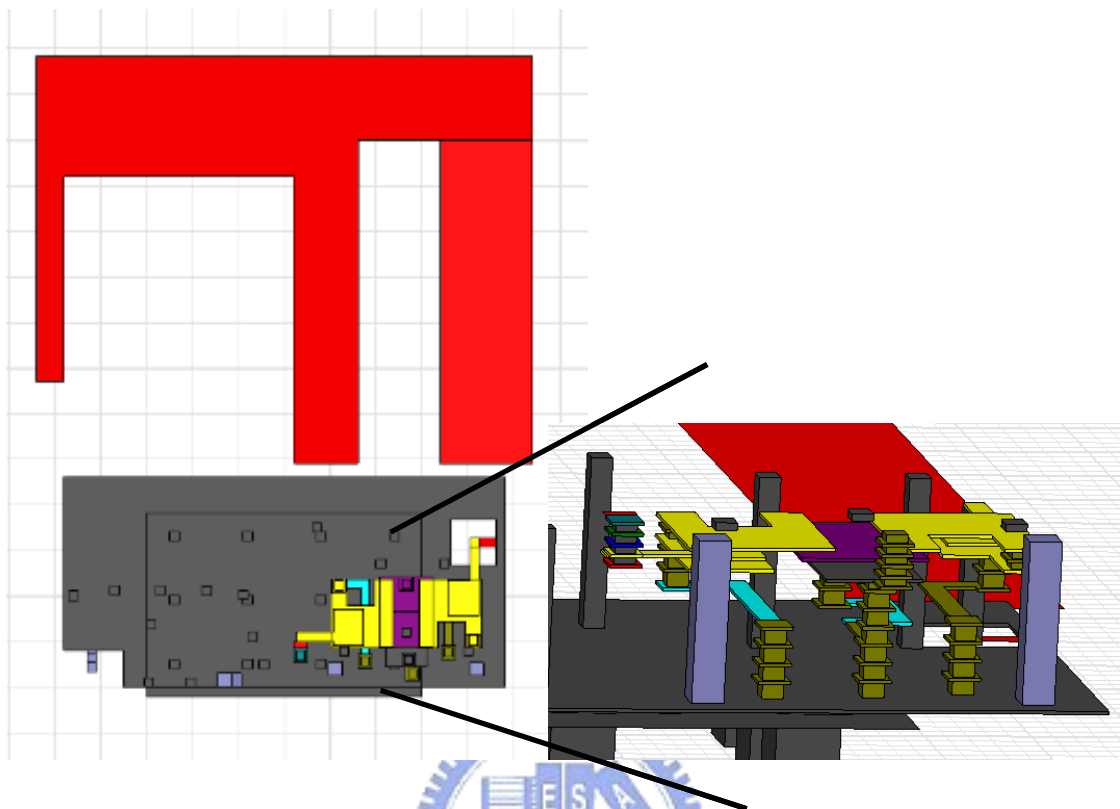


圖 4.17 模組內帶通濾波器三維走線

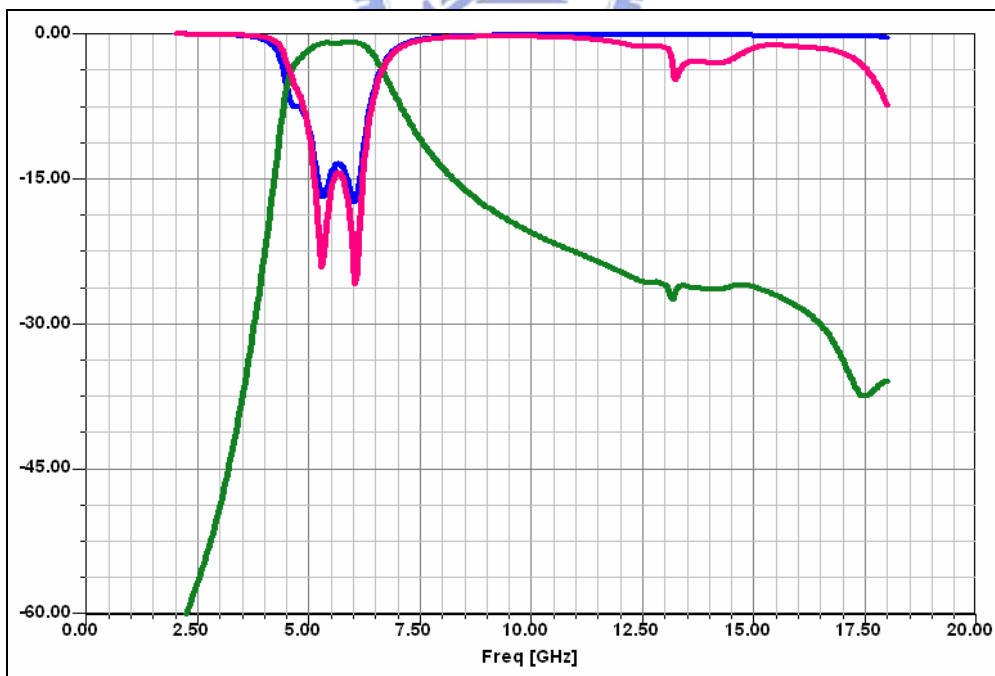


圖 4.18 模組內單一帶通濾波器模擬結果

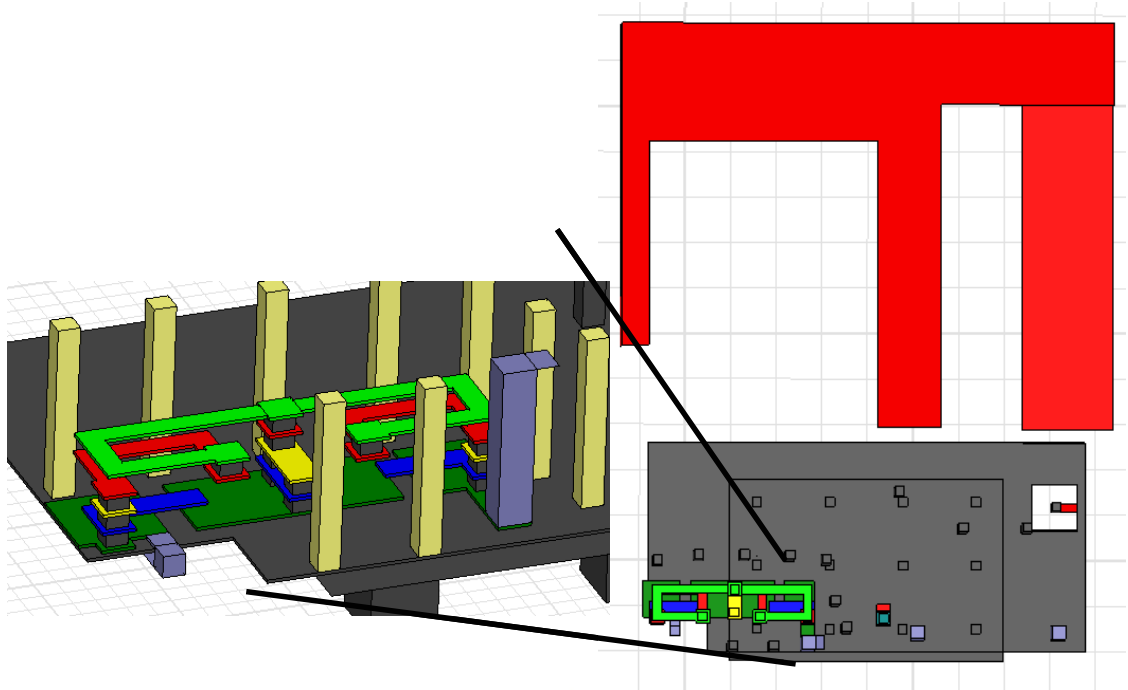


圖 4.19 模組內低通濾波器三維走線圖

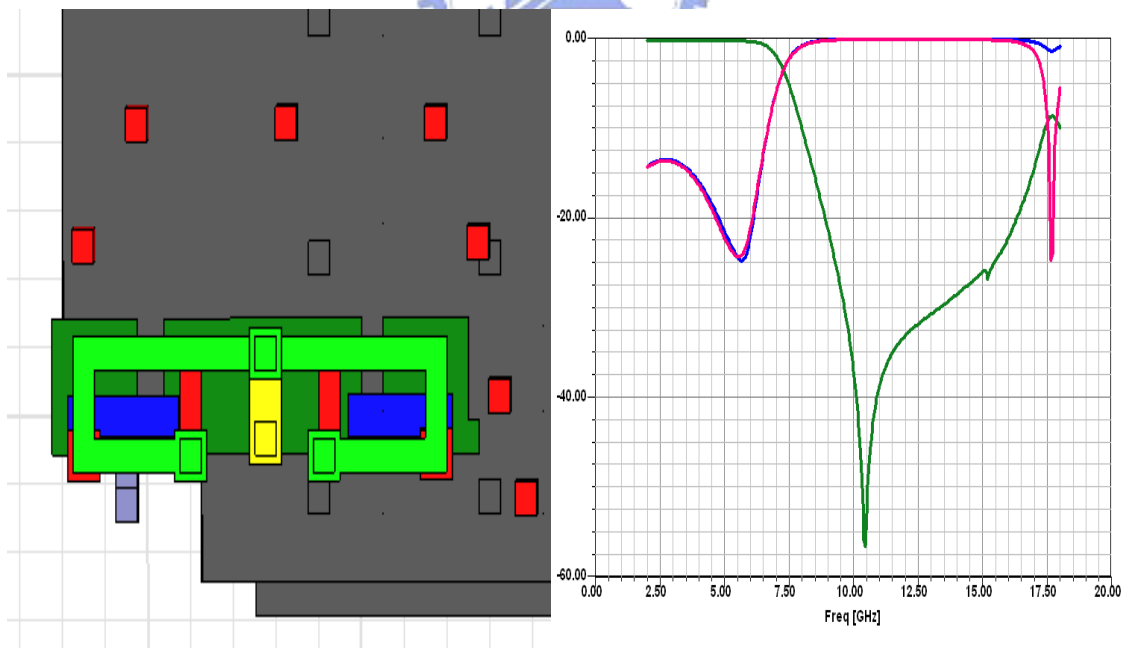


圖 4.20 模組內單一低通濾波器接地灌孔較遠之模擬結果

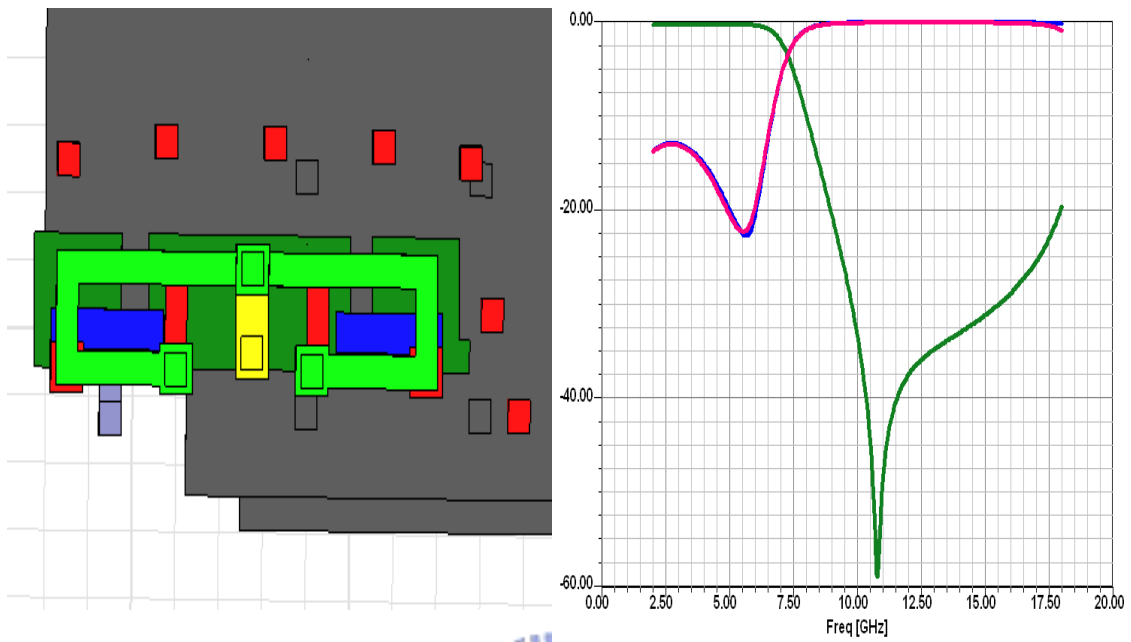


圖 4.21 模組內單一低通濾波器接地灌孔較近之模擬結果

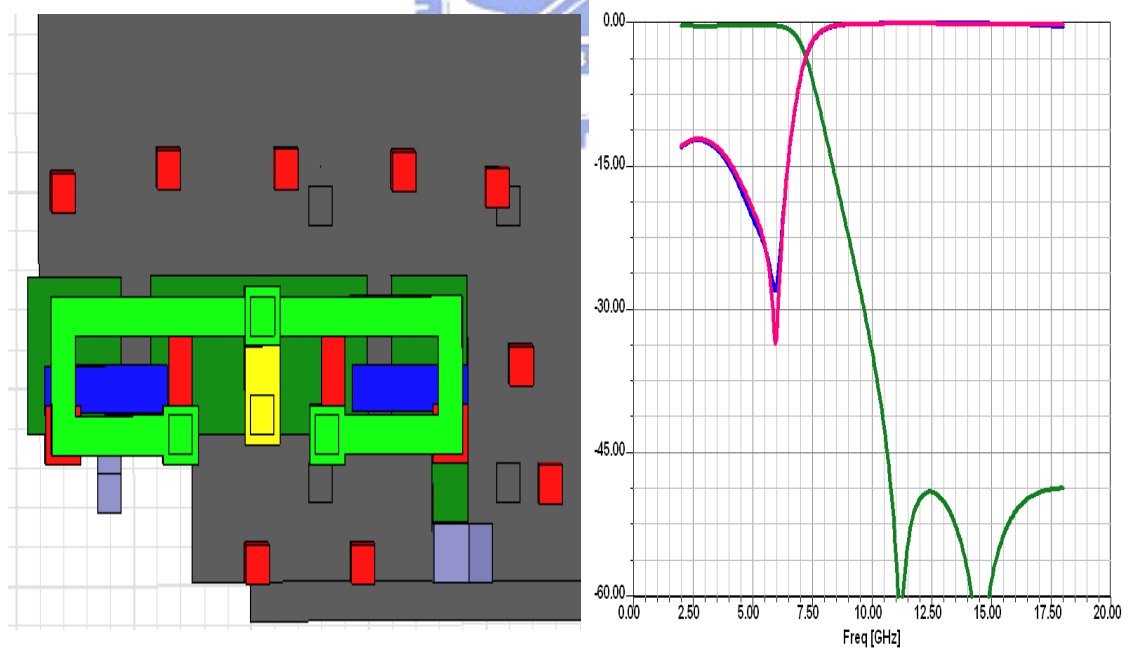


圖 4.22 模組內單一低通濾波器接地兩側接地灌孔之模擬結果

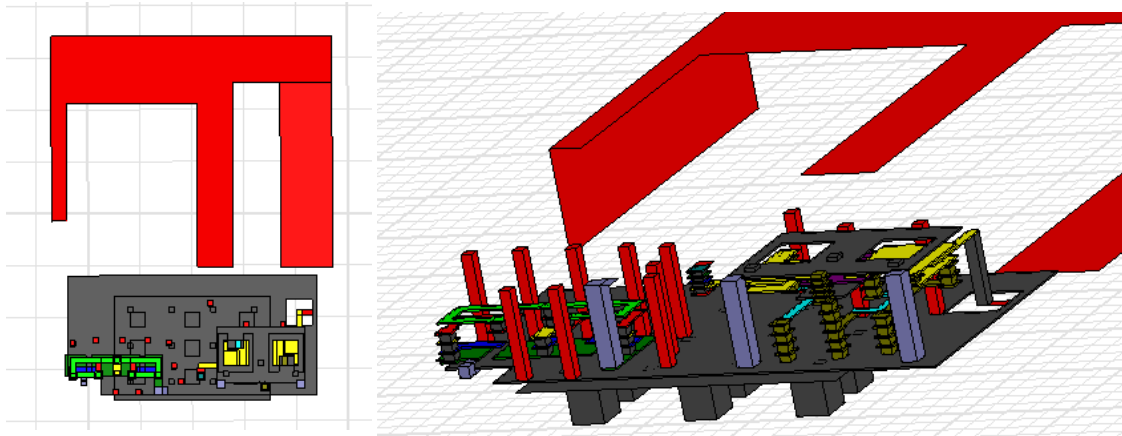


圖 4.23 帶通與低通一起模擬的三維示意圖

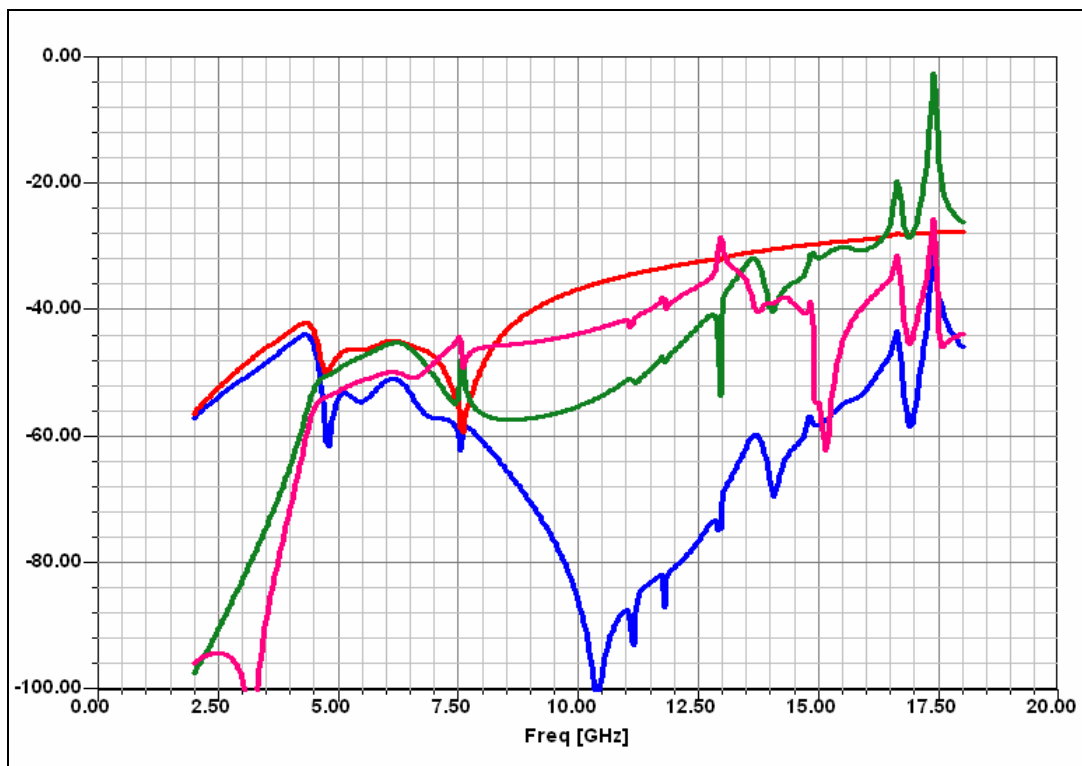


圖 4.24 模組內帶通與低通濾波器各埠之隔絕性

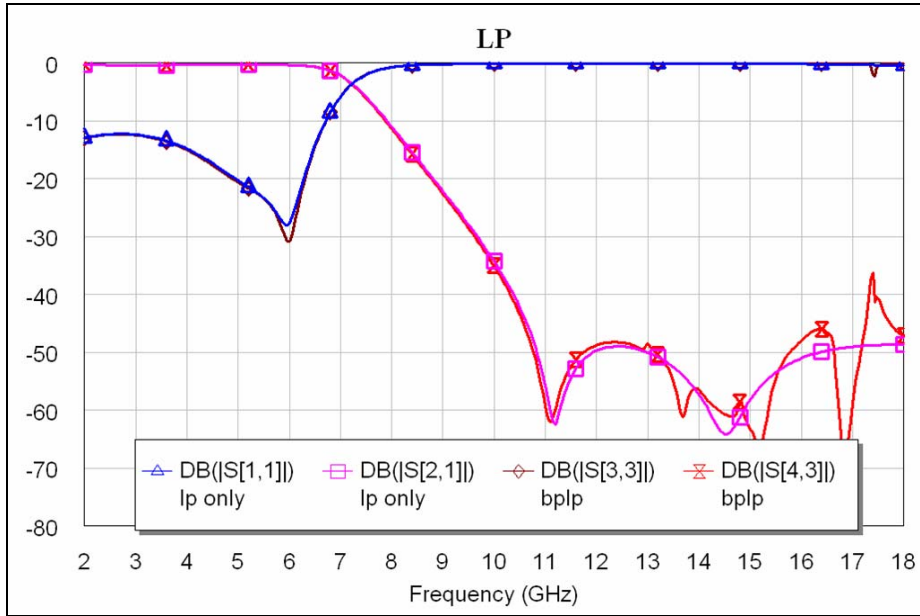


圖 4.25 單一低通濾波器和低通加帶通一起模擬的頻率響應比較

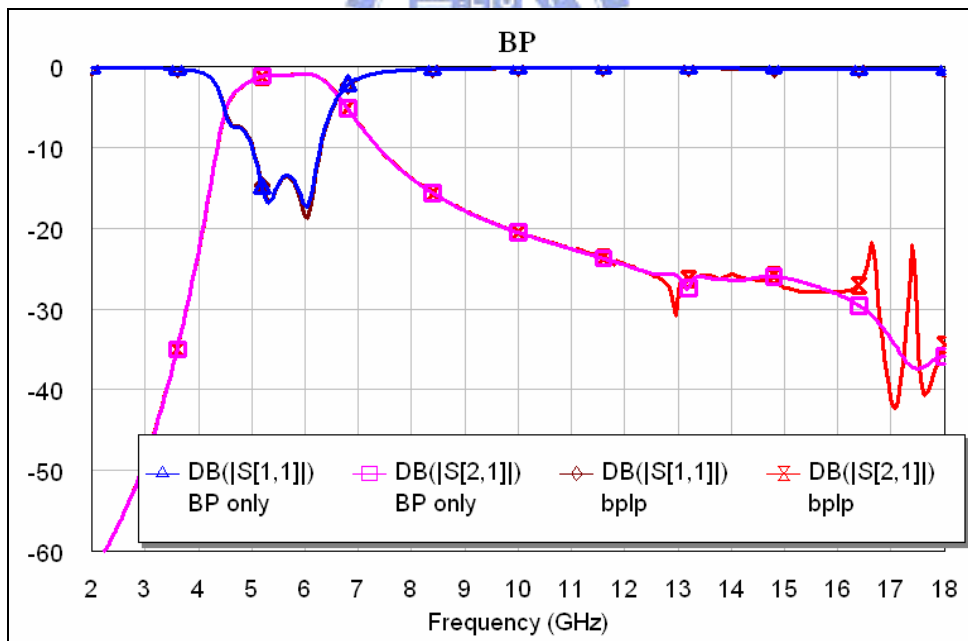
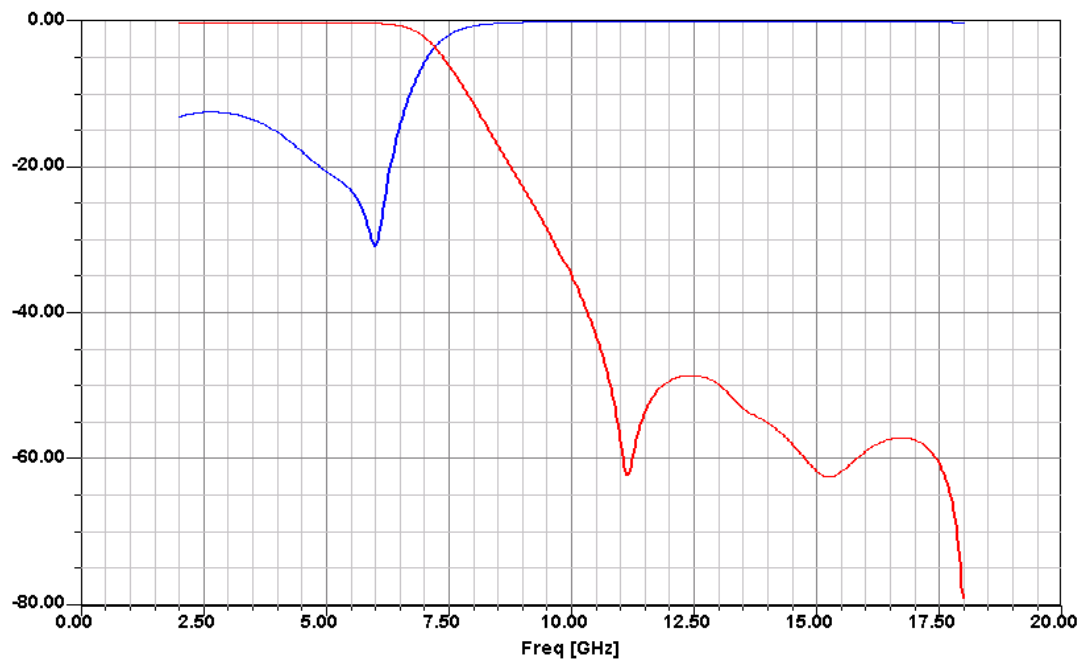
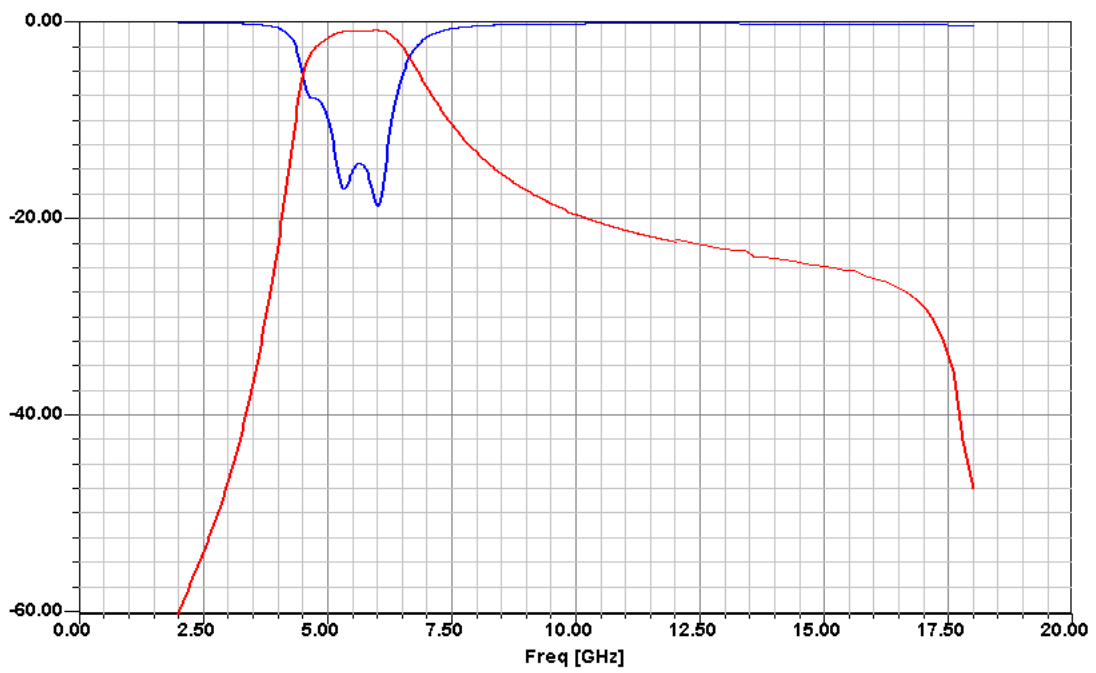


圖 4.26 單一帶通濾波器和低通加帶通一起模擬的頻率響應比較



(a) 低通濾波器



(b) 帶通濾波器

圖 4.27 整體模組濾波器模擬結果

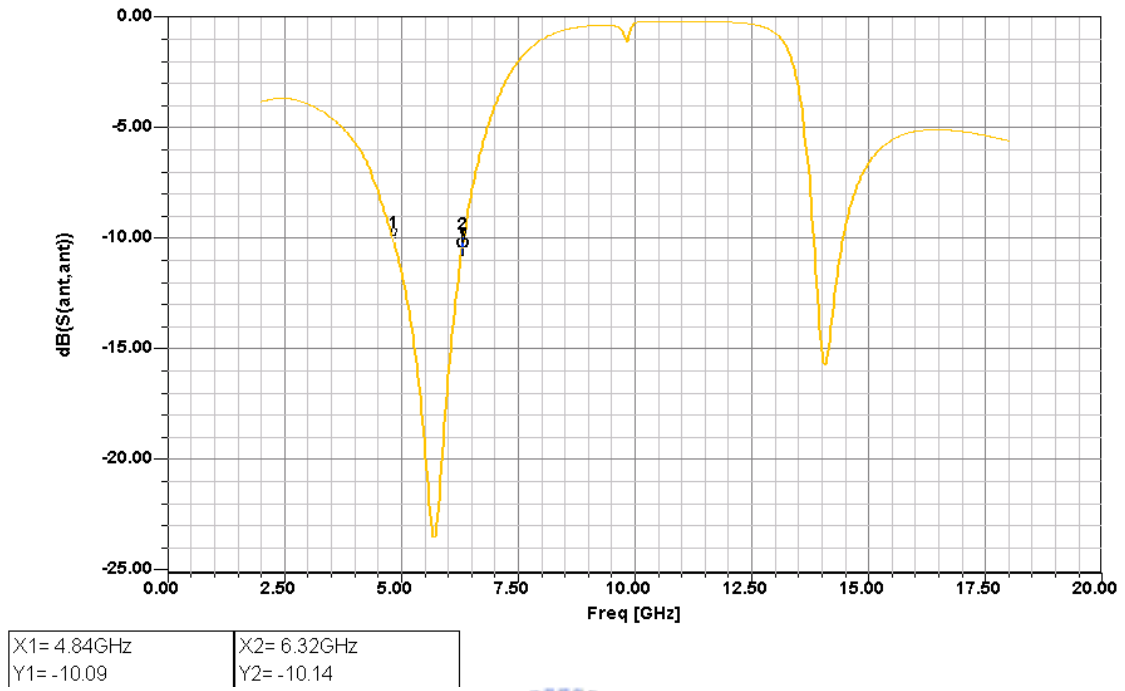
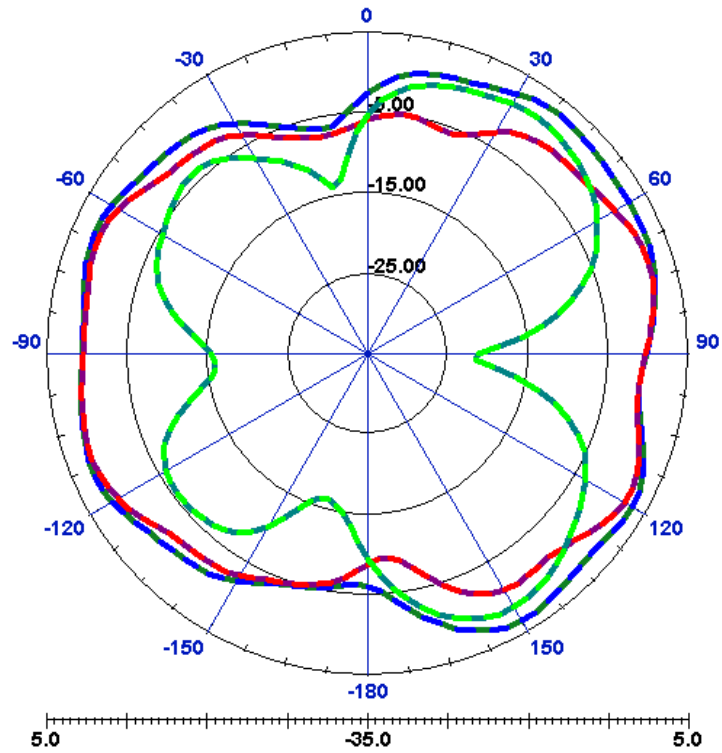
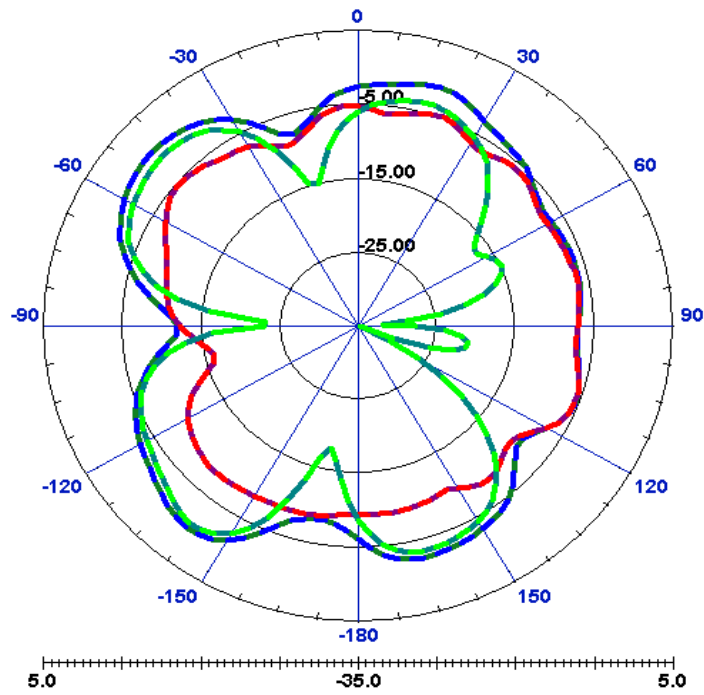


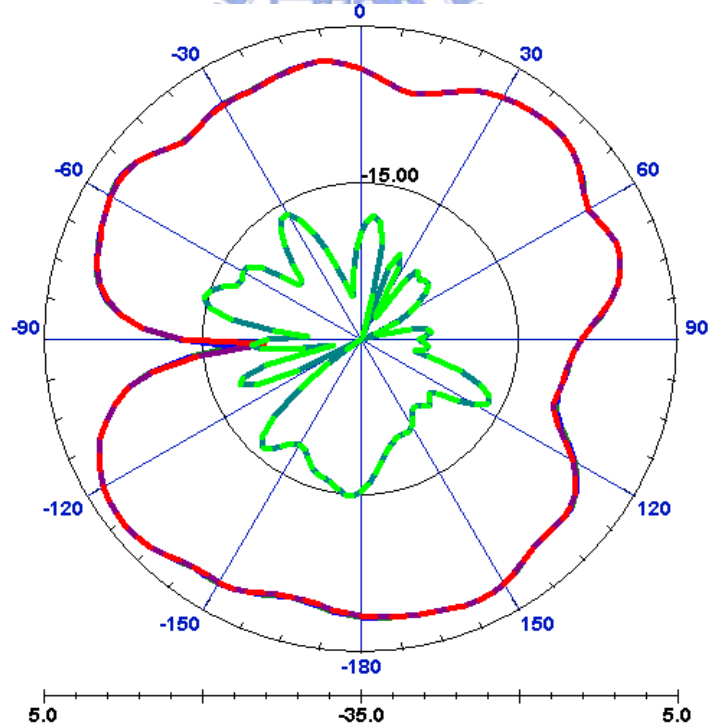
圖 4.28 整體模組天線反射損耗模擬結果



(a) X-Z 平面之輻射電場



(b) Y-Z 平面之輻射電場



(c) X-Y 平面之輻射電場

圖 4.29 整體模組天線輻射增益場型

頻率	切面及電場方向	最大值	平均值
5.20GHz	X-Z E-total	3.2	0.01
5.20GHz	X-Z E-phi	2	-2.03
5.20GHz	X-Z E-theta	1.3	-6.85
5.20GHz	Y-Z E-total	0.23	-4.64
5.20GHz	Y-Z E-phi	-4.79	-8.14
5.20GHz	Y-Z E-theta	-0.86	-10.3
5.20GHz	X-Y E-total	3.13	-1.23
5.20GHz	X-Y E-phi	3.13	-1.32
5.20GHz	X-Y E-theta	-14.5	-22.8

單位：dBi

表 4.2 模組內嵌型天線整體模擬各切面模擬的幅射增益整理



第五章 結論

本篇論文利用 LTCC 製程，設計與研發了無線網路所使用的射頻濾波器與射頻模組，在第二章說明了 LTCC 射頻濾波器之設計方式與實際走線之技巧，並且設計出一個可應用在無線網路系統上的分頻器電路，第三章中設計了一個雙頻的前端模組，被動電路部份由模擬與量測的結果，得到了寶貴的經驗與結論，主動電路部份經由 PCB 板的驗證，也更加確定其電路的可行性，在第四章提出一個內嵌天線的新型架構模組，從天線與濾波器個別設計，加上其耦合現象的探討，到整體模組的設計模擬完成，耦合現象的探討與設計的流程考量，是研究本章最大的收穫。

在第三章雙前端模組設計的過程中，單純模擬的結果幾乎已經接近理想，而製程上的不確定性將主宰最後的量測結果。而本章將製程所造成的頻飄現象，想以模擬的方式將其解決，所以分別做了三個頻移的樣本，最後量測結果確實是往低頻頻移，但是其頻移的現象並非線性，小於 4GHz 的部分，頻移量較小，而大於 4GHz 的部分頻移量較大，頻移現象造成的原因在設計的角度上，跟不同電路與不同走線方式有關，而在製程上來看，三維尺寸的變化與材料介電係數的不穩定是主要原因。而量測結果高頻的輸入損耗較大，除了材料本身的損耗外，製程所造成的模組外型變形與模組對外接點品質不好是最大原因，一個不穩固的接點在高頻所造成的寄生效應，足以使電路操作失效。

第四章的內嵌天線模組，由倒 F 天線的架構，設計在 LTCC 的三維模組中，並且分析 LTCC 模組內的接地面與灌孔對天線的影響，而濾波器部分由第三章的經驗，利用接地灌孔解決低通濾波器倍頻共振的問題，而根據量測所得到的結果，將帶通濾波器往高頻頻移，接著探討模組內電路之間的耦合現象，最後降整個模組的結果模擬出來，天線的場型全向性且最大切面平均增益可到 0dB，本章目前只有模擬的數據，還有待做進一步的量測與驗證。

利用三維電磁模擬軟體設計 LTCC 電路可得到非常精確的解，但隨著模組化的趨勢，電路密度與複雜度越來越高，所碰到的問題並不像以往單純，而製程不穩定性，更是主宰最後的結果，故設計與製必須互相配合，才能把模組設計的更完美。

參考文獻

- [1] <http://www.skyworksinc.com/>
- [2] D.M. Pozar, Microwave Engineering, John Wiley & Sons, New York, 1998, 2nd Ed.
- [3] J. S. hong and M. J. Lancaster, “Couplings of microstrip square open-loop resonators for cross-coupled planar microwave filters” Microwave theory and Techniques, IEEE Transactions on , Volume: 44 , Nov 1996 , Page: 2099-2109
- [4] J. S. Hong and M. J. Lancaster, “Microstrip corss-coupled trisection bandpass filters with asymmetric frequency characteristics” Microwaves, Antennas and Propagation, IEE Proceedings - , Volume: 146 , Issue: 1 , Feb. 1999Pages:84 – 90
- [5] Alexander Simine, Vadim Piatnitsa, ”Design of Quasi-Lumped-Element LTCC Filters and Duplexer for Wireless Communications”
- [6] Ching-Wen Tang, Yin-Ching Lin, and Chi-Yang Chang, Member, IEEE “Realization of Transmission Zeros in Comblne Filters Using an Auxiliary Inductively Coupled Ground Plane”
- [7] Peter Hagn, Andreas Przadka, Volker Gebhardt, Ulrich Bauernschmitt “Ceramics: The Platform for Duplexers and Frontend-Modules”
- [8] Rodolfo Lucero, Wasiem Qutteneh, Anthony Pavio, David Meyers, and John Estes “DESIGN of an LTCC SWITCH, DIPLEXER APPLICATIONS FRONT-END MODULE for GSM/DCS/PCS
- [9] 陳南君 ”多層基板結構關鍵射頻元件設計” 國立交通大學電信工程研究所碩士
- [10] Rodolfo Lucero, Anthony Pavio, David Penunuri, and Jon Bost” DESIGN OF AN LTCC INTEGRATED TRI-BAND DIRECT CONVERSION RECEIVER FRONT-END MODULE
- [11] Y. J. Ko, Jae Yeong, Park, and J. H. Ryu”A Miniaturized LTCC Multi-Layered Front-End Module for Dual Band WLAN (802.11a\b\g) Applications”
- [12] J. Laskar, A. Sutono", C. -H. Lee*, M.F. Davis, M. Maeng, N. Lal, K. Lim, S. Pinel, M, Tentzeris, andA. Obatoyinbo “DEVELOPMENT OF INTEGRATED 3D RADIO FRONT-END SYSTEM-ON-PACKAGE (SOP)”
- [13] Constantine A. Balanis, “Antenna Theory Analysis and Design”, John Wiley & Sons, INC. 1982
- [14] 李明洲 ”射頻系統封裝模組暨縮小化雙頻印刷天線設計” 國立交通大學電信工程研究所碩士