

國立交通大學
電信工程學系碩士班
碩士論文

多層低溫共燒陶瓷共模濾波器之設計

Design of Common-mode Filter by
Multi-layer Low Temperature Co-fired
Ceramic



研究生：邱培銘

指導教授：吳霖堃 博士

中華民國 九十四 年 七 月

多層低溫共燒陶瓷共模濾波器之設計

**Design of Common-mode Filter by Multi-layer
Low Temperature Co-fired Ceramic**

研究生：邱培銘

Student : Pei-Ming Chiu

指導教授：吳霖堃 博士

Advisor : Dr. Lin-Kun Wu

國立交通大學



A Thesis

Submitted to Institute of Communication Engineering
College of Electrical Engineering and Computer Science

National Chiao-Tung University

in Partial Fulfillment of the Requirements

for the Degree of

Master of Science

in

Electrical Engineering

June 2005

Hsinchu, Taiwan, Republic of China

中華民國九十四年七月

多層低溫共燒陶瓷共模濾波器之設計

研究生：邱培銘

指導教授：吳霖堃 博士

國立交通大學電信工程學系碩士班

摘要

本論文針對 USB 2.0 高速 480Mb/s 的傳輸速率設計一個建構在多層 LTCC 基材內的共模濾波器，元件整體的構造是依循螺旋電感的繞線方式，利用堆疊的方式使正端和負端訊號線交替地配置在不同的層中進而形成一多層結構，然後配合 USB 的差模阻抗 90Ω ，設計出一個共模訊號的衰減量大、差模訊號的插入損耗和反射損耗小的共模濾波器。接著再縮小元件的厚度使整體更趨於小型化，但阻抗的不匹配程度隨著正負端訊號線間的距離變小而變大，因此利用平移負端訊號線及調整線寬的方式來增進阻抗的匹配。之後再將無遮蔽雙絞線結構以多層板的方式實現，設計出一雙絞線式的多層共模濾波器，增加元件抵抗雜訊的能力和減少自身輻射及模態轉換所產生的干擾現象，最後利用等效電路來詮釋這三種不同結構的特性表現，分析改變結構對電路參數所帶來的影響。

Design of Common-mode Filter by Multi-layer Low Temperature Co-fired Ceramic

Student : Pei-Ming Chiu

Advisor : Dr. Lin-Kun Wu

Institute of Communication Engineering
National Chiao Tung University

Abstract

In this thesis, the purpose is to develop a common-mode filter constructed in multilayer LTCC substance for USB 2.0 high-speed 480Mb/s. This pattern is composed of multilayer structures by stacking positive and negative coils, each in the form of spiral inductor, on alternate layers. The common-mode filter is designed to achieve sufficient common-mode suppression while introducing minimal pass-band insertion loss and mode conversion to the desired differential-mode signal, and match 90Ω differential impedance of USB. In order to miniaturize the size of component, a thinner substrate is needed. But the closer positive and negative coils are, the more differential impedance mismatches. Impedance matching can be improved by offsetting the negative coil and adjusting the width of signal line. In addition, an effect to enhance immunity against noises and reduce the radiated emission and mode conversion of the filter by twisting positive and negative pair is described. Finally, an equivalent circuit model is described and circuit parameters extracted illustrate the effects of routing topologies and structural parameters on filter's performance.

謝誌

漫長的研究生生活總算要在此劃下句點，這兩年雖然辛苦但也從中成長了不少。首先要感謝我的指導教授—吳霖堃老師在論文研究方向的指引和寫作上的修改，讓我順利地完成論文。也感謝博士班的曾智雄學長耐心的與我討論不管是課業上或是研究上所遭遇到的問題，還有實驗室的學長興羽、于傑及同窗和其他一起修過課的同學，謝謝你們在各方面的幫助。

特別要感謝的是在網路上將自己研究和學習成果分享出來的大家，沒有你們提供的資料與構想，我是無法驗證我的研究結果並充實研究內容而完成這篇論文的，因此不管距離有多麼遙遠，我都要說聲謝謝你們。另外也要感謝我的父母在我生活上的支持，讓我無後顧之憂而可以專心在課業的學習上。最後要感謝在新竹、台北和台南的大學同學和你們實驗室的同儕還有我的表妹，謝謝你們和我互相交流生活與研究上的資訊並帶我一同出去遊玩，讓我捱過了在新竹獨立奮鬥的日子。在這兩年的過程中，沒有你(妳)們的陪伴與教導，論文是無法順利完成的，在此真心地謝謝你(妳)們。

目錄

中文摘要.....	i
英文摘要.....	ii
謝誌.....	iii
目錄.....	iv
表目錄.....	vi
圖目錄.....	vii
第一章 序論	
1-1 簡介與研究動機.....	1
1-2 論文大綱.....	3
第二章 設計的理論基礎	
2-1 前言.....	4
2-2 傳統電路和差模電路.....	5
2-2-1 單端訊號線路.....	5
2-2-2 差模和共模訊號線路.....	6
2-3 阻抗匹配.....	8
2-4 差模和共模電流的輻射效應.....	11
2-5 無遮蔽式雙絞線.....	14
2-6 共模扼流圈.....	16
2-7 LTCC 製程技術與應用.....	21
第三章 設計規格與模擬結果	
3-1 設計背景與目的.....	26
3-2 混合模態散射參數.....	30
3-3 共模濾波器之設計與模擬結果.....	32
3-4 多層結構的縮小化.....	42
3-5 雙絞線結構之多層共模濾波器.....	47

3-6 等效電路模型與參數萃取.....	53
第四章 結論.....	58
參考文獻.....	60



表目錄

表 2.1	LTCC 的材料特性.....	24
表 3.1	三種結構等效電路的參數值.....	55



圖目錄

圖 2.1	- Signal 較短的差模傳輸對在接收端收到的訊號，箭頭範圍內不再只是差模訊號.....	7
圖 2.2	(a)單線 (b)雙線 (c)差模對.....	11
圖 2.3	兩平行導體差模電流 \hat{I}_D 和共模電流 \hat{I}_C 的輻射效應 (a)將電流分解成差模和共模部份 (b)差模電流的輻射 (c)共模電流的輻射.....	13
圖 2.4	微帶線結構中，理論上差模輻射的改進量 a 是線距 s 和頻率的函數.....	14
圖 2.5	垂直排列式差模訊號.....	14
圖 2.6	UTP 受磁場 \hat{H} 耦合產生感應電流 \hat{I}'	16
圖 2.7	UTP 產生耦合磁場 \hat{H} 干擾其他訊號線.....	16
圖 2.8	共模扼流圈和等效電路 (a)二線上電流(b)差模電流(c)共模電流.....	19
圖 2.9	共模扼流圈的雜散電容.....	20
圖 2.10	鐵磁性材料磁場 H 與磁通量密度 B 成非線性的關係 (a)一般典型的初始磁化曲線 (b) 相對導磁係數 μ_r 和 H 的關係	20
圖 2.11	MnZn 和 NiZn 相對導磁係數 μ_r 的頻率響應.....	21
圖 2.12	厚膜技術之網印技術.....	25
圖 2.13	LTCC 的製作流程.....	25
圖 2.14	LTCC 多層結構圖.....	25
圖 3.1	USB 2.0 共模扼流圈及 ESD 防護元件裝置圖.....	29
圖 3.2	螺旋電感架構之共模濾波器.....	29
圖 3.3	混合模態散射參數轉換電路.....	32
圖 3.4	3-D 共模濾波器訊號線的基本繞線架構圖，淺色代表正端訊號線，深色代表負端訊號線.....	38

圖 3.5	應用 TRL 方法量測留有側面電極的共模濾波器元件.....	38
圖 3.6	使用 HFSS Wave Port 模擬整體架構圖.....	39
圖 3.7	四組差模傳輸對共模濾波器的整體結構，M9 是為了補償 M2 多出來的長度.....	39
圖 3.8	共模濾波器在周圍加上接地面，和測試板的地相連接.....	40
圖 3.9	D=H=140 μ m 之多層共模濾波器模擬結果.....	40
圖 3.10	加上接地面共模濾波器模擬結果.....	41
圖 3.11	D=H=140 μ m 之多層共模濾波器模態轉換參數.....	41
圖 3.12	TOKO 型號 B4F 共模扼流圈之元件尺寸和共模訊號衰減圖	42
圖 3.13	將介質層厚度變薄為 D=H=90 μ m 的模擬結果.....	45
圖 3.14	平移結構之平移量 T 與第一組傳輸對的俯視圖.....	45
圖 3.15	三種不同構造 S_{dd11} 與 S_{dd21} 的比較圖.....	46
圖 3.16	D=90 μ m、T=75 μ m 及 W=50 μ m 平移結構的模擬結果.....	46
圖 3.17	D=90 μ m、T=75 μ m 及 W=50 μ m 平移結構的模態轉換.....	47
圖 3.18	TDL 的結構圖 (a)3-D 側視圖 (b)上視圖.....	50
圖 3.19	(a)V-TDL 3-D 結構圖 (b)同面積下 V-TDL 和 TDL 的比較...	50
圖 3.20(a)	雙絞線結構共模濾波器第一組傳輸對俯視圖.....	50
圖 3.20(b)	雙絞線結構共模濾波器 3-D 結構圖.....	51
圖 3.21	雙絞線結構之共模濾波器模擬結果.....	51
圖 3.22	三種結構模態轉換 S_{cd21} 比較圖.....	52
圖 3.23	三種結構模態轉換 S_{dc21} 比較圖.....	52
圖 3.24	共模濾波器之等效電路模型.....	56
圖 3.25	D=H=140 μ m 等效電路和 HFSS 模擬結果的比較.....	57

第一章

序論

1-1 簡介與研究動機

在知識爆炸的時代中，越來越多的資訊都利用數位的方式儲存在各種電子元件中，或在各元件之間傳送，為了減少資料傳遞的時間，利用多條訊號線或加快內部時脈，都可以增加資料的傳輸量(*data rate*)，但對追求小型化的電子產品來說，增加時脈速度是較有效率的辦法，而加快時脈相對而言即是提高操作的頻率，在快速的操作頻率下，許多擾人的電磁干擾(*electromagnetic interference, EMI*)都會因而產生，但高速的訊號傳輸加上低的邏輯臨界電壓，使得現今的電路非常容易受到雜訊的影響，訊號完整度(*signal integrity*)因此變得更為重要[1]。

為了減少雜訊的干擾，差模訊號(*differential signal*)被廣泛的利用在高速資料傳輸上，如 USB 2.0、IEEE 1394 和乙太網路等等。差模訊號對雜訊擁有較佳的抵抗能力，使訊號不易產生失真(*distortion*)的現象。但由於電路佈線(*layout*)、設計上的要求或耦合(*coupling*)雜訊的干擾，常會使兩訊號線夾雜著同相位的電流，即所謂的共模電流(*common mode current*)[2]，這是產生嚴重輻射問題的主要來源。

在電路設計上並無法完全阻止共模電流的發生，因此常需要外加

一元件來減低共模電流，共模扼流圈(*common mode choke*)是目前最常被用來抑制共模電流的元件，但因鐵磁性材料(*ferromagnetic*)的頻率特性和寄生效應，使共模扼流圈不易設計在GHz以上的高頻段[1], [3]。近幾年由於多層板製程的進步，因此產生了多種利用多層板技術來取代共模扼流圈的共模濾波器(*common mode filter*)[4]~[7]。多層結構相當適合用在小型化和高頻的設計上，再加上陶瓷材料在製造上的不斷改良，產生了多層低溫共燒陶瓷(*Low-Temperature Co-fired Ceramic, LTCC*)技術，本論文即利用有高可靠度、高佈線密度和高散熱性的低溫共燒陶瓷技術，針對通用串列匯流排(*Universal Serial Bus, USB*) 2.0的480Mb/s高速傳輸，設計符合EIA 1206(*Electronic Industries Alliance*)元件規格的多層結構共模濾波器，並使用Ansoft HFSS進行全波(*full wave*)模擬。本共模濾波器在所需的頻帶範圍可以相當有效的濾除共模訊號，並對原本的差模訊號提供相當低的插入損耗(*insertion loss*)，使其能壓抑不需要的雜訊而又不會使原訊號產生失真。接著再將設計的厚度加以縮小，調整物理結構以減少反射損耗(*return loss*)。因雙絞線(*twist line*)結構可以增進差模訊號抵抗雜訊的能力，所以用此取代原本的結構，此新型態的結構不僅增加了電路的對稱性，使得模態轉換(*mode conversion*)大大的降低，減少了共模訊號發生的機會，還能維持原先結構共模訊號的衰減量，在增加抗雜訊能力的同時

也減低了對其他電路的干擾。

1-2 論文大綱

本文分為四章：第一章為序論。第二章介紹設計上的理論基礎，說明差模電路為何較不易受雜訊干擾、共模電流是如何發生，並比較差模和共模電流的輻射效應還有差模阻抗的設計理論，還會討論雙絞線增加差模訊號抵抗雜訊的原因，並分析共模扼流圈的原理及特性，在章節的最後會介紹 LTCC 的製程技術與應用。第三章將設計的元件用 HFSS 進行模擬，討論比較其結果，並說明如何在多層板上實現雙絞線結構，並將此結構應用在設計的元件上，最後利用等效電路來模擬設計元件的特性表現。第四章對設計的共模濾波器做一總結。

第二章

設計的理論基礎

2-1 前言

差模訊號是在二條線路上傳送大小相同、相位差 180° 的兩訊號，這一對線路也稱為差模傳輸對(*differential pair*)。差模傳輸對在高速數位電路中，已逐漸取代單一訊號線來傳遞高頻的訊號，因其訊號電壓是相對於兩線路，較不易受到接地面(*ground*)或其他參考面雜訊擾動的干擾，所以在資料傳輸快速增加的這幾年，差模結構相當受到設計者的歡迎。但由於訊號端、負載端的阻抗不匹配或線路佈線、設計上的規格要求等等，造成兩線路的不對稱而產生了輻射問題嚴重的共模電流。為了減少線路的不對稱性和增加抵抗雜訊的能力，高速傳輸線都已改用雙絞線結構，這是美國電機電子工程協會(*IEEE*)在 1990 年第三季所制定的規格標準，北美 *TIA(Telecommunications Industry Association)/EIA* 更將無遮蔽雙絞線(*Unshielded Twisted Pair, UTP*)定為其網路通訊傳輸線的基本規格，以確保電磁干擾的問題[8]。當共模電流是從輸入端直接進入訊號線時，單單改變傳輸線的結構是無法減低共模電流的大小的，因此需要額外多加一共模扼流圈來抑制共模電流，但扼流圈有著材料使用上的缺陷，這缺陷將促使我們去設計另一種新的共模濾波器來將它取代。

在本章中會詳細說明在設計共模濾波器時所需了解的理論基礎，根據這些理論背景即可明白設計的緣由及目的，進而更加清楚如何針對所需的部份加以改進，減少嘗試錯誤的時間與精神。

2-2 傳統電路和差模電路

2-2-1 單端訊號線路(single-ended circuits)

在大多數的數位邏輯電路設計中，設計者都會直覺且喜歡的只用一條線路來傳遞訊號，並讓訊號從接地面回流，此種大家共用接地面的電路即是單端訊號電路。由於回流電流流經接地面，因此在接收端的接地面電壓會比發送端來的高，當此電壓差過大時，會使得單端電路無法順利的傳遞訊號。共用接地面匯集了所有大小不同的回流電流，這些回流電流使得接地面上每一點的電壓都不相同，造成接地面上參考電壓的變動，此即稱為擾亂的地(*noisy ground/ground shift*)[9]；而在 IC 封裝中，把和外界接地面連接的線路當成電感 L ，當電流發生快速的改變時(開關的切換)， $V=L*di/dt$ 會產生足以影響電路邏輯準位的電壓差，造成電路電壓的誤判而延遲開關的切換，進而拖慢了整體電路的速度，此即所謂的地彈效應(*ground bounce*)或瞬間交換雜訊(*Simultaneous Switching Noise, SNN*)[10]，這些都是會影響訊號品質的不良份子。而訊號線和接地面的回流電流也可看作是一迴路天線

(*loop antenna*)，迴路的面積越大，輻射的效應就越強，因此常常需要將高速的訊號線設計在離接地面最近的地方，或是增加接地面的數目來減少輻射的發生[1], [11]。

2-2-2 差模和共模訊號線路

差模訊號是在一對線上傳送大小相等、方向相反的兩訊號，訊號由一端去從另一端回來，這兩線路也可稱為差模傳輸對或平衡傳輸對(*balance pair*)。理想上的差模傳輸對擁有相當對稱的結構和對地相同的耦合量，因此其正負線路通過接地面的回流電流和耦合產生的感應電流能完全的被抵消不見，在接地面上沒有了這些電流，訊號就不會對接地面產生干擾，也可以有效的抑制地彈效應的發生，而且差模訊號的大小是相對於兩線路，訊號大小比單端電路增加了一倍($+v - (-v) = 2v$)，加強了訊號雜訊比(*signal noise ratio, SNR*)[12]，且不易受到接地面或其他參考面變動的影響，因此差模傳輸對天生對雜訊就有較佳的抵抗能力，亦不會對其他元件或參考面產生干擾。差模訊號最大的缺點就是需要兩條線來傳遞訊號，再加上兩條線的間距，其所需的佈線面積是單端訊號的兩倍以上[9]。

共模訊號不同於差模訊號只在傳輸方向，是二個擁有同相位的訊號。通常共模訊號是不受設計者歡迎的，因為它並不是我們故意設計出來的訊號，它可能是由自身電路產生、從附近工作的元件耦合過來

或遠處輻射過來的雜訊，而共模訊號會產生那些可以影響或中斷電路操作的電流，也是常見電磁干擾的來源。實際上，差模傳輸對很難達到完全的對稱，圖 2.1 說明了當兩線長度不等長時，在箭頭所指的範圍內，接收端收到的不再只是差模訊號，這會在接地面或其他參考面產生殘留的回流電流[12]。在感應電流方面也是一樣的情形，任何兩差模傳輸線對地的耦合量不可能完全的相同，因此必會在接地面上產生某一方向的殘存電流，這些電流即是共模電流，當這些電流回流到差模線路上時，就會產生極為嚴重的輻射問題。因此一個不完美對稱的差模傳輸對，輸入端的差模訊號會有一部份轉換成輸出端的共模訊號，造成對外的電磁干擾；而輸入端的共模訊號也會有一部分轉換成輸出端的差模訊號，破壞了原本訊號的品質，這些即是模態的轉換 (*mode conversion*)，因此在設計上也要留意模態轉換所帶來的干擾[9]。

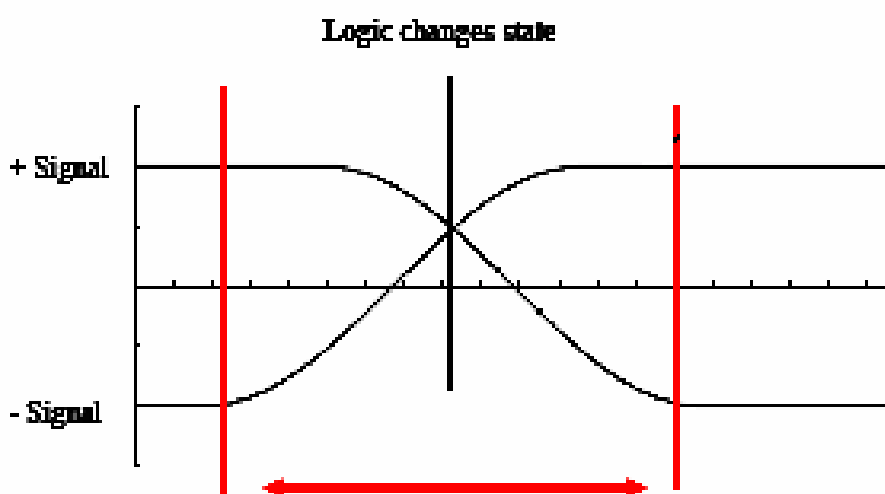


圖 2.1 - Signal 較短的差模傳輸對在接收端收到的訊號，箭頭範圍內不再只是差模訊號

2-3 阻抗匹配

阻抗匹配(*impedance matching*)是高頻電路設計時首先要考慮的議題之一，為了能讓各個元件之間達到最大的能量傳輸[13]，每個元件都需要依照規定的阻抗，在所需的頻率範圍內做輸入和輸出的阻抗匹配，阻抗的不匹配所產生的反射現象，是造成被動元件訊號損耗的主要原因之一。在做差模訊號的阻抗匹配前，就須先了解差模阻抗(*differential impedance*)的定義，才能設計出正確的匹配阻抗。

特性阻抗(*characteristic impedance*)

圖 2.2(a)是傳統的單端線路，它的特性阻抗是 Z_0 ，在教科書[13]中有不同結構的計算方法。假設線路上電流 i ，則電壓 $v=Z_0*i$ 。

奇模(*odd mode*)、偶模(*even mode*)阻抗

圖 2.2(b)是一般的雙線，第一條線的特性阻抗為 Z_{11} ，即 Z_0 ，電流 i_1 ；另一線為 Z_{22} 和 i_2 ，當兩線靠近時，兩線之間會產生耦合現象，耦合係數(*coupling coefficient*) k 可表示耦合量的多寡，兩線上電壓可以寫成

$$\begin{aligned} v_1 &= Z_{11}i_1 + Z_{11}i_2k = Z_{11}i_1 + Z_{12}i_2 \\ v_2 &= Z_{22}i_2 + Z_{22}i_1k = Z_{22}i_2 + Z_{21}i_1 \end{aligned} \quad Z_{12} = kZ_{11} \quad Z_{21} = kZ_{22} \quad (2.1)$$

Z_{12}, Z_{21} 是等效的耦合阻抗。這方程式可以擴展到任意數目的線路，進而寫成矩陣的形式。經過適當的設計，令兩線完全對稱 $i_2 = -i_1$ ，又 $Z_{11} = Z_{22} = Z_0$ 代入(2.1)式可得

$$\begin{aligned} v_1 &= Z_0 i_1 (1 - k) = i_1 (Z_{11} - Z_{12}) \\ v_2 &= -Z_0 i_1 (1 - k) \end{aligned} \quad (2.2)$$

從(2.2)式中第一條線的方程式可以得到奇模阻抗

$$Z_{odd} = v_1 / i_1 = Z_0 \times (1 - k) = Z_{11} - Z_{12} \quad (2.3)$$

現將電流的關係改為 $i_2 = i_1$ ，則(2.1)式變為

$$\begin{aligned} v_1 &= Z_0 i_1 (1 + k) = i_1 (Z_{11} + Z_{12}) \\ v_2 &= Z_0 i_1 (1 + k) \end{aligned} \quad (2.4)$$

則可得到偶模阻抗

$$Z_{even} = v_1 / i_1 = Z_0 \times (1 + k) = Z_{11} + Z_{12} \quad (2.5)$$

差模、共模阻抗

差模阻抗可用圖 2.2(c)中橫跨在兩線路中間的電阻來表示，電流 $i_2 = -i_1$ ，其阻抗是兩個奇模阻抗的串聯

$$Z_{diff} = \frac{v_1 - v_2}{i_1} = 2 \times (Z_{11} - Z_{12}) \text{ or } 2 \times Z_0 \times (1 - k) \quad (2.6)$$

共模阻抗則可想成是兩線路連在同一電壓源上，而從此電壓源看入的阻抗。由此即可看出是兩個偶模阻抗的並聯

$$Z_{common} = \frac{v_1}{2i_1} = \frac{1}{2} \times (Z_{11} + Z_{12}) \text{ or } \frac{1}{2} \times Z_0 \times (1 + k) \quad (2.7)$$

簡單來說，奇模與偶模阻抗是指單邊的等效傳輸線所看到的阻抗，差模和共模阻抗則是直接從二傳輸線間看到的阻抗，而差模阻抗為奇模阻抗的 2 倍，共模阻抗為偶模阻抗的 1/2 倍[14]。

由上面的討論可以看出差模和共模阻抗都受耦合係數 k 的影響，當兩條線距離相當遠時，不會有耦合的效應， k 趨近於零，則差模阻抗的最大值為 $2Z_0$ ，共模阻抗的最小值為 $\frac{1}{2}Z_0$ 。當兩線互相靠近，耦合量開始增加， k 變大，則差模阻抗變小，共模阻抗變大，由此可知，縮短兩線的間距，會縮小差模阻抗的值[9], [15]。利用 2-D 的有限元素法 (*Finite Element Method, FEM*)、動差法 (*method of moment*) 等數值方法即可有效的預測在微帶線 (*microstrip*) 或帶線 (*strip line*) 結構中差模阻抗的值[16]。而主要改變差模阻抗的六個變數為線寬、線距、線的厚度、線所在的高度、兩線配置的位置 (*configuration*) 和介質的介電常數 (*dielectric constant*)。根據特性阻抗 Z_0 和線寬的關係式[13]，加

上實驗的經驗，可以知道縮小線寬可增加特性阻抗的大小，因此當兩線的間距變小又希望維持原本差模阻抗的值時，縮小線寬就是其中的一種方法[9]，但當線寬縮小的同時，伴隨而來的即是訊號線電阻性損耗的增加和因線寬解析度(resolution)的不足難以在製程上實現的問題，且線寬變動的相對誤差也隨著線寬的縮小而變大，這些都是在設計差模阻抗時所必需一起考量的。

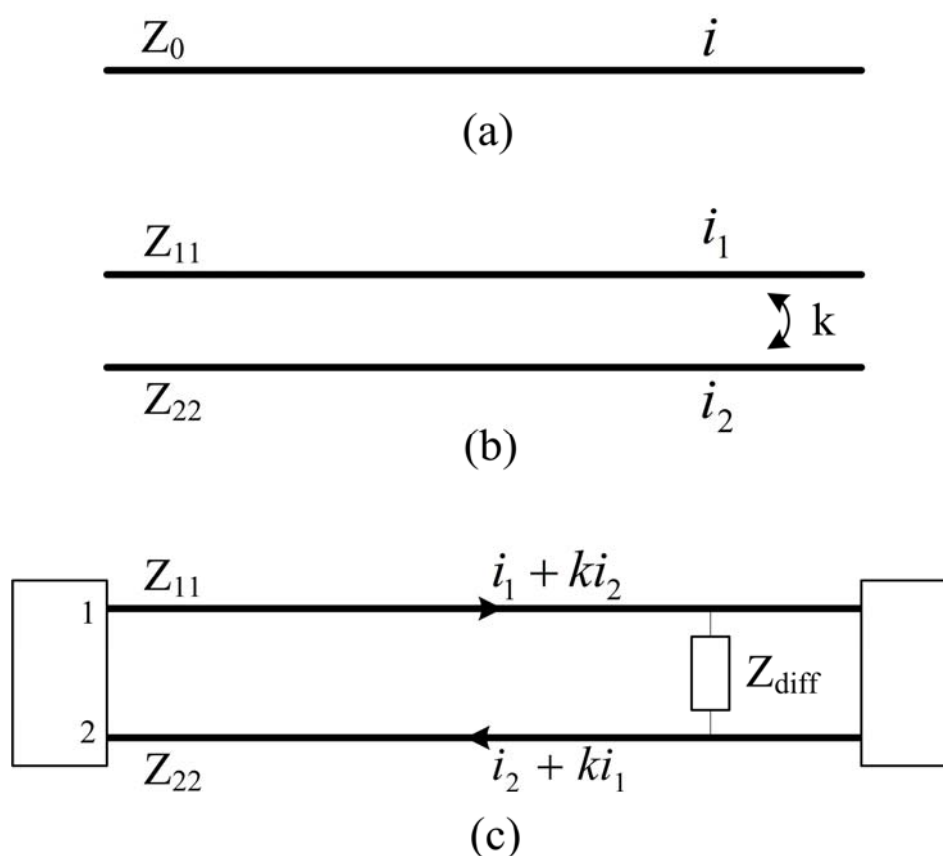


圖 2.2 (a)單線 (b)雙線 (c)差模對

2-4 差模和共模電流的輻射效應

現考慮一對平行線，上面搭載了電流 \hat{i}_1 和 \hat{i}_2 ，如圖 2.3(a)，這

兩電流可分解成差模和共模兩部份

$$\begin{aligned}\hat{I}_1 &= \hat{I}_C + \hat{I}_D \\ \hat{I}_2 &= \hat{I}_C - \hat{I}_D\end{aligned}\quad (2.8)$$

進一步可以再寫成

$$\begin{aligned}\hat{I}_D &= \frac{\hat{I}_1 - \hat{I}_2}{2} \\ \hat{I}_C &= \frac{\hat{I}_1 + \hat{I}_2}{2}\end{aligned}\quad (2.9)$$

差模電流 \hat{I}_D 是我們的訊號，而共模電流 \hat{I}_C 即屬於雜訊。現將兩種模態的電流分開討論，圖 2.3(b) 是差模訊號的輻射情形，電流反向，輻射電場產生破壞性干涉而互相抵消，減低了輻射大小。共模訊號電流同向，輻射電場產生建設性干涉而互相加成，其輻射效應顯示在圖 2.3(c)。由圖 2.3 中輻射電場的差別即可知道很少量的共模電流就可以產生與很大的差模電流同樣的輻射量，電流的大小約可以相差 1000 倍左右[1]，也就是說同電流下，共模輻射電場會比差模大上 1000 倍。假設圖 2.3 中的 $L \ll \lambda$ ， λ 為所要探討頻率的波長，則可推出

$$E_{C_{\max}} = 1.257 \times 10^{-6} \frac{I_C L f}{R} \quad (V/m), \quad \text{共模輻射電場正比於頻率，頻率越}$$

高所產生的輻射就越強，因此減少共模電流是必要的。雖然差模輻射不似共模這般嚴重，但由於它跟訊號線迴路面積大小和頻率平方成正

比的關係 $E_{D\max} = 1.316 \times 10^{-14} \frac{I_D f^2 L d}{R}$ (V/m) [17]，所以拉近兩差模

線距離來減少輻射效應也是設計上常見的法則，圖 2.4 差模輻射改進量的公式顯示了在微帶線結構下，減少兩線間距和降低頻率都可以改善差模輻射的大小[9]，這相當符合 $E_{D\max}$ 公式所帶來的訊息。另外差模輻射跟兩線的相對位置也有關，當兩線如圖 2.5 垂直排列時，水平面上跟兩線等距離的輻射電場就能完全地抵消[1]，在對擁有大電流的差模訊號，或在某特定方向上有較敏感的元素存在時，差模傳輸對的結構設計也要特別的注意。

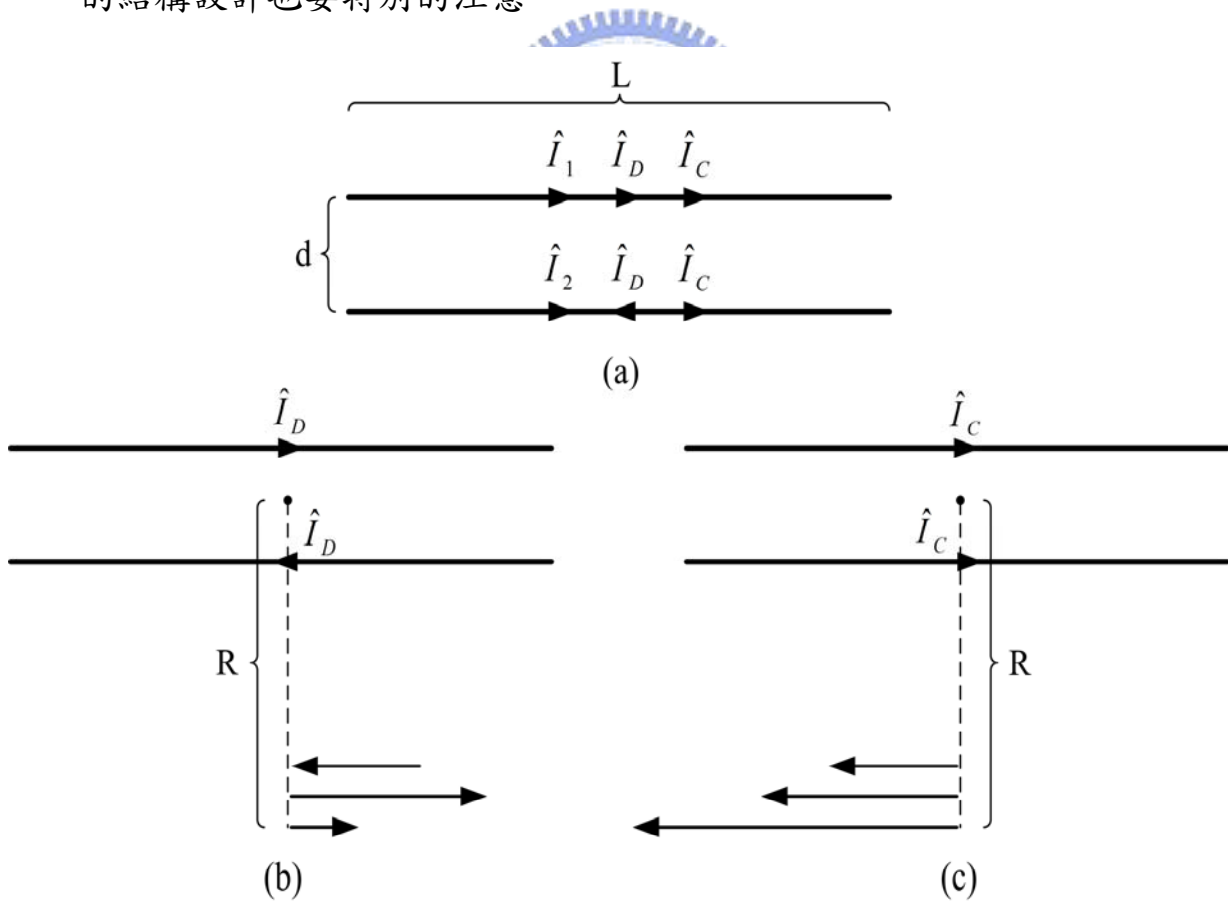
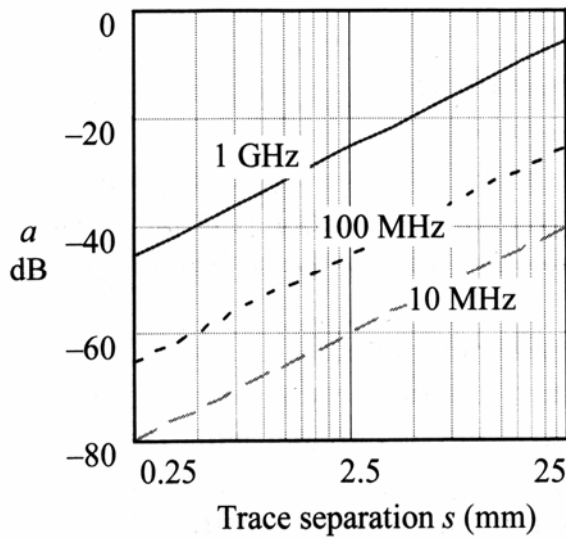


圖 2.3 兩平行導體差模電流 \hat{I}_D 和共模電流 \hat{I}_C 的輻射效應

(a)將電流分解成差模和共模部份 (b)差模電流的輻射 (c)共模電流的輻射



$$a = 10 \log \left| 1 - \frac{r}{r+s} e^{-\frac{j2\pi}{\lambda}} \right|$$

r is the distance to the receiver
 s is the trace separation
 λ is the free space wavelength
of the highest frequency of operation.

圖 2.4 微帶線結構中，理論上差模輻射的改進量 a 是線距 s 和頻率的函數

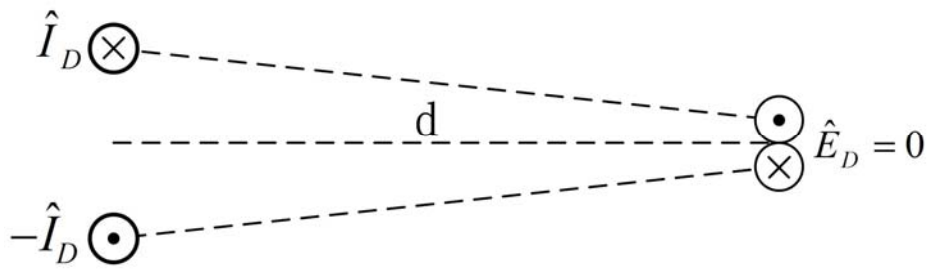


圖 2.5 垂直排列式差模訊號

2-5 無遮蔽式雙絞線(Unshielded Twisted Pair, UTP)

差模訊號的遠場輻射雖不似共模訊號來的嚴重，但對相當靠近的訊號線所產生的串音(*crosstalk*)現象依然是不容忽視的，像乙太網路的一條網路線中就有四對訊號線、印刷電路板(*Printed Circuit Boards, PCB*)上處處可見緊臨的訊號線，如果不找到更有效抵抗雜訊的結構，那電磁干擾的問題勢必相當嚴重，因此出現了擁有極佳抵抗

雜訊能力和不易產生干擾的無遮蔽雙絞線結構。

為了說明 UTP 抗干擾的原因，如圖 2.6 先將一訊號線放在 UTP 旁邊，當訊號線上通有時變電流，會產生磁場通過雙絞線，根據冷次定律(Len's law)，UTP 的每個迴圈都會產生反向磁場以抵抗外來磁通的變化，而這些反向磁場所產生的感應電流在鄰近線路的方向恰好相反，因此可以互相抵消而降低串音雜訊，增加了訊號對雜訊的免疫力並減低了在傳送時所造成的失真現象。接著討論 UTP 所形成的干擾現象，將 UTP 輸入差模訊號，一般訊號線擺在其旁，UTP 的每個迴圈會產生磁場耦合到訊號線，同樣依據冷次定律，在訊號線上會產生反向磁場的感應電流，由圖 2.7 中可以看到相鄰電流因方向相反而能互相的抵消，降低了雜訊的發生。當 UTP 所絞的次數越多，越多相反方向的感應電流就會產生，因此越能完全的抵消而在訊號線上產生乾淨的資料傳輸[1], [18]。另外因雙絞線不斷地讓兩線進行交錯，所以使得兩線對接地面或參考面的耦合量更能趨於一致，而讓模態產生轉換的機會大幅地降低。由上面的討論即可明瞭 UTP 不僅能抵抗強烈的雜訊干擾，還能減低串音雜訊的發生，這是為何 UTP 被選為高速傳輸線標準規格的原因。

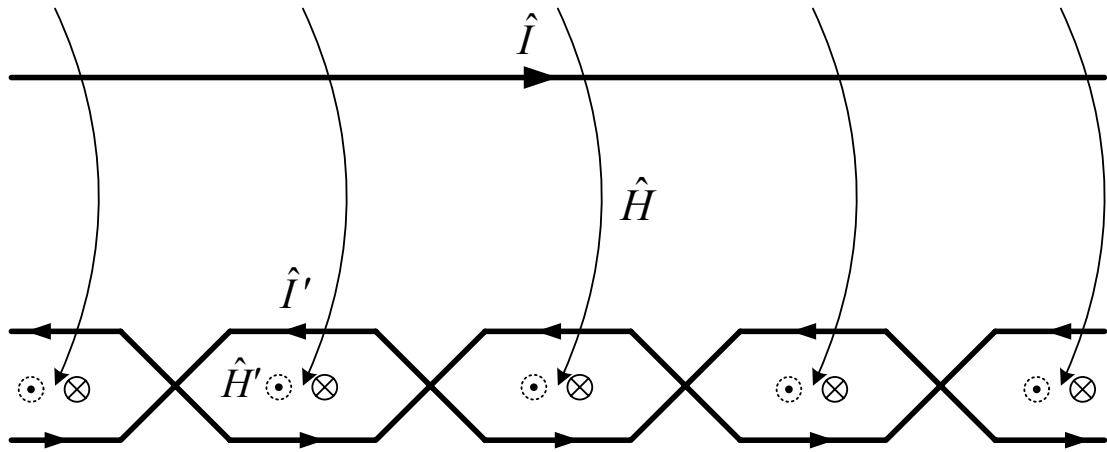


圖 2.6 UTP 受磁場 \hat{H} 耦合產生感應電流 \hat{I}'

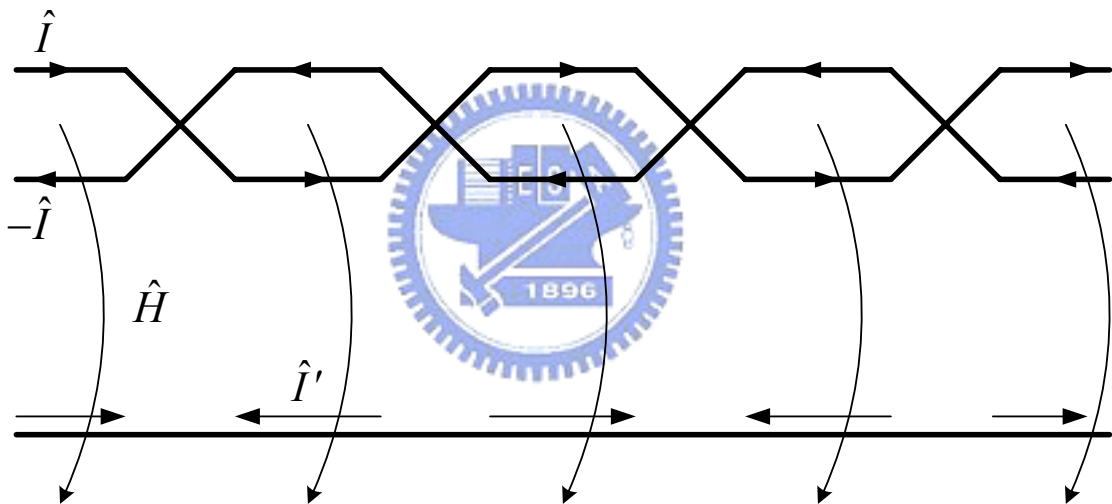


圖 2.7 UTP 產生耦合磁場 \hat{H} 干擾其他訊號線

2-6 共模扼流圈(*common mode choke*)

微安培(μA)共模電流可以產生與毫安培(mA)差模電流同等級的輻射電場，為了符合各種不同電磁法規的規範，必須有效的壓制共模電流以減少電磁干擾的產生。圖 2.8 中的共模扼流圈是現今最常被用

來抑制共模電流的元件，一對線纏繞在鐵磁性的材料上，利用纏繞的線圈和鐵磁性材料來對共模訊號產生高阻抗，對差模訊號則產生低阻抗，這目的是為了只降低共模電流而不影響差模訊號的傳遞。纏繞在鐵磁性材料上的線圈可以產生自電感 L ，並透過磁通量的耦合產生互電感 M ，圖 2.8(a) 的電流 \hat{I}_1 、 \hat{I}_2 可以拆解成圖 2.8(b) 的差模電流 \hat{I}_D ，和圖 2.8(c) 的共模電流 \hat{I}_C ，在各圖右側為其等效電路。假設兩同樣金屬線所繞的圈數完全相同，則兩線的自電感相等，第一條線的阻抗可以寫成

$$Z_1 = \frac{V_1}{I_1} = \frac{j\omega LI_1 + j\omega MI_2}{I_1} \quad (2.10)$$

$\hat{I}_1 = \hat{I}_D$ ， $\hat{I}_2 = -\hat{I}_D$ 代入式(2.10)得圖 2.8(b) 的奇模阻抗 $Z_{odd} = j\omega(L-M)$ ； $\hat{I}_1 = \hat{I}_2 = \hat{I}_C$ 代入得偶模阻抗 $Z_{even} = j\omega(L+M)$ ，如圖 2.8(c)。如果兩線圈的磁通量全通過中間磁性材料耦合到另一線圈， $L=M$ ，則

$Z_{DM} = Z_{odd} = 0$ 不會影響差模訊號，而偶模阻抗則會變大二倍，達到衰減共模電流的目的[1]，另一些文獻說明並驗證了共模扼流圈減低共模電流和抑制輻射的效果[3], [19], [20]。在圖 2.9 中顯示了兩種寄生電容(*parasitic capacitance*)，寄生電容 C_{11} 是跨在同一線的輸入和輸出端之間，高頻的共模訊號會從此電容直接到達輸出端，使共模扼流圈無法得到阻隔的效果。另一在兩線間的寄生電容 C_{12} 則是會使高頻

的差模訊號旁通(*bypass*)到另一線路上，使差模訊號產生失真的現象[1], [21]。

共模扼流圈的電感大小主要來自於中間的磁性物質，導磁係數 μ (*permeability*)越大的磁性材料越能將磁通量束縛在材料中心，越容易產生足夠大的自電感和同等於自電感值的互電感，不過由圖2.10中可以發現，鐵磁性材料會隨著磁場 H 的變大，也就是電流的增大而產生磁通量密度 B 飽和的現象，這種因材料內所有磁域(*ferromagnetic domain*)都呈現同樣磁矩方向的情形稱為磁滯(*hysteresis*)現象。B-H曲

線的比值即是導磁係數 $\mu = \frac{B}{H}$ ，圖中 $\mu_r = \frac{\mu}{\mu_0}$ 是相對導磁係數(*relative permeability*)， μ_0 是真空中導磁係數；在小電流下，B-H曲線較斜，則 μ_r 較大；在大電流下，斜率平緩， μ_r 較小， μ_r 隨著電流增加而變小，

所能產生的電感也隨之變小。而共模電流產生的磁通量在鐵磁性材料中是相加的，因此易發生飽和的情形，差模因方向相反，會互相抵消而不易產生飽和的現象[1]。在高頻下，訊號的波長會變得跟扼流圈的尺寸接近，因此製造上一點小小的誤差都會影響共模扼流圈該有的表現[7]。另外鐵磁性材料的 μ 會隨著頻率產生大幅的變化，如圖2.11中錳-鋅(*Mn-Zn*)的 μ_r 在頻率100kHz後就開始急劇的下降，而另一個材質鎳-鋅(*Ni-Zn*)卻在30MHz後開始增加[1]，這說明了較高導磁係數的材料在高頻不一定還是擁有同樣的優勢，因此在設計前就必須先選擇

適用於使用頻率的鐵磁性材料，但並非所有的頻率都可以找到擁有足夠 μ 值的材料，再加上高頻(GHz)介質的損耗變得更加嚴重，這些都限制了共模扼流圈的使用性和濾除共模電流的效果。

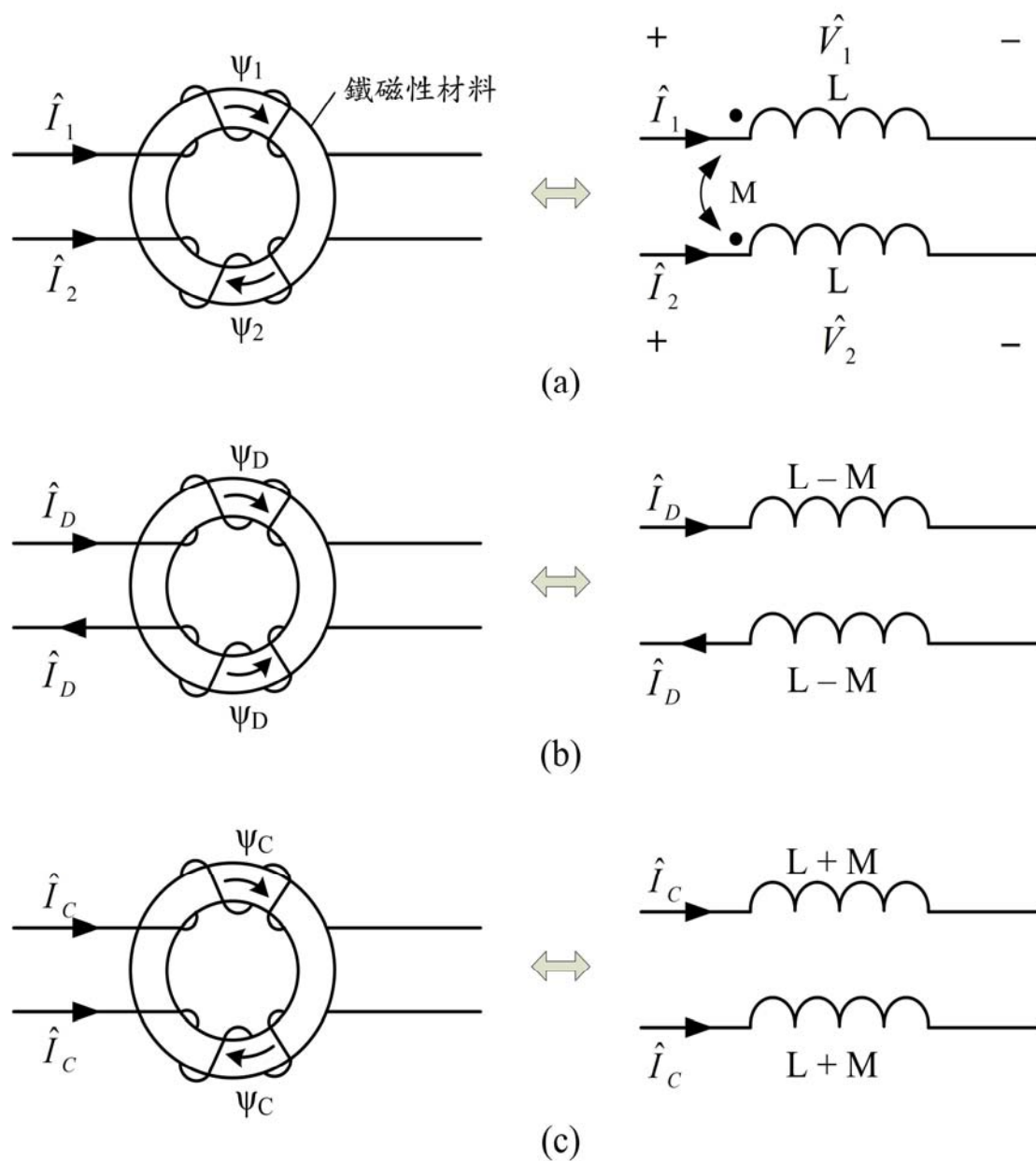


圖 2.8 共模扼流圈和等效電路 (a)二線上電流(b)差模電流(c)共模電流

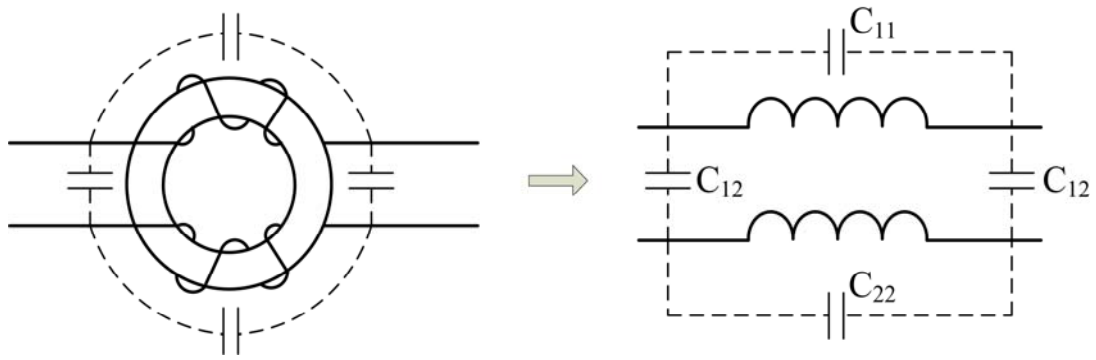


圖 2.9 共模扼流圈的雜散電容

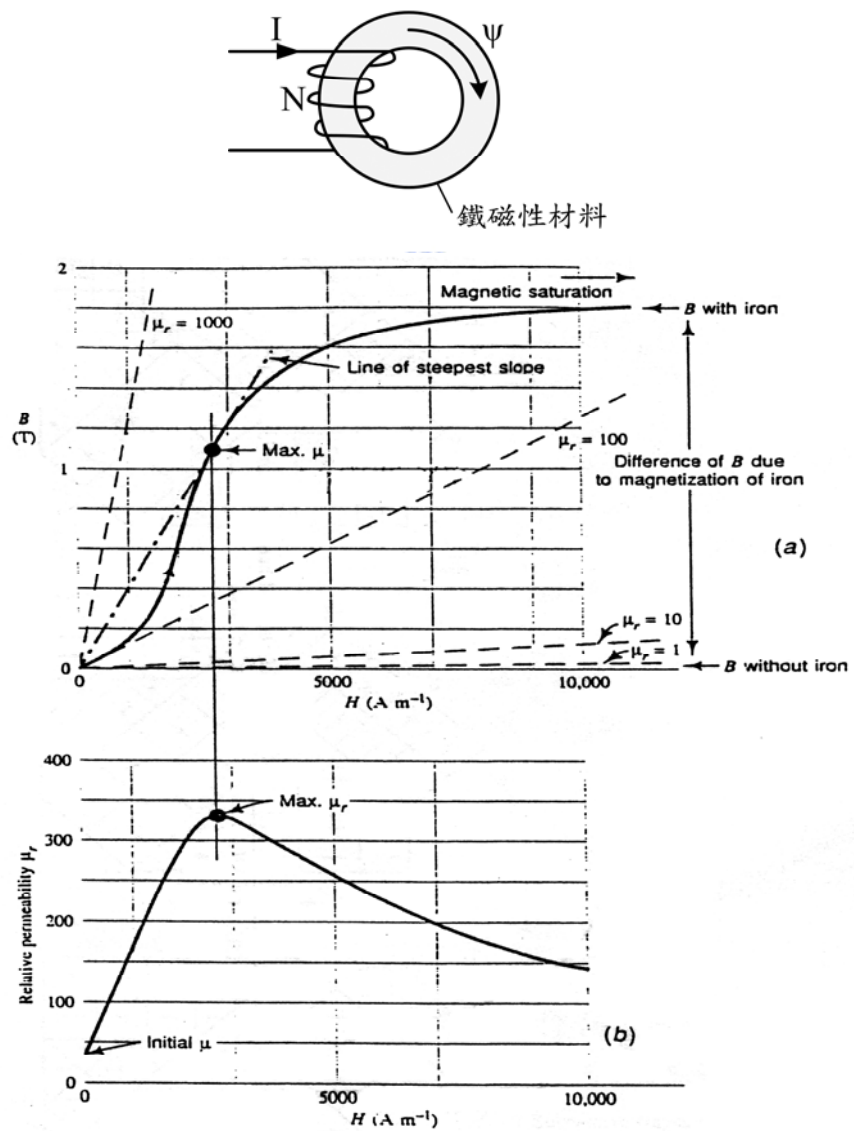


圖 2.10 鐵磁性材料磁場 H 與磁通量密度 B 成非線性的關係
 (a) 一般典型的初始磁化曲線 (b) 相對導磁係數 μ_r 和 H 的關係

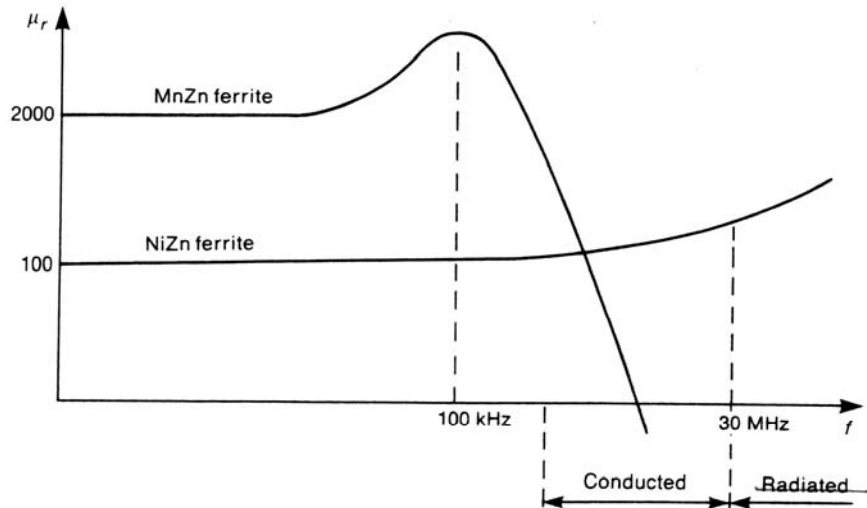


圖 2.11 MnZn 和 NiZn 相對導磁係數 μ_r 的頻率響應

2-7 LTCC 製程技術與應用

鐵磁性材料容易受制於頻率和線圈上過大電流的影響，當頻率升高，就要尋找新的材質來加以取代，這對操作頻率變化快速的今日而言，是一件令人頭痛的問題，因此改用不需隨頻率而改變材質的製程技術為第一的要件，而 LTCC 就是符合這種條件的技術之一。

LTCC 是 80 年代中期出現的一種新型的多層板技術，是高溫共燒陶瓷 (HTCC) 技術與厚膜技術 (*thick-film technology*) 結合的產物 [22]，也是近幾年射頻 (*Radio Frequency, RF*) 領域的關鍵技術之一，尤其以無線通訊的模組 (*modules*) 設計為主。LTCC 基板的介質材料主要由玻璃粉體和陶瓷粉體組成，利用玻璃作為低溫燒結的促進劑，使其可在相對低溫下 ($\sim 850^\circ\text{C}$) 進行燒結 [23]，節省製程所耗費的成本，且可以使用導電率較高的金、銀、銅等熔點約在 1000°C 的金屬導體，比起 HTCC

所使用的鎢(*W*)、鉬(*Mo*)等導電率較差的金屬可以減少訊號傳遞時的損耗且價格又較為便宜。添加玻璃的另一目的在於調整陶瓷材料的熱膨脹係數使與搭載的導體材料之熱膨脹係數相近，以消弭熱應力的產生[24]。氧化鋁(Al_2O_3)是最常見的陶瓷材料，介電常數 ϵ_r (*relative permittivity/dielectric constant*)約為9，在添加玻璃後，介電常數約可降到7，DuPont 951系列是此最著名的產品[23]，依不同的陶瓷材料和添加物，現今LTCC的介電常數約在4~8之間。由於介電常數的降低，因此可以減少HTCC高介電常數所產生的訊號延遲現象[22]，但同頻率線路所需幾倍於波長的長度反而需要加以變長。表2.1[25]列出了幾種不同的LTCC產品，從表中可以發現LTCC除了有較低的介電常數之外，還擁有低的正切損耗(*loss tangent*)，這可減少訊號在介質中的衰減，增進訊號的完整度。

厚膜技術是陶瓷構裝中線路與電阻、電容等被動元件製作的重要技術，不同於薄膜技術是利用熱蒸鍍(*thermal evaporation*)、濺鍍(*sputtering*)、化學氣相沈積(*Chemical Vapor Deposition, CVD*)等薄膜鍍著技術，厚膜主要是利用圖2.12的網印與燒結(*firing/sintering*)的技術[26]，以往厚膜技術所能製作的線條解析度遠遠不如薄膜技術，但隨著新技術與相關材料的研究開發，現今厚膜產生了三種主要的技術：
(1)高網孔網版；(2)光刻技術；(3)微機控制的直接描繪技術。而高網

孔網版可印刷線寬 $25\sim 100\mu\text{m}$ ，間距為 $100\mu\text{m}$ 的線條；光刻技術可做到線條和間距 $38\mu\text{m}/38\mu\text{m}$ ；微機控制技術可達線條寬度 $50\mu\text{m}$ ，間距最小 $12.7\mu\text{m}$ 的範圍，這些高解析度的技術，已令厚膜技術達到了薄膜線條解析度的水準[22]。

LTCC是一種可實現多層結構的技術，圖2.13[21]簡單說明了如何從生胚片開始到完成整個多層結構，生胚片需施予沖片(*blanking*)、打孔(*punching*)、導孔填充(*via filling*)、厚膜金屬化、疊壓(*lamination*)等製程後再進行燒結，並經過電鍍、引腳焊接(*lead attach*)與測試後，才算完成整個多層板結構[24]。而在共燒的過程中，XYZ方向均會有不同的收縮量，如表2.1，因此在設計前就需先對電路元件做預先調整(*pre-scaling*)的動作，並針對不同的產品，做不同的調整。LTCC不僅可將許多的嵌入式(*embedded*)被動元件，如電感、電容、電阻和濾波器等通通放在一個多層結構中，如圖2.14[27]，也可製作前端(*front end*)的發射接收模組，當然也可以製作單一功能的元件(*component*)，像濾波器、VCO或balun等[28]。由於LTCC的介電常數比一般印刷電路板要來的高，且是採用嵌入式的多層設計，因此可以減少線路所需的長度和增加電路的密度，大幅度的減少電路基板的面積，進而縮小元件的尺寸，但不幸的是，小尺寸加上嵌入式被動元件複雜度的增加，使得各元件間的寄生效應變得更為複雜且嚴重，而這擾人的問題

也經常的被提出來討論[29], [30]。

LTCC擁有著高可靠度、高佈線密度和高散熱性等優點，因此能在無線通訊、光電產業、汽車與國防工業等被廣泛的使用，而本論文亦利用此種優良的技術，設計一多層板結構的共模濾波器，以期能取代傳統的共模扼流圈來達到濾除共模電流的效果。

表2.1 LTCC的材料特性

PROPERTY	DUPONT 951	FERRO A6-M	FERRO A6-S	HEREAUS CT2000	HERATAPE CT700*
Color	Blue	White	White	White	Blue
Available Fired Thickness (Mils)	1.7, 3.7, 5.2, 8.2	3.7, 7.4	3.7, 7.4	1.7 & 3.4	3.6, 5.7, 7.9
Dielectric Constant (K or ϵ_r)	7.28	5.9	5.96	9.1	7.9
Loss Tangent	<.60%	.12%	.2%	<.26%	<.2%
Shrinkage (Approximate)					
X,Y	12.7%±. 2%	14.8%±. 2%	14.5%±. 2%	11.5%±. 2%	15%±. 2%
Z	15%±. 5%	25%±. 5%	35%±. 5%	14%±. 5%	25%±. 5%
Metallizations	Au/Ag - Ag - Au & Cu	Au	Au/Ag - Ag - Au & Cu	Ag	Au/Ag - Ag - Au

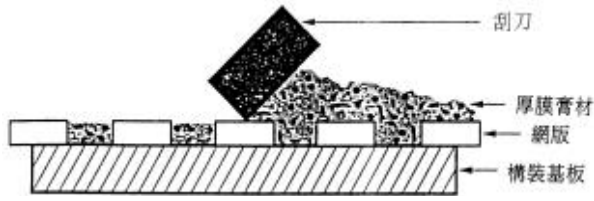


圖2.12 厚膜技術之網印技術

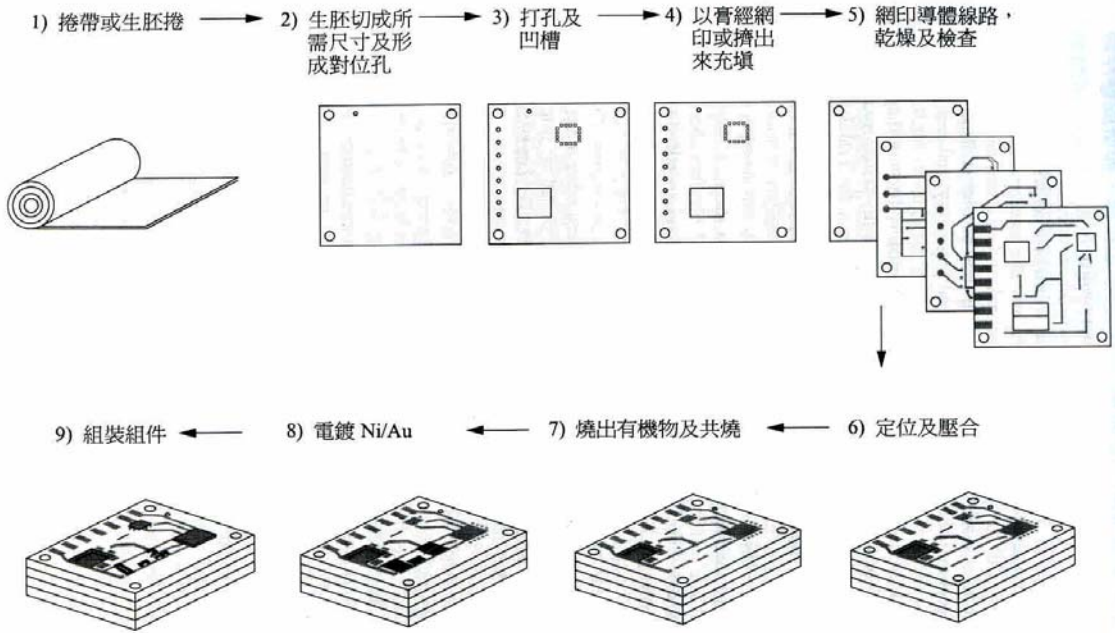


圖2.13 LTCC的製作流程

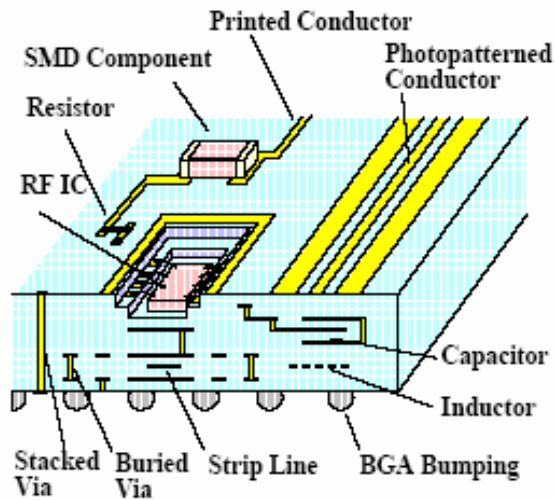


圖 2.14 LTCC 多層結構圖

第三章

設計規格與模擬結果

3-1 設計背景與目的

USB 和 IEEE 1394 是將個人電腦、數位相機，mp3 隨身碟等不同的電腦週邊設備進行數位連接的通道，早期 IEEE 1394 擁有 400Mb/s 的高傳輸速率，遠遠超過 USB 低速(*low-speed*) 1.5Mb/s 和全速(*full-speed*) 12Mb/s 的傳輸速率[31]，因此在市場上的定位一直不同，但自從 1999 年底 USB 2.0 問市之後，以高速(*high-speed*) 480Mb/s 的傳輸速率超越了 IEEE 1394[32]，成功的打入了高速傳輸的市場，再加上許多晶片組廠商從 Intel Pentium® 4 開始將 USB 2.0 的規格納入其中，使整個電腦周邊資料傳輸的市場幾乎全變成 USB 的天下，雖然 IEEE 有新的傳輸速率 1Gb/s 的 IEEE 1394b 規格，但由於其晶片成本較高和行銷方式的不同，並無法受到晶片廠商的青睞而逐漸沒落[33]。因此本論文即針對現今最常見的 USB 2.0 規格做共模濾波器的設計，而有關 USB 規格內容的詳盡說明可參考[31], [32]。

在以往 USB 1.x 較低速的傳輸速率下，在設計上並不需要使用到共模扼流圈這類的元件來濾除共模雜訊，只需要加一低通濾波器(*low pass filter*)將高頻的訊號通通濾掉即可，而利用電容將訊號旁通到接地面即是最簡單又經濟實惠的方法[31]，通常廠商會將此電容和防護

靜電放電(*Electrostatic Discharge, ESD*)的裝置一起放在同一元件之中[34]。但到了 USB 2.0 的高速傳輸速率下，低通濾波器會嚴重影響差模訊號的品質而不再適合使用[35]，因此就需要共模扼流圈來維持差模訊號的完整和濾除易造成干擾的共模訊號，其裝置如圖 3.1[36]，而防護 ESD 的元件就裝在共模扼流圈和連接端的中間。

之前討論過共模扼流圈所存在的一些缺點限制了它的高頻的表現，加上環形構造很難再加以縮小，因此一些文獻[5], [6]提出了新的共模濾波器的結構，不同於扼流圈是利用高阻抗阻隔共模電流，是利用鎳-鋅或錳-鋅等鐵氧磁鐵(*ferrite*)在高頻有高損耗的特性，將共模訊號加以衰減或吸收，此種特性的材質是常被用來製作成吸收電磁波的材料，而為了減低差模訊號的損失，便將兩訊號線的周圍換上另一種為聚亞醯膜(*polyimide*)的材質。此整體的構想相當的別出心裁，不過其結果顯示差模訊號的插入損耗依舊不小，這是因為其利用聚亞醯膜來增加差模訊號的耦合電容使其能遠大於在鐵氧磁鐵中的損耗阻抗，這使得差模阻抗不易做調整而難以達到阻抗匹配，所以差模訊號的反射損耗也會很大，而且其整體的體積仍然過大，並不適用於追求低損耗且小型化的今日，因此本論文利用圖 3.2 的繞線架構—螺旋電感(*spiral inductor*)[4]，並使用技術成熟的 LTCC 作為設計的基材，沒有了之前鐵磁性材料所會遭遇到的問題，又能有效的縮小元件的尺

寸，更適用於小型化電路，針對現在被廣為使用的 USB 2.0 和依據 EIA 1206 的平面尺寸規格 $3.2\text{mm} \times 1.6\text{mm}$ 做共模濾波器的設計。此濾波器設計的目的要能達到抑制足夠的共模訊號，而對差模訊號的使用頻帶要能減低插入損耗和反射損耗。本結構差模訊號的插入損耗主要來自於介質的正切損耗、導體的電阻性損耗、阻抗不匹配的反射損耗和一部份的輻射消耗，由於 LTCC 本身即有很小的正切損耗和可使用低電阻率的金屬，因此前兩項對差模訊號的影響不甚太大，而輻射效應也只有在某些頻率才會有顯著的影響，因此阻抗的不匹配是造成差模訊號能量損失的主要原因，所以差模阻抗必須遵照 USB 的規格要求設計在 90Ω [32]。由於本共模濾波器是多層結構的設計，因此需要 3-D 的全波模擬軟體，而 Ansoft HFSS 剛好是全 3-D 的繪圖方式且是利用有限元素的數值方法對三度空間的結構作電氣特性的模擬，所以相當適合本設計的需求，而本論文即利用 HFSS 對所設計的結構進行全波的模擬與評估，最後再將本共模濾波器複雜的結構等效為 RLC 電路，以方便特性的分析。

差模和共模訊號跟傳統雙埠訊號的量測方式不甚相同，因此其散射參數(*S-parameters*)和傳統的散射參數也略有不同，稱為混合模態(*mixed-mode*)的散射參數，HFSS 在 9.0 版中加入了計算此散射參數的方法，並透過 port 上的一些設定即可得到我們所要的參數[37]，但無

此功能的軟體或等效電路就需另外多加一平衡轉非平衡元件
(balanced to unbalanced, balun) 在待測物 (*design under test, DUT*) 的兩
 端，才能將傳統的散射參數轉換成混合模態散射參數，因模擬上可以
 設計出完全理想的 balun，所以結果並不會受到 balun 誤差的影響，
 並能得到相等於數學轉換出的結果。

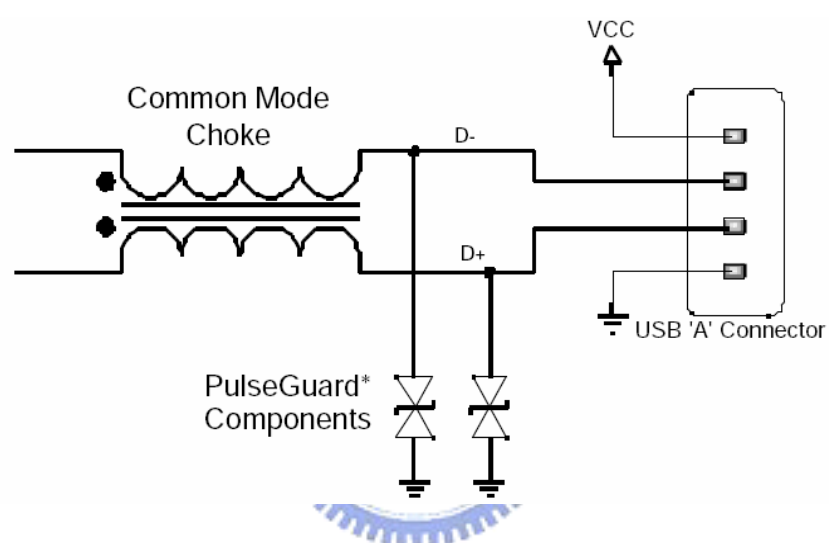


圖 3.1 USB 2.0 共模扼流圈及 ESD 防護元件裝置圖

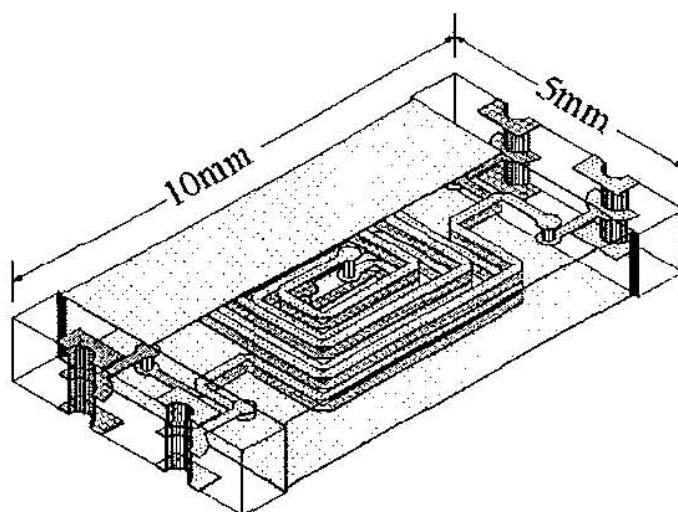


圖 3.2 螺旋電感架構之共模濾波器

3-2 混合模態散射參數(*mixed-mode S-parameters*)

傳統的單端散射參數相當適合用來描述高頻元件的特性，但對操作在差模的平衡式元件來說，頂多只能將其視為多埠元件來做分析，並不足以說明元件實際運作時的特性。為了能具體的分析平衡式元件的所有特性，定義了另一種新的參數—混合模態散射參數[38]，此參數是利用兩線上的單端訊號與差模及共模訊號之間電壓電流的關係，再加上入射波(*incident wave*)和反射波(*reflected wave*)與電壓、電流及特性阻抗的關係式，將傳統的散射參數改變成擁有差模和共模特性的散射參數。雙埠混合模態散射參數的一般形式可寫成如下的式子

$$\begin{aligned}
 b_{dm1} &= S_{dd11}a_{dm1} + S_{dd12}a_{dm2} + S_{dc11}a_{cm1} + S_{dc12}a_{cm2} \\
 b_{dm2} &= S_{dd21}a_{dm1} + S_{dd22}a_{dm2} + S_{dc21}a_{cm1} + S_{dc22}a_{cm2} \\
 b_{cm1} &= S_{cd11}a_{dm1} + S_{cd12}a_{dm2} + S_{cc11}a_{cm1} + S_{cc12}a_{cm2} \\
 b_{cm2} &= S_{cd21}a_{dm1} + S_{cd22}a_{dm2} + S_{cc21}a_{cm1} + S_{cc22}a_{cm2}
 \end{aligned} \tag{3.1}$$

a_{dmn} 和 a_{cmn} 是在第 n 埠正規化的差模及共模的入射波， b_{dmn} 和 b_{cmn} 是在第 n 埠正規化的差模及共模的反射波，將(3.1)式進一步化成矩陣的形式便可清楚地區出差模、共模和模態轉換的散射參數

$$\begin{bmatrix} b_{dm1} \\ b_{dm2} \\ b_{cm1} \\ b_{cm2} \end{bmatrix} = \begin{bmatrix} S_{dd} & S_{dc} \\ S_{cd} & S_{cc} \end{bmatrix} \begin{bmatrix} a_{dm1} \\ a_{dm2} \\ a_{cm1} \\ a_{cm2} \end{bmatrix} \tag{3.2}$$

傳統四埠散射參數和雙埠混合模態散射參數的關係在 $Z_{diff}=2Z_0$ 和

$Z_{common}=1/2Z_0$ ，也就是 $Z_{odd}=Z_{even}=Z_0$ 兩線沒有耦合的條件下可以使用

簡化過後的矩陣M而形成如下關係式

$$M = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & -1 & 0 & 0 \\ 0 & 0 & 1 & -1 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix} \Rightarrow S_{mixed} = MS_{4port}M^{-1} \quad (3.3)$$

利用此關係式即可以將量測的四埠散射參數 S_{4port} 透過數學轉換成雙

埠混合模態散射參數，但有耦合關係的訊號線其M矩陣就不再是如此

簡易。有了混合模態散射參數，不僅可以將設計的共模濾波器在純粹

差模及共模工作時的插入與反射損耗，還有模態之間的轉換，即差模

轉共模和共模轉差模的現象完全地顯示出來。

Balun 是另一種連接傳統單端散射參數及混合模態散射參數的方

法，利用圖 3.3 的電路可將四埠的單端散射參數轉換成雙埠的混合模

態散射參數，理想中央抽頭(*center-tapped*)變壓器或 balun 是用來執行

差模的轉換並提供轉換共模的機制，此也可稱為魔術-T(*magic-T*)，因

為繞線特性的使然，共模訊號的轉換只會發生在 balun 的中央，因此

需要從中間向外連接到另一個 balun，以便完成共模訊號的連接埠

[39]。

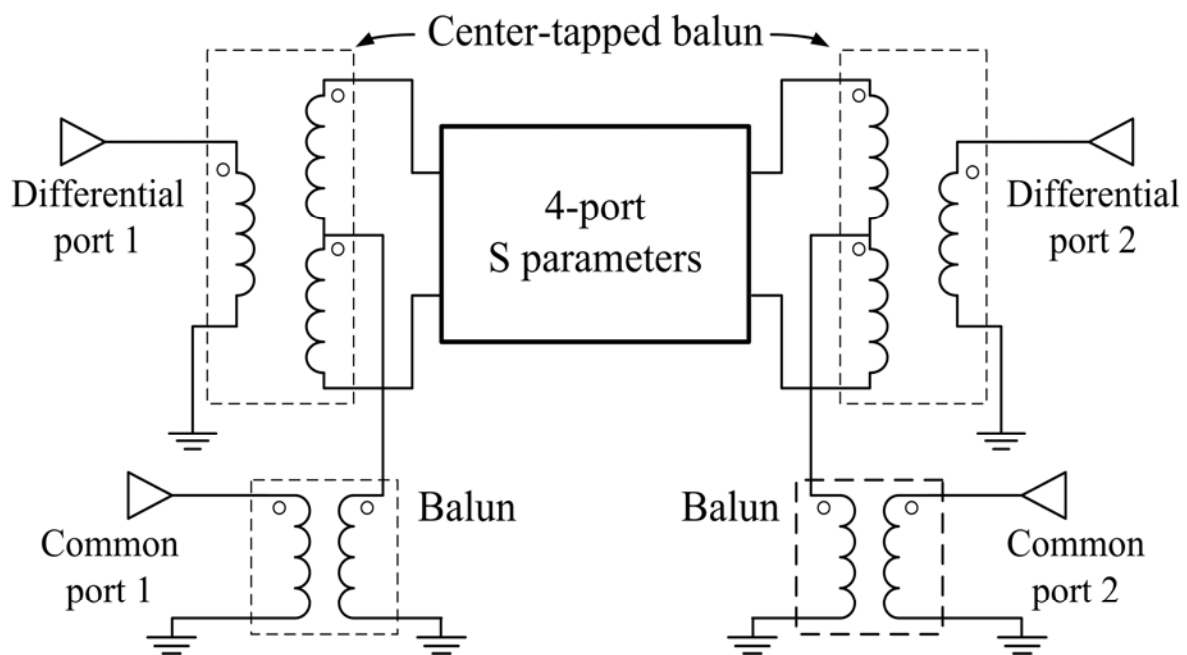


圖 3.3 混合模態散射參數轉換電路

3-3 共模濾波器之設計與模擬結果

LTCC 製程技術擁有低的介質損耗和使用高導電率的佈線金屬，再加上堆疊容易，所以能做出低損耗的小型元件，因此在設計上選用相對導磁係數 $\mu_r=1$ 、介電常數 $\epsilon_r=4.8$ 和介質正切損耗 *loss tangent* =0.0016 的 LTCC 材料作為共模濾波器的基材，並使用銀(*silver*)當作訊號線的金屬導體[7]。本設計是依據共模扼流圈的基本概念而來，利用自電感和其耦合效應，對差模訊號形成低阻抗以減少訊號的損失，對共模訊號產生高阻抗以衰減其訊號的大小，但由於 LTCC 不似鐵磁性材料能有極大的 μ 值，因此需要利用螺旋電感的繞線方式來產生足夠的電感和耦合線路。先將螺旋電感區分為上下兩不同層，上層

當作正端訊號線，下層當作負端訊號線，圖 3.4 為基本的架構圖， W 是金屬線的寬度， S 是兩金屬線的間距， D 是正端訊號線和負端訊號線間的相差高度， H 則是不同差模傳輸對之間正負端訊號線相隔的垂直距離，為了設計上的方便，讓 $D=H$ ，在此要注意的是 D 與 H 均不包含金屬線的厚度。單用一層的繞線方式在設計規格的面積 $3.2\text{mm} \times 1.6\text{mm}$ 中並無法產生足夠的電感，不過利用堆疊的方式來組成嵌入式元件是 LTCC 的優勢，因此只需將差模傳輸對層層堆疊，再用導孔將同一訊號的線路連接在一起，即可產生足夠的電感值。

在進行量測時，都會另外製作測試板(*test board*)以方便元件與網路分析儀(*network analyzers*)、頻譜分析儀等量測儀器做連接測量的動作，並經 TRL(*Through, Reflect and Line*)的校正方法將量測平面移到元件真正的參考平面，其示意圖如圖 3.5，LTCC 共模濾波器在元件表面加上側面電極是為了在實際使用上能與其他電路進行連結。在使用 HFSS 進行模擬時，將設計好的測試板加入成為模擬空間的一部分，並採用 Wave Port 的激發方式，利用軟體中 de-embedded 的功能將測試板的長度和誤差加以去除，圖 3.6 是整個模擬空間的架構圖，而所使用的測試板之厚度為 20mil (0.508mm)，介電常數 $\epsilon_r=3.38$ ，金屬線厚度 0.02mm，由於混合模態散射參數是屬於四埠的量測方式，在實際的測試板上還需要考慮轉接頭的大小，在此只用四條平行線是

為了配合 HFSS 中 de-embedded 的限制[40]。

本共模濾波器是針對 USB 2.0 高速 480Mb/s 的傳輸速率所做的設計，希望能在訊號時脈頻率 480MHz 下達到足夠的共模雜訊的衰減。之前討論過，差模訊號的損失主要來自於反射損耗，因此設計差模阻抗來達到阻抗匹配是最先要完成的工作，為了使阻抗接近 USB 的差模阻抗 90Ω，利用 HFSS 估計 LTCC 基材內兩平行線所需的線寬、金屬厚度和相差的高度，在此只需解 port，不需耗時解整體內部。另外螺旋電感是一種行之有年的技術，各種相關的資料也不少，從螺旋電感的 S_{11} 和 S_{21} 參數資料可知，因其自身電感和寄生電容的並聯共振使得訊號會被反射而讓 S_{21} 在共振頻率點上產生一個很深的凹痕 (notch) [41]，而本論文設計螺旋電感所需的圈數、線距和層數的目標即是要將此凹痕移到所需的頻率上，以期能大大地減低共模訊號的大小。而螺旋繞線也是 IC 上常用來製作電感的方法之一，因此利用 IC 上螺旋電感的一些設計準則可有助於設計的方向，其中較為重要的即為中間線圈的部份，相對的線圈上由於電流流動的方向相反，會產生反向的耦合磁場而減低了原本該有的磁通量，影響了電感值的大小，因此中間兩線的距離最好有五倍以上線寬(5W)的間距[42]。另外在文獻[43]中說明了接地面的遠近對螺旋電感的等效電感值有著顯著的影響，因為接地面反向的感應電流會對螺旋線圈產生負的耦合效應，

這會使得等效電感值變小，因此本文並不使用接地面來做共模濾波器的電磁屏蔽(*shielding*)或降低對外的電磁干擾。

經過反覆的計算差模阻抗和設計螺旋電感的參數，得到了結構的參數，其圈數和基本繞線構造如圖 3.4，線寬和線距皆為 $75\mu\text{m}$ ($W=S=75\mu\text{m}$)，層與層的距離為 $140\mu\text{m}$ ($D=H=140\mu\text{m}$)，金屬厚度 $12\mu\text{m}$ [7]，中間較窄兩線邊緣的間距為 $575\mu\text{m}$ ，符合大於五倍線寬的要求，但再多繞一圈即會破壞此規則而使電感效應變差，因此需要四層螺旋繞線來達到足夠的電感值，圖 3.7 秀出了整體的結構，M1~M9 代表了訊號線所在的金屬層，為了讓結構對稱，必須使兩訊號線盡量的等長，M9 上的訊號線即是為了補償因分開兩連接埠所需的長度，其中 M1 和 M2 可算一組，M3 和 M4 可算另一組，以此類推總共可分為四組差模傳輸對，而第二、三組的繞線都較第一、四組來的長，另外介質層有中間八層加上頂部及底部各一層總共十層，元件整個厚度為 $9 \times 12\mu\text{m} + 10 \times 140\mu\text{m} = 1.508\text{mm}$ 。圖 3.8 是在 LTCC 的外層加上金屬面，並用導孔和測試板的接地面連接，此是用來與沒有加接地面的做對照並印證之前所說的理論，兩種設計的模擬結果在圖 3.9 和圖 3.10， S_{dd21} 和 S_{dd11} 曲線分別表示差模訊號的插入損耗和反射損耗，或稱為穿透係數(*transmission coefficient*)和反射係數(*reflection coefficient*)， S_{cc21} 則為共模訊號的插入損耗，即為衰減量。圖 3.9 是沒

有加接地面的模擬結果，從中可以看到差模訊號一直維持著很小的插入損耗，在操作頻率 0.48GHz 的 S_{dd21} 僅有 -0.38dB，而且 $S_{dd21} > -1\text{dB}$ 可持續到頻率 1.68GHz，這表示訊號在很大的頻寬範圍內都不會因共模濾波器而影響了訊號的品質； S_{dd11} 則代表了差模阻抗匹配的程度，在頻率 0.48GHz 的 $S_{dd11} = -21.42\text{dB}$ 有著相當不錯的阻抗匹配， S_{dd11} 在頻率 0.9GHz 之前皆低於 -20dB 並可維持小於 -10dB 到頻率 1.93GHz；共模訊號衰減量的圖形就如同螺旋電感 S_{21} 參數圖一樣，曲線凹陷最深的頻率 0.49GHz 即為此結構的共模共振頻率，相當接近設計的頻率目標，並且擁有 49.24dB 非常大的共模衰減量，另外在頻率 0.14GHz~1.53GHz 之間的共模衰減量都能大於 10dB，而在頻率 0.31GHz~0.79GHz 範圍內更能超過 20dB，這對不同頻率的共模雜訊皆有顯著的濾除效果。但加了接地面後，許多對地的寄生電容因此而生，電感也隨之變小，因此濾除共模訊號的效果會大打折扣，圖 3.10 說明了此現象，其共模的衰減量大多在 12dB 以下，在 0.48GHz 的操作頻率下也只有約 16 dB 的衰減量，這表示接地面完全的影響了螺旋電感該有的表現，不過可以發現的是差模訊號並沒有因接地面的存在與否而有太大的改變，這也驗證了第二章所說差模訊號是相對於兩線而不易受接地面或其他參考面變動的影響的基本概念。在之前的理論基礎中也有提到電路的對稱性會影響共模電流的產生及差模訊號的

品質，而檢視對稱性方法即是看元件模態的轉換，圖 3.11 秀出了本共模濾波器差模轉共模 S_{cd21} 和共模轉差模 S_{dc21} 的模態轉換參數，兩參數從低頻到 1.75GHz 都能保持在 -20dB 以下，顯示了結構擁有相當的對稱性，不易產生額外的雜訊干擾。為了跟傳統共模扼流圈作比較，搜尋了市面上同樣針對 USB 所做的產品，將其結構尺寸和共模訊號的衰減量放在圖 3.12 [44]，從中可以看出產品共模訊號的衰減量無法如本設計來的大，差模訊號也沒辦法一直維持很低的插入損耗，元件整體的尺寸也較大於螺旋電感式的共模濾波器，因此本設計是相當適合用來取代傳統的共模扼流圈。不過，從圖 3.9 和圖 3.11 中可以看到在頻率 1.1GHz 附近的參數有突然改變的情形發生，雖然 S_{dd21} 沒有很顯著變化很多，但訊號損耗量還是增加了，而由能量守恆的觀點可以推敲出對外的輻射和對接地面的耦合效應是使能量突然消失的主要原因。

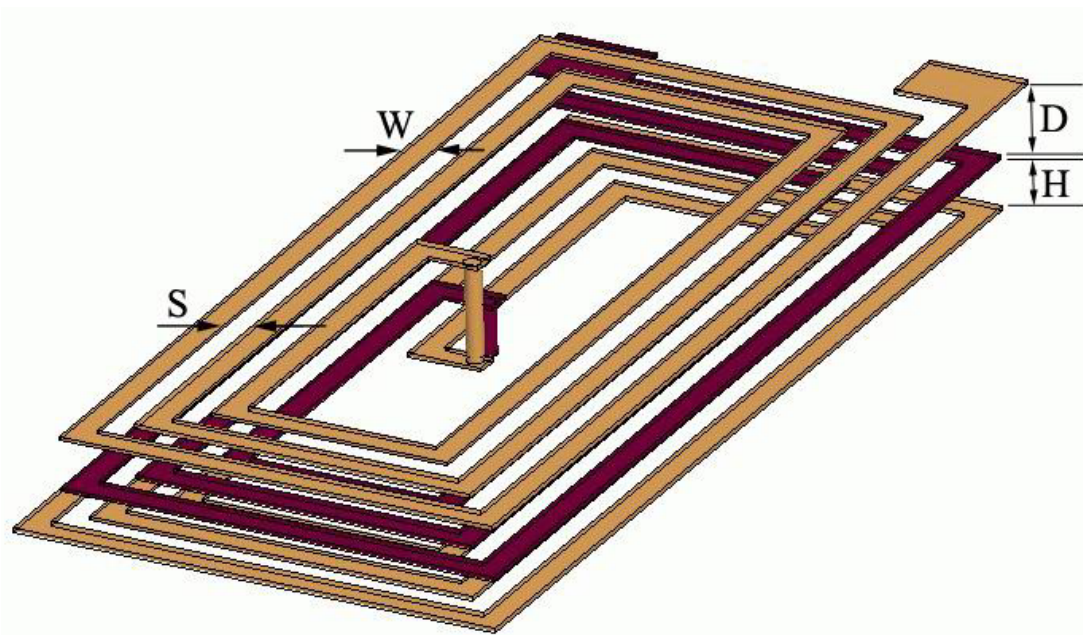


圖 3.4 3-D 共模濾波器訊號線的基本繞線架構圖，淺色代表正端訊號線，深色代表負端訊號線

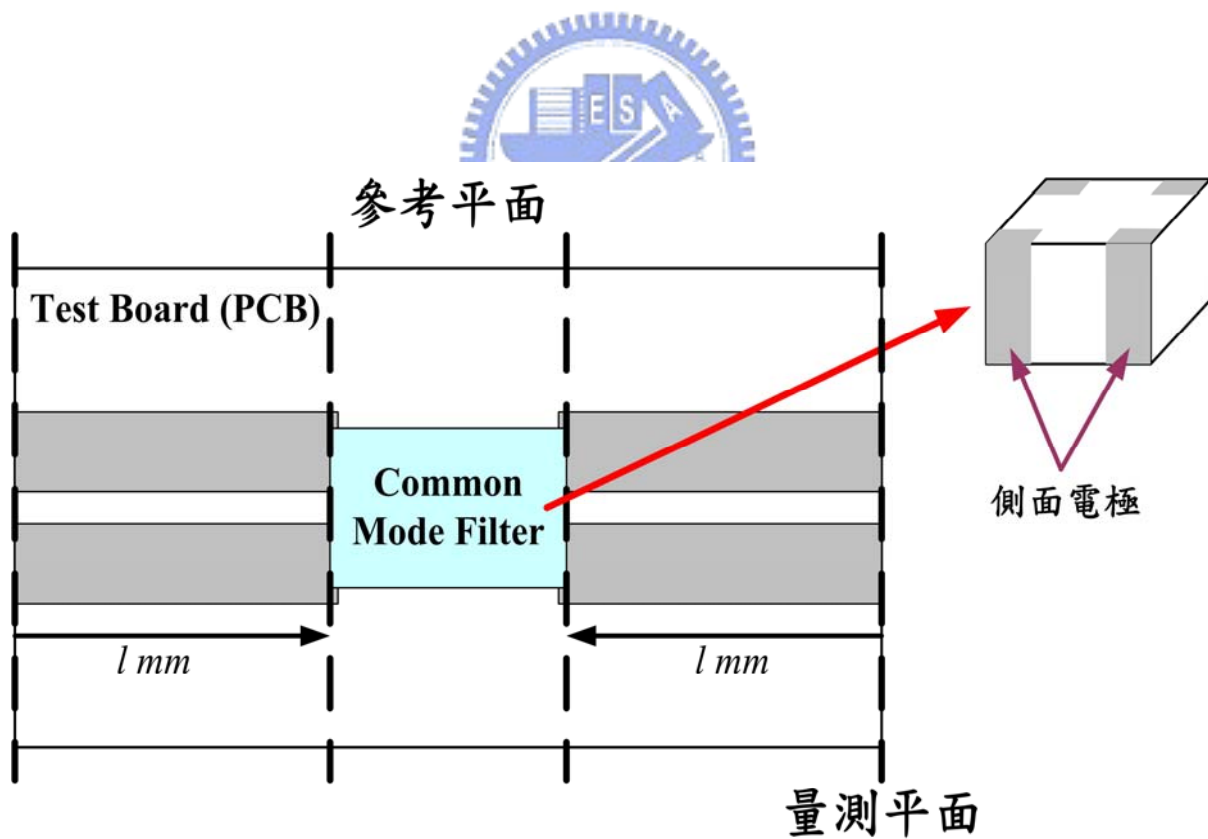


圖 3.5 應用 TRL 方法量測留有側面電極的共模濾波器元件

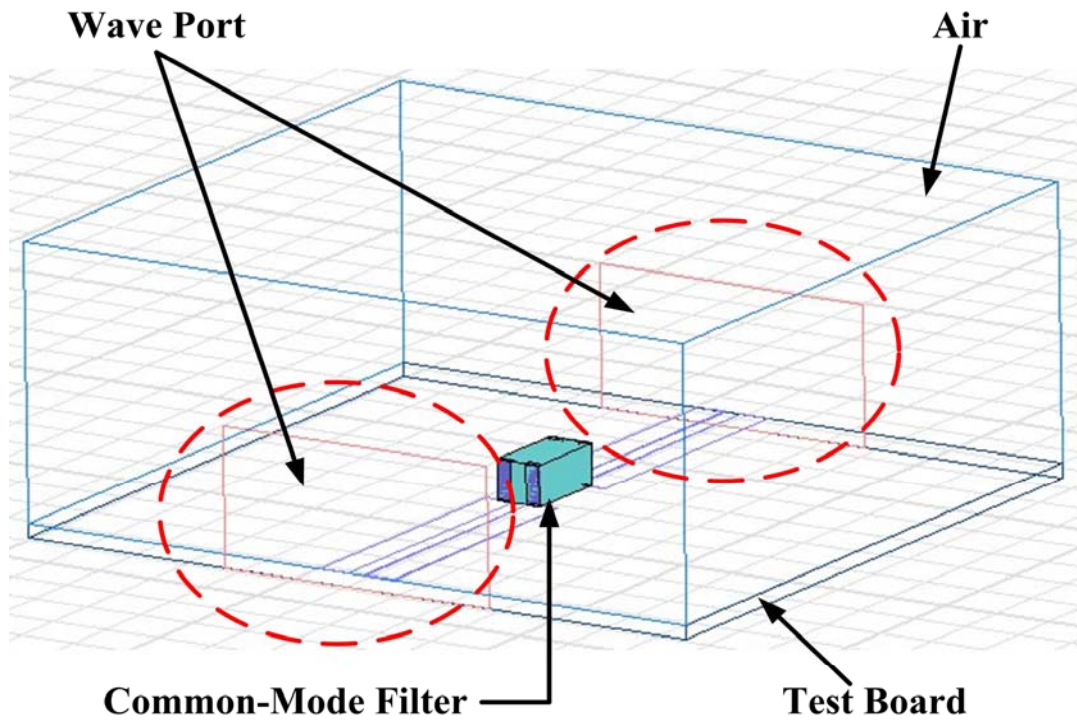


圖 3.6 使用 HFSS Wave Port 模擬整體架構圖

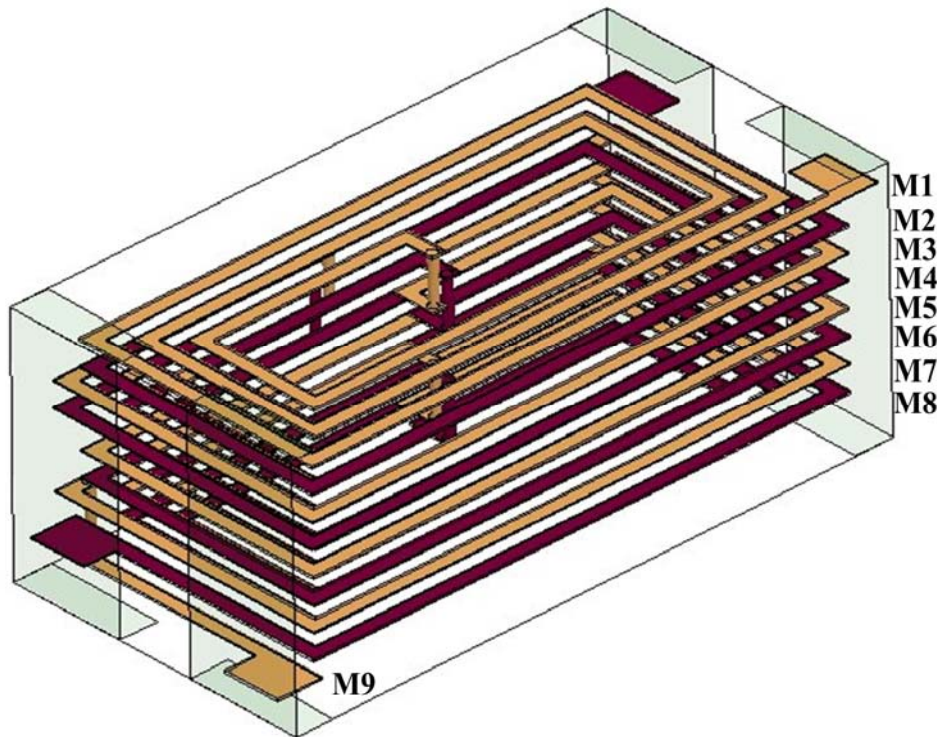


圖 3.7 四組差模傳輸對共模濾波器的整體結構，M9 是為了補償 M2 多出來的長度

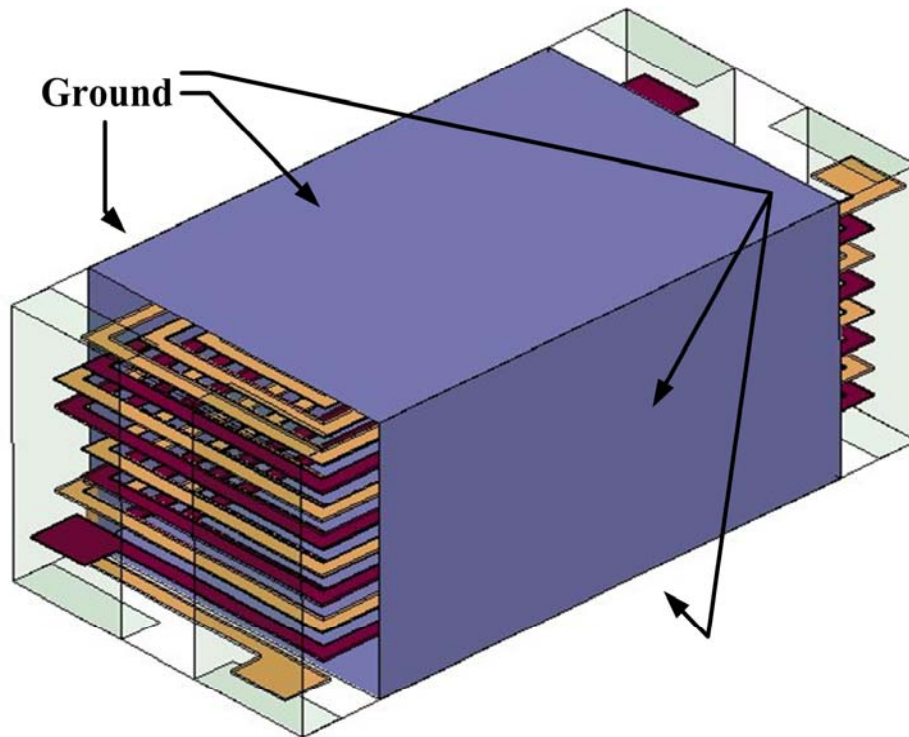


圖 3.8 共模濾波器在周圍加上接地面，和測試板的地相連接

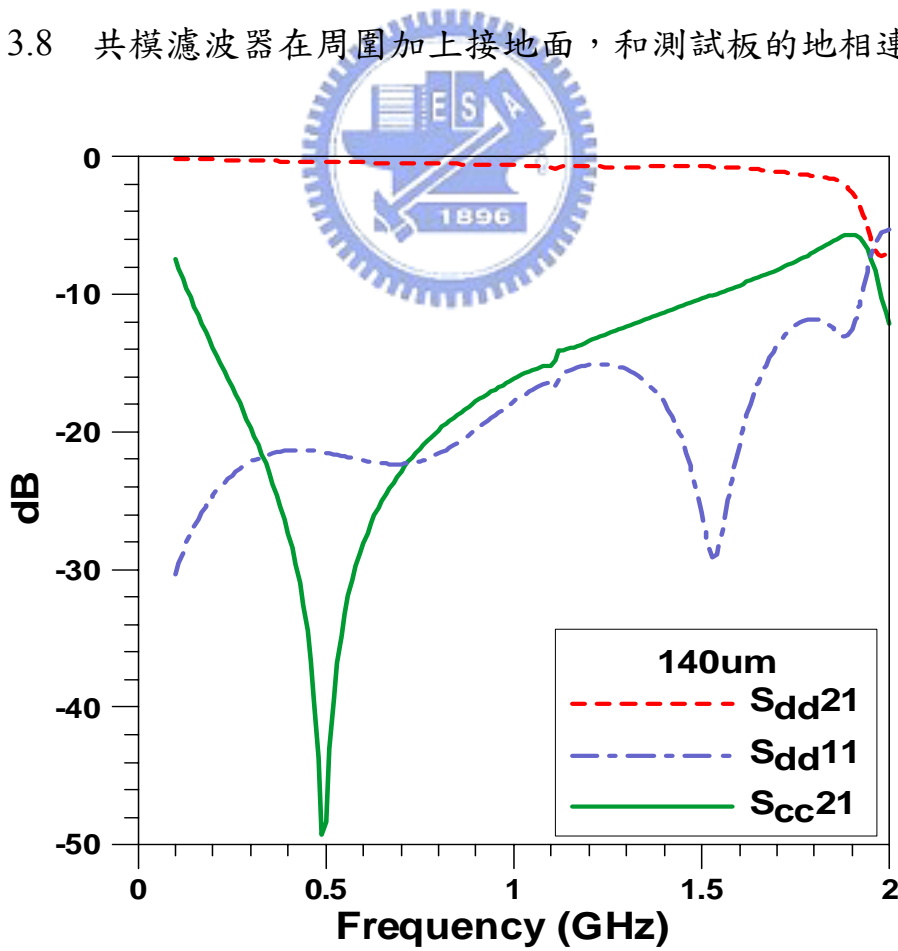


圖 3.9 $D=H=140\mu\text{m}$ 之多層共模濾波器模擬結果

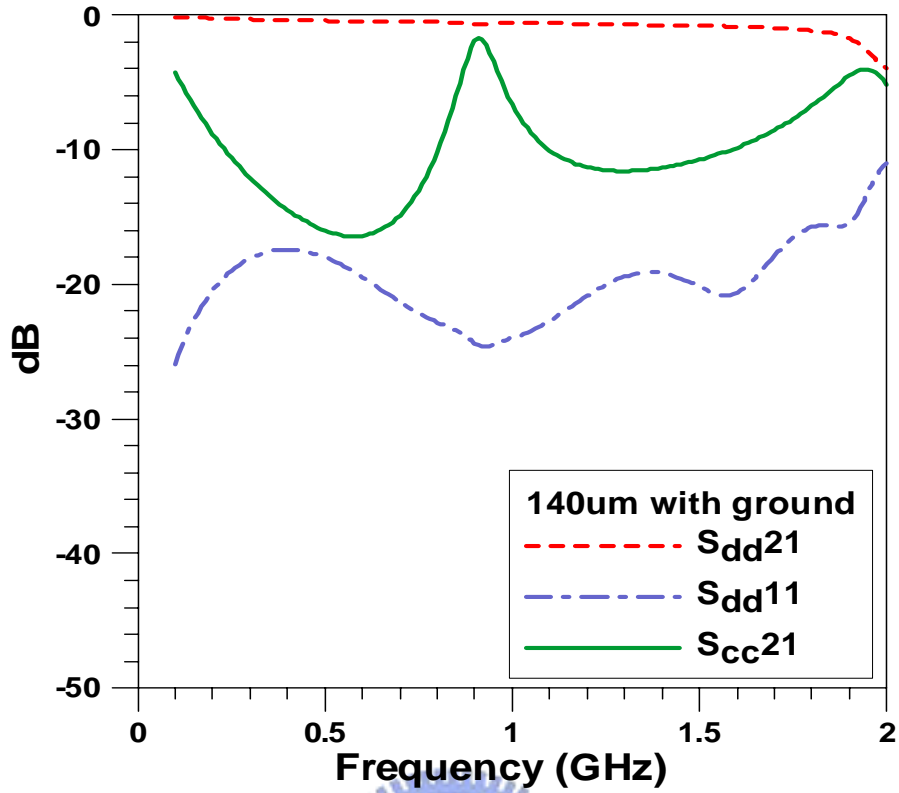


圖 3.10 加上接地面共模濾波器模擬結果

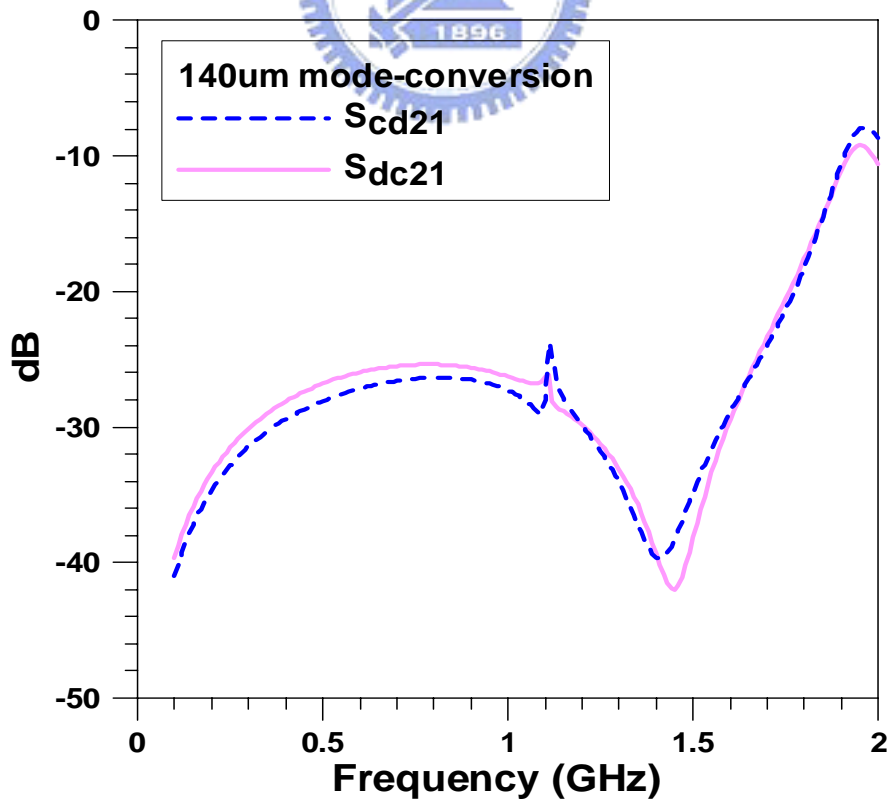


圖 3.11 $D=H=140\mu\text{m}$ 之多層共模濾波器模態轉換參數

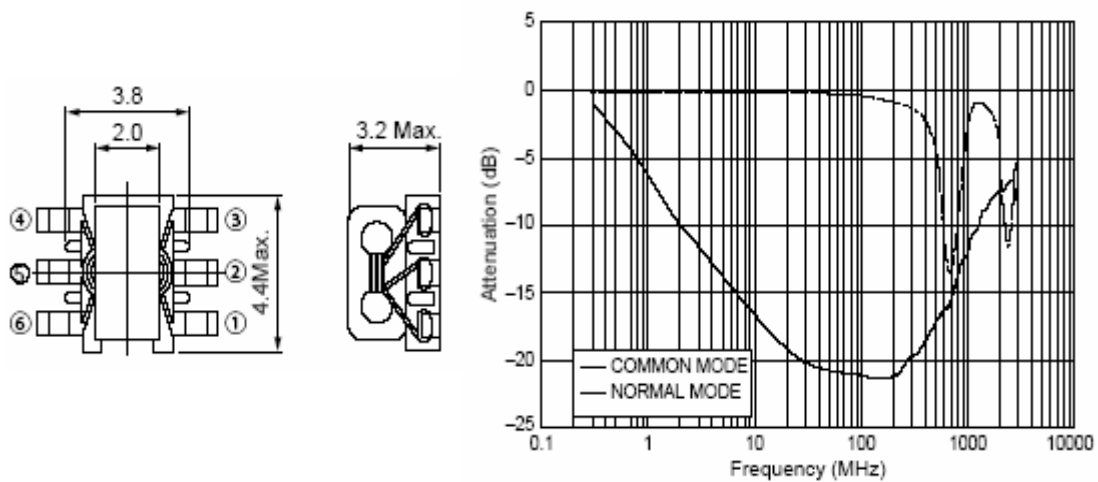


圖 3.12 TOKO 型號 B4F 共模扼流圈之元件尺寸和共模訊號衰減圖

3-4 多層結構的縮小化

元件縮小化一直是元件設計所想要達到的目標，在不改變現有架構形狀的原則下，縮小層與層的距離是唯一可行的辦法。之前設計中元件的厚度有 1.508mm，幾乎等於元件的寬度 1.6mm，在如此接近的長度範圍下，對現今機械化的表面黏著技術(*Surface Mounting Technology, SMT*)而言是很難去判斷元件正確的方位的，而且使用較薄的厚度可減少介質材料的使用量，並可增加整體系統的密度量，減低生產的成本，因此將元件厚度變薄是勢在必行的。

兩線圈間距離縮小，耦合量增加，耦合係數 k 變大，縮小了差模阻抗和增大了共模等效電感的值，這些都是之前所討論過的結果，因此在此減少厚度的同時，必定會改變這兩種參數的值。而差模阻抗也可

由傳輸線對上的電容電感來決定，其表示式如下

$$Z_{0d} = 2 \times \sqrt{\frac{r_s + j\omega l_s(1-k)}{1/r_p + j\omega c_p}} \quad (3.4)$$

r_s 、 r_p 、 l_s 和 c_p 分別為單位長度的串聯、並聯電阻、電感和電容， k 即為兩線間的耦合係數，圖 3.13 是將介質層厚度變薄為 $D=H=90\mu\text{m}$ 的模擬結果，因 k 和兩線間電容增大的原因， S_{dd11} 在頻率低於 1GHz 的部分有明顯變差的趨勢， S_{dd21} 也因阻抗的不匹配和耦合電容的增加使得差模訊號易從此電容旁通而增加了約 1dB 的損耗，另外共模訊號的共振頻率點也略為變小為 0.46GHz，不過這可以利用改變側面電極的寬度來調整螺旋電感上寄生電容的大小而對共振頻率點進行微調的動作。將兩訊號層的距離縮小後，整體元件的厚度變為 1.008mm，減少了約 33%的體積使用量，達到了小型化的目的，但還是需要針對阻抗匹配的部分加以改良。

為了改善差模阻抗的匹配程度，縮小線寬和使用低介電常數的介質都可以增加差模阻抗的大小，但要在設計的頻率附近達到不錯 S_{dd11} 的值($<-16\text{dB}$)，至少需要縮小線寬到 $30\mu\text{m}$ 及降低介電常數到 2，而這些都會改變共模訊號共振的頻率，因此在此選用了另一種方式，如圖 3.14 [7]將負端訊號線在水平 x 及 y 方向作平移來降低兩線間的耦合電容和耦合係數 k 。為了配合尺寸大小和設計需求，將平移量 T 調

整為 $75\mu\text{m}$ ，雖有改良了設計頻率 $S_{\text{dd}11}$ 的大小，但似乎還稍嫌不足，因此縮小線寬到 $50\mu\text{m}$ 使其小於 -16dB ，而為了不影響整體繞線的長度，間距 S 也隨線寬縮小而變大為 $100\mu\text{m}$ 。在圖 3.15 中比較了沒有平移、平移 $75\mu\text{m}$ 和平移後變動線寬的 $S_{\text{dd}11}$ 和 $S_{\text{dd}21}$ ，可以看出插入損耗和反射損耗因阻抗的匹配而有所改善，但輻射現象卻因平移而變得更為嚴重，不過在圖 3.16 及圖 3.17 中可以看到除了輻射現象變得較明顯外，平移量 $T=75\mu\text{m}$ 且 $W=50\mu\text{m}$ 結構在共振頻率 0.47GHz 的共模衰減量和模態轉換的大小跟層厚度為 $140\mu\text{m}$ 的結構並無太大的差別，而且 $S_{\text{dd}21}$ 平均約只增加了 0.25dB 的損耗，因此平移結構造成最大的問題即是輻射的現象，這可用天線輻射的概念來作簡單說明，因本多層的結構有些類似於螺旋天線，所以當兩線圈平移後，向外輻射的電場因兩線圈相對位置的改變而無法完全的抵銷，因而產生了比沒有平移時強的輻射現象，另外也可從兩垂直的差模訊號線因位置的平移而無法達到如圖 2.5 的效果，造成較多輻射電場殘留的觀念來作解釋。線寬縮小是可得到較佳 $S_{\text{dd}11}$ 的值，不過要注意的是，當線寬縮小到差模阻抗超過 90Ω 時， $S_{\text{dd}11}$ 又會因為阻抗的不匹配而開始變差，而平移結構最大的好處即是減少線寬縮小的量，之前提及的光刻和微機控制技術都可以做到 $50\mu\text{m}$ 的線寬，但如果不將結構平移，可能就需要更改佈線的技術，不過這似乎不是一項好的選擇。

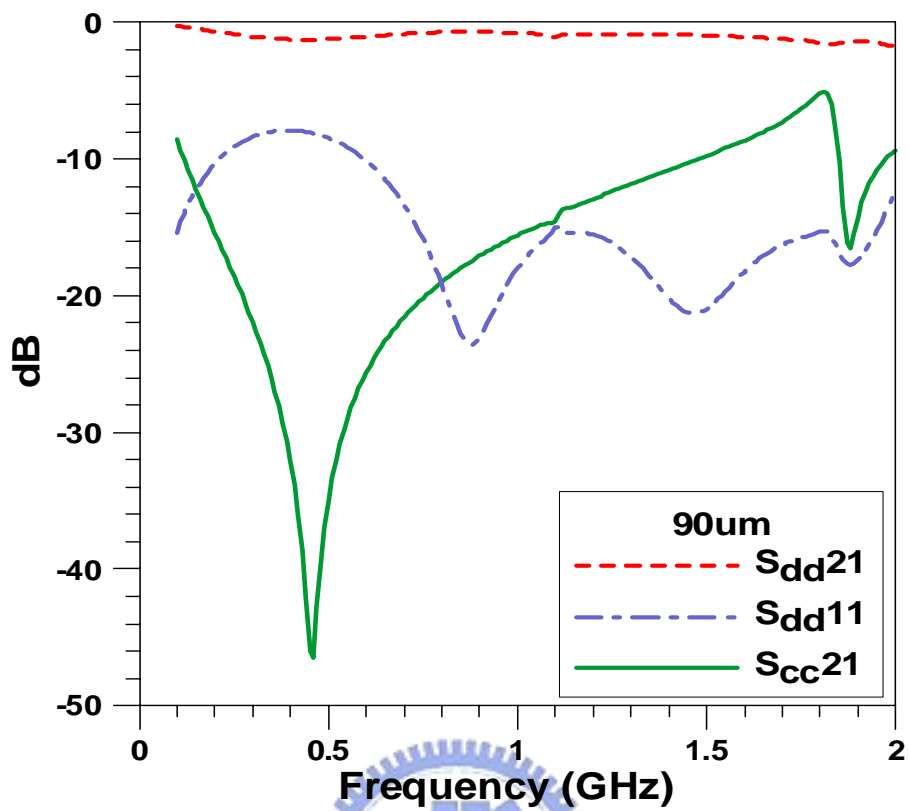


圖 3.13 將介質層厚度變薄為 $D=H=90\mu\text{m}$ 的模擬結果

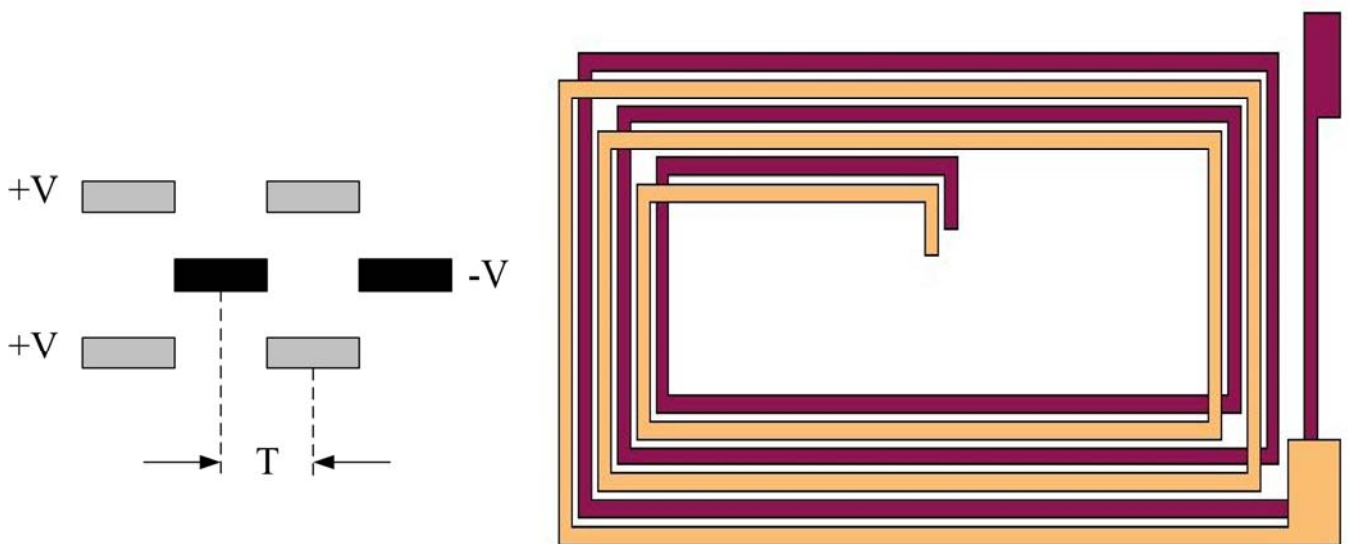


圖 3.14 平移結構之平移量 T 與第一組傳輸對的俯視圖

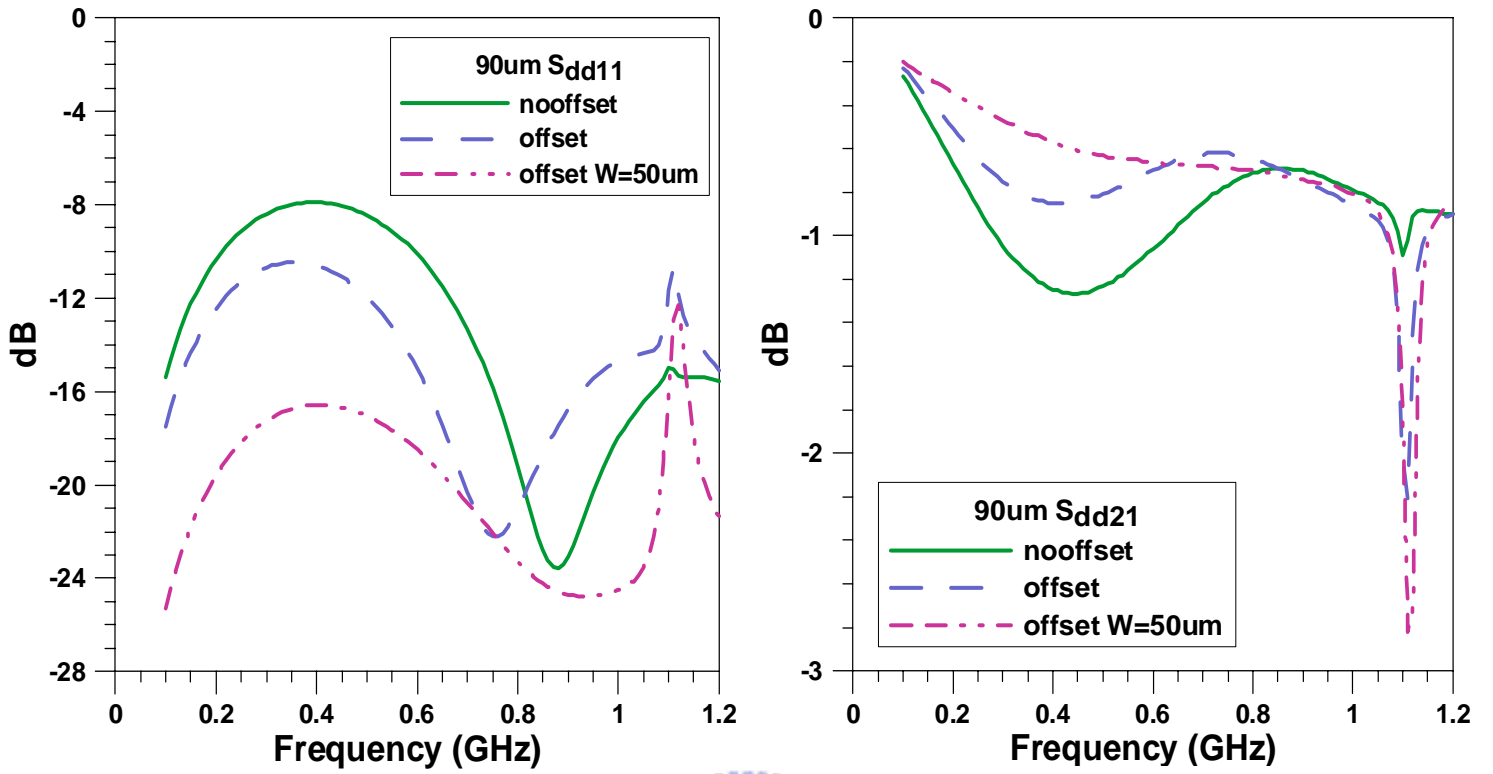


圖 3.15 三種不同構造 S_{dd11} 與 S_{dd21} 的比較圖

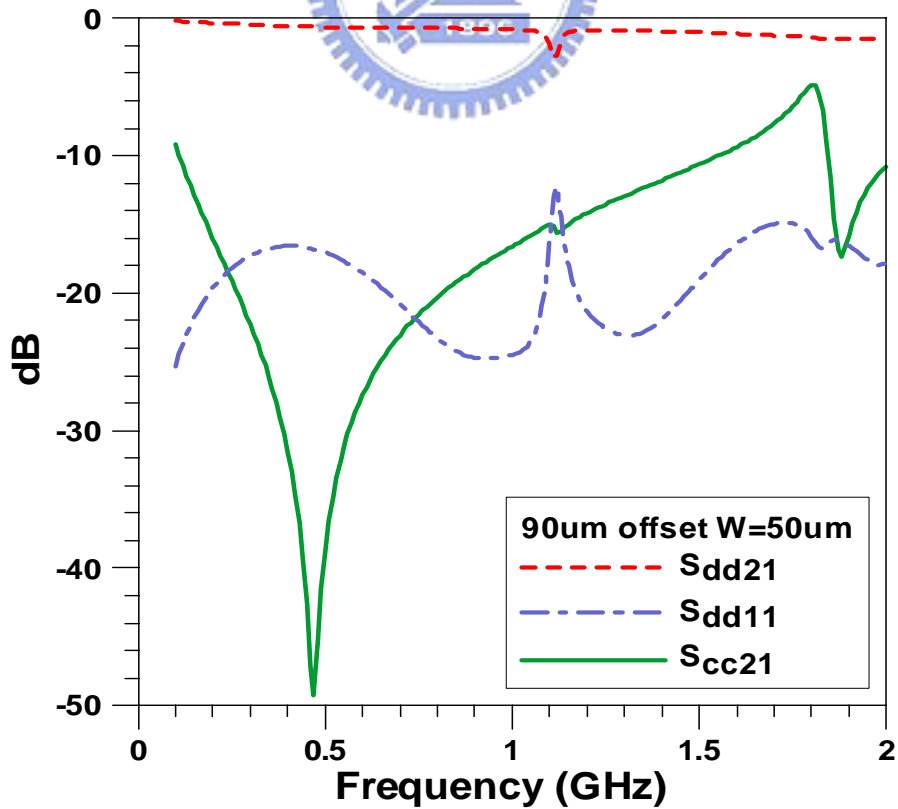


圖 3.16 $D=90\mu\text{m}$ 、 $T=75\mu\text{m}$ 及 $W=50\mu\text{m}$ 平移結構的模擬結果

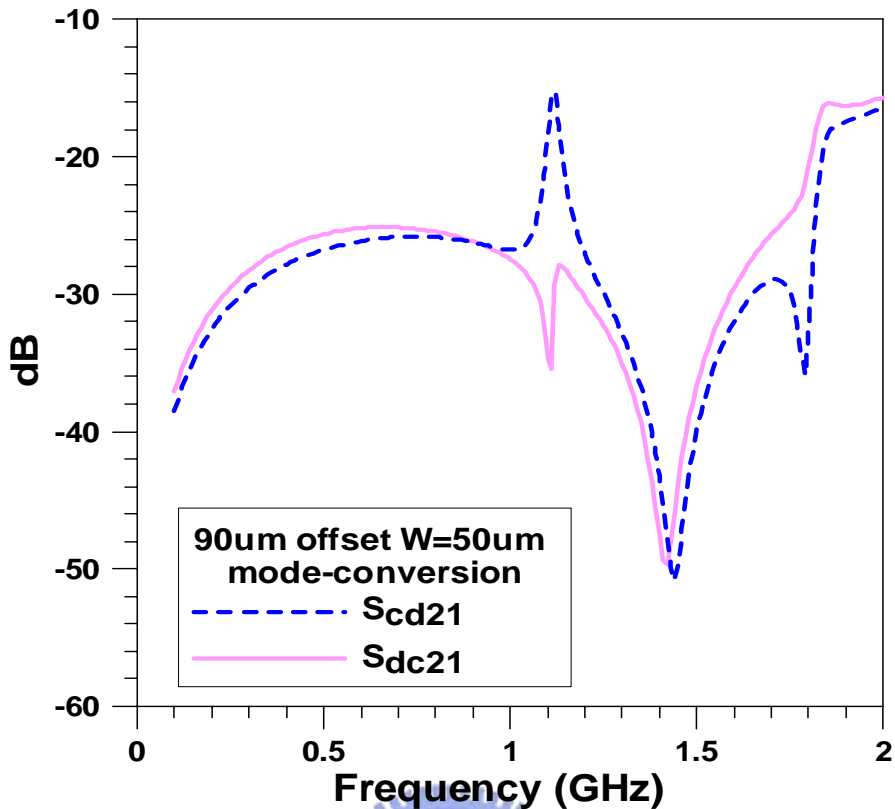


圖 3.17 $D=90\mu\text{m}$ 、 $T=75\mu\text{m}$ 及 $W=50\mu\text{m}$ 平移結構的模態轉換

3-5 雙絞線結構之多層共模濾波器

調整過後的平移結構，有低的差模訊號的插入損耗及不錯的差模阻抗匹配，且有高的共模訊號的衰減量，並只有少量的模態轉換現象，這些都維持了原先設計該有的表現，且縮小了元件體積，但卻增加了高頻電磁輻射干擾的問題，另外當有外來的雜訊直接耦合到元件本身時，此差模傳輸對的結構是無法自己消除感應電流的發生的，因此為了減低電磁輻射干擾、增加元件本身抵抗雜訊的能力和改良上下層結構對地的對稱性問題，將常使用在普通傳輸線上的雙絞線結構作為取代原本繞線方式的新構想。

在文獻[45]中可以看到一種稱為 TDL(*Twisted Differential Lines*) 的雙絞線結構，如圖 3.18(a)，是在多層印刷電路板上建構出來的，由不同層的兩金屬線交錯組合而成，並透過導孔來改變所在的層數，3.18(b)是其尺規的上視圖。從截面電磁場型的分析可以說明此結構就像螺旋管一樣能將磁場有效的侷限在二線中間，而不易產生對外的耦合與輻射，因此能擁有對抗串音雜訊和減低輻射干擾的能力。圖 3.19(a)是另一種垂直並排的結構 V-TDL(*Vertical Twisted Differential Line*)，此結構在同樣的面積下，佈線數目比 TDL 多 1.5 倍，從圖 3.19(b)中可以清楚的看到，V-TDL 能佈上三對訊號線，而 TDL 卻只能佈上兩對，且由於 V-TDL 增加了不同訊號對之間的距離，因此可以有效減少不同傳輸對間串音的現象[45]。

接下來即是將多層板的雙絞線結構在 LTCC 中加以實現，雖然 V-TDL 可以減少佈線的面積，不過差模阻抗的匹配仍是本設計最先考量的因素，根據之前平移結構的經驗，要將差模傳輸對的兩訊號線移遠才能得到較好的阻抗匹配，因此原先的 TDL 才是適合本設計的結構，圖 3.20 即是依據 TDL 雙絞線結構完成的共模濾波器，圖 3.20(a)是第一組傳輸對的俯視圖，(b)是四組傳輸對整體的構造圖，結構各參數為線寬 $W=50\mu\text{m}$ 、間距 $S=100\mu\text{m}$ 、金屬厚度 $12\mu\text{m}$ 、每層介質厚度 $D=H=90\mu\text{m}$ 及平移量 $T=75\mu\text{m}$ ，由於多層板的雙絞線需要使用到大

量的導孔，這無形中增加了原本繞線的長度，且在兩線交錯的部份也會使得訊號線變長，因此必須適度的調整以縮短線圈增加的長度，將圖 3.20(a)和圖 3.15 的俯視圖做比較即可發現雙絞線結構在靠近連接埠的線圈有向內縮的趨勢，這即是用來縮小因絞線結構所增加的量，這對高頻元件是要相當注意的，在此將其向內縮 $75\mu\text{m}$ 。另外在圖 3.20(b)中負端訊號線中間導孔的部分是為了配合正端訊號線導孔的長度所作的補償動作，以減少因長度不對稱性所產生的模態轉換。

圖 3.21 是雙絞線結構的模擬結果，除了因繞線總長度增加而使共模共振的頻率和整體輻射的頻率略微變小外，差模訊號 S_{dd21} 仍維持很小的插入損耗， S_{dd11} 也有小於 -17dB 不錯的阻抗匹配，共模訊號 S_{dd21} 同樣擁有相當好的共模衰減量，最值得注意的地方就是輻射的問題，和之前的平移結構相比，可以明顯得看到輻射的量已被大幅的縮小，大大地減低了電磁干擾的效應，而圖 3.22 和圖 3.23 則比較了三種結構模態的轉換，因雙絞線的交錯方式讓正負訊號線對接地面的耦合量更為的一致，所以擁有了優於前面結構的 S_{cd21} 及 S_{dc21} ，且能在頻率 1GHz 以下維持相當低 -40dB 的模態轉換，這些都證明了雙絞線結構既不易對外產生干擾也不會產生額外的雜訊影響原本訊號的品質，雖然在這邊沒有參數可以直接說明雙絞線結構抵抗雜訊的能力，但在第二章的說明圖中應可以清楚的解釋之，因此雙絞線的螺

旋繞線方式是相當適合用來實現共模濾波器的。

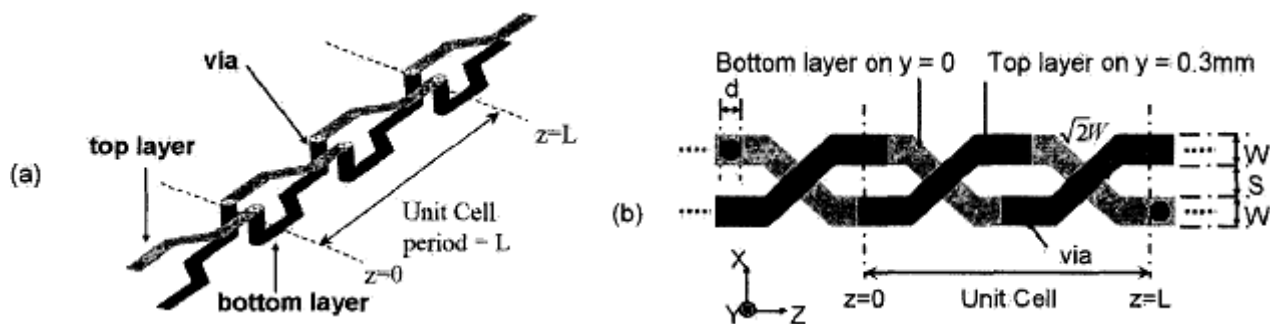


圖 3.18 TDL 的結構圖 (a)3-D 側視圖 (b)上視圖

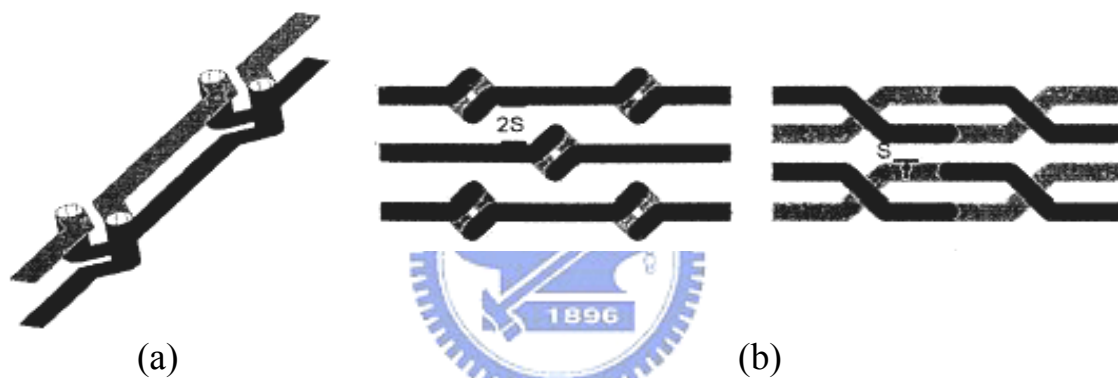


圖 3.19 (a)V-TDL 3-D 結構圖 (b)同面積下 V-TDL 和 TDL 的比較

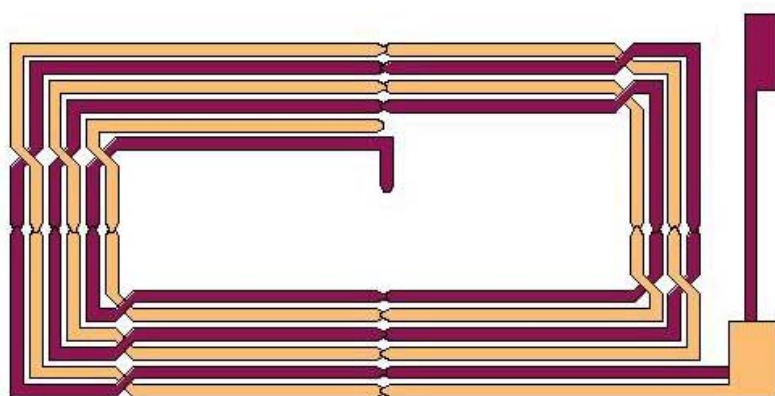


圖 3.20(a) 雙絞線結構共模濾波器第一組傳輸對俯視圖

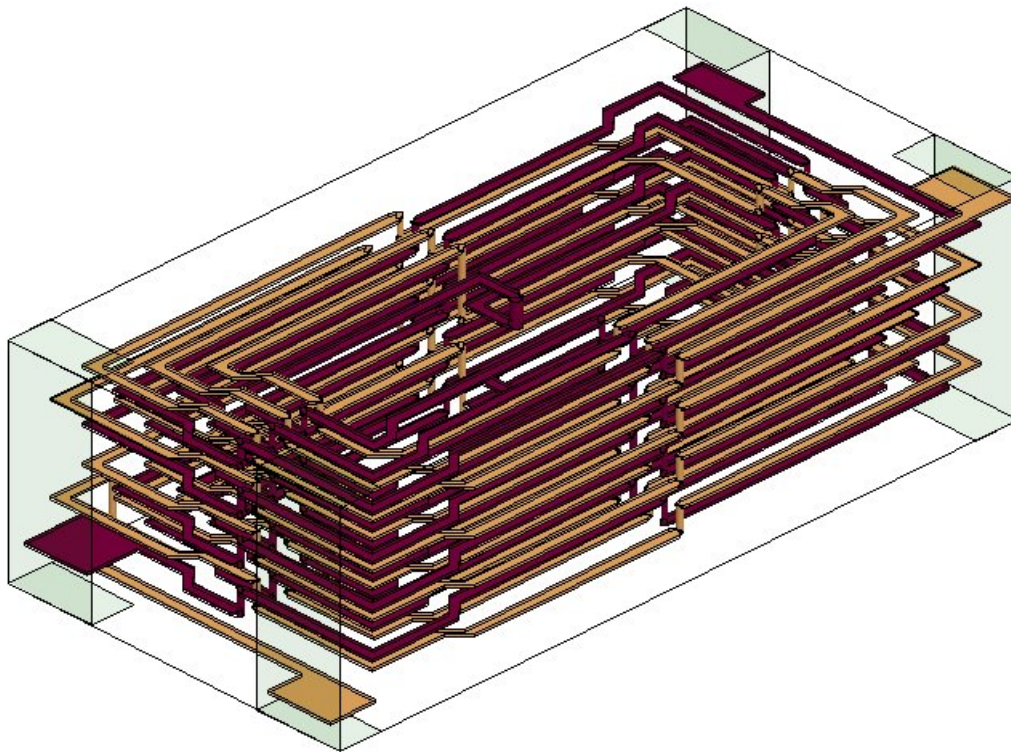


圖 3.20(b) 雙絞線結構共模濾波器 3-D 結構圖

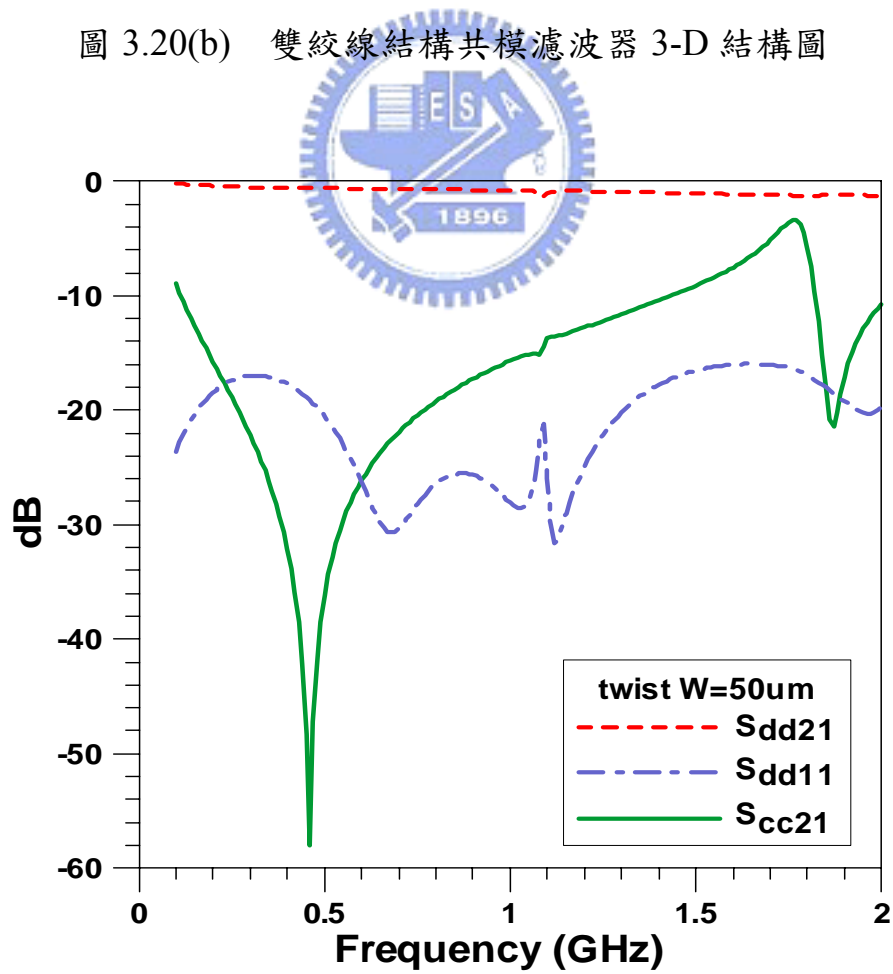


圖 3.21 雙絞線結構之共模濾波器模擬結果

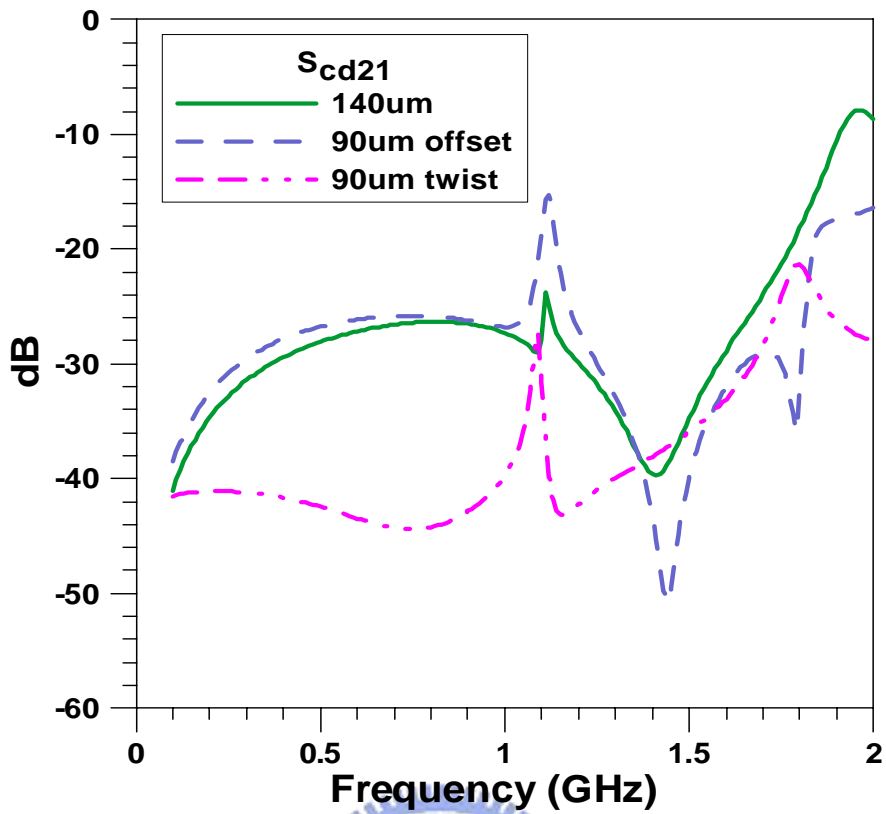


圖 3.22 三種結構模態轉換 S_{cd21} 比較圖

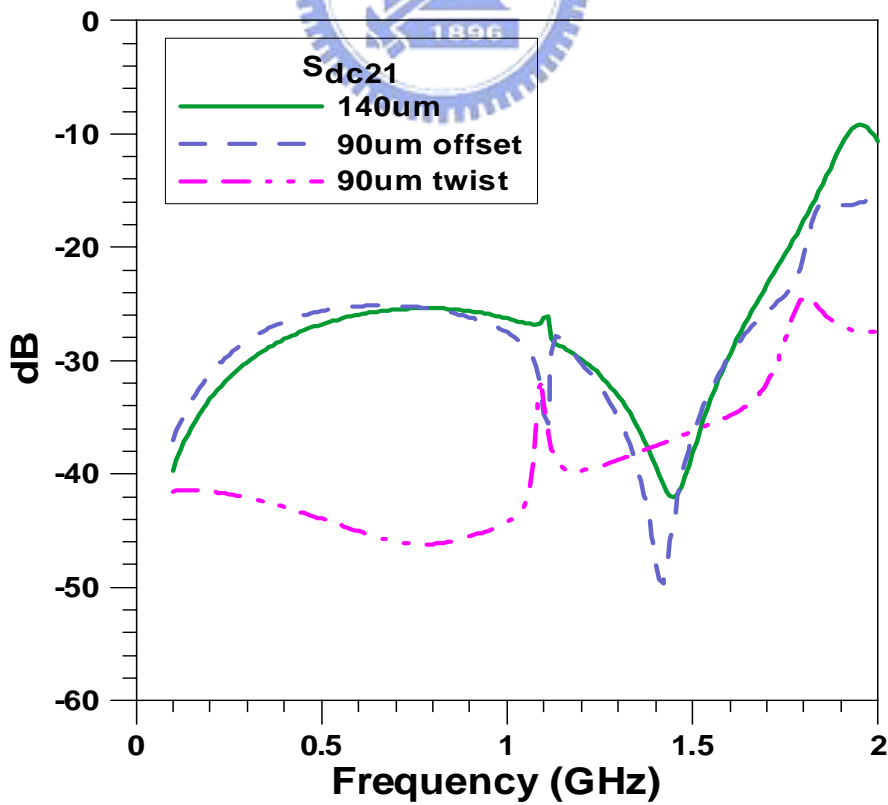


圖 3.23 三種結構模態轉換 S_{dc21} 比較圖

3-6 等效電路模型與參數萃取

全波的模擬雖然可以充分的表現出3-D立體結構的電氣特性，但其所耗費的時間是相當久的，且不易與其他電路一起進行分析，因此需要用一近似又簡單的模型來取代元件整體的模型，以方便運用現存如SPICE這類電路模擬軟體來執行整體系統的分析，而本共模濾波器大致上可分為八層，每一層都可單獨看成一個螺旋電感，利用螺旋電感的基本模型[43]，將其簡化使每層都使用同樣的模型架構，並加以延伸組織成如圖3.24的等效電路模型，圖中 L_s 表示每層的自電感，串聯電阻 R_s 和並聯電阻 R_p 分別代表訊號線及介質的損耗， k 為層與層之間磁場耦合的耦合係數，亦即是互電感和自電感的比， C_p 則是不同層正端和負端訊號線間電場耦合的耦合電容，掛在上面及下面的電容 C_s 則代表了每個螺旋線圈中線與線之間的耦合效應，在埠端的接地電容 C_g 則為螺旋線圈與周圍參考接地面的耦合電容，而接地電阻 R 和串聯的 LC 是用來表示共模濾波器因輻射及對測試板接地面的耦合效應所產生能量損失的現象[46]，其中 L_s 、 R_s 和 C_p 的編號是代表所在的層數，而 C_p 還可區分為同一組差模訊號對之間和不同組之間的耦合電容。

在完成了等效電路的整體架構之後，利用圖 3.3 的轉換電路將四埠的單端訊號轉換成雙埠的混合模態訊號，並使用曲線貼合(*curve*

fitting)的方式調整各參數的值，使其吻合 HFSS 所模擬出來的結果，圖 3.25(a)和(b)比較了等效電路與 HFSS 的 S_{dd21} 、 S_{cc21} 、 S_{cd21} 及 S_{dc21} 四個混合模態散射參數，從圖中可以看到此等效電路模型在頻率 1.2GHz 內能正確地表現出共模濾波器差模與共模訊號的插入損耗，模態轉換的部份亦能大致的符合其量的大小與趨勢的變化，而表 3.1 整理出了三種結構萃取出來的參數，由於共模濾波器中間四層的繞線長度比較長，所以中間層的自電感 L_s 和電阻 R_s 會比上下的四層來的大， L_{s7} 因多補償了 M9 的一段長度也稍稍大於 L_{s8} ，而 $D=90\mu\text{m}$ 的結構則是因線寬的縮小使得自電感和電阻都有變大的趨勢[43],[47]，雙絞線結構則因導孔的增加而加大了電阻值，耦合係數 k 也是隨著訊號線間距離的變小而增大。同一組差模訊號對之間的耦合電容因中間兩組的繞線面積大於第一、四組的面積而有較大的電容值，且其隨著厚度 D 的變小而變大，不過經過線寬的調整減少了電容增加的量。在輻射及接地面耦合方面，電阻 R 代表了能量損失的多寡，從表中可以清楚地看到平移結構增加了訊號損失的量，而雙絞線結構則大幅減低了因此現象所造成的能量損失。之前提及一對線的模態轉換主要來自於對地耦合電容的不平均，而在此相當複雜的結構中，另一個影響模態轉換現象的關鍵即是不同組差模傳輸對之間的等效耦合電容。在表中輸入和輸出端兩線的對地電容差越大，代表模態轉換越明顯，而

不同組訊號對之間的等效電容越大也同樣表示了此結構有越大的模態轉換量，在這三種結構中，雙絞線結構的兩訊號線不僅有較小的對地電容差，同時也有較小的等效耦合電容，因此能擁有較佳的模態轉換現象，不過此模型還不能完全的模擬出模態轉換的情形，這是還需要再加以改進的地方。

表 3.1 三種結構等效電路的參數值

參數	D=140 μ m	D=90 μ m offset	D=90 μ m twist
k	0.89	0.91	0.91
LS ₁ (nH)	34.56	44.3	45
RS ₁ (Ω)	0.1	0.25	0.45
Cp ₁₂ (pF)	0.89	1.05	1.12
LS ₂ (nH)	35.65	45.6	45.6
RS ₂ (Ω)	0.115	0.28	0.48
Cp ₂₃ (pF)	0.29	0.33	0.05
LS ₃ (nH)	37.73	48	48.95
RS ₃ (Ω)	0.145	0.315	0.515
Cp ₃₄ (pF)	0.93	1.09	1.16
LS ₄ (nH)	38.33	48.5	48
RS ₄ (Ω)	0.145	0.315	0.515
Cp ₄₅ (pF)	0.29	0.33	0.05
LS ₅ (nH)	37.73	48	48.95
RS ₅ (Ω)	0.145	0.315	0.515
Cp ₅₆ (pF)	0.93	1.09	1.16
LS ₆ (nH)	38.33	48.5	48
RS ₆ (Ω)	0.145	0.315	0.515
Cp ₆₇ (pF)	0.29	0.33	0.05
LS ₇ (nH)	35.7	45.65	45.95
RS ₇ (Ω)	0.125	0.295	0.495
Cp ₇₈ (pF)	0.89	1.05	1.12
LS ₈ (nH)	35.65	45.6	45.6

$R_{s8} (\Omega)$	0.115	0.28	0.48
$C_s (\text{pF})$	0.343	0.3	0.32
$R_p (\Omega)$	1825	2785	2095
$R (\Omega)$	1283	3420	1800
$L (\text{nH})$	2014	2052	2085
$C (\text{pF})$	0.01	0.01	0.01
$C_{g1} (\text{pF})$	0.1	0.14	0.35
$C_{g2} (\text{pF})$	0.28	0.4	0.4
$C_{g3} (\text{pF})$	0.49	0.69	0.48
$C_{g4} (\text{pF})$	0.31	0.43	0.43

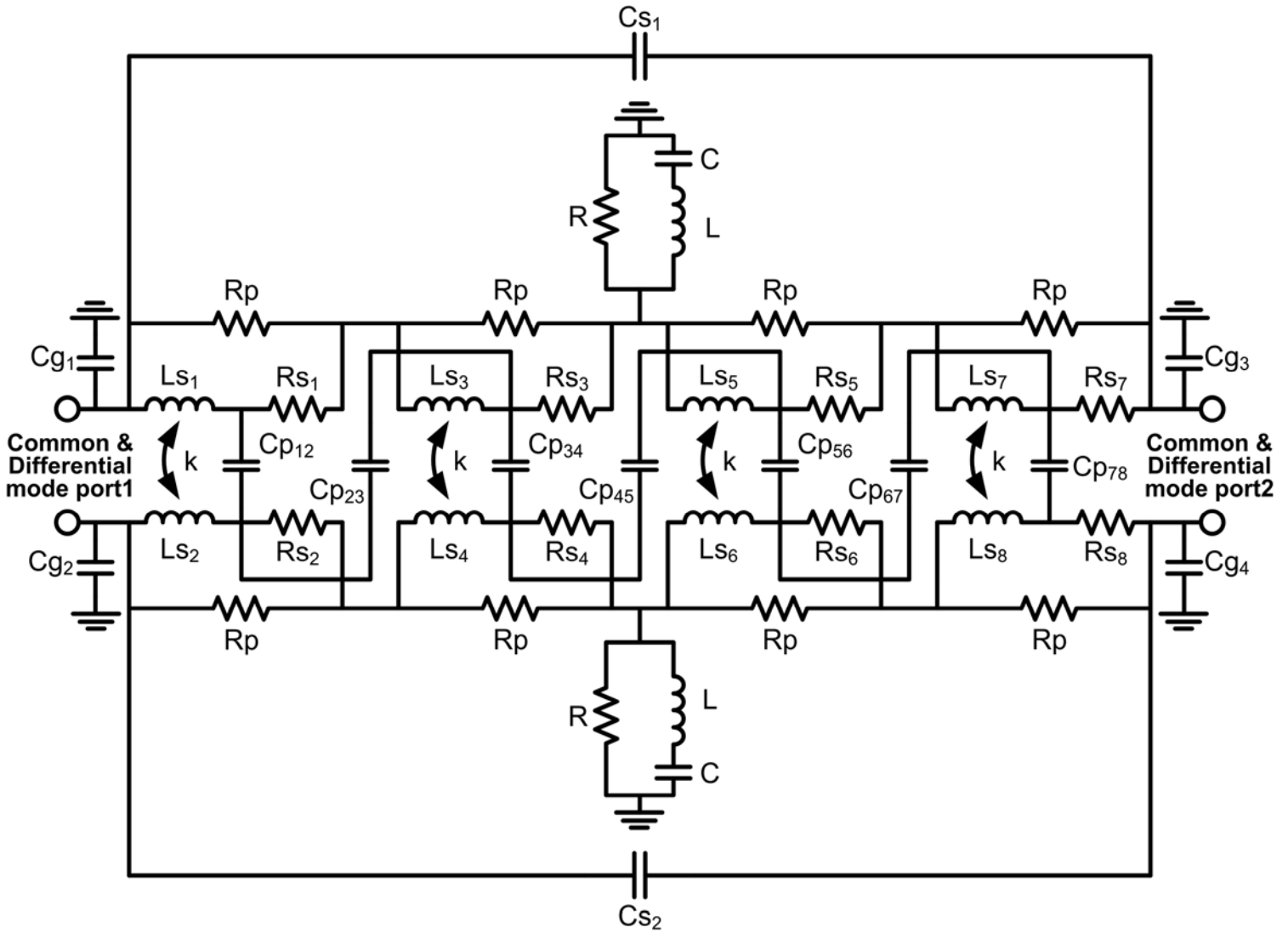
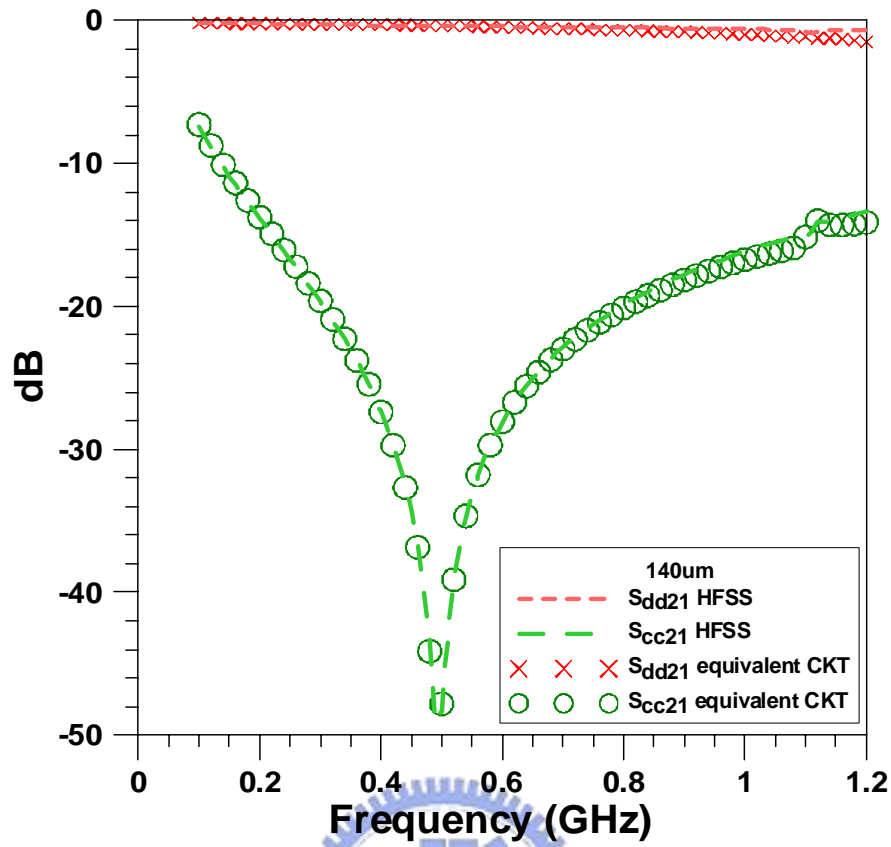
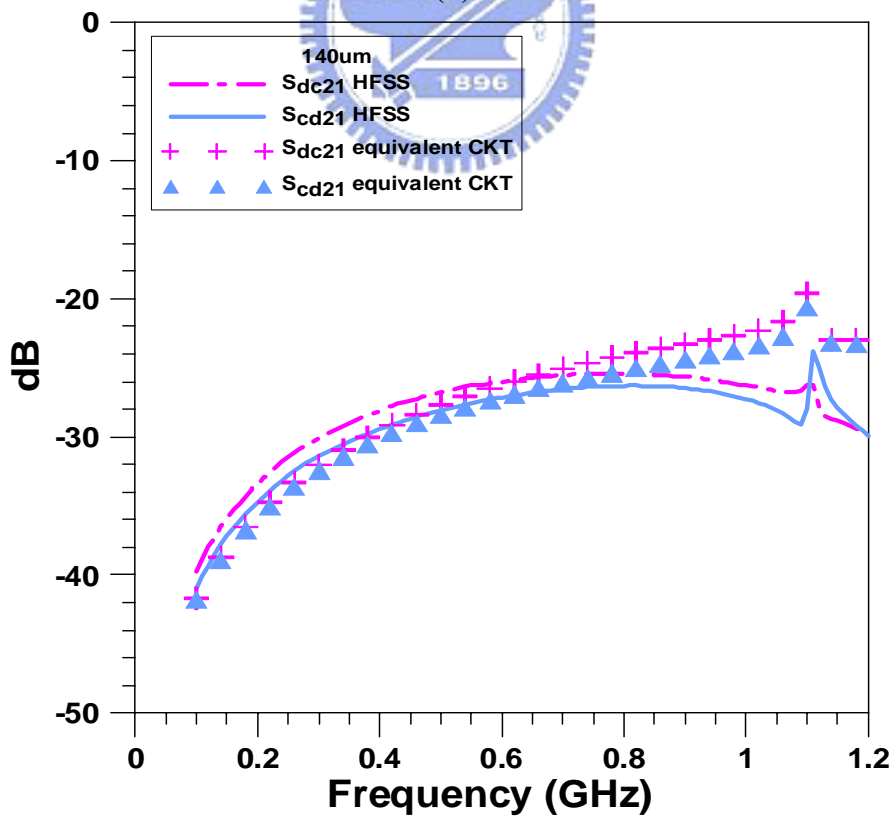


圖 3.24 共模濾波器之等效電路模型



(a)



(b)

圖 3.25 $D=H=140\mu\text{m}$ 等效電路和 HFSS 模擬結果的比較

第四章

結論

差模訊號跟傳統的單端訊號相比有較佳抵抗雜訊的能力，不易受到接地面或其他參考面變動的影響，且兩訊號線的電流方向相反減低了對其他線路的干擾現象，不過由於線路的不對稱性或外來的輻射、耦合現象會在線路上產生同方向的共模電流而產生干擾問題嚴重的輻射效應，為了抑制共模電流的大小，加上一共模扼流圈是最常見的解決方法，但扼流圈所使用的鐵磁性材料有著磁通量密度 B 會飽和的磁滯現象、介質在高頻的高損耗特性及不易小型化等缺點，使其濾除共模訊號的效果大打折扣並減低了實用性，本文根據扼流圈的基本概念，但不使用高導磁係數的材料，而是利用堆疊的方式在 LTCC 基材上建構出足夠的電感量，做出另一種形式的共模濾波器。螺旋線圈是整體結構主要的繞線方式，利用層層疊加的方法在 USB 2.0 480MHz 的時脈頻率下得到最大的共模衰減量，並配合 90Ω 阻抗做差模訊號的阻抗匹配。在 $D=H=140\mu\text{m}$ 的結構下，得到了相當好的共模衰減量，差模訊號的插入和反射損耗也都能維持在很低的量，而模態轉換與輻射的量亦不太大，另外更比較了有無接地面之間的差別，說明了不在外層多加接地面的原因。 $D=H=90\mu\text{m}$ 的結構在經過平移和調整線寬後，除了在高頻增加了輻射量外，其他參數依然能維持該有的

表現，成功縮小了整體元件的厚度大小。為了解決高頻輻射問題和再進一步減少模態轉換的量，將一般傳輸線上的雙絞線結構應用在多層板上，完成了雙絞線式的多層共模濾波器，從模擬結果可以清楚地看到輻射現象和模態轉換的效應都已大幅的降低，而且其他參數依然保持著原有的表現，這充分顯示了雙絞線擁有減少雜訊干擾的能力。最後利用等效電路來模擬出這些結構的特性，雖不盡完美，但大致上已能表現出該有的現象。總而言之，本共模濾波器的設計是相當適合用來取代傳統的共模扼流圈，或許在製程上還有些許的困難，如線寬或導孔大小的限制，但在此已提供了一明確可行的方向，實做出來是指日可待的，當然，或許也有別的產品同樣是利用在鐵磁性材料上纏繞線圈的方式而產生不錯的效果，但由於不知其材料的組成成分，是無法大量地被生產出來的，但本設計利用螺旋電感的繞線方式，只需知道 LTCC 基材的介電常數，在可實現的線寬、線距、導孔的大小及介質層的厚度內，任何製作 LTCC 的廠商都可以自行設計出所需的共模濾波器，進而使用在各種不同的應用上。

参考文献

- [1] C. R. Paul, *Introduction to Electromagnetic Compatibility*, New York: Wiley, 1992.
- [2] K. B. Hardin, and C. R. Paul, “*Decomposition of radiating structures using the ideal structure extraction methods (ISEM)*,” IEEE Trans. Electromagn. Compat., vol. 35, no. 2, pp. 264–273, May 1993.
- [3] J. D. Gavenda, “*Measured effectiveness of a toroid choke in reducing common-mode current*,” in Proc. IEEE Int. Symp. Electromagnetic Compatibility, 1989, pp. 208–210.
- [4] Y. Kaizaki, F. Tsuda, and S. Shinohara, “*Development of common mode filter with a multilayer structure*,” in Proc. IEEE Int. Symp. Electromagnetic Compatibility, 1999, pp. 794.
- [5] T. Sato, S. Ikeda, Y. Hara, K. Yamasawa, and T. Sakuma, “*A new multilayered common-mode filter on Ni–Zn ferrite substrate*,” IEEE Trans. Magnetics, vol. 37, no. 4, pp. 2900–2902, July 2001.
- [6] T. Sato, T. Kokai, A. Moroishi, K. Yamasawa, H. Karasawa, and T. Sakuma, “*Mn-Zn ferrite particle/polyimide composite thick film and its application to a coupled transmission line common-mode filter*,” in Proc. IEEE Int. Magnetics Conf., 2002, pp. BU4.
- [7] B. C. Tseng, and L. K. Wu, “*Design of Miniaturized Common-Mode Filter by Multilayer Low-Temperature Co-Fired Ceramic*,” IEEE Trans. Electromagn. Compat., vol. 46, no. 4, pp. 571–579, Nov. 2004
- [8] *Commercial Building Telecommunications Cabling Standard Part I: General Requirement*, TIA/EIA-568-B.1-2001.
- [9] Howard Johnson and Martin Graham, *High-Speed Signal Propagation Advance Black Magic*, Prentice Hall 2003.
- [10] Douglas Brooks, “*Ground Bounce, Parts 1 and 2*,” UltraCAD

Design, Inc. Appeared in Printed Circuit Design, a Miller Freeman publication, Aug. and Sept. 1997.

- [11] R. F. German, H. W. Ott, and C. R. Paul, “*Effect of an image plane on printed circuit board radiation,*” in Proc. IEEE Int. Symp. Electromagnetic Compatibility, 1990, pp. 284–291.
- [12] Douglas Brooks, “*Differential Signals: Rules to Live By,*” UltraCAD Design, Inc. Appeared in Printed Circuit Design, a CMP Media publication, Oct. 2001.
- [13] David M. Pozar, *Microwave Engineering*, John Wiley & Sons, Inc. 1998.
- [14] Douglas Brooks, “*Differential Impedance: What's the Difference,*” UltraCAD Design, Inc. Appeared in Printed Circuit Design, a CMP Media publication, Oct. 2001.
- [15] Douglas Brooks, “*Differential Design Rules: Truth vs Fiction,*” UltraCAD Design, Inc. Mentor Graphics Article Series, 2002.
- [16] “*UCCALC.exe, Differential Impedance Transmission Line Calculator.*” UltraCAD Design, Inc. <http://www.ultracad.com>
- [17] C. R. Paul, “*A comparison of the contributions of common-mode and differential-mode currents in radiated emissions,*” IEEE Trans. Electromagn. Compat., vol. 31, no. 2, pp. 189–193, May 1989.
- [18] 黃奐衢, “*The Reduction of RF Crosstalk Interference to VLSI,*” 國立交通大學電子工程研究所碩士論文, 2003.
- [19] F.J. Tilley, “*Reducing radiated emissions on high speed signal lines using common mode choke coils,*” in Proc. IEEE Int. Symp. Electromagnetic Compatibility, 1995, pp. 435–439.
- [20] N. Kuwabara, F. Amemiya, H. Asou, “*Design and characteristics of common-mode choke coil for high-speed LAN port using UTP cable,*” in Proc. Telecommunications Energy Conf., 2003, pp.

586–591.

- [21] 吳霖堃 教授, 電磁相容, 國立交通大學電信工程研究所, 2003.
- [22] 王志会, “应用于微波和 RF 电路中的厚膜材料和工艺”, 电子十三所, 石家庄 050051
- [23] 陳志銘 助理教授, “電子構裝技術與材料 CH13 陶瓷構裝”, 中興大學化工系
- [24] 謝宗雍 教授, “陶瓷構裝”, 材料科學與工程研究系所
- [25] “*Low Temperature Cofired Ceramic Design Guidelines*,” Scrantom, Inc. A Natel Company, Feb. 09, 2004.
- [26] 謝宗雍 教授, “薄/厚膜技術”, 材料科學與工程研究系所
- [27] Antti Vimpari, “*RF Design for LTCC*,” VTT Electronics, Manufacturing Technology, May 16, 2002.
- [28] Kari Kautio, “*Introduction to Low Temperature Co-fired Ceramics*,” VTT Electronics, LTCC Tutorial.
- [29] 楊立群, “低溫共燒陶瓷嵌入式電感與電容元件之設計與模型化”, 國立中山大學電機工程學系碩士論文, 2002.
- [30] K. H. Drue, H. Thust, and J. Muller, “*RF models of passive LTCC components in the low Gigahertz-range*,” Applied Microwave and Wireless, pp.26–35, April 1998.
- [31] *Universal Serial Bus Specification Revision 1.1*, Sept. 23, 1998.
- [32] *Universal Serial Bus Specification Revision 2.0*, April 27, 2000.
- [33] 徐千祐, “認識 IEEE 1394 與 USB”, March 02, 2003.
- [34] “*EMI FILTER AND LINE TERMINATION FOR USB DOWNSTREAM PORTS*,” STMicroelectronics, May 2000.

- [35] Jim Choate, “*Platform Design Considerations*,” Intel Corporation, June 02, 2002.
- [36] *High Speed USB Platform Design Guidelines Rev. 1.0*, Intel Corporation, April 26, 2001.
- [37] “*Computing Differential Pairs*”, “*Differential Admittance and Impedance Matrices*”, “*Differential S-Matrices*”, “*Setting up Differential Pairs*,” HFSS Online Help.
- [38] D. E. Bockelman and W. R. Eisenstadt, “*Combined differential and common-mode scattering parameters: Theory and simulation*,” IEEE Trans. Microwave Theory Tech., vol. 43, no. 7, pp, 1530–1539, July 1995.
- [39] “*Concepts in balanced device measurement*,” Agilent technologies, Application note 1373-2, March 08, 2002.
- [40] “*De-embedded S-matrices*,” HFSS Online Help.
- [41] Antti Vimpari, “*The Characterisation of the integrated RF Passive Components in LTCC*,” VTT Electronics, Proc. of IMAPS Nordic 2002.
- [42] J. R. Long and M. A. Copeland, “*The modeling, characterization, and design of monolithic inductors for silicon RF IC's*,” IEEE J. Solid-State Circuits, vol. 32, no. 3, pp. 357–369, March 1997.
- [43] A. Sutono, D. Heo, Y.-J. Emery Chen, and J. Laskar, “*High-Q LTCC-based passive library for wireless system-on-package (SOP) module development*,” IEEE Trans. Microwave Theory Tech., vol. 49, no. 10, pp. 1715–1724, Oct. 2001.
- [44] “*Common-mode Choke Coil for Surface Mounting*,” TOKO, B4F http://www.toko.com.hk/Catalog/coil_filter/common_mode_choke_coil/pdf/b4f.pdf

- [45] Dong Gun Kam, Heeseok Lee, Seungyong Baek, Bongcheol Park, and Joungho Kim, “GHz twisted differential line structure on printed circuit board to minimize EMI and crosstalk noises,” in Proc. 52nd Electronic Components and Technology Conf., 2002, pp. 1058–1065.
- [46] T. S. Horng, J. M. Wu, L. Q. Yang, and S. T. Fang, “A novel modified-T equivalent circuit for modeling LTCC embedded inductors with a large bandwidth,” in Proc. IEEE MTT-S Int. Microwave Symp. Dig., 2003, pp. 1015–1018.
- [47] 邱基綜, “多層有機封裝基板上螺旋電感器之可比例伸縮寬頻模型”, 國立中山大學電機工程學系碩士論文, 2004.

