

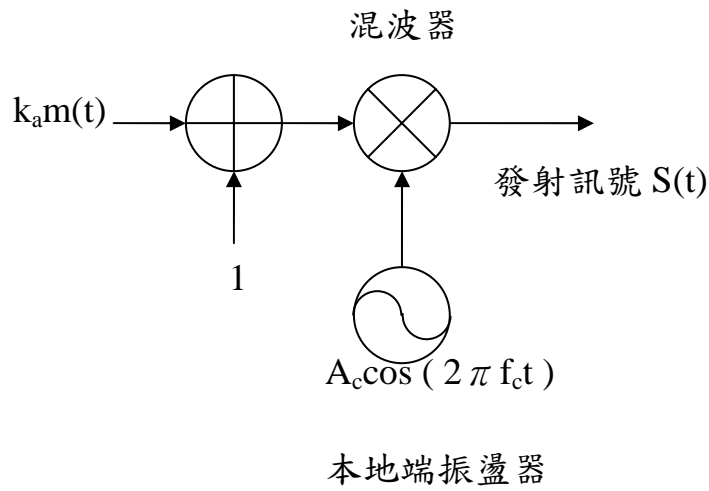
第二章

鎖相迴路的基本理論

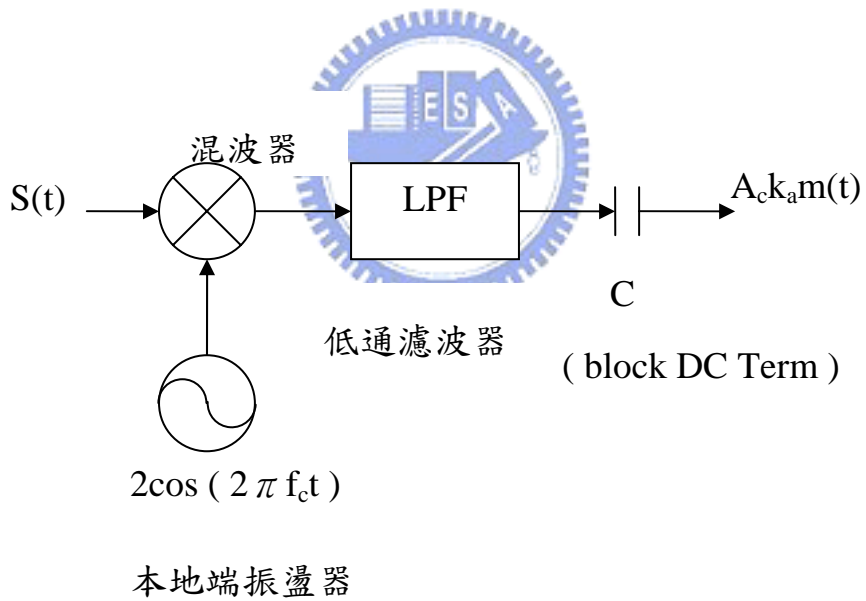
2.1 簡介

鎖相迴路電路是一個回授控制系統，它主要的功能是改變電壓控制振盪器的振盪頻率，使回授信號追蹤輸入參考信號相位，最後使得回授回來的訊號能夠與輸入參考信號的頻率以及相位同步，並且在鎖相迴路的輸出端產生一個參考頻率倍數的輸出弦波。也因為鎖相迴路可以產生參考頻率倍數的輸出弦波的特性使得現今鎖相迴路在各種領域中應用極為廣泛，已成為不可缺乏的基本元件，我們可以在許許多多的電子產品看到它的應用，如在無線通訊系統中的頻率合成器、及訊號解調系統都有鎖相迴路的蹤影。

在通訊系統中射頻（Radio Frequency, RF）電路部份皆需要穩定的本地端振盪器（Local Oscillator）來提供載波頻率，因此我們可以使用頻率合成器來合成我們所需要的本地端振盪器的載波頻率並用來提供發射端和接收端訊號的調變（modulation）和解調（demodulation）的動作。如圖 2.1.1 (a)及(b)所示。



(a) AM 調變器



(b) AM 解調器

圖 2.1.1 使用頻率合成器產生穩定的本地端振盪訊號

2.2 基本原理

鎖相迴路電路主要的功能是使回授信號追蹤輸入參考信號，最終使得回授回來的訊號能夠與輸入參考信號的頻率以及相位同步。

當鎖相迴路鎖定了回授信號的頻率與輸入參考信號頻率的相位差之後，此時在輸出端的輸出頻率(f_{out})為參考信號頻率(f_{ref})的倍數如圖 2.2.1 所示，如此才有辦法得到固定的相位差。

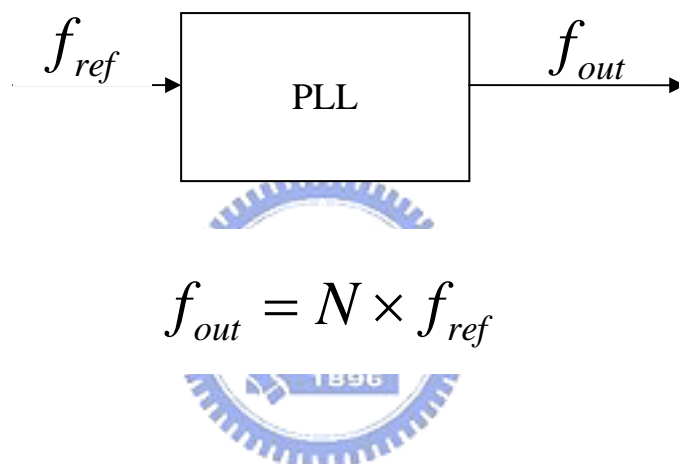


圖 2.2.1 鎖相迴路輸入輸出頻率示意圖

基本的鎖相迴路系統方塊圖如圖 2.2.2 所示，簡單的鎖相迴路包括相位頻率偵測器 (Phase Frequency Detector, PFD)、電荷幫浦 (Charge Pump, CP)、迴路濾波器 (Loop Filter, LF)、壓控振盪器 (Voltage Control Oscillator, VCO) 和頻率除頻器 (Frequency Divider, DIV)。

鎖相迴路主要是利用相位頻率偵測器電路比較外部輸入參考訊

號與頻率除頻器輸出訊號的相位差，並產生等比例的電壓輸出來控制電荷幫浦充/放電電流的開關對迴路濾波器充/放電，在迴路濾波器也會將高頻成分濾除形成直流電壓值作為電壓控制振盪器的控制電壓，並藉此控制電壓調整電壓控制振盪器的輸出訊號頻率，由於頻率除頻器的輸出要和輸入參考訊號頻率同步，因此我們的輸出訊號頻率必須為輸入參考頻率的 N 倍。

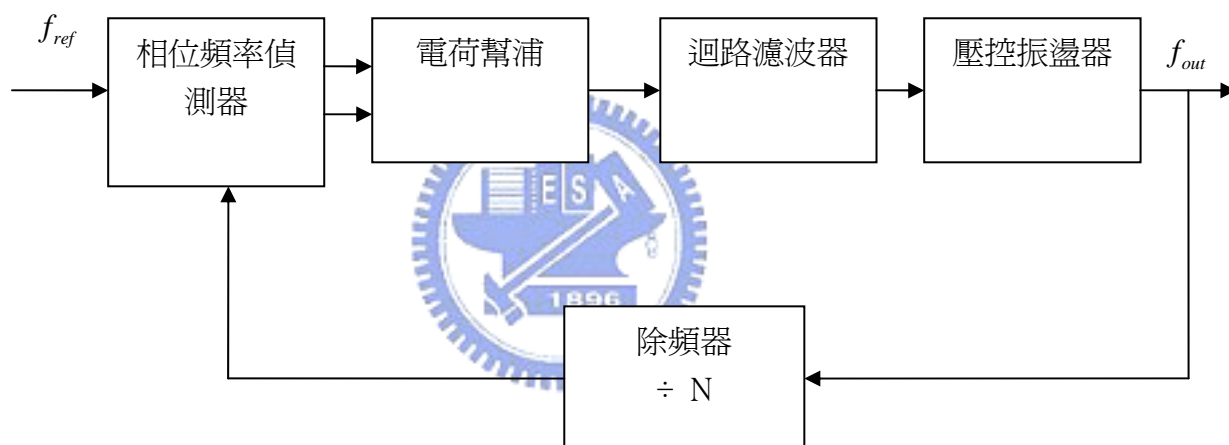


圖 2.2.2 鎖相迴路系統方塊圖

2.3 相位頻率偵測器

相位頻率偵測器是一種數位式的電路，有兩個輸入 (REF, DIV) 和兩個輸出 (U, D)，如圖 2.3.1 所示，主要的目的是用來偵測輸出頻

率 (f_{out}) 經過除頻器後的頻率 (f_{div}) 以及參考頻率 (f_{ref}) 的相位和頻率誤差後，接著輸出兩個信號 UP 、 $DOWN$ (即 U, D)，用來控制電荷幫浦 (Charge Pump, CP) 的充電、放電電流源。

相位頻率偵測器主要有三種狀態如圖 2.3.2 所示，在這些狀態之中 $U = D = 1$ 的狀態是不允許發生的。在此使用的是 REF 和 DIV 的上緣觸發 (REF \uparrow 和 DIV \uparrow) 來做說明：[17][18]

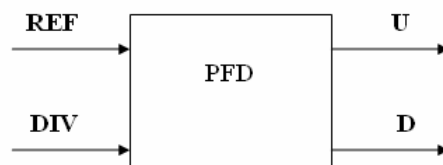


圖 2.3.1 相位頻率偵測器方塊圖

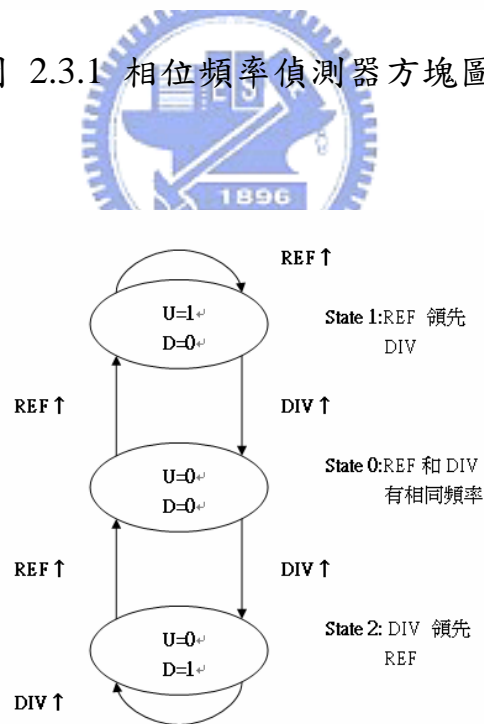
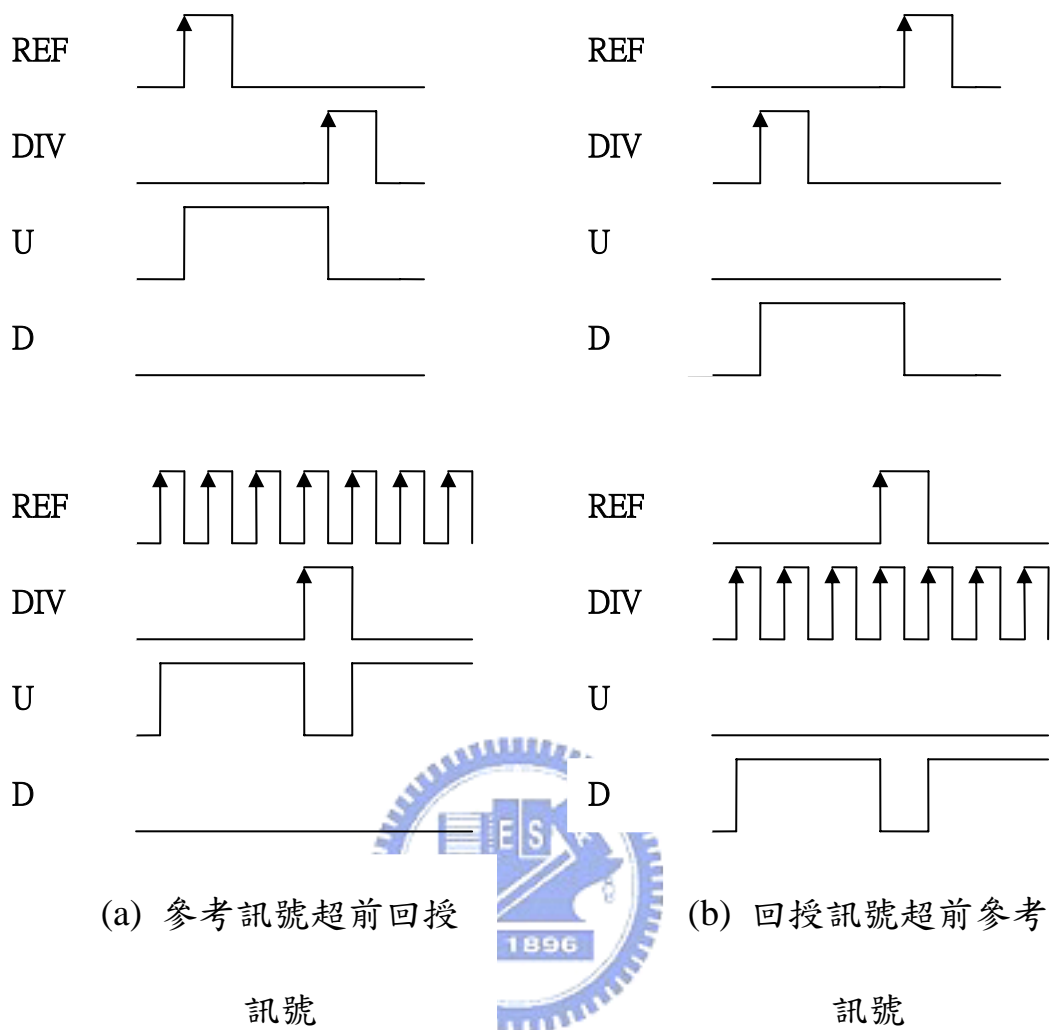


圖 2.3.2 相位頻率偵測器的狀態圖



(a) 參考訊號超前回授

(b) 回授訊號超前參考

(c) 參考訊號和回授訊號同步

圖 2.3.3 在理想的狀態下相位頻率偵測器的輸入信號 (REF、DIV)

和輸出信號 (U、D) 的時序圖

(1) 從圖 2.3.3 (a)以及圖 2.3.2，我們可以看到當鎖相迴路的外部輸入參考訊號源 REF 超前 DIV 信號時（從 State 0 → State 1），則 PFD 電路會在 U 輸出 HIGH 的信號，在 D 輸出 LOW 的信號，如此便可控制 Charge Pump (CP) 電路對 Loop Filter (LF) 電路作充電並濾波的動作，使得 Voltage Control Oscillator (VCO) 電路的振盪頻率提高，如此才能夠追上鎖相迴路的外部輸入信號 REF。

(2) 從圖 2.3.3 (b)以及圖 2.3.2，當鎖相迴路外部輸入參考訊號源 REF 落後 DIV 信號時(從 State 0 → State 2)，則 PFD 電路將會在 U 輸出 LOW 的信號，在 D 輸出 HIGH 的信號，表示要控制 Charge Pump (CP) 電路要對 Loop Filter (LF) 電路作放電以及濾波的動作，使 Voltage Control Oscillator (VCO) 電路的振盪頻率要降低，使鎖相迴路的外部輸入信號 REF 和 DIV 信號達到同步。

(3) 從圖 2.3.3 (c)以及圖 2.3.2，當鎖相迴路外部輸入參考訊號源 REF 和 DIV 信號達到同步時(即為鎖定狀態，State 0)，則 PFD 電路會同時在 U 以及 D 輸出 LOW 的信號，此時 Charge Pump (CP) 電路不會對 Loop Filter (LF) 電路作充放電動作，此時 Voltage Control Oscillator (VCO) 電路的振盪頻率為一固定振盪頻率[19]。

2.4 電荷幫浦

電荷幫浦主要的目的是要利用定電流源對迴路濾波器快速的充放電，圖 2.4.1 為一個電荷幫浦的簡單模型，我們可以把它看成兩個開關電流源來對電容 C 進行充放電的動作；當外部輸入參考訊號源 REF 超前 DIV 信號時，由 2.3 節我們可以知道，相位頻率偵測器電路會在 U 輸出 HIGH 的信號，在 D 輸出 LOW 的信號，開關 S_U 導通，開關 S_D 不導通，如此便可控制電荷幫浦電路對迴路濾波器電路作充電並濾波的動作，使得壓控振盪器控制電壓上升，電壓控制振盪器的振盪頻率提高；當外部輸入參考訊號源 REF 落後 DIV 信號時，則相位頻率偵測器電路會在 D 輸出 HIGH 的信號，在 U 輸出 LOW 的信號，開關 S_D 導通，開關 S_U 不導通，如此便可控制電荷幫浦電路對迴路濾波器電路作放電並濾波的動作，使得壓控振盪器控制電壓下降，電壓控制振盪器的振盪頻率下降；當 U、D 信號都是 LOW 的信號時，開關 S_U 、 S_D 都不導通，壓控振盪器控制電壓保持不變，此時代表外部輸入參考訊號源 REF 和 DIV 信號是一致的，鎖相迴路在鎖住狀態。

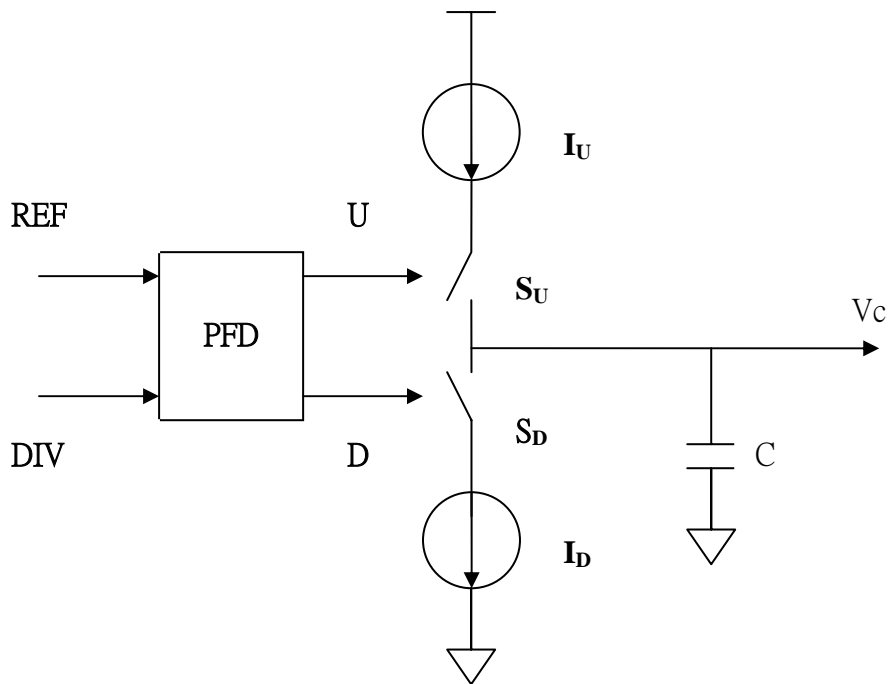


圖 2.4.1 電荷幫浦的示意圖



2.5 迴路濾波器

迴路濾波器的功能主要是用來決定迴路的頻寬、將電荷幫浦的電流轉換成壓控振盪器的控制電壓以及將高頻干擾的去除。

圖 2.5.1 為一個二階迴路濾波器，它改進了一階迴路濾波器中電荷幫浦電流注入會產生一個大電壓跳動的問題[18]。對壓控振盪器控制電壓而言，甚至在鎖定狀況下，因為充電電流和放電電流之間的電流不匹配效應、壓控振盪器的控制電壓會產生電壓劇烈的跳動，此擾動會嚴重地影響壓控振盪器，並破壞其輸出相位。

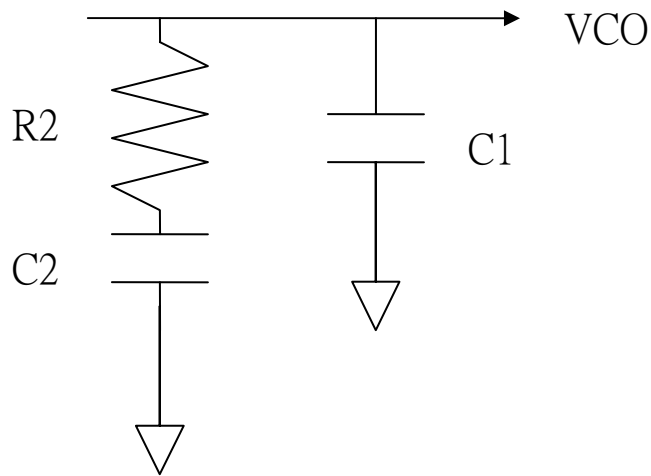


圖 2.5.1 二階迴路濾波器

2.6 電壓控制振盪器



在通訊系統中的頻率合成器所輸出的振盪頻率，便是由壓控振盪器所產生。在鎖相迴路主要的雜訊的來源也是來自於壓控振盪器，因此設計一個良好具有低雜訊的壓控振盪器，便可以有效的減少鎖相迴路內的雜訊。

一般的振盪器可視為回授電路，回授網路的簡單示意電路如圖 2.6.1 所示，其迴路轉換函數為 $GH(s)$ 。如果要使得電路在頻率 ω_0 處可以穩定振盪，則必需滿足巴克豪森條件 (Barkhausen Criterion) 亦即：

$$\begin{aligned} |GH(j\omega_o)| &\geq 1 \\ \angle GH(j\omega_o) &= 180^\circ \end{aligned} \quad (2.6.1)$$

但是為了使得電路在溫度和製程變化下能確保振盪出現，一般來說我們選擇迴路增益至少為所需值的二到三倍[19]。

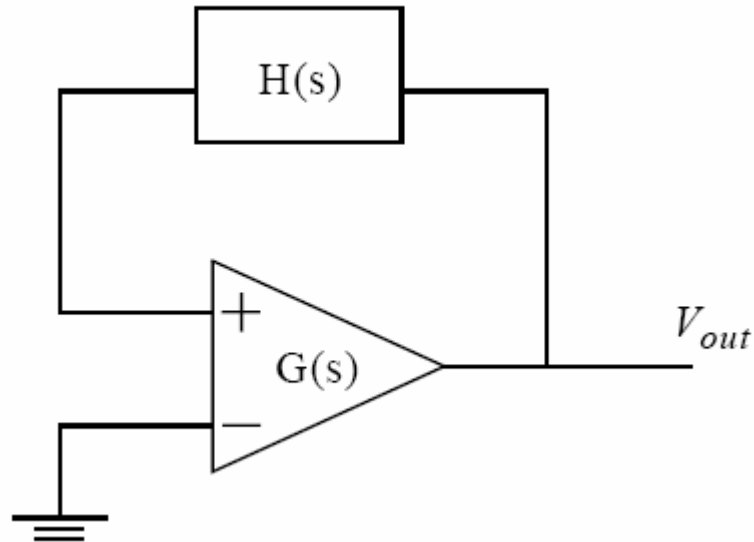


圖 2.6.1 簡單回授電路

在這裡的 $G(s)$ 為主動電路形成之網路(Active network) 而 $H(s)$ 部份為回授網路。在一般的振盪器中，我們通常使用被動元件，如電容、電感去形成振盪電路，並稱此電路為“共振電路 (Resonator Circuit)”。

2.7 除頻器

除頻器的主要功能為將壓控振盪器輸出之高頻訊號降頻至相位

頻率偵測器可操作的範圍。在現今的電路，為了容易輻射以及減少天線長度因此發射的電波都是高頻訊號，因此也需要有操作在高頻的本地端振盪器來做升/降頻、調變和解調。但是我們的參考頻率往往都只有 MHz 的頻率，因此我們需要加入除頻器電路，使得鎖相迴路的回授信號頻率可以和輸入參考頻率作比較同時輸出更高的頻率。現今除頻器的發展是追求更高速度的操作。因此我們也需要對 Dynamic Flip-Flop 作速度的提升，來適合今後高頻的無線通訊應用。

